



**T.C.
BURSA TEKNİK ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ**

**UZAY VEKTÖR VE SİNÜZOİDAL DARBE GENİŞLİK MODÜLASYON TABANLI
TEK FAZLI EVİRİCİLERİN KARŞILAŞTIRMALI ANALİZİ**

YÜKSEK LİSANS TEZİ

Adnan DENİZ

Elektrik – Elektronik Mühendisliği Anabilim Dalı

Ocak 2023

T.C.
BURSA TEKNİK ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

UZAY VEKTÖR VE SİNÜZOİDAL DARBE GENİŞLİK MODÜLASYON TABANLI
TEK FAZLI EVİRİCİLERİN KARŞILAŞTIRMALI ANALİZİ

YÜKSEK LİSANS TEZİ

Adnan DENİZ
19278034064

Elektrik – Elektronik Mühendisliği Anabilim Dalı

Tez Danışmanı: Dr. Öğr. Üyesi Davut ERTEKİN

Ocak 2023

BTÜ, Lisansüstü Eğitim Enstitüsü'nün 19278034064 numaralı Yüksek Lisans Öğrencisi Adnan DENİZ, ilgili yönetmeliklerin belirlediği gerekli tüm şartları yerine getirdikten sonra hazırladığı “Uzay vektör ve sinüzoidal darbe genişlik modülasyon tabanlı tek fazlı eviricilerin karşılaştırmalı analizi” başlıklı tezini aşağıda imzaları olan jüri önünde başarı ile sunmuştur.

Tez Danışmanı: **Dr. Öğr. Üyesi Davut ERTEKİN**
Bursa Teknik Üniversitesi

Jüri Üyeleri: **Dr. Öğr. Üyesi İbrahim Gürsu TEKDEMİR**
Bursa Teknik Üniversitesi

Doç. Dr. Murat UYAR
Bursa Uludağ Üniversitesi

Teslim Tarihi : 10 Şubat 2023
Savunma Tarihi : 25 Ocak 2023



20.04.2016 tarihli Resmi Gazete’de yayımlanan Lisansüstü Eğitim ve Öğretim Yönetmeliğinin 9/2 ve 22/2 maddeleri gereğince; Bu Lisansüstü teze, Bursa Teknik Üniversitesi’nin aboneli olduğu intihal yazılım programı kullanılarak Lisansüstü Eğitim Enstitüsü’nün belirlemiş olduğu ölçütlere uygun rapor alınmıştır.

İNTİHAL BEYANI

Bu tezde görsel, işitsel ve yazılı biçimde sunulan tüm bilgi ve sonuçların akademik ve etik kurallara uyularak tarafımdan elde edildiğini, tez içinde yer alan ancak bu çalışmaya özgü olmayan tüm sonuç ve bilgileri tezde kaynak göstererek belgelediğimi, aksinin ortaya çıkması durumunda her türlü yasal sonucu kabul ettiğimi beyan ederim.

Öğrencinin Adı Soyadı: Adnan DENİZ

İmzası:

X

ÖNSÖZ

Bu çalışmanın yürütülmesi sürecinde yol gösterici, bilgi birikimiyle çalışmama farklı açılardan gözlemlenemi sağlayan ve desteğini esirgemeyen değerli danışman hocam Dr. Öğretim Üyesi Davut ERTEKİN'e ve beni hayatım boyunca destekleyen aileme sonsuz teşekkürlerimi sunarım.

Ocak 2023

Adnan DENİZ



İÇİNDEKİLER

	<u>Sayfa</u>
ÖNSÖZ	vi
İÇİNDEKİLER	vii
KISALTMALAR	viii
SEMBOLLER	ix
ÇİZELGE LİSTESİ	x
ŞEKİL LİSTESİ	xi
ÖZET	xiii
SUMMARY	xv
1. GİRİŞ	1
2. LİTERATÜR ARAŞTIRMASI	5
2.1 Şebekeden Bağımsız Fotovoltaik Sistemler	5
2.2 Şebekeye Bağlı Fotovoltaik Sistemler	6
2.3 Evirici Topolojileri ve Transformatörsüz Eviriciler	8
2.4 Darbe Genişlik Modülasyonu	20
2.4.1 Sinusoidal darbe genişlik modülasyonu	21
2.4.2 Uzay vektör darbe genişlik modülasyonu	22
2.5 Toplam Harmonik Bozulma (THB).....	23
3. YARI Z-KAYNAK DÖNÜŞTÜRÜCÜ VE SİNÜZOİDAL DARBE GENİŞLİK MODÜLASYON TABANLI EVİRİCİNİN ANALİZİ	25
3.1 Yarı Z- Kaynak Tabanlı Sinüzoidal Darbe Genişlik Modülasyonu ile Eviricinin Anahtarlanma Tekniği	28
4. UZAY VEKTÖR DARBE GENİŞLİK MODÜLASYON TABANLI EVİRİCİNİN ANAHTARLANMA TEKNİĞİ	41
4.1 Sektörlerin Ayarlanması	43
4.2 Anahtarlama Kombinasyonu ve Sektörlerin Tanımlanması	46
5. DGM TABANLI EVİRİCİLER İÇİN PASİF ALÇAK GEÇİRGEN FİLTRE TASARIMI	63
5.1 UVDGM Eviricinin Çıkışı İçin Tasarlanan Filtrenin değerlerinin hesaplanması	64
6. ÖNERİLEN TOPOLOJİLER VE UYGULANAN KONTROL TEKNİKLERİ	67
7. SONUÇ	69
KAYNAKLAR	76
ÖZGEÇMİŞ	82

KISALTMALAR

AA	: Alternatif Akım
AKİ	: Akım Kaynak evirici
AÜG	: Anahtar Üzerindeki Gerilim
DA	: Doğru Akım
DGM	: Darbe Genişlik Modülasyonu
EP	: Elektromanyetik Parazitim
FV	: Fotovoltaik
GEP	: Güneş Enerjisi Paneli
GKİ	: Gerilim Kaynak Evirici
MGNT	: Maksimum Güç Noktasının Takibi
SDGM	: Sinüzoidal Darbe Genişlik Modülasyonu
THB	: Toplam Harmonik Bozulma
UVDGM	: Uzak Vektör Darbe Genişlik Modülasyonu

SEMBOLLER

α	: Alfa açısı
β	: Beta açısı
θ	: Teta açısı
D	: Görev çevrimi (duty cycle)
V	: Evirici çıkış gerilimi
A	: Evirici çıkış akımı
ω	: Açısal hız
Hz	: Frekans
Vqs	: Hayali faz gerilimi
Vds	: Gerçek faz gerilimi
<i>f</i>	: Frekans
<i>t</i>	: Zaman
kW	: Kilowatt
QL	: Endüktif reaktif güç
QC	: Kapasitif reaktif güç
VAR	: Volt amper reaktif
S₁	: Evirici üzerindeki 1. güç anahtarı
S₂	: Evirici üzerindeki 2. güç anahtarı
S₃	: Evirici üzerindeki 3. güç anahtarı
S₄	: Evirici üzerindeki 4. güç anahtarı
Ts	: Örnekleme zamanı

ÇİZELGE LİSTESİ

Sayfa

Çizelge 1 : S anahtarı konumuna göre diyotların açık ve kapalı olduğu durumlar. ..	17
Çizelge 2 : Sektörler ve açı aralıkları.	44
Çizelge 3 : Vektörlerin büyüklüğü ve açılarının belirlemesi.	49
Çizelge 4 : Sektörlerin matematiksel anahtarlama süreleri denklemleri	54



ŞEKİL LİSTESİ

Sayfa

Şekil 2.1 : Şebekeden bağımsız evirici modeli.....	6
Şekil 2.2 : Dizi FV sistemler topolojisi.	7
Şekil 2.3 : Merkezi evirici.	7
Şekil 2.4 : Mikro evirici.....	8
Şekil 2.5 : Şebeke bağlantılı FV sistemlerin iki bölgeden oluşun modeli.	9
Şekil 2.6 : Geleneksel tek bölümden oluşun şebeke bağlantılı evirici devresi.	9
Şekil 2.7 : Entegre yükseltici evirici devresi.	10
Şekil 2.8 : Entegre düşürücü-yükseltici evirici devresi.	11
Şekil 2.9 : Sıfır noktası geliştirilmiş yükseltici evirici devresi.	11
Şekil 2.10 : Diferansiyel yükseltici evirici devresi.	12
Şekil 2.11 : İki doğru akım bağlantılı diferansiyel yükseltici evirici devresi.	13
Şekil 2.12 : Tek fazlı Z- kaynak evirici devresi.....	13
Şekil 2.13 : Yarı Z kaynak eviricilerin sınıflandırılması.	14
Şekil 2.14 : Yarı Z- kaynak bağlantılı evirici devresi.....	15
Şekil 2.15 : Anahtarlı indüktör Z- kaynak bağlantılı evirici devresi.	16
Şekil 2.16 : Anahtarlı indüktör Z - kaynak bağlantılı evirici devrenin kısa devre sıfır durumu.	16
Şekil 2.17 : Anahtarlı indüktör Z- kaynak bağlantılı evirici devrenin kısa devre sıfır olmayan durumu.....	17
Şekil 2.18 : Sürekli akım girişli kapasitör destekli Z kaynak bağlantılı evirici devresi.	18
Şekil 2.19 : Kesik akım girişli kapasitör destekli Z kaynak bağlantılı evirici devresi.	18
Şekil 2.20 : Sürekli akım girişli diyot destekli Z kaynak bağlantılı evirici devresi... ..	19
Şekil 2.21 : Kesik akım girişli kapasitör destekli Z kaynak bağlantılı evirici devresi.	19
Şekil 2.22 : Görev döngüsü (duty cycle).	20
Şekil 2.23 : SDGM darbelerinin üretim prensibi.....	21
Şekil 2.24 : UVDGM tekniği ile kontrol edilen üç faz evirici devresi.....	22
Şekil 2.25 : UVDGM tekniği ile kontrol edilen tek faz evirici devresi.....	23
Şekil 2.26 : THB sinyal üzerinde gösterimi.....	24
Şekil 3.1 : Yarı Z-kaynak dönüştürücü yapısı.	25
Şekil 3.2 : Yarı Z-kaynak dönüştürücünün S1 anahtarı iletim durumunda iken.	26
Şekil 3.3 : Yarı Z-kaynak dönüştürücünün S2 anahtarı iletim durumunda iken.	26
Şekil 3.4 : Yarı Z-kaynak dönüştürücü için Q1 güç anahtarının görev döngüsünü. .	28
Şekil 3.5 : Yarı Z-kaynak dönüştürücü ve tam köprü evirici.	29
Şekil 3.6 : Tek fazlı sistemde önerilen değiştirilmiş SPWM anahtarlama yöntemi tipolojileri.	29
Şekil 3.7 : Evirici anahtarları için anahtarlama dizileri.	29
Şekil 3.8 : Evirici anahtarları için anahtarlama dizileri.	29

Şekil 3.9 : C1 kapasitörü üzerindeki gerilim sinyali.	31
Şekil 3.10 : C2 kapasitörü üzerindeki gerilim sinyali.	31
Şekil 3.11 : Evirici tarafındaki S1 ve S2 güç anahtarları üzerindeki gerilim sinyali.	32
Şekil 3.12 : Evirici tarafındaki S3 ve S4 güç anahtarları üzerindeki gerilim sinyali.	32
Şekil 3.13 : L1 ve L2 indüktörleri üzerindeki gerilim sinyali.	33
Şekil 3.14 : L1 ve L2 indüktörleri üzerindeki akım sinyali.	33
Şekil 3.15 : Yarı Z-kaynak dönüştürücü tarafındaki Q1 ve Q2 anahtarı üzerindeki gerilim sinyali.....	34
Şekil 3.16 : Yarı Z-kaynak dönüştürücü SDGM'lu eviricinin çıkış gerilim sinyali..	35
Şekil 3.17 : Yarı Z-kaynak dönüştürücü bloğunun çıkış gerilim sinyali.....	35
Şekil 3.18 : Yarı Z-kaynak dönüştürücü SDGM'lu eviricinin çıkış akım sinyali.	36
Şekil 3.19 : Yarı Z-kaynak dönüştürücü bloğundaki L1 ve L2 indüktör akım sinyali.	36
Şekil 3.20 : Yarı Z-kaynak dönüştürücü SDGM'lu eviricinin çıkışına ikinci yük bağlandığında akım sinyali.....	37
Şekil 3.21 : 0,5 kW, QL =100 VAR ve QC = 50 VAR'da tek fazlı yaklaşım için Fourier analizi.	38
Şekil 3.22 : Aynı değere sahip ikinci yük birinci yük ile paralel bağlı olduğu durum. İkinci yük t = 0,045 s zamanda devreye girmektedir.	38
Şekil 3.23 : 0.01001 ile 0.01006 arasında Z-kaynak dönüştürücünün Q1 ve Q2 güç anahtarı için doğru ve doğru darbeler üretme sinyalleri.	39
Şekil 3.24 : 0.1889 ile 0.01896 arasında Z-kaynak dönüştürücünün Q1 ve Q2 güç anahtarı için doğru ve doğru darbeler üretme sinyalleri.	40
Şekil 3.25 : 0.02416 ile 0.02418 arasında Z-kaynak dönüştürücünün Q1 ve Q2 güç anahtarı için doğru ve doğru darbeler üretme sinyalleri.	40
Şekil 4.1 : Uzay vektör darbe genişlik modülasyonu blok diyagramı.....	41
Şekil 4.2 : abc ve d-q referans çerçevesinin ilişkisi.....	42
Şekil 4.3 : Matlab simulink bloğunda, genlik değerinin gerçek ve hayali kısımlarının oluşturulması.	43
Şekil 4.4 : Vref'in faz açısı.....	43
Şekil 4.5 : Matlab simulink sektörlerin belirlenmesi bloğu.....	44
Şekil 4.6 : θ_a açısına göre ayrılan sektörlerin gösterilmesi.....	45
Şekil 4.7 : Dört anahtar için geleneksel UVDGM yöntemlerinde kullanılan sektörler.	45
Şekil 4.8 : Vektör V1 için anahtarlama kombinasyonu modeli.....	46
Şekil 4.9 : Vektör V2 için anahtarlama kombinasyonu modeli.....	47
Şekil 4.10 : Vektör V3 için anahtarlama kombinasyonu modeli.....	47
Şekil 4.11 : Vektör V4 için anahtarlama kombinasyonu modeli.....	48
Şekil 4.12 : Alfa eksenini -180° de olduğunda V1 vektörü ile arasındaki açı farkı.	50
Şekil 4.13 : Beta eksenini 0° de olduğunda V3 vektörü ile arasındaki açı farkı.	51
Şekil 4.14 : Alfa eksenini 270° de olduğunda V2 vektörü ile arasındaki açı farkı.	51
Şekil 4.15 : Alfa eksenini 0° de olduğunda V3 vektörü ile arasındaki açı farkı.	52
Şekil 4.16 : Beta eksenini 180° de olduğunda V1 vektörü ile arasındaki açı farkı.	53
Şekil 4.17 : Alfa eksenini 90° de olduğunda V4 vektörü ile arasındaki açı farkı.	53
Şekil 4.18 : Beta eksenini 270° de olduğunda V2 vektörü ile arasındaki açı farkı.	54
Şekil 5.1 : Tek fazlı evirici çıkışına bağlı LC filtre.	63
Şekil 5.2 : Evirici çıkışındaki gerilim sinyalinin filtresiz şekli.	65
Şekil 5.3 : Evirici çıkışındaki gerilim sinyalinin filtreli ve filtresiz şekli.....	66
Şekil 7.1 : UVDGM tekniği ile kontrol edilen S1 ve S2 güç anahtarları üzerindeki gerilim sinyalleri.	70

Şekil 7.2 : UVDGM tekniği ile kontrol edilen S3 ve S4 güç anahtarları üzerindeki gerilim sinyalleri.	70
Şekil 7.3 : Z- kaynak tabanlı SDGM tekniği ile kontrol edilen S1 ve S2 güç anahtarları üzerindeki gerilim sinyalleri.	71
Şekil 7.4 : Z- kaynak tabanlı SDGM tekniği ile kontrol edilen S3 ve S4 güç anahtarları üzerindeki gerilim sinyalleri.	71
Şekil 7.5 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanarak elde edilen 220 V gerilim sinyalleri.....	72
Şekil 7.6 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanan eviricilerin çıkışındaki 220 V gerilim sinyallerinde ikici yükün etkisi ve incelenmesi.	73
Şekil 7.7 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanan eviricilerin çıkışındaki 220 V gerilim sinyallerinin sıfır zamanındaki tepkilerinin incelenmesi.....	73
Şekil 7.8 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanan evirici çıkışında iki yük bağlı durumda elde edilen akım sinyalleri.	74
Şekil 7.9 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanan evirici çıkışında tek yük bağlı durumda elde edilen akım sinyalleri.	75

UZAY VEKTÖR VE SİNÜZOİDAL DARBE GENİŞLİK MODÜLASYON TABANLI TEK FAZLI EVİRİCİLERİN KARŞILAŞTIRMALI ANALİZİ

ÖZET

Bu çalışmada, tek faz eviricilerin güç anahtarlarının kontrolü için gerekli olan iki farklı Darbe Genişlik Modülasyonu (DGM) karşılaştırılmıştır. Uzay Vektör Darbe Genişlik Modülasyonu (UVDGM) ve Sinüzoidal Darbe Genişlik Modülasyonu (SDGM) eviricilerin güç anahtarlarının kontrolünde sık kullanılan tekniklerdir. Bu iki tekniğin evirici yapılarında yaygın kullanılmasının sebepleri, matematiksel denklemlerin karmaşık olmaması, sistemin boyutları, anahtarlama kayıplarının az olması ve evirici kontrollünde önemli bir parametre olan Toplam Harmonik Bozulma (THB) DGM tekniği kullanılarak uygun düzeye indirilebilmesidir. SDGM tekniği kullanılarak anahtarlanan eviriciye, yarı Z- kaynak dönüştürücün ürettiği sinüs sinyali eviricinin giriş kısmına bağlanır ve evirici çıkışında filtre kullanılmadan sinüzoidal sinyal elde edilir. THB daha iyi bir düzeye indirebilmek ve saf sinüzoidal gerilim sinyali oluşturmak için yarı Z-kaynak dönüştürücü bloğunda iki adet güç anahtarı, iki adet kondansatör ve iki adet indüktör kullanılarak devre oluşturulmuştur. Endüktif ve kapasitif yükler incelendiğinde saf sinüzoidal akım ve gerilim dalgaları üretmesi evirici çıkışındaki gerilim ve akım sinyallerinin THB değerlerinin olumlu yönde etkilendiğini göstermektedir. UVDGM ise üstün performans özelliği ve gelişmiş yoğun matematiksel denklemler içeren DGM tekniğidir. UVDGM tekniğinin anahtar kayıplarını en minimum seviyeye düşürmek için uygulanan adımlar, Clarke dönüşümü teoremi ile üç faz referans genlikleri tek faz şekline çevrilmiştir. Doksan derece olacak şekilde dört sektör tanımlanmıştır. Alfa ve beta açıları referans alınarak dört sektörde sinüs dalgası oluşacak şekilde matematiksel denklemler oluşturulmuştur. Gerilim ve akım sinyallerinin sinüzoidal olabilmesi ve THB olumlu yönde etkilenmesi için LC filtre kullanılmıştır. Önerilen iki teoremden MATLAB Simulink ile matematiksel modelleri kontrol edilerek doğrulanmıştır. İki metot karşılaştırıldığında, UVDGM tekniği ile kontrol edilen evirici çıkışındaki gerilimin THB değeri %2.20'dir, yarı Z-kaynak dönüştürücü ve SDGM tekniği ile kontrol edilen evirici çıkışındaki gerilim

THB değeri ise %2.13'tür. İki farklı DGM tekniđi kullanılarak kontrol edilen eviricilerin ıkışında 220 Volt sinüs dalga şekli ve THB bozulma değlerinin birbirlerine yakın olması incelenmiştir. Karşılaştırılan eviricilerin giriş doğru akım değeri 240 Volt, frekans 50 Hz ve modülasyon indeksi yaklaşık 0.75 olduđu durumda ıkışlarına iki yük bağlanarak gerilim ve akım sinyallerinin şekillerinde oluşan değışimler gözlemlenmiştir. İkinci yük devreye girdiğinde gerilim sinyallerinde herhangi bir değışim saptanmazken, akım sinyallerinde iki kat yükselme görülmüştür.

Anahtar kelimeler: Z-Kaynak dönüştürücü, Sinüzoidal darbe genişlik modülasyonu, Uzay vektör darbe genişlik modülasyonu, Toplam harmonik bozulma, Yenilenebilir enerji, Tek fazlı evirici.



COMPARATIVE ANALYSIS OF SPACE VECTOR AND SINUSOIDAL PULSE WIDTH MODULATION BASED SINGLE PHASE INVERTERS

SUMMARY

In this study, two different Pulse Width Modulation (PWM) techniques required for the control of power switches of single-phase inverters are compared. Space Vector Pulse Width Modulation (SVPWM) and Sinusoidal Pulse Width Modulation (SPWM) are among the techniques commonly used in the control of power switches of inverters. The reasons for the widespread use of these two techniques in inverter structures are that the mathematical equations are not complicated, smaller dimensions of the system, fewer switching losses and fewer Total Harmonic Distortion (THD) values which is an important parameter in inverter control. The sinusoidal signal produced by the Quasi Z-source converter is connected to the inverter switched using the SPWM technique, and a sinusoidal signal is obtained at the output of the inverter without using a filter. In order to reduce THD and to generate a pure sinusoidal voltage signal, a circuit is constructed using two power switches, two capacitors and two inductors in the Quasi Z-source converter block. When inductive and capacitive loads are examined, the fact that they produce pure sinusoidal current and voltage waves shows that the voltage and current signals at the inverter output nodes are positively affected by THD. SVPWM, on the other hand, is a PWM technique that includes superior performance and advanced intense mathematical equations. The steps applied to minimize the switches losses of the inverter which are driven by the SVPWM technique are done through conversion into a single-phase shape with the Clarke transform theorem. Four sectors were defined with ninety degrees. By taking alpha and beta angles as the references, mathematical equations were created in such a way that sine waves were formed in four sectors. An LC filter was used to make the voltage and current signals sinusoidal and positively affect THD. The two proposed theorems were verified by checking their mathematical models with MATLAB Simulink. When the two methods are compared, the THD value of the voltage at the output of the inverter controlled by the SVPWM technique is 2.20%, and the voltage THD value at

the output of the inverter controlled by the Quasi Z-source converter and the SPWM technique is 2.13%. When the input direct current value of the compared inverters is 240 Volt, the frequency is 50 Hz and the modulation index is approximately 0.75, two loads are connected to the outputs and the changes in the shapes of the voltage and current signals are observed. When the second load was added, no change was detected in the voltage signals, while a double increase was observed in the current signals.

Keywords: Z-source inverter, Sinusoidal pulse width modulation, Space vector pulse width modulation, Total harmonic distortion, Renewable energy, Single phase inverter.



1. GİRİŞ

Teknoloji çağının gelişmesiyle birlikte enerjiye duyulan ihtiyaç giderek artmıştır. Fosil yakıt rezervlerine olan bağımlılığı düşürmek ve çevreye verdiği zarar göz önüne alındığında, enerjinin sürdürülebilir olabilmesi için enerji kaynağı olarak yenilenebilir enerji kaynaklarına yatırımlar artmıştır. Güneş veriminin yüksek olduğu ülkelerde fotovoltaik panellere yapılan yatırımlar artmıştır. Fotovoltaik, bir FV panel hücresinin güneş ışığını elektrik enerjisine çeviren fiziksel süreçtir. Güneş ışınları, fotonlardan veya güneş enerjisinden meydana gelir. Fotonlar, bir FV panelin hücresine karşılık geldiğinde yansıtılabilir veya emilebilirler. Elektrik üretebilen fotonlar emilebilenlerdir. Elektrik üreten bir FV panel oluşması için iki farklı iletken birleşim kullanılır. Bunlar P veya N tipi silikon malzemedir. Üretilen güç, hücre yüzeyine çarpan enerji miktarına ve fotovoltaik hücrenin çalışma derecesine bağlı olarak değişebilir. Yüksek güç gerektiren uygulamalar için hücreler seri ve paralel bağlantılar ile düzenlenebilir. Güneş enerji panelleri Doğru Akım (DA) gerilimi sağlarlar. DA gerilimi ev ve endüstriyel ortamlarda kullanılabilir şekilde getirmek için eviriciye gereksinim vardır. Geleneksel Gerilim Kaynağı Evirici (GKİ) ve Akım Kaynağı Eviricilerin (AKİ) yapıları gereği “düşürücü – yükseltici” dönüştürücü olarak kullanmak mümkün değildir. GKİ ana devresi AKİ yerine kullanılamaz ve durum AKİ ana devresi içinde geçerlidir ve Elektromanyetik Parazitim (EP) gürültüsünden dolayı güvenli görülmez. Eviricileri mikro şebeke uygulamalarına entegre edilebilmesi için eviricilerin yapılarında birtakım çalışmalar yapılmıştır [1-3]. Eviriciler iki sınıfa ayrılabilir: izole edilmiş yapılar ve izole edilmemiş yapılar olarak. İzole edilmiş eviriciler, izole edilmemiş eviriciler ile karşılaştırıldığında maliyet açısından pahalı, ağır ve boyut olarak büyüktür. Bu olumsuz durumlar dikkate alındığında, izole edilmiş eviriciler fly-back evirici olarak bilinen yüksek frekans transformatörüdür [4-7], seri bağlı DA-DA dönüştürücü ve tam köprü eviriciden oluşur [8-9]. DA-DA dönüştürücü, transformatör ve Alternatif Akım (AA) dönüştürücünün seri bağlantısıdır [9]. Fly-back evirici, geniş giriş gerilimi aralığı ve ikincil komponentlerde daha düşük gerilim derecesi gibi pek çok avantajları vardır. Bunlara ek olarak bu topolojide yüksek akım

dalgaları sebebiyle EP yükselir ve daha büyük oranda giriş gerekir. Transformatörsüz evirici devrelerinde çok sık karşılaşılan problemlerden birisi olan DA giriş gerilimi ile şebeke arasındaki bağlantı için yapılan hesaplamalar hatasız ve kusursuz olması gerekmektedir. Örnek vermek gerekirse Güneş Enerjisi Paneli (GEP) ile şebeke bölgesinin topraklanması ortak hatta değilse, kararsız ortak gerilim sinyali ortaya çıkar. GEP ile toprak arasında oluşan parazit kondansatör üzerinden akarak kaçak akıma sebebiyet verir. Bu durum, şebekenin kalitesini düşürmektedir ve sistemin EP'sını doğrudan yükseltmektedir [10]. Bu kaçak akım probleminin üstesinden gelmek için çoğu zaman yarım veya tam köprü dönüştürücüler kullanılır. Bu dönüştürücülere, iki kutuplu SDGM metodu uygulanır. Bu dönüştürücülerin bir başka avantajı ise ortak gerilim sinyali oluşturmamasıdır. Yarım köprü dönüştürücünün asıl problemi, çıkış geriliminin 220 Vac genlik üretmesi beklendiğinde giriş pinlerinde yüksek DA gerilimi gerekmesidir. Bu problemin üstesinden gelebilmek için iki yol izlenebilir bunlar, GEP'lerinin birbirleri ile seri olarak bağlanması veya DA-DA yükselticiden yararlanmaktır. [11]'de ortak durum akım problemini gidermek için bir topoloji önerildi, fakat önerilen topoloji için bir güç anahtarı gerekmektedir. Kaçak akımı gözlemlemek ve minimum düzeye düşürmek için [12]'de fly-back kondansatör trafosuz evirici incelenmiştir. Referansların bazılarında kaçık akım sorununu minimum düzeye düşürmek için iki toprak bağlantısı yapılmış topolojiler sunmuşlardır. Bu dönüştürücüler, maliyet açısından bakıldığında ucuzdurlar, güvenilir ve incelenmesi basittir [13]. Bu topolojiler, yüksek gerilim kazancı sağlayabilirler ve güvenlik yönünden incelendiğinde avantajlarının olduğu söylenebilir. Fakat kontrol sistemleri oldukça karışıktır. Son yıllarda, genellikle GEP sistemleri için, Z- kaynak eviriciler üzerinde yapılan çalışmalar artmıştır. Z- kaynak evirici kullanılmasının önerilme sebebi, kaçak akım ve topraklama problemlerinden etkilenmemesidir. Trafosuz sistemlerde kaliteli güç faktörü elde edebilmek için, THB DA akımının enjeksiyonu, çıkış gerilimi ve akımın ayarlanması gibi dikkat edilmesi gereken parametreler vardır. Evirici çıkışındaki gerilim ve akım sinyalindeki THB'yı düşürebilmek için, saf sinüs eviricilerde farklı DGM'ları uygulanarak incelenmiştir [14- 15]. DGM kullanılan uygulamalarda gerilim kazancı hesaplanmak istenildiğinde, AA geriliminin giriş tarafındaki DA gerilimine oranıdır. SDGM tekniğinin oluşturulabilmesi için bir referans sinüzoidal dalgaya ve bir taşıyıcı dikdörtgen dalgaya ihtiyaç vardır. [16]'te spesifik harmoniklerin eliminasyonu DGM ile tek faz SDGM arasında karşılaştırma yapılmıştır. Spesifik Harmoniklerin eliminasyon

DGM'un zayıf kalan tarafı, birden daha çok çözünürlük olan trigonometrik terimleri bulduran lineer kabul edilmeyen denklemler, metottun analitik çözünürlüğünü sağlamaktadır. [17]'te referans sinyali ile gerilim enjeksiyonu tekniği incelenmiştir. Bu teknikte iki düzenleme vektörü bulunmaktadır, biri ölçüm zamanını doğrulamak için, diğeri ise onaylayıcı vektör olarak referans gerilim vektörünün ortalama değerini korumak içindir. DGM'un ilk ve sonraki aralıklarında ve taşıyıcı frekansında, en küçük iki enjeksiyon gerilimi vektörü referans vektöre eklenir ve bu vektörlerin sıralanması gerilim harmonik terimlerinin büyüklük oranı ile ilişkilidir. Bu teori, uygulama çalışmaları için kompleks bir tekniktir. Matematiksel denklemleri hesaplanmış bir DGM tekniği [15]'de gösterilmiştir. Uygulamalarda DA kaynağının harmoniği DA bara kapasitansı limitlidir ve başka uygulanabilir durumlar sebebiyle daha karakteristik olmayan harmonikler oluşturabilir. [18]'de çok hücreli ve bir kademededen oluşan evirici sistemi sunuldu ve tekrar edebilen bir kontrol metottu [19-21]'te incelendi. Bu sistemlerin genelinde gerilim ve bilhassa akım sinyalli THB oranları yaklaşık olarak %2,23 ile %8,8 aralığındadır. Bunun yanı sıra, kademeli sistemlerde daha fazla güç anahtarı kullanılır, bu durum sistemi daha kompleks, anlaşılması zor, ebat olarak boyutları büyük, maliyet bakımından fiyatının yüksek ve daha verimsiz olmasına sebep olur. Bu çalışmada, tam köprü eviriciye Z-kaynak dönüştürücü bağlandığı için yeni bir SDGM anahtarlama metottu oluşturulmuştur. Simülasyon sonuçları incelendiğinde ikinci yük devreye girdiğinde çıkış gerilim sinyalinde herhangi bir değişim gözlenmediği ve akım sinyalindeki değişimin kabul edilebilir seviyede olduğu gözlemlenmiştir. Bu çalışmada, güç anahtarı MOSFET'lerin SDGM metottu ile tetiklenmesi sistemin gelişmesine ciddi derecede katkı sağlamıştır. Bu evirici, çift topraklama için gerekli olan matematiksel denklemlere ihtiyaç duymadığı gibi herhangi bir THB sınırlayıcısı kullanılmadan uygun düzeyde güç kalitesine ulaşır. Yarı Z- kaynaklı eviricilerin diğeri bir avantajı ise, bir yük üzerinden sinüs gerilim sinyali oluşturmak için iki güç anahtarını kullanmanın yeterli olmasıdır bu durum sistemin karışıklığını ve maliyetini düşürür. Önerilen topolojini basit olması sadece dirençli ve endüktif yükler ile sınırlandırılmamıştır bununla birlikte kapasitif ve birleşik yüklerde dikkate alınmıştır. Tavsiye edilen çalışmanın yarı Z- kaynak dönüştürücü sistemi üzerinde olmasının diğeri bir sebebi Z-kaynak topolojisinin DA kaynak kısmında LC ağ kullanımı gerekmesi, bu durumdan dolayı giriş ve çıkış topraklarının ortak hatta bağlanır ve sistem içerideki kaçak akımının meydana gelmesini engeller. Bu topolojide, söz

konusu şebeke bağlantılı sistemlerde yarı Z-kaynak eviriciye uygulanan ucuz ve küçük anahtarlama yöntemi incelenmiştir. Tam köprü evirici yapısında, genellikle gerilim eğrisi doğrusal olduğundan referans dalga şeklide sinüzoidal bir sinyal olabilir. Güç anahtarları için önerilen topoloji, güç anahtarlarının bir tanesi açık durumda iken diğer bir güç anahtarının kapalı durumda olacağı şekilde anahtarlara sinüs dalgası içeren güç gönderilir. SPWM, endüstride oldukça yaygın olarak kullanılan bir modülasyon tekniğidir fakat UVDGM da yüksek uygulanabilirliğe ve araştırmaya ve geliştirmeye açık bir yapı olduğu gibi gerilim ve akım dalga formlarında düşük THB ve artan DA bara kullanımı avantajlarına sahiptir. Buna ek olarak, eviricinin güç anahtarlarında kayıpları düşürmek için minimum anahtar kullanımı, doyumda uygunluğu sağlar ve son olarak evirici çıkışında düşük dalgalanmalar oluşturması gibi avantajları vardır [22]. Evirici çıkışındaki gerilimdeki THB azaltmak için [23]'da senkron bir teknik önerilmiştir. Basitleştirilmiş UVDGM ile kontrol edilen dört güç anahtarlı tek fazlı eviriciler, düşük maliyet ve güvenilir olmaları sebebi ile birçok uygulamada tercih edilirler. Uzay vektör kontrol tekniği, görev döngüsü oranı hesaplamasını ve anahtarlama sırası seçimini basitleştiren bir yapı sunmaktadır. UVDGM sistemi ile kontrol edilen tek fazlı evirici için kullanılan yarı iletken malzemeler, diğer dönüştürücülü evirici tasarımlarında kullanılan yarı iletken malzeme sayısına göre daha azdır. UVDGM sisteminin daha az bileşen ile tasarlanması maliyeti düşürür ve tasarımı kolaylaştırır boyut olarak uygulamalarda kullanımı cazipleştirir

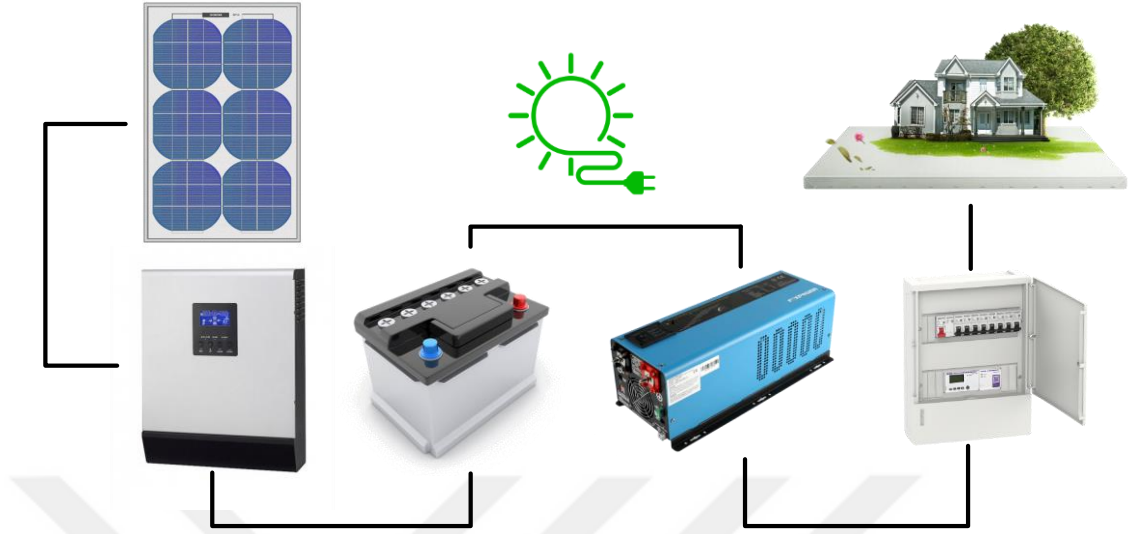
2. LİTERATÜR ARAŞTIRMASI

Eviriciler, dönüştürücülerin çıkışlarına bağlanırlar ve doğru akım gücünü alternatif akım gücüne çeviren cihaza denir. Bir FV eviricinin, FV panel çıkış gücünü kullanılabilir alternatif akım gücüne çevirmeden önce biçimlendirmek için iki aşama vardır. Birinci aşama, FV panel gerilimini arttırmak ve Maksimum Güç Noktasının Takibini (MGNT) gözlemlemekle sorumludur. İkinci aşamada, eviriciler doğru akım gücünü kullanılabilir alternatif akım gücüne dönüştürürler. Eviricilerin sınıflandırılması bu bölümde incelenmiştir.

2.1 Şebekeden Bağımsız Fotovoltaik Sistemler

Güneş ışınlarından elde edilen enerjiyi elektrik enerjisine çevirmek için fotovoltaik (FV) teknolojisi kullanılır [24]. Bu teknoloji, şebeke enerjisinden bağımsız kırsal alanlara elektrik enerjisini sağlamak için dünya çapında birçok uygulamada yaygın bir şekilde kullanılmaktadır. Çevre dostu bir sistem olmasından dolayı gürültü ve sera gazı salınımı seviyesi minimum düzeydedir [25]. Tüketicinin istekleri doğrultusunda, kırsal veya kentsel bölgelerdeki meskenlerde veya fabrikalarda kullanılacak AA'nın gücü hesaplanarak watt ile kilowatt arasındaki değere bağlı olarak çeşitli sistemler ve mikro şebekeler inşa edilebilir [26]. Bağımsız güneş FV güç sisteminin genel konfigürasyonu şekil 2.1'de gösterildiği gibi FV panel dizisi güneş ışınlarındaki enerjiyi çekmek için, bir şarj kontrolörü, depolama yapabilmek için piller ve DA-AA'a çeviren eviriciden oluşur [27]. Bağımsız güneş paneli sisteminin çalışma prensibi, FV panellerin güneş ışığını en iyi göreceği noktaya konumlandırılarak güneş ışınlarındaki enerjiyi çekmeye başlamasıdır. FV panelin ürettiği enerji şarj kontrolörü tarafından düzenlenir ve pillere depolanır. Depolanın enerji, elektrik enerjisinin yoğun kullanıldığı saatlerde, gece, güneşin olmadığı bulutlu havalarda ve FV panellerin enerji üretmediği diğer durumlarda kullanılmaya hazırdır. Evirici, pillerde depolanan DA enerjisini kullanılabilir AA enerjisine çevirir ve elektronik aletlerin ve aydınlatmaların çalışmasını sağlar. Bu sistem güvenilir, güneş enerjisinden yararlanıldığı için elektrik

faturalarının olmaması ve depolanarak uzun süreli yedekleme olanağı tanıdığı için kullanımını oldukça yaygındır.

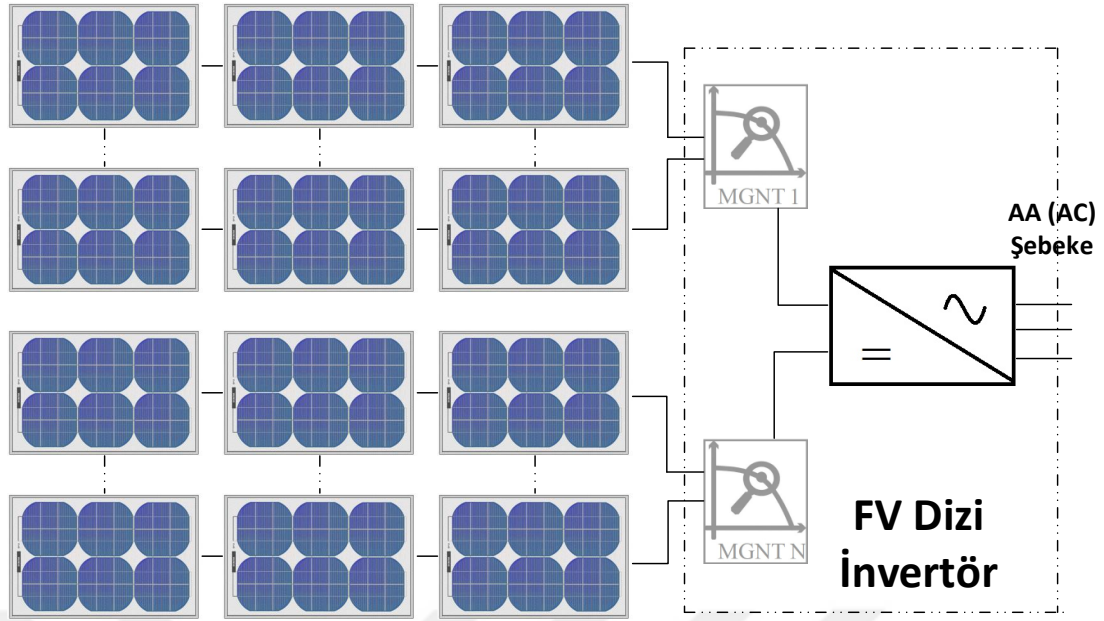


Şekil 2.1 : Şebekeden bağımsız evirici modeli.

2.2 Şebekeye Bağlı Fotovoltaik Sistemler

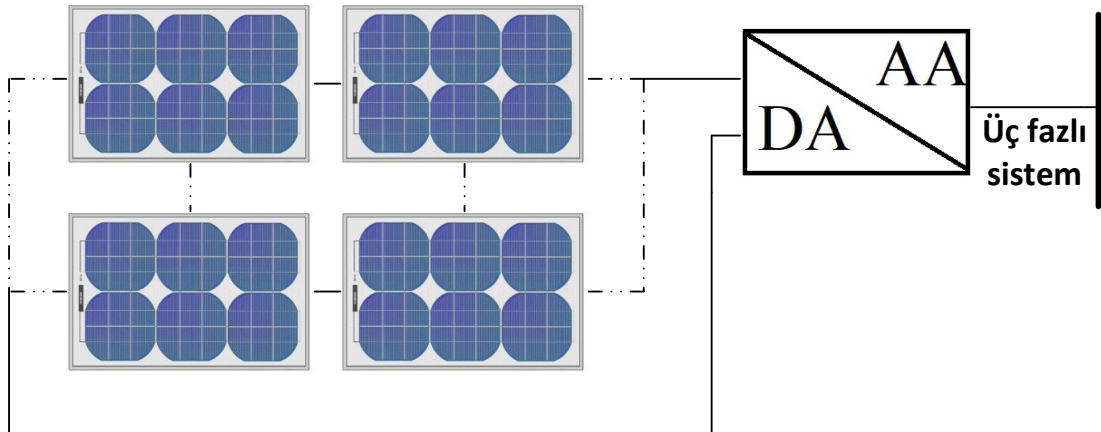
FV solar sistemler, şebekeden bağımsız ve şebekeye bağlı olarak çalışabilirler. Şebekeye bağlı FV solar sistemler, FV çiftliklerinde elektrik üretiminin çok fazla olduğu yerlerde kullanılır ve elektrik şebekesine bağlıdır. Bir FV çiftliği, MGNT kontrolü ile bağlı DA-DA dönüştürücü ve DA-AA evirici bu sistemin ana parçalarıdır [28]. Evirici, bu sistemlerin beynidir ve her iki durumda da üretilen DA enerjisini AA enerjisine çevirmek için kullanılır. Eviricilerin farklı çeşit ve biçimlerdeki yapıları çalışmada incelenmiştir.

Dizi FV evirici, FV panellerinin birbirleri ile seri bağlı olduğu durumda birinci panelden DA akım dizisini eviriciye aktarılır. Şekil 2.2'de dizi FV panellerin seri bağlantılı durumu gösterilmiştir. FV panellerde oluşabilecek gölge veya karartmanın sonuçları durumunda, bir dizi evirici, MGNT yöntemi ile daha ayrıntılı kontrol edilirler ve sonuçlar karşılaştırıldığında diğer eviricilere göre daha yüksek etkinliğe sahiptirler [29]. Bu tip eviriciler genellikle küçük ve orta ölçekli FV sistemlerinde tercih edilir. Dizi eviriciler DA giriş geriliminin maksimum değerinin üzerine çıkmayacak şekilde FV paneller seri bağlanır. Dizi eviricinin çeşitli bağlantı modellerinin incelenmesi [30- 31]'deki çalışmalarda sunulmuştur.



Şekil 2.2 : Dizi FV sistemler topolojisi.

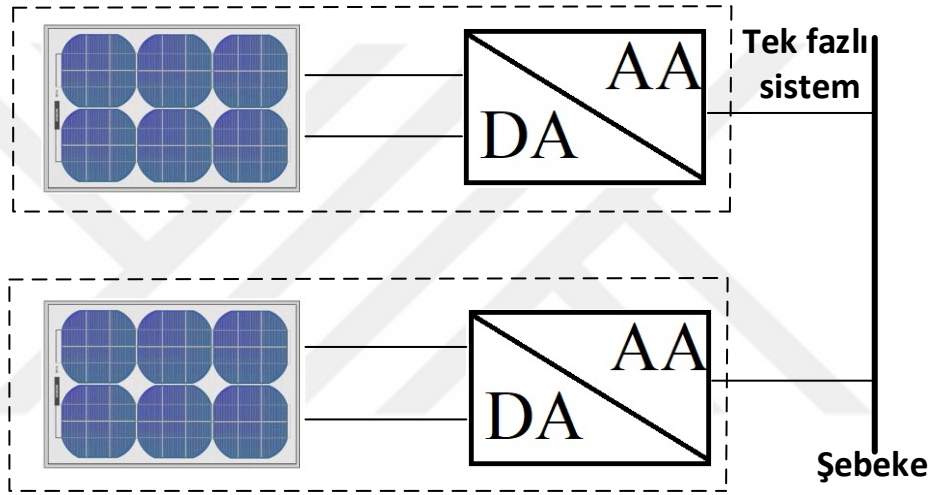
Merkezi evirici, genellikle büyük ölçekli yüksek DA gücünü üç faz yoluyla şebeke modeline dönüştüren eviricidir. Büyük ölçekli santral ve endüstriyel tesislerin enerji ihtiyaçlarını karşılamak için tasarlanan evirici topolojisidir ve en etkili çözümlerden biridir. Dizi eviricilerin çalışma prensibinden farkı, şekil 2.3'te gösterildiği gibi FV panelleri doğrudan eviricilere iletmek yerine, diziler evirici öncesinde bağlantı kutusunda birbirlerine bağlandıktan sonra evirici bağlantısı yapılan topolojidir [32]. Bu topolojiyi dezavantajı ise eviricinin arızalanması sonucunda geniş çaplı enerji kesilmesine sebep olmasıdır.



Şekil 2.3 : Merkezi evirici.

Mikro evirici, güç aralığı yaklaşık 200 W ile 400W arasında olan küçük uygulamalar için tercih edilir. Şekil 2.4' de gösterildiği gibi PV panelin arka kısmına bağlantısı yapılır. Modüler yapıya sahip oldukları için sistemde genişletme yapmak çok daha

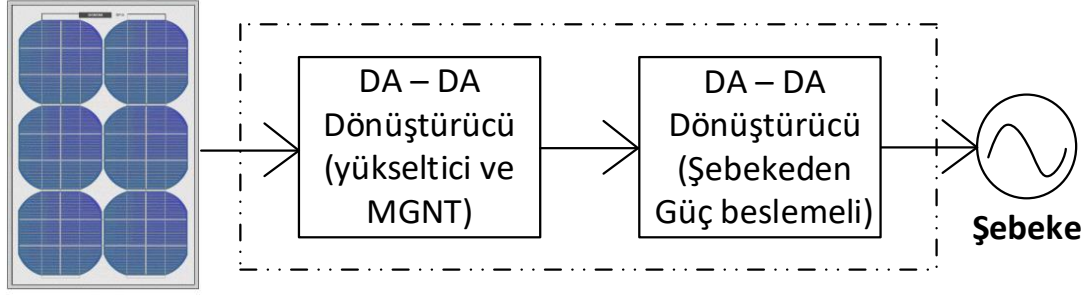
kolaydır. Mikro eviriciler, bir veya iki FV panele bağlandığında, MGNT metodu ile kontrol edilerek tek veya iki panelin çıkış gücü ayarlanır. Bu evirici topolojinin avantajı her FV panelde bir evirici olduğu için gölgelenme anında tüm sistem etkilenmez ve FV paneller arasında uyumsuzluk kayıpları olmaz [30-31]. FV panel sisteminde üretilen enerjinin verimliliğine takip etmek mümkündür ve arızalı panellin tespit edilmesini oldukça kolaylaştırır. Bu durum, arızanın tespit edilmesi için ayrılan zamandan tasarruf sağlar ve FV panel sistemin bakım ve onarım maliyetlerini düşürür. Mikro eviriciler, DA'dan AA'ya dönüştürdükleri gücün kalitesini artırmak için kontrol teknikleri kullanır. Kontrol teknikleri, gerilim ve akım kontrolü olmak üzere ikiye ayrılır.



Şekil 2.4 : Mikro evirici.

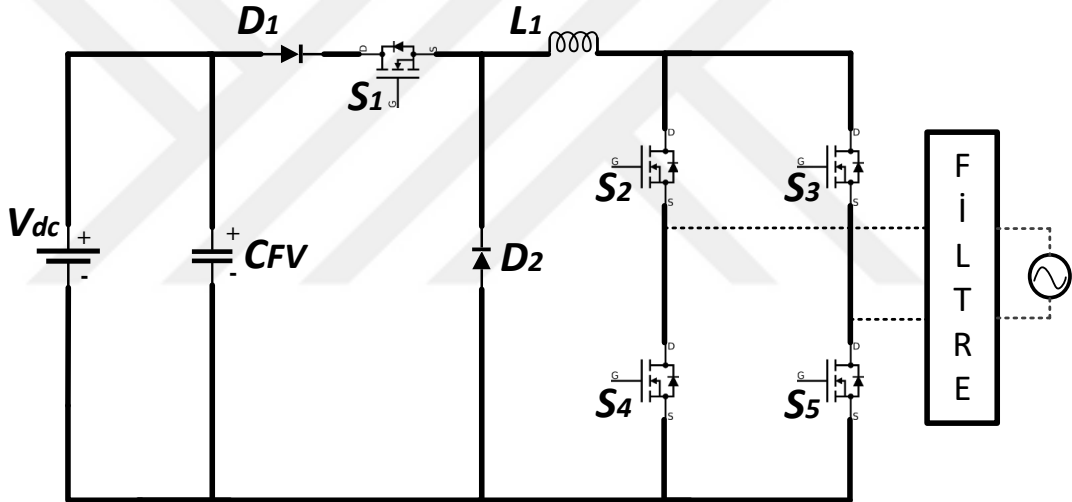
2.3 Evirici Topolojileri ve Transformatörsüz Eviriciler

Şebeke bağlantılı FV sistemlerde yaygın olarak kullanılan çok kademeli güç dönüştürücülerin bazı dezavantajları vardır. Bu dezavantajların iyileştirilmesi için son zamanlarda araştırmacılar, maliyet düşürme, bakım, ağırlık, sistemin güvenliğini ve performansını arttırmak için tek aşamalı güç dönüştürücülerini üzerindeki çalışmalarını arttırmışlardır [33-38]. Çok kademeli güç dönüştürücülerini iki bölüme ayırarak, ilk bölümde, FV dizi gerilimi arttırmak için FV diziden maksimum gücü takip etmektedir, ikinci bölümde ise DA gücünü kullanılabılır AA gücüne çevirir. Birinci bölümün çalışma prensibi, yükseltici veya “düşürücü-yükseltici” tipi DA-DA dönüştürücü olarak çalışır. Şekil 2.5, iki kademeli şebeke bağlantılı FV panel sistemi topolojisi sunmaktadır.



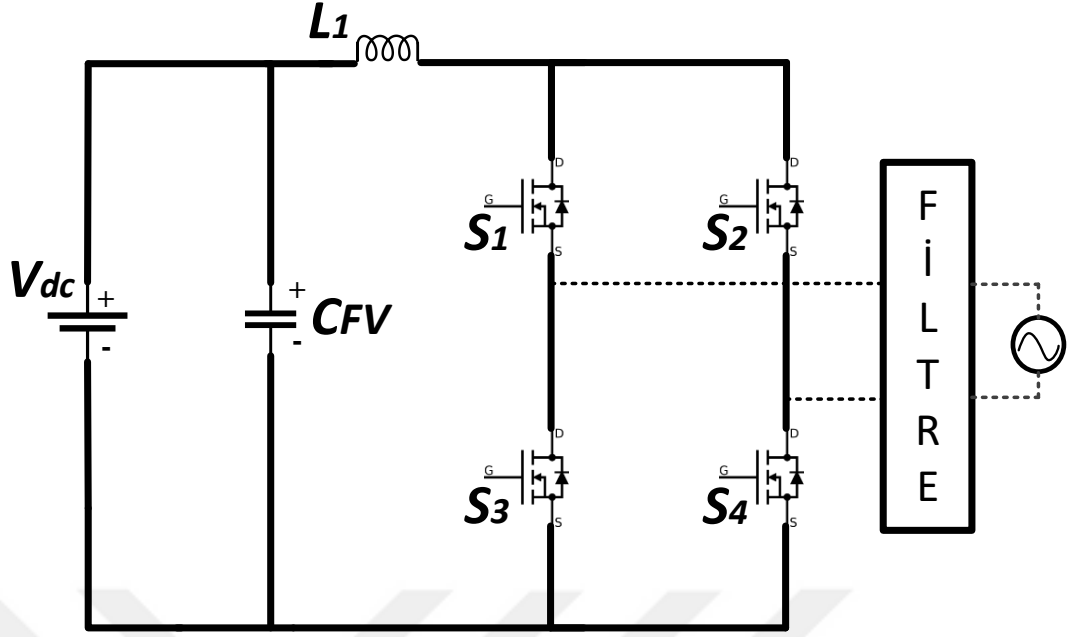
Şekil 2.5 : Şebeke bağlantılı FV sistemlerin iki bölgeden oluşan modeli.

[33]'deki çalışmada FV panel sistemi ile şebeke arasındaki maksimum güç durumunu izleyen tek aşamalı evirici incelenmiştir. Şekil 2.6'da şebeke bağlantılı tek kademeli devrenin bağlantı şeması sunulmuştur. Tek kademeli evirici topolojileri ve uygulamaları tam köprü evirici, Yükseltici – Düşürücü” (Buck boost), flyback ve Z-kaynak evirici şeklinde 4 farklı topoloji mevcuttur.



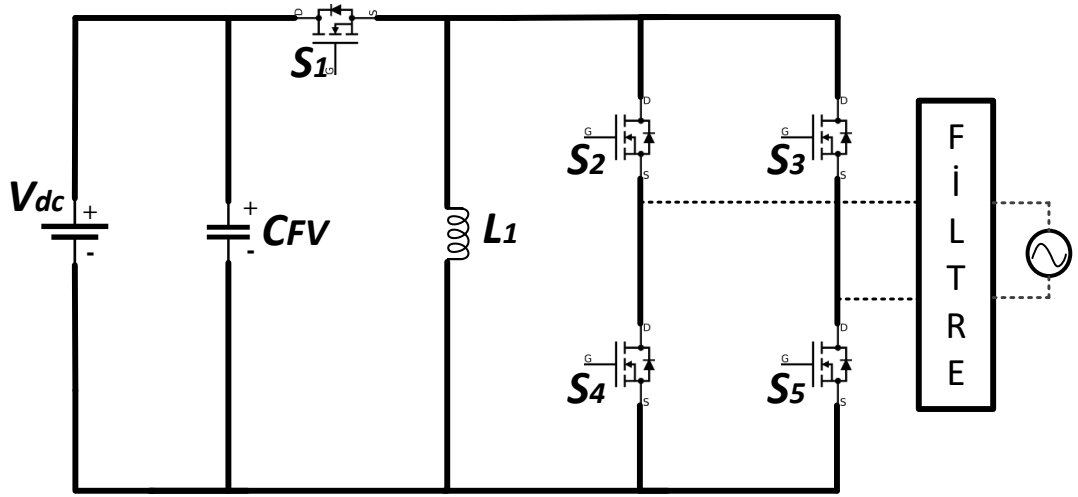
Şekil 2.6 : Geleneksel tek bölümden oluşan şebeke bağlantılı evirici devresi.

Son zamanlarda araştırmacılar, iki aşamalı dönüştürücülerin yerine tek aşamalı bir dönüştürücü kullanarak verimi yükseltmeyi ve maliyeti düşürmeyi amaçlamaktadırlar. Tek kademeli topolojilerde güç dekuplaj işlevi, doğru akım gücüne paralel olacak şekilde bir kondansatör bağlantısı şekil 2.7'de gösterilmiştir.

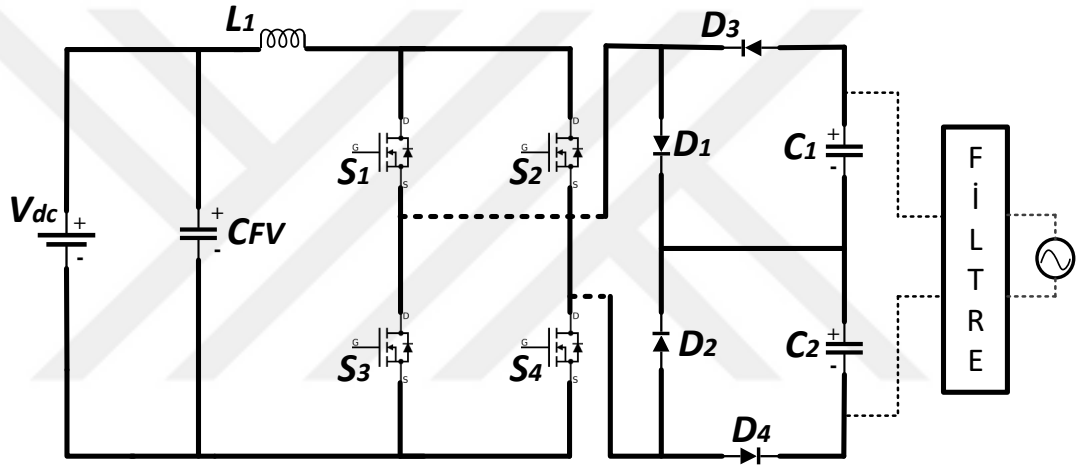


Şekil 2.7 : Entegre yükseltici evirici devresi.

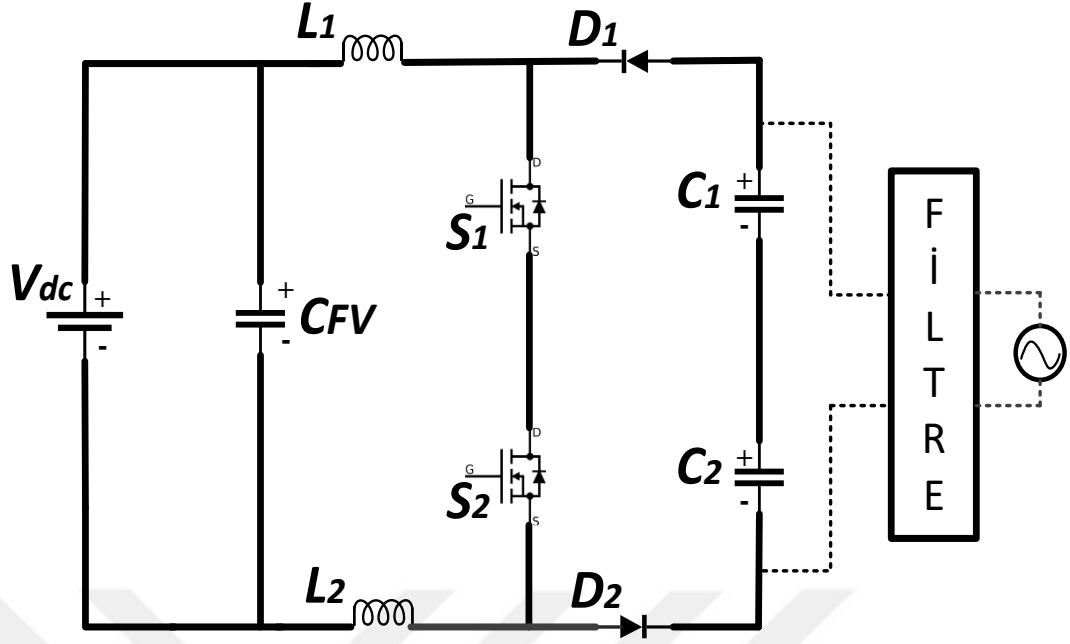
Referans [39]' de yapılan inceleme sonucunda düşürücü, yükseltici ve “düşürücü-yükseltici” dönüştürücü kombinasyonlarında çalışabilen tek aşamalı bir topoloji geliştirilmiştir. Topoloji şekil 2.8’de gösterildiği gibi “düşürücü-yükseltici” dönüştürücü gibi çalışabilmesi için S1 güç anahtarı eklenmiştir. Yükseltici dönüştürücüler giriş gerilimden daha düşük çıkış gerilimi üretmediğinden sıfır noktasında bükülme oluşur. Şekil 2.9’da gösterilen yükseltici dönüştürücü ve tam bağlantı noktasını takip eden bölümü geliştirmiştir. Sıfır noktasındaki bükülme, çapraz iki DA-DA dönüştürücü ile diferansiyel olarak bağlantılıdır. Dönüştürücüler, bir sonraki adımın 180° nin dışında tek taraflı ve tek kutuplu DA sinüzoidal gerilim üretir [34]. Şekil 2.10’da sunulan diferansiyel yükseltici evirici benzer metottu kullanır.



Şekil 2.8 : Entegre düşürücü-yükseltici evirici devresi.

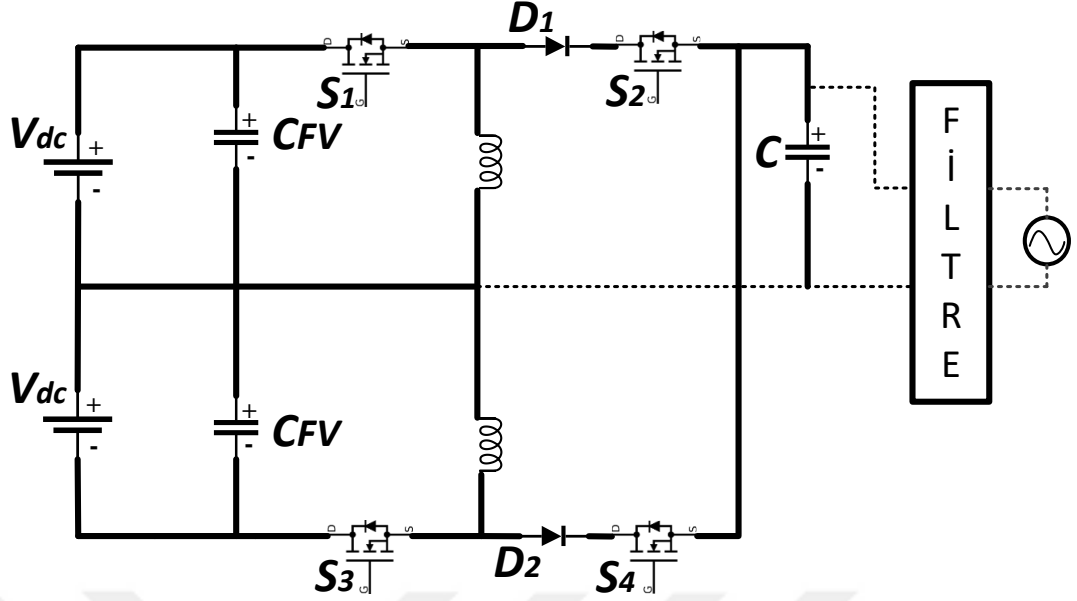


Şekil 2.9 : Sıfır noktası geliştirilmiş yükseltici evirici devresi.



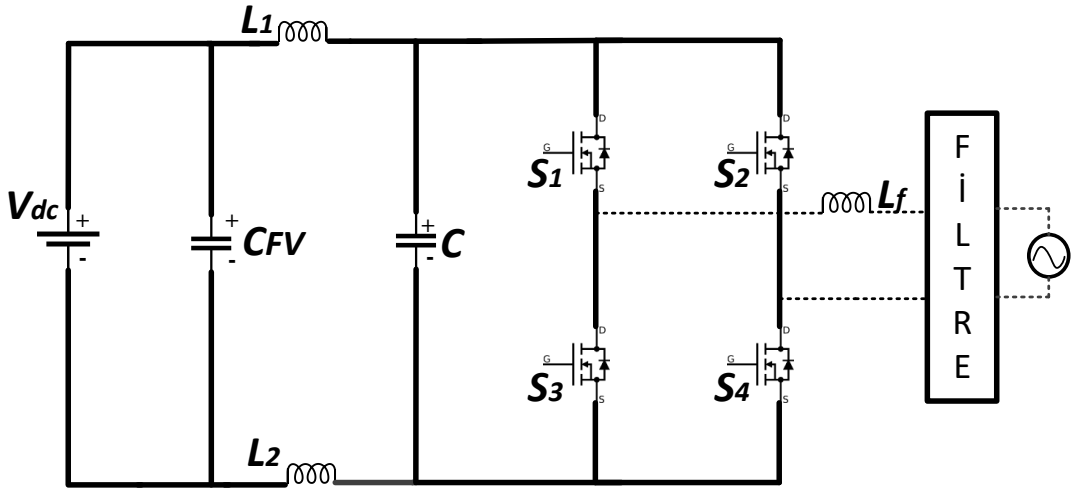
Şekil 2.10 : Diferansiyel yükseltici evirici devresi.

Yükseltici dönüştürücülerin dezavantajlarından birisi, giriş gerilimden daha düşük çıkış gerilimi üretememesidir bu durum sıfır noktasında akım sinyalinde bozulmalara sebebiyet verir. Bu sorunun üstesinden gelebilmek için [40- 42]'de ki çalışmalarda iki DA-DA yükseltici dönüştürücü farklı şekilde bağlanarak istenilen sonuca ulaşılmıştır. Dönüştürücüler, 180° derece faz farkı ile tek kutuplu DA sinüzoidal gerilim üretirler. Topolojinin geliştirilme amacı, akımın sıfır noktasındaki kesişimidir. Bu metottun oluşturulması için ek olarak ayarlama yapılması gerekmektedir. Yapılan bu ayarlama ile akım indüktör tarafında serbest dönüş sağlar. [40]'deki çalışmada bir başka enerji dönüştürme metottu olan Z kaynak evirici incelenmiştir. Z kaynak eviriciler genellikle üç fazlı sistemlerde tercih edilmektedir. Bu dönüştürücülerin ön ucunda filtreleme görevi gören LC empedans ağı mevcuttur ve köprü tipi eviricilerde saf gerilim çıkışı elde etmek için sıklıkla tercih edilir. Şekil 2.11'de sunulan evirici, iki doğru akım kaynağı ile iki "düşürücü-yükseltici" dönüştürücünün ters paralel bağlı şekli gösterilmektedir.



Şekil 2.11 : İki doğru akım bağlantılı diferansiyel yükseltici evirici devresi.

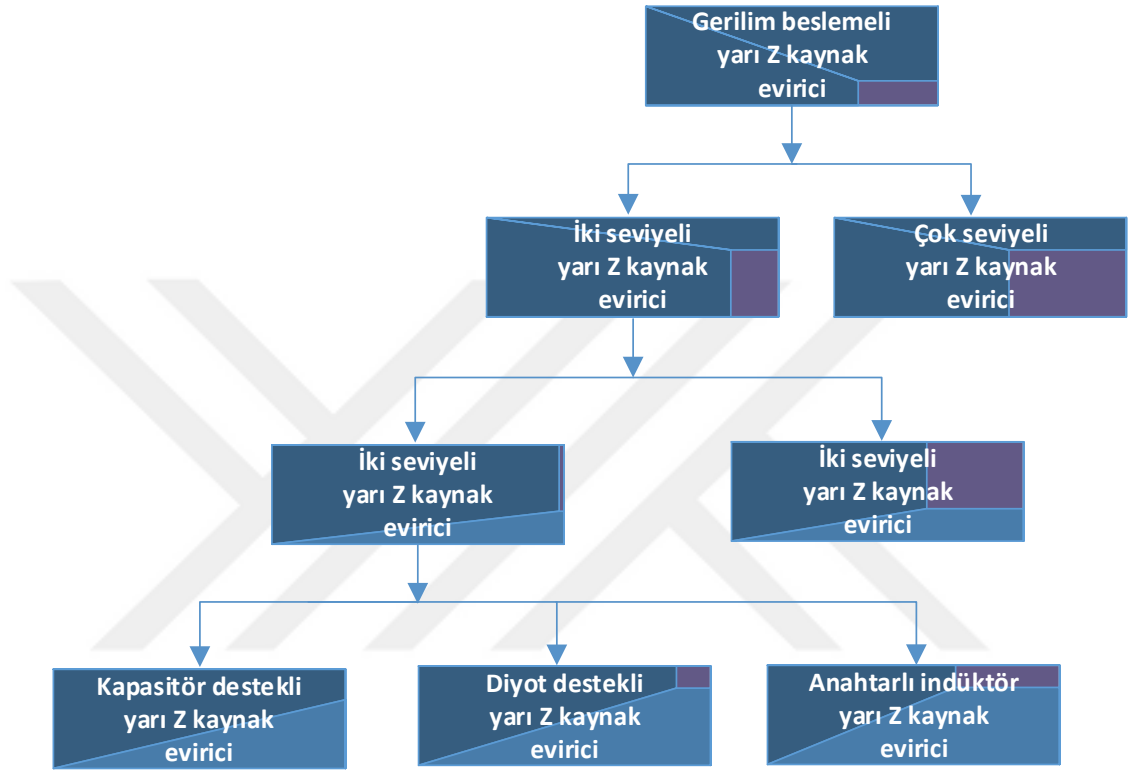
Doğru akım kaynaklarda özellikle FV sistemlerinde, gelişmiş ortak topraklama bağlantısı üzerine araştırmalar yapılmıştır ve anahtar sayısının az olduğu tek fazlı Z kaynak topolojisi şekil 2.12’de gösterilmiştir. Referans [43]’de incelenen çalışmada eviricilerin ana dezavantajı, AA-modül sistemlerinde kullanılabilmesi için uygun eviricilerin kullanımını kısıtlayan pratik limit dönüşümü aralığıdır. Z kaynak evirici “düşürücü – yükseltici” dönüştürücü ile karşılaştırıldığında, Z kaynak evirici topolojisi, daha az güç anahtarı sayısına sahiptir fakat daha fazla enerji depolama elemanı gerektirir. THB değerleri iki topoloji içinde kabul edilebilir seviyededir ve verim açısından yaklaşık olarak aynıdır.



Şekil 2.12 : Tek fazlı Z- kaynak evirici devresi.

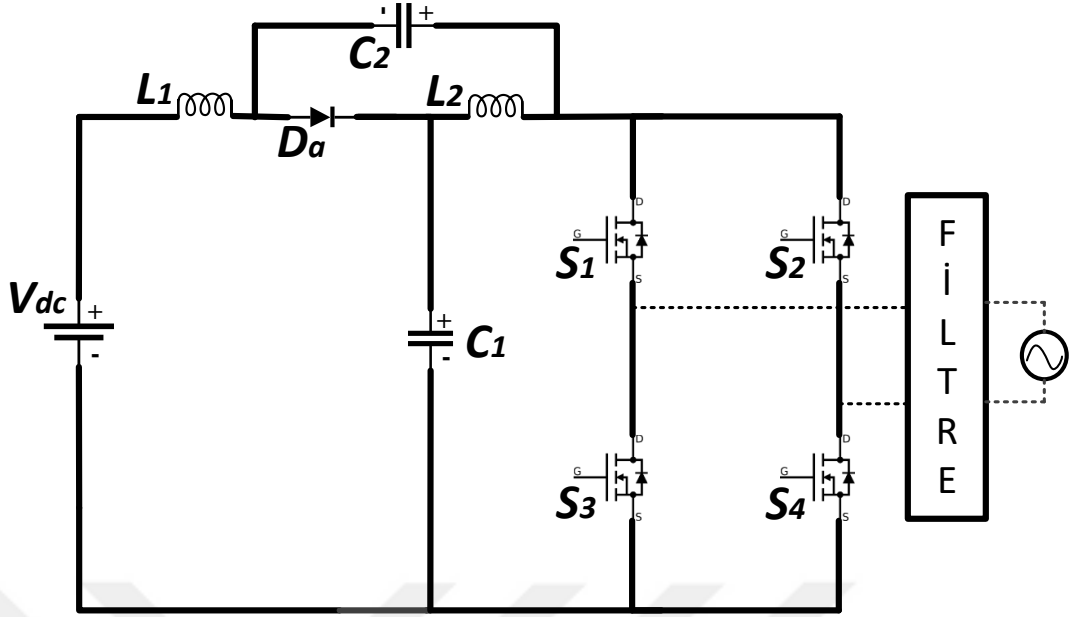
Y

Yarı Z Kaynaklı evirici topolojisi, geleneksel Z kaynak eviricinin geliştirilmesi sonucunda türetilmiştir. Z kaynak dönüştürücü ilk olarak 2002 yılında denenmiştir ve tek aşamalı güç dönüştürücülerinin uygulayamadığı “alçaltıcı- yükseltici” özelliği ile geleneksel akım ve gerilim kaynaklı eviricilerden daha iyi performans göstermiş olup geçiş durumu probleminin üstesinden gelmiştir [44]. Yarı Z kaynak eviricinin çeşitleri [45-46]’da incelenmiştir ve şekil 2.13’te sınıflandırılması gösterilmiştir.



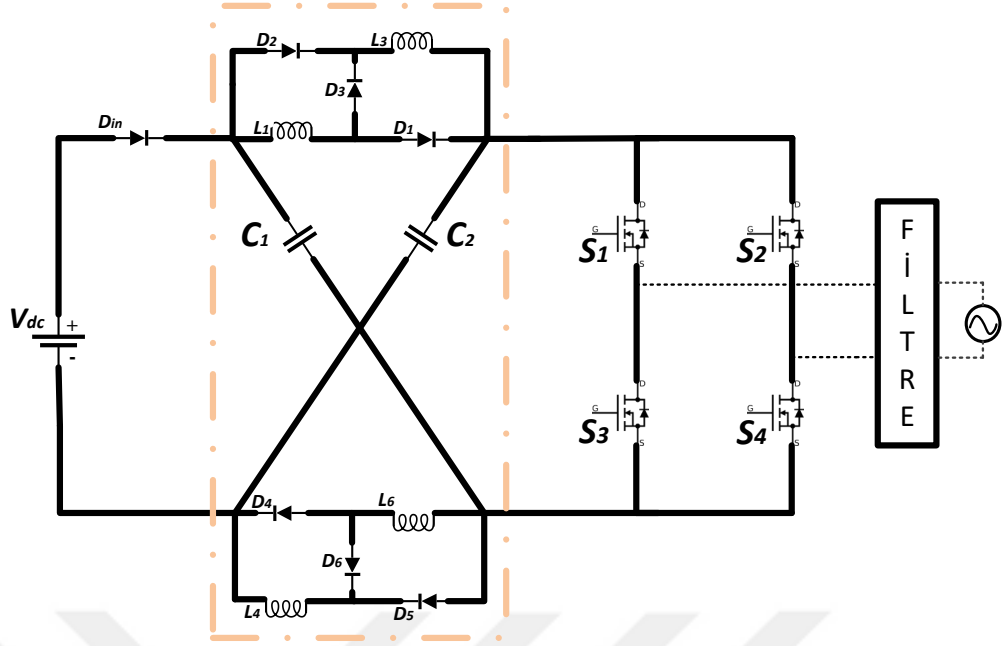
Şekil 2.13 : Yarı Z kaynak eviricilerin sınıflandırılması.

Z kaynak evirici, X- şeklindeki bir ağda iki kapasitör ve iki indüktörden meydana gelir, geçişli ve geçişsiz durumlarda ağ içerisindeki geçici enerjiyi aktarır. Z kaynak eviricinin olağanüstü özellikleri araştırmacılar tarafından uygun görülmüş olup yarı Z kaynak eviriciyi geliştirmişlerdir. Yarı Z kaynak topolojisi, geleneksel dönüştürücülerin tüm özelliklerinin yanı sıra, kapasitör gerilim stresini düşürmesi, güvenilirliği ve giriş akımını geliştirmiştir [47]. Şekil 2.14, Doğru akım kaynağına bağlı yarı Z kaynak eviricinin devresi sunulmuştur.



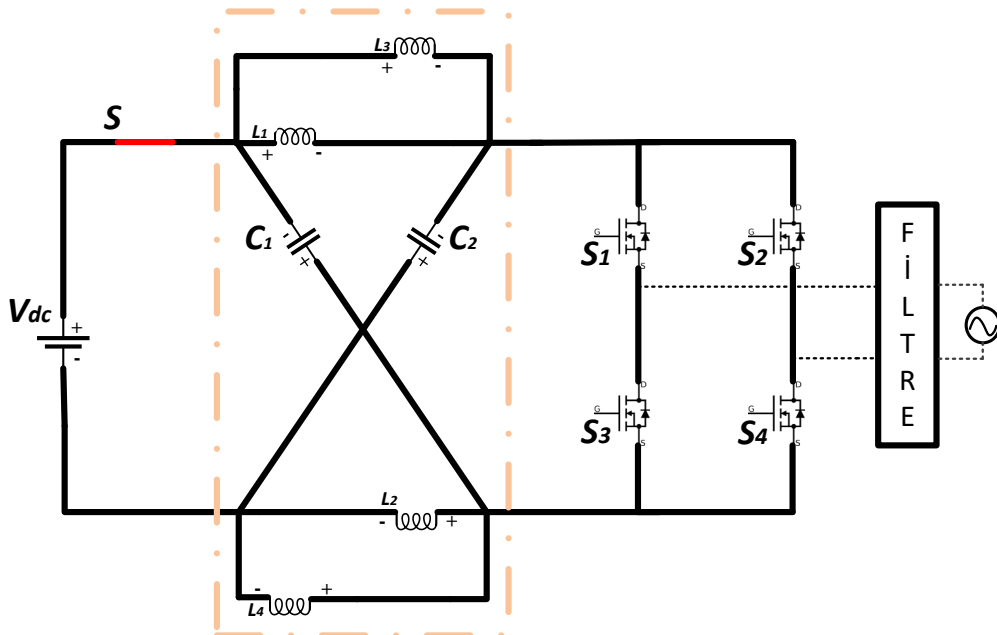
Şekil 2.14 : Yarı Z- kaynak bağlantılı evirici devresi.

Z kaynak eviricinin geleneksel eviriciden farkı, kısa devre konumu ile hem yükseltici hem de düşürücü olarak çalışma olanağı sunmasıdır. Z kaynak evirici tekniğinin, güç anahtarları ve kapasitörler üzerindeki gerilim stresi, büyük ani akım ve küçük yükselme faktörü gibi bazı dezavantajlarının olması anahtarlı indüktör tekniğini ortaya çıkartmıştır. Anahtarlı indüktör teoremi, geleneksel Z kaynak evirici tekniği üzerine bütünleşmiş bir yapı olduğu için anahtarlı indüktör Z kaynak topolojisi denilmiştir [48]. Şekil 2.15'te gösterilen anahtarlı indüktör Z kaynak evirici topolojisinin geliştirilmesindeki başlıca sebep, kapasitör ile anahtarlar arasındaki gerilim stresini minimuma indirerek Z kaynak topolojisindeki problemlerin üstesinden gelmektir.



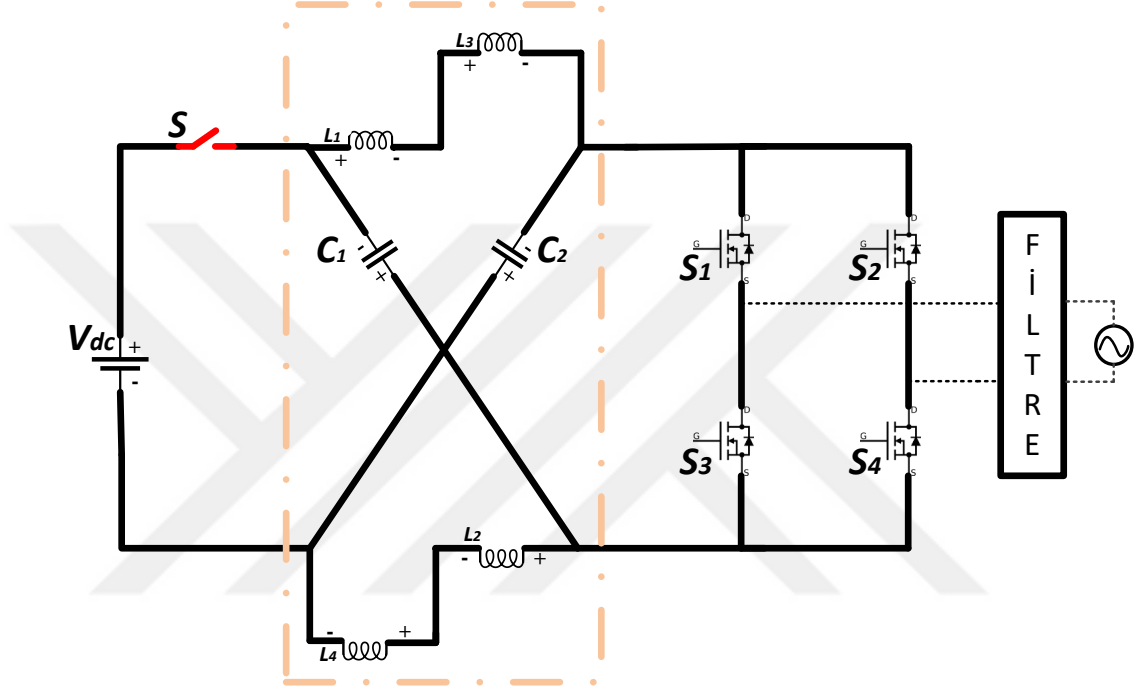
Şekil 2.15 : Anahtarlı indüktör Z kaynak bağlantılı evirici devresi.

Anahtarlı indüktör Z kaynak evirici kısa devre sıfır durumunda iken, ana devrenin ve eşdeğer devrenin zamana karşı üst ve alt kollarının içerisinde oluşan değişimler şekil 2.16'da gösterilmiştir. S anahtarı açık konumda iken D_{in} , D_1 , D_2 , D_3 , D_4 , D_5 , D_6 diyotlarının farklı olduğu durumlar çizelge 1'de gösterilmiştir. D_1 ve D_2 diyotları açık konumda iken L_1 ve L_3 indüktörleri şarj olurlar ve D_3 diyotu kapalıdır. Alt kolda ise D_4 ve D_5 diyotları açıldığında, L_2 ve L_4 indüktörleri şarj olurlar ve D_6 diyotu kapalıdır. Kısa devre sıfır durumunda D_{in} diyotu kapalı konumdadır [49].



Şekil 2.16 : Anahtarlı indüktör Z - kaynak bağlantılı evirici devrenin kısa devre sıfır durumu.

Kısa devre konumu sıfır olmayan durumda olduğu durumdaki devre yapısı şekil 2.17’de gösterilmiştir. S anahtarı kapalı durumda iken D_{in} , D_1 , D_2 , D_3 , D_4 , D_5 , D_6 diyotlarının farklı olduğu durumlar çizelge 1’de gösterilmiştir. D_1 ve D_2 anahtarları kapalı duruma geçtiklerinde D_3 diyotu açılır. Bu durumda, L_1 ve L_3 indüktörleri seri olarak bağlı olurlar. Alt kolda ise D_4 ve D_5 diyotları kapalı duruma geçtiklerinde D_6 diyotu açılır durumda iken L_2 ve L_4 indüktörleri seri olarak bağlı olurlar. Kısa devre sıfır olmayan durumda D_{in} diyotu açık konumdadır [49].



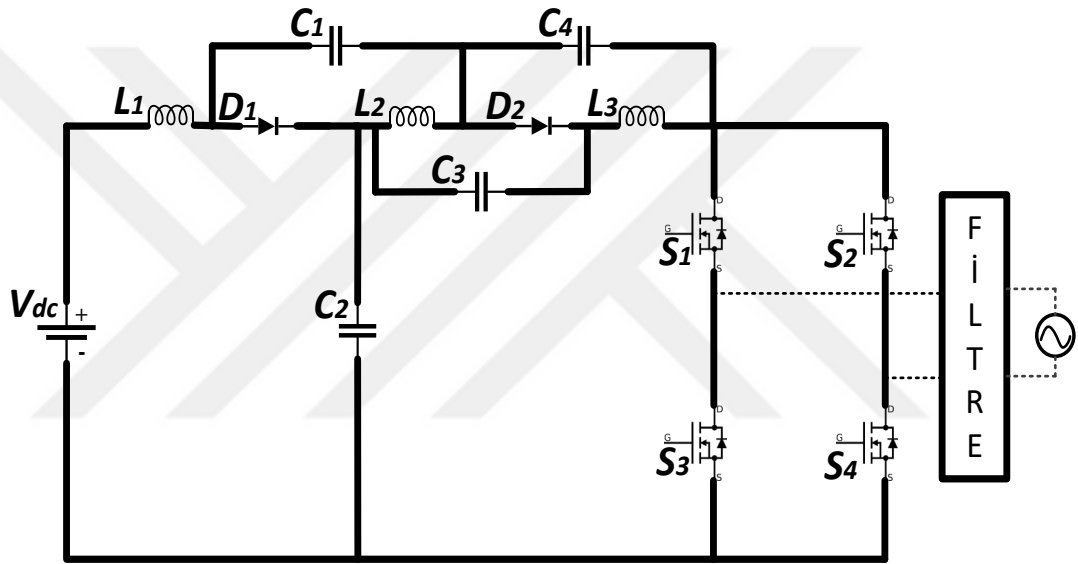
Şekil 2.17 : Anahtarlı indüktör Z- kaynak bağlantılı evirici devrenin kısa devre sıfır olmayan durumu.

Çizelge 1 : S anahtarı konumuna göre diyotların açık ve kapalı olduğu durumlar.

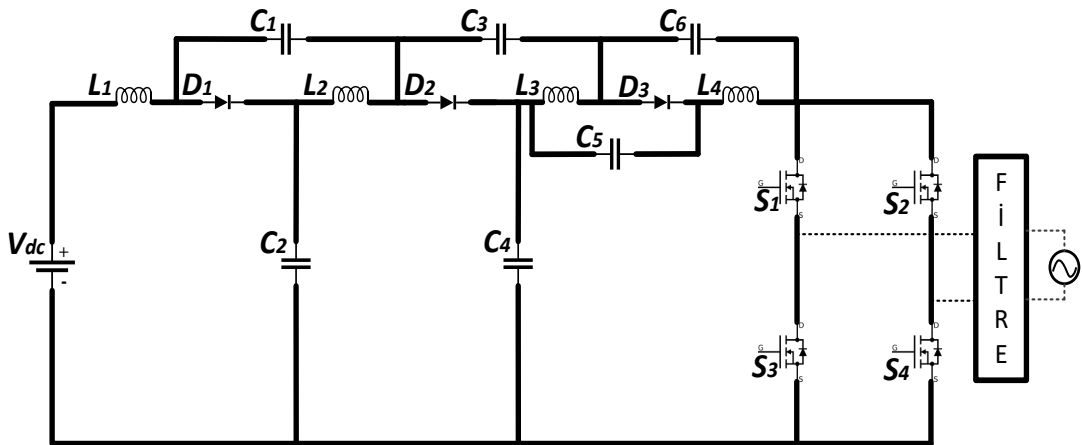
S	D_{in}	D_1	D_2	D_3	D_4	D_5	D_6
Açık	Kapalı	Açık	Açık	Kapalı	Açık	Açık	Kapalı
Kapalı	Açık	Kapalı	Kapalı	Açık	Kapalı	Kapalı	Açık

[50]’de üç fazlı evirici uygulamaları için geliştirilmiş yükseltme tekniği topolojileri incelenmiştir. Bu geliştirilmiş teknikler sayesinde geleneksel Z kaynak eviriciden daha fazla yükseltme gerilimi aralığı sağladığı için Z kaynak dönüştürücünün sınırlı artırma dezavantajını ortadan kaldırmaktadır. Geleneksel yarı Z kaynak eviriciden geliştirilen

Yarı Z kaynak geliştirilmiş yükseltme topolojileri [51]'de incelenmiştir. Geliştirilmiş yükseltme topolojisinin Z kaynak eviriciye göre en büyük avantajı genişletilebilir olması ve Z kaynak eviricide kullanılan modülasyon tekniği kullanılarak kontrolünün yapılabilmesi [52-55]. Genişletilmiş yükseltme topolojisinde en sık kullanılan iki teknik, diyot destekli ve kapasitör destekli olanlardır. Genişletilmiş yükseltme topolojisi, giriş akımı ile bağlantılı olarak sürekli ve süreksiz giriş akımı olarak sınıflandırılır. Kapasitör destekli genişletilmiş yükseltme topolojisi, geleneksel yarı Z kaynak evirici topolojisine bir diyot, bir indüktör ve iki kapasitör eklenerek geliştirilmiştir. Sürekli ve süreksiz giriş akımına sahip kapasitör destekli genişletilmiş yükseltme topoloji devreleri şekil 2.18 ve 2.19'da gösterilmektedir.



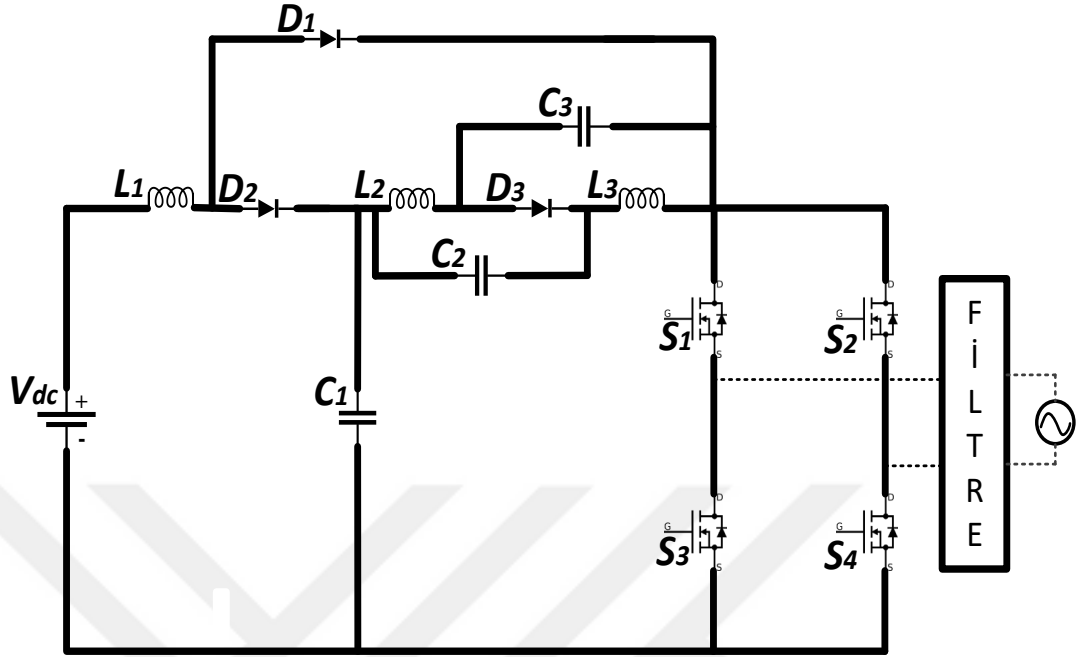
Şekil 2.18 : Sürekli akım girişli kapasitör destekli Z kaynak bağlantılı evirici devresi.



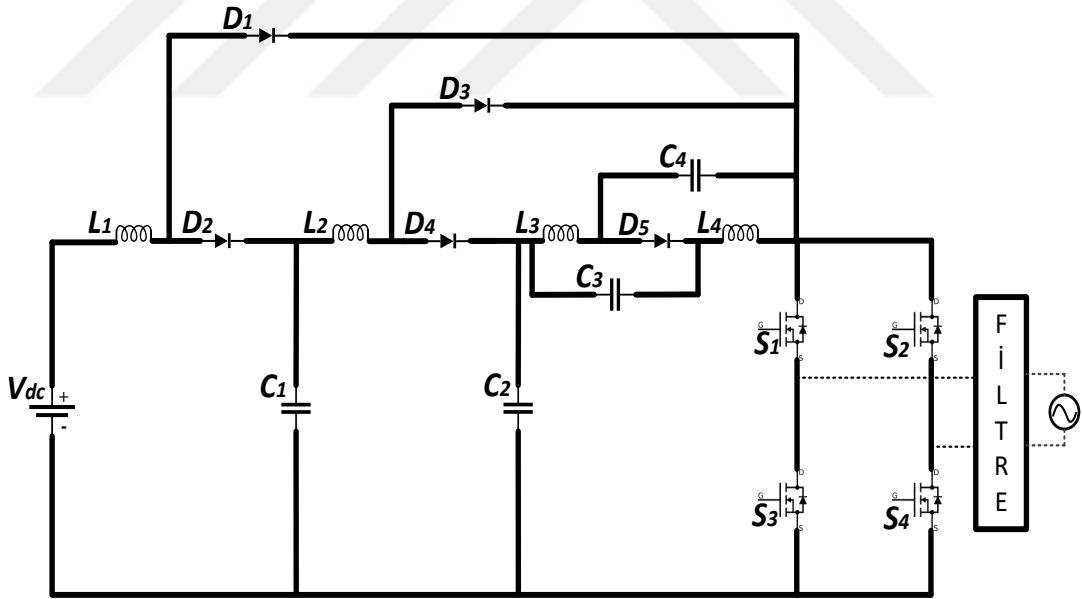
Şekil 2.19 : Kesik akım girişli kapasitör destekli Z kaynak bağlantılı evirici devresi.

Diyot destekli genişletilmiş yükseltme topolojisi, geleneksel yarı Z kaynak evirici topolojisine iki diyot, bir indüktör ve bir kondansatör eklenerek geliştirilmiştir. Sürekli

ve süreksiz giriş akımına sahip kapasitör destekli genişletilmiş yükseltme topoloji devreleri şekil 2.20 ve 2.21'de gösterilmektedir.



Şekil 2.20 : Sürekli akım girişli diyot destekli Z kaynak bağlantılı evirici devresi.

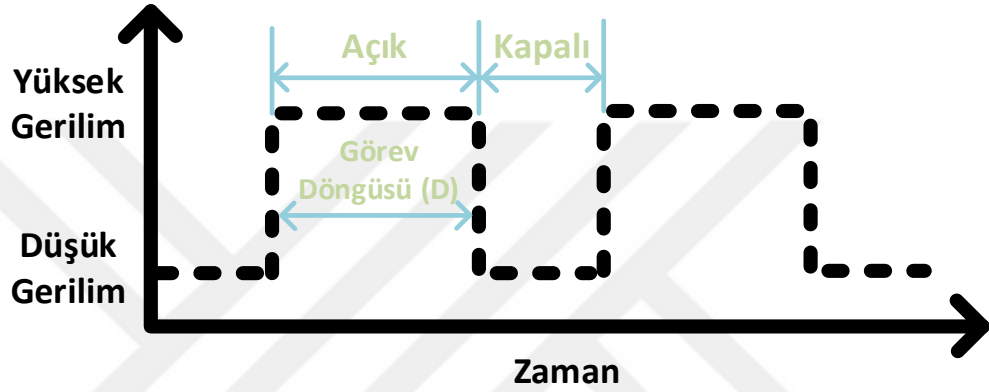


Şekil 2.21 : Kesik akım girişli kapasitör destekli Z kaynak bağlantılı evirici devresi.

Yukarıdaki kondansatör destekli genişletilmiş yükseltme topolojisi ve diyot destekli genişletilmiş yükseltme topolojisi, geleneksel Z kaynak eviriciler ile kıyaslandığında daha düşük kapasitör gerilim stresine, sürekli giriş akımına ve daha yüksek derecede gerilim dönüşüm oranına sahiptir. Bu sebeplerden dolayı mikro şebeke, elektrikli araç ve yenilenebilir enerji sistemlerinde etkin bir şekilde tercih edilerek kullanılırlar [56].

2.4 Darbe Genişlik Modülasyonu

Darbe Genişlik Modülasyonu, bir kaynaktan gelen dijital sinyali analog sinyale çevirmek için kullanılan yöntemdir. DGM sinyali oluşturmak için görev döngüsü ve frekans bileşenlerine ihtiyaç vardır. Görev döngüsü şekil 2.14'te gösterildiği gibi, sinyalin açık durumda olduğu sürenin yüzdesi olarak ifade edilir. Frekans, DGM 'un bir döngüdeki yüksek ve alçak sinyaller arasındaki geçiş hızıdır. Çıkış sinyali, belirli bir süre içerisinde açık ve kapalı sinyaller arasında değişir ve bir yük tarafından alınan enerjiyi kontrol eder. Yükün kullandığı gerilim DA gerilimi ile doğru orantılıdır.

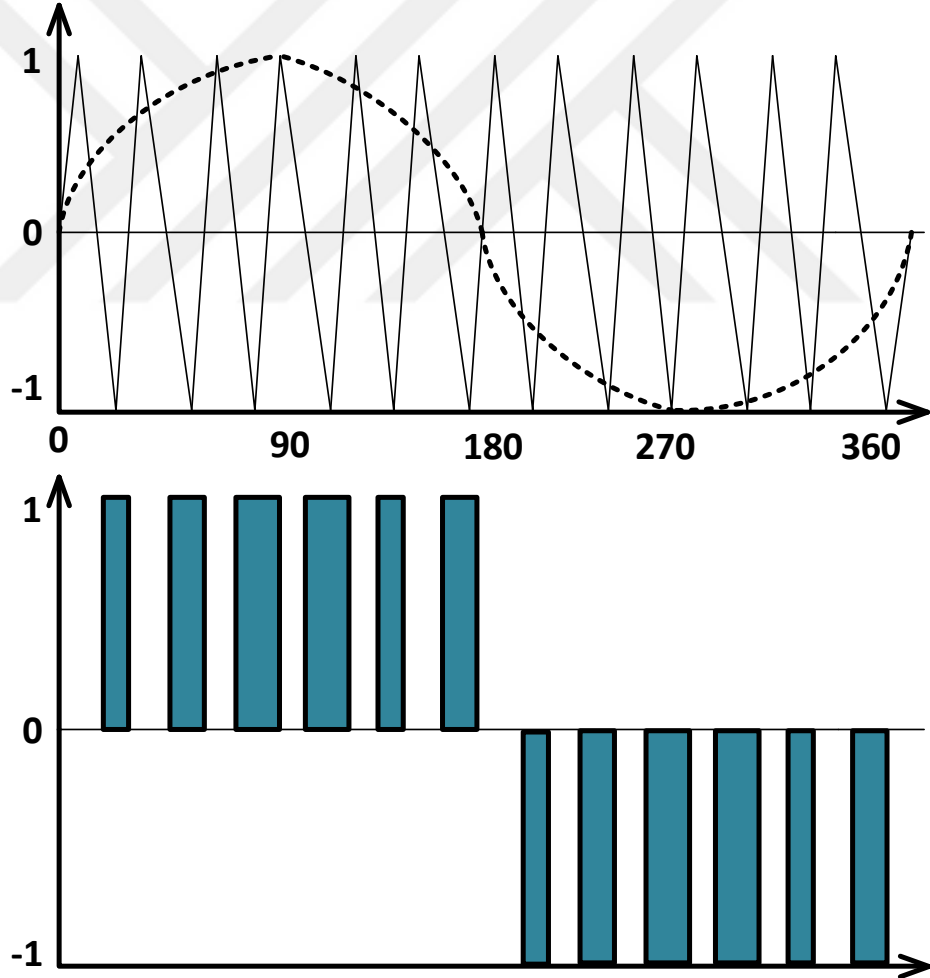


Şekil 2.22 : Görev döngüsü (duty cycle).

DGM teknikleri, Eviricilerin istenilen gerilim ve frekansı üretilmesinde anahtarlama metotları ile geniş bir uygulama alanına sahiptir. Eviriciler, hız ayarı gerektiren sürücülerde, kesintisiz güç kaynaklarında, yenilenebilir enerji santrallerinde ve benzeri çeşitli uygulamalarda sıklıkla kullanılırlar. Eviricilerin çıkış sinyali şekilleri harmoniklerden üretilir. DGM teknikleri, evirici çıkışındaki harmoniği, özellikle yüksek güç uygulamalarında minimum seviye düşürmek için tercih edilirler. DGM kullanılmasının avantajları, uygun harmonik değerini sağlaması, düzgün sinyal biçimi ve kontrollü bir çıkış sinyali sağlamasıdır. Tek darbe genişlik modülasyonu ve çoklu darbe genişlik modülasyonu olmak üzere ikiye ayrılır. Bir yarım döngüde, tek bir darbe modüle ediliyorsa buna tek darbe genişlik modülasyonu, çoklu darbeler modüle ediliyorsa çoklu darbe genişlik modülasyonu denir. Çoklu darbe genişlik modülasyonlarında sıklıkla kullanılan teknikler; sinüzoidal DGM ve uzay vektör DGM topolojileridir [57-58].

2.4.1 Sinüzoidal darbe genişlik modülasyonu

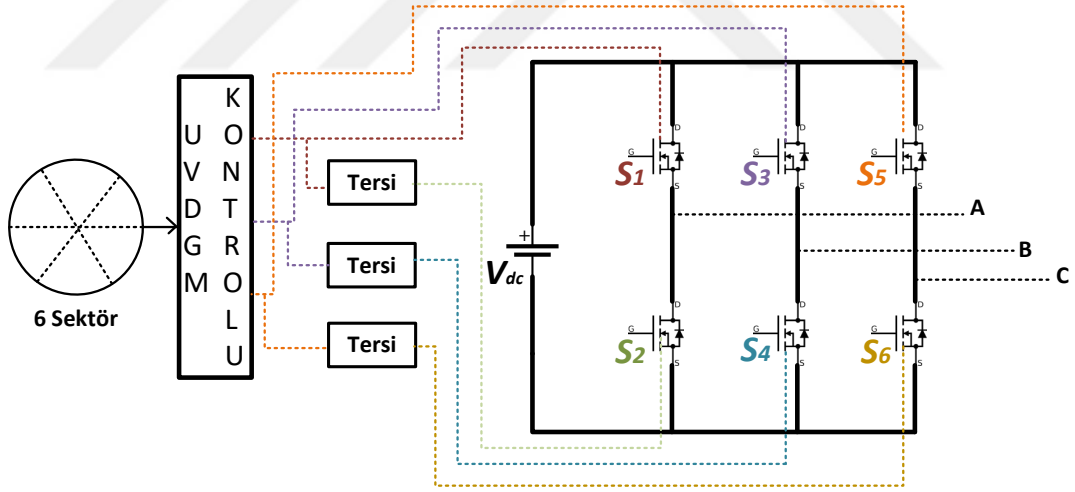
Sinüzoidal DGM yöntemi, sinüs sinyali oluşturduğu ve harmonik bozulmaları azalttığı için kullanımı yaygın ve popüler tekniklerden birisidir. Sinüzoidal DGM darbe sinyalinin oluşma biçimi şekil 2.15'te gösterildiği gibi modüle edici sinyal ile bir üçgen taşıyıcı sinyal karşılaştırılarak elde edilir [59]. Anahtarların açma ve kapama süreleri modülasyon sinyali ile taşıyıcı sinyalin kesişme noktasındadır. Modülasyon, istenilen sinüs sinyali ile aynı frekans değerindeyken, taşıyıcı üçgen sinyalin frekansı çok daha yüksek değerdedir. Modülasyon indeksi, Taşıyıcı sinyal genliği ile sinüs referans sinyali arasındaki oran hesaplanarak bulunur ve evirici çıkışındaki gerilim genliğini ayarlamak için kullanılır. İstenilen seviyede üçgen taşıyıcı sinyal ve etkili anahtarlama aralıklarına sahip olan SDGM yenilenebilir enerji sistemlerine, endüstriyel uygulamalara ve birçok sisteme kolayca uygulanabilir.



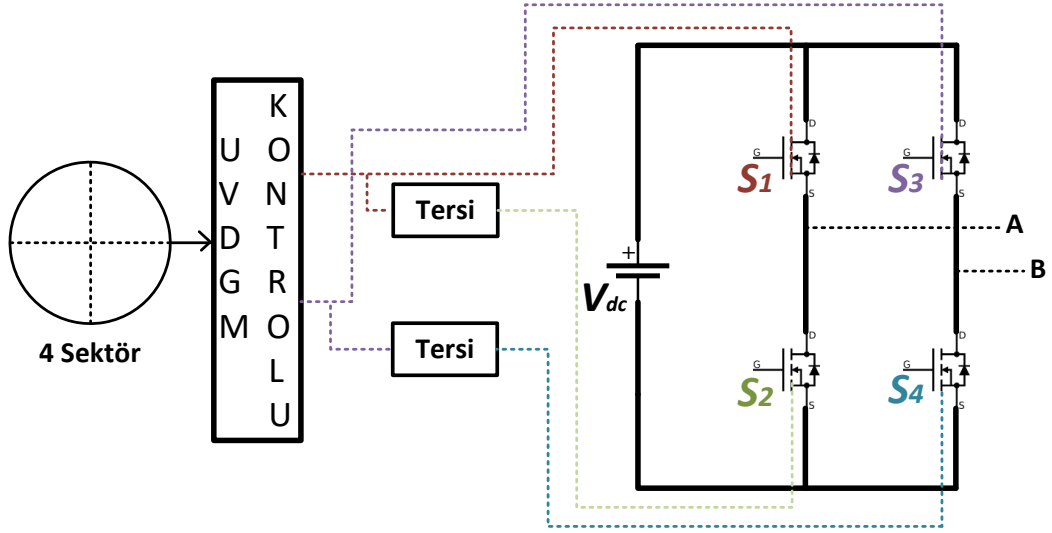
Şekil 2.23 : SDGM darbelerinin üretim prensibi.

2.4.2 Uzak vektör darbe genişlik modülasyonu

Uzak Vektör Darbe Genişlik Modülasyonu son yıllarda araştırmacılar tarafından üzerinde geliştirmeler yapılmak üzere incelenen bir DGM tekniğidir. Bu teknik, karakteristik olarak gelişmiş bir modülasyon tekniği olup diğer DGM tekniklerine göre avantajları vardır [60]. UVDGM teoreminin DA bağlantı kullanımının daha iyi ve gelişmiş olması, tork dalgalanması, THB'nın daha düşük olması ve anahtarlama kaybının düşük seviyede olması gibi güçlü taraflarının olması bu metottu diğer metotlardan daha iyi performansta olduğunu göstermektedir [61]. Uzak vektör DGM genellikle üç fazlı sistemlerde kullanılırlar fakat tek fazlı sistemler için uyarlanması mümkündür. Şekil 2.16'da Üç fazlı bir yüke, üç faz gerilim kaynaklı evirici bağlı topoloji gösterilmektedir. Şekil 2.17'de tek fazlı bir yüke bağlı UVDGM ile kontrol edilen tam köprü evirici gösterilmektedir. Eviricinin güç anahtarları İGBT, MOSFET ve benzeri yarı iletken anahtarlar kullanılır. Tek fazlı sistemler ile üç fazlı sistemlerin anahtar kontrolünün hesaplanması farklıdır. Üç fazlı sistemlerde, altı aktif vektör ve iki sıfır vektör olmak üzere toplam sekiz çıkış vektörü bulunmaktadır ve 6 aktif vektör 60 derece olacak şekilde düzlemi sektörlere ayırır.



Şekil 2.24 : UVDGM tekniği ile kontrol edilen üç faz evirici devresi.

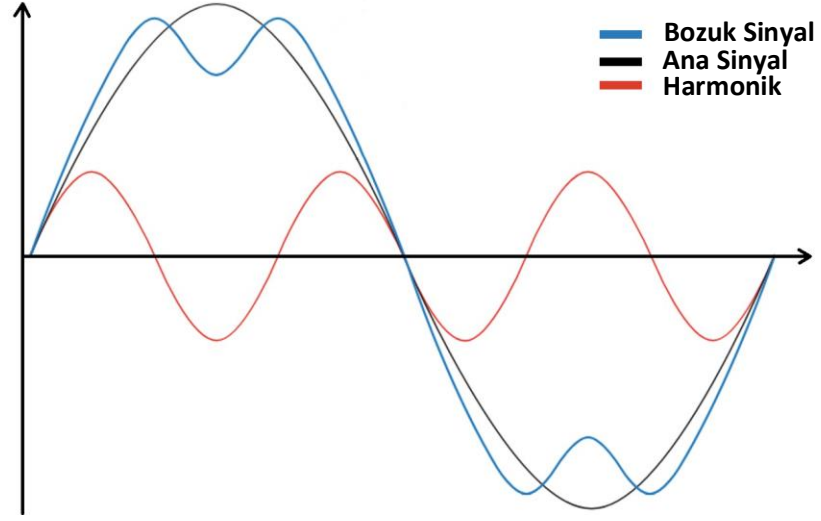


Şekil 2.25 : UVDGM tekniği ile kontrol edilen tek faz evirici devresi.

Tek fazlı sistemlerde ise bu durum 4 aktif vektör şeklindedir ve 4 aktif vektör düzlemi doksan derece olacak şekilde sektörlere ayırır. Sektör aralıklarındaki açılar ve referans vektörü hesaba katılarak eviricinin güç anahtarlarının anahtarlama kaybı en az olacak şekilde ve THB'nın minimum düzeyde olacak şekilde matematiksel denklemler oluşturulur. Evirici çıkışında istenilen sinüs gerilimini oluşturmak için güç anahtarları çapraz olacak şekilde senkron çalışırlar. Tek fazlı ve üç fazlı evirici modellerinde uygun değerlerde THB değeri üreten UVDGM son yıllarda yüksek güç ve yüksek gerilim sistemlerinde geniş bir kullanım alanına sahiptir.

2.5 Toplam Harmonik Bozulma (THB)

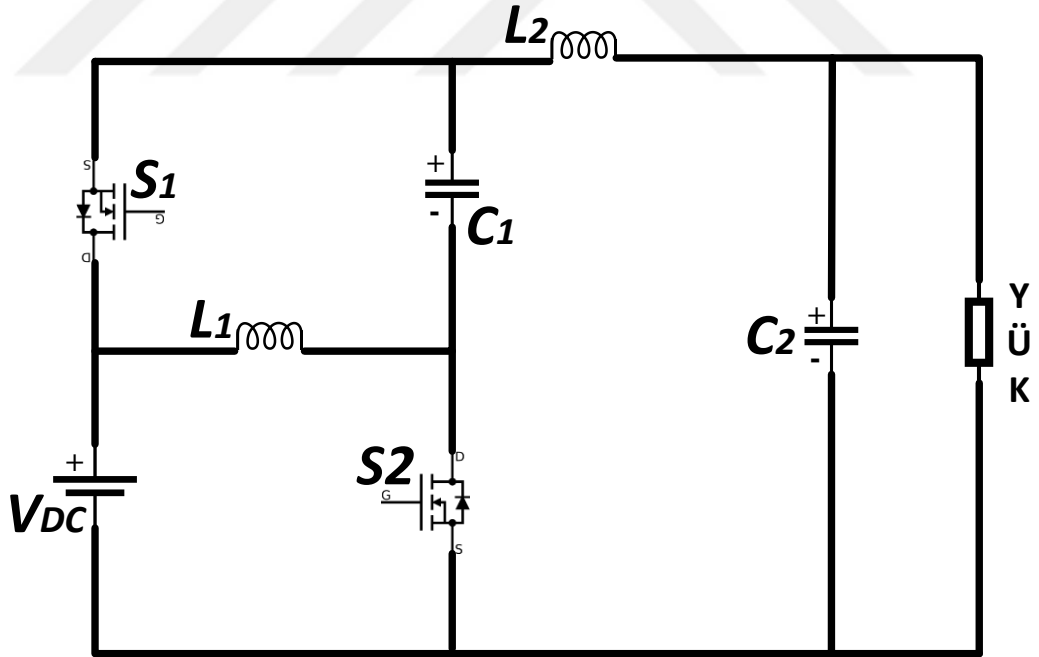
IEEE 1547 ve IEC 61727 standartları dikkate alındığında THB'nın %5 i geçmemesi ve enjekte edilen akımdaki harmonik değerinin minimum seviyeye indirilmesi gerekmektedir. Standartlara göre enjekte edilen DA akım maksimum sınırı IEC 61727'e göre %1 [62] ve IEEE 1547 standartlarına göre ise %0.5tir [63]. Ayrıca, enjekte DA akımın THB değeri yüksek olduğunda eviricilerin güç anahtarları darbe genişlik modülasyonları teknikleri ile iyileştirilmeli ve yumuşak anahtarlama yöntemleri kullanılmalıdır. Şekil 2.18' de THB'nın sinyal kalitesine olan etkilerini göstermektedir.



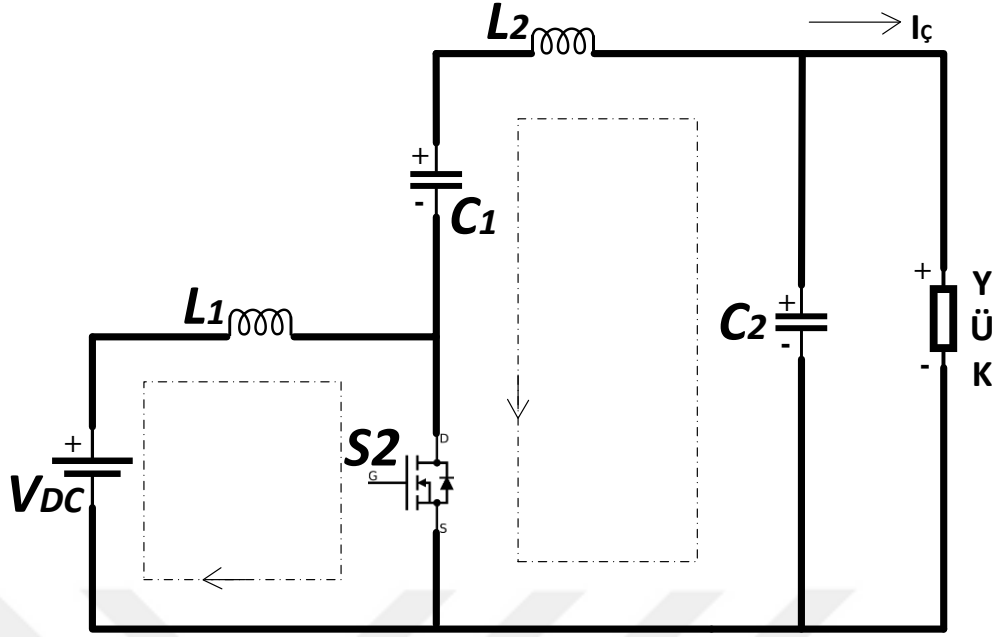
Şekil 2.26 : THB sinyal üzerinde gösterimi.

3. YARI Z-KAYNAK DÖNÜŞTÜRÜCÜ VE SİNÜZOİDAL DARBE GENİŞLİK MODÜLASYON TABANLI EVİRİCİNİN ANALİZİ

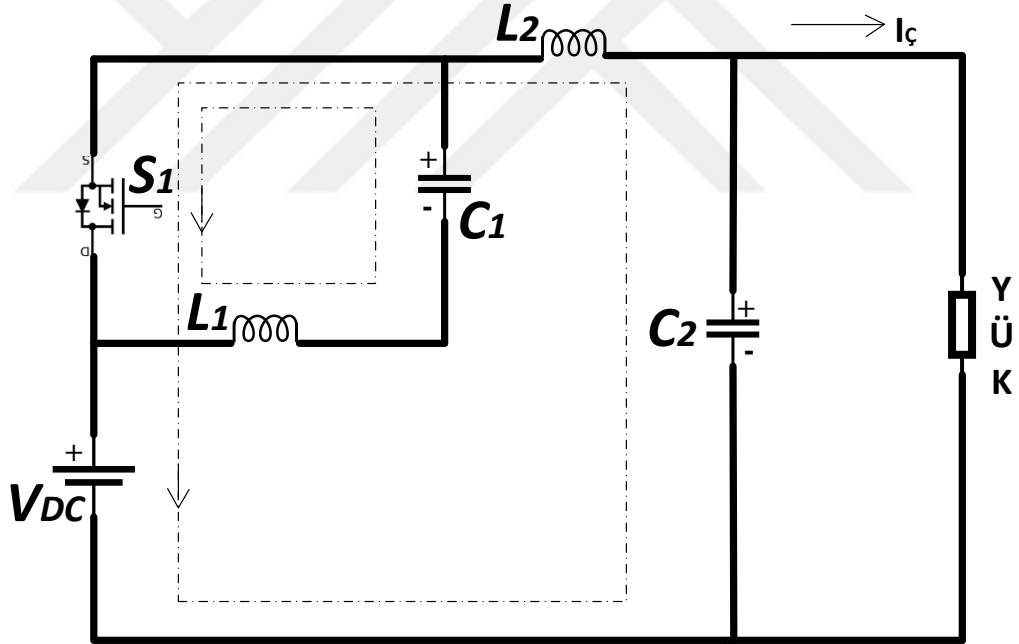
Şekil 3.1, 3.2 ve 3.3'te geleneksel Z-kaynak dönüştürücünün yapısını ve eşdeğer devresini göstermektedir. Devre iki güç anahtarı, iki kondansatör ve iki indüktörden oluşmaktadır. Devrenin çalışma prensibi, Q1 anahtarı ileti durumda iken Q2 anahtarı açık devredir ve bu durum tam tersi içinde geçerlidir Q2 anahtarı iletti esnasında Q1 anahtarı açık devredir. Güç anahtarlarına aynı zamanda sadece bir kontrol metodu uygulanabilir. Birinci aralık için ($0 < D < 0.5$) kapalı durumdayken, L1 indüktörü anahtar üzerinden giriş DA güç kaynağı tarafından, L2 indüktörü ise C2 kondansatörü tarafından şarj edilir. Sonraki aralıkta $(1-D)T$ ise Q2 anahtarı ileti durumunda iken L1 ve L2 indüktörleri kaynak olurlar. İndüktör akımı ve kondansatör gerilim referans yönleri, kararlı hal hesaplamalarına bağlı kalınalar hesaplanmıştır [64].



Şekil 3.1 : Yarı Z-kaynak dönüştürücü yapısı.



Şekil 3.2 : Yarı Z-kaynak dönüştürücünün S1 anahtarı iletim durumunda iken.



Şekil 3.3 : Yarı Z-kaynak dönüştürücünün S2 anahtarı iletim durumunda iken.

Bu durumda sistemin [54] gerilim kazancını denklem 1'i kullanarak hesaplarız

$$G = \frac{V_o}{V_{in}} = \frac{1 - 2D}{1 - D} \quad (1)$$

C1 kondansatörü üzerindeki gerilim değeri ve dalgalanma genliği denklem 2'den elde edilebilir [54]:

$$\begin{cases} V_{c1} = \frac{D}{1-D} V_{in} = (1 - M \sin \omega t) V_{in} \\ \Delta V_{c1} = \frac{(1-D) T_s I_{L1}}{C_1} = \frac{-\sin \omega t + M (\sin \omega t)^2 T_s I}{(2 - M \sin \omega t) C_1} \end{cases} \quad (2)$$

L1 indüktörü için gerilim ve akım dalgalanmaları denklem 3'ten elde edilebilir:

$$\begin{aligned} I_{L1} &= -\frac{D}{1-D} I_o = -(\sin \omega t - M (\sin \omega t)^2) I_o \\ I_{L2} &= -I_o, \\ \Delta I_{L1} = \Delta I_{L2} &= \frac{V_{in} T_s D}{L_1} = \frac{V_{in} T_s (1 - M \sin \omega t)}{L_1 (2 - M \sin \omega t)} \end{aligned} \quad (3)$$

Eviricinin yük tarafındaki çıkış sinüzoidal gerilim denklem 4 kullanılarak hesaplanır.

$$\begin{cases} \omega = 2\pi f \\ V_o = V \sin \omega t \end{cases} \quad (4)$$

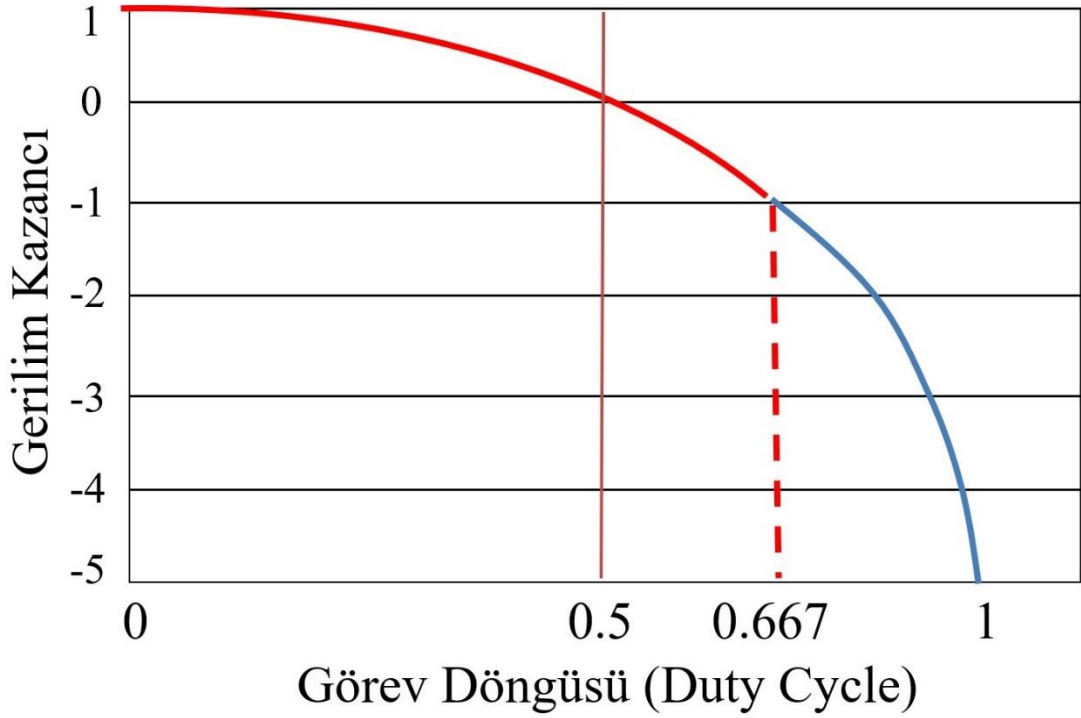
Denklem (4)'te kullanılan "V" evirici çıkış gerilimidir, "ω" açısal hız ve "f" frekanstır. Görev döngüsü (duty cycle) "D" dikkate alındığında, tüm tam köprü dönüştürücülerde giriş ve çıkış gerilimleri doğrusaldır. Çıkış geriliminin sinüzoidal bir sinyal olması için D'nin de sinüzoidal olması gerekir. Yarı Z-kaynak dönüştürücülerde görev döngüsü doğrusal olmamasından dolayı modülasyon indeksi 'de içeren kapsamlı bir denklem oluşturmak gereklidir. Modülasyon indeksi hesaplamak için denklem 4 kullanılarak sonuç elde edilir. Modülasyon indeksi denklem 5 aşağıdaki gibi sunulmuştur.

$$M = \frac{V}{V_{in}} \quad (5)$$

Yarı Z- kaynak eviricinin gerilim dalgası doğrusal olmadığı için referans dalgası denklem yeniden hesaplandı.

$$D = \frac{1 - |M \sin \omega t|}{2 - |M \sin \omega t|} \quad (6)$$

Denklem 6, sırasıyla Q1 ve Q2 güç anahtarları için görev döngüsü değerleridir.



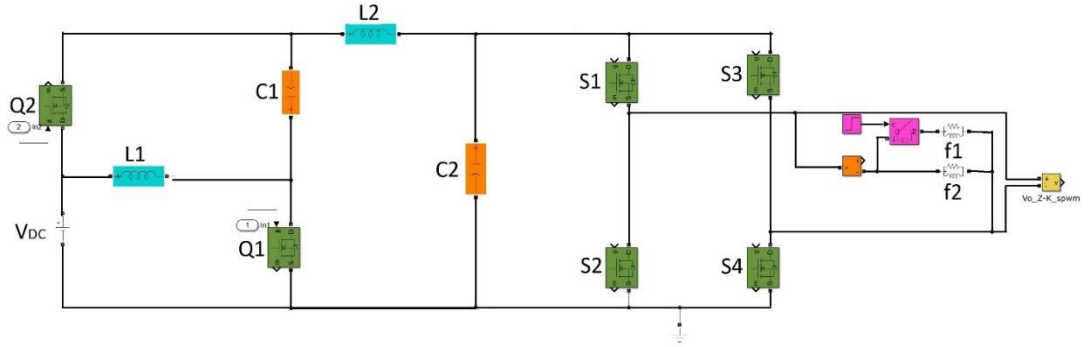
Şekil 3.4 : Yarı Z-kaynak dönüştürücü için Q1 güç anahtarının görev döngüsünü.

Karşı gerilim kazanç eğrisini göstermektedir [1]. Q1 ve Q2 güç anahtarlarının çalışma prensibi birbirini tamamlayaraktır. Q1 güç anahtarı [0-0.66] aralığında ileti durumunda iken dönüştürücü $[+V_{in}, -V_{in}]$ limitleri içerisinde tam köprü çıkış gerilimi sağlar. Görev döngüsü ($0 < D < 0.5$) aralığında çıkış gerilimi pozitif, ($0.5 < D < 0.667$) aralığında iken negatif çıkış gerilimi üretir. $D = 0.5$ olduğu durumda ise çıkış gerilimi sıfır değerine eşittir. Şekil 3.4'te SDGM topolojisi için anahtarların pozisyonları sunulmuştur [64].

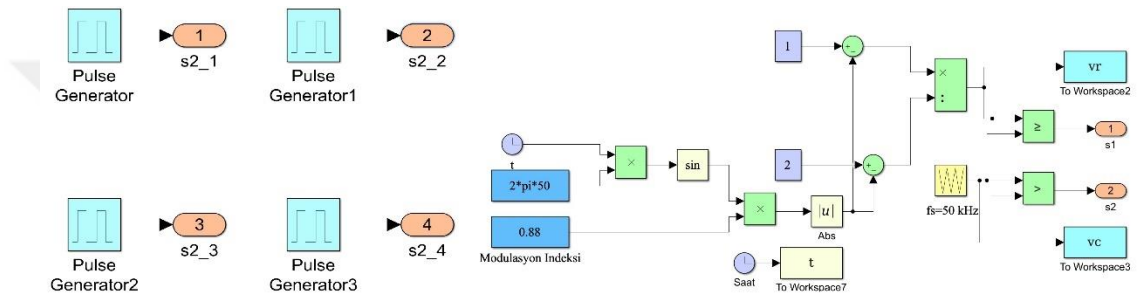
3.1 Yarı Z- Kaynak Tabanlı Sinüzoidal Darbe Genişlik Modülasyonu ile Eviricinin Anahtarlanma Tekniği

Q1 güç anahtarının geçiş sinyalini elde etmek için denklem 6 kullanıldı. Önerilen SDGM metottu için modülasyon indeksi katsayısı [0-1] aralığında değişme gösterebilir. Ayrıca kullanılan kontrol metottu ile ωt değerini değiştirerek çıkış gerilimde sinüs dalga formu üretilir. Görev döngüsünün alabileceği değerler [0-0.66] ile limitlidir. Z- kaynak dönüştürücü iki faz ve düşürücü – yükseltici dönüştürücü olarak çalıştırılabilir. Bu durumda görev döngüsü aralığı [0-1] olarak değişir ve gerilim kazancı iki veya üç kat yükselme gösterebilir. Şekil 5a, 5b, 5c ve 5d, tek fazlı Z-kaynak dönüştürücü sistemi için SDGM anahtarlanma yöntemini ve frekans değeri 50 Hz. olan

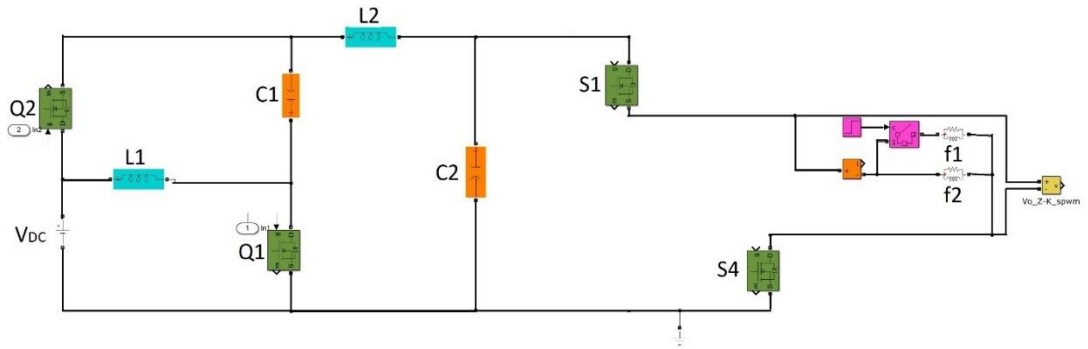
sinüzoidal bir gerilim sinyali oluşturmak için evirici tarafındaki güç anahtarlarının pozisyonlarını göstermektedir.



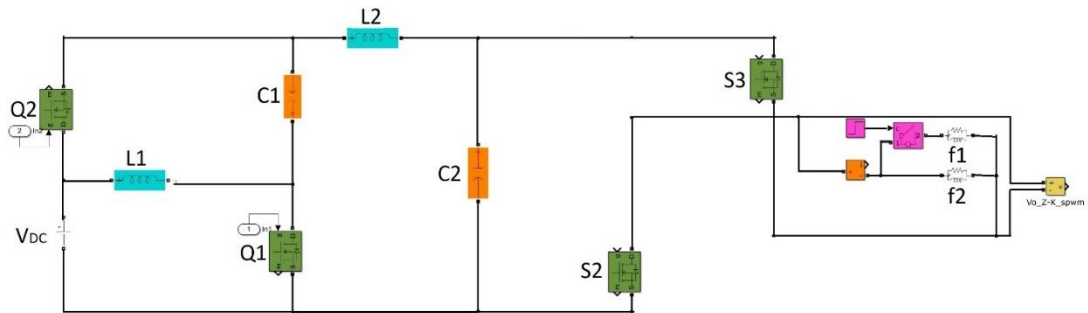
Şekil 3.5 : Yarı Z-kaynak dönüştürücü ve tam köprü evirici.



Şekil 3.6 : Tek fazlı sistemde önerilen değiştirilmiş SPWM anahtarlama yöntemi tiolojileri.

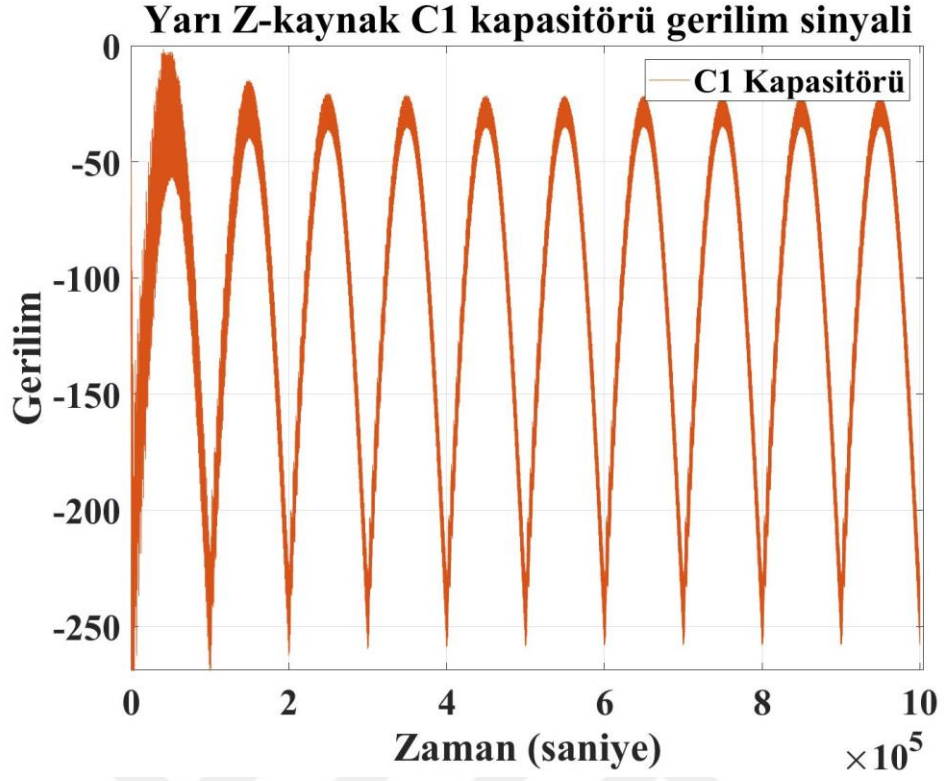


Şekil 3.7 : Evirici anahtarları için anahtarlama dizileri.

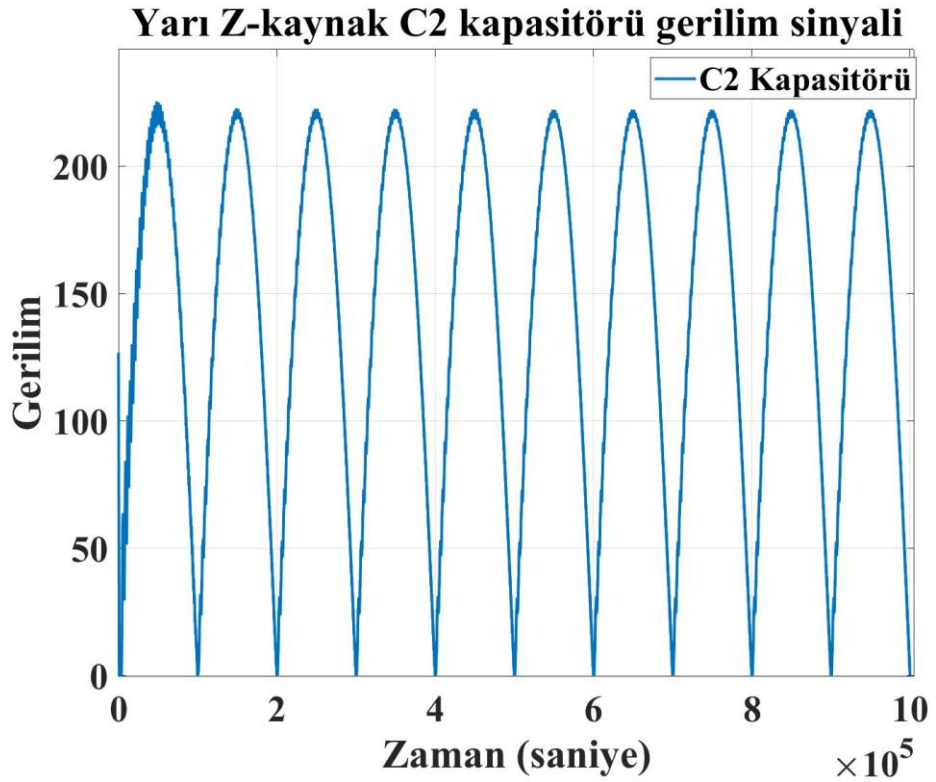


Şekil 3.8 : Evirici anahtarları için anahtarlama dizileri.

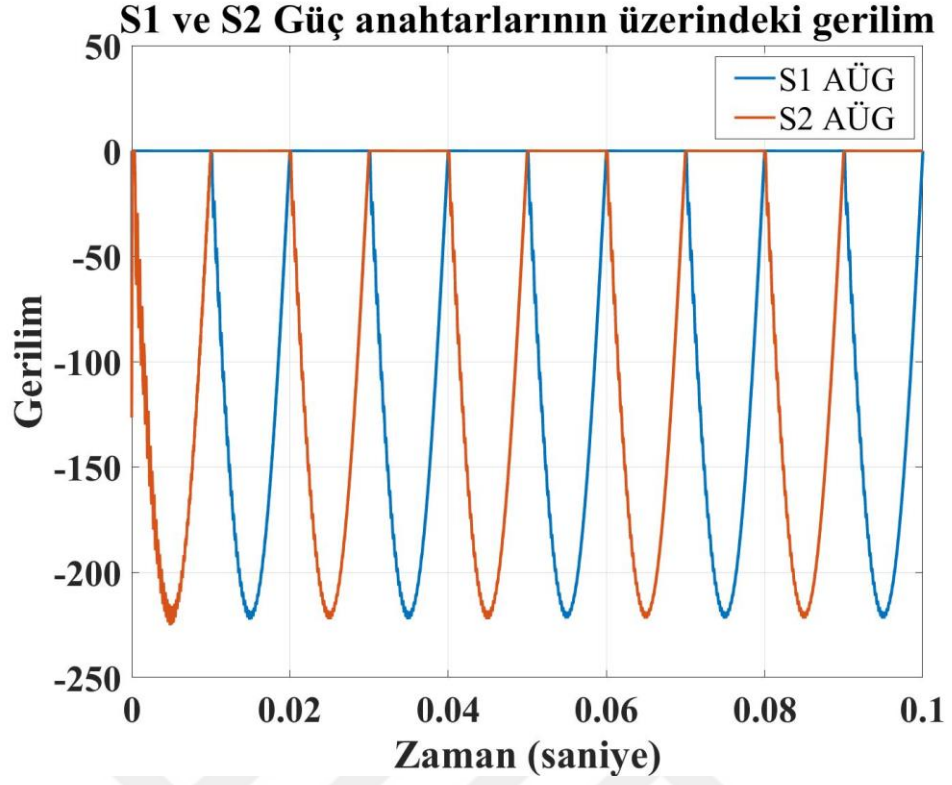
Şekil 3.5'te Z – kaynak dönüştürücü ve tam köprü eviricinin devre modeli gösterilmiştir. MATLAB simulink'te simülasyon yapılmış ve eviricinin çıkış gerilimi ortalama 320 Vac karekök (RMS) ve frekans değeri 50 Hz. olarak uygulanmıştır. Matlab simulink'te tasarlanan devrede L1 ve L2 indüktörlerinin değerleri 130 μ H, C1 kondansatörün değeri 1 μ F ve C2 kondansatörün değeri 10 μ F olarak belirlenmiştir. Referans gerilimi, frekans değeri 25 kHz olan bir üçgen sinyal ile oranlanmıştır. Periyodik fakat sinüzoidal formda olmayan gerilim veya akım dalgaları, içinde daha yüksek frekans bileşenler olmasından dolayı harmonik bozulur. Çalışmamızda Fourier dönüşümü kullanılarak, tek fazlı yapının THB yaklaşık %1,51 değerindedir ve yük sabit kalmıştır. THB [2, 17 ve 21]'te %2.23- %8,8 aralığında bildirilmiştir. Şekil 3.6, 3.7 ve 3.8'de tam köprü kısmındaki güç anahtarlarının pozisyonlarını ve Q3 ve Q4'ün çalışma aralığının aynı zamanda olduğunu göstermektedir, yükün sinüzoidal bir gerilim olması için Q4 ve Q5 güç anahtarları bir sonraki zaman aralığında aynı anda aktif olacağını göstermektedir. Şekil 3.9 – 3.15, Z-kaynak ve evirici elemanları için çeşitli gerilimlerin ve akımların sinyal şekillerini sunmaktadır. Şekil 3.9 ve 3.10, sırasıyla C1 ve C2 kondansatörleri üzerindeki gerilim sinyallerini sunmaktadır. Bu şekiller, bir kondansatörün pozitif gerilimi çekerken diğerinin negatif bir değeri çektiğini gösterir. Şekil 3.11 ve 3.12, evirici bölgesindeki güç anahtarlarının gerilim sinyallerini göstermektedir ve yük için saf sinüs gerilim sinyalleri beklentimizi ispatlamaktadır. Şekil 3.13 ve 3.14, indüktörlerin gerilim ve akım sinyallerini göstermektedir. Şekil 3.15, yarı Z- kaynaklı dönüştürücünün güç anahtarlarındaki gerilim streslerini gösterir.



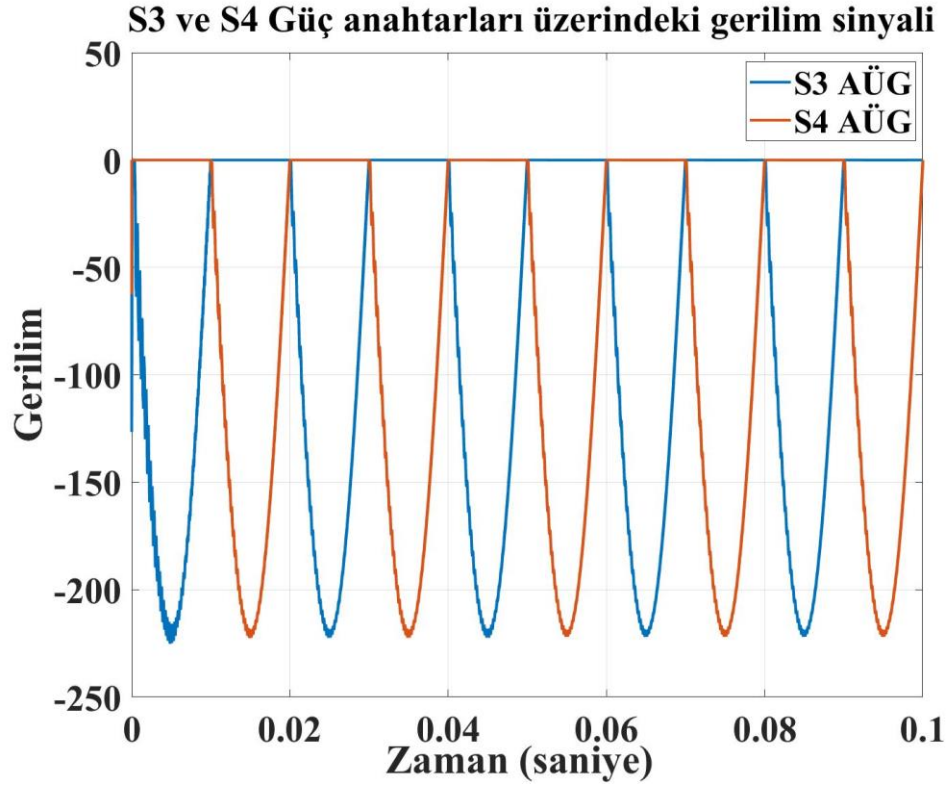
Şekil 3.9 : C1 kapasitörü üzerindeki gerilim sinyali.



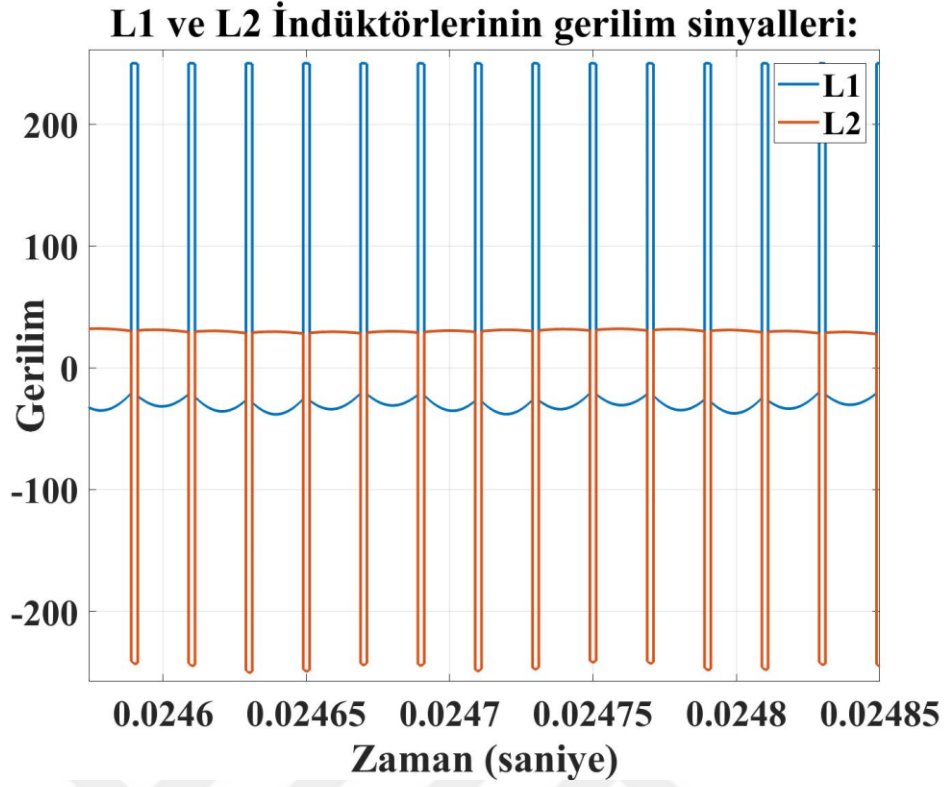
Şekil 3.10 : C2 kapasitörü üzerindeki gerilim sinyali.



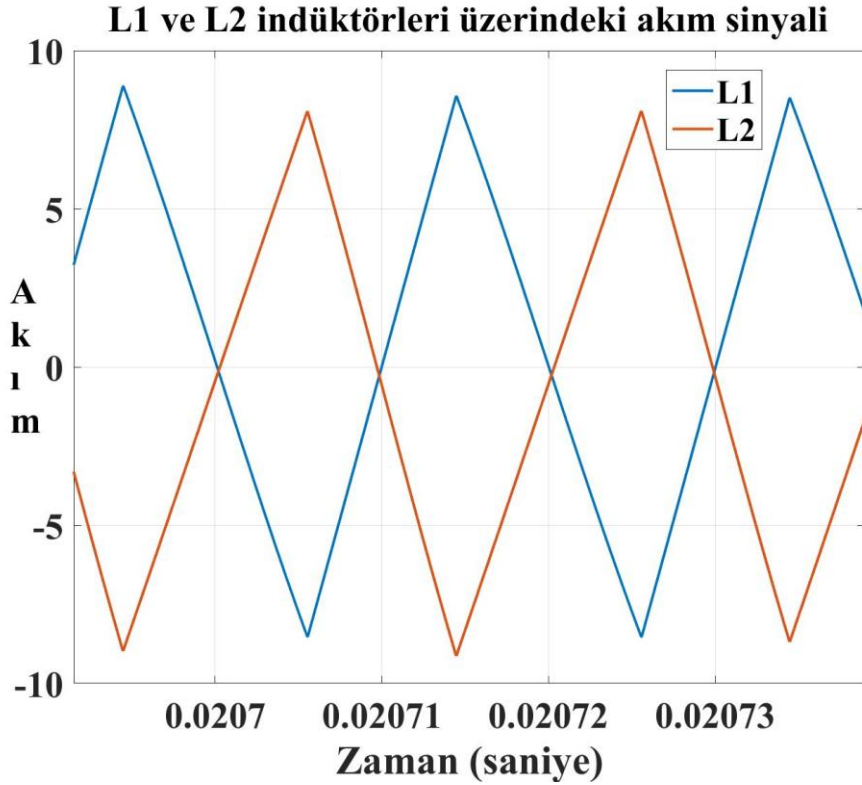
Şekil 3.11 : Evirici tarafındaki S1 ve S2 güç anahtarları üzerindeki gerilim sinyali.



Şekil 3.12 : Evirici tarafındaki S3 ve S4 güç anahtarları üzerindeki gerilim sinyali.

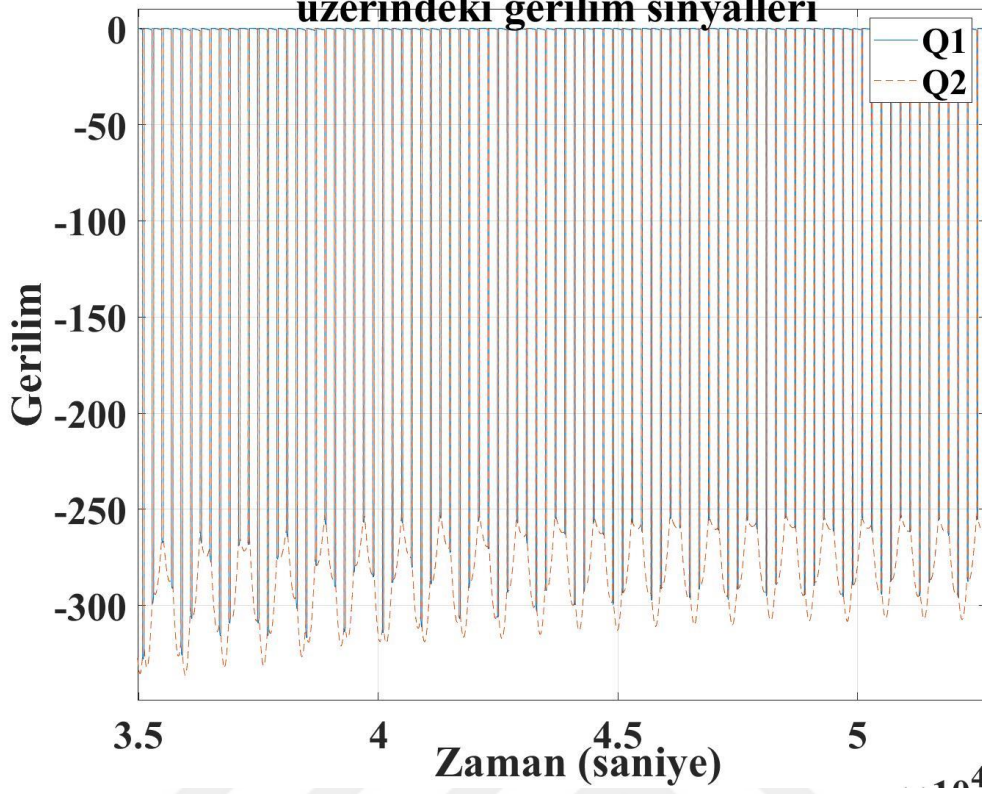


Şekil 3.13 : L1 ve L2 indüktörleri üzerindeki gerilim sinyali.



Şekil 3.14 : L1 ve L2 indüktörleri üzerindeki akım sinyali.

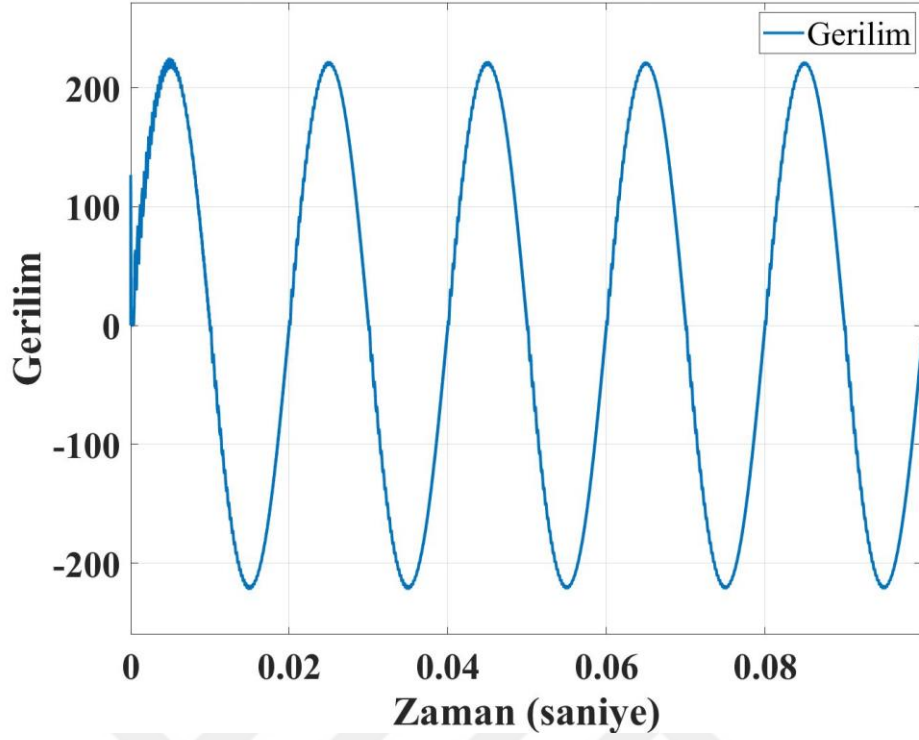
Yarı Z-kaynak dönüştürücünün Q1 ve Q2 anahtarları üzerindeki gerilim sinyalleri



Şekil 3.15 : Yarı Z-kaynak dönüştürücü tarafındaki Q1 ve Q2 anahtarı üzerindeki gerilim sinyali.

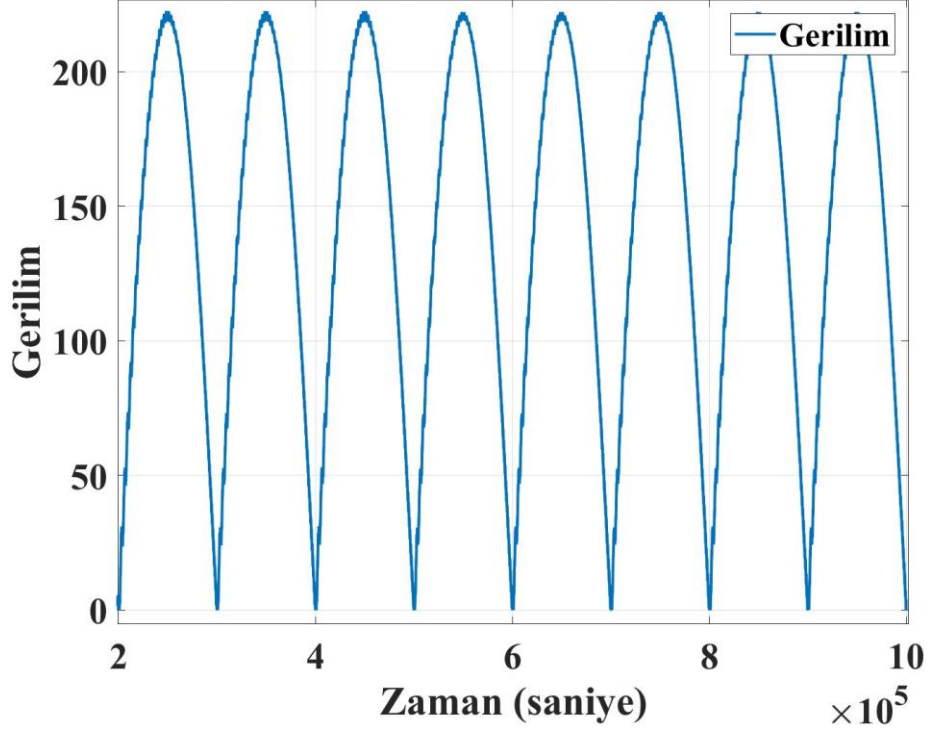
Şekil 3.16 – 3.20, tek fazlı bir sisteme farklı yükler uygulandığında dönüştürücünün ana parametrelerin kapsamlı bir şekilde analiz edildi. İlk adımda evirici çıkışına yük olarak 0,5 kW direnç, $Q_L = 100$ VAR endüktif ve $Q_C = 50$ VAR kapasitif yükler uygulandı. 0.045 sn sonra değerleri aynı olan ikinci yük birinci yüke paralel olacak şekilde eviricinin çıkışına bağlandı. Bu şekil, tavsiye edilen güç anahtarlama yapısının iyi bir performansa sahip olduğunu ve aynı gerilim sinyalini kullanarak akım değerinin her iki yükü de beslemek için iki kat artacağını göstermektedir. Şekil 3.16’da 0,5 kW direnç, $Q_L = 100$ VAR endüktif ve $Q_C = 50$ VAR kapasitif devre elemanlarının birbirlerine seri bağlanarak elde edilen yük ile önerilen tek fazlı yapının çıkış gerilimini göstermektedir. Şekil 3.17’de tam köprü eviriciye giriş gerilim sinyali olarak uygulanan yarı Z-kaynak dönüştürücünün çıkış gerilimini göstermektedir. Şekil 3.18 ve 3.19’da sırasıyla indüktör ve yük akım sinyallerini sunmaktadır. Gerilim sinyallerine benzer değerlerde ikinci bir yük uygulandığında farklılık görülmemiştir fakat şekil 3.20’de, toplam yük akım ile beslenildiğinde akım değeri iki katına yükselmiştir [64].

Yarı Z-Kaynak SPWM invertörün çıkışındaki gerilim sinyali:

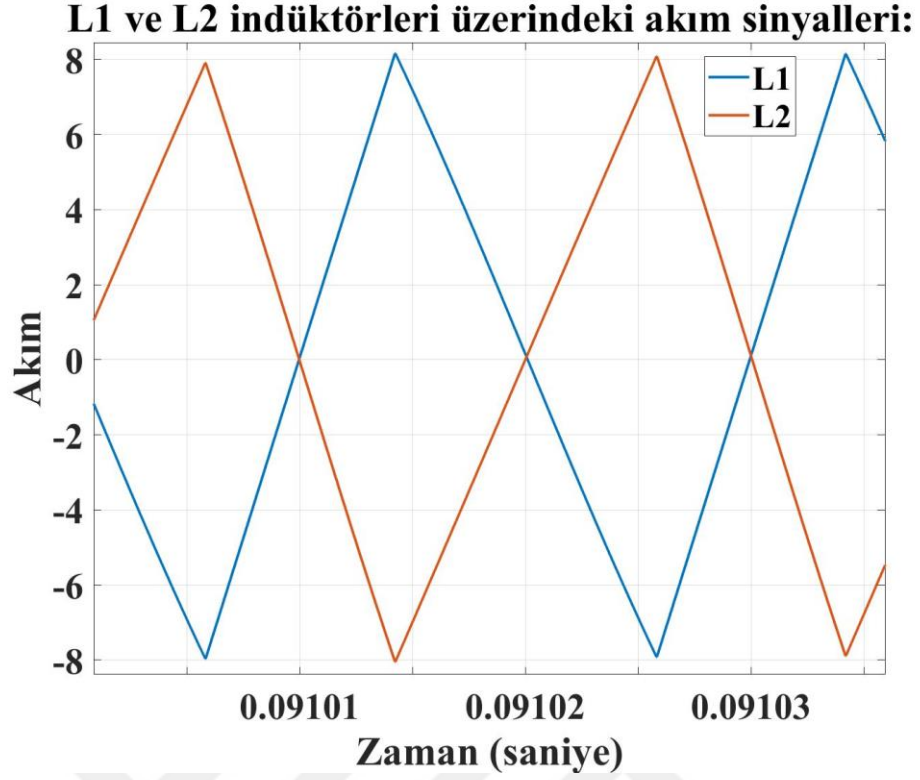


Şekil 3.16 : Yarı Z-kaynak dönüştürücü SDGM'lu eviricinin çıkış gerilim sinyali.

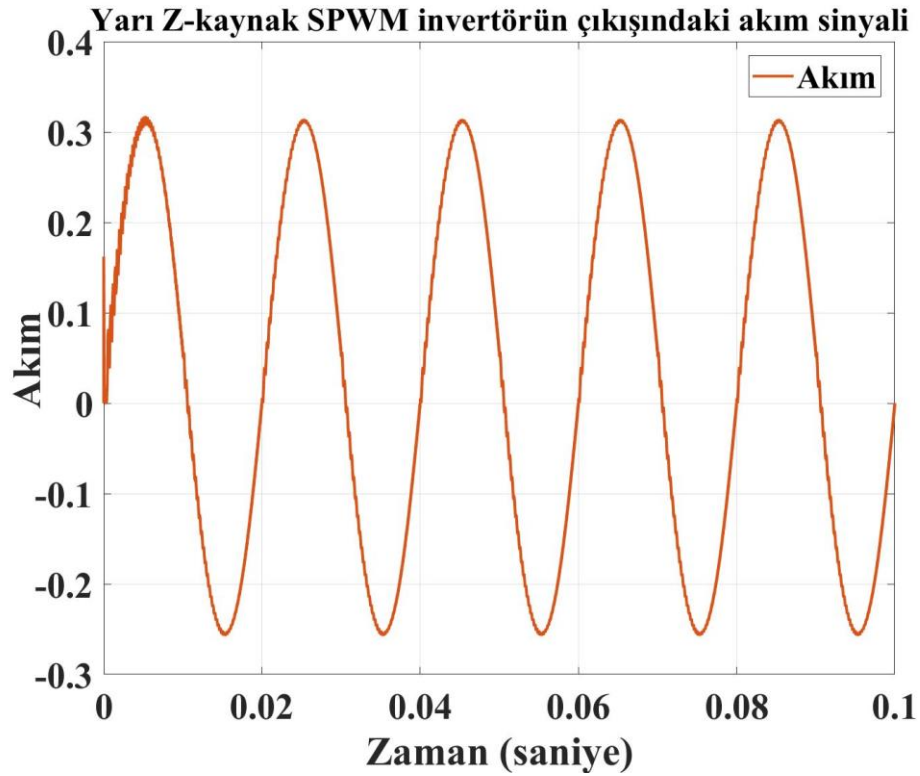
Yarı Z-kaynak dönüştürücü çıkışındaki gerilim sinyali



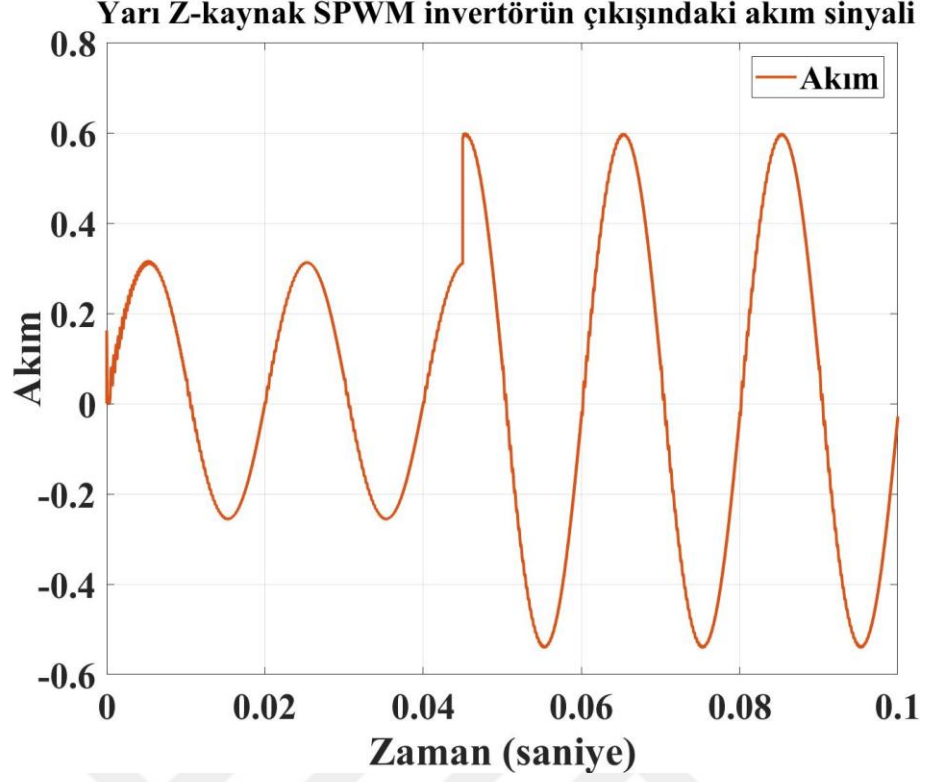
Şekil 3.17 : Yarı Z-kaynak dönüştürücü bloğunun çıkış gerilim sinyali.



Şekil 3.18 : Yarı Z-kaynak dönüştürücü SDGM'lu eviricinin çıkış akım sinyali.

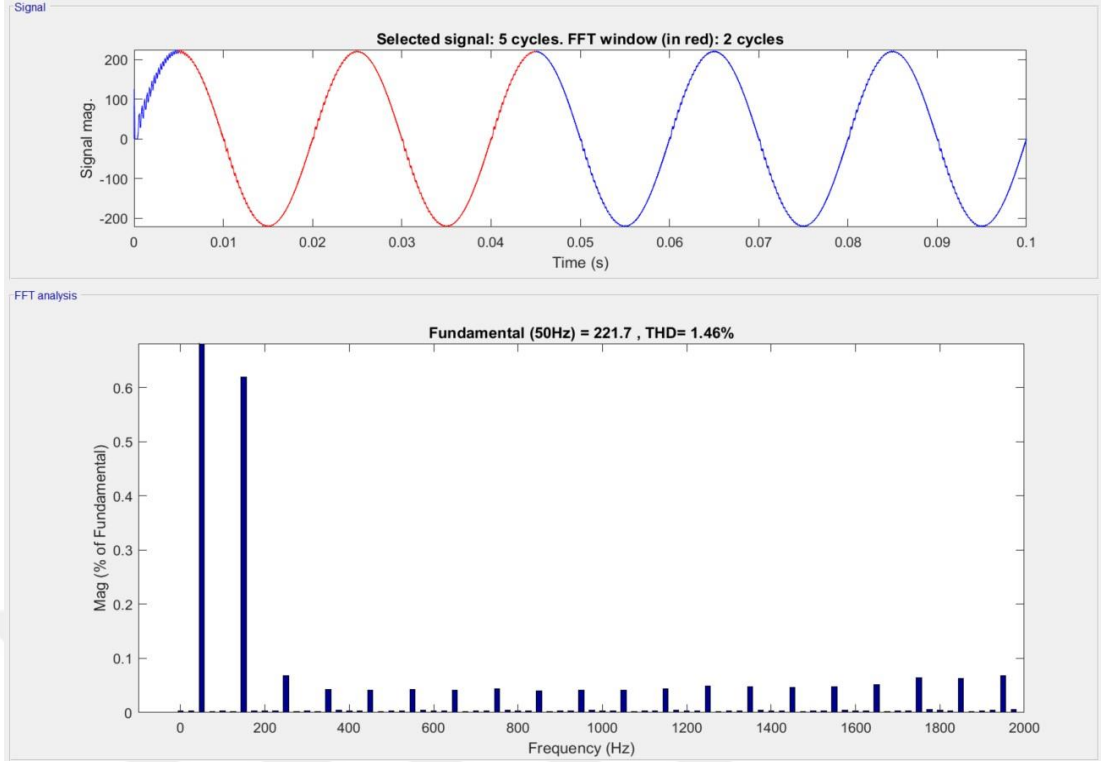


Şekil 3.19 : Yarı Z-kaynak dönüştürücü bloğundaki L1 ve L2 indüktör akım sinyali.

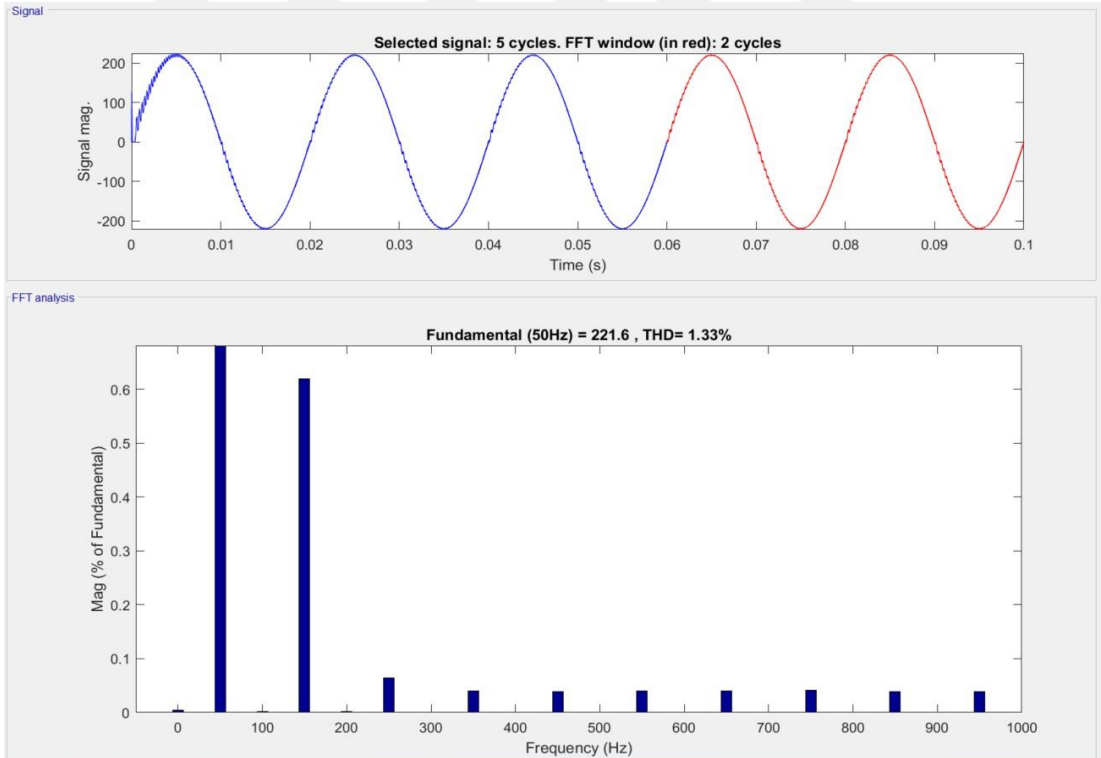


Şekil 3.20 : Yarı Z-kaynak dönüştürücü SDGM’lu eviricinin çıkışına ikinci yük bağlandığında akım sinyali.

Şekil 3.21 ve 3.22’de yukarıda incelenen ve uygulanan yük değerine sahip tek fazlı yapı için THB’nın analiz sonuçlarını göstermektedir. Önerilen modülasyon yönteminde çıkış gerilimi, 1.46% THB ile kabul edilebilir düzeydedir ve bu durum şekil 8a’da sunulmaktadır. Sonraki adımda iki yükün varlığı ile THB %1,33 değerinde gösterilmiştir.

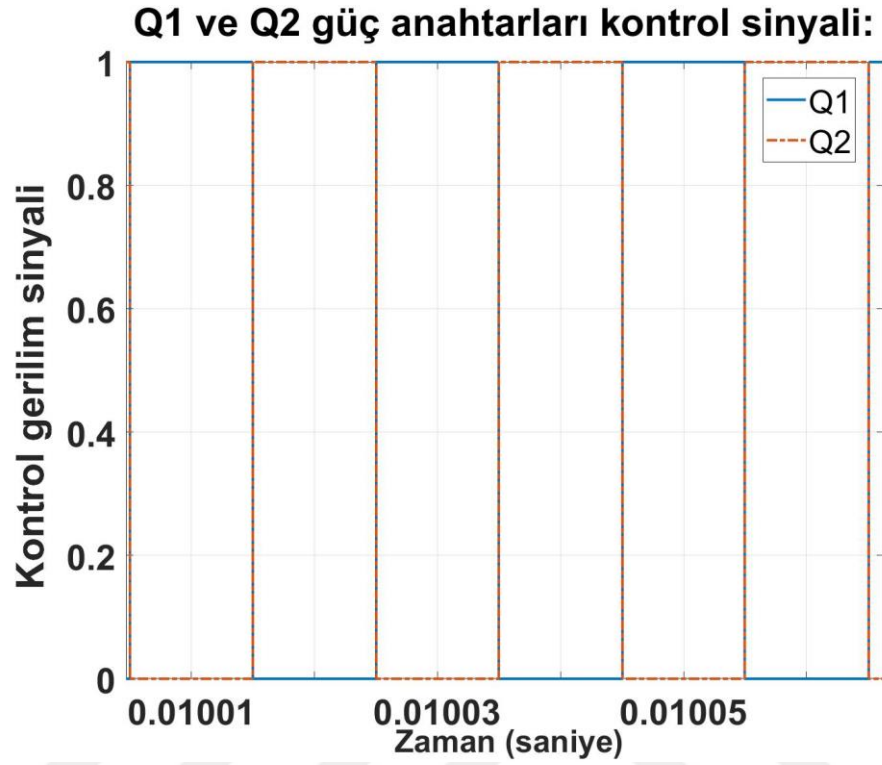


Şekil 3.21 : 0,5 kW, $Q_L = 100$ VAR ve $Q_C = 50$ VAR'da tek fazlı yaklaşım için Fourier analizi.

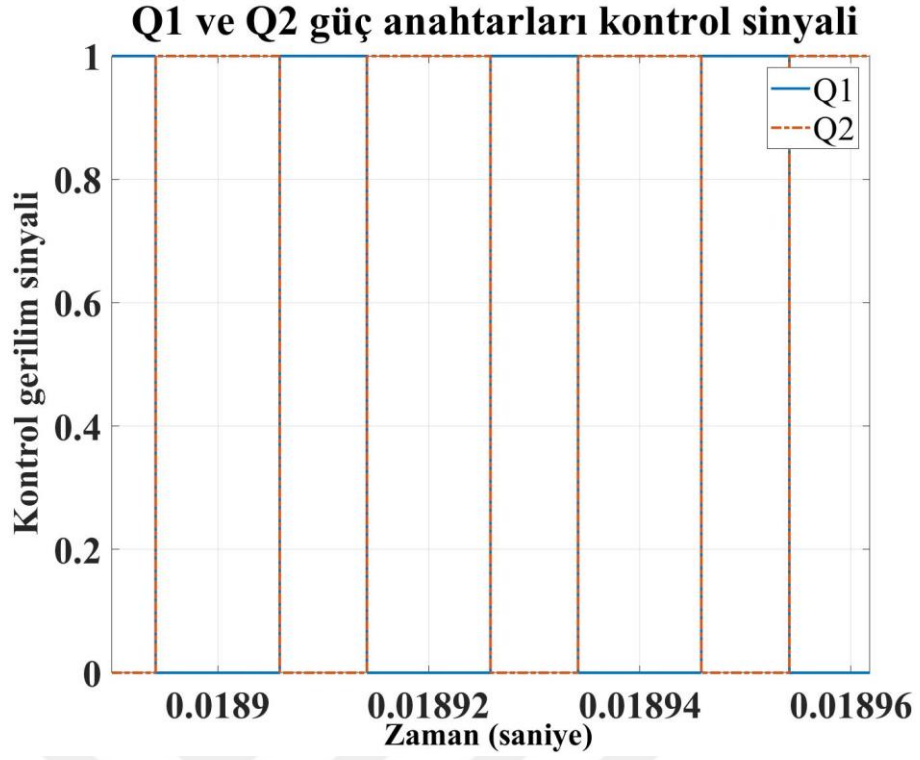


Şekil 3.22 : Aynı değere sahip ikinci yük birinci yük ile paralel bağlı olduğu durum. İkinci yük $t = 0,045$ s zamanda devreye girmektedir.

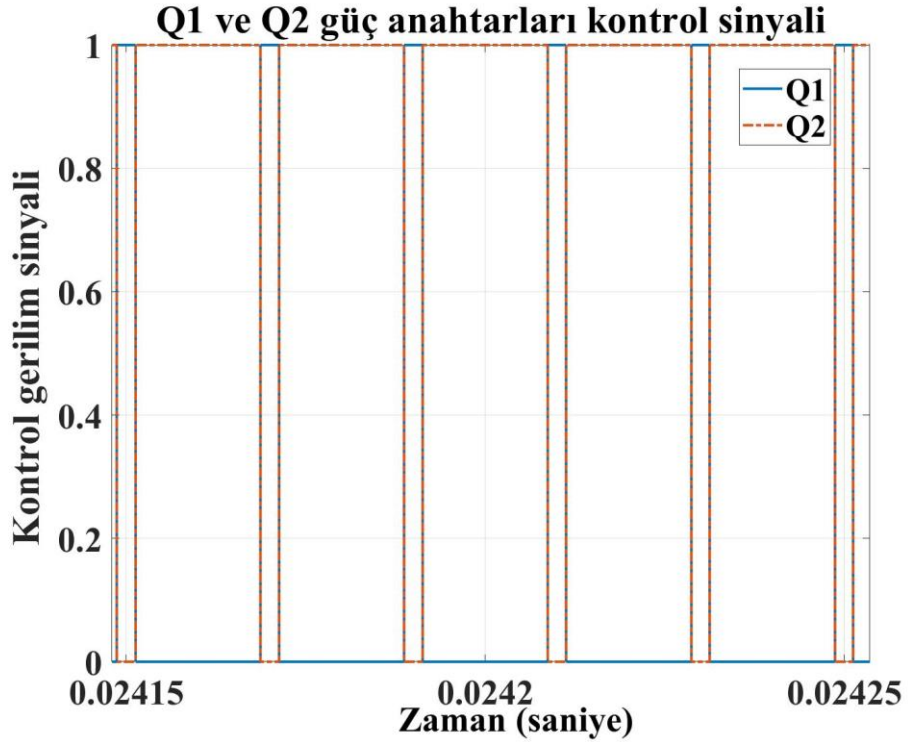
Şekil 3.23 – 3.25’te kontrol devresinin performans analizi yapılmış ve gösterilmiştir; kontrol sistemi, farklı zaman aralıklarında bir anahtarlama periyodunun güç MOSFET’lerini açıp kapatmak için farklı darbeler üretir.



Şekil 3.23 :0.01001 ile 0.01006 arasında Z-kaynak dönüştürücünün Q1 ve Q2 güç anahtarı için doğru ve doğru darbeler üretme sinyalleri.



Şekil 3.24 : 0.1889 ile 0.01896 arasında Z-kaynak dönüştürücünün Q1 ve Q2 güç anahtarı için doğru ve doğru darbeler üretme sinyalleri.



Şekil 3.25 : 0.02416 ile 0.02418 arasında Z-kaynak dönüştürücünün Q1 ve Q2 güç anahtarı için doğru ve doğru darbeler üretme sinyalleri.

4. UZAY VEKTÖR DARBE GENİŞLİK MODÜLASYON TABANLI EVİRİCİNİN ANAHTARLANMA TEKNİĞİ

Üç fazlı bir uzay vektör DGM teknolojisini kullanarak tek fazlı UVDGM modeline çevirmek mümkündür. Tek fazlı UVDGM'nin kontrolünü elde etmek, üç fazlıdan daha kolaydır [65]. Şekil 4.1'de sunulan blok diyagramdaki aşamalar uygulanarak eviricinin güç anahtarları tetiklenir ve istenilen gerilim ve akım sinyallerine ulaşılır. UVDGM modelini elde etmek için Clarke ve park matematiksel dönüşümlerine ihtiyaç vardır. Clarke dönüşümü denklem 4, iki fazlı ortogonal stator eksenindeki gerilimini hesaplamak için üç fazlı gerilimler V_{sa} denklem 1, V_{sb} denklem 2 ve V_{sc} denklem 3'ü kullanır. Clarke dönüşümünün kullanılmasıyla, gerçek (V_{ds}) ve hayali (V_{qs}) gerilimler tanımlanır. Şekil 4.2'de abc ve dq eksenleri arasındaki dönüşüm düzlem üzerinde gösterilmiştir. Park dönüşümü, V_{ds} ve V_{qs} gerilimlerinin sabitten hareketli referans çerçevesine dönüşümünü gerçekleştirmek ve stator vektör gerilimi ile rotor gerilimi vektörü arasındaki uzamsal ilişkiyi kontrol etmek için kullanılabilir [66].



Şekil 4.1 : Uzay vektör darbe genişlik modülasyonu blok diyagramı

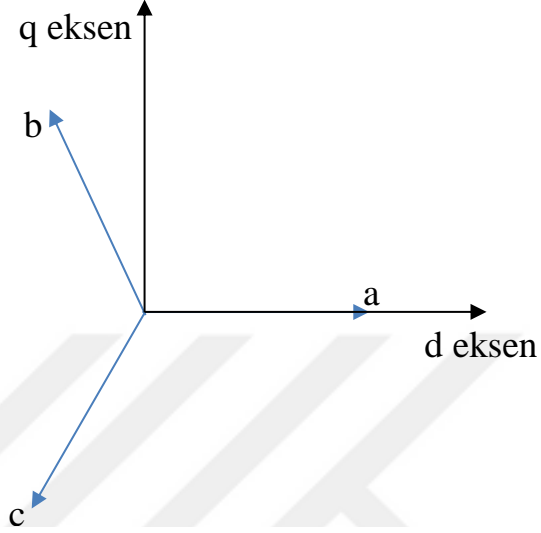
$$V_{sa} = V_s \sin(\omega t) \quad (1)$$

$$V_{sb} = V_s \sin(\omega t - 2\pi/3) \quad (2)$$

$$V_{sc} = V_s \sin(\omega t + 2\pi/3) \quad (3)$$

V_s Üç faz gerilim genlikleridir.

Burada V_{sa} , V_{sb} ve V_{sc} üç fazlı alternatif akım gerilimleridir, ω üç fazlı alternatif akım gerilimlerin açısal frekansıdır ve V_s gerilim genliğidir. Uzay vektörü V şu şekilde hesaplanabilir: [67]



Şekil 4.2 : abc ve d-q referans çerçevesinin ilişkisi.

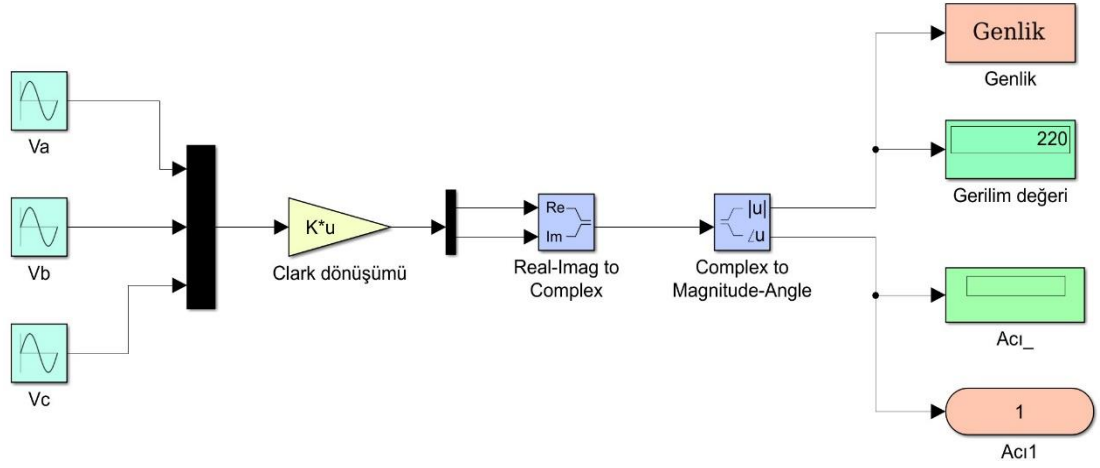
$$V_{ref}, V_s = \begin{bmatrix} V_d \\ V_q \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} V_{sa} \\ V_{sb} \\ V_{sc} \end{bmatrix} \quad (4)$$

$$\text{Re}\{V\} = V_a + V_b \cos\left(\frac{2}{3}\pi\right) + V_c \cos\left(\frac{4}{3}\pi\right) = \frac{3}{2} V_m \sin \omega t \quad (5)$$

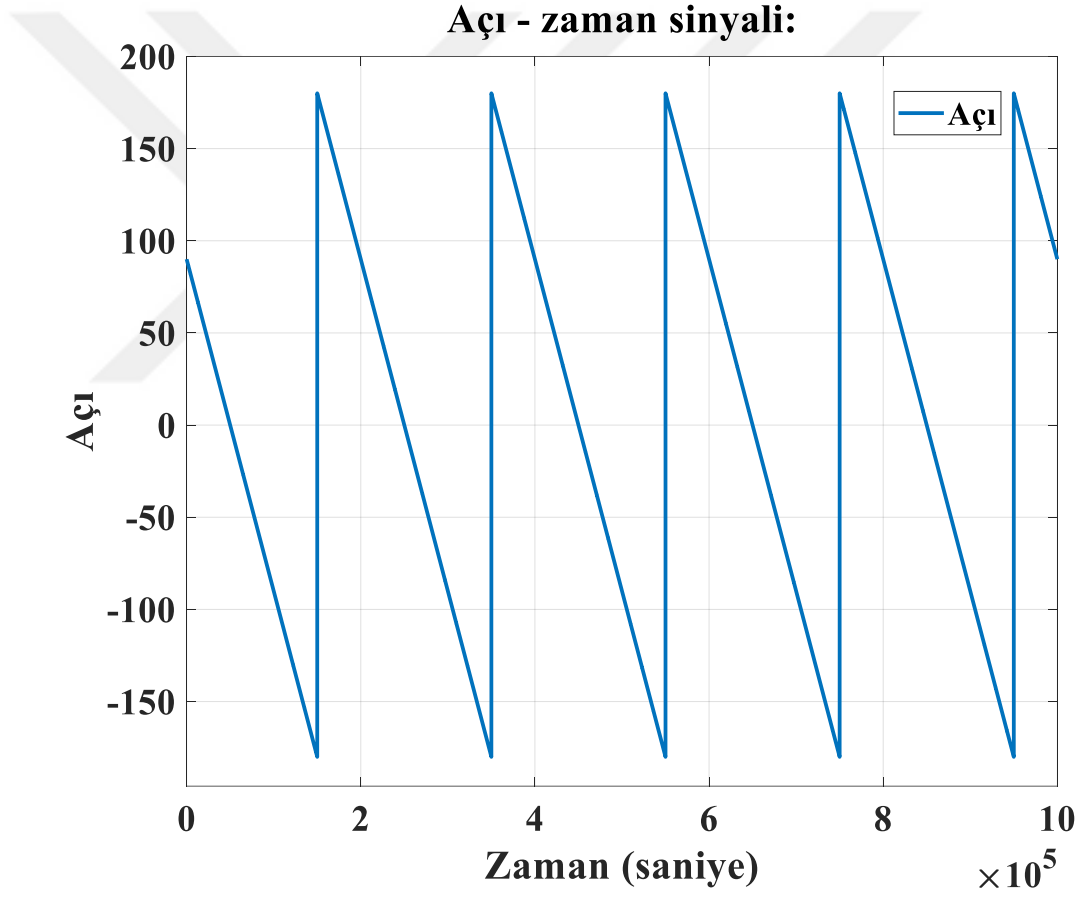
$$\text{Im}\{V\} = V_b \sin\left(\frac{2}{3}\pi\right) + V_c \sin\left(\frac{4}{3}\pi\right) = \frac{3}{2} V_m \cos \omega t \quad (6)$$

$$V = \text{Re}\{V\} + j\text{Im}\{V\} = \frac{3V_m}{2} e^{j(\omega t - \frac{\pi}{2})} \quad (7)$$

V 'nin gerçekte ve hayali durumları denklem 5 ve 6' de sunulmuştur. 7'e göre V , genliği $3/2 V_s$ olan düzlemde dönmektedir [68]. Bu denklemler, şekil 4.3'te sunulan Matlab Simulink programında uygulanarak açısal sinyal elde edilmiştir bu durum şekil 4.4'te grafiksel olarak gösterilmiştir.



Şekil 4.3 : Matlab simulink bloğunda, genlik değerinin gerçek ve hayali kısımlarının oluşturulması.



Şekil 4.4 : V_{ref} 'in faz açısı.

4.1 Sektörlerin Ayarlanması

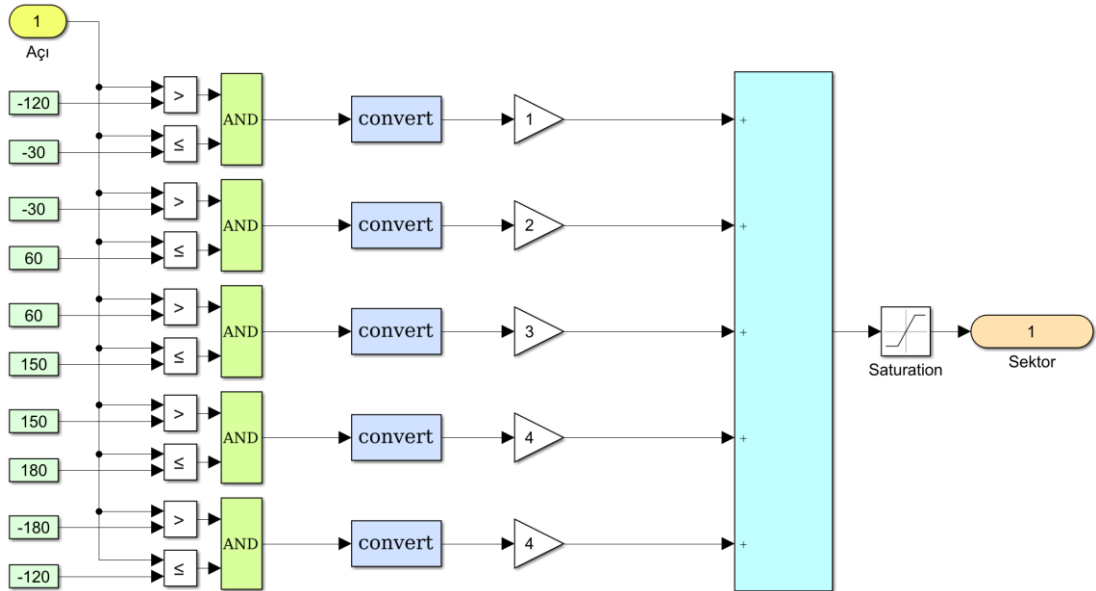
Anahtarlama süresi ve sırası sektörler kullanılarak belirlenir. Sektörler çizelge 2'de belirlenen açı aralıkları kullanılarak Matlab simulink programında açı aralıkları uygulanmıştır bu durum şekil 4.5'te sunulmuştur ve elde edilen zaman sektör ilişkili

sinyal grafiği şekil 4.6'da gösterilmiştir. ' θ ' açısı kullanılarak referans çıkışının hangi sektörde olduğunu bilinerek bulunur. θ Açısı, 4 sektöre 90 derece olacak şekilde ayrılmış çizelge 2'de gösterilmiştir. '1' sektörü $-120 < \theta \leq -30$ arasında ayarlanır. Benzer şekilde, sektör '2' $-30 < \theta \leq 60$, sektör '3' $60 < \theta \leq 150$ içinde, sektör '4' $150 < \theta \leq -120$ içinde yer alır [69].

Çizelge 2 : Sektörler ve açı aralıkları.

Sektörler	Açı Aralıkları
1	$-120^\circ < \theta < -30^\circ$
2	$-30^\circ < \theta < 60^\circ$
3	$60^\circ < \theta < 150^\circ$
4	$150^\circ < \theta < 180^\circ$
4	$-180^\circ < \theta < -120^\circ$

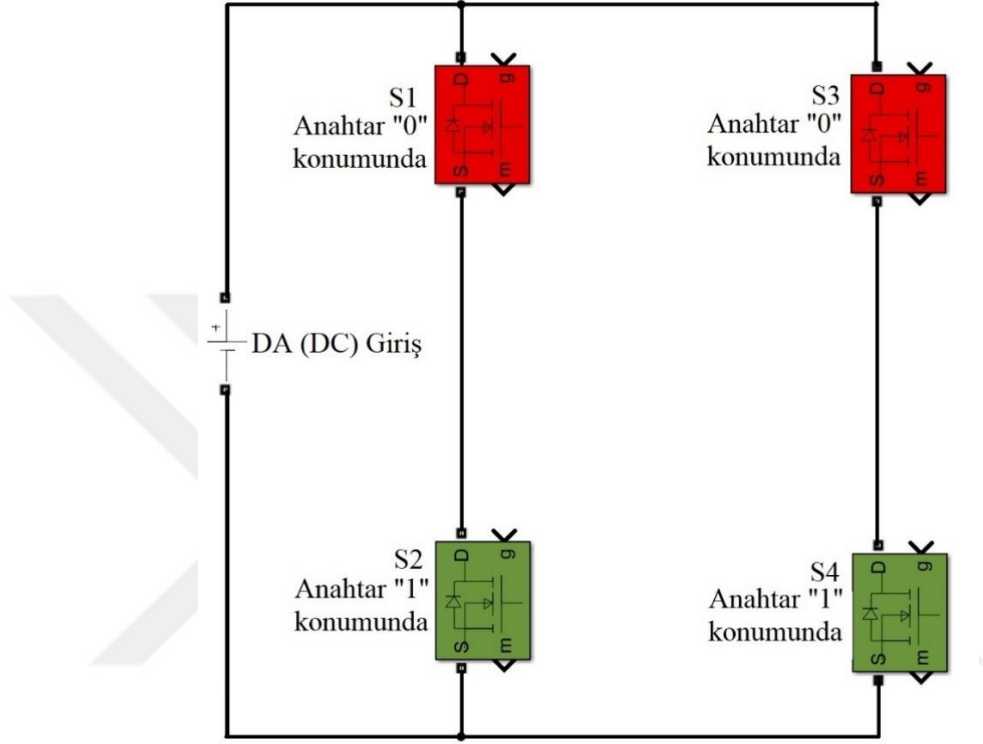
Sunulan UVDGM yönteminde, dört sektöre (sektörler 1 - 4) ayrılan $\alpha\beta$ planındaki referans vektörün oluşumuna dayanır. α ve β eksenleri sabit stator gerilimini takip ederek dört sektörü belirler. Aktif vektörler, bunların bir örnekleme aralığındaki süreleri ve bu sektörler için ilgili V_{ref} konumlarına göre seçilir. Şekil 4.7'de dört vektörün hangi sektöre ait olduğu detaylı bir şekilde gösterilmiştir. Uzak vektörün oluşturmak için gerekli matematiksel denklemler çizelge 3'te sunulmuştur [70-71].



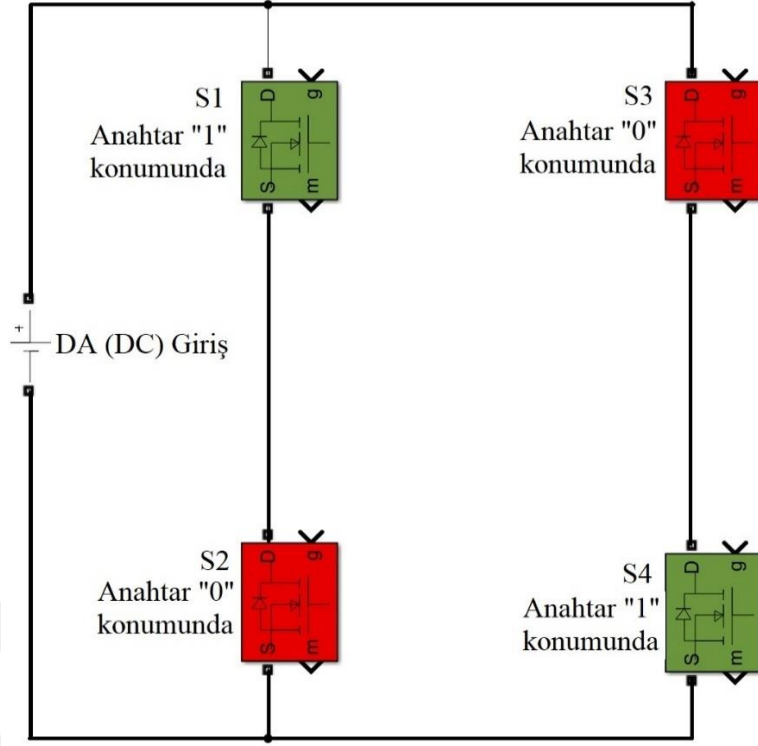
Şekil 4.5 : Matlab simulink sektörlerin belirlenmesi bloğu.

4.2 Anahtarlama Kombinasyonu ve Sektörlerin Tanımlanması

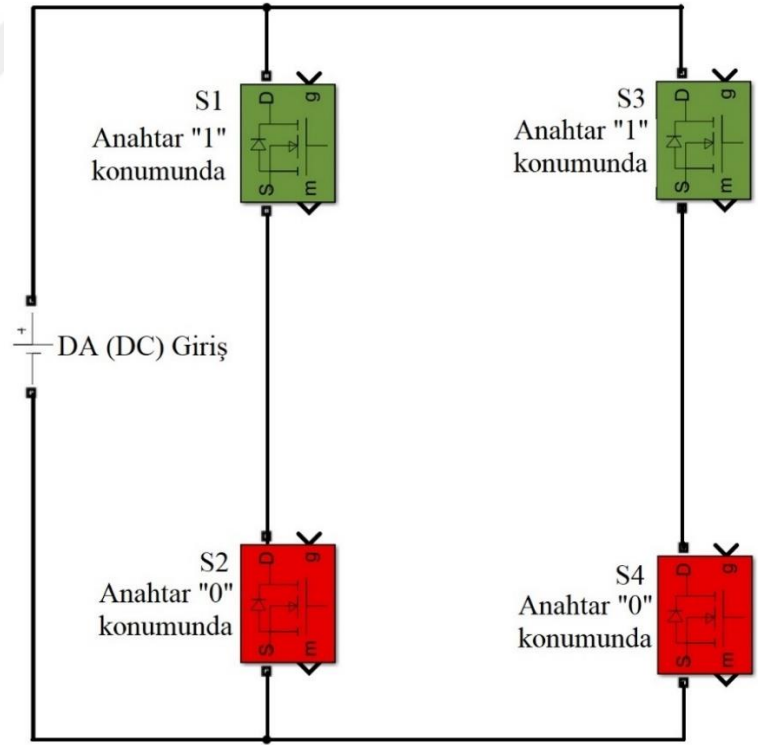
Üç fazlı bir gerilim kaynağı dönüştürücü, dört anahtarlı topolojisine göre yeniden yapılandırıldığında, yalnızca dört anahtar kontrol edilir ve anahtarlama durumu sayısı dörde düşer. Ayrıca bu durumda sıfır vektörü yoktur ve eşdeğer sıfır vektörleri sentezlenecektir [72].



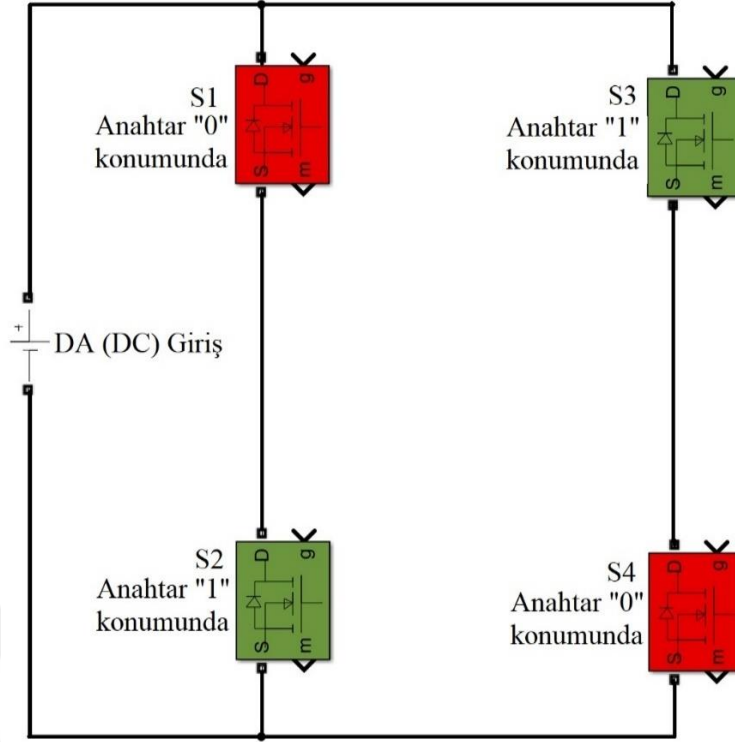
Şekil 4.8 : Vektör V1 için anahtarlama kombinasyonu modeli.



Şekil 4.9 : Vektör V2 için anahtarlama kombinasyonu modeli.



Şekil 4.10 : Vektör V3 için anahtarlama kombinasyonu modeli.



Şekil 4.11 : Vektör V4 için anahtarlama kombinasyonu modeli.

4 vektörün grupları, temel uzay vektörleri olarak adlandırılır ve V1 ile V4 arasında gösterilir. İki faz referans çerçevesi, Şekil 4.7'de gösterildiği gibi vektörlerin α - β düzleminde referans değerleri tespit edilmiştir. V1-V4 vektörlerinin d-q düzlemindeki değerleri çizelge 3'te sunulmuştur. Çizelge 3'te sunulan değerler vektörlerin genlik değerleri bulmak için denklem 8, 9, 10 ve 11 kullanılmıştır. Vektörlerin genlik değerleri şu şekilde hesaplanır: V_d ve V_q değerlerinin karesi alınarak toplanır bulunan değer kare kökü alınarak istenilen vektörün genlik değeri hesaplanır. Tek fazlı bir evirici sistemin 4 adet güç anahtarı mevcuttur. Bu güç anahtarlarının uygun zamanda kontrol edilmesi oldukça önemlidir. Güç anahtarlarının doğru bir şekilde kombine edilmesi durumunda, THB'yı en aza indirmek ve güç anahtarlarının üzerindeki kayıpları en aza düşürmek mümkündür. Örnek olarak V₁ vektörü için bu durum, şekil 4.8'de gösterildiği gibi S₂ ve S₄ güç anahtarı aktif durumda S₁ ve S₃ güç anahtarları kapalı olduğu devre şeması sunulmuştur. Şekil 4.8, 4.9, 4.10 ve 4.11'deki tek fazlı eviricilerin güç anahtarının yeşil renkte olması "1" aktif açık durumda olduğunu, kırmızı renkte olması ise "0" kapalı durumda olduğunu temsil eder. V₂, V₃ ve V₄ vektörleri için oluşturulan anahtarlama kombinasyonları şekil 4.9, 4.10 ve 4.11'de gösterilmiştir. V1 – V4 vektörlerin anahtarlama kombinasyonları evirici ayağında aynı anda aktif olmayacak şekilde oluşturulmuştur.

Çizelge 3 : Vektörlerin büyüklüğü ve açılarının belirlenmesi.

	S_1	S_2	S_3	S_4	V_d	V_q	$V=V_d+V_q$
V_1	0	1	0	1	$-V_{dc}/3$	$-V_{dc}/\sqrt{3}$	$(2V_{dc}/3)e^{-\frac{j2\pi}{3}}$
V_2	1	0	0	1	V_{dc}	$-V_{dc}/\sqrt{3}$	$(2V_{dc}/\sqrt{3})e^{-\frac{j\pi}{6}}$
V_3	1	0	1	0	$V_{dc}/3$	$V_{dc}/\sqrt{3}$	$(2V_{dc}/3)e^{-\frac{j\pi}{3}}$
V_4	0	1	1	0	$-V_{dc}$	$V_{dc}/\sqrt{3}$	$(2V_{dc}/\sqrt{3})e^{-\frac{j5\pi}{6}}$

$$V_1 = \sqrt{\left(\frac{-V_{dc}}{3}\right)^2 + \left(\frac{-V_{dc}}{\sqrt{3}}\right)^2} = \frac{2}{3} V_{dc} \quad (8)$$

$$V_2 = \sqrt{(V_{dc})^2 + \left(\frac{-V_{dc}}{\sqrt{3}}\right)^2} = \frac{2}{\sqrt{3}} V_{dc} \quad (9)$$

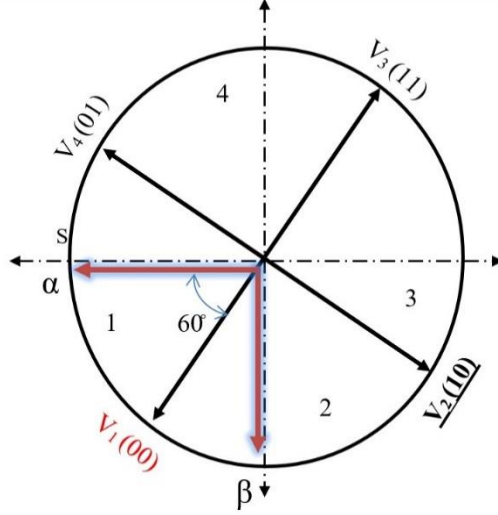
$$V_3 = \sqrt{\left(\frac{V_{dc}}{3}\right)^2 + \left(\frac{V_{dc}}{\sqrt{3}}\right)^2} = \frac{2}{3} V_{dc} \quad (10)$$

$$V_4 = \sqrt{(V_{dc})^2 + \left(\frac{-V_{dc}}{\sqrt{3}}\right)^2} = \frac{2}{\sqrt{3}} V_{dc} \quad (11)$$

Referans uzay gerilim vektörünün bulunduğu sektör sayısını elde etmek için alfa ve beta eksenleri $0^\circ - 90^\circ$, $90^\circ - 180^\circ$, $180^\circ - 270^\circ$ ve $270^\circ - 360^\circ$ aralıklarında vektörlerin ayrıldığı sektörler karşılaştırılmıştır. Çizelge 4'teki matematiksel denklemlerin oluşturulması, her sektördeki bölgelerin pozitif ve negatif durumları dikkate alınarak ve aktif sektördeki komşu vektörlere ters Clark dönüşü uygulanır buldukları sektöre göre alfa ve beta eksenlerinin açısı dikkate alınarak 60° lik fark ile sektörlerin matematiksel denklemleri belirlenir. Örnek olarak, vektör V_2 (10) dikkate alındığında V_2 'i vektörüne komşu iki vektör V_1 ve V_3 olduğu şekil 4.12 ve 4.13'te gösterilmiştir. Şekil 4.12'de alfa açısı 180° ve beta açısı 270° dir bu konumda alfa eksenini ile V_1 vektörü arasındaki açı farkının 60° olduğu sunulmuştur. Şekil 4.13'te ise alfa açısı 270° , beta açısı 0° olduğu durumda beta açısının V_3 vektörüne olan açı farkının 60° olduğu incelenmiştir. Şekil 4.14 ve 4.15'te alfa ve beta açıları 90° kaydırılarak yeniden konumlandırılır, V_3 vektörüne komşu iki açı dikkate alınarak alfa ve beta eksenlerine olan açısal fark gösterilmiştir. Şekil 4.16 – 4.19'da bu durum bir önceki sektörlerde

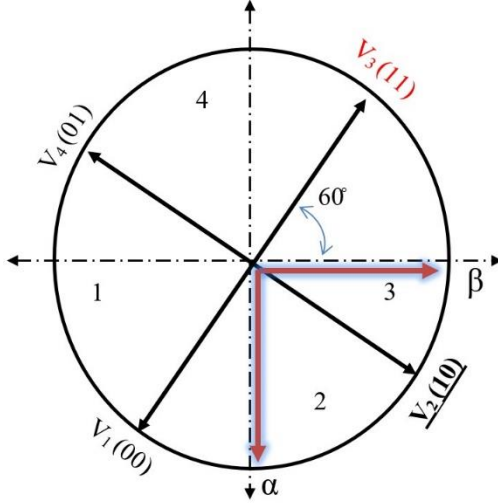
uygulanan metot kullanılarak ilgili sektöre komşu iki vektörün alfa ve beta eksenlerine olan açısal farklı gösteriştir.

Şekil 4.12 – 4.19’da 4 sektör için alfa ve beta eksenlerinin ilgili sektörde bulunduğu konuma göre bölgelerin negatif ve pozitif durumları belirlenmiştir. 1. ve 3. sektörler kosinüs bölgesinde oldukları için alfa beta eksenleri ile tespit edilen negatif ve pozitif bölgeler sinüs ile kosinüs arasındaki 90° faz kaydırması olduğundan bölge durumlarının tersi alınarak matematiksel denklemler oluşturulmuştur.

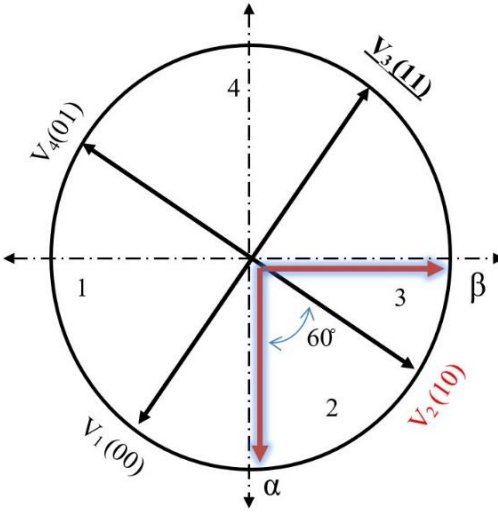


Şekil 4.12 : Alfa eksenine -180° de olduğunda V_1 vektörü ile arasındaki açı farkı.

Şekil 4.12’de, V_2 vektörüne komşu iki vektörden birisi olan V_1 vektörü için 2. bölgede anahtarlama süreleri hesaplanırken alfa eksenine -180° ve beta eksenine -90° konumunda iken bölgenin negatif olduğu dikkate alınarak V_1 vektörü ile alfa eksenine arasındaki 60° fark V_1 vektörünün açı değerinden çıkartılarak sinüzoidal açı değeri hesaplanır. Şekil 4.13, V_2 vektörüne ikinci komşu vektör olan V_3 vektörü için 2. bölgede anahtarlama süresi hesaplanırken alfa eksenine -90° ve beta eksenine 0° konumunda iken bölgenin negatif olduğu dikkate alınarak V_3 vektörü ile beta eksenine arasındaki 60° fark V_3 vektörünün açı değerine eklenerek sinüzoidal açı değeri hesaplanır.

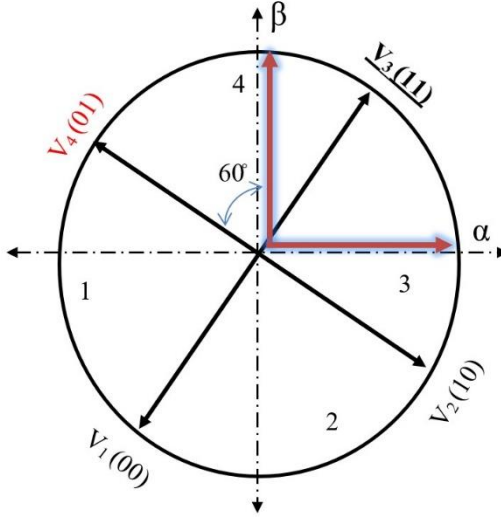


Şekil 4.13 : Beta eksenini 0° de olduğunda V_3 vektörü ile arasındaki açı farkı.

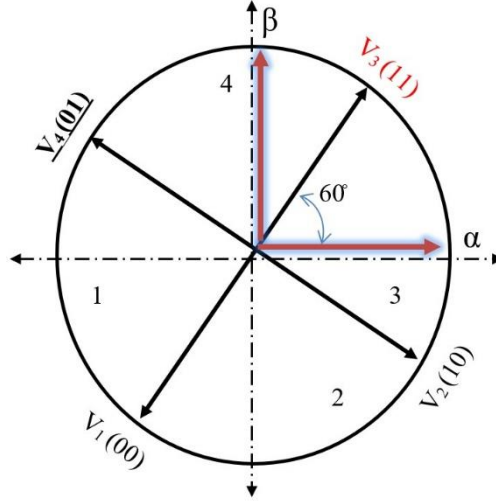


Şekil 4.14 : Alfa eksenini 270° de olduğunda V_2 vektörü ile arasındaki açı farkı.

Şekil 4.14'te, V_3 vektörüne komşu iki vektörden birisi olan V_2 vektörü için 3. bölgede anahtarlama süreleri hesaplanırken alfa eksenini -270° ve beta eksenini 0° konumunda iken bölgenin negatif olduğu dikkate alınarak V_2 vektörü ile alfa eksenini arasındaki 60° fark V_2 vektörünün açı değerine eklenerek sinüzoidal açı değeri hesaplanır. Şekil 4.15, V_3 vektörüne ikinci komşu vektör olan V_4 vektörü için 3. bölgede anahtarlama süresi hesaplanırken alfa eksenini 0° ve beta eksenini 90° konumunda iken bölgenin pozitif olduğu dikkate alınarak V_4 vektörü ile beta eksenini arasındaki 60° fark V_4 vektörünün açı değerinden çıkartılarak sinüzoidal açı değeri hesaplanır.

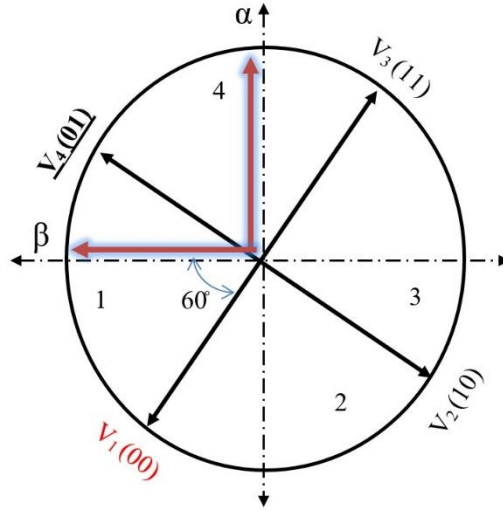


Şekil 4.15 : Beta eksenini 90° de olduğunda V_4 vektörü ile arasındaki açı farkı.

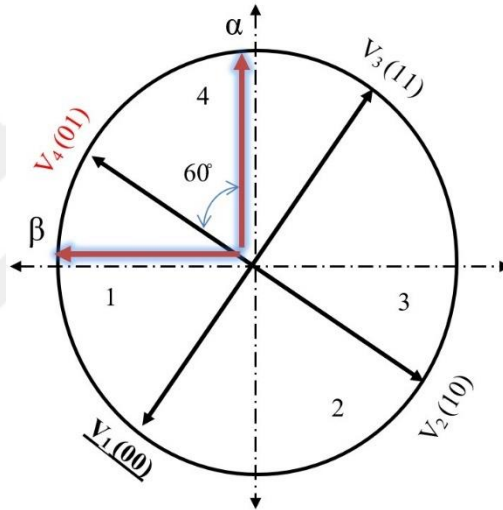


Şekil 4.15 : Alfa eksenini 0° de olduğunda V_3 vektörü ile arasındaki açı farkı.

Şekil 4.16'de, V_4 vektörüne komşu iki vektörden birisi olan V_3 vektörü için 4. bölgede anahtarlama süreleri hesaplanırken alfa eksenini 0° ve beta eksenini 90° konumunda iken bölgenin pozitif olduğu dikkate alınarak V_3 vektörü ile alfa eksenini arasındaki 60° fark V_3 vektörünün açı değerinden çıkartılarak sinüzoidal açı değeri hesaplanır. Şekil 4.17, V_4 vektörüne ikinci komşu vektör olan V_1 vektörü için 4. bölgede anahtarlama süresi hesaplanırken alfa eksenini 90° ve beta eksenini 180° konumunda iken bölgenin pozitif olduğu dikkate alınarak V_1 vektörü ile beta eksenini arasındaki 60° fark V_1 vektörünün açı değerine eklenerek sinüzoidal açı değeri hesaplanır.

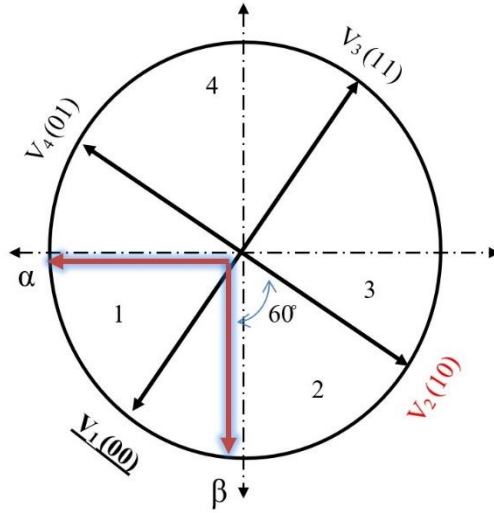


Şekil 4.16 : Beta eksenini 180° de olduğunda V_1 vektörü ile arasındaki açı farkı.



Şekil 4.17 : Alfa eksenini 90° de olduğunda V_4 vektörü ile arasındaki açı farkı.

Şekil 4.18’de, V_1 vektörüne komşu iki vektörden birisi olan V_4 vektörü için 1. bölgede anahtarlama süreleri hesaplanırken alfa eksenini 90° ve beta eksenini 180° konumunda iken bölgenin pozitif olduğu dikkate alınarak V_4 vektörü ile alfa eksenini arasındaki 60° fark V_4 vektörünün açı değerine eklenerek sinüzoidal açı değeri hesaplanır. Şekil 4.19, V_1 vektörüne ikinci komşu vektör olan V_2 vektörü için 1. bölgede anahtarlama süresi hesaplanırken alfa eksenini -180° ve beta eksenini -90° konumunda iken bölgenin negatif olduğu dikkate alınarak V_2 vektörü ile beta eksenini arasındaki 60° fark V_2 vektörünün açı değerinden çıkartılarak sinüzoidal açı değeri hesaplanır.



Şekil 4.18 : Beta eksenini 270° de olduğunda V2 vektörü ile arasındaki açı farkı

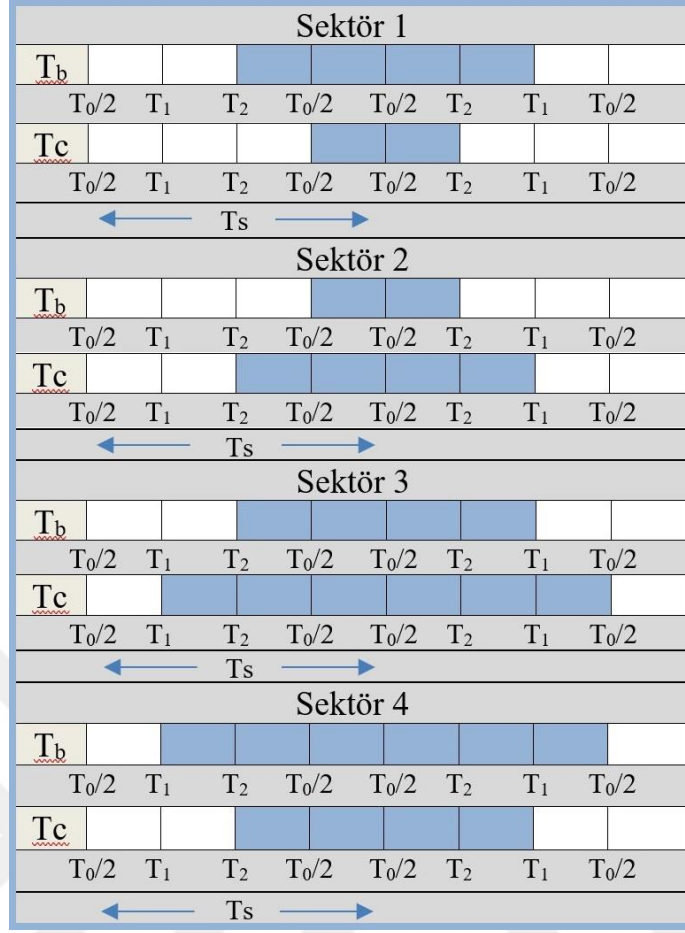
Çizelge 4 : Sektörlerin matematiksel anahtarlama süreleri denklemleri

<p>Sektör 1 (t_{00})</p> <p>$t_{00} = \sqrt{3} * M * T_s * \cos(\text{angle})$</p> <p>$t_{10} = T_s + M * T_s * \sin(\text{angle} - \pi/3)$</p> <p>$t_{01} = T_s - M * T_s * \sin(\text{angle} + \pi/3)$</p> <p>$t_{11} = 0$</p>	<p>Sektör 2 (t_{10})</p> <p>$t_{10} = M * T_s * \sin(\text{angle})$</p> <p>$t_{00} = T_s - M * T_s * \sin(\text{angle} - \pi/3)$</p> <p>$t_{11} = T_s - M * T_s * \sin(\text{angle} + \pi/3)$</p> <p>$t_{01} = 0$</p>
<p>Sektör 3 (t_{11})</p> <p>$t_{11} = -\sqrt{3} * M * T_s * \cos(\text{angle})$</p> <p>$t_{10} = T_s + M * T_s * \sin(\text{angle} + \pi/3)$</p> <p>$t_{01} = T_s - M * T_s * \sin(\text{angle} - \pi/3)$</p> <p>$t_{00} = 0$</p>	<p>Sektör 4 (t_{01})</p> <p>$t_{01} = -M * T_s * \sin(\text{angle})$</p> <p>$t_{00} = T_s + M * T_s * \sin(\text{angle} + \pi/3)$</p> <p>$t_{11} = T_s + M * T_s * \sin(\text{angle} - \pi/3)$</p> <p>$t_{10} = 0$</p>

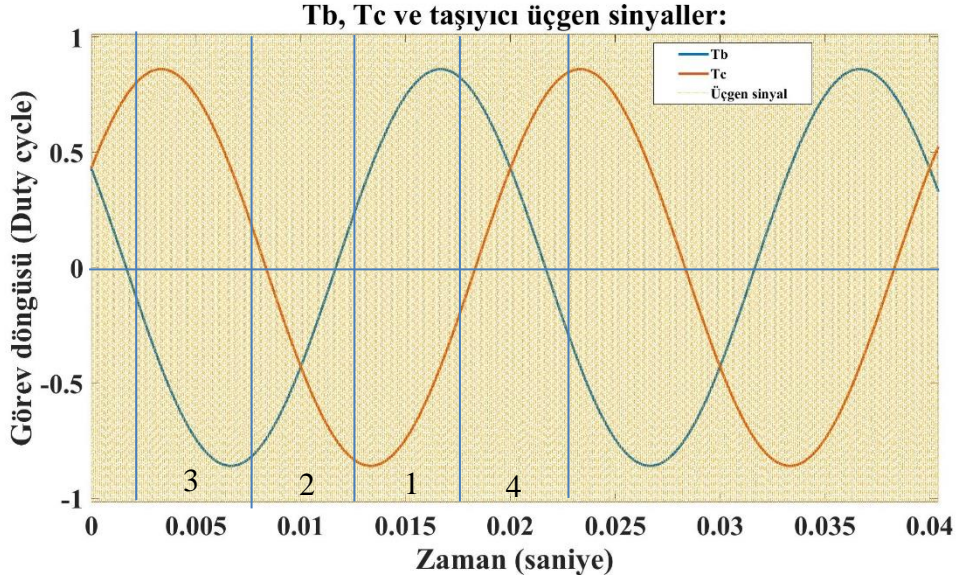
Çizelge 4'teki matematiksel hesaplamalarda kullanılan modülasyon indeksi M denklem 9 ve örnekleme aralığı T_s denklem 10 kullanılarak elde edilmiştir.

$$M = \frac{\sqrt{3} V_s}{V_{dc}} \quad (9)$$

$$T_s = \frac{1}{f_s} \quad (10)$$



Şekil 4.20 : T_b ve T_c sinyalinin olması için gerekli anahtarlama modeli.



Şekil 4.21 : T_b , T_c ve üçgen taşıyıcı sinyalin grafiksel gösterimi.

Şekil 4.20'deki UVDGM anahtarlama darbelerini üretmek için grafiksel metot tasarlanmıştır ve T_b ve T_c sinyalinin anahtarlama modeli Şekil 4.21 ile bağlantılıdır. Şekil 4.21'deki grafikte 0.0025 ile 0.0075 zaman aralığında T_b ve T_c sinyallerini

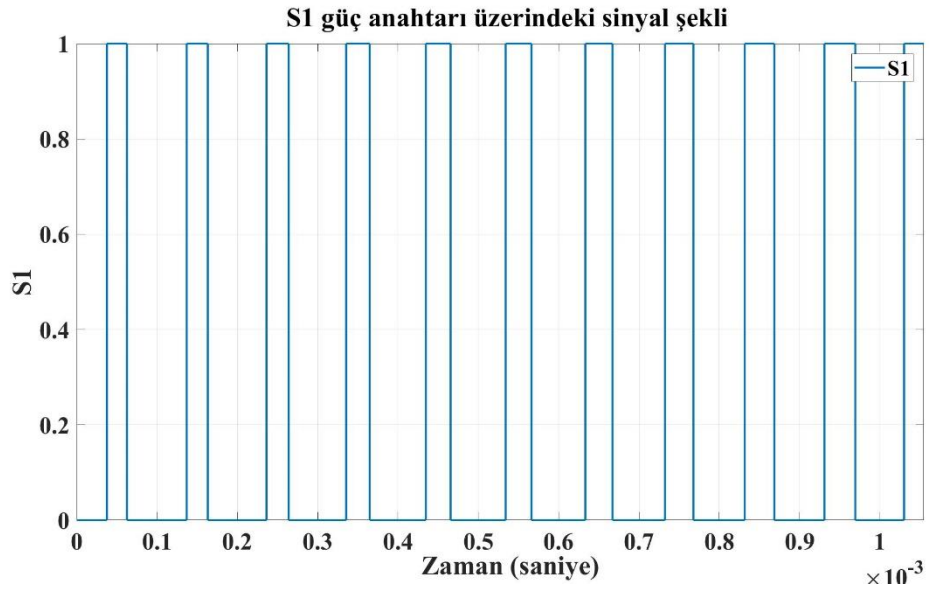
incelediğimizde Tb sinyalinin $T_0/2$ noktasından Tc sinyalinin T_1 noktasından başladığını görmekteyiz. Belirtilen zaman aralığındaki sinyallerin başlangıç noktaları Şekil 4.20’de 3. Sektörün anahtarlama darbelerini oluşturmak için kullanıldı. Şekil 4.21’deki grafikte zaman aralığı 0.0075 ile 0.0125 olduğunda Tb sinyalinin $T_0/2$ ve Tc sinyalinin ise T_2 noktasında başladığı görülmektedir. Bu durum şekil 4.20’de sektör 2’nin anahtarlama darbelerini oluşturmak için kullanılmıştır. Benzer metot diğer zaman aralıklarında da uygulanmıştır. Şekil 4.21’deki grafikte zaman aralığı 0.0125 ile 0.0175 olduğunda sektör 1’i, zaman aralığı 0.0175 ile 0.0225 olduğunda sektör 4’ü temsil etmektedir.

$$T_b = (1/T_s) * (-t_{00} + t_{10} + t_{11} - t_{01}) \quad (11)$$

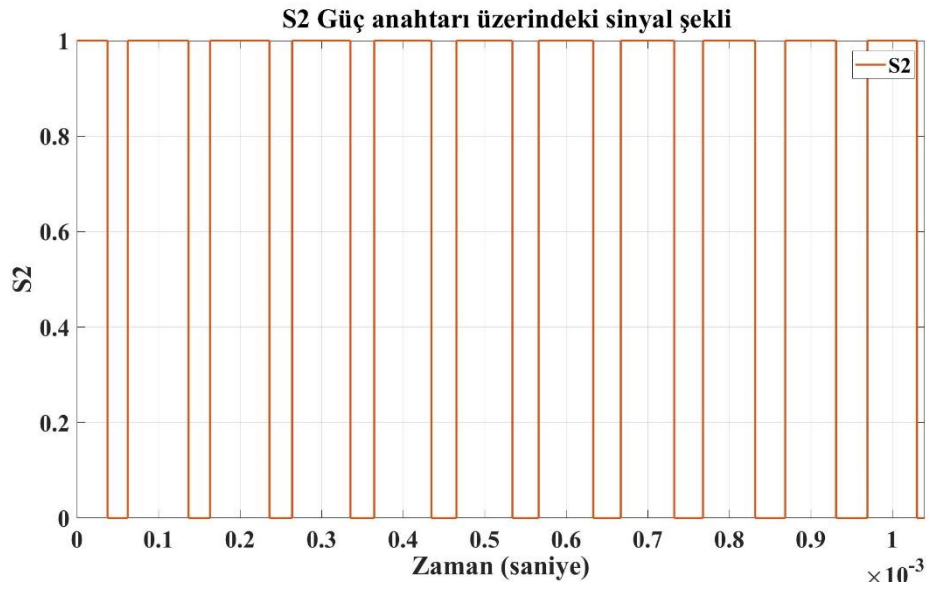
$$T_c = (1/T_s) * (+t_{00} + t_{10} - t_{11} - t_{01}) \quad (12)$$

Denklem 11 ve 12, çizelge 4’teki dört sektörün şekil 4.21’deki Tb ve Tc sinyallerinin belirlenen zaman aralıklarında negatif ve pozitif bölgeleri dikkate alınarak oluşturulmuştur. Sinüzoidal bir sinyal oluşması için zaman aralığı (T_s) ikiye bölünerek ilgili sinyalin sektör denklemi ile çarpılmıştır.

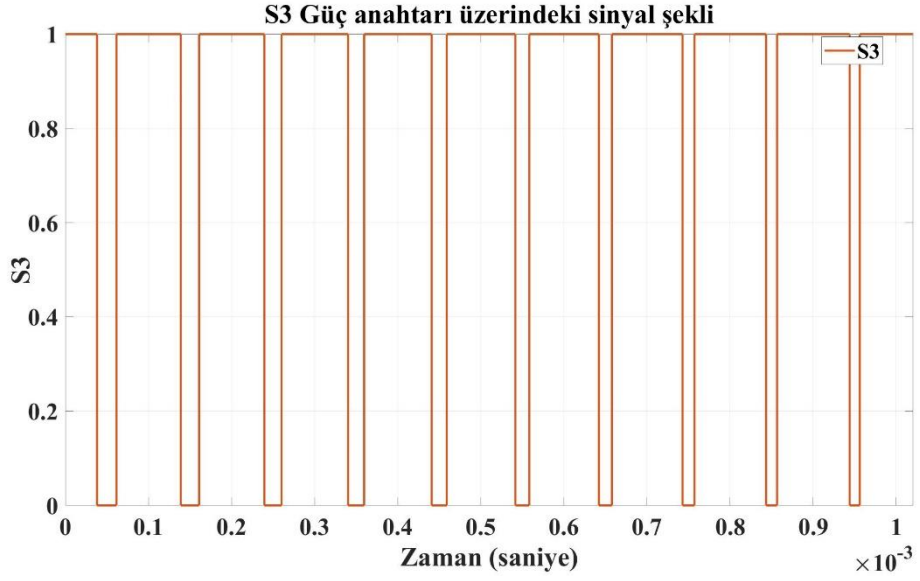
Şekil 4.22’deki S1 güç anahtarı için DGM üretimi, denklem 11’de oluşturulan Tb sinyali ile üçgen taşıyıcı dalganın karşılaştırılması sonucunda oluşturulmuştur. S1 anahtarı için oluşturulan sinyalin simetriği kullanılarak S2 anahtarı için sinyal üretilmiştir. S2 anahtarı için üretilen sinyal şekil 4.23’te sunulmuştur. Benzer metot S4 anahtarı içinde uygulanmıştır, denklem 12’de oluşturulan Tc sinyali taşıyıcı üçgen dalga ile karşılaştırılarak S4 güç anahtarı için gerekli DGM sinyali oluşturularak şekil 4.25’te sunulmuştur. S4 anahtarı için oluşturulan sinyalin simetriği kullanılarak S3 güç anahtarı için gerekli DGM sinyali oluşturulmuştur. Şekil 4.24’te S3 güç anahtarı için oluşturulan sinyal sunulmuştur. Şekil 4.26’da Tb ve Tc sinyallerini taşıyıcı üçgen dalga ile karşılaştırma, S1 ve S4 güç anahtarların simetrik sinyallerinin üretilmesi blokları Matlab simulink programda gösterilmiştir.



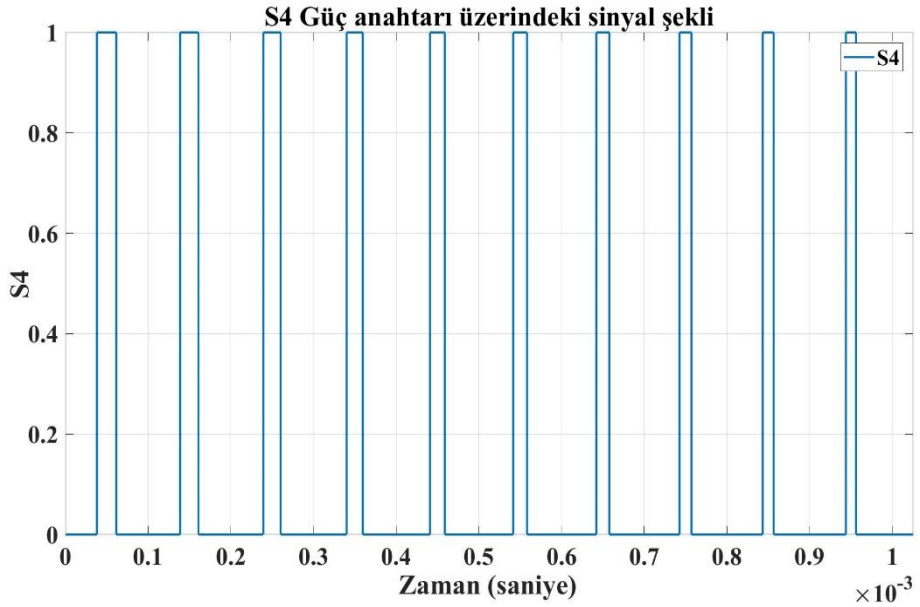
Şekil 4.22 : S1 anahtarı için oluşturulan DGM sinyali.



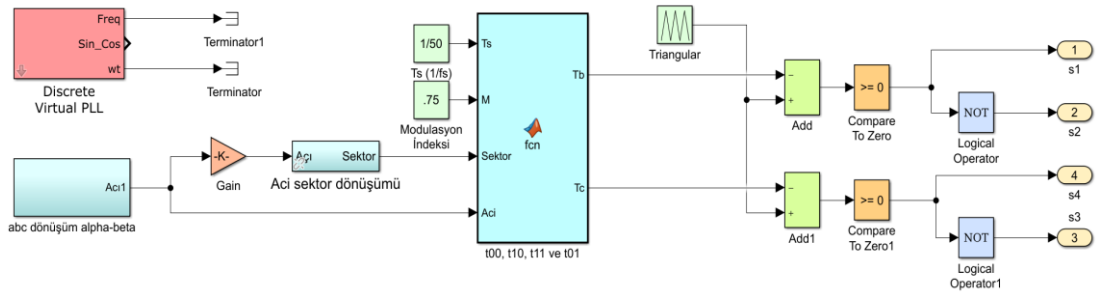
Şekil 4.23 : S2 anahtarı için oluşturulan DGM sinyali.



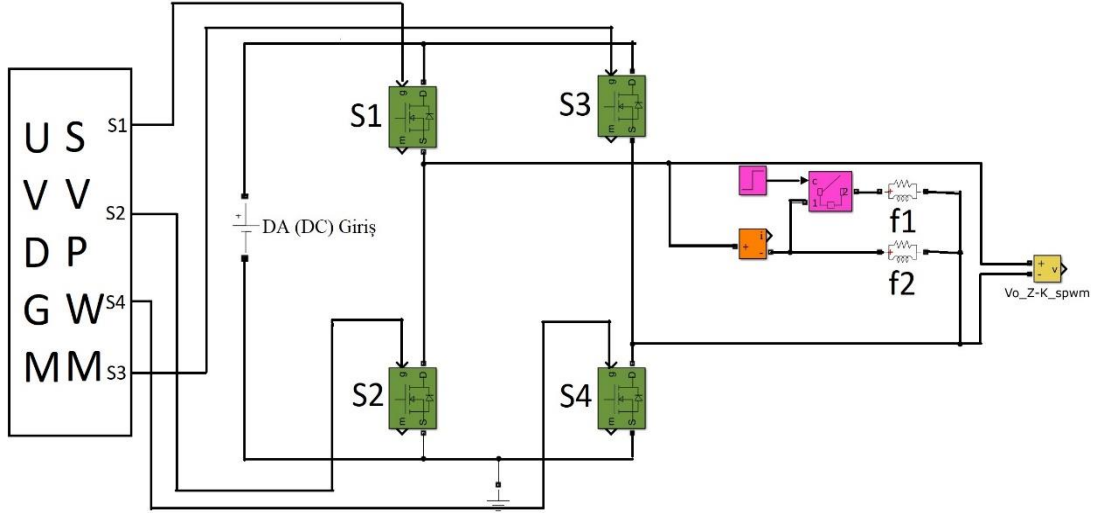
Şekil 4.24 : S3 anahtarı için oluşturulan DGM sinyali.



Şekil 4.25 : S4 anahtarı için oluşturulan DGM sinyali.

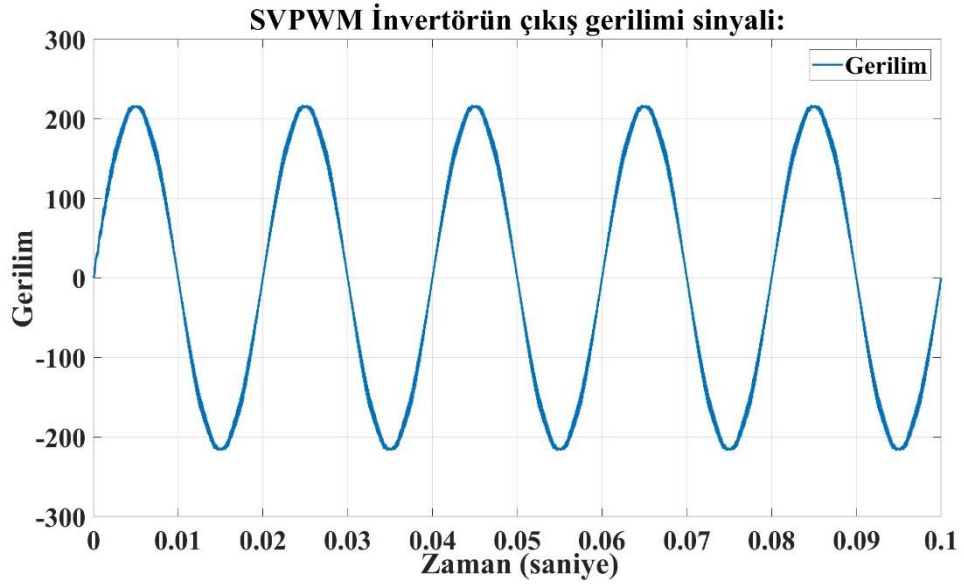


Şekil 4.26 : Matlab simulink Anahtarların oluşum bloğu.

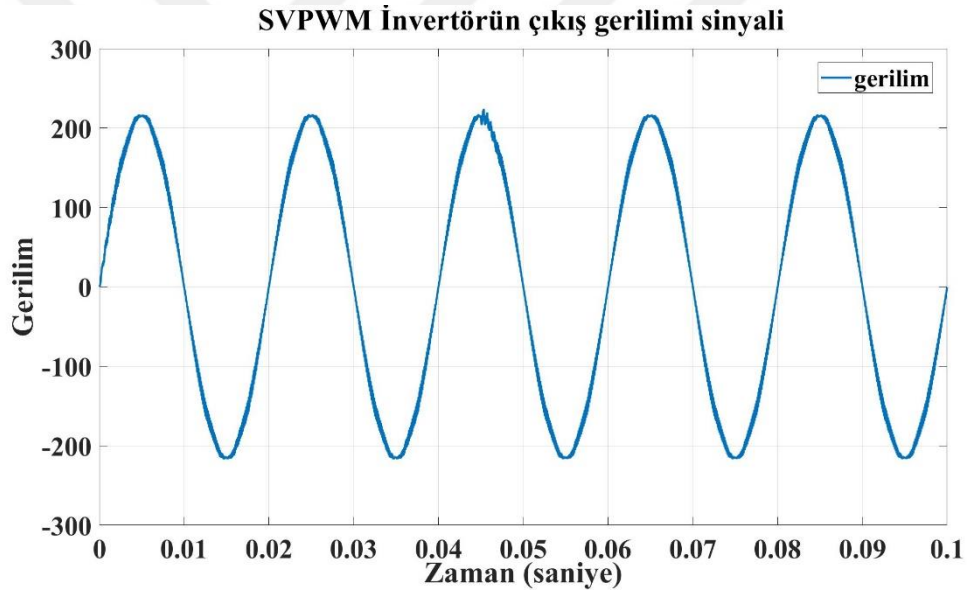


Şekil 4.27 : UVDGM ile kontrol edilen eviricinin çıkışına iki yükün bağlı olduğu durum.

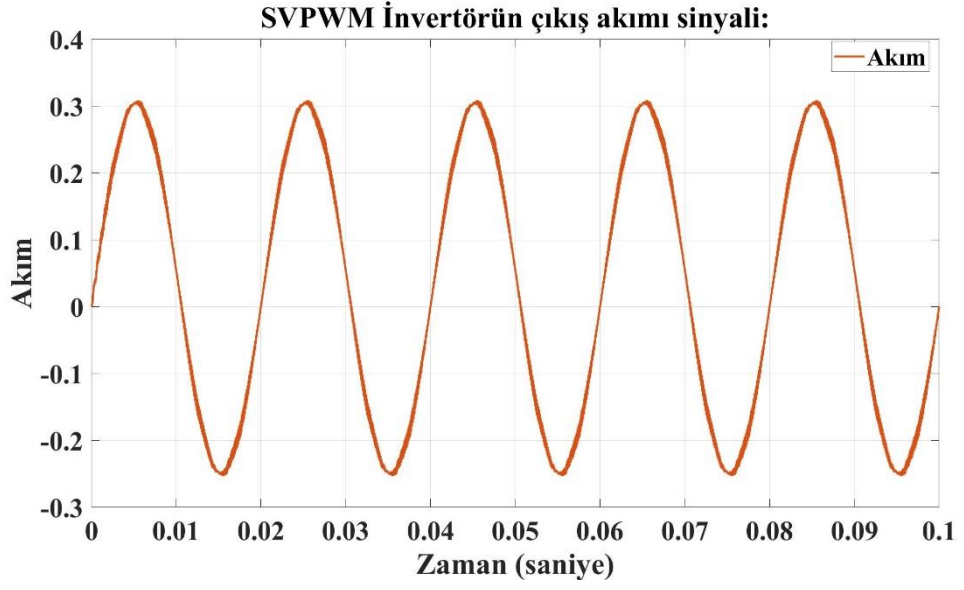
Bölüm 4’te incelenen topoloji UVDGM kontrolü ile tek fazlı evirici kontrolüdür. Şekil 4.27’de gösterilen devrede evirici çıkışına iki yük bağlı olduğu durumdur. UVDGM ile kontrol edilen evirici çıkışında bir yük bağlı olduğu durumda elde edilen 220 Vac gerilim şekil 4.28’de sunulmuştur. Evirici çıkışında iki yük 0.045 zamanında devreye girdiğinde gerilim sinyalinde anlık olarak 0.05 oranında bir değişme olduğu şekil 4.29’da gösterilmiştir. Evirici çıkışındaki akım sinyali incelendiğimizde, şekil 4.30’da evirici çıkışında tek yük bağlı olduğu durumda oluşan 0.3 A akım sinyali sunulmuştur. Evirici çıkışında 0.045 zamanında ikinci yük devreye girdiğinde akım sinyali iki katına yükselerek 0.6 A olmuştur bu durum şekil 4.31’de gösterilmiştir. Evirici çıkışında tek ve iki yük bağlı olduğu durumlarda THB gözlemlenmiştir, elde edilen sonuçlar şekil 4.32 ve 4.33’te gösterilmiştir.



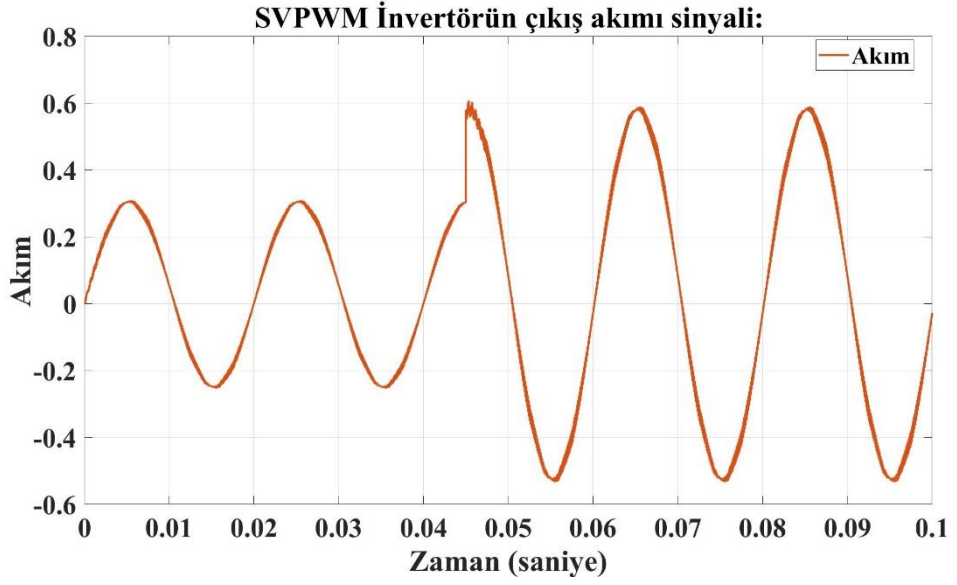
Şekil 4.28 : Eviricinin çıkışında tek yük bağlı olduğu durumda oluşan gerilim sinyali.



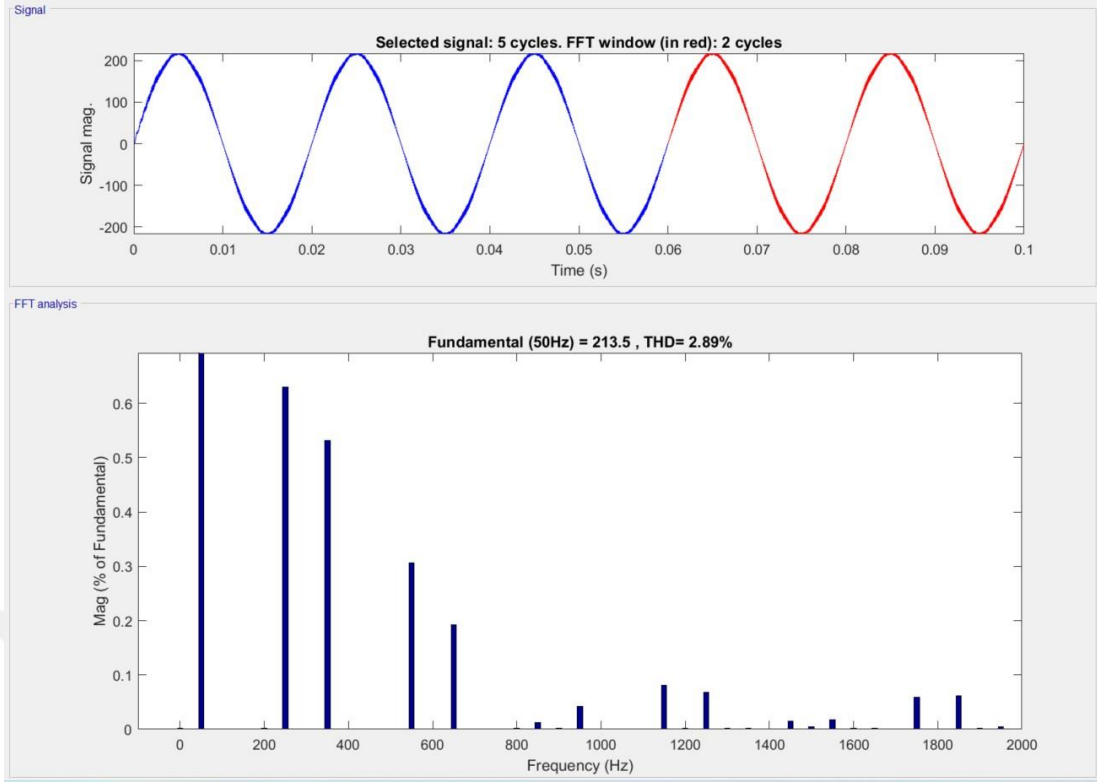
Şekil 4.29 : Eviricinin çıkışında iki yük bağlı olduğu durumda oluşan gerilim sinyali.



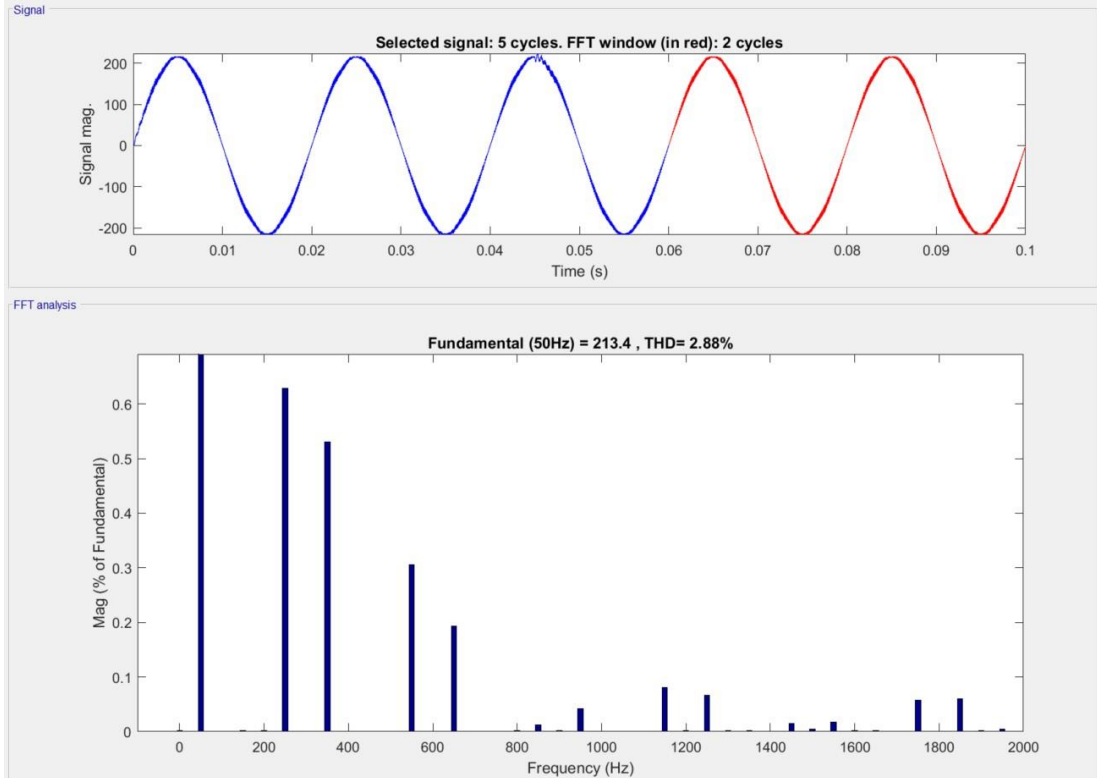
Şekil 4.30 : Eviricinin çıkışında tek yük bağlı olduğu durumda oluşan akım sinyali.



Şekil 4.31 : Eviricinin çıkışında iki yük bağlı olduğu durumda oluşan akım sinyali.



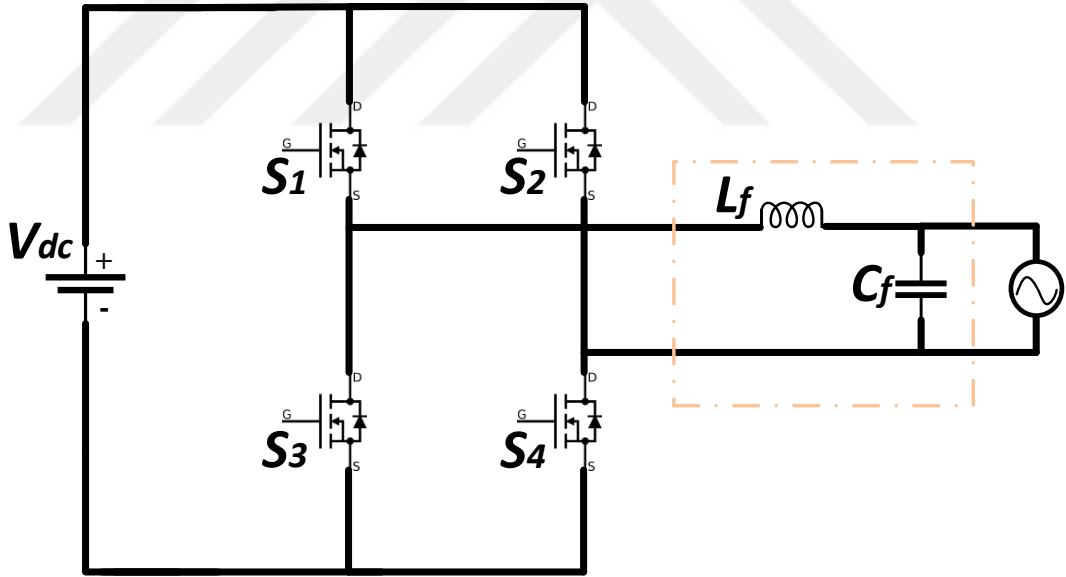
Şekil 4.32 : Tek fazlı eviricide bir yük bağlı olduğu durumda fourier analizi.



Şekil 4.33 : Tek fazlı eviricide iki yük bağlı olduğu durumda fourier analizi.

5. DGM TABANLI EVİRİCİLER İÇİN PASİF ALÇAK GEÇİRGEN FİLTRE TASARIMI

DGM tekniklerin eviricilerin güç anahtarının kontrolü için kullanılan yaygın bir tekniktir. DGM tekniği ile kontrol edilen tek fazlı evirici anahtarların kontrolünden kaynaklı çıkış sinyalinde dalgalanmalar görülebilmektedir. LC filtrenin temel amacı evirici çıkışında görülen bu dalgalanmaları azaltarak sinyal kalitesini artırmaktır. LC filtre tarafından istenilmeyen harmoniklerin azaltılma eğrisi, -20 dB/decade değerleri dikkate alınarak evirici anahtarlama frekansına karşı filtrenin kesme frekansı düşürülerek artırılabilir [73]. Şekil 5.1’de tek fazlı evirici çıkışına uygulanan LC filtre devresi sunulmuştur ve şekil 5.1’de gösterilen L_f filtre indüktörüdür ve C_f filtre kapasitörüdür.



Şekil 5.1 : Tek fazlı evirici çıkışına bağlı LC filtre.

Transfer fonksiyonu $H(j\omega)$ filtrenin giriş ve çıkışındaki akım veya gerilim ile ilişkilidir. Denklem 1 ve 2’de transfer fonksiyonunun gerilim ile bağlantılı matematiksel denklem sunulmuştur.

$$H(j\omega) = \frac{V_{out}}{V_{in}} \quad (1)$$

$$H(j\omega) = \frac{1}{LC(j\omega)^2 + \frac{j\omega L}{R_d} + 1} \quad (2)$$

R_d Dizayn empedansıdır ve minimum değerdeki gerilimi maksimum değerdeki akıma bölünerek sonuca ulaşılır denklem 3 ve 4'te minimum gerilim ve maksimum akım için matematiksel denklemler sunulmuştur. Elde edilen minimum gerilim ve maksimum akım değerleri denklem 6'da hesaba katılarak dizayn empedans değeri hesaplanır.

$$V_{\min}(V_o) = \sqrt{2} * m * V_{DC} \quad (3)$$

$$I_{\max} = (I_o) \quad (4)$$

$$R_d = \frac{V_{\min}}{I_{\max}} \quad (5)$$

f_o Kesim frekansını ifade etmektedir ve denklem 6'daki matematiksel işlem kullanılarak elde edilir. L ise octave başına düşen değerdir ve bir birimi 12N değerine eşittir. Kesim frekansı formülünde kullanılan N birimi filtre sayısı, dB istenilen düşüş ve f anahtarlama frekansdır.

$$f_o = \frac{f}{2^{\frac{dB}{L}}} \quad (6)$$

Kesim frekansının değeri hesaba katılarak evirici çıkışındaki pasif alçak geçiren filtrenin indüktör ve kapasitörün değerleri hesaplanır. Denklem 7 kullanılarak indüktörün kaç Henry değerinde olması gerektiği bulunur. Denklem 8 kullanılarak ise filtre çıkışındaki kapasitörün kaç Farad değerinde olması gerektiği hesaplanır [74].

$$L = \frac{R_d}{2 * \pi * f_o} \quad (7)$$

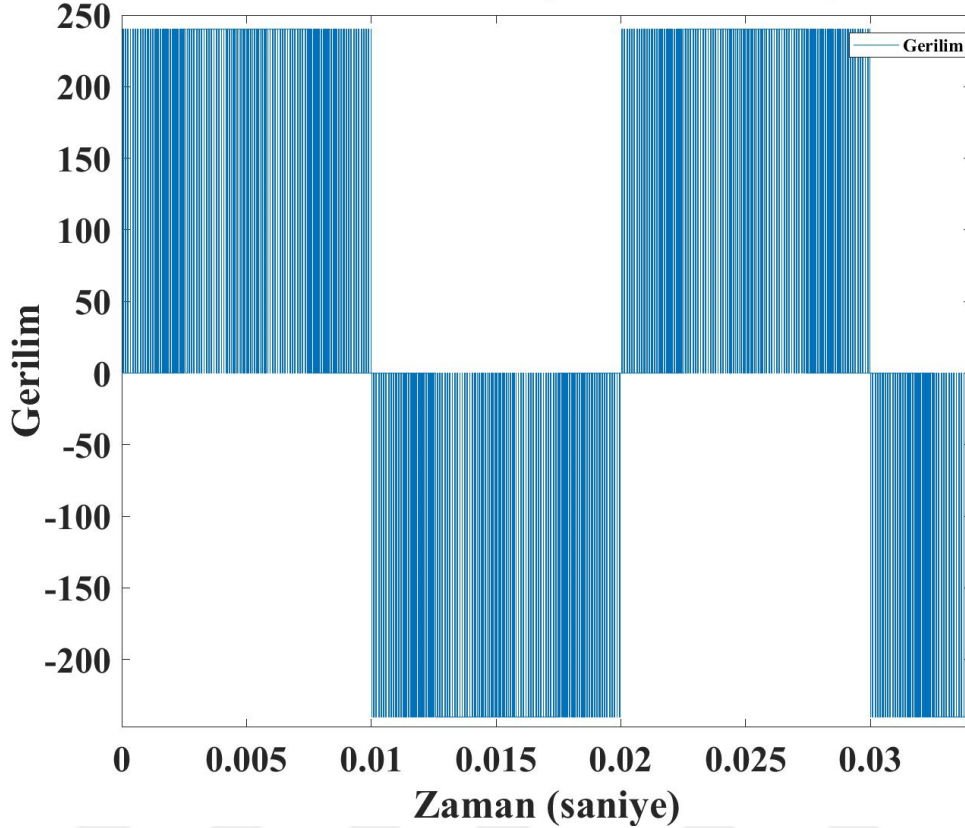
$$C = \frac{1}{2 * \pi * f_o * R_d} \quad (8)$$

5.1 UVDGM Eviricinin Çıkışı İçin Tasarlanan Filtrenin değerlerinin hesaplanması

Dördüncü bölümde tasarlanan UVDGM tabanlı tek fazlı eviricinin dört güç anahtarları kontrol edilerek evirici çıkışında istenilen gerilim değerini sağlamıştır fakat sinüzoidal bir şekil görülmediği için LC filtre kullanılmıştır. Şekil 5.2'de sunulan gerilim sinyali evirici çıkışında pasif alçak geçiren filtre kullanılmadığı için kare ve kalitesiz bir

sinyal şekli olarak tek fazlı eviricinin çıkışında tespit edilmiştir.

SVPWM İnvirtörün filtresiz olduğu durumda çıkış gerilimi sinyali:



Şekil 5.2 : Evirici çıkışındaki gerilim sinyalinin filtresiz şekli.

Filtre kullanılmadan elde edilen akım ve gerilim sinyallerini sinüzoidal bir dalga şekline dönüştürmek için eviricinin çıkışına bağladığımız indüktörün ve kapasitörün değerinin hesaplanması için minimum gerilim değeri bulunmalıdır. Denklem 9 kullanılarak modülasyon indeksi, kök iki ve evirici girişindeki doğru akım değeri çarpılarak elde edilen sonuç minimum çıkış gerilimi kabul edilir. Maksimum akım değeri denklem 10 ise 3 amper olarak kabul edilmiştir. Minimum gerilim değeri ve maksimum akım değerleri bulunduktan sonra denklem 11 kullanılarak dizayn empedansı değeri hesaplanır.

$$V_{\min}(V_o) = \sqrt{2} * 0.75 * 240 = 127,3 \text{ V} \quad (9)$$

$$I_{\max} = (I_o) \cong 3 \text{ A} \quad (10)$$

$$R_d = \frac{127.3}{3} = 42.4 \quad (11)$$

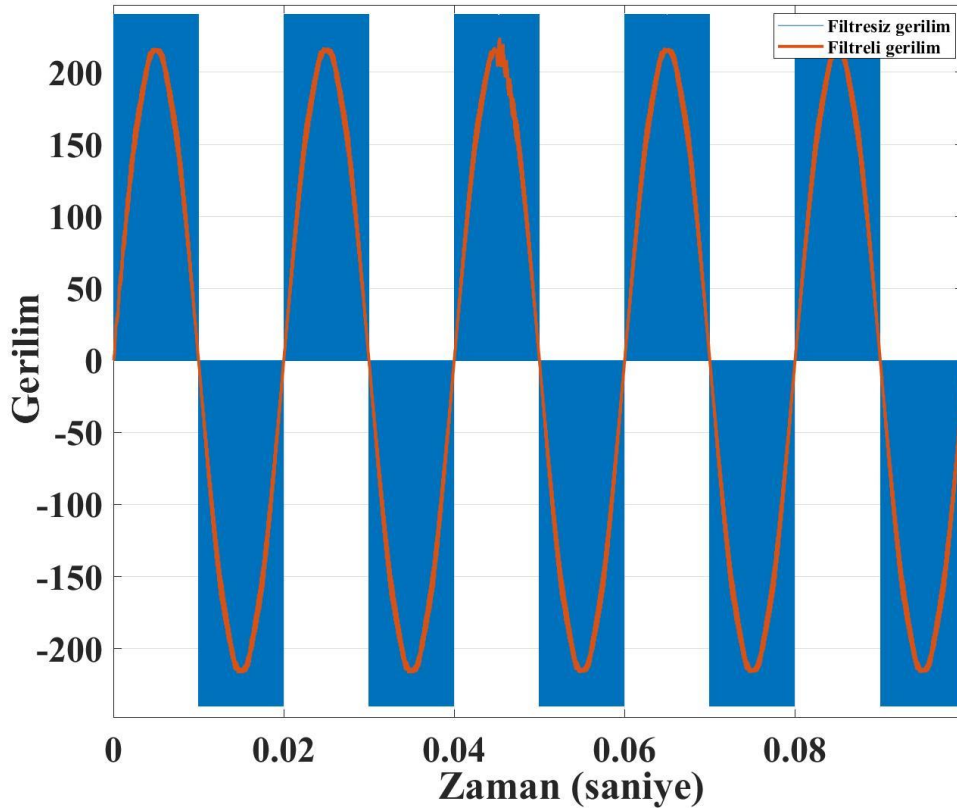
f_o , kesim frekansdır ve çıkış geriliminin giriş geriliminin %70,7'sinin altına düştüğü frekans olarak bilinir. 4. Bölümde tasarlanan UVDGM tabanlı tez fazlı evirici çalışmasında kesim frekansı 2,37 kHz olarak tespit edilmiştir ve eviricinin çıkışına bağlanan pasif düşük geçiren filtrenin indüktör ve kapasitör değerleri denklem 12 ve denklem 13 kullanılarak hesaplanmıştır.

$$L = \frac{42.4}{2 * \pi * 2.37 * 10^3} = 2.9 \text{ mH} \quad (12)$$

$$C = \frac{1}{2 * \pi * 2.37 * 10^3 * 42.4} = 1.5 \text{ } \mu\text{F} \quad (13)$$

Matematiksel denklemler sonucunda elde edilen indüktör ve kapasitörün değerleri UVDGM tabanlı tek fazlı eviricinin çıkışında gerilim ve akım sinyallerini filtrelemek için kullanılmıştır. İndüktör ve kapasitör kullanılarak oluşturulan pasif alçak geçiren filtre sayesinde evirici çıkışındaki kare gerilim sinyali sinüzoidal bir şekle dönüştürülerek sinyali kalitesi artırılmıştır. Evirici çıkışına uygulanan pasif alçak geçiren filtre ile elde edilen sinüzoidal gerilim sinyali ve filtre uygulanmadan önceki gerilim sinyalleri şekil 5.3'te karşılaştırılarak gösterilmiştir.

Evirici çıkışındaki filtreli ve fitresiz gerilim sinyalleri:



Şekil 5.3 : Evirici çıkışındaki gerilim sinyalinin filtreli ve filtresiz şekli.

6. ÖNERİLEN TOPOLOJİLER VE UYGULANAN KONTROL TEKNİKLERİ

Bu çalışmada, eviricilerin güç anahtarlarının kontrolü için tek fazlı sistemlere uyarlanabilir iki farklı teknik incelenmiştir. Bu metotlar, yarı Z-kaynak sinüs DGM ve uzay vektör DGM 'dur. Her iki kontrol tekniğinde, eviricinin çıkış geriliminin 220 V sinüzoidal dalga şeklinde olması, THB bozulmanın kabul edilebilir seviyede olması ve devrede ikinci yük aktif olduğunda gerilim ve akım değerlerindeki değişimin minimum düzeyde olması amaçlanmıştır. Her iki kontrol tekniğinin Matlab simulink uygulamasında, giriş DA gerilimi 240 V, frekans ise 50 Hz. ve eviricinin güç anahtarları mosfet olarak tasarım yapılmıştır. Yarı Z-kaynak dönüştürücü yapısı gereği iki indüktör, iki kapasitör ve iki güç anahtarından oluşmaktadır. L1 ve L2 İndüktörlerinin değerleri 130 μ H'dir. Kapasitörlerin değerleri ise, C1 kapasitörün değeri 1 μ F ve C2 kapasitörün değeri 10 μ F olarak tasarlanmıştır. L2 indüktörü ve C2 kapasitörü devrede filtreleme görevi gördüğünden evirici çıkışında filtrelemeye ihtiyaç duyulmadan saf sinüzoidal sinyal elde edilir. İki güç anahtarının kontrolü için belirlenen modülasyon indeksi 0.88'dir bu değer her iki teknikte de evirici çıkışında istenilen AA gerilimine göre giriş DA gerilimi ile orantılıdır. Tasarlanan yarı Z-kaynak dönüştürücü eviricinin giriş kısmına bağlanır. Evirici anahtarları SDGM tekniği uygulanarak diğer DGM tekniklerinde kullanılan karışık matematiksel denklemlere ihtiyaç duyulmadan amaçlanılan parametrelere ulaşılmıştır.

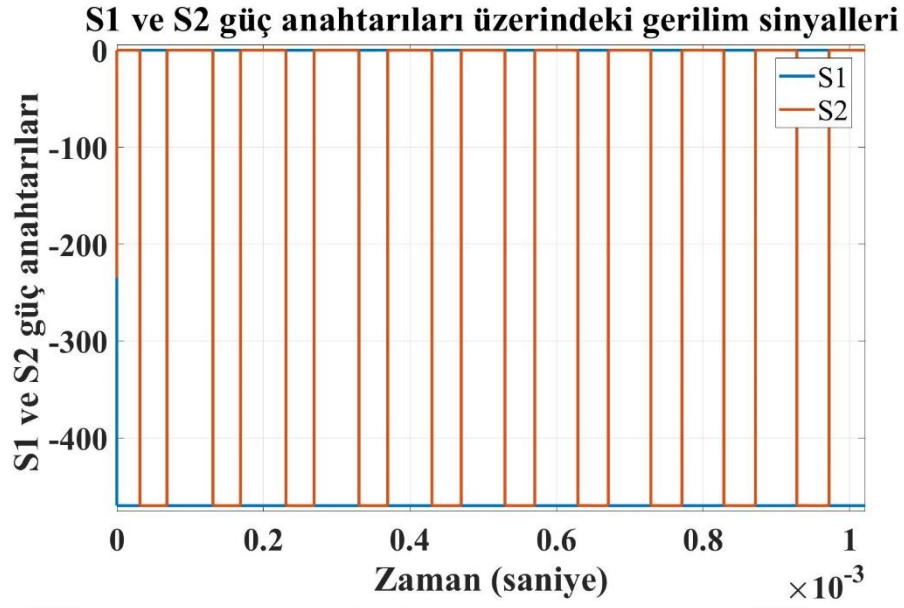
Uzay vektör DGM tekniği ile kontrol edilen evirici modelinde, evirici girişinde dönüştürücü yoktur bu yüzden evirici girişine DA gerilimi uygulanır ve evirici çıkışında sinüzoidal bir çıkış gerilimi ve akımı elde etmek için LC filtre kullanılmıştır. Filtreleme için kullanılan indüktörün ve kapasitörün değeri, 3 mH indüktör ve 1.5 μ F kapasitör olarak belirlenmiştir. UVDGM darbe sinyallerini oluşturmak için evirici üzerindeki güç anahtarı sayısı kadar sektöre ayırmaya ihtiyaç vardır. Sektörlerin oluşturulması 360° koordinat sisteminde referans gerilimin açısız değeri kullanılarak belirlenir. Bu çalışmada tek fazlı bir evirici kontrol edildiği için 4 güç anahtarı için 90° olacak şekilde 4 sektör oluşturulmuştur. Referans genlik açısı, sisteme referans olarak bağlanan 3 faz sinüs genliklerine Clarke dönüşümü uygulanarak gerçek ve hayali

durumlarına ulaşıldıktan sonra genlik ve açı olarak istenilen değerler elde edilir. Modülasyon indeksi 0,75 olarak anahtarlama süreleri hesaplanmıştır. Örnekleme zaman aralığı $T_s = 1/50$ olarak hesaplanmıştır. Anahtarlama süreleri, güç anahtarlarındaki kayıp en az olacak şekilde ve eviricinin aynı ayağında iki güç anahtarının aktif olmayacağı şekilde tasarlanmıştır. Belirlenen değerler ile oluşturulan UVDGM tekniği Matlab simulink'te denenerek amaçlanan gerilim, akım ve THB değerleri elde edilmiştir.

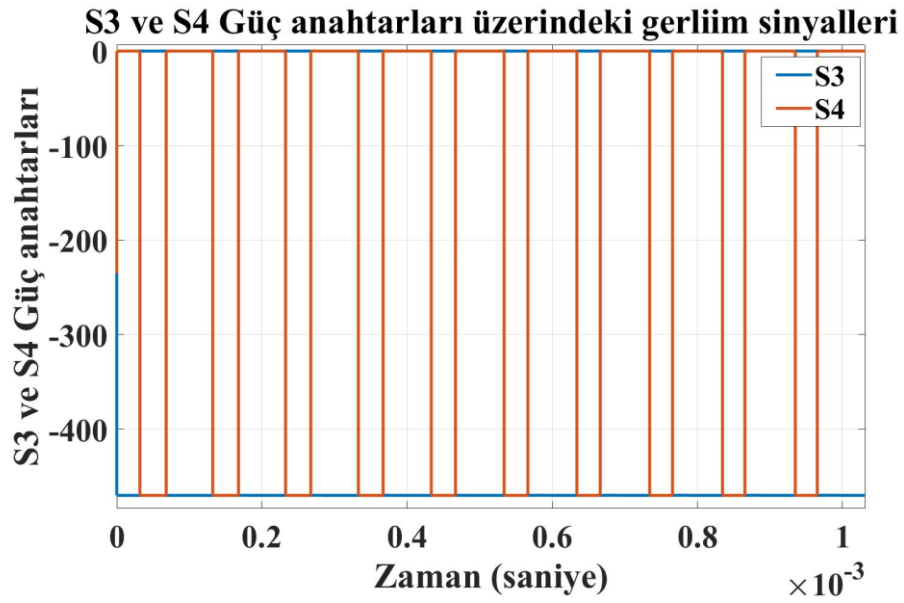


7. SONUÇ

Bu çalışmada, tek fazlı eviricinin güç anahtarlarının kontrolü için iki farklı topoloji önerilmiştir. Bunlardan birincisi bölüm 3'te doğrusal olmayan gerilim kazancı sorununu minimum THB ile kolayca üstesinden gelen endüktif ve kapasitif yükler için saf sinüzoidal gerilim ve akım sinyali biçimleri elde etmek amacıyla Z-kaynak evirici yapısı için değiştirilmiş bir SDGM tekniği sunulmuştur. Bu metottun avantajlarından birisi, devredeki kontrolör yapılarını ideal sayıda birleşenle uygulamaktır. Ek olarak, geleneksel tek fazlı empedans kaynak topolojilerinden farklı olarak, bu yapının güç anahtarları, herhangi bir ekstra geçiş durumu anahtarlama uygulanmadan tamamlayıcı olarak anahtarlanır. Bu çalışmada THB oranı, evirici çıkışında tek yük bağlı durumda iken 1.46, ikinci yük devreye girdiğinde 1.33 olarak elde edilmiştir. Önerilen ikinci topoloji 4. bölümde incelenen tak fazlı eviricinin güç anahtarlarını UVDGM tekniği ile kontrol edilmesi. Eviricinin anahtarlanması sonucunda çıkış uçları ve yükün tarafında sinüzoidal gerilim sinyali elde edilmiştir. Akımın hafif ve ağır yüklerde istenilen değerlere ulaşıldığı ve aynı zamanda gerilimin ikinci yük devreye girdiği esnada sabit kalarak bozulmaya maruz kalmadığı bu yöntem sonucunda gözlemlenmiştir. Toplam harmonik bozulma, UVDGM metottu uygulandığında %2.88 olarak elde edilmiştir ve bu seviye kabul edilebilir düzeydedir. Önerilen sistemin mevcut diğer DGM kullanılarak oluşturulan sistemler ile karşılaştırıldığında daha dirençli gerilim ve akım dalgası oluşturmaktadır. UVDGM genelde üç-faz uygulamalı sistemlerde tercih edilmektedir ancak bu çalışmada tek-fazlı eviricinin dört güç anahtarı dikkate alındığından 360° koordinat sistemi 6 eşit sektör yerine 4 eşit sektöre ayrılmıştır. Daha düzgün AA gerilim ve akımlarına elde etmek için LC filtre kullanılmıştır. LC filtre eviricinin çıkış tarafında kullanıldığı için eviricinin güç anahtarları üzerindeki gerilim kare dalga şeklindedir. Şekil 7.1 ve 7.2'de UVDGM tekniği uygulanarak güç anahtarları üzerinde oluşan gerilim sinyali şekilleri gösterilmiştir.

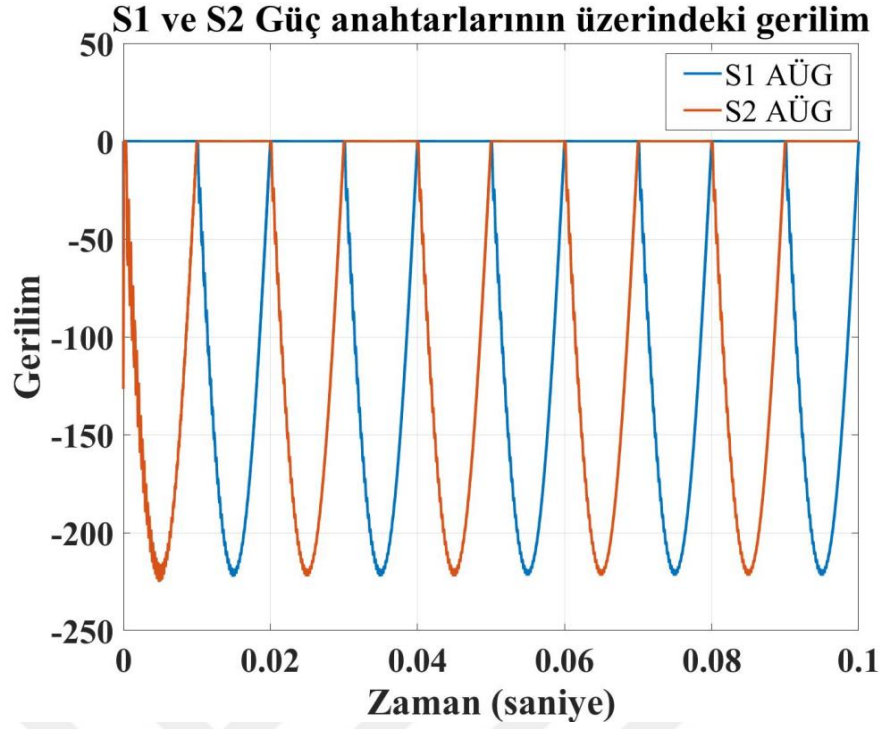


Şekil 7.1 : UVDGM tekniği ile kontrol edilen S1 ve S2 güç anahtarları üzerindeki gerilim sinyalleri.

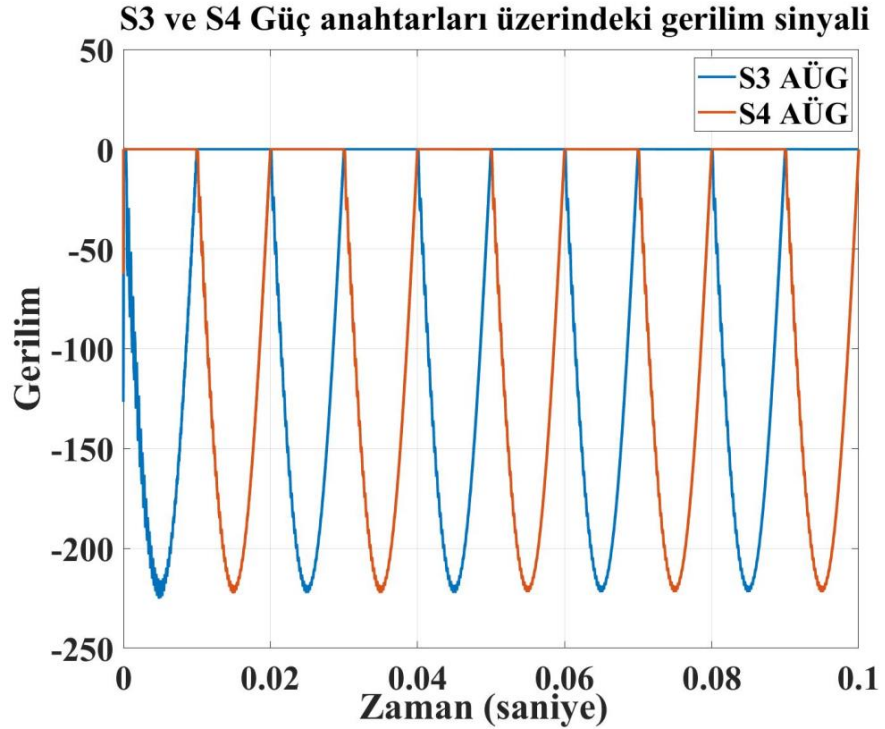


Şekil 7.2 : UVDGM tekniği ile kontrol edilen S3 ve S4 güç anahtarları üzerindeki gerilim sinyalleri.

Bu durum Z- kaynak tabanlı SDGM sisteminde filtreleme Z-kaynak dönüştürücü içerisinde oluşturulduğu için eviricinin güç anahtarı üzerinde gerilim dalgası sinüzoidal şeklindedir. Şekil 7.3 ve 7.4'de Z- kaynak tabanlı SDGM tekniği uygulanarak güç anahtarları üzerinde oluşan gerilim sinyali şekilleri gösterilmiştir



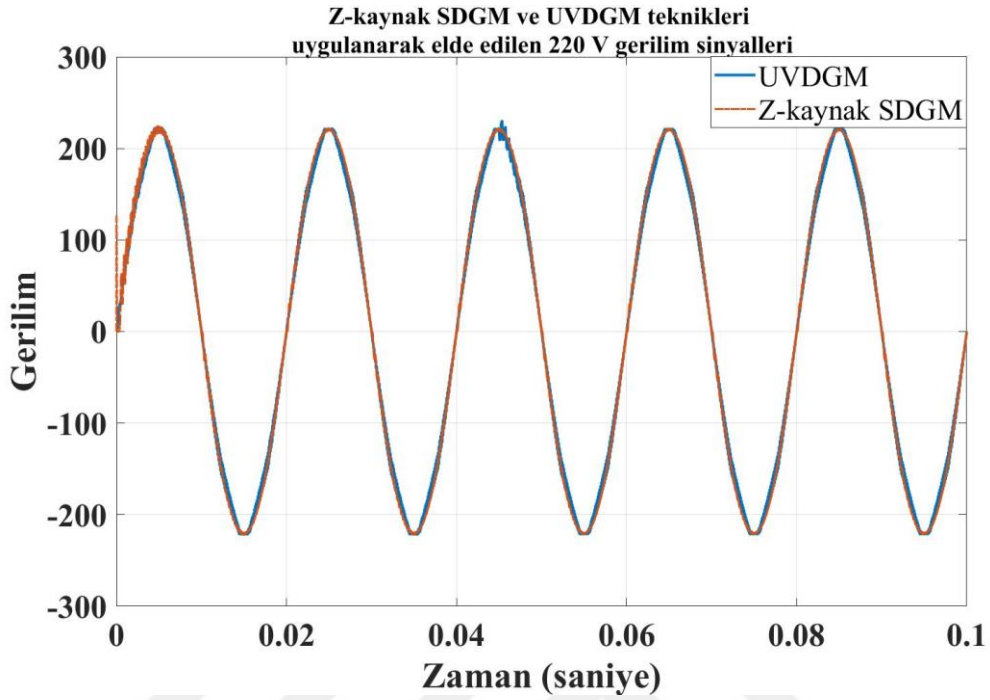
Şekil 7.3 : Z- kaynak tabanlı SDGM tekniği ile kontrol edilen S1 ve S2 güç anahtarları üzerindeki gerilim sinyalleri.



Şekil 7.4 : Z- kaynak tabanlı SDGM tekniği ile kontrol edilen S3 ve S4 güç anahtarları üzerindeki gerilim sinyalleri.

Önerilin iki DGM tekniği ile kontrol edilen tek fazlı eviriciye iki yük bağlı olduğu durumda gerilim sinyalleri karşılaştırılarak incelenmiştir. Her iki teknikte de

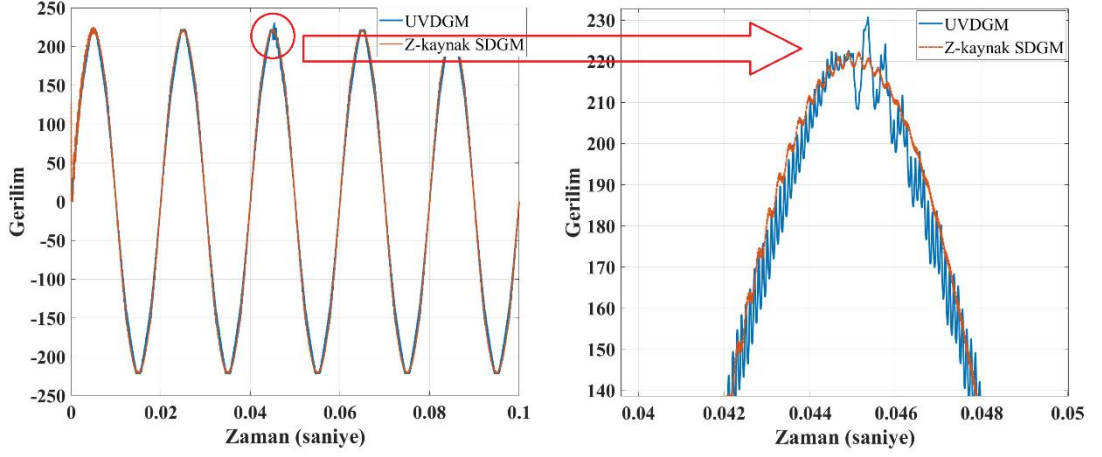
amaçlanan 220 V AA gerilim sinyalli sinüzoidal dalga biçiminde şekli 7.5'te gösterilmiştir. Şekilde görüldüğü gibi Z- kaynak tabanlı SDGM sistemin gerilim dalga şekli UVDGM tekniğine göre daha sinüzoidal ve düşük THB değerine sahiptir.



Şekil 7.5 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanarak elde edilen 220 V gerilim sinyalleri.

Z- kaynak SDGM tabanlı evirici ve UVDGM tekniği uygulanan eviricilerin çıkışlarındaki gerilim sinyalli ikinci yük devreye girdiği esnadaki gerilim sinyallerinin tepkisi şekil 7.6'da incelenmiştir. 0.045 sn devreye girin ikinci yükten Z- kaynak SDGM tabanlı evirici çıkışındaki gerilim sinyalinde herhangi bir bozulma ve etkilenme olmamıştır fakat UVDGM tabanlı eviricinin çıkışındaki gerilim sinyali ikinci yükten etkilenmiştir ve anlık olarak 210V ile 230V arasında sıçrama ve etkilenmeler saptanmıştır.

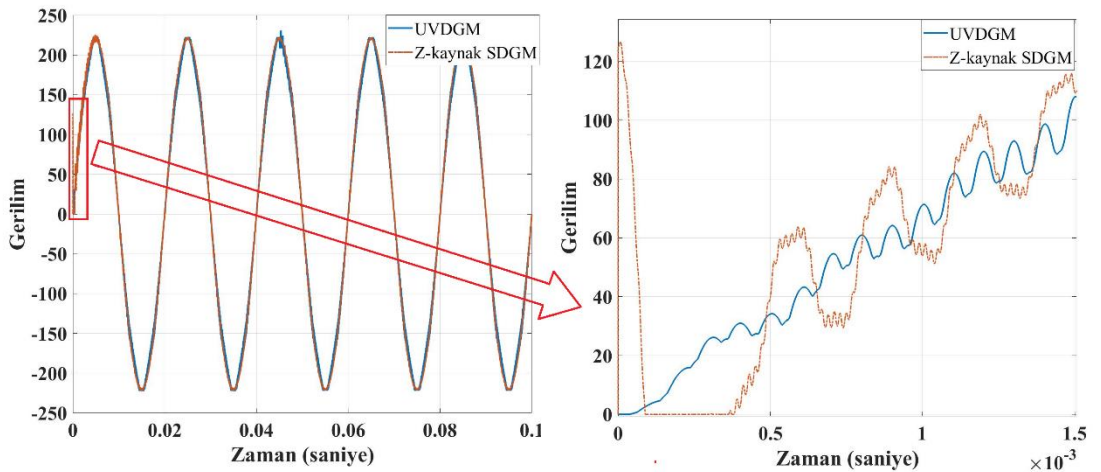
Z-kaynak SDGM ve UVDGM teknikleri uygulanarak elde edilen 220V gerilim sinyallerinin incelenmesi



Şekil 7.6 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanan eviricilerin çıkışındaki 220 V gerilim sinyallerinde ikinci yükün etkisi ve incelenmesi.

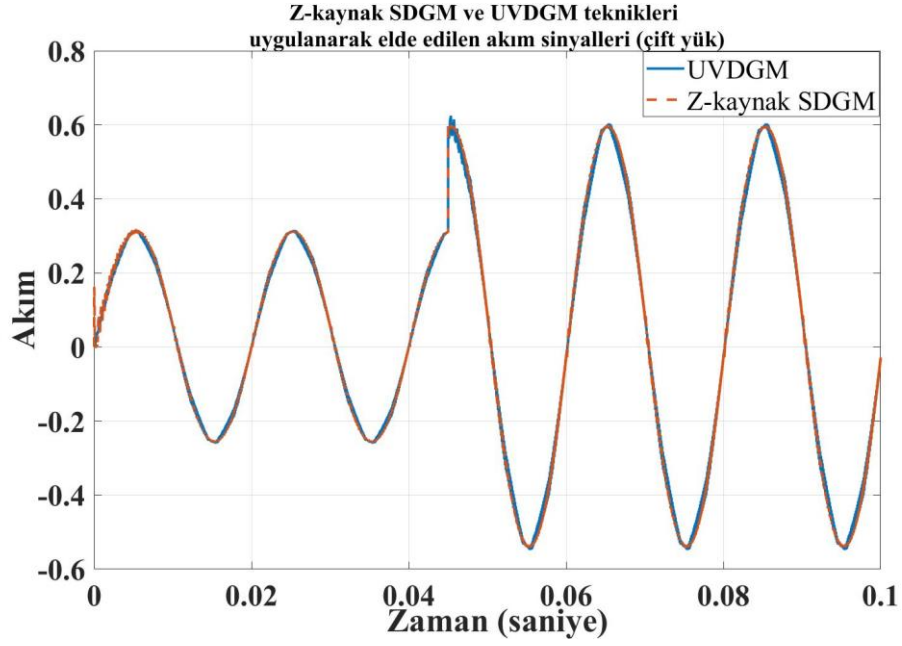
Z- kaynak SDGM tabanlı evirici ve UVDGM tekniği uygulanan eviricilerin çıkışlarındaki gerilim sinyalleri sıfır zamanında başlangıç zaman diliminde gerilim sinyallerinin tepkisi şekil 7.7’de incelenmiştir. Başlangıç noktası sıfır zaman diliminde Z- kaynak SDGM tabanlı eviricinin çıkışındaki gerilim sinyali ani sıçrama yaparak 120V değerine yükselmiş ve tekrar sıfır noktasında gerilemiştir. Bu durum aynı zaman diliminde UVDGM tabanlı eviricinin çıkışındaki gerilim sinyalinde incelendiğinde gerilimde herhangi bir ani sıçramaya rastlanmamıştır ve sinyal sıfır noktasından başlayarak nizami olarak şeklini oluşturmaktadır.

Z-kaynak SDGM ve UVDGM teknikleri uygulanarak elde edilen 220V gerilim sinyallerinin incelenmesi

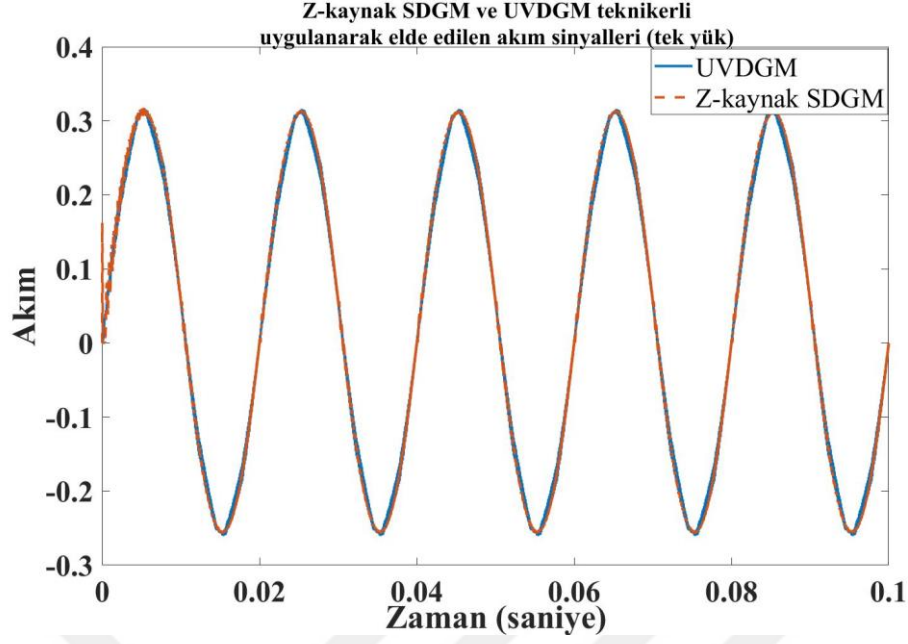


Şekil 7.7 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanan eviricilerin çıkışındaki 220 V gerilim sinyallerinin sıfır zamanındaki tepkilerinin incelenmesi.

Z – kaynak dönüştürücü tabanlı SDGM ve UVDGM teknikleri ile kontrol edilen tek fazlı eviricinin çıkışında iki yük bağlı durumda iken her iki teknik ile kontrol edilen evirici çıkışlarındaki akım dalgası ikinci yük aktif olduğu durumda akım seviyesinin 0.3 A’den 0.6 A’ye iki katına yükseldiği dalga biçimi şekil 7.8’da gösterilmiştir. Aynı iki teknik ve sistem kullanılarak evirici çıkışındaki tek yük olduğu durumda akım seviyesinde herhangi bir değişiklik olmadığı 0.3 A olduğu şekil 7.9’de gösterilmektedir.



Şekil 7.8 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanan evirici çıkışında iki yük bağlı durumda elde edilen akım sinyalleri.



Şekil 7.9 : Z- Kaynak tabanlı SDGM ve UVDGM tekniği uygulanan evirici çıkışında tek yük bağlı durumda elde edilen akım sinyalleri.

Z- kaynak dönüştürücü tabanlı SDGM ve UVDGM teknikleri ile kontrol edilen tek fazlı eviriciden elde edilen THB, gerilim ve akım değerleri doğrultusunda her iki sistemde özellikle FV panel sistemleri olmak üzere mikro şebeke bağlantılarında temiz ve yeşil enerji üretimi ve tüketiminde aktif bir şekilde kullanılabilirler. Her iki teknikte kullanılacak uygulamanın şartlarına göre avantajları vardır. THB'nın önemli olduğu uygulamalarda Z- kaynak tabanlı SDGM ile kontrol edilen evirici modeli tercih edilmelidir. THB düzeyinin kabul edilebilir düzeydeki uygulamalar için UVDGM tekniği ile kontrol edilen evirici modeli tercih edilebilir. UVDGM tekniğinde evirici kısmında dönüştürücü kullanılmadığı için ekstra yarı iletken malzeme kullanılmadığı için maliyet olarak Z-kaynak SDGM göre daha caziptir.

KAYNAKLAR

- [1] **Nourollah S, Pirayesh A, Fripp M.** (2017). Multitier decentralized control scheme using energy storage unit and load management in inverter-based AC microgrids, *Turk J Elec Eng & Comp Sci.*25, 735-751.
- [2] **Shinde U, Kottagattu S, Kadwane S, Gawande S.** (2018). Grid-connected Quasi-z-source inverter with battery, *Turk J Elec Eng & Comp Sci.*26, 1847-1859.
- [3] **Villanueva E, Correa P, Rodriguez J, Pacas M.** (2009). Control of a single-phase cascaded H-bridge multilevel inverter for grid-connected photovoltaic systems, *IEEE T Ind Electron* 56, 4399-4406.
- [4] **S. A. Ansari, A. Skandari, J. Milimonfared, and J. S. Moghani.** (2018). A new control method for an interleaved flyback inverter to achieve high efficiency and low output current THD, *9th Power Electron., Drives Syst. Technol. Conf. (PEDSTC)*, 89–94.
- [5] **A. Yilmaz and G. Bayrak.** (2019). A real-time UWT-based intelligent fault detection method for PV-based microgrids, *Electr. Power Syst. Res.*, vol. 177.
- [6] **K. Rameshkumar, V. Indragandhi, G. Mâni, and S. Padmanaban.** (2017). Model predictive current control of single-phase 13-level transistor-clamped H-bridge based cascaded multilevel inverter, *Advances in Power Systems and Energy Management (Lecture Notes in Electrical Engineering)*. Singapore: Springer.
- [7] **J. Lydia, S. L. S. Vimalraj, and A. Aishwariya.** (2016). Implementation of photovoltaic inverter for high power agricultural applications using interleaved fly-back topology, *IEEE Technol. Innov. ICT Agricult. Rural Develop*, 51–57.
- [8] **Chen Y, Xu D, Xi J, Hu G, Du C, Li Y, Chen M.** (2016). A ZVS grid-connected full-bridge inverter with a novel ZVS SPWM scheme, *IEEE T Power Electron* 31, 3626-3638.
- [9] **Asl ES, Babaei E, Sabahi M, Nozadian MHB, Cecati C.** (2018). New half-bridge and full-bridge topologies for a switchedboost inverter with continuous input current, *IEEE T Ind Electron* 65, 3188-3197.
- [10] **Yamaguchi D, Fujita H.** (2018). A new PV converter for a high-leg delta transformer using cooperative control of boost converters and inverters. *IEEE T Power Electron* 33, 9542-9550.
- [11] **Xiao H, Xie S, Chen Y, Huang R.** (2011). An optimized transformerless photovoltaic grid-connected inverter, *IEEE T Ind Electron* 58, 1887-1895.

- [12] **Siwakoti YP, Blaabjerg F.** (2018). Common-ground-type transformerless inverters for single-phase solar photovoltaic systems, *IEEE T Ind Electron* 65, 2100-2111.
- [13] **Filizadeh S, Gole AM.** (2005). Harmonic performance analysis of an OPWM-controlled STATCOM in network applications, *IEEE T Power Deliver* 20, 1001-1008.
- [14] **Qin L, Hu M, Lu DDC, Feng Z, Wang Y, Kan J.** (2018). Buck-boost dual-leg-integrated step-up inverter with low THD and single variable control for single-phase high-frequency AC microgrids, *IEEE T Power Electron* 33, 6278-6291.
- [15] **Amamra SA, Meghriche K, Cherifi A, Francois B.** (2017). Multilevel inverter topology for renewable energy grid integration, *IEEE T Ind Electron* 64, 8855-8866.
- [16] **Dahidah MSA, Agelidis VG.** (2008). Single-carrier sinusoidal PWM-equivalent selective harmonic elimination for a five-level voltage source converter, *J Electr Power Syst Res* 78, 1826-1836.
- [17] **Sun RH, Sun YH, Ik HJ.** (2006). Carrier-based signal injection method for harmonic suppression in PWM inverter using single DC-link current sensor, *IEEE IECON 32nd Annual Conference*, (pp.2700-2705). Paris, France. New York, NY, USA: November 6-10.
- [18] **Khamooshi R, Namadmalan A.** (2016). Converter utilisation ratio assessment for total harmonic distortion optimisation in cascaded H-bridge multi-level inverters, *IET Power Electron* 9, 2103-2110.
- [19] **Zheng L, Jiang F, Song J, Gao Y, Tian M.** (2018). A discrete-time repetitive sliding mode control for voltage source inverters, *IEEE J Em Sel Top P* 6, 1553-1566.
- [20] **Liu T, Wang D.** (2015). Parallel structure fractional repetitive control for PWM inverters, *IEEE T Ind Electron* 62, 5045-5054.
- [21] **Zhao Q, Ye Y.** (2018). A PIMR-type repetitive control for a grid-tied inverter: structure, analysis, and design, *IEEE T Power Electron* 33, 2730-2739.
- [22] **M. Zelechowski.** (2005). Space vector modulated-direct torque controlled (DTC-SVM) inverter-fed induction motor drive, *PhD Thesis, Warsaw University of Tech.*
- [23] **L. Xiao, J. Li, J. Chen, R. Qu, and Y. Xiong.** (2017). Synchronous SVPWM for field-oriented control of PMSM using phase-lock loop, *IEEE Energy Conversion Congress and Exposition, ECCE 2017*, 4324-4331.
- [24] **S. Ahsan, K. Javed, A.S. Rana and M. Zeeshan.** (2016). Design and cost analysis of 1 kW photovoltaic system based on actual performance in Indian scenario, *Perspectives in Science*, vol. 8, 642-644.
- [25] **A.S. Joshi, I. Dincer and B.V. Reddy.** (2009). Performance analysis of photovoltaic systems: a review, *Renewable & Sustainable Energy Reviews*, vol. 13, 1884-1897.
- [26] **K.R. Sharma, D. Palit and P.R. Krithika.** (2016). Economics and management of off-grid solar PV system,” in *Solar Photovoltaic System*

Applications, *A Guidebook for Off-Grid Electrification*, P. Mohanty et. al, Eds. Switzerland: Springer, 1-191.

- [27] **A. Ghafoor and A. Munir.** (2015). Design and economics analysis of an off grid PV system for household electrification, *Renewable and Sustainable Energy Reviews*, vol. 42, 496–502.
- [28] **Rabaharan, N.; Palanisamy, K.** (2016). Analysis and integration of multilevel inverter configuration with boost converters in a photovoltaic system, *Energy Convers Manag* 128, 327–342.
- [29]- **Rahman, M.F.; Zhong, L.** (1997). A new, transformerless, photovoltaic array to utility grid interconnection. *Second International Conference on Power Electronics and Drive Systems*, 139-143, Singapore.
- [30] **M. Calais, J. Myrzik, T. Spooner, and V. G. Agelidis.** (2002). Inverters for single-phase grid connected photovoltaic systems-an overview, *IEEE 33rd Annual Power Electronics Specialists Conference*, 1995-2000.
- [31] **S. B. Kjaer, J. K. Pedersen, and F. Blaabjerg.** (2005). A review of singlephase grid-connected inverters for photovoltaic modules, *IEEE Transactions on Industry Applications* 41, 1292-1306.
- [32] **Hsieh, Y.; Chen, J.; Liang, T.; Yang, L.** (2012). Novel High Step-Up DC–DC Converter with Coupled-Inductor and Switched-Capacitor Techniques, *IEEE Trans. Ind. Electron.* 59, 998–1007.
- [33] **S. Jain and V. Agarwal.** (2007). A Single-Stage Grid Connected Inverter Topology for Solar PV Systems With Maximum Power Point Tracking, *IEEE Transactions on Power Electronics*, 22, 1928-1940.
- [34] **N. Kasa and T. Iida.** (2002). "Flyback type inverter for small scale photovoltaic power system, *IEEE 28th Annual Conference of the Industrial Electronics Society, IECON 02*, 1089-1094.
- [35] **N. Kasa, T. Iida, and H. Iwamoto.** (2000). Maximum power point tracking with capacitor identifier for photovoltaic power system, in *Eighth International Conference on Power Electronics and Variable Speed Drives*, 130-135.
- [36] **X. Yaosuo and C. Liuchen.** (2004). Closed-loop SPWM control for gridconnected buck-boost inverters, in *PESC 04. IEEE 35th Annual Power Electronics Specialists Conference*, 3366-3371.
- [37] **H. Yi, S. Miaosen, F. Z. Peng, and W. Jin.** (2006). Z-Source Inverter for Residential Photovoltaic Systems, *IEEE Transactions on Power Electronics*, 21, 1776-1782.
- [38] **Y. zhaoyang, L. jianxia, Z. wei, Z. qian, Z. yingnan, and W. Weiyang.** (2010). Topology family and the simulation of BOOK; differential single stage inverter, *2nd IEEE International Symposium on Power Electronics for Distributed Generation Systems* 204-209.
- [39] **Nahavandi, A.; Roostae, M.; Azizi, M.R.** (2016). Single stage DC-AC boost converter, *7th Power Electronics and Drive Systems Technologies Conference (PEDSTC)*, (pp.362-366). Tehran, Iran, February 16-18.

- [40] **Swaminathan, N.; Lakshminarasamma, N.** (2018). High Gain, High Frequency Link DC-AC Converter with Hybrid SPWM Scheme. *IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES)*, (pp.1-6). Madras, India, December 18-21
- [41] **Vazquez, N.; Almazan, J.; Alvarez, J.; Aguilar, C.; Arau, J.** (1999). Analysis and experimental study of the buck, boost and buck-boost inverters. *30th Annual IEEE Power Electronics Specialists Conference*, (pp.801-806). Charleston, SC, USA, July 1.
- [42] **Kasa, N.; Ogawa, H.; Iida, T.; Iwamoto, H.** (1999). A transformer-less inverter using buck-boost type chopper circuit for photovoltaic power system. *IEEE 1999 International Conference on Power Electronics and Drive Systems*, (pp. 653–658). Hong Kong, China, July 27-29.
- [43] **Cao, D.; Jiang, S.; Yu, X.; Peng, F.Z.** (2011). Low-cost semi-Z-source inverter for single-phase photovoltaic systems. *IEEE Trans. Power Electron.* 26, 3514–3523.
- [44] **Peng, F.Z.** (2003). Z-source inverter, *IEEE Trans. Ind. Appl.* 39, 504–510.
- [45] **M. Adamowicz, R. Strzelecki, D. Vinnikov,** (2010), Cascaded Quasi-Z-Source Inverters for Renewable Energy Generation Systems, *Ecologic Vehicles and Renewable Energies Conference*.
- [46] **C. J. Gajanayake, F. L. Luo, H. B. Gooi, P. L. So, L. K. Siow,** (2009), Extended boost Z-source inverters, in *Proc. IEEE Conf. ECCE'09*, (pp. 3845-385).
- [47] **Anderson, J.; Peng, F.** (2008). Four Quasi-Z-Source inverters. *IEEE Power Electronics Specialists Conference*, (pp. 2743–2749). Rhodes, Greece, June 15-19.
- [48] **Miao Zhu; Kun Yu; Fang Lin Luo,** (2010), Topology analysis of a switched-inductor Z-source inverter, *Industrial Electronics and Applications, 2010 the 5th IEEE Conference*, (pp. 364 – 369).
- [49] **Ayman F. Ayad,, Mohamed A. Ismeil, Ralph Kennel, Mohamed Orabi,** Experimental Studies on a Single-Phase Improved Switched Inductor Z- Source Inverter, *Technical University Of Munich, South Valley University*.
- [50] **Gajanayake, Chandana Jayampathi, Fang Lin Luo, Hoay Beng Gooi, Ping Lam So, and Lip Kian Siow.** (2010), Extended-boost Z source inverters. *IEEE Transactions on Power Electronics* 25.
- [51] **Vinnikov, D., I. Roasto, T. Jalakas, and S. Ott.** (2011), Extended boost Quasi-Z-source inverters possibilities and challenges/Isplestiniu qZS keitikliu galimybes., *Elektronika ir Elektrotechnika* 6.
- [52] **Loh, Poh Chiang, D. Mahinda Vilathgamuwa, Yue Sen Lai, Geok Tin Chua, and Yunwei Li.** (2004), Pulse-width modulation of Z-source inverters. *In Conference Record of the 2004 IEEE Industry Applications Conference, 2004. 39th IAS Annual Meeting, vol. 1.*
- [53] **Peng, Fang Zheng, Miaosen Shen, and Zhaoming Qian.** (2005), Maximum boost control of the Z-source inverter. *IEEE Transactions on power electronics* 20, no. 4.

- [54] **Gajanayake, C. J., H. B. Gooi, F. L. Luo, P. L. So, L. K. Siow, and Q. N. Vo.** (2009), Simple modulation and control method for new extended boost Quasi Z-source. In *TENCON 2009 IEEE Region 10 Conference*.
- [55] **Shen, M., Wang, J., Joseph, A., Peng, F.Z., Tolbert, L.M. and Adams, D.J.,** (2006). Constant boost control of the Z-source inverter to minimize current ripple and voltage stress. *IEEE transactions on industry applications*, pp.770-778.
- [56] **Nataraj Barath J G, Soundarrajan A, Serhii Stepenko, Sanjeevikumar Padmanaban, Anatoliy Prystupa, Maksym Bolotov,** (2019), Review of Extended Boost qZSI Topologies for Single Phase Applications, *IEEE 60th International Scientific Conference on Power and Electrical Engineering of Riga Technical University*.
- [57] **J. Holtz.** (1998). Pulse width modulation -A survey, *IEEE Trans.Ind.Electron*, 39, (pp. 410-420). Oct. 1992. *Applications 34*, 374-380.
- [58] **A. Choudhury, S. Member, and P. Pillay.** (2014). Performance Comparison Study of Two and Three- Level Inverter for Electric Vehicle Application, 2-7.
- [59] **M. Kumar.** (2017). Comparison, Simulation and Hardware Setup for Single Phase Cascaded Multilevel Inverter with Less Switches, *International Conference on Smart Technology for Martnation*.
- [60] **P. Milan & T. Green,** (2003). Control and filter design of three phase inverter for high power quality grid connection, *IEEE transactions on Power Electronics 18*. 1- 8.
- [61] **M. Dogan, M. Dursun.** (2012). Reduction of Asynchronous Motor Loss by Heuristic Methods (PSO-GA), *Elektronika ir Elektrotechnika 117*, 53-58.
- [62] **P. M. Rooij, P. J. M. Heskes.** (2004). Design Qualification of inverter for grid connected operation of PV power generation, *Dutch guidelines Edition 2*, 13-21.
- [63] **IEEE Std 1547.** (2009). IEEE Application guide for IEEE standard for interconnecting distributed resources with electric power systems, *IEEE standard coordinating committee for cell, photovoltaic, dispersed generation*, 12-60.
- [64] **Davood GHADERI.** (2019). THD minimization for Z-source-based inverters with a novel sinusoidal PWM switching method, *TÜBİTAK, Turk J Elec Eng & Comp Sci 27*, 3098 – 3113.
- [65] **Ahmed T, Mekhlef S.** (2015). Semi-Z-source inverter topology for grid-connected photovoltaic system, *IET Power Electron 8*, 63-75.
- [66] **Texas Instruments.** Clarke & Park Transforms on the TMS320C2xx, *Application Report* , Literature Number: BPR048.
- [67] **Kai N, Yihua Hu, Yang Liu ve Chun Gan.** (2017). Overview on Fault-Tolerant Four-Switch Three-Phase Voltage Source Converters, *Chinese Journal of Electrical Engineering*, Eylül 2017.

- [68] **İlhami ÇOLAK Ersan KABALCI.** (2016). Evirici Topolojileri ve Gelişimleri Üzerine Bir İnceleme.
- [69] **Shalini Vashishtha ve Rekha. K. R.** (2020). Modeling of three phase vsr using an efficient svpwm technique and its analysis, *International journal of advanced research in engineering and technology* 11, Kasım 11.
- [70] **O.C. Kivanc ve S.B. Ozturk.** (2017). Sector determination for SVPWM based four-switch three-phase VSI” *ELECTRONICS LETTERS*, Mart 2.
- [71] **Phan Quoc Dzung, Le Minh Phuong, Pham Quang Vinh, Nguyen Minh Hoang ve Tran Cong Binh.** (2007). New Space Vector Control Approach for Four Switch Three Phase Inverter (FSTPI), *7th International Conference on Power Electronics and Drive Systems*, Kasım 27-30.
- [72] **Z. Zeng, W. Zheng ve R. Zhao.** (2017). Performance analysis of the zero-voltage vector distribution in three-phase four-switch converter using a space vector approach, *IEEE Transactions on Power Electronics*, 32, 260-273.
- [73] **İsrafil FİDAN, Mustafa DURSUN, Şehmus FİDAN.** (2019), Üç Fazlı Eviriciler İçin LCL Filtre Tasarımı ve Deneysel Analizi, *Düzce Üniversitesi Bilim ve Teknoloji Dergisi*.
- [74] **Çağatay BAŞARAN, Prof.Dr. Oruç BİLGİÇ.** (2007), Tek Fazlı Gerilim Kaynaklı İnvörtörlerin Çıkış Harmoniklerinin İncelenmesi, *Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü*.

ÖZGEÇMİŞ

Ad-Soyad : Adnan DENİZ

Doğum Tarihi ve Yeri :

E-posta :

ÖĞRENİM DURUMU:

- **Lisans** : 2019, Anadolu Üniversite, Mühendislik Fakültesi, Elektrik Elektronik Mühendisliği (İngilizce)
- **Yüksek Lisans** : 2023, Bursa Teknik Üniversitesi, Lisansüstü Eğitim Enstitüsü, Elektrik Elektronik Mühendisliği

TEZDEN TÜRETİLEN ESERLER, SUNUMLAR VE PATENTLER:

- **Deniz A. ve Ertekin D.** (2022). Uzay Vektör Darbe Genişlik Modülasyonlu Tek Fazlı İnvörtörün İncelenmesi. 1st International Conference on Scientific and Academic Research (ICSAR). December 10-13.