

T.C.
VAN YÜZÜNCÜ YIL ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

**MEMRİSTÖR KULLANILARAK TASARLANMIŞ OP-AMP'IN
KARAKTERİSTİK DEĞERLERİNİN ANALİZİ VE UYGULAMA ÖRNEKLERİ**

DOKTORA TEZİ

HAZIRLAYAN: İshak PARLAR
DANIŞMAN: Doç. Dr. M. Nuri ALMALI

VAN-2022

T.C.
VAN YÜZÜNCÜ YIL ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

**MEMRİSTOR KULLANARAK TASARLANMIŞ OP-AMP'IN
KARAKTERİSTİK DEĞERLERİNİN ANALİZİ VE UYGULAMA ÖRNEKLERİ**

DOKTORA TEZİ

HAZIRLAYAN: İshak PARLAR

VAN-2022

KABUL VE ONAY SAYFASI

Elektrik Elektronik Mühendisliği Anabilim Dalı'nda Doç. Dr. M. Nuri ALMALI danışmanlığında, İshak PARLAR tarafından sunulan “**Memristör Kullanarak Tasarlanmış Op-Amp’ın Karakteristik Değerlerinin Analizi ve Uygulama Örnekleri**” isimli bu çalışma Lisansüstü Eğitim ve Öğretim Yönetmeliği’nin ilgili hükümleri gereğince 10/10/2022 tarihinde aşağıdaki jüri tarafından **oy birliği** ile başarılı bulunmuş ve Doktora tezi olarak kabul edilmiştir.

Başkan: Prof. Dr. Arif GÜLTEN

İmza:

Üye: Prof. Dr. Nihat İNANÇ

İmza:

Üye: Prof. Dr. Naci GENÇ

İmza:

Üye: Doç. Dr. M. Nuri ALMALI

İmza:

Üye: Doç. Dr. Özkan ATAN

İmza:

Fen Bilimleri Enstitüsü Yönetim Kurulu'nun .../.../..... tarih ve sayılı kararı ile onaylanmıştır.

İmza

Enstitü Müdürü

TEZ BİLDİRİMİ

Tez içindeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edilerek sunulduğunu, ayrıca tez yazım kurallarına uygun olarak hazırlanan bu çalışmada bana ait olmayan her türlü ifade ve bilginin kaynağına eksiksiz atıf yapıldığını bildiririm.

İshak PARLAR



ÖZET

MEMRİSTOR KULLANARAK TASARLANMIŞ OP-AMP'IN KARAKTERİSTİK DEĞERLERİNİN ANALİZİ VE UYGULAMA ÖRNEKLERİ

PARLAR, İshak

Doktora Tezi, Elektrik-Elektronik Mühendisliği Anabilim Dalı

Tez Danışmanı: Doç. Dr. M. Nuri ALMALI

Ekim 2022, 113 sayfa

Doğrusal TiO_2 sürüklenme modeli ile gerçekleştirilen memristör taklit devresiyle geleneksel işlemsel yükselteç (741 ailesi) elemanı yeniden tasarlanarak optimize çalışma şartları ve durumları nümerik analizler yapılarak benzetim çalışmaları ile belirlenmiştir. Tasarlanan işlemsel yükseltecin ideal çalışma noktalarını yakalayabilmesi için frekans, birim, anahtarlama ve elektriksel karakteristik testleri gerçekleştirilmiştir. Önerilen op-amp modeli ile geleneksel op-amp modeli karşılaştırılmıştır. Önerilen op-amp kullanılarak gerçekleştirilen, RC osilatörlerden olan wien köprü ve faz kaydırmalı osilatör (FKO) devrelerinde, osilasyona başlama süresi, osilasyon bandına oturma süresi, hızlı fourier dönüşümü (HFD) analizleri ve çıkış parametreleri incelenmiş ve geleneksel op-amp ile tasarlanan osilatör devreleriyle karşılaştırılmıştır. Ayrıca bu devrelerin etkinliği uygulama devreleri ile bütünleşik bir hale getirilerek önerilen modelin güvenilirliği sonuçlarla doğrulanmıştır. Sonuç olarak önerilen op-amp modelinin geleneksel op-amp modeline göre giriş dengesizlik akımlarında yaklaşık olarak 2 kat, ortak mod bastırma oranı (CMRR) değerinde 2dB'lik, değişim hızı oranında yaklaşık olarak 4 kat, maksimum sinyal frekansında ise 2.5 kat iyileştirmeler olduğu görülmüştür. Önerilen op-amp ile gerçekleştirilen osilatör devrelerinde; osilasyona başlama ve oturma sürelerinde wien köprüsü osilatörde yaklaşık olarak sırasıyla %72.22 ve %82.60 iyileştiği, faz kaydırmalı osilatör devresinde ise osilasyona oturma süresinde yaklaşık olarak %37'lik bir iyileşme olduğu görülmüştür.

Anahtar kelimeler: Doğrusal TiO_2 sürüklenme modeli, Faz kaydırmalı osilatör, Memristör, İşlemsel yükselteç, Wien köprü osilatör.



ABSTRACT

ANALYSIS OF CHARACTERISTIC VALUES OF OP-AMP DESIGNED USING MEMRISTOR AND APPLICATION EXAMPLES

PARLAR, İshak

PhD Thesis, Electrical-Electronics Engineering Department

Supervisor: Assoc. Prof. Dr. M. Nuri ALMALI

October 2022, 113 pages

By redesigning the traditional operational amplifier (741 family) element with the memristor emulator circuit realized with the linear TiO_2 drift model, the optimized operating conditions and states were determined by numerical analysis and simulation studies. Frequency, unit, switching and electrical characteristic tests have been carried out in order to design operational amplifier and achieve the ideal operating points. The proposed op-amp model is compared with the traditional op-amp model. Wien bridge and phase shift oscillator (PSO) circuits, which are RC oscillators, realized by using the proposed op-amp, oscillating start time, oscillating band sitting time, fast fourier transform (FFT) analysis and output parameters were examined and compared to oscillator circuits designed with traditional op-amps. In addition, the efficiency of these circuits has been integrated with the application circuits and the reliability of the proposed model has been verified by the results. As a result, it was observed that the proposed op-amp model improved approximately 2 times in input offset currents, 2dB increase in common mode rejection ratio (CMRR), approximately 4 times in slew rate ratio, and 2.5 times in maximum signal frequency compared to traditional op-amp model. In the oscillator circuits realized with the proposed op-amp; In the oscillating starting and settling times, the wien bridge oscillator improved by approximately 72.22% and 82.60%, respectively, and the oscillating settling time improved by approximately 37% in the phase shifted oscillator circuit.

Keywords: Linear TiO_2 drift model, Memristor, Operational amplifier, Phase shift oscillator, Wien bridge oscillator.



ÖN SÖZ

Akademik eğitimim süresince ve Doktora tez çalışmamın başından sonuna kadar ilgi ve desteğini esirgemeyen, bu tez çalışmasında konu seçimi ve çalışmalarım sırasında yardımlarını esirgemeyen kıymetli ve saygıdeğer danışman hocam Sayın Doç. Dr. M. Nuri ALMALI' ya teşekkürlerimi sunarım. Tez izleme komitesinde bulunarak, çalışmalarına katkıda bulunan Sayın Prof. Dr. Arif GÜLTEN' e, Sayın Doç. Dr. Özkan ATAN' a ve savunma jürilerimde bulunan hocalarıma teşekkürlerimi sunarım. Ayrıca çalışmalarım sırasında benden bilgi ve deneyimlerini esirgemeyen Van YYÜ Elektrik-Elektronik Mühendisliği Bölümü Öğretim Üyelerine teşekkürlerimi sunarım.

Çalışmalarım sırasında benden bilgi ve deneyimlerini esirgemeyen Dr. Öğr. Üyesi Doğan ÇELİK'e, Arş. Gör. Hasan ÜZMUŞ' a, Arş. Gör. Onur SİLAHTAR' a ve Arş. Gör. Hasan HATAŞ' a her türlü yardımlarından dolayı teşekkürlerimi sunarım.

Tüm hayatım boyunca manevi desteklerini benden esirgemeyen anneme, babama, akademik eğitimim süresince her türlü desteği sağlayarak rahat çalışma ortamı sunan sevgili eşim Meral PARLAR'a ve canım kızım Öykü'ye en içten dileklerimi sunarım.

2022

İshak PARLAR



İÇİNDEKİLER

	Sayfa
ÖZET	i
ABSTRACT	iii
ÖN SÖZ	v
İÇİNDEKİLER.....	vii
ÇİZELGELER LİSTESİ.....	xi
ŞEKİLLER LİSTESİ	xiii
SİMGELER VE KISALTMALAR.....	xix
1. GİRİŞ	1
2. KAYNAK BİLDİRİŞLERİ	5
3. MATERYAL VE YÖNTEM	9
3.1. Doğrusal Sürüklenme Hızlı TiO_2 Memristör Emülatör Modeli.....	9
3.2. İşlemsel Yükselteç (Operational-Amplifier).....	14
3.2.1. Fark yükselteç kademesi.....	16
3.2.2. Kazanç kademesi.....	19
3.2.3. Ön akım kademesi.....	19
3.2.4. Seviye değişimi kademesi.....	20
3.2.5. Çıkış kademesi	21
3.3. Op-amp Belirtileri.....	22
3.3.1. Elektriksel belirtiler	22
3.3.1.1. Giriş kayma gerilimi ve akımı (Drift-Sürüklenme)	22
3.3.1.2. Ortak mod bastırma oranı (CMRR).....	26
3.3.1.3. Giriş ve Çıkış Dirençleri.....	27
3.3.2. Frekans belirtileri	27
3.3.2.1. Kazanç bant genişliği.....	27
3.3.2.2. Maksimum sinyal frekansı belirleme.....	28
3.3.2.3. Değişim hızı (Slew Rate-SR)	29
3.3.3. Birim belirtileri.....	30
3.3.3.1. Mutlak maksimum anması	30
3.3.4. Anahtarlama belirtileri.....	31
3.3.4.1. Çıkış sinyalindeki yükselme/alçalma zamanları	31
3.4. RC Osilatörler	34

	Sayfa
3.4.1. Barkhausen kararlılık kriteri	37
3.4.2. Wien köprüsü osilatörü	38
3.4.2.1. Memristör kullanılarak tasarlanan op-amp ile wien köprüsü osilatörü	40
3.4.3. Faz kaymalı osilatör	41
3.4.3.1. Memristör kullanılarak tasarlanan op-amp ile faz kaymalı osilatör ...	44
4. BULGULAR	45
4.1. Doğrusal Sürüklenme Hızlı TiO_2 Memristör Emülatörü Benzetim Sonuçları.....	45
4.2. Memristör Kullanılarak Tasarlanan Op-Amp Devresinin Benzetim Sonuçları ..	47
4.2.1. Elektriksel belirtim testleri	49
4.2.1.1. Giriş kayma gerilimi testi	49
4.2.1.2. Giriş kayma akımı testi	50
4.2.1.3. Ortak mod bastırma oranı (CMRR)	51
4.2.1.4. Giriş ve çıkış empedansları	53
4.2.2. Frekans belirtim testleri	55
4.2.2.1. Kazanç bant genişliği testi.....	55
4.2.2.2. Maksimum sinyal frekansı belirleme testi.....	56
4.2.2.3. Değişim hızı (slew rate) belirleme testi	58
4.2.3. Birim belirtim testi	61
4.2.3.1. Mutlak maksimum anma testi	61
4.2.4. Anahtarlama belirtim testi	62
4.2.4.1. Çıkış sinyalindeki yükselme/alçalma süreleri testi	62
4.3. Farklı Op-Amp Yapıları ile Wien Köprüsü Osilatör Devresinin Benzetim Sonuçları.....	65
4.4. Farklı Op-Amp Yapıları ile Faz Kaydırmalı Osilatör Devresinin Benzetim Sonuçları.....	69
4.5. Doğrusal Sürüklenme Hızlı TiO_2 Memristör Emülatörü Uygulama Sonuçları ...	73
4.6. Memristör Kullanılarak Tasarlanan Op-Amp Devresinin Uygulama Sonuçları.	76
4.6.1. Elektriksel belirtim testleri	78
4.6.1.1. Giriş kayma gerilimi testi	78
4.6.1.2. Giriş kayma akımı testi	79
4.6.1.3. Ortak mod bastırma oranı (CMRR)	79
4.6.1.4. Giriş ve çıkış empedansları	80
4.6.2. Frekans belirtim testleri	81

	Sayfa
4.6.2.1. Kazanç bant genişliği testi.....	81
4.6.2.2. Maksimum sinyal frekansı belirleme testi.....	83
4.6.2.3. Değişim hızı (slew rate) belirleme testi	85
4.6.3. Birim belirtim testi	86
4.6.3.1. Mutlak maksimum anma testi	86
4.6.4. Anahtarlama belirtim testi	88
4.6.4.1. Çıkış sinyalindeki yükselme/alçalma süreleri testi	88
4.7. Farklı Op-Amp Yapıları ile Wien Köprüsü Osilatör Devresinin Uygulama Sonuçları.....	91
4.8. Farklı Op-Amp Yapıları ile Faz Kaydırmalı Osilatör Devresinin Uygulama Sonuçları.....	95
5. TARTIŞMA VE SONUÇ	103
KAYNAKLAR.....	109
ÖZ GEÇMİŞ.....	115

ÇİZELGELER LİSTESİ

Çizelge	Sayfa
Çizelge 3.1. İdeal op-amp ve 741 op-amp özellikleri	32
Çizelge 4.1. Farklı op-amp yapılarının giriş ve çıkış empedansları.....	55
Çizelge 4.2. Op-amp yapılarının gerilim ve frekansa göre çıkış tepkileri üzerindeki çalışma bölgelerinin karşılaştırılması	60
Çizelge 4.3. Op-amp benzetim yapılarının toplam güç tüketimleri	62
Çizelge 4.4. Farklı op-amp yapılarının giriş ve çıkış empedansları (deneysel)	80
Çizelge 4.5. Memristör kullanılarak tasarlanan op-amp ile klasik op-amp uygulama devrelerinin çıkış gerilim (V_o) değerleri.....	82
Çizelge 4.6. Memristör kullanılarak tasarlanan op-amp ile klasik op-amp uygulama devrelerinin kazanç ve frekans analiz değerleri ($V_S = 1V, A_{V_{M/Op-amp_{ort.}}} = 990mV, A_{V_{R/Op-amp_{ort.}}} = 1.0V$)	82
Çizelge 4.7. Op-amp yapılarının gerilim ve frekansa göre çıkış tepkileri üzerindeki çalışma bölgelerinin karşılaştırılması	85
Çizelge 4.8. Op-amp uygulama yapılarının toplam güç tüketimleri (deneysel)	87
Çizelge 4.9. Önerilen op-amp ve $\mu a741$ op-amp'ın parametre karakteristik analizlerinin karşılaştırılması	90
Çizelge 4.10. Önerilen op-amp ve geleneksel op-amp modellerinin wien köprüsü ve faz kaydırmalı osilatörler üzerindeki karakteristik analiz değerleri	101



ŞEKİLLER LİSTESİ

Şekil	Sayfa
Şekil 3.1. Temel devre değişkenleri ve temel devre elemanları arasındaki ilişki (Strukov ve ark., 2008).....	10
Şekil 3.2. Memristör ve φ - q eğrisi (Chua, 1971).	10
Şekil 3.3. Üç farklı frekans değeri için memristörün I-V karakteristiği (Strukov ve ark., 2008).	11
Şekil 3.4. Doğrusal sürüklenme hızlı TiO ₂ memristör emülatör devre şeması (Mutlu ve Karakulak, 2010).	12
Şekil 3.5. Op-amp devresinin eşdeğer iç yapısı (Boylestad ve Louis, 2015).	14
Şekil 3.6. Op-amp entegresinin iç yapısı.	16
Şekil 3.7. Op-amp Belirtilimleri (Karakteristikleri).	22
Şekil 3.8. V_{IO} kayma gerilimi test devresi.	23
Şekil 3.9. Giriş kayma akımı gösterimi; a) basitleştirilmiş op-amp giriş devresi, b) eşdeğer devresi.	24
Şekil 3.10. Op-amp fark modu ve ortak mod çalışma test devresi.	26
Şekil 3.11. Op-amp'ın frekansa karşı kazanç grafiği (Boylestad ve Louis, 2015).	28
Şekil 3.12. Memristör kullanılarak tasarlanan op-amp blok diyagramı.	33
Şekil 3.13. Memristör kullanılarak tasarlanan op-amp devresi.	34
Şekil 3.14. Temel osilatör devresi blok diyagramı.	35
Şekil 3.15. LC tank devresinin çalışma prensibi gösterimi.	36
Şekil 3.16. Sönümlü osilasyon.	37
Şekil 3.17. Barkhausen kararlılık kriterini karşılayan bir osilatörün blok diyagramı.	37
Şekil 3.18. Op-amp'lı wien köprüsü osilatör devre şeması.	39
Şekil 3.19. Memristör kullanarak tasarlanan op-amp ile wien köprüsü osilatör devre şeması.	41

Şekil	Sayfa
Şekil 3.20. Op-amp ile faz kaymalı osilatör devre şeması.	42
Şekil 3.21. Üçüncü dereceden RC yapısı.....	42
Şekil 3.22. Memristör kullanarak tasarlanan op-amp ile faz kaydırmalı osilatör devre şeması.	44
Şekil 4.1. Doğrusal sürüklenme hızlı TiO_2 memristör taklit devresi.	45
Şekil 4.2. 15Hz ve 2V sinüs sinyali ile beslenen memristör emülatörünün histeresiz eğrisi.	46
Şekil 4.3. 50Hz ve 2V sinüs sinyali ile beslenen memristör emülatörünün histeresiz eğrisi.	46
Şekil 4.4. 200Hz ve 2V sinüs sinyali ile beslenen memristör emülatörünün histeresiz eğrisi.	47
Şekil 4.5. Memristör kullanılarak tasarlanan op-amp devresi.	48
Şekil 4.6. Memristör emülatörü alt sistemi.....	48
Şekil 4.7. Tersleyen ve terslemeyen girişlerin giriş kayma akım test devreleri şematığı.	50
Şekil 4.8. CMRR ölçme test devresi şematığı.	52
Şekil 4.9. Giriş ve çıkış empedansları ölçme test devresi şematığı.	53
Şekil 4.10. Op-amp benzetim devresi için giriş ve çıkış direnci ölçme test devresi; a) giriş empedansı test devresi ve b) çıkış empedansı test devresi.	54
Şekil 4.11. Farklı op-amp benzetim modellerinin bode diyagramları; a) $\mu a741$ op-amp entegre benzetim modelinin bode diyagramı ve b) memristör kullanılarak tasarlanan op-amp modelinin bode diyagramı.	56
Şekil 4.12. Op-amp yapılarının çalışma ve bozunma bölgeleri benzetim sonuçları; a) $\mu a741$ op-amp entegresi, b) $\mu a741$ op-amp entegre benzetimi ve c) memristör kullanılarak tasarlanan op-amp benzetimi (nominal test şartlarında).	57
Şekil 4.13. Değişim hızı (slew rate) için test devresi şematığı.....	58

Şekil	Sayfa
Şekil 4.14. Memristör kullanılarak tasarlanan op-amp benzetimi için değişim hızı (slew rate) test devresi.	59
Şekil 4.15. Farklı op-amp yapılarının yük altındaki güç tüketim analizleri.	61
Şekil 4.16. Farklı op-amp yapılarının yükselme ve alçalma süreleri için test benzetim devreleri.	63
Şekil 4.17. Farklı op-amp yapılarının çıkış sinyallerindeki yükselme süreleri.	64
Şekil 4.18. Farklı op-amp yapılarının çıkış sinyallerindeki alçalma süreleri.	65
Şekil 4.19. Memristör kullanılarak tasarlanan op-amp ile wien köprüsü osilatör devresi benzetimi.	66
Şekil 4.20. Farklı op-amp modelleri ile gerçekleştirilen wien köprüsü osilatör devrelerinin osilasyona başlama ve oturma süreleri; a) $\mu a741$ op-amp entegresi modeli ve b) önerilen op-amp modeli benzetimi (nominal test şartlarında).	67
Şekil 4.21. Farklı op-amp modelleri ile gerçekleştirilmiş wien köprüsü osilatörün FFT tepkileri; a) $\mu a741$ op-amp entegre modeli ve b) önerilen op-amp benzetim modeli (nominal test şartlarında).	68
Şekil 4.22. Önerilen op-amp ile faz kaydırmalı osilatör devresi benzetimi.	69
Şekil 4.23. Farklı op-amp modelleri ile gerçekleştirilen faz kaydırmalı osilatör devresinin osilasyon bandına oturma süreleri; a) $\mu a741$ op-amp entegre modeli ve b) önerilen op-amp benzetim modeli (nominal test şartlarında).	70
Şekil 4.24. Farklı op-amp modelleri ile gerçekleştirilmiş faz kaydırmalı osilatörün FFT (Fast Fourier Transform) tepkileri; a) $\mu a741$ op-amp entegre modeli ve b) önerilen op-amp benzetim modeli (nominal test şartlarında).	72
Şekil 4.25. Memristör kullanılarak tasarlanan op-amp uygulama devresi, a) Ön baskı izlemesi, b) 3D baskı izlemesi ve c) Memristör uygulama devresi.	74
Şekil 4.26. Sinüsoidal gerilimle beslenen memristör emülatör devresinin farklı frekanslardaki akım ve gerilim eğrileri; a) 8Hz ve b) 150Hz.	75
Şekil 4.27. Sinüsoidal gerilimle beslenen memristör emülatör devresinin farklı frekanslardaki histerezis eğrileri; a) 8Hz, b) 9Hz ve c) 150Hz.	76

Şekil 4.28. Memristör kullanılarak tasarlanan op-amp uygulama devresi, a) Ön baskı izlemesi, b) 3D baskı izlemesi, c) Memristörlü uygulama devresi ve d) Memristörsüz uygulama devresi.	77
Şekil 4.29. Birim izleyen farklı op-amp devrelerinin uygulamasının çıkış gerilimi (CH1: μ a741 entegresi; CH2: μ a741 entegre devre uygulaması).	81
Şekil 4.30. Memristör kullanılarak tasarlanan op-amp ile klasik op-amp uygulama devrelerinin Bode diyagramları.	83
Şekil 4.31. Op-amp yapılarının çalışma ve bozunma bölgeleri uygulama sonuçları; a) μ a741 op-amp entegresi, b) μ a741 op-amp entegre uygulaması ve c) memristör kullanılarak tasarlanan op-amp uygulaması (nominal test şartlarında).	84
Şekil 4.32. Farklı op-amp yapılarının yük altında yaklaşık güç tüketim analizleri (Belirlenen güç noktalarının Excel programına import edilmiş halleri).	87
Şekil 4.33. Farklı op-amp yapılarının yükselme ve alçalma süreleri (aktif ve reaktif yük altında); a) R/op-amp uygulama devresi çıktısı, b) M/op-amp uygulama devresi çıktısı ve c) MATLAB ortamındaki import edilmiş halleri.	89
Şekil 4.34. Wien köprüsü osilatör devresi uygulama deney setleri; a) geleneksel op-amp modeli ile gerçekleştirilen deney seti ve b) önerilen op-amp modeli ile gerçekleştirilen deney seti.	91
Şekil 4.35. Wien köprüsü osilatör devresinin orta frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.	92
Şekil 4.36. Wien köprüsü osilatör devresinin düşük frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.	93
Şekil 4.37. Wien köprüsü osilatör devresinin yüksek frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.	94
Şekil 4.38. Faz kaydırmalı osilatör devresi uygulama deney setleri; a) geleneksel op-amp modeli ile gerçekleştirilen deney seti ve b) önerilen op-amp modeli ile gerçekleştirilen deney seti.	96

Şekil 4.39. Faz kaydırmalı osilatör devresinin orta frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.....	97
Şekil 4.40. Faz kaydırmalı osilatör devresinin düşük frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.....	98
Şekil 4.41. Faz kaydırmalı osilatör devresinin yüksek frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.....	100



SİMGELER VE KISALTMALAR

Bu çalışmada kullanılmış bazı simgeler ve kısaltmalar, açıklamaları ile birlikte aşağıda sunulmuştur.

Simgeler

Açıklama

u_v	Oksijen atomlarının memristör içindeki geçiş hızı
C	Kapasitör
D	Katkılı ve katkısız bölgenin toplam uzunluğu
F	Farad
H	Henry
I	Akım
L	Bobin
Q	Yük
R	Direnç
V	Gerilim
W	Güç
Ω	Ohm
φ	Manyetik akı

Kısaltmalar

Açıklama

$A_{V_{orta}}$	Orta Gerilim Kazancı
A_V	Gerilim Kazancı
V_{CC}	Pozitif Kaynak Gerilimi
I_{KA}	Giriş Kayma Akımı
P_T	Toplam Güç Tüketimi
R_{OFF}	Memristörün Maksimum Direnç Değeri
R_{ON}	Memristörün Minimum Direnç Değeri

Kısaltmalar**Açıklama**

V_-	Eviren Giriş
V_{EE}	Negatif Kaynak Gerilimi
V_{KG}	Giriş Kayma Gerilimi
V_S	Kaynak Gerilimi
r_g	Giriş Empedansı
r_{ϕ}	Çıkış Empedansı
AC	Alternative Current
AGF	Alçak Geçiren Filtre
BJT	Bipolar Junction Transistor
BW	Bandwidth
CMRR	Common Mode Rejection Ratio
dB	Desibel
DC	Direct Current
FET	Field Effect Transistor
FFT	Fast Fourier Transform
Hz	Hertz
KGY	Kirchhoff Gerilim Yasası
M/Op-amp	Memristör Kullanılarak Tasarlanan Op-amp
NPN	Negatif-Pozitif-Negatif
PNP	Pozitif-Negatif-Pozitif
R/Op-amp	Memristörsüz Op-amp
RAM	Random Access Memory
SMD	Surface Mount Technology
SR	Slew Rate
THB	Toplam Harmonik Bozulma
YGF	Yüksek Geçiren Filtre

1. GİRİŞ

Elektronikte devre parametreleri yük, akım, gerilim ve manyetik akı ile temel ilişkiler içinde olduğu kabul edilmektedir. En temel devre elemanları olan direnç; gerilimin akıma göre değişimini, kondansatör; gerilimin yüke göre değişimini, bobin; akımın manyetik akıya göre değişimini ifade etmektedir. Bunun dışında i akımı q elektriksel yükünün türevine eşit iken v voltajı Faraday Kanunu'na göre φ manyetik akısının türevine eşittir. Dört temel devre değişkenin altı farklı kombinasyonu olduğu açıktır. Ancak bu tanımlamalara göre sadece beş kombinasyon ifade edilmektedir. Eksik olan denklemi Chua, yani yük ile manyetik akı arasındaki ilişkinin eksikliğini tamamlamıştır.

Chua önerdiği bu elemana Memory resistor (Hafızalı direnç)'ün kısaltması olan memristör ismini vermiştir. Memristör M ile ifade edilen bir memristansa sahiptir ve elektriksel yük ile manyetik akı arasındaki ilişkinin bir fonksiyonu olarak ifade edilmektedir ($d\varphi = Mdq$).

Literatürde memristörü analog devrelerde pratik olarak kullanılabilir hale getirmek için birçok yayın ve çalışma bulunmaktadır. Bu çalışmalar 1971 yılında Chua tarafından başlatılıp günümüze kadar devam etmektedir. Memristörün özellikleri, teorik modelleri, cihaz formu ve çeşitli uygulamaları bu çalışma ve yayınlarda önerilmektedir. Hewlett Packard (HP) mühendisleri tarafından yapılan diğer çalışmalar arasında cihaz formu memristör tarihinin kırılma noktası olarak tanımlanabilir.

Çeşitli benzetim ortamlarında memristörlerin devre tasarımları ve benzetim sonuçlarına ihtiyaç duyulmaktadır. Birçok memristör modelinin benzetimi ve karakterizasyonu için benzetim programları önerilmiştir. SPICE, Verilog-A, MATLAB, Simulink/Simscape gibi farklı diller ve benzetim programları bu amaç için ihtiyacı karşılamaktadır.

Günümüze kadar birçok taklit devresi öngörülmüştür. Piyasada henüz memristör fiziksel bir eleman olarak yaygın kullanılmadığı için taklit devreleri ile uygulamaları tercih edilmektedir. Herhangi bir aygıtı memristör olarak tanımlayabilmek için, diğer aygıtlardan farklı olarak birkaç özel parametreyi sağlaması gerekmektedir (Adhikari ve ark., 2013).

- I-V düzleminde bir Histerezis Döngüsü,
- Frekans bağılı olarak değişebilen histerezis döngü alanı,
- Sonsuz frekansta histerezis döngüsünün giderek azalması
- Memristans değişiminin sinüzoidale yakın bir salınım izlemesi

Yukarıdaki özellikleri sağlayan bir taklit devresi memristif davranışı sergilediği kabul edilmektedir. Bu taklit devresi ise analog veya digital devre çalışmalarında kullanılabilmektedir. Son yıllarda birçok taklit devresi türetilmektedir. Memristör özelliği gösteren taklit devrelerinin benzetim ve uygulama çalışmaları sırasında az sayıda devre elemanı olmasına ve analog çarpıcıcılarının sinyallerin değişkenliğine göre seçilmesi dikkat edilmelidir. Chua'nın 1971 yılında gerçekleştirdiği taklit devresi aşırı kompleks bir yapıda olması araştırmacıları yeni taklit devrelerine yönlendirmiştir. Temel memristör matematik modelinden yola çıkılarak yeni taklit devreleri türetilmektedir.

Son yıllarda memristör temelli analog osilatörler üzerinde çeşitli çalışmalar olduğunu görmekteyiz. Memristör temelli analog osilatörlerin davranışı üzerindeki etkileri araştırılmaya devam edilmektedir (Elsamman ve ark., 2014; Barbarosou ve ark., 2017).

Osilatörlerin önemli bir parametresi olan osilasyonlar, elektrik-elektronik sistemlerde zaman içerisinde yönü ve şiddeti belli bir düzen içerisinde değişen elektrik sinyalleridir (Megep, 2012). Bazen analog veya digital devrelerde osilasyonlar istenen bir durumdur. Sinüs ya da sinüzoidal olmayan sinyaller üretmek için başlıca temel yapıların olması gerekmektedir. Yükselteç elemanı olarak transistör veya işlemsel yükselteç (operational amplifier) tercih edilebilmektedir. Bu çalışmanın konusu bakımında işlemsel yükselteç tercih edilmiştir. İsminden de anlaşılacağı üzere elektronik devrelerin işlevselliklerini artırmak amacıyla kullanılan, sinyal yükseltme gücü çok yüksek olan entegre devrelerdir (Mancini, 2003; Jung, 2005). Osilatör devrelerinde geri besleme noktasında önemli bir özelliğe sahip olan geleneksel op-amp'ın maksimum sinyal işleme hızına göre giriş ve çıkış arasında zaman farkı olabilmektedir. Bu da osilasyonun ve doğal olarak da osilasyona oturma bandını, osilasyon frekansını ve osilasyonun başlama noktasını etkilemektedir.

Memristör kullanarak yeniden tasarladığımız op-amp'ın içyapısını elektronik devre elemanları ile bütünleşik bir yapıya dönüştürerek op-amp'ın frekans, birim, elektriksel ve anahtarlama parametrelerinin iyileştirilmesi önerilmiştir. Önerilen bu op-amp ile özellikle RC osilatörlerin başlıca sorunlarından olan osilasyonun başlama süresini, osilasyon bandına oturma süresini ve osilasyon frekansının kararlılığını önemli ölçüde iyileştireceği incelenmiş ve geliştirilmesi amaçlanmıştır. Bu tezin ana amaçları aşağıdaki gibi özetlenebilir:

- Doğrusal Sürüklenmeli TiO_2 memristör taklit devresinin benzetim çalışmalarının yapılarak test edilmesi,
- Klasik $\mu a741$ op-amp'ının daha hızlı ve gürbüz çalışabilmesi için memristör taklit devresi, transistör ve pasif devre elemanları ile yeniden tasarlanması,
- Memristör kullanarak tasarlanan op-amp'ın frekans parametreleri, elektriksel parametreleri, anahtarlama parametreleri ve birim parametrelerinin (gecikme zamanı, maksimum sinyal işleme hızı, yükselme zamanı, bant genişliği, CMRR) test edilmesi,
- Önerilen yeni op-amp'ın wien köprü ve faz kaymalı osilatörler üzerindeki osilasyona başlama süresi, osilasyon bandına oturma süresi, hızlı fourier dönüşümü (FFT) analizi ve çıkış parametre testlerinin gerçekleştirilmesi,
- Wien köprü ve faz kaymalı osilatörlerde kullanılacak olan klasik op-amp ile memristör kullanarak tasarlanacak op-amp etkilerinin karşılaştırılması ve nümerik ifadelerinin çıkarılması amaçlanmıştır.

Bu tez kapsamında memristör taklit devresinin hafıza özelliğinden değil de doğrusal olmayan direnç özelliğinden faydalanarak tasarlanan op-amp ile wien köprü ve faz kaydırmalı osilatörler üzerindeki etkilerini benzetim sonuçları ve uygulama sonuçları üzerinden karşılaştırarak önemli farklılıklar göz önüne konulmuştur. Literatürde op-amp tasarımları salt CMOS veya salt BJT yapılarıyla birlikte direnç ve kondansatör elemanları ile tasarlanmaktadır (Solomon, 1974; Li, 2007; Comer ve ark., 2010; Kapil ve ark., 2012; Kuthiala ve ark., 2013; Mehta ve ark., 2013; Singh ve Goyal, 2014). Bu çalışmada op-amp parametrelerini iyileştirmek için op-amp'ın seviye değişim katındaki bazı direnç elemanları yerine memristör kullanarak optimum çalışma şartlarının sağlanmasıdır (Mutlu ve Karakulak, 2009; Muthuswamy, 2010; Pershin ve

Di Ventra, 2010; Kim ve ark., 2012; López-Sánchez ve ark., 2015; Sözen ve Çam, 2015; Abuelma'atti ve Khalifa, 2016; Mutlu ve Karakulak, 2018; Şahin ve ark., 2020). Ayrıca memristör kullanılarak tasarlanan op-amp'ın wien köprü ve faz kaydırmalı osilatör devrelerinde yükselteç elemanı olarak kullanılması sonucu klasik osilatör devrelerindeki çıkış parametrelerinin iyileştirilmesi ve kararlı hale getirilmesini sağlayarak çalışmanın özgünlüğü ortaya koymuştur. Ayrıca, memristör kullanılarak tasarlanan op-amp, klasik 741 op-amp'ından farklı frekanslarda çıkış tepkilerine sahip olduğunu göstermesi, nihai op-amp ile gerçekleştirilen wien köprü ve faz kaymalı osilatörlerin farklı frekanslarda çıkış tepkileri iyileştirmesi, osilatörlerdeki osilasyona başlama sürelerinin ve sinyal işleme hızlarının iyileştirilmesi ile digital uygulamalara da ışık tutmasını sağlayarak önemli avantajlar sunmaktadır.

2. KAYNAK BİLDİRİŞLERİ

Bu bölümde literatürdeki mevcut op-amp modelleri, memristör taklit devreleri ve RC osilatör çalışmaları hakkında kapsamlı bir araştırma sunulmuştur.

Memristör ile birlikte kullanılan op-amp yapıları günümüzde ilgi odağı olmaya başlayan konulardan birisi olmuştur. Memristörün değişen bir AC sinyale göre direncini değiştirebilme özelliği sayesinde op-amp'ların içyapısında kullanılması yeni bir konu olarak karşımıza çıkmaktadır. Literatüre baktığımızda; birçok memristör modeli ya da taklit devreleri mevcuttur. Ancak bu yapılar op-amp'ın direkt olarak iç yapısına değil de op-amp'lı devrelere dolaylı olarak entegre edilmektedir. Değiştirilmiş tek girişli op-amp osilatör için çok sayıda rezistörün aynı anda yine çok sayıdaki memristörle değiştirilmesi yapılan çalışmalardan bazılarıdır (Gürsul ve Hamamci, 2019; Gürsul, 2020; Parlar, 2018). Salınım koşulu ile salınım frekansı arasındaki tam bağımsızlık, çalışmayı kolaylaştırdığı yapılan çalışmalarda belirtilmiştir (Elsamman ve ark., 2014).

Memristör, sistemi daha hızlı hale getirebilecek müdahaleler yapabilmeyi mümkün hale getirebilmektedir. Geleneksel 741 op-amp'ların içyapısı BJT ve pasif devre elemanlarından oluşmaktadır. Son zamanlarda bu içyapılar üzerinde yapısal bazı değişikliklere gidilmiştir. Barbarosou ve ark. (2017), entegre bir devrede transistörleri tekrar tekrar standart konfigürasyonlarda kullanmışlardır. Bipolar ve MOS transistör yapıları ile birlikte sunarak bütünleşik transistörlü yapıların olabileceğini mümkün kılmışlardır.

Mutlu ve Karakulak (2018), bir AC kaynağı ile uyarıldığında, yüke bağlı bir dirence ve frekansa bağlı bir histerezis eğrisine sahip olan memristörün keşfi ile analog filtreler ve osilatörler sıcak bir araştırma alanı haline geldiğini bunun üzerine RC ve LC osilatör çalışmalarının hız kazandığını çalışmalarında vurgulamışlardır.

Abuelma'atti ve Khalifa (2016), yaptıkları çalışmada, memristör ile birlikte kullanılan wien köprü osilatörünün yeni bir memristör emülatörü kullanarak doğrusal olmayan kaotik ve doğrusal sinüzoidal salınımların tek bir direnç değerinin dikkatle ayarlanmasıyla aynı devreden elde edilebileceğini göstermişlerdir.

Yapılan bir diğer çalışmada, gerçek memristör özelliklerinin çoğunu karşılayan bir memristör emülatörü önerilmiştir. Bir memristör emülatörünün içermesi gereken

önemli özellikler yeterince geniş bir memristans aralığı, darbe ve sürekli sinyal girişlerinin iki yönlü çalışması, uzun süre bozulmazlık, diğer cihazlarla çalışabilirlik ve uygulanabilirlik karakteristiklerini çıkararak taklit devreleri üzerindeki etkilerini incelemişlerdir (Yang ve ark., 2014).

Vista ve Ranjan (2019), araştırma makalesinde minimum metal-oksit-yarı iletken alan etkili transistör sayısına sahip yüzen bir memristör modelini bildirmektedir. Önerilen yapı, sabit bir akım ön bias ve tek bir harici kapasitörlü yalnızca üç nMOS transistörden meydana gelmektedir. Diğer mevcut memristör tasarımlarına kıyasla daha az tasarım karmaşıklığı sunulmaktadır. Önerilen tasarımın kalbi, hafıza değeri için elektronik olarak kontrol edilen bir eleman olarak MOS tabanlı bir geri besleme devresi içerir. Memristör modeli 0.18 μm Taiwan Semiconductor Manufacturing Company Ltd. (TSMC) CMOS parametresi ile entegre edilmiştir. Memristörün farklı frekans aralıkları için sıkıştırılmış histerezis döngüsü ve bunların bileşik özellikleri, PSPICE simülasyonu kullanılarak analiz edilmiştir. Bildirilen memristörün çalışma frekansı aralığı birkaç megahertz aralığına kadar çalışabilmektedir. Önerilen MOS-memristör uygulamasına ek olarak Op-Amp tabanlı bir Schmitt modeli de tanımlanmıştır. Tetik devresi, yüksek frekanslı bir modülasyon şeması ve ilişkisel bir öğrenme süreci oluşturulmuştur. Son olarak, önerilen memristör modelinin çalışabilirliğini doğrulamak için yerleştirme sonrası simülasyon ve deneysel sonuçlarla desteklenmiştir.

Ranjan ve ark. (2019), yüksek frekanslı yüzer tip bir memristör emülatörü sunmuşlardır. Önerilen emülatör devresi, bir akım taşıyıcı trans-iletkenlik yükselticisi, ikinci nesil akım taşıyıcısı, üç direnç ve topraklanmış bir kapasitör kullanır. Sunulan değişken tipte memristör, hem artımlı hem de azalmalı konfigürasyonlarda konfigüre edilebilir ve 5 MHz'e kadar iyi performans gösterdiği bildirilmiştir. Eşdeğer memristör denklemi, ideal olmayan analizi de içeren önerilen devrenin teorik analizi ile doğrulanmaktadır. Teorik önerme, TSMC 0.25 μm tamamlayıcı metal oksit yarı iletken teknolojisi parametreleri kullanılarak entegre devre simülasyonları ile doğrulanmıştır. Ayrıca devrenin sağlamlığını kontrol etmek için uçuculuk ve Monte Carlo simülasyonu yapılmıştır. Sunulan memristör emülatör tasarımının etkinliği, yaygın olarak bulunan entegre devreler AD844 ve CA3080 kullanılarak baskılı devre kartı prototipi ile doğrulanmıştır. Teorik ve simülasyon sonuçları ile iyi bir uyum gösteren deneysel

sonular dahil edilmiřtir. nerilen tasarımların iřlevselliđini test etmek iin paralel ve seri kombinasyonlar, yksek geiřli filtre ve Chua'nın osilatr zerinde de uygulanmıřtır. Yapılan bu alıřmalarda memristr taklit devrelerinde zellikle kapasitif deđerlerle veya pasif diđer devre elemanlarının deđerleri deđiřtirilerek memristr davranıřı deđiřebilmektedir. Bu esneklik bize memristrn sadece dřk frekanslarda da deđil aynı zamanda daha yksek frekanslarda da alıřma alanı olduđunu gstermektedir.

ift ıkıřlı ikinci nesil akım tařıyıcı, drt kadranlı bir analog arpanı, bir kondansatr ve iki diren kullanan bir memristr emlatr devresinin deneysel testleri sunulmaktadır. İlk olarak, nerilen emlatr devresinin davranıř modeli, parazitik elemanlar dahil olmak zere tretilmiř ve yk kontroll memristrn memristansı birinci mertebeden fonksiyon olarak modellenmiřtir. Daha sonra frekans performansı zerine bir analiz yapıldıktan sonra ve yalnızca akım gerilim dzlemindeki frekansa bađlı sıkıřtırılmıř histeresiz dngsnn 160 kHz'e kadar kaldıđı gsterilmiř; ancak istenen alıřma frekansına gre pasif elemanların sayısal deđerlerini semek iin bir kılavuz da belirtilmiřtir. Bu da memristr taklit devrelerinin deđerleri ile oynanarak istenilen frekans aralıđında alıřma karakteristiđini elde edebileceđimizi gstermektedir. Bu alıřmada nerilen emlatrn benzetim sonuları ve deneysel sonular arasında iyi bir uyum olduđu ve mevcut piyasadaki rnlerle oluřturulduđu belirtilmiřtir. Ayrıca, basit bir anahtar kullanarak emlatr devresi, sensrler, hcresel sinir ađları, kaotik sistemler, programlanabilir analog devreler ve kalıcı bellek aygıtları gibi gelecekteki uygulamalarda kullanılmak zere azaltılmıř veya artımlı memristr olarak yapılandırılabilirdiđi gsterilmektedir (Lpez ve ark., 2015).

Jahromi ve ark. (2017), ultra dřk gl tek ıkıřlı iki ařamalı CMOS iřlemsel ykselte, yeni bir memristor tabanlı kompanzasyon tekniđi kullanarak tasarlamıřlardır. Bu tasarım ise dřk g tketen, gerilim kazancı yksek bir op-amp olarak karřımıza ıkmaktadır. Op-amp i devresindeki transistr ve analog devre elemanlarının farklı teknikler sayesinde geliřtirilmesinin olabileceđini gsteren nemli bir alıřma olarak karřımıza ıkmaktadır.

Yumrukaya (2017), yaptıđı tez alıřmasında memristrn uygulama alanlarından biri olan osilatr devreleri zerinde durmuřtur. Ana kısımda ise,

elektronik devrelerde tekrarlanan sinyallere duyulan ihtiyaçtan dolayı kilit öneme sahip kare ve sinüsoidal çıkış veren osilatör devrelerinin, memristör elemanı kullanılarak tasarlanması, tasarlanan devrelerin benzetim sonuçları ve nümerik analizlerinin elde edilmesi anlatılmıştır. Wien köprü, faz kaydırmalı ve gevşeme osilatörleri sırasıyla memristör taklit devresi ele alınarak yeniden tasarlanmıştır. Bu çalışmada da görüldüğü gibi memristör tabanlı osilatör devreleri RC osilatörlerden tercih edilmiştir. Bunun nedeni LC osilatörlere göre uygulanabilirliğinin daha etkin rol oynamasıdır. Böylece, çalışmanın sonunda memristörün osilatör devreleri üzerinde direnç yerine kullanılabileceği gösterilmiştir. Bu çalışmamızda ise memristör ana eleman olarak değil yardımcı eleman olarak op-amp devresinin içine gömülmüştür. Ayrıca pasif devre elemanlarıyla birlikte RC osilatörleri üzerindeki tüm parametre testlerinin geniş kapsamlı ele alınmış olması ve uygulama devresinin de gerçekleştirilmiş olması açısından önemli farklılıkları mevcuttur.

Bir başka tez çalışmasında, Simmons Tunneling Barrier Model (STBM), Threshold Adaptive Memristor (TEAM) gibi iyi bilinen memristör modellerinin davranışını taklit etmek için kullanılabilecek akım kontrollü ve gerilim kontrollü bir memristör için genel ve pratik emülatör devresi Alharbi (2017), tarafından önerilmiştir. Önerilen emülatörün matematiksel modellemesi ve analizine ek olarak, SPICE benzetimi ve deneysel sonuçlar sunulmuştur. Ayrıca, önerilen emülatör, Wien köprüsü osilatörü gibi bazı uygulamaları doğrulamak için kullanılmıştır. Önerilen emülatör devrelerinin hem seri hem de paralel bağlanabilirliği deneysel olarak incelenmiştir. Son olarak, önerilen tasarımın avantajlarını vurgulamak için önceden yayınlanmış emülatörler ile kısa bir karşılaştırma sunulmuştur. Bizim önerdiğimiz tezde ise memristör ana eleman olarak değil de yardımcı eleman olarak op-amp ve pasif devre elemanlarıyla birlikte sadece wien köprüsü değil faz kaydırmalı osilatörler üzerindeki etkileri, tüm parametre testlerinin geniş kapsamlı ele alınacak olması ve uygulama devresinin de gerçekleştirilecek olması açısından uygulanabilirliğini de göstermiş olacağız.

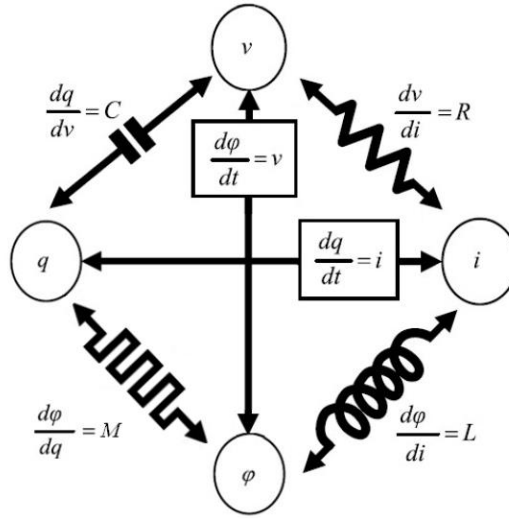
3. MATERYAL VE YÖNTEM

Bu çalışmada öncelikle memristör davranışını sergilemek için Mutlu ve arkadaşları tarafından önerilen doğrusal sürüklenme hızlı TiO_2 memristör emülatör modeli kullanıldı. Daha sonra memristör emülatör devresi op-amp'ın iç devresinde en uygun yere yerleştirilmesi için nümerik ve deneysel analizler yapıldı. Klasik op-amp ve memristör kullanılarak tasarlanan op-amp elektriksel, birim, anahtarlama ve frekans parametreleri açısından karşılaştırıldı. Daha sonra uygulama devresine geçildi. Uygulama devresi üzerinde durum şartları ve optimum eleman değerleri hesaplandı. Nihai op-amp tasarımı yapıldıktan sonra yükselme zamanı, maksimum sinyal işleme hızı, değişim oranı hızı (slew rate) gibi parametreler değerlendirildikten sonra RC osilatör devresine geçildi (Boylestad ve Louis, 2015). RC osilatörlerden olan wien köprü ve faz kaydırmalı osilatör devreleri üzerinde tasarlanan op-amp yükselteç elemanı olarak kullanılarak osilasyona başlama süresi, osilasyon bandına oturma süresi, kararlı çıkış gerilimi gibi parametreler test edildi. Çalışmadaki tüm devre parametreleri tamamlandıktan sonra bütünleşik devre halini alması için tek bir yapıya dönüştürülerek rahat çalışma alanı oluşturuldu.

Bu bölümde memristör taklit devresinin benzetim çalışmaları Multisim devre çizim programı kullanılarak gerçekleştirilmiştir. Memristör kullanılarak tasarlanan op-amp devresinin içyapısı ve osilatör devrelerinin modellenmesinde MATLAB/Simscape paket programı kullanılmıştır. Önerilen op-amp devresinin BJT ve devre elemanları ile olan içyapısı, wien köprü ve faz kaydırmalı osilatör devreleri detaylı olarak alt bölümlerde ele alınmıştır.

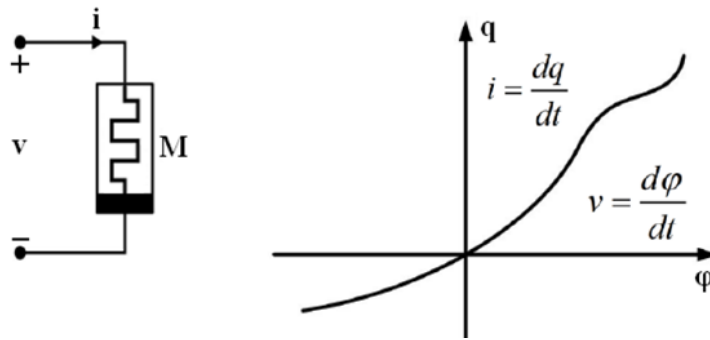
3.1. Doğrusal Sürüklenme Hızlı TiO_2 Memristör Emülatör Modeli

Akı ve yük arasındaki ilişki elektrik yükünün bir fonksiyonu olarak ifade edilirse bir memristörün yük kontrollü olduğu söylenir ve akı ile yük arasındaki ilişki akı bağlantısının bir fonksiyonu olarak ifade edilirse akı kontrollü olduğu söylenir (Chua, 1971). Şekil 3.1'de memristör elemanının temel devre değişkenleri ve temel devre elemanları ile arasındaki ilişki ağı detaylı olarak gösterilmiştir.



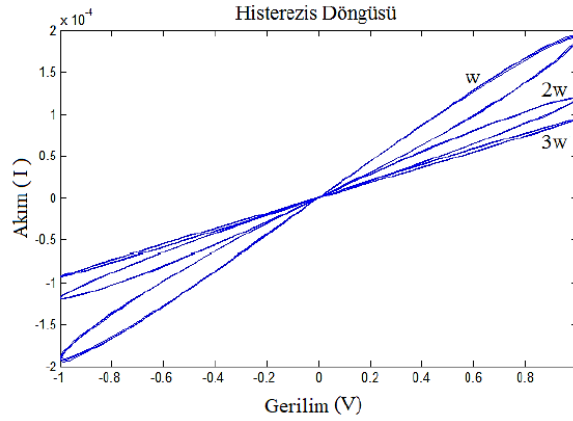
Şekil 3.1. Temel devre değişkenleri ve temel devre elemanları arasındaki ilişki (Strukov ve ark., 2008).

Chua'nın yıllar önce memristör taklit devresi devre kuramında önerdiği memristör sembolü ve varsayımsal $\phi - q$ grafiği Şekil 3.2'de gösterilmiştir. Buradaki hassasiyetin yüksek olması zamanında kullanılan teknolojilerin tolerans değerlerinden kaynaklandığını ifade etmiştir.



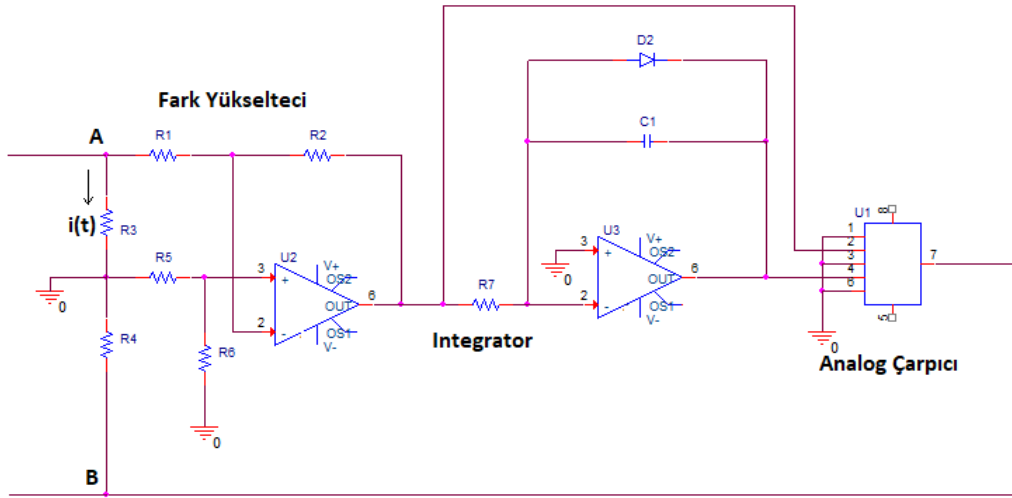
Şekil 3.2. Memristör ve ϕ - q eğrisi (Chua, 1971).

Bir memristör taklit devresi, Şekil 3.3'te gösterilen memristör karakteristiği gibi davranış gösteren elektronik bir devredir. Tasarlanan ya da önerilen bir memristör taklit devresinin karakteristik bir yapıya sahip olabilmesinin yeter şartları frekansın değişimine göre sıkışmış bir histerezis döngüsünün olması ve tekrarlanabilmesidir.



Şekil 3.3. Üç farklı frekans değeri için memristörün I-V karakteristiği (Strukov ve ark., 2008).

Chua,'nın ilk geliştirdiği memristif davranış sergileyen taklit devresi birçok analog elemandan oluşmaktaydı (Chua, 1971). Daha sonra birçok emülatör devreleri türetilmeye ve uygulanmaya başladı (Mutlu ve Karakulak, 2009; Varghese ve Gandhi 2009; Muthuswamy, 2010; Sánchez-López ve ark., 2014; Yang ve ark., 2014; López-Sánchez ve ark., 2015; Sözen ve Çam, 2015; Alharbi ve ark., 2016; Parlar ve Almalı, 2016; Parlar ve Almalı, 2017; Mutlu ve Karakulak, 2018; Ranjan ve ark., 2019; Ghosh ve ark., 2022; Gözükcüçük ve ark., 2022; Prasad ve ark., 2022). Bu çalışmamızda, doğrusal sürüklenmeli TiO_2 emülatörü kullanılmıştır. Şekil 3.4'te gösterilen emülatör devresi bir diferansiyel yükselteç, bir integral alıcı devresi ve bir analog çarpıcıdan meydana gelmektedir.



Şekil 3.4. Doğrusal sürüklenme hızlı TiO_2 memristör emülatör devre şeması (Mutlu ve Karakulak, 2010).

A ve B noktaları arasında AC bir gerilim uygulandığında R_3 direnci üzerindeki gerilim ifadesi Eş. 3.1'deki gibi ifade edilir.

$$V_{R3}(t) = i(t)R_3 \quad (3.1)$$

$v_{R3}(t) = v_{in}(t)$ gerilimi ise fark yükseltici devresine girerek V_{U2} çıkış gerilimini oluşturur. Fark alıcının çıkış gerilimi Eş. 3.2'de gösterilmiştir.

$$v_{U2}(t) = v_{in}(t) \frac{-R_2}{R_1} = i(t) \frac{-R_2 R_3}{R_1} \quad (3.2)$$

Akımın integralinin negatifi ile orantılı bir gerilim $U3$ op-amp'ı ve R_7 direnci ve C_1 kapasitörü ve $U3$ op-amp'ından oluşan integral alıcı devre ile alınabilir. İntegral alıcının çıkış gerilimi Eş. 3.3'deki gibi ele alınabilir.

$$V_{U3}(t) = \frac{R_2 R_3}{R_1 R_7 C_1} q(t)$$

$$q(t) = \int_{t=-\infty}^t i(t) dt \quad (3.3)$$

Memristör yükünün negatif değere giderek sistemi kararsızlığa sokmaması için D_1 diyotu kullanılmıştır. Burada diyot sistemin doğrusal olmayan tarafına etki etmektedir. TiO_2 memristör gerilimi akımla ve akımla memristör yükünün çarpımı ile

orantılı iki parçadan meydana gelmektedir. Eğer bir TiO_2 memristörü doyum noktasında değilse akım ve gerilim ifadesi Eş. 3.4'deki gibi hesaplanabilir. Burada $M_o(Ohm)$ maksimum memristans, $K(Ohm/C)$ ise memristans fonksiyonunun yük katsayısıdır.

$$V(t) = (M_o - Kq(t))i(t) \quad (3.4)$$

Bu eşitlikte memristör yükü ve akımı birbiri ile çarpılmaktadır. Gerilimin memristör yükünün çarpımı ile orantılı olan bir analog multiplexer olan AD633 entegresi kullanılarak tasarlanabilir. AD633'ün çıkışı katalogta verilen ifadeye göre $v_{MULTIPLIER} = v_{U2} \cdot v_{U3} / 10$ 'dur. Şekil 3.1'deki devreye uygulanırsa analog multiplier (çarpıcı)'ın çıkış gerilimi Eş. 3.5'teki gibi hesaplanır.

$$v_{MULTIPLIER}(t) = - \left(\frac{R_2 R_3}{R_1} \right)^2 \frac{1}{R_7 C_1} q(t) i(t) \quad (3.5)$$

Bu gerilim, memristör yükü ile akımın noktasal çarpımından dolayı doğrusal değildir. Bu denklemde gözükmeyen ama memristör emülatörünün sahip olduğu diğer bir doğrusal olmayan durum ise diyot gerilim noktasındaki düğümünden kaynaklanmaktadır.

Çarpıcının çıkış gerilimi negatif geri besleme olarak V_{R3} gerilimine eklenmektedir. Böylece, memristör emülatör giriş gerilimi ya da AB uçlarındaki gerilim ifadesi Eş. 3.6'daki gibi gösterilmiş olur.

$$v_{AB}(t) = v_{mem}(t) = \left(R_3 - \left(\frac{R_2 R_3}{R_1} \right)^2 \frac{1}{R_7 C_1} q(t) \right) i(t) \quad (3.6)$$

AB uçlarından görülen Memristans değeri ise Eş. 3.7'deki gibi olacaktır.

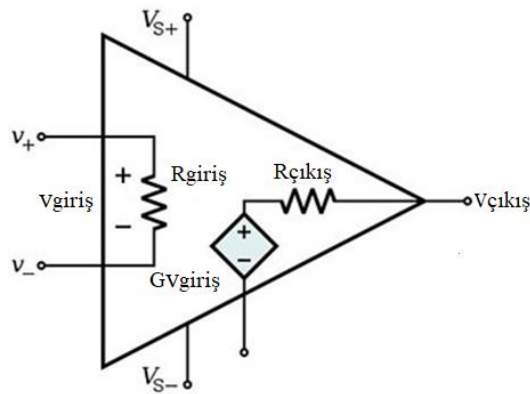
$$M(q(t)) = \frac{v_{mem}(t)}{i(t)} = \left(R_3 - \left(\frac{R_2 R_3}{R_1} \right)^2 \frac{1}{R_7 C_1} q(t) \right) \quad (3.7)$$

Bu eşitlikten de görüldüğü üzere memristans değeri yükü ve akıma bağlıdır. Bu devre integral alıcının kapasitörünün uçlarına bağlanılan diyottan dolayı negatif yük değerine izin vermemektedir (Mutlu ve Karakulak, 2009; Mutlu ve Karakulak, 2018).

3.2. İşlemsel Yükselteç (Operational-Amplifier)

Op-amp ismi ingilizcede işlevsel yükselteç anlamına gelen Operational Amplifier'ın kısaltmasından türemiştir. Op-amp devreleri, isimlerinden de anlaşılacağı üzere elektronik devrelerin işlevselliklerini artırmak amacıyla kullanılan, sinyal yükseltme gücü çok yüksek olan tümleşik devrelerdir. DC ile beslenirler, akım ve gerilim kazancı sağlarlar. Buna bağlı olarak da güç yükseltme ve empedans dönüştürme görevlerini de yaparlar (Mancini, 2003; Jung, 2005; Boylestad ve Louis, 2015; Anonim, 2020).

Genellikle op-amp'larda iki giriş, bir çıkış ve iki adet de besleme ucu bulunmaktadır. Şekil 3.5'te (+) girişe evirmeyen (terslemeyen/non-inverting) uç, (-) giriş ucuna ise eviren (tersleyen/inverting) uç adı verilir. Bu uçlar çıkış sinyalinin fazını etkilemektedir. Eviren uca belirli bir frekans aralığında sinyal uygulandığında çıkıştan 180° faz farkı bir sinyal elde edilir. Evirmeyen uca sinyal uygulandığında ise girişteki sinyal ile çıkıştaki sinyal arasında faz farkı meydana gelmemektedir.



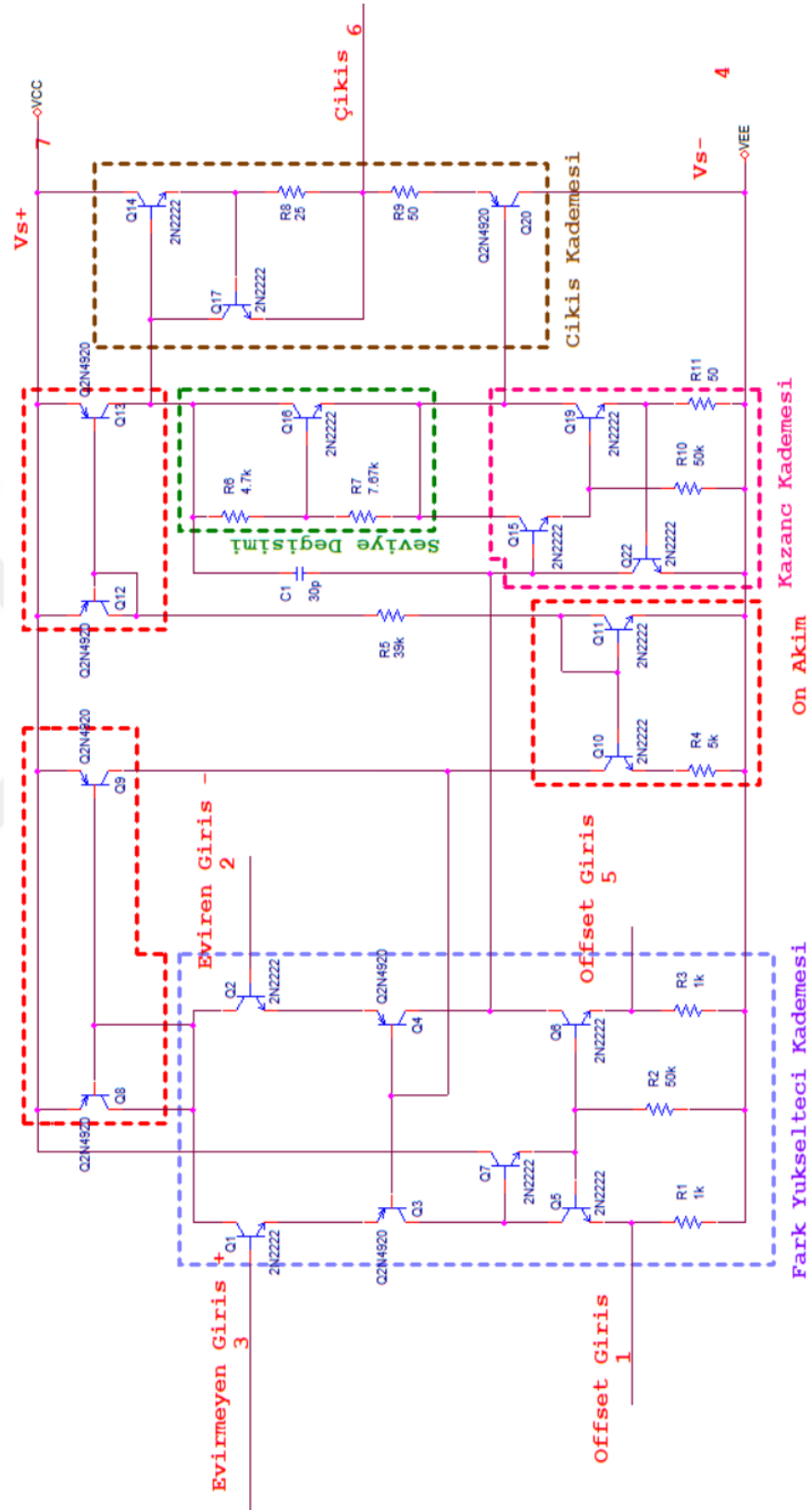
Şekil 3.5. Op-amp devresinin eşdeğer içyapısı (Boylestad ve Louis, 2015).

Genel olarak bir op-amp'ın içyapısı fark yükselteç, ön akım, kazanç, seviye değişimi ve çıkış kademesi olarak 5 temel bölümden oluşmaktadır. Bu bölümlerin her biri op-amp'ın iç yapısında önemli akım geçişlerini ve kazanç noktalarını ayarlayarak

kompanzasyon kapasitörü (30pF) içerir. μ a741'in yeniliği, çip üzerinde bir kapasitör aracılığıyla frekans dengelemesinin getirilmesi idi ve bu işlev için harici bileşenlere olan ihtiyacı ortadan kaldırarak op-amp yükselticinin uygulamasını basitleştirdi. 30pF kapasitör, yükselticiyi Miller kompanzasyonu yoluyla stabilize eder ve bir op-amp entegratör devresine benzer şekilde çalışır. Açık döngü frekans yanıtına diğer kutupların etkilerini maskeleyen bir kutup sağladığı için 'baskın kutup telafisi' olarak da bilinir; 741 op-amp'da bu kutup 10 Hz kadar düşük olabilir (LM741, 2013; Information, 2018; Anonim, 2020).

Bu dahili kompanzasyon, geri besleme ağının reaktif olmadığı ve kapalı döngü kazancının birlik veya daha yüksek olduğu negatif geri besleme konfigürasyonlarında amplifikatörün koşulsuz kararlılığını sağlamak için sağlanır. Buna karşılık, μ a748 gibi harici kompanzasyon gerektiren amplifikatörler harici kompanzasyon veya birlikten önemli ölçüde daha yüksek kapalı döngü kazançları gerektirebilir.

1940'lı yıllarda işlevsel yükselteçler yapımı için birçok transistör, kondansatör ve dirençle çok komplike devreler kurmak gerektiğinden çok ihtiyaç duyulmadıkça kullanılmazlardı. Gömülü sistem ve entegre teknolojinin gelişmesi ile birlikte yapısal olarak basite indirgendiği için günümüzde op-amp'lar çok tercih edilmeye başlanmıştır (Khalil ve ark., 2022; Panigrahy ve ark., 2022). Geleneksel LM741 op-amp'ının iç yapısı Şekil 3.6'da gösterilmektedir.



Şekil 3.6. Op-amp entegresinin iç yapısı.

3.2.1. Fark yükselteç kademesi

Giriş aşaması, kademeli bir fark yükseltecinden ve bir akım aynalamalı aktif yükten oluşur. Bu, $Q1$ ve $Q2$ tabanlarında bir fark gerilim sinyalini $Q15$ 'in tabanında bir akım sinyaline dönüştüren bir trans-iletkenlik yükselteci oluşturur.

Çelişkili gereksinimleri karşılayan kaskad bağlanmış transistör çifti gerektirir. İlk aşama, yüksek giriş empedansı sağlayan eş NPN emitter takipçi çifti $Q1$ ve $Q2$ 'den oluşur. İkincisi, istenmeyen Miller etkisini ortadan kaldıran eşleştirilmiş PNP ortak baz çifti $Q3$ ve $Q4$ 'tür; aktif bir yük $Q7$ üzerinden $Q5$ ve $Q6$ çiftini sürer (Anonim, 2020; Boylestad ve Louis, 2015; Jung, 2005; Mancini, 2003).

Bu aktif yük, değiştirilmiş bir akım aynası olarak uygulanır; görevi ise, (diferansiyel) giriş akımı sinyalini, %50 kayıp olmadan tek uçlu bir sinyale dönüştürmektir (op amp'ın açık döngü kazancını $3dB$ artırarak). Böylece, küçük sinyal diferansiyel akım $Q3$ 'e karşı $Q4$ 'te, gerilim kazanım aşamasının girişi olan $Q15$ 'in tabanında toplanmış (iki katına çıkarılmış) görünür (Jung, 2005; Mancini, 2003).

Bu kademenin polarlama devresi, $Q9$ ve $Q10$ 'nun toplayıcı akımlarını eşleşmeye zorlayan bir geri besleme döngüsü tarafından ayarlanır. Bu akımlardaki küçük fark, sürücüyü $Q3/Q4$ ortak tabanı için sağlar. $Q1/Q3 + Q2/Q4$ 'ün toplanan hareketsiz akımları $Q8$ 'den $Q9$ 'a yansıtılır ve burada $Q10$ 'daki kolektör akımı ile toplanır ve sonuç $Q3/Q4$ 'ün tabanlarına uygulanır.

$Q8$ ve $Q9$ PNP eş transistörleri besleyen $20\mu A$ kaynak akımları, akım aynalama devresinden geçerek iki kola ayrılmaktadır. $Q1/Q3$ (sırasıyla $Q2/Q4$) I_{C1} 'in durgun akımları bu nedenle I_{C10} 'un yarısı, $\approx 10\mu A$ olacaktır. $Q1$ tabanı için base akımı (sırasıyla $Q2$) ise Eş. 3.8 ile elde edilmektedir.

$$I_{B1} \approx I_{B2} \approx \frac{I_{C1}}{\beta} \approx \frac{I_{C2}}{\beta} \approx 50nA, \quad \beta(h_{fe}) \approx 200 \text{ için} \quad (3.8)$$

Bu geri besleme devresi, $Q3/Q4$ 'ün ortak base düğümünü, V_{COM} giriş ortak mod gerilimi olduğu bir $V_{COM} - 2V_{BE}$ gerilimine çekme eğilimindedir. Aynı zamanda, hareketsiz akımın büyüklüğü, $Q1 - Q4$ bileşenlerinin özelliklerine göreceli olarak

duyarsızdır, h_{fe} gibi aksi takdirde sıcaklık bağımlılığına veya parçadan parçaya değişikliklere neden olacaktır.

$Q7$ transistörü, $Q1/Q3$ ve $Q2/Q4$ 'ün toplayıcı akımları ile eşleşene kadar $Q5$ ve $Q6$ 'yı ilettime geçirir. $Q7$ 'deki hareketsiz akım, eşleşen çalışma noktasıyla $Q15$ 'teki durgun akım gibi, yaklaşık $35\mu A$ olan $V_{BE}/50K\Omega$ 'dur. Böylece, durgun akımlar $Q1/Q2$, $Q3/Q4$, $Q5/Q6$ ve $Q7/Q15$ 'te ikili olarak eşleştirilir (Mancini, 2003; Jung, 2005).

Op-amp girişlerindeki (2 ve 3. pinler) bir V_{in} gerilim farkı, $Q1$ ve $Q2$ tabanlarında küçük bir diferansiyel akıma $i_{giris} \approx V_{giris}/(2h_{ie}h_{fe})$ neden olur. Bu diferansiyel taban akımı, her bacakta diferansiyel kollektör akımında $i_{giris}h_{fe}$ tarafından bir değişikliğe neden olur. $Q1$, $g_m = h_{fe}/h_{ie}$ 'nin geçiş iletkenliğine girildiğinde, $Q15$ 'in tabanındaki akımı Eş. 3.9 ile düzenlenirse;

$$V_{giris} = V^+ - V^-$$

$$i_{giris} \approx \frac{V_{giris}}{2h_{ie}h_{fe}} \approx I_{C11} \quad (3.9)$$

$$I_{B15} = \frac{V_{giris}g_m}{2}$$

Op-amp'ın giriş tarafına ayrıca bakacak olursak, op-amp girişlerindeki fark sinyalini, $Q15$ 'in tabanındaki tek uçlu bir sinyale dönüştürür. $Q2$ taban gerilimindeki küçük bir negatif değişikliğin onu iletimin dışına çıkardığına ve akımdaki bu artan düşüşün doğrudan $Q4$ toplayıcıdan vericisine geçtiğine ve bunun sonucunda $Q15$ için base sürücüde bir azalmaya neden olur. Ters çevirmeyen girişteki $Q1$ taban gerilimindeki küçük bir pozitif değişiklik, bu transistörü, $Q3$ kollektöründeki akımdaki bir artışla yansıtılan ilettime yönlendirir. Bu akım, $Q7$ 'yi, $Q5/Q6$ akım aynasını açan ilettime daha da götürür. Böylece, $Q3$ emitör akımındaki artış, $Q6$ kollektör akımındaki bir artışa yansıtılır; Artan kolektör akımları, kolektör düğümünden daha fazla şöntler ve $Q15$ için base tahrik akımında bir azalmaya neden olur. Burada $3dB$ 'lik kazanç israfını önlemenin yanı sıra, bu teknik ortak mod kazancını ve güç kaynağı gürültüsünün beslenmesini azaltır (Mancini, 2003; Jung, 2005).

3.2.2. Kazanç kademesi

(A sınıfı yükselteç) gerilim kazanım aşaması, bir Darlington konfigürasyonuna bağlı iki NPN transistör $Q15/Q19$ 'dan oluşur ve yüksek gerilim kazancı elde etmek için kolektör (dinamik) yükü olarak akım aynası $Q12/Q13$ 'ün çıkış tarafını kullanır. Çıkış alıcı transistörü $Q20$, base sürücüsünü $Q15$ ve $Q19$ 'un ortak toplayıcılarından alır; seviye değiştirici $Q16$, çıkış kaynağı transistörü $Q14$ 'ün base'ini sürer. Transistör $Q22$, bu kademenin $Q20$ 'ye aşırı akım vermesini önler ve böylece çıkış akımını sınırlar. $Q16$ ve $Q19$ 'daki durgun akımlar, $\approx 1mA$ 'da çalışan $Q12/Q13$ akım aynası tarafından ayarlanır. Bazı mekanizmalar yoluyla, $Q19$ 'daki kolektör akımı o duran akımı izler.

$Q15$ 'in tabanındaki bir I_{B15} akımı sinyali, $Q19$ 'da $I_{B15}\beta^2 \approx I_{C19}$ derecesinde bir akıma yol açar. Bu akım sinyali, ilgili transistörün h_{ie} ile orantılı çıkış transistörlerinin $Q14/Q20$ tabanlarında bir gerilim oluşturur. Eş. 3.9'u $Q19$ transistörünün emitter ve kolektör akımlarına göre tekrar düzenlersek Eş. 3.10 ile elde edilir (Graeme ve ark., 1971; Schick, 1971).

$$I_{E19} \approx I_{C19} \approx \underbrace{\frac{V_{giriş}g_m}{2}\beta^2}_{I_{B15}} \quad (3.10)$$

3.2.3. Ön akım kademesi

$Q11$ ve $Q12$ 'yi ve verilen besleme gerilimini ($V_{S+} - V_{S-}$ bağlayan direnç ($39K\Omega$), akım aynalarındaki (eşleşen çiftler) $Q10/Q11$ ve $Q12/Q13$ 'teki akımı belirler. $Q11$ 'in kolektör akımı Eş. 3.11'deki gibi bulunur.

$$I_{C11} \times 39K = V_{S+} - V_{S-} - 2V_{BE}, \quad V_S = \pm 20V \quad (3.11)$$

$Q11/Q12$ 'deki (ve aynı zamanda $Q13$ 'teki) sabit akım $\approx 1mA$ olacaktır. Yaklaşık $2mA$ 'lık tipik bir 741 için bir besleme akımı, bu iki ön gerilim akımının durgun besleme akımına hakim olur. Bu devrede $39K\Omega$ yerine memristör taklit devresi yerleştirilerek elde edilen $Q11$ 'in kolektör akımı ise Eş. 3.7'de verilen memristör taklit devresi denklemi kullanılarak yeniden düzenlenirse Eş. 3.12 elde edilmiş olur.

$$I_{C11}xM(q) = V_{mem} = V_{S+} - V_{S-} - 2V_{BE}, \quad V_S = \pm 20V \quad (3.12)$$

$$I_{C11} = \frac{V_{mem}}{\left(\frac{-R_2R_3}{R_1}\right)^2 \frac{1}{R_7C_1} q(t)}, \quad i_{mem} \approx I_{C11}$$

Transistörler $Q11$ ve $Q10$, I_{C10} 'da durgun akıma sahip bir widlar akım aynası oluşturur, bu durumda Eş. 3.13 elde edilir.

$$\ln\left(\frac{I_{C11}}{I_{C10}}\right) = \frac{I_{C10}5x10^3}{V_T} \quad (3.13)$$

Burada $5K\Omega$, $Q10$ 'un verici direncini temsil eder ve V_T oda sıcaklığındaki termal gerilimdir. Bu durumda $I_{C10} \approx 20\mu A$ ve $I_{C11} \approx 750\mu A$ ve olur.

3.2.4. Seviye değişimi kademesi

$Q16$ 'yı içeren devrede, $V_{BE16} \approx V_{R7.5K} \approx 0.7V$ olarak kabul edilirse ve $Q16$ transistörünün base kısmına gerilim bölücü kuralı uygulanırsa $Q16$ transistörünün kollektör-base gerilimleri Eş. 3.14'teki gibi ifade edilir.

$$V_{CB16} \approx 0.45V \Rightarrow V_{CE16} \approx |V_{BE14} - V_{BE20}| \approx 1.0V \quad (3.14)$$

$Q16$ transistörünün V_{BE} gerilimi yaklaşık olarak $0.7V$ olarak kabul edildiğinde $4.5K\Omega$ direnç yaklaşık $100\mu A$ iletken olmalıdır, o zaman V_{CB} yaklaşık $0,45V$ ve V_{CE} yaklaşık $1,0V$ olmalıdır. $Q16$ toplayıcı bir akım kaynağı tarafından tahrik edildiğinden ve $Q16$ yayıcı $Q19$ toplayıcı akım düşürücüsüne girdiğinden, $Q16$ transistörü $Q14$ tabanı ile $Q20$ tabanı arasında yaklaşık $\approx 1.0V$ gerilim farkı oluşturur. $Q14/Q20$ 'deki sabit akım, op-amp'ın A sınıfı kısmındaki $1mA$ hareketsiz akımdan $e^{100mV/V_T} \approx 36$ kat daha küçük bir faktör olacaktır (Mancini, 2003; Jung, 2005). Çıkış transistörlerindeki bu (küçük) sabit akım, AB sınıfı çalışmada çıkış aşamasını oluşturur ve bu aşamanın çaprazlama bozulmasını azaltır. $Q16$ transistörünün gerilim bölücü dirençlerindeki akım farklarından base kısmındaki akım değeri Eş. 3.15'teki gibi elde edilebilir.

$$I_{R4.5K} - I_{R7.5K} \approx I_{B16} \quad (3.15)$$

Eş. 3.15'ten yararlanarak $Q11$ transistörünün kollektör akımını yazarak giriş ve çıkış kademeleri arasında ilişki kurduğumuzda Eş. 3.16 elde edilir.

$$I_{C16} \approx \beta I_{B16} \quad (3.16)$$

$$I_{C11} \approx I_{C12} \approx I_{C13} \approx (I_{B14} + I_{B16} + I_{C17})$$

O halde çıkış gerilim ifadesi Eş. 3.17'deki şekilde türetilebilir.

$$\begin{aligned} V_{\text{çıkış}} &= |V_{BE14} - V_{BE20}| + R_{50\Omega} I_{E20} - R_{25\Omega} (\beta I_{B14} - I_{B17}) \\ V_{\text{çıkış}} &= |V_{BE14} - V_{BE20}| + R_{50\Omega} I_{E20} - R_{25\Omega} (\beta (I_{C11} - I_{B16} - I_{C17}) - I_{B17}) \end{aligned} \quad (3.17)$$

Eş. 3.12 ifadesinden de yararlanarak memristör akım ve gerilim ifadelerini Eş. 3.17'e yerleştirerek Eş. 3.18 elde edilebilir.

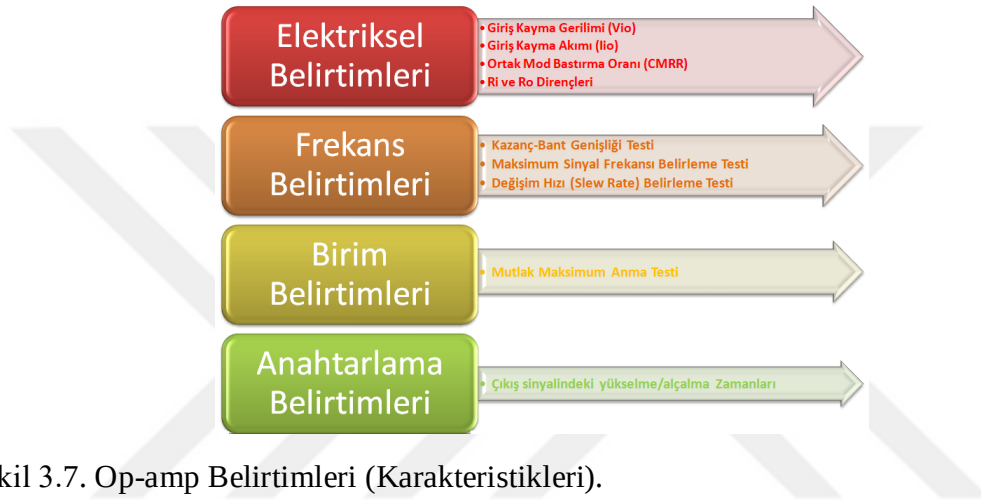
$$\begin{aligned} V_{\text{çıkış}} &= |V_{BE14} - V_{BE20}| + R_{50\Omega} I_{E20} \\ &\quad - R_{25\Omega} \left(\beta \left(\frac{V_{mem}}{\left(\frac{-R_2 R_3}{R_1} \right)^2 \frac{1}{R_7 C_1} q(t)} - I_{B16} - I_{C17} \right) - I_{B17} \right) \end{aligned} \quad (3.18)$$

3.2.5. Çıkış kademesi

Çıkış kademesi ($Q14$, $Q20$, mavi ile gösterilmiştir), AB sınıfı simetri yükseltecedir. Özünde akım kazancı olan $\approx 50\Omega$ empedanslı bir çıkış sağlar. Transistör $Q16$ (yeşille gösterilmiştir), çıkış transistörleri için hareketsiz akımı sağlar ve $Q17$, çıkış akımını sınırlar. Çıkış transistörleri $Q14$ ve $Q20$ 'nin her biri bir gerilim takipçisi olarak yapılandırılmıştır, bu nedenle orada herhangi bir gerilim kazancı oluşmaz; bunun yerine, bu aşama $Q14$ 'ün h_{fe} 'sine eşit olan akım kazancı sağlar. Çıkış empedansı ideal bir op-amp'ta olduğu gibi sıfır değildir, ancak negatif geri besleme ile düşük frekanslarda sıfıra yaklaşır.

3.3. Op-amp Belirtileri

Buraya kadar olan alt bölümlerde op-amp devresinin içyapısındaki kademeler ve memristör kullanılarak tasarlanan op-amp devresinin nümerik analizleri yapıldı. Şekil 3.7’de bir op-amp’ın genel belirtim (karakteristikleri) özellikleri gösterilmiştir (Graeme ve ark., 1971; Schick, 1971; Mancini, 2003; Jung, 2005; Boylestad ve Louis, 2015).



Şekil 3.7. Op-amp Belirtileri (Karakteristikleri).

3.3.1. Elektriksel belirtiler

3.3.1.1. Giriş kayma gerilimi ve akımı (Drift-sürüklenme)

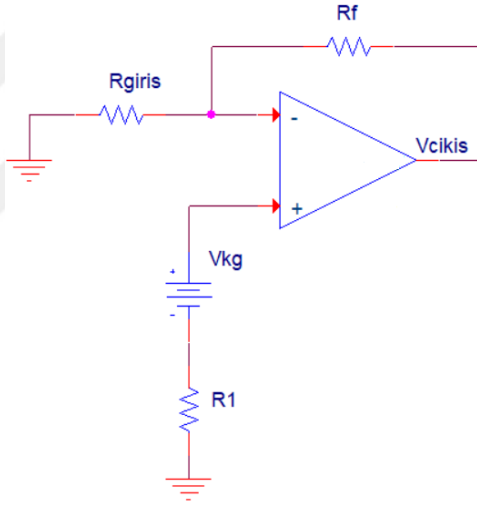
Op-amp'ta oluşan gerilim dengesizlikleri yani çıkış hata gerilimi bir ayarlı direnç vasıtası ile sıfırlanabilmektedir. Giriş dengesizlik geriliminin çıkış gerilimine etkisi, op-amp'ın açık çevrim kazancına ve dengesizlik geriliminin değerine bağlıdır. Dengesizlik geriliminin genliği ve polaritesi, op-amp' tan op-amp'a farklılık gösterebilir. Bu gerilime birçok parametre neden olabilmektedir. Bunlardan en önemlileri giriş kayma gerilimi ve akımıdır (Graeme ve ark., 1971; Schick, 1971; Mancini, 2003; Jung, 2005; Boylestad ve Louis, 2015).

Ayrıca bu kayma gerilimi ve akımı da sıcaklıkla da değişebilmektedir. Dengesizlik akımındaki kayma $nA/^{\circ}C$, dengesizlik gerilimindeki kayma ise $\mu V/^{\circ}C$ şeklinde tanımlanır ve Eş. 3.19'daki gibi ifade edilebilir.

$$I_{KA}kayma = \frac{\Delta I_{KA}}{\Delta T}, nA/^{\circ}C$$

$$V_{KG}kayma = \frac{\Delta V_{KG}}{\Delta T}, \mu V/^{\circ}C \quad (3.19)$$

Küçük değerli olan bu kaymaların miktarı ve yönü sıcaklığa göre değişebilir. Bu sebeple üreticiler kataloglarında kayma için ortalama ve maksimum değerleri vermektedirler. Op-amp'ta kullanılan devre elemanlarının karakteristiklerini zamanla değiştirmeleri de dengesizlik akım ve geriliminin değişmesine neden olmaktadır. Ayrıca op-amp'ta kullanılan besleme gerilimi sıcaklıkla değiştiği gibi devre elemanlarının değerlerinin zamanla değişmesinden de etkilenmektedir. Üreticiler tarafından verilen bu değerler ayrıca Şekil 3.8'deki devrede gösterildiği gibi de ifade edilebilmektedir.



Şekil 3.8. V_{KG} kayma gerilimi test devresi.

Bu devreye göre çıkış gerilimi (V_{ζ}) ve kayma gerilimi (V_{KG}) arasındaki ilişki Eş. 3.20'deki gibi hesaplanır.

$$V_{\zeta} = AV_g = A \left(V_{KG} - V_{KG} \frac{R_g}{R_g + R_f} \right) \quad (3.20)$$

V_{ζ} için çözümlenirse;

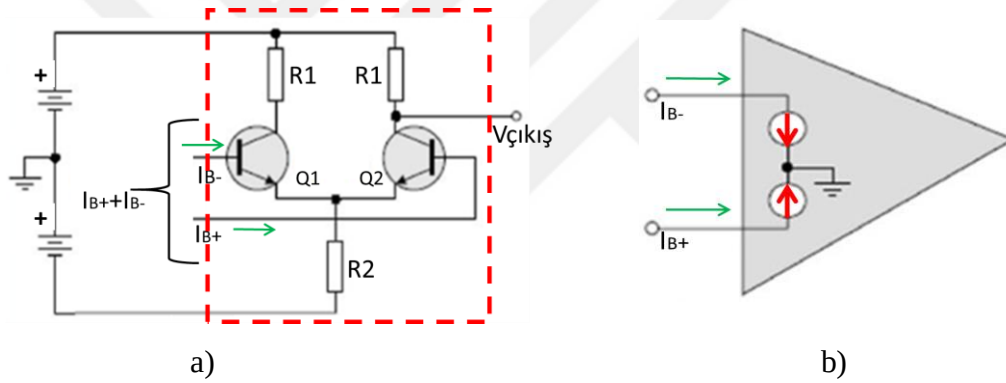
$$V_{\zeta} = V_{KG} \frac{A}{1 + A[R_1/(R_1 + R_f)]} \approx V_{KG} \frac{A}{A[R_1/(R_1 + R_f)]} \quad (3.21)$$

Buradan da kayma gerilimi ifadesi;

$$V_{\zeta} = V_{KG} \frac{A}{1+A[R_1/(R_1+R_f)]} \quad (3.22)$$

elde edilir. Eş. 3.22 op-amp'ın tipik bir yükselteç bağlantısındaki belirli bir giriş kayma geriliminin çıkışta nasıl kayma gerilimi oluşturduğunu gösterir.

Op-amp içinde kullanılan transistörlerin polarmaları beyz akımları ve beyz-kollektör gerilimleri dengeli şekilde yapılmalıdır. Bu durumda op-amp girişlerinden dengeli ve çok küçük bir kayma akımı akar. İdeal durumda bu akımın hiç akmadığı düşünülmektedir. Op-amp girişinde oluşan ve giriş kayma akımı olarak adlandırılan bu akım Şekil 3.9'da gösterilmiştir.



Şekil 3.9. Giriş kayma akımı gösterimi; a) basitleştirilmiş op-amp giriş devresi ve b) eşdeğer devresi.

I_{B+} ve I_{B-} olarak tanımlanan bu akımlar birbirine eşit olmayabilir. Bu iki akımın mutlak değerlerinin toplamalarının yarısına giriş kutuplama akımı denir ve değeri Eş. 3.23'teki gibi gösterilir.

$$I_B = \frac{|I_{B+}| + |I_{B-}|}{2} \quad (3.23)$$

Buradan yola çıkarsak; üst üste bindirme kullanarak V_{ζ}^+ ile gösterilen ve giriş eğilimleme akımı I_{B+} 'nın oluşturduğu çıkış gerilimi Eş. 3.24'teki gibi analiz edilebilir.

$$V_{\zeta}^+ = I_{B+} R_C \left(1 + \frac{R_f}{R_1} \right) \quad (3.24)$$

Diğer yandan V_{ζ}^{-} ile gösterilen I_{B-} 'den kaynaklanan çıkış gerilimi ise;

$$V_{\zeta}^{-} = I_{B-} R_1 \left(-\frac{R_f}{R_1} \right) \quad (3.25)$$

şeklinde ifade edilir. R_C telafi direnci çoğunlukla R_1 direncine eşit olduğundan kayma akımı ifadesi genel olarak Eş. 3.26'daki gibi yazılabilir.

$$\begin{aligned} V_{\zeta}(kayma) &= I_{B+}(R_1 + R_f) - I_{B-} R_f \\ &= I_{B+} R_f - I_{B-} R_f = R_f (I_{B+} - I_{B-}) \end{aligned} \quad (3.26)$$

Buradan ise Eş. 3.27 ifadesi türetilebilir.

$$I_{KA}(kayma) = I_{KA} R_f \quad (3.27)$$

Ortak mod bastırma oranı FET kullanan op-amp'larda 1pA'den küçük, transistörlü op-amp'larda ise 1pA ile 1mA arasındadır. Giriş kayma akımları kimi durumda op-amp çıkış gerilimini etkiler ve hatalı değerler almasına neden olabilir. İdeal durumda op-amp'larda giriş gerilimi $V_g = 0V$ olduğunda çıkış gerilimi $V_{\zeta} = 0V$ olmalıdır. Pek çok uygulamada kayma akımları ihmal edilebilir.

Op-amp'ın çıkış gerilimi $V_{\zeta} = 0V$ yapıldığında veya olduğunda, I_{B+} ve I_{B-} akımlarının mutlak değerlerinin farkına giriş dengesizlik akımı denir ve I_{KA} akımı Eş. 3.28'deki gibi tanımlanır.

$$I_{KA} = |I_{B+}| - |I_{B-}| \quad (3.28)$$

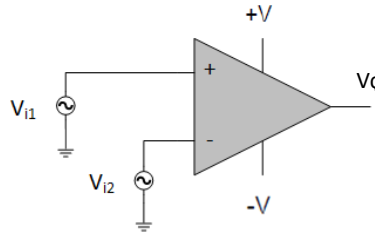
Firmalar ürettikleri her bir farklı op-amp tipi için bu değeri kataloglarında verirler. Firma kataloglarında verilen I_{OS} değeri genellikle op-amp çıkış gerilimi $V_o = 0V$ iken $25^{\circ}C$ oda sıcaklığı altındadır.

Giriş kayma akımının sıfır veya $|I_{B+}| = |I_{B-}|$ durumuna çok ender rastlanır. Bu nedenle pek çok uygulamada giriş kayma akımını dikkate alınması gerekir.

3.3.1.2. Ortak mod bastırma oranı (CMRR)

İşlemsel yükseltecin her iki girişine aynı işaretin uygulanması durumunda bu çalışma şekline ortak-modlu çalışma (common-mode operation), farklı işaretlerin uygulanması durumunda ise bu çalışma şekline fark-modlu çalışma (differential-mode operation) denir (Graeme ve ark., 1971; Schick, 1971; Mancini, 2003; Jung, 2005; Boylestad ve Louis, 2015; Sahu ve ark., 2020). İşlemsel yükselteçlerde fark-modlu çalışmanın belirgin bir özelliği, girişlere uygulanan işaretler içerisindeki farklı işaret bileşenlerinin büyük oranda yükseltilmesi, diğer taraftan bu işaretler içerisinde ortak olan işaret bileşenlerinin çok az yükseltilmesi (büyük oranda bastırılması) durumudur (Şekil 3.10).

Gürültü gibi istenmeyen işaretler genellikle yükseltecin her iki girişine uygulanan işaretlerin ortak bileşeni olduğu için, bu yararlı özellik sayesinde gürültü bastırılırken fark işaretinin yükseltilmesi mümkün olmaktadır.



Şekil 3.10. Op-amp fark modu ve ortak mod çalışma test devresi.

Fark işareti:	$V_d = V_{i1} - V_{i2}$	
Ortak işaret:	$V_c = \frac{V_{i1} - V_{i2}}{2}$	(3.29)
Çıkış sinyali:	$V_c = A_d V_d + A_c V_c$	

İşlemsel yükseltecin giriş fark işaretlerini yükseltme oranı (A_d) çok büyük, ortak işaretleri yükseltme oranı (A_c) ise çok küçüktür. Bu iki mod kazancı arasındaki sayısal ifade, ortak mod reddetme oranı (common-mode rejection ratio, CMRR) parametresi olarak tanımlanır (Tripathy ve Bhadra, 2018). İlgili eşitlik ise Eş. 3.30'de verilmiştir.

$$CMRR = \frac{A_d}{A_c} \quad (3.30)$$

$$CMRR_{dB} = 20 \log_{10} \left(\frac{A_d}{A_c} \right)$$

İdeal op-amp, sonsuz ortak mod reddetme oranına veya sıfır ortak mod kazancına sahiptir. Mevcut devrede, giriş gerilimleri aynı yönde değişirse, negatif geri besleme $Q3/Q4$ base geriliminin giriş gerilimi değişikliklerini takip etmesini sağlar ($-2V_{BE}$). Artık $Q10 - Q11$ akım aynasının çıkış kısmı ($Q10$), değişken gerilimlere rağmen $Q9/Q8$ boyunca ortak akımı sabit tutar. $Q3/Q4$ kollektör akımları ve buna bağlı olarak $Q15$ 'in tabanındaki çıkış akımı sabit kalır. Tipik 741 op-amp'de, ortak mod reddetme oranı $90dB$ 'dir ve yaklaşık 6 civarında bir açık döngü ortak mod gerilim kazancı anlamına gelir.

3.3.1.3. Giriş ve çıkış dirençleri

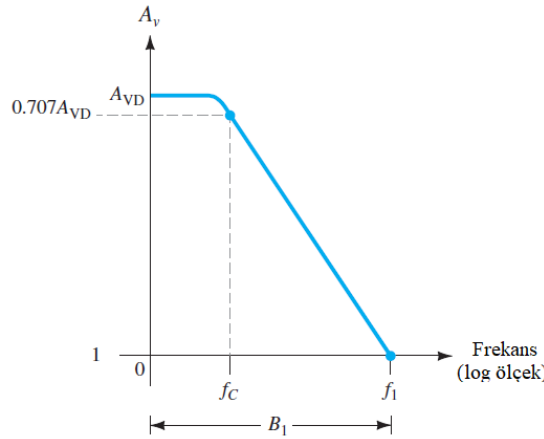
$Q1$ ve $Q3$ ile giriş aşaması, bir emitter-kuplaja benzerdir. Giriş empedansı, $Q1 - Q4$ transistörlerin küçük akımından dolayı giriş empedansları nispeten yüksektir. Tipik bir 741 op-amp, yaklaşık $2M\Omega$ 'luk bir diferansiyel giriş empedansına sahiptir. Giriş aşaması sabit bir akımda çalıştığı için ortak mod giriş empedansı daha da yüksektir. Op-amp'ın net açık döngü küçük sinyal gerilim kazancı, yaklaşık 4 transistörün akım kazancı h_{fe} 'sini içerir. Pratikte, tipik bir 741 op-amp için gerilim kazancı 200.000 civarındadır ve akım kazancı, giriş empedansının ($\approx 2 - 6M\Omega$) çıkış empedansına ($\approx 50\Omega$) oranı daha da fazla (güç) kazancı sağlar. Elektriksel belirtim kısmında birçok parametre mevcuttur ancak bu çalışmada en önemli parametreler üzerinde durulmuştur (Huijsing, 2013; Anonim, 2020).

3.3.2. Frekans belirtilimleri

3.3.2.1. Kazanç bant genişliği

Bir op-amp'taki iç telafi devresinden dolayı, frekans arttıkça gerilim kazancı düşmektedir. Op-amp belirtilimleri bant genişliğine karşı kazanç için bir açıklama sağlamaktadır. Şekil 3.11'de tipik bir op-amp için frekansa karşı kazancı

gösterilmektedir. Düşük frekanslarda dc seviyesine kadar kazanç, üreticinin A_{VD} (gerilim fark kazancı) değeridir ve tipik olarak çok büyüktür. Giriş sinyalinin frekansı arttıkça, açık döngü kazancı sonuçta 1 değerine (birim) ulaşana kadar düşer. Bu kazanç değerindeki frekans üretici tarafından birim kazanç bant genişliği B_1 olarak belirtilir. Bu değer kazancın 1 olduğu frekans olmakla birlikte bant genişliği olarak da düşünülebilir. Bundan dolayı kazancın 1'e düştüğü noktaya birim kazanç frekansı (f_1) veya birim kazanç bant genişliği olarak ifade edilebilir (Bruun, 1995; Boylestad ve Louis, 2015).



Şekil 3.11. Op-amp'ın frekansa karşı kazanç grafiği (Boylestad ve Louis, 2015).

Bir diğer önemli nokta ise; kazancın 3dB (veya A_{VD} dc kazancının 0.707 katı) düştüğü frekanstır. Bu frekans, op-amp'ın kesim frekansı f_c 'dir. Gerçekte, birim kazanç ve kesim frekansları Eş. 3.31'deki gibi ifade edilmektedir.

$$f_1 = A_{VD}f_c \quad (3.31)$$

3.3.2.2. Maksimum sinyal frekansı belirleme

Bir op-amp'ın çalışabileceği maksimum frekans hem bant genişliğine (BG) hem sinyalin değişim hızına bağlıdır. Genel olarak bu ifade $V_c = K\sin(2\pi ft)$ sinüzoidal sinyal için maksimum sinyal değişim hızı $2\pi fK$, V/s olarak gösterilmektedir. Bir diğer çok önemli nokta ise; çıkıştaki bozunumu engellemek için sinyalin değişim hızı

SR'den düşük olmak zorundadır (Eş. 3.32). Ayrıca maksimum f frekansı, birim kazanç bant genişliği ile de sınırlanır.

$$2\pi fK \leq SR \rightarrow f \leq \frac{SR}{2\pi k} \text{ Hz} \quad (3.32)$$

3.3.2.3. Değişim hızı (Slew Rate-SR)

Op-amp girişine uygulanan bir işaretteki değişim, bir süre sonra op-amp çıkışında da değişime neden olacaktır. Bu değişimin hızı oldukça önemlidir ve değişim hızı (Slew Rate-SR) olarak adlandırılır. Değişim hızı, op-amp çıkışının ne derece hızlı değiştiğini ifade eden parametredir (Klinke ve ark., 1989; Kennedy, 1992; Information, 2018; Anonim, 2020).

İdeal bir op-amp'ta değişim hızı sonsuz iken pratikte bu mümkün değildir. Örneğin 741 tipi genel amaçlı bir op-amp'ın değişim hızı $0.5/\mu s$ 'dir. Bu durumda çıkış işareti 1μ saniye $0.5V$ 'luk bir değişim göstermektedir. Değişim hızı yükseltecin kazancına, kompanzasyon kapasitesine ve çıkış geriliminin pozitif veya negatif gidişine bağlıdır.

Değişim hızı birim kazanç için verilir. Çünkü değişim hızı en küçük değere birim kazançta ulaşır. Op-amp'ta oluşabilecek istenmeyen bazı osilasyonları önlemek için op-amp içinde veya dışında bir frekans kompanzasyonu kondansatörü de kullanılır. Bu kondansatörden geçebilecek maksimum akım (I), devre elemanları tarafından sınırlandırılmıştır. Maksimum akım (I_{mak}) miktarının C kondansatörü değerine oranı, op-amp için değişim hızını belirler ve Eş.3.33'teki gibi formüle edilir:

$$SR = \frac{I_{mak}}{C} \quad (3.33)$$

Bu durumda değişim hızı (SR) kısaca;

$$SR \cong \left. \frac{dV_o}{dt} \right|_{mak} \cong \left. \frac{\Delta V_\xi}{\Delta t} \right|_{mak} \quad (3.34)$$

olarak formüle edilebilir.

Yukarıda verilen eşitlikler aslında birbirinden farklı değildir. Çünkü bir kondansatörden belli bir t zamanında I akımı geçerken üzerinde birikecek Q yükü ve uçlarında oluşacak V gerilimi ilişkisi Eş.3.35'te gösterilmiştir.

$$Q = I.t \rightarrow SR = C.V \rightarrow \frac{V}{t} = \frac{1}{C} \quad (3.35)$$

Üretici firmalar çoğunlukla tam güçteki op-amp bant genişliğini kataloglarında verirler. Bu değer verilen bir SR değeri ile çıkış gerilimini tepe değeri (V_t) arasındaki ilişkidir ve Eş. 3.36'daki gibi formüle edilir.

$$f_{max} = \frac{SR}{2\pi V_t} \quad (3.36)$$

Bu formül kullanılarak op-amp çıkışında bozulmaya neden olmadan kuvvetlendirilebilecek giriş işaretinin maksimum frekansı bulunabilir. Görüldüğü gibi op-amp çıkış geriliminin genliği azaldıkça, giriş işaretinin frekansı limiti artmaktadır.

Bir op-amp'ın girişindeki işaretin değişim hızı, op-amp'ın değişim hızından daha küçük olmalıdır. Daha büyük olduğunda op-amp, girişindeki işaretin değişim hızına yetişemez. Dolayısı ile op-amp çıkış işaretinde bozulmalar meydana gelir. Bu durumu önlemek için memristör kullanılarak tasarlanan bir op-amp modeli önererek daha yüksek bir değişim hızına sahip op-amp elde edilmiş oldu.

Op-amp'ın çalışmasını etkileyen en önemli karakteristiklerden yukarıdaki alt bölümlerde bahsedildi. Bununla birlikte kimi özel uygulamalarda önem arz eden birkaç parametre daha mevcuttur. Bu gibi parametrelere üretici kataloglarından bakılabilmektedir.

3.3.3. Birim belirtileri

3.3.3.1. Mutlak maksimum anması

Mutlak maksimum anma değerleri, kullanılabilecek en büyük gerilim kaynağı, giriş sinyal salınımasının ne kadar büyük olabileceği ve cihazın en çok ne kadar güçle

alışma yeteneđi olduđu hakkında bilgi verir. Bu alışmamızda memristör kullanılarak tasarlanan op-amp için sınır kaynak koşulları sağlanarak sonuçları verilmiştir. En büyük kaynak gerilimi kullanılan 741'in sürümüne bađlı olarak $\pm 18V$ veya $\pm 22V$ simetrik kaynaklardır. Aynı zamanda kullanılan pakete göre de 50mW ile 570mW arasında bir gücü dahili olarak tüketebilmektedir.

3.3.4. Anahtarlama belirtileri

3.3.4.1. ıkış sinyalindeki yükselme/alçalma zamanları

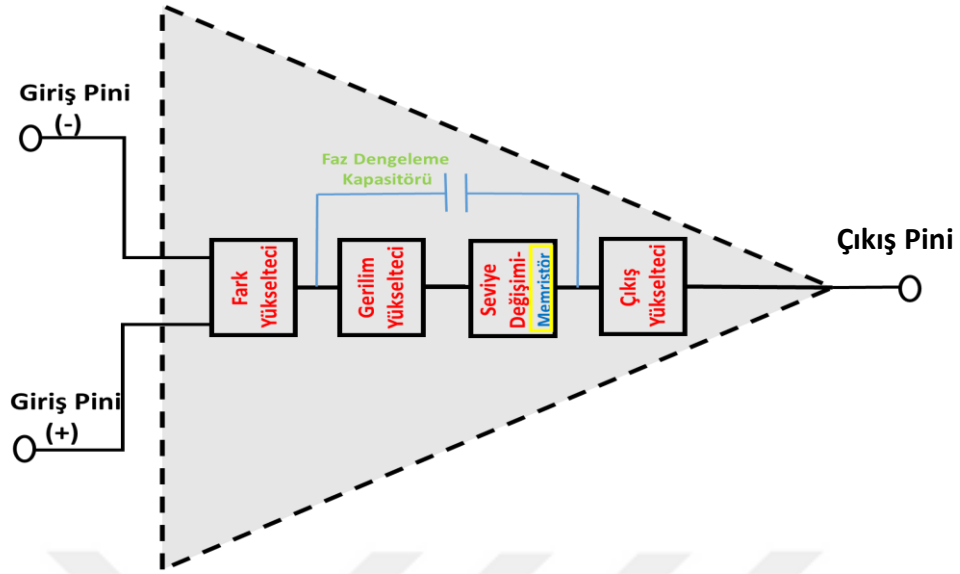
Bir op-amp maksimum sinyal işleme hızında bir ac sinyal ile beslendiğinde op-amp bu sinyale bozunuma uğramadan ıkış verebilmektedir. Karşılaştırmalı op-amp devrelerinde anahtarlama olarak kullanılan op-amp ne kadar hızlıysa anahtarlamadaki yükselme ve alçalma süreleri en optimum noktaya gelebilmektedir. Memristör kullanılarak tasarlanan op-amp ile bu anahtarlama süreleri incelenmiştir. Ayrıca giriş verilen bir kare sinyal, birim izleyen nihai op-amp devresinden geçerek ıkışa ne kadar sürede ulaştığı ve bu sinyalin yükselme ve alçalma tepkilerine bakarak anahtarlama süreleri belirlenmiş oldu.

İdeal op-amp'ın temel özellikleri ile pratikte alışan bir op-amp'ın özellikleri birebir değildir. Her ne kadar teoride ideal değerler kullanılsa da gerçek hayatta karşılaşılan değerlerde farklılıklar oluşmaktadır. İdeal bir işlevsel yükseltecin kazancı sonsuz ve ıkış direncinin değeri sıfırdır. ıkış direncinin sıfır olması sebebiyle ıkışta elde edilen akım ve gerilim yükseltme değeri sonsuzdur. Gerilim yükseltme değerinin sonsuz olması, her değerdeki gerilim beslemesi ile alışabileceđi anlamına gelmemektedir. İdeal op-amp'ta eviren uç ile evirmeyen uç arasındaki diren değeri ve bu girişler ile topraklama arasındaki diren değerleri sıfırdır (LM741, 2003; Mancini, 2003; Jung, 2005; Boylestad ve Louis, 2015; Anonim, 2020). İdeal op-amp ile LM741 op-amp arasındaki değeri farklılıkları izelge 3.1'de görülebilmektedir.

Çizelge 3. 1. İdeal op-amp ve 741 op-amp özellikleri

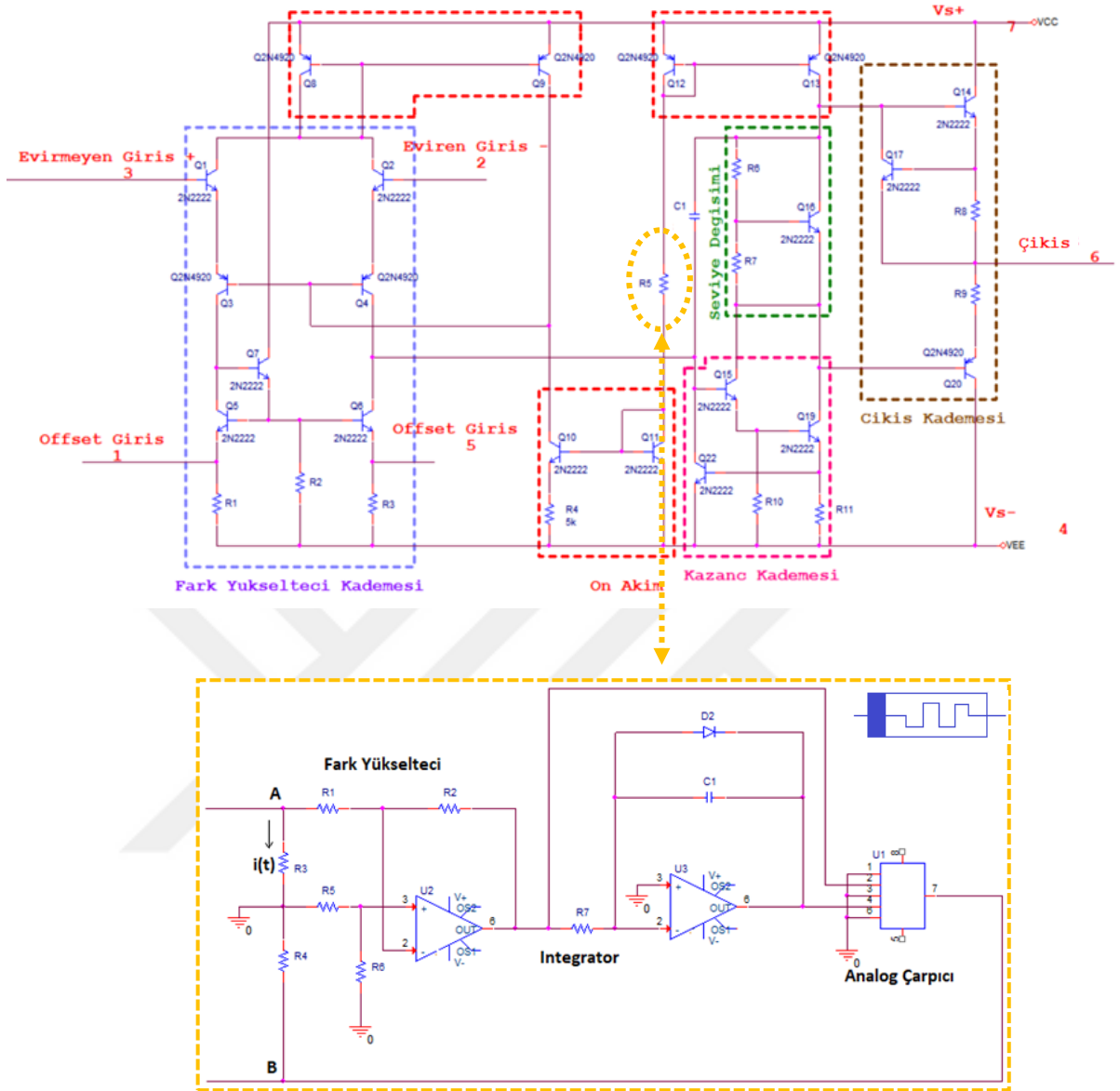
Özellik	İdeal Op-amp	741 Op-amp
Giriş Direnci	∞	$\geq 1\text{M}\Omega$
Çıkış Direnci	Sıfır	$< 500\Omega$
Açık Çevrim Gerilim Kazancı	∞	$\geq 10^4$
Açık Çevrim Bant Genişliği (BG)	∞	10-100Hz
Ortak Mod Zayıflatma Oranı (CMRR)	∞	70dB
Giriş Kutuplama Akımları	Sıfır	$< 0.5\mu\text{A}$
Offset Gerilimi ve Offset Akımı	Sıfır	$< 10\text{mV}$, $< 0.2\text{nA}$
Sıcaklığa Bağlı Karakteristik Değişimi	Değişmez	$5\mu\text{V}/^\circ\text{C}$, $0.1\text{nA}/^\circ\text{C}$
Giriş Gerilimleri	$V_{\text{ç}} = 0$	$V_{\text{ç}} \neq 0$ olabilir
Besleme Gerilimi		$\pm 5\text{V} \dots \pm 15\text{V}$
Maksimum Çıkış Akımı		20mA

Bu çalışmada bizim önerdiğimiz memristör kullanılarak tasarlanan op-amp modelinin blok diyagramı Şekil 3.12’de gösterilmiştir. Memristör emülatör devresi seviye değişim noktasındaki bölüme entegre edilmiştir. Bunun nedeni fark yükseltecinden gelen sinyal, aynalama akım devreleriyle olan kademedan bir sonraki kademelere aktarılır. Çıkış kademesine gelmeden seviye değişim kademesinde memristörün sinyale göre değişebilen direnç özelliğinden yararlanarak buradaki sinyali optimum aralığa çekerek çıkış kademesine aktarır.



Şekil 3.12. Memristör kullanılarak tasarlanan op-amp blok diyagramı.

Önerilen memristör tabanlı op-amp tasarımı için Şekil 3.1 ve Şekil 3.3'teki devreler iç içe yerleştirilerek bütünleşik bir yapı haline getirilmiştir. Memristör emülatörü geleneksel op-amp içerisinde en optimum noktaya yerleştirilmesi için Pspice, Multisim ve MATLAB paket programlarında benzetim çalışmaları ve uygulama çalışmaları yapılarak en etkili ve kararlı sonuçların alınması için birçok giriş çıkış testleri gerçekleştirilmiştir. Bunun sonucunda giriş sinyalinin çıkış sinyaline gelmeden bir önceki kademedeki seviye değişimini sağlayan $39k\Omega$ 'lık direnç yerine konularak en optimum sonuç alınması sağlanmış oldu. Memristör kullanılarak tasarlanan op-amp devresi Şekil 3.13'te ayrıntılı olarak gösterilmiştir.

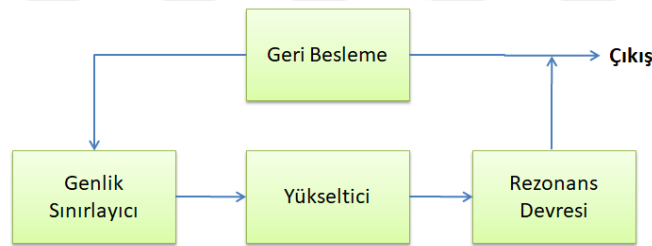


Şekil 3. 13. Memristör kullanılarak tasarlanan op-amp devresi.

3.4. RC Osilatörler

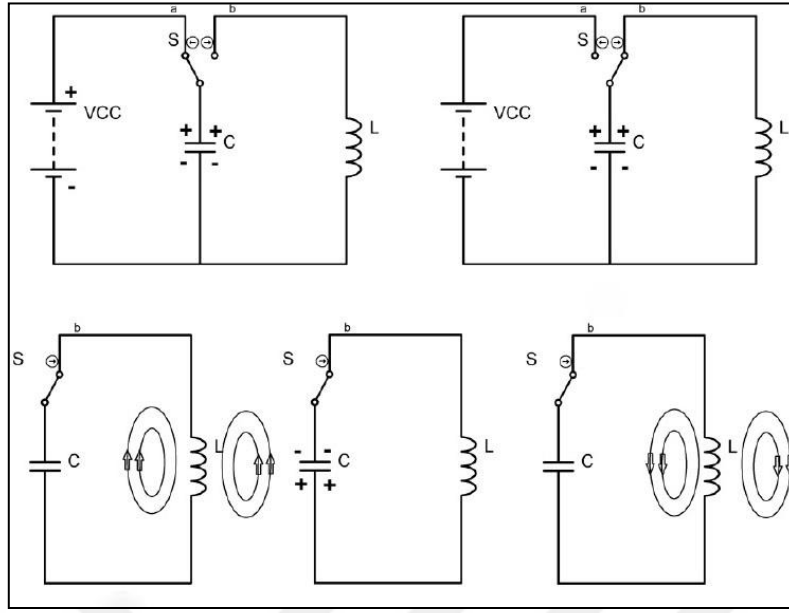
Osilatör (salıngaç), elektronik devrelerde, sinüs, kare, testere ve üçgen elektrik sinyallerini veren elektronik düzeneştir. Osilatörler belli frekanslarda kare, sinüs, üçgen veya testere dişi biçiminde sinyal üretmeye yarayan, geri beslemeli yükselteçlerdir. Osilatör devrelerinin istenen sinyali üretebilmesi için belli işlem katmanlarının olması gerekmektedir. Bu katmanlar genel olarak: pozitif geribesleme, yükselteç elemanı (BJT, Mosfet veya Op-amp), genlik sınırlayıcı ve rezonans devresi yapılarıdır (Şekil 3.14).

Yükselteç elemanı olarak çalışmanın konusuna göre işlemsel yükselteç tercih edilmiştir. Alçak frekans osilatör tiplerinde frekans tespit edici devre için direnç ve kondansatörler kullanılıyor ise bu tip osilatörlere "RC Osilatörler" denmektedir (Megep, 2012; Tapadar ve ark., 2022). Faz kayması ve wien köprüsü osilatörleri, elektronik sistemde tekrarlayan sinyaller sağlamak için kullanılan ve yaygın olarak bilinen RC osilatör tipleridir. Bu osilatörler, 5Hz ile yaklaşık 2MHz arasındaki ses frekansı sinyal aralığında sinyal üretmek için sinyal üreteçleri olarak yaygın şekilde kullanılmaktadır. Bu alt bölümlerde ise öncelikle sinüs dalgası osilatör teorisinin bir özeti ve geleneksel wien köprüsü ve faz kayması osilatörler devrelerinin nümerik analizleri verilmiştir. Son olarak memristör kullanılarak tasarlanan op-amp yükselteç elemanı ile yeni bir tip wien köprüsü ve faz kayması osilatör devreleri önerilmiştir.



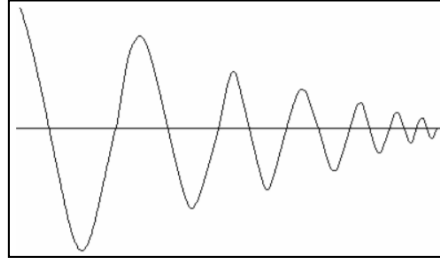
Şekil 3.14. Temel osilatör devresi blok diyagramı.

Genel olarak osilatörler, sinüzoidal osilatörler ve sinüzoidal olmayan osilatörler olmak üzere 2 sınıfa ayrılır (Yağımlı ve Akar, 1999). Sinüzoidal osilatörler, çıkışında sinüzoidal sinyal, sinüzoidal olmayan osilatörler ise kare, dikdörtgen, üçgen ve testere dişi gibi sinyaller üretir. Bütün osilatör tiplerinde kondansatörün şarj ve deşarj olma prensibi vardır. Şarj ve deşarjın devamlılığı kararlı biçimde sağlandığında osilasyon meydana gelir. Şekil 3.15'te LC tank devresi görülmektedir. Bu devre ile osilasyonun nasıl oluştuğu ve temel prensibi daha kolay anlaşılabilir (Seçen, 2015).



Şekil 3.15. LC tank devresinin çalışma prensibi gösterimi.

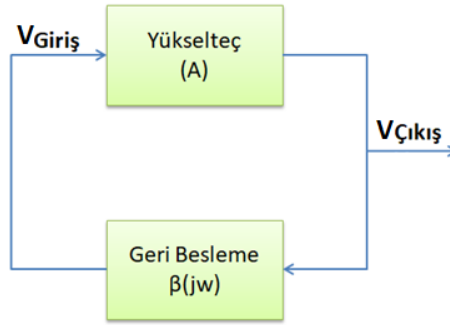
Yüksek frekansta sinyallerin üretildiği osilatörler, paralel kondansatör ve bobinden oluşur. Düşük frekanslı osilatörler bobin olmadan da özel tasarımlarla gerçekleştirilebilir. Kondansatör şarj edilip bobine paralel bağlanırsa, kondansatör bobin üzerine deşarj olur. Bobin etrafında manyetik alan oluşturur. Kondansatör, deşarj akımı ile ters yönde şarj olarak manyetik alanı söndürür. Şarj olan kondansatör tekrar deşarj olarak bobin etrafında manyetik alan oluşturur. Kondansatörün bobin üzerine şarj ve deşarjı sayesinde bobin ve kondansatörün değeri ile orantılı olarak bir sinüzoidal sinyal üretilir. Rezonans devresinde bir miktar direnç ve kayıp bulunduğundan sinüs dalgası giderek küçülecektir. Bu olaya sönümlü osilasyon denir. Şekil 3.16'da bu durum görülmektedir. Bu küçülmenin önüne pozitif geri besleme ile geçilir. Sürekli osilasyon işlemi için bobin şart değildir. Çeşitli tipte elektronik devre tasarımlarıyla kondansatörün kararlı bir şekilde dolup boşalması sağlanarak istenen osilatör devresi gerçekleştirilebilir.



Şekil 3.16. Sönümlü osilasyon.

3.4.1. Barkhausen kararlılık kriteri

Elektronikte Barkhausen kararlılık kriteri doğrusal bir elektronik devrenin ne zaman salınacağını belirlemek için matematiksel bir koşuldur (He ve ark., 2009). Bu koşulun genel blok diyagramı Şekil 3.17’de verilmiştir



Şekil 3.17. Barkhausen kararlılık kriterini karşılayan bir osilatörün blok diyagramı.

Yukarıdaki şekilde verilen devrenin transfer fonksiyonu Eş. 3.37’teki gibi ifade edilebilir.

$$H(s) = \frac{A(s)}{1 - A(s)\beta(s)} \quad (3.37)$$

Döngü kazancı $A(s)\beta(s) = 1$ olarak seçilirse, $H(s)$ sonsuz olacaktır. Bu durumda, tek bir frekansta w_o olan bir osilatör devresi sağlanmış olur.

$$A(jw_o)\beta(jw_o) = 1 \quad (3.38)$$

Dolayısıyla Eş. 3.38’e göre sinüzoidal bir salınım elde etmek için salınım kriteri Barkhausen kararlılık kriter kuralları adı ile açıklanır;

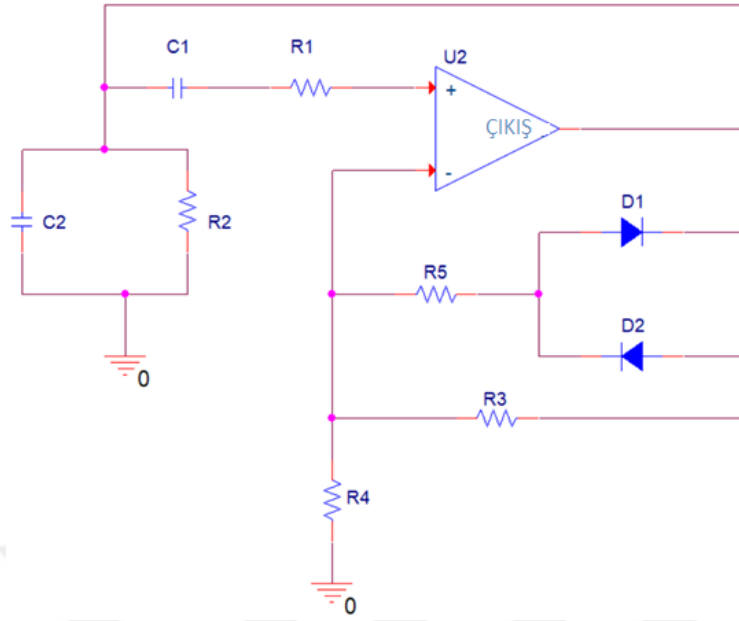
- Kapalı döngü kazancı 1'e eşit değildir, yani $|\beta A| = 1$ ve
- Geri besleme döngüsü etrafındaki toplam faz kayması sıfır veya 2π 'nin bir tamsayı katı: $\angle \beta A = 2\pi n, n \in \{0,1,2, \dots\}$ olmalıdır.

Osilatör devresi başlatıldığında, kısa geçici bir süre için devredeki değişikliğin neden olduğu çok sayıda harmonik içeren bir çıkış sinyali elde edilir. Osilatörün geri besleme kısmı da çıkış frekansını belirler. Çıkışta oluşan harmoniklerden sadece devrenin geri besleme kısmı tarafından belirlenen frekans aynı fazlı osilatörün girişine uygulanır (Yumrukaya, 2017).

Salınımlı çıkış sinyalinin elde edilme durumu sırasında, osilatör devresinin kapalı döngü kazancı, amplifikatör tarafından girişe uygulanan sinyalin genliğini artırmak için 1'den büyük olmalıdır. Kararlı salınım durumunda, kapalı döngü kazancı 1 olmalıdır. Bu koşulu elde etmek için, geri besleme döngüsü amplifikatörünün kazancı ayarlanmalıdır. Bu ayar, doyumluk nedeniyle çıkışın kırılmasından önce uygulanırsa, çıkış sinyali sinüzoidal dalga formu olacaktır, aksi takdirde çıkış sinyali kare dalga formunda olacaktır (Yumrukaya, 2017).

3.4.2. Wien köprüsü osilatörü

Wien köprü osilatör hem pozitif hem de negatif geri besleme kullanan bir RC faz kaydırma osilatörüdür. Şekil 3.18'deki devrede, yükselteç olarak giriş empedansı yüksek bir eleman olan op-amp tercih edilmiştir. Bu yapıda ise op-amp yerine memristör kullanılarak tasarlanan op-amp kullanılmıştır (Parlar ve ark., 2021). Literatürde çeşitli wien köprü osilatör yapıları mevcuttur ancak uygulama devrelerinde daha çok tercih edilen yapı aşağıda verilmiştir (Megep, 2012; Çabuker ve ark., 2021; Palit, 2022; Duan ve ark., 2022; Yongan, 2022).



Şekil 3.18. Op-amp ile gerçekleştirilen wien köprüsü osilatör devre şeması.

Burada görüldüğü gibi R_1 - C_1 'den oluşan seri, R_2 - C_2 'den oluşan paralel RC devreleri Wien köprüsünü oluşturur. Bu elemanlar frekansı belirlemektedir. R_3 ve R_4 elemanları ile yükseltecin kazancı sınırlanmaktadır. R_5 direnci ve D_1 - D_2 (ideal) diyotları geri beslemedeki ters akımları (mikro düzeyde) engellemek için koruyucu bir yapı sağlamaktadır. Çıkış sinyali, belli oranda op-amp'ın faz çevirmeyen (+) girişine R_1 - C_1 elemanları ile geri beslenmektedir. Op-amp'ın çalışma frekansında R_1 - C_1 , R_2 - C_2 'den oluşan köprü devresi maksimum geri beslemeyi yapmakta ve bu frekansta faz açısı sıfır olmaktadır (Seçen, 2015).

Wien köprüsü osilatörü için koruyucu yapı ihmal edilirse, transfer fonksiyonunu Eş. 3.39'da ele alırsak;

$$\frac{V_g}{V_c} = \frac{R_2 // \frac{1}{C_2 s}}{R_1 + \frac{1}{C_1 s} + R_2 // \frac{1}{C_2 s}} = \frac{\frac{R_2}{1+R_2 C_2 s}}{\frac{1+R_1 C_1 s}{C_1 s} + \frac{R_2}{1+R_2 C_2 s}} \quad (3.39)$$

$$\frac{V_g}{V_c} = T(s) = \frac{R_2 C_1 s}{R_1 R_2 C_1 C_2 s^2 + (R_1 C_1 + R_2 C_2 + R_2 C_1) s + 1}$$

s düzleminden $j\omega$ düzlemine geçerek analizler yapılacak olursa;

$$\frac{V_g}{V_\varphi} = T(j\omega) = \frac{R_2 C_1 \omega j}{1 - R_1 R_2 C_1 C_2 \omega^2 + (R_1 C_1 + R_2 C_2 + R_2 C_1) j\omega} \quad (3.40)$$

Gerekli salınımları elde etmek için Barkhausen kararlılık kriterine göre toplam faz kayması sıfır olması gerektiğinden $1 - R_1 R_2 C_1 C_2 \omega^2$ sıfıra eşit olmalıdır. Wien köprüsü osilatörleri $R_1=R_2=R$ ve $C_1=C_2=C$ seçilerek tasarlanmıştır. Bu durumda osilasyon frekansı;

$$\omega = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \rightarrow f = \frac{1}{2\pi RC} \quad (3.41)$$

ve transfer fonksiyonu Eş. 3.42'deki gibi elde edilebilir;

$$\frac{V_g}{V_\varphi} = \frac{R_2 C_1}{R_1 C_1 + R_2 C_2 + R_2 C_1} \quad (3.42)$$

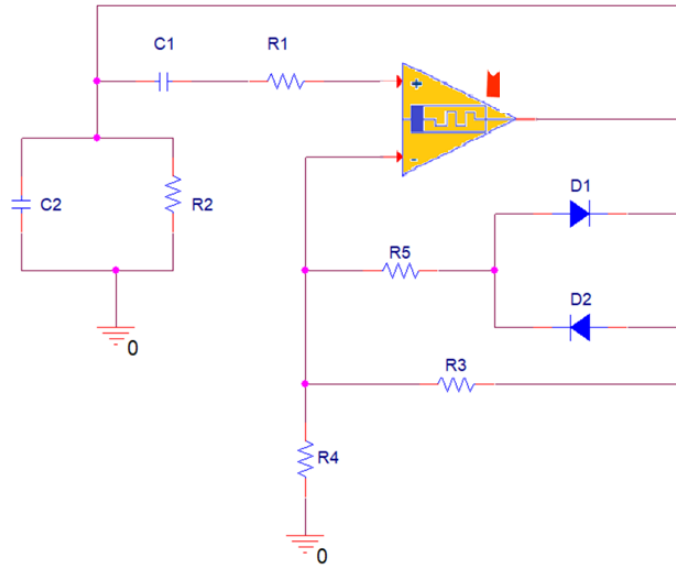
Ayrıca başka bir Barkhausen kararlılık kriterine göre, kapalı döngü kazancı için osilasyon şartını yazacak olursak Eş. 3.43 türetilir;

$$\frac{V_g}{V_\varphi} = \frac{R_4 R_5 + R_3 R_4}{R_3 R_4 + R_3 R_5 + R_4 R_5} = 0.34 \quad (3.43)$$

Buradan $R_3/R_4 \approx 2.12$ osilasyon şartı olarak yazılabilir.

3.4.2.1. Memristör kullanılarak tasarlanan op-amp ile wien köprüsü osilatörü

Bu kısımda memristör kullanılarak tasarlanan op-amp ile wien köprüsü osilatör devresi tarif edilmiştir. Bu fikir nümerik analizler ve MATLAB/Simscape, Pspice paket programları ile desteklenmektedir. Şekil 3.19'da önerilen yeni wien köprü osilatör devre şeması gösterilmektedir.



Şekil 3.19. Memristör kullanılarak tasarlanan op-amp ile wien köprüsü osilatör devre şeması.

Memristör direnci, zamana bağlı olan R_{mem} olarak tanımlanır. R_{mem} değeri yüke göre zamanla değiştiğinden hesaplamaları kolaylaştırmak için denklemlerde bu şekilde ele alınmıştır. Eş. 3.12'den R_{mem} ifadesi çekilirse;

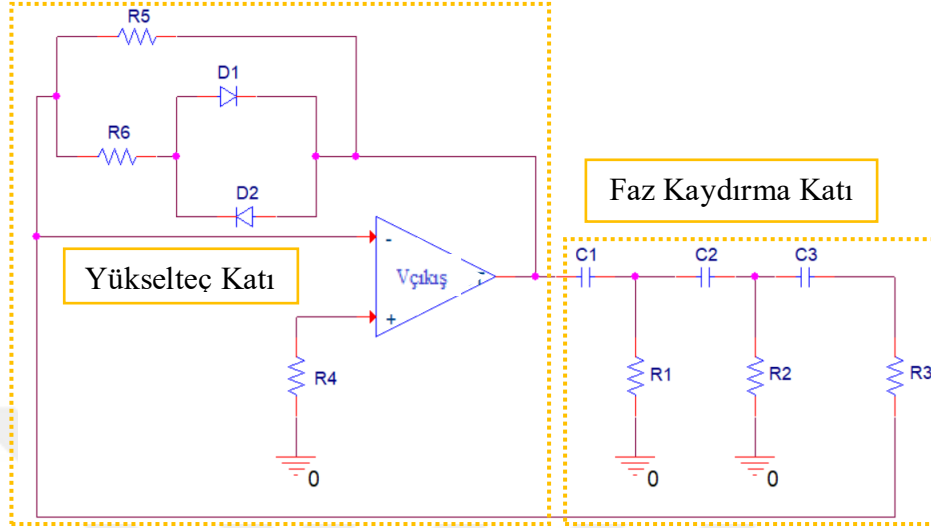
$$R_{mem}(q(t)) = \frac{V_{mem}(t)}{i_{mem}(t)} = \left(\frac{-R_3 R_1}{R_2} \right)^2 \frac{1}{R_6 C_1} q(t) \quad (3.44)$$

elde edilir. Memristör kullanılarak tasarlanan op-amp devresinde değişen $R_{mem}(q)$ 'e göre aynı osilasyon frekansında wien köprüsü osilatör devresinin çıkış tepkileri ele alındı.

3.4.3. Faz kaymalı osilatör

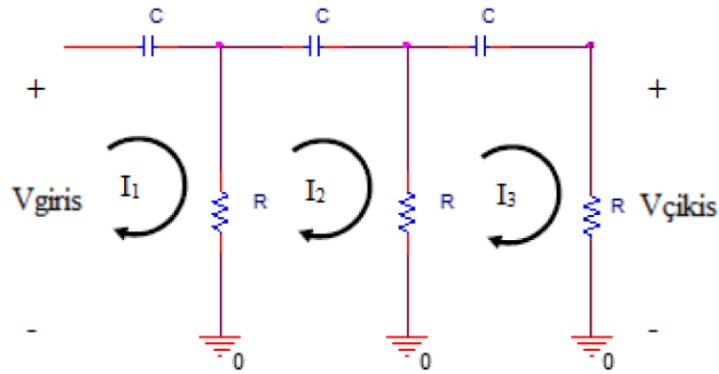
Op-amp kullanan faz kaydırmalı osilatörün temel bir uygulama devre şeması Şekil 3.20'de gösterilmektedir. Sürekli bir salınım sinyali elde etmek için op-amp giriş ve çıkış sinyali arasında belli frekanslarda 180° faz farkı oluşur. 180° faz kayması, C1-R1, C2-R2 ve C3-R3 olan direnç-kondansatör çiftleri tarafından sağlanır. Bu devrenin çıkış frekansı ve salınım durumu, bu RC çiftlerinin değerleri ile belirlenir. Bir geribesleme devresinin temel gelişimini takip eden bir osilatör devresi örneği Osilasyon

için gerekenler βA döngü kazancının birden büyük olması gerekir (Megep, 2012; Anonim, 2020).



Şekil 3.20. Op-amp ile gerçekleştirilen faz kaymalı osilatör devre şeması.

Transfer fonksiyonu, çıkış frekansı ve salınım koşulu için gerekli denklemleri elde etmek için KGY, faz kaydırmalı osilatör devresinin R-C çiftlerine uygulanır. Hesaplamaları kolaylaştırmak için dirençler ve kapasitörler $C1=C2=C3=C$ ve $R1=R2=R3=R$ olarak eşit olarak seçilir. Şekil 3.21’de faz kaymalı osilatör için RC yapısı gösterilmiştir. İlgili eşitlikler bu yapı referans alınarak türetilmiştir.



Şekil 3.21. Üçüncü dereceden RC yapısı.

$$V_{giriş} = \left(R + \frac{1}{sC}\right) I_1 - RI_2 \quad (3.45)$$

$$RI_1 = \left(2R + \frac{1}{sC}\right) I_2 - RI_3 \quad (3.46)$$

$$RI_2 = \left(2R + \frac{1}{sC}\right) I_3 \quad (3.47)$$

$$V_{çıkış} = RI_3 \quad (3.48)$$

Üçüncü mertebeden sistemin transfer fonksiyonunu elde etmek için yukarıdaki eşitlikler çözülerek Eş. 3.49 elde edilir.

$$\frac{V_{çıkış}}{V_{giriş}} = \frac{1}{\left(1 + \frac{1}{sRC}\right) + \left(2 + \frac{1}{sRC}\right)^2 - \left(3 + \frac{2}{sRC}\right)} \quad (3.49)$$

s düzleminden jw ' ye geçip yeniden dikkate alınırsa transfer fonksiyonunun basitleştirilmiş formu Eş. 3.50'deki gibi karşımıza çıkar.

$$\frac{V_{çıkış}}{V_{giriş}} = \frac{1}{\left(1 - \frac{5}{(wRC)^2}\right) - j\left(\frac{6}{wRC} - \frac{1}{(wRC)^3}\right)} \quad (3.50)$$

Barkhausen kararlılık kriterine göre toplam faz kayması sıfır olması gerektiğinden transfer fonksiyonunun imajinel kısmı sıfıra eşit olmalıdır. Eş. 3.50'den imajinel tarafı sıfıra eşitlediğimizde Eş. 3.51 elde edilmiş olur.

$$6(wRC)^2 = 1 \rightarrow f = \frac{1}{2\pi RC\sqrt{6}} \quad (3.51)$$

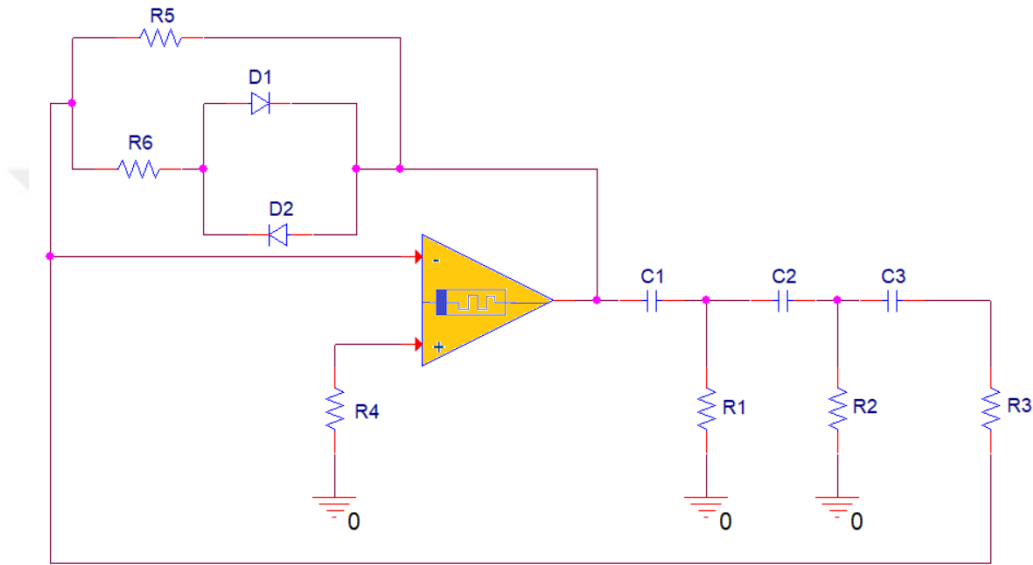
Eş. 3.51 'e göre Eş. 3.49 düzenlenip tekrar hesaplandığında şu şekilde yazılabilir;

$$\frac{V_{çıkış}}{V_{giriş}} = \frac{1}{\left(1 - \frac{5}{(wRC)^2}\right)} = -\frac{1}{29} \quad (3.52)$$

$\beta A = 1$ olan Barkhausen kararlılık kriterini karşılamak için sistemin kapalı döngü kazancı en az ≥ -29 olmalıdır (He ve ark., 2009).

3.4.3.1. Memristör kullanılarak tasarlanan op-amp ile faz kaydırmalı osilatör

Memristör kullanılarak tasarlanan op-amp ile faz kaydırmalı osilatör devresi, devrenin osilasyona başlama noktasını, osilasyon bandına oturma süresini ve çıkış tepkilerini iyileştirmek için önerilmiştir. Önerilen faz kaydırmalı osilatör devresi denklemleri ile detaylı bir şekilde analiz edilmiştir. Şekil 3.22’de memristör kullanılarak tasarlanan op-amp ile faz kaydırmalı osilatör devre şeması gösterilmiştir.



Şekil 3.22. Memristör kullanılarak tasarlanan op-amp ile faz kaydırmalı osilatör devre şeması.

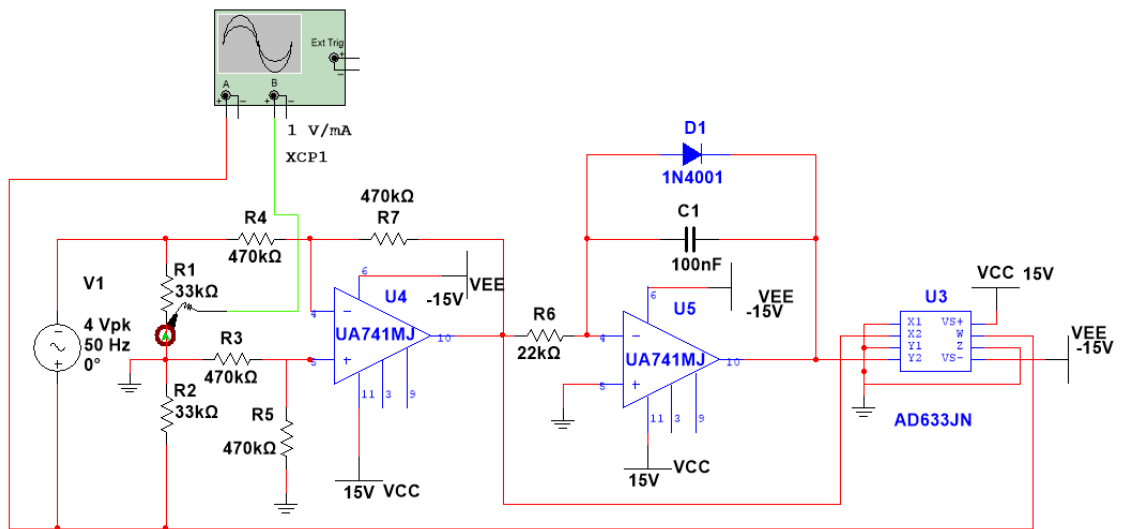
Memristörün direnci zamanla değiştiğinden devrenin çıkış frekansını belirlemek için Eş. 3.51 kullanılır (Gürsul ve Hamamci, 2020).

4. BULGULAR

Bu bölümde, daha önceki bölümlerde anlatılan memristör emülatörü için istenilen çıkış değerini sağlayabilecek özellikteki devre elemanları seçilerek benzetimi yapıldı ve uygulaması gerçekleştirildi. Memristör kullanılarak tasarlanan op-amp devresi için benzetim yapılarak uygulaması gerçekleştirildi. Son olarak nihai op-amp'ın yükselteç elemanı olarak kullanıldığı wien köprüsü ve faz kaymalı osilatörlerin benzetim sonuçları MATLAB/Simscap ortamında yapıldı ve uygulama devreleri gerçekleştirildi.

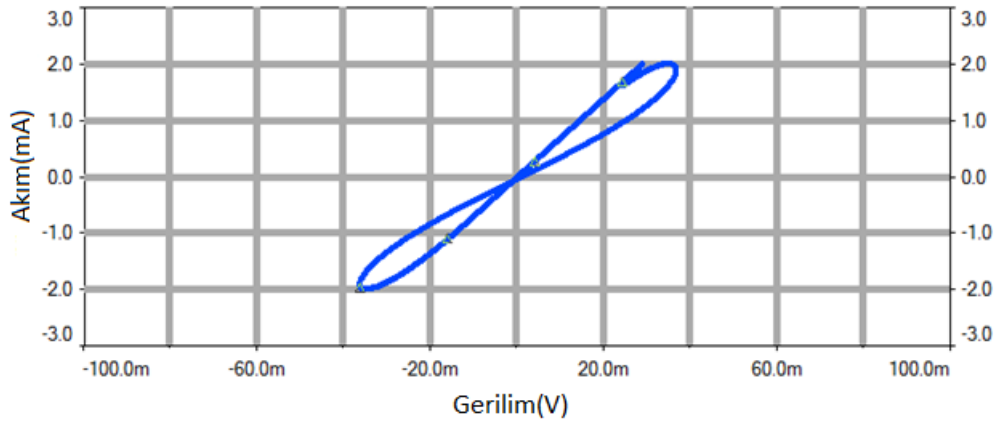
4.1. Doğrusal Sürüklenme Hızlı TiO_2 Memristör Emülatörü Benzetim Sonuçları

Tasarlanan memristör taklit devresinde en yaygın devre elemanları tercih edilmiştir. Memristör taklit devresinde işlemsel yükselteç olarak $\mu a741$ entegresi seçilmiştir. Bu entegrenin off-set ayarı rahatlıkla ayarlanabildiğinden hassas çalışmalarda önemli derecede rol oynamaktadır. Analog çarpıcı olarak ise AD633 tercih edilmiştir. Piyasada birçok multiplexer çeşidi mevcut ancak fiyat/performans analizi yapıldığında bu entegre ön plana çıkmıştır. AD711 ve AD844 ise bacak yapıları ve içeriği $\mu a741$ entegresine benzemektedir. Ancak diğer modeller için en sağlıklı çıkış tepkileri bu AD633 ile sağlanmıştır (Şekil 4. 1).

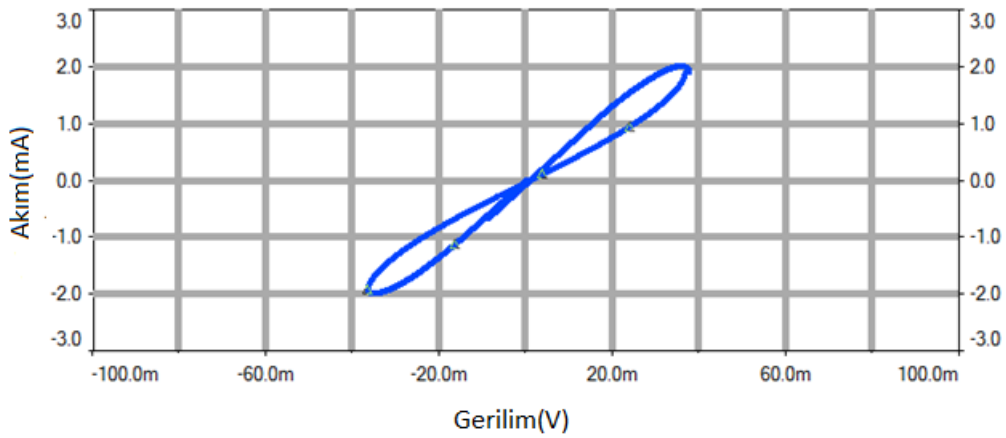


Şekil 4.1. Doğrusal sürüklenme hızlı TiO_2 memristör taklit devresi.

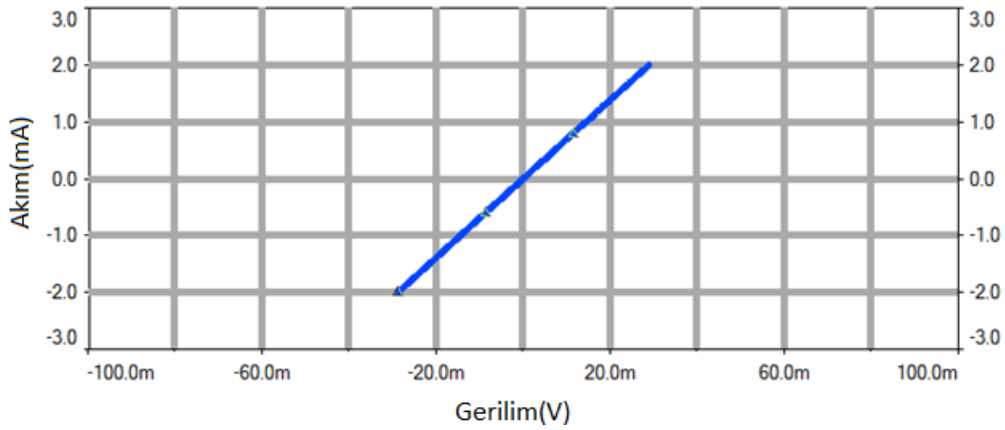
Memristör emülatör davranışı sinüsoidal gerilim kullanarak test edildi. A-B uçlarından geçen akım ve uygulanan gerilim bir sayısal osiloskop kullanarak ölçüldü. Sırayla 15-50-200 Hz sinüsoidal bir giriş gerilimiyle beslenen memristör emülatörünün Lyscaous eğrisi Şekil 4.2-4.3 ve 4.4'te görülmektedir.



Şekil 4.2. 15Hz ve 2V sinüs sinyali ile beslenen memristör emülatörünün histeresiz eğrisi.



Şekil 4.3. 50Hz ve 2V sinüs sinyali ile beslenen memristör emülatörünün histeresiz eğrisi.

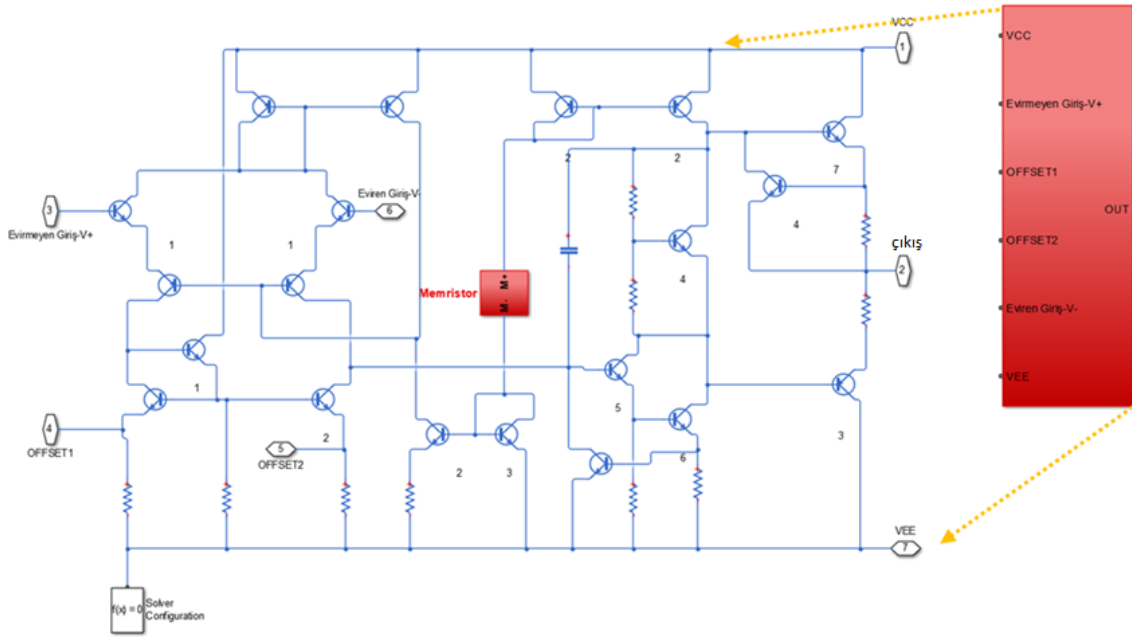


Şekil 4.4. 200Hz ve 2V sinüs sinyali ile beslenen memristör emülatörünün histeresiz eğrisi.

Tıpkı doğrusal sürüklenme hızlı bir TiO_2 memristörün akım ve geriliminin aynı anda sıfırdan geçtiği gibi bu histerezis eğrilerinde de akım ve gerilim aynı anda sıfırdan geçmektedir. Sonuç olarak memristör emülatörünün memristör karakteristiklerine benzer davranışta olduğu ve sıkışmış bir histerezis döngüsü elde edilmiş oldu. Giriş frekansı artırıldığında histerezis döngülerinde de küçülme gözlemlendi.

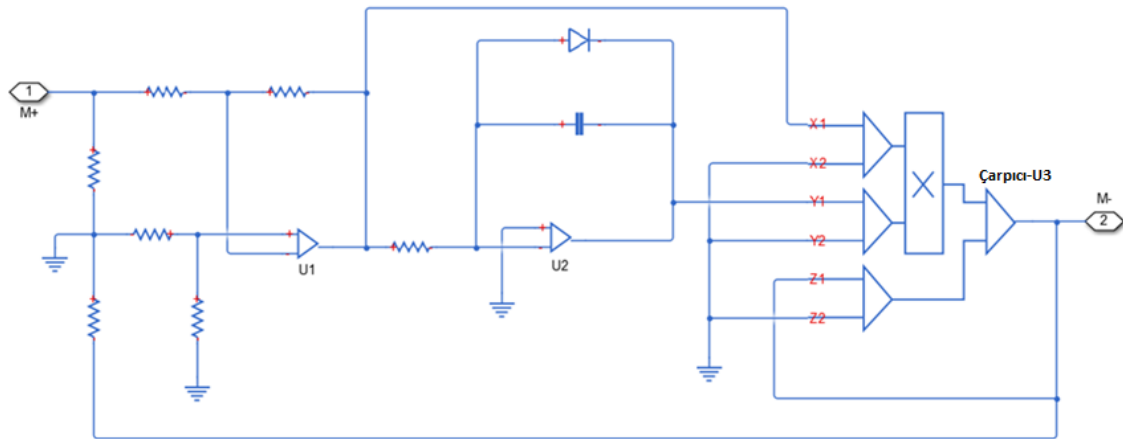
4.2. Memristör Kullanılarak Tasarlanan Op-Amp Devresinin Benzetim Sonuçları

Bir önceki bölümde memristör emülatör devresinin benzetim sonuçları verilmişti. Burada ise memristör kullanılarak tasarlanan op-amp devresinin benzetim sonuçları verilmiştir. Op-amp iç devresine yerleştirilen memristörün op-amp'ın çıkış tepkilerini ve belirtim testleri üzerindeki etkileri bu bölümde ele alınmıştır. Şekil 4.5'te MATLAB/Simscape programında oluşturulan memristör kullanılarak tasarlanan op-amp devresi gösterilmiştir. Memristör ve op-amp alt sistem (Subsystem) olarak bütünleşik hale getirilmiştir.



Şekil 4.5. Memristör kullanılarak tasarlanan op-amp devresi.

Op-amp iç devresinde kullanılan memristör alt sistemi Şekil 4.6'da gösterilmiştir. Kondansatör için başlangıç gerilimi 0.01V olarak ayarlanmıştır. Multiplier için $V_{\text{çıkış}} = A * ((X_1 - X_2) * (Y_1 - Y_2) / K - (Z_1 - Z_2))$ ifadesinde skala faktörü, $K = 30V$ ve $G = 1$ olarak düzenlenmiştir. Diğer alt ayarlar varsayılan (default) olarak oluşturulmuştur.



Şekil 4.6. Memristör emülatörü alt sistemi.

4.2.1. Elektriksel belirtim testleri

Bu kısımda memristör kullanılarak tasarlanan op-amp'ın çıkış tepkilerinin iyileştirilmesi için giriş kayma gerilimi, giriş kayma akımı, ortak mod bastırma oranı ve giriş – çıkış empedans testleri gerçekleştirilmiştir. Bu bölümde gerçekleştirilen tüm test devreleri klasik op-amp'lar için üretici firmaların veri sayfalarından (datasheet) baz alınarak oluşturulmuştur. Ayrıca elde edilen sonuçlar kullanılan elemanların nominal çalışma serbest hava sıcaklıkları dahilinde geçerlidir.

4.2.1.1. Giriş kayma gerilimi testi

Op-amp'ın girişinde meydana gelen giriş gerilimi dengesizlikleri op-amp'ın çıkışında meydana gelen gerilimin değişmesine ve yanlış yorumlanmasına neden olabilmektedir. Giriş dengesizlik gerilimi; sıcaklık, op-amp'ın açık çevrim kazancına ve dengesizlik gerilimine bağlıdır. Bölüm 3'te belirtildiği gibi test devresi gerçekleştirildiğinde kayma geriliminin çıkışına olan etkisi gösterilmiştir. Bu devreye göre çıkış gerilimi (V_c) ve kayma gerilimi (V_{KG}) arasındaki ilişki Eş. 3.20'ye göre hesaplanırsa;

$$21 \times 10^{-3} V \approx V_{KG} \frac{20k\Omega + 1k\Omega}{1k\Omega} \rightarrow V_{KG(ua741 \text{ op-amp entegresi})} \approx 1mV$$

$$5 \times 10^{-3} V \approx V_{KG} \frac{20k\Omega + 1k\Omega}{1k\Omega} \rightarrow V_{KG(ua741 \text{ op-amp entegre benzetimi})} \approx 238\mu V$$

$$2.1 \times 10^{-3} V \approx V_{KG} \frac{20k\Omega + 1k\Omega}{1k\Omega} \rightarrow V_{KG(memristör \text{ kullanılarak tasarlanan op-amp})} \approx 100\mu V$$

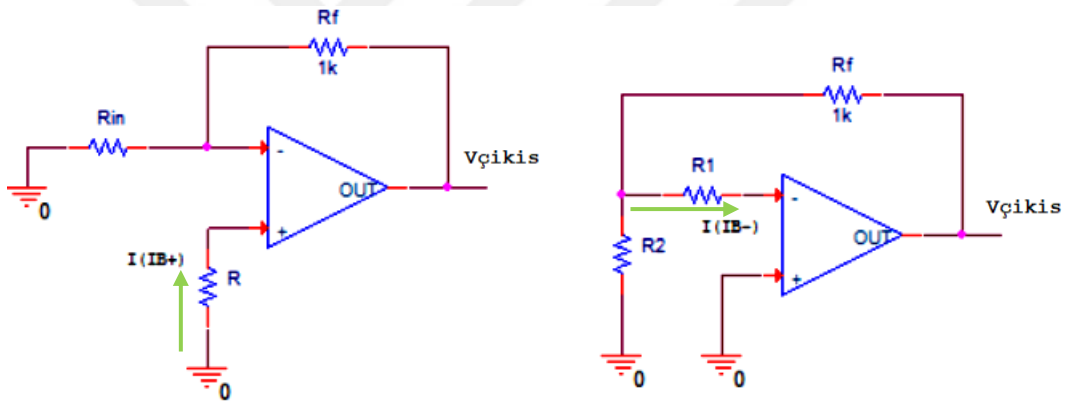
gibi bulunur.

Giriş dengesizlik gerilimleri sırasıyla hesaplandığında memristör kullanılarak tasarlanan op-amp yapısında bu değerin diğer iki op-amp yapısına göre daha az olduğu görülmüştür. Bu dengesizlik geriliminin az olması analog devre uygulamalarında çıkış

gerilim karakteristiklerine etkisini en aza indirgeyerek sistemin verimliliğini arttırmaktadır.

4.2.1.2. Giriş kayma akımı testi

Bipolar devrelerde giriş transistörlerinin beyzlerinden akan I_B giriş kayma akımıdır. Bu akımın değeri, giriş katının akımına ve giriş transistörlerinin β_F kazançlarına bağlıdır. Tipik değeri birçok BJT'li işlemsel kuvvetlendirici yapısı için $10nA$ ile $500nA$ arasında yer almaktadır. NPN transistörlerde giriş akımı beyzden emitere doğru (işlemsel kuvvetlendiricinin içine doğru) aktığı için pozitif, PNP transistörler için ise negatif değerlidir. Şekil 4.7'de işlemsel kuvvetlendiricinin eviren ve evirmeyen girişlerinde bulunan giriş kutuplama akımları gösterilmiştir.



Şekil 4.7. Tersleyen ve terslemeyen girişlerin giriş kayma akım test devreleri şematığı.

Op-amp içinde kullanılan transistörlerin beyz akımları dengeli şekilde yapılmalıdır. Bu durumda op-amp girişlerinden dengeli ve çok küçük bir giriş kayma akımı akar. İdeal durumda bu akımın hiç akmadığı varsayılmaktadır. Op-amp girişinde oluşan giriş kayma akımı analizleri Bölüm 3'te detaylı olarak verilmiştir.

İşlemsel kuvvetlendiricinin giriş uçlarından her birinden akan akımlar arasındaki dengesizlik olup - ve + işaretleri sırasıyla eviren (faz çeviren) ve evirmeyen (faz çevirmeyen) girişleri belirtmektedir. İşlemsel kuvvetlendiricilerde giriş dengesizlik akımı da giriş dengesizlik gerilimi gibi çıkışta bir kayma gerilimi oluşturacaktır. I_{10} 'dan kaynaklanan bu gerilim Eş. 3.27'ye göre hesaplanırsa;

$$(I_{KA}) = |I_{IB+} - I_{IB-}| = |80nA - 60nA| \approx 20nA$$

$$\rightarrow V_{\zeta(I_{KA} \text{dankaynaklanan}/\mu a741 \text{ op-amp entegresi})} \approx 20k\Omega \cdot 20nA \approx 400\mu V$$

$$(I_{KA}) = |I_{IB+} - I_{IB-}| = |3.17nA - 7.81nA| \approx 4.64nA$$

$$\rightarrow V_{\zeta(I_{KA} \text{dankaynaklanan}/\mu a741 \text{ op-amp entegre benzetimi})} \approx 20k\Omega \cdot 4.64nA \\ \approx 92.8\mu V$$

$$(I_{KA}) = |I_{IB+} - I_{IB-}| = |365nA - 364nA| \approx 1nA$$

$$\rightarrow V_{\zeta(I_{KA} \text{dankaynaklanan}/\text{memristör kullanılarak tasarlanan op-amp})} \approx 20k\Omega \cdot 1nA \\ \approx 20\mu V$$

gibi bulunur.

Giriş dengesizlik akımları sırasıyla hesaplandığında memristör kullanılarak tasarlanan op-amp yapısında bu değerin diğer iki op-amp yapısına göre daha az olduğu görülmüştür. Giriş dengesizlik gerilimi ve giriş dengesizlik akımından dolayı toplam kayma Eş. 4.1'deki gibi ifade edilir.

$$V_{\zeta}(\text{toplam kayma}) = \left| V_{\zeta(V_{KG} \text{den kaynaklanan})} \right| + \left| V_{\zeta(I_{KG} \text{den kaynaklanan})} \right| \quad (4.1)$$

Toplam kayma $\mu a741$ op-amp entegresi, $\mu a741$ op-amp entegre benzetimi ve memristör kullanılarak tasarlanan op-amp benzetimi için sırasıyla $\approx 1.4mV$, $\approx 330.8\mu V$, $\approx 120\mu V$ olarak hesaplanır.

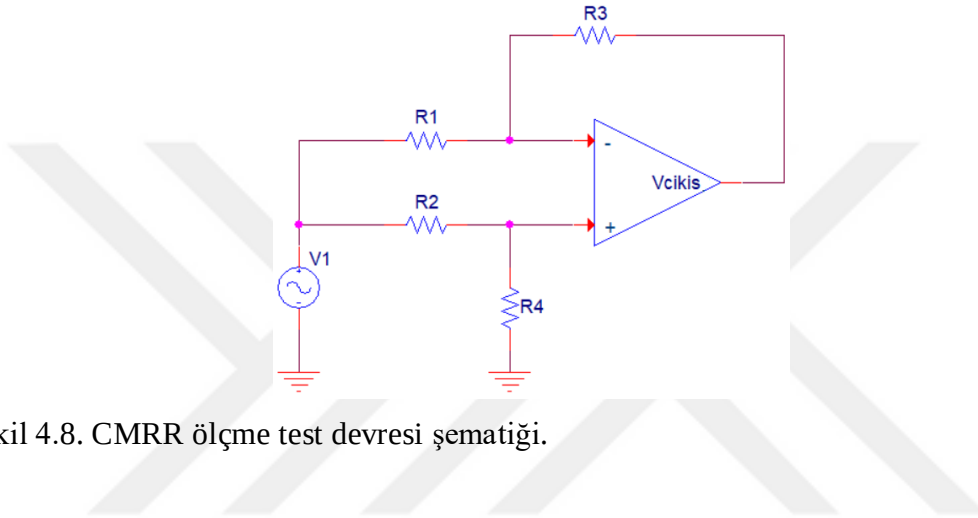
4.2.1.3. Ortak mod bastırma oranı (CMRR)

İşlemsel yükseltecin her iki girişlerine de aynı işaret uygulandığında bu işarete ortak mod, fark işareti uygulandığında ise fark modu olarak ifade etmiştik. Ayrıca giriş işareti aynı olduğunda işlemsel yükseltecin bir çıkış üretmemesi gerekmektedir. Fakat pratikte ortak işarete karşılık çok küçükte olsa bir çıkış sinyali üretilir. İşlemsel yükseltecin fark mod işaret kazancı ortak mod işaret kazancına göre oldukça büyüktür. Bu durumda fark mod gerilim kazancının ortak mod gerilim kazancına oranına ortak mod bastırma oranı yani CMRR dendiği Bölüm 3'te detaylı olarak analiz edilerek

anlatılmıştı. Literatürde birçok CMRR ölçme devresi mevcuttur. Şekil 4.8'deki devre CMRR değerini ölçmek için kullanılabilir. Eğer $R_2 \gg R_1$ ise; CMRR;

$$CMRR = \frac{A_d}{A_c} = \frac{V_d}{V_c} \cong \frac{R_2}{R_1} \frac{V_s}{V_\varphi} \quad (4.2)$$

ile ifade edilebilir.



Şekil 4.8. CMRR ölçme test devresi şematiği.

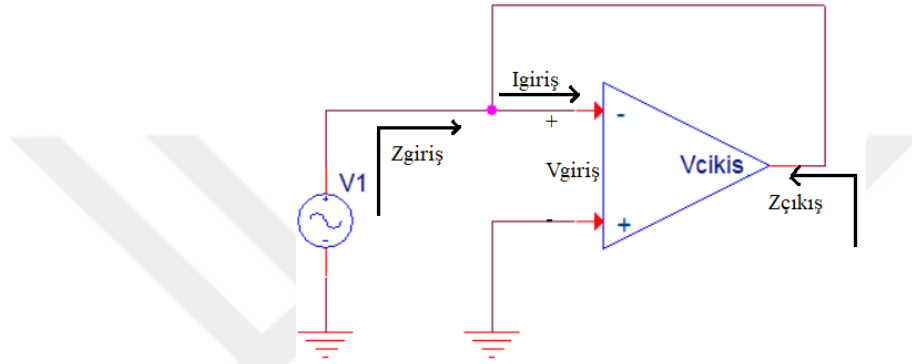
$$CMRR_{(ua741 \text{ op-amp entegresi})} \approx \frac{R_2}{R_1} \frac{V_s}{V_\varphi} \approx \frac{100M\Omega}{1\Omega} \frac{1mV}{24.60} \approx 4064.4 \rightarrow 20\log\left(\frac{R_2}{R_1} \frac{V_s}{V_\varphi}\right) \approx 72.18dB$$

$$CMRR_{(ua741 \text{ op-amp entegre benzetimi})} \approx \frac{R_2}{R_1} \frac{V_s}{V_\varphi} \approx \frac{100M\Omega}{1\Omega} \frac{1mV}{17.04} \approx 5868.1 \rightarrow 20\log\left(\frac{R_2}{R_1} \frac{V_s}{V_\varphi}\right) \approx 75.36dB$$

$$CMRR_{(memristör \text{ kullanılarak tasarlanan op-amp})} \approx \frac{R_2}{R_1} \frac{V_s}{V_\varphi} \approx \frac{100M\Omega}{1\Omega} \frac{1mV}{13.61} \approx 7352.9 \rightarrow 20\log\left(\frac{R_2}{R_1} \frac{V_s}{V_\varphi}\right) \approx 77.32dB$$

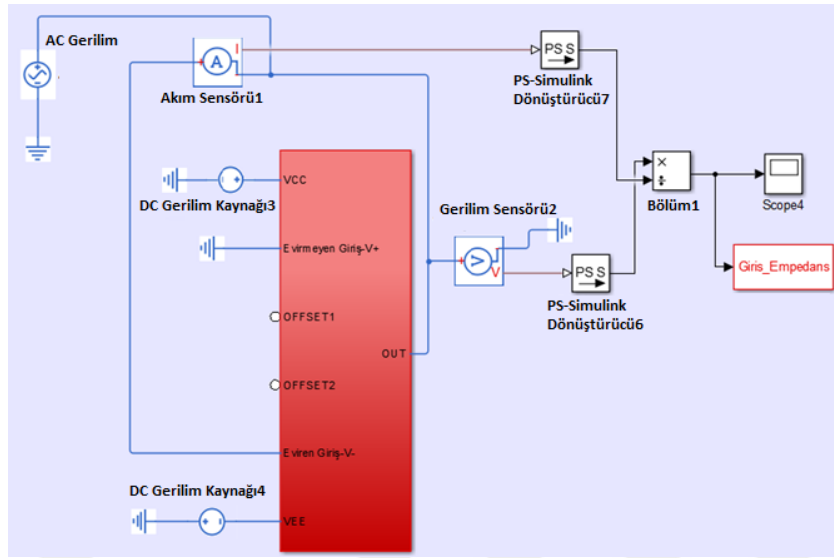
4.2.1.4. Giriş ve çıkış empedansları

Farklı op-amp yapıları için tek tek giriş ve çıkış empedansları hesaplandı. Öncelikle giriş empedansları farklı op-amp yapıları için kaynak gerilimi tarafından bakılarak hesaplandı. Çıkış empedansları ise kaynak gerilimi susturularak hesaplandı. Şekil 4.9' da farklı op-amp yapıları için giriş ve çıkış dirençlerinin hesaplanacağı test devresi gösterilmiştir.

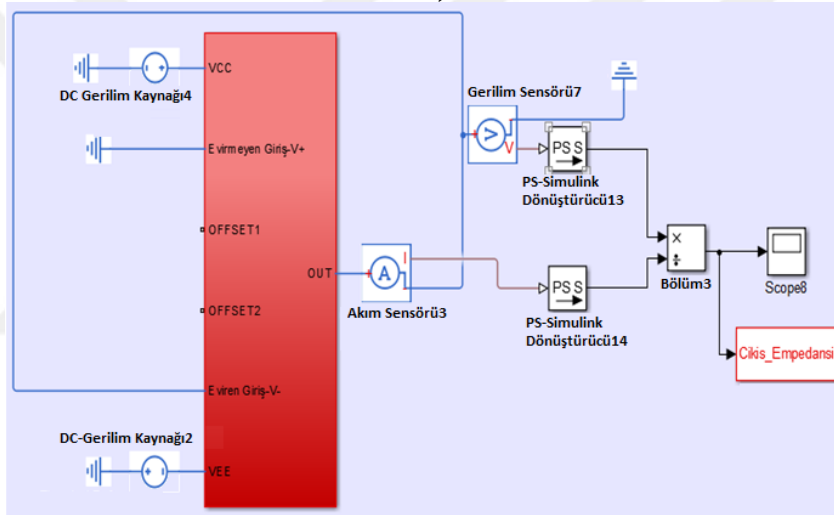


Şekil 4.9. Giriş ve çıkış empedansları ölçme test devresi şematığı.

Yukarıda verilen devrenin MATLAB/Simscape programında benzetim gösterimi Şekil 4.10'da verilmiştir. Bu benzetim devresi üzerinde farklı op-amp yapıları test edilerek giriş ve çıkış empedansları hesaplanmıştır.



a)



b)

Şekil 4.10. Op-amp benzetim devresi için giriş ve çıkış direnci ölçme test devresi; a) giriş empedansı test devresi ve b) çıkış empedansı test devresi.

Yapılan benzetim çalışmasında nominal test koşullarında gerçekleştirilerek sonuçlar Çizelge 4.1’de karşılaştırmalı olarak sunulmuştur.

Çizelge 4.1. Farklı op-amp yapılarının giriş ve çıkış empedansları

Op-amp Modeli	Giriş Empedansı (Z_g)	Çıkış Empedansı (Z_c)
$\mu a741$ op-amp entegresi	$2M\Omega$	110Ω
$\mu a741$ op-amp entegre benzetimi	$1.72M\Omega$	496Ω
memristör kullanılarak tasarlanan op-amp benzetimi	$2.77M\Omega$	755Ω

Çizelge 4.2. 'de görüldüğü gibi giriş ve çıkış empedanslarının geleneksel op-amp modeline göre yüksek çıktığı görülmüştür.

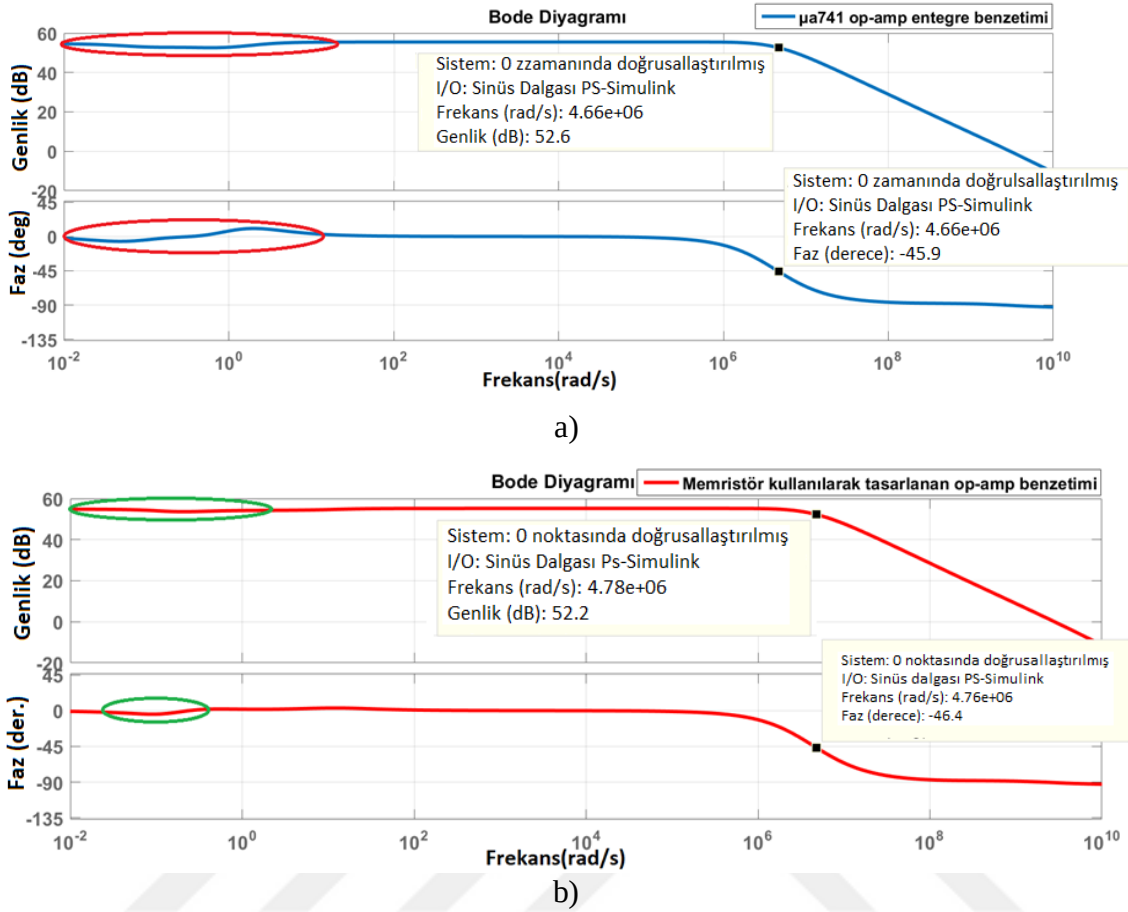
4.2.2. Frekans belirtim testleri

Bu kısımda op-amp'ın farklı gerilim ve frekanslarda kazanç bant genişliği, maksimum sinyal frekansı ve değişim hızı testleri gerçekleştirilmiştir. Bu testler nominal şartlarda yani ortam sıcaklığı, basınç ve diğer fiziki koşulların en ideal olduğu benzetim ortamı oluşturularak gerçekleştirilmiştir.

4.2.2.1. Kazanç bant genişliği testi

Op-amp iç devresi aktif ve pasif devre elemanlarından oluştuğu için frekans arttıkça kapasitif etkilerden ve Miller etkisinden dolayı çıkış gerilim kazancı düşmektedir. Şekil 4.11'de $\mu a741$ op-amp entegre benzetim modeli ve memristör kullanılarak tasarlanan op-amp benzetim modelinin kazanç ve faz paylarını gösteren Bode grafikleri verilmiştir.

Bu çalışmada, kontrol sistemlerin analizi ve tasarımında kullanılan Bode diyagramı yöntemi kullanılmıştır. Yöntemler MATLAB/Simscape programı kullanılarak analizleri yapılmıştır. Verilen şekiller analiz edildiğinde; kapalı döngü sisteminin Bode diyagramlarıyla sistem analizi değerlendirilebilir.



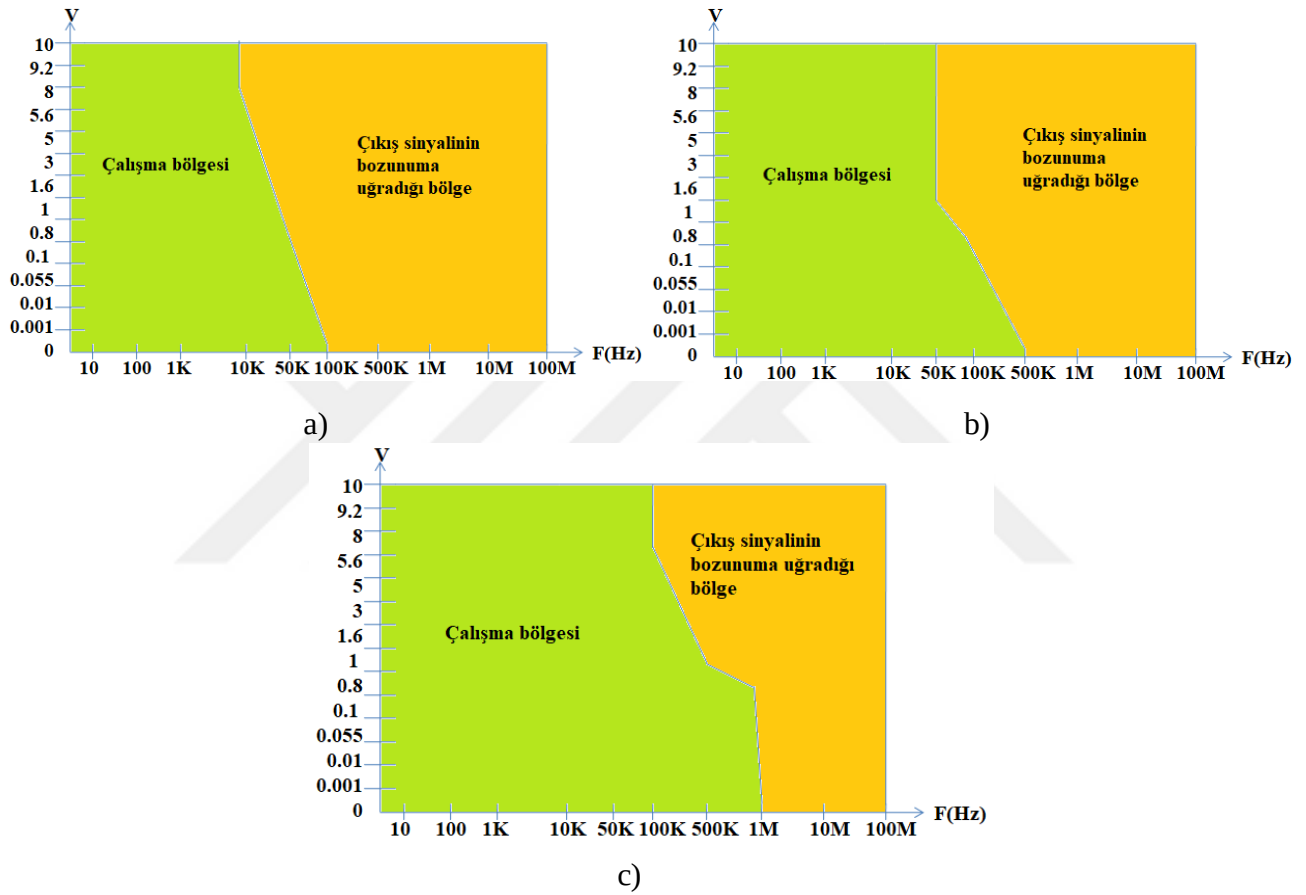
Şekil 4.11. Farklı op-amp benzetim modellerinin bode diyagramları; a) µ741 op-amp entegre benzetim modelinin bode diyagramı ve b) memristör kullanılarak tasarlanan op-amp modelinin bode diyagramı.

Şekil 4.11a'da kazanç frekans bandında aşmaların olduğu, çok düşük frekanslarda keskin bir yükselişin olduğu, Şekil 4.11b'de ise bu geçişin daha yumuşak olduğu görülmüştür. Faz grafiğine baktığımızda memristör kullanılarak tasarlanan op-amp'ın faz değişiminin daha stabil olduğu görülmüştür.

4.2.2.2. Maksimum sinyal frekansı belirleme testi

Bir op-amp'ın çalışabileceği maksimum sinyal frekansı hem bant genişliğine (BG) hem de sinyalin değişim hızına bağlıdır. Gerçekleştirilen nominal testlerde $V_o = K \sin(2\pi ft)$ gibi sinüzoidal bir sinyal kullanıldı. Bu sinyal için K ve f değerleri op-amp'ın çıkışındaki sinyal bozunuma uğrayıncaya kadar yani sınır koşullarına getirildi. Bu aynı zamanda op-amp'ın değişim hızı sınırı da olarak bilinir. Ayrıca maksimum f

frekansı, birim kazanç bant genişliği devresinde test edilerek aktif veya pasif devre elemanlarından etkilenmesi en aza indirildi. Eş. 3.32'deki ifadeye göre bir op-amp için belli bir maksimum sinyal frekansı yoktur. Bu frekansın üzerine çıkıldığında çıkış sinyalinde bozunmaların yani çıkış tarafında ayrışırken pozitif ve negatif alternans olarak çakışmaların (crossover) olduğu gözlemlendi. Şekil 4.12'de farklı op-amp yapılarının çalışma bölgeleri ve bozunuma uğradığı bölgeler gösterilmiştir.



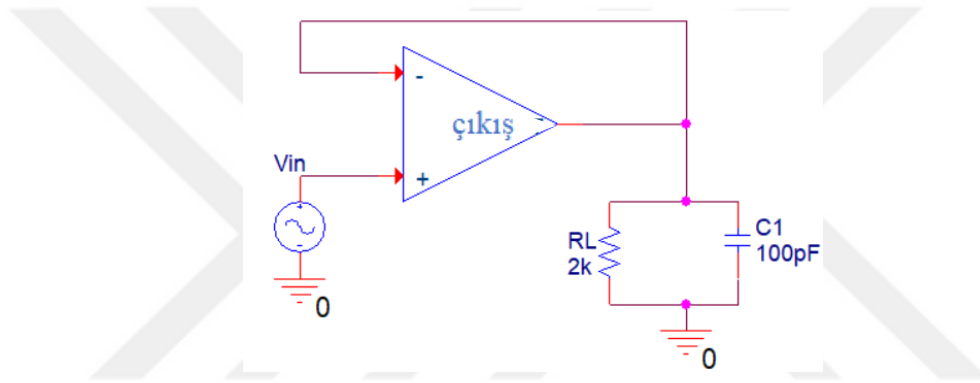
Şekil 4.12. Op-amp yapılarının çalışma ve bozunma bölgeleri benzetim sonuçları; a) $\mu a741$ op-amp entegresi, b) $\mu a741$ op-amp entegre benzetimi ve c) memristör kullanılarak tasarlanan op-amp benzetimi (nominal test şartlarında).

Burada memristör kullanılarak tasarlanan op-amp benzetim çalışmasının klasik op-amp'ın yüksek frekans ve düşük gerilimlerde bozunuma uğradığı bölgelerin iyileştiği gözlemlendi. $\mu a741$ op-amp entegre uygulamasının ise yaklaşık olarak aynı entegrenin fiziksel uygulamasına benzer çalışma bölgesi olduğu görüldü. $\mu a741$ op-amp entegresinin öngörülemeyen parametreleri ve birebir benzetim zorluklarından dolayı

birebir davranış sergilemesinin yanı sıra yaklaşık bir eğri izlemesi beklenen bir sonuç olarak karşımıza çıktı.

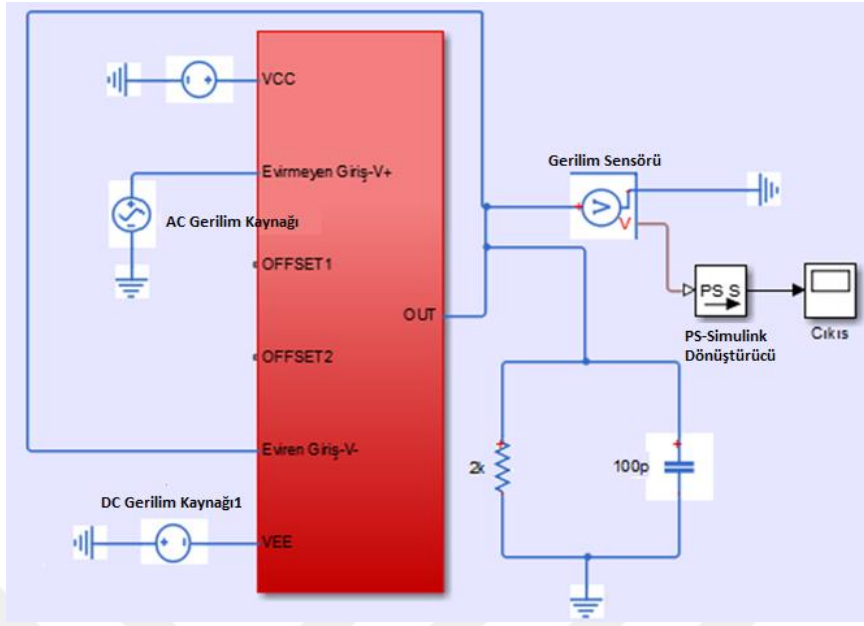
4.2.2.3. Değişim hızı (slew rate) belirleme testi

Burada μ a741 op-amp entegre benzetim devresine, μ a741 op-amp entegresine ve nihai op-amp'a farklı giriş gerilimlerinde ve frekanslarında 1mV'tan başlayıp 10V'a kadar ve 10Hz'ten başlayıp 1MHz'e kadar olan sinyaller verilmiştir. Bu sinyaller Şekil 4.13'te gösterilen test devresinde denenerek op-amp yapılarının gerilim ve frekansa göre çıkış tepkileri üzerindeki çalışma bölgeleri elde edilmiştir.



Şekil 4.13. Değişim hızı (slew rate) için test devresi şematığı.

İlgili test devresinde birim izleyen devrenin çıkışına yük olarak kondansatör ve direnç bağlanmıştır. Şekil 4.14'te op-amp olarak sırasıyla memristör kullanılarak tasarlanan op-amp ve μ a741 entegre benzetimi yapılan op-amp kullanılmıştır.



Şekil 4.14. Memristör kullanılarak tasarlanan op-amp benzetimi için değişim hızı (slew rate) test devresi.

Memristör kullanılarak tasarlanan op-amp'ın klasik op-amp ve $\mu a741$ op-amp entegresi ile çıkış tepkilerinin karşılaştırılması ve tasarlanan op-amp testlerinin başarımı Çizelge 4.2'de gösterilmiştir.

Çizelge 4.3. Op-amp yapılarının gerilim ve frekansa göre çıkış tepkileri üzerindeki çalışma bölgelerinin karşılaştırılması

μ a741 op-amp entegre benzetimi	1m V	10m V	55m V	100m V	500m V	800m V	1 V	1.6 V	3 V	5 V	5.6 V	8 V	9.2 V	10 V
10Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
100Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
1KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
10KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✗	✗
50KHz	✓	✓	✓	✓	✓	✓	✓	✗	✗	✗	✗	✗	✗	✗
100KHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
500KHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
1MHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
μ a741 op-amp	1m V	10m V	55m V	100m V	500m V	800m V	1 V	1.6 V	3 V	5 V	5.6 V	8 V	9.2 V	10 V
10Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
100Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
1KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
10KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
50KHz	✓	✓	✓	✓	✓	✓	✓	✗	✗	✗	✗	✗	✗	✗
100KHz	✓	✓	✓	✓	✓	✗	✗	✗	✗	✗	✗	✗	✗	✗
500KHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
1MHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
Memristör kullanılarak tasarlanan op-amp	1m V	10m V	55m V	100m V	500m V	800m V	1 V	1.6 V	3 V	5 V	5.6 V	8 V	9.2 V	10 V
10Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
100Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
1KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
10KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
50KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
100KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✗	✗	✗	✗
500KHz	✓	✓	✓	✓	✓	✓	✗	✗	✗	✗	✗	✗	✗	✗
1MHz	✓	✓	✓	✓	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
10MHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
100MHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗

✓: Kararlı çıkış tepkisi

✗: Kararsız çıkış tepkisi

Op-amp girişine uygulanan bir sinyaldeki değişimin, bir süre sonra op-amp çıkışında da değişime neden olmaktadır. Eş. 3.36'daki ifadeye göre Çizelge 4.2'de ölçülen değerler sınır şartlarına ulaşana kadar test edildiğinde memristör kullanılarak tasarlanan op-amp için değişim hızı $3.1V/\mu s$, μ a741 op-amp entegresi ve benzetimi için ise sırasıyla $0.51V/\mu s$ ve $0.68V/\mu s$ olarak hesaplanmıştır. Burada μ a741 op-amp entegresi ve benzetiminin değişim hızı oranlarının yakın çıktığı belirlenmiştir. Ancak

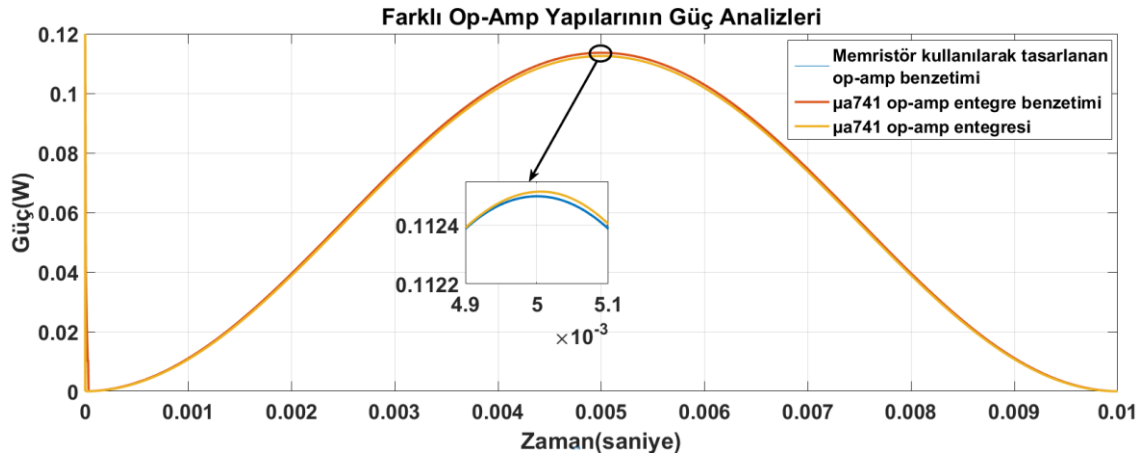
memristör kullanılarak tasarlanan op-amp için değişim hızı mevcut $\mu\text{a}741$ op-amp entegresi ve benzetiminden oldukça yüksek çıktığı görülmüştür.

4.2.3. Birim belirtim testi

Bu kısımda op-amp'ın giriş fark gerilimi ve çiftes besleme gerilimlerinde çalışma noktaları belirlendi. Ayrıca bu şartlar altında ortalama güç tüketimi hesaplandı.

4.2.3.1. Mutlak maksimum anma testi

Bu test sırasında nominal şartlar altında önerilen op-amp giriş fark gerilimleri artırılarak çalışma noktası belirlendi. Daha sonra çiftes (simetrik) besleme gerilimleri verilerek bu şartlar altında çıkış tepkilerine bakıldı. Üretici firmaların katalogları incelendiğinde op-amp'ların maksimum anma testleri $\pm 18V$ kaynak geriliminde ve $\pm 15V$ fark giriş gerilimi altında testlerin gerçekleştiği görülmektedir (Information & Schematic, Texas Instruments, 2018). Bu şartlar benzetim ortamında 3 farklı op-amp yapıları için oluşturuldu. Benzetim ortamında kaynak gerilimleri $\pm 22V$ 'a kadar çıkarıldı. Test devresi üzerinde aktif ve reaktif yük bağlanarak en optimum güç noktaları Şekil 4.15'te gösterilmiştir.



Şekil 4.15. Farklı op-amp yapılarının yük altındaki güç tüketim analizleri.

Şekil 4. 16'te en yüksek güç tüketimi $\mu\text{a}741$ op-amp entegre benzetimi yapısında elde edilmiştir. Memristör kullanılarak tasarlanan op-amp benzetim yapısı ve $\mu\text{a}741$

op-amp entegre yapısı yaklaşık olarak aynı gücü tükettikleri görülmüştür. Yük altındayken maksimum güç tüketimleri Çizelge 4.3'te gösterilmiştir.

Çizelge 4.4. Op-amp benzetim yapılarının toplam güç tüketimleri

Yapı	Test Şartları ¹	Maksimum	Birim
Memristör kullanılarak tasarlanan op-amp benzetimi	Yük durumunda	112.46	<i>mW</i>
μ a741 op-amp entegre benzetimi	Yük durumunda	113.6	<i>mW</i>
μ a741 op-amp entegresi	Yük durumunda	118.1	<i>mW</i>

(1) Tüm özellikler, aksi belirtilmedikçe sıfır ortak mod giriş gerilimi ile açık döngü koşulları altında ölçülür. Aksi belirtilmedikçe $V_{CC\pm} = \pm 15V$ ve $25^{\circ}C$.

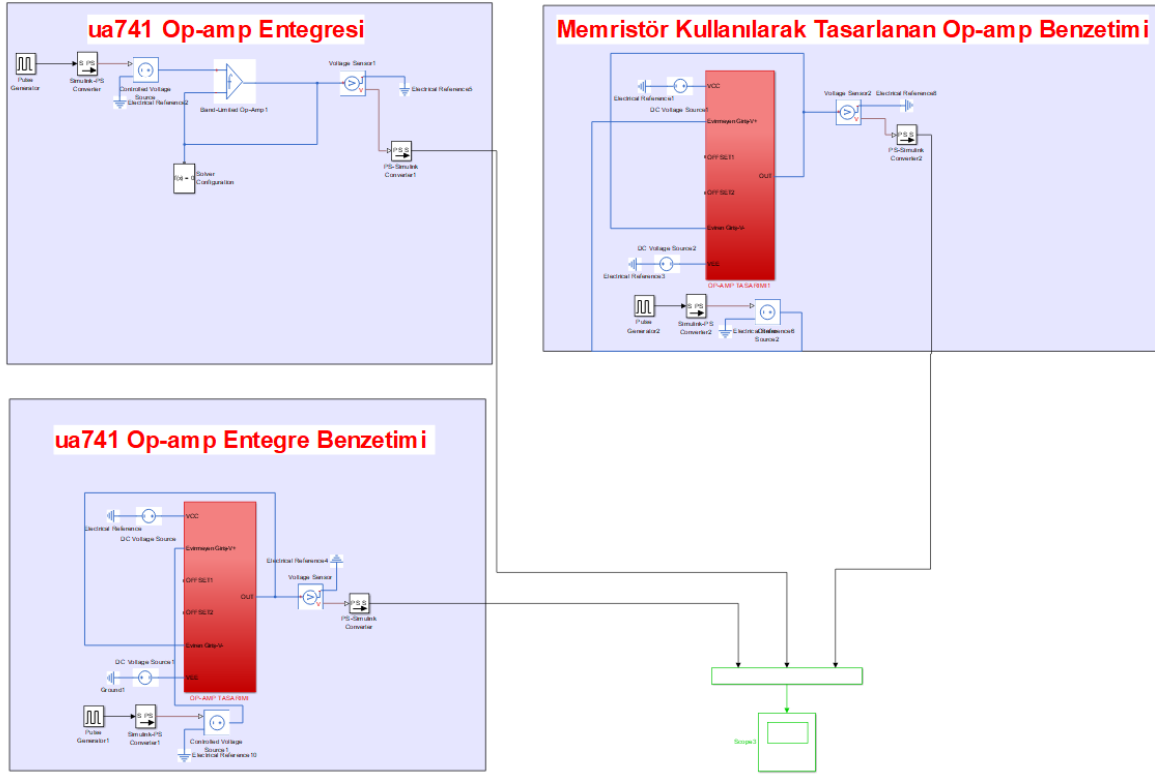
Yük altındayken maksimum güç tüketimleri ele alındığında, memristör kullanılarak tasarlanan op-amp ile μ a741 op-amp entegre modellerinde aynı gücü tükettikleri görülmüştür.

4.2.4. Anahtarlama belirtim testi

Bu kısımda ise farklı op-amp yapılarının aynı giriş gerilimleri altında ve aynı fiziki şartlarda çıkış anahtarlama tepkilerine; yükselme ve alçalma zamanlarına bakıldı.

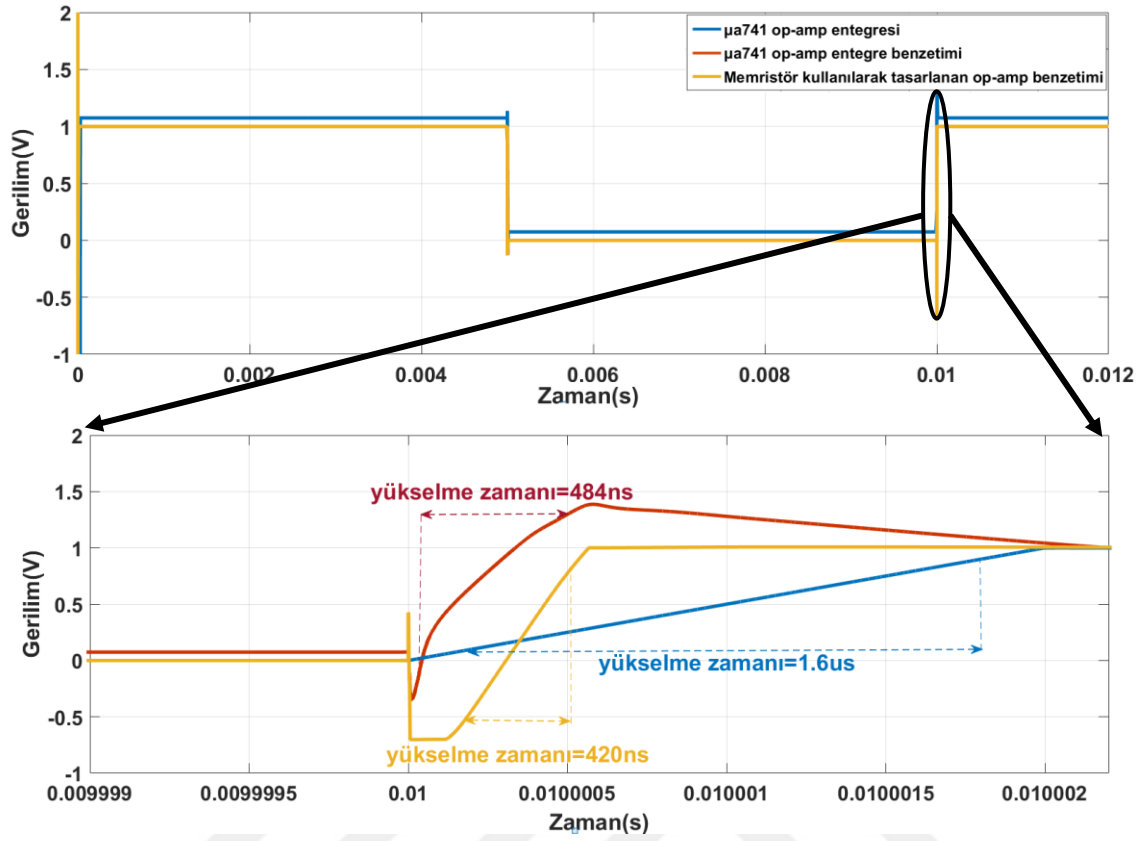
4.2.4.1. Çıkış sinyalindeki yükselme/alçalma süreleri testi

Öncelikle girişe belli bir frekans ve giriş geriliminde kare sinyal verilip op-amp'ların iletim kesim durumları incelenecek test devresi Şekil 4.16'da verilmiştir. Çıkışta ise iletim ve kesim durumlarında çıkış sinyallerinin tepe değerinin %10 ile %90'ı arasında gibi tanımlanan zamanlar dikkatlice ölçülerek belirlenmiştir.



Şekil 4.17. Farklı op-amp yapılarının yükselme ve alçalma süreleri için test benzetim devreleri.

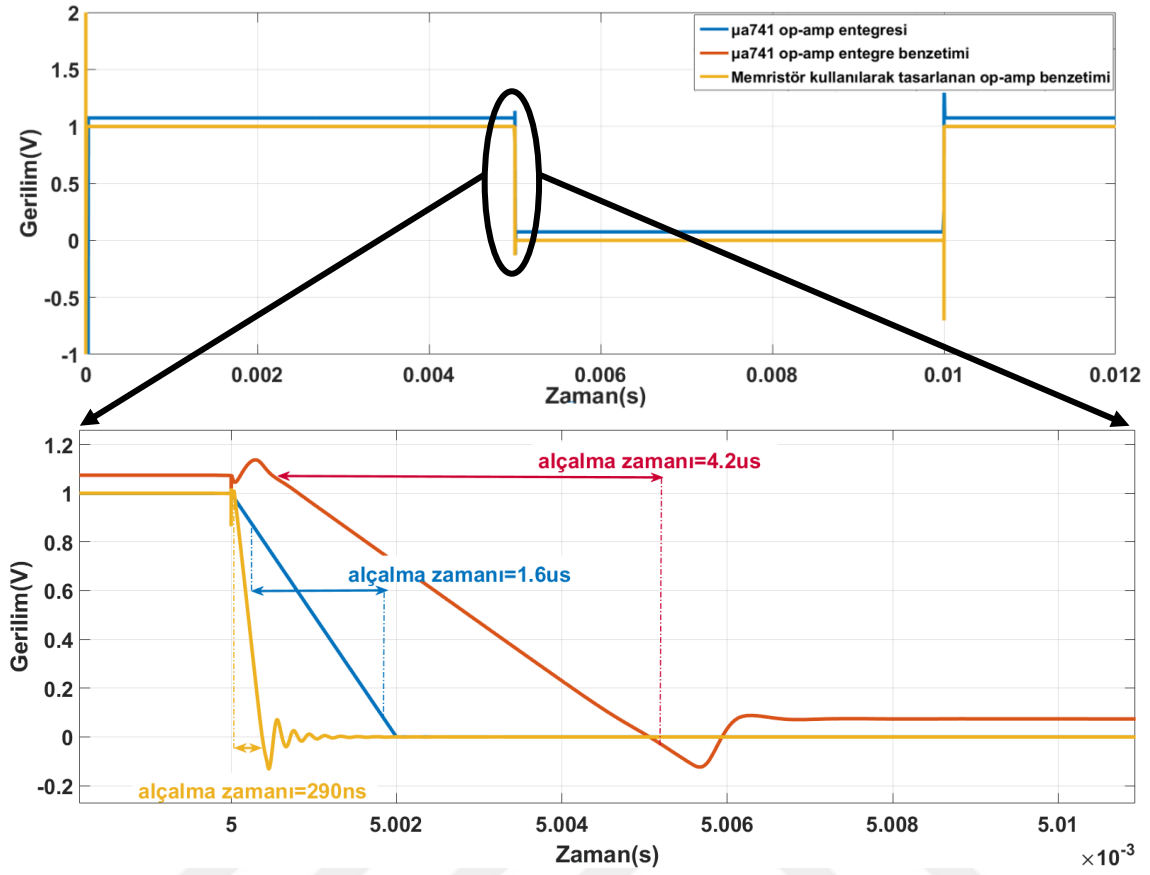
Şekil 4.17’de yükselme zamanı her bir op-amp için yükselme sürelerinde çıkış tepe değerlerinin %10 ile %90’u arasında tanımlanan alçalma (iniş) zamanı da dikkatlice ölçülerek belirlenmiştir.



Şekil 4.18. Farklı op-amp yapılarının çıkış sinyallerindeki yükselme süreleri.

Yükselme zamanları ele alındığında önerilen memristör modelinin geleneksel op-amp modeline göre kısmen de olsa bir çökmenin olduğu ancak yaklaşık olarak 4 kat daha hızlı tepki verdiği ve referans değere de bir o kadar hızlı oturduğu görülmüştür.

Farklı op-amp yapılarının çıkış sinyallerindeki alçalma süreleri ise Şekil 4.18’de verilmiştir. Tanımlanan alçalma (iniş) zamanı da dikkatlice ölçülerek belirlenmiştir.



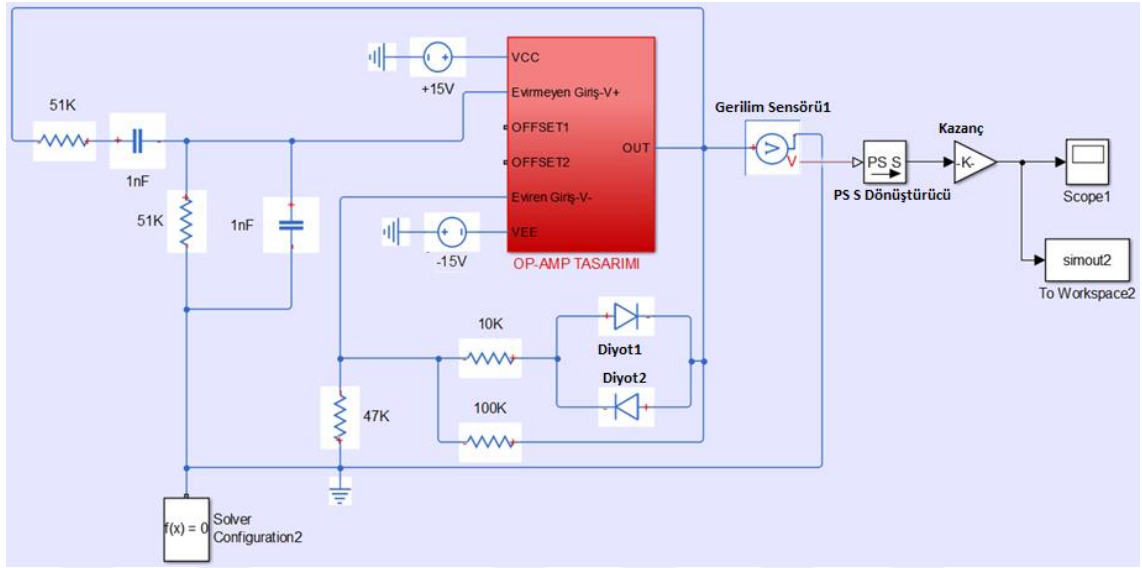
Şekil 4.19. Farklı op-amp yapılarının çıkış sinyallerindeki alçalma süreleri.

Şekil 4.20. 'de görüldüğü gibi alçalma zamanları sırasıyla yaklaşık olarak 5 ve 14 kat daha erken oturduğu görülmüştür.

Farklı op-amp yapılarının yükselme ve alçalma sürelerine birlikte bakıldığında; bir anahtarlama devresinde sistemi iletme ve kesime sokma noktasında kullanım için en hızlı çıkış tepkisini veren op-amp yapısının memristör kullanılarak tasarlanan op-amp benzetim yapısı olduğu görülmüştür.

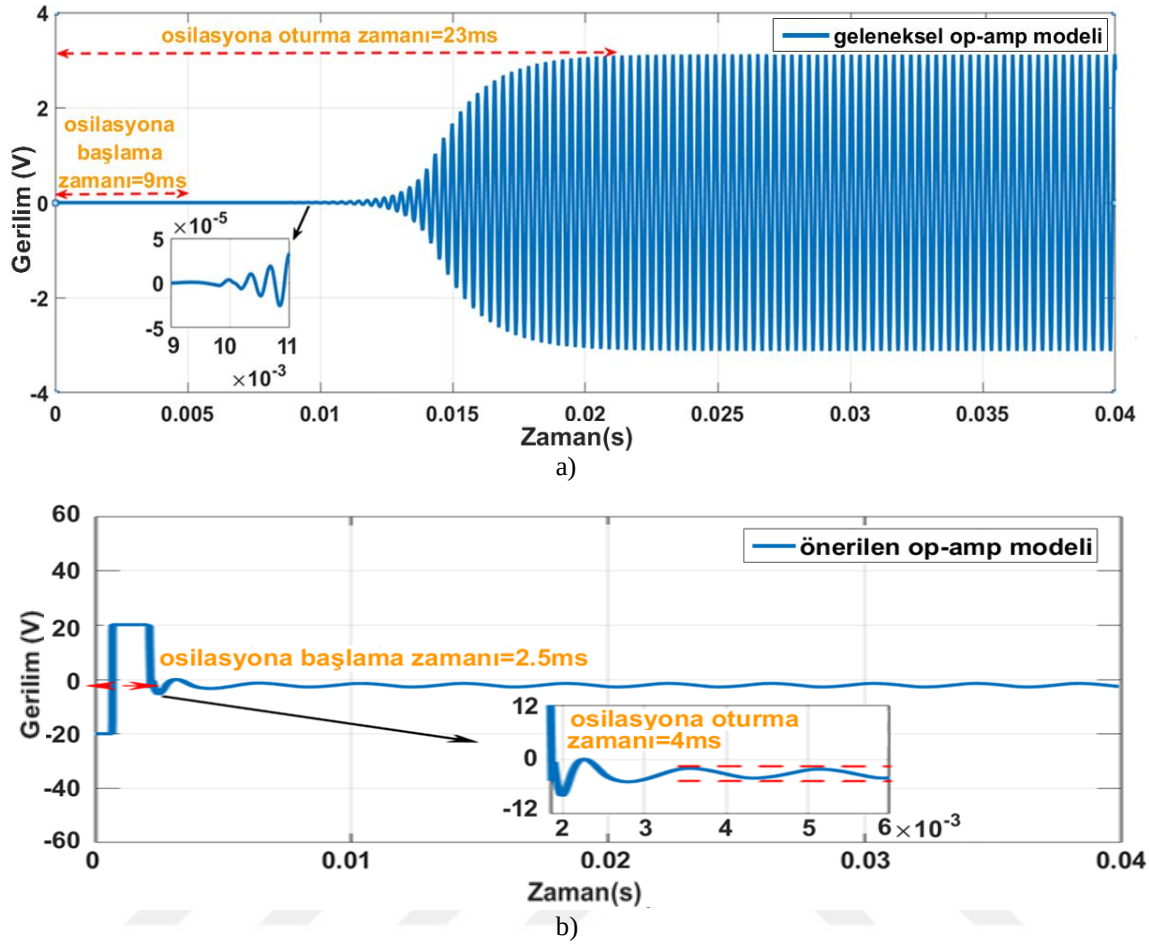
4.3. Farklı Op-Amp Modelleri ile Gerçekleştirilen Wien Köprüsü Osilatör Devrelerinin Benzetim Sonuçları

Şekil 4.19'da farklı op-amp yapılarının wien köprüsü osilatör devresi üzerinde tek tek benzetimleri yapıldı. Op-amp'ların benzetimi yapılırken klasik op-amp'ın belirtilen ve belirtilmeyen tüm parametreleri üretici firma kataloglarından sırayla test edildi. En optimum çalışma koşulları elde edildikten sonra farklı op-amp yapıları karşılaştırıldı.



Şekil 4.21. Memristör kullanılarak tasarlanan op-amp ile wien köprüsü osilatör devresi benzetimi.

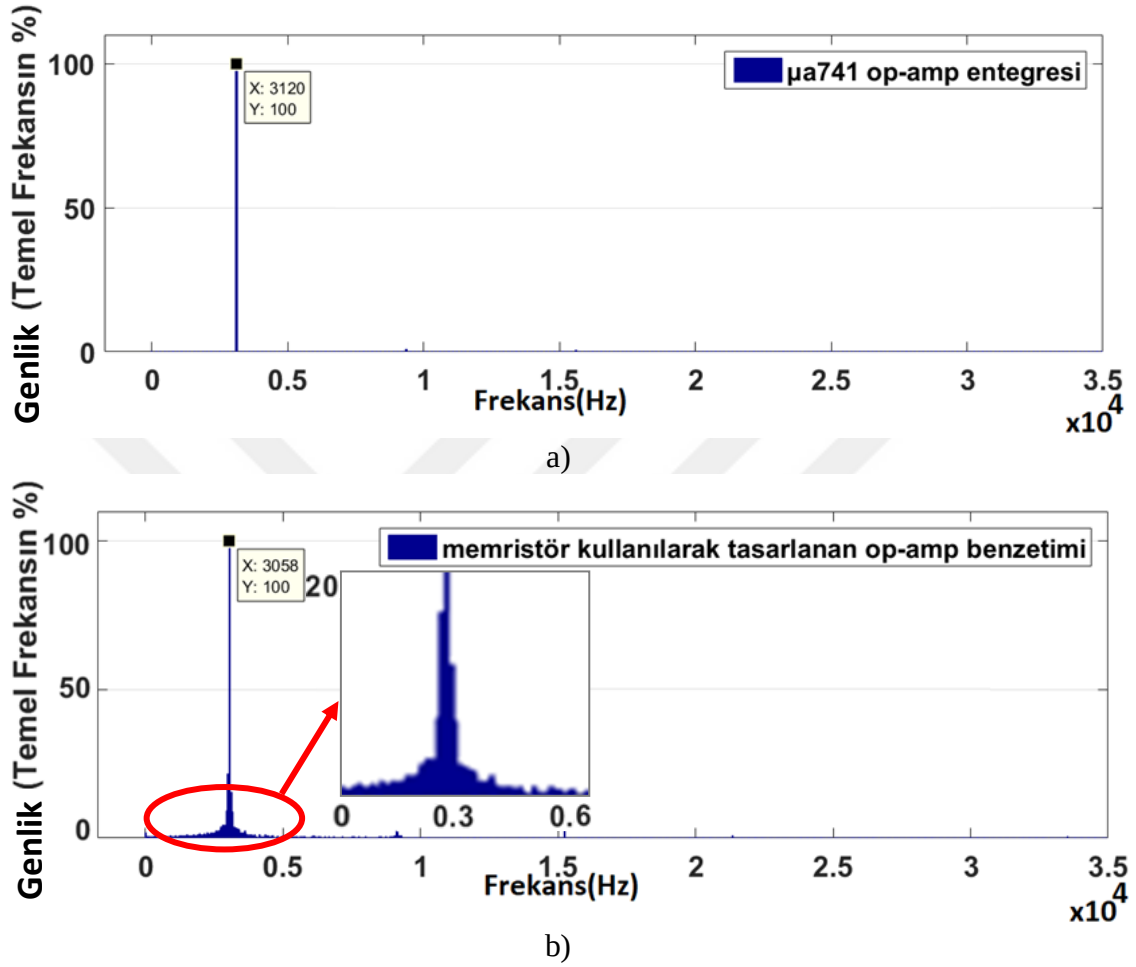
Yukarıdaki şekilde wien köprüsü osilatör devresi farklı op-amp modelleri altında sırasıyla gerçekleştirilmiştir. Şekil 4.20’de gösterildiği gibi farklı op-amp modellerinin osilasyona başlama süreleri, osilasyon bandına oturma süreleri karşılaştırıldı.



Şekil 4.22. Farklı op-amp modelleri ile gerçekleştirilen wien köprüsü osilatör devrelerinin osilasyona başlama ve oturma süreleri; a) $\mu\text{a}741$ op-amp entegresi modeli ve b) önerilen op-amp modeli benzetimi (nominal test şartlarında).

Şekil 4.20’de görüldüğü gibi $\mu\text{a}741$ op-amp entegresi ve bu entegrenin benzetimi olan $\mu\text{a}741$ op-amp entegre benzetimi op-amp’ının çıkış tepkilerinin benzer olduğu görülmektedir. Çalışmada önerilen op-amp modeli benzetiminin ise diğer iki op-amp modeline göre yaklaşık olarak %72.22 daha erken osilasyona başladığı, osilasyon bandına oturma sürelerinde ise %82.60 daha erken oturduğu görülmüştür. Sadece başlangıç durumlarında olan ve üretici firmanın kataloglarında belirtilmeyen op-amp parametreleri nedeniyle $250\mu\text{s}$ çıkış gerilimlerinde yükselmenin olması beklenen bir sonuçtur. Op-amp parametreleri üzerinden optimizasyon yöntemleri kullanılarak başlangıç durumları en ideal noktalara çekilebilir.

Şekil 4.21’de ise geleneksel op-amp modeli ile önerilen op-amp modeli ile gerçekleştirilen wien köprüsü osilatör devreleri yaklaşık olarak benzer merkez frekanslarda test edildiğinde FFT tepkileri karşılaştırmalı olarak gösterilmiştir.



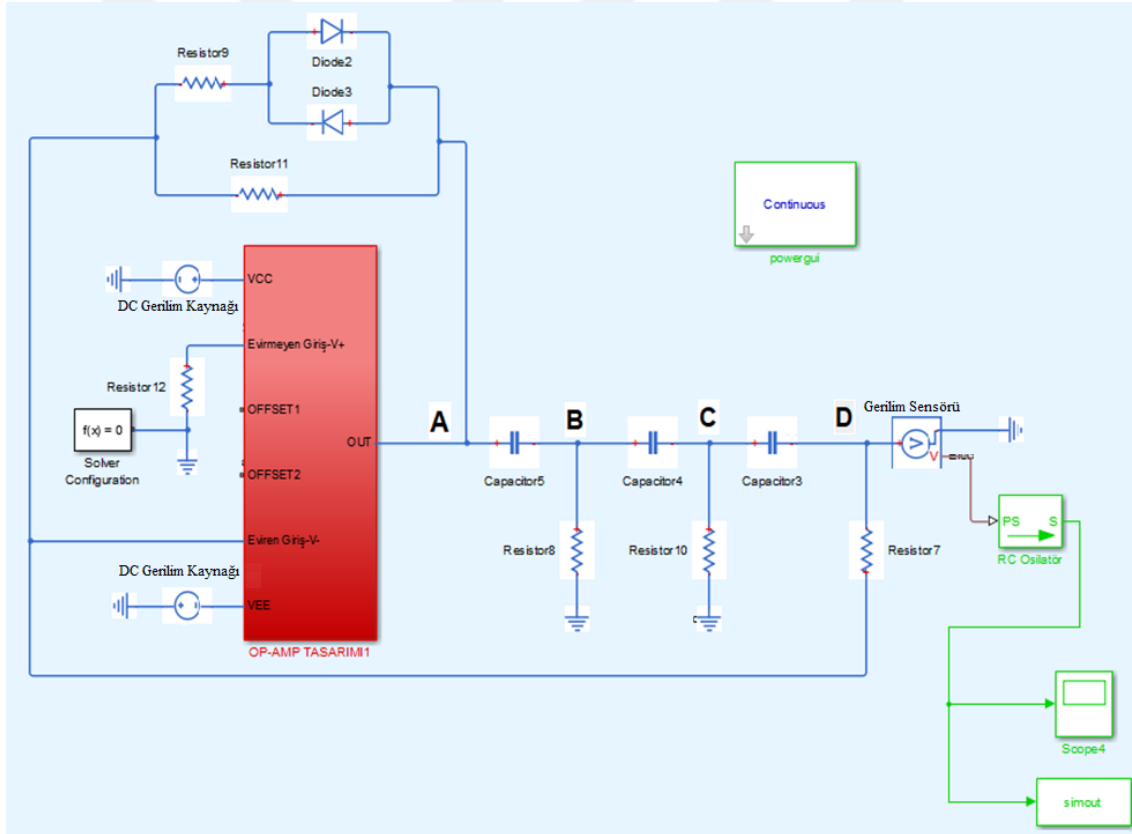
Şekil 4.23. Farklı op-amp modelleri ile gerçekleştirilmiş wien köprüsü osilatörün FFT tepkileri; a) $\mu 741$ op-amp entegre modeli ve b) önerilen op-amp benzetim modeli (nominal test şartlarında).

Wien köprüsü osilatör devresi için osilasyon frekansı $f = \frac{1}{2\pi RC} = \frac{1}{2\pi \times 51 \times 10^3 \times 10^{-9}} \cong 3120 \text{ Hz}$ ($R_1 = R_2 = 51 \text{ K}\Omega$, $C_1 = C_2 = 1 \text{ nF}$) olarak elde edilmektedir. Şekil 4.21’de farklı op-amp modellerine göre wien köprüsü osilatör devre benzetimleri yapıldıklarında $\mu 741$ op-amp entegre modeli için 3120Hz, önerilen op-amp benzetim modeli ile gerçekleştirilen wien köprüsü osilatör devresinde osilasyon frekansının yaklaşık olarak 3058Hz olduğu görülmüştür. Temel frekans ile aradaki

%1.98'lik fark op-amp'ın öngörülemeyen benzetim parametrelerinden kaynaklanmaktadır.

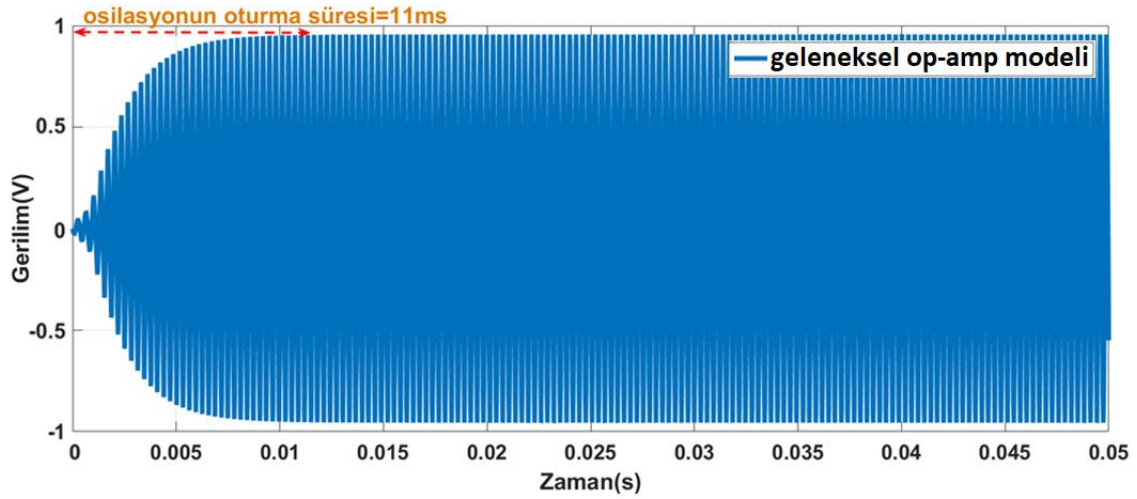
4.4. Farklı Op-Amp Modelleri ile Faz Kaydırmalı Osilatör Devresinin Benzetim Sonuçları

Burada ise farklı op-amp modellerinin faz kaydırmalı osilatör devresi üzerinde tek tek benzetimleri yapıldı. Op-amp modellerinin benzetimi yapılırken klasik op-amp'ın belirtilen ve belirtilmeyen tüm parametreleri üretici firma kataloglarından sırayla test edildi. En optimum çalışma koşulları elde edildikten sonra farklı op-amp modelleri Şekil 4.22'de gösterilen test devresi üzerinde karşılaştırıldı.

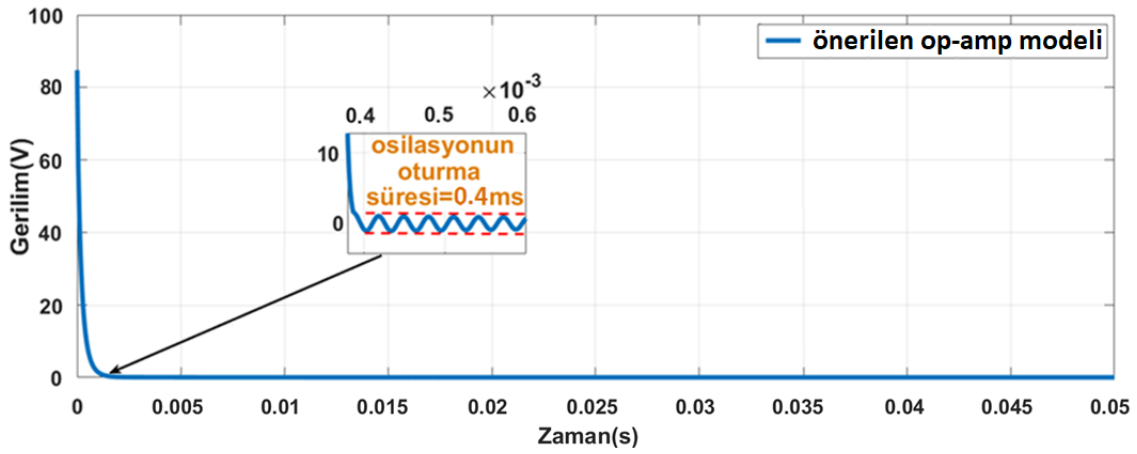


Şekil 4.24. Önerilen op-amp ile faz kaydırmalı osilatör devresi benzetimi.

Şekil 4.23'te gösterildiği gibi farklı op-amp modellerinin osilasyona başlama süreleri, osilasyon bandına oturma süreleri karşılaştırıldı.



a)



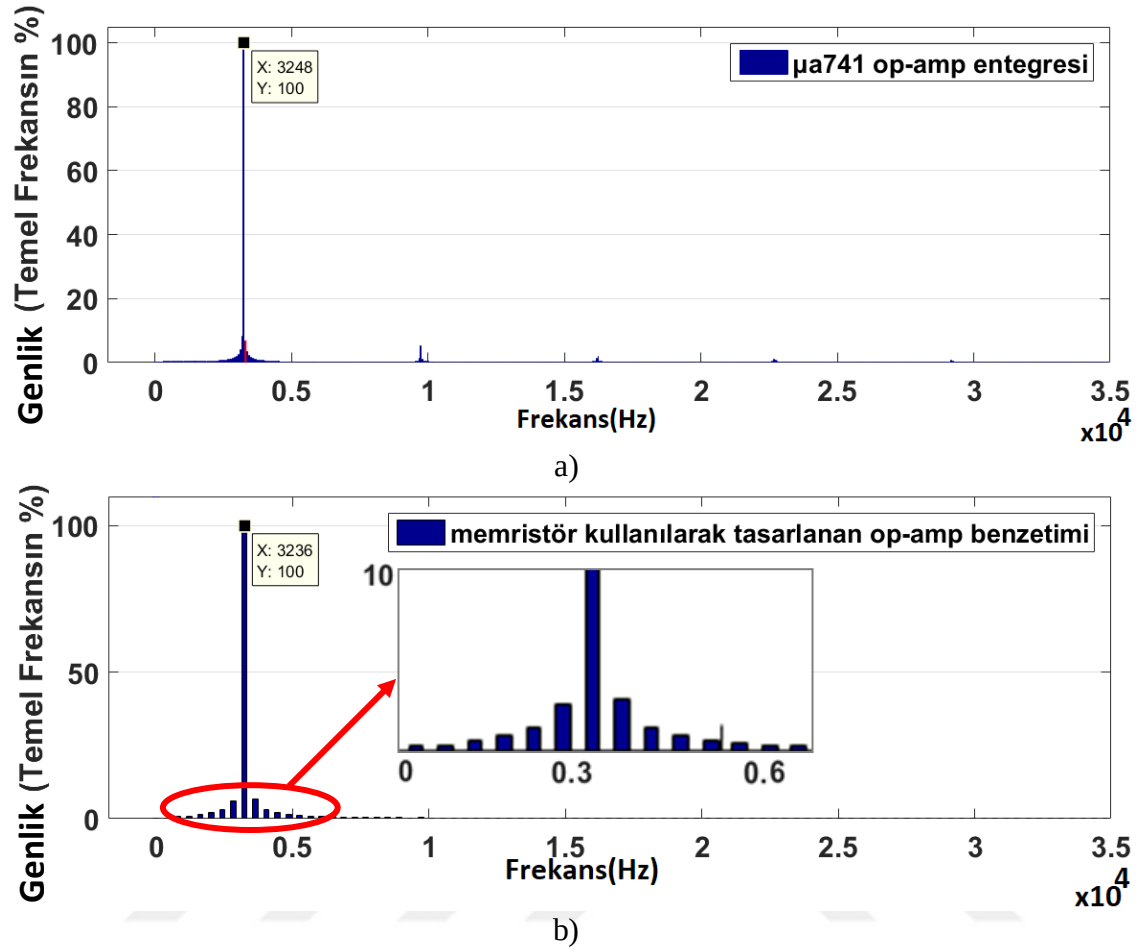
b)

Şekil 4.25. Farklı op-amp modelleri ile gerçekleştirilen faz kaydırmalı osilatör devresinin osilasyon bandına oturma süreleri; a) geleneksel op-amp entegre modeli ve b) önerilen op-amp benzetim modeli (nominal test şartlarında).

Şekil 4.23’de görüldüğü gibi μ a741 op-amp entegresi ve memristör kullanılarak tasarlanan op-amp benzetimi ile gerçekleştirilen faz kaydırmalı osilatör devrelerinin çıkış tepkileri incelenmiştir. Çalışmada önerilen memristör kullanılarak tasarlanan op-amp benzetimi ile gerçekleştirilen faz kaydırmalı osilatör devresinde osilasyona oturma süresinde yaklaşık %37’lik bir iyileşme olduğu görülmüştür. Şekil 4.22’deki memristör kullanılarak tasarlanan op-amp ile faz kaydırmalı osilatör devresi benzetimi devresinde A noktasındaki op-amp’ın çıkış sinyali ile giriş sinyali 180° faz farklıdır. Sinyal, C5 üzerinden R8 üzerine (B noktası) uygulandığında bir faz kaydırma meydana gelir.

(yaklaşık 60°) Faz kayma meydana geldiği için genlikte de bir miktar azalma olur. B noktasındaki sinyal C4 üzerinden R10 'ye uygulanır. Böylece, yaklaşık 120° lik bir faz kayma meydana gelir ve genlikte de azalma olur. C noktasındaki sinyal C3 üzerinden R7'e uygulanırken (D noktası) 180° faz kaydırmaya maruz kalır (Anonim, 2020). Üç adet RC devresinin her biri 60° faz kaydırıp toplam 180° lik faz kaydırmaya neden olur. D noktasındaki sinyal, op-amp'ın girişine (eviren uç) uygulanan pozitif geri besleme sinyalinde genlik oldukça küçülür. Daha sonra istenilen amaca göre bu sinyal tekrar yükseltip çıkışa verilebilir. Her iki op-amp yapılarıyla gerçekleştirilen faz kaydırmalı osilatör devresinde osilasyona başlama süreleri benzer olmakla birlikte bu osilatör tiplerinde R-C elemanları 180° derece geri kaydırılan sinyal çok kısa sürede girişe aktarıldığından bekleme zamanını minimum olmaktadır. Sadece başlangıç durumlarında olan ve üretici firmaların kataloglarında belirtilmeyen op-amp parametreleri nedeniyle $250\mu s$ çıkış gerilimlerinde yükselmenin olması beklenen bir sonuçtur. İleriye dönük çalışmalarda op-amp parametreleri üzerinden optimizasyon yöntemleri kullanılarak başlangıç durumları en ideal noktalara çekilebilir.

Şekil 4.24'te ise geleneksel op-amp modeli ile önerilen op-amp modeli ile gerçekleştirilen faz kaydırmalı osilatör devreleri yaklaşık olarak benzer merkez frekanslarda test edildiğinde FFT tepkileri karşılaştırmalı olarak gösterilmiştir.



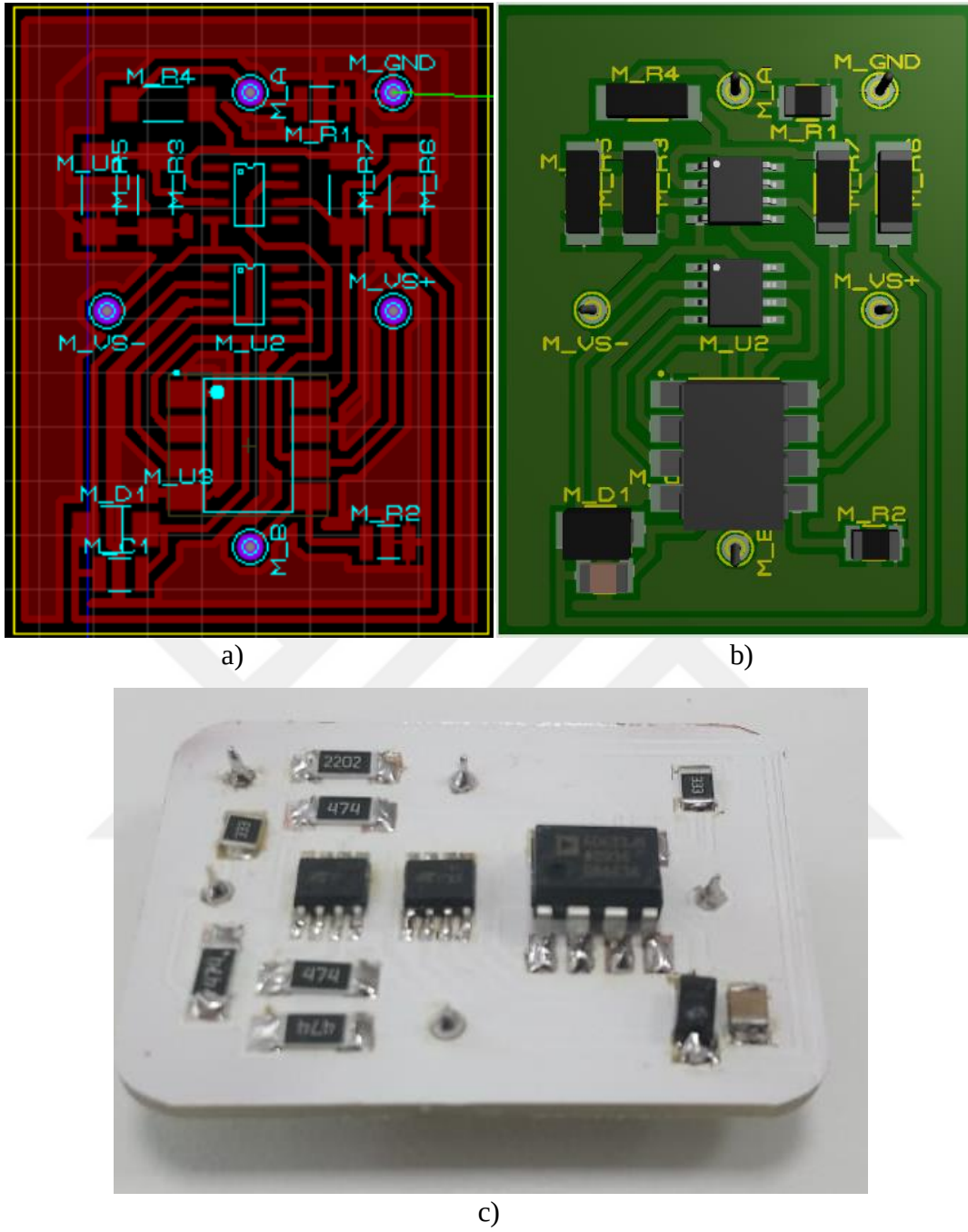
Şekil 4.26. Farklı op-amp modelleri ile gerçekleştirilmiş faz kaydırmalı osilatörün FFT (Fast Fourier Transform) tepkileri; a) $\mu a741$ op-amp entegre modeli ve b) önerilen op-amp benzetim modeli (nominal test şartlarında).

Faz kaydırmalı osilatör devresi için osilasyon frekansı $f = \frac{1}{2\pi RC\sqrt{6}} = \frac{1}{2\pi \times 20 \times 10^3 \times 10^{-9} \times \sqrt{6}} \cong 3248 \text{ Hz}$ ($R_1 = R_2 = R_3 = 20 \text{ K}\Omega$, $C_1 = C_2 = C_3 = 1 \text{ nF}$) olarak elde edilmektedir. Şekil 4.22’de farklı op-amp modellerine göre faz kaydırmalı osilatör devre benzetimleri yapıldıklarında $\mu a741$ op-amp entegre benzetimi için 3248Hz ve önerilen op-amp benzetim modeli ile gerçekleştirilen faz kaydırmalı osilatör devresinde osilasyon frekansının yaklaşık olarak 3236Hz olduğu görülmüştür. Temel frekans ile aradaki yaklaşık %0.37’lik fark op-amp’ın öngörülemeyen benzetim parametrelerinden kaynaklanmaktadır.

4.5. Doğrusal Sürüklenme Hızlı TiO₂ Memristör Emülatörü Uygulama Sonuçları

Piyasada memristör entegresi yaygın olarak henüz kullanılmadığından birçok taklit devreleri türetilmiştir. Chua'nın 1971 yılında gerçekleştirdiği memristör emülatörü çok fazla pasif ve aktif devre elemanlarından oluştuğundan devrenin gerçekleştirilmesi ve sonuç alınması zor ve sağlıklı bir süreç değildi. Bu çalışmada ele aldığımız emülatör devresinin analizleri Bölüm 3'te detaylı bir şekilde ele alınmıştır. Şekil 4.25'te memristör emülatörü uygulama devresi yüzeye monte edilebilen elemanlar (SMD-Surface Mount Device) ile bütünleşik ve ergonomik bir yapı haline getirilerek analog çalışmalarda kullanılmak üzere hazır hale getirilmiştir.

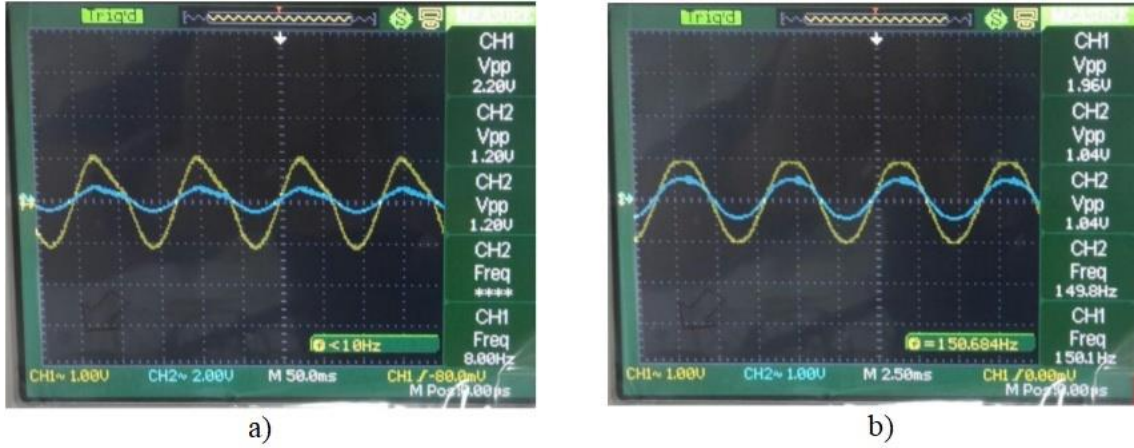




Şekil 4.27. Memristör kullanılarak tasarlanan op-amp uygulama devresi, a) Ön baskı izlemesi, b) 3D baskı izlemesi ve c) Memristör uygulama devresi.

Memristör emülatörünü bütünleşik bir yapıya getirdikten sonra giriş ve çıkış tepkileri test edildi. Mevcut piyasadaki memristör emülatörleri genellikle 10Hz-200Hz arası sağlıklı sonuçlar alınmaktadır. Ancak eleman değerleri ayarlanarak istenilen frekansta davranış sergilemesi mümkün olmaktadır. Şekil 4.26'da sinüsoidal gerilimle

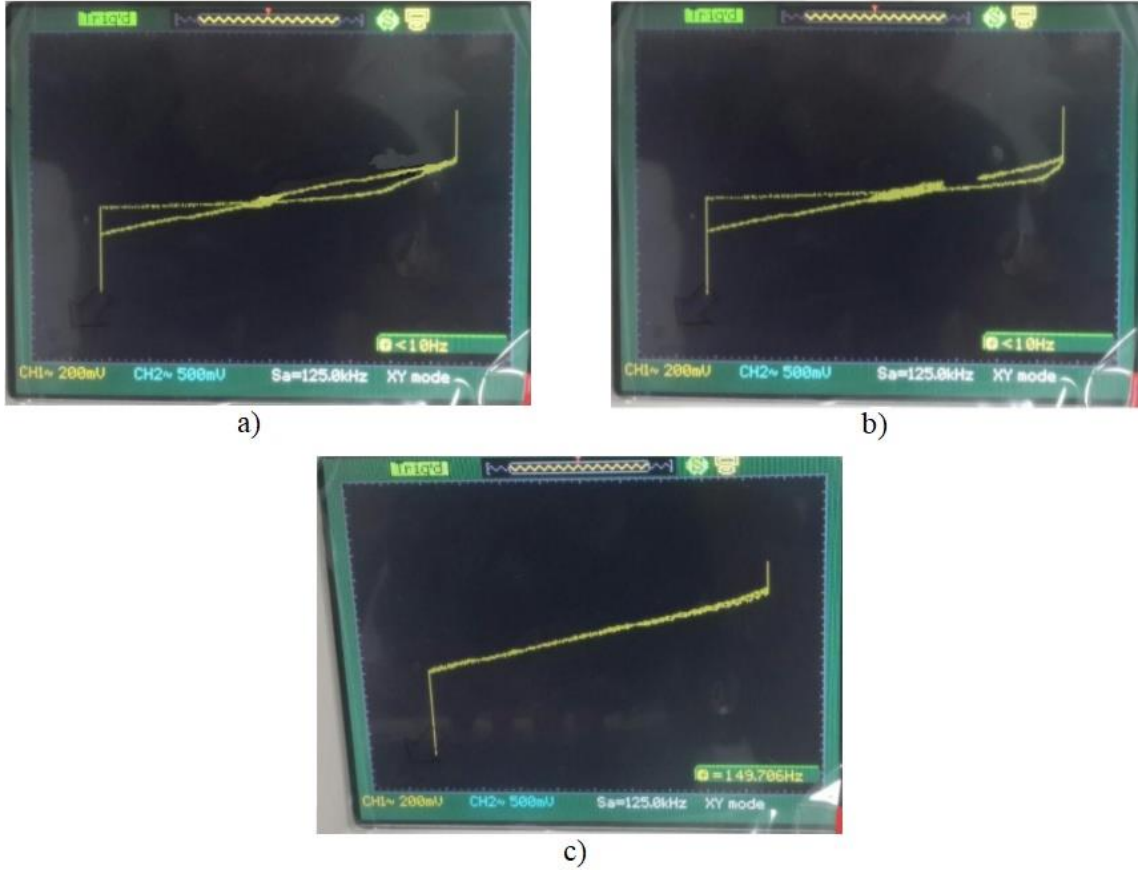
beslenen memristör emülatör devresinin farklı frekanslardaki akım ve gerilim eğrileri gösterilmektedir.



Şekil 4.28. Sinüsoidal gerilimle beslenen memristör emülatör devresinin farklı frekanslardaki akım ve gerilim eğrileri; a) 8Hz ve b) 150Hz.

Akım probu olmadığından dolayı akım bilgisi direnç üzerinden gerilim olarak okundu ve akım bilgisine dönüştürüldü. Akım değeri ise yaklaşık $2.5\mu A$ olarak ölçüldü. Eğrilerde de görüldüğü gibi giriş sinyalinin frekansı 8Hz'den 150Hz'e yükseltildiğinde çıkış geriliminin ideale yaklaştığı ve memristif karakteristik gösterdiği belirlenmiştir.

Memristör karakteristiğini ele etmek için Şekil 4.26'da elde edilen akım ve gerilim grafikleri Şekil 4.27'de osiloskopta X-Y formatına getirildi. Gerçekleştirilen emülatör uygulama devresinde giriş sinüzoidal gerilim frekansı sırasıyla 8Hz-9Hz ve 150Hz'e yükseltildi.



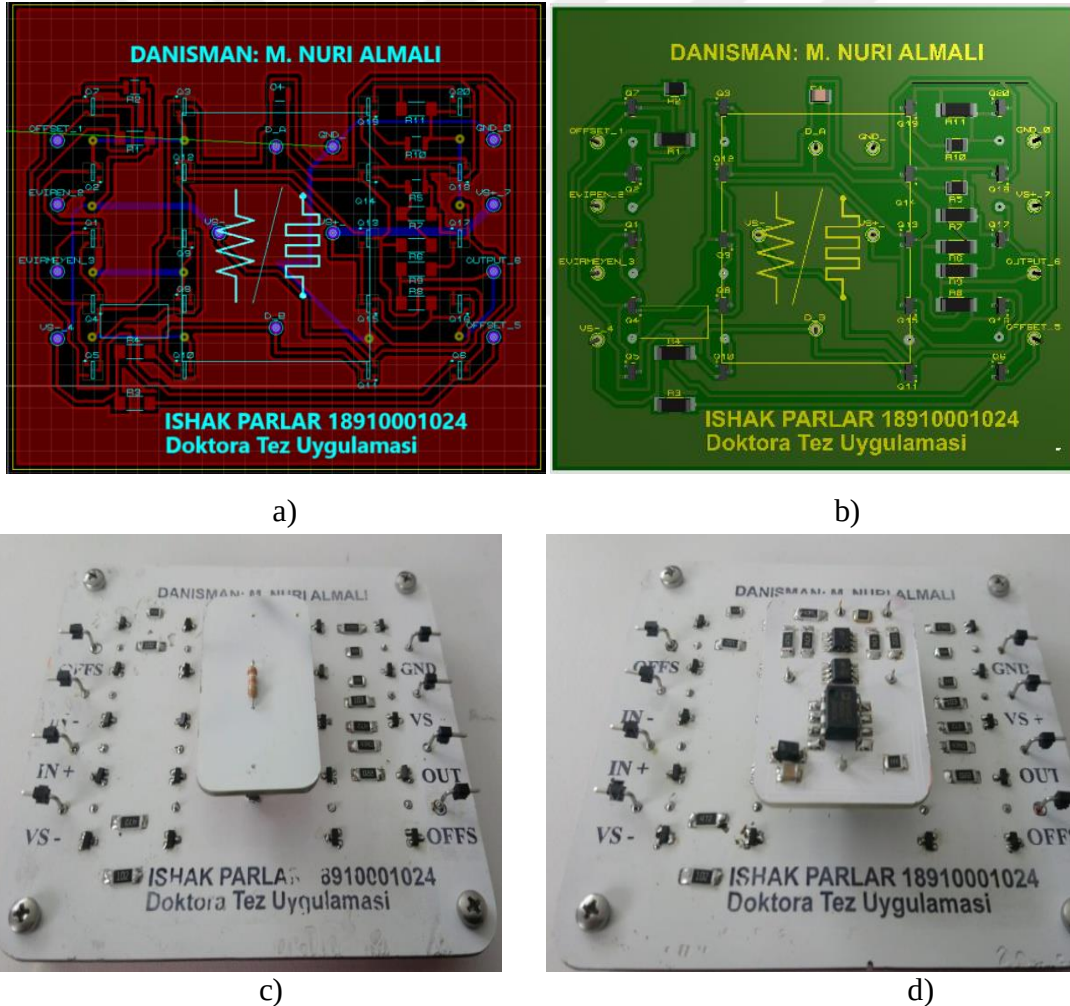
Şekil 4.29. Sinüsoidal gerilimle beslenen memristör emülatör devresinin farklı frekanslardaki histerezis eğrileri; a) 8Hz, b) 9Hz ve c) 150Hz.

Frekans arttıkça histerezis eğrisinin giderek azaldığı ve daha yüksek frekanslarda neredeyse kaybolduğu detaylı olarak gözlemlendi. Akım ve gerilim sinyallerinin birbirine göre çizimleri elde edildiğinde memristif davranış gösterdiği kesinlik kazandı. Böylece, kullanılacak memristör modelinin artık analog osilatörlerde test edilmeye hazır hale geldiği anlaşıldı.

4.6. Memristör Kullanılarak Tasarlanan Op-Amp Devresinin Uygulama Sonuçları

Bir önceki bölümde memristör emülatör devresinin uygulama sonuçları verildi. Burada ise memristör kullanılarak tasarlanan op-amp devresinin uygulama sonuçları verildi. Op-amp iç devresine yerleştirilen memristörün op-amp'ın çıkış tepkilerini ve belirtim testleri üzerindeki etkileri bu bölümde ele alındı. Şekil 4.28'de SMD devre elemanları ile memristör kullanılarak tasarlanan op-amp uygulama devresi gösterildi.

Memristör devresi ile op-amp devresi bütünleşik bir hale getirildi. Memristör kullanılarak tasarlanan op-amp'ın en büyük zorluklarından birisi kullanılacak olan transistör seçimiydi. Hem NPN hem de PNP transistör seçerken aynı firmanın aynı katalog değerlerinin özdeş olmasına dikkat edildi. Beta değerleri, akım-gerilim karakteristikleri, çalışma sıcaklığı aralığı ve çıkış tepki değerleri baz alındığında 2NXXXX, BCXXX ve BDXXX transistör ailelerine ingirgendi (Yu ve ark., 2009; LM741, 2013; Futurlec, 2021a; Futurlec, 2021b; Futurlec, 2021c). Yapılan ön uygulama devrelerinde benzetim sonuçlarına en yakın çıkış tepkileri NPN için BC237 transistörü (BC237/BC238/BC239 Datasheet, 1997) buna özdeş PNP için ise BC307 transistörü tercih edildi.



Şekil 4.30. Memristör kullanılarak tasarlanan op-amp uygulama devresi, a) Ön baskı izlemesi, b) 3D baskı izlemesi, c) Memristörlü uygulama devresi ve d) Memristörsüz uygulama devresi.

Uygulama devresi üzerinde memristör devresi ve direnç istendiğinde rahat karşılaştırma yapılabilmesi için ergonomik ve portatif tasarlanmıştır. SMD elemanları ile tasarlanmasının bir diğer önemli nedeni ise malzemeler arasındaki boşluğu optimum seviyede tutarak kapasitif etkileri azaltmak ve devrenin kazancının stabil olmasını sağlamaktır.

4.6.1. Elektriksel belirtim testleri

Bu kısımda memristör kullanılarak tasarlanan op-amp uygulama devresinin çıkış tepkilerinin iyileştirilmesi için giriş kayma gerilimi, giriş kayma akımı, ortak mod bastırma oranı ve giriş – çıkış empedans testleri gerçekleştirildi.

4.6.1.1. Giriş kayma gerilimi testi

Şekil 3.5'te verilen test devresi oluşturularak her iki op-amp uygulama devresi gerçekleştirildiğinde kayma geriliminin çıkışına olan etkisi gösterilmiştir. Bu devreye göre çıkış gerilimi (V_C) ve kayma gerilimi (V_{KG}) arasındaki ilişki Eş. 3.20'ye göre hesaplanırsa;

$$15 \times 10^{-3} V \approx V_{KG} \frac{20k\Omega + 1k\Omega}{1k\Omega} \rightarrow V_{KG(ua741 \text{ op-amp entegre uygulama devresi})} \approx 714.28 \mu V$$

$$13.82 \times 10^{-3} V \approx V_{KG} \frac{20k\Omega + 1k\Omega}{1k\Omega} \\ \rightarrow V_{KG(memristör kullanılarak tasarlanan op-amp uygulama devresi)} \approx 658.09 \mu V$$

gibi bulunur.

Giriş dengesizlik gerilimleri sırasıyla hesaplandığında memristör kullanılarak tasarlanan op-amp uygulama devresinde $1mV$ yakın bir değer olduğu görüldü. Benzetim sonuçları ile kıyaslandığında analog devre uygulamalarındaki devre elemanlarının tolerans değerlerinden dolayı benzetim sonuçlarına göre az da olsa daha yüksek çıktığı görülmüştür.

4.6.1.2. Giriş kayma akımı testi

Şekil 4.7’de giriş kutuplama akımları için verilen devre üzerinde op-amp modelleri sırasıyla test edildi. I_{KA} ’dan kaynaklanan bu gerilim Eş. 3.27’ye göre hesaplanırsa;

$$(I_{KA}) = |I_{IB+} - I_{IB-}| = |5.88nA - 10.94nA| \approx 5.06nA$$

$$\rightarrow V_{\zeta(I_{KA} \text{ dan kaynaklanan } / \mu a741 \text{ op-amp entegre benzetimi uygulama devresi})}$$

$$\approx 20k\Omega \cdot 5.06nA \approx 101.2\mu V$$

$$(I_{KA}) = |I_{IB+} - I_{IB-}| = |455.2nA - 455.8nA| \approx 0.6nA$$

$$\rightarrow V_{\zeta(I_{KA} \text{ dan kaynaklanan } / \text{memristör kullanılarak tasarlanan op-amp uygulama devresi})}$$

$$\approx 20k\Omega \cdot 0.6nA \approx 12\mu V$$

gibi bulunur.

Giriş dengesizlik akımları sırasıyla hesaplandığında memristör kullanılarak tasarlanan op-amp uygulama devresinde bu değer diğer iki op-amp uygulama modellerine göre daha az olduğu görüldü. Giriş dengesizlik gerilimi ve giriş dengesizlik akımından dolayı toplam kayma Eş. 4.1’e göre hesaplanırsa; $\mu a741$ op-amp entegresi, $\mu a741$ op-amp entegre uygulama devresi ve memristör kullanılarak tasarlanan op-amp uygulama devresi için sırasıyla $\approx 1.4mV$, $\approx 815.48\mu V$, $\approx 670.09\mu V$ olarak hesaplanır.

4.6.1.3. Ortak mod bastırma oranı (CMRR)

Uygulaması gerçekleştirilen op-amp’ların sırasıyla eviren ve evirmeyen girişlerine aynı işaret uygulandı. Daha sonra aynı girişlere fark işareti uygulanarak hem ortak mod hem de fark modunda çalışması sağlandı. Op-amp entegre uygulaması ve memristör kullanılarak tasarlanan op-amp uygulama devrelerinin her ikisinde de fark mod işaret kazancı ve ortak mod işaret kazancına göre oldukça yüksek çıktığı görüldü. Şekil 4.8’de verilen CMRR ölçme test devresi klasik op-amp entegre uygulaması ve memristör kullanılarak tasarlanan op-amp uygulama devresi ile ayrı ayrı tasarlandı. Eş. 4.2’de verilen denkleme göre CMRR değeri sırasıyla hesaplandı.

$$CMRR \approx \frac{R_2 V_s}{R_1 V_c} \approx \frac{100M\Omega}{1\Omega} \frac{1mV}{19.38} \approx 5159.9 \rightarrow 20\log \left(\frac{R_2 V_s}{R_1 V_c} \right) \approx 74.25dB$$

$$CMRR \approx \frac{R_2 V_s}{R_1 V_c} \approx \frac{100M\Omega}{1\Omega} \frac{1mV}{15.23} \approx 6565.9 \rightarrow 20\log \left(\frac{R_2 V_s}{R_1 V_c} \right) \approx 76.34dB$$

Benzetim çalışmalarında ve uygulama çalışmalarında CMRR değerlerinin firma kataloglarında verilen yaklaşık 70dB değerinin üzerinde çıktığı görüldü. Uygulama devresi üzerinde gerçekleştirilen ölçümlerde op-amp'ların eviren ve evirmeyen uçlarına verilen sinyaller, kullanılan direnç elemanlarının tolerans değerleri (100MΩ ve 1Ω değerlerindeki hassasiyet zorluğu) ve bağlantı kayıplarından dolayı benzetim çalışmalarından sırasıyla yaklaşık %1.47 ve %1.26 daha düşük çıktığı görüldü.

4.6.1.4. Giriş ve çıkış empedansları

Farklı op-amp uygulama devre yapıları için sırasıyla giriş ve çıkış empedansları hesaplandı. Öncelikle giriş empedansları farklı op-amp uygulama devre yapıları için kaynak gerilimi tarafından bakılarak ölçüldü. Çıkış empedansları ise kaynak gerilimi susturularak elde edildi.

Uygulama devresi üzerinde nominal test koşullarında gerçekleştirilen giriş ve çıkış empedans test sonuçları Çizelge 4.4'te karşılaştırmalı olarak sunuldu.

Çizelge 4.5. Farklı op-amp yapılarının giriş ve çıkış empedansları (deneysel)

Op-amp Modeli	Giriş Empedansı (Z_g)	Çıkış Empedansı (Z_c)
$\mu a741$ op-amp entegre uygulaması	2.43MΩ	748Ω
memristör kullanılarak tasarlanan op-amp uygulaması	3.51MΩ	980Ω

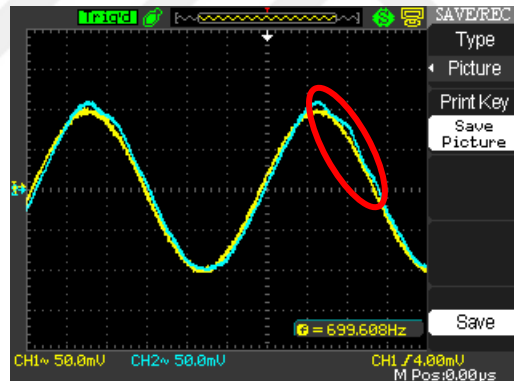
Sunulan giriş ve çıkış empedans sonuçları benzetim sonuçlarına göre kıyaslandığında her iki uygulama devresinde de benzetim sonuçlarına göre aynı paralellikte daha yüksek çıktığı görüldü.

4.6.2. Frekans belirtim testleri

Bu kısımda op-amp uygulama devrelerinin sırasıyla farklı giriş gerilim ve frekans değerleri altında kazanç bant genişliği, maksimum sinyal frekansı ve değişim hızı testleri nominal şartlarda gerçekleştirildi.

4.6.2.1. Kazanç bant genişliği testi

Op-amp uygulama devrelerinde kapasitif etkileri en aza indirebilmek için devre tasarımları SMD elemanları ile yapıldı. Şekil 4.29'da op-amp uygulama devrelerinin birim izleyen devresi üzerindeki etkini gösterildi. Kırmızı ile gösterilen bölgede transistörlerin iletimden kesime geçtiği noktada yaklaşık olarak %3'lük bir dalgalanma olduğu görüldü. Beklenen bu dalgalanma transistörlerin beta değerleri, bias noktalarının anlık değişimleri ve analog elemanların tolerans değerlerinden kaynaklanmaktadır.



Şekil 4.31. Birim izleyen farklı op-amp devrelerinin uygulamasının çıkış gerilimi (CH1: μ a741 entegresi; CH2: μ a741 entegre devre uygulaması).

Şekil 4.10a'da verilen test devresinin op-amp uygulama devreleri oluşturuldu. Sinyal jeneratörünün çıkışını sinüs konumuna getirerek, frekansını 0.1Hz ve genliğini 1Vp-p durumda tutarak frekans arttırılmaya çalışıldı. Osiloskobun 1. kanalı sinyal jeneratörünün çıkışına, 2. kanalı da op-amp uygulama devresinin çıkış noktası üzerine bağlanarak çıkış gerilimleri sırasıyla ölçüldü. Bu ölçüm değerleri Çizelge 4.5'e aktarıldı.

Çizelge 4.6. Memristör kullanılarak tasarlanan op-amp ile klasik op-amp uygulama devrelerinin çıkış gerilim ($V_{\text{ç}}$) değerleri

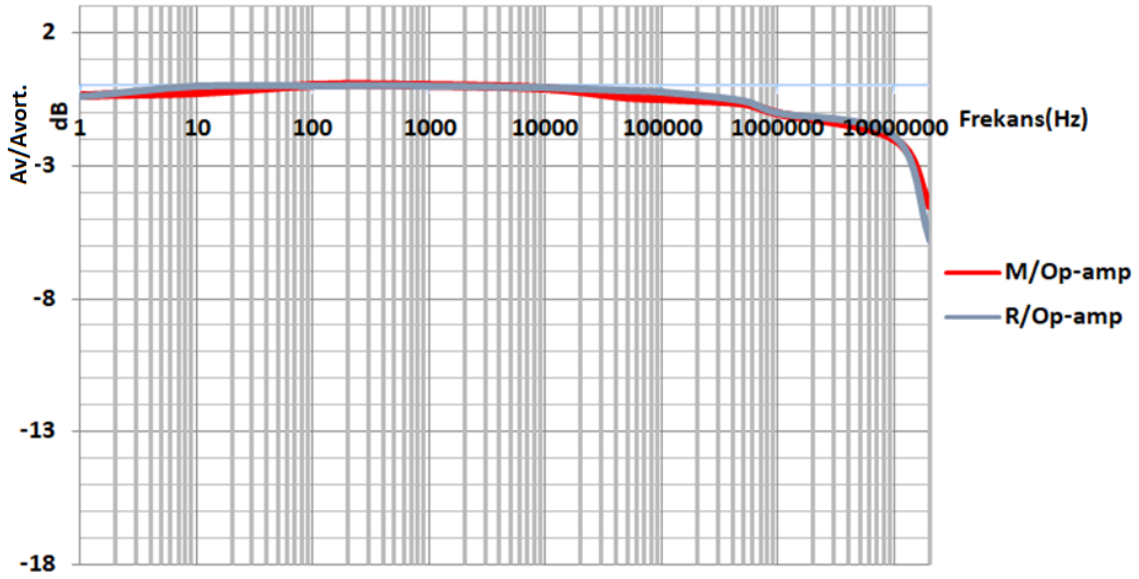
Frekans Hz	M-Op-amp Devresi $V_{\text{ç(Memristörlü)}}(V)$	R-Op-amp Devresi $V_{\text{ç(Memristörsüz)}}(V)$
0.1 Hz	910mV	919mV
1 Hz	948mV	952mV
10 Hz	960mV	998mV
100 Hz	990mV	1000mV
1 KHz	990mV	1000mV
10 KHz	978mV	990mV
50 KHz	942mV	980mV
100 KHz	932mV	974mV
500 KHz	915mV	938mV
1 MHz	878mV	886mV
10 MHz	788mV	802mV
20 MHz	588mV	512mV

Çizelge 4.6’da ise ölçülen çıkış gerilimleri uygulanan giriş gerilimlerine bölünerek sistemin kazancı hesaplandı. Daha sonra ortalama kazanç hesaplanarak normalize kazanç oluşturulmuştur.

Çizelge 4.7. Memristör kullanılarak tasarlanan op-amp ile klasik op-amp uygulama devrelerinin kazanç ve frekans analiz değerleri ($V_S = 1V, A_{V_{M/Op-amp_{ort.}}} = 990mV, A_{V_{R/Op-amp_{ort.}}} = 1.0V$)

Hz	$\frac{A_{V_{M/Op-amp}}}{A_{V_{M/Op-amp_{ort.}}}}$	$\frac{A_{V_{R/Op-amp}}}{A_{V_{R/Op-amp_{ort.}}}}$	$20\log\left(\frac{A_{V_{M/Op-amp}}}{A_{V_{M/Op-amp_{ort.}}}}\right)$	$20\log\left(\frac{A_{V_{R/Op-amp}}}{A_{V_{R/Op-amp_{ort.}}}}\right)$
0.1Hz	0.919	0.919	-0.731 dB	-0.733 dB
1Hz	0.957	0.952	-0.376 dB	-0.427 dB
10Hz	0.969	0.998	-0.267 dB	-0.017 dB
100Hz	1	1	0 dB	0 dB
1KHz	1	1	0 dB	0 dB
10KHz	0.987	0.99	-0.105 dB	-0.087 dB
50KHz	0.951	0.98	-0.431 dB	-0.175 dB
100KHz	0.941	0.974	-0.524 dB	-0.228 dB
500KHz	0.924	0.938	-0.684 dB	-0.555 dB
1MHz	0.886	0.886	-1.042 dB	-1.051 dB

Son olarak elde edilen normalize kazanç değerleri Şekil 4.30’da düzgünleştirilmiş çizgileri olan dağılım yöntemi kullanılarak Bode diyagramı gösterilmiştir.

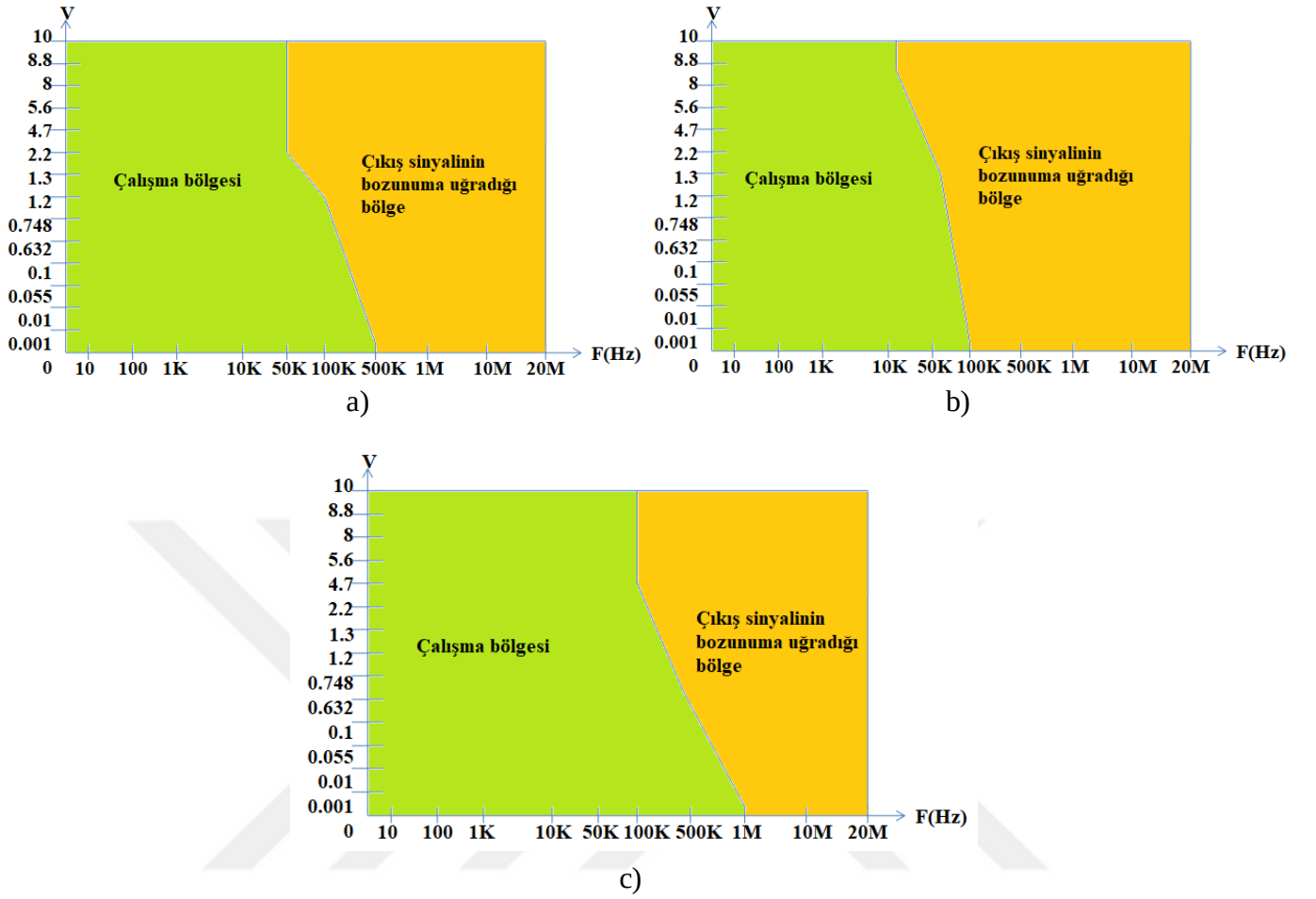


Şekil 4.32. Memristör kullanılarak tasarlanan op-amp ile klasik op-amp uygulama devrelerinin Bode diyagramları.

Çizelge 4.6'daki veriler Excel programında grafiksel olarak yorumladığımızda yaklaşık olarak 0.1Hz-100Hz frekans aralığında M/Op-amp kazanç eğrisindeki dalgalanmanın benzetim çalışmalarında da olduğu gibi R/Op-amp'a göre daha stabil olduğu görüldü. 100Hz-10KHz frekans aralığında yaklaşık olarak aynı kazanç eğrisini takip ettiği görüldü. 10KHz-1MHz frekans aralığında aynı eğimsel davranışı sergilediği tespit edildi. 1MHz-20MHz frekans aralığında ise özellikle çok yüksek frekans noktalarında R/Op-amp'ın M/Op-amp'a göre kazanç noktasının yaklaşık olarak %5 daha fazla eğime sahip olduğu görülmüştür.

4.6.2.2. Maksimum sinyal frekansı belirleme testi

Memristör kullanılarak tasarlanan op-amp devresinde ve op-amp entegre devresinde $V_c = K \sin(2\pi ft)$ gibi sinüzoidal bir sinyal kullanılmıştır. Bu sinyalin genlik ve frekans noktaları, op-amp'ın çıkışındaki sinyal bozunuma uğrayıncaya kadar kademeli olarak arttırılmıştır. Şekil 4.31'de farklı op-amp yapılarının çalışma bölgeleri ve bozunuma uğradığı bölgeler gösterilmiştir. Bu bölgeler belirlenirken benzetim çalışmasındaki gerilim ve frekans noktaları, uygulama sonuçları sonunda sağlıklı bir şekilde kıyaslama yapılabilmesi için benzer seçilmiştir.



Şekil 4.33. Op-amp yapılarının çalışma ve bozunma bölgeleri uygulama sonuçları; a) $\mu\text{a}741$ op-amp entegresi, b) $\mu\text{a}741$ op-amp entegre uygulaması ve c) memristör kullanılarak tasarlanan op-amp uygulaması (nominal test şartlarında).

Farklı op-amp yapıları incelendiğinde $\mu\text{a}741$ op-amp entegresinin çalışma bölgesinin arttırıldığı görüldü. Burada memristör kullanılarak tasarlanan op-amp uygulamasında, klasik op-amp'ın yüksek frekans ve düşük gerilimlerde bozunuma uğradığı bölgelerin iyileştiği gözlemlendi. $\mu\text{a}741$ op-amp entegre uygulamasının ise yaklaşık olarak aynı entegrenin fiziksel uygulamasına benzer çalışma bölgesi olduğu görüldü. $\mu\text{a}741$ op-amp entegresinin öngörülemeyen ve içyapısının kısmi zorlukları ve kapasitif etkilerden dolayı birebir davranış sergilemesinin yanı sıra yaklaşık bir eğri izlemesi beklenen bir sonuç olarak karşımıza çıktı.

4.6.2.3. Değişim hızı (slew rate) belirleme testi

μ a741 op-amp entegre uygulama devresi ve memristör kullanılarak tasarlanan op-amp uygulama devresi farklı giriş gerilimlerinde ve frekanslarda 1mV'tan başlayıp 10V'a kadar ve 10Hz'ten başlayıp 20MHz'e kadar olan sinyaller aralığı seçildi. Daha sonra op-amp uygulama devreleri sırasıyla Şekil 4.13'teki test devresi üzerinde uygulandı. Elde edilen sonuçlar Çizelge 4.7'e aktarılmıştır.

Çizelge 4.8. Op-amp yapılarının gerilim ve frekansa göre çıkış tepkileri üzerindeki çalışma bölgelerinin karşılaştırılması

μ a741 op-amp entegre benzetimi	1m V	10m V	55m V	100 mV	632 mV	748 mV	1.2 V	1.6 V	2.2 V	4.7 V	5.6 V	8 V	8.8 V	10 V
10Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
100Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
1KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
10KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✗	✗
50KHz	✓	✓	✓	✓	✓	✓	✓	✗	✗	✗	✗	✗	✗	✗
100KHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
500KHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
1MHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
μ a741 op-amp	1m V	10m V	55m V	100 mV	632 mV	748 mV	1.2 V	1.6 V	2.2 V	4.7 V	5.6 V	8 V	8.8 V	10 V
10Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
100Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
1KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
10KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
50KHz	✓	✓	✓	✓	✓	✓	✓	✓	✗	✗	✗	✗	✗	✗
100KHz	✓	✓	✓	✓	✓	✓	✗	✗	✗	✗	✗	✗	✗	✗
500KHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
1MHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
Memristör kullanılarak tasarlanan op-amp	1m V	10m V	55m V	100 mV	632 mV	748 mV	1.2 V	1.6 V	2.2 V	4.7 V	5.6 V	8 V	8.8 V	10 V
10Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
100Hz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
1KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
10KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
50KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
100KHz	✓	✓	✓	✓	✓	✓	✓	✓	✓	✗	✗	✗	✗	✗
500KHz	✓	✓	✓	✓	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
1MHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
10MHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗
20MHz	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗	✗

✓: Kararlı çıkış tepkisi

✗: Kararsız çıkış tepkisi

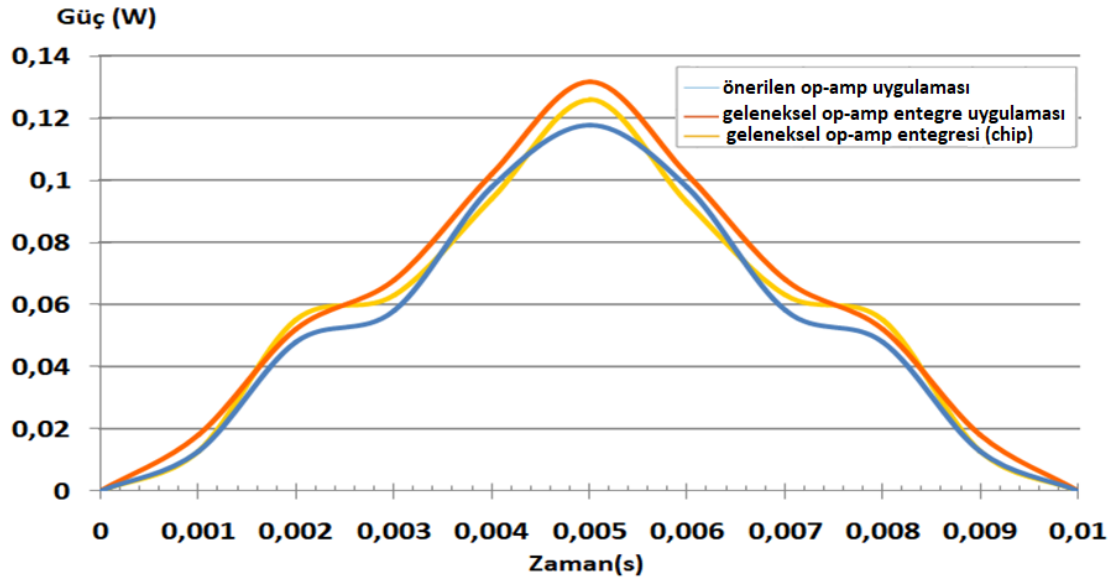
Op-amp girişine uygulanan bir sinyaldeki değişim hızı, op-amp'ın sinyal işleme hızından ne kadar yüksekse op-amp'ın çıkışında bir süre sonra gerilim ve akım salınımlarına hatta harmonik bozulmalara neden olabilmektedir. Bu yüzden her op-amp'ın çalışabileceği bir gerilim ve frekans aralığı mevcuttur. Eş. 3.36'daki ifadeye göre Çizelge 4.7'de ölçülen değerler sınır şartlarına ulaşana kadar test edildi. Memristör kullanılarak tasarlanan op-amp için değişim hızı yaklaşık olarak $2.95V/\mu s$ iken $\mu a741$ op-amp entegre benzetimi için bu değer yaklaşık olarak $0.7V/\mu s$ hesaplanmıştır. Uygulama ve benzetim çalışmaları arasındaki fark sırasıyla %4.83 ve %2.85 olarak belirlenmiştir.

4.6.3. Birim belirtim testi

Bu kısımda farklı op-amp uygulama devrelerinin giriş fark gerilimi ve çiftes besleme gerilimlerinde çalışma noktaları belirlendi. Bu şartlar altındaki nominal ortalama güç tüketimleri hesaplanmıştır.

4.6.3.1. Mutlak maksimum anma testi

Bu test sırasında nominal şartlar altında önerilen op-amp'ın giriş fark gerilimleri arttırılarak çalışma noktası belirlendi. Uygulanan giriş fark gerilimini belli aralıklarla sabit tutup simetrik besleme gerilimlerini kademeli olarak arttırarak 10 farklı noktadaki çıkış tepkilerine bakıldı. Optimum çalışma noktaları belirlendikten sonra bu koşullarda farklı op-amp yapılarının çıkışlarına aktif ve reaktif yük bağlanarak güç eğrileri Şekil 4.32'deki gibi oluşturulmuştur.



Şekil 4.34. Farklı op-amp yapılarının yük altında yaklaşık güç tüketim analizleri (Belirlenen güç noktalarının Excel programına import edilmiş halleri).

Farklı op-amp modelleri nominal şartlar altında test edildiğinde en yüksek güç tüketiminin μ a741 op-amp uygulama devresinin yaklaşık modeli olan R/op-amp modelinde olduğu görüldü. μ a741 op-amp entegresinin ise benzetim sonuçlarındaki güç değerlerine çok yakın eğri seyrettiği görüldü.

Çizelge 4.8'de farklı op-amp uygulama devrelerinin maksimum güç tüketimleri ve test şartları gösterilmiştir.

Çizelge 4. 9. Op-amp uygulama yapılarının toplam güç tüketimleri (deneysel)

Yapı	Parametre	Test Şartları ¹	Maksimum	Birim
Memristör kullanılarak tasarlanan op-amp uygulaması	P_T (Toplam güç tüketimi)	Yük durumunda	118.1	mW
μ a741 op-amp entegre uygulaması	P_T (Toplam güç tüketimi)	Yük durumunda	131.1	mW
μ a741 op-amp entegresi	P_T (Toplam güç tüketimi)	Yük durumunda	125.2	mW

(1) Tüm özellikler, aksi belirtilmedikçe sıfır ortak mod giriş gerilimi ile açık döngü koşulları altında ölçülür. Aksi belirtilmedikçe $V_{CC\pm} = \pm 15V$ ve $25^\circ C$.

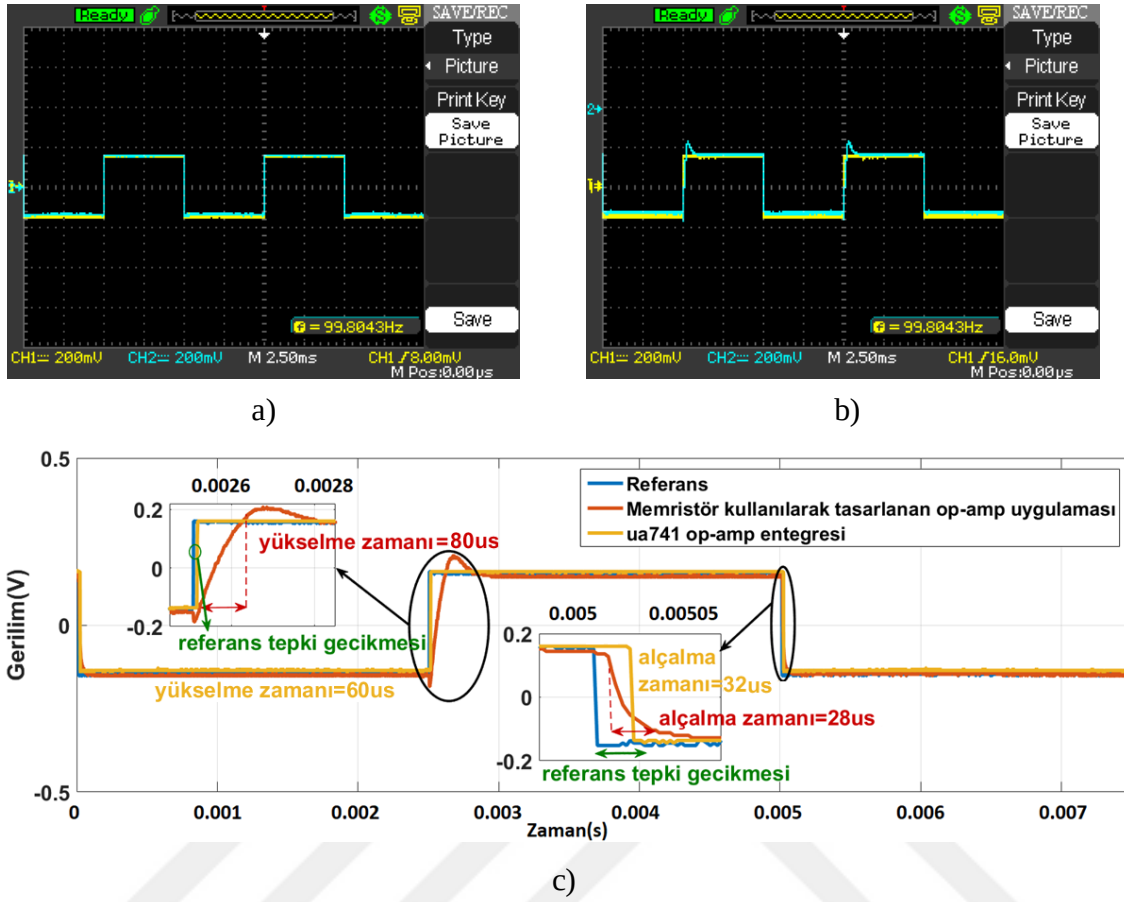
Memristör kullanılarak tasarlanan op-amp uygulama devresinin her iki op-amp uygulama devresine göre sırasıyla yaklaşık %10 ve %5.6 güç tükettiği belirlendi.

4.6.4. Anahtarlama belirtim testi

Bu bölümde ise farklı op-amp uygulama devrelerinin aynı sinüsoidal giriş gerilimleri altında ve aynı fiziki şartlarda çıkış anahtarlama tepkileri; yükselme ve alçalma zamanları incelendi.

4.6.4.1. Çıkış sinyalindeki yükselme/alçalma süreleri testi

Op-amp'ların yükselme ve alçalma sürelerindeki anahtarlama hızları özellikle digital ve kontrol alanlarındaki uygulamalarda sistemlerin performansının ve etkinliğinin artmasında önemli bir rol oynamaktadır. Bu test sürecinde öncelikle farklı op-amp uygulama devrelerinin ortak çalışma bölgesi seçildi. Op-amp'ların çıkışında ise sinyaldeki artış ve azalışların daha net ve etkin değerlendirilebilmesi için girişlerine ortak genliğe ve frekansa sahip kare sinyal verildi. Anahtarlama performanslarının incelenmesinde iletim ve kesim durumlarındaki çıkış sinyallerinin tepe değerlerinin %10 ile %90'ı arasında gibi tanımlanan artış zamanları hesaplandı. Benzetim çalışmasındaki testlerde gerçekleştirilen çalışma şartları uygulama ortamında da oluşturuldu. Memristör kullanılarak tasarlanan op-amp ile klasik op-amp'ın referans bir kare sinyal ile birim izleyen takipçi devresindeki çıkış karakteristikleri osiloskop ekranında gösterildi. Klasik op-amp ile memristör kullanılarak tasarlanan op-amp'ın kıyası daha net ve anlaşılır yapılabilmesi için osiloskop ekran dataları .csv formatında alınarak MATLAB programında yeniden düzenlenerek Şekil 4.33'te gösterildi.



Şekil 4.35. Farklı op-amp yapılarının yükselme ve alçalma süreleri (aktif ve reaktif yük altında); a) R/op-amp uygulama devresi çıktısı, b) M/op-amp uygulama devresi çıktısı ve c) MATLAB ortamındaki import edilmiş halleri.

Farklı op-amp yapılarının yükselme ve alçalma sürelerine birlikte bakıldığında; her iki op-amp'ın birbirine göre üstünlüklerinin olduğu görüldü. Öncelikle yükselme zamanına bakıldığında memristör kullanılarak tasarlanan op-amp'ın 400 μ s'lik bir yükselme zamanı olduğu görüldü. Ancak yükselmedeki bu farka rağmen klasik op-amp'ın referans sinyaline verdiği tepki süresindeki gecikme memristör kullanılarak tasarlanan op-amp'a göre daha yavaş olduğu belirlendi. Alçalma zamanında ise memristör kullanılarak tasarlanan op-amp'ın 280 μ s'lik bir alçalma zamanı olduğu görüldü. Ancak alçalmadaki bu farka rağmen klasik op-amp'ın referans sinyaline verdiği tepki süresindeki gecikme memristör kullanılarak tasarlanan op-amp'a göre oldukça yavaş olduğu belirlendi. Referans sinyalinin iletim kesim durumlarındaki tepkilere bakıldığında memristör kullanılarak tasarlanan op-amp'ın daha hızlı olduğu

ancak yükselme ve alçalma zamanlarına bakıldığında ise klasik op-amp'ın daha avantajlı olduğu tespit edilmiştir.

Önerilen op-amp ve $\mu a741$ op-amp'ın tüm parametre testlerinin hem benzetim hem de uygulama sonuçlarının kıyası daha net ve anlaşılır olabilmesi için elde edilen değerler Çizelge 4.9'da ayrıntılı olarak verilmiştir.

Çizelge 4.10. Önerilen op-amp ve $\mu a741$ op-amp'ın parametre karakteristik analizlerinin karşılaştırılması

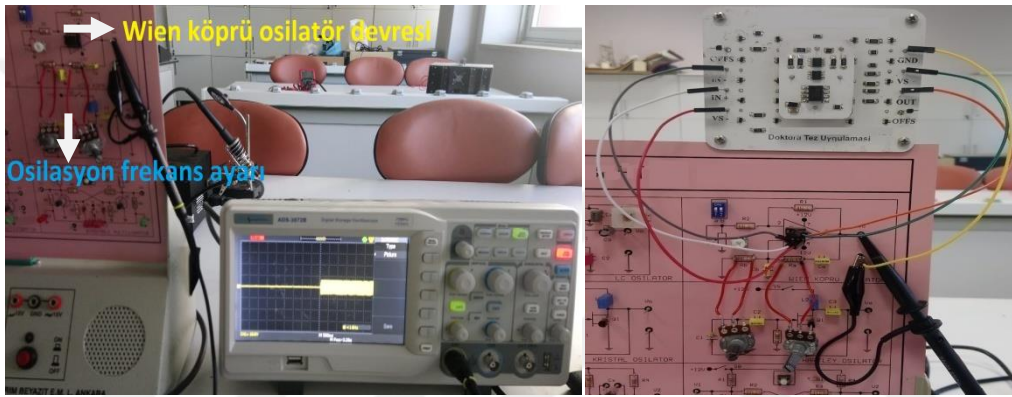
Parametre	Test Şartları ¹	Önerilen op-amp	$\mu a741$ op-amp
Elektriksel Karakteristik			
V_{KG} Giriş kayma gerilimi	$V_{\varsigma} = 0$	$25^{\circ}C$ Benzetim Tam aralık Uygulama	$100\mu V$ $658.09\mu V$ $1mV$ $714.28\mu V$
I_{KA} Giriş kayma akımı	$V_{\varsigma} = 0$	$25^{\circ}C$ Benzetim Tam aralık Uygulama	$1nA$ $0.6nA$ $20nA$ $5.06nA$
$CMRR$ Ortak mod bastırma oranı		$25^{\circ}C$ Benzetim Tam aralık Uygulama	$77.32dB$ $76.34dB$ $72.18dB$ $74.25dB$
Z_g Giriş empedansı		$25^{\circ}C$ Benzetim Uygulama	$2.77M\Omega$ $3.51M\Omega$ $2M\Omega$ $2.43M\Omega$
Z_{ς} Çıkış empedansı	$V_{\varsigma} = 0$	$25^{\circ}C$ Benzetim Bakınız ² Uygulama	755Ω 980Ω 110Ω 748Ω
Frekans Karakteristiği			
Kazanç bant genişliği		$25^{\circ}C$ Benzetim Tam aralık Uygulama	$4.78MHz$ $4.06MHz$ $4.66MHz$ $3.76MHz$
Maksimum sinyal frekansı		$25^{\circ}C$ Benzetim Tam aralık Uygulama	$500KHz - 1V$ $500KHz - 0.632V$ $50KHz - 1.6V$ $100KHz - 1.2V$
SR Değişim hızı		$R_L = 2K\Omega,$ $C_L = 100pF$ Benzetim Uygulama	$3.1V/\mu s$ $2.95V/\mu s$ $0.51V/\mu s$ $0.7V/\mu s$
Birim Karakteristiği			
P_T Toplam güç tüketimi		$R_L = 2K\Omega,$ $C_L = 100pF$ Benzetim Uygulama	$112.5mW$ $118.1mW$ $112.5mW$ $125.2mW$
Anahtarlama Karakteristiği			
t_y Yükselme zamanı		$R_L = 2K\Omega,$ $C_L = 100pF$ Benzetim Uygulama	$420ns$ $60us$ $1.6us$ $80us$
t_a Alçalma zamanı		$R_L = 2K\Omega,$ $C_L = 100pF$ Benzetim Uygulama	$290ns$ $32us$ $1.6us$ $28us$

(1) Tüm özellikler, aksi belirtilmedikçe sıfır ortak mod giriş gerilimi ile açık döngü koşulları altında ölçülür. Aksi belirtilmedikçe $V_{CC\pm} = \pm 15V$ ve 25°C.

(2) Tüm özellikler, aksi belirtilmedikçe sıfır ortak mod voltajı ile açık döngü koşulları altında ölçülür.

4.7. Farklı Op-Amp Yapıları ile Wien Köprüsü Osilatör Devresinin Uygulama Sonuçları

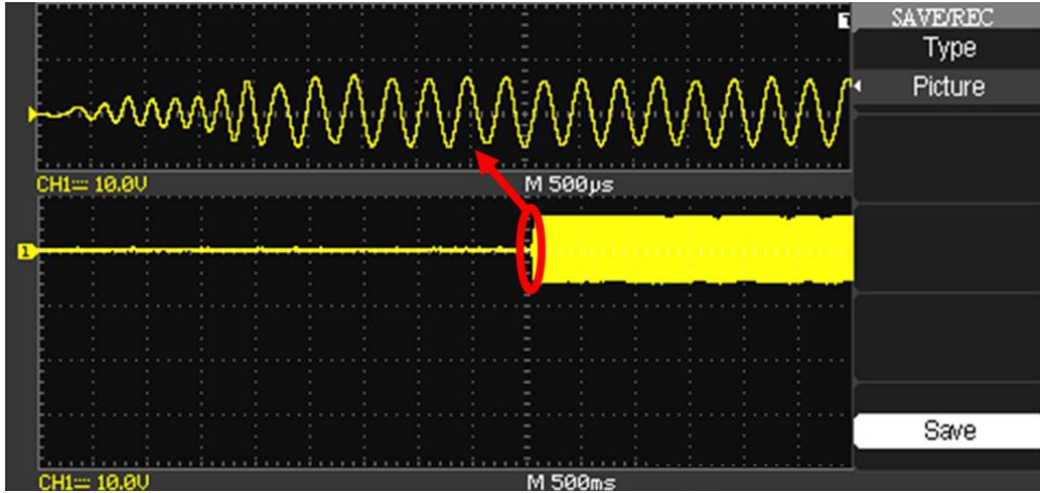
Burada farklı op-amp yapılarının wien köprüsü osilatör devresi üzerinde tek tek uygulama çalışmaları gerçekleştirildi. Önerilen op-amp devresinin uygulama çalışmaları sırasında sistemin optimum noktada çalışabilmesi için gerekli ön çalışmalar yapıldı. Düşük, orta ve yüksek frekans noktalarında önerilen op-amp modeli ile geleneksel op-amp modeli arasındaki farklar açıkça ortaya konuldu. Şekil 4.34'te wien köprü osilatör devresi için uygulama devresi deney setleri gösterilmiştir.



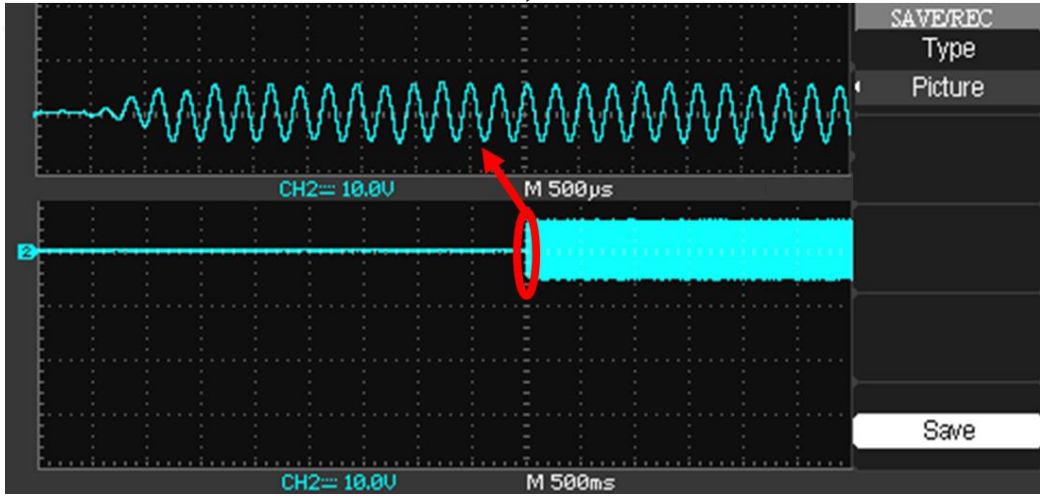
Şekil 4.36. Wien köprüsü osilatör devresi uygulama deney setleri; a) geleneksel op-amp modeli ile gerçekleştirilen deney seti ve b) önerilen op-amp modeli ile gerçekleştirilen deney seti.

Yukarıdaki şekilde wien köprüsü osilatör devresi deney seti üzerinde farklı op-amp modelleri sırasıyla test edildi. Osilasyon frekansı 2 potansiyometre ile eş zamanlı ayarlanarak düşük, orta ve yüksek frekanslarda çalışma bölgeleri karşılaştırıldı. Özellikle orta frekans bölgesinde her iki op-amp modeli için wien köprüsü osilatör devresinin çıkış tepkileri incelenerek osilasyona başlama ve oturma süreleri detaylı olarak karşılaştırmalı tablolar halinde verildi.

Şekil 4.35'te geleneksel op-amp ve önerilen op-amp modeli ile gerçekleştirilen wien köprüsü osilatör devresinin orta frekans bölgesindeki ($\approx 3 - 4\text{KHz}$) uygulama sonuçları verilmiştir. Bu sonuçlarda osiloskop görüntülerinin detaylı hali aynı şeklin üstünde yer almaktadır.



a)

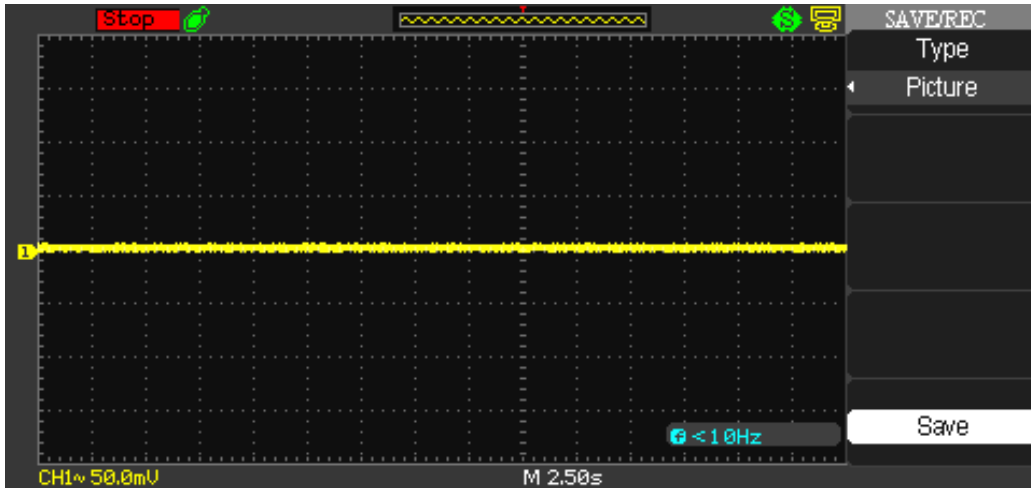


b)

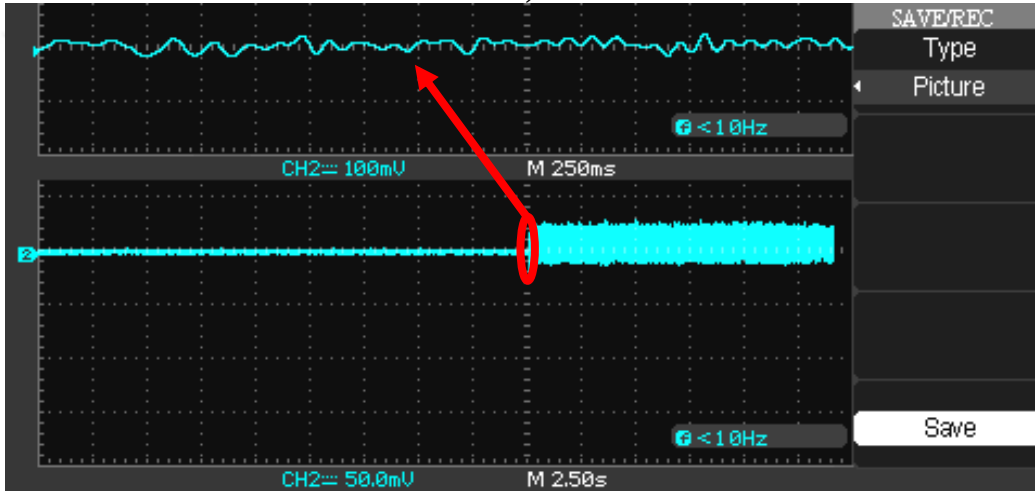
Şekil 4.37. Wien köprüsü osilatör devresinin orta frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.

Yukarıdaki şekillerden de anlaşılacağı üzere önerilen op-amp modelinin, orta frekanslarda osilasyona başlama ve osilasyon bandına oturma süreleri baz alındığında banda oturana kadar olan salınım süresinin geleneksel op-amp modeline göre daha kısa olduğu gözlemlenmiştir.

Önerilen op-amp modelinin wien köprüsü osilatör devresi üzerindeki etkilerini daha geniş frekans aralığında incelenmesi sistemin güvenilirliğini arttırmıştır. Bu nedenle Şekil 4.36'da düşük frekans aralığında ($\leq 10Hz$) her iki modelinde osiloskop çıktıları detaylı olarak verilmiştir.



a)

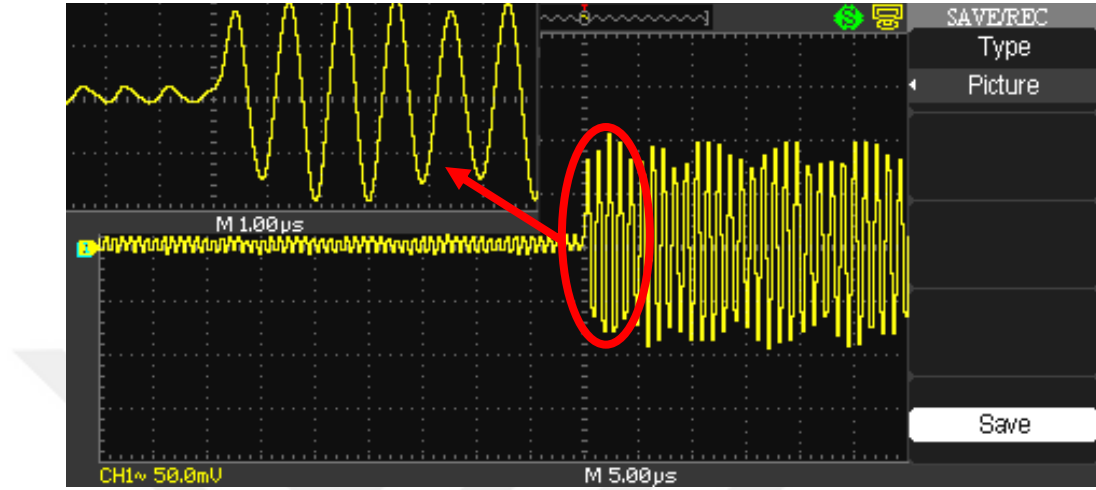


b)

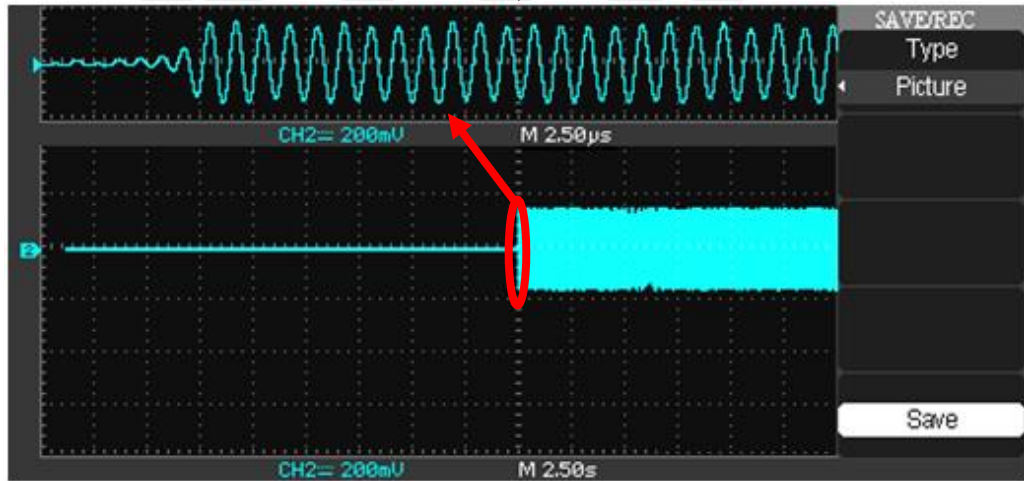
Şekil 4.38. Wien köprüsü osilatör devresinin düşük frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.

Burada her iki op-amp modeli wien köprüsü osilatör devresinde yükselteç elemanı olarak kullanıldı. Çalışma frekansı, potansiyometre ile ayarlanarak istenilen bölgelere getirildi. Geleneksel op-amp modeline baktığımızda düşük frekans bölgelerinde osilasyonu başlatmak için gerekli tepkinin oluşmadığını ancak önerilen op-amp modelinde ise parazitlerin olmasıyla birlikte periyodik ve sürekli bir sinüsoidal sinyalinin olduğu gözlemlenmiştir. Frekans bölgesinin çok düşük olması ve osiloskop probleminin hassasiyeti parazitlerin oluşmasını doğal olarak tetiklemektedir.

Şekil 4.37’de yüksek frekans aralığında ($\approx 1\text{MHz}$) her iki modelinde osiloskop çıktıları detaylı olarak verilmiştir. Burada ise her iki modelin maksimum osilasyon frekansları test edilmiştir.



a)



b)

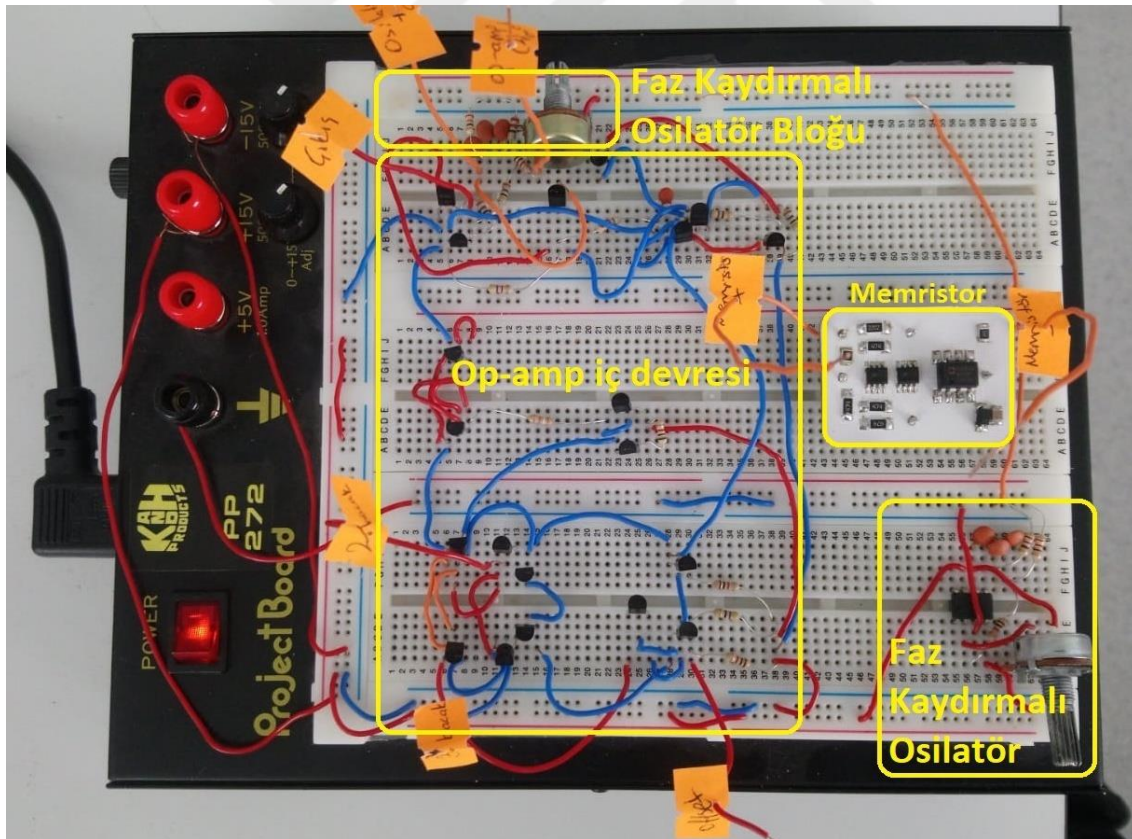
Şekil 4.39. Wien köprüsü osilatör devresinin yüksek frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.

Yukarıdaki şekillerde her iki op-amp modelinin yüksek frekans noktasında osilasyon frekansları test edildi. Burada geleneksel op-amp ile gerçekleştirilen wien köprüsü osilatör devresinde, çıkış sinyalinin sürekli ve periyodik olmadığı yani kararsız olduğu görülmüştür. Önerilen op-amp modeli ile gerçekleştirilen wien köprüsü osilatör devresinde ise çıkış sinyalinin periyodik ve sürekli olduğu görülmüştür. Yüksek

frekanslarda oluşabilecek gerilim kazancındaki azalmalar ekstra bir yükselteç devresi ile giderilmiştir.

4.8. Farklı op-amp modelleri ile faz kaydırmalı osilatör devresinin uygulama sonuçları

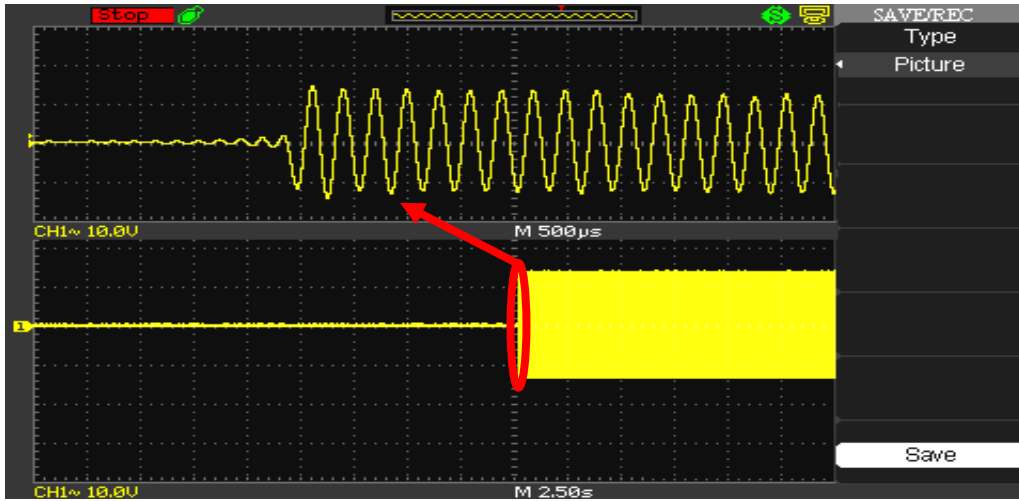
Burada ise farklı op-amp yapılarının faz kaydırmalı osilatör devresi üzerinde tek tek uygulama çalışmaları gerçekleştirildi. Önerilen op-amp devresinin uygulama çalışmaları sırasında özellikle faz kaydırmalı osilatör devresinin osilasyona başlama noktası çok kısa bir sürede gerçekleştiği için sistemin optimum noktadaki değerleri hassas bir şekilde ayarlandı. Düşük, orta ve yüksek frekans noktalarında önerilen op-amp modeli ile geleneksel op-amp modeli arasındaki farklar açıkça ortaya konuldu. Şekil 4.38’de faz kaymalı osilatör devresi için uygulama devresi deney setleri gösterilmiştir.



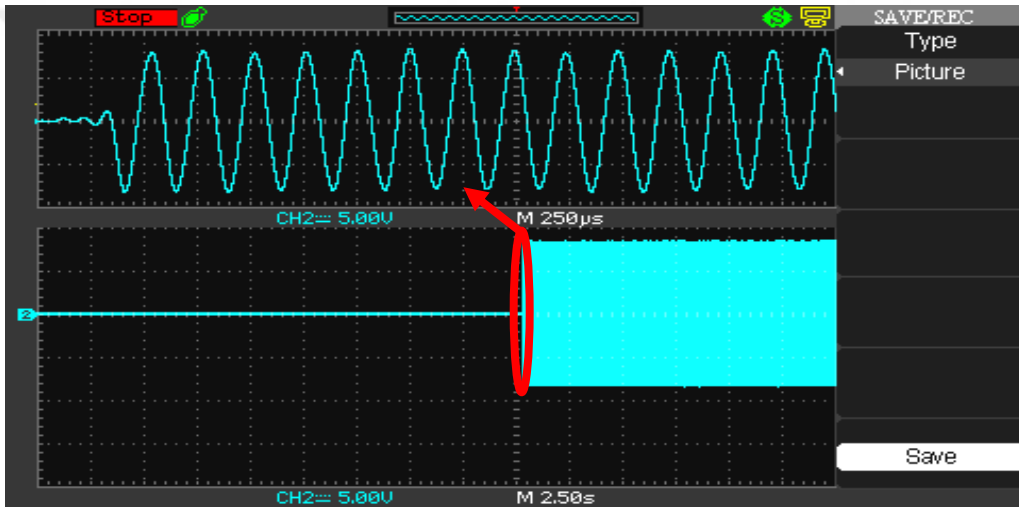
Şekil 4.40. Faz kaydırmalı osilatör devresi uygulama deney setleri; a) geleneksel op-amp modeli ile gerçekleştirilen deney seti ve b) önerilen op-amp modeli ile gerçekleştirilen deney seti.

Yukarıdaki şekilde faz kaydırmalı osilatör devresi deney seti üzerinde farklı op-amp modelleri sırasıyla test edildi. Osilasyon frekansı 2 potansiyometre ile eş zamanlı ayarlanarak düşük, orta ve yüksek frekanslarda çalışma bölgeleri karşılaştırıldı. Ayrıca yüksek frekans bölgelerinde sistemin kazancı etkilendiğinden dolayı geri feedback direnci yine eş bir potansiyometre yardımı ile ayarlandı. İlk olarak orta frekans bölgesinde yani her iki op-amp modeli için faz kaydırmalı osilatör devresi üzerindeki çıkış tepkileri incelenerek osilasyona başlama ve oturma süreleri detaylı olarak karşılaştırmalı tablolar halinde verilmiştir.

Şekil 4.39’da geleneksel op-amp ve önerilen op-amp modeli ile gerçekleştirilen faz kaydırmalı osilatör devresinin orta frekans bölgesindeki ($\approx 3 - 4KHz$) uygulama sonuçları verilmiştir. Bu sonuçlarda osiloskop görüntülerinin detaylı hali aynı şeklin üstünde yer almaktadır.



a)



b)

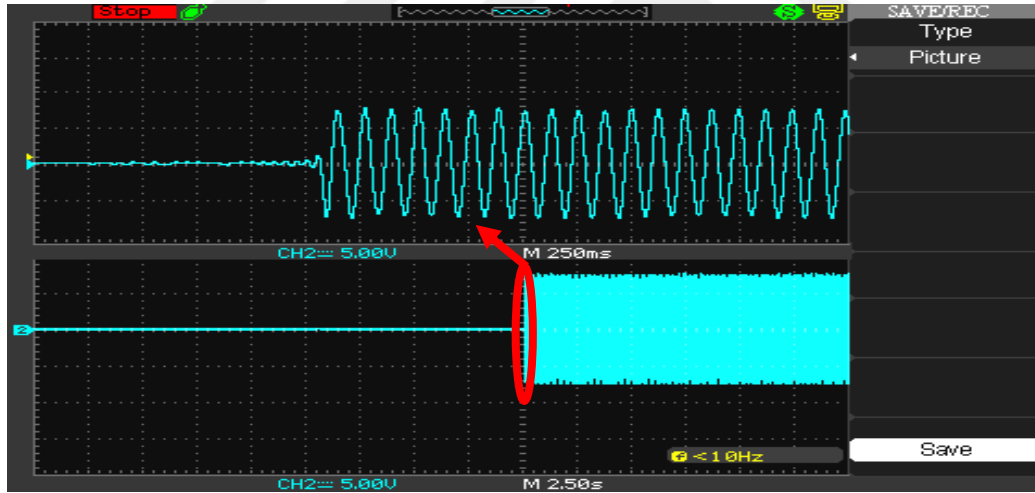
Şekil 4.41. Faz kaydırmalı osilatör devresinin orta frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.

Yukarıdaki şekillerde önerilen op-amp modelinin, orta frekanslarda osilasyona başlama ve osilasyon bandına oturma süreleri baz alındığında banda oturana kadar olan salınım süresinin geleneksel op-amp modeline göre yaklaşık olarak 8 kat kısa olduğu gözlemlenmiştir. Literatüre baktığımızda faz kaydırmalı osilatörlerin özellikle wien köprüsü osilatör devrelerine kıyasla osilasyona başlama ve osilasyon bandına oturma süresi arasındaki farkın çok kısa sürede gerçekleştiği görülmektedir. Gerçekleştirilen benzetim çalışmalarında da bunu görmek mümkündür.

Önerilen op-amp modelinin faz kaydırmalı osilatör devresi üzerindeki etkilerini daha geniş frekans aralığında incelenmesi sistemin güvenilirliğini arttırmıştır. Bu nedenle Şekil 4.40'da düşük frekans aralığında ($\leq 10\text{Hz}$) her iki modelinde osiloskop çıktıları detaylı olarak verilmiştir.



a)



b)

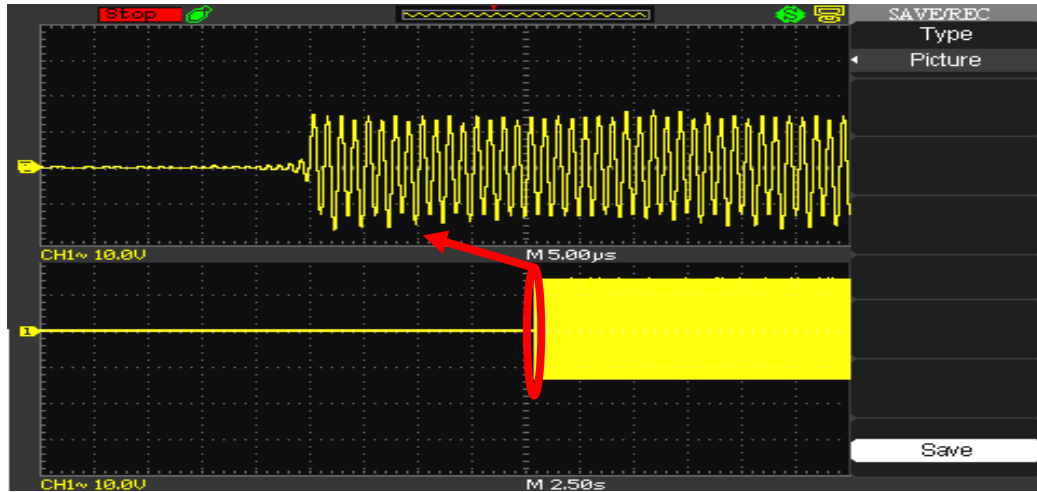
Şekil 4.42. Faz kaydırmalı osilatör devresinin düşük frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.

Literatüre bakıldığında çeşitli yapılarda faz kaydırmalı osilatör devreleri mevcuttur. BJT, MOSFET ve çeşitli korumalı yapılar ile elde edilenler de mevcuttur. Burada odaklandığımız nokta yükselteç elemanı olarak önerilen op-amp modeli ile nasıl sonuçlar elde edileceğidir. Burada her iki op-amp modeli faz kaydırmalı osilatör

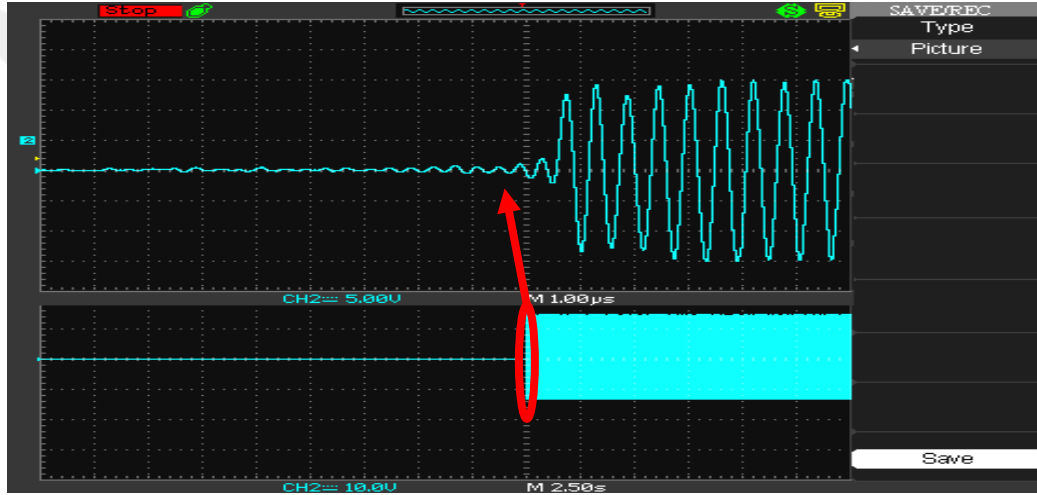
devresinde yükselteç elemanı olarak kullanıldı. Çalışma frekansı, potansiyometre ile ayarlanarak istenilen bölgelere getirildi. Geleneksel op-amp modeline baktığımızda düşük frekans bölgelerinde osilasyonu başlatmak için gerekli tepkinin oluşmadığı oluştas dahi sürekli, periyodik ve kararlı bir çıkış sinyalinin oluşmadığı ancak önerilen op-amp modelinde ise kısmen parazitlerin olmasıyla birlikte periyodik ve sürekli bir sinüsoidal sinyalinin oluştuğı gözlemlenebildi. Frekans bölgesinin çok düşük olması ve osiloskop problemlerinin hassasiyeti parazitlerin oluşmasını doğal olarak tetiklemektedir.

Şekil 4.41’de yüksek frekans aralığında ($\approx 1MHz$) her iki modelinde osiloskop çıktıları detaylı olarak verilmiştir. Burada ise her iki modelin maksimum osilasyon frekansları test edildi.





a)



b)

Şekil 4.43. Faz kaydırmalı osilatör devresinin yüksek frekans bölgesindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu.

Yukarıdaki şekillerde her iki op-amp modelinin yüksek frekans noktasında osilasyon frekansları test edildi. Burada geleneksel op-amp ile gerçekleştirilen faz kaydırmalı osilatör devresinde, çıkış sinyalinin sürekli olduğu ancak periyodik olmadığı yani kararsız olduğu görülmüştür. Önerilen op-amp modeli ile gerçekleştirilen faz kaydırmalı osilatör devresinde ise çıkış sinyalinin periyodik ve sürekli olduğu görülmüştür.

Tüm bunlar göz önüne alındığında uygulama sonuçları ile benzetim sonuçları arasında paralellik olduğu görülmüştür. Bu sonuçlar Çizelge 4.10'da ayrıntılı olarak verilmiştir.

Çizelge 4.11. Önerilen op-amp ve geleneksel op-amp modellerinin wien köprüsü ve faz kaydırmalı osilatörler üzerindeki karakteristik analiz değerleri

Osilatör Tipi		Frekans Aralığı											
		Düşük(Hz)				Orta (KHz)				Yüksek(MHz)			
		4	8	10		3 – 4				0.8	1	1.6	2
Geleneksel wien köprüsü	Benzetim	x	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	x
	Uygulama	x	x	✓	✓	✓	✓	✓	✓	✓	x	x	x
Önerilen wien köprüsü	Benzetim	x	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	x
	Uygulama	x	x	x	✓	✓	✓	✓	✓	✓	✓	x	x
Geleneksel faz kaydırmalı	Benzetim	x	✓	✓	✓	✓	✓	✓	✓	✓	✓	x	x
	Uygulama	x	x	x	✓	✓	✓	✓	✓	✓	x	x	x
Önerilen faz kaydırmalı	Benzetim	x	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	x
	Uygulama	x	x	✓	✓	✓	✓	✓	✓	✓	✓	✓	x

Önerilen op-amp ve geleneksel op-amp modellerinin wien köprüsü ve faz kaydırmalı osilatörler üzerinde sadece orta frekans bölgesinde osilasyona başlama ve oturma sürelerinde iyileştirmeler olduğu gibi hem alçak hem de yüksek frekans noktalarında iyileştirmeler olduğu da görülmüştür.



5. TARTIŞMA VE SONUÇ

Digital, analog ve kontrol sistemlerini temel alan uygulamalar günümüzde verimlilikleri, ölçeklenebilirlikleri ve güvenilirlikleri nedeniyle gittikçe önem kazanmaktadır. Özellikle bu gibi tümleşik uygulama devrelerinde yükselteç görevi gören op-amp entegre yapıları kritik öneme sahiptir. Çok girişli ve çok çıkışlı sistemlerin kontrol uygulamalarında gerekli dürtü cevabının hızlı bir sürede çıkış tepkisi vermesini sağlayacak temel eleman gereksinimi op-amp'lar sayesinde yapılabilmektedir.

Bir op-amp'ın değişim hızı, CMRR değeri, giriş ve çıkış offset akım ve gerilimleri, güç tüketimleri, maksimum sinyal işleme hızları, anahtarlama parametreleri gibi değerler digital, analog ve kontrol uygulamalarında önemli çıkış tepkilerine neden olabilmektedir. Belirtilen bu parametrelerdeki istenmeyen artışlar ve gereksinimi karşılayamayacak hız talepleri çıkışta gerilim ve akım salınımlarına hatta harmoniklere bile sebep olabilmektedir. Bu noktada ise yarı-iletken bir eleman olan memristör karşımıza çıkmaktadır. Bir devredeki kendinden uyartımlı karakteristiklerinden dolayı memristör, devre teorisini bir adım öteye taşımaktadır (Şevgin, 2016; Parlar ve Almalı, 2020). Memristör kullanılarak tasarlanan op-amp modeli yukarıda belirtilen problemlere önemli çözümler önermektedir. Özellikle op-amp entegresinin eşdeğer içyapısındaki katmanlara bakıldığında seviye değişim katmanında memristörün kullanımı, giriş ve çıkış katmanları arasındaki sinyal geçişini daha hızlı hale getirmektedir. Önerilen op-amp modelinin mevcut modellere göre diğer bir üstünlüğü değişim hızı parametresini önemli ölçüde arttırdığı görülmüştür. Ayrıca CMRR değerinin geleneksel op-amp modeline göre yüksek çıkması ortamdaki gürültülerin op-amp'ın eviren ve evirmeyen girişlerine etkisini çıkışta minimize etmektedir. Önerilen op-amp modelinin doğruluğu ve uygulanabilirliği teorik olarak kapsamlı bir şekilde incelenmiş, deneysel ve benzetim sonuçları ile de desteklenmiştir. Ayrıca MATLAB yazılım programı ile bazı numerik analizler yapılarak problemlerin çözümüne katkıda bulunulmuştur.

Bölüm 3.2' de, op-amp'ın iç katmanları tek tek ele alınmıştır. Her bir katmanın analizleri yapılarak sistemin genel cevabı oluşturulmuştur. Daha sonra op-amp iç devresinde kullanılacak olan HP memristör modelinin matematiksel ifadeleri çıkartılmış

ve histerezis eğrisi oluşturduğu gözlemlenerek genel davranışı ortaya konmuştur. Op-amp iç devresine yerleştirilecek olan memristör taklit devresinin fark yükselteç, ön akım, kazanç, seviye değişim ve çıkış katmanlarındaki tepkisi incelenmiş ve en optimum çıkış tepkisini verecek katman yerleşiminin seviye değişim katmanı olduğu tespit edilmiştir. Daha sonra memristör ve op-amp içyapısı bütünleşik hale getirilmiştir.

Bölüm 4.2’de bahsedilen op-amp belirtilerinin benzetim testleri yapılmıştır. Her bir belirtim parametresi kendi içinde ayrılmaktadır. Bu testler nominal test koşulları altında yani ideal sıcaklık ve basınçta gerçekleştirilmiştir. Benzetim sonuçlarına bakıldığında; elektriksel parametrelerden olan giriş dengesizlik gerilimleri sırasıyla hesaplandığında memristör kullanılarak tasarlanan op-amp modelinde bu değer diğer iki op-amp modeline göre daha az olduğu görülmüştür. Bu dengesizlik geriliminin az olması analog devre uygulamalarında çıkış gerilim karakteristiklerine etkisini en aza indirgeyerek sistemin verimliliğini arttırmaktadır. Giriş dengesizlik akımları ise sırasıyla hesaplandığında memristör kullanılarak tasarlanan op-amp modelinde bu değer diğer iki op-amp modeline göre yaklaşık olarak 10 kat daha az olduğu görülmüştür. Uygulamada ise giriş dengesizlik gerilimleri sırasıyla hesaplandığında önerilen op-amp uygulama modelinde $1\mu V$ iken bu değer geleneksel op-amp entegresinde $1mV$ yakın bir değer olduğu görüldü. Giriş kayma akımında ise önerilen op-amp uygulama modelinde bu değer diğer iki op-amp uygulama modeline göre yaklaşık olarak 8 kat daha az olduğu görülmüştür. Giriş dengesizlik gerilimi ve giriş dengesizlik akımından dolayı toplam kayma hesaplanırsa; $\mu a741$ op-amp entegresi, $\mu a741$ op-amp entegre uygulama devresi ve önerilen op-amp uygulama modeli için sırasıyla $\approx 1.4mV$, $\approx 815.48\mu V$, $\approx 670.09\mu V$ olarak hesaplanmış ve en düşük değer önerilen op-amp modelinde çıktığı anlaşılmıştır. Benzetim sonuçları ile kıyaslandığında analog devre uygulamalarındaki devre elemanlarının tolerans değerlerinden dolayı toplam kaymanın benzetim sonuçlarına göre 4 kat daha yüksek çıktığı tespit edilmiştir. CMRR değerinin ise geleneksel op-amp modeline göre 2.09dB daha yüksek çıktığı görülmüştür. Önerilen op-amp modelinin benzetim devrelerinde giriş ve çıkış empedans değerleri mevcut $\mu a741$ op-amp’ına göre yaklaşık olarak %30 daha yüksek çıktığı gözlemlenmiştir. Bu değer ise hem benzetim hem de uygulama çalışmalarında firma kataloglarında verilen yaklaşık 70dB değerinin üzerinde çıktığı görülmüştür. Uygulama

devresi üzerinde gerçekleştirilen ölçümlerde op-amp'ların eviren ve evirmeyen uçlarına verilen sinyaller, kullanılan direnç elemanlarının tolerans değerleri ($100M\Omega$ ve 1Ω değerlerindeki hassasiyet zorluğu) ve bağlantı kayıplarından dolayı benzetim çalışmalarından sırasıyla yaklaşık olarak %1.47 ve %1.26 daha düşük çıktığı görülmüştür. Giriş ve çıkış empedans sonuçlarının ise benzetim sonuçları ile kıyaslandığında her iki uygulama devresinde de benzetim sonuçlarına göre aynı paralellikte daha yüksek çıktığı görülmüştür. Giriş ve çıkış empedans değerlerinin ise op-amp'ın hızında veya performansında önemli sayılabilecek derecede bir kriter olmadığı için bu değerlerin az veya fazla olması odaklanan bir sonuç değildir. Frekans parametrelerinden olan kazanç bant genişliği testinde geleneksel op-amp modelinde kazanç frekans bandında aşmaların ve çok düşük frekanslarda keskin bir yükselişin olduğu önerilen op-amp modelinde ise bu geçişin daha yumuşak olduğu görülmüştür. Uygulamada ise yaklaşık olarak 0.1Hz-100Hz frekans aralığında önerilen op-amp modelinde kazanç eğrisindeki dalgalanmanın benzetim çalışmalarında da olduğu gibi geleneksel op-amp modeline göre daha stabil olduğu görülmüştür. 100Hz-10KHz frekans aralığında yaklaşık olarak aynı kazanç eğrisini takip ettiği tespit edildi. 10KHz-1MHz frekans aralığında aynı eğimsel davranışı sergilediği anlaşıldı. 1MHz-20MHz frekans aralığında ise özellikle çok yüksek frekans noktalarında geleneksel op-amp modelinin önerilen op-amp modeline göre kazanç noktasının yaklaşık olarak %5 daha keskin bir eğimle düştüğü gözlemlenmiştir. Faz grafiğine baktığımızda memristör kullanılarak tasarlanan op-amp modelinin faz değişiminin daha stabil olduğu görülmüştür. $\mu a741$ op-amp entegresinin düşük frekanslarda memristör kullanılarak tasarlanan op-amp modeline göre büyük bir aşma olduğu bunun yerine önerilen op-amp modelinde bu aşmanın yaklaşık olarak %5 daha az olduğu görülmüştür. Maksimum sinyal frekansı belirleme testinde ise mevcut $\mu a741$ op-amp entegresinin çalışma bölgesinin arttırıldığı gözlemlenmiştir. Burada memristör kullanılarak tasarlanan op-amp modelinin hem benzetim hem de uygulamada geleneksel op-amp modelinin yüksek frekans ve düşük gerilimlerde bozunuma uğradığı bölgeleri iyileştirdiği tespit edilmiştir. $\mu a741$ op-amp entegre uygulamasının ise yaklaşık olarak aynı entegrenin fiziksel uygulamasına benzer çalışma bölgesi olduğu görülmüştür. Değişim hızı testine bakarsak önerilen op-amp modeli için değişim hızı $3.1V/\mu s$ iken $\mu a741$ op-amp entegre modeli

ve benzetim modeli için ise sırasıyla $0.51V/\mu s$ ve $0.68V/\mu s$ olarak hesaplanmıştır. Burada $\mu a741$ op-amp entegresi ve benzetim modelinin değişim hızı oranlarının yakın çıktığı belirlenmiştir. Ancak memristör kullanılarak tasarlanan op-amp modeli için değişim hızı $\mu a741$ op-amp entegre modelinden ve benzetim modelinden oldukça yüksek çıktığı görülmüştür. Uygulamada ise önerilen op-amp için değişim hızı yaklaşık olarak $2.95V/\mu s$ iken $\mu a741$ op-amp entegresi için bu değer yaklaşık olarak $0.7V/\mu s$ hesaplanmıştır. Uygulama ve benzetim çalışmaları arasındaki fark sırasıyla %4.83 ve %2.85 olarak belirlenmiştir. Birim parametrelerden olan mutlak maksimum anma testinde önerilen op-amp modelinin benzetim ve deneysel ortamında kaynak gerilimleri $\pm 22V$ 'a kadar sorunsuz çalıştığı gözlemlenmiştir. Bu şartlar altındaki toplam güç tüketimleri ise önerilen op-amp benzetim modelinin ve $\mu a741$ op-amp entegre modelinin aynı gücü tükettikleri fakat uygulama sonuçları kıyaslandığında önerilen op-amp modelinin yaklaşık olarak %6 daha az güç tükettiği görülmüştür. Son olarak anahtarlama parametresinden olan çıkış sinyalindeki yükselme/alçalma süreleri testinde ise bir anahtarlama devresinde sistemi iletme ve kesime sokma noktasında kullanım için en hızlı çıkış tepkisini veren op-amp modelinin memristör kullanılarak tasarlanan op-amp benzetim modeli olduğu görülmüştür. Alçalma ve yükselme sürelerinin yaklaşık olarak sırasıyla 5 kat ve 4 kat iyileştiği belirlenmiştir. Uygulamada ise her iki op-amp modelinin birbirine göre bazı üstünlüklerinin olduğu görülmüştür. Öncelikle yükselme süresine bakıldığında önerilen op-amp modelinin geleneksel op-amp modeline göre $400\mu s$ daha yavaş olduğu ancak yükselme süresindeki bu farka rağmen geleneksel op-amp modelinin referans sinyaline verdiği tepki süresindeki gecikmenin ise önerilen op-amp modeline göre daha yavaş olduğu belirlenmiştir. Alçalma süresinde ise önerilen op-amp modelinin geleneksel op-amp modeline göre $280\mu s$ daha yavaş olduğu ancak alçalma süresindeki bu farka rağmen geleneksel op-amp modelinin referans sinyaline verdiği tepki süresindeki gecikmenin önerilen op-amp modeline göre yaklaşık olarak 2 kat yavaş olduğu anlaşılmıştır. Referans sinyalinin iletim kesim durumlarındaki tepkilere bakıldığında önerilen op-amp modelinin daha hızlı olduğu ancak yükselme ve alçalma zamanlarına bakıldığında ise geleneksel op-amp modelinin daha avantajlı olduğu belirlenmiştir.

Önerilen op-amp modelinin performans ve verimliliğinin ölçülebilmesi için RC osilatörlerden olan wien köprüsü ve faz kaymalı osilatör yapıları tercih edilmiştir. Farklı op-amp modellerine göre wien köprüsü osilatör devre benzetimleri yapıldıklarında temel frekansın, μ a741 op-amp entegre benzetimi için 3120Hz, μ a741 op-amp entegre benzetimi için 2933Hz ve memristör kullanılarak tasarlanan op-amp benzetim modeli için yaklaşık olarak 3058Hz olduğu görülmüştür. Temel frekans ile aradaki %1.98'lik fark op-amp'ın öngörülemeyen benzetim parametrelerinden kaynaklanmaktadır. Çalışmada önerilen op-amp modeli wien köprüsü osilatör benzetim modelinin ise diğer modellere göre yaklaşık olarak %72.22 daha erken osilasyona başladığı, osilasyon bandına oturma sürelerinde ise %82.60 daha erken oturduğu görülmüştür. Faz kaydırmalı osilatör devre benzetimleri yapıldıklarında ise temel frekansın, μ a741 op-amp entegre benzetimi için 3248Hz ve memristör kullanılarak tasarlanan op-amp benzetim modeli için yaklaşık olarak 3236Hz olduğu görülmüştür. Temel frekans ile aradaki yaklaşık %0.37'lik fark op-amp'ın öngörülemeyen benzetim parametrelerinden kaynaklanmaktadır. Çalışmada önerilen op-amp benzetim modeli ile gerçekleştirilen faz kaydırmalı osilatör devresinde osilasyona oturma süresinde ise yaklaşık %37'lik bir iyileşme olduğu görülmüştür. Ayrıca önerilen op-amp ve geleneksel op-amp modellerinin her iki osilatör devresi üzerinde sadece orta frekans bölgesinde değil aynı zamanda çalışabilecekleri en alt ve en üst frekans bölgeleri tespit edilmiştir. Önerilen op-amp modeli ile gerçekleştirilen her iki osilatörün de çalışabilecekleri frekans bölgelerinin genişlediği hesaplanmış ve bu bölgeler detaylı tablolar halinde sunulmuştur.

Önerilen op-amp ile geleneksel op-amp modeli ile gerçekleştirilen wien köprü ve faz kaydırmalı osilatör devreleri üzerinde hem benzetim hem de uygulama sonuçlarının birkaç op-amp parametresi ile kıyaslandığında bazı farklılıklar olduğu görülmüştür. Benzetim ve deneysel sonuçların aynı skalada incelenememesi uygulama sonuçlarının benzetim sonuçlarına göre deney sırasında oluşabilecek tolerans değerlerinin ve ortam şartlarının doğrusal olmayan direnç özelliği gösteren memristör üzerinde önemli farklılıklar kaynaklandığı tespit edilmiştir.

Sonuç olarak benzetim modellerindeki başlangıç durumlarında olan, üretici firmanın kataloglarında belirtilmeyen, op-amp modelinin kendine has içyapısının

karmaşıklığı ve kapasitif etkiler gibi birçok fiziksel etkenlerden dolayı her iki osilatör devresinde de çok kısa bir süreliğine çıkış gerilimlerinde yükselmenin olması beklenen bir sonuç olarak karşılaşılmıştır. Op-amp parametreleri üzerinden optimizasyon yöntemleri kullanılarak başlangıç durumları en ideal noktalara çekilebileceği öngörülmüştür. Tüm parametreler incelenip tek tek ele alındığında benzetim sonuçlarının uygulama sonuçlarıyla paralellik gösterdiği tespit edilmiştir. Kullanım amacına göre tercih edilebilecek model parametreleri sayesinde bundan sonra oluşturulacak birçok analog devre çalışmalarında önerilen op-amp modeli gelecek çalışmalara ışık tutacaktır.



KAYNAKLAR

- Abuelma'atti, M. T., Khalifa, Z. J., 2016. A memristor-based Wien-bridge sinusoidal/chaotic oscillator. *International Journal of Electrical Engineering Education*, **53** (3): 280-288.
- Adhikari, S. P., Sah, M. P., Kim, H., Chua, L. O., 2013. *Three fingerprints of memristor*. *IEEE Transactions on Circuits and Systems I*, **60** (11): 3008-3021.
- Alharbi, A. G., 2017. *Analog Uygulamaları için Pratik Memristör Emülatör Devresi Geliştirme Teknikleri* (doktora tezi, basılmamış). Missouri Üniversitesi, Fen Bilimleri Enstitüsü, Missouri, Amerika Birleşik Devletleri.
- Anonim, 2020. Understanding Basic Analog – Ideal Op Amps. <https://www.ti.com.cn/cn/lit/an/slaa068b/slaa068b.pdf>. Erişim Tarihi: 02.06.2020.
- Barbarosou, M., Paraskevas, I., Kliros, G., Andreatos, A., 2017. Implementing transistor roles for facilitating analysis and synthesis of analog integrated circuits. *In 2017 IEEE Global Engineering Education Conference (EDUCON)*, 423-430.
- BC237/BC238/BC239 NPN EPITAXIAL SILICON TRANSISTOR Datasheet, 1997. FAIRCHILD SEMICONDUCTOR.
- Boylestad R. L., Louis N., 2015. *Elektronik Cihazlar ve Devre Teorisi*, Palme Yayıncılık, 10. Baskı, Ankara.
- Bruun, E., 1995. Bandwidth optimization of a low power, high speed CMOS current op amp. *Analog Integrated Circuits and Signal Processing*, **7** (1): 11-19.
- Chua, L., 1971. Memristor-the missing circuit element. *IEEE Transactions on Circuit Theory*, **18** (5): 507-519.
- Comer, D. T., Comer, D. J., Li, L., 2010. A high-gain complementary metal-oxide semiconductor op amp using composite cascode stages. *International Journal of Electronics*, **97** (6): 637-646.
- Çabuker, A. C., Almalı, M. N., Parlar, I., Abukan, Y., 2021. Wien Köprü Osilatör Bozuculu EKG Sinyalinin Butterworth Filtre ile Ayırıştırılması. *22. Otomatik Kontrol Türk Millî Komitesi Ulusal Kongresi*, 14-17.
- Duan, Z., Wang, H., He, S., Li, S., Yan, S., Zhao, X., Tan, H., 2022. A fully integrated chaos generator based on voltage controlled oscillator. *Microelectronics Journal*, 126: 105514.
- Elsamman, A. H., Radwan, A. G., Madian, A. H., 2014. Resistorless memristor based oscillator. *In 2014 26th International Conference on Microelectronics (ICM)* (168-171). IEEE.
- Futurlec, 2021a. BD Power Transistors - Comparison Table, <https://www.futurlec.com/TransPowerBD.shtml>. Erişim Tarihi: 02.10.2020.
- Futurlec, 2021b. 2N Transistors - Comparison Table, <https://www.futurlec.com/TransPower2N.shtml>. Erişim Tarihi: 04.10.2020.
- Futurlec, 2021c. BC Transistors - Comparison Table, <https://www.futurlec.com/TransGenBC.shtml>. Erişim Tarihi: 12.11.2020.
- Ghosh, M., Mondal, P., Borah, S. S., Kumar, S., 2022. Resistorless Memristor Emulators: Floating, Grounded using OTA and VDBA for high frequency applications. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*.

- Gürsul, S., & Hamamci, S. E. 2019. Comparison of Different Memristor Emulators on Low-Pass Filter Circuit. *In 2019 3rd International Symposium on Multidisciplinary Studies and Innovative Technologies (ISMSIT)*, 1-4, IEEE.
- Gürsul, S., Hamamci, S. E., 2020. Performance Comparison of Various Memristor Emulators on a Phase Shifting Oscillator Circuit. *In 2020 7th International Conference on Electrical and Electronics Engineering (ICEEE)*, 23-27, IEEE.
- Gürsul, S., 2020. *Farklı Memristör Emülatörlerinin Elektronik Devreler Üzerindeki Etkilerinin İncelenmesi* (yüksek lisans tezi, basılmamış). İnönü Üniversitesi, Fen Bilimleri Enstitüsü, Malatya, Türkiye.
- Graeme, J. G., Tobey, G. E., Huelsman, L. P., 1971. Operational amplifiers. Design and applications. **New York: McGraw-Hill.**
- Gözüküçük, M., Menekay, S., Özenli, D., 2022. A flux controlled electronically tunable fully floating OTA based memristor emulator. *Analog Integrated Circuits and Signal Processing*, 1-14.
- He, F., Ribas, R., Lahuec, C., Jézéquel, M., 2009. Discussion on the general oscillation startup condition and the Barkhausen criterion. *Analog Integrated Circuits and Signal Processing*, **59** (2): 215-221.
- Huijsing, J. H., 1993. Design and applications of the operational floating amplifier (OFA): The most universal operational amplifier. *Analog Integrated Circuits and Signal Processing*, **4** (2): 115-129.
- Information, D., Schematic, S., 2018. μ A741 general-purpose operational amplifiers, Texas Instruments.
- Jahromi, M. R., Shamsi, J., Amirsoleimani, A., Mohammadi, K., Ahmadi, M., 2017. Ultra-low power Op-Amp design with memristor-based compensation. *In 2017 IEEE 30th Canadian Conference on Electrical and Computer Engineering (CCECE)*, 1-4, IEEE.
- Jung, W. 2005. *Op-Amp applications handbook*. Newnes.
- Kapil A, Shah A, Agarwal R, Sharma S., 2012. Analysis and Comparative Study of Different Parameters of Operational Amplifier Using Bipolar Junction Transistor and Complementary Metal Oxide Semiconductor Using Tanner Tools. *International Journal of Soft Computing and Engineering*, **2** (5): 19- 23.
- Kennedy MP, 1992. Robust Op Amp Realization of Chua's Circuit. *Frequenz*, **46**: 66-80.
- Khalil, N. A., Mohsen, M., Ahmed, G. M., Said, L. A., Madian, A. H., Radwan, A. G., 2022. Fractional-order oscillators based on a single Op-Amp. *In Fractional Order Systems*, 411-439, Academic Press.
- Kim, H., Sah, M. P., Yang, C., Cho, S., Chua, L. O., 2012. Memristor emulator for memristor circuit applications. *IEEE Transactions on Circuits and Systems I: Regular Papers*, **59** (10): 2422-2431.
- Klinke, R., Hosticka, B. J., & Pflaiderer, H., 1989. A very-high-slew-rate CMOS operational amplifier. *IEEE Journal of Solid-State Circuits*, **24** (3): 744-746.
- Kuthiala, A., Agarwal, A., Gupta, A., Jain, S., 2013. Voltage feedback vs Current feedback operational amplifier using BJT and CMOS. *International Journal of Advances in Computing and Information Technology*, **2** (2): 9-16
- Li, L., 2007. *High gain low power operational amplifier design and compensation techniques*, (PhD thesis unpublished), A Dissertation of department of Electrical and Computer Engineering, Brigham Young University, Provo, USA.

- LM741, Operational Amplifier, TEXAS INSTRUMENTS, May 1998 [Revised Oct 2013].
- López-Sánchez, C., Carrasco-Aguilar, M. A., Muñoz-Montero, C., 2015. A 16Hz–160kHz memristor emulator circuit. *AEU-International Journal of Electronics and Communications*, **69** (9): 1208-1219.
- Mancini, R., 2003. *Op amps for everyone: design reference*. Newnes.
- Megep., 2012. Osilatör ve Filtre Devreleri. http://megep.meb.gov.tr/mte_program_modul/moduller_pdf/Osilat%C3%B6rler%20ve%20Filtre%20Devreleri.pdf Erişim Tarihi: 01.06.2020.
- Mehta, H., Agarwal, N., Dutt, K., Jain, S., 2013. Effect of Current Feedback Operational Amplifiers using BJT and CMOS. *International Journal of Advanced Research in Computer Science and Software Engineering*, **3** (4): 1081-1087.
- Muthuswamy, B., 2010. Implementing memristor based chaotic circuits. *International Journal of Bifurcation and Chaos*, **20** (5): 1335-1350.
- Mutlu, R., Karakulak, E., 2018. Memristor-Based Phase Shifter. In *2018 2nd International Symposium on Multidisciplinary Studies and Innovative Technologies (ISMSIT)*, (1-5). IEEE.
- Mutlu, R., Karakulak, E., 2009. Mühendislik Eğitiminde Kullanılabilecek Bir Memristör (Hafızalı Direnç) Taklit Devresi. *Elektrik Elektronik Bilgisayar Mühendislikleri Eğitimi Sempozyumu*.
- Palit, A., 2022. Chaotic Dynamics of Third Order Wien Bridge Oscillator with Memristor Under External Generalized Sinusoidal Stimulus. *In Nonlinear Dynamics and Applications*, 1027-1041, Springer, Cham.
- Panigrahy, A., Patnaik, A., Patjoshi, R. K., 2022. Performance Evaluation of CMOS Voltage-Controlled Oscillator for High-Frequency Communication System. *In Pattern Recognition and Data Analysis with Applications*, 729-742, Springer, Singapore.
- Parlar, I., Almalı, M. N., 2016. Investigation of The Characteristics Analysis of Different Memristor Types. *1. ULUSLARARASI ENERJİ & MÜHENDİSLİK KONGRESİ (UEMK)*, 784-785.
- Parlar, I., Almalı, M. N., 2017. Evaluation of Different Types Of Memristor Emulator Circuits In Terms of Frequency. *13th International Conference on "Technical and Physical Problems of Electrical Engineering", IJTPE*, **36**: 188-191.
- Parlar, I., 2018. *Memristör Devrelerinin Aktif ve Pasif Filtreler Üzerindeki Etkilerinin İncelenmesi* (yüksek lisans tezi, basılmamış). Van Yüzüncü Yıl Üniversitesi, Fen Bilimleri Enstitüsü, Van, Türkiye.
- Parlar, I., Almalı, M. N., 2020. Memristör Temelli 2. Dereceden Aktif Yüksek Geçiren Filtrenin İncelenmesi. *Bitlis Eren Üniversitesi Fen Bilimleri Dergisi*, **9** (1): 446-456.
- Parlar, I., Almalı, M. N., Çabuker, A. C., 2021. Analysis of Wien Bridge Oscillator Designed Using BJT and Memristor with Different Window Functions. *European Journal of Science and Technology*, **28**: 140-143.
- Pershin, Y. V., Di Ventra, M. 2010. Memristive circuits simulate memcapacitors and meminductors. *Electronics Letters*, **46** (7): 517-518.
- Prasad, S. S., Kumar, P., Raj, N., Sharma, P. K., Priyadarshini, B., Ranjan, R. K., Prommee, P., 2022. A Compact Floating and Grounded Memristor model using

- Single Active Element. *AEU-International Journal of Electronics and Communications*, 154426.
- Ranjan, R. K., Sagar, S., Roushan, S., Kumari, B., Rani, N., Khateb, F., 2019. High-frequency floating memristor emulator and its experimental results. *IET Circuits, Devices & Systems*, 13 (3): 292-302.
- Sahu, R., Konar, M., Kundu, S. 2020. Improvement of Gain Accuracy and CMRR of Low Power Instrumentation Amplifier Using High Gain Operational Amplifiers. *Micro and Nanosystems*, 12 (3): 168-174.
- Sánchez-López, C., Mendoza-Lopez, J., Carrasco-Aguilar, M. A., Muñoz-Montero, C., 2014. A floating analog memristor emulator circuit. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 61 (5): 309-313.
- Schick, L. L. 1971. Linear circuit applications of operational amplifiers. *IEEE spectrum*, 8 (4): 36-50.
- Seçen, H. İ., 2015. Osilatör Kullanım Alanları <https://www.elektrikport.com/universite/osilatör-nedir-1-bolum/11410#ad-image-0>. Erişim Tarihi: 02.06.2020.
- Sharma, V. K., Ansari, M. S., Joshi, A. M., 2017. Memristor-based high performance third order quadrature oscillator. *In TENCON 2017-IEEE Region 10 Conference*, (2949-2954). IEEE.
- Singh, A. K., Goyal, N., 2014. Study and Analysis of Power Dissipation and Different Operational Amplifier (Op-Amp) Parameters of BJT (741) Op-Amp and CMOS Op-Amp Using T-SPICE. *International Journal of Science and Research*, 3 (8): 873-876.
- Solomon, J. E., 1974. The monolithic op amp: A tutorial study. *IEEE journal of solid-state circuits*, 9 (6): 314-332.
- Sözen, H., Çam, U., 2015. New memristor emulator circuit using OTAs and CCIIs. *In 2015 9th International Conference on Electrical and Electronics Engineering (ELECO)* (10-14). IEEE.
- Strukov, D. B., Snider, G. S., Stewart, D. R., Williams, R. S., 2008. The missing memristor found. *Nature*, 453 (7191): 80-83.
- Şahin, M. E., Karakaya, B., Güler, H., Gülten, A., Hamamcı, S. E., 2020. Memristor Based Filter Design and Implementation for ECG Signal. *Bitlis Eren Üniversitesi Fen Bilimleri Dergisi*, 9 (2): 756-765.
- Şevgin, E., 2016. *Kesir Dereceli Memristörler ile Uyarlamalı Denetleyici Tasarımı* (yüksek lisans tezi, basılmamış). Van Yüzüncü Yıl Üniversitesi, Fen Bilimleri Enstitüsü, Van, Türkiye.
- Tapadar, A., Sachan, S., Adhikary, A., 2022. Complete Design Guidelines for Fractional-Order Colpitts Oscillator with Non-ideal Op-Amp. *Circuits, Systems, and Signal Processing*, 1-26.
- Tripathy, D., Bhadra, P., 2018. A high speed two stage operational amplifier with high CMRR. *In 2018 3rd IEEE International Conference on Recent Trends in Electronics, Information & Communication Technology (RTEICT)* (255-259). IEEE.
- Varghese, D., Gandhi, G., 2009. Memristor based high linear range differential pair. *In 2009 International Conference on Communications, Circuits and Systems*, 935-938.

- Vista, J., Ranjan, A., 2019. A simple floating MOS-memristor for high-frequency applications. **IEEE Transactions on Very Large Scale Integration (VLSI) Systems**, 27 (5): 1186-1195.
- Yağımlı M., Akar F., 1999. **Elektronik**, BETA Yayınları, İstanbul.
- Yang, C., Choi, H., Park, S., Sah, M. P., Kim, H., Chua, L. O., 2014. A memristor emulator as a replacement of a real memristor. **Semiconductor Science and Technology**, 30 (1): 015007.
- Yongan, L. I., Jingqiang, H. O. U., 2022. An Electrical-Variable-Frequency Compact Wien-Bridge Oscillator. **Wuhan University Journal of Natural Sciences**, 27 (3), 261-264.
- Yu, Q., Qin, Z., Yu, J., Mao, Y., 2009. Transmission characteristics study of memristors based op-amp circuits. **In 2009 International conference on communications, circuits and systems**, 974-977.
- Yumrukaya, E., 2017. **Memristör Kullanarak Tasarlanmış Osilatör Devrelerinin Analiz ve Tasarımı** (yüksek lisans tezi, basılmamış). Dokuz Eylül Üniversitesi, Fen Bilimleri Enstitüsü, İzmir, Türkiye.



ÖZ GEÇMİŞ

İshak PARLAR, ilk, orta ve lise öğrenimini Hatay’da tamamladı. 2007 yılında Gazi Üniversitesi, Elektrik Elektronik Mühendisliği Bölümü’ne yerleşti ve 2012 yılında buradan mezun oldu. 2016 yılında Van Yüzüncü Yıl Üniversitesi, Elektrik Elektronik Mühendisliği Bölümü’ne Araştırma Görevlisi olarak atandı. 2018 yılında yüksek lisans eğitimini tamamlayarak aynı yıl doktora öğrenimine başladı. Evli ve bir çocuk babası olup halen Van Yüzüncü Yıl Üniversitesi, Elektrik Elektronik Mühendisliği Bölümünde Araştırma Görevlisi olarak görev yapmaktadır.





**VAN YÜZÜNCÜ YIL ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
LİSANSÜSTÜ TEZ ORJİNALLİK RAPORU**

Tarih: 11/10 /2022

Tez Başlığı / Konusu: Memristör Kullanılarak Tasarlanmış Op-Amp'ın Karakteristik Değerlerinin Analizi ve Uygulama Örnekleri

Yukarıda başlığı/konusu belirlenen tez çalışmamın Kapak sayfası, Giriş, Ana bölümler ve Sonuç bölümlerinden oluşan toplam 113 sayfalık kısmına ilişkin, 11/10/2022 tarihinde şahsım/tez danışmanım tarafından Turnitin intihal tespit programından aşağıda belirtilen filtreleme uygulanarak alınmış olan orijinallik raporuna göre, tezimin benzerlik oranı %7 (yüzde yedi) dir.

Uygulanan filtreler aşağıda verilmiştir:

- Materyal ve yöntem hariç,
- Kaynaklar hariç,
- Tezden çıkan yayınlar hariç,
- 7 kelimedenden daha az örtüşme içeren metin kısımları hariç (Eşleme boyutunu 7 kelimeyle sınırlayın)

Van Yüzüncü Yıl Üniversitesi Lisansüstü Tez Orijinallik Raporu Alınması ve Kullanılmasına İlişkin Yönergeyi inceledim ve bu yönergede belirtilen azami benzerlik oranlarına göre tez çalışmamın herhangi bir intihal içermediğini; aksinin tespit edileceği muhtemel durumda doğabilecek her türlü hukuki sorumluluğu kabul ettiğimi ve yukarıda vermiş olduğum bilgilerin doğru olduğunu beyan ederim.

Gereğini bilgilerinize arz ederim.

11/10/2022

Adı Soyadı: İshak PARLAR

Öğrenci No: 18910001024

Anabilim Dalı: Elektrik-Elektronik Mühendisliği Anabilim Dalı

Programı: Doktora

Statüsü: ☐ Yüksek Lisans

☒ Doktora

DANIŞMAN ONAYI
UYGUNDUR

ENSTİTÜ ONAY
UYGUNDUR