

T.C.
ISPARTA UYGULAMALI BİLİMLER ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

DOKTORA TEZİ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

**SiC TABANLI ÇİFT AKTİF KÖPRÜ ÇEVİRİCİLERİN SEBEP
OLDUĞU ELEKTROMANYETİK GİRİŞİM ANALİZİ VE
BASTIRILMASI**

Samet YALÇIN

Danışman
Dr. Öğr. Üyesi Tuna GÖKSU

ISPARTA - 2023



© 2023 [Samet YALÇIN]

ETİK BEYANI

Isparta Uygulamalı Bilimler Üniversitesi Lisansüstü Eğitim Enstitüsü tez yazım kurallarına uygun olarak ve bilimsel ahlak ve geleneklere aykırı düşecek bir yol ve yardıma başvurmaksızın hazırladığım bu tez çalışmasında;

Tez içinde sunduğum verileri, bilgileri ve dokümanları akademik ve etik kurallar çerçevesinde elde ettiğimi, tüm bilgi, belge, değerlendirme ve sonuçları bilimsel etik ve ahlak kurallarına uygun olarak sunduğumu, tez çalışmasında yararlandığım eserlerin tümüne uygun atıfta bulunarak kaynak gösterdiğimi, kullanılan verilerde ve ortaya çıkan sonuçlarda herhangi bir değişiklik yapmadığımı, bu tezde sunduğum çalışmanın özgün olduğunu, tezimle ilgili yaptığım bu beyana aykırı bir durumun saptanması durumunda, ortaya çıkacak tüm ahlaki ve hukuki sonuçlara katlanacağımı bildirir, aksi bir durumda aleyhime doğabilecek tüm hak kayıplarını kabullendiğimi beyan ederim.

22/06/2023

Samet YALÇIN

.....

İÇİNDEKİLER

	Sayfa
İÇİNDEKİLER	i
ÖZET.....	iii
ABSTRACT.....	iv
TEŞEKKÜR.....	v
ŞEKİLLER DİZİNİ.....	vi
ÇİZELGELER DİZİNİ	ix
SİMGELER VE KISALTMALAR DİZİNİ	x
1. GİRİŞ	1
1.1. DC/DC Çevirici Topolojileri	2
1.1.1. Tek yönlü DC/DC çevirici topolojileri	3
1.1.1.1. İzolasyonsuz DC/DC çevirici topolojileri.....	3
1.1.1.2. İzolasyonlu DC/DC çevirici topolojileri	8
1.1.2. Çift yönlü izole DC/DC çevirici topolojileri.....	12
1.2. DC/DC Çeviricilerin Uygulama Alanları.....	16
1.2.1. Güneş enerjisi.....	18
1.2.2. Elektrikli araçlarda şarj uygulamaları	19
1.2.2.1. Batarya değişim yöntemi	20
1.2.2.2. Kablosuz şarj yöntemi.....	20
1.2.2.3. Kablolü şarj yöntemi	21
1.2.2.3.1. Gece boyu ikmal yöntemi	21
1.2.2.3.2. Pantograf dolun yöntemi	21
1.3. SiC Tabanlı MOSFET'lerin Kullanımı.....	23
1.4. Güç Elektronikinde EMC.....	24
1.5. Literatüre Katkı	26
2. KAYNAK ÖZETLERİ	29
2.1. Çift Aktif Köprü DC-DC Çevirici Topolojisi	29
2.1.1. DAB çeviricinin matematiksel analizi	30
2.1.2. Faz kaydırma yöntemleri.....	32
2.1.2.1. Tek faz kaydırma yöntemi	34
2.1.2.2. Genişletilmiş faz kaydırma yöntemi	36
2.1.2.3. Çift faz kaydırma yöntemi	38
2.1.2.4. Üçlü faz kaydırma yöntemi.....	40
2.1.3. Çift aktif köprü çeviricilerde akım modülasyonu	46
2.2. Elektromanyetik Girişim.....	49
2.2.1. İletimle yayılım ölçümleri.....	50
2.2.2. İletim ile yayılım bileşenleri	55
2.2.2.1. Fark mod gürültü.....	56
2.2.2.2. Ortak mod gürültü	57
2.2.2.3. Elektromanyetik gürültü ayırıcı	59
2.2.3. İzole DC-DC çeviricilerde EMI kaynakları	63
2.2.4. İletimle yayılan gürültü için bastırma teknikleri.....	66
3. MATERYAL VE YÖNTEM	71
3.1. SiC Tabanlı Çift Aktif Köprü Çeviricinin Faz Kaydırma Yöntemlerine Göre Emi Analizi	71
3.1.1. ÇAK devresi matematiksel hesaplaması	72
3.1.2. Devre simülasyonu.....	74
3.1.3. Devre tasarımı	82

4. BULGULAR VE TARTIŞMA	89
4.1. Faz Kaydırma Yöntemlerine Göre DAB Devresinin Deneysel Sonuçları ve EMI Analizi.....	89
4.2. ÇAK Devresinde EMI Bastırma Tekniğinin Seçimi ve Uygulanması.....	115
5. SONUÇ VE ÖNERİLER	120
KAYNAKÇA	127
EKLER	140
EK A. Kaçak Endüktans hesabı için MATLAB kodları	141
EK B. Belirli Kaçak Endüktansta Modların ve Şartların Belirlenmesini Sağlayan MATLAB Kodları	145
ÖZGEÇMİŞ	Hata! Yer işareti tanımlanmamış.



ÖZET

Doktora Tezi

SiC TABANLI ÇİFT AKTİF KÖPRÜ ÇEVİRİCİLERİN SEBEP OLDUĞU ELEKTROMANYETİK GİRİŞİM ANALİZİ VE BASTIRILMASI

Samet YALÇIN

Isparta Uygulamalı Bilimler Üniversitesi
Lisansüstü Eğitim Enstitüsü
Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman: Dr. Öğr. Üyesi Tuna GÖKSU

Çift aktif köprü (ÇAK) DC/DC çeviricisi devresi elektrikli araç ve mikro şebeke teknolojilerinde çokça kullanılan çift taraflı enerji iletimi yapan çeviricilerdir. Mikro şebeke sistemlerinin yaygınlığının yanı sıra elektrikli araçlar ve bu araçların üzerindeki bataryaların çeşitlerinin artması ile birlikte DAB devrelerinin de önemi artmasının yanı sıra yeterli hacmin olmadığı elektrikli araçlarda bu tip çeviricilerin yüksek güç yoğunluğunda çalışması beklenmektedir. Güç yoğunluğunu yükseltmenin en iyi yollarında birisi anahtarlama frekansını artırmaktır. Ancak bu yöntem DAB devresinin sebep olacağı elektromanyetik girişimi (EMG-EMI) artırır.

Bu tez çalışmasında SiC MOSFET tabanlı DAB devresi üzerinde uygulanabilen faz kaydırma yöntemleri ve bu yöntemlerin EMI değişimlerine etkisi değerlendirilmiştir. 1000W güç çıkışlarında çalışabilen SiC tabanlı DAB devre prototipi tasarlanmış ve geliştirilmiştir. Anahtarlama frekansı kHz olarak belirlenerek kaçak endüktans değeri 25µH olarak sabit kılınmıştır. Bu noktadan sonra devre SPS yöntemi ile belirli faz kayma oranları ile çalıştırılmış ve EMI sonuçları gürültü bileşenlerine ayrılarak kaydedilmiştir. Daha sonra faz kaydırma yöntemi değiştirilerek 1189 farklı yöntem içerisinde verimliliği değişmeyen ancak daha düşük EMI sonuçları veren faz kaydırma yöntemleri keşfedilmiştir. Devrenin DPS yöntemiyle çalıştırıldığında SPS yöntemindeki gibi %90 verimlilikte çalışırken SPS yönteminden 7dBuV daha az iletimle yayılım yaptığı gösterilmiştir. Faz kaydırma yöntemleri benzetim programları ve deneysel sistemle incelenerek sonuçlar gösterilmiştir. Böylece donanımsal bir eklenti yapmadan kaynağında yazılımsal değişiklik yaparak aynı verimlilikte devrenin EMI değerlerinin bastırıldığı gösterilmiştir.

Anahtar Kelimeler: Çift aktif köprü DC/DC çeviriciler, Faz kaydırma yöntemleri, SiC genişbant yarı iletkenleri, EMI, Ortak mod-fark mod

2023, 153 sayfa

ABSTRACT

Ph.D. Dissertation

ANALYSIS AND SUPPRESSION OF ELECTROMAGNETIC INTERFERENCE CAUSED BY SiC-BASED DUAL ACTIVE BRIDGE CONVERTERS

Samet YALÇIN

**Isparta University of Applied Sciences
The Institute of Graduate Education
Department of Electrical and Electronics Engineering**

Supervisor: Asst. Prof. Dr. Tuna GÖKSU

Dual active bridge DC-DC converters (DAB) are one of the bidirectional converters and mainly used in electric vehicles and micro grids. With the increasing number of electric vehicles in use, and the increasing amount of batteries in these vehicles and rapidly spanning micro grids, the importance of DAB converters has increased and they are expected to be smaller in size and operate at higher power levels. The reduction in size has increased the importance of power density and efficiency, which are two significant parameters of DAB circuits. One of the methods to increase efficiency and power density is to increase the switching frequency. However, with the increase at the switching frequency, electromagnetic interference (EMI) in the DAB circuit also increases.

In this study, phase shift methods that can be applied on SiC MOSFET based DAB circuit and the effect of these methods on EMI changes are evaluated. A SiC-based DAB circuit prototype that can operate at 1000W power outputs has been designed and developed. The switching frequency was determined as 1kHz and the leakage inductance value was fixed as 25 μ H. After this point, the circuit was operated with the SPS method with certain phase shift ratios and the EMI results were separated into noise modes and recorded. Later, by changing the phase shift method, phase shifting methods were discovered among 1189 different methods, the efficiency of which did not change but yielding lower EMI results. It has been shown that when the circuit is operated with the DPS method, it emits with 7dBuV less conducted EMI than the SPS method, while operating at 90% efficiency as in the SPS method. Phase shift methods were examined with simulation programs and experimental system, and the results were shown. Therefore, it has been shown that the EMI values of the circuit are suppressed with the same efficiency by making software changes at the source without making any hardware additions.

Key Words: Dual active bridge (DAB) converter, Phase shift modulation (PSM) methods, Wide bandgap (WBG) semiconductors, Electromagnetic interference (EMI), Common mode-differential mode

2023, 153 pages

TEŐEKKÜR

Tezimin y¼r¼t¼lmesinde desteęini ve emeęini hiębir zaman esirgemeyen tez danıŐmanım sayın Dr. Öğr. Üyesi Tuna GÖKSU'ya, ęalıŐma süresince desteklerini benden esirgemeyen Sayın Doę. Dr. Selami KESLER, Öğr. Gör. Metin ERSÖZ ve Öğr. Gör. Arda KILIę hocalarıma teŐekk¼rlerimi sunarım.

BTAP 2020-BTAP2-0091 No'lu Proje ile tezimi maddi olarak destekleyen Isparta Uygulamalı Bilimler Üniversitesi Bilimsel AraŐtırma Projeleri Yönetim Birimi Başkanlıęı'na teŐekk¼r ederim.

Tezimin her aŐamasında desteklerini esirgemeyen canım aileme ve beni zor süreçlerimde dahi yalnız bırakmayan canım eŐim Őerife Tuba YALęIN'a sonsuz sevgiyle teŐekk¼r ederim.

Samet YALęIN
ISPARTA, 2023

ŞEKİLLER DİZİNİ

	Sayfa
Şekil 1.1. Buck DC/DC çevirici	4
Şekil 1.2. Boost DC/DC çevirici	4
Şekil 1.3. Buck-Boost DC/DC çevirici	5
Şekil 1.4. Cuk DC/DC çevirici.....	6
Şekil 1.5. SEPIC DC/DC çevirici	7
Şekil 1.6. Zeta DC/DC çevirici	7
Şekil 1.7. Flyback DC/DC çevirici	8
Şekil 1.8. Forward DC/DC çevirici.....	9
Şekil 1.9. Push-pull DC/DC çevirici	10
Şekil 1.10. (a)Yarım köprü, (b) tam köprü DC/DC çeviriciler	11
Şekil 1.11. İzoleli çift yönlü flyback çevirici	12
Şekil 1.12. İzoleli cuk çift yönlü çevirici	13
Şekil 1.13. İzoleli Push-Pull çift yönlü çevirici	13
Şekil 1.14. Çift yönlü forward çevirici	13
Şekil 1.15. Çift yarım köprü çevirici.....	14
Şekil 1.16. Yarım-Tam köprü doğrultucu.....	14
Şekil 1.17. DAB çevirici	15
Şekil 1.18. CLLC rezonans çevirici	16
Şekil 1.19. Batarya ve motor arasındaki çift yönlü enerji iletimi için çift yönlü çevirici örneği.....	18
Şekil 1.20. EV şarj yöntemleri	20
Şekil 1.21. On-Board dolun konfigürasyonu	22
Şekil 1.22. Off-Board dolun konfigürasyonu.....	22
Şekil 1.23. Elektromanyetik girişim şekilleri.....	25
Şekil 2.1. DAB DA/DA çevirici	29
Şekil 2.2. Gerilim kaynakları arası güç transferi.....	30
Şekil 2.3. DAB faz kaydırma yöntemlerinden (a) SPS yöntemi, (b) EPS yöntemi, (c) DPS yöntemi ve (d) TPS yöntemi	34
Şekil 2.4. EPS yönteminde a) $0 \leq D1 \leq D3 \leq 1$, b) $0 \leq D3 \leq D1 \leq 1$ koşullarındaki dalga şekilleri	37
Şekil 2.5. TPS yönteminde DCM.....	47
Şekil 2.6. TPS yönteminde ayrık akım modu üçgen akım modülasyonu	48
Şekil 2.7. TPS yönteminde ayrık akım modu yamuk akım modülasyonu.....	49
Şekil 2.8. Elektromanyetik girişim biçimleri	50
Şekil 2.9. İletimle yayılım laboratuvarı.....	51
Şekil 2.10. CISPR 25 test masası şartları (a) üstten, (b) yandan görünüşü.....	52
Şekil 2.11. LISN şematik gösterimi	54
Şekil 2.12. Hat empedansı dengeleme devresi (Line Impedance Stabilization Network – LISN) (a) yandan, (b) önden, (c) arkadan görünüşü.....	54
Şekil 2.13. Spektrum analizör	55
Şekil 2.14. EMI eşdeğer devresi	56
Şekil 2.15. EMI DM şeması	56
Şekil 2.16. EMI CM şeması	58
Şekil 2.17. Shou wang gürültü ayırıcı devresi	60
Şekil 2.18. Gürültü ayırıcı devre tasarımının (a) şematik, (b) PCB ve (c) üç boyutlu gösterimi.....	61
Şekil 2.19. Gürültü ayırıcı devresi (a) üstten, (b) çapraz ve (c) yandan görüntüsü ..	62

Şekil 2.20. Gürültü ayırıcı saçılma parametresi	62
Şekil 2.21. Gürültü ayırıcı ve hesaplama sonuçlarının karşılaştırılması	63
Şekil 2.22. Parazit kapasitelerle birlikte DAB çevirici	64
Şekil 2.23. İdeal olmayan şartlarda transformatör devresi.....	65
Şekil 2.24. DAB CM gürültü eşdeğer devresi	66
Şekil 2.25. EMI azaltma teknikleri	67
Şekil 2.26. Gauss anahtarlama dalga şekli	68
Şekil 2.27. Soğutucu zırhlama	70
Şekil 3.1. ETD59 çekirdek güç tablosu.....	72
Şekil 3.2. DAB devresi pleks benzetimi	74
Şekil 3.3. DAB devresi 50V PLEKS sonuçları.....	75
Şekil 3.4. DAB devresi 80V PLEKS sonuçları.....	75
Şekil 3.5. DAB devresi LTspice benzetimi.....	76
Şekil 3.6. DAB devresi 50V LTspice sonuçları.....	77
Şekil 3.7. DAB devresi 80V LTspice sonuçları.....	77
Şekil 3.8. DAB devresi EMI benzetimi	79
Şekil 3.9. LCR-900 serisi el tipi LCR metre.....	80
Şekil 3.10. SPS yöntemi ile DAB devre benzetimi EMI sonucu	81
Şekil 3.11. DPS yöntemi ile DAB devre benzetimi EMI sonucu	82
Şekil 3.12. DAB devresi anakart şematığı	84
Şekil 3.13. DAB devresi birinci ve ikinci sürücü şematığı.....	85
Şekil 3.14. DAB devresi üçüncü ve dördüncü sürücü şematığı.....	86
Şekil 3.15. DAB devresinin PCB yüzü	87
Şekil 3.16. DAB devresinin üç boyutlu görüntüsünün ön yüzü.....	87
Şekil 3.17. DAB devresinin üç boyutlu görüntüsünün arka yüzü.....	87
Şekil 3.18. DAB DC/DC çevirici devresi	88
Şekil 4.1. DAB devresi SPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım (yeşil) ve gerilim (mavi) (b) deneydeki akım (turuncu) ve gerilim (yeşil).....	90
Şekil 4.2. DAB devresi SPS yönteminde iken S2 anahtarı üzerinde (a) benzetimdeki akım (yeşil) ve gerilim (mavi) (b) deneydeki akım (turuncu) ve gerilim (yeşil)	91
Şekil 4.3. DAB devresi SPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü.....	92
Şekil 4.4. DAB devresi TPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi) ve (b) deneydeki akım (turuncu) ve gerilim (yeşil)	93
Şekil 4.5. DAB devresi TPS yönteminde iken S2 anahtarının üzerinde benzetimdeki akım (yeşil) ve gerilim (mavi)	94
Şekil 4.6. DAB devresi TPS yönteminde iken S2 anahtarının üzerinde deneydeki akım (turuncu) ve gerilim (yeşil)	94
Şekil 4.7. DAB devresi TPS yönteminde iken S2 anahtarının iletim anı	95
Şekil 4.8. DAB devresi TPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü	95
Şekil 4.9. DAB devresi $D1 = D2 = D3 = 0.17$ DPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım(yeşil)-gerilim(mavi) ve (b) deneydeki akım (turuncu) ve gerilim (yeşil).....	97
Şekil 4.10. DAB devresi $D1 = D2 = D3 = 0.17$ DPS yönteminde iken S2 anahtarının üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi), (b) deneydeki akım (turuncu) ve gerilim (yeşil) ve (c) iletim anı.....	98

Şekil 4.11. DAB devresi $D1 = D2 = D3 = 0.17$ DPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü	99
Şekil 4.12. DAB devresi $D1 = 0.16, D2 = 0, D3 = 0.24$ EPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım(yeşil)-gerilim(mavi) ve (b) deneydeki akım (turuncu) ve gerilim (yeşil).....	100
Şekil 4.13. DAB Devresi $D1 = 0.16, D2 = 0, D3 = 0.24$ EPS yönteminde iken S2 anahtarının üzerinde (a) benzetimdeki akım(yeşil)-gerilim(mavi), (b) deneydeki akım (turuncu) ve gerilim (yeşil) ve (c) iletim anı	101
Şekil 4.14. DAB devresi $D1 = 0.16, D2 = 0, D3 = 0.24$ EPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü	102
Şekil 4.15. DAB devresi $D1 = D2 = 0.03, D3 = 0.15$ DPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi) ve (b) deneydeki akım (turuncu) ve gerilim (yeşil)	103
Şekil 4.16. DAB Devresi $D1 = D2 = 0.03, D3 = 0.15$ DPS yönteminde iken S2 anahtarının üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi), (b) deneydeki akım (turuncu) ve gerilim (yeşil) ve (c) iletim anı	104
Şekil 4.17. DAB devresi $D1 = D2 = 0.03, D3 = 0.15$ DPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü	105
Şekil 4.18. DAB devresi SPS yöntemi ile çalışmasında (a) kaçak endüktans üzerinde oluşan akım (turuncu) gerilim (yeşil) ve (b) MOSFET üstünde oluşan akım (turuncu) gerilim (yeşil) şekilleri.....	106
Şekil 4.19. SPS yöntemi ile çalışan 1kW DAB devresi EMI sonucu	107
Şekil 4.20. DAB Devresi TPS yönteminde iken (a) kaçak endüktans üzerinde akım (yeşil)-gerilim (mavi) (b) MOSFET üzerinde akım (turuncu) ve gerilim (yeşil) ve (c) iletime geçme anı	108
Şekil 4.21. DAB devresi TPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü	109
Şekil 4.22. DAB devresi $D1 = D2 = D3 = 0.17$ DPS yönteminde iken (a) kaçak endüktans üzerindeki akım (yeşil)-gerilim (mavi) (b) MOSFET üzerindeki akım (turuncu) ve gerilim (yeşil) ve (c) iletime geçme anı	110
Şekil 4.23. DAB devresi $D1 = D2 = D3 = 0.17$ DPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü	111
Şekil 4.24. DAB devresi $D1 = 0.16, D2 = 0, D3 = 0.24$ EPS yönteminde iken (a) kaçak endüktans üzerindeki akım (yeşil)-gerilim (mavi) (b) MOSFET üzerindeki akım (turuncu)-gerilim (yeşil) ve (c) iletime geçme anı	112
Şekil 4.25. DAB devresi $D1 = 0.16, D2 = 0, D3 = 0.24$ EPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü	113
Şekil 4.26. DAB devresi $D1 = D2 = 0.03, D3 = 0.15$ DPS yönteminde iken (a) kaçak endüktans üzerindeki akım (yeşil)-gerilim (mavi) (b) MOSFET üzerindeki akım (turuncu) ve gerilim (yeşil) ve (c) iletim anı	114
Şekil 4.27. DAB devresi $D1 = D2 = 0.03, D3 = 0.15$ DPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü	115
Şekil 4.28. TPS-SPS yöntemlerinin (a) 400W ve (b) 1000W'ta karşılaştırılması...	116
Şekil 4.29. DPS-SPS yöntemlerinin (a) 400w ve (b) 1000W'ta karşılaştırılması ...	117
Şekil 4.30. DPS2-SPS yöntemlerinin (a) 400W ve (b) 1000W'ta karşılaştırılması	119

ÇİZELGELER DİZİNİ

	Sayfa
Çizelge 1.1. IEC ve SAE standartlarına göre AC ve DC şarj akım-gerilim seviyeleri	23
Çizelge 1.2. Yumuşak anahtarlama ile malzeme-frekans verimliliği	24
Çizelge 3.1. 25 μ H kaçak empedans değeri için uygulanabilecek faz kaydırma değerleri	73
Çizelge 4.1. Faz kaydırma yöntemleri EMI tepe değerleri	89



SİMGELER VE KISALTMALAR DİZİNİ

ANPC	Active Neutral Point Clamping (Aktif Nötr Nokta Kelepçesi)
BSS	Battery Swap Station (Batarya Değişim Merkezi)
CCM	Continuous Conduction Mode (Devamlı İletim Modu)
CISPR	Comité International Spécial des Perturbations Radioélectriques
CM	Common Mode (Ortak Mod)
DAB	Dual Active Bridge (Çift Aktif Köprü)
DCM	Discrete Conduction Mode (Ayrık İletim Modu)
DM	Differential Mode (Fark Mod)
DPS	Dual Phase Shift (Çift Faz Kaydırma)
DUT	Device Under Test (Test Altındaki Cihaz)
EMI	Electromagnetic Interference (Elektromanyetik Girişim)
EN	European Norm
EPS	Extended Phase Shift (Genişletilmiş Faz Kaydırma)
EV	Electric Vehicle (Elektrikli Araç)
FCC	Federal Communications Commission
GaN	Gallium Nitride (Galyum Nitrat)
HEV	Hybrid Electric Vehicle (Hibrit Elektrikli Araç)
IEC	International Electrotechnical Commission
LISN	Line Impedance Stabilization Network (Hat Empedansı Dengeleme Devresi)
MIL-STD	Military Standard
PHEV	Plug-in Hybrid Electric Vehicle (Şarj Edilebilir Elektrikli Araç)
SAE	Society of Automotive Engineers
SiC	Silicon Carbide (Silisyum Karbür)
SPS	Single Phase Shift (Tek Faz Kaydırma)
TPS	Triple Phase Shift (Üçlü Faz Kaydırma)
UPS	Uninterrupted Power Supply (Kesintisiz Güç Kaynağı)
V2G	Vehicle to Grid (Araçtan Şebekeye Enerji Aktarımı)
V2V	Vehicle to Vehicle (Araçtan araca enerji aktarımı)
WBG	Wide Bandgap (Geniş Bant Aralığı)

1. GİRİŞ

Artan enerji talebinin yanı sıra fosil yakıt bazlı enerji üretiminin ve fosil yakıtlı araçları sebep olduğu hava kirliliğinden dolayı modern yaşam enerji üretimi, teknoloji ve ulaşım konularında yenilenebilir enerji ve elektrikli araçlar (EV) ile çözümler bulmaya çalışmaktadır. Çalışmaların daha verimli ve entegre olabilmesi için elektrik sistemleri daha karmaşık hale gelmiştir.

Otomotiv endüstrisinde itici güç değişiminin otomobillerin daha düşük karbon yayılımı için olacağı hükümetlerin yaptığı anlaşmalardan görülebilmektedir. Özellikle bir dizi stratejik plan ve yasalarla birlikte elektrikli araçların 2035 yılına kadar pazarda ana ürün haline geleceği ön görülmektedir (Chen vd., 2022). Elektrikli araçların toplu taşıma ve bireysel kullanıma göre daha çok hitap edebilmesi için enerji tüketimi hakkında farklı modeli geliştirilmektedir. Bunlar hibrit araçlar (HEV), fişli hibrit araçlar (PHEV) ve tam elektrikli araç (EV) olmak üzere üçe ayrılmaktadır (Jamal vd., 2013). HEV tipi araçlar genel olarak içten yanmalı motor, bu motora destek amaçlı bir elektrikli motoru, batarya ve bataryayı doldurmak amacıyla bir jeneratörden oluşur. Bu tip araçlarda bataryalar dışarıdan herhangi bir şekilde doldurulmaz, dolum tamamıyla aracın süspansiyon ve geri beslemeli fren mekanizmasından elde edilen kinetik enerjisinden gerçekleştirilir. İkinci model olan PHEV araçlar ise HEV in özelliklerinin yanı sıra dışarıdan bataryanın doldurulmasına imkân tanır. Ayrıca bu tip araçlarda elektrikli motorun sağlamış olduğu güç biraz daha fazla ve etkilidir. EV tipi araçlarda ise içten yanmalı motor tamamen kaldırılarak karbon salınımı sıfıra indirilir. Bu tip araçların enerji kaynağı yalnızca bataryalardır. Bataryanın ihtiyaç duyduğu enerji ise araç içerisindeki kinetik enerji ve dışarıdan gerçekleştirilen dolumla sağlanır.

Elektrikli araçlarda motor ve elektronik aksamaların düşük kayıplara sahip olması enerji verimliliği açısından çok önemlidir. Bu doğrultuda araç içi elektronik aygıtların mobil, küçük ve entegre çalışabilmesi başlıca sorumluluk konusudur. Bunun yanı sıra hibrit ve tam elektrikli araçlarda hala geliştirilmeyi bekleyen sorunlar bulunmaktadır. Bunlardan en başta geleni bataryaların dolum süreleridir. Bu süreyi en aza indirmek için yüksek güçlerde çalışabilen farklı topolojilerde dolum ünitelerine ihtiyaç oluşur. Başka önemli bir nokta ise batarya üzerindeki enerjinin doğru ve verimli bir şekilde

kullanılabilmesi için enerji yönetim sisteminin doğru bir şekilde çalışabilmesidir (Kouchachvili vd., 2018).

Enerjinin başarılı bir şekilde iletilirken çevirici cihazın aynı zamanda çevresine yayacağı elektromanyetik etki de önemlidir. Bir çevirici sisteminde iletilen güç ile doğru orantılı olarak çeviricinin hat üzerinden veya hava yoluyla yayacağı elektromanyetik dalgalar artacaktır. Bu nedenle çevresindeki hassas cihazları etkileyecek, sistemin hatalı çalışmasına hatta çalışmamasına sebep olacaktır. Bu sebeple güç elektroniği devrelerinde güç yoğunluğu ve verimliliğin yanı sıra cihazın yayacağı elektromanyetik gürültü (EMI) de önemli bir unsurdur. Bir devrenin verimliliğinin artırılması ile EMI değerlerinin yükseldiği bilinmektedir. Özellikle yapılan çalışmalarda anahtarlama elemanlarının hızlı anahtarlama kabiliyetine sahip olması veya dv/dt , di/dt oranlarının artırılması ile anahtarlama hızlarının artırılması EMI değerlerinin de artmasına sebep olmaktadır. Bu nedenle literatürde geçen ifadeyle verimlilik-EMI arasında ödünleşme (trade-off) yapılmak zorundadır (Han vd., 2017) (Bau vd., 2018). Bu tezde Bölüm 0'te daha detaylı anlatıldığı gibi faz kaydırma şeklinin değiştirilmesi için çevirici üzerinde yapılan yazılımsal değişiklik ile aynı verimlilikte daha düşük EMI değerinin elde edilmesi sağlanmıştır.

Güç elektroniğinde enerjinin doğru ve verimli bir şekilde iletilmesi için batarya dolun ünitesi DC/DC çevirici topolojileri enerji iletiminin tek yönlü - çift yönlü olmasına göre veya izole - izolesiz olmasına göre değişkenlik gösterir. Enerji iletiminde uyulması gereken parametrelere göre kullanılacak DC/DC çeviricilerin literatürde verilmiş olan topolojileri aşağıdaki bölümlerde açıklanmıştır.

1.1. DC/DC Çevirici Topolojileri

Doğru akım güç çeviricileri devreleri uygulama ve kullanım alanlarına göre çeşitlilik göstermektedir. Özellikle yük değişimine tepki hızı, maliyeti, verimliliği ve çoklu alanlarda kullanımı için izolasyon kabiliyeti bu çeşitliliğe sebep olan unsurlardır. Ayrıca güneş enerjisi santralleri, kesintisiz güç kaynakları (UPS), V2V, V2G teknolojilerinde kullanılabilmesi için tek taraflı enerji iletim kabiliyetinin yanı sıra çift

yönde enerji aktarımı yapabilecek çeviricilere ihtiyaç duyulmaktadır. Bunun için de literatürde çeşitli çalışmalar gerçekleştirilmiştir.

Literatürdeki DC/DC çevirici devreleri tek yönlü-çift yönlü ve izolasyonlu-izolasyonsuz şekillerine göre aşağıdaki bölümlerde anlatılmıştır.

1.1.1. Tek yönlü DC/DC çevirici topolojileri

Tek yönlü çevirici devreleri enerjinin geri yönlü iletilmesine ihtiyaç duyulmayan şartlarda kullanılırlar. Bu tip devreler daha düşük maliyetlidir. Ancak bir batarya yönetim sisteminde kullanılabilmesi gibi durumlarda izolasyon özelliğine de sahip olmaları beklenir. Bu tip devrelerde izolasyon kabiliyelerine göre devre topolojileri aşağıdaki gibidir.

1.1.1.1. İzolasyonsuz DC/DC çevirici topolojileri

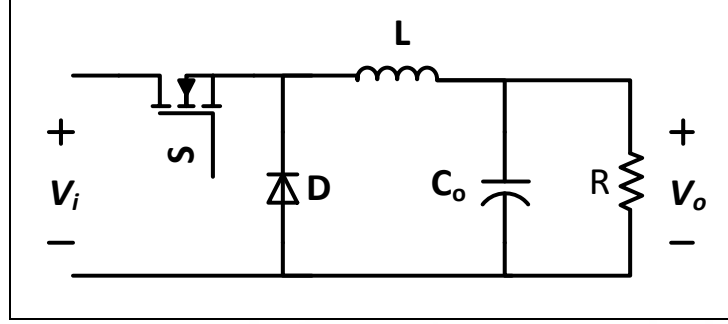
Günümüzde izolasyon ihtiyacının olmadığı ancak empedans dengelemenin istenildiği güneş enerjisi çevirileri ve batarya dolun ünitelerinde izolasyonsuz DC/DC çeviriciler kullanılmaktadır. Bu tip devreler genel olarak düşük güçlü sistemlerde kullanılır. Buck, Boost, Buck-Boost, Cuk, Sepic ve Zeta çeviriciler bu başlıkta genel olarak kullanılan çevirici tipleridir (Dileep ve Singh, 2017). Bu bölümde bu çeviriciler sırasıyla anlatılacaktır.

Şekil 1.1’de gösterilmiş olan buck çeviriciler yapısında bulunan LC filtre devresinden dolayı giriş gerilimini anahtarlama frekansına bağlı olarak azaltarak çıkışa verir. Böylece çıkış gerilimi giriş geriliminden daima daha küçük olur. Bu nedenle bu tip devre yapısına step-down (alçaltıcı) çevirici de denir (Philips ve Francois, 1981; Hart, 2011; Xu vd., 2015). Buck çevirici devreleri her ne kadar elektrikli araç şarj istasyonlarında kullanılmıyor olsa da solar batarya şarjı, şebeke bağlantılı MPPT izleme ve off-grid PV sistemlerinde örneklerine rastlanmaktadır (Elgendy vd., 2011; Khazaei vd., 2016).

Buck devrelerinde giriş ile çıkış gerilimi arasındaki ilişki Denklem (1.1)’de gösterildiği gibidir.

$$V_o = D * V_i \quad (1.1)$$

Burada V_o çıkış gerilimini, V_i giriş gerilimini ve D anahtarlama elemanının toplam periyotta açık kalma süresini (doluluk oranını) göstermektedir.

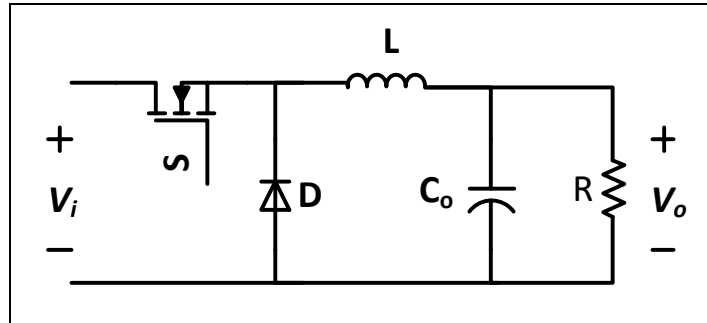


Şekil 1.1. Buck DC/DC çevirici

Şekil 1.2’de verilmiş olan boost çevirici ise yapısındaki indüktör akımının daima pozitif olmasından dolayı anahtarlama ile birlikte çıkış geriliminin giriş geriliminden daha büyük olması sağlanır. Bundan dolayı bu devre yapısı literatürde step-up (yükseltici) çevirici olarak da geçmektedir (Zhao ve Lee, 2003; Krithiga ve Gounden, 2014).

Boost devrelerinde giriş ile çıkış gerilimi arasındaki ilişki Denklem (1.2)’de gösterildiği gibidir.

$$V_o = \frac{1}{1-D} * V_i \quad (1.2)$$



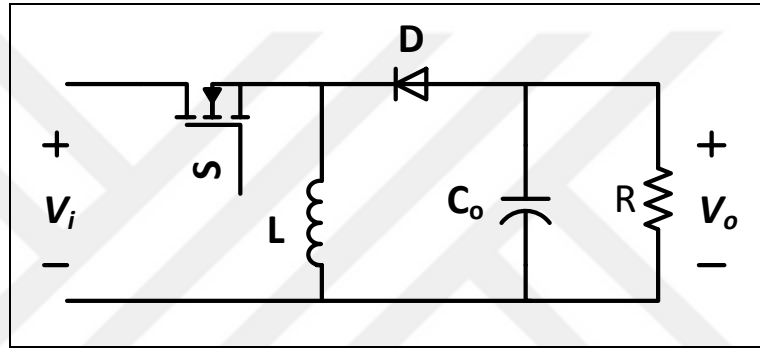
Şekil 1.2. Boost DC/DC çevirici

Şekil 1.3’te gösterilmiş olan buck-boost devre topolojisi ise buck ve boost çeviricilerin birleşimi olduğu için hem alçaltıcı hem de yükseltici olarak çalışabilmektedir. Anahtar

elemanının açık veya kapalı olma durumuna göre indüktörün ters gerilim oluşturması kontrol edilir. Böylece belli düzeylere kadar çıkış gerilimi giriş geriliminden bağımsız olarak kontrol edilebilir. Bu tip devre yapısı motor sürücüleri ve solar PV sistemlerinde görülmektedir (Mohan, 2003; Lee vd., 2009; Howlader vd., 2010).

Buck-Boost devrelerinde giriş ile çıkış gerilimi arasındaki ilişki Denklem (1.3)'te gösterildiği gibidir.

$$V_o = \frac{-D}{1-D} * V_i \quad (1.3)$$

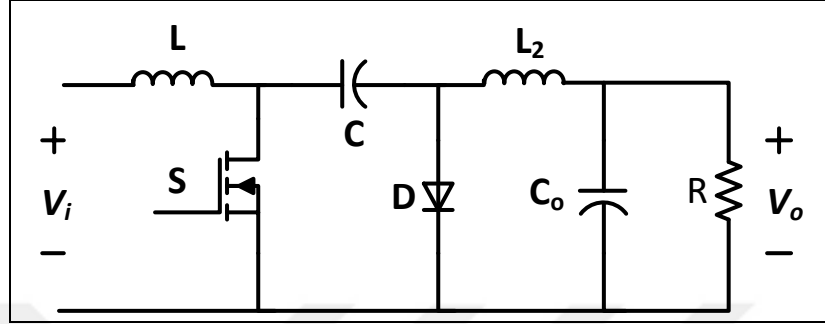


Şekil 1.3. Buck-Boost DC/DC çevirici

İzole olmayan diğer bir DC/DC çevirici topolojisi ise Cuk devresidir. Bu devre yapısı da buck-boost devresi gibi çıkış gerilimini üretip tersleyerek giriş geriliminden daha düşük veya daha yüksek olmasını sağlar (Zhou vd., 1995; Naayagi vd., 2012; Babaei ve Mahmoodieh, 2014). Cuk devre yapısı Şekil 1.4'te gösterilmiştir. Cuk devresinin giriş kısmındaki indüktör DC kaynaktan gelebilecek yüksek harmonik etmenleri engellemek için kullanılır. Bunun yanında enerji transferi indüktöre bağlı olan diğer devrelerin aksine Cuk devrelerinde enerji iletimi anahtar elemanı ile diyot arasında bulunan kapasitöre bağlıdır. Anahtar açık (iletimde) iken C kapasitörü tarafından diyotun anod ucuna negatif kutup yüklenir. Böylece diyot kesime geçerek akımı durudurur. L_1 indüktörü kaynaktan enerji depolarken ve C kapasitörüne L_2 ve çıkış yükünden enerji iletimi olur. İndüktör akımları bu periyotta minimum değerinden maksimuma doğru yükselir. Anahtar kapalı (kesimde) iken ise diyot ilettime geçerek akımı iletmeye başlar. L_1 de depolanmış enerji C kapasitörüne iletilir. L_2 'de depolanan enerji ise C_o kapasitörü ve yüke iletilir. Böylece bu periyotta indüktör akımları maksimum değerden minimuma iner (Kavitha, 2012).

Cuk devre topolojisinde giriş ve çıkış gerilimleri arasındaki ilişki Buck-Boost çeviricilerdeki gibi Denklem (1.4)'te gösterilmiştir.

$$V_o = \frac{-D}{1-D} * V_i \quad (1.4)$$

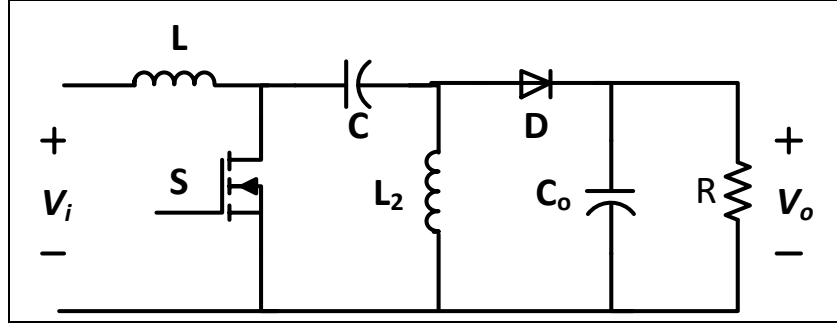


Şekil 1.4. Cuk DC/DC çevirici

Cuk devresine benzer olan bir başka izole olmayan DC/DC çevirici ise single-ended primary inductance converter (SEPIC) devresidir. Şekil 1.5'te gösterilmiş olan SEPIC devresi giriş geriliminden daha yüksek veya daha düşük bir çıkış gerilimini terslemeden üretebilir. Devrede anahtar açık iken C kapasitörü tarafından diyotun anod ucuna negatif kutup yüklenir. Böylece diyot kesime geçerek akımı durudurur. L_1 indüktörü kaynak ile doluma geçerken C kapasitöründeki enerji de L_2 indüktörüne iletmeye başlar. Yük akımının C_o kapasitörü ile devamlılığı sağlanır. Bu periyotta indüktör akımları minimumdan maksimum değerlerine yükselir. Anahtar kapalı konumda iken ise diyot iletme geçerek akımı iletmeye başlar. L_1 indüktöründeki enerji C kapasitörüne iletilirken L_2 indüktöründeki enerji de yük direnci ve çıkış kapasitesine iletilir (de Melo vd., 2009; Mahdavi ve Farzanehfard, 2010; Do, 2011).

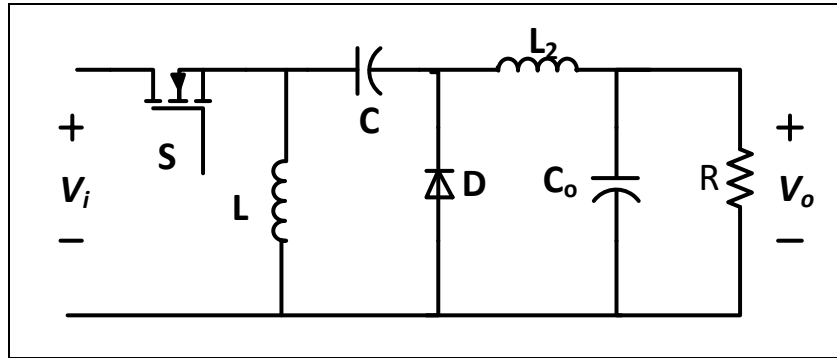
SEPIC devre topolojisinde giriş ve çıkış gerilimleri arasındaki ilişki Buck-Boost çeviricilerdeki gibi Denklem (1.5)'te gösterilmiştir.

$$V_o = \frac{D}{1-D} * V_i \quad (1.5)$$



Şekil 1.5. SEPIC DC/DC çevirici

Bir diğer izole olmayan DC/DC çevirici topolojisi ise Şekil 1.6’da verilmiş olan Zeta çeviricidir. Bu devrenin çalışması iki modda açıklanabilir. Birinci mod olan anahtarın açık olma anında diyot tersine gerilimde olduğu için akım geçirmez ve böylece C kapasitöründe depolanan enerji L_2 indüktörüne iletilir. Ayrıca L_1 indüktörü de kaynaktan aldığı akım ile dolar. Böylece bu modda indüktörler üzerindeki akım minimum değerinden maksimum değerine yükselir. İkinci mod olan anahtarın kapalı olma anında ise diyot ilettime geçer. L_1 ’de depolanan enerji C kapasitörüne, L_2 indüktöründe depolanan enerji ise çıkış kapasitesi ve yüke iletilir. Böylece bu periyodda indüktör akımları maksimum değerinden minimum değerine iner (Wu vd., 2003; Narula vd., 2015).



Şekil 1.6. Zeta DC/DC çevirici

Zeta devre topolojisinde giriş ve çıkış gerilimleri arasındaki ilişki Buck-Boost çeviricilerdeki gibi Denklem (1.6)’da gösterilmiştir.

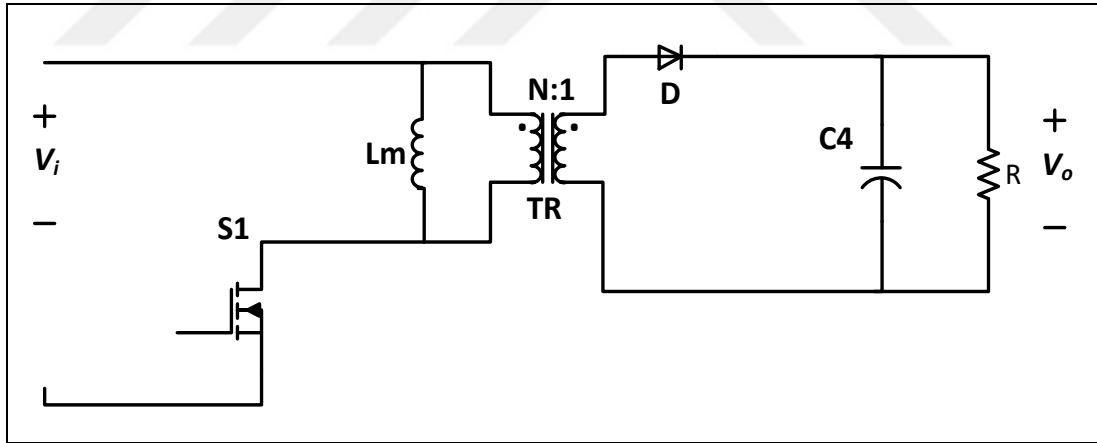
$$V_o = \frac{D}{1-D} * V_i \quad (1.6)$$

1.1.1.2. İzolasyonlu DC/DC çevirici topolojileri

Bölüm 0’de anlatılmış olan çevirici tiplerinde giriş ile çıkış arasında elektriksel bir bağlantı bulunmaktadır. Bu durum giriş ile çıkışın ortak topraklamayı kullanmasından dolayı bazı koşullarda dezavantaj oluşturur (Hart, 2011). Giriş ile çıkış arasında izolasyon oluşturmanın gerekli olduğu koşullarda transformatör kullanılır. Böylece dengeleme sistemleri gibi çoklu çeviricilerin kullanıldığı koşullarda giriş ve çıkış topraklamaları birbirinden bağımsız hale getirilir.

Literatürde en çok kullanılan tek yönlü izole çeviriciler flyback, forward, push-pull, yarım köprü ve tam köprü DC/DC çeviricilerdir.

Şekil 1.7’de verilmiş olan flyback çeviricilerde giriş ile çıkış arasında bulunan transformatör ile izolasyon sağlanır. Transformatörden dolayı analiz sırasında manyetizma endüktansının L_m da etkileri hesaba katılır. Bu noktadaki kayıplar ve kaçak endüktansın etkisi anahtarlama performansı için önemli hale gelir.

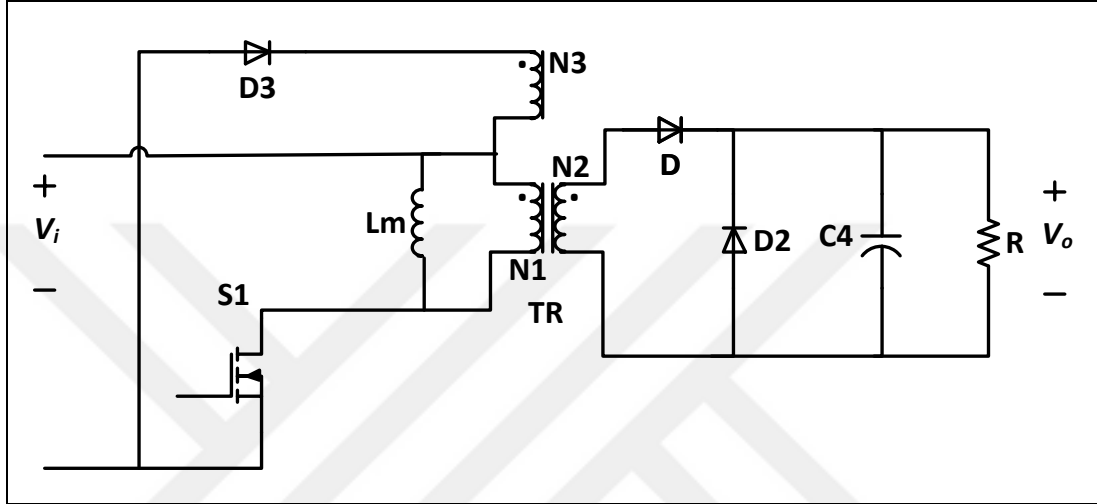


Şekil 1.7. Flyback DC/DC çevirici

Flyback çeviricinin temel çalışma şekli buck-boost çeviriciye benzemektedir. Anahtar kapalı iken L_m ’de depolanır. Anahtar açık iken ise bu enerji yüke iletilir. Böylece giriş gerilimi ile çıkış gerilimi arasındaki ilişki Denklem (1.7)’de gösterildiği gibi olur.

$$V_o = \frac{D}{1-D} * V_i * \frac{N_1}{N_2} \quad (1.7)$$

Diğer bir izole çevirici olan forward DC/DC çeviricide ise manyetik kuplaj için kullanılan transformatör üç ayrı sarıma sahiptir. Şekil 1.8’de gösterilmiş olan çeviricide bir ve ikinci sargılar anahtar kapalıyken kaynaktan yüke enerji iletimini sağlarken üçüncü sarım ise anahtar açıldığında manyetizma akımının periyod başlangıcından önce sıfıra düşmesini sağlar. Bu devrede manyetizma endüktansı anahtarlama performansına etki etmez (Hart, 2011).

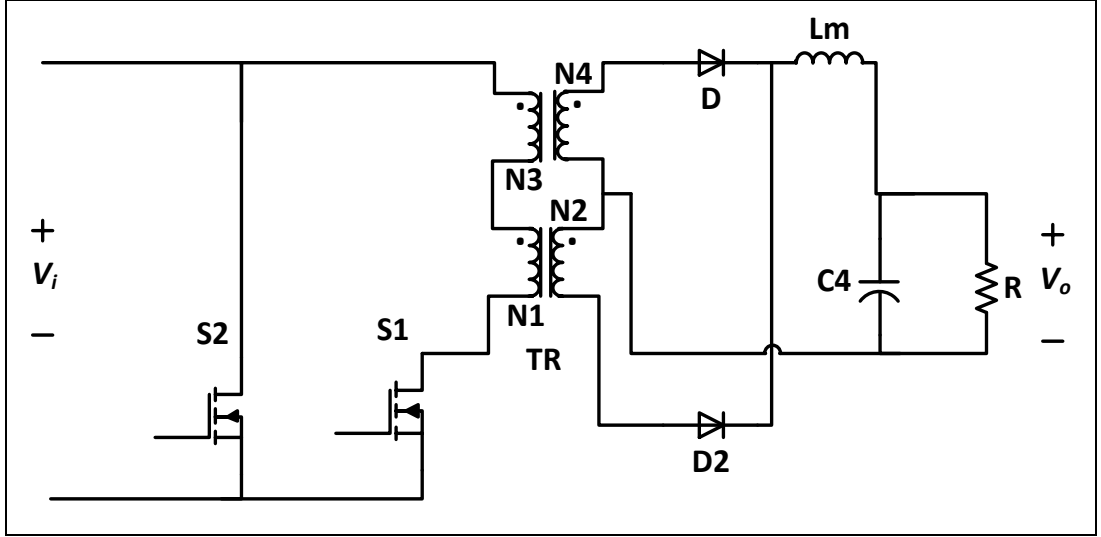


Şekil 1.8. Forward DC/DC çevirici

Forward çeviricinin giriş ile çıkış gerilimleri arasındaki ilişki buck çeviricinininkine benzer. Bu ilişki aşağıdaki denklemde gösterilmiştir.

$$V_o = D * V_i * \frac{N_1}{N_2} \quad (1.8)$$

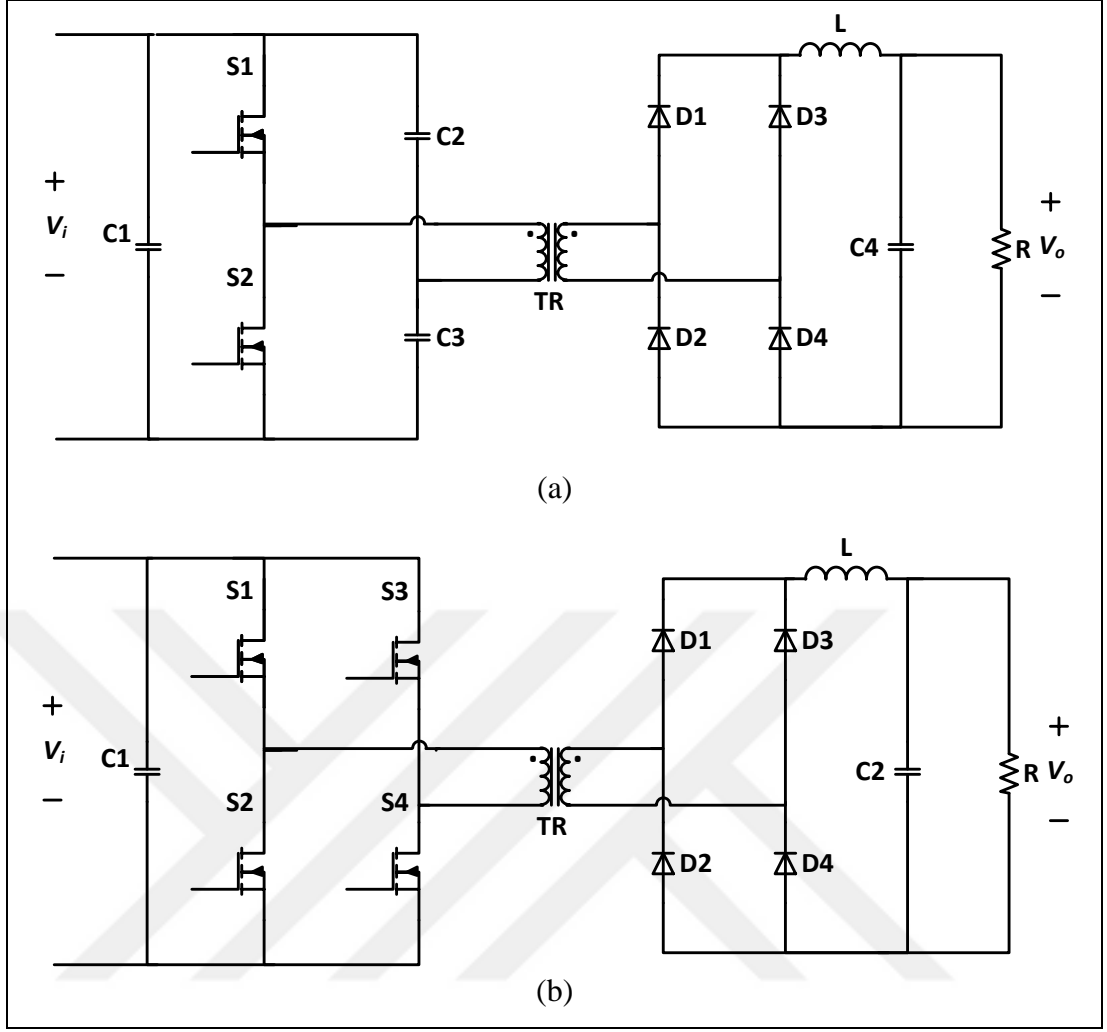
Transformatör izolasyonuna sahip bir başka çevirici ise Şekil 1.9’da gösterilmiş olan push-pull devresidir. Bu devrede forward çeviricide olduğu gibi transformatör manyetizma endüktansı tasarım için önemli bir parametre değildir. Devredeki giriş ile çıkış gerilimleri arasındaki ilişki Denklem (1.9)’da gösterildiği gibidir.



Şekil 1.9. Push-pull DC/DC çevirici

$$V_o = 2 * D * V_i * \frac{N_1}{N_2} \quad (1.9)$$

İzole çeviriciler için en önemli yere sahip olan yarım köprü ve tam köprü devreler Şekil 1.10'da gösterilmiştir. Bu tip çeviricilerde en önemli nokta üstkoldaki bir anahtar elemanı açıkken hemen altında bulunan altköl anahtarlama elemanınının kapalı olması gerekmektedir. Böylece transformatörün çalışması için gerekli olan dalga üretilmiş olur. İstenilen gerilim transformatör çıkışında elde edildikten sonra çıkış diyotları ile doğrultularak hesaplanan DC gerilime ulaşılır.



Şekil 1.10. (a) Yarım köprü, (b) tam köprü DC/DC çeviriciler

Tam köprü DC/DC çevirici için giriş ve çıkış gerilimleri arasındaki ilişki push-pull çericiye benzer olarak Denklem (1.10)'da gösterildiği gibi olurken yarı köprü çeviriciler için giriş ve çıkış gerilimleri arasındaki ilişki ise forward çeviriciye benzer olarak Denklem (1.11)'de gösterildiği gibidir (Hart, 2011).

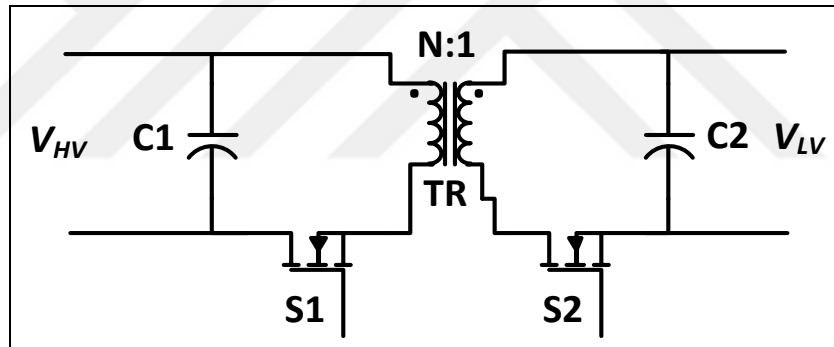
$$V_o = 2 * D * V_i * \frac{N_1}{N_2} \quad (1.10)$$

$$V_o = D * V_i * \frac{N_1}{N_2} \quad (1.11)$$

1.1.2. Çift yönlü izole DC/DC çevirici topolojileri

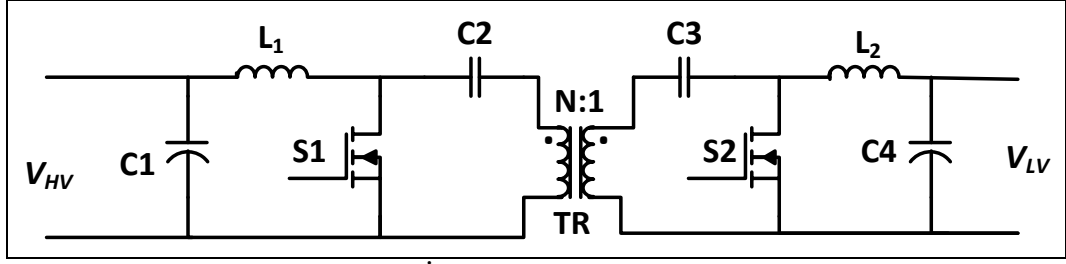
Galvanik izolasyon esnek giriş gerilimi ve yük direncine rahatlıkla cevap verebilmekte ve kullanılan transformatörün sarım oranı ile geniş bir çıkış gerilimine ulaşılmasını sağlamaktadır. Bu tip devreler havacılık, elektrikli araçlar, yenilenebilir enerji kaynakları gibi uygulamalar için doğru tercihtir (Gorji vd., 2019). İzolasyonlu çift yönlü çeviriciler de kendi aralarında köprü şekillerine göre temel topoloji ve köprü topolojili olmak üzere ikiye ayrılırlar.

Bu topolojiye sahip devre yapısı manyetik izolasyona ihtiyaç duymuş en temel yapıdaki çalışmalar içindir. Bu çalışmaların en başında Şekil 1.11’de verilmiş olan izoleli çift yönlü flyback çeviriciler vardır. Bu topolojide dikkat edilmelidir ki çift yönlü buck-boost çevirici endüktörü bir trafo ile yer değiştirilmiştir (Kazimierczuk vd., 1993).



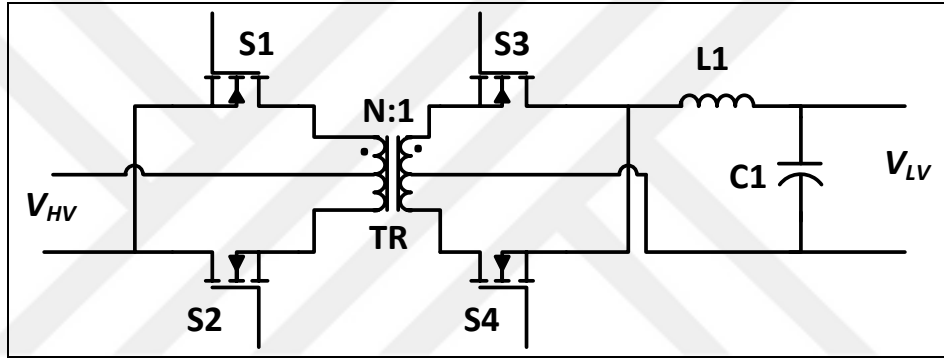
Şekil 1.11. İzoleli çift yönlü flyback çevirici

Bir diğer topoloji ise Şekil 1.12’de verilen izoleli CUK çift yönlü çeviricisidir. Bu topoloji izolesiz CUK devresine göre kullanılan transformatör sayesinde hem terminaller arası dalgalanmalara karşı daha güvenlidir hem de geniş gerilim oranlarına ulaşabilmektedir. Giriş ve çıkışta bağlanan endüktörler sayesinde yenilenebilir enerji kaynaklarında önemli bir nokta olan giriş ve çıkış akım dalgalanmaları azaltır (Kazimierczuk vd., 1993).



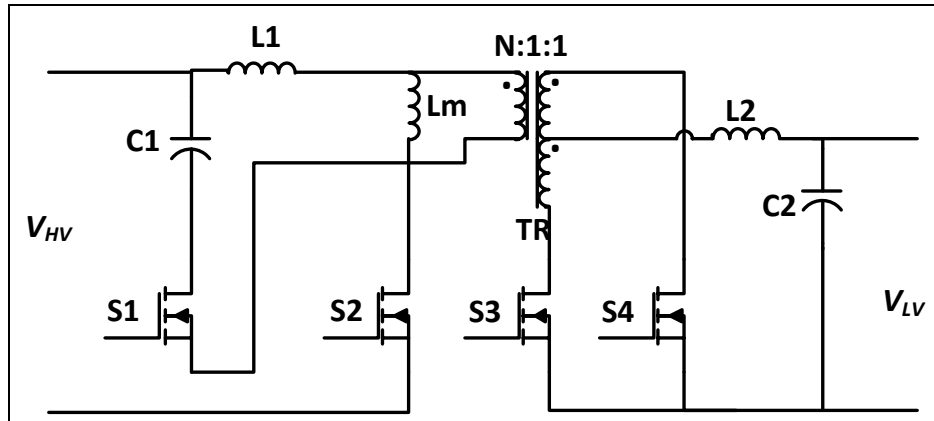
Şekil 1.12. İzoleli cuk çift yönlü çevirici

Diğer bir topoloji ise Push-Pull çift yönlü çeviricisidir. Şekil 1.13'te devre yapısı verilen bu devre tek yönlü yapısına benzer olarak çok sargılı transformatörle gücü çevirmektedir. Yüksek güçlerde bu topolojiyi çalıştırmak için üç faz Push-Pull çift yönlü çevirici tavsiye edilir (Kwon vd., 2015).



Şekil 1.13. İzoleli Push-Pull çift yönlü çevirici

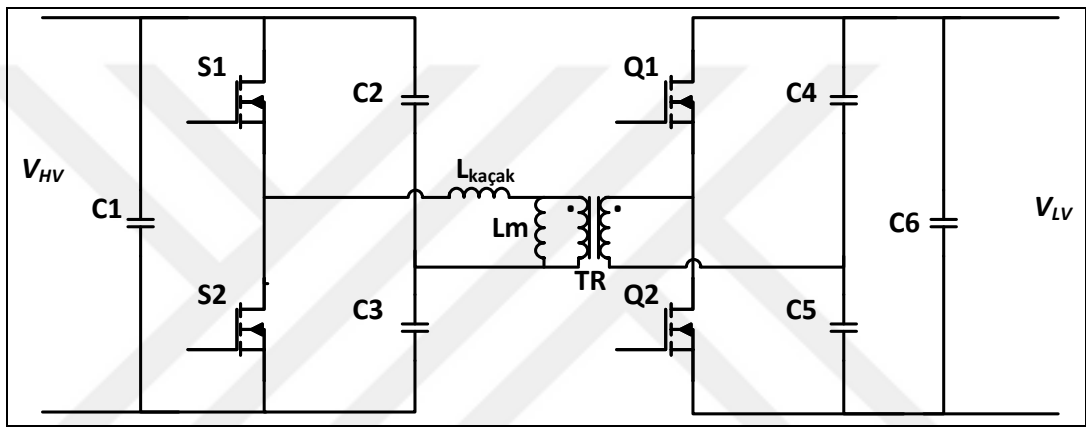
Temel topolojide son devre yapısı olan çift yönlü Forward çevirici Şekil 1.14'te gösterilmiştir. Bu devre yapısında sıfır gerilim anahtarlama (Zero Voltage Switching - ZVS) yapılabilir. Transformatör kaçak endüktansı rezonans endüktörü olarak kullanılır ve böylece çevirici rezonans şekline benzetilir (Khodabakhshian vd., 2016).



Şekil 1.14. Çift yönlü forward çevirici

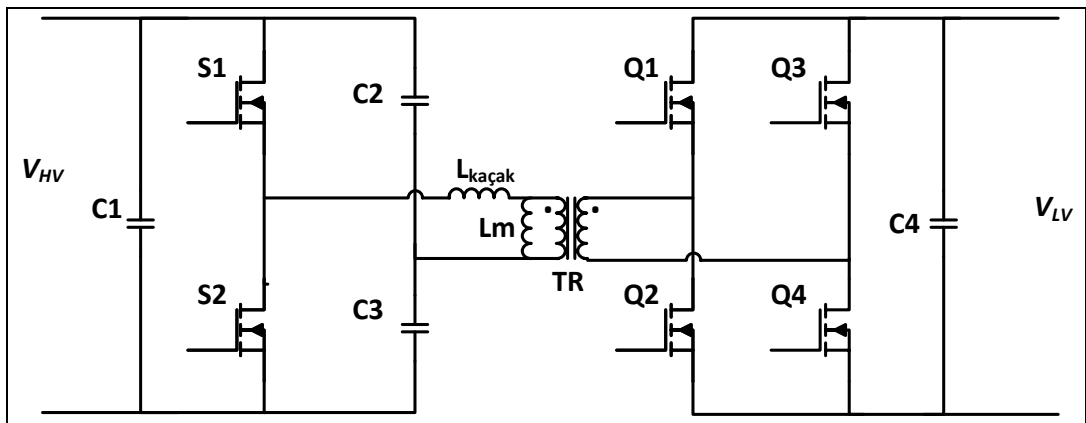
Yarım köprü ve tam köprü devrelerden oluşan köprü topolojili izole çift yönlü DC-DC çeviricilere yarım-tam köprü, çift yarım köprü, çift aktif köprü (Dual Active Bridge - DAB) ve çok portlu DAB devre topolojileri örnek verilmektedir.

Köprü topolojisine sahip kontrolü en kolay devre Şekil 1.15'te verilmiş olan çift yarım köprü çeviricidir. Düşük güç uygulamalarına daha uygun olan bu devre yapısı için interleaved çift yarım köprü gibi gerilim yükseltimi ve transformatör sargısı ile akım stresini azaltmak üzere çalışmaları devam etmektedir (Xu vd., 2007; Park ve Song, 2011).



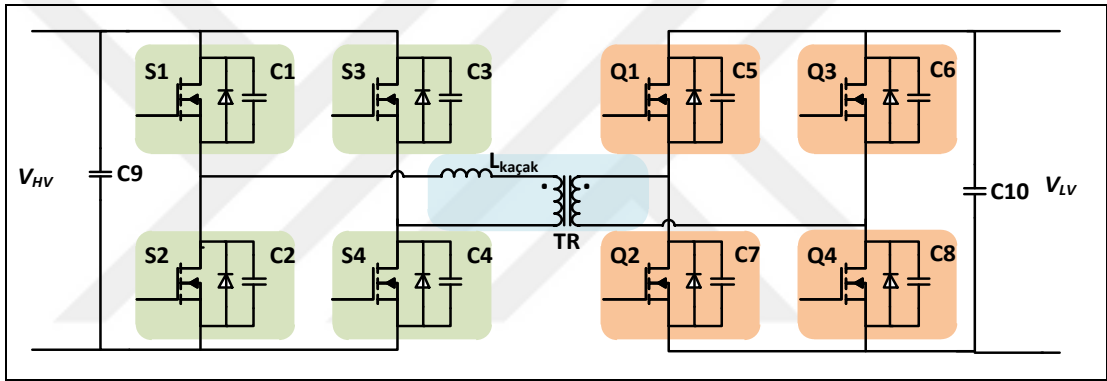
Şekil 1.15. Çift yarım köprü çevirici

Diğer bir topoloji olan yarım-tam köprü doğrultucu devresi ise Şekil 1.16'da gösterilmiştir. İki adet düşük gerilim kısmında dört adet de yüksek gerilim kısmında bulunan anahtarlama elemanları ile kısmen basit kontrol olanağı sunar. Kesintisiz güç kaynağı topolojisi için iki anahtarlı buck-boost çevirici entegrasyonu ile yarım-tam köprü topolojisi oldukça uyumlu çalışmaktadır (Du vd., 2011).



Şekil 1.16. Yarım-Tam köprü doğrultucu

Köprü topolojilerinin en büyük örneklerinden birisi olan DAB devresi Şekil 1.17’de gösterildiği gibi simetrik simetrik tam köprü anahtarlar ile çalışmaktadır. Çift yönlü çeviricilerin güç çevrimi anahtar sayısı ile doğru orantılıdır. Bu nedenle DAB topolojisi sekiz adet güç anahtarları ve galvanik izolasyonu sayesinde otomotiv uygulamalarındaki yüksek gerilim oranlı yüksek güç iletimlerine uyumludur (Krismer ve Kolar, 2010; Krismer ve Kolar, 2012; Zhao vd., 2013a). Anahtar sayısının çok olmasından dolayı anahtarlama kayıpları da fazla olmaktadır. Bu sorun Silisyum Karbür (SiC) ve Galyum Nitrat (GaN) MOSFET gibi düşük kayıplı anahtarlar sayesinde azaltılabilmektedir (Gorji vd., 2019). DAB devrelerinin kontrolü transformatörün birincil ve ikincil sargıları arasında oluşturulan AC gerilim sinyalinin faz kaydırma yöntemleri ile sağlanmaktadır.



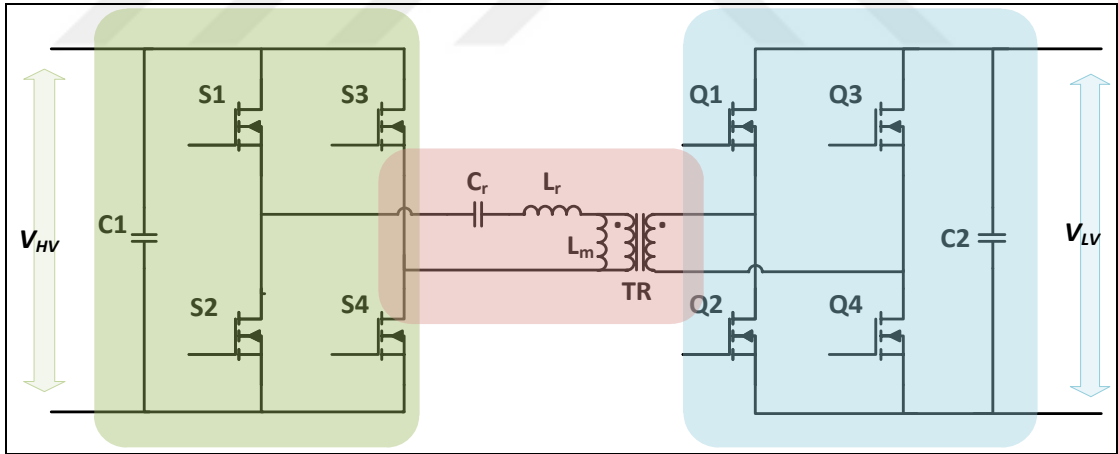
Şekil 1.17. DAB çevirici

DAB çevirici topolojisi izole çift yönlü çeviriciler arasında en popüler yapılardan bir tanesidir. Giriş çıkış gerilimleri oranı ile transformatör sarım oranı arasında kurulan denge ile ZVS ve sıfır akım anahtarlama (Zero Current Switching - ZCS) gerçekleştirilerek verimlilik yükseltilebilmektedir (Zhao vd., 2013b; Li vd., 2018; Gorji vd., 2019).

DAB devre yapısı düşük DA gerilime sahip bir noktadan daha yüksek bir DA gerilime sahip noktaya veya tam tersine bir işlem yapmayı sağlar. DA kaynağı anahtarlama devre elemanları yardımı ile kendi içerisinde AA gerilime çevirir. Çevrilen AA gerilim yüksek frekansta olduğu için düşük sarımlı bir toroid transformatör ile dahi istenilen AA gerilime yükseltilir veya alçaltılır. Ardından toroid transformatörün ikincil sarımında elde edilmiş olan alternatif akım anahtarlama elemanları veya köprü diyodu görevi gören MOSFET’ler ile DA gerilime çevrilerek istenilen düzeyde yüksek DA

gerilim elde edilmesini sağlar. Aynı şekilde yüksek DA geriliminin bulunduğu noktandan anahtarlama noktalarını değiştirerek daha düşük bir DA gerilimine ulaşılır (Zhao vd., 2013b). DAB devresinin topolojisi ve çalışma prensipleri ikinci bölümde detaylı bir şekilde anlatılmıştır.

Çift taraflı ve izolasyonlu devrelerde yüksek güç iletimi yapabilecek bir diğer devre topolojisi ise Şekil 1.18’de gösterilmiş olan CLLC (kapasitör-endüktör-endüktör-kapasitör) rezonans çeviricileridir. Yüksek gerilim ve alçak gerilim bölümlerinin aktif tam köprülerden oluşması farklı gerilim genliklerinin kontrol edilip istenilen gerilime oldukça düşük elektromanyetik gürültüde ve verimli bir şekilde iletilmesini sağlamaktadır (Jung vd., 2013; Zahid vd., 2015; Vu vd., 2017). CLLC rezonans çevirici topolojisi tek yönlü LLC çeviricilerinin çalışma mantığına benzemektedir. Bu nedenle anlatılmış olan izoleli yarım köprü, tam köprü ve DAB devrelerinin faz kaydırmalı çalışma yönteminden farklı olarak endüktör ve kapasitörlerinin frekans hassasiyetini kontrol ederek rezonans eğrisi oluşturulur. Bu eğri üzerinden anahtarlama elemanlarının pwm sinyal frekansı değiştirilerek çıkış gerilimi ayarlanır.



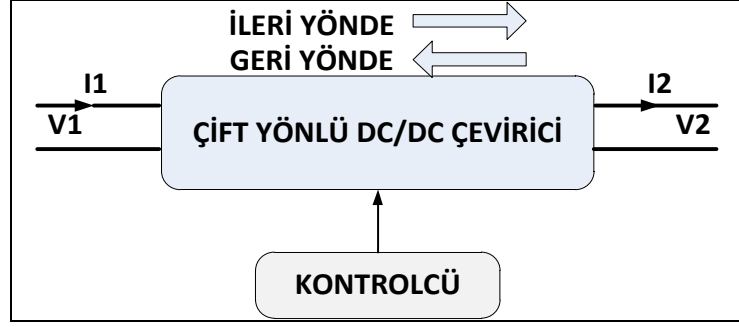
Şekil 1.18. CLLC rezonans çevirici

1.2. DC/DC Çeviricilerin Uygulama Alanları

Güç elektroniği devrelerinde özellikle DC/DC çevirici devre topolojileri depolanmış bir enerjinin iletiminde sıklıkla kullanılır. Buna örnek olarak güneş enerjisi, şebeke teknolojileri ve elektrikli araç şarj teknolojileri gösterilebilir.

Yenilenebilir enerji kaynaklarından birisi olan güneş enerjisi temiz enerji gereksinimi, güneşin olduğu herhangi bir ortamda üretimin gerçekleşebilmesi gibi parametrelerden dolayı günümüzde önemli bir hale gelmiştir. Güneş enerjisi santrallerinde üretilen enerjinin istenilen parametrelerde iletilmesi için ise kesinlikle çevirici cihazlara ihtiyaç duyulur. Bunun yanında devletimizin yeni sistemde şart koştuğu depolama sahaları ile birlikte enerjinin sadece tüketiciye doğru tek yönlü değil depolama birimine girecek ve çıkacak şekilde çift yönlü aktarılması da beklenilmektedir. Bu nedenle ihtiyaç duyulan güç çeviricilerin çift yönlü çalışması beklenir. Bu noktada daha fazla bilgi Bölüm 0'de verilmiştir.

Temiz enerjinin önemli olduğu dünyamızda güneş enerjisinin yanında sıfır karbon salınımına sahip olan elektrikli araçlar da büyük önem taşır. Bu nedenle akademik ve endüstriyel çalışmalar elektrikli araç piyasasını da geliştirmektedir. Elektrikli araçların gün geçtikçe artan önemi ile birlikte menzil endişesinin azaltılabilmesi için araç içerisindeki enerjinin verimli bir şekilde kullanılması en önemli katedir. Bu doğrultuda araç frenleme sistemi, mikro şebeke ve akıllı şebeke entegrasyonu hatta EV bataryalarının dolun sırasında kesintisiz güç kaynağı olarak kullanılması EV alanında önemli çalışmalardandır (Shakeel ve Malik, 2019; Balal ve Giesselmann, 2022). Örneğin; EV sistemlerinde frenleme anında motorlardaki mekanik enerjinin tekrar elektrik enerjisine çevrilip bataryaya sevk edilebilmesi için geri beslemeli frenleme (regenerative braking system) devrelerine ihtiyaç vardır. Buradaki en önemli devre yapısı enerjiyi hem bataryadan elektrikli motorlara hem de motorlardan bataryaya sevk edebilen Şekil 1.19'da gösterilmiş olan çift yönlü çeviricilerdir. Böyle bir yapıyı tek yönlü çevirici devreler ile yapmak maliyet ve hacim açısından oldukça anlamsızdır. Çift yönlü çevirici devreler tek bir devre yapısında iki yönlü iletimi de sağlayabileceğinden dolayı EV içerisindeki kısıtlı alanın daha verimli kullanılmasını sağlayacaktır. Çevirici kontrol devresi hem yüksek gerilim hem de düşük gerilim kısımlarını daima ölçerek enerjinin olduğu bölümden kapasitesi azalmış bölüme yazılan kontrol kodları doğrultusunda enerjiyi yönlendirir. Bu doğrultuda EV bataryaları doldurulurken ihtiyaç doğrultusunda bu bataryalarla mikro şebeke sistemleri beslenebilir. Böylece EV araçlarda V2G özelliği oluşturulmuş olur.



Şekil 1.19. Batarya ve motor arasındaki çift yönlü enerji iletimi için çift yönlü çevirici örneği

Çift yönlü DC-DC dönüştürücüler galvanik izolasyon yapılarına göre izoleli veya izolesiz olmak üzere ikiye ayrılır. Yüksek oranlı gerilim değişimlerinin olmadığı ve trafo izolasyonuna ihtiyaç duyulmayan geri beslemeli frenleme sistemi veya kesintisiz güç kaynağı örneklerinde izolesiz çift yönlü DC-DC çeviriciler kullanılır. İzolesiz çeviriciler genel olarak daha küçük hacme sahiptir. Buck, boost, cuk, sepik gibi tek taraflı çeviricilerin çift taraflı olarak tasarlanmış modellerinin yanı sıra kapasitörlü ve interleaved çift taraflı çeviriciler de izolesiz çift taraflı DC-DC çeviricilere örnek verilebilir (Chung vd., 2003; Zhang vd., 2008).

Batarya yönetim sistemi gibi izolasyona ihtiyaç duyulan veya ultrakapasitör destekli yüksek gerilim değişimlerinin görüldüğü hızlı şarj birimlerinin olduğu yerlerde izoleli çift yönlü DC-DC çeviricilerin kullanılması beklenir. Günümüzde yüksek kapasiteli bataryaların yük skalalarının çok geniş olması ve hızlı dolun için farklı gerilim değerlerinin kullanılması trafolu izolasyon sağlayan bu çeviricilerin daha önemli hale gelmesini sağlamıştır. Bu tip çevirici devreleri bir sonraki başlıkta daha detaylı anlatılacaktır.

1.2.1. Güneş enerjisi

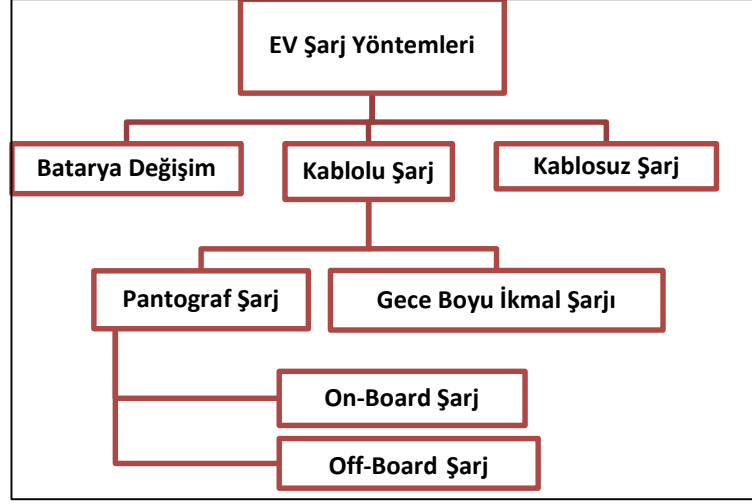
DC/DC çeviriciler enerjinin iletildiği birçok çalışmada kullanılmaktadır. Bu çalışmaların en başında gelen teknolojilerden biri de güneş panelleri ile enerji üretimidir. Yenilenebilir enerji teknolojilerinden birisi olan güneşten enerji üretimi bilindiği gibi şehirlerin yanı sıra mikro şebeke teknolojisi ile birlikte adalarda, tepelerde ve haberleşme ve enerji iletiminin zor olduğu her yerde kullanılmaktadır (Jagadeesh ve Indragandhi, 2022). Ancak güneş enerjisi teknolojisinde en önemli

koşullardan birisi de üretilen enerjinin doğru gerilimde ve yüksek verimlilikle iletilmesi istenir (Bhagavathy ve Pillai, 2018). Ayrıca güneş santrallerinde kullanılan maksimum güç noktası taraması (MPPT) işlemleri güneşten en iyi verimi alabilmek için gerçekleştirilen işlemlerdir (Nagayoshi, 2004; Dileep ve Singh, 2017). Güç çeviricisi kontrollü MPPT algoritması ise güneş panelinden en yüksek gücü alabilmek ve yük eşleştirme işlemini başarabilmek için kullanılır (Matsukawa vd., 2003).

İletim şartları ve verimliliğe bağlı olarak güneş enerjisi santrallerinde Bölüm 0'de anlatılmış olan çeviriciler kullanılabilir. Ancak bunun yanı sıra bir de güneş santrallerinde üretilen enerjinin depolanması isteği de bulunmaktadır. Ülkemizde Enerji Piyasası Düzenleme Kurumunun 19 Kasım 2022 tarihinde çıkarmış olduğu Elektrik Piyasası Lisans Yönetmeliğinde Değişiklik Yapılmasına Dair Yönetmelik ile birlikte bir güneş enerjisi santralının kurulabilmesi için enerji depolama ünitesinin de kurulması, ayrıca yönetmeliğin dördüncü maddesinin c bendinden geçen ifade ile taahhüt edilen elektrik depolama kapasitesinin söz konusu elektrik depolama ünitesi kurulu gücüne oranının asgari 1 olması zorunluluğu getirilmiştir (EPDK, 2022). Böylece elektrikli araçların yüksek güçteki şarj istasyonlarının aynı andan kullanılması durumunda şebekede oluşturulabilecek dalgalanmaların önüne geçilebilmesi hedeflenmektedir. Ancak böyle bir sistemin enerji hattından depolama birimine doğru enerji iletimi sağladığı gibi depolama biriminden enerji hattına doğru da enerji iletimi sağlaması gerekir. Bu nedenle artık güneş enerjisi santrallerinde Bölüm 0'de anlatılmış olan çift yönlü çeviricilerin kullanımı zorunlu hale gelecektir.

1.2.2. Elektrikli araçlarda şarj uygulamaları

Elektrikli araçlarda şarj uygulamaları batarya değişim (Battery Swap Station - BSS), kablosuz şarj ve kablolu şarj olmak üzere ikiye ayrılır. Kablolu şarj teknolojileri ise gece boyu şarj ve pantograf teknolojisi olmak üzere iki kısımda incelenir. Son olarak pantograf teknolojisi de kendi arasında üstten alta veya diğer adıyla off-board sistemler, alttan üste veya diğer adıyla on-board sistemler olmak üzere iki kısımdan oluşur. EV dolum yöntemleri bu doğrultuda Şekil 1.20'de verilmiştir.



Şekil 1.20. EV şarj yöntemleri

1.2.2.1. Batarya değişim yöntemi

Batarya değişim temel olarak batarya takas merkezi (Battery Swap Station - BSS) sahibinden aylık batarya kiralınmasıdır. BSS yöntemi ile batarya daha yavaş doldurulabildiği için daha uzun ömürlü olmaktadır (Ahmad vd., 2018). Yenilenebilir enerji teknolojilerine entegre edilmesi daha kolaydır. En önemli özelliği ise boş bataryanın kısa sürede değiştirilebilmesidir. Bunun yanında bu yöntem BSS sahibinin yüksek maliyetlerle iş yapacağından dolayı aylık batarya kiralama ücretleri fazla olmaktadır. Ayrıca istasyon belli başlı batarya modellerine sahipken araç farklı standartlardaki bataryaya sahip olabilmektedir (Li vd., 2018).

1.2.2.2. Kablosuz şarj yöntemi

Bu yöntem aynı zamanda kablosuz güç aktarımı (Wireless Power Transfer - WPT) olarak da geçer. İki manyetik çekirdek kullanımı ile elektromanyetik endüksiyon teknolojisine dayanır. Birincil manyetik çekirdek şarj yoluna serilirken ikincil manyetik çekirdek ise aracın alt bölümüne konular. Bu teknolojiye araç hareketliyken de şarj edilebilir. Ayrıca herhangi bir konnektör standardına ihtiyaç bulunmamaktadır. Bunun yanında güvenli ve rahat şarj imkanı sunduğu için son zamanlarda EV şarj teknolojilerinde dikkat çekmektedir (Sanguesa vd., 2021). Bunun yanında kablosuz şarj yönteminin verimliliği oldukça düşüktür. Ayrıca alıcı ile verici çekirdekler arası mesafe 20 – 100 cm arasında olmalıdır. Bunun yanında verici çekirdekteki girdap akım

kayıpları ve şarj istasyonu ile araç arasındaki haberleşmenin gerçek zamanlı zorunluluğu bu teknolojinin zorluklarından (Patil vd., 2017).

1.2.2.3. Kablolu şarj yöntemi

Kablolu şarj isminden de anlaşılacağı gibi araç ile dolun merkezi arasında bir elektriksel bağlantıya ihtiyaç duyar. Kablolu şarj yöntemi ile daha verimli güç aktarımı gerçekleştirilebilir. Ayrıca batarya standardına bağlı olarak şarj yöntemleri rahatlıkla seçilebilir ve değiştirilebilir.

Kablolu şarj araçtan şebekeye (Vehicle to Grid – V2G) besleme imkanını, daha az güç kayıplarını, istenilen gerilim düzeyini, hat güç aşırı yüklenmesinin engellenmesini ve araç bataryasını kullanarak reaktif güç kompanzasyonunu sağlamaktadır (Negarestani vd., 2016; Yoldaş vd., 2017). Ancak bu yöntemde daha karmaşık altyapı, limitli elektrik bağlantısı ve standart konnektör uygulamaları teknolojiyi kısıtlamaktadır. Ayrıca V2G teknolojisi yoğun bir haberleşmeye ihtiyaç duymaktadır. Bunun yanında V2G teknolojisi bataryada sürekli bir dolun boşalma sebep olduğu için bataryanın ömrünü kısaltmaktadır.

Yüksek batarya kapasitesi, hızlı dolun ihtiyacı gibi beklentilerden dolayı kablolu şarj yöntemi de kendi arasında gecelik ihmal ve pantograf olmak üzere ikiye ayrılır.

1.2.2.3.1. Gece boyu ikmal yöntemi

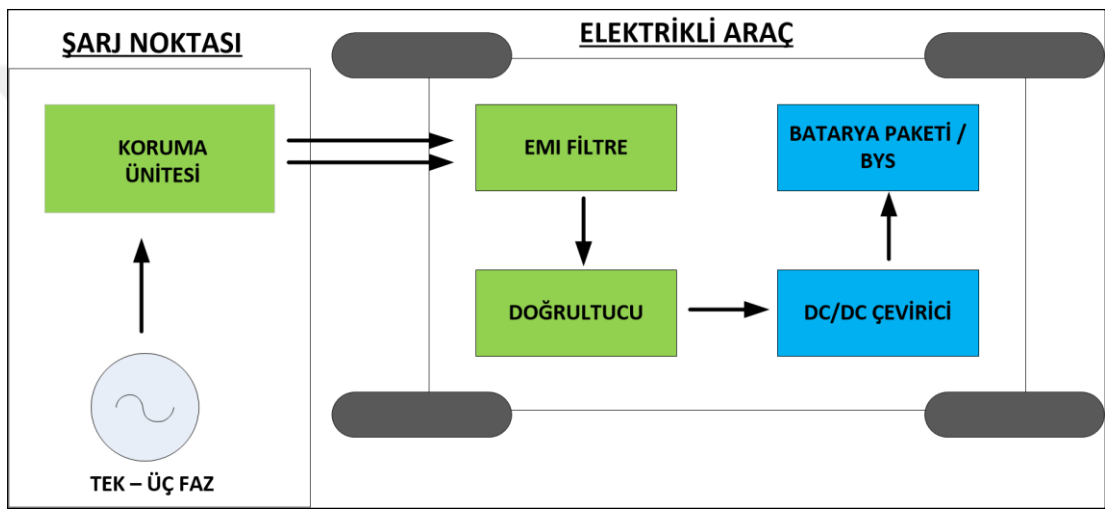
Gecelik ihmal yönteminde batarya düşük güçlerde doldurulur. Özellikle bu yöntem gece saatlerinde kullanıldığı için şebekeye daha az yoğunluk katacaktır. Ayrıca yavaş dolun gerçekleştirileceği için batarya ömrü daha uzun olacaktır. Hızlı dolun ile yüksek batarya kapasitesi için ise pantograf dolun tekniği daha uygun bir metod olacaktır.

1.2.2.3.2. Pantograf dolun yöntemi

Pantograf dolun tekniği otobüs ve kamyonların yüksek kapasitede bataryaları ihtiyaçları için avantajlara sahip bir metottur. Otobüs bataryalarında daha düşük

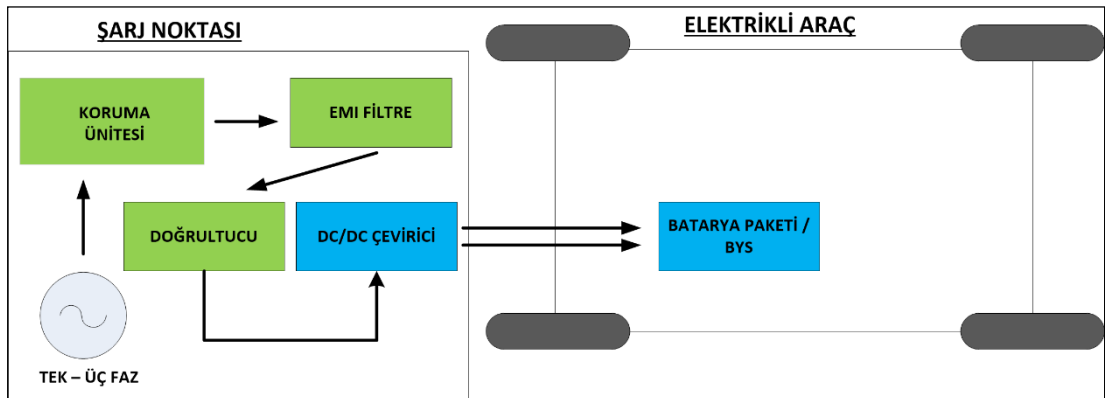
yatırımlar sağlarken bu yöntem dolum altyapısı maliyetlerini artırır (Meishner vd., 2017). Pantograf dolum tekniği de kendi arasında şarj ünitesinin bulunduğu noktaya göre on-board ve off-board olmak üzere ikiye ayrılır.

On-board dolum yönteminde şarj ekipmanlarının tamamı Şekil 1.21’de görülebileceği gibi araç üzerinde bulunur. Bu durum aracın daha geniş şartlarda şarj edilebilmesini sağlarken belirli bir hacimde olan EV araçlarında ekstra yer kaplamasına sebep olacaktır. Ayrıca ultrakapasitör ve DC yüksek akım şarj teknolojileri bu yöntemde uygulanamaz (Lenka vd., 2021).



Şekil 1.21. On-Board dolum konfigürasyonu

Off-board dolum yönteminde ise Şekil 1.22’de görülebileceği gibi şarj ekipmanları araç dışında kuruludur. Bu durum şarj olanaklarını kısıtlasa da hacim ve ağırlık olarak büyük olan hızlı şarj teknolojilerinin rahatlıkla uygulanmasını sağlamaktadır (Carrilero vd., 2018).



Şekil 1.22. Off-Board dolum konfigürasyonu

On-board ve Off-board şarj çalışmaları belirli konfigürasyonlar üzerine oturtulmuştur. EV sürücülerinin bu zamanlarda en çok önem verdiği noktalardan birisi menzil endişesidir. Bu endişenin giderilebilmesi için hızlı şarj teknolojileri ile bataryaların kısa sürede dolumu hedeflenir. Ancak bu durum bataryanın ömrünü azlatmasının yanı sıra büyük şarj istasyonu maliyetlerine de sebep olmaktadır. Bu nedenle müşterinin isteğine bağlı olarak kablolu pantograf dolun konfigürasyonlarının gerilim, akım ve şebeke kaynak birimleri IEC (International Electrotechnical Commission) ve SAE (Society of Automotive Engineers) standartları çerçevesinde Çizelge 1.1’de gösterildiği gibi oluşturulmuştur. Bu tezin kapsamında olan izole çift yönlü DC-DC çevirici devre örnekleri ilgili standartlar çerçevesinde on-board ve off-board tekniklere uyum sağlayacak şekilde tasarlanarak kullanılabilir.

Çizelge 1.1. IEC ve SAE standartlarına göre AC ve DC şarj akım-gerilim seviyeleri

Standartla	Şebeke Kaynağı	Faz	Gerilim(V)	Akım(A)
IEC62196	AC	Tek Faz	120	16
			240	32
	DC	DC	250	32-250
			600	400
IEC61851	AC	Tek Faz	120	16
			240	80
	DC	DC	200-450	80
SAEJ1772	AC	Tek Faz	120	16
			240	32-80
	DC	DC	200-450	80
			200-450	200

1.3. SiC Tabanlı MOSFET’lerin Kullanımı

Elektrikli araçlar ve mikro şebeke mantığında her an yeni bir gelişme kaydedilmektedir. Bu gelişmeler de daima sistemin daha hızlı çalışırken daha az hasar almasına endeksli olmaktadır. Güç elektroniği devrelerinin daha hızlı çalışırken daha az kayıp vermesinin en iyi yolu anahtarlama frekansının yükseltilmesidir. Özellikle çift yönlü izoleli çalışan DAB devre yapılarında hem anahtarlama frekansının hem de izole transformatörün daha verimli çalışabilmesi ve devrede kullanılan kapasitör endüktör te transformatörün daha düşük değerlerde olabilmesi için anahtarlama frekanslarının yükseltilmesi gerekmektedir. Bu konuda silisyum (Si) teknolojisi anahtarlama frekansı, gerilim dayanımı, sıcaklık ve akım konusunda sınıra gelmektedir. Bu nedenle

geniş band aralığı (wide bandgap -WBG) teknolojisi önem kazanmaktadır. Yüksek dayanım gerilimi, geniş frekans bandı düşük iletim ve anahtarlama kaybı için yeni malzeme çeşitleri olan SiC ve GaN üzerinde çalışmalar yoğunlaşmıştır.

Yapılan çalışmalarda SiC tabanlı bir anahtarlama elemanın 27.5 kV'luk gerilim dayanımına sahip olabileceği gösterilmiştir (Van Brunt vd., 2015). Birçok çalışmada 600 – 800 Vac ve 100 A akım değerlerine kadar dayanabilecek çift yönlü güç çevirici örneklerinde Si yerine SiC tabanlı devre elemanları ile çalışmasının ana sebebi de buradan başlar (Haehre vd., 2012; Rabkowski vd., 2012; Kumar ve Santra, 2018). Çizelge 1.2'de görülebileceği gibi SiC ve GaN çeviriciler Si çeviricilere göre daha yüksek frekanslarda daha verimli çalışabilmektedir.

Çizelge 1.2. Yumuşak anahtarlama ile malzeme-frekans verimliliği (Su, 2018)

Madde	Frekans değeri kHz	Verim %
Si	40	98
SiC	100	99
	200	97.5
	250	97.3
GaN	100	99
	200	97.5

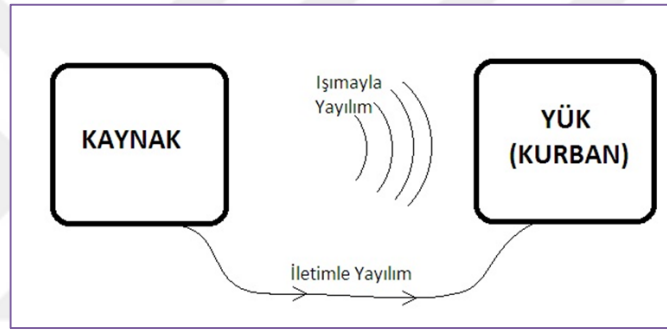
Güç elektroniği devre tasarımlarında çeviricinin yapısı, tasarımı, optimizasyonu, paket büyüklüğü ve koruması ile tam performansı elde edebilmesi (Zhao vd., 2011), hızlı anahtarlama (dv/dt , di/dt) yapabilese de elektromanyetik uyumluluk EMU standartları ile uyumlu gidebilmesi SiC anahtarlama elemanları için de istenilen önemli noktalardan birkaçıdır (Noguchi ve Suroso, 2009; Adamowicz vd., 2011; Bogónez-Franco ve Sendra, 2012; Rondon vd., 2012).

1.4. Güç Elektroniğinde EMC

Elektromanyetik uyumluluk (EMC), bir kaynak cihazın veya devrenin birlikte çalıştığı diğer kurban devrelere karşı, kurbanın çalışmasını etkileyecek kadar yaymış olduğu elektromanyetik gürültüyü ve bu gürültünün kurban için dayanım seviyesini, kaynak için ise yayabileceği gürültüyü inceleyen bilim dalıdır. Böyle bir tanım doğrultusunda

EMC yayılım ve alınganlık olarak ikiye ayrılır. Elektromanyetik alınganlık veya diđer bir adıyla elektromanyetik bađıřıklık, kurbanın maruz kaldıđı belli bir seviyedeki EMI ile dođru bir řekilde alıřabilmesidir. Elektromanyetik yayılım ise kaynak cihazın nominal parametrelerinde alıřırken ortama yaydıđı elektromanyetik gürültüyü tanımlar.

Elektronik cihazların EMI řekilleri yayılım ortamına göre řekil 1.23'te gösterildiđi gibi ıřımayla yayılım (radiated emission) ve iletimle yayılım (conducted emission) olarak iki incelenir. Iřıma ile yayılım hava yolu ile gerekleřirken iletim ile yayılım ise kaynak ve kurban cihazların bađlı oldukları hat üzerinden gerekleřir (Arı ve Özen, 2000).



řekil 1.23. Elektromanyetik giriřim řekilleri

Geliřen teknolojiler ile birlikte daha küçük boyutlarda ve daha yüksek güç yoğunluđu deđerlerinde olması istendiđi için birok enerji iletimi devreleri yüksek frekanslarda tasarlanmaktadır. Bu yüzden küçük boyutta olmalarına rađmen aygıt ve kablolar anten gibi alıřarak ıřıma yaparak veya devre yapılarındaki kaplink parazitlerinden dolayı hatlar üzerinden iletimle gürültü oluřturarak EMI'a sebep olabilir. Kaynak ile aynı ortamda bulunan herhangi bir kurban cihaz, kaynađın yaydıđı yüksek gürültü deđerlerinden dolayı alıřma aksaklıklarına veya arızalanmalara uğrayabilir. EMC'nin ıřımayla yayılım bölümü burada devreye girerken, bu tez alıřmasında ıřıma ile yayılım giriřimleri incelenmemiřtir. Yüksek güç deđerlerinde alıřan eviricilerin asıl gürültü kaynađı olarak düşünüldüđu platform iletim ile yayılım giriřimleridir.

İletimle yayılım, bir güç devresinin kaplink hatları, anahtarlama elemanlarının birim saniyedeki anahtarlama hızları, anahtar, diyot, kapasitör, transformatör gibi devre elemanlarının üzerindeki parazit kapasitelerden dolayı, devreden řebekeye dođru

oluşur (Mainali ve Oruganti, 2010; Dwiza ve Kalaiselvi, 2020; Xu vd., 2022). Bu nedenle iletimle yayılımda eşleştirmeler kaynak kabul edilen test altındaki bir cihaz ile şebeke arasında yapılır.

MOSFET çıkış kapasiteleri genel olarak düşük olan SiC yarıiletken malzemeler için EMI seviyesi düşük olarak düşünülür. Hâlbuki hızlı anahtarlama yapısına sahip WBG yarıiletken malzemeler yüksek dv/dt ve di/dt oranına sahiptir. Bu durum anahtarlama kayıplarını azaltırken yükselme anı sonrasındaki sinyal salınımlarını artırarak EMI'ya sebep olacaktır. Bu çalışmada odak noktası SiC tabanlı DAB çeviricilerinin çalışma koşullarında yaymış olduğu iletimle yayılım girişimleridir. Bu girişimler belli standartlar çerçevesinde laboratuvar ortamında incelenir.

İletimle yayılım ölçümleri için askeri ve sivil olarak birden fazla standart ve organizasyon bulunmaktadır. Bunlar MIL-STD, EN, FFC, IEC, CISPR olarak sıralanabilmektedir. Ayrıca ülkemizde iletimle yayılım standartları CISPR ve EN doğrultusunda Türk Standartları Enstitüsü (TSE) tarafından TS EN ismiyle oluşturulmaktadır. Yüksek güç çevrimlerine sahip DAB devrelerinin kullanım alanları genellikle otomatik ve elektrikli araçlar üzerine olduğu için bu tez çalışmasında kullanılmak üzere seçilen standart CISPR 25 (CISPR25, 2021) olmuştur. TS EN IEC 55025 (TS-EN-IEC-55025, 2022) ve EN IEC 55025 standartları da CISPR 25 ile aynı doğrultuda olduğu unutulmamalıdır. CISPR25 standardı, uygulaması ve limitleri hakkında bilgiler üçüncü bölümde daha geniş bir şekilde verilmiştir.

1.5. Literatüre Katkı

Çift yönlü DC-DC çeviriciler arasında DAB çeviricilerin önemi literatürde görülmektedir. DAB çeviricilerinin kontrol noktasında dört değişik faz kaydırma yöntemi olduğu bilinmektedir (Bai ve Mi, 2008; Zhao vd., 2011; Zhao vd., 2013b; Huang vd., 2016; Chen vd., 2022). Ancak kaçak endüktans üzerindeki gerilim ve akım sinyalleri incelendiğinde altı farklı modda faz kaydırma yöntemi uygulanabileceği görülmektedir (Harrye vd., 2014). Literatürde genel olarak DAB çeviricinin en basit çalışma şekli olan tek faz kaydırma yöntemine yoğunlaşmıştır.

Güç elektroniği devrelerinin diğer bir noktası ise elektromanyetik hassasiyet ve yayılımıdır. Bu konuda son üç yılda dört yayın yapılmıştır ancak bu yayınların tamamı DAB çeviricilerinin EMI analizi üzerinde yoğunlaşarak yapılan çalışmalardır. Örneğin ilk çalışma Kumar tarafından bir DAB çeviricinin devrenin donanımsal olarak iyileştirmeler yapılmasının öncesi ve sonrası hakkında analiz yapılarak gerçekleştirilmiştir (Kumar vd., 2019). Bir diğer çalışmada ise DAB devresinin Si ve GaN tabanlı MOSFET'ler ile olan performansı incelenmiştir (Nie vd., 2019). Yapılan üçüncü bir çalışmada ise SiC tabanlı üç faz DAB topolojisinin EMI analizi yapılarak EMI filtresi sonucu analizleri açıklanmıştır (Geramirad vd., 2020). Gerçekleştirilen diğer bir çalışmada ise bir DAB devresinin LTspice simülasyon programı üzerinden benzetimi gerçekleştirilerek oluşan EMI nin analizi yapılmıştır. Yapılan analizin ardından hesaplanan kaçak endüktans değerinin yarısı kadar endüktansa sahip iki endüktör, transformatörün birincil sargı uçlarına eklenerek devre simetrisi oluşturulmuş ve bu durumun ortak mod EMI'yi azalttığı simülasyon ortamında gösterilmiştir (Dwiza ve Kalaiselvi, 2020). Ancak Chu (2015) tarafından yapılan bir yayında bu tip bastırmalarda endüktör simetrisi almanın yanı sıra devrenin parazit kapasitelerinin de hesaplanıp kuplaj endüktör tasarımı ile daha iyi performanslar elde edilebileceği gösterilmiştir (Chu ve Wang, 2015).

2022 yılında gerçekleştirilen çalışmalara bakıldığında ise Kumar vd. (2019), yılında yaptığı çalışmayı yenileyerek ortak mod akımının iptali için donanımsal araştırmalar gerçekleştirmiştir (Kumar vd., 2022). Yapılan bu çalışmada Kumar, Bilal AKIN ile birlikte aktif nötral nokta (Active Neutral Point Clamping - ANPC) çalışmasının EMI değerine etkisini göstermiştir. Bu çalışmada öncelikle tek faz DAB devresini ANPC tekniği ile SPS, EPS, DPS ve TPS modülasyon teknikleri ile çalıştırmış, daha sonra TPS modülasyon örneğini seçmiştir. Çünkü bu yöntem daha düşük akım geçişleri yaparak CM akım tepe değerlerinin azalmasına yardımcı olmaktadır. Çalışmanın devamında ANPC ile çalıştırılan TPS modülasyonlu DAB devresi üzerinde snubber kondansatörü ve CM bobini ile birlikte EMI bastırılmıştır. Bu nedenle bu çalışmada sadece donanımsal çalışmaların EMI değerine etkisi incelenmiş, yazılımsal ve modülasyon modlarının EMI üzerindeki etkisi incelenmemiştir.

Son yapılan bir çalışmalardan birinde ise DAB çeviricinin empedansı S-parametreleri kullanılarak çıkartılmış ve EMI seviyesinin yorumlanabilmesi için

eşdeğer devre modeli çıkartılmıştır (Zhong vd., 2022). Fakat bu çalışmada EMI bastırma ile ilgili herhangi bir araştırma yapılmamıştır.

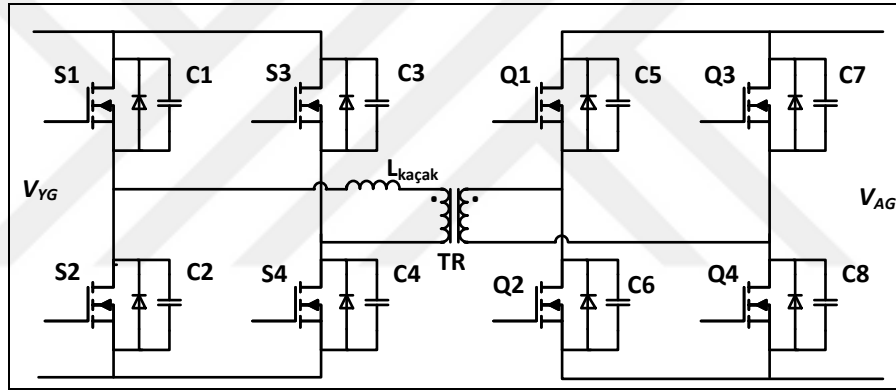
İncelenmiş olan çalışmaların hiçbirinde oluşan EMI'nin faz kaydırma yöntemlerine göre analizi bulunmamaktadır. Hâlbuki sıfır gerilim anahtarlamasının yanı sıra sıfır akım anahtarlamasının da EMI'ye etki ettiği bilinmektedir. Faz kaydırma yöntemlerinden DPS, EPS ve TPS modları kullanıldığında ayrışık akım modu (DCM) ile devrenin çalıştırılabileceği bilinmektedir (Zengin, 2019).

Bu tezde literatürdeki bu boşluğu doldurmak amacıyla Bölüm 0'te bahsedilen DAB çeviriciyi çalıştırmak için kullanılan altı modda faz kaydırma yöntemleri incelenmiş, oluşan akım ve gerilimler analiz edilmiştir. Elde edilen incelemelerle birlikte bu altı modun EMI üzerindeki etkisi analiz edilmiş ve aynı güç ve tasarımda yalnızca faz kaydırma yöntemi değiştirilerek devrede nasıl EMI iyileştirilmesine gidileceği gösterilmiştir.

2. KAYNAK ÖZETLERİ

2.1. Çift Aktif Köprü DC-DC Çevirici Topolojisi

DAB DA/DA dönüştürücü sekiz adet güç anahtar elemanı, bir adet transformatör, devre giriş ve çıkışında olmak üzere iki adet DA bus kapasitörü ve transformatör kaçak endüktansının yeterli olmadığına kullanılmak üzere bir adet endüktörden oluşmaktadır. Çift tam köprü özelliğinden dolayı yüksek güç iletimi özelliğine sahip olan DAB çeviriciler aynı zamanda simetrik bir yapıya sahip olduğu için çift yönlü güç iletimini de gerçekleştirebilmektedir. Şekil 2.1'de gösterilmiş olan DAB devresinin güç iletiminde yumuşak anahtarlama yapabilmesinde $L_{kaçak}$ değeri önemli rol oynamaktadır (George, 2015; Zengin, 2019).



Şekil 2.1. DAB DA/DA çevirici

Verimlilik noktasında literatür incelendiğinde DAB devrelerinin yüksek güçlerdeki DA/DA çevirici devrelerinde önemli bir yerinin olduğu görülmektedir (Kumar vd., 2017; Fei vd., 2018; Gorji vd., 2019; Texas Instruments, 2019). Geleneksel çeviricilere göre DAB çeviricinin yararları literatürde:

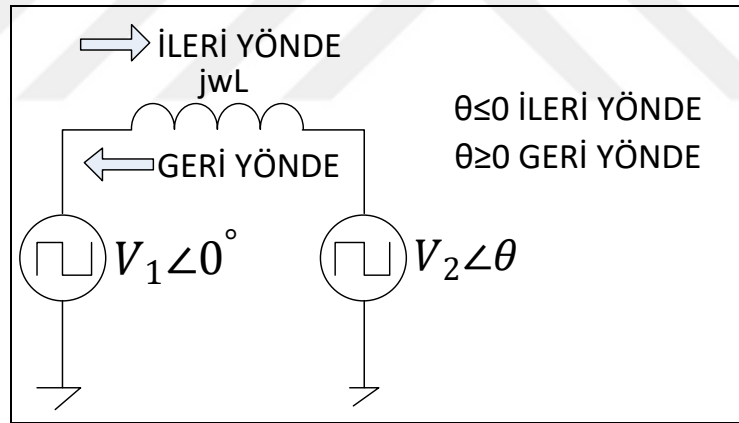
- Galvanik izolasyon sağlaması,
- Yumuşak anahtarlama bandının geniş olması,
- Modüler yapısı,
- Güç yoğunluğunun yüksek olması (Texas Instruments, 2019),
- Çift yönlü enerji iletimi sağlaması (Bai ve Mi, 2008),
- Yüksek güç yoğunluğuna sahip olabilmesi (Harrye vd., 2014),
- Anahtarlama kayıplarının azaltılabilmesi ve

- EMI – verimlilik arasındaki denge başarısı (Hoang ve Wang, 2012) olarak sıralanmaktadır.

Avantajlarının yanı sıra DAB çevirici topolojisi sekiz anahtarlı bir yapıya sahip olduğu için kontrol noktasında karmaşık bir yapısı vardır (Hoang ve Wang, 2012). DAB çevirici, güç anahtarlarının anahtarlama sıralarına göre faz kaydırmalı kontrol yöntemlerine sahiptir. Bu yöntemlerin matematiksel modellenmesi devrenin verim, gürültü, güç yoğunluğu ve kontrol karmaşasının azaltılması için önemlidir.

2.1.1. DAB çeviricinin matematiksel analizi

DAB çeviricilerde kaçak endüktans üzerinden transfer edilen güç Şekil 2.2’de verildiği gibi birbiri arasında faz farkı bulunan iki gerilim kaynağı arasındaki bir endüktans üzerinden transfer edilen güç ile aynıdır. Gücün yönü ve şiddeti Denklem (2.1)’deki gibi gerilim kaynaklarının şiddeti ve aralarındaki faz farkına bağlıdır.



Şekil 2.2. Gerilim kaynakları arası güç transferi

$$P_o = \frac{V_1 V_2 \sin \varphi}{\omega L} \quad (2.1)$$

Burada P_o transfer edilen veya diğer bir ifadeyle çıkış gücüdür. V_1 , yüksek gerilim tarafındaki DA gerilim kaynağının gerilimi, V_2 ise alçak gerilim tarafındaki DA gerilim kaynağının gerilimidir. φ , V_1 ile V_2 arasındaki faz farkını, ω radyal anahtarlama frekansını, L ise toplam kaçak endüktansı verir. Burada dikkat edilmelidir ki toplam kaçak endüktans transformatör kaçak endüktansı ile transformatöre seri bağlanmış olan endüktansın toplamıdır (Zhang vd., 2019).

DAB devresinde güç transferi yüksek gerilim ve alçak gerilim bölümündeki tam köprü MOSFET'lerin ürettiği kare dalgalar ile gerçekleştirilir. Kare dalgalar arasındaki faz farkı artırılırsa Denklem (2.1)'de gösterilen ve faz farkına benzer bir şekilde transfer edilen gücün yönü ve şiddeti de kontrol edilir (Yıldız, 2019; Texas Instruments, 2019).

Yumuşak anahtarlama uygulamaları için DAB devresinde gerilim çevrim oranına (d) bakılmalıdır. Gerilim çevrim oranı d , Denklem (2.2)'de verildiği gibi kaçak endüktansın iki tarafındaki gerilim oranlarını tanımlar. Gerilim çevrim oranı ile faz kaydırma oranının literatürde yumuşak anahtarlama için şartları belirtilmiş olsa da gerilim çevrim oranının bire eşit olması durumunda faz kaydırma oranı hangi değerde olursa olsun DAB devresinin yumuşak anahtarlama koşullarında çalıştığı birçok yayında kabul edilmiştir (Huang vd., 2016; Zengin 2019; Kızılcı, 2019; Texas Instruments, 2019; Zhang vd., 2019).

$$d = \frac{V_{YG}}{N_{ps} \times V_{AG}} \quad (2.2)$$

Bu denklemde d gerilim çevrim oranını, V_{YG} birinci tam köprü yüksek gerilim tarafındaki DA gerilimini, V_{AG} ikinci tam köprü alçak gerilim tarafındaki DA gerilimini, N_{ps} ise transformatörün birincil sargısının ikincil sargısına oranını göstermektedir.

Bunun yanında DAB devresinde gerilim çevrim oranının bire eşit olmadığı durumlarda yumuşak anahtarlama kabiliyetinin oluşabilmesi için iki şart bulunmaktadır. Bu şartlar Denklem (2.3) ve Denklem (2.4)'te verildiği gibi açıklanabilmektedir.

$$D_3 > \frac{1}{2}(1 - d) \quad (2.3)$$

$$D_3 > \frac{1}{2}\left(1 - \frac{1}{d}\right) \quad (2.4)$$

Bu denklemlerde D_3 , iki tam köprü arasındaki faz kaydırma aralığı, d ise gerilim çevrim oranını göstermektedir. Eğer DAB devresinin parametreleri Denklem (2.3)'ü yerine getirebiliyorsa Şekil 2.1'de verilmiş olan devre yapısının yüksek gerilim

bölümü yumuşak anahtarlama kabiliyetindedir. Aynı şekilde devrenin parametreleri Denklem (2.4)'ü de yerine getirebiliyorsa alçak gerilim bölümü de yumuşak anahtarlama kabiliyetindedir (Texas Instruments, 2019; Zengin, 2019). Ancak unutulmamalıdır ki DAB devresi yumuşak anahtarlama koşullarında çalışsa dahi toplam kayıp minimum olmayabilir (Oggier vd., 2009).

DAB çeviricinin güç iletimi aşamalarında birden fazla kritik öneme sahip faktör vardır. Bu faktörlerden önemli olanlar kaçak endüktör değeri, belirlenen faz kaydırma yöntemi, faz kaydırma oranı, çıkış kapasitelerinin değeri, anahtarlama elemanları ve anahtarlama frekansı olarak sayılabilmektedir. Bu tasarım parametrelerinin hemen hemen hepsi birbiriyle ilişkilidir. Örneğin kaçak endüktans miktarının değişimi güç transfer değerini değiştireceği gibi anahtarlama frekansının değişimi de anahtarlama hızını, endüktör ve kapasitör empedansını değiştireceği için güç transferini etkileyecektir.

Devre tasarımı gerçekleştirilen DAB devresi için üst paragrafta zikredilen bazı faktörler değiştirilemeyeceği için sonraki aşamalarda iletilen gücün yön ve büyüklüğünü kontrol etmenin en önemli yolu anahtarlama elemanlarıyla oluşturulan kare dalgaların arasındaki faz farklarını değiştirmektir. Bu değişiklik faz kaydırma ismiyle anılır ve seçilen yönteme göre güç miktarını, verimliliği, yumuşak anahtarlama bölgesini ve EMI düzeyini önemli seviyede değiştirir.

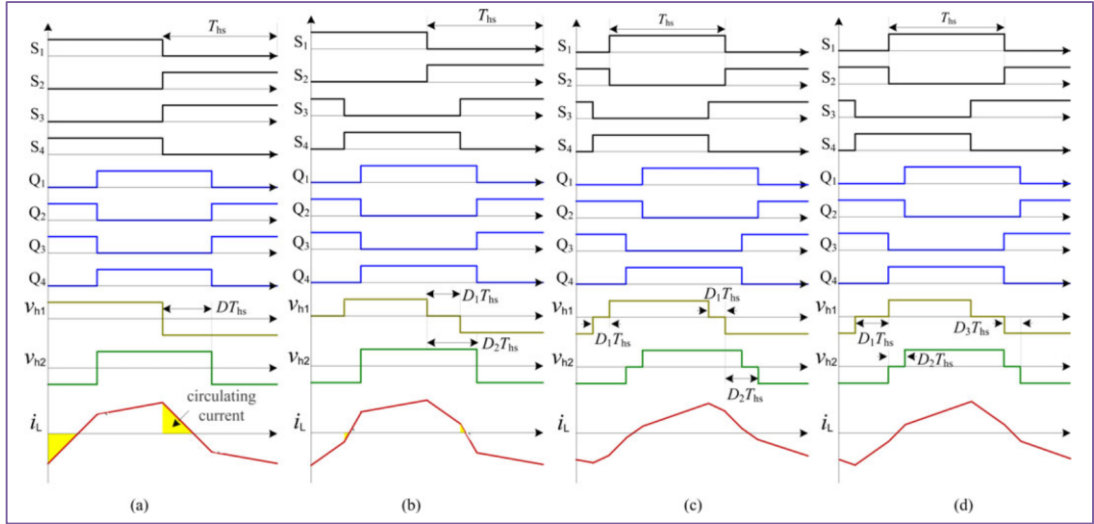
2.1.2. Faz kaydırma yöntemleri

ÇAK çeviriciler herhangi bir ekstra devre bileşenine ihtiyaç duymadan yumuşak anahtarlama kabiliyetinde ve yüksek güç yoğunluğunda çalışabilmektedir (Doncker vd., 1991; Kheraluwala vd., 1992). Yumuşak anahtarlamanın değişen yük koşullarında gerçekleştirilebilmesi için faz kaydırma yöntemleri geliştirilmiştir (Naayagi vd., 2011). Literatürde bulunan faz kaydırma yöntemleri, Tek Faz Kaydırma (Single Phase Shift - SPS), Genişletilmiş Faz Kaydırma (Extended Phase Shift - EPS), Çift Faz Kaydırma (Dual Phase Shift/Double Phase Shift - DPS) ve Üçlü Faz Kaydırma (Triple Phase Shift - TPS) yöntemi olmak üzere dörde ayrılmıştır.

Faz kaydırma yöntemleri oluşturulurken DAB çevirici anahtarlama elemanları arasındaki üç farklı faz kaydırma aralıkları kullanılır. Bunlardan birincisi bu tezde D_1 olarak gösterilecek olan yüksek gerilim tam köprüsü anahtarı arasındaki Şekil 2.1’de gösterilen S_1 ile S_3 arasındaki YG iç faz kaydırma oranıdır. İkincisi D_2 olarak gösterilecek olan alçak gerilim tam köprüsü anahtarı arasındaki (Şekil 2.1’de gösterilen Q_1 ile Q_3 arasındaki) AG iç faz kaydırma oranı ve sonuncusu da D_3 ile gösterilecek olan köprüler arası Şekil 2.1’de gösterilen S_1 ile Q_1 arasındaki dış faz kaydırma oranıdır. Bazı kaynaklarda köprüler arasındaki faz kaydırma ifadesi D_3 faz kaydırma oranı yerine φ faz kaydırma açısı olarak verilmektedir (Bai ve Mi, 2008; Zhao vd., 2013b; Texas Instruments, 2019; Kızılcı, 2019; Zengin, 2019). Literatürde genel olarak kullanılan ve bu çalışmada da kullanılmış olan D_3 faz kaydırma oranı ile φ faz kaydırma açısı arasındaki oran ise Denklem (2.5)’te gösterildiği gibidir.

$$D_3 = \frac{\varphi}{\pi} \quad (2.5)$$

Faz kaydırma yöntemlerinin dalga şekilleri Şekil 2.3’te gösterilmiştir. Bu şekilde grafiklerdeki x eksenleri zamandır. Y eksenlerindeki gerilimler ise Şekil 2.1’deki anahtarların kapı gerilimleridir. V_{h1} ve V_{h2} ise Şekil 2.1’deki kaçak endüktansın sırayla yüksek ve alçak gerilim uçlarındaki gerilimlerdir. Bu dalga şekillerine bakılarak da görülebileceği gibi SPS yöntemi için D_1 ve D_2 sıfır iken D_3 sıfırdan farklı bir değerde olmalıdır. EPS yöntemi için ise yalnızca D_2 sıfır, D_1 ve D_3 sıfırdan farklı bir değerde olmalıdır. DPS yönteminde tüm faz kaydırma oranlarının sıfırdan farklı olması istenir ancak D_1 ve D_2 birbirine eşit olmalıdır. TPS yönteminde üç faz kaydırma oranının da sıfırdan ve birbirinden farklı olması beklenir (Zhao vd., 2013b; Harrye vd., 2014; Huang vd., 2016).



Şekil 2.3. DAB Faz kaydırma yöntemlerinden (a) SPS yöntemi, (b) EPS yöntemi, (c) DPS yöntemi ve (d) TPS yöntemi (Zhao vd., 2013b)

ÇAK çeviricilerde güç iletim yönü Denklem (2.6)'da denklemi verilmiş olan D_f parametresine bağlıdır. Eğer D_f sıfırdan büyük ise güç iletim yönü sağa doğru, sıfırdan küçük ise güç iletim yönü sola doğrudur (Huang vd., 2016). Dikkat edilmelidir ki SPS ve DPS koşullarında D_1 ve D_2 birbirine eşit olduğundan dolayı güç iletim yönü D_3 'ün pozitif veya negatif olmasına bağlıdır. Ancak devre EPS veya TPS koşullarının birinde çalışıyorsa güç iletim yönünün saptanabilmesi için D_f değerinin bilinmesi gerekmektedir.

$$D_f = D_3 + \frac{D_2}{2} - \frac{D_1}{2} \quad (2.6)$$

2.1.2.1. Tek faz kaydırma yöntemi

SPS yöntemi DAB DC/DC çevirici devresinde ilk uygulanan ve hali hazırda en yaygın şekilde kullanılan faz kaydırma yöntemidir (De Doncker vd., 1991; Inoue ve Akagi, 2007; Zhao vd., 2012; Costinett vd., 2013). Şekil 2.3(a)'da görülebileceği gibi sekiz anahtarlama elemanında H köprüleri içerisinde herhangi bir faz kaydırma oranı uygulanmaz, yalnızca köprüler arasındaki dış faz kaydırma oranı kontrol edilir ($D_1 = 0$, $D_2 = 0$, $D_3 \neq 0$). Bu sebeple diğer faz kaydırma yöntemlerine göre uygulanabilirliği çok daha kolaydır.

SPS yönteminde her iki tam köprü devresinde de transformatör birincil ve ikincil sargılarına aralarında faz farkı olacak şekilde %50 doluluk oranına sahip kare dalgalar oluşturacak anahtarlamalar gerçekleştirilir. Kaçak endüktansın sağ ve solundaki gerilim kare dalgaların faz farkı kontrol edilerek endüktans üzerinden geçen akım kontrol edilir. Böylece iletilen gücün yönü ve büyüklüğü ayarlanabilir (Zhao vd., 2013b).

ÇAK devresinde güç iletiminin Denklem (2.1)'de gösterilmiş olan temel güç iletimi denklemi SPS modülasyon yöntemi kullanıldığında aşağıda gösterilmiş olan Denklem (2.7)'ye dönüşür (Bai ve Mi, 2008; Kumar vd., 2017).

$$P_o = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} D_3 (1 - D_3) \quad (2.7)$$

Burada P_o çıkış gücü, V_{YG} DAB devresinin birinci H köprüsü yüksek gerilim bölümündeki DC gerilim, N transformatörün birincil sargısının ikincil sargısına oranı, V_{AG} DAB devresinin ikinci H köprüsü alçak gerilim bölümündeki DC gerilim, f_{sw} anahtarlama elemanlarının anahtarlama frekansı, $L_{kaçak}$ kaçak endüktans değeri ve D_3 H köprüleri arası faz kaydırma oranıdır. Denkleme bakıldığında da görülebileceği gibi çıkış gücünün –diğer bir söylemlle iletilebilecek gücün- en yüksek değeri D_3 'ün 0,5 değerindeyken sağlanacaktır. Bu şekilde denklem aşağıdaki gibi gösterilebilir (Denklem 2.8) (Zhao vd., 2012; Harrye vd., 2014).

$$P_o = \frac{V_{YG} * N * V_{AG}}{8 * f_{sw} * L_{kaçak}} \quad (2.8)$$

SPS yöntemiyle kontrol, küçük hacimli ve yüksek dinamik yapısı gibi özellikleriyle literatürde büyük bir öneme sahiptir. Ayrıca tam köprülerin iç faz kaydırmalarının değiştirilmeden simetrik bir şekilde çalıştırılması ve gücün sadece köprüler arasındaki faz farkıyla kontrol edilmesi sayesinde karmaşık matematiksel denklemlere ihtiyaç duyulmaz. Ancak SPS yönteminin diğer faz kaydırma yöntemlerini kullanmaya iten dezavantajları da vardır.

SPS yöntemi değişken yük koşullarında çalışmaya uygun değildir. ZVS için faz kaydırma aralığı kısıtlı olduğundan değişken yüklerde çoğu zaman ZVS sağlanamaz.

Böylece güç kayıpları artar. Bunun yanında transformatörün iki ucu arasındaki gerilimlerin birbiriyle eşleşmediği koşullarda kaçak endüktans üzerinde sirkülasyon akımları oluşur. Bu bu durum toplam akımın hem etkin (Root Mean Square - RMS) hem de tepe değerlerini artırır (Zhao vd., 2013b). Böylece anahtarlama akım stresleri de artar (Oggier vd., 2006). Ayrıca bu yöntemde yüksek tepe akımlarından dolayı devre içerisinde reaktif gücün de arttığı literatürde gösterilmiştir (Bai ve Mi, 2008). Bu problemler kullanıcıları diğer faz kaydırma yöntemlerine itmiştir.

2.1.2.2. Genişletilmiş faz kaydırma yöntemi

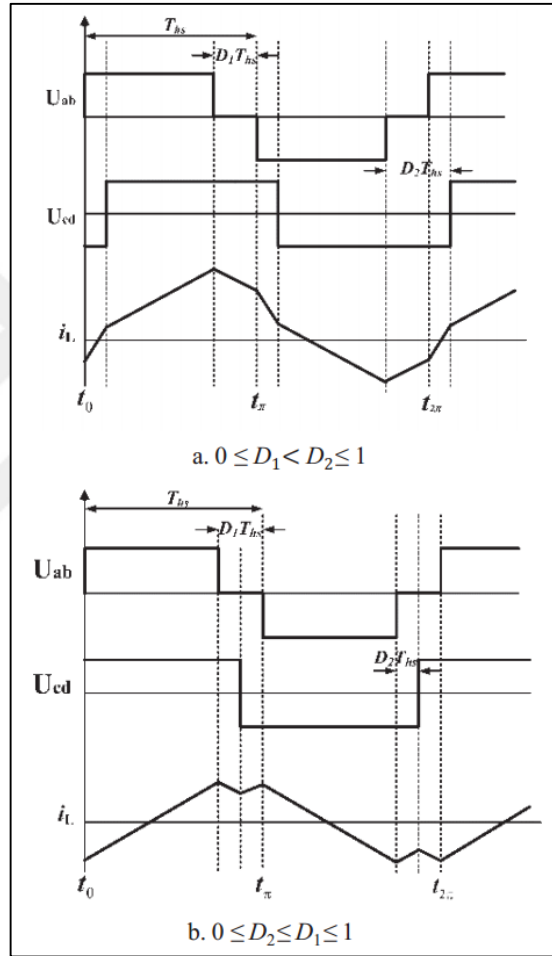
EPS kontrol yöntemi SPS yönteminin tipik geliştirilmiş halidir. Şekil 2.3(b)'de gözlemlenebileceği gibi bu yöntemde bir tam köprü devresi kendi içerisinde faz kayma oranı olmadan aynı anda anahtarlanırken diğer tam köprü devresi kendi içerisinde belirli bir faz kaydırma oranında bekleyerek anahtarlama yaptırılır. Böylece bir köprünün AC çıkışı iki aşamalı %50 doluluk oranında kare dalga iken diğer köprünün AC çıkışı ise üç aşamalı bir dalga şeklinde olur. Üç aşamalı dalganın sıfır gerilime indiği aralıkta geri yöndeki güç de sıfır olur. Böylece iletilen güç için sirkülasyon akımı ve sirkülasyon gücü azaltılmış olur (Bai ve Mi, 2008; Zhao vd., 2013a).

Literatürde EPS kontrolünün iletilen güç, akım stresi, güç kaybı ve yumuşak anahtarlama gibi konularda performansı SPS ile çokça karşılaştırılmıştır (Oggier vd., 2009; Oggier vd., 2010; Zhao vd., 2013a). Karşılaştırmalarda görülmüştür ki EPS yöntemi ZVS aralığının artırılması ve verimliliğin yükseltilmesinin yanı sıra akım stresini de azaltmaktadır.

SPS kontrol ile kıyaslandığında EPS kontrolünde dış faz kaydırma oranının (D_3) yanı sıra H köprülerinin birinde de kendi içinde iç faz kayma oranı (D_1 veya D_2) gerçekleştirilir. Dış faz kaydırma oranı iletilen gücün yönünü ve miktarını kontrol ederken iç faz kayma oranı sirkülasyon akımının azalması ve ZVS bölgesinin genişlemesini sağlar (Naayagi vd., 2015).

EPS yönteminin matematiksel denklemi ve bununla birlikte anahtarlama sıralamaları SPS yöntemine göre daha karmaşıktır. Her ne kadar literatürde EPS'e daha kısa denklemlerle açıklama getirmeyi deneyen çalışmalar olsa da (Kumar vd., 2017) EPS

kontrolünün iç faz kaydırma oranı ile dış faz kaydırma oranı arasındaki ilişkiye bağlı olarak Şekil 2.4'te gösterilen dalga şekilleri ve matematiksel ifadeleri aşağıdaki gibidir (Qin ve Kimball, 2011; Zhang vd., 2019). Bu şekilde gösterilmiş olan U_{ab} gerilimi Şekil 2.1'de verilen kaçak endüktansın yüksek gerilim tarafındaki gerilimidir. Aynı şekilde gösterilmiş olan U_{cd} gerilimi ise Şekil 2.1'de verilen kaçak endüktansın alçak gerilim tarafındaki gerilimidir. Şekilde verilen i_L akımı ise Şekil 2.1'de verilen kaçak endüktans üzerindeki akımdır.



Şekil 2.4. EPS yönteminde a) $0 \leq D_1 \leq D_3 \leq 1$, b) $0 \leq D_3 \leq D_1 \leq 1$ koşullarındaki dalga şekilleri (Zhang vd., 2019)

$$P = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} \times \begin{cases} 2D_1D_3 - D_1 - D_1^2 - 2D_3^2 + 2D_3, & 0 \leq D_1 \leq D_3 \leq 1 \\ D_1^2 - D_1 + 2D_3 - 2D_1D_3, & 0 \leq D_3 \leq D_1 \leq 1 \end{cases} \quad (2.9)$$

Bu denklem ve koşullarda dikkat edilmesi gereken bir nokta vardır. Literatürde yalnızca EPS'e odaklanan çalışmalarda (Kumar vd., 2017; Zhang vd., 2019) D_1 iç faz kaydırma oranını yalnızca gücün geldiği yöndeki H köprüsünün iç faz kaydırma oranı

olarak düşünülerek Denklem (2.9) oluşturulmuştur. Ancak EPS kontrolünde güç iletildiği yöndeki H köprüsünün iç faz kayma oranı da kontrol edilerek ZVS bölgesi ayarlanabilmekte ve akım stresi azaltılabilmektedir (Harrye vd., 2014). Ayrıca unutulmamalıdır ki; DAB devresi çift yönlü çalıştığı için gücün geldiği taraftaki H köprüsü gücün yönü değiştiğinde iletilen yöndeki H köprüsü haline gelecektir. O halde bu denklem ifadesini genişletmek gerekecektir. Bu noktaya Bölüm 0'te faz kaydırma modlarına değinilerek daha detaylı bir şekilde değinilecektir.

EPS yöntemi anlatıldığı gibi SPS yöntemine göre daha düşük anahtarlama kaybı ve daha düşük akım stresi sağlamaktadır. Ancak bunun yanında EPS yönteminin zorluk yaşanan kısımları da vardır. Bunlardan birincisi her ne kadar H köprülerinden biri faz kaydırma oranı ile çalışsa da diğeri SPS yöntemindeki gibi simetrik çalışacaktır ki bu da SPS'te yaşanan kayıpları tekrar verecektir. Bunun yanında EPS kontrolündeki şartlar ve matematiksel ifadeler devreyi daha karmaşık bir hale getirir. Ayrıca bu faz kaydırma yönteminde iletilen gücün yönü değiştirildiğinde iç faz kaydırma yapılan ve yapılmayan H köprüleri değiştirilmelidir. Bu nedenle kontrol kartının bu asimetrik duruma karşı hazırlıklı olması, güç yönünün değişiminde hızlı bir şekilde kendini güncelleyebilmesi beklenir. Bu problemlerin üstesinden gelebilmek amacıyla DPS yöntemi geliştirilmiştir.

2.1.2.3. Çift faz kaydırma yöntemi

DPS faz kaydırma yöntemi Şekil 2.3(c)'de gösterildiği gibi EPS kontrolünden farklı olarak D_3 dış faz kaydırma oranının yanı sıra iç faz kaydırma oranları sıfırdan farklı ve birbirlerine eşittir ($D_1 = D_2 \neq 0$). Bu nedenle iki köprünün de AC çıkışı üç seviyeli bir dalga şeklindedir.

Literatür incelendiğinde DPS yönteminin SPS yöntemine göre şu şekilde avantajlar gösterdiği bilinmektedir:

- Tepe akımları azalır,
- Akım stresi azalır,
- Anlık akımlar limitlenir,
- Reaktif güç bastırılır,

- Sistemin verimliliği artar,
- Çıkış kapasitelerinin değeri azaltılır (Zhao vd., 2011; Zhao vd., 2013a; Kumar vd., 2017),
- Reaktif güç azaldığı için gerilim dalgalanması daha az olur,
- Sıfır akım anahtarlama (Zero Current Switching - ZCS) aralığı DPS kontrolünde analiz edilebilir,
- Yük miktarında anlık değişimlerde daha istikrarlıdır (Bai ve Mi, 2008)

EPS ile kıyaslandığında ise DPS kontrolünde iki H köprüsünde de aynı değerde iç faz kaydırma oranları olacağı için herhangi bir gerilim veya güç iletim yönünü değişiminde işlemciden herhangi farklı bir performans beklentisinde olması beklenmez. Böylece anlaşılır ki DPS kontrolü daha basit bir uygulamaya ve daha dinamik bir performansa sahiptir (Zhao vd., 2013b).

Literatürde reaktif güç ile aktif gücün dengelenmesinde paralel bağlama ile inverter çalışmaları bulunmaktadır (Ye vd., 2007). DPS yönteminde ise reaktif akımı kontrol etmenin ötesinde tamamen bastırmak mümkündür. Akımın tepe ve sirkülasyon değerlerinin azaltılması reaktif gücün de bastırılabilmesini sağlamaktadır.

DPS kontrol yönteminde iç faz kaydırma oranları birbirine eşit olduğu için ikisinin değerine de D_1 diyerek aşağıdaki gibi koşul ve matematiksel ifadeler oluşturulur (Bai ve Mi, 2008).

$$D_1 \leq \frac{1}{2} \rightarrow P = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} \times \left\{ \begin{array}{ll} D_3(2 - 2D_1 - D_3), & 0 \leq D_3 \leq D_1 \\ D_3(1 - D_1 - D_3) + D_1 - D_1^2, & D_1 \leq D_3 \leq 1 - D_1 \\ (1 - D_1)(1 - D_3), & 1 - D_1 \leq D_3 \leq 1 \end{array} \right\} \quad (2.10)$$

$$D_1 > \frac{1}{2} \rightarrow P = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} \times \left\{ \begin{array}{ll} D_3(2 - 2D_1 - D_3), & 0 \leq D_3 \leq 1 - D_1 \\ (1 - D_1)^2, & 1 - D_1 \leq D_3 \leq D_1 \\ (1 - D_1)(1 - D_3), & D_1 \leq D_3 \leq 1 \end{array} \right\} \quad (2.11)$$

Bai (2008)'nin yapmış olduğu çalışmada DPS yönteminin SPS yöntemine göre 4/3 kat daha fazla çıkış gücü verebileceği yazılmıştır. Ancak Zhao vd. (2011) tarafından yayınlanan bir makalede (Zhao vd., 2011) bu bilginin tamamen teorik ve hatalı olduğu gösterilmiştir. Çünkü hangi faz kaydırma yönteminde olursa olsun DAB devresinin verebileceği en yüksek çıkış gücü değeri sabittir. Bunun yanında Zhao da kendi çalışmasında DPS şartlarını ve matematiksel ifadelerini göstermiştir ancak Bai'nin

çalışmasındaki formüllerin bu ifadeleri kapsadığı görülmüştür. DPS yönteminin tüm anahtarlama tipleri ve hangi modda çalıştığı hakkında açıklamalar Bölüm 0'te daha detaylı bir şekilde anlatılmıştır.

2.1.2.4. Üçlü faz kaydırma yöntemi

TPS yöntemi Şekil 2.3(d)'de gösterildiği üzere üç faz kaydırma oranının da birbirinden farklı olarak kullanılmasıyla gerçekleşmektedir ($D_1 \neq D_2 \neq D_3 \neq 0$). TPS faz kaydırma yöntemi için literatürde genel olarak ZVS ve akım streslerinin iyileştirilmesi üzerine çalışmalar yapılmıştır (Wu vd., 2011; Krismer ve Kolar, 2012; Zhao vd., 2013a).

Gerçekte TPS, diğer faz kaydırma yöntemlerinden sonra önerilmiştir. Yapısına bakıldığında SPS yalnızca tek bir faz kaydırma kontrolüyle, EPS ve DPS ise iki faz kaydırma kontrolüyle kullanılabilirken TPS ile iletilen gücün kontrol edilmesi için üç faz kaydırma kontrolü de yapılması gerekmektedir. Bu nedenle TPS yöntemi en karmaşık yöntemdir. Ancak dikkat edilmelidir ki diğer yöntemler TPS yönteminin özel durumlarıdır. Bu nedenle TPS yönteminin şartları ve matematiksel denklemleri bilinirse diğer faz kaydırma yöntemleri de bu denklemlerle rahatlıkla ifade edilebilir. Bu nedenle ZVS, ZCS, akım stresi ve reaktif güç konularında diğer yöntemlerin özelliklerin tamamını kapsadığı gibi yumuşak anahtarlama bölgesi diğerlerinden daha geniştir.

TPS yöntemine ilk olarak Wu (2012)'nin yapmış olduğu çalışma (Wu vd., 2012) ile başlanmıştır. Huiqing (Wen ve Xiao, 2013), ZVS bölgesini genişletmek ve verimliliği artırmak için bu yöntemde dördüncü mod kullanmıştır. Literatür incelendiğinde (De Doncker vd., 1991; Bai, 2008; Krismer ve Kolar, 2009; Oggier vd., 2009; Krismer ve Kolar, 2012; Huang vd., 2016) TPS faz kaydırma yöntemi birçok modda gösterilmiştir. Ancak bu yöntemde en ideal matematiksel ifade altı mod üzerinden gerçekleşmiştir (Harrye vd., 2014). Harrye'nin yapmış olduğu çalışma incelendiğinde Huang ve Muthuraj (2016)'ın gerçekleştirdiği çalışmada (Muthuraj vd., 2016) verilen denklemleri kapsadığı görülmektedir.

TPS yönteminde altı mod Çizelge 2.1’de gösterildiği gibi tanımlanmıştır. Bu şekilde x eksenleri zamandır. Şekilde kırmızı ile gösterilen gerilimler Şekil 2.1’de gösterilen kaçak endüktansın yüksek gerilim tarafının gerilimidir. Şekilde mavi ile gösterilen gerilimler Şekil 2.1’de gösterilen kaçak endüktansın alçak gerilim tarafının gerilimidir. Şekilde siyah ile gösterilen akımlar ise Şekil 2.1’de gösterilen kaçak endüktansın akımıdır. Ayrıca üslü rakamla gösterilen modlar diğer yöndeki güç akışı için çizilen grafiklerdir. Bu modların koşulları H köprülerin kendi içerisindeki oluşan AC üç seviyeli sinyallerin doluluk oranları (k_1, k_2) ve bu sinyallerin yükseliş anlarındaki faz farkına (k_3) göre belirlenmiştir. Doluluk oranları ve faz farkının faz kaydırma yöntemlerinde kullanılan faz kaydırma oranları ile arasındaki ilişki aşağıdaki Denklemlerde gösterilmiştir.

$$k_1 = 1 - D_1 \quad (2.12)$$

$$k_2 = 1 - D_2 \quad (2.13)$$

$$k_3 = D_3 + D_2 - D_1 \quad (2.14)$$

Çizelge 2.2. TPS yöntemi ile DAB çalışma modları (Harrye vd., 2014)

Dalga Şekli		
Mod	Mod 1 - İleri Yönlü Enerji İletimi	Mod 1 - Geri Yönlü Enerji İletimi
Çalışma Aralığı	$k_1 \geq k_2, \quad 0 \leq k_3 \leq (k_1 - k_2)$	
Dalga Şekli		
Mod	Mod 2 - İleri Yönlü Enerji İletimi	Mod 2 - Geri Yönlü Enerji İletimi
Çalışma Aralığı	$k_2 \geq k_1, \quad (1 + k_1 - k_2) \leq k_3 \leq 1$	
Dalga Şekli		
Mod	Mod 3 - İleri Yönlü Enerji İletimi	Mod 3 - Geri Yönlü Enerji İletimi
Çalışma Aralığı	$(k_1 + 1) \geq k_2, \quad k_1 \leq k_3 \leq (1 - k_2)$	
Dalga Şekli		
Mod	Mod 4 - İleri Yönlü Enerji İletimi	Mod 4 - Geri Yönlü Enerji İletimi

Çizelge TPS yöntemi ile DAB çalışma modları .2.1 (Devam)

Çalışma Aralığı	$k_1 \leq k_3 \leq 1, \quad (1 - k_3) \leq k_2 \leq (1 - k_3 + k_1)$	
Dalga Şekli		
Mod	Mod 5 - İleri Yönlü Enerji İletimi	Mod 5 - Geri Yönlü Enerji İletimi
Çalışma Aralığı	$0 \leq k_3 \leq k_1, \quad (k_1 - k_3) \leq k_2 \leq (1 - k_3)$	
Dalga Şekli		
Mod	Mod 6 - İleri Yönlü Enerji İletimi	Mod 6 - Geri Yönlü Enerji İletimi
Çalışma Aralığı	$(1 - k_2) \leq k_1, \quad (1 - k_2) \leq k_3 \leq k_1$	

Mod 1: Seçilen faz kaydırma yöntemi $k_1 \geq k_2$ ve $0 \leq k_3 \leq (k_1 - k_2)$ koşullarında çalışıyorsa yöntem Mod 1'de çalışıyor anlamına gelir ve iletilen güç denklemi matematiksel olarak Denklem (2.15)'te gösterildiği gibi ifade edilir.

$$P = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} (k_2^2 - k_1 k_2 + 2 k_2 k_3) \quad (2.15)$$

Mod 2: Seçilen faz kaydırma yöntemi $k_2 \geq k_1$ ve $(1 + k_1 - k_2) \leq k_3 \leq 1$ koşullarında çalışıyorsa yöntem Mod 2'de çalışıyor anlamına gelir. İletilen güç denklemi ifadesi ise Denklem (2.16)'da gösterildiği gibidir.

$$P = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} (k_1^2 - k_1 k_2 + 2 k_1 - 2 k_1 k_3) \quad (2.16)$$

Mod 3: Seçilen faz kaydırma yöntemi $(k_1 + 1) \geq k_2$ ve $k_1 \leq k_3 \leq (1 - k_2)$ koşullarında çalışıyorsa yöntem Mod 3'de çalışıyor anlamına gelir. İletilen gücün matematiksel ifadesi ise Denklem (2.17)'de gösterilmiştir.

$$P = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} k_1 k_2 \quad (2.17)$$

Mod 4: Seçilen faz kaydırma yöntemi $k_1 \leq k_3 \leq 1$ ve $(1 - k_3) \leq k_2 \leq (1 - k_3 + k_1)$ koşullarında çalışıyorsa yöntem Mod 4'de çalışıyor anlamına gelir ve matematiksel olarak iletilen güç denklemini Denklem (2.18)'de gösterildiği gibi ifade edilir.

$$P = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} (2k_2 - k_2^2 - k_3^2 + 2k_3 + k_1 k_2 - 2k_2 k_3 - 1) \quad (2.18)$$

Mod 5: Seçilen faz kaydırma yöntemi $0 \leq k_3 \leq k_1$ ve $(k_1 - k_3) \leq k_2 \leq (1 - k_3)$ koşullarında çalışıyorsa yöntem Mod 5'de çalışıyor anlamına gelir ve matematiksel olarak iletilen güç denklemini Denklem (2.19)'da gösterildiği gibi ifade edilir.

$$P = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} (k_1 k_2 + 2k_1 k_3 - k_1^2 - k_3^2) \quad (2.19)$$

Mod 6: Seçilen faz kaydırma yöntemi $(1 - k_2) \leq k_1$ ve $(1 - k_2) \leq k_3 \leq k_1$ koşullarında çalışıyorsa yöntem Mod 6'de çalışıyor anlamına gelir ve matematiksel olarak iletilen güç denklemini Denklem (2.20)'de gösterildiği gibi ifade edilir.

$$P = \frac{V_{YG} * N * V_{AG}}{2 * f_{sw} * L_{kaçak}} (k_1 k_2 + 2k_1 k_3 + 2k_2 - k_1^2 - k_2^2 - 2k_3^2 + 2k_3 - 2k_2 k_3 - 1) \quad (2.20)$$

ÇAK çeviricileri TPS yöntemiyle çalıştırılıyorken iletilen gücün yönü k_3 ile ayarlanabildiği gibi ikinci H köprüsü faz farkının 180 derece daha artırılmasıyla değiştirilebilir. Böylece elde edilen iletim gücü ileri yönlü düşünülse dahi negatif değerde olur (Harrye vd., 2014). Yukarıda verilmiş olan modlarda Mod 6 tüm çalışma güç aralığını kapsayan tek moddur. Mod 1 ve 2 güç aralığının yarısını sağlar. Mod 3, 4 ve 5 ise tek yönlü güç transferi için kullanılır.

Zhao vd. (2011) yapmış olduğu bir çalışmada, EPS yönteminde reaktif gücün SPS yöntemine göre azaltıldığı gösterilmiştir. Ancak bu çalışmada reaktif güç geri iletilen (back-flow) güç olarak verilmiştir. Ancak Harrye (2014)'teki makalesinde (Harrye vd., 2014) bu durumun net olmadığından bahsetmiştir. Çünkü tanıma göre akım ve gerilim zıtken (negatif akışta iken) reaktif güç oluşur. Ancak kesin olan şu ki seviye ne olursa olsun kuplaj endüktanslar ile DAB reaktif gücü çekebilir. Bu reaktif güç ise özellikle TPS teknikleri ile bastırılabilir düzeyde kadar indirilebilir.

TPS yöntemi diğer üç faz kaydırma yöntemini de kapsar. Bu yöntemler TPS in bir modu olarak çalışır. Modlarda verilen koşullar diğer faz kaydırma yöntemlerinin koşullarını da içerisine almaktadır.

SPS yönteminde iç faz kaydırma oranları sıfırdır ($D_1 = D_2 = 0$). Bu durum ise H köprülerinin doluluk oranlarının 1 olması ($k_1 = k_2 = 1$) anlamına gelir. Ayrıca SPS yönteminde dış faz kaydırma oranı 0 ile 1 arasında değişkenlik gösterebilir. Bu koşul $0 \leq k_3 \leq 1$ şeklinde de ifade edilir. Bu koşullar Mod 6 içerisindeki koşullar olduğu için SPS yönteminin çalışma koşul ve matematiksel ifadesi Mod 6'nın koşul ve matematiksel ifadeleri ile de açıklanabilir.

EPS yönteminde bir H köprüsü kare dalga üretirken diğeri AC çıkış olarak üç aşamalı bir dalga üretecektir. Böylece EPS yönteminin koşullarını dörde ayırarak bakmalıyız.

- $k_1 = 1, k_2 \geq 1, (1 - k_2) \leq k_3 \leq 1$ koşullarında yapılan EPS yöntemi Mod 6'da,
- $k_2 = 1, k_1 \geq 1, 0 \leq k_3 \leq k_1$ koşullarında yapılan EPS Mod 6'da,
- $k_1 = 1, k_2 \leq 0, 0 \leq k_3 \leq 1 - k_2$ koşullarında yapılan EPS Mod 1'de ve
- $k_2 = 1, k_1 \leq 0, k_1 \leq k_3 \leq 1$ koşullarında yapılan EPS ise Mod 2'de çalışmaktadır.

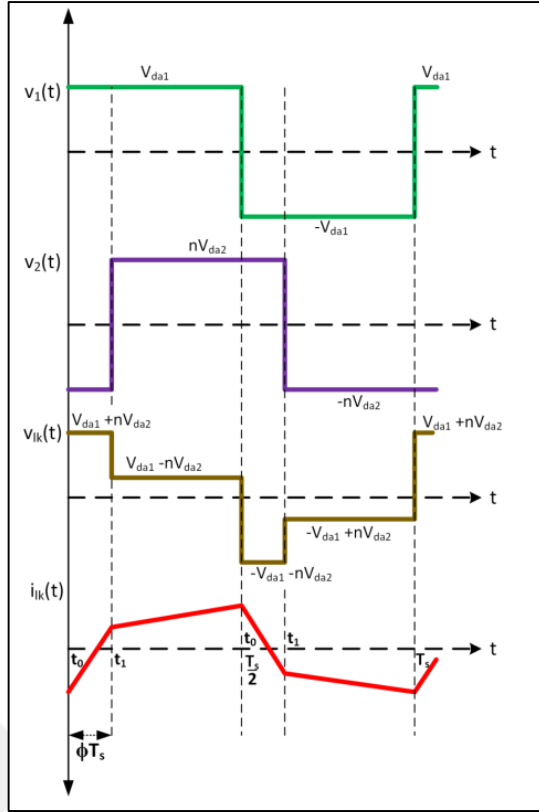
DPS yöntemi ise $k_1 = k_2 < 1$ şeklinde koşullandırılır. Bu koşula bağlı olarak incelendiğinde

- $k_1 \geq 0.5, (1 - k_1) \leq k_3 \leq k_1$ koşullarında DPS Mod 6'da,
- $k_1 \leq 0.5, k_1 \leq k_3 \leq (1 - k_1)$ koşullarında DPS Mod 3'te çalışmaktadır.

ÇAK çeviricilerin TPS yöntemi hakkında iki ayrı MATLAB kodu yazılmıştır. Bu kodlar ile birlikte devrenin belirlenen faz kaydırma oranlarında çalışılmak istediğinde ne kadarlık bir kaçak endüktans kullanılmalı veya kaçak endüktansı ve iç faz kayma oranları belirlenmiş bir devrenin ne kadarlık bir dış faz kayma oranı ile çalıştırılması gerektiği hesaplanabilmektedir.

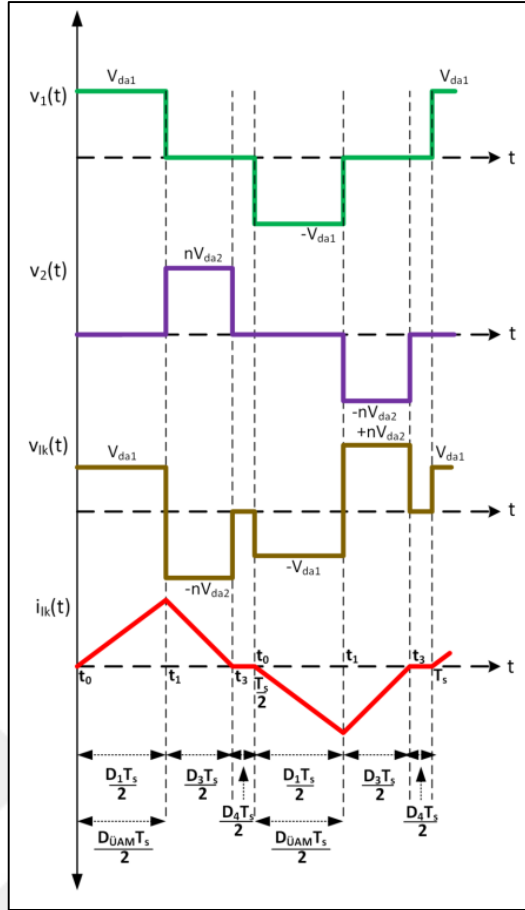
2.1.3. Çift aktif köprü çeviricilerde akım modülasyonu

ÇAK devrelerinde H köprülerinin AC çıkışlarında oluşan kare dalga ve çok seviyeli dalgalar ile kaçak endüktansın üzerinden bir akım akmaktadır. Bu akım endüktansın iki tarafındaki gerilimlerin farklarıyla orantılı olarak üçgen, yamuk veya çok kırıklı şekillerde olabilir. Faz kaydırma yöntemleri içerisinde bu noktada indüktör üzerindeki akımın alternansı değiştiğinde anahtarlama elemanlarında sert anahtarlama gerçekleşebilir ki bu istenilmeyen bir durumdur (Oggier vd., 2006; Oggier vd., 2009). Bunun yanında faz kaydırmalı DAB devresi Sürekli Akım Modu (Continuous Conduction Mode - CCM) altında çalışır. Şekil 2.5'te örnek dalga şekli gösterilmiş olan CCM mod DAB devresinde sirkülasyon akımları ile birlikte güç kayıplarına neden olmaktadır. Bu kayıpları gidermek için DCM (Discontinuous Conduction Mode) kullanılır (Zengin vd., 2012; Rehman vd., 2013). Şekil 2.5'te verilen V_1 gerilimi Şekil 2.1'de verilen kaçak endüktansın yüksek gerilim tarafındaki gerilimi, V_2 gerilimi Şekil 2.1'de verilen kaçak endüktansın alçak gerilim tarafındaki gerilimi, V_{lk} gerilimi Şekil 2.1'de verilen kaçak endüktansın üzerindeki gerilimi, I_{lk} akımı ise Şekil 2.1'de verilen kaçak endüktansın üzerindeki akımı göstermektedir.

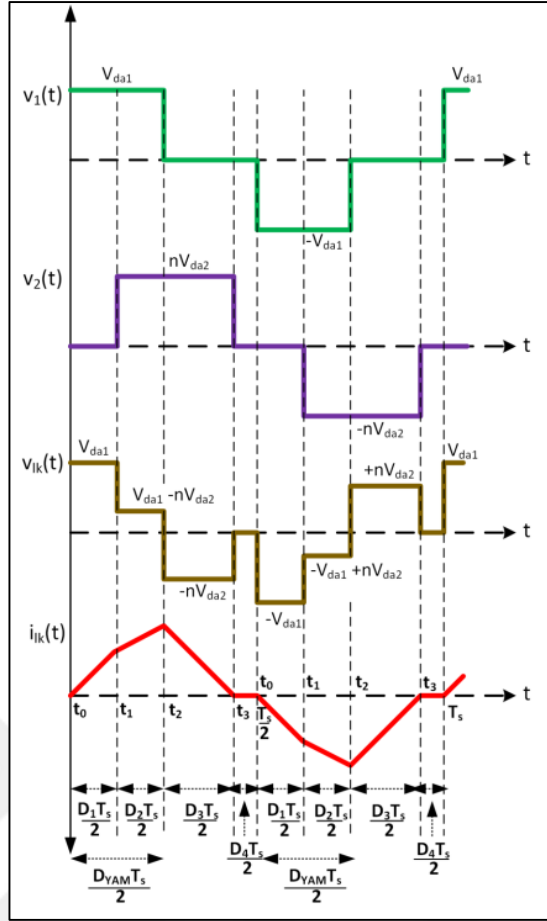


Şekil 2.5. TPS yönteminde DCM (Zengin, 2019)

ÇAK devreleri Şekil 2.6’da gösterildiği gibi üçgen akım modülasyonunda veya Şekil 2.7’de gösterildiği gibi yamuk akım modülasyonunda olacak şekilde DCM altında çalışabilir (Wang vd., 2009). Bu iki teknikten yamuk modülasyon tekniğinin yüksek yüklerde daha verimli olduğu bilinmektedir (Zengin ve Boztepe, 2014).



Şekil 2.6. TPS yönteminde ayırık akım modu üçgen akım modülasyonu



Şekil 2.7. TPS yönteminde ayırık akım modu yamuk akım modülasyonu

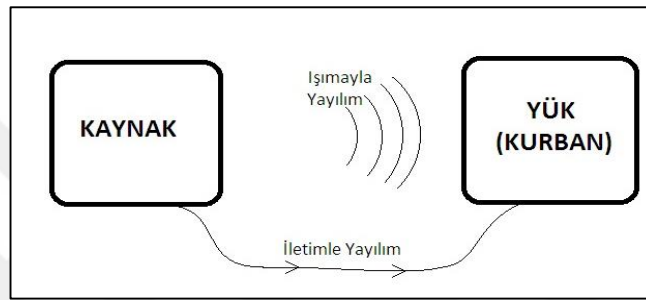
TPS yönteminde DCM incelendiğinde Mod 6 ile 11 koşulda, Mod 5 ile 18 ayrı koşulda indüktör akımının sıfıra indirilebileceği MATLAB kodları üzerinden bulunmuştur.

2.2. Elektromanyetik Girişim

Güç kaynağı tasarımcıları devrelerini tasarlamış olsalar dahi bazı konuları çizim tahtaları üzerinde tekrar tekrar incelemeleri gerekir. Bunlar termal sorunlar genellikle ilgili sorunlar ve Elektromanyetik Girişim (Electromagnetic Interference - EMI) problemleridir ve bu problemler içinde EMI tahmin edilebilirliği en düşük olanıdır.

EMI bir kaynağın kurban olarak nitelendirilen diğer bir cihaza karşı belirli bir frekansta yapmış olduğu yüksek gürültüdür. EMI oluşumunda temel üç nokta gereklidir. Bunlar gürültü kaynağı, yayılım ortamı ve kurban olarak tanımlanır. Yayılım ortamına bağlı olarak EMI ikiye ayrılır. Şekil 2.8’de görüldüğü gibi bunlardan birincisi ışınım ile yayılım, diğeri ise iletim ile yayılımdır. Kökenine bakıldığında ışınım

ile yayılım, kaynağın baskı devresinde oluşan yayılım ve iletim hattında oluşan yayılım olarak ikiye ayrılır. Işıma ile yayılım girişimleri, elektromanyetik alan vasıtasıyla hava veya boşluk gibi bir ortam üzerinden aktarılan elektromanyetik enerjiye karşılık gelir. İletim ile yayılım girişimleri ise bir iletken veya metalik bir yol vasıtasıyla gerçekleşen girişim olarak tanımlanır. Işımadan kaynaklı EMI temel çözümü ekranlamadır. Ancak ekranlamadan önce gürültünün oluşmasını en başta engellemek için iyi bir devre tasarımı ve iyi bir topraklama yapısı önemlidir. İletim hattında oluşan ışımadan kaynaklı gürültüler ise iletim ile yayılım gürültülerinin bastırılmasıyla etkili bir şekilde düşer (Arı ve Özen, 2000).



Şekil 2.8. Elektromanyetik girişim biçimleri

Literatürdeki çalışmalar incelendiğinde görülmektedir ki girişimin başlıca sebepleri anahtarlama anında oluşan kayıplar, devre elemanları arasında oluşan parazit kapasiteler ve devredeki anahtarlama elemanının sahip olduğu dv/dt , di/dt oranlarıdır (Tihanyi, 2004; Oswald vd., 2013). Bu tezde odak noktası DAB devresinin çalışma ortamında iletimle yapmış olduğu elektromanyetik yayılımdır. Bu sebeple iletimle yayılım koşulları, ölçüm şekilleri, iletimle yayılım ölçüm standartları anlatılacaktır.

2.2.1. İletimle yayılım ölçümleri

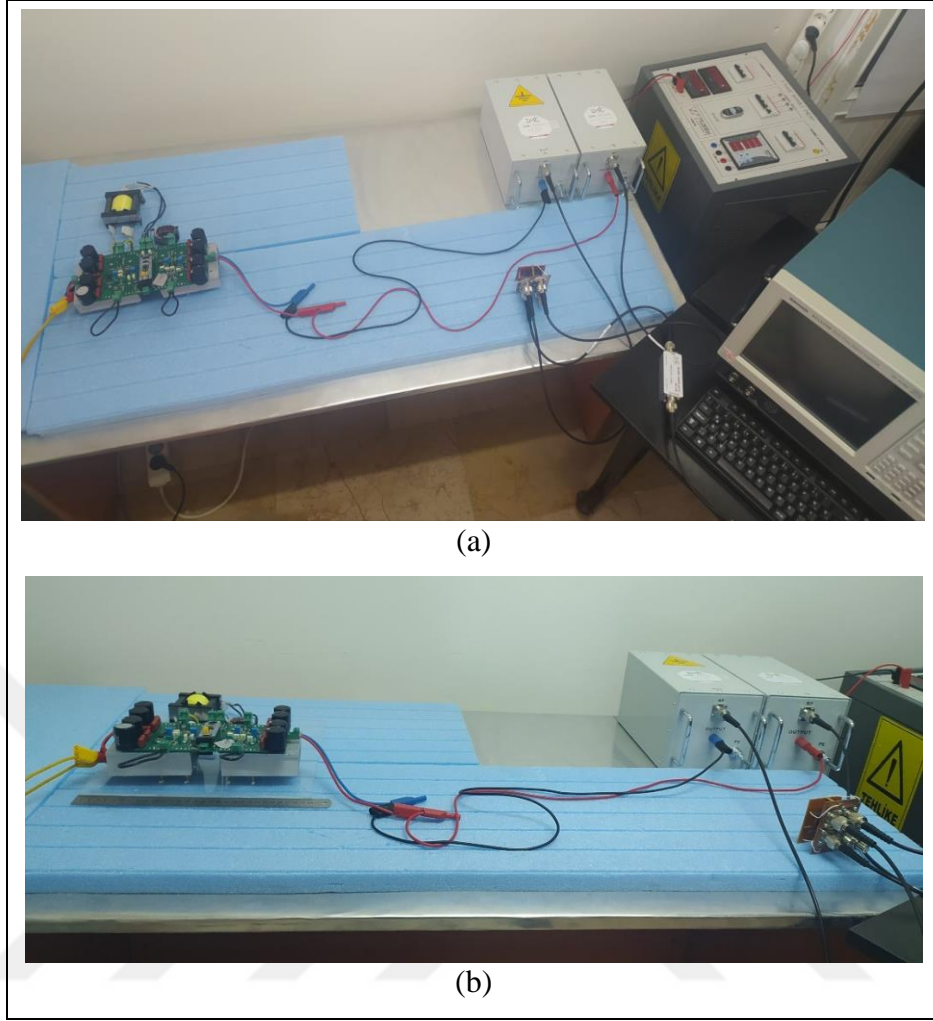
İletimle yayılım ölçümleri için askeri ve sivil olarak birden fazla standart bulunmaktadır. Bunlar MIL-STD, EN, FFC, IEC, SAE ve CISPR olarak sıralanmaktadır. Tezin konusu olan DAB çevirici devreleri genel olarak elektrikli araçların şarj ünitelerinde kullanıldığı için bu tez çalışmasında yapılan testler CISPR 25 (CISPR25, 2021) standardı doğrultusunda yapılmıştır.

CISPR 25 araçlar, gemiler ve içten yanmalı motorlarda on-board cihazların korumasını sağlamak amacıyla gürültü karakterlerinin, limitlerinin ve ölçüm yöntemlerinin açıklandığı bir standarttır. Elektrikli araçlardaki sistem ve cihazların elektromanyetik uyumluluk süreçleri de bu standart dâhilindedir. Bu nedenle bu çalışmada iletimle yayılım testleri, alınan sonuçlar ve EMI alıcı parametreleri CISPR 25 standardinde sunulan veriler kullanılarak oluşturulmuştur.

CISPR 25 standardı çerçevesinde Isparta Uygulamalı Bilimler Üniversitesi'nde BTAP 2020-BTAP2-0091 numaralı BAP projesi ile birlikte Şekil 2.9'da gösterilmiş olan iletimle yayılım laboratuvarı kurulmuştur. Ayrıca test masası Şekil 2.10'da gösterilen şekle uygun hazırlanmıştır. İlgili standartta iletimle yayılım testi 150kHz ile 108MHz aralığında gerçekleştirilir. Çözünürlük bantgenişliği (Resolution Bandwidth - RBW) 150kHz-30MHz aralığında 9kHz, 30MHz-108MHz aralığında 120kHz seçilir.



Şekil 2.9. İletimle yayılım laboratuvarı



Şekil 2.10. CISPR 25 test masası şartları (a) üstten, (b) yandan görünüşü

CISPR 25 cihazları Çizelge 2.2’de gösterildiği gibi beş sınıfta sınıflandırır. Bu sınıflandırma cihazın araç içerisindeki fiziksel konumu ve elektromanyetik ortama verebileceği gürültünün şiddet seviyesini esas alır (Adamczyk, 2017).

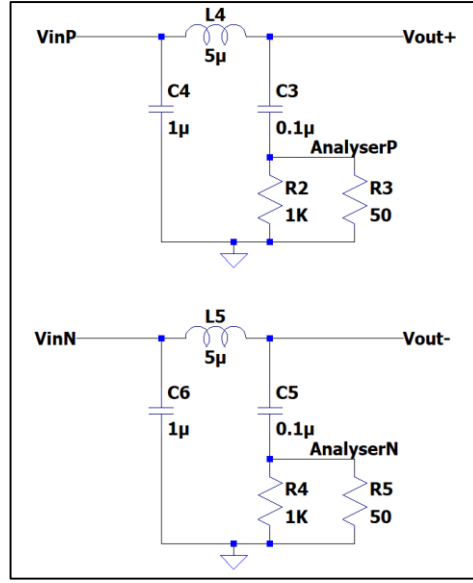
Çizelge 2.3. CISPR 25 peak ve quasi-peak limitleri

		SEVİYELER (dB μ V)									
		Sınıf 1		Sınıf 2		Sınıf 3		Sınıf 4		Sınıf 5	
SERV İS	FREKANS MHz	PK	QP	PK	QP	PK	QP	PK	QP	PK	QP
LW	0.15-0.3	110	97	100	87	90	77	80	67	70	57
MW	0.53-1.8	86	73	78	65	70	57	62	49	54	41
SW	5.9-6.2	77	64	71	58	65	52	59	46	53	40
FM	76-108	62	49	56	43	50	37	44	31	38	25
TV Band1	41-88	58	-	52	-	46	-	40	-	34	-
CB	26-28	68	55	62	49	56	43	50	37	44	31
VHF	30-54	68	55	65	49	56	43	50	37	44	31
VHF	68-87	48	49	56	43	50	37	44	31	38	25

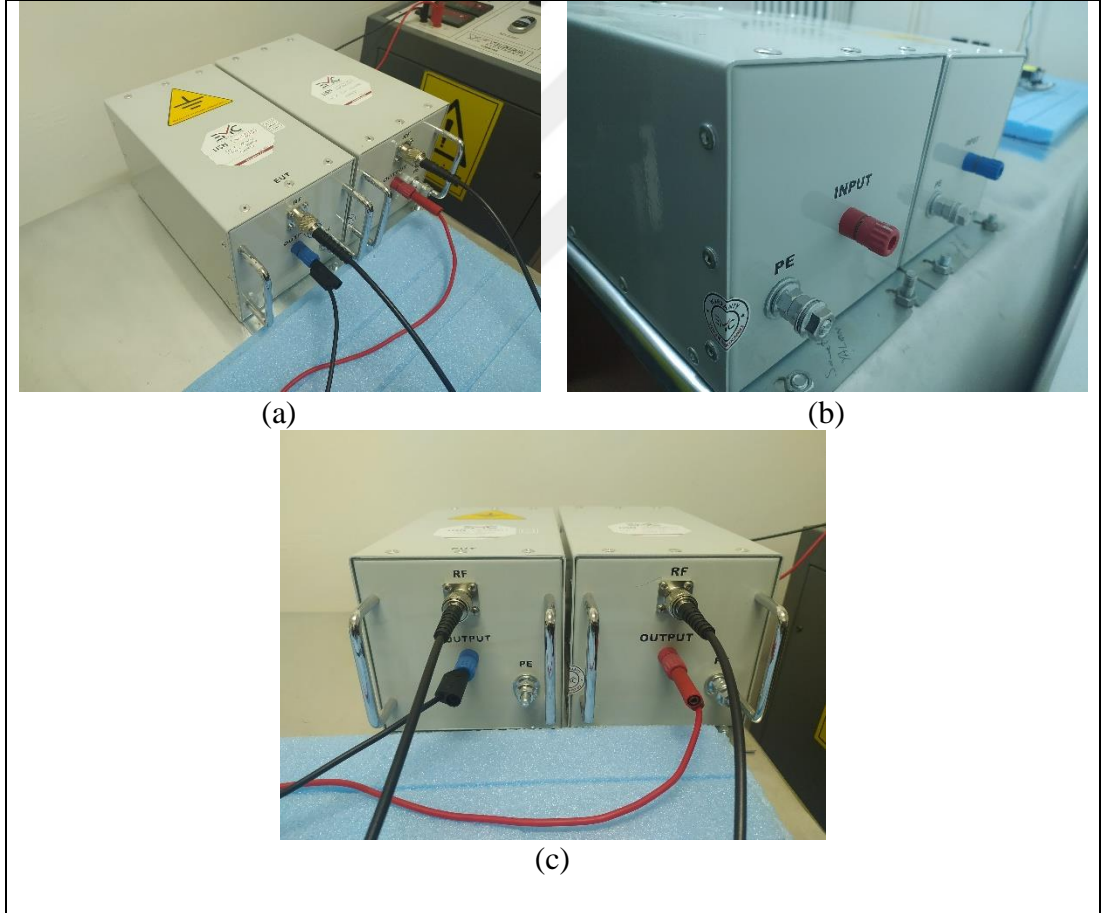
İletimle yayılım testlerinde ölçüm esnasında güç kaynağından gelebilecek herhangi istenilmeyen bir gürültünün engellenmesi ve test altındaki cihazın (Device Under Test - DUT) yaymış olduğu EMI'yi doğru bir şekilde ölçülebilmesi için güç kaynağı ile DUT arasında hat empedansı dengeleme devresi (Line Impedance Stabilization Network – LISN) yerleştirilir. LISN devresinin deney düzeneğindeki kullanım nedenlerini aşağıdaki gibi sıralayabiliriz:

- Güç kaynağının frekans değerlerinde giriş toprak arasında yüksek empedans, giriş çıkış arasında ise düşük empedans değerlerini sağlayarak kaynaktan TAC'a güç akışını sağlar.
- Gerçek uygulamalar içerisinde ana kaynağın ve kablolarının empedansı çok büyük bir bölge içerisinde değişebilmektedir. TAC ise tam olarak bilinmeyen ancak yüksek değerlerde olan bir kaynak empedansına sahiptir. Farklı laboratuvarlarda aynı testin tekrarlanabilir olması için ise güç kaynağı empedansının sabitlenmesi gerekir. Bu nedenle HEDD çıkış toprak arası empedansını bilinen bir değerde tutarak TAC'ın ürettiği yüksek frekanslı iletimle yayılım girişimlerinin tanımlanmasını sağlar.
- Yüksek frekanslarda giriş ile toprak arasında düşük empedans, giriş ile çıkış arasında ise yüksek empedans özelliği göstererek güç kaynağından gelebilecek ve ölçümde hataya sebep olabilecek gürültüleri engeller.
- Faz ve nötr hat gerilimlerinin ölçümüne imkan sağladığı gibi bu hat gerilimlerinin toplamını ya da farkını belirlemek için kurulacak birimlerin kullanılmasına, böylece bir sonraki bölümde açıklanacak olan ortak mod ve fark mod gürültü bileşenlerinin tanımlanmasına izin verir (Montrose ve Nakauchi, 2004; Kostov, 2009).

Şekil 2.11'de şematik gösterimi bulunan LISN devresi CISPR 25 doğrultusunda diğer standartlardan farklı olarak 5 μ H değerine sahip endüktör ile oluşturulur. ISUBÜ iletimle yayılım laboratuvarında bulunan CISPR 25 uyumlu EMC Elektronik marka LISN cihazları Şekil 2.12'de gösterilmiştir. Ayrıca oluşan iletimle yayılım gürültülerini analiz ederek karşılaştırabilmek için Şekil 2.13'teki Tektronix marka RSA5000B modelindeki spektrum analizörü kullanılmıştır.



Şekil 2.11. LISN şematik gösterimi



Şekil 2.12. Hat empedansı dengeleme devresi (Line Impedance Stabilization Network – LISN) (a) yandan, (b) önden, (c) arkadan görünüşü



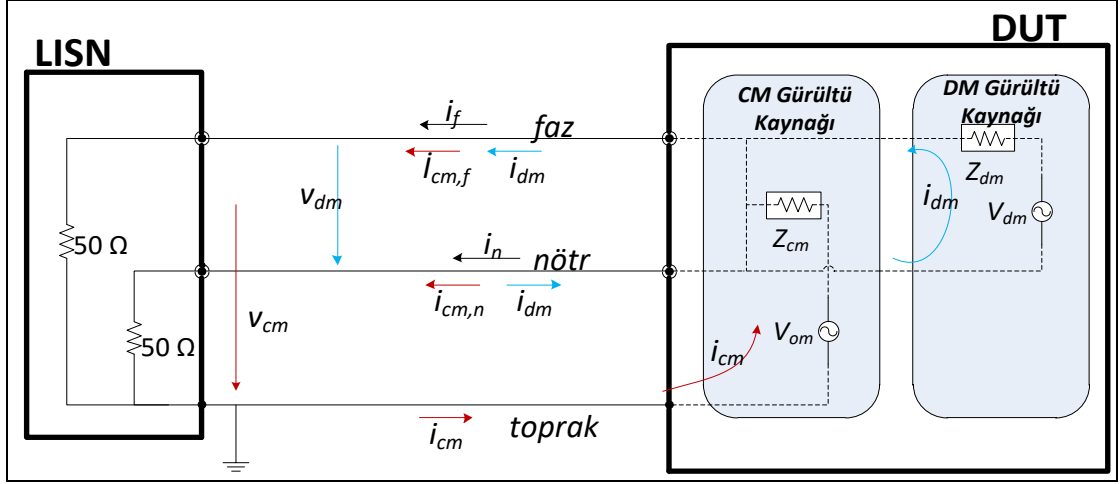
Şekil 2.13. Spektrum analizör

2.2.2. İletim ile yayılım bileşenleri

İletimle yayılım testlerinde hatlar üzerinde oluşan gürültüler yönlerine göre farklılık gösterirler. Ölçümlerde önemsenmeyebilir ancak bu farklılıklar düşünülmeden EMI azaltmak imkânsız hale gelir. Gürültü bileşenlerinin analiz edilmediği koşullarda EMI bastırma veya azaltma yöntemlerinin birçoğu uygulanamaz (Ozenbaugh, 2001).

İletimle yayılım gürültüsü ortak mod (Common Mode - CM) ve fark mod (Differential Mode - DM) olmak üzere iki bileşenden oluşur. DM akımı sinyal hattından nötr hattına topraklama referansı olmadan yayılır. Eğer devrenin sinyal hatlarında dengeleme problemi varsa bu akım EMI'ye sebep olur. CM akımı ise sinyal ve nötr hattından toprağa doğru gider. Hatlardaki parazit elementlerden dolayı bu akım CM gürültüye sebep olur. Yüksek frekans anahtarlama elemanlarından dolayı CM gürültü devrede DM gürültüye göre çok daha önemli bir problemdir (Montrose ve Nakauchi, 2004).

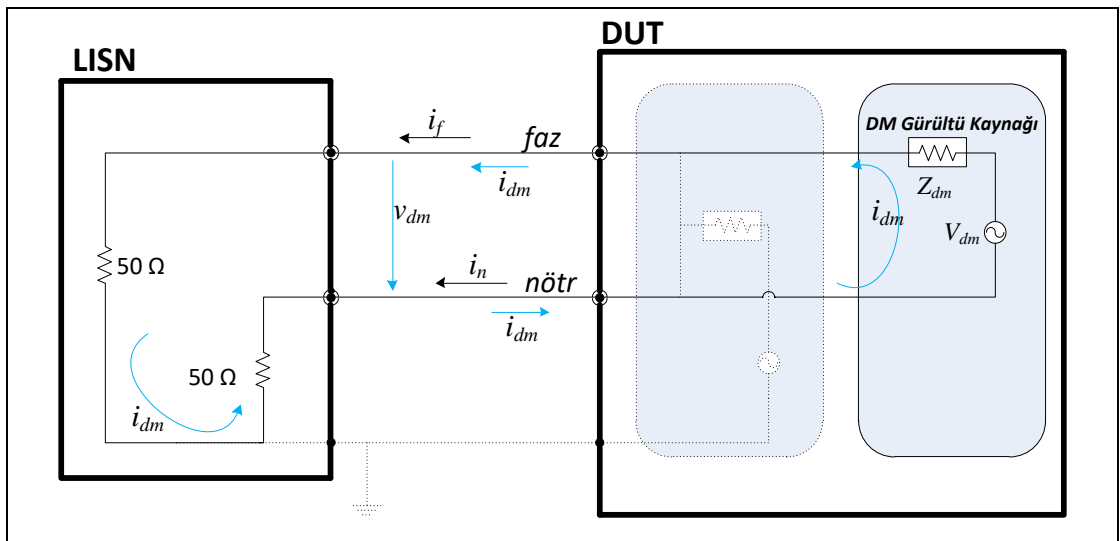
Şekil 2.14'te gösterilen EMI eşdeğer devresi incelendiğinde görülebilir ki DUT ile LISN arasında genel olarak faz, nötr ve toprak olmak üzere üç hatlı bağlantı vardır. Faz ve nötr bağlantılar üzerinden akan akımlar i_f ve i_n olarak verilir. Bu akımlar ortak mod i_{cm} ve fark mod i_{dm} akımlarını oluşturur.



Şekil 2.14. EMI eşdeğer devresi

2.2.2.1. Fark mod gürültü

Fark mod gürültü hatlar üzerindeki normal enerji yolunu izler. Toprak hattından bağımsız olarak Şekil 2.15'te görülebileceği gibi bir iletim hattından bir yönde akan ve diğer iletim hattından ters yönde ilerleyen akımın oluşturduğu gerilim fark mod gerilimidir. Başka bir deyişle fark mod gürültü enerji hattındaki güç gibi aynı yönde ilerlemektedir. Böylece fark mod biçiminde oluşan girişimler, eşit şiddette fakat faz-nötr hatlar üzerinde ters yönlü olarak akarlar. Fark mod gürültünün temel sebebi cihaz içerisinde bulunan devre bileşenlerinin kendi aralarında etkileşime girerek istenilmeyen gerilim farkları oluşturmasıdır.



Şekil 2.15. EMI DM şeması

DM akımı Denklem (2.21)'de verildiği gibi faz ve nötr hat akımlarının farkının yarısıdır.

$$i_{dm} = \frac{i_f - i_n}{2} \quad (2.21)$$

DM gerilimi ise faz ve nötr hat gerilimleri arasındaki fark olarak Denklem (2.22)'de verildiği gibi ifade edilir.

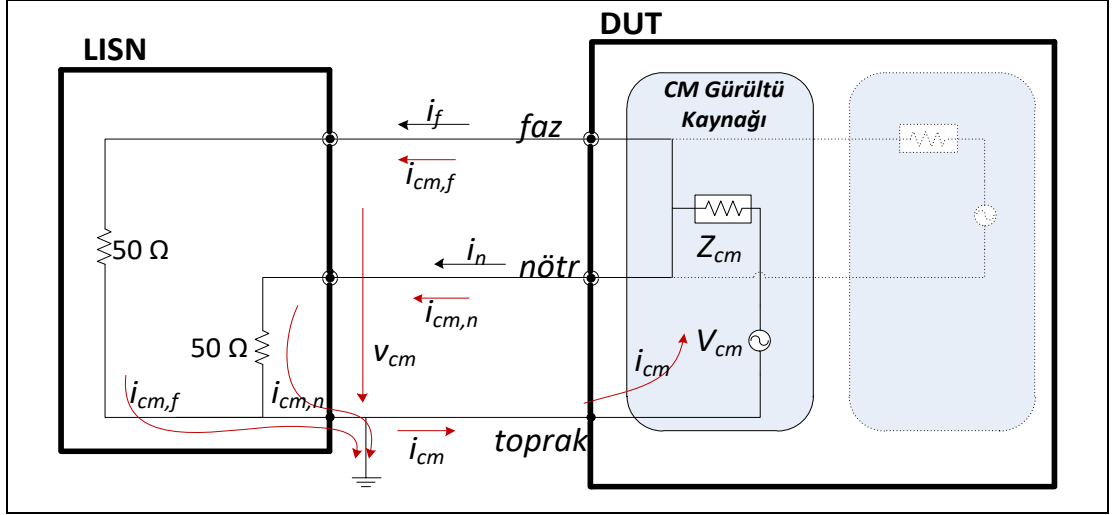
$$v_{dm} = v_f - v_n \quad (2.22)$$

Böylece fark mod gerilim ve akımı arasındaki ilişki aşağıdaki gibidir (Bockelman ve Eisenstadt, 1995; Tihanyi, 2004; Kotny vd., 2011; Maniktala, 2012).

$$v_{dm} = v_f - v_n = 50\Omega i_f - 50\Omega i_n = 2 \times 50\Omega \frac{i_f - i_n}{2} = 100\Omega \times i_{dm} \quad (2.23)$$

2.2.2.2. Ortak mod gürültü

Ortak mod gürültü gerilimi, bütün enerji hatlarını aynı yönde etkileyen bir gerilimdir. Bu gerilim, hatlar (faz - nötr) ile toprak arasında oluşur. Ortak mod gürültüsü, genellikle bir parazit kapasite üzerinden sisteme girer ve sistem iletkenleri üzerinde toprağa geçerler. Ortak mod gürültünün başlıca sebepleri, güç kaynaklarındaki anahtarlama işlemlerinde oluşan endüktif açma kapama darbeleridir. Ayrıca güç kaynaklarındaki süzgeç kapasitörlerinin ve mosfet devresindeki soğutucuların kapasitör gibi davranmasıyla toprağa belirli frekanslarda istenmeyen akımlar göndermesinden dolayı ortak mod gürültüler meydana gelebilir. Ortak mod akımlarına bir başka örnek ise nükleer etkiler ve yıldırımdan kaynaklı elektromanyetik darbelerden oluşan gürültüler verilebilir (Bockelman ve Eisenstadt, 1995).



Şekil 2.16. EMI CM şeması

Şekil 2.16'a bakıldığında CM akımlarının hatlardan toprağa doğru gittiği görülür. Böylece CM akımı Denklem (2.24)'te verildiği gibi faz ve nötr akımlarının toplamı olur. Böylece ortak mod akımının faz veya nötr hat akımına eşit değil toplamına eşit olduğu görülür. Çünkü ortak mod akımlarının en büyük sebebi devre yapısından veya topraklama hatalarından dolayı oluşan parazit kapasitans etkileridir. Bu kapasitans kaynaklanan gerilimle toprağa akan bir ortak mod akımı ortaya çıkacaktır. Pratikte faz ile nötr hatların empedanslarının eşit olması mümkün değildir. Bu sebeple bu hatlar üzerinden parazit kapasitans gelecekle olan ortak mod akımı bu hatlara eşit dağılamaz.

$$i_{cm} = i_f + i_n \quad (2.24)$$

CM gürültü gerilimi için ise faz ve nötr hattının toprak hattına göre aynı olduğu görülür. Bu yüzden CM gürültü gerilimi Denklem (2.25)'te gösterildiği gibi faz ve nötr geriliminin aritmetik ortalamasıdır. Böylece iletimle yayılım ölçümlerinde LISN devresinin bir ucu 50 Ω EMI alıcı diğer ucu da 50 Ω sonlandırma direnciyle sonlandırılacağı için ortak mod akım ve gerilim arasındaki ilişki Denklem (2.25) ve Denklem (2.26)'da gösterildiği gibi olur.

$$v_{cm} = \frac{v_f + v_n}{2} \quad (2.25)$$

$$v_{cm} = \frac{v_f + v_n}{2} = \frac{50\Omega \times i_f + 50\Omega \times i_n}{2} = \frac{50\Omega}{2} (i_f + i_n) = 25\Omega \times i_n \quad (2.26)$$

2.2.2.3. Elektromanyetik gürültü ayırıcı

Anahtarlamaalı güç kaynaklarında CM ve DM gürültü bileşenlerinin bilinmesi EMI bastırma metodları için hayati öneme sahiptir. Bu bileşenler EMI alıcı üzerinden değerlendirilebilir. Ancak gürültü bileşenlerinin alıcı üzerinde analiz edilebilmesi için ayırıcı devreleri ile gürültü bileşenleri ayrılabilir.

CISPR 25 gerilim ölçümü üzerinden yapılacak testler için literatürde beş adet yöntem verilmektedir. Bu yöntemler Paul-Hardin devresi, güç birleştirici, Negal devresi, Caponet devresi ve Wang devresi olarak sıralanır.

Geniş bant transformatör kullanılarak yapılmış en eski sayılan ve Paul ve Hardin tarafından 1988'de tasarlanmış olan gürültü ayırıcı (Paul ve Hardin, 1988) anahtarlamaalı yapısı ile iki giriş portunun toplamını veya farkını tek bir çıkış portundan görebilmekteyiz. Ancak devrenin giriş empedansının gerilime bağlı olması tasarım için büyük bir dezavantaj oluşturmaktadır.

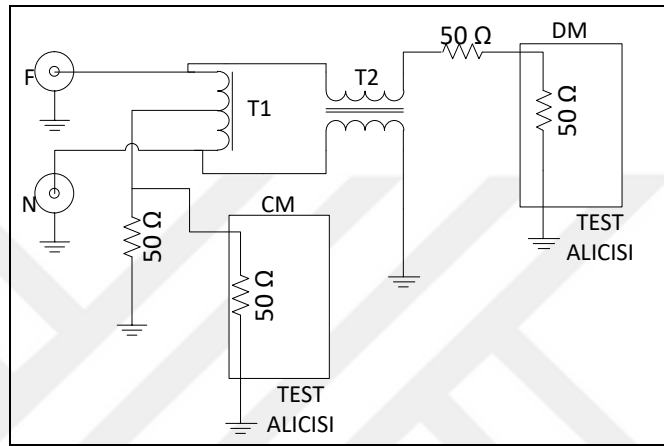
Guo tarafından tasarlanan bir başka devre yapısında (Guo vd., 1996) ise iki giriş portunun toplamı veya farkı faz farkı yardımıyla çıkış portuna aktarılmaktadır. Tasarımın sonuçları iletim ve bastırma oranlarının gayet başarılı olduğunu göstermektedir. Ancak ilgili makalede güç birleştirici (power combiner) eşdeğer devresi hatlar toplamı verilmiştir ve devre mikrodalga mühendisliği konusu içerisinde tasarlandığı için daha karmaşık bir haldedir.

Bir başka devre yapısı ise Nagel tarafından 1999 yılında önerilmiştir. Bu yapı giriş empedansı ile ilgili probleme karşı yapılmış ilk transformatör tabanlı devredir. Ancak CM ve DM dirençlerinin beklenildiği gibi istenen 25 ve 100 Ω 'luk değerleri sağlamasına rağmen T1 transformatörünün birinci – ikinci sarımları arasında oluşan kapasitif parazitlerden dolayı sonuçta beklenen değerlerde azalma meydana gelmektedir.

Transformatör tabanlı bir başka öneri ise 2001 ve 2002 yıllarında Caponet ve Profumo tarafından getirilmiştir (Cononet vd., 2001) (Cononet ve Profumo, 2002). Önerilen devrenin testi bir port girişinin 50 Ω kaynak empedansı ile sonlandırıldığı düşünülerek

diğer port giriş ölçümüyle yapılmıştır. Bu ölçüm, kaynak empedansının pratikte 50 Ω değerinde olamayacağı ve sonlandırılan portun tasarlanan port empedansını etkileyebilme olasılığından dolayı doğru değildir (Wang vd., 2005).

2005 yılında Nagel'in devresinin geliştirilmiş haliyle Shou Wang (Wang vd., 2005) bir öneri geliştirmiştir. Şekil 2.17'de gösterilen devrede T1'de ikinci sarım kullanılmayarak sarımlar arası parazit kapasitanslar engellenmiş olmaktadır.



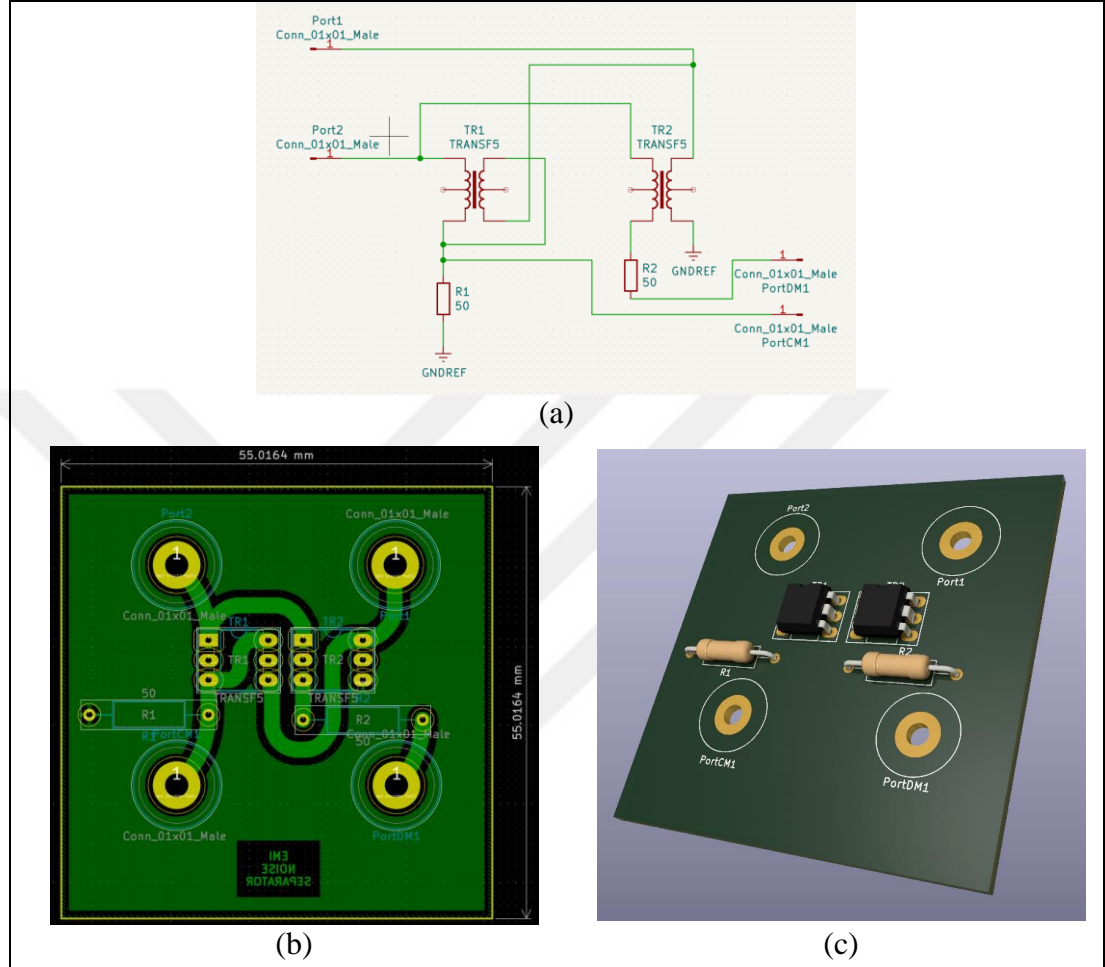
Şekil 2.17. Shou wang gürültü ayırıcı devresi

İletimle yayılım gürültü bileşenlerini ayırma yöntemlerinde Kostov (2009)'un yapmış olduğu araştırmada akım probundan sonra pasif devre olarak en iyi sonuç veren yöntemin Shou Wang'ın transformatör tabanlı gürültü ayırıcısı olduğunu gösterilmiştir. Bundan dolayı bu tez çalışmasında Wang devre topolojisi düşünülerek gürültü ayırıcı devresi tasarlanmıştır.

Tasarımda dikkat edilmesi gereken nokta, EMI alıcıları 50 Ω yüke sahip olduğu için gürültü ayırıcı devrelerinin sonlandırmalarının 50 Ω ile yapılması gerektiğidir. Bu sayede gürültü ayırıcınının bir hattı EMI alıcı ile 50 Ω değerinde sonlandırılırken diğer hat da aynı değerde olabilmesi için 50 Ω ile sonlandırılır.

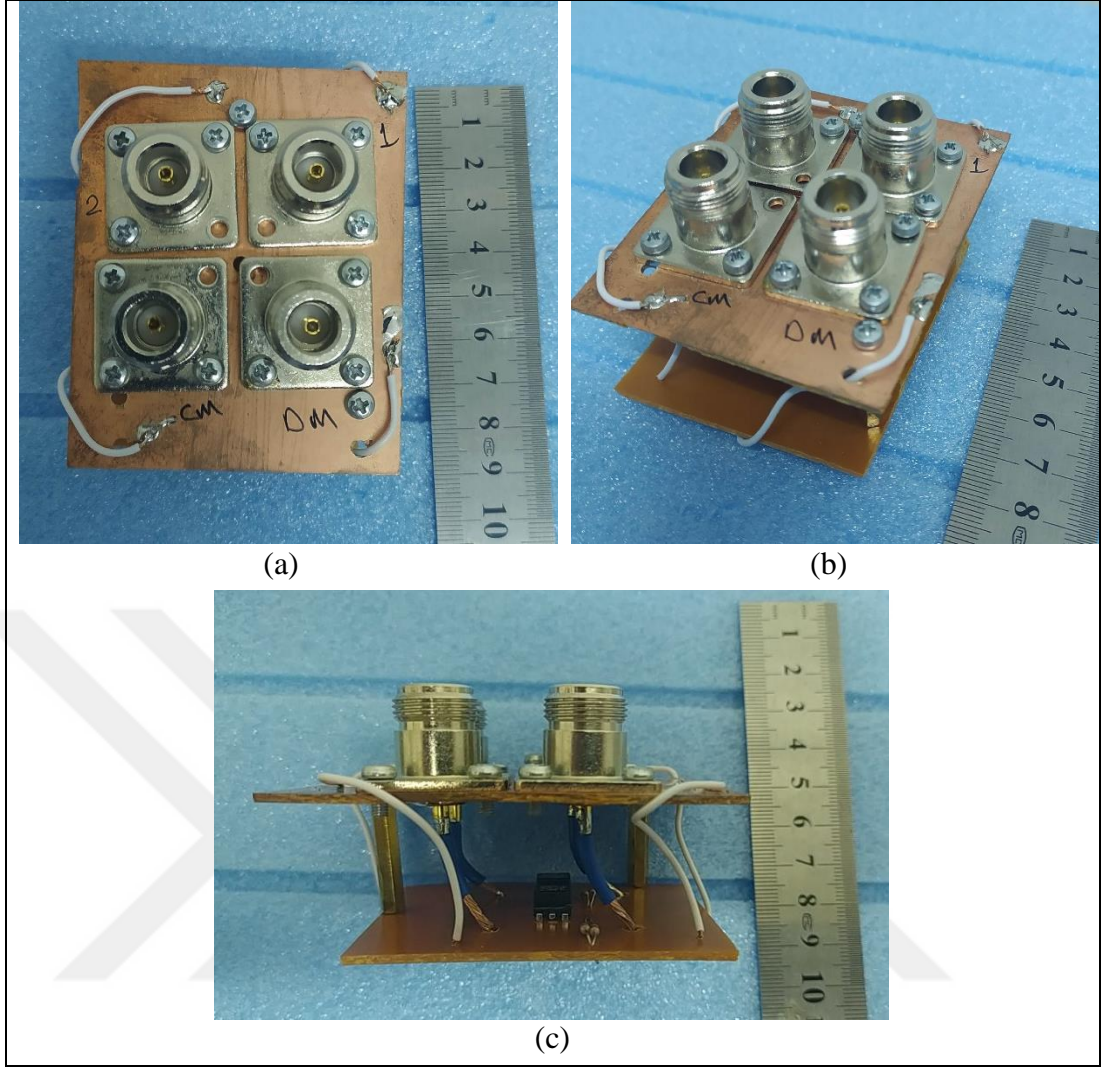
Gürültü ayırıcı devresi ilk tasarlandığı zamanda CISPR 16 için 150kHz – 30MHz aralığında kullanılmak üzere tasarlanmıştır. Ancak bu çalışmada analiz band genişliği 150kHz – 108MHz aralığında olduğu için devre tasarımında kullanılacak olan mikrodalga transformatörlerinin bu düzeydeki kabiliyeti incelenmiştir.

Devre KiCad programı üzerinde Şekil 2.18’de gösterildiği gibi hazırlanmıştır. Şekil 2.18(a)’ya dikkat edilirse görülebilir ki CM portu 50Ω dirençle paralel, DM portu ise 50Ω ile seri yapılarak Denklem (2.22) ve Denklem (2.25) uygulanmıştır.

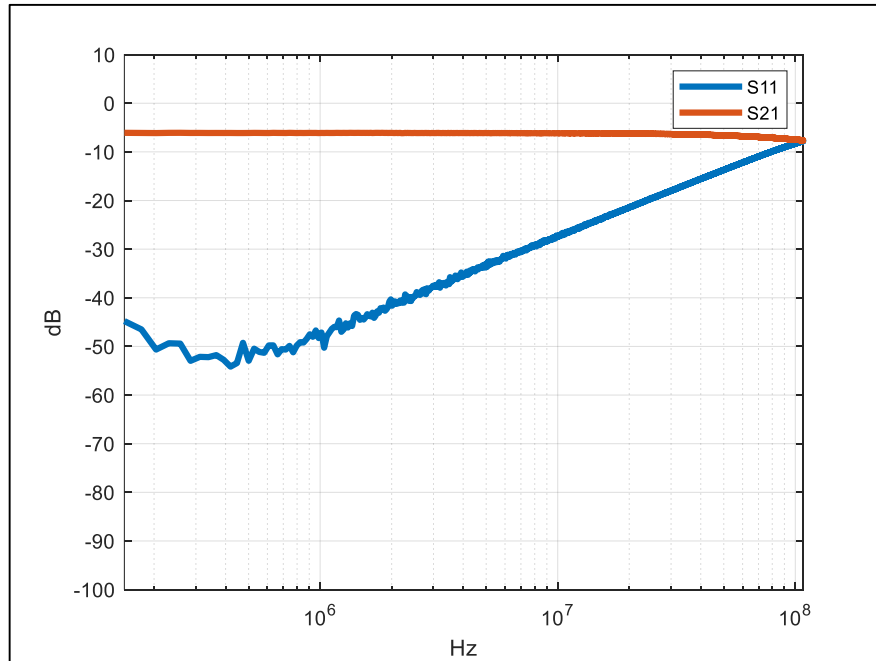


Şekil 2.18. Gürültü ayırıcı devre tasarımının (a) şematik, (b) PCB ve (c) üç boyutlu gösterimi

Gürültü ayırıcı devre tasarımında coilcraft marka ve wb1010 model geniş band RF transformatörler ve N tipi konnektörler kullanılmıştır. Ürün Şekil 2.19’da görüldüğü gibi test ve kullanıma hazır hale getirilmiştir. Devrenin iletim ve yansıma oranlarını inceleyebilmek için saçılma parametresi (scattering parameter – S-parameter) incelenmiştir. Şekil 2.20’de saçılma parametresi grafiği gösterilmiştir. Burada S11 yansıyan dalga, S21 ise iletilen dalgadır. Grafik Shou Wang’ın devresine 30MHz’e kadar birebir uyumludur. Ancak 30MHz üzerinde literatürde herhangi bir ölçüm yapıldığına rastlanmamıştır. Bu band genişliğine bakıldığında devrenin sonlara doğru iletimle yansımasının birbirine yaklaştığı görülmektedir.

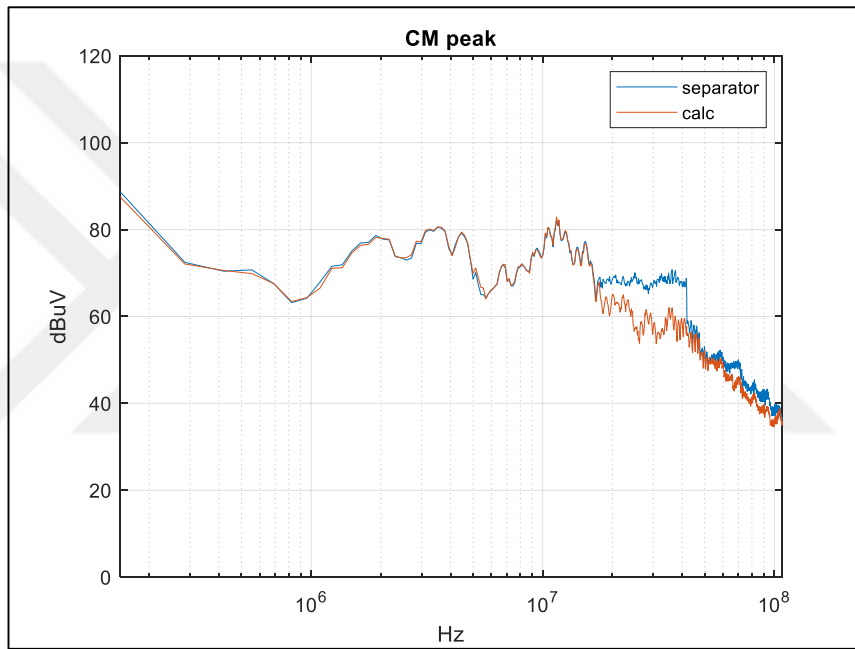


Şekil 2.19. Gürültü ayırıcı devresi (a) üstten, (b) çapraz ve (c) yandan görüntüsü



Şekil 2.20. Gürültü ayırıcı saçılma parametresi

Test altındaki cihazın port1 ve port2 uçlarından EMI alıcı yardımı ile ölçümler alınmış ve bu ölçüm değerleri Denklem (2.24) ve Denklem (2.25) kullanılarak CM gürültü gerilimi çıkartılmıştır. Daha sonra aynı ölçüm gürültü ayırıcı devresi kullanılarak gerçekleştirilmiş ve iki sonuç Şekil 2.21’de karşılaştırılmıştır. Bu sonuç ile görülmüştür ki gürültü ayırıcı 18MHz’e kadar V_{cm} ve V_{dm} hesaplamaları ile aynı sonucu vermektedir. 18MHz – 40MHz aralığında devrenin daha yüksek EMI değerleri göstermesi ve sonrasında tekrar hesaplama ile benzer parametrelere oturması devrenin kullanılabilceği anlamına gelmektedir. Bu tez çalışmasında alınan sonuçlar için tasarlanan gürültü ayırıcı devresi kullanılmıştır.



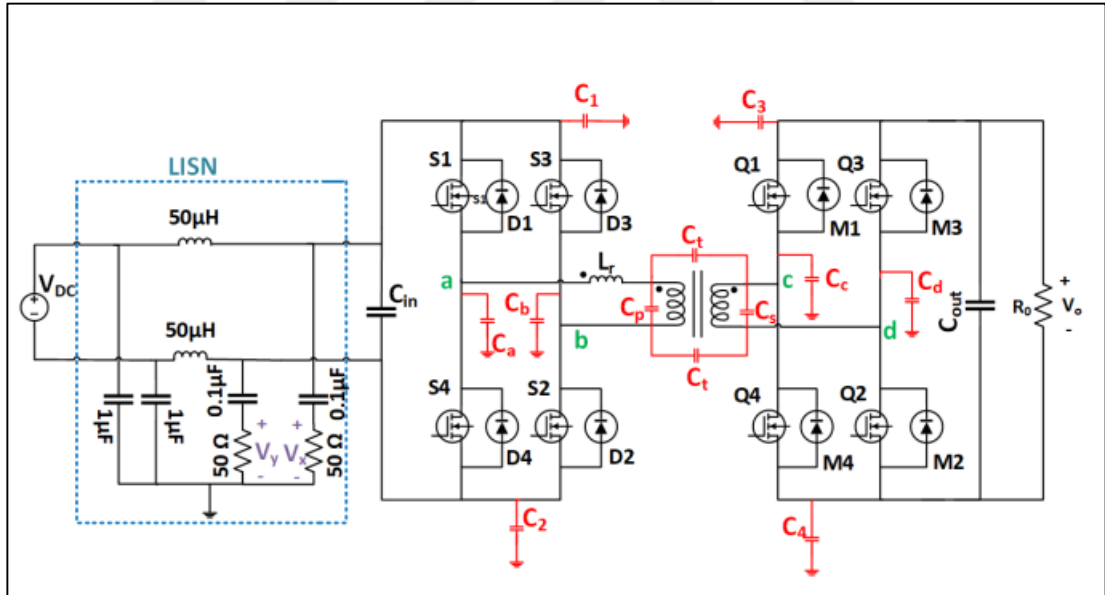
Şekil 2.21. Gürültü ayırıcı ve hesaplama sonuçlarının karşılaştırılması

2.2.3. İzole DC-DC çeviricilerde EMI kaynakları

Elektrikli araçlar, uzay teknolojisi ve güç şebekeleri gibi alanlarda geniş bir yere sahip olan DAB çeviricilerde yarıiletken teknolojisi yüksek gerilim ve yüksek anahtarlama frekanslarında çalışma ortamı hazırlamıştır. Ancak bu durum ışıma ve iletimle yayılım EMI değerlerini yükseltmektedir. Özellikle devre ile toprak arasındaki parazit kapasitelere direk bağlı olan CM gürültülerin arttığı literatürde bildirilmektedir (Wang vd., 2007; Yang, 2018; Dwiza ve Kalaiselvi, 2020).

Literatürde CM gürültüyü bastırmak için donanımsal ve yazılımsal olarak yapılan birçok çalışma mevcuttur. CM gürültüyü azaltmak için empedans dengeleme yöntemi (Shoyama vd., 2003; Wang vd., 2007), transformatör giriş bölümünün önce EMI filtresinden geçirilme yöntemi (Naayagi, 2013) gibi yöntemler uygulanmaktadır. Ayrıca CM gürültünün bastırılması için DC-AC çevirici topolojisinde birincil sargı H köprüsünün modifiyesi (Buticchi vd., 2018) ve tam köprü faz kaydırma devresinde rezonans indüktörlerinin transformatöre simetrik bağlanarak CM gürültünün azaltılması (Xie vd., 2018) teknikleri de literatüre girmiştir. Bu kaynaklardan anlaşılacağı gibi iletimle yayılım gürültülerinde DM üzerine değil CM üzerine çalışmalar yoğunlaşmıştır.

CM gürültünün yayılmasında temel olarak anahtarlama elemanlarının kendileri, soğutucu ile anahtarlama elemanlarının arasındaki parazit kapasite ve transformatörün parazit kapasiteleri önemli rol oynar. Parazit kapasitelerle birlikte DAB çevirici yapısı Şekil 2.22’de gösterilmiştir.



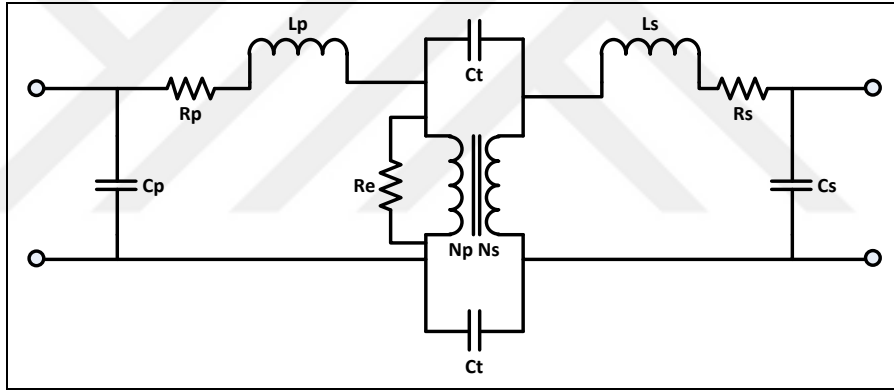
Şekil 2.22. Parazit kapasitelerle birlikte DAB çevirici

DC-DC çeviricilerin parazitlerle çözümlenmesinde süperpozisyon yönteminin kullanıldığı literatürde görülmektedir. Chu ve Wang’ın teoremlerine göre (Wang vd., 2007; Chu ve Wang, 2015) diyotlar ve üst kol anahtarlama elemanları (S_1, S_2, S_5, S_6) akım kaynağı olarak modellenir. Alt kol anahtarlama elemanları (S_3, S_4, S_7, S_8) ise

gerilim kaynağı olarak modellenir. Zhang ve Xie'nin modellemelerine (Zhang vd., 2017) göre aşağıdaki maddeler CM tahmini için önemli yer tutar.

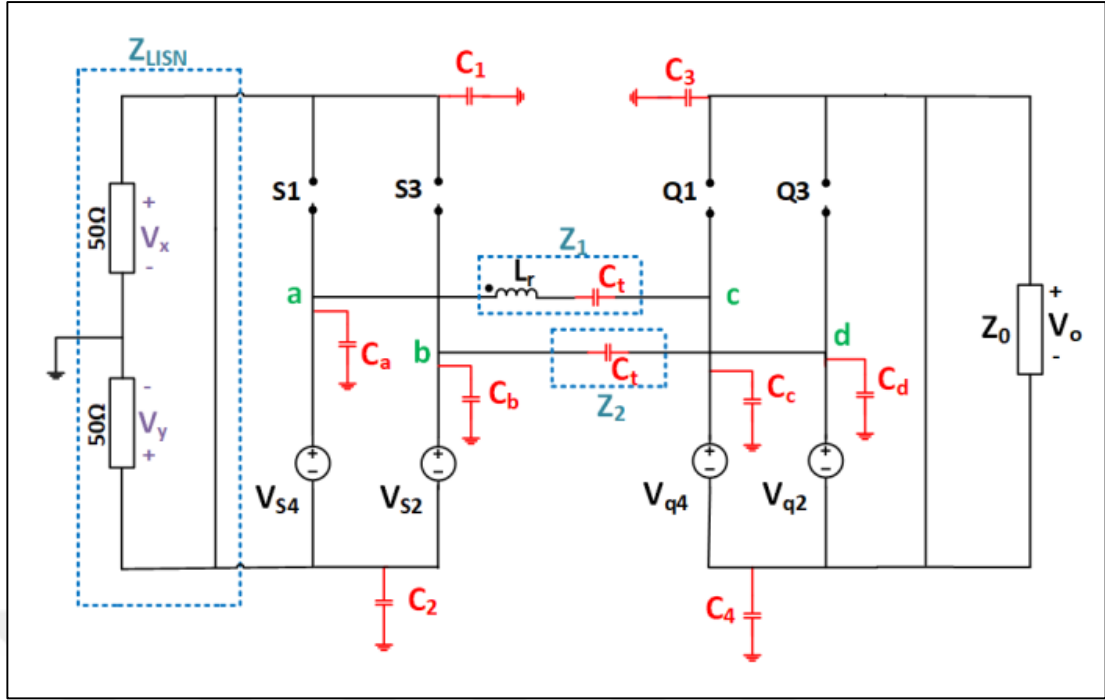
1. Akım kaynakları CM gürültüyü artırmaz
2. C_{in} ve C_{out} kapasitelerinin dv/dt si düşüktür. Bu nedenle CM e etkisi ihmal edilir.
3. Trafo birincil ile ikincil sargılar arası kapasite alt ve üst kollara bağlıdır. Bu yüzden ölçülen C_t değeri ikiye bölünerek üst ve alt kollara eşit olarak yazılır $\rightarrow \frac{C_t}{2} = C_{t_{üst}} = C_{t_{alt}}$

Transformatör kaynaklı parazitler Şekil 2.23'de gösterilmiştir. Burada C_t , C_p ve C_s parazit kapasiteleri CM gürültüyü tektikler. Transformatör kaçak endüktansı ile kaçak kapasitansı ters orantılıdır. Endüktansı artırdığımızda kapasitans düşer. Kapasitansı artırdığımızda da endüktans düşer (McLyman, 2017).



Şekil 2.23. İdeal olmayan şartlarda transformatör devresi

ÇAK devresi CM gürültü için en son Şekil 2.24'de olduğu gibi modellenir. Dwiza bu konuda LTspice programı üzerinden simülasyon gerçekleştirmiş ve SPS yöntemi ile gürültüyü analiz etmiş, kaçak endüktans dengeleme yöntemi ile CM gürültünün azaltılabildiğini simülasyon üzerinde göstermiştir (Dwiza ve Kalaiselvi, 2020).



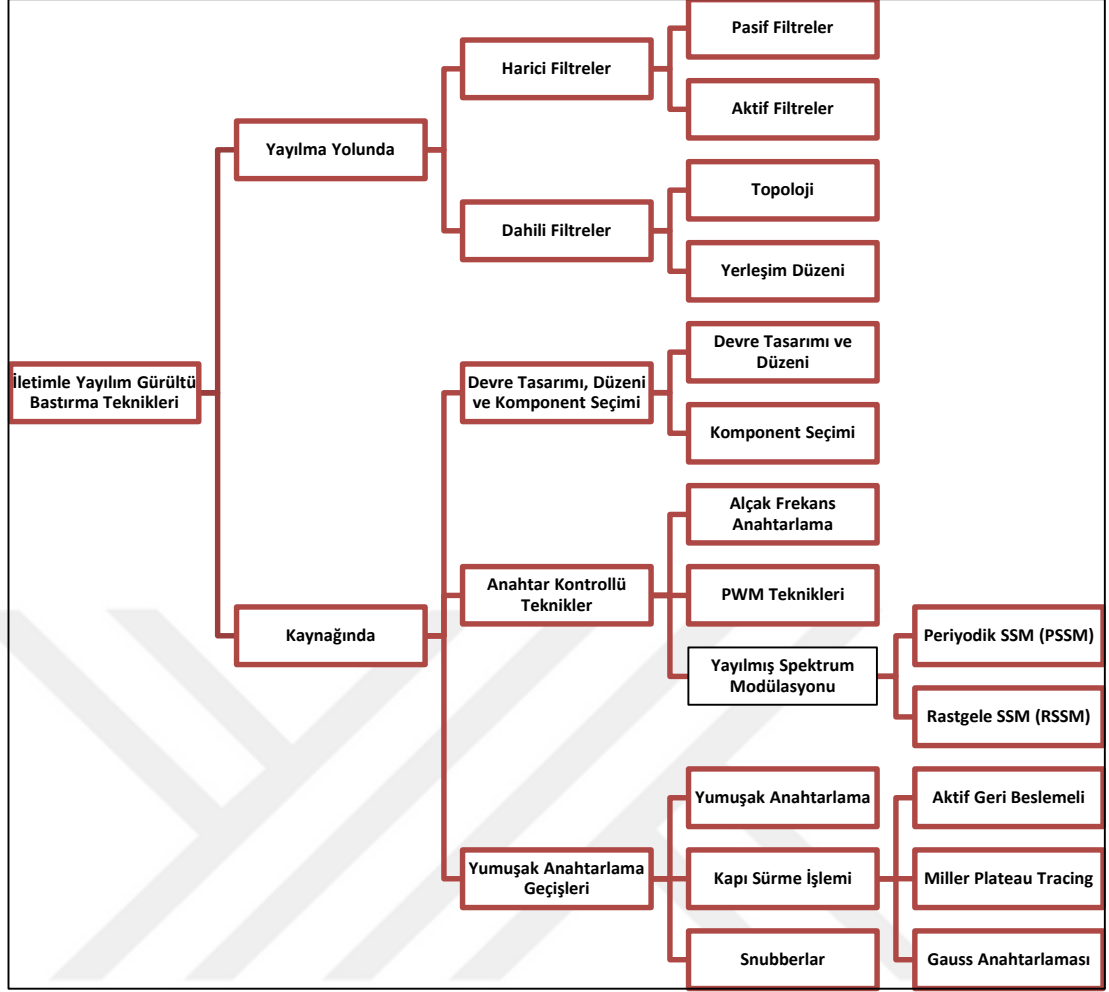
Şekil 2.24. DAB CM gürültü eşdeğer devresi

Şekil 2.24'den anlaşılabilir ki S_1, S_3, Q_1, Q_3 anahtarlarının CM gürültüye etkisi ihmal edilebilir. Gürültünün yorumlanabilmesi için ise S_2, S_4, Q_2, Q_4 anahtarlarının, bu anahtarların drain ve source bacaklarında oluşan parazit kapasiteler ve transformator sargılar arası kapasitesi önemlidir.

2.2.4. İletimle yayılan gürültü için bastırma teknikleri

Elektromanyetik girişim, sistem, devre, ekipman ya da iletim kanalının performansını düşürebilir (Yin vd., 2019). Gelişen teknolojiyle kullanılmaya başlayan SiC ve GaN gibi WBG yarıiletken anahtarlama elemanları yüksek anahtarlama hızlarına ve çok daha büyük dv/dt , di/dt oranlarına sahiptir. Bu yüzden bu anahtarlama elemanlarının kullanıldığı yüksek frekans çeviricilerinde önemli büyüklüklerde EMI oluşmaktadır (Xie vd., 2019; Natarajan vd., 2020; Dai vd., 2022). Böylece EMI bastırma yöntemlerinin önemi daha da artmaktadır.

EMI azaltmak veya bastırmak için literatürde birçok teknik vardır. Ancak bu teknikler Şekil 2.25'te gösterildiği gibi yayılma yolunda uygulanan ve kaynakta uygulanan teknikler olmak üzere iki ana başlıkta incelenir.



Şekil 2.25. EMI azaltma teknikleri

İletimle yayılım bastırma tekniklerine EMI kaynakları perspektifinden bakıldığında dv/dt , di/dt üreten tüm devre elemanları gürültü kaynağı olarak değerlendirilir. Güç çeviricilerinde en önemli EMI kaynağı drain-source gerilimi V_{ds} veya drain akımı I_d 'dir. Ayrıca transformatörler ve kapasitörler de dikkat edilmesi gereken komponentlerdir (Xu vd., 2022).

EMI gürültüsünü bastırmakta en bilinen yöntem, anahtar sürücü kapı direncini R_g artırmaktır. Ancak bu durum anahtarlama kaybını da artıracığı için bir tercihe sebep olur (Han vd., 2017).

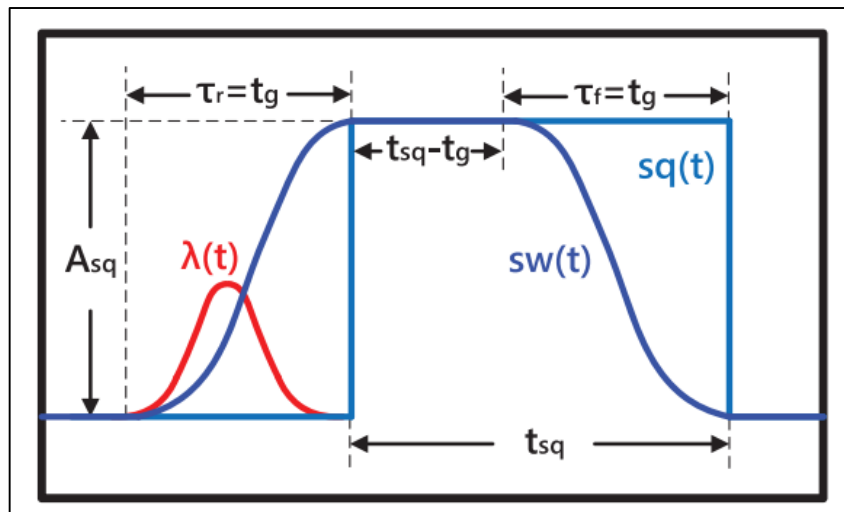
Diğer bir yöntem ise aktif devre elemanları ile MOSFET'in V_{ds} gerilimini izleyerek MOSFET sürücüyeye geri besleme veren aktif geri besleme çözümdür. Bu teknikte Miller kapasitörü izlenerek sürücü akımı ayarlanır. Bu yöntemin kapı sürücü direncine göre aynı dv/dt azaltma etkisinde anahtarlama kaybını %28 oranında azalttığı

görülmüştür (Bau vd., 2018). Ancak bu yöntem kaynakta yapılacak donanımsal değişikliklerle mümkün olmaktadır.

Diğer bir teknik ise Miller Plateau izleme tekniğidir. Eğer MOSFET'te Miller plateau doğru bir şekilde izlenebilirse dv/dt ve di/dt ayrı ayrı kontrol edilebilir. Ancak yüksek geciktirmeli Miller plateau izleme tekniği yüksek frekans çeviricilerde kabiliyetli değildir. Çünkü anahtarlama döngüsü ile bekleme süresi arasında gecikmeler yaşanabilir. Ayrıca bu teknik aktif geri besleme tekniğine göre daha karmaşık bir yapıda olduğu için kontrolcüyü çok daha fazla yoracaktır (Xu vd., 2022).

Anahtarlama elemanlarının her ne kadar hızları yüksek olsa da anahtarlama ideal şartlarda kare dalga şeklinde düşünülse de gerçek hayatta anahtarlama yamuk dalga şeklinde gerçekleşir. Gauss anahtarlama yönteminde bu teknik anahtarlama metodu şeklinde kullanılabilir. Çünkü Gauss anahtarlama teorik olarak ideal anahtarlama yöntemi gibi yüksek frekanslarda EMI azaltması yapabilir (Yang vd., 2014). Şekil 2.26'da gösterildiği gibi Gauss anahtarlama yöntemi kare dalga ve Gauss fonksiyonunun konvolüsyonudur.

Gauss anahtarlama yöntemi diğer yöntemlere göre çok daha özgürdür. Çünkü bu uygulama diğer uygulamalarla birlikte de yapılabilir. Ayrıca hibrit teknolojilerde geliştirilmeye açıktır. Ancak bu hibrit teknolojilerin kontrolü ekstra karmaşık ve uzunca araştırma ve optimizasyon gerekmektedir (Xu vd., 2022).



Şekil 2.26. Gauss anahtarlama dalga şekli (Xu vd., 2022)

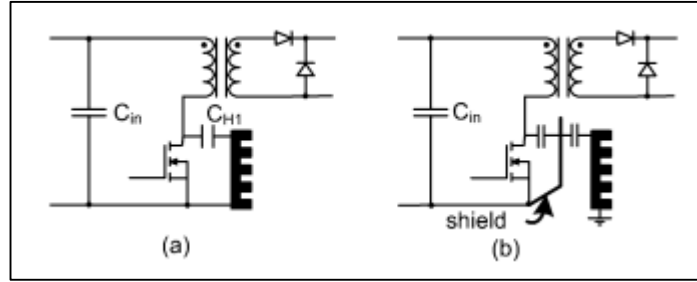
Daha düşük EMI gürültüleri üretmek için snubber devreleri ve yumuşak anahtarlama teknikleri anahtarlama devresinde kullanılabilir. Snubber devrelerinin anahtarlama yer almasıyla daha yumuşak anahtarlama geçişlerinin olması ile yüksek frekans dalga osilasyonunun azaltılacağı ve böylece alçak geçiren filtre gibi kullanılabilceği literatürde gösterilmiştir (Wu ve Tse, 1996). Böylece her ne kadar güç kaybını artırsa da snubber devreleri EMI azaltabilmektedir. Ayrıca dv/dt ve di/dt oranlarını düşürdüğü için yumuşak anahtarlama da EMI gürültüsünü azaltabilmektedir. Van der Berg ve Ferreira (1998) yaptıkları çalışmada yumuşak anahtarlama ile çalışan bir PFC devresinin sert anahtarlama göre 5-10 dB μ V gelişim sağladığını göstermiştir. Bunun yanında anahtarlama frekansını düşük tutmak birim zamanda oluşacak akım ve gerilim osilasyonunu azaltacağı için EMI gürültüsünün de azalmasını sağlayacaktır.

EMI bastırmak için diğer bir yöntem ise yayılmış spektrum modülasyon (SSM) tekniğidir. Buradaki amaç anahtarlama frekansını belli bir frekans modülasyonu ile spektruma yaymaktır. Böylece EMI toplam enerjisi spektruma yayılmış olur ve ayrıca toplam enerji öncesine göre değişmez (Carson, 1922). Bu teknikte rastgele SSM tekniğinin periyodik SSM tekniğine göre daha az dezavantajlara sahip olduğu bilinmektedir. Ancak bu teknik çıkış gerilim dalgalanmasını artırmaktadır. Ayrıca bu teknik anahtarlama frekansına yakın EMI için daha etkilidir (Xu vd., 2022).

SSM tekniğine benzer olarak darbe genişliği modülasyon (pulse width modulation - PWM) değeri değiştirilerek de EMI azaltılabilmektedir. Mihalic yaptığı çalışmada (Mihalic ve Kos, 2006) anahtarlama frekansını sabit tutarak PWM doluluk oranını değiştirmiş ve iletimle yayılım gürültüsüyle arasındaki ilişkiyi incelemiştir.

Devre tasarımında elektromanyetik gürültünün en büyük kaynağının MOSFET drain ile soğutucu arasında oluşan kapasitenin olduğu söylenmişti. Bu kapasiteyi azaltmanın yollarından birisi Şekil 2.27’de gösterilen ve MOSFET’in drain bağlantısı ile soğutucu arasına konulan izolasyon pedini iki adet koyup arasını topraklama tekniğidir (Knurek, 1998). Ayrıca indüktör kullanılan bir devrede indüktörün tek bir sarımla değil de değerinin yarısına sahip iki sarım ve bu sarımların karşılıklı hatlara ekleneceği şekilde bir bağlantının da EMI gürültüsünü azalttığı bilinmektedir (Rossetto vd., 2000; Wang vd., 2007; Dwiza ve Kalaiselvi, 2020). Bunun yanında silikon lastik yerine alüminyum

oksit soğutucu izolatörünün kullanılmasının da EMI'ı azalttığı gösterilmiştir (Knurek, 1998).



Şekil 2.27. Soğutucu zırhlama

İletimle yayılım bastırma tekniklerine yayılma yolu perspektifinden bakılacak olursa bunun için devrenin içerisinde veya devreden harici bir şekilde EMI filtre tasarımları önümüze gelmektedir. Bu tasarımlar literatürde çokça yer bulan şok bobinleri ve X-Y kapasitörleri ile tasarlanır. Ancak bu tip bastırma tekniklerinde çevircinin güç yoğunluğu çok fazla düşmekte ve güç kayıpları da artmaktadır.

Literatüre bakıldığında yapılan iletimle yayılım bastırma tekniklerinin çoğu donanımsal olarak gerçekleştirilmektedir. Bu nedenle EMI bastırırken verimlilikten de feragat etmek zorunda bırakılmaktadırlar. Bunun yanında bu bastırma tekniklerinde devre içerisinde veya dışında ek bir devre ve komponent bloğu kullanılması gerekeceği için devrenin güç yoğunluğundan da feragat edilir.

İletimle yayılım bastırma tekniklerinde yazılımsal olarak gerçekleştirilebilen SSM ve PWM teknikleri ise karmaşık ve hızlı yapılarından dolayı devre kontrolcüsünde ekstra güç sarfiyatına sebep olacaktır. Tasarlanmış bir devrede belki de kontrolcünün değiştirilmesini dahi gerektirebilecektir. Ancak devrenin kendi anahtarlama yapısına uygun faz kaydırma yöntemleri ile EMI'ı bastırmaya çalışmak hem devreye ek bir donanımsal külfet getirmeyecek hem de devre yazılımının karmaşık bir yapı içerisinde hızlanmasını istemeyecektir.

3. MATERYAL VE YÖNTEM

3.1. SiC Tabanlı Çift Aktif Köprü Çeviricinin Faz Kaydırma Yöntemlerine Göre Emi Analizi

Bu tez çalışmasında 48V ve 72V çıkış gerilimi verebilecek DAB devresi tasarımı amaçlanmıştır. Devrenin 48V için 400W çıkış gücünde, 72V için ise 1000W çıkış gücünde olması planlanmıştır.

ÇAK DC/DC çevirici devresinin endüstride hemen hemen sadece SPS yöntemiyle çalıştırılmasına rağmen Bölüm 0'de açıklandığı üzere çalışma koşullarını ve verimliliğini değiştirebilmek için farklı faz kaydırma yöntemleri kullanılmaktadır. Her ne kadar bu yöntemler dört ana başlık altında incelense de DAB devrelerinin yedi ayrı çalışma koşulunda uygulaması bulunmaktadır. Dikkat edilmelidir ki literatürde Bölüm 0'te sunulduğu gibi en fazla altı ayrı mod gösterilmiş olsa da bu modların içerisinde Denklem (2.9)'da $0 \leq D_3 \leq D_1 \leq 1$ şeklinde verilen ikinci koşulu bulunmamaktadır. Bu koşul ve formülü ile birlikte DAB devresinin faz kaydırma yöntemleri yedi ayrı modda toplanabilir. Diğer mod ve koşulların SPS yöntemine göre ZVS aralığı, akım stresi ve kesikli akım modülasyon yöntemi gibi avantajlarının olduğu bilinmektedir. Bu özelliklerinin yanı sıra özellikle simetrik faz kaydırma yöntemleri ile her iki H köprüsünün de belirli oranla faz kaydırma işlemi içerisine sokulmasıyla elektromanyetik gürültünün temel sebeplerinden olan MOSFET drain noktası ile soğutucular arasında oluşan parazit kapasitenin sebep olacağı simetrik parazit gerilimin önüne geçilmesi planlanmıştır.

ÇAK çevirici devresinin öncelikle matematiksel hesaplaması yapılmış ve kullanılması gereken komponentlerin değerleri hesaplanmıştır. Daha sonra hesaplanmış olan değerler ile yapılabilecek faz kaydırma yöntemleri SPS yönteminden başlamak şartı ile MATLAB yardımı ile hesaplanmış ve yapılabilecek faz kaydırma yöntem ve değerleri tablolanmıştır. Tablolama sonrasında ise devrenin basımından önce tasarım ilk olarak PLECS benzetim programı üzerinde daha sonra da LTspice benzetim programı üzerinde benzetimi yapılarak sonuçlar değerlendirilmiştir.

Matematiksel tasarımı ve benzetimleri tamamlanan DAB DC/DC çevirici devresinin KICAD baskı devre kartı (printed circuit board - PCB) tasarım programı üzerinde tasarımı gerçekleştirilerek basılmış ve dizgilenmiştir. Tasarımın 48V ve 72V çıkış verecek şekilde aynı faz kaydırma yöntemlerinde çalıştığı gözlemlenmesinin ardından devrenin EMI analizinin yorumlanması için LTspice programı üzerinden devre benzetimi yapılmış ve EMI sonuçları incelenmiştir. İncelemenin sonucunda MATLAB yardımıyla oluşturulan faz kaydırma yöntemleri tablosunda verilen yöntemlerin EMI gürültüsüne etkisi incelenerek yorumlanmıştır. Sonuçlar son bölümde paylaşılarak EMI bastırma yöntemi olarak DAB devresinde faz kaydırma yönteminin kullanılabilmesi gösterilmiştir.

3.1.1. ÇAK devresi matematiksel hesaplaması

ÇAK DC/DC çevirici tasarımı için SiC MOSFET kullanılmıştır. SiC MOSFET'lerin verimli olabilmesi için anahtarlama frekansı 100kHz olarak seçilmiştir. Daha sonrasında 100kHz anahtarlama 1000W gücü karşılayabilmek amacıyla izolasyon transformatörü için ETD59 (Şekil 3.1) çekirdeği kullanılmıştır.

ETD 59	maximum power as flyback-, forward- or push-pull working type guide number on practical experience and computer based model calculations power table is for ta 40°C / B, impregnated with N27 / N67 (standard)			
	frequency	flyback	forward	push-pull
	25 kHz	400 VA	530 VA	950 VA
	50 kHz	---- VA	880 VA	1300 VA
	100 kHz	---- VA	1250 VA	1750 VA

Şekil 3.1. ETD59 çekirdek güç tablosu (Transformers, 2014)

200V giriş, 80V çıkış gerilimi sağlanabilmesi için transformatör sargılar oranı 2.5 olarak hesaplanmıştır. Bu doğrultuda 1000W çıkış gücüne ulaşmak amacıyla SPS yönteminde köprüler arası faz kaydırma oranını 0.15 yapabilmek için Denklem (3.1)'de verilmiş olan denklem aşağıdaki gibi uygulanmıştır.

$$L_{kaçak} = \frac{2,5 \times 200V \times 80V}{2 \times 100kHz \times 1000W} \times 0,15(1 - 0,15) \quad (3.1)$$

Böylece $L_{kaçak}$ değeri $25\mu H$ olarak bulunmuştur. Bu analiz Ek 1’de sunulan, istenilen modda kaçak endüktans hesabı yapabilen MATLAB kodları ile doğrulanmıştır.

Elde edilen değerler ile Bölüm 0’de gösterilen benzetimler ile devrenin istenildiği şekilde çalıştığı görüldükten sonra Ek 2’de sunulan MATLAB kodları ile birlikte 200V giriş, 1000W 80V çıkış, 100kHz anahtarlama frekansı ve $25\mu H$ kaçak endüktans değerlerine sahip olan bir DAB devresinde uygulanabilecek tüm faz kaydırma değerleri hesaplanmış ve bir bölümü Çizelge 3.1’de gösterilmiştir.

Gerçekleştirilen tasarımda SiC tabanlı MOSFET seçiminde H köprülerinin gerilim ve akım değerleri baz alınmıştır. Yüksek gerilim H köprüsünde kullanılacak olan MOSFET’lerin en az 200V ve 5A üzeri çalışabilmesi, alçak gerilim H köprüsünde kullanılacak olan MOSFET’lerin ise en az 80V 12.5A üzerinde çalışabilmesi gerekmektedir. Bundan dolayı yüksek gerilim H köprüsü için kullanılacak MOSFET’ler için CREE marka C2M0160120D model SiC MOSFET (CREE, C2M0160120D Silicon Carbide Power MOSFET 2014), alçak gerilim H köprüsü için ise CREE marka C2M0080120D model SiC MOSFET (CREE, C2M0080120D Silicon Carbide Power MOSFET, 2019) seçilmiştir.

Çizelge 3.1. $25\mu H$ kaçak empedans değeri için uygulanabilecek faz kaydırma değerleri

SIRA	D_1	D_2	D_3	$L_{kaçak}$	Faz Kaydırma Yöntemi
1.	0.00	0.00	0.15	25.5	SPS
2.	0.01	0.01	0.15	25.49	DPS
3.	0.02	0.02	0.15	25.46	DPS
4.	0.03	0.03	0.15	25.41	DPS
5.	0.04	0.04	0.15	25.34	DPS
6.	0.11	0.11	0.16	25.67	DPS
7.	0.12	0.12	0.16	25.44	DPS
8.	0.16	0.16	0.17	25.66	DPS
9.	0.17	0.17	0.17	25.33	DPS
10.	0.00	0.02	0.14	25.48	EPS
11.	0.00	0.04	0.13	25.42	EPS
12.	0.00	0.06	0.12	25.32	EPS
13.	0.00	0.11	0.10	25.59	EPS
14.	0.00	0.13	0.09	25.35	EPS
15.	0.00	0.16	0.08	25.6	EPS
16.	0.00	0.21	0.06	25.35	EPS

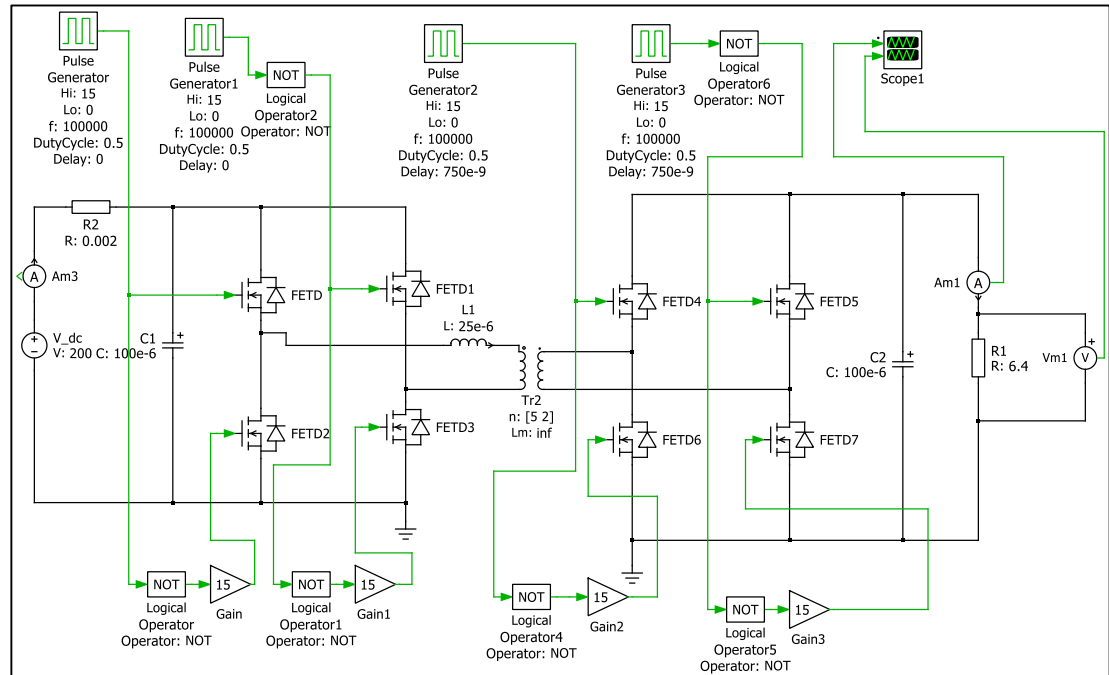
Çizelge 3.1. 25 μ H kaçak empedans değeri için uygulanabilecek faz kaydırma değerleri (Devam)

17.	0.00	0.24	0.05	25.34	EPS
18.	0.00	0.28	0.04	25.6	EPS
19.	0.00	0.31	0.03	25.35	EPS
20.	0.00	0.36	0.02	25.52	EPS
21.	0.16	0.00	0.24	25.6	EPS
22.	0.02	0.16	0.09	25.58	TPS
23.	0.06	0.16	0.11	25.42	TPS
24.	0.16	0.02	0.23	25.58	TPS
25.	0.16	0.06	0.21	25.42	TPS
26.	0.20	0.20	0.18	25.56	TPS

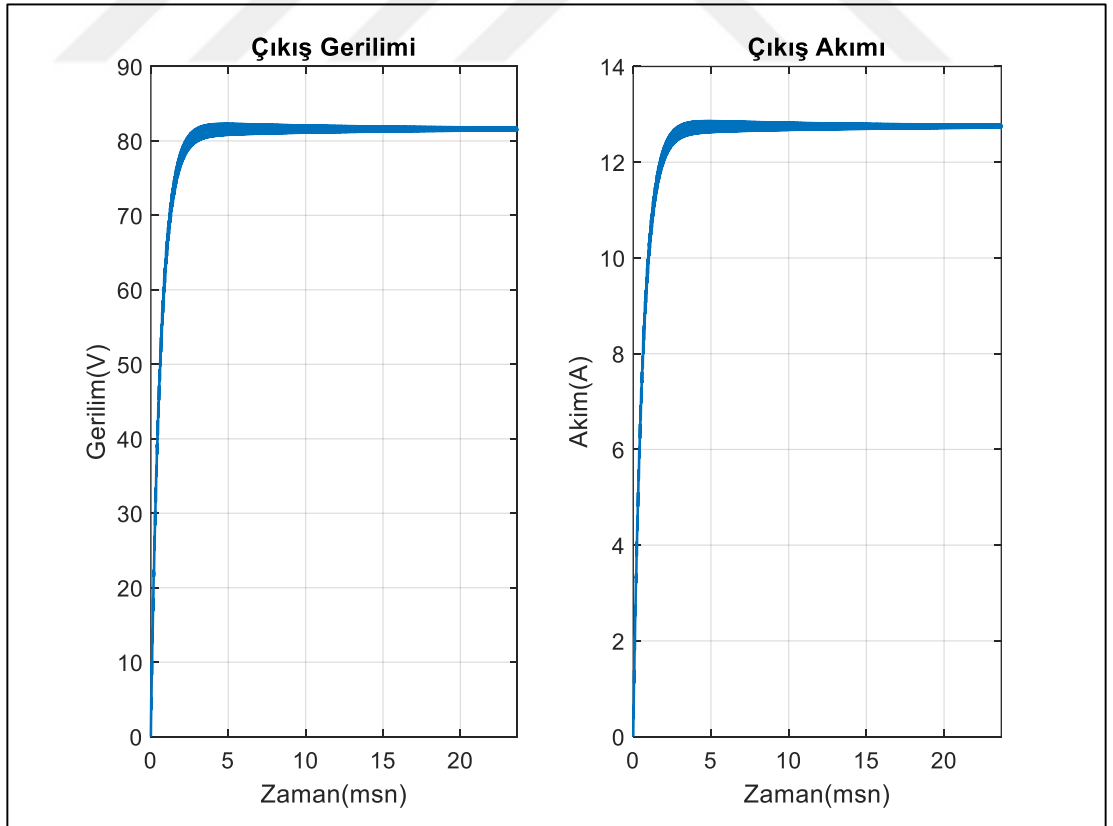
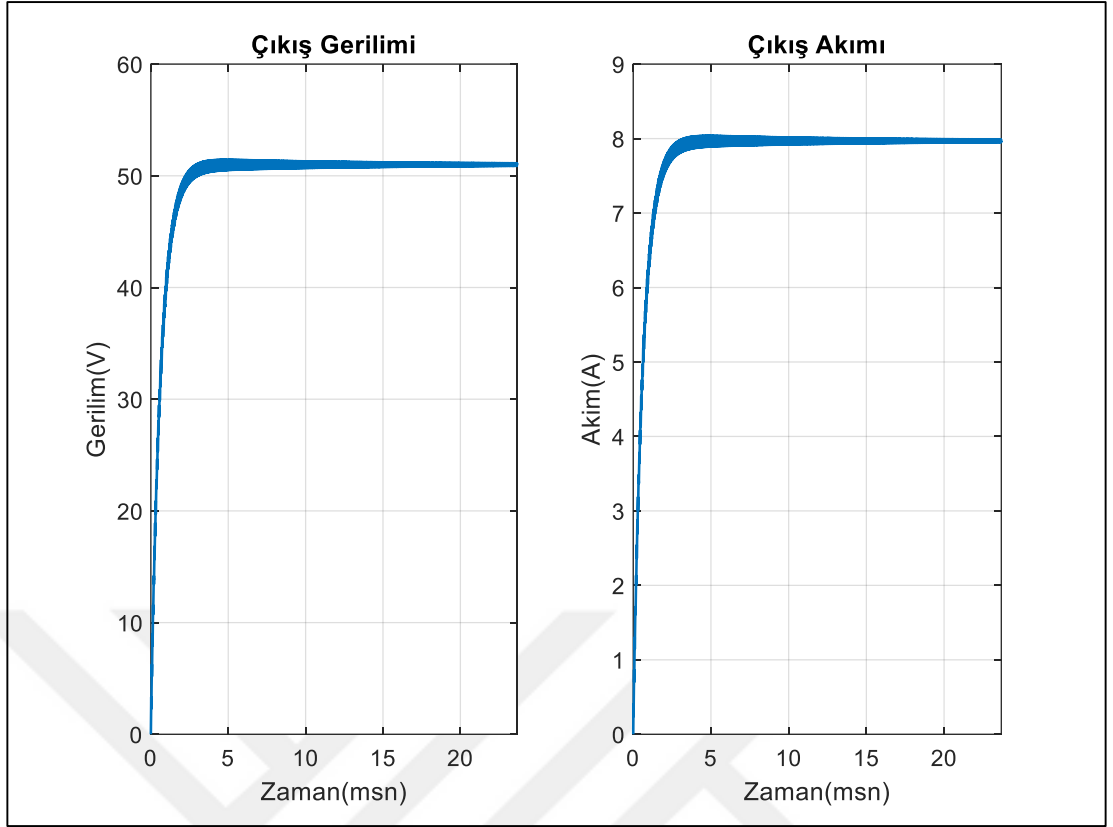
Çizelge 3.1’de verilen tüm faz kaydırma değerleri DAB devresinde kullanılmış ve ilerleyen bölümlerde sonuçları değerlendirilmiştir.

3.1.2. Devre simülasyonu

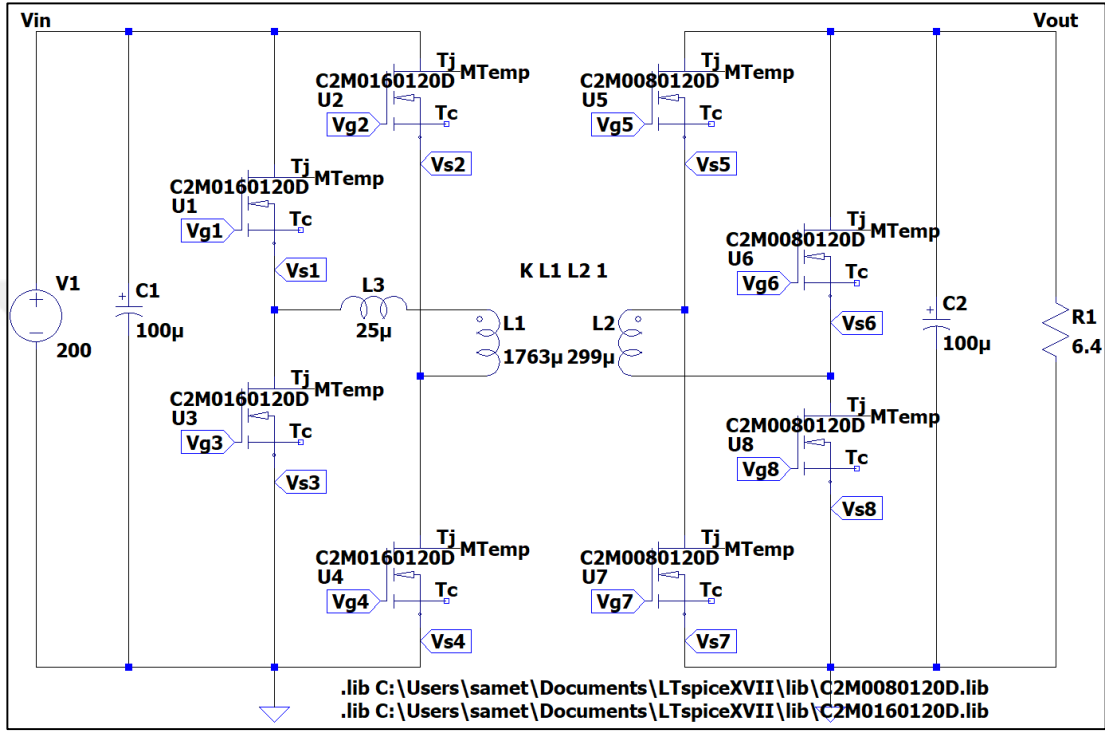
Devre için yapılan matematiksel hesaplamaların ardından DAB DC/DC çeviricisinin benzetimi PLEKS programı üstünde gerçekleştirilmiştir. Tasarlanan devre Şekil 3.2’de gösterilmiştir. Devrenin doğru sonuç verdiği Şekil 3.3 ve Şekil 3.4’te verilen 50V-8A ve 80V-12.5A çıkışlarıyla onaylanmıştır.



Şekil 3.2. DAB devresi pleks benzetimi

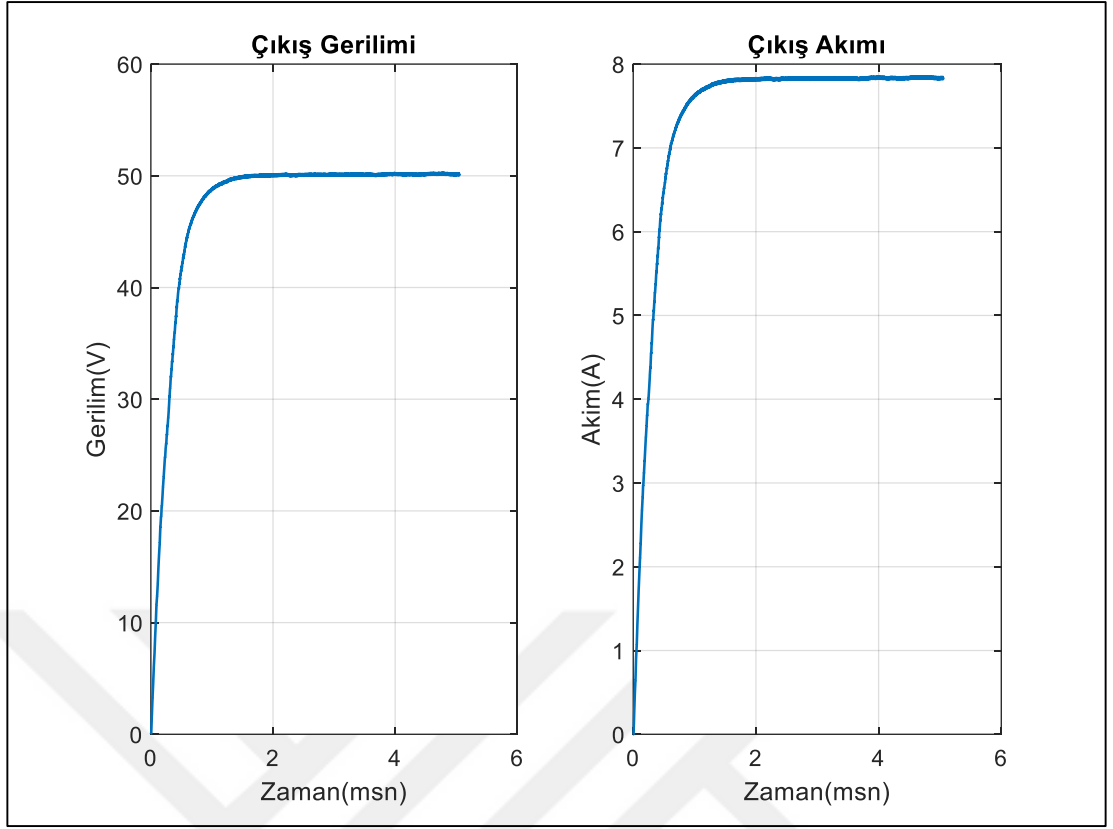


Daha sonra daha gerçekçi sonuçlar alabilmek ve anahtarlama elemanları üzerindeki akım-gerilim değerlerini gerçeğe yakın inceleyebilmek için LTspice programı üzerinde DAB devresi tekrar tasarlanmıştır. Bu tasarım için ilgili MOSFET'lerin spice modelleri CREE'nin web sitesinden indirilerek benzetim programına tanıtılmıştır. Gerçekleştirilen benzetim Şekil 3.5'de verilmiştir.

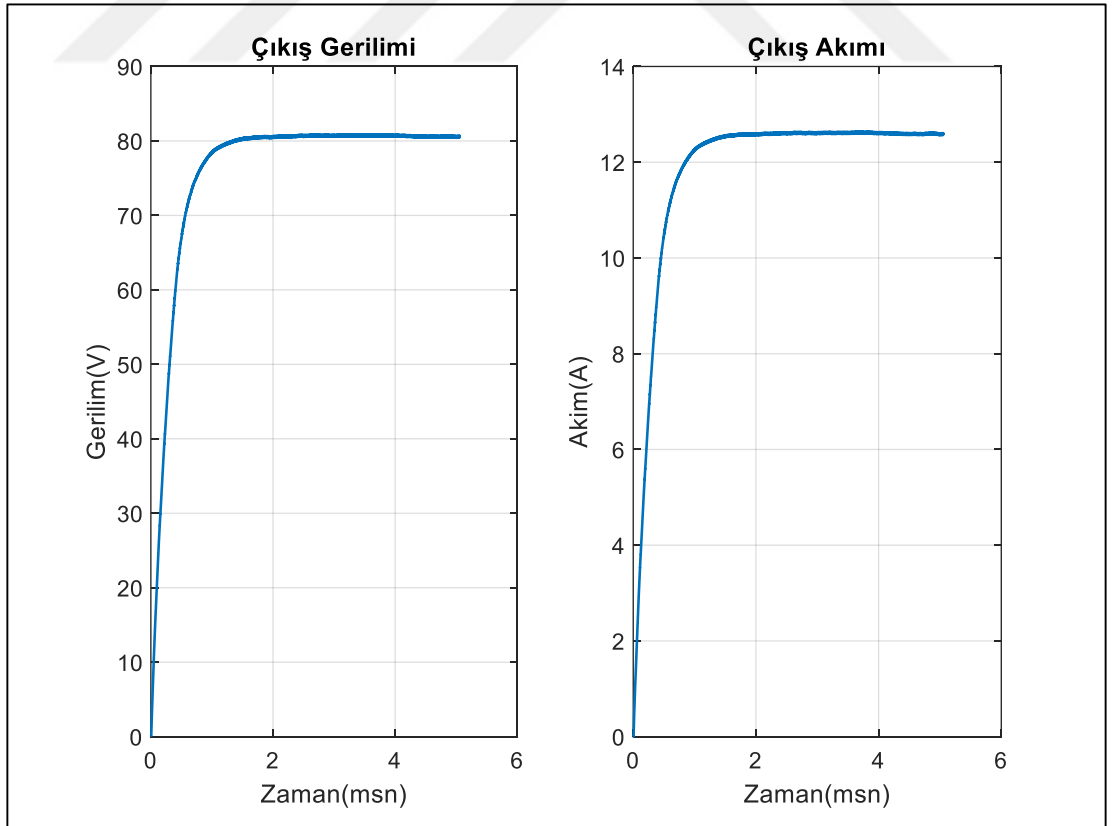


Şekil 3.5. DAB devresi LTspice benzetimi

Gerçekleştirilen benzetimin V_{out} bölümünde yapılan gerilim ve akım ölçüm sonuçları Şekil 3.6 ve Şekil 3.7'de verilmiştir.



Şekil 3.6. DAB devresi 50V LTspice sonuçları

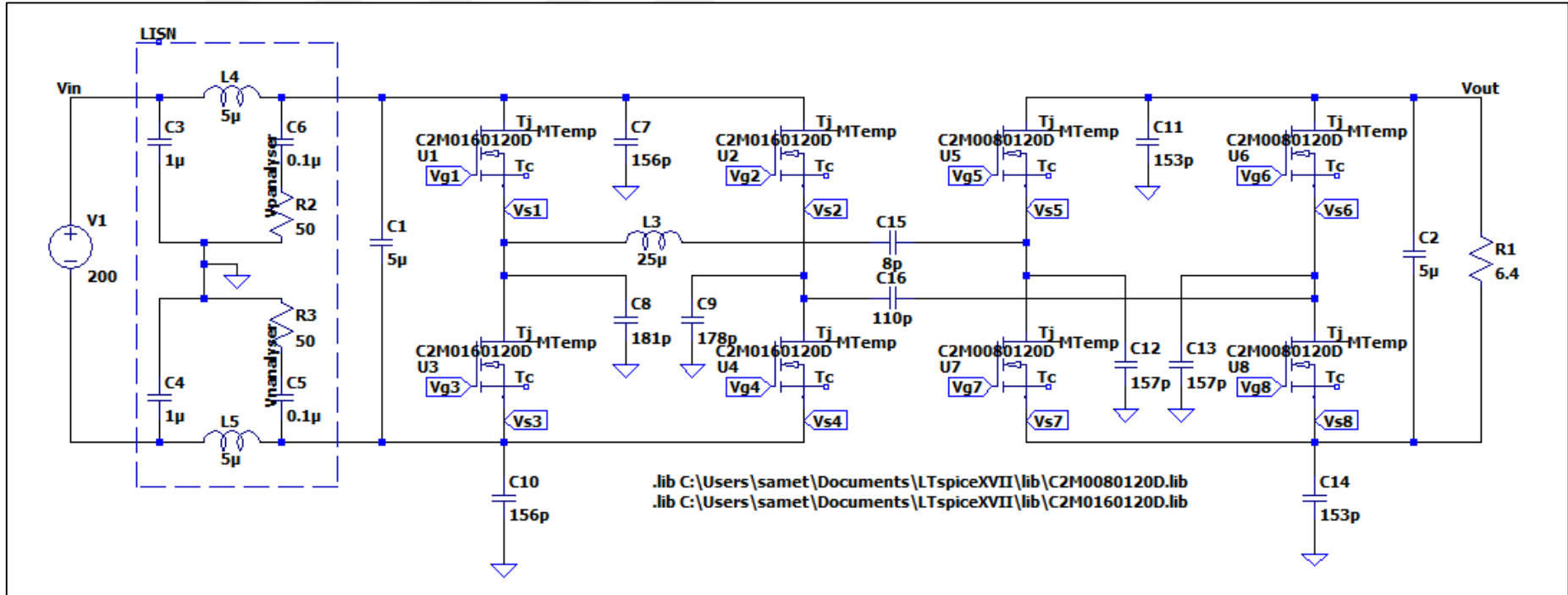


Şekil 3.7. DAB devresi 80V LTspice sonuçları

LTspice üzerinde de istenilen sonuçlara ulaşılabildiği görülmüştür. Ayrıca Şekil 3.5 U2 anahtar MOSFET'i ve kaçak endüktans üzerinden alınan akım ve gerilim grafikleri Bölüm 0'te gerçek ölçüm sonuçları ile birlikte verilmiştir. Bu nedenle burada tekrar paylaşılmamıştır.

Devre benzetiminin doğru çalışmasının ardından aynı devrenin EMI sonuçlarını elde edebilmek amacıyla DAB DC/DC çeviricisinin EMI benzetimi Şekil 3.8'de verildiği gibi yapılmıştır. Bu benzetimde CISPR 25 standardı için kullanılan ve Şekil 3.5'te gösterilmiş olan LISN devresi DAB devresinin girişine eklenmiş ve LISN devresinin 50Ω çıkışlarında alınan sonuçlar analiz edilmiştir.

EMI analizi için devrenin Şekil 3.8'deki U1, U2, U5 ve U6 MOSFET'lerinin drain bacakları ile soğutucu arasında oluşan parazit kapasite ve aynı şekilde U3, U4, U7 ve U8 MOSFET'lerinin drain bacakları ile soğutucu arasındaki diğer parazit kapasite değerleri ölçülmüştür. Bunun yanı sıra alt kol MOSFET'lerin source bacakları ile toprak yüzey arasında oluşan parazit kapasite ve transformatörün birincil ve ikincil sargıları arasındaki parazit kapasiteler ölçülmüştür. Bu ölçümler Şekil 3.9'da görseli verilmiş olan GW INSTECK marka LCR-900 Serisi El Tipi LCR Metre kullanılmıştır. Buna göre üst kol anahtarlama elemanlarının drain bacakları ile soğutucu arasında oluşan kapasiteler ortalama olarak 150pF, alt kol anahtarlama elemanlarının drain bacakları ile soğutucu arasındaki kapasiteler ortalama olarak 180pF, alt kol anahtarlama elemanlarının source bacakları ile topraklama yüzeyi arasındaki kapasite ortalama 150pF ve trafo alt parazit kapasitesi 110pF iken üst parazit kapasitesi kaçak endüktans değeri ile birlikte 8pF ölçülmüştür.

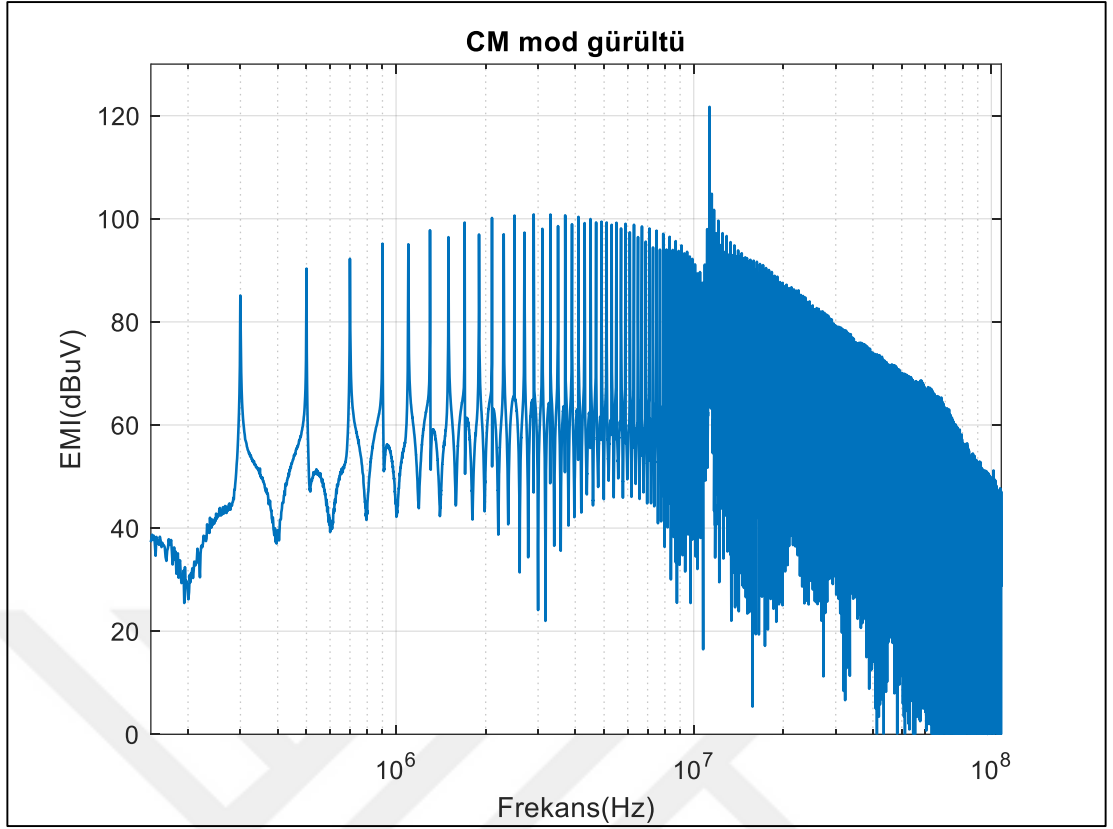


Şekil 3.8. DAB devresi EMI benzetimi



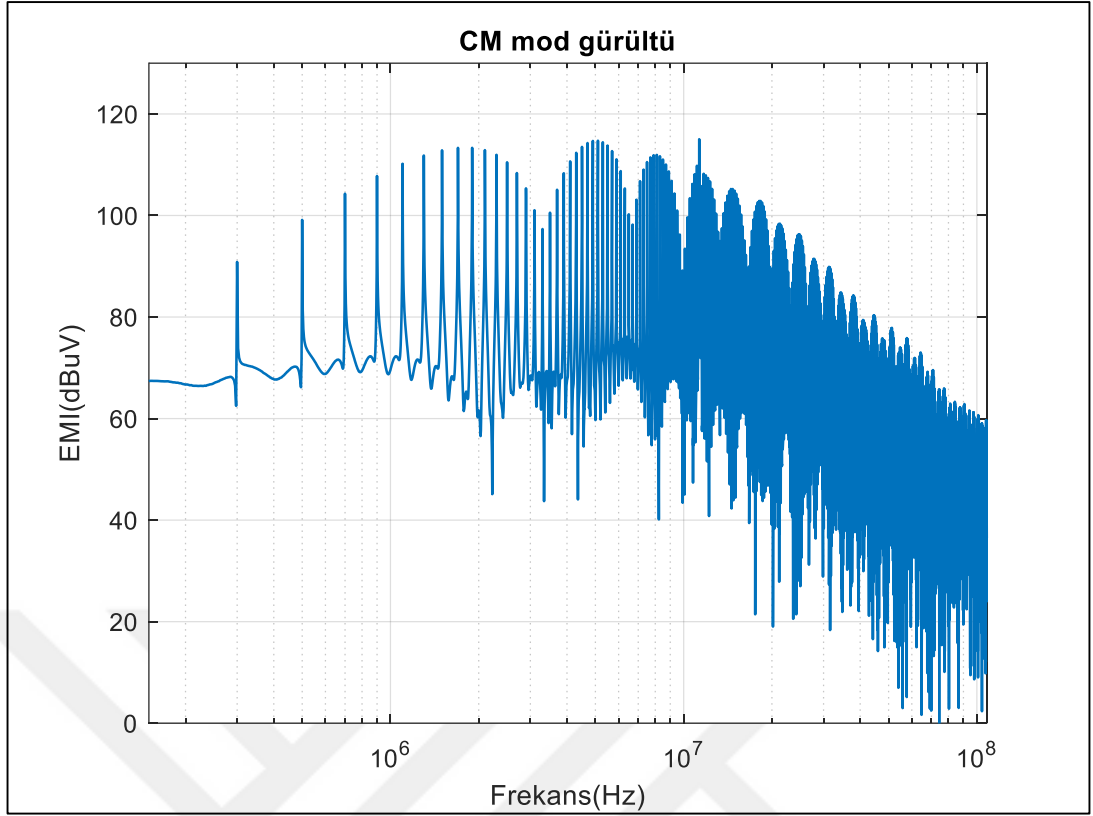
Şekil 3.9. LCR-900 serisi el tipi LCR metre

Gerçekleştirilen benzetim ilk adımda $D_1 = 0, D_2 = 0, D_3 = 0.15$ faz kaydırmaları ile SPS yöntemi kullanılarak çalıştırılmıştır. Şekil 3.8’de gösterilen LISN devresinin Vpanalyzer ve Vnanalyzer bacaklarından alınan ölçümlerin aritmetik ortalaması alınarak CM mod gürültü Şekil 3.10’da verildiği gibi görüntülenmiştir.



Şekil 3.10. SPS yöntemi ile DAB devre benzetimi EMI sonucu

Şekil 3.10’da görülebileceği gibi DAB devresi SPS faz kaydırma yönteminde 11MHz’te ciddi bir iletimle yayılım gürültüsü göstermektedir. Bu değer benzetim programında 121dBuV olarak ölçülmüştür. Devrenin faz kaydırma yöntemi $D_1 = 0.03, D_2 = 0.03, D_3 = 0.15$ olacak şekilde DPS yöntemi ile çalıştırıldığında ise EMI sonucu Şekil 3.11’de gösterildiği gibi olmuştur. Bu yöntemde ise her ne kadar daha düşük frekanslarda EMI değerlerinin yükseldiği görünse de 121dBuV değerinde olan 11MHz’teki tepe değerinin 117dBuV’a düştüğü görünmüştür.



Şekil 3.11. DPS yöntemi ile DAB devre benzetimi EMI sonucu

Yapılan benzetim işlemlerinde her ne kadar faz kaydırma yöntemi ile EMI tepe değerinin azaltılabildiği gösterilmiş olsa da literatürde sunulan benzetim parametrelerinin gerçek tasarıma göre yetersiz olmasından dolayı 11MHz'in altındaki değerlerin gerçek sonuçları yansıtmadığı görülmüştür. Bu problemi çözebilmek için Şekil 3.8'de verilen benzetimin daha detaylı olması ve kaçak kapasitelerin daha fazla detaylandırılması gerektiği görülmüştür.

3.1.3. Devre tasarımı

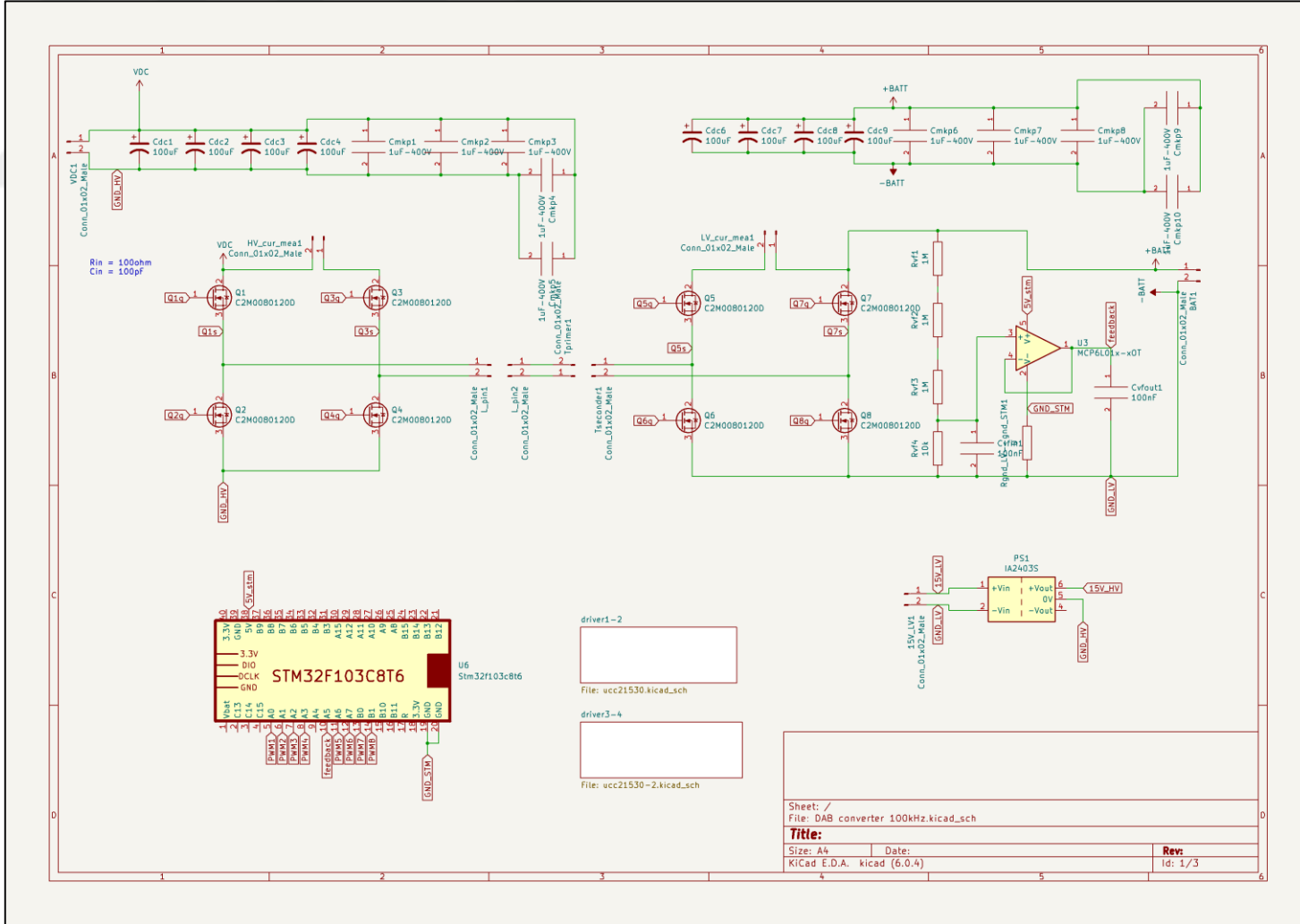
Alınan benzetim sonuçlarının ardından DAB DC/DC çevirici pcb tasarımı ve dizgi işlemleri gerçekleştirilmiştir. CREE marka MOSFET'lerin sürülebilmesi için Texas Instruments üretimi olan UCC21530 SiC yarım köprü kapı sürücülerini kullanılmıştır. Ayrıca çıkış geriliminin alınması ve sekiz anahtar da tüm faz kaydırma yöntemleri ile kontrol edilebilmesi için STM32F103 BluePill kontrol kartı kullanılmıştır. Yüksek gerilim ve alçak gerilim köprülerinin birbirinden başarılı bir şekilde izole edilebilmesi için ilgili köprülerin kapı sürücülerinin beslemeleri ayrı ayrı verilmiştir. Bu işlem için CUI Inc. marka PDM2-S15-D15-S izole DC/DC çeviricisi kullanılmıştır.

Tasarım için ilk adım olarak devrenin şematik çizimi KiCAD programı üzerinde Şekil 3.12, Şekil 3.13 ve Şekil 3.14'te gösterildiği gibi gerçekleştirilmiştir.

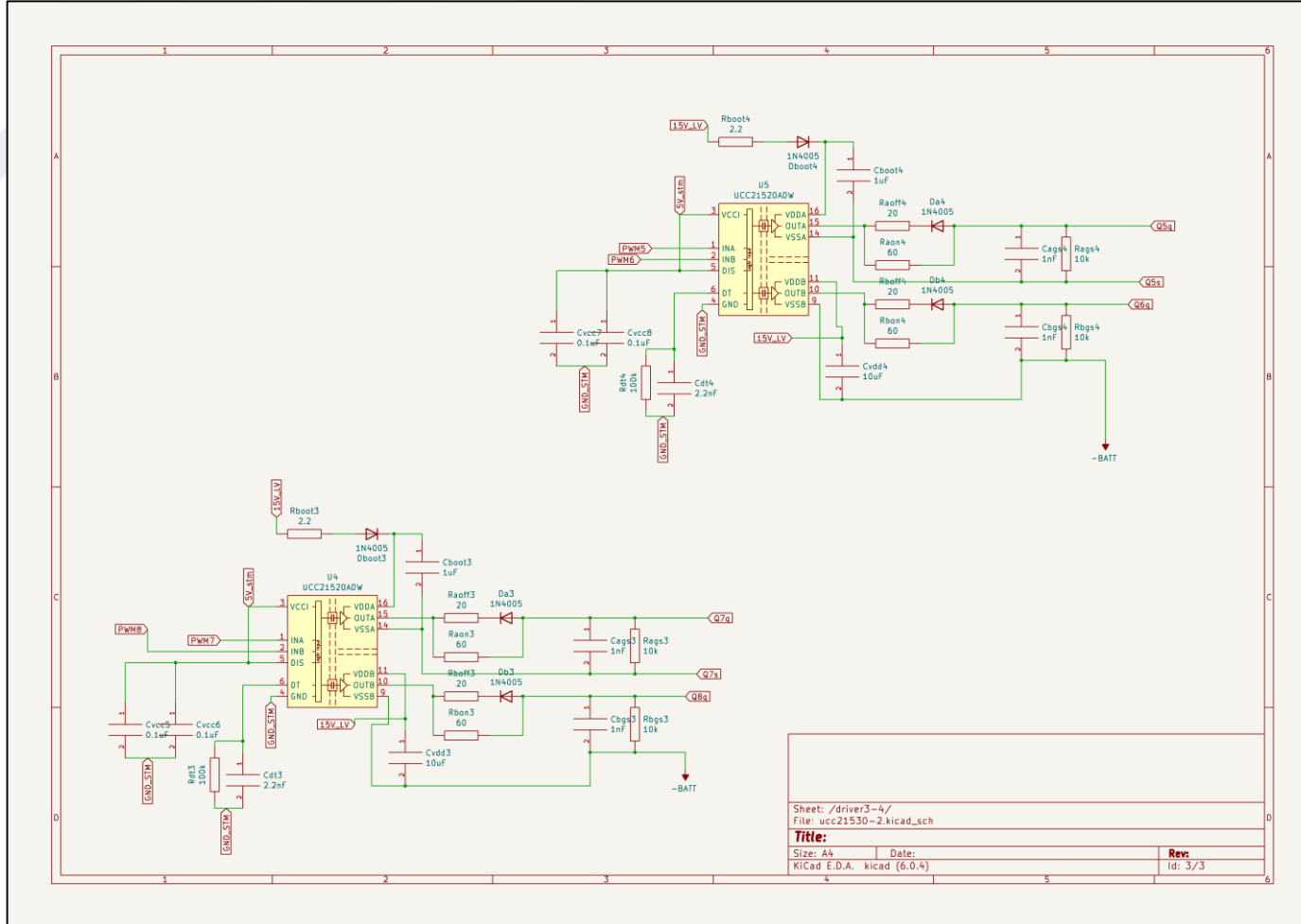
Yapılan şematik çalışmasının ardından devre PCB tasarımına geçilmiş ve devrenin PCB'si Şekil 3.15, Şekil 3.16 ve Şekil 3.17'de gösterildiği gibi gerçekleştirilmiştir.

PCB basıldıktan sonra dizgisi yapılmış ve kaçak endüktans ile transformatör de eklenmiştir. Devrenin deneysel hali Şekil 3.18'de gösterildiği gibi hazırlanmıştır.

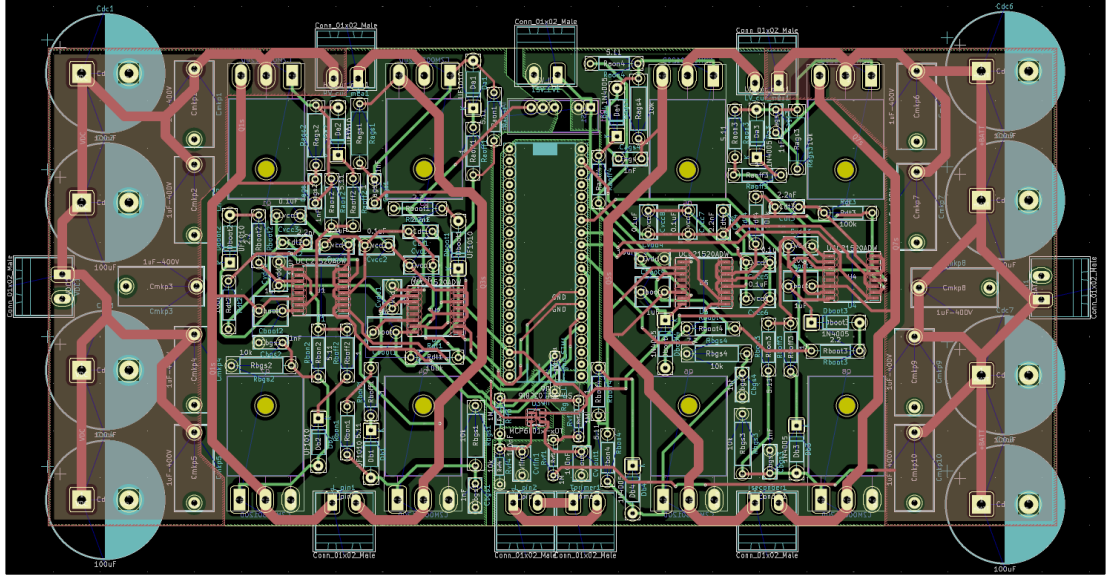
Tasarlanan devre çıkış değerlerinin 50V gerilimde 400W ve 80V gerilimde 1000W çıkış gücü verebilmesi için pasif yüke bağlanmıştır. Yapılan deneysel gözlemde DAB devresinin SPS yöntemi ile 400W'ta %90 verimlilikle çalıştığı tespit edilmiştir. Bundan sonraki adımlarda devrenin istenilen çıkış parametrelerini verebilecek şekilde çalışabileceği faz kaydırma yöntemleri ile denenerek DAB devresinin kaçak endüktans ve anahtarlama elemanı üzerindeki gerilim-akım grafikleri, verimliliği ve CM mod gürültüsü incelenmiştir.



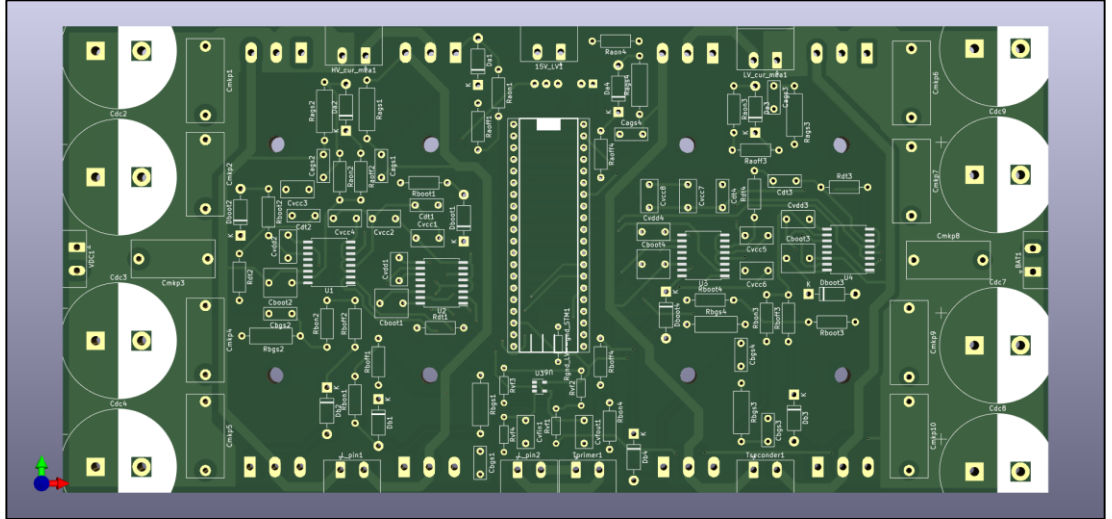
Şekil 3.12. DAB devresi anakart şematığı



Şekil 3.14. DAB devresi üçüncü ve dördüncü sürücü şematığı

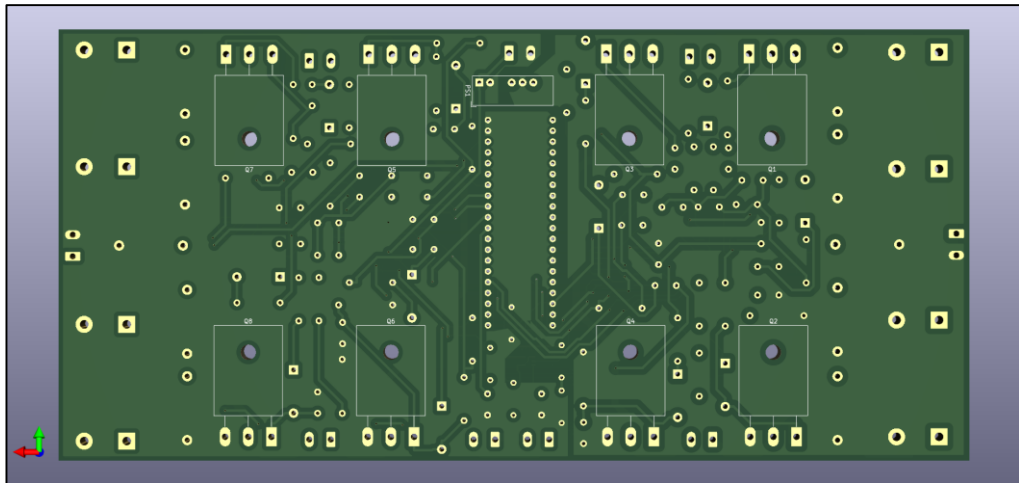


Şekil 3.15. DAB devresinin PCB yüzü

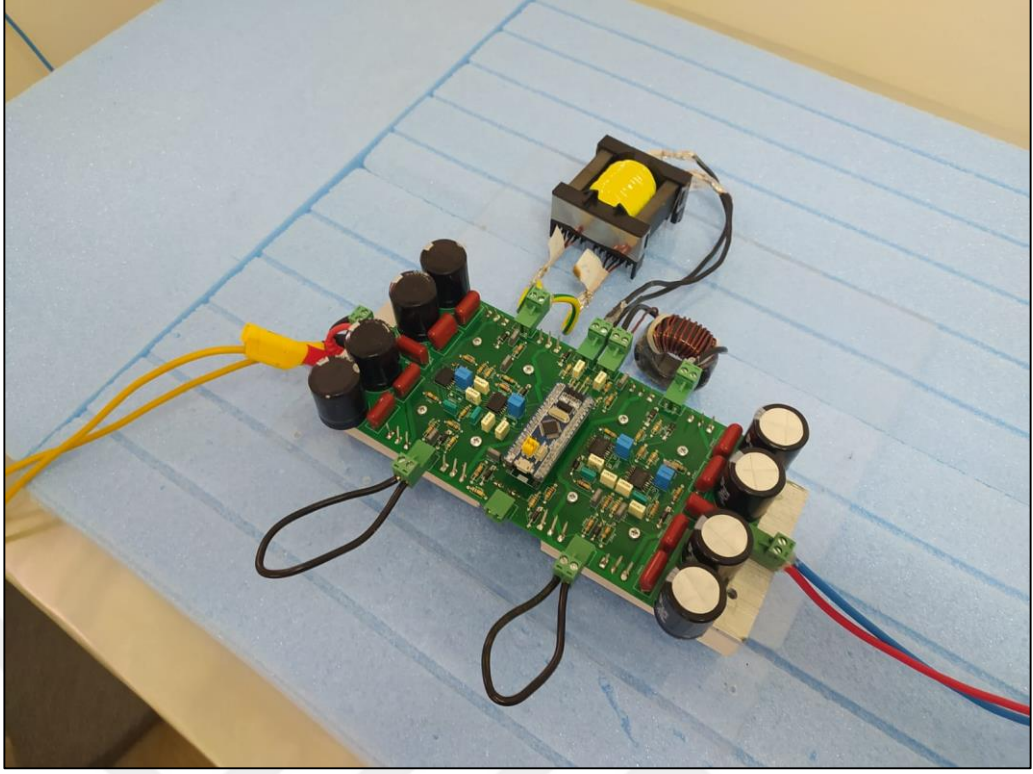


Şekil 3.16. DAB devresinin üç boyutlu görüntüsünün ön yüzü

(b)



Şekil 3.17. DAB devresinin üç boyutlu görüntüsünün arka yüzü



Şekil 3.18. DAB DC/DC çevirici devresi

4. BULGULAR VE TARTIŞMA

4.1. Faz Kaydırma Yöntemlerine Göre DAB Devresinin Deneysel Sonuçları ve EMI Analizi

Gerçekleştirilen tasarımın ardında DAB devresi deney düzeneği öncelikle 400W çıkış gücü ve 50V çıkış gerilimi verecek şekilde düzenlenmiştir. Bu koşullarda devre Çizelge 3.1’de verilen faz kaydırma yöntemleri ile teker teker çalıştırılmış ve EMI değerleri incelenmiştir. EMI sonuçları Çizelge 4.1’de en düşük EMI tepe değerine sahip yöntemden en yüksek EMI tepe değerine sahip yöneme doğru sıralandırılmıştır. Öncelikle görülebilir ki SPS yöntemi yüksek EMI tepe değeri ile bu tabloda en alt sıralarda bulunmaktadır.

Çizelge 4.1. Faz kaydırma yöntemleri EMI tepe değerleri

SIRA	D_1	D_2	D_3	Faz Kaydırma Yöntemi	ZCS (Nümerik Olarak)	EMI Tepe Değeri (dBuV)	Tepe Değeri Frekansı (MHz)
1.	0.20	0.20	0.18	TPS-DPS	Var	75.2	11.33
2.	0.17	0.17	0.17	DPS	Var	75.4	10.9
3.	0.16	0.00	0.24	EPS	Var	75.5	10.26
4.	0.03	0.03	0.15	DPS	Yok	75.9	12.4
5.	0.23	0.23	0.19	TPS	Var	76.2	11.47
6.	0.12	0.12	0.16	DPS	Yok	76.7	11.75
7.	0.00	0.31	0.03	EPS	Yok	76.7	3.5
8.	0.16	0.16	0.17	DPS	Yok	77	11.47
9.	0.00	0.04	0.13	EPS	Yok	77	10.66
10.	0.00	0.24	0.05	EPS	Yok	77	3.5
11.	0.26	0.26	0.20	TPS	Var	77	3.5
12.	0.16	0.06	0.21	TPS	Var	77.1	3.65
13.	0.04	0.04	0.15	DPS	Yok	77.13	11.74
14.	0.00	0.13	0.09	EPS	Yok	77.2	3.65
15.	0.00	0.06	0.12	EPS	Yok	77.4	10.93
16.	0.00	0.28	0.04	EPS	Yok	77.5	3.66
17.	0.01	0.01	0.15	DPS	Yok	77.7	10.66
18.	0.02	0.02	0.15	DPS	Yok	77.7	11.5
19.	0.00	0.02	0.14	EPS	Yok	78	11.33
20.	0.00	0.16	0.08	EPS	Var	78	11.33
21.	0.44	0.44	0.32	TPS	Var	78.1	3.65
22.	0.11	0.11	0.16	DPS	Yok	78.6	11.34
23.	0.00	0.11	0.10	EPS	Yok	78.6	11.33
24.	0.00	0.21	0.06	EPS	Yok	79	3.65
25.	0.00	0.36	0.02	EPS	Yok	81	11.47
26.	0.16	0.02	0.23	TPS	Var	81	11.47
27.	0.00	0.00	0.15	SPS	Yok	82	11.4
28.	0.06	0.16	0.11	TPS	Var	82.36	11.36
29.	0.02	0.16	0.09	TPS	Var	82.4	3.52

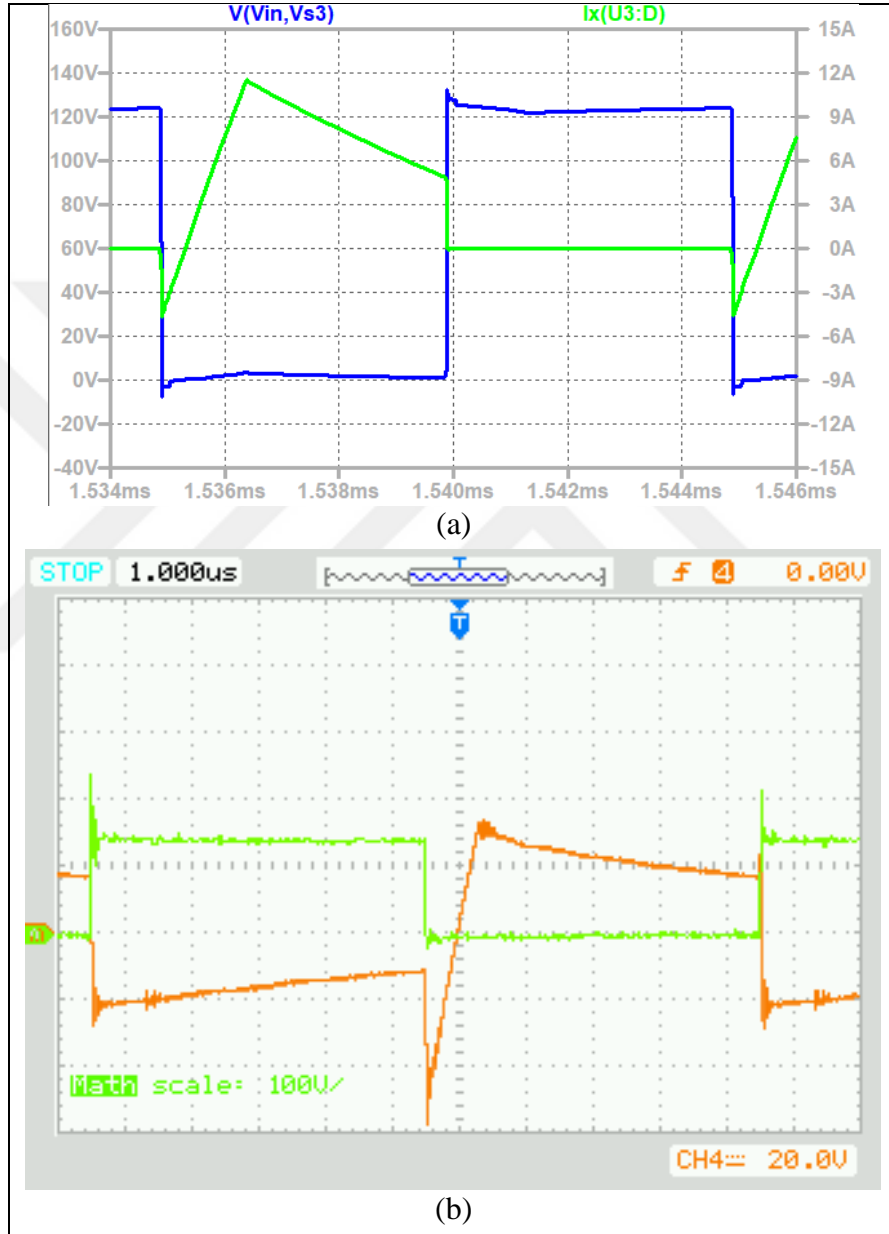
Faz kaydırma yöntemlerini anahtarlama grafikleri ve EMI grafikleri değerlendirilmiştir. Bu değerlendirme ilk olarak 27. sıradaki SPS yöntemi ile yapılmıştır.

SPS yönteminde H köprülerinin kendi iç faz kaydırmaları sıfırdır. Kaçak endüktans üzerindeki gerilim ve akım grafikleri LTspice üzerindeki benzetimle Şekil 4.1'de karşılaştırılmış ve aynı şekli verdiği görülmüştür.



Şekil 4.1. DAB devresi SPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım (yeşil) ve gerilim (mavi) (b) deneydeki akım (turuncu) ve gerilim (yeşil)

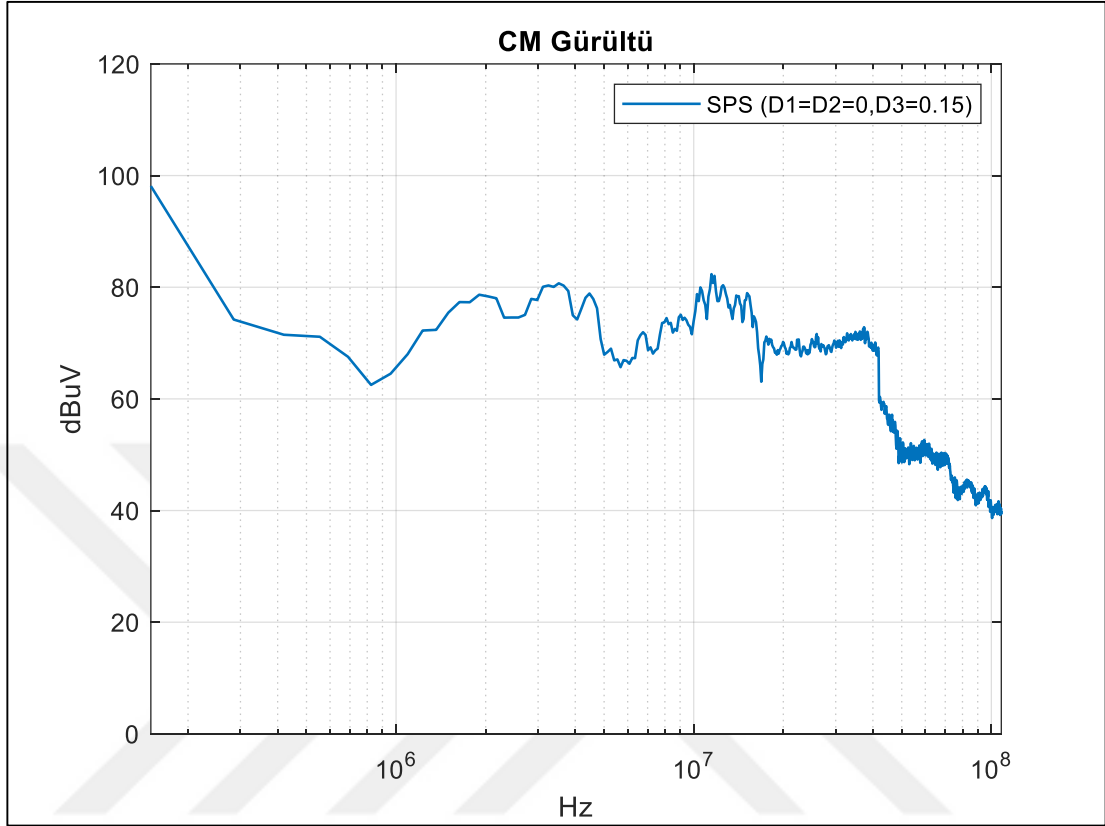
SPS yönteminde S2 anahtar elemanının üzerinde oluşan akım ve gerilim grafikleri ise simülasyon ve deneysel gözlem olarak Şekil 4.2’de gösterilmiştir. Şekil 4.2(b)’ye bakıldığında görülebilir ki anahtarlama elemanı her ne kadar ZVS yapabiliyor olsa da gerilim düşüşü tamamlandıktan sonra tekrar osilasyonlar gerçekleşmektedir. Devrenin bu koşullarda 400W çıkış gücü ile %90 verimlilikte çalıştığı gözlemlenmiştir.



Şekil 4.2. DAB devresi SPS yönteminde iken S2 anahtarı üzerinde (a) benzetimdeki akım (yeşil) ve gerilim (mavi) (b) deneydeki akım (turuncu) ve gerilim (yeşil)

SPS yöntemiyle çalışan DAB devresinin oluşturduğu EMI sonuçları ise Şekil 4.3’te verilmiştir. Benzetim programında olduğu ve Çizelge 4.1’de de gösterildiği gibi

11.4MHz'te 82 dBuV değerinde bir tepe değeri oluşmaktadır. Ancak 3MHz bandında da 80dBuV değerlerinde EMI görülmektedir.



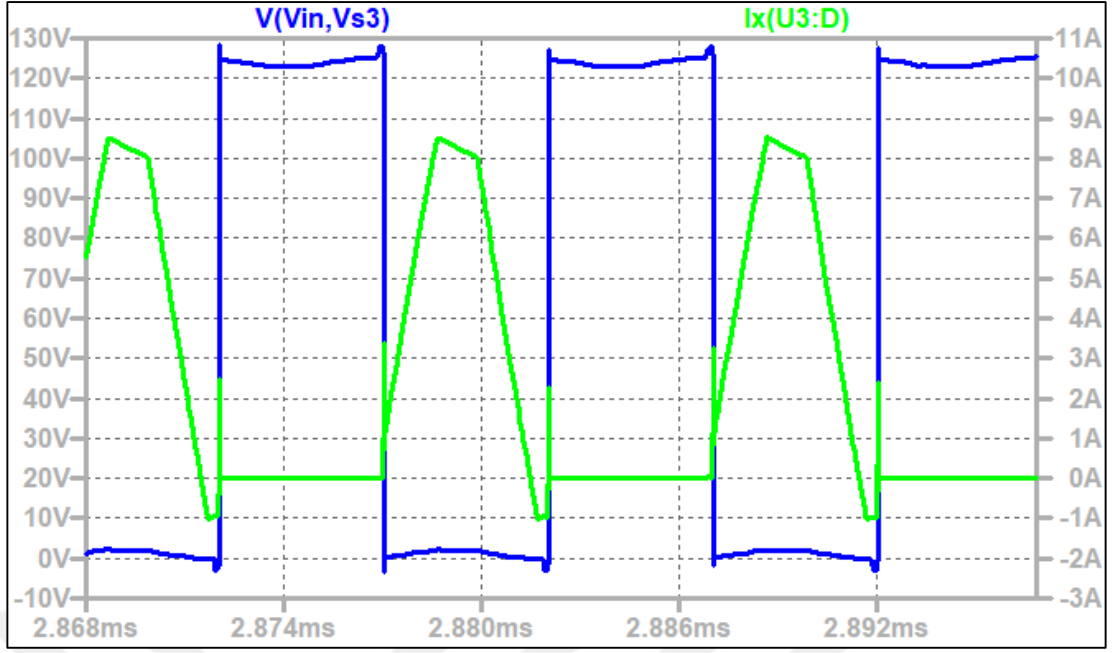
Şekil 4.3. DAB devresi SPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü

Çizelge 4.1'in birinci satırında verilen $D_1 = D_2 = 0.20, D_3 = 0.18$ faz kaydırma oranına sahip TPS yöntemi (aynı zamanda DPS bölgesine de girmektedir) DAB devresinde kullanılmıştır. Bu yöntemde her iki H köprüsü de faz kaydırmaya da sahip olduğundan olayı verimliliğin sabit kalmasının yanı sıra EMI değerlerinin de düşmesi beklenmiştir. Bu yöntemde kaçak endüktans üzerinde oluşan gerilim-akım grafikleri Şekil 4.4'te verilmiştir. Devrenin bu yöntemde endüktör üzerindeki akımının belli bir noktada nümerik olarak sıfır olması beklenir. Ancak transformatör değerinin tam olarak istenilen değerde olmamasından dolayı bu değer 1A civarında oluşmaktadır.



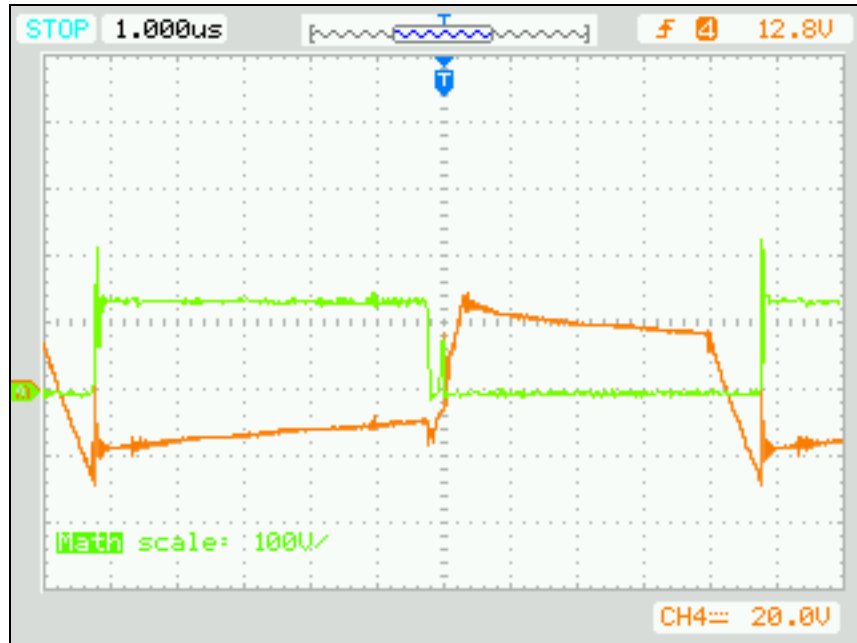
Şekil 4.4. DAB devresi TPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi) ve (b) deneydeki akım (turuncu) ve gerilim (yeşil)

TPS yönteminde S2 anahtarlama elemanının üzerinde oluşan gerilim-akım grafikleri ise Şekil 4.5 ve Şekil 4.6'da verilmiştir.

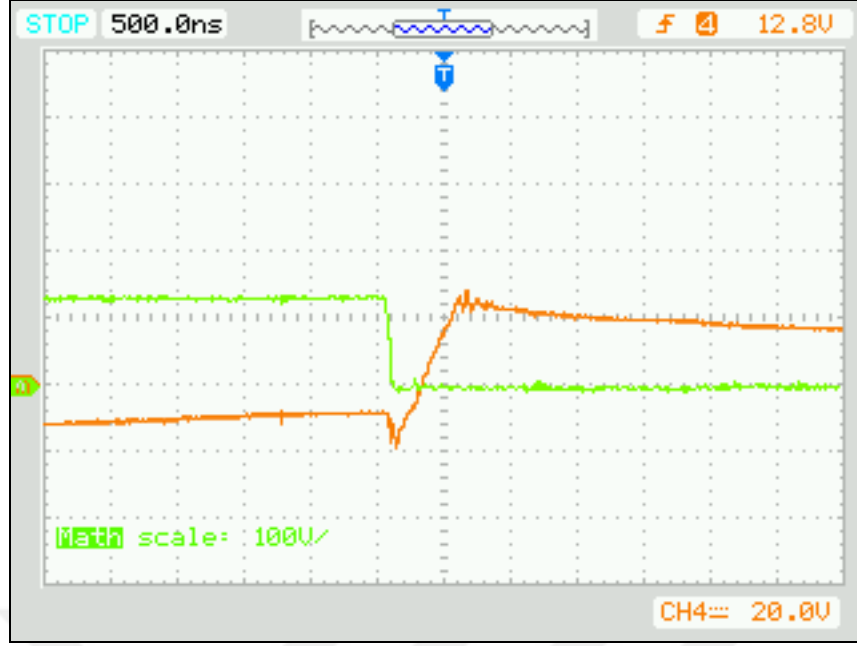


Şekil 4.5. DAB devresi TPS yönteminde iken S2 anahtarının üzerinde benzetimdeki akım (yeşil) ve gerilim (mavi)

Şekil 4.7’de bakıldığında gerilimin minimuma inmesinden sonra akımın pozitif değere çıktığı görülmektedir. Böylece ZVS gerçekleştiği görülür. Devrenin 400W çıkış gücünde %89 verimlilikle çalıştığı tespit edilmiştir.

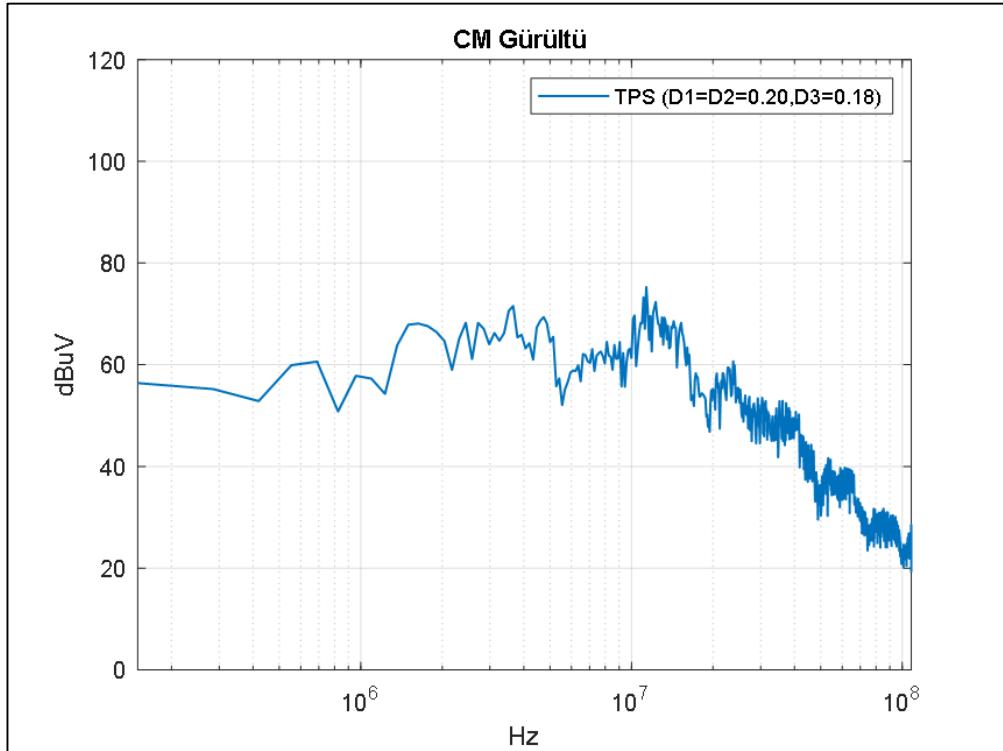


Şekil 4.6. DAB devresi TPS yönteminde iken S2 anahtarının üzerinde deneydeki akım (turuncu) ve gerilim (yeşil)



Şekil 4.7. DAB devresi TPS yönteminde iken S2 anahtarının iletim anı

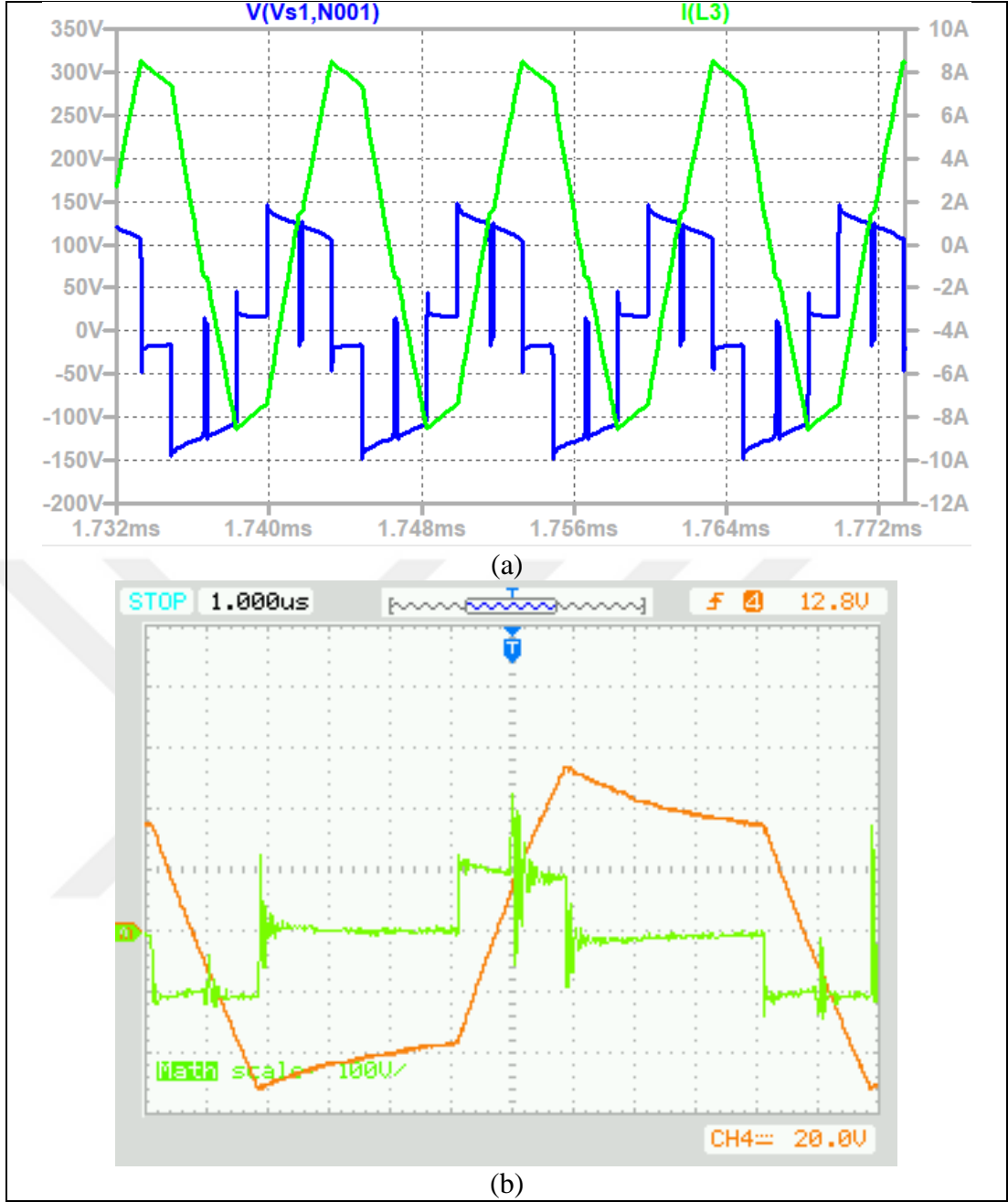
TPS yöntemi ile çalışan DAB devresinin sebep olduğu EMI grafiği Şekil 4.8’de verilmiştir. Burada görülebilir ki gürültünün en fazla olduğu 11.3MHz’te tepe değer 75dBuV olarak görülmektedir. Ayrıca bu frekansın altında da bu değerler yakın bir yayılım olmadığı görülebilmektedir.



Şekil 4.8. DAB devresi TPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü

Çizelge 4.1'in ikinci satırında verilen $D_1 = D_2 = D_3 = 0.17$ faz kaydırma oranına sahip DPS yöntemi DAB devresinde kullanılmıştır. Bu yöntemde de her iki H köprüsü faz kaydırmaya sahip olduğundan olayı verimliliğin sabit kalmasının yanı sıra EMI değerlerinin de düşmesi beklenmiştir. Bu yöntemde kaçak endüktans üzerinde oluşan gerilim-akım grafikleri Şekil 4.9'da verilmiştir. Devrenin bu yöntemle de endüktör üzerindeki akımının belli bir noktada nümerik olarak sıfır olması beklenir. Ancak transformatör değerinin tam olarak istenilen değerde olmamasından dolayı bu değer 1A civarında oluşmaktadır.





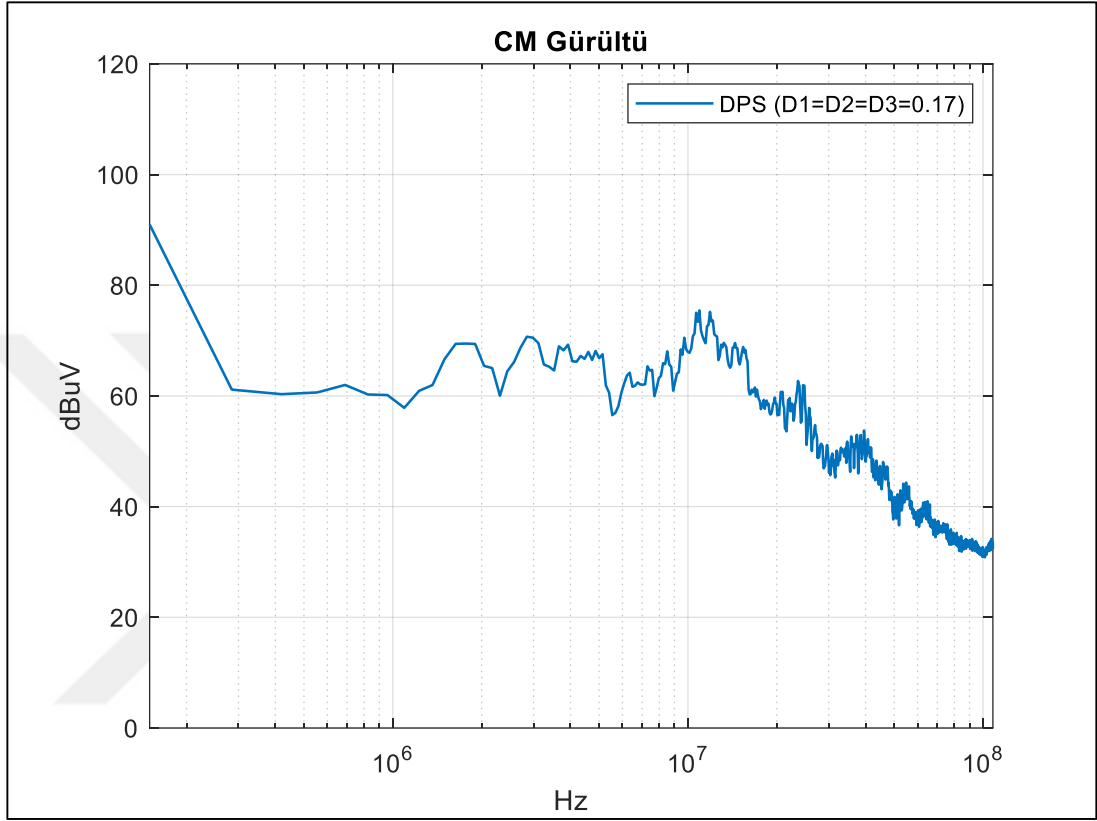
Şekil 4.9. DAB devresi $D_1 = D_2 = D_3 = 0.17$ DPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi) ve (b) deneydeki akım (turuncu) ve gerilim (yeşil)

Bu yöntemde S2 anahtarlama elemanının üzerinde oluşan gerilim-akım grafikleri ise Şekil 4.10'da verilmiştir. Devrenin 400W çıkış gücünde SPS yöntemiyle aynı şekilde %90 verimlilikle çalıştığı tespit edilmiştir.



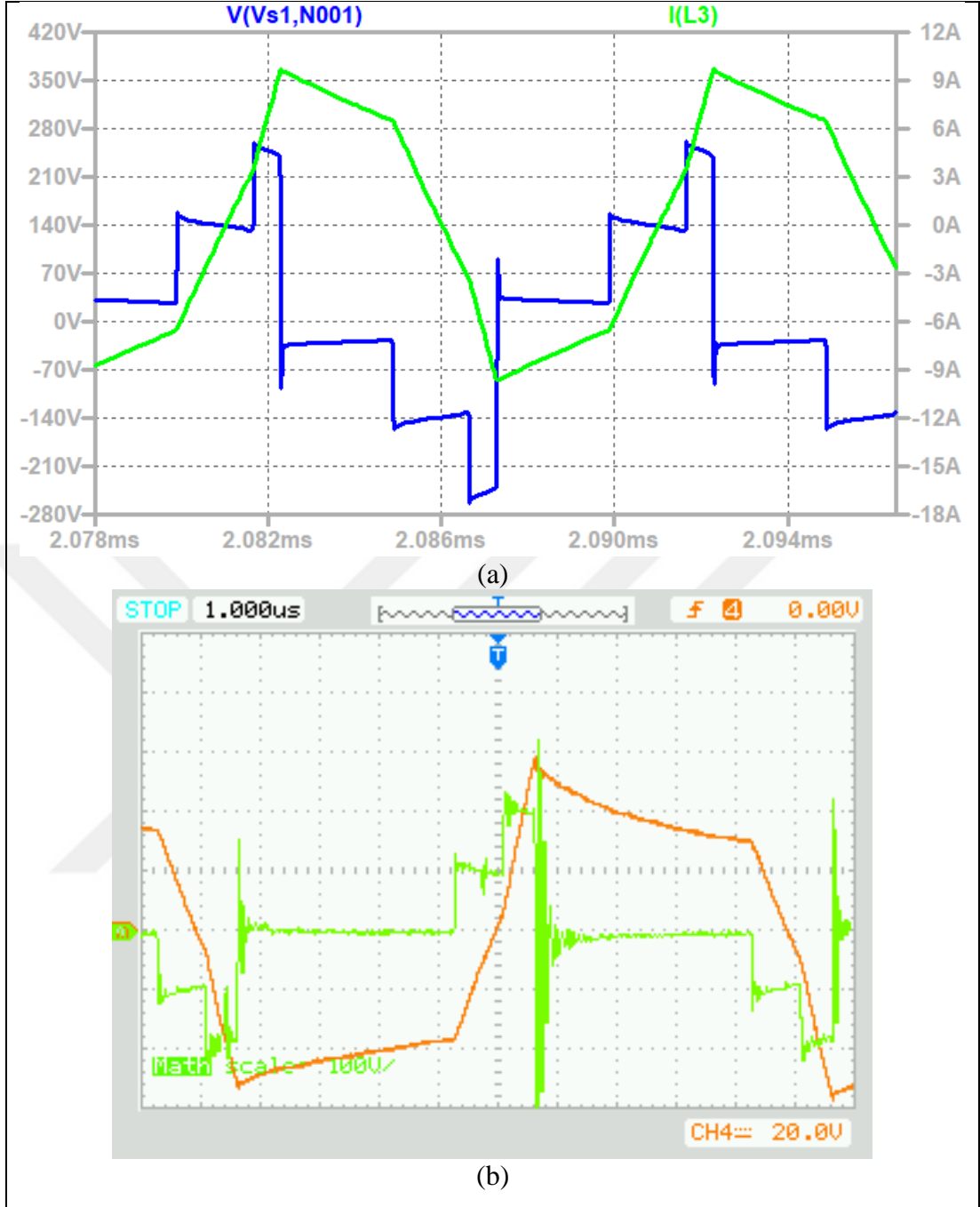
Şekil 4.10. DAB devresi $D_1 = D_2 = D_3 = 0.17$ DPS yönteminde iken S2 anahtarının üzerinde (a) benzetimdeki akım(yeşil)-gerilim(mavi), (b) deneydeki akım (turuncu) ve gerilim (yeşil) ve (c) iletim anı

DPS yöntemi ile çalışan DAB devresinin sebep olduğu EMI grafiği Şekil 4.10'da verilmiştir. Burada görülebilir ki gürültü grafiği TPS yöntemine çok benzemektedir. Bu benzerliğin yanı sıra bu yöntemin TPS yönteminden daha verimli çalışıyor olması DPS yöntemini daha öne çıkarmıştır.



Şekil 4.11. DAB devresi $D_1 = D_2 = D_3 = 0.17$ DPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü

Çizelge 4.1'in üçüncü satırında verilen $D_1 = 0.16$, $D_2 = 0$, $D_3 = 0.24$ faz kaydırma oranına sahip EPS yöntemi DAB devresinde kullanılmıştır. Bu yöntemde ise H köprülerinin biri faz kaydırma işlemine sahipken diğerinin bu işlemi yapmadığı bilinmektedir. Bu durum EMI-verimlilik ilişkisine ters etki yapacağı görülmüştür. Şekil 4.12 ve Şekil 4.13'te bu yöntemle çalışan DAB devresinin kaçak endüktör ve S2 anahtarları üzerindeki akım-gerilim değerleri gösterilmiştir.

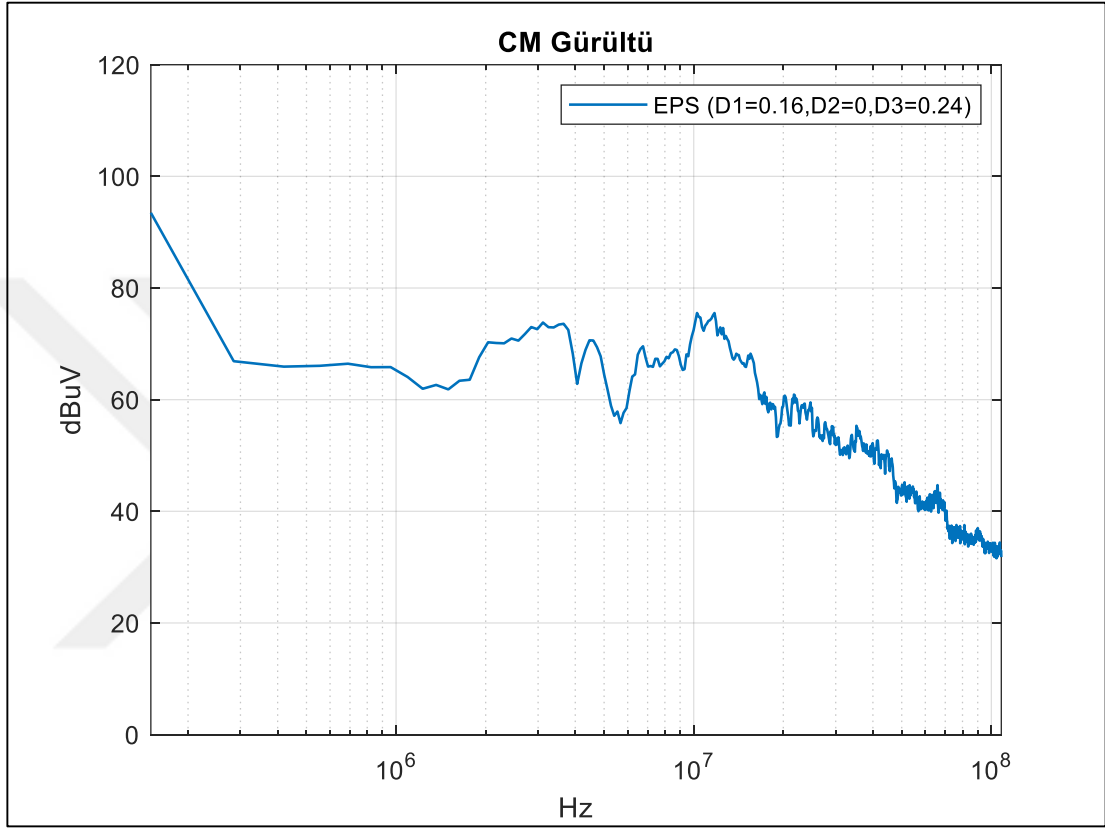


Şekil 4.12. DAB devresi $D_1 = 0.16, D_2 = 0, D_3 = 0.24$ EPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi) ve (b) deneydeki akım (turuncu) ve gerilim (yeşil)



Şekil 4.13. DAB Devresi $D_1 = 0.16, D_2 = 0, D_3 = 0.24$ EPS yönteminde iken S2 anahtarının üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi), (b) deneydeki akım (turuncu) ve gerilim (yeşil) ve (c) iletim anı

EPS yöntemi ile çalışan DAB devresinin sebep olduğu EMI grafiği Şekil 4.14'te verilmiştir. Burada görülebilir ki gürültü grafiği 3, 10 ve 11MHz frekanslarında 76dBuV değerlerindedir. Ancak bu yöntem ile çalışan DAB devresinin 400W çıkış gücünde verimliliğinin %84'e kadar düştüğü görülmüştür. Çünkü D_3 faz kaydırma oranı ZVS bölgesinin dışına çıkacak kadar büyük seçilmek zorunda kalmaktadır.



Şekil 4.14. DAB devresi $D_1 = 0.16, D_2 = 0, D_3 = 0.24$ EPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü

Çizelge 4.1'in dördüncü satırında verilen $D_1 = D_2 = 0.03, D_3 = 0.15$ faz kaydırma oranına sahip DPS yöntemi DAB devresinde kullanılmıştır. Bu yöntem SPS'e en yakın yöntemdir. Ancak köprülerde iç faz kaymasını sağladığı için daha düşük EMI değerlerine sahip olması beklenir. Bu yöntem ile çalışan DAB devresinin kaçak endüktans üzerindeki akım-gerilim grafiği Şekil 4.15'te, S2 anahtarı üzerinde oluşan akım-gerilim grafikleri ise Şekil 4.16'da verilmiştir.

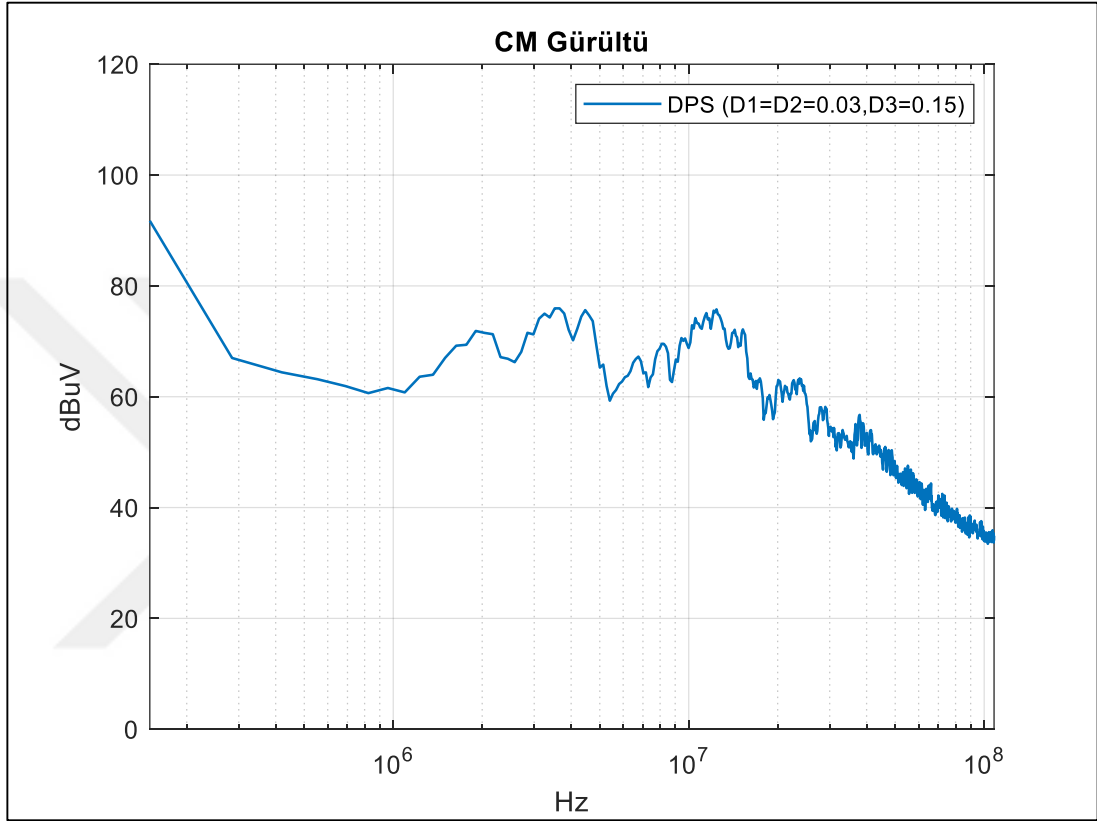


Şekil 4.15. DAB devresi $D_1 = D_2 = 0.03, D_3 = 0.15$ DPS yönteminde iken kaçak endüktans üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi) ve (b) deneydeki akım (turuncu) ve gerilim (yeşil)



Şekil 4.16. DAB Devresi $D_1 = D_2 = 0.03, D_3 = 0.15$ DPS yönteminde iken S2 anahtarının üzerinde (a) benzetimdeki akım (yeşil)-gerilim (mavi), (b) deneydeki akım (turuncu) ve gerilim (yeşil) ve (c) iletim anı

$D_1 = D_2 = 0.03, D_3 = 0.15$ DPS yöntemi ile çalışan DAB devresinin sebep olduğu EMI grafiği Şekil 4.17’de verilmiştir. Burada da görülebilir ki gürültü grafiği 3, 10 ve 11MHz frekanslarında 76dBuV değerlerindedir. Fakat burada en önemli nokta bu yöntemin SPS ile aynı dış faz kayma oranına sahip olmasıdır. Bu noktada SPS ile aynı verimliliğe sahip olan bu yöntemde EMI değerleri çok daha düşüktür.



Şekil 4.17. DAB devresi $D_1 = D_2 = 0.03, D_3 = 0.15$ DPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü

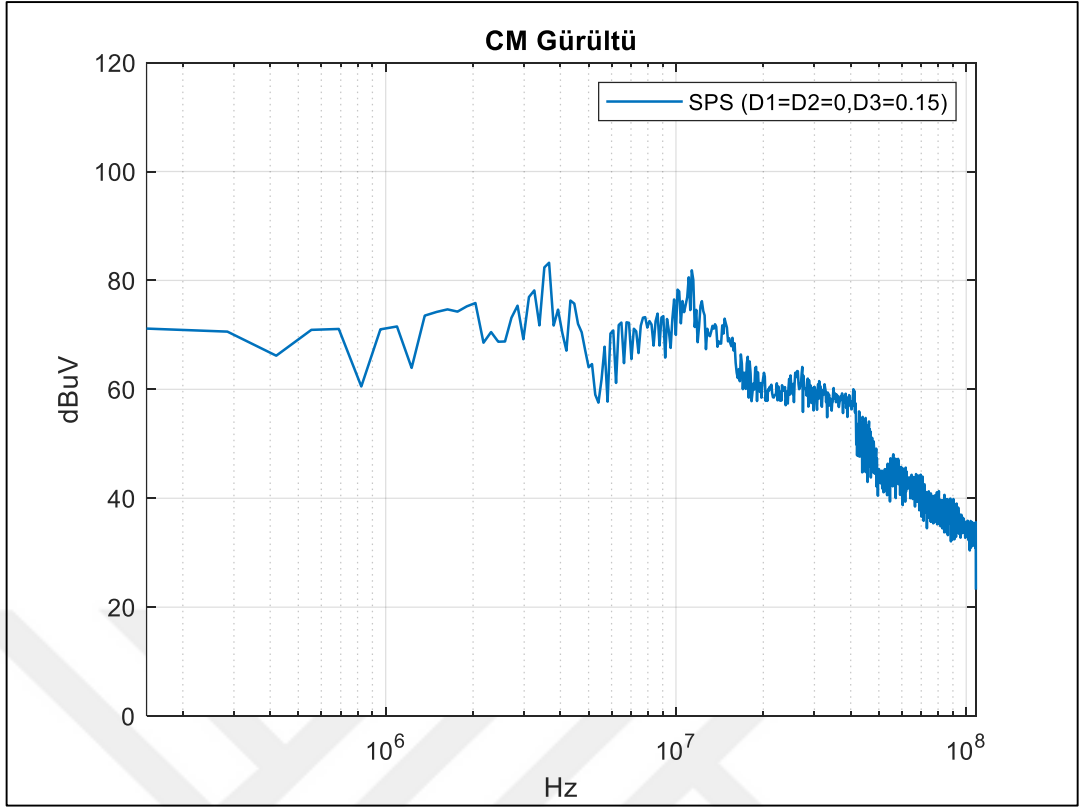
Gerçekleştirilen 50V 400W ölçümlerinin ardından DAB DC/DC çevirici devresi donanımsal olarak hiçbir şey değiştirilmeden 80V 1000W çıkış parametreleri için çalıştırılmıştır. Bunun için Çizelge 4.1’deki faz kaydırma yöntemleri tek tek uygulanmış ve önemli olan yöntemlerin sonuçları SPS sonuçları ile karşılaştırılmıştır.

Öncelikle devre SPS yöntemiyle çalıştırılmış ve kaçak endüktans ile MOSFET’ler üzerinde Şekil 4.18’deki gibi akım-gerilim değerleri görülmüştür.



Şekil 4.18. DAB devresi SPS yöntemi ile çalışmasında (a) kaçak endüktans üzerinde oluşan akım (turuncu) gerilim (yeşil) ve (b) MOSFET üstünde oluşan akım (turuncu) gerilim (yeşil) şekilleri

Bu yöntemde yapılan EMI analizinde devrenin Şekil 4.19'daki gibi EMI yaydığı gözlemlenmiştir.



Şekil 4.19. SPS yöntemi ile çalışan 1kW DAB devresi EMI sonucu

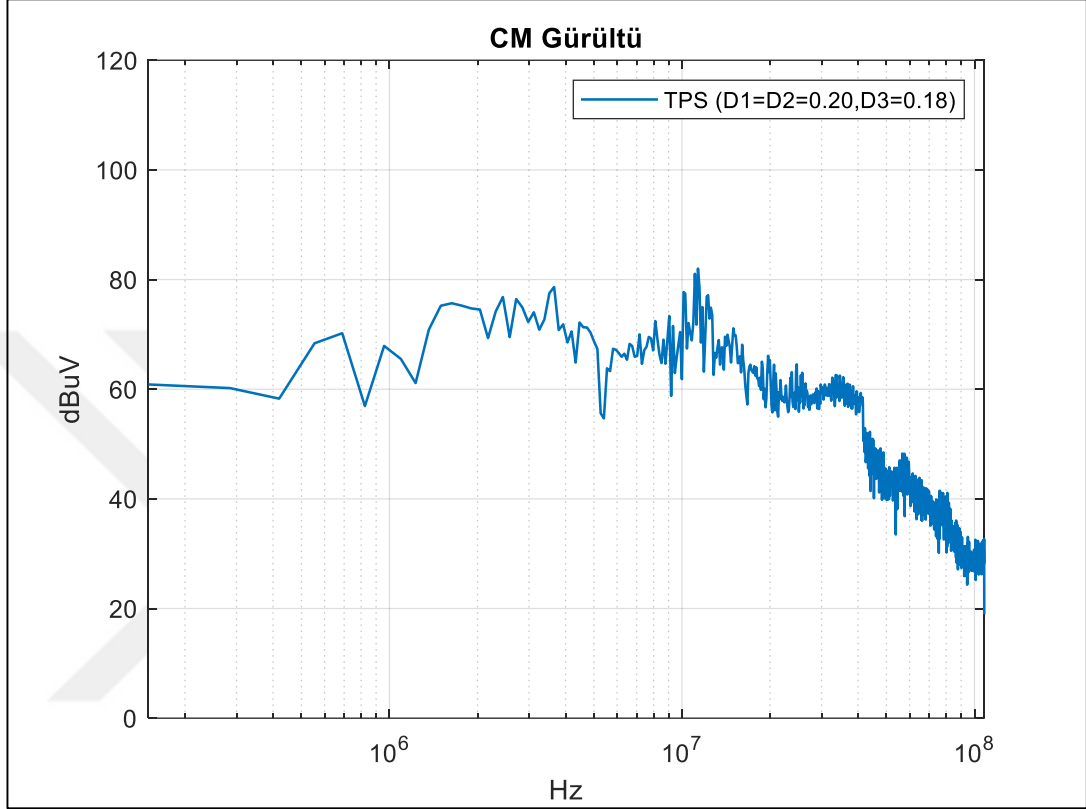
Çizelge 4.1'in birinci satırında verilen $D_1 = D_2 = 0.20$, $D_3 = 0.18$ faz kaydırma oranına sahip TPS yöntemi (aynı zamanda DPS bölgesine de girmektedir) bu noktada tekrar kullanılmıştır. 400W ölçümünde olduğu gibi burada da verimlilik değişmezken EMI seviyesinin düşmesi beklenmiştir.

Çalışma grafikleri Şekil 4.20'de verilen devrenin verimliliğinin SPS yöntemi ile aynı olduğu görülmüştür.



Şekil 4.20. DAB Devresi TPS yönteminde iken (a) kaçak endüktans üzerinde akım (yeşil)-gerilim (mavi) (b) MOSFET üzerinde akım (turuncu) ve gerilim (yeşil) ve (c) iletme geçme anı

TPS yöntemi ile çalışan DAB devresinin sebep olduğu EMI grafiği Şekil 4.21’de verilmiştir. Burada görülebilir ki gürültünün en fazla olduğu 11.3MHz’te tepe 80dBuV değerinin üzerine çıktığı görülmektedir. Ayrıca bu frekansın altında da EMI değerlerinin arttığı gözlemlenmiştir.



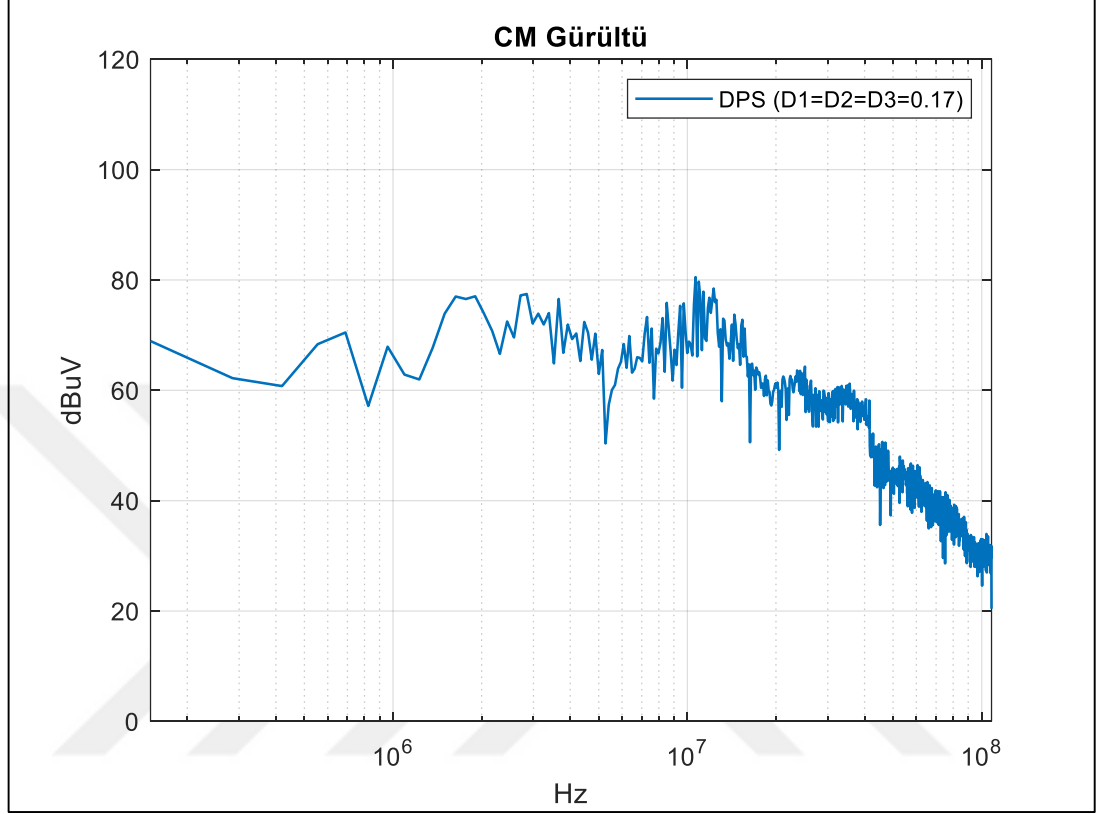
Şekil 4.21. DAB devresi TPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü

Çizelge 4.1'in ikinci satırında verilen $D_1 = D_2 = D_3 = 0.17$ faz kaydırma oranına sahip DPS yöntemi DAB devresinde kullanılmıştır. Devre akım gerilim değerleri Şekil 4.22'de verilmiştir.



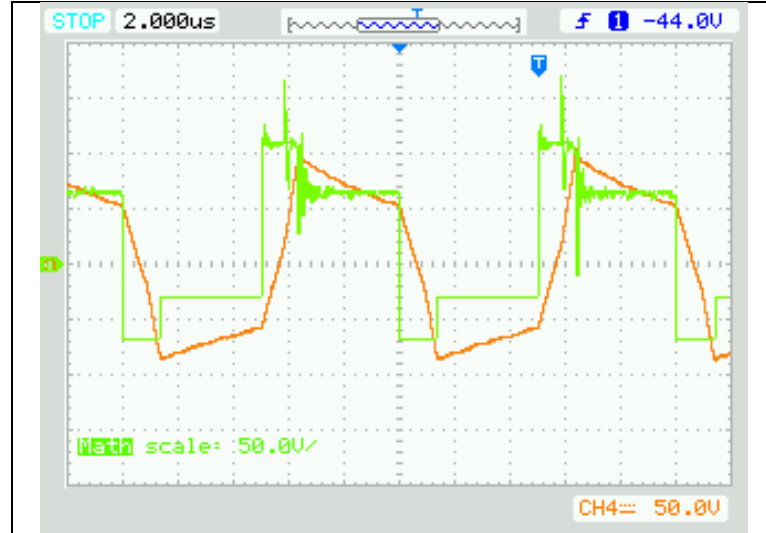
Şekil 4.22. DAB devresi $D_1 = D_2 = D_3 = 0.17$ DPS yönteminde iken (a) kaçak endüktans üzerindeki akım (yeşil)-gerilim (mavi) (b) MOSFET üzerindeki akım (turuncu) ve gerilim (yeşil) ve (c) iletme geçme anı

Devrenin bu yöntemde de SPS yöntemi ile aynı verimlilikte çalıştığı tespit edilmiştir. Daha sonra yapılan ve Şekil 4.23'te gösterilen EMI ölçümleri ile en fazla 80dBuV değerinde iletimle yayılım yaptığı tespit edilmiştir.

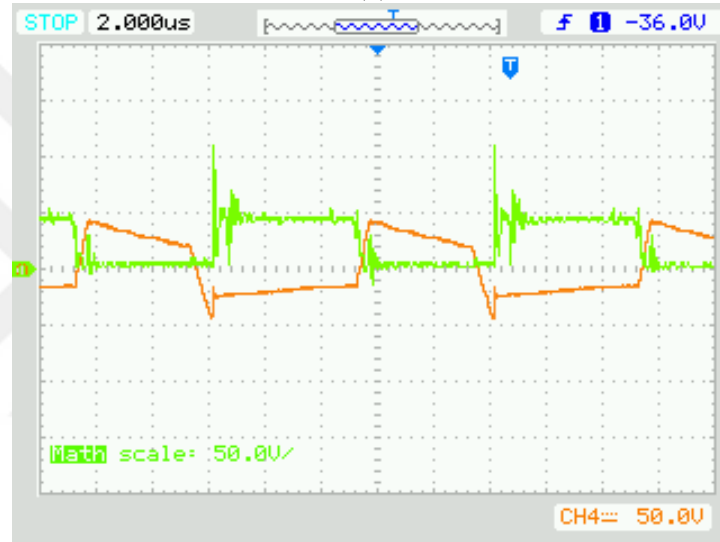


Şekil 4.23. DAB devresi $D_1 = D_2 = D_3 = 0.17$ DPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü

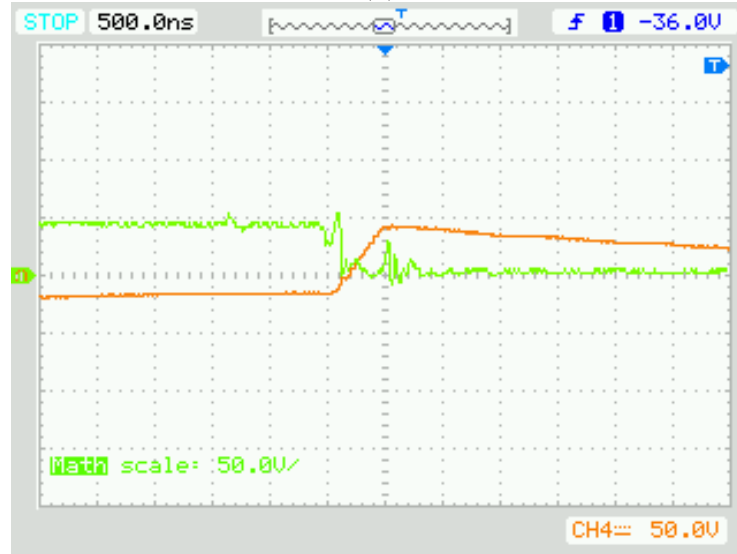
Çizelge 4.1'in üçüncü satırında verilen $D_1 = 0.16$, $D_2 = 0$, $D_3 = 0.24$ faz kaydırma oranına sahip EPS yöntemi DAB devresinde ikinci kez kullanılmıştır. Bu yöntem sonucu DAB devresi üzerinde elde edilen gerilim-akım grafikleri Şekil 4.24'te verilmiştir.



(a)



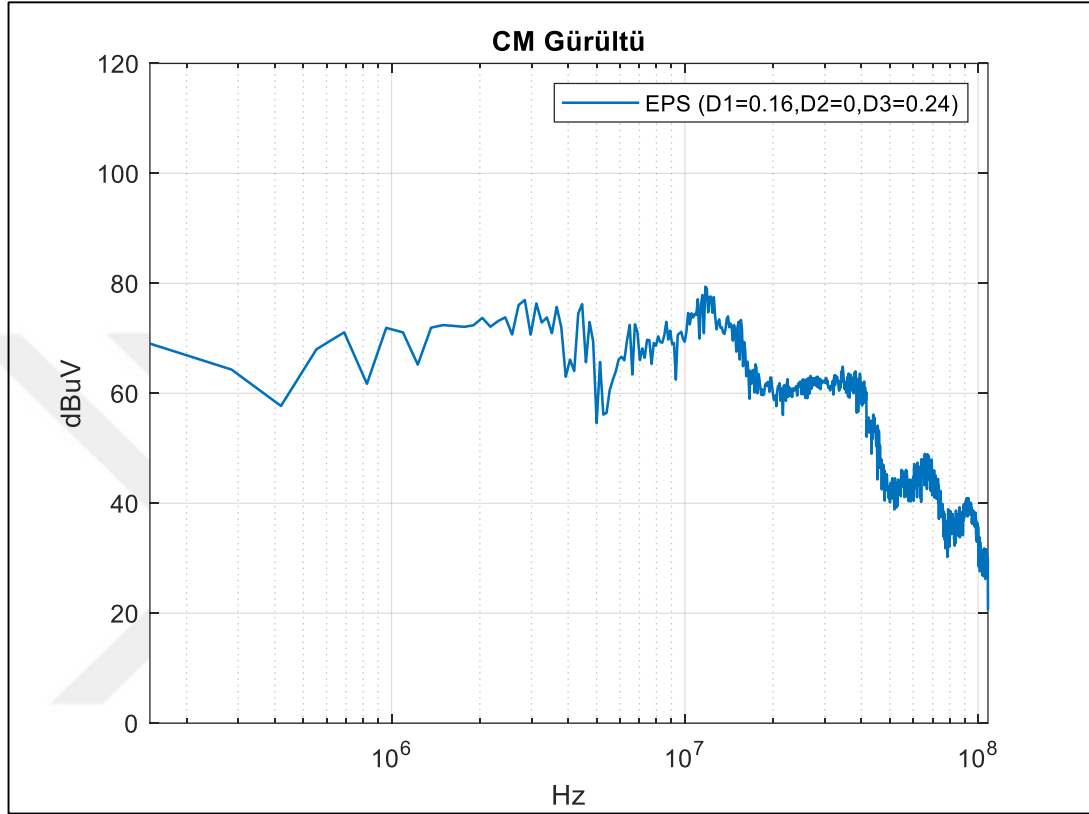
(b)



(c)

Şekil 4.24. DAB devresi $D_1 = 0.16, D_2 = 0, D_3 = 0.24$ EPS yönteminde iken (a) kaçak endüktans üzerindeki akım (yeşil)-gerilim (mavi) (b) MOSFET üzerindeki akım (turuncu)-gerilim (yeşil) ve (c) iletme geçme anı

EPS yöntemi ile çalışan DAB devresinin sebep olduğu EMI grafiği Şekil 4.25'te verilmiştir. Burada görülebilir ki gürültü grafiği 80dBuV değerinin altındadır. Ancak bu yöntem ile çalışan DAB devresinin verimliliği 400W çıkış gücünde olduğu gibi 1000W çıkış gücünde de SPS yöntemine göre 4 puan daha altıdır.



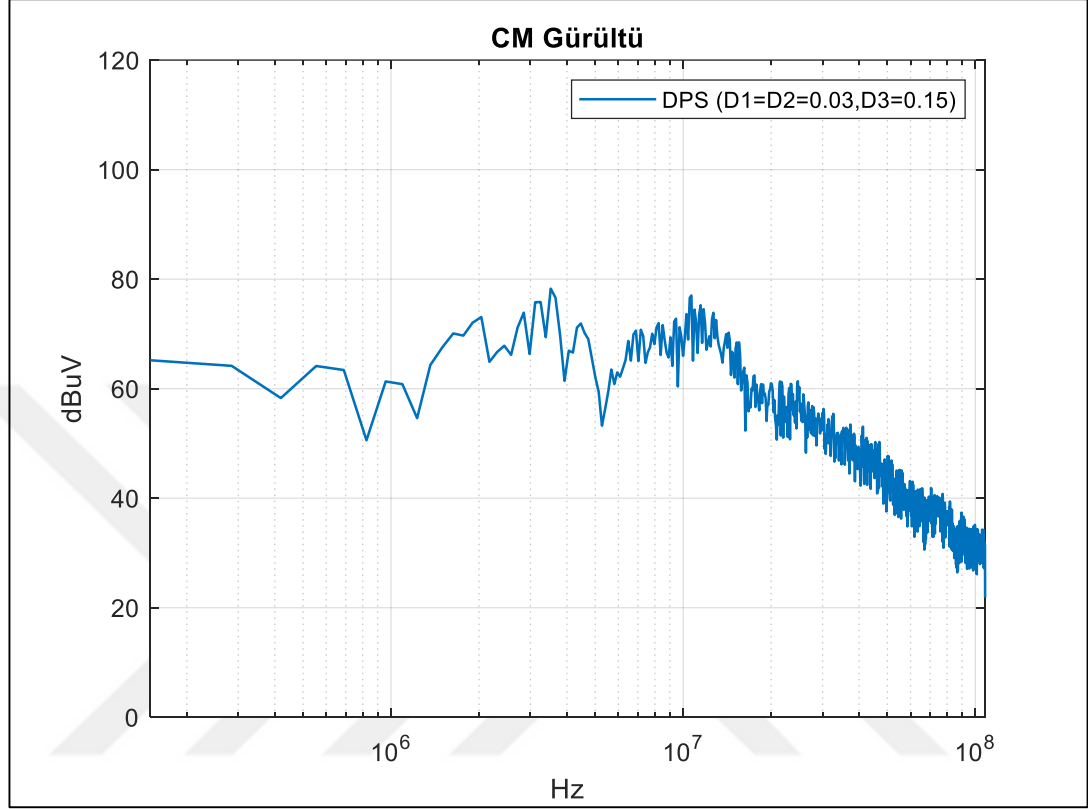
Şekil 4.25. DAB devresi $D_1 = 0.16, D_2 = 0, D_3 = 0.24$ EPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü

Çizelge 4.1'in dördüncü satırında verilen $D_1 = D_2 = 0.03, D_3 = 0.15$ faz kaydırma oranına sahip DPS yöntemi DAB devresinde kullanılmıştır. Devrenin çalışma koşullarındaki akım-gerilim grafikleri Şekil 4.26'da verilmiştir.



Şekil 4.26. DAB devresi $D_1 = D_2 = 0.03$, $D_3 = 0.15$ DPS yönteminde iken (a) kaçak endüktans üzerindeki akım (yeşil)-gerilim (mavi) (b) MOSFET üzerindeki akım (turuncu) ve gerilim (yeşil) ve (c) iletim anı

$D_1 = D_2 = 0.03, D_3 = 0.15$ DPS yöntemi ile çalışan DAB devresinin sebep olduğu EMI grafiği Şekil 4.27’de verilmiştir. Burada görülebilmektedir ki devre 78dBuV değerinin altında bir yayılım yapmaktadır.

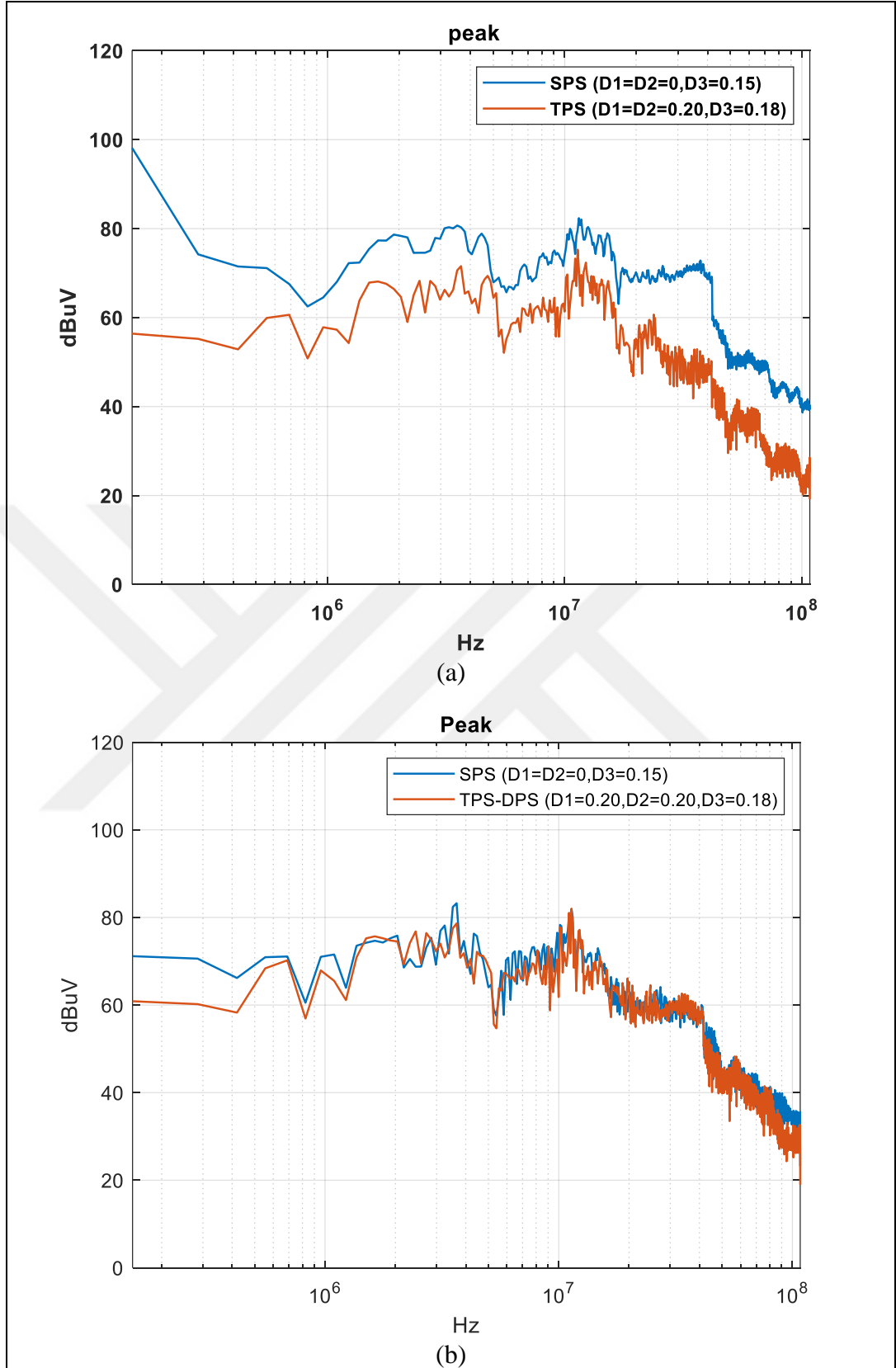


Şekil 4.27. DAB devresi $D_1 = D_2 = 0.03, D_3 = 0.15$ DPS yönteminde iken yaydığı iletimle yayılım ortak mod gürültüsü

4.2. ÇAK Devresinde EMI Bastırma Tekniğinin Seçimi ve Uygulanması

ÇAK devresi üzerinde 400W ve 1000W güç testleri sonucunda yapılan EMI analizleri ile faz kaydırma yönteminin değiştirilerek SPS yöntemine göre EMI değerlerinin azaltılabileceği görülmüştür.

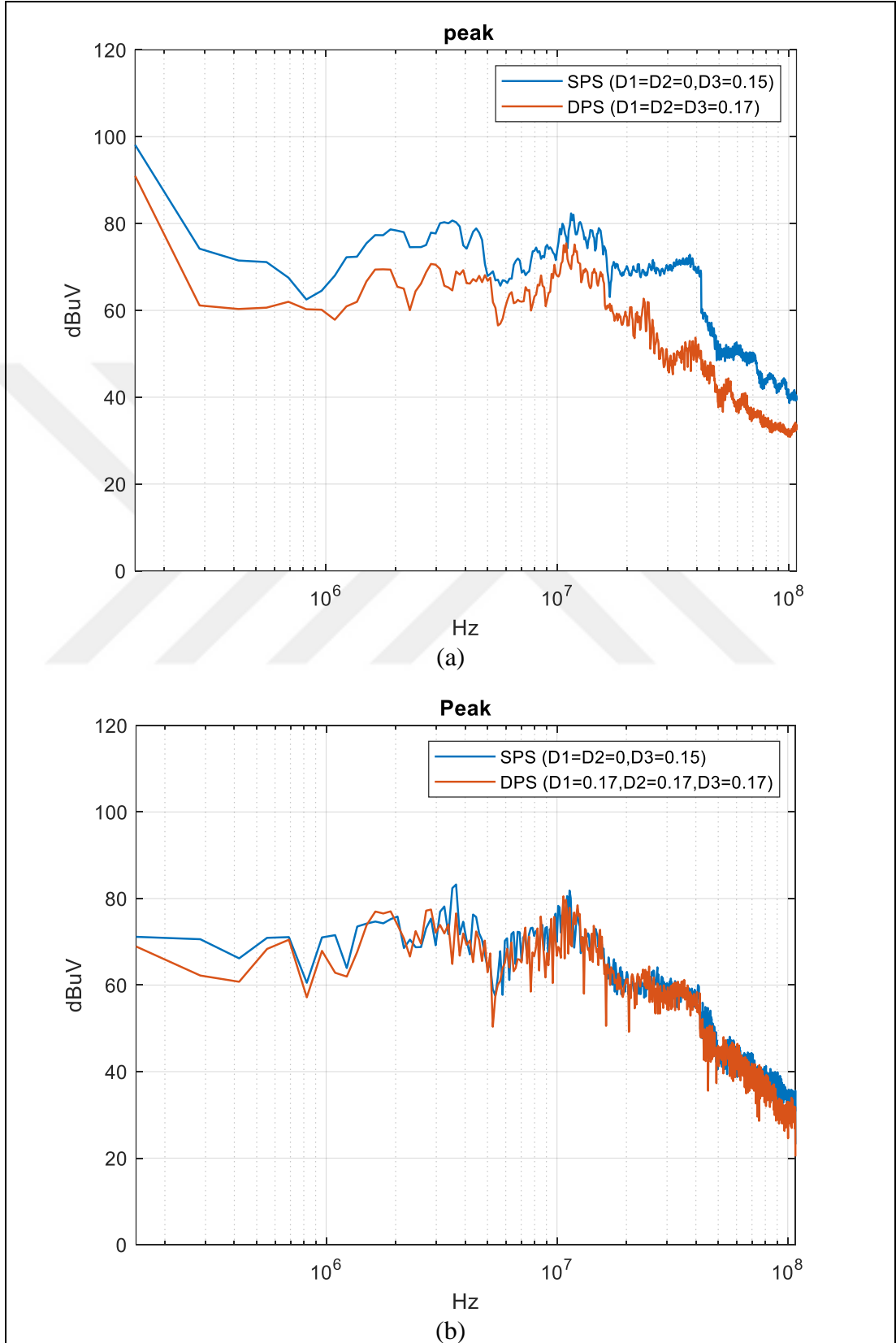
Öncelikle Çizelge’in birinci satırında verilen TPS yönteminin SPS yöntemine göre 400W ve 1000W sonuçları Şekil 4.28’de olduğu gibi karşılaştırılmıştır. Bu karşılaştırmada görülmektedir ki 400W bölgesinde TPS, SPS yöntemine göre ortalama 7dBuV daha az gürültü yayarken 1000W bölgesinde neredeyse aynı EMI’ı yaymaktadır.



Şekil 4.28. TPS-SPS yöntemlerinin (a) 400W ve (b) 1000W'ta karşılaştırılması

Çizelge 4.1'in ikinci satırında verilen DPS yönteminin yaydığı EMI değeri SPS yöntemiyle karşılaştırdığımızda Şekil 4.29'daki durum ortaya çıkmaktadır. Burada da

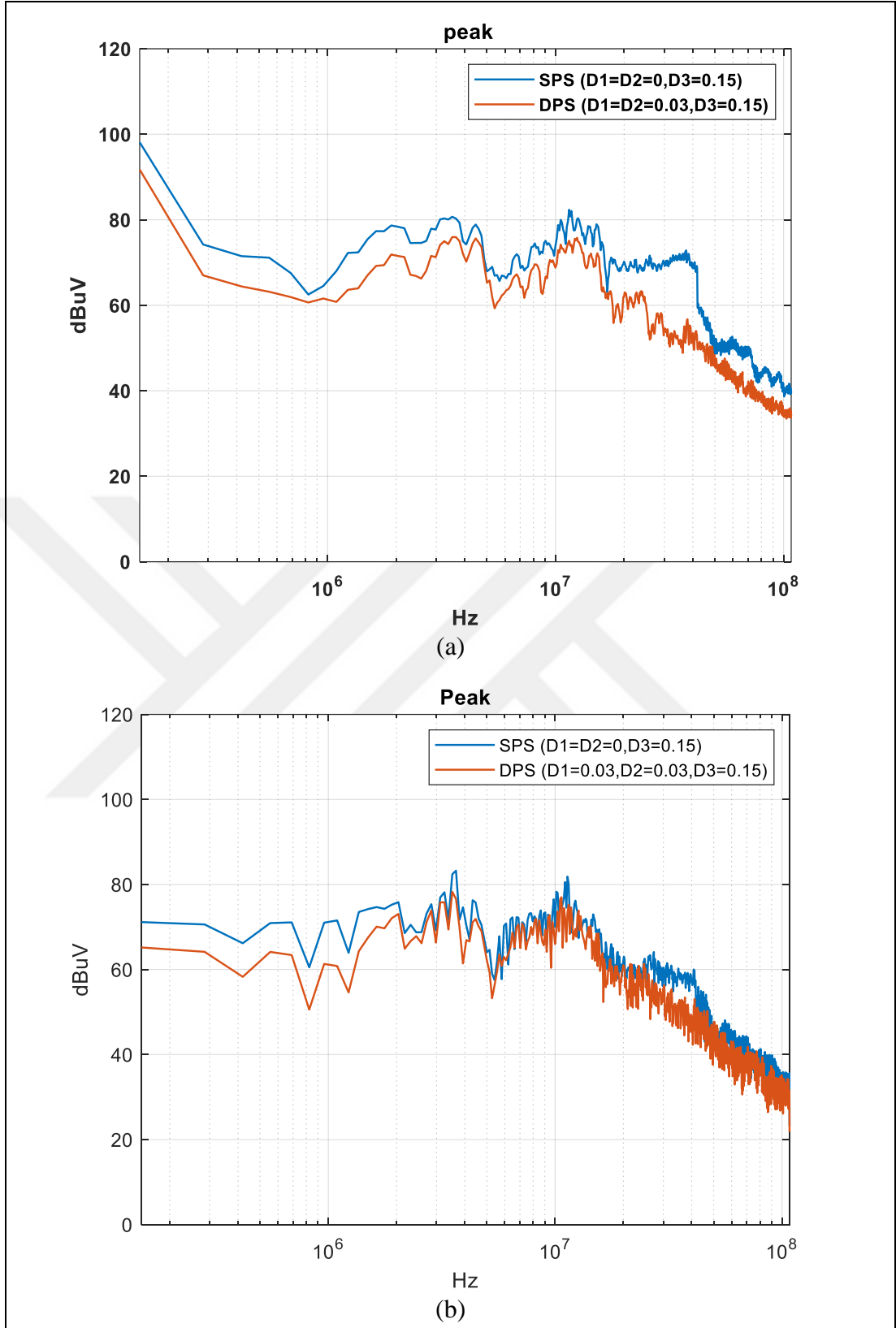
400W bölgesinde DPS daha iyi bir EMI sonucu verirken 1000W bölgesinde yapılan yayılım neredeyse aynı olmaktadır.



Şekil 4.29. DPS-SPS yöntemlerinin (a) 400w ve (b) 1000W'ta karşılaştırılması

Çizelge 4.1'in dördüncü satırında verilen DPS yönteminin EMI sonuçları SPS yöntemiyle karşılaştırıldığında DPS yönteminin her iki güç bölgesinde de daha iyi EMI sergilediği Şekil 4.30'da görülmektedir. 400W güç değerinde DPS, SPS yöntemine göre en az 6dBuV daha az EMI yayarken bu değer 1000W güç değerinde 5dBuV olmaktadır. Ayrıca yapılan ölçümlerde her iki yöntemin her iki güç bölgesinde de aynı verimlilikte çalıştığı analiz edilmiştir.





Şekil 4.30. DPS2-SPS yöntemlerinin (a) 400W ve (b) 1000W'ta karşılaştırılması

5. SONUÇ VE ÖNERİLER

Teknolojinin gelişmesi ve karbon salınımının dünyaya verdiği zararın azaltılabilmesi için alınan kararlar ile birlikte dünyada temiz enerji üretimi ve temiz enerji kullanımı üzerine yapılan çalışmalar her geçen gün artmaktadır. Bu çalışmaların başında rüzgar ve güneş enerjisinden üretim ve depolamanın yanı sıra karbon salınımını en çok gerçekleştiren fosil yakıtlı araçlar yerine elektrikli araçların kullanımının teşvik edilmesiyle üretilen bu temiz enerjinin elektrikli araçlarda kullanılması devrimsel nitelikte bir değişim oluşturacaktır. Bu gelişmeler ve devlet teşvikleri ile birlikte temiz enerji üretim, depolama ve kullanımı hızla artmaktadır.

Bilimsel ve endüstriyel anlamda ihtiyaç duyulan ve geliştirilen her gelişmede bu gelişmenin çevresel birimlerinin de geliştiği görülmektedir. Örneğin temiz enerji üretimi gelişim gösterirse panel teknolojilerinden yüksek güçlü iletim teknolojilerine kadar, enerji depolaması gelişim gösterirse batarya dengeleme sistemlerinden elektrokimyasal depolama tekniklerine, elektrikli araç kullanımı artarsa hızlı şarj birimlerinden motor-motor sürücü teknolojilerine, verimli enerji kullanımına kadar birçok teknolojinin gelişeceği bilinmektedir. Ayrıca günümüzde araçtan şebekeye (V2G), araçtan araca (V2V), araçtan nesneye (V2X) gibi gelişen teknolojiler ile çift yönlü enerji iletimi sağlayan şarj birimlerinin de önemi artmaktadır. Bu tarz enerji akışını sağlayabilecek en verimli devre topolojilerinden birisi DAB DC/DC çevirici topolojisidir. Bu nedenle bu tez çalışmasında DAB devresi geliştirilmiştir.

Gelişen isteklerin yanı sıra kısıtlı bir hacime sahip olduğundan dolayı elektrikli araçların içerisinde kullanılan cihazların da olabildiğince küçük olması beklenir. Ancak kullanıcı memnuniyetinin artırılabilmesi için araç içinde ve dışında kullanılan cihazların yüksek güç aktarımı özelliğine sahip olması beklenir. Bu durumda cihazların yüksek güç yoğunluğuna yani daha küçük hacimde daha büyük güçler iletebilmesine ihtiyaç duyulduğu için ilgili cihazda kullanılan çeviricilerin yüksek anahtarlama çalışabilme kabiliyetine sahip olması gerekir. Günümüzde gelişen yarıiletken teknolojiyle birlikte yeni nesil devreler Si yerine SiC veya GaN yarıiletken malzemelerinden üretilmektedir. Böylece SiC ve GaN tabanlı anahtarlama elemanları ile yüksek hızlarda anahtarlama yapılabilmektedir. Bu sebeple bu tezde çalışılan DAB devresi SiC tabanlı MOSFET'ler ile tasarlanmıştır.

Günümüzde doğamızı ve tüm canlı cansız oluşumları kirleten çevre kirliliklerinden bir diğeri de elektromanyetik kirliliktir. Bu kirlilik canlı hücrelerin sağlığını bazı koşullarda tehdit eder durumdadır. Bunun yanı sıra elektromanyetik kirlilik cihazlar arasında da çalışma koşullarını zorlaştırabilmektedir. Radyo sinyalinin düşük frekanslı iletişim sinyallerine kadar elektromanyetik dalgaların çevresel kirliliği hala literatürde açıklanan ve çalışılan bir konudur. Bunun yanında herhangi bir antenle yayılım yapmasa dahi ilettiği yüksek güçlerden dolayı elektromanyetik gürültü kaynağı olarak çalışan güç devrelerinin olduğu da bilinmektedir. Bu nedenle elektromanyetik girişimde kaynak ve kurban ilişkisi literatürde çokça dile getirilmektedir. Burada kaynak bir elektromanyetik girişim oluşturarak kurbanı etkileyebilir ve kurbanın çalışmasını engelleyebilir. Ancak elektrikli araç içerisinde yüksek güç üreten ve tüketen cihazlarla birlikte haberleşme yapan, düşük akımlarla görüntüleme gerçekleştiren veya hassas ölçümler gerçekleştiren cihazların birbirinden etkilenmeden çalışabilmesi gerekmektedir. Aksi takdirde insan taşımacılığında kullanılan elektrikli araçlarda böyle bir problem sonucunda insan sağlığına karşı ciddi tehlikelerin oluşabileceği anlaşılabilir. Elektromanyetik girişim kaynağı olabilecek güç devrelerinin yapabileceği ışıma ile gürültü ve kablo üzerinden yapabileceği iletim ile gürültü seviyelerinin analiz edilmesi gerekir. Bu tez çalışmasında geniş bandaralığı yarıiletken malzemelerden biri olan SiC malzemesi ile yapılmış MOSFET'ler kullanılarak tasarlanmış bir DAB DC/DC çeviricisinin yüksek frekans anahtarlamalarında enerjiyi aldığı kaynağa doğru oluşturduğu iletimle yayılım elektromanyetik girişimi incelenmiştir. Bu inceleme özellikle elektrikli araçlarda kullanılan CISPR 25 standartı verileri ve kuralları çerçevesinde yapılmıştır.

Bu çalışmada çift yönlü enerji iletimi yapabilen DAB devresinin matematiksel hesaplamaları anlatılmış ve 100kHz anahtarlama frekansında 1kW çıkış gücüne ulaşabilecek kadar enerji iletimi gerçekleştirebilmesi ve nominal gerilimleri 48V ve 72V olan bataryaları doldurabilmesi için hesaplamalar gerçekleştirilmiş, bu özelliklerde trafo nüvesi seçilmiş ve tarfonun sahip olması gereken değerler ile birlikte trafo toplam kaçak endüktansının 25 μ H olması gerektiği hesaplanmıştır. Daha sonra istenilen güç ve gerilim parametreleri çerçevesinde uygun SiC MOSFET elemanları seçilmiştir. DAB DC/DC çeviricisi literatürde çoğunlukla SPS yöntemi ile çalıştırılır, nadiren veya akademik çalışma amacıyla DPS, EPS ve TPS yöntemlerinin sonuçları verilir. Ancak bu tez çalışmasında DAB devresi için TPS metodu içerisinde diğer tüm

metodları kapsayan 6 modda da çalışabilecek şekilde faz kaydırma aralıkları hesaplanarak, tasarlanmış olan DAB devresi üzerinde teker teker denenmek üzere çizelge halinde sunulmuştur.

Matematiksel tasarımı gerçekleştirilen devrenin simülasyonu PLEKS ve LTspice benzetim programlarında gerçekleştirilmiştir. Devrenin istenen 50V ve 80V çıkışları verebildiği ve istenilen sırasıyla 8A ve 12.5A akım ile enerji iletebildikleri keşfedilmiştir. Daha sonra devrenin ideal olmayan şartlarda yani pratikte göstermiş olduğu parazit değerleri de devre hazır hale getirildikten sonra ölçülmüş ve veriler LTspice üzerinde yerleştirilerek devrenin oluşturabileceği EMI CISPR25 çerçevesinde gözlemlenmiştir. Gerçekleştirilen tasarım elektrikli araçlar için kullanılan bir çift yönlü çevirici olduğu için ürünün elektrikli araçlar ile ilgili standartlar çerçevesinde incelenmesi gerekmektedir. Bu nedenle tasarlanan DAB devresi simülasyon ve ürün testleri CISPR25 standardı yönergelerine uyularak gerçekleştirilmiştir. Bunun yanında literatür incelendiğinde DAB devresinin simülasyon ortamında EMI değerlerinin incelemesi Dwiza (2020) tarafından Bölüm 0’te anlatıldığı gibi yapılmıştır. Ancak bu çalışmada simülasyon ortamında gerçekleştirilen EMI bastırma işleminin gerçek bir devre üzerindeki sonucu çalışmada bulunmamaktadır. Bu tez çalışmasında literatüre katkı olarak gerçek bir devrenin EMI simülasyonu yapılarak uygulaması da gerçekleştirilmiştir. Bunun yanında elektromanyetik gürültüye sebep olan parazit etkilerin birçoğu simülasyon ortamına aktarılabilmiş olsa da sonuçların daha doğru olması için parazit değerleri çalışılarak simülasyon daha da geliştirilebilir.

Simulasyonu tamamlanan devrenin KiCAD PCB tasarım programı üzerinde tezde gösterildiği gibi şematik ve daha sonra PCB tasarımları gerçekleştirilmiş, üç boyutlu hali ile kontroller tamamlanarak devre PCB’si üzerinde iyileştirmeler yaparak tasarım baskıya gönderilmiştir. Baskısı yapılan devrenin dizgisi yapılarak kullanıma hazır hale getirilmiş ancak devre çalıştırılmadan önce parazit verileri ölçülerek bir önceki paragrafta anlatıldığı gibi simülasyon üzerinde EMI değerleri yorumlanmıştır.

Üretimi tamamlanmış olan DAB çevirici tasarımı ilk başta endüstride en çok kullanılan yöntemi olan SPS yöntemi ile çalıştırılmış ve ulaşılan sonuçları çalışmaya eklenmiştir. Sonrasında çizelgede verilmiş olan tüm faz kaydırma aralıklarında devre çalıştırılmış ve yorumlanmıştır. Yorumlanan parametreler ile birlikte sonuçları

istenilen deęerlerde olan olan faz kaydırma aralıkları tezin devam eden bölümüne eklenmiştir.

Devre üzerinde EMI analizinin doęru bir şekilde yapılması ve girişimin CM ve DM modlarının belirlenebilmesi için gerekli gürültü ayırıcı devresi araştırılarak tasarım gerçekleştirilmiş ve testlerinin de gerçekleştirilmesinden sonra gürültü ayırıcı devresi DAB devresinin CM ve DM mod gürültü analizi için kullanılmıştır.

400W ve 1000W güç aşamalarının her biri için EMI testi gerçekleştirilen DAB devresinde temel amaç faz kaydırma aralıkları ile EMI arasındaki ilişkiyi belirleyerek yazılımsal olarak uygun faz kaydırma aralıklarının oluşturulmasıdır. Literatüre bakıldığında bastırma yöntemlerinin çoęu donanımsal metodlarla yapılmaktadır. Ancak donanımsal bastırma yöntemleri devreye ek bir pasif elemanların eklenmesine sebep olur. Bu ise devrenin daha büyük daha ağır bir yapıya sahip olması, güç yoğunluęunun düşmesi ve pasif elemanlardan dolayı maliyetin artmasının yanı sıra daha fazla güç kaybıyla çalışarak veriminin düşmesine sebep olmaktadır. Bundan dolayı donanımsal gürültü bastırma tekniklerinde EMI deęerini azaltabilmek için güç yoğunluęu ve verimlilikten feragat etmek zorunda kalınmaktadır. Bunun yanında uygulanabilirlięi daha karmaşık olan yazılımsal EMI bastırma yöntemleri de literatürde sunulmuştur. Ancak bu yöntemleri uygulayabilmek için hem daha hızlı hem de daha hassas kontrol elemanları ile çalışmak gerekmektedir. Böylece donanımsal bastırma yöntemlerinde olduęu gibi devre maliyeti artmaktadır. Bunun yanında yazılımsal bastırma metodları da EMI deęerini azaltırken devrenin daha fazla güç kaybına uğramasına ve bu yüzden daha düşük verimlilikte çalışmasına neden olduęu literatürde görülmektedir. Ancak SPS'in yanı sıra ZVS'yi sağlayarak, sirkülasyon akımlarını engelleyerek birim zamandaki gerilim ve akım anahtarlama hızını deęiştirmeden anahtarlama kayıplarını azaltabileceğimiz faz kaydırma yöntemlerinin olduęu literatürde görülmektedir. Özellikle MOSFET – soęutucu arasında oluşan parazit kapasiteleri tetikleyen anahtarlama anı salınımlarını sabit tutmanın ve devre içerisinde dolaşan akımın gerilim olmadığında sirküle edilmesini engellemenin oluşacak EMI deęerlerini azaltacağı keşfedilmiştir. Böyle bir durumda devre verimlilięi düşmeyecekken EMI deęerlerinin de düşürülebileceęi öngörülmüştür. Böylece aynı verimlilikte, aynı boyutta, herhangi bir ek komponent ekmeden SPS

yönteminden daha düşük EMI değerlerinde çalışabilecek faz kaydırma aralıklarının olacağı keşfedilmiştir.

Tasarımı ve üretimi gerçekleştirilmiş olan SiC tabanlı DAB devresinin EMI analizi ilk olarak $D_1 = D_2 = 0$, $D_3 = 0.15$ faz kaydırma aralıklarında olan SPS yöntemi ile yapılmıştır. Daha sonra diğer beş modda hesaplanmış olan faz kaydırma aralıkları test edilmiş ve önemli sonuçlar veren modlar teze eklenerek yorumlanmıştır.

Yapılan testlerde ($D_1 = D_2 = 0.20$, $D_3 = 0.18$), ($D_1 = D_2 = D_3 = 0.17$), ($D_1 = 0.16$, $D_2 = 0$, $D_3 = 0.24$) ve ($D_1 = D_2 = 0.03$, $D_3 = 0.15$) faz kaydırma aralıklarına sahip modların sonuçları SPS ile karşılaştırılmıştır. İncelenen bu modların her ne kadar bazıları DPS veya EPS yöntem özelliklerine sahip olsa da tamamı TPS yöntemi içerisinde yer aldıkları için bu modların hangi yöntemlerde olduğuna bu bölümde yer verilmemiştir. Alınan sonuçlar SPS yönteminin sonuçlarıyla karşılaştırılarak Çizelge 5.1 oluşturulmuştur.

Çizelge 5.1. TPS modlarının sonuçlarının SPS ile karşılaştırılması

	Yöntemin Faz Kaydırma Oranı	400W'ta SPS ile Arasındaki Verimlilik Farkı	400W'ta SPS ile Arasındaki EMI Tepe Değeri Farkı	1kW'ta SPS ile Arasındaki Verimlilik Farkı	1kW'ta SPS ile Arasındaki EMI Tepe Değeri Farkı
1.	$D_1 = D_2 = 0.20$, $D_3 = 0.18$	0	7dB μ V daha az	0	Aynı
2.	$D_1 = D_2 = D_3 = 0.17$	0	9dB μ V daha az	0	1dB μ V daha fazla
3.	$D_1 = 0.16$, $D_2 = 0$, $D_3 = 0.24$	%6 verimsiz	9dB μ V daha az	%4 verimsiz	Aynı
4.	$D_1 = D_2 = 0.03$, $D_3 = 0.15$	0	6dB μ V daha az	0	5dB μ V daha az

Gerçekleştirilen karşılaştırmanın sonucunda $D_1 = D_2 = 0.20$, $D_3 = 0.18$ faz kayma oranlarına sahip TPS yönteminin her iki güç değerinde de verimliliklerinin aynı olduğu, bunun yanında 400W' daha iyi bir EMI değerine sahipken 1000W'ta aynı EMI grafiğine sahip olduğu görülmüştür. Bu durumda anlaşılabilir ki daha yüksek güçlerde bu modülasyon yöntemi SPS yönteminden daha fazla EMI değerlerine çıkabilir.

Diğer bir yöntem olan $D_1 = D_2 = D_3 = 0.17$ simetrik faz kaydırma oranlarına sahip olan TPS modülasyon yöntemi ZCS aralığında girdiği için teorik olarak SPS

yöntemine göre sabit bir oranda daha yüksek verimliliklere ve daha düşük EMI sonuçlarına sahip olması beklenir. Ancak bu faz kaydırma yönteminde anahtarlama elemanlarının kesimde olduğu aralıkta kaçak endüktans üzerinden akan akımın 0 olması beklenirken trafo sarım oranının hesaplanan sarım oranına net bir şekilde eşit olmamasından dolayı sirkülasyon akımının 1A'e kadar yaklaştığı görülmüştür. Bu durumda beklenen ZCS işleminin yapılamadığı anlaşılmıştır. Sonuçlar SPS ile karşılaştırıldığında ise bu yöntemin SPS'ten daha verimli çalışması beklenirken aynı verimlilikte olduğu, EMI değerinin daha düşük olması beklenirken 1000W'ta daha yüksek değerlere ulaştığı görülmüştür.

Üçüncü karşılaştırma olan $D_1 = 0.16$, $D_2 = 0$, $D_3 = 0.15$ faz kaydırma yöntemi sonuçlarında SPS'ten üstün herhangi bir özelliğin olmadığı tespit edilmiştir.

Çizelge 5.1'in en son karşılaştırması olan $D_1 = D_2 = 0.03$, $D_3 = 0.15$ faz kaydırma yöntemi ile SPS arasındaki ilişki verilmiştir. Bu tip bir faz kaydırma yönteminin verimlilik olarak SPS'e göre herhangi bir kaybının olmamasına rağmen her iki güç değerinde de en az 5dB μ V daha az EMI oluşturduğu görülmüştür.

Böylece yapılan çalışmada görülebilir ki önceden tasarlanmış olan bir DAB devresinin herhangi bir donanımsal eklenti yapmadan belli noktalara dikkat etmek şartı ile faz kayma oranlarını iç faz kayma oranları aynı olacak şekilde değiştirerek aynı verimlilikte ve daha düşük EMI değerlerinde çalıştırabilmek mümkündür.

Gerçekleştirilen bu doktora tezinde tasarlanmış olan SiC tabanlı bir DAB çeviricisi üzerinde hiçbir donanımsal değişiklikle bulunulmadan sadece literatürde sunulmuş olan faz kaydırma yöntemlerinin güç anahtarları üzerindeki etkisi kullanılarak aynı verimlilikte devrenin daha düşük EMI değerlerinde çalışması sağlanmıştır. Literatür incelendiğinde Bölüm 0'te anlatıldığı gibi DAB devresinde EMI değerlerinin bastırılması için genel olarak donanımsal çalışmalar yapıldığı, devrenin faz kaydırma yöntemlerinin incelenmediği görülmüştür. Bazı çalışmalarda ise kapı anahtarlama sinyallerinin anahtarlanması üzerine çalışıldığı görülmektedir. Bunun yanı sıra Kumar vd. (2022) tarafından yapılan çalışmada ise, DAB devresinin TPS faz kaydırma yöntemiyle yaydığı EMI değerleri gösterilmiş ancak bastırma işlemi için yine donanımsal bir yöntemin seçilmiştir. Bu nedenle bu tezde gerçekleştirilen çalışmanın

henüz literatürde olmadığı görüşmüş ve bu yüzden elde edilen sonuçlar hiçbir çalışma ile karşılaştırılamamıştır. Gelecekte gerçekleştirilen benzer çalışmalar ile DAB devresinin faz kaydırma yöntemlerine has EMI değerleri karşılaştırılabilecektir.

Ayrıca elde edilen sonuçların ardından özellikle simetrik ve ZCS bölgesine girebilen faz kaydırma yöntemlerinin kapı anahtarlamalarında miller plato bölgelerine etkisi incelenerek karşılaştırması yapılabilir. Bunun sonucunda literatürde etkileri verilmiş olan miller platosu üzerine gelişimler gösterilebilir. Ayrıca güç devrelerinde EMI değerlerinin oluşmasında en büyük paya sahip olan MOSFET-soğutucu arasında oluşan parazit kapasitenin bastırılması için izolasyon amacı ile kullanılan silikon izolatörlerin veya soğutucuların üzerinde çalışılarak EMI konusu için gelişim gösterilebilir. Bu tezde iletilen güç değerinin arttıkça faz kaydırma yöntemlerinin EMI değerlerine karşı etkisinin değiştiği de gösterilmiştir. Bu nedenle gelecekte yapılacak çalışmalarda daha yüksek güç devrelerinde faz kaydırma değerlerinin farklı etkileri çalışılabilir.

KAYNAKÇA

- Adamczyk, B. (2017). *Foundations of electromagnetic compatibility: with practical applications*. John Wiley & Sons.
- Adamowicz, M., Giziewski, S., Pietryka, J., Rutkowski, M., & Krzeminski, Z. (2011). Evaluation of SiC JFETs and SiC Schottky Diodes for Wind Generation Systems. *2011 IEEE International Symposium on Industrial Electronics*. June 27-30, Gdansk, Poland, 269-276.
- Ahmad, A., Khan, Z. A., Saad Alam, M., & Khateeb, S. (2018). A review of the electric vehicle charging techniques, standards, progression and evolution of EV technologies in Germany. *Smart Science*, 6(1), 36-53.
- Arı, N., & Özen, Ş. (2000). *Elektromanyetik Uyumluluk*. Ankara: Palme Yayıncılık.
- Babaei, E., & Mahmoodieh, M. E. S. (2014). Systematical method of designing the elements of the Cuk converter. *International Journal of Electrical Power & Energy Systems*, 55, 351-361.
- Bai, H., & Mi, C. (2008). Eliminate reactive power and increase system efficiency of isolated bidirectional dual-active-bridge DC–DC converters using novel dual-phase-shift control. *IEEE Transactions on power electronics*, 23(6), 2905-2914.
- Bai, H., Mi, C. C., & Gargies, S. (2008). The short-time-scale transient processes in high-voltage and high-power isolated bidirectional DC–DC converters. *IEEE Transactions on Power Electronics*, 23(6), 2648-2656.
- Balal, A., & Giesselmann, M. (2022). PV to Vehicle, PV to Grid, Vehicle to Grid, and Grid to Vehicle Micro Grid System Using Level Three Charging Station. *2022 IEEE Green Technologies Conference (GreenTech)*. 30 March - 01 April, Houston, TX, USA, 25-30.
- Bau, P., Cousineau, M., Cougo, B., Richardeau, F., Colin, D., & Rouger, N. (2018). A CMOS gate driver with ultra-fast dV/dt embedded control dedicated to optimum EMI and turn-on losses management for GaN power transistors. *14th Conference on Ph. D. Research in Microelectronics and Electronics (PRIME)*. 02-05 July, Prague, Czech Republic, 105-108.
- Bhagavathy, S. M., & Pillai, G. (2018). PV microgrid design for rural electrification. *Designs*, 2(3), 33.
- Bockelman, D. E., & Eisenstadt, W. R. (1995). Combined differential and common-mode scattering parameters: Theory and simulation. *IEEE Transactions on Microwave Theory and Techniques*, 43(7), 1530-1539.
- Bogónez-Franco, P., & Sendra, J. B. (2012). EMI comparison between Si and SiC technology in a boost converter. In *International Symposium on*

Electromagnetic Compatibility-EMC EUROPE. September 17-21, Rome, Italy, 1-4.

- Buticchi, G., Barater, D., Costa, L. F., & Liserre, M. (2018). A PV-inspired low-common-mode dual-active-bridge converter for aerospace applications. *IEEE Transactions on Power Electronics*, 33(12), 10467-10477.
- Caponet, M. C., & Profumo, F. (2002). Devices for the Separation of the Common and Differential Mode Noise: Design and Realization. *APEC. Seventeenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat. No. 02CH37335)*. March 10-14, Dallas, TX, USA, 100-105.
- Caponet, M. C., Profumo, F., Ferraris, L., Bertoz, A., & Marzella, D. (2001). Common and Differential Mode Noise Separation: Comparison of Two Different Approaches. *IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No. 01CH37230)*. June 17-21, Vancouver, BC, Canada, 1383-1388.
- Carrilero, I., González, M., Anseán, D., Viera, J. C., Chacón, J., & Pereirinha, P. G. (2018). Redesigning European public transport: impact of new battery technologies in the design of electric bus fleets. *Transportation Research Procedia*, 33, 195-202.
- Carson, J. R. (1922). Notes on the theory of modulation. *Proceedings of the Institute of Radio Engineers*, 10(1), 57-64.
- Chen, D., Deng, J., Wang, W., & Wang, Z. (2022). A dual-transformer-based hybrid dual active bridge converter for plug-in electric vehicle charging to cope with wide load voltages. *IEEE Transactions on Industrial Electronics*, 70(2), 1444-1454.
- Chu, Y., & Wang, S. (2015). A generalized common-mode current cancelation approach for power converters. *IEEE Transactions on Industrial Electronics*, 62(7), 4130-4140.
- Chung, H. S. H., Ioinovici, A., & Cheung, W. L. (2003). Generalized structure of bi-directional switched-capacitor DC/DC converters. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, 50(6), 743-753.
- CISPR25 (2008). Vehicles, boats and internal combustion engines—Radio disturbance characteristics—Limits and methods of measurement for the protection of on-board receivers. IEC International Electrotechnical Commission.
- Costinett, D., Maksimovic, D., & Zane, R. (2012). Design and control for high efficiency in high step-down dual active bridge converters operating at high switching frequency. *IEEE Transactions on Power Electronics*, 28(8), 3931-3940.
- CREE (2014). C2M0160120D Silicon Carbide Power MOSFET.
- CREE (2019). C2M0080120D Silicon Carbide Power MOSFET.

- Dai, H., Torres, R. A., Jahns, T. M., & Sarlioglu, B. (2022). Analysis and suppression of conducted common-mode EMI in WBG-based current-source converter systems. *IEEE Transactions on Transportation Electrification*, 8(2), 2133-2148.
- De Doncker, R. W., Divan, D. M., & Kheraluwala, M. H. (1991). A three-phase soft-switched high-power-density DC/DC converter for high-power applications. *IEEE transactions on industry applications*, 27(1), 63-73.
- de Melo, P. F., Gules, R., Romaneli, E. F. R., & Annunziato, R. C. (2009). A modified SEPIC converter for high-power-factor rectifier and universal input voltage applications. *IEEE Transactions on Power Electronics*, 25(2), 310-321.
- Dileep, G., & Singh, S. N. (2017). Selection of non-isolated DC-DC converters for solar photovoltaic system. *Renewable and Sustainable Energy Reviews*, 76, 1230-1247.
- Do, H. L. (2011). Soft-switching SEPIC converter with ripple-free input current. *IEEE Transactions on Power Electronics*, 27(6), 2879-2887.
- Du, Y., Lukic, S., Jacobson, B., & Huang, A. (2011). Review of High Power Isolated Bi-Directional DC-DC Converters for PHEV/EV DC Charging Infrastructure. *IEEE Energy Conversion Congress and Exposition*. 17-22 September, Phoenix, AZ, USA, 553-560.
- Dwiza, B., & Kalaiselvi, J. (2020). Analytical Approach for Common Mode EMI Noise Analysis in Dual Active Bridge Converter. *IECON 2020 The 46th Annual Conference of the IEEE Industrial Electronics Society*. October 18-21, Singapore, 1279-1284.
- Elgendy, M. A., Zahawi, B., & Atkinson, D. J. (2011). Assessment of perturb and observe MPPT algorithm implementation techniques for PV pumping applications. *IEEE Transactions on Sustainable Energy*, 3(1), 21-33.
- EPDK (2022). *Elektrik Piyasası Lisans Yönetmeliğinde Değişiklik*. Ankara: Enerji Piyasası Düzenleme Kurumu.
- Fei, X., Feng, Z., PuQi, N., & Xuhui, W. (2018). Analyzing ZVS soft switching using single phase shift control strategy of dual active bridge isolated DC-DC converters. *21st international conference on electrical machines and systems (ICEMS)*. October 07-10, Jeju, Korea (South), 2378-2381.
- George, K. (2015). *Design and Control of a Bidirectional Dual Active Bridge DC-DC Converter to Interface Solar, Battery Storage, and Grid-Tied Inverters*. (Thesis, Bachelor of Science in Electrical Engineering, University of Arkansas, Fayetteville)
- Geramirad, H., Morel, F., Dworakowski, P., Camail, P., Lefebvre, B., Lagier, T., & Vollaire, C. (2020). Experimental EMI study of A 3-phase 100kw 1200V dual active bridge converter using SiC MOSFETs. In *2020 22nd European*

Conference on Power Electronics and Applications (EPE'20 ECCE Europe).
07-11 September, Lyon, France, 1-10.

- Gorji, S. A., Sahebi, H. G., Ektesabi, M., & Rad, A. B. (2019). Topologies and control schemes of bidirectional DC–DC power converters: An overview. *IEEE Access*, 7, 117997-118019.
- Guo, T., Chen, D. Y., & Lee, F. C. (1996). Separation of the common-mode-and differential-mode-conducted EMI noise. *IEEE Transactions on Power Electronics*, 11(3), 480-488.
- Haehre, K., Meisser, M., Denk, F., & Kling, R. (2012). Characterization and Comparison of Commercially Available Silicon Carbide (SiC) Power Switches. In *6th IET International Conference on Power Electronics, Machines and Drives (PEMD 2012)*. March 27-29, Bristol, 1-6.
- Han, D., Li, S., Lee, W., Choi, W., & Sarlioglu, B. (2017). Trade-off Between Switching Loss and Common Mode EMI Generation of GaN Devices-Analysis and Solution. *IEEE Applied Power Electronics Conference and Exposition (APEC)*. March 26-30, Tampa, FL, USA, 843-847.
- Harrye, Y. A., Ahmed, K. H., Adam, G. P., & Aboushady, A. A. (2014). Comprehensive steady state analysis of bidirectional dual active bridge DC/DC converter using triple phase shift control. *IEEE 23rd International Symposium on Industrial Electronics (ISIE)*. June 01-04, Istanbul, Turkey, 437-442.
- Hart, D. W. (2011). *Power Electronics*. New York: McGraw-Hill.
- Hoang, K. D., & Wang, J. (2012). Design Optimization of High Frequency Transformer for Dual Active Bridge DC-DC Converter. *XXth International Conference on Electrical Machines*. September 02-05, Marseille, France, 2311-2317.
- Howlader, A. M., Urasaki, N., Senjyu, T., Yona, A., & Saber, A. Y. (2010). Optimal PAM control for a buck boost DC-DC converter with a wide-speed-range of operation for a PMSM. *Journal of Power Electronics*, 10(5), 477-484.
- Huang, J., Wang, Y., Li, Z., & Lei, W. (2016). Unified triple-phase-shift control to minimize current stress and achieve full soft-switching of isolated bidirectional DC–DC converter. *IEEE Transactions on Industrial Electronics*, 63(7), 4169-4179.
- Inoue, S., & Akagi, H. (2007). A Bidirectional DC–DC Converter for an Energy Storage System with Galvanic Isolation. *IEEE Transactions on Power Electronics*, 22(6), 2299-2306.
- Jagadeesh, I., & Indragandhi, V. (2022). Comparative study of DC-DC converters for solar PV with microgrid applications. *Energies*, 15(20), 7569.

- Jamal, K., Gray, M., & Morsi, W. G. (2013). Low and High Order Harmonic Emission Quantification of Plug-In Hybrid and Battery Electric Vehicles. *IEEE Electrical Power & Energy Conference*. August 21-23, Halifax, NS, Canada, 1-4.
- Jung, J. H., Kim, H. S., Ryu, M. H., & Baek, J. W. (2012). Design methodology of bidirectional CLLC resonant converter for high-frequency isolation of DC distribution systems. *IEEE Transactions on Power Electronics*, 28(4), 1741-1755.
- Kavitha, A., Uma, G., & Reesha, M. B. (2012). Analysis of fast-scale instability in a power factor correction Cuk converter. *IET Power Electronics*, 5(8), 1333-1340.
- Kazimierczuk, M. K., Vuong, D. Q., Nguyen, B. T., & Weimer, J. A. (1993). Topologies of Bidirectional PWM Dc-Dc Power Converters. *Proceedings of the IEEE 1993 National Aerospace and Electronics Conference-NAECON*. May 24-28, Dayton, OH, USA, 435-441.
- Khazaei, P., Modares, S. M., Dabbaghjamanesh, M., Almousa, M., & Moeini, A. (2016). A high efficiency DC/DC Boost converter for photovoltaic applications. *International Journal of Soft Computing and Engineering*, 6(2), 21-37.
- Kheraluwala, M. N., Gascoigne, R. W., Divan, D. M., & Baumann, E. D. (1992). Performance characterization of a high-power dual active bridge DC-to-DC converter. *IEEE Transactions on Industry Applications*, 28(6), 1294-1301.
- Khodabakhshian, M., Adib, E., & Farzanehfard, H. (2016). Forward-type resonant bidirectional DC-DC converter. *IET Power Electronics*, 9(8), 1753-1760.
- Kızılcı, A. (2019). *Gan Güç Tranzistörüne Dayalı, Yüksek Güç Yoğunluklu Çift Aktif Köprü DA/DA Çevirgeç Tasarımı ve Gerçekleştirilmesi*. (Yüksek Lisans Tezi, Hacettepe Üniversitesi Fen Bilimleri Enstitüsü)
- Knurek, D. F. (1988). Reducing EMI in Switch Mode Power Supplies. *10th International Telecommunications Energy Conference*. 30 October - 02 November, San Diego, CA, USA, 411-420.
- Kostov, K. (2009). *Design and Characterization of Single-Phase Power Filters*. Teknillinen Korkeakoulu Publisher.
- Kotny, J. L., Duquesne, T., & Idir, N. (2011). EMI Filter design Using High Frequency Models of the Passive Components. *IEEE 15th Workshop on Signal Propagation on Interconnects (SPI)*. May 08-11, Naples, Italy, 143-146.
- Kouchachvili, L., Yaïci, W., & Entchev, E. (2018). Hybrid battery/supercapacitor energy storage system for the electric vehicles. *Journal of Power Sources*, 374, 237-248.

- Krismer, F., & Kolar, J. W. (2009). Accurate small-signal model for the digital control of an automotive bidirectional dual active bridge. *IEEE Transactions on Power Electronics*, 24(12), 2756-2768.
- Krismer, F., & Kolar, J. W. (2010). Accurate power loss model derivation of a high-current dual active bridge converter for an automotive application. *IEEE Transactions on Industrial Electronics*, 57(3), 881-891.
- Krismer, F., & Kolar, J. W. (2012). Closed form solution for minimum conduction loss modulation of DAB converters. *IEEE Transactions on Power Electronics*, 27(1), 174-188.
- Krithiga, S., & Gounden, N. A. (2014). Investigations of an improved PV system topology using multilevel boost converter and line commutated inverter with solutions to grid issues. *Simulation Modelling Practice and Theory*, 42, 147-159.
- Kumar, A., Bhat, A. H., & Agarwal, P. (2017). Comparative Analysis of Dual Active Bridge Isolated DC to DC Converter with Single Phase Shift and Extended Phase Shift Control Techniques. *6th International Conference on Computer Applications In Electrical Engineering-Recent Advances (CERA)*. October 05-07, Roorkee, India, 397-402.
- Kumar, K., & Santra, S. B. (2018). Performance analysis of a three-phase propulsion inverter for electric vehicles using GaN semiconductor devices. *IEEE Transactions on Industry Applications*, 54(6), 6247-6257.
- Kumar, S., Voruganti, S. K., Akin, B., & Gohil, G. (2022). Common-mode current analysis and cancellation technique for dual active bridge converter based DC system. *IEEE Transactions on Industry Applications*, 58(4), 4955-4966.
- Kwon, M., Park, J., & Choi, S. (2015). A bidirectional three-phase push-pull converter with dual asymmetrical PWM method. *IEEE Transactions on Power Electronics*, 31(3), 1887-1895.
- Lee, Y. J., Khaligh, A., Chakraborty, A., & Emadi, A. (2009). Digital combination of buck and boost converters to control a positive buck-boost converter and improve the output transients. *IEEE Transactions on Power Electronics*, 24(5), 1267-1279.
- Lenka, R. K., Panda, A. K., Dash, A. R., Venkataramana, N. N., & Tiwary, N. (2021). Reactive power compensation using vehicle-to-grid enabled bidirectional off-board EV battery charger. In *2021 1st International Conference on Power Electronics and Energy (ICPEE)*. January 02-03, Bhubaneswar, India, 1-6.
- Li, T., Zhang, J., Zhang, Y., Jiang, L., Li, B., Yan, D., & Ma, C. (2018). An Optimal Design and Analysis of a Hybrid Power Charging Station for Electric Vehicles Considering Uncertainties. *IECON 2018-44th Annual Conference of the IEEE Industrial Electronics Society*. October 21-23, Washington, DC, USA 5147-5152.

- Mahdavi, M., & Farzanehfard, H. (2010). Bridgeless SEPIC PFC rectifier with reduced components and conduction losses. *IEEE Transactions on Industrial Electronics*, 58(9), 4153-4160.
- Mainali, K., & Oruganti, R. (2010). Conducted EMI mitigation techniques for switch-mode power converters: A survey. *IEEE Transactions on Power Electronics*, 25(9), 2344-2356.
- Maniktala, S. (2012). *Switching Power Supplies A-Z*. Elsevier.
- Matsukawa, H., Koshiishi, K., Koizumi, H., Kurokawa, K., Hamada, M., & Bo, L. (2003). Dynamic evaluation of maximum power point tracking operation with PV array simulator. *Solar energy materials and solar cells*, 75(3-4), 537-546.
- McLyman, C. W. T. (2017). *Transformer and Inductor Design Handbook*. CRC Press.
- Meishner, F., Satvat, B., & Sauer, D. U. (2017). Battery Electric Buses in European Cities: Economic Comparison of Different Technological Concepts Based on Actual Demonstrations. *2017 IEEE Vehicle Power and Propulsion Conference (VPPC)*. 11-14 December, Belfort, France, 1-6.
- Mihali, F., & Kos, D. (2006). Reduced conductive EMI in switched-mode DC–DC power converters without EMI filters: PWM versus randomized PWM. *IEEE Transactions on Power Electronics*, 21(6), 1783-1794.
- Mohan, N. (2003). *First Course On Power Electronics and Drives*. Published by Minn Power Electronics.
- Montrose, M. I., & Nakauchi, E. M. (2004). *Testing for EMC Compliance: Approaches and Techniques*. John Wiley & Sons.
- Muthuraj, S. S., Kanakesh, V. K., Das, P., & Panda, S. K. (2016). Triple phase shift control of an LLL tank based bidirectional dual active bridge converter. *IEEE Transactions on Power Electronics*, 32(10), 8035-8053.
- Naayagi, R. T. (2013). Electromagnetic Compatibility Issues of dual Active Bridge DC-DC Converter. *International Conference on Energy Efficient Technologies for Sustainability*. April 10-12, Nagercoil, India, 699-703.
- Naayagi, R. T., Forsyth, A. J., & Shuttleworth, R. (2011). Performance Analysis of DAB DC-DC Converter Under Zero Voltage Switching. *1st International Conference on Electrical Energy Systems*. 03-05 January, Chennai, India, 56-61.
- Naayagi, R. T., Forsyth, A. J., & Shuttleworth, R. (2012). High-power bidirectional DC–DC converter for aerospace applications. *IEEE Transactions on Power Electronics*, 27(11), 4366-4379.
- Naayagi, R. T., Forsyth, A. J., & Shuttleworth, R. (2015). Performance Analysis of Extended Phase-Shift Control of DAB DC-DC Converter for Aerospace

- Energy Storage System. *IEEE 11th International Conference on Power Electronics and Drive Systems*. 09-12 June, Sydney, NSW, Australia, 514-517.
- Nagayoshi, H. (2004). I–V curve simulation by multi-module simulator using I–V magnifier circuit. *Solar Energy Materials and Solar Cells*, 82(1-2), 159-167.
- Narula, S., Singh, B., & Bhuvaneshwari, G. (2015). Power factor corrected welding power supply using modified zeta converter. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 4(2), 617-625.
- Natarajan, S., Babu, T. S., Balasubramanian, K., Subramaniam, U., & Almakhles, D. J. (2019). A state-of-the-art review on conducted electromagnetic interference in non-isolated DC to DC converters. *IEEE Access*, 8, 2564-2577.
- Negarestani, S., Fotuhi-Firuzabad, M., Rastegar, M., & Rajabi-Ghahnavieh, A. (2016). Optimal sizing of storage system in a fast charging station for plug-in hybrid electric vehicles. *IEEE Transactions on Transportation Electrification*, 2(4), 443-453.
- Nie, H., Bai, Y., Cheng, Q., & Scott, M. J. (2019). Evaluation of Conducted EMI in GaN and Si Based Isolated DC/DC Converters. *IEEE 7th Workshop on Wide Bandgap Power Devices and Applications (WiPDA)*. October 29-31, Raleigh, NC, USA, 251-254.
- Noguchi, T., & Suroso, (2009). New Topologies of Multi-Level Power Converters for Use of Next-Generation Ultra High-Speed Switching Devices. *IEEE Energy Conversion Congress and Exposition*. September 20-24, San Jose, CA, USA, 1968-1975.
- Oggier, G. G., Garcia, G. O., & Oliva, A. R. (2009). Switching control strategy to minimize dual active bridge converter losses. *IEEE Transactions on Power Electronics*, 24(7), 1826-1838.
- Oggier, G. G., Leidhold, R., Garcia, G. O., Oliva, A. R., Balda, J. C., & Barlow, F. (2006). Extending the ZVS Operating Range of Dual Active Bridge High-Power DC-DC Converters. *37th IEEE Power Electronics Specialists Conference*. June 18-22, Jeju, Korea (South), 1-7.
- Oggier, G., Garcia, G. O., & Oliva, A. R. (2010). Modulation strategy to operate the dual active bridge DC-DC converter under soft switching in the whole operating range. *IEEE Transactions on Power Electronics*, 26(4), 1228-1236.
- Oswald, N., Anthony, P., McNeill, N., & Stark, B. H. (2013). An experimental investigation of the tradeoff between switching losses and EMI generation with hard-switched all-Si, Si-SiC, and all-SiC device combinations. *IEEE Transactions on Power Electronics*, 29(5), 2393-2407.
- Ozenbaugh, R. L. (2001). *EMI Filter Design, 2nd Edition*. Marcel Dekker Inc.

- Park, S., & Song, Y. (2011). An Interleaved Half-Bridge Bidirectional Dc-Dc Converter for Energy Storage System Applications. *8th International Conference on Power Electronics-ECCE Asia*. 30 May - 03 June, Jeju, Korea (South), 2029-2034.
- Patil, D., McDonough, M. K., Miller, J. M., Fahimi, B., & Balsara, P. T. (2017). Wireless power transfer for vehicular applications: Overview and challenges. *IEEE Transactions on Transportation Electrification*, 4(1), 3-37.
- Paul, C. R., & Hardin, K. B. (1988). Diagnosis and reduction of conducted noise emissions. *IEEE Transactions on Electromagnetic Compatibility*, 30(4), 553-560.
- Philips, N. J., & Francois, G. E. (1981). Necessary and sufficient conditions for the stability of buck-type switched-mode power supplies. *IEEE Transactions on Industrial Electronics and Control Instrumentation*, 28(3), 229-234.
- Qin, H., & Kimball, J. W. (2011). Generalized average modeling of dual active bridge DC-DC converter. *IEEE Transactions on Power Electronics*, 27(4), 2078-2084.
- Rabkowski, J., Pefitsis, D., & Nee, H. P. (2012). Silicon carbide power transistors: A new era in power electronics is initiated. *IEEE Industrial Electronics Magazine*, 6(2), 17-26.
- Rehman, M. M. U., Hassan, R., & Zaffar, N. (2013). High Efficiency Modified Dual-Active Bridge Converter for Photovoltaic Integration. *IEEE Grenoble Conference*. June 16-20, Grenoble, France, 1-5.
- Rondon, E., Morel, F., Vollaie, C., & Schanen, J. L. (2012). Impact of SiC Components on the EMC Behaviour of a Power Electronics Converter. *IEEE Energy Conversion Congress and Exposition (ECCE)*. 15-20 September, Raleigh, NC, USA, 4411-4417.
- Rossetto, L., Buso, S., & Spiazzi, G. (2000). Conducted EMI issues in a 600-W single-phase boost PFC design. *IEEE Transactions on Industry Applications*, 36(2), 578-585.
- Sanguesa, J. A., Torres-Sanz, V., Garrido, P., Martinez, F. J., & Marquez-Barja, J. M. (2021). A review on electric vehicles: Technologies and challenges. *Smart Cities*, 4(1), 372-404.
- Shakeel, F. M., & Malik, O. P. (2019). Vehicle-To-Grid Technology in a Micro-Grid Using DC Fast Charging Architecture. *IEEE Canadian Conference of Electrical and Computer Engineering (CCECE)*. May 05-08, Edmonton, AB, Canada, 1-4.
- Shoyama, M., Li, G., & Ninomiya, T. (2003). Balanced switching converter to reduce common-mode conducted noise. *IEEE Transactions on Industrial Electronics*, 50(6), 1095-1099.

- Su, G. J. (2018). Comparison of Si, SiC, and GaN based isolation converters for onboard charger applications. *IEEE Energy Conversion Congress and Exposition (ECCE)*. September 23-27, Portland, OR, USA, 1233-1241.
- Texas Instruments (2019). Bi-Directional, dual active bridge reference design for level 3 electric vehicle charging stations. https://www.ti.com/tool/TIDA-010054?HQS=ti-null-null-productcentre_refdes-manupromo-rd-ElectronicSpecifier-eu#technicaldocuments. (Son erişim tarihi: 20 Ekim 2022)
- Tihanyi, L. (2004). *EMC in Power Electronics*. Florida: IEEE Press.
- Van Brunt, E., Cheng, L., O'Loughlin, M. J., Richmond, J., Pala, V., Palmour, J., Tipton, C. W., & Scozzie, C. (2015). 27 kV, 20 A 4H-SiC n-IGBTs. In *Materials Science Forum*. (pp. 847-850)
- van der Berg, M., & Ferreira, J. A. (1998). A family of low EMI unity power factor converters. *IEEE Transactions on Power Electronics*, 13(3), 547-555.
- Vu, V. B., Tran, D. H., & Choi, W. (2017). Implementation of the constant current and constant voltage charge of inductive power transfer systems with the double-sided LCC compensation topology for electric vehicle battery charge applications. *IEEE Transactions on Power Electronics*, 33(9), 7398-7410.
- Wang, S., Kong, P., & Lee, F. C. (2007). Common mode noise reduction for boost converters using general balance technique. *IEEE Transactions on Power Electronics*, 22(4), 1410-1416.
- Wang, S., Lee, F. C., & Odendaal, W. G. (2005). Characterization, evaluation, and design of noise separator for conducted EMI noise diagnosis. *IEEE transactions on Power Electronics*, 20(4), 974-982.
- Wang, Y., De Haan, S. W. H., & Ferreira, J. A. (2009). Optimal Operating Ranges of Three Modulation Methods in Dual Active Bridge Converters. *IEEE 6th International Power Electronics and Motion Control Conference*. 17-20 May, Wuhan, China, 1397-1401.
- Wen, H., & Xiao, W. (2013). Bidirectional Dual-Active-Bridge DC-DC Converter with Triple-Phase-Shift Control. *Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. March 17-21, Long Beach, CA, USA, 1972-1978.
- Wu, K., de Silva, C. W., & Dunford, W. G. (2011). Stability analysis of isolated bidirectional dual active full-bridge DC-DC converter with triple phase-shift control. *IEEE Transactions on Power Electronics*, 27(4), 2007-2017.
- Wu, M. K. W., & Tse, C. K. (1996). A review of EMI problems in switch mode power supply design. *Journal of Electrical and Electronics Engineering, Australia*, 16(3-4), 193-204.

- Wu, T. F., Liang, S. A., & Chen, Y. M. (2003). Design optimization for asymmetrical ZVS-PWM zeta converter. *IEEE Transactions on Aerospace and Electronic Systems*, 39(2), 521-532.
- Xie, L., Ruan, X., & Ye, Z. (2018). Reducing common mode noise in phase-shifted full-bridge converter. *IEEE Transactions on Industrial Electronics*, 65(10), 7866-7877.
- Xie, Y., Chen, C., Huang, Z., Liu, T., Kang, Y., & Luo, F. (2019). High frequency conducted EMI investigation on packaging and modulation for a SiC-based high frequency converter. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 7(3), 1789-1804.
- Xu, S., Sun, F., Yang, M., Han, C., Sun, W., & Lu, S. (2015). A wide output range voltage-mode buck converter with fast voltage-tracking speed for RF power amplifiers. *Microelectronics Journal*, 46(1), 111-120.
- Xu, S., Xu, S., Xu, D., Qian, Q., Sun, W., & Zhu, J. (2022). A review on recent effort of conductive EMI suppression methods in high-frequency power converters. *IET Power Electronics*, 15(16), 1921-1935.
- Xu, X., Khambadkone, A. M., & Oruganti, R. (2007). A Soft-Switched Back-To-Back Bi-Directional DC/DC Converter with a FPGA Based Digital Control for Automotive Applications. *IECON 2007-33rd Annual Conference of the IEEE Industrial Electronics Society*. November 05-08, Taipei, Taiwan, 262-267.
- Yang, X., Yuan, Y., Zhang, X., & Palmer, P. R. (2014). Shaping high-power IGBT switching transitions by active voltage control for reduced EMI generation. *IEEE Transactions on Industry Applications*, 51(2), 1669-1677.
- Yang, Y. (2018). *EMI Noise Reduction Techniques for High Frequency Power Converters*. (Ph. Dissertation, Virginia Polytechnic Institute and State University)
- Ye, Z., Jain, P. K., & Sen, P. C. (2007). Circulating current minimization in high-frequency AC power distribution architecture with multiple inverter modules operated in parallel. *IEEE Transactions on Industrial Electronics*, 54(5), 2673-2687.
- Yıldız, N. (2019). *Makine Öğrenimi Tabanlı Pıd Optimizasyonu ile Çift Aktif Köprülü Doğru Akım Güç Çeviricilerinin Denetimi*. (Yüksek Lisans Tezi, Pamukkale Üniversitesi Fen Bilimleri Enstitüsü)
- Yin, W., Ming, Z., Wen, T., & Wu, C. (2019). Switching converter EMI conduction modelling and verification. *Electronics Letters*, 55(10), 587-589.
- Yoldaş, Y., Önen, A., Muyeen, S. M., Vasilakos, A. V., & Alan, I. (2017). Enhancing smart grid with microgrids: Challenges and opportunities. *Renewable and Sustainable Energy Reviews*, 72, 205-214.

- Zahid, Z. U., Dalala, Z. M., Chen, R., Chen, B., & Lai, J. S. (2015). Design of bidirectional DC–DC resonant converter for vehicle-to-grid (V2G) applications. *IEEE Transactions on Transportation Electrification*, 1(3), 232-244.
- Zengin, S. (2019). *Silisyum Karbür (SiC) Güç Anahtarı Kullanan Tek Aşamalı Çift Aktif Köprü AA-DA Dönüştürücü*. (Doktora Tezi, Ege Üniversitesi Fen Bilimleri Enstitüsü)
- Zengin, S., & Boztepe, M. (2014). Modified Dual Active Bridge Photovoltaic Inverter for Solid State Transformer Applications. *2014 International Symposium on Fundamentals of Electrical Engineering (ISFEE)*. 28-29 November, Bucharest, Romania, 1-4.
- Zengin, S., Deveci, F., & Boztepe, M. (2012). Decoupling capacitor selection in DCM flyback PV microinverters considering harmonic distortion. *IEEE transactions on Power Electronics*, 28(2), 816-825.
- Zhang, H., Wang, S., Li, Y., Wang, Q., & Fu, D. (2017). Two-capacitor transformer winding capacitance models for common-mode EMI noise analysis in isolated DC–DC converters. *IEEE Transactions on Power Electronics*, 32(11), 8458-8469.
- Zhang, J., Lai, J. S., & Yu, W. (2008). Bidirectional DC-DC Converter Modeling and Unified Controller with Digital Implementation. *Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition*. February 24-28, Austin, TX, 1747-1753.
- Zhang, Z., Sun, J., Wang, P., Cai, Z., Kong, J., Bai, X., & Ma, D. (2019). An improved dc bias elimination strategy with extended phase shift control for dual-active-bridge dc-dc. In *2019 Chinese Automation Congress (CAC)*. November 22-24, Hangzhou, China, 4274-4279.
- Zhao, B., Song, Q., & Liu, W. (2012). Power characterization of isolated bidirectional dual-active-bridge DC–DC converter with dual-phase-shift control. *IEEE Transactions on Power Electronics*, 27(9), 4172-4176.
- Zhao, B., Song, Q., Liu, W., & Sun, Y. (2013a). Dead-time effect of the high-frequency isolated bidirectional full-bridge DC–DC converter: Comprehensive theoretical analysis and experimental verification. *IEEE Transactions on Power Electronics*, 29(4), 1667-1680.
- Zhao, B., Song, Q., Liu, W., & Sun, Y. (2013b). Overview of dual-active-bridge isolated bidirectional DC–DC converter for high-frequency-link power-conversion system. *IEEE Transactions on power electronics*, 29(8), 4091-4106.
- Zhao, B., Yu, Q., & Sun, W. (2011). Extended-phase-shift control of isolated bidirectional DC–DC converter for power distribution in microgrid. *IEEE Transactions on Power Electronics*, 27(11), 4667-4680.

- Zhao, Q., & Lee, F. C. (2003). High-efficiency, high step-up DC-DC converters. *IEEE Transactions on Power Electronics*, 18(1), 65-73.
- Zhong, R., Chen, Y., Chen, Z., Bi, C., & Zhou, A. (2022). Common-mode conducted EMI prediction for dual active bridge converter based on unterminated behavioral model. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 10(6), 7205-7213.
- Zhou, D., Pietkiewicz, A., & Cuk, S. (1995). A three-switch high-voltage converter. *IEEE Applied Power Electronics Conference and Exposition-APEC'95*. March 05-09, Dallas, TX, USA, 283-289.



EKLER

EK A. Kaçak Endüktans hesabı için MATLAB kodları

EK B. Belirli Kaçak Endüktansta Modların ve Şartların Belirlenmesini Sağlayan MATLAB Kodları



EK A. Kaçak Endüktans hesabı için MATLAB kodları

```
clc, clear all;
fprintf('=== Triple Phase Shifting ===\n\n');

V1 = input('enter input voltage (V)\n');
%wanted current
V2 = input('enter output voltage (V)\n');
%wanted current
n = input('enter trafo turn ratio\n');
%wanted current
Fsw = input('enter switching frequency (Hz)\n');
%wanted current

current = input('enter wanted output current (A)\n');
%wanted current
DD3 = input('enter D3 (outer phase shift ratio between H bridges)\n'); %outer phase shift ratio
DD1 = input('enter D1 (inner phase shift ratio in first H bridge)\n'); %H1 inner phase shift ratio
DD2 = input('enter D2 (inner phase shift ratio in second H bridge)\n'); %H2 inner phase shift ratio

S3time = ((0.5./Fsw)+(0.5./Fsw)*DD1)*1e6;
S5time = (0.5./Fsw)*DD3*1e6;
S7time = ((0.5./Fsw)+(0.5./Fsw)*(DD2+DD3))*1e6;

fprintf('\n\nturn-on times of switches:');
fprintf('\n S1 = 0,\n S3 = %f mikrosaniye,\n S5 = %f mikrosaniye,\n S7 = %f mikrosaniye\n\n',S3time,S5time,S7time);

D1 = 1-DD1;
D2 = 1-DD2;
D3 = DD3-D2+D1;

if(D1>=D2)
    if(0<=D3 && D3<=(D1-D2))
        D = D2*D2-D1*D2+2*D2*D3;
        disp('mode 1');
        Ldab=D*(n*V1)/(4*Fsw*current);

        Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1*(V1*D1-n*V2*D2));
        Lcurrent_t1 = (1./(4*Fsw*Ldab))*(2*V1*D3+n*V2*D2-V1*D1);
        Lcurrent_t2 = (1./(4*Fsw*Ldab))*(2*V1*D3+2*V1*D2-n*V2*D2-V1*D1);
        Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1-n*V2*D2);
        fprintf('\n current_t0 = %5.4f,\n current_t1 = %5.4f,\n current_t2 = %5.4f,\n current_t3 = %5.4f,\n current_t4 = %5.4f,\n current_t5 = %5.4f,\n current_t6 = %5.4f,\n current_t7 = %5.4f,\n',Lcurrent_t0,Lcurrent_t1,Lcurrent_t2,Lcurrent_t3,-Lcurrent_t0,-Lcurrent_t1,-Lcurrent_t2,-Lcurrent_t3);
    end
end
```

```

end
if(D2>=D1)
    if((1+D1-D2)<=D3 && D3<=1)
        D = D1*D1-D1*D2+2*D1-2*D1*D3;
        disp('mode 2');
        Ldab=D*(n*V1)/(4*Fsw*current);

        Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1*(V1*D1-
2*n*V2+n*V2*D2+2*n*V2*D3));
        Lcurrent_t1 = (1./(4*Fsw*Ldab))*(V1*D1+2*n*V2*D1-
n*V2*D2+2*n*V2-2*n*V2*D3);
        Lcurrent_t2 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
        Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
        fprintf('\n current_t0 = %5.4f,\n current_t1 = %5.4f,\n
current_t2 = %5.4f,\n current_t3 = %5.4f,\n current_t4 =
%5.4f,\n current_t5 = %5.4f,\n current_t6 = %5.4f,\n current_t7
= %5.4f,\n',Lcurrent_t0,Lcurrent_t1,Lcurrent_t2,Lcurrent_t3,-
Lcurrent_t0,-Lcurrent_t1,-Lcurrent_t2,-Lcurrent_t3);

    end
end
if(D2<=(1-D1))
    if(D1<=D3 && D3<=(1-D2))
        D = D1*D2;
        disp('mode 3');
        Ldab=D*(n*V1)/(4*Fsw*current);

        Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1*(V1*D1-n*V2*D2));
        Lcurrent_t1 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
        Lcurrent_t2 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
        Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1-n*V2*D2);
        fprintf('\n current_t0 = %5.4f,\n current_t1 = %5.4f,\n
current_t2 = %5.4f,\n current_t3 = %5.4f,\n current_t4 =
%5.4f,\n current_t5 = %5.4f,\n current_t6 = %5.4f,\n current_t7
= %5.4f,\n',Lcurrent_t0,Lcurrent_t1,Lcurrent_t2,Lcurrent_t3,-
Lcurrent_t0,-Lcurrent_t1,-Lcurrent_t2,-Lcurrent_t3);

    end
end
if(D1<=D3 && D3<=1)
    if((1-D3)<=D2 && D2<=(1-D3+D1))
        D = -D2*D2-D3*D3+2*D2+2*D3-2*D2*D3+D1*D2-1;
        disp('mode 4');
        Ldab=D*(n*V1)/(4*Fsw*current);

        Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1*(V1*D1-
2*n*V2+n*V2*D2+2*n*V2*D3));
        Lcurrent_t1 = (1./(4*Fsw*Ldab))*(2*V1*D2+n*V2*D2+2*V1*D3-V1*D1-2*V1);
        Lcurrent_t2 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
        Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
        fprintf('\n current_t0 = %5.4f,\n current_t1 = %5.4f,\n
current_t2 = %5.4f,\n current_t3 = %5.4f,\n current_t4 =
%5.4f,\n current_t5 = %5.4f,\n current_t6 = %5.4f,\n current_t7
= %5.4f,\n',Lcurrent_t0,Lcurrent_t1,Lcurrent_t2,Lcurrent_t3,-
Lcurrent_t0,-Lcurrent_t1,-Lcurrent_t2,-Lcurrent_t3);
    end
end

```

```

    end
end
if((D1-D3)<=D2 && D2<=(1-D3))
    if(0<=D3 && D3<=D1)
        D = -D1*D1-D3*D3+D2*D1+2*D1*D3;
        disp('mode 5');
        Ldab=D*(n*V1)./(4*Fsw*current);

        Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1)*(V1*D1-n*V2*D2);
        Lcurrent_t1 = (1./(4*Fsw*Ldab))*(2*V1*D3+n*V2*D2-
V1*D1);
        Lcurrent_t2 = (1./(4*Fsw*Ldab))*(V1*D1-
2*n*V2*D1+n*V2*D2+2*n*V2*D3);
        Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1-n*V2*D2);
        fprintf('\n current_t0 = %5.4f,\n current_t1 = %5.4f,\n
current_t2 = %5.4f,\n current_t3 = %5.4f,\n current_t4 =
%5.4f,\n current_t5 = %5.4f,\n current_t6 = %5.4f,\n current_t7
= %5.4f,\n',Lcurrent_t0,Lcurrent_t1,Lcurrent_t2,Lcurrent_t3,-
Lcurrent_t0,-Lcurrent_t1,-Lcurrent_t2,-Lcurrent_t3);

    end
end
if((1-D2)<=D1)
    if((1-D2)<=D3 && D3<=D1)
        D = -D1*D1-D2*D2-2*D3*D3+2*D3-
2*D2*D3+D1*D2+2*D1*D3+2*D2-1;
        disp('mode 6');
        Ldab=D*(n*V1)./(4*Fsw*current);

        Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-
1*(V1*D1+n*V2*D2+2*n*V2*D3-2*n*V2));
        Lcurrent_t1 = (1./(4*Fsw*Ldab))*(2*V1*D2+2*V1*D3+n*V2*D2-V1*D1-2*V1);
        Lcurrent_t2 = (1./(4*Fsw*Ldab))*(2*V1*D3+n*V2*D2-
V1*D1);
        Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1-
2*n*V2*D1+n*V2*D2+2*n*V2*D3);
        fprintf('\n current_t0 = %5.4f,\n current_t1 = %5.4f,\n
current_t2 = %5.4f,\n current_t3 =
%5.4f,\n',Lcurrent_t0,Lcurrent_t1,Lcurrent_t2,Lcurrent_t3);

    end
end

fprintf('\nD value = %.5f\n',D);
fprintf('Ldab = %fuH\n\n\n',Ldab*1e6);

d= n*V2/V1;
phi = DD3*pi;

Ix = ((2*phi-1)+d)*V1/(4*Fsw*Ldab);
Iy = ((1+d*(2*phi-1))*V1)/(4*Fsw*Ldab);

if Ix<0
    fprintf('\ngiris devresi hard switch\n');

```

```

else
    fprintf('\ngiris devresi soft switch\n')
end

if Iy<0
    fprintf('cikis devresi hard switch\n\n');
else
    fprintf('cikis devresi soft switch\n\n')
end

t0 = 0;
t1 = DD3/(2*Fsw);
t2 = 1/(2*Fsw);
t3 = (DD3+1)/(2*Fsw);
t4 = 1/Fsw;

Lcurrent_t0=-10;
Lcurrent_t1=4;
Lcurrent_t2=10;
Lcurrent_t3=-4;

syms t

expr4 = (((Lcurrent_t0-Lcurrent_t3)/(t4-t3))*t-4)^2;
expr3 = (((Lcurrent_t3-Lcurrent_t2)/(t3-t2))*t+10)^2;
expr2 = (((Lcurrent_t2-Lcurrent_t1)/(t2-t1))*t+4)^2;
expr1 = (((Lcurrent_t1-Lcurrent_t0)/(t1-t0))*t-10)^2;
fonk4 = int(expr4,[t3 t4]);
fonk3 = int(expr3,[t2 t3]);
fonk2 = int(expr2,[t1 t2]);
fonk1 = int(expr1,[t0 t1]);

I_rms = double(Fsw * sqrt(abs(fonk1+fonk2+fonk3+fonk4)))

```

EK B. Belirli Kaçak Endüktansta Modların ve Şartların Belirlenmesini Sağlayan

MATLAB Kodları

```
clear all, clc;
fprintf('=== Triple Phase Shifting ===\n\n');

V1 = 125;
V2 = 50;
n = 2.5;
Fsw = 25000;
current = 50/6.4;
wanted_Ldab = 25.5;
% TH = input('enter value of leakage inductance
changing(uH)\n');
TH = 0.2;
sayac = 0;
i=0;
for DD1=0:0.01:0.5
for DD2=0:0.01:0.5
for DD3=0:0.01:0.5

D1 = 1-DD1;
D2 = 1-DD2;
D3 = DD3-D2+D1;
if (D1>=D2)
    if (0<=D3 && D3<=(D1-D2))
        D = D2*D2-D1*D2+2*D2*D3;
        Ldab=D*(n*V1)/(4*Fsw*current);
        if (Ldab*1e6<wanted_Ldab+TH && Ldab*1e6>wanted_Ldab-TH)
            disp('mode 1');
            fprintf('Ldab = %fuH\n DD1 = %f\n DD2 = %f\n DD3 =
%f\n\n',Ldab*1e6, DD1, DD2, DD3);
            i=i+1;
            mode(i)=1;
            leakage(i)=Ldab*1e6;
            phaseshift1(i)=DD1;
            phaseshift2(i)=DD2;
            phaseshift3(i)=DD3;

            if (D1==1 && D2==1)
                phaseshiftmod(i)=1;
            elseif (D1==D2 && 1-D1<=D3 && D3<=D1)
                phaseshiftmod(i)=2;
            elseif (D1==1 && D2>=0 && D3>=1-D2 && D3<=1)
                phaseshiftmod(i)=3;
            elseif (D2==1 && D1>=0 && D3>=0 && D3<=D1)
                phaseshiftmod(i)=3;
            else
                phaseshiftmod(i)=4;
            end

            Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1*(V1*D1-n*V2*D2));
            Lcurrent_t1 = (1./(4*Fsw*Ldab))*(2*V1*D3+n*V2*D2-
V1*D1);
```

```

Lcurrent_t2 = (1./(4*Fsw*Ldab))*(2*V1*D3+2*V1*D2-
n*V2*D2-V1*D1);
Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1-n*V2*D2);

ZCS(i)=0;
if(Lcurrent_t0 == 0)
    sayac = sayac + 1;
end
if(Lcurrent_t1 == 0)
    sayac = sayac + 1;
end
if(Lcurrent_t2 == 0)
    sayac = sayac + 1;
end
if(Lcurrent_t3 == 0)
    sayac = sayac + 1;
end
ZCS(i)=sayac;
sayac=0;
end
end
end
if(D2>=D1)
    if((1+D1-D2)<=D3 && D3<=1)
        D = D1*D1-D1*D2+2*D1-2*D1*D3;
        Ldab=D*(n*V1)./(4*Fsw*current);

        if(Ldab*1e6<wanted_Ldab+TH && Ldab*1e6>wanted_Ldab-TH)
            disp('mode 2');
            fprintf('Ldab = %fH\n DD1 = %f\n DD2 = %f\n DD3 =
%f\n\n',Ldab*1e6, DD1, DD2, DD3);
            i=i+1;
            mode(i)=2;
            leakage(i)=Ldab*1e6;
            phaseshift1(i)=DD1;
            phaseshift2(i)=DD2;
            phaseshift3(i)=DD3;

            if(D1==1 && D2==1)
                phaseshiftmod(i)=1;
            elseif(D1==D2 && 1-D1<=D3 && D3<=D1)
                phaseshiftmod(i)=2;
            elseif(D1==1 && D2>=0 && D3>=1-D2 && D3<=1)
                phaseshiftmod(i)=3;
            elseif(D2==1 && D1>=0 && D3>=0 && D3<=D1)
                phaseshiftmod(i)=3;
            else
                phaseshiftmod(i)=4;
            end

Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1*(V1*D1-
2*n*V2+n*V2*D2+2*n*V2*D3));
Lcurrent_t1 = (1./(4*Fsw*Ldab))*(V1*D1+2*n*V2*D1-
n*V2*D2+2*n*V2-2*n*V2*D3);
Lcurrent_t2 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);

```

```

ZCS(i)=0;
    if(Lcurrent_t0 == 0)
        sayac = sayac + 1;
    end
    if(Lcurrent_t1 == 0)
        sayac = sayac + 1;
    end
    if(Lcurrent_t2 == 0)
        sayac = sayac + 1;
    end
    if(Lcurrent_t3 == 0)
        sayac = sayac + 1;
    end
    ZCS(i)=sayac;
    sayac=0;
end
end
end
if(D2<=(1-D1))
    if(D1<=D3 && D3<=(1-D2))
        D = D1*D2;
        Ldab=D*(n*V1)/(4*Fsw*current);

        if(Ldab*1e6<wanted_Ldab+TH && Ldab*1e6>wanted_Ldab-TH)
            disp('mode 3');
            fprintf('Ldab = %fH\n DD1 = %f\n DD2 = %f\n DD3 = %f\n\n',Ldab*1e6, DD1, DD2, DD3);
            i=i+1;
            mode(i)=3;
            leakage(i)=Ldab*1e6;
            phaseshift1(i)=DD1;
            phaseshift2(i)=DD2;
            phaseshift3(i)=DD3;
            i=i+1;

            if(D1==1 && D2==1)
                phaseshiftmod(i)=1;
            elseif(D1==D2 && 1-D1<=D3 && D3<=D1)
                phaseshiftmod(i)=2;
            elseif(D1==1 && D2>=0 && D3>=1-D2 && D3<=1)
                phaseshiftmod(i)=3;
            elseif(D2==1 && D1>=0 && D3>=0 && D3<=D1)
                phaseshiftmod(i)=3;
            else
                phaseshiftmod(i)=4;
            end

            Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1*(V1*D1-n*V2*D2));
            Lcurrent_t1 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
            Lcurrent_t2 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
            Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1-n*V2*D2);

            ZCS(i)=0;
            if(Lcurrent_t0 == 0)
                sayac = sayac + 1;
            end
        end
    end
end

```

```

end
if(Lcurrent_t1 == 0)
    sayac = sayac + 1;
end
if(Lcurrent_t2 == 0)
    sayac = sayac + 1;
end
if(Lcurrent_t3 == 0)
    sayac = sayac + 1;
end
ZCS(i)=sayac;
sayac=0;
end
end
end
if(D1<=D3 && D3<=1)
    if((1-D3)<=D2 && D2<=(1-D3+D1))
        D = -D2*D2-D3*D3+2*D2+2*D3-2*D2*D3+D1*D2-1;
        Ldab=D*(n*V1)/(4*Fsw*current);

        if(Ldab*1e6<wanted_Ldab+TH && Ldab*1e6>wanted_Ldab-TH)
            disp('mode 4');
            fprintf('Ldab = %fH\n DD1 = %f\n DD2 = %f\n DD3 = %f\n\n',Ldab*1e6, DD1, DD2, DD3);
            i=i+1;
            mode(i)=4;
            leakage(i)=Ldab*1e6;
            phaseshift1(i)=DD1;
            phaseshift2(i)=DD2;
            phaseshift3(i)=DD3;

            if(D1==1 && D2==1)
                phaseshiftmod(i)=1;
            elseif(D1==D2 && 1-D1<=D3 && D3<=D1)
                phaseshiftmod(i)=2;
            elseif(D1==1 && D2>=0 && D3>=1-D2 && D3<=1)
                phaseshiftmod(i)=3;
            elseif(D2==1 && D1>=0 && D3>=0 && D3<=D1)
                phaseshiftmod(i)=3;
            else
                phaseshiftmod(i)=4;
            end
end

Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1*(V1*D1-2*n*V2+n*V2*D2+2*n*V2*D3));
Lcurrent_t1 = (1./(4*Fsw*Ldab))*(2*V1*D2+n*V2*D2+2*V1*D3-V1*D1-2*V1);
Lcurrent_t2 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);
Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1+n*V2*D2);

ZCS(i)=0;
if(Lcurrent_t0 == 0)
    sayac = sayac + 1;
end
if(Lcurrent_t1 == 0)
    sayac = sayac + 1;
end

```

```

end
if(Lcurrent_t2 == 0)
    sayac = sayac + 1;
end
if(Lcurrent_t3 == 0)
    sayac = sayac + 1;
end
ZCS(i)=sayac;
sayac=0;
end
end
end
if((D1-D3)<=D2 && D2<=(1-D3))
    if(0<=D3 && D3<=D1)
        D = -D1*D1-D3*D3+D2*D1+2*D1*D3;
        Ldab=D*(n*V1)/(4*Fsw*current);

        if(Ldab*1e6<wanted_Ldab+TH && Ldab*1e6>wanted_Ldab-TH)
            disp('mode 5');
            fprintf('Ldab = %fH\n DD1 = %f\n DD2 = %f\n DD3 = %f\n\n',Ldab*1e6, DD1, DD2, DD3);
            i=i+1;
            mode(i)=5;
            leakage(i)=Ldab*1e6;
            phaseshift1(i)=DD1;
            phaseshift2(i)=DD2;
            phaseshift3(i)=DD3;

            if(D1==1 && D2==1)
                phaseshiftmod(i)=1;
            elseif(D1==D2 && 1-D1<=D3 && D3<=D1)
                phaseshiftmod(i)=2;
            elseif(D1==1 && D2>=0 && D3>=1-D2 && D3<=1)
                phaseshiftmod(i)=3;
            elseif(D2==1 && D1>=0 && D3>=0 && D3<=D1)
                phaseshiftmod(i)=3;
            else
                phaseshiftmod(i)=4;
            end
end

Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-1)*(V1*D1-n*V2*D2);
Lcurrent_t1 = (1./(4*Fsw*Ldab))*(2*V1*D3+n*V2*D2-V1*D1);
Lcurrent_t2 = (1./(4*Fsw*Ldab))*(V1*D1-2*n*V2*D1+n*V2*D2+2*n*V2*D3);
Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1-n*V2*D2);

ZCS(i)=0;
if(Lcurrent_t0 == 0)
    sayac = sayac + 1;
end
if(Lcurrent_t1 == 0)
    sayac = sayac + 1;
end
if(Lcurrent_t2 == 0)
    sayac = sayac + 1;
end

```

```

        end
        if(Lcurrent_t3 == 0)
            sayac = sayac + 1;
        end
        ZCS(i)=sayac;
        sayac=0;
    end
end
end
if((1-D2)<=D1)
    if((1-D2)<=D3 && D3<=D1)
        D = -D1*D1-D2*D2-2*D3*D3+2*D3-
        2*D2*D3+D1*D2+2*D1*D3+2*D2-1;
        Ldab=D*(n*V1)/(4*Fsw*current);

        if(Ldab*1e6<wanted_Ldab+TH && Ldab*1e6>wanted_Ldab-TH)
            disp('mode 6');
            fprintf('Ldab = %fH\n DD1 = %f\n DD2 = %f\n DD3 =
            %f\n\n',Ldab*1e6, DD1, DD2, DD3);
            i=i+1;
            mode(i)=6;
            leakage(i)=Ldab*1e6;
            phaseshift1(i)=DD1;
            phaseshift2(i)=DD2;
            phaseshift3(i)=DD3;

            if(D1==1 && D2==1)
                phaseshiftmod(i)=1;
            elseif(D1==D2 && 1-D1<=D3 && D3<=D1)
                phaseshiftmod(i)=2;
            elseif(D1==1 && D2>=0 && D3>=1-D2 && D3<=1)
                phaseshiftmod(i)=3;
            elseif(D2==1 && D1>=0 && D3>=0 && D3<=D1)
                phaseshiftmod(i)=3;
            else
                phaseshiftmod(i)=4;
            end
        end

        Lcurrent_t0 = (1./(4*Fsw*Ldab))*(-
        1*(V1*D1+n*V2*D2+2*n*V2*D3-2*n*V2));
        Lcurrent_t1 =
        (1./(4*Fsw*Ldab))*(2*V1*D2+2*V1*D3+n*V2*D2-V1*D1-2*V1);
        Lcurrent_t2 = (1./(4*Fsw*Ldab))*(2*V1*D3+n*V2*D2-
        V1*D1);
        Lcurrent_t3 = (1./(4*Fsw*Ldab))*(V1*D1-
        2*n*V2*D1+n*V2*D2+2*n*V2*D3);

        ZCS(i)=0;
        if(Lcurrent_t0 == 0)
            sayac = sayac + 1;
        end
        if(Lcurrent_t1 == 0)
            sayac = sayac + 1;
        end
        if(Lcurrent_t2 == 0)
            sayac = sayac + 1;
        end
    end
end

```

```
end
if(Lcurrent_t3 == 0)
    sayac = sayac + 1;
end
ZCS(i)=sayac;
sayac=0;
end
end
end
end
end
end
end
```



