T.C.
YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

NANO YAPILI UÇUCU OLMAYAN BELLEK AYGITLARININ ÜRETİMİ VE KARAKTERİZASYONU

FURKAN KURUOĞLU

DOKTORA TEZİ
FİZİK ANABİLİM DALI
FİZİK PROGRAMI

DANIŞMAN
PROF. DR. MERİH SERİN

EŞ DANIŞMAN
DOÇ. DR. MURAT ÇALIŞKAN

İSTANBUL, 2018

T.C.

YILDIZ TEKNİK ÜNİVERSİTESİ

FEN BİLİMLERİ ENSTİTÜSÜ

NANO YAPILI UÇUCU OLMAYAN BELLEK AYGITLARININ ÜRETİMİ VE KARAKTERİZASYONU

Furkan KURUOĞLU tarafından hazırlanan tez çalışması 7.11.2018 tarihinde aşağıdaki jüri tarafından Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü Fizik Anabilim Dalı'nda **DOKTORA TEZİ** olarak kabul edilmiştir.

Tez Danışmanı
Prof. Dr. Merih SERİN
Yıldız Teknik Üniversitesi

Eş Danışman
Doç. Dr. Murat ÇALIŞKAN
Yıldız Teknik Üniversitesi

Jüri Üyeleri
Prof. Dr. Merih SERİN
Yıldız Teknik Üniversitesi _____

Doç. Dr. Zehra CAN
Yıldız Teknik Üniversitesi _____

Prof. Dr. Ayşe EROL
İstanbul Üniversitesi _____

Dr. Öğr. Üyesi Saffettin YILDIRIM
İstanbul Üniversitesi _____

Doç. Dr. Serço Serkis YEŞİLKAYA
Yıldız Teknik Üniversitesi _____

ÖNSÖZ

Akademi hayatıma başlangıcımdan bu yana bana destek ve inancını eksik etmeyen, tecrübelerinden yararlandığım saygıdeğer doktora tez danışmanım Prof. Dr. Merih Serin'e teşekkürü bir borç bilirim. Bilimsel araştırmanın temellini oluşturan incelemek, sorgulamak ve irdelemekte verdiği destek, güven ve yol göstericilikten ötürü tez eş danışmanım, sevgili hocam Doç. Dr. Murat Çalışkan' a sonsuz teşekkür ederim.

Bünyesinde bulunmaktan onur duyduğum Nano-Optoelektronik Araştırma Laboratuvarı içerisinde bana her türlü desteği sağlayan, çalışma azmini ve bilim aşkını her daim örnek alacağım sevgili hocam Prof. Dr. Ayşe Erol' a teşekkürlerimi sunarım. Yüksek Lisans çalışmalarımdan beri desteğini eksik etmeyen, tecrübeleri ile her alanda yol gösterici olan sevgili hocam Dr. Öğr. Üyesi Saffettin Yıldırım' a teşekkürü borç bilirim.

Bu tez çalışmasının ebedi dayanışmamızın başlangıcı olduğunu bildiğim kıymetli meslektaşlarım ve arkadaşlarım Selman Mutlu, Fahrettin Sarcan, Erman Çokduygulular, Çağlar Çetinkaya, Tülin Eruçar' a gönülden teşekkürlerimi sunarım. Tez çalışması süresince yardımlarını eksik etmeyen Agageldi Muhammedguliyev, Yeşim Yalçın ve Burak Kay' a teşekkürlerimi sunarım. Nano-Optoelektronik Araştırma Laboratuvarı' nın en yeni araştırmacıları olan ve gelecekte başarılı birer meslektaşım olarak göreceğim Göksenin Kömürcü, Ümit Doğan ve Osman Topal' a teşekkür ederim. Birlikte çalışıyor olmaktan kıvanç duyduğum İstanbul Üniversitesi değerli Öğretim üyeleri Doç. Dr. Ömer Dönmez, Doç. Dr. Barış Kınacı, Dr. Öğr. Üyesi Kamuran Kara ve Doç. Dr. Ferhat Nutku' ya desteklerinden ötürü sonsuz teşekkürlerimi sunarım. Elektron Demeti ile Litografi yönteminde bilgi ve tecrübelerinden beni mahrum bırakmayan hocam Dr. Özgür Yavuzçetin' e teşekkürü bir borç bilirim.

Varlığından ve yaptığı her işten gurur duyduğum, hep yanımda ve her zaman yanında olacağım kıymetli kardeşim Fulya Kuruoğlu' na her şey için sonsuz teşekkürlerimi sunarım.

Nice anı biriktirmek için yan yana sonsuz bir yolculuğa çıktığım, göstermiş olduğu fedakarlığın ve sevginin sınırıları olmayan, hayat arkadaşım, meslektaşım, eşim Neslihan Ayarcı Kuruoğlu' na tüm kalbimle sevgimi ve teşekkürlerimi sunarım. Vermiş oldukları destek ve güvenden ötürü Kuruoğlu, Civelek, Tezer, Yiğit ve Ayarcı ailelerinin tüm fertlerine ve kıymetli dostlarım Ümit Acar ve Kutlukan Tetik' e teşekkür ederim.

Tüm bu yardımı ve emeği geçen değerli insanların ötesinde, sahip olduğum her şeyin asli mimarları olan evlatları olmaktan gurur duyduğum rahmetli anne ve babam, Meleke KURUOĞLU ve Tayfur KURUOĞLU' na sonsuz saygı ve sevgimle teşekkürü bir borç bilirim. Bu doktora tez çalışmasını rahmetli anne ve babamın aziz ruhlarına ithaf ediyorum.

Kasım, 2018

Furkan KURUOĞLU

Bu çalışma, Yıldız Teknik Üniversitesi Bilimsel Araştırma Projeleri Koordinatörlüğü'nün 2015-01-01-DOP04 numaralı projesi ile desteklenmiştir.

İÇİNDEKİLER

Sayfa

SİMGE LİSTESİ vii

KISALTMA LİSTESİ ix

ŞEKİL LİSTESİ x

ÇİZELGE LİSTESİ xiii

ÖZET xiv

ABSTRACT xv

BÖLÜM 1

GİRİŞ 1

1.1 Literatür Özeti 1
1.2 Tezin Amacı 5
1.3 Hipotez 6

BÖLÜM 2

GENEL BİLGİLER 7

2.1 Uçucu Olmayan Belleklere Genel Bakış 7
2.2 Yüzen Kapılı Hafıza Aygıtları 8
2.3 Nanoparçacıklı Yüzen Kapılı Hafıza Aygıtları 9
2.3.1 Metal Nanoparçacıklı Hafıza Aygıtları 9
2.4 Tünelleme Mekanizmaları 10
2.4.1 Fowler Nordheim Tünellemesi 11
2.4.2 Direkt Tünelleme 12
2.4.3 Tuzak Destekli Tünelleme 12

BÖLÜM 3

MALZEME VE METOT 13

3.1 Malzemeler 13
3.1.1 Silisyum 13
3.1.2 Silisyum Dioksit 14
3.2 Düz Band Voltajını Belirleme Yöntemi 17

BÖLÜM 4

DENEYSEL YÖNTEMLER 21

4.1 Örnek Temizliği 22
4.2 Hızlı Isıl Oksidasyon 23
4.3 Litografik Yöntem 26
4.3.1 Elektron Demeti ile Litografi 26
4.3.2 Odaklanmış İyon Demeti ile Litografi 30
4.4 RF Saçtırma Metodu 32
4.5 Taramalı Elektron Mikroskobu 33
4.6 Enerji Seçici X-ışını Spektroskopisi 39
4.7 Atomik Kuvvet Mikroskobu 40
4.8 Elipsometre 41
4.9 Akım-Voltaj Ölçüm Sistemi 42
4.10 Kapasitans-Voltaj Ölçüm Sistemi 42
4.11 Performans Parametrelerinin Belirlenmesi Ölçümleri 43

BÖLÜM 5

SONUÇ VE ÖNERİLER 44

5.1 Tünel Oksit Tabakasının Yapısal ve Elektriksel Özellikleri 44
5.2 Elektron Demeti ile Litografi Sonuçları 46
5.3 Kapı Oksiti ve Kapı Kontağının Oluşturulması 53
5.4 Elektriksel Karakterizasyon Sonuçları 56
5.4.1 Akım Voltaj Karakteristikleri 56
5.4.2 Kapasitans Voltaj Karakteristikleri 59
5.5 Simülasyon ve Teorik Hesaplama 67
5.6 Sonuç ve Gelecek Çalışmalar 71

KAYNAKLAR 57

EK-A

FOWLER NORHEIM AKIM YOĞUNLUĞUNUN TÜRETİLMESİ 80

EK-B

MATLAB KODLARI 86

ÖZGEÇMİŞ 88

SİMGE LİSTESİ

α	Açıklık açısı
Δ	Faz farkı
ε_0	Boşluğun dielektrik sabiti
ε_S	Yarıiletkenin dielektrik sabiti
λ	Dalga boyu
ϕ	Kutuplanmada meydana gelen değişim
ϕ	Bariyer yüksekliği
Ψ	Yansıyan paralel ve dik elektrik alan vektörlerinin genlik kayıpları arasındaki oran
a	Örgü sabiti
C	Kapasitans
C_{mak}	Maksimum Kapasitans
C_0	Yüzeydeki oksitleyici gaz
C^*	Gaz ortamında denge durumu oksitleyici gaz
C_i	Si-SiO_2 arayüzeyindeki oksitleyici gaz konsantrasyonu
d	Çözünürlük
D_{eff}	Etkin difüzyon sabiti
E_{foton}	Foton enerjisi
E_f	Yarıiletkenin Fermi seviyesi
E_g	Yasak enerji aralığı
E_t	Elektronun sahip olduğu toplam kinetik enerji
E_x	X yönünde ilerleyen elektronların enerjisi
F	Elektrik alan
$F_{1,2,3}$	Gaz akısı
h	Planck sabiti
h	Gaz fazı taşınım sabiti
J	Akım yoğunluğu
k	Oksitlenme sürecinde geçerli olan reaksiyon oranı
m	Elektron kütlesi
n	Kırılma indisi
$N(v_x)$	Elektron yoğunluğu
N_D	Donor yoğunluğu
N_t	Tuzaklanan yük sayısı
q	Elektron yükü
V	Voltaj
v_x	Elektronların x yönünde ilerleme hızları

V_{FB}	Düz band voltajı
V_{ge}	Kapı voltajı
V_{TH}	Eşik voltajı
T	Sıcaklık
$T(E_x)$	E_x enerjisiye sahip elektronların tünelleme olasılığı

KISALTMA LİSTESİ

AFM	Atomik Kuvvet Mikroskobu
BSE	Geri Saçılan Elektronlar
CTO	Klasik Isıl Oksidasyon
DRAM	Dinamik Rastgele Erişimli Bellek
EBL	Elektron Demeti ile Litografi
EDS	Enerji Seçici X-ışını Spektroskopisi
EEPROM	Elektriksel Olarak Silinebilen ve Programlanabilen Hafıza
EPROM	Silinebilen ve Programlanabilen Hafıza
ETD	Everhart-Thornley Dedektörü
EUV	Aşırı Ultraviyole Litografi
FB	Düz band
FIB	Odaklanmış İyon Demeti
HF	Hidroflorik Asit
H_2O_2	Hidrojen Peroksit
HCl	Hidroklorik Asit
LCM	Işık Çiftlenimli Litografi
LMIS	Sıvı-Metal iyon Kaynağı
MOS	Metal-Oksit-Yarıiletken
MOSFET	Metal-Oksit-Yarıiletken Alan Etkili Transistör
NAOS	Nitrik Asit ile Silisyumun Oksidasyonu
NH_4OH	Amonyum Hidroksit
PEC	Yakınlık Etkisi Düzeltmesi
RAM	Rastgele Erişimli Bellek
RF	Radyo Frekansı
RCA	Amerika Radyo Kurumu
ROM	Salt Okunur Bellek
RTO	Hızlı Termal Oksidasyon
SDD	Silikon Sürüklenmeli Dedektör
SE	İkincil Elektron
SEM	Taramalı Elektron Mikroskobu
SPL	Taramalı Prob Litografisi
SiO_2	Silisyum Dioksit
WKB	Wentzel–Kramers–Brillouin

ŞEKİL LİSTESİ

Sayfa

Şekil 1.1 Yüzen kapılı hafıza aygıtlarının şematik gösterimi 2
Şekil 1.2 Yıllara göre yarıiletken tüketiminin bileşenlere bağlı değişimi 3
Şekil 1.3 Yıllara bağlı olarak yarıiletken şekillendirmesinde kullanılan teknikler . . . 4
Şekil 2.1 Hafıza aygıtlarının ağaç yapısı 8
Şekil 2.2 Bölüntülenmiş yüzen kapılı hafıza aygıtı 10
Şekil 2.3 Ag, Au, Pt/Si ve Si nanoparçacıkların MOS hafıza aygıtı içerisinde band diyagramları 10
Şekil 2.4 Tünelleme mekanizmaların şematik gösterimi. Fowler-Norhedim tünelemesi, Tuzak Destekli Tünelleme, Direkt Tünelleme 11
Şekil 3.1 Silisyum kristalinin 3B örgü yapısı. Örgü sabiti $a = 0.543\ nm$ 13
Şekil 3.2 Si yüzeyinde oluşan oksit tabakası sonrası yapının kalınlık değişimi 14
Şekil 3.3 Si oksitlenme modeli 16
Şekil 3.4 $(C_{oks}/C)^2 - 1 - V_G$ grafiği ile düz band geriliminin belirlenmesi 19
Şekil 4.1 Örnek hazırlığında izlenilen yolun şematik gösterimi 22
Şekil 4.2 Temizlik işleminde takip edilen işlem akış şeması 23
Şekil 4.3 Hızlı Isıl Oksidasyon işleminin gerçekleştirildiği fırın yapısı 24
Şekil 4.4 RTO işlemi parametrelerinin zamana bağlı olarak değişimini gösteren grafik 25
Şekil 4.5 Literatürde RTO yöntemi kullanılarak elde edilen SiO_2 film kalınlıkları . 25
Şekil 4.6 Elektron mikroskobu şematik gösterimi 27
Şekil 4.7 Elektron dozuna bağlı olarak çözülebilir hale gelen PMMA zincirlerinin oranı a)$25\mu C/cm^2$, b)$50\mu C/cm^2$, c)$100\mu C/cm^2$ 28
Şekil 4.8 Elektron demetinin direnç ve alttaş ile etkileşimi 28
Şekil 4.9 200 nm aralıklı elektron demetinin Si/SiO_2/PMMA ile etkileşimi sonucu gerçekleşen saçılmalar ve elektron enerjisinin derinlik ile değişimi 29
Şekil 4.10 Artan doz miktarı ile birlikte yakınlık etkisinin deseni bozması ve aşırı uyarılma gerçekleşmesine örnek durum. *a) 20 fC, b) 60 fC, c) 100 fC, d) 140 fC, e) 180 fC, f) 220 fC, g) 260 fC, h) 300 fC* 30
Şekil 4.11 Odaklanmış İyon Demeti Kolonunun şematik gösterimi 31
Şekil 4.12 DC saçtırma yönteminde yer alan bileşenlerin şematik gösterimi 33
Şekil 4.13 a) Airy diski, b) Birincil maksimumları arasında ayrıştırmak için yeterli mesafe olmayan, c) Birincil merkezler arasında yeterli mesafe bulunan odaklanmış noktaların gösterimi 34
Şekil 4.14 Elektron ve numune etkileşimi sonucu elde edilen bilgiler 35
Şekil 4.15 Farklı hızlandırma gerilimi kullanıldığında elektronların Si içerisinde izlediği yolu gösteren Monte Carlo simülasyonu 36

Şekil 4.16 Schottky Alan Emisyonlu elektron kaynağının kesit görüntüsü 37
Şekil 4.17 Objektif lens ayarı sonucu oluşabilecek 3 farklı odak durumu 37
Şekil 4.18 Moiré etkisi görülen periyodik nano noktaların bulunduğu yapılar 38
Şekil 4.19 EDS dedektör yapısı 40
Şekil 4.20 AFM çalışma prensibini gösteren bileşenler 41
Şekil 4.21 Elipsometre sisteminin çalışma prensibi 42
Şekil 4.22 Kapasitans ölçümlerinde kullanılan 2 bağlantılı korumalı bağlantı şeması 43
Şekil 4.23 Ölçüm sisteminin şematik gösterimi 43
Şekil 5.1 Spektroskopik elipsometre kullanılarak alınan dalgaboyuna bağlı Delta değerleri ve teorik fit 44
Şekil 5.2 SiO_2 kalınlığının oksitleme süresine bağlı değişimi 45
Şekil 5.3 AFM ölçümü ile elde edilen oksit tabakasının basamak yüksekliği 45
Şekil 5.4 Oksitlenmiş Si yüzeyini gösteren SEM görüntüsü ve EDS analizi 46
Şekil 5.5 2000 rpm döndürme hızı ile kaplanan PMMA A2' nin kalınlık profili ... 47
Şekil 5.6 Nokta başına elektron dozuna ve direnç kalınlığına bağlı olarak nokta yarıçapları ve daireselliklerinin değişimi 48
Şekil 5.7 Nokta başına 10 fC elektron dozu uygulanmış yazdırma işlemi ve develop sonrası SEM görüntüsü 49
Şekil 5.8 (a) Nano noktaların yarıçaplarının dağılımını gösteren histogram grafik, (b) Noktaların yarıçap dağılımlarının yüzey haritası, (c) Noktaların dairesellik dağılımlarının yüzey haritası 49
Şekil 5.9 Litografisi yapılmış örneğin aktif alanı 50
Şekil 5.10 Lift-off işlemi sonrasında yüzeyde oluşturulan Au nanoparçacıkların yüksek büyütmeli görüntüsü 51
Şekil 5.11 Au nanoparçacıkların yüzeyde homojen dağılımlarını gösteren SEM görüntüsü 52
Şekil 5.12 20μm x 20μm alan içerisinde düzenli yerleşimli Au nano noktalar 52
Şekil 5.13 Lift-off işlemi sonrasında elde edilen Au nanoparçacıkların istatiksel dağılımları 53
Şekil 5.14 Düzenli Au nanoparçacık üretimi için kullanılan litografik yöntemler sonrası yapının EDS analizi 54
Şekil 5.15 Üst kontak elde edilmesinde takip edilen işlemler 55
Şekil 5.16 Odaklanmış İyon Demeti ile Litografi yöntemi kullanılarak aşındırılan metal tabakanın yapısı 55
Şekil 5.17 Üretim işlemleri tamamlanmış örneğin SEM görüntüsü 56
Şekil 5.18 Referans örnek ve Au nanoparçacık içeren örneğin Akım-Gerilim karakteristiklerinin karşılaştırılması 57
Şekil 5.19 $\ln(I/V^2)$-1/V grafiği. Kesik çizgi ile gösterilen gerilim değeri baskın tünelleme mekanizmasının değişimini göstermektedir 58
Şekil 5.20 Çift yönlü voltaj taraması ile elde edilen Akım-Voltaj grafiği 59
Şekil 5.21 Farklı gerilim aralıklarında iki yönlü Kapasitans-Voltaj ölçümleri. Tarama yönü $+ \rightarrow - \rightarrow +$ olarak ayarlandı 60
Şekil 5.22 Tarama gerilimi aralığına bağlı olarak düz band voltajı kayma değerleri . 61
Şekil 5.23 Farklı yazma gerilimlerine bağlı olarak Kapasitans-Voltaj grafiklerinin değişimi 61
Şekil 5.24 Farklı yazma gerilimlerine bağlı olarak düz band voltajının değişimi ... 62
Şekil 5.25 Farklı pozitif gerilimler altında Kapasitans-Voltaj grafiklerinin değişimi . 63
Şekil 5.26 Farklı pozitif silme gerilimleri ile düz band voltajı değişimi 63

Şekil 5.27 Farklı sürelerde uygulanan yazma gerilimi ile Kapasitans-Voltaj grafiğinde görülen değişim 64
Şekil 5.28 Farklı sürelerde uygulanan yazma gerilimi ile düz band voltajı değişimi 65
Şekil 5.29 Yük tutma süresinin belirlenmesi için farklı zaman aralıklarında alınan Kapasitans-Voltaj ölçümleri 65
Şekil 5.30 Yük tutma süresine bağlı olarak Flatband voltajının değişimi 66
Şekil 5.31 Yük tutma süresine bağlı olarak yük kaybı 67
Şekil 5.32 p-Si/SiO_2/Au-NP/SiO_2 yapısının yüklü parçacık içeren ve içermeyen durumlarda enerji band görünümü 68
Şekil 5.33 Simülasyon ile elde edilen gerilime bağlı tünelleme mesafesinin değişimi 69
Şekil 5.34 Simülasyon ile elde edilen yüklü ve yüklenmemiş örnek yapısına ait Kapasitans-Voltaj eğrileri 70
Şekil 5.35 Teorik olarak MATLAB üzerinden kalınlığa bağlı olarak elde edilen Akım-Gerilim grafikleri 70
Şekil 5.36 Fowler-Nordheim grafiği 71
Şekil A.1 Fowler-Nordheim Tünellemesinde üçgen şekilli potansiyel bariyer 84

ÇİZELGE LİSTESİ

Sayfa

Çizelge 3.1 SiO_2 yapısal ve elektriksel Özellikleri 15
Çizelge 4.1 EBL parametrelerinin sürece etkileri 27
Çizelge 4.2 Ga^+ İyonlarının Hızlandırma gerilimine bağlı olarak malzeme etkileşimlerinin değerleri 32
Çizelge 5.1 Kaplama esnasında ölçülen kalınlık değerleri ve Profilmetre ölçümü ile elde edilen değerler 54
Çizelge 5.2 Literatürde verilen bazı çalışmaların hafıza özellikleri 72

ÖZET

NANO YAPILI UÇUCU OLMAYAN BELLEK AYGITLARININ ÜRETİMİ VE KARAKTERİZASYONU

Furkan Kuruoğlu

Fizik Anabilim Dalı

Doktora Tezi

Tez Danışmanı: Prof. Dr. Merih SERİN

Eş Danışman: Doç. Dr. Murat ÇALIŞKAN

Bu çalışmada, uçucu olmayan bellek uygulamalarında kullanılma potansiyeli olan düzenli Au nano noktalara sahip MOS kapasitörün üretimi ve karakterizasyonu amaçlanmıştır. Hızlı Termal Oksidasyon ile p-tipi Si üzerine ince oksit tabakası oluşturulmuş ve Elektron Demeti ile Litografi (electron Beam Lithography, EBL) yöntemi kullanılarak nanoparçacıkların boyutları ve konumları kontrol edilmiştir.

EBL kullanılarak 30 kV hızlandırma geriliminde tekli noktalar olarak yazdırma işlemi gerçekleştirilmiştir. Litografi işlemi ardından SEM görüntüleri üzerinden işlem kalitesi değerlendirilmiştir. Termal Buharlaştırıcı kullanılarak son kalınlık 13 nm olacak şekilde, 3 Å/s kaplama hızı ile Au kaplanmış ve metal nanoparçacıklar oluşturulmuştur. ImageJ programı yardımıyla elde edilen nanoparçacıkların dağılım istatistikleri alınan SEM görüntüleri üzerinden elde edilmiştir. RF saçtırma tekniği nanoparçacıkların üzeri 30 nm kalınlığında kapı oksidi kaplanmıştır. C-V ve I-V ölçümleri ile yapının yük tutma becerisi incelenmiştir. SEM analizleri sonucu elde edilen nanoparçacık yoğunluğu 10^{10} NP/inç^2'dir.

Yazma silme gerilimi, çalışma hızı ve yük saklama süresi gibi çalışma parametreleri yapılan elektriksel analizler sonucu belirlenmiştir.

Anahtar Kelimeler: Nanoparçacık, uçucu olmayan hafıza, altın nokta, elektron demeti ile litografi, odaklanmış iyon demeti ile litografi

ABSTRACT

FABRICATION AND CHARACTERIZATION OF NANOPARTICLE NON-VOLATILE MEMORY

Furkan Kuruoğlu

Department of Physics

Ph.D. Thesis

Adviser: Prof. Dr. Merih SERİN

Co-Adviser: Doç. Dr. Murat ÇALIŞKAN

In this study, we fabricated the well-ordered Au nanodot array containing MOS capacitors to investigate the potential to be used in non-volatile memory applications. The thin SiO_2 layer was grown on Boron doped p-type Si wafer by using Rapid Thermal Oxidation method. Electron Beam Lithography (EBL) was performed to control the positions and diameters of nanoparticle array precisely.

EBL was performed as single dot exposure by using 30 kV acceleration voltage. SEM images of developed nanodots were taken to examining the exposure and develop quality. The samples were coated with Au at a rate of 3 Å/s Thermal Evaporator and the target thickness was set 13 nm. The ImageJ software used for SEM image analysis and nanoparticle distribution statistics obtained. 30 nm top gate oxide was evaporated by using RF Sputtering. C-V and I-V measurements were carried out to analyze the charge storage properties of the sample. SEM analyses showed that the nanodot density was 10^{10} dot per square inch.

Operation parameters like program and erase voltage, program speed and retention determined from the electrical characterizations.

Keywords: Nanoparticle, non-volatile memory, gold nanodots, electron beam lithography, focused ion beam lithography

YILDIZ TECHNICAL UNIVERSITY
GRADUATE SCHOOL OF NATURAL AND APPLIED SCIENCES

BÖLÜM 1

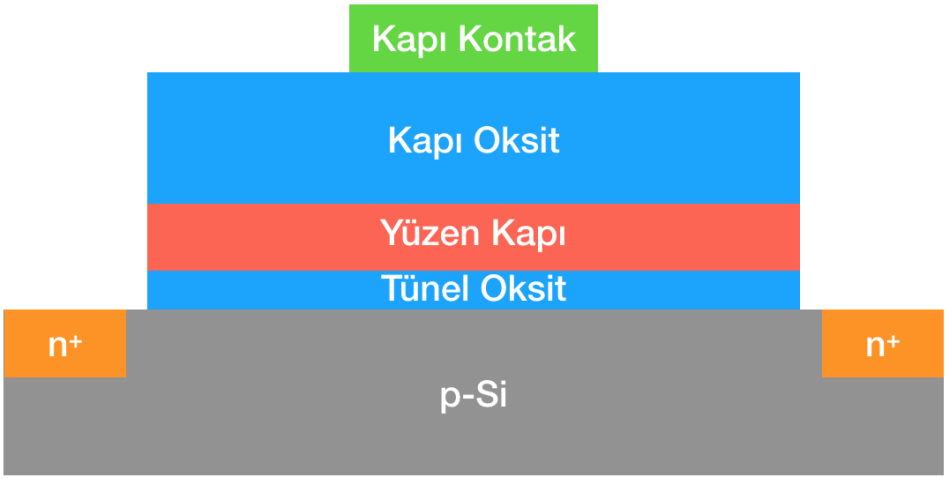
GİRİŞ

1.1 Literatür Özeti

Flash hafıza aygıtları mekanik hareketli parça olmadan, sessiz ve düşük enerji ile veri saklama işlemini gerçekleştirmektedir. Buna ilave olarak kullanılan nanoparçacıklar ile çok daha hızlı ve uzun ömürlü aygıtlar üretilebilir. Ayrıca nanoparçacık kullanımı ile mümkün hale gelen ultra ince dielektrik oksit tabakası sayesinde daha düşük gerilimlerle çalışan, enerji verimliliği yüksek bir cihaz oluşacaktır.

Nano yapılı flash Elektriksel Olarak Silinebilen ve Programlanabilen Hafıza (Electronically Erasable Programmable Read-Only Memory, EEPROM) uçucu olmayan (non-volatile) yüzen kapılı (floating gate) hafıza aygıtları arasında günümüzde en popüler olanlardandır. Flash hafıza aygıtlarının çalışma prensibi yüzen kapı olarak adlandırılan tabakaya elektronların tünel oksiti içerisinden tünelleyerek geçmeleri ve bunun eşik voltajında bir kayma meydana getirmesine dayanır. Benzer çalışma prensipleri klasik Silinebilen ve Programlanabilen Hafıza (Erasable Programmable Read-Only Memory, EPROM) ve EEPROM' larda da görülse de, nano yapılı aygıtların bilgi saklama süresi, enerji verimliliği ve boyut açısından belirgin bir üstünlüğü bulunmaktadır [1] . EPROM'ların silme işleminin UV ışığı ile gerçekleştirilmesi, EEPROM' larda boyut sınırlarına gelinmesi nedeni ile nanoparçacıklı flash hafıza aygıtları üzerine araştırma ve geliştirme yarıiletken pazarı için önemli bir unsur haline gelmiş bulunmaktadır.

Flash EEPROM'ların çalışma prensibi Yüzen Kapılı alan etkili transistörlere dayanmaktadır. Transistörün oksit tabakaları arasında bulunan yüzen kapı katmanına enjekte olan sıcak yük taşıyıcıları nedeni ile alan etkili transistörün çalıştığı eşik voltajı

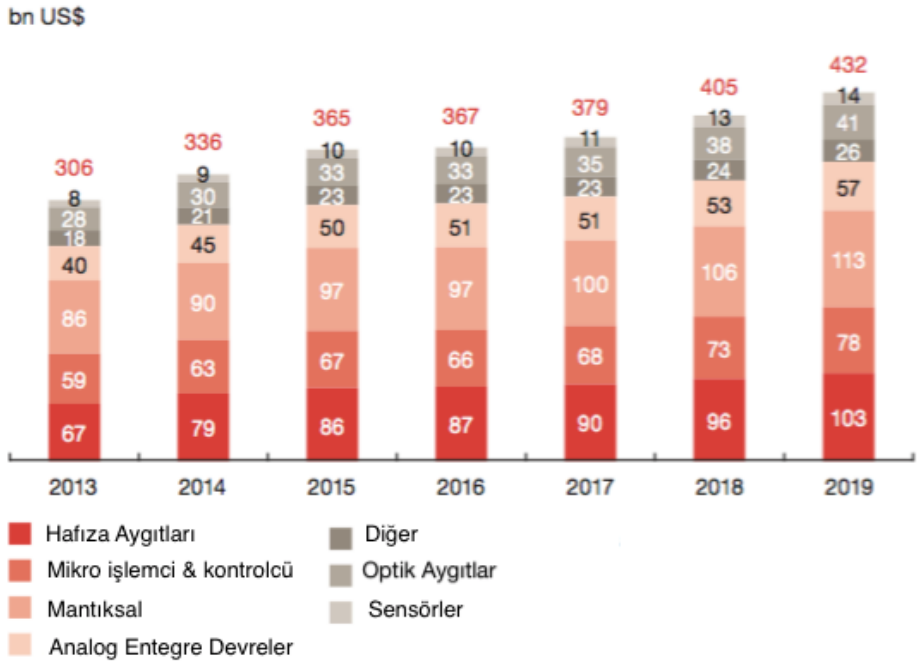


Şekil 1.1 Yüzen kapılı hafıza aygıtlarının şematik gösterimi

değişmektedir. Taşıyıcıların enjeksiyonu Fowler Nordheim tünellemesi ya da Direkt tünelleme ile gerçekleşir [2] . Şekil 1.1' de verilen görselde yük tutma becerisine sahip olan katman yüzen kapı tabakasıdır. İki oksit tabakası arasında yüzen kapı tabakası oluşturulmuş bir Metal-Oksit-Yarıiletken (Metal-Oxide-Semiconductor, MOS) yapısı incelenerek yapının yük tutma becerisi belirlenebilir. Nano yapılı flash hafıza aygıtları temel olarak oksit bölgesi içerisine nanoparçacıklar gömülmüş MOS aygıtlardır [3, 4, 5]. Aygıt üzerinde bilgi saklanması, nanoparçacıklar içerisinde elektrik yükünün hapsedilmesi ile ilgilidir. Yarıiletkenden nanoparçacıklara elektron geçişi, oksit tabakası içerisinden tünelleme mekanizması ile gerçekleşmektedir. Kaplanan oksit tabakasına bağlı olarak baskın tünelleme mekanizması değişiklik gösterir. 4 nm' den daha ince yapılarda ve düşük elektrik alan altında direkt tünelleme gözlemlenir iken, 4 nm ve üzeri kalınlıklarda ve yüksek elektrik alan uygulanması ile birlikte baskın mekanizma Fowler-Nordheim mekanizmasıdır [6, 7, 8]. Uygulanan yüksek elektrik alan ile beraber oksit tabakası nedeniyle oluşan potansiyel engel bükülerek üçgen potansiyel bariyer şeklini alır.

Silisyumdan nanoparçacığa üçgen bariyerden tünelleme ile geçen elektronların tünelleme olasılığı, yavaş değişim gösteren potansiyelden ötürü Wentzel–Kramers–Brillouin (WKB) yaklaşıklığı kullanılarak hesaplanabilir.

Fowler-Nordheim mekanizmasının gerçekleştiği elektrik alanların yüksek elektrik alanlar ($\sim$MV/cm) olması sebebi ile tünel oksiti üzerinde yıpranma yaratmaktadır. Bu nedenle

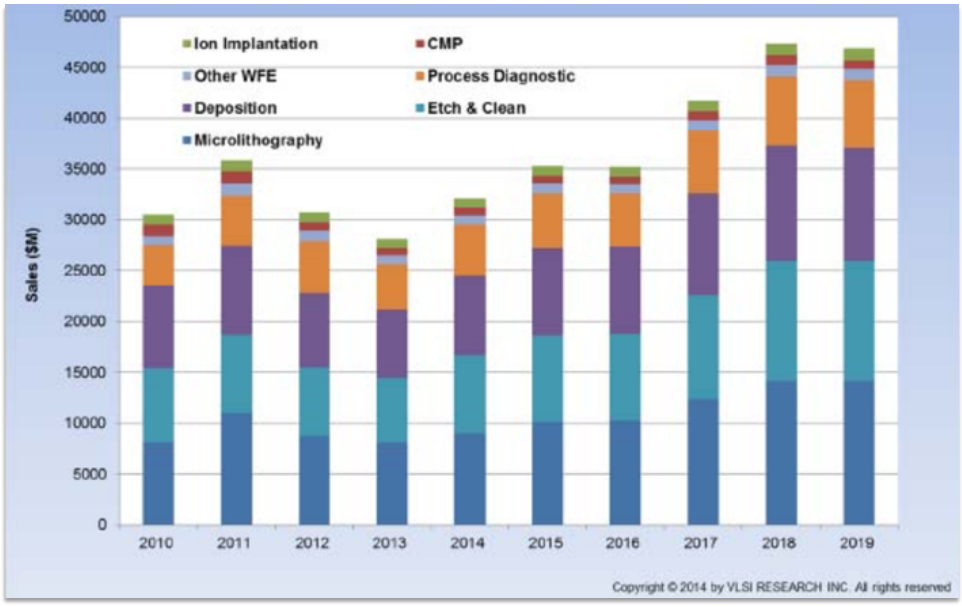


Şekil 1.2 Yıllara göre yarıiletken tüketiminin bileşenlere bağlı değişimi

yazma/silme gerilimleri seçilirken Fowler-Nordheim tünelleme akımının Direkt tünellemeye göre baskın olmaya başladığı elektrik alan (∼5 MV/cm) değerleri seçilir [9] . Nanoparçacıklar içerisinde tuzaklanan yükler aygıtın kapasitansında değişime sebep olur. Bu değişim aygıtın düz band (flatband, FB) voltajındaki kayma değeri (ΔV_{FB}) ile ifade edilir.

Küresel ölçekte yarıiletken endüstrisi son 30 yıl içeresinde düzenli artış gösteren geniş bir pazara sahiptir. 2014 yılı içerisinde dünya genelinde yarıiletken endüstrisinden elde edilen satış 336 milyar $' dır. Bu rakam 2013 yılına göre %9.9'luk bir artış göstermiştir. Bu artışın düzenli olarak devam etmesi ve 2025 yılında 655.6 milyon $'a ulaşması öngörülmektedir. Genel olarak bu denli hızlı artış gösteren bir alan içerisinde yarıiletken hafıza aygıtları yıllık %18.2' lik artış ile yarıiletken endüstrisinde Şekil-1.2' de görüldüğü üzere en yüksek büyümeyi gösteren kategori olmuştur. Bu büyüme endeksinin önümüzdeki yıllar içerisinde de devam edeceği ve yarıiletken bileşenlerin boyutlarının düşme trendini devam ettireceği düşünülmektedir.

Yarıiletken endüstrisinde, önümüzdeki yıllar içerisinde nanolitografi yöntemleri önemli üretim yöntemlerinden biri olarak karşımıza çıkması beklenmektedir. Şekil-1.3' de



Şekil 1.3 Yıllara bağlı olarak yarıiletken şekillendirmesinde kullanılan teknikler

yarıiletken şekillendirme yöntemlerinin sahip oldukları pay yıllara göre gösterilmektedir. Üretilen yapının aynı zamanlar içerisinde görüntülenebilmesinden ötürü EBL ve Odaklanmış İyon Demeti ile Litografi (Focused Ion Beam, FIB) gibi nano-mikro litografi yöntemleri öne çıkmaktadır .

Nano parçacıklar içerisinde yüklerin saklanma süresi, elde edilen düz band voltajının zamana göre değişimi ile belirlenmektedir. Aygıt çalışma performansını belirleyen akım yoğunluğu ve düz band voltajı gibi parametrelerin değerinde nanoparçacığın boyutu ve nanoparçacıkların arasındaki mesafenin önemli rol oynadığı yapılan çalışmalarda görülmektedir [10, 11, 12]. Metalik nanoparçacıklar, günümüz araştırma konularında geniş uygulama alanı nedeniyle önemli bir yere sahiptir. Güncel olarak nanoparçacıklar güneş pillerinde [13] , yüzey plazmonlarında [14, 15] , biyosensörlerde [16, 17] , fotonik kristallerde [18] , manyetik hafıza aygıtlarında [19] ve yüksek kapasiteli hafıza aygıtlarında [20, 21] kullanılmaktadır. Nanoparçacık üretimi için Stranski-Kranstanov metodu [22] , termal topaklanma [23, 14], laser irradiation [24], sol-gel [25], kimyasal metot [26], Turkevich-Frens metodu [27], elektrokimyasal metot [28] ve biyolojik metot [29, 30] gibi farklı üretim yöntemleri literatürde önerilmektedir. Nanoparçacık temelli uygulamaların tümünde yüksek hassasiyet ve kontrolde üretim ihtiyacı bulunmaktadır. Yukarıda belirtilen yöntemlerin bir kaçında parçacık boyutu kontrol edilebilse de bu birkaç

nm ile sınırlıdır. Fakat bu yöntemlerin hiçbiri ile elde edilen parçacıkların pozisyonlarını belirleme imkanı yoktur. Elektron Demeti ile Litografi yöntemi diğer hiçbir üretim yönteminin sağlayamadığı kontrol esnekliği ve hassasiyetini sunmaktadır [31].

Elektron Demeti ile Litografi yöntemi kullanılarak nanoparçacıkların boyutlarını ve aralarındaki mesafeleri hassas bir şekilde kontrol etmek mümkündür. Litografi işleminde elektronların kullanılması nedeniyle nanometre mertebesindeki bileşenler yine aynı mertebede hassasiyet ile işlenmektedir. Polimer yapıdaki Polimetilmetakrilat (PMMA) kullanılarak yüksek çözünürlükte yapılar elde edilebilmektedir. Bu yöntem ile elde edilecek nanoparçacıkların yoğunluğu aygıt genelinde sabit olacağından çok daha kararlı çalışma parametrelerine sahip bir bellek elde edilecektir.

Nano yapıların yük tutma tabakası olarak kullanılması ile birlikte ultra ince oksit tabakası kullanmak mümkün olacaktır. Kaliteli ultra ince oksit tabakanın oluşturulması için literatürde önerilen yöntemler Nitrik Asit ile Silisyumun Oksidasyonu (NAOS) [32, 33, 34] ve Hızlı Termal Oksidasyon (Rapid Thermal Oxidation, RTO)'dur [35, 36]. Yapılan bir diğer çalışma yarıiletken oksit arayüzeyinde meydana gelen kusur ve hareketli iyonlardan kaynaklanan arayüzey yük yoğunluğunun RTO yöntemi ile elde edilen yapılarda NAOS' a göre daha düşük olduğu gözlemlenmiştir [37].

1.2 Tezin Amacı

Literatürde yer alan nanoparçacıklı hafıza aygıtları çalışmalarında üretilen parçacıkların boyutları ve konumları üzerinde kontrol yeteneği sınırlıdır. Bu çalışmada hafıza aygıtı üretiminde kullanılacak nanoparçacıkların boyut ve konumlarının yüksek hassasiyet ile kontrol edilmesi ve elde edilen bu yapı kullanılarak yük tutma beceresine sahip hafıza aygıtının üretimi ve karakteristik parametrelerinin belirlenmesi amaçlanmaktadır. Bu nedenle Elektron Demeti ile Litografi ve Hızlı Termal Oksidasyon yöntemleri kullanılarak aygıt üretimi yapılmıştır. Taramalı Elektron Mikroskobu, Atomik Kuvvet Mikroskobu, Elipsometre ölçümleri ile yapısal incelemeler yapılıp, aygıtın elektriksel karakterizasyonu ve optimum çalışma şartları oda sıcaklığında alınan Akım - Voltaj ve Kapasitans - Voltaj ölçümleri ile belirlenmiştir.

1.3 Hipotez

Günümüz teknolojik aygıtlarının hemen hemen hepsinde yer alan hafıza aygıtlarının kullanımı, gelişen teknoloji ile dahada artmaktadır. Yeni nesil hafıza aygıtlarının daha yüksek kapasiteye sahip, daha hızlı yazma/silme işlemi gerçekleştiren ve daha uzun süre yük tutma becerisine sahip olmaları beklenmekte ve araştırmalar bu yönde gerçekleştirilmektedir.

Bu tez çalışmasının amacı boyutları, yerleşimi ve geometrisi kontrol edilebilir, nano ölçekli yük tutuculu, uçucu olmayan hafıza aygıtının ilk defa Elektron Demeti ile Litografi yöntemi kullanarak üretimini yapmak ve karakterizasyonunu gerçekleştirmektir.

BÖLÜM 2

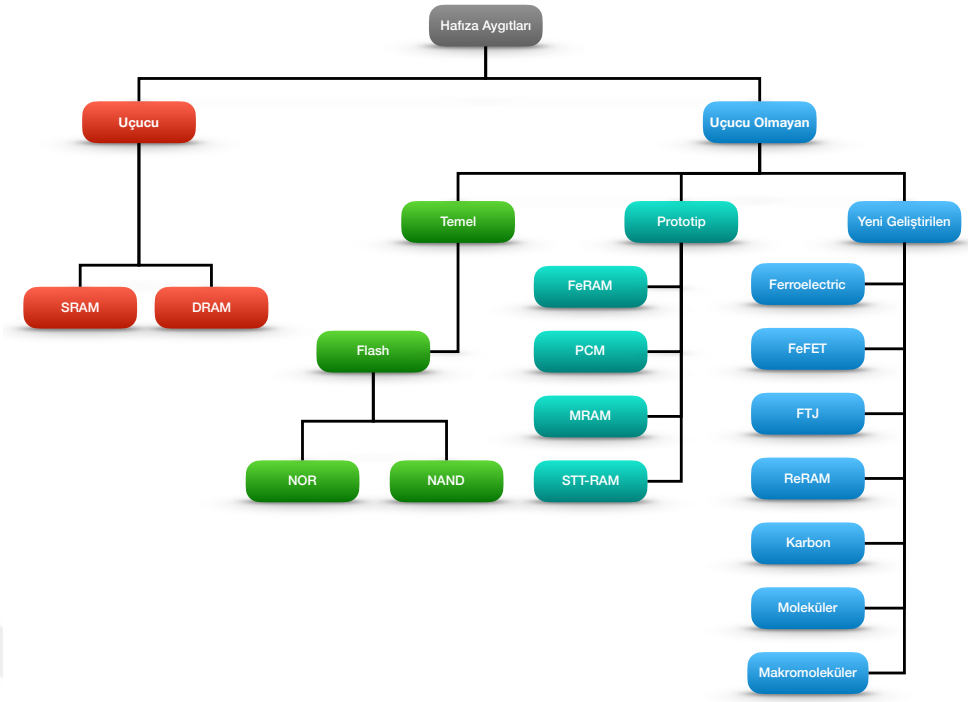
GENEL BİLGİLER

2.1 Uçucu Olmayan Belleklere Genel Bakış

Bilgisayarın keşfinden beri veri depolamak önemli bir süreç olmuştur ve veri depolama sistemleri herhangi bir bilgi işleyen sistemin karmaşık ekipmanlarını oluşturmaktadır. Bilgisayar çağının ilk yıllarında, hafıza aygıtları, birçok mıknatısın bir araya gelmesi ile elde edilen ve kısa programları ya da birkaç data saklayabilen ekipmanlardı. Manyetik malzemelerin histerezise sahip olması ve manyetizasyona bağlı durumun ayırt edilebiliyor olması onları veri depolama için uygun ekipman haline getirmiştir.

Yarıiletken ve mikroelektronik sistemlerde yaşanan gelişmelerle birlikte ilk yarıiletken hafıza aygıtları kullanıma çıktı ve aygıt boyutlarında düşüş başlamış oldu. Boolean mantığı ile oluşturulan yarıiletken diziler sayesinde veriler organize edilmiş ve dizilerin birim hücresine "*bit*" adı verilmiştir. Gelişen yarıiletken endüstrisi ile birlikte tüm yarıiletken elemanların entegre devreler üzerine yerleştirilmesi gerekliliği oluşmuştur. Bu gerekliliğin sonucu olarak hafıza aygıtlarına veri yazıp/silme ve okuma işlemleri içn 2 temel mimari protokol belirlenmiştir. Bunlar, rasgele erişimli bellek (Random Access Memory, RAM) ve sadece okunur bellek (Read only Memory, ROM) tir. ROM yapılarında bir kere kaydedilen verinin tekrar okunabilmesi için uçucu olmamaları, yani aygıt bir güç kaynağı tarafından beslenmese dahi belirli bir süre boyunca verileri saklayacak özelliğe sahip olmaları mecburidir. Ancak RAM yapısında aygıt uçucu veya uçucu olmayan şekilde çalışabilir.

Bu tez çalışmasında incelenen aygıt yapısı, Şekil-2.1'de verilen hafıza aygıtları yapısından uçucu olmayan hafıza aygıtları ailesinden Flash türündedir. Bu tür hafıza aygıtları kendi



Şekil 2.1 Hafıza aygıtlarının ağaç yapısı

içerisinde Ve Değil (NAND) ve Veya Değil (NOR) olmak üzere iki alt gruba ayrılır. İlk olarak yüzen kapılı bir tabaka ile hafıza aygıtı olarak önerilen MOSFET (Metal Oksit Alan Etkili Transistör) yapısının (1-bit saklayacak birim hücre olarak) ardından Toshiba tarafından 1987 yılında çoklu hücreler üzerinde yazma silme işlemi yapabilen Flash yapısı geliştirilmiştir [38] .Yıllar boyunca uçucu hafıza aygıtlarının (Dinamik RAM-DRAM) boyutları işlemci boyutlarından daha hızlı azalmıştır. Ancak 2000' li yılların başında, Flash aygıtlar bu trendi devam ettirirken, DRAM boyutları bu trendi koruyamamıştır. Günümüz Flash teknolojisinde her 1.5 yılda birim eleman sayısı ikiye katlanmaktadır. Flash teknolojisi, Moore yasasını güncel olarak takip eden tek alandır [39] .

2.2 Yüzen Kapılı Hafıza Aygıtları

Uçucu olmayan hafıza aygıtı olarak önerilen ilk yapı Kapı kontağı ile kapı oksiti arasına iletken polikristal Silisyum (Polisilikon) yerleştirilmiş, yüzen kapı içeren, MOSFET transistör yapısı idi [2, 40]. Bu polisilikon tabakaya ulaşarak potansiyelini değiştirme şansı olmadığından *"Yüzen"* ifadesi kullanılmıştır. Ancak transistörün kontrol kontaklarına uygulanan gerilimden etkilenmektedir. Bu nedenle aynı zamanda *"Kapı"* tabakasıdır.

Öngörülen bu yüzen kapılı MOSFET yapısının çalışma prensibi, kapı oksiti içerisinde yer alacak olan yükler nedeni ile MOS kapasitörün düz band voltajının (V_{FB}) veya transistörün eşik voltajının (V_{TH}) değişmesine dayanmaktadır. Bu iki referans voltaj değeri biriken pozitif yükler ile daha düşük voltajlara kayarken, benzer şekilde negatif yükler nedeni ile daha yüksek voltaj değerlerine kaymaktadır. Bu değişim sayesinde 2 durumlu işlem mantığı için uygun yapı elde edilmiş olur. Örneğin düşük referans voltajı elde edilen durum "Açık" ya da "1" durumunu oluşturan yazma halini ifade ederken düşük referans voltajı elde edilen durum "Kapalı" ya da "0" durumunu oluşturan silme halini ifade eder.

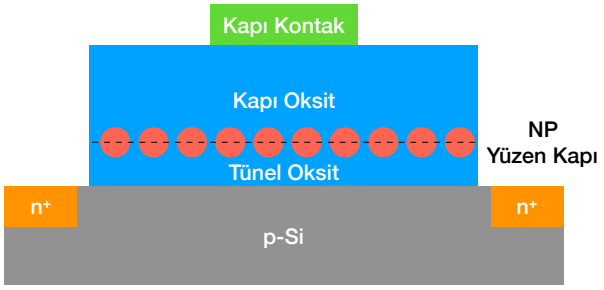
Kapı kontağına uygulanan gerilim ile yükler tünel oksiti içerisinden tünelleyerek yüzen kapı tabakasına ulaşır. Kontak potansiyeli terse çevrilerek yüzen kapı içerisinde bulunan yükler tekrardan yarıiletkene geri döner. Bu yüksek elektrik alan ile yapılan yazma silme işlemleri sonrası oluşan kusurlardan dolayı yük kaybı meydana gelir. Bu sebepten ötürü aygıtın yazma silme hali için belirlenen referans voltajlar arasında belirgin bir fark kalmaz ve aygıtın durumunun belirlenmesi mümkün olmaz.

2.3 Nanoparçacıklı Yüzen Kapılı Hafıza Aygıtları

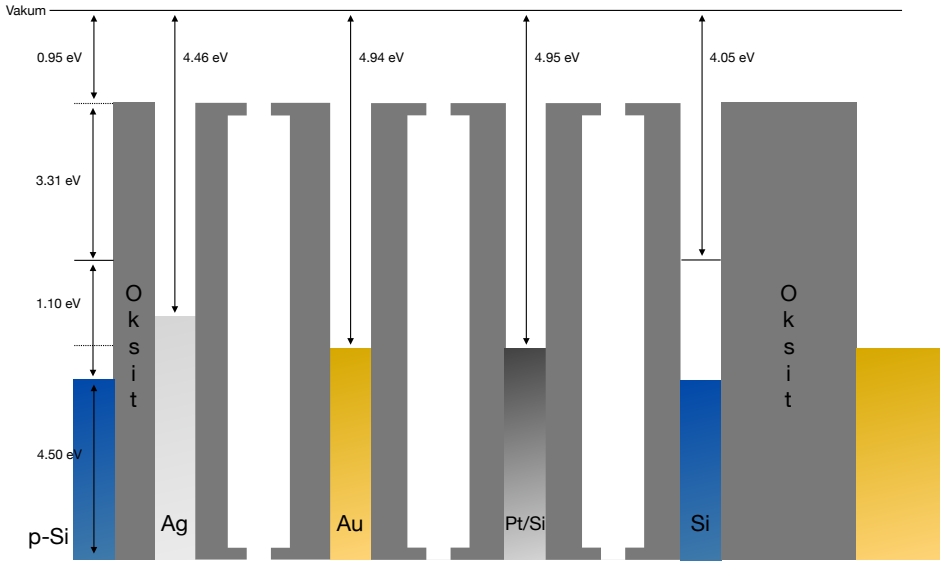
Bir önceki bölümde bahsedildiği gibi yüzen kapılı flash aygıtların problemi oksit tabakasında oluşan kusurlar nedeni ile yük/veri kaybı ve düşük yük saklama süreleridir. Klasik yüzen kapılı aygıt yapısı ile yüksek dielektrik sabitli malzemeler kullanılarak bu problemlerin çözümü denenmiştir. Ancak bu sorunları gidermek için önerilen umut vadedici çözüm, Şekil-2.2'de şematik gösterimi verilen, yüzen kapı tabakasını ayrı parçalar halinde üretmek olabilir. Böylelikle klasik aygıt yapısından farklı olarak yük sürekli bir tabaka içerisinde değil, nanoparçacıklar içerisinde saklanacaktır. Yüzen kapı tabakasının bu şekilde bölüntülenmesi tünel oksitinin yük tutma süresinde büyük kayıp yaratmadan kalınlığın azaltılmasını mümkün kılmaktadır [41].

2.3.1 Metal Nanoparçacıklı Hafıza Aygıtları

Metal cinsinin değiştirilmesi ile iş fonksiyonunun seçilebilmesi metal nanoparçacıkları, hafıza aygıtları için önemli bir aday yapmaktadır. Araştırmacılar tarafından Ag, Au, Pt, W,



Şekil 2.2 Bölüntülenmiş yüzen kapılı hafıza aygıtı



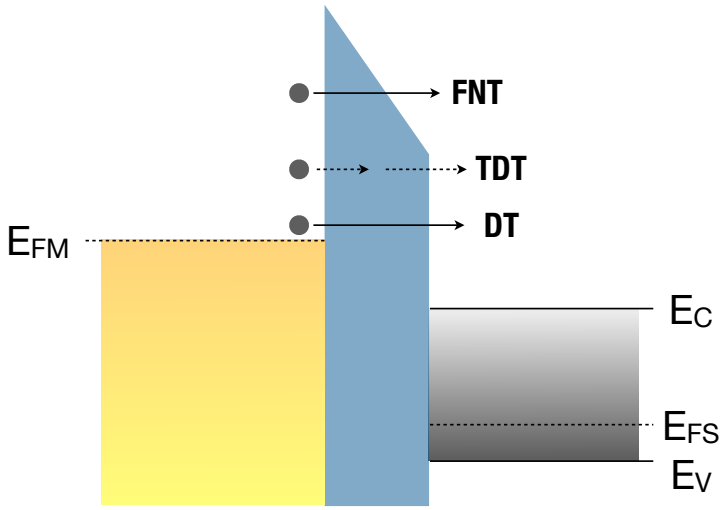
Şekil 2.3 Ag, Au, Pt/Si ve Si nanoparçacıkların MOS hafıza aygıtı içerisinde band diyagramları [44]

Co, Ni, $NiSi_2$, TiN ve Al gibi metal nanoparçacıkların hafıza aygıtlarına etkileri incelenmiştir [42, 43, 44]. Şekil-2.3' de verilen malzemelerin iş fonksiyonları göz önüne alındığında, yüksek potansiyel kuyusu derinliği olan Pt veya Au metal nanoparçacık içeren aygıtların daha iyi hafıza özellikleri gösterdiği görülmüştür. Yüksek potansiyel kuyusu derinliği ile yazma silme işlemleri için bariyer genişliği düşerken uzun yük saklama süresi için gerekli bariyer genişliği de elde edilmiş olur [43] .

2.4 Tünelleme Mekanizmaları

Metal yalıtkan yarıiletken sistem için yapının elektriksel özellikleri yalıtkan kalınlığına önemli derecede bağlıdır. Eğer yalıtkan tabaka kalınlığı yüksek ise (Si-SiO_2 eklem için 7 nm' den büyük) yalıtkan içerisinden taşıyıcı iletimi ihmal edilebilir ve yapının davranışı

MOS kapasitör gibi davranır. Bir başka durum olarak, yalıtkan tabakası 1nm' den ince ise taşıyıcılar metalden yarıiletkene geçerken küçük bir engel ile karşılaşır ve Schottky bariyer diyot davranışı gözlemlenir. Bu iki yalıtkan tabakası arasındaki kalınlıklar için farklı yük iletim mekanizmaları söz konusudur. Bu bölümde Fowler-Nordheim Tünellemesi, Direkt Tünelleme ve Tuzak Destekli Tünellemeden bahsedilecektir. Tünelleme mekanizmalarının şematik gösterimi Şekil-2.4' de verilmiştir.



Şekil 2.4 Tünelleme mekanizmalarının şematik gösterimi. Fowler-Norhedim tünellemesi, Tuzak Destekli Tünelleme, Direkt Tünelleme

2.4.1 Fowler Nordheim Tünellemesi

Fowler-Nordheim tünellemesi oksit bariyerin üçgen şeklini alması veya oksit tabakanın bir kısmından yük geçişi olması durumudur. Bu üçgen bariyer içerisinden yük geçişi gerçekleşirken yalıtkanın kalan kısmı iletimde katkı sağlamaz. Bu nedenle toplam yalıtkan tabaka elektrik akımına uygulanan elektrik alana bağlı olarak dolaylı katkı sağlar. Fowler-Nordheim Tünelleme olasılığı oksit kalınlığının azalması ya da elektrik alanın artması ile üstel olarak artar. Tünelleme akım yoğunluğu ifadesi;

$$J = AF^2 \cdot e^{-B/F},\ A = \frac{q^2}{8\pi h\phi},\ B = \frac{4}{3}\sqrt{\frac{8\pi^2 m}{h^2}} \cdot \frac{(q\phi)^{3/2}}{q} \tag{2.1}$$

şeklinde verilir. Burada F elektrik alan, ϕ bariyer yüksekliği ve h Planck sabitidir. Daha ince yalıtkan tabakasında ya da düşük elektrik alan altında Direkt tünelleme gerçekleşir.

Denklem-2.1' un türetilmesi ile ilgili detaylı bilgi Ek-A' da verilmiştir. Ayrıca akım-gerilim davranışını gösterir hesaplama sonuçları Ek-B' de verilmiştir.

2.4.2 Direkt Tünelleme

Direkt tünelleme yalıtkan kalınlığının 5 nm' den az olduğu durumlarda baskın iletim mekanizması olarak gözlenir. Bu durumda taşıyıcı yalıtkan içerisinden direkt tünelleyerek iletime katkıda bulunur. Tünelleme akımı yalıtkan tabaka kalınlığının azalması ile üstel olarak artar. Ancak akımın elektrik alana bağlılığı Fowler-Nordheim tünellemesine göre daha azdır. Direkt tünelleme mekanizmasının gerçekleştiği durumlarda tekrarlanan gerilim uygulama işlemleri sonunda yalıtkan tabakasına zarar vermediğinden kusurlar oluşturulmaz [45]. Tünelleme akım yoğunluğu ifadesi,

$$J_{DT} = \frac{q^2}{8\pi h\phi\varepsilon} C(V_{ge}, V_{oks}, t, \phi) \times e^{\left(-\frac{8\pi\sqrt{2m}(q\phi)}{3hq|F|} \cdot \left[1 - \left(1 - \frac{|V_{oks}|}{\phi} \right)^{3/2} \right] \right)} \tag{2.2}$$

şeklinde verilir [46] . Burada t oksit tabaka kalınlığı V_{oks} dielektrik malzeme boyunca gerilim ve C düzeltme fonksiyonunu ifade etmektedir.

2.4.3 Tuzak Destekli Tünelleme

Uzun süreli ya da birçok defa elektrik alana maruz kalan yalıtkan tabakalarda kusurlar ve eklem arayüzeylerinde tuzaklar oluşmaya başlar. Dielektrik malzeme kalınlıklarının azalması ile birlikte aynı gerilim değerleri için malzeme üzerinde daha yüksek elektrik alan oluşmasından ötürü tuzak/kusur sayısında artış görülür ve bu akım değerinde düşük gerilimler için artışa neden olur. Akım değerinde gözlemlenen bu artış, *Gerilim Kaynaklı Sızıntı Akımı* (Stress Induced Leakage Current, SILC) olarak adlandırılır[47]. Hafıza aygırlarında yük tutma süresini ve yazma/silme döngüsünü etkileyen önemli etkenlerden biri tuzak destekli tünelleme sonucu oluşan SILC'dir [48, 49].

BÖLÜM 3

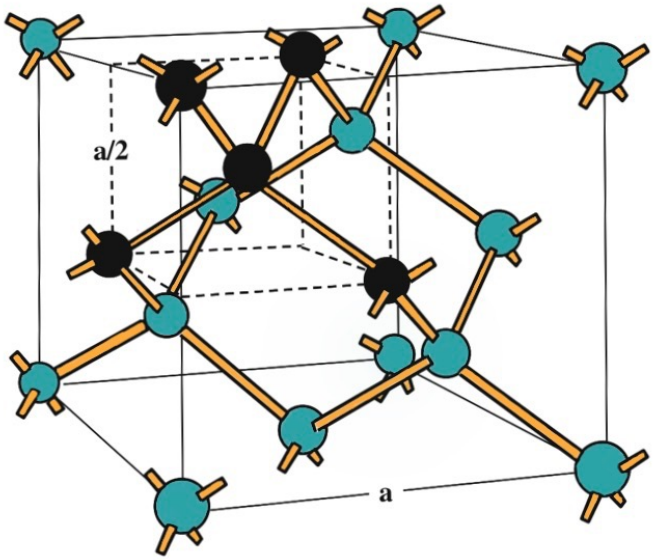
MALZEME VE METOT

3.1 Malzemeler

3.1.1 Silisyum

Silisyum temelli yarıiletken aygıtların çalışma prensiplerini anlayabilmek için Tek-Kristal Silisyumun özelliklerini detaylıca incelemek gerekmektedir. Bu bölümde Yarıiletken aygıt teknolojisinde Silisyumun ihtiyaç duyulan özelliklerinden bahsedilecektir.

Silisyum, atmosferik basınç altında *Elmas Yapı*da kristalleşir ve Şekil-3.1'de verilen *fcc* Bravais yapısına sahiptir. Her bir atom komşu dört atom ile kovalent bağ yapar.



Şekil 3.1 Silisyum kristalinin 3B örgü yapısı. Örgü sabiti $a = 0.543\ nm$

Yarıiletkenlerin elektriksel ve optik özelliklerini belirleyen en önemli özelliklerinden biri E_g, yasak enerji aralığıdır. E_g sıcaklığa bağlı olarak değişim gösterir [50]. Sıcaklığa bağlı

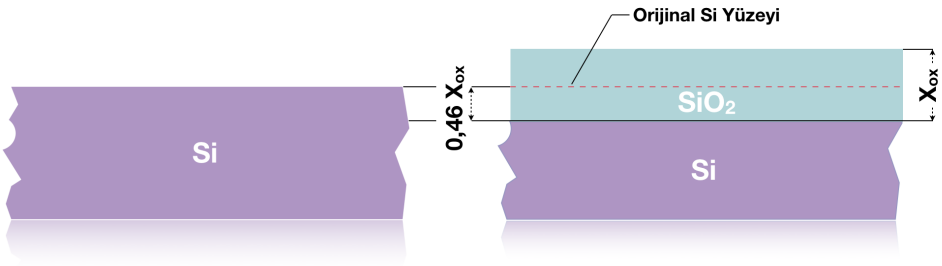
yasak enerji aralığı Denklem-3.1 yardımı ile hesaplanmaktadır.

$$E_g \approxeq 1.187 - 3.6 \times 10^{-4} T \text{ eV} \tag{3.1}$$

3.1.2 Silisyum Dioksit

Silisyumun yarıiletken teknolojisinde kullanılan en yaygın malzeme olmasının sebebi sadece katkılı ve katkısız hallerde gösterdiği yarıiletken özellikler değil, aynı zamanda yüzeyinde kolaylıkla elde edilebilen SiO_2 tabakasıdır. SiO_2 sahip olduğu yüksek direnç ve elektrik alan dayanımı nedeniyle iyi bir yalıtım tabakasıdır. Termal SiO_2 ve Si arayüzeyi birbiri ile uyumlu ve tekrar üretilebilirlik açısından elverişlidir. Aygıt üretimi aşamalarında Si ve SiO_2 arasındaki seçici aşındırma imkanı yaygın kullanımını destekleyen özelliklerdendir. Silisyum yüzeyi yüksek sıcaklık altında O_2 gazına maruz bırakıldığında yüzeyinde SiO_2 oluşumu meydana gelir. Oda şartlarında dahi Si yüzeyi 1-2 nm kalınlığında SiO_2 ile kaplanır. Kuru ve ıslak olmak üzere iki farklı termal oksitleme yöntemi kullanılabilir. Kuru oksitleme işlemi için geçerli olan kimyasal reaksiyon Denklem 3.2' de verilmiştir.

$$Si\ (Kristal) + O_2 \xrightarrow{\text{Isı}} SiO_2\ (Amorf) \tag{3.2}$$



Şekil 3.2 Si yüzeyinde oluşan oksit tabakası sonrası yapının kalınlık değişimi

Bu süreçte Si valans elektronlarını paylaşarak oksijen bağlar. Oksit oluşum hızı, ortamda bulunan oksitleyici molekül miktarına, ulaşılan Si atomu sayısına ve bir iki malzeme arasındaki reaksiyon oranına bağlı olarak değişmektedir. Şekil-3.2' de Si yüzeyinde oluşan oksit tabakası sonrasında kalınlık değişimi şematik olarak gösterilmiştir. Çizelge-3.1' de

SiO_2' nin temel elektriksel ve yapısal özellikleri verilmiştir. Termal olarak Si oksitleme mekanizması Deal-Grove oksidasyon modeli ile açıklanabilir.

Çizelge 3.1 SiO_2 yapısal ve elektriksel Özellikleri

Elektriksel Özellikler		Yapısal Özellikler	
Dielektrik Sabiti	3.9	Termal İletkenlik	0.014 W/cm$^2\times^\circ$C
Öz Direnç	10^{20} Ω·cm	Yoğunluk	2.2 gr/cm^3
Band Aralığı	9 eV	Buharlaşma Sıcaklığı	1610 °C
Bozulma Elektrik Alanı	>10 MV/cm		

Deal-Grove Oksidasyon Modeli

Deal-Grove modeli 30-2000 nm kalınlık aralığında termal oksitlerin oluşum mekanizmasını tanımlamaya yarayan bir model olarak 1965 yılında önerilmiştir. Bu model 700 $^\circ C$- 1300 $^\circ C$ sıcaklık aralığında, farklı oksitleyici gaz basınçları altında, "kuru" ve "ıslak" ortam şartlarında süreci açıklamaktadır [51] . Bir Si yüzeyinin oksitlenmesi için Şekil-3.3' de gösterildiği gibi oksitleyici gazın;

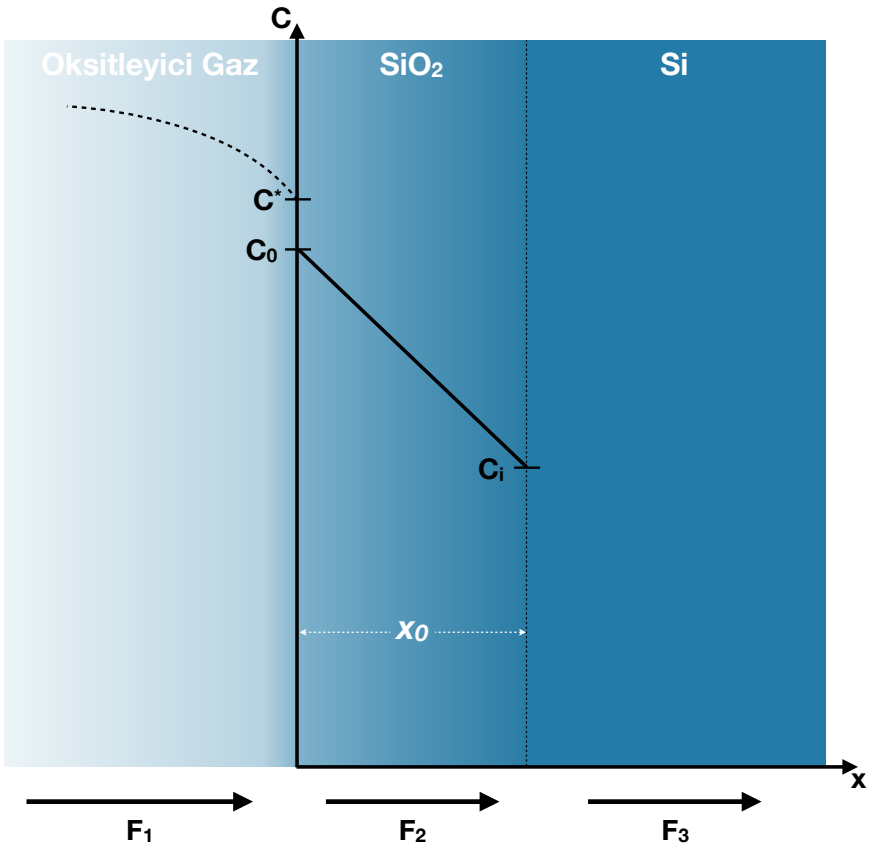
- Oksitleyici gaz içersinde oksit yüzeyine kadar F_1 gaz akısı ile ilerlemesi,
- Oksit tabakası boyunca F_2 gaz akısı ile silisyum yüzeyine ulaşması,
- Oksit-Si yüzeyinde F_3 akısı ile Si ile etkileşmesi,

gerekmektedir. Deal-Grove modeli tüm bu süreçlerin oksitlenme sürecinin denge durumunda olduğunu varsayar ve bu nedenle sınır şartları gereği tüm arayüzeylerde akılar birbirine eşittir ($F_1 = F_2 = F_3 = F$) [51].

Oksitleyici gaz bölgesindeki gaz akısı;

$$F_1 = h(C^* - C_0) \tag{3.3}$$

ile verilir. Burada h gaz fazının taşınım sabitidir. C_0 yüzeydeki oksitleyici gaz konsantrasyonunu ve C^* gaz ortamında denge durumu oksitleyici gaz konsantrasyonunu



Şekil 3.3 Si oksitlenme modeli

belirtmektedir. Tüm oksit tabakası boyunca oksitleyici gaz akısı F_2 ifadesi;

$$F_2 = -D_{eff}\frac{dC}{dx} = D_{eff}\cdot\frac{C_0 - C_i}{x_0} \tag{3.4}$$

ile verilir. Burada D_{eff} etkin difüzyon sabiti ve C_i ise $Si - SiO_2$ arayüzeyindeki oksitleyici gaz konsantrasyonudur. Si atomları ile etkileşime giren O_2 gaz akısı ifadesi;

$$F_3 = k\cdot C_i \tag{3.5}$$

Burada k oksitlenme sürecinde geçerli olan reaksiyon oranıdır. Denge durumu göz önüne alındığında tüm akılar birbirine eşit olduğundan

$$h(C^* - C_0) = D_{eff}\cdot\frac{C_0 - C_i}{x_0} = k\cdot C_i \tag{3.6}$$

Buradan;

$$C_i = D_{eff} \cdot C_0/(kx_0 + D_{eff}) \tag{3.7a}$$

$$C_i = C^*/[1 + k/h + kx_0/D_{eff}] \tag{3.7b}$$

$$C_0 = [(1 + kx_0/D_{eff})C*]/[1 + k/h + kx_0/D_{eff}] \tag{3.7c}$$

eşitlikleri elde edilir. Denklem 3.7a' da difüzyon sabiti çok büyük olduğunda oksit tabakası içerisindeki akı gradyenti kalmaz ve $C_i = C_0$ olur. Bu durum oksidasyon k sabitine bağlı olur ve *Reaksiyon kontrollü* durum olarak adlandırılır. İkinci bir durum ise, D_{eff}'in çok ufak olmasıdır. Bu durumda Denklem 3.6' da değişiklik yapılarak $h(C^* - C_0) = 0 = k \cdot C_i$ şeklini alır. Böylelikle oksidasyon oranı yüzeye ulaşan oksitleyici gaz oranına bağlı olan *Difüzyon kontrollü* durum oluşur. Denklem 3.5 içerisinde Denklem 3.7b kullanılır ise;

$$F = F_1 = F_2 = F_3 = \frac{k \cdot C^*}{1 + k/h + k \cdot x_0/D_{eff}} \tag{3.8}$$

bulunur ve oksitlenme hızı aşağıdaki şekilde ifade edilir.

$$\frac{dx_0}{dt} = \frac{F}{N_1} = \frac{k \cdot C^* \cdot N_1}{1 + k/h + k \cdot x_0/D_{eff}} \tag{3.9}$$

Burada N_1 oksit tabakasına ulaşan birim hacimdeki oksitleyici molekül sayısıdır. Denklem 3.9 çözülerek kökleri bulunursa oksit kalınlığının zamana bağlı ifadesi elde edilir [52] .

$$x_0 = \frac{A}{2}\left[\left(1 + \frac{t + \tau}{A^2/4B}\right)^{1/2} - 1\right] \tag{3.10}$$

3.2 Düz Band Voltajını Belirleme Yöntemi

MOS yapısına sahip yüzen kapılı hafıza aygıtlarının yük tutma becerileri ve tutulan yük miktarının belirlenmesinde kullanılan yöntemlerden biri yapının düz band voltajının değişiminin incelenmesidir. Düz band voltajının belirlenmesinde kullanılan yöntemler bu bölümde incelenmiştir. Düz gerilim voltajı, Kapı kontağından uygulanan gerilim ile MOS yapının enerji bandlarının düz hale gelmesi için gerekli olan voltaj değeridir. Üretilen

yarıiletken aygıtların çalışma gerilimlerinin belirlenmesi için belirlenmesi gerekli olan önemli bir parametredir. V_{FB} voltajı ifadesi;

$$V_{FB} = \phi_{ms} - \frac{Q_{etkin}}{C_{oks}} \tag{3.11}$$

şeklinde verilmektedir. Burada ϕ_{ms} MOS yapısında potansiyel farkını, Q_{etkin} yapı içerisinde bulunan yük miktarı C_{oks} dielektrik malzemenin kapasitesini ifade etmektedir. Bu voltaj değerinin belirlenmesi için kullanılabilecek yöntemlerden biri, ideal MOS kapasitör tasarımı yapılarak $V_G = 0$ durumunda elde edilen kapasite değeri belirlenir. Daha sonrasında, deneysel olarak elde edilen C-V eğrisinde bu kapasite değerine karşılık gelen voltaj değeri belirlenerek örneğin düz band voltajı belirlenir. Ancak bu yöntemin başarılı sonuç verebilmesi için ideal MOS kapasitör olarak tasarlanan yapıda dielektrik sabiti, sıcaklık, taşıyıcı konsantrasyonu, kalınlık gibi yapısal ve çevresel parametrelerin hesaba katılması gerekmektedir. Bu nedenle teorik hesaplamalar gerektiren karşılaştırmalı yöntem pratiklik açısından tercih edilmemektedir.

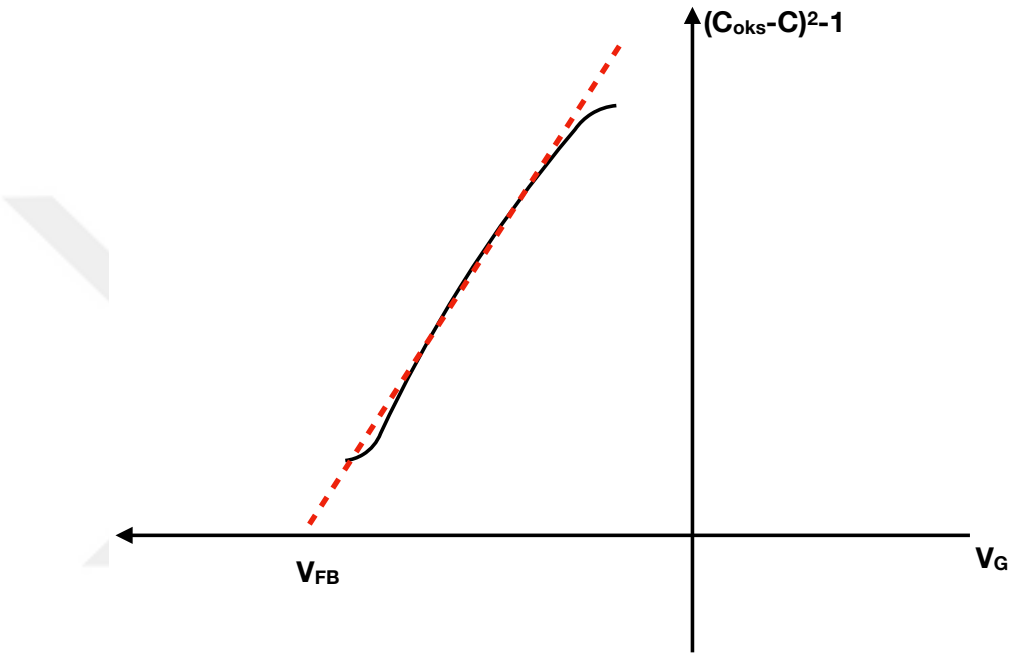
$$a = \frac{1}{\sqrt{\frac{3kT}{q}\frac{1}{C}\frac{dC}{dV_G}}} - 1 \tag{3.12}$$

$$b = \frac{C}{C_{oks} - C} \tag{3.13}$$

Literatürde düz band voltajını belirlemek için önerilen ve yoğun teorik hesaplamalara ihtiyaç duymayan grafiksel yöntemlerde mevcuttur. Bunlardan biri 1975 yılında Hynecek tarafından önerilen yöntemdir [53]. Bu yöntemde deneysel olarak elde edilen kapasitans-voltaj verileri yardımı ile hesaplanan iki fonksiyon, a ve b, ile düz band voltajının belirlenmesi mümkündür.

Deneysel veriler kullanılarak hesaplanan bu iki fonksiyonun voltaja bağlı grafiği çizildiğinde 2 fonksiyonun kesim noktasının gerilim ekseni üzerindeki izdüşümü düz band voltajını vermektedir.

Bir diğer grafiksel yöntem ise Schröder tarafıdan önerilen $1/(C/C_{oks})^2 - V_G$ grafiği kullanılarak düz band geriliminin belirlenmesidir [54]. Bu yöntemde deneysel veriler ile çizilen grafiğin alt büküm noktasına denk gelen gerilim değeri düz band gerilimini vermektedir ($V_G = V_{FB}$). Ancak büküm noktasının belirlenmesindeki zorluk nedeni ile $1/(C/C_{oks})^2$ ifadesinin gerilime göre birinci türevi alınırsa elde edilen yeni eğrinin maksimum eğim noktası düz band gerilimini vermektedir [54].



Şekil 3.4 $(C_{oks}/C)^2 - 1 - V_G$ grafiği ile düz band geriliminin belirlenmesi

Diğer bir yöntem ise deneysel veriler kullanılarak ve ölçümü gerçekleştirilen yapı hakkında herhangi bir bilgiye ihtiyaç duymadan düz band voltajını belirlemekte kullanılmaktadır [55, 56] .

$$(\frac{C_{oks}}{C})^2 - 1 = \frac{2C_{oks}^2}{qN_D\varepsilon_s\varepsilon_0}(V_G - V_{FB}) \tag{3.14}$$

Denklem-3.14' un uygulanan gerilime bağlı davranışı bir bölgede lineer davranış göstermektedir. $(\frac{C_{oks}}{C})^2 - 1 - V_G$ grafiği çizilerek Şekil-3.4'de gösterildiği gibi grafiğin lineer kısmının voltaj eksenini kestiği nokta belirlendiğinde örneğin düz band gerilimi değeri belirlenmiş olur [55, 56, 57] .

Bahsedilen bu son yöntemin Hynecek' in önerdiği yöntem ile karşılaştırması Piskorski

tarafından incelenmiştir [57]. Aynı yöntemin Schröder tarafından önerilen yöntem ile kıyaslanması tez çalışması içerisinde yapılmış ve bulunan sonuçlarda kayda değer farklılık görülmediğinden pratikliği nedeni ile bahsedilen son yöntem hesaplamalarda kullanılmıştır.

BÖLÜM 4

DENEYSEL YÖNTEMLER

Bu bölümde örnek üretiminde kullanılan yöntemler ve karakterizasyon teknikleri ile ilgili bilgiler verilecektir. Kullanılan üretim teknikleri sonrasında düzenli yerleşime sahip, boyutları ve geometrik özellikleri kontrol edilmiş p-Si/SiO_2/Au-NP/SiO_2 hafıza aygıtı yapısı ve referans olarak kullanılacak olan p-Si/SiO_2 örnek yapısı elde edilecektir. Tüm örneklerin üretim süreci, İstanbul Üniversitesi İleri Litografik Yöntemler Laboratuvarlarında, 100 ve 1000 sınıfı Temiz Oda şartlarında gerçekleştirilmiştir. Örnek hazırlığında izlenilen süreç Şekil-4.1' de verilmektedir. Süreç boyunca takip edilen işlemler şu şekildedir;

a) RCA yöntemi ile p-tipi Si temizliğinin yapılması

b) 5mm x 5mm boyutlara sahip Si parçalarının elde edilmesi

c) Hızlı Termal Oksidasyon yöntemi kullanılarak tünel oksitinin üretilmesi

d) Döndürerek kaplama yöntemi ile elektron duyarlı direnç tabakasının kaplanması

e) Direnç içerisinde bulunan çözücünün uzaklaştırılması için sıcak levha üzerinde ısıl işlemin uygulanması

f) Elektron Demeti ile Litografi Yöntemi ile şekillendirme işleminin gerçekleştirilmesi ve noktasal olarak elektron ile uyarılmış düzenli yapı

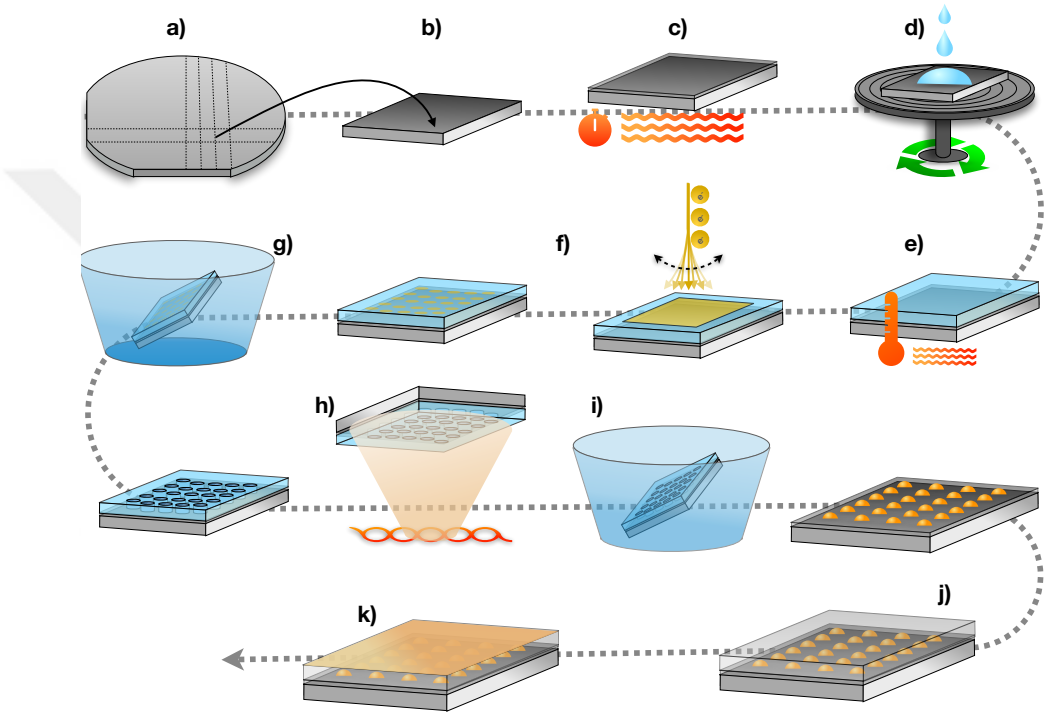
g) Uyarılan bölgelerin kimyasal olarak çözülmesi ve noktaların boşaltılması için develop işlemi

h) Termal buharlaştırma yöntemi ile nano noktaların Au ile kaplanması

i) Litografi ile belirlenen yerler dışında kalan bölgelere kaplanan Au tabakasının lift-off ile atılması

j) RF saçtırma ile kapı oksiti tabakasının kaplanması

k) Elektriksel kontak metallerinin termal buharlaştırma yöntemi ile kaplanması

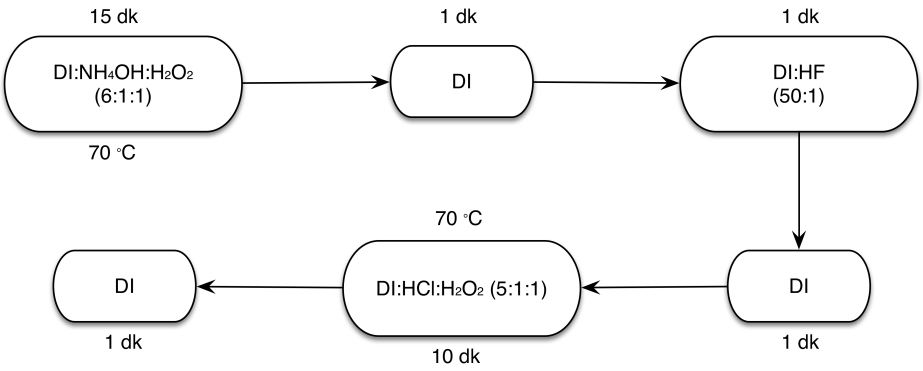


Şekil 4.1 Örnek hazırlığında izlenilen yolun şematik gösterimi

Bu işlemler süresince kullanılan yöntemler ve kullanılan parametreler ile ilgili detaylı bilgiler bölüm içerisinde sunulmuştur.

4.1 Örnek Temizliği

Yüzey temizliği için sırası ile RCA-1, Seyreltik HF prosedürleri izlenmiştir. Yüzeyi tekrar oksitlemesinden ötürü RCA-2 işlemi gerçekleştirilmemiştir, ancak başka araştırmacılara yararı olabileceğinden anlatımı gerçekleştirilmiştir. Standart Si temizliği reçetesi Şekil-4.2'de verilmektedir. Kimyasal işlemlerin tümü ISO-5 (100 sınıfı) temizoda şartlarında gerçekleştirilmiştir. RCA-1 işleminde %25'lik Amonyum Hidroksit (NH_4OH) ve %30'luk

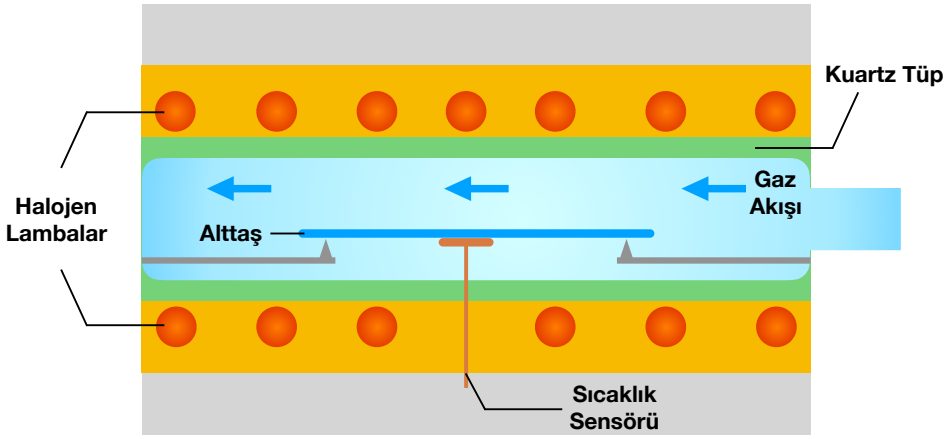


Şekil 4.2 Temizlik işleminde takip edilen işlem akış şeması

Hidrojen Peroksit (H_2O_2) kullanıldı. Kimyasallar 6:1:1(DI:NH_4OH:H_2O_2) oranlarında karıştırılarak RCA-1 çözeltisi hazırlanmıştır. Çözelti sıcaklığı 70°C'ye ulaştıktan sonra örnekler 15 dakika boyunca içerisinde bekletildi. Örnek üzerinden asit çözeltisini atmak için 1 dk boyunca distile su içerisinde bekletildi. Doğal oksit tabakasının yüzeyden kaldırılması için 5:1 oranlı (DI:HF) çözeltisi hazırlandı. Çözeltide %38'lik HF kullanıldı. 1 dk boyunca ortam sıcaklığında çözelti içerisinde bekletilen örnek üzerine bir miktar DI su damlatılarak hidrofobik olduğu kontrol edildikten sonra, arındırma işlemi için tekrardan 1 dk süre ile DI su içerisinde bekletilmiştir. Standart RCA işleminde yer alan RCA-2 işlemi Si yüzeyini tekrardan oksitleyeceği için bu çalışma süresince kullanılmamıştır. Ancak ihtiyaç duyulması durumunda RCA-2 işlemi için 5:1:1 oranında (DI:HCl:H_2O_2) çözelti hazırlanır. İşlemde %30' luk HCl asit kullanılır. Çözelti sıcaklığı 70°C'ye ulaştıktan sonra örnekler 10 dakika boyunca içerisinde bekletilerek ve arındırma işlemi için 1 dk DI suda tutulur. Tüm kimyasal işlemlerin bitiminden sonra örnekler azot ile kurutulur [58][59].

4.2 Hızlı Isıl Oksidasyon

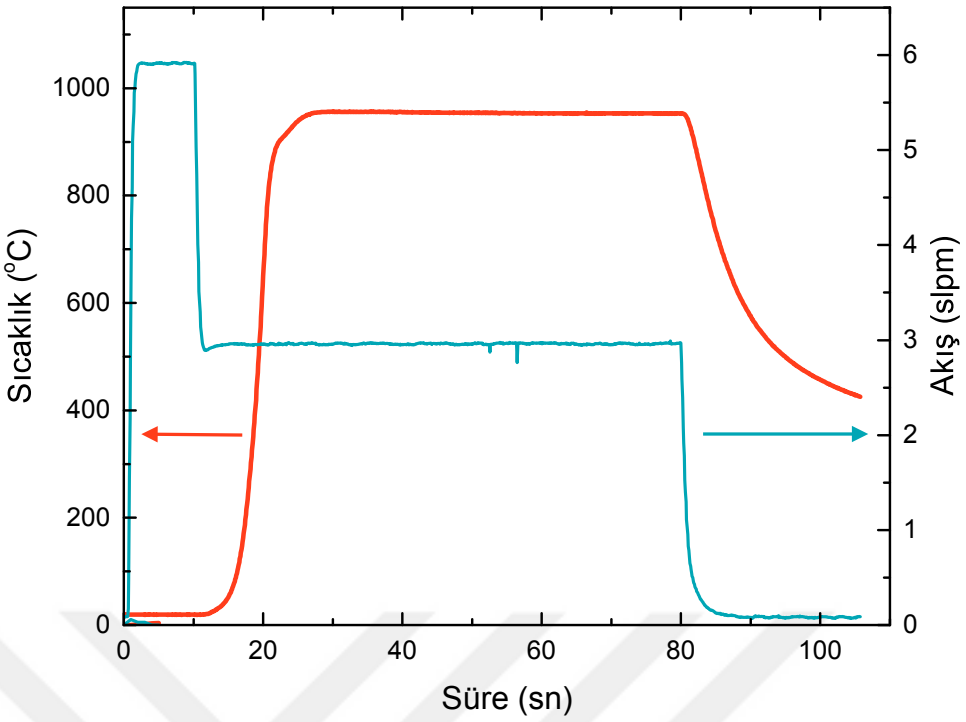
Hızlı Termal Oksidasyon (Rapid Thermal Oxidation - RTO) yöntemi, birkaç nm kalınlığa sahip SiO_2 tabakası elde etmeye olanak sağlamaktadır. Ayrıca Klasik Isıl Oksidasyon (Classsical Thermal Oxidation - CTO) yöntemine oranla hızlı sıcaklık artış ve azalış süreleri sayesinde toplam işlem sürecini $\sim$300 dakika' dan 1-5 dakikaya kadar kısaltmaktadır. RTO ile işlem sürelerinin bu derece azaltılmasına rağmen elde edilen SiO_2 tabakasının CTO yöntemi ile elde edilenden tabaka ile kalite farkı bulunmamaktadır [60].



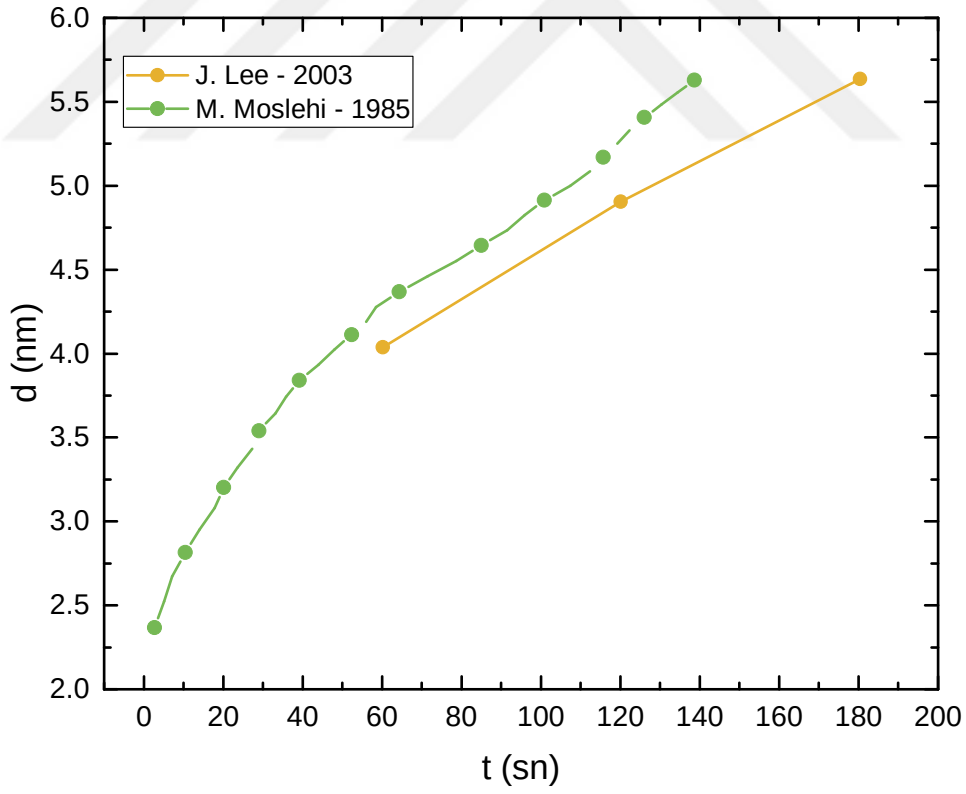
Şekil 4.3 Hızlı Isıl Oksidasyon işleminin gerçekleştirildiği fırın yapısı

Oksit tabakasının üretiminde Şekil-4.3' de şematik gösterimi verilen SSI Solaris-100 Hızlı Termal İşlem sistemi kullanılmıştır. RCA temizliği yapılan 2-20 $\Omega.cm$ özdirence sahip Si alttaş, kuvartz hazne içerisine yerleştirildikten sonra oda sıcaklığında hazne içerisinden saf O_2 gazı geçirilerek ortamın tamamen oksijen ile doldurulması sağlanmıştır. Ardından sıcaklık 200 $^oC/sn$ ısıtma hızı ile 950 ^oC olacak şekilde ayarlanmıştır. Tipik RTO süreci Şekil-4.4' de gösterilmiştir. Sıcaklığın arttırılması ve sabit tutulması süreçlerinde gaz akışı 3 $slpm$ değerine düşürülmüştür. Böylelikle sistemin ayarlanan sıcaklıkta sabitlenmesi kolaylaşmıştır. Soğuma sürecinde kaplanan oksit tabakasının morfolojisi ve kalınlığının kontrol edilebilmesi nedeniyle hazne içerisine O_2 gazı verilmesi durdurulmuştur.

Literatürde işlem sıcaklığının artması ile elde edilen oksit tabakasının elektriksel özelliklerinin iyileştiği gözlemlenmiştir [61]. Ancak artan işlem sıcaklığı ile birim zamanda elde edilen SiO_2 film kalınlığı da arttığından bu çalışmada kullanılacak işlem sıcaklığı 950 ^oC olarak belirlenmiştir. Literatürde bu sıcaklık değerinde elde edilen SiO_2 kalınlıklarını zamana bağlı olarak veren grafik Şekil-4.5' de verilmiştir.



Şekil 4.4 RTO işlemi parametrelerinin zamana bağlı olarak değişimini gösteren grafik



Şekil 4.5 Literatürde RTO yöntemi kullanılarak elde edilen SiO_2 film kalınlıkları [62, 63]

4.3 Litografik Yöntem

Küçülen aygıt boyutları ile birlikte farklı geometrilere sahip nano boyutlu yapıların oluşturulması için çeşitli yöntemler literatürde önerilmiştir. Bu yöntemlerden bir kısmı şekillendirme için fiziksel bir *Maske* ihtiyacı duyan soft litografi [64] , fotolitografi [65] ve onun alt dalları olan Aşırı Ultraviyole Litografi (EUV)[66], X-ray Litografi, Işık Çiftlenimli Litografidir (LCM). Bunların dışında fiziksel bir maske ihtiyacı duymayan litografi yöntemlerinden başlıcaları Odaklanmış İyon Demeti ile litografi, Taramalı Prob Litografisi (SPL) ve Elektron Demeti ile Litografidir. Maskeli litografi yöntemleri bir maske ya da kalıp kullanarak geniş alanlarda şekillendirme yapabilirken, maskesiz litografi yöntemleri bir şekil sınırlandırması olmaksızın istenilen desen oluşturulabilir. Ancak bu yöntemlerde işlem süresi maskeli yöntemlere oranla oldukça uzundur (≈7-8 saat/aygıt).

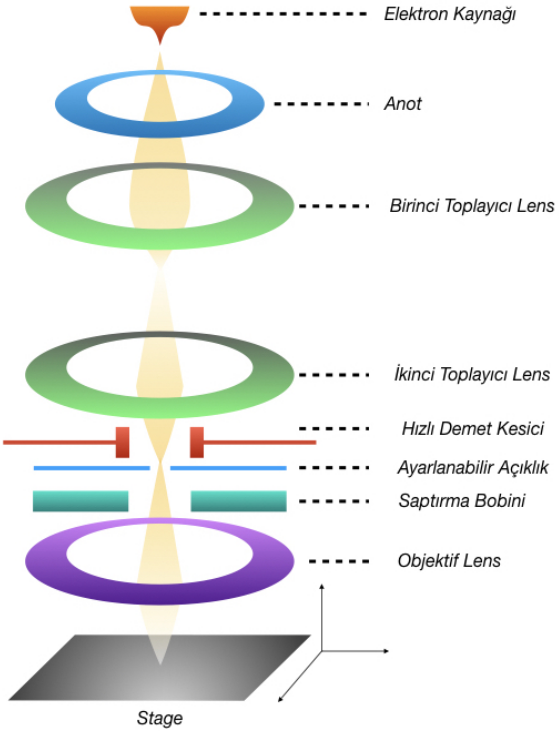
4.3.1 Elektron Demeti ile Litografi

Elektron Demeti ile Litografi herhangi bir iki boyutlu tasarımı nanometre mertebesinde oluşturmaya yarayan bir yöntemdir. Bu yöntem temel olarak, odaklanmış elektron demetinin elektron duyarlı bir malzemenin (e-direnç) kimyasal yapısını değiştirerek çözülebilir hale getirmesidir. EBL sistemleri genel olarak Taramalı Elektron Mikroskobu üzerine ilave edilen Hızlı Demet Kesici ve Desen Üretici şeklindedir. Şekil-4.6 bu tip bir sistemin şematik gösterimini vermektedir. Son yıllarda daha yüksek elektron yoğunluğuna sahip ve daha hassas mekanik tablaya sahip *Adanmış EBL* sistemleri ile daha hızlı ve daha hassas desenler elde edilebilmektedir.

Nano boyutta litografi işlemlerinde hedef, yüksek çözünürlükte ve yoğunlukta deseni tekrarlanabilir şekilde elde etmektir. EBL yönteminde bu parametreler Elektron Demetine, e-direnç, alttaş ve developer tercihine bağlı olduğu gibi uygulanan elektron dozu, development süresi ve sıcaklığı gibi uygulama koşullarına da bağlıdır. Bahsi geçen parametrelerin litografi sürecinde etkilediği nicelikler Çizelge-4.1' de verilmektedir. Şekil-4.7' de Aktary tarafından elektron dozuna bağlı olarak çözünebilir duruma gelen

Çizelge 4.1 EBL parametrelerinin sürece etkileri

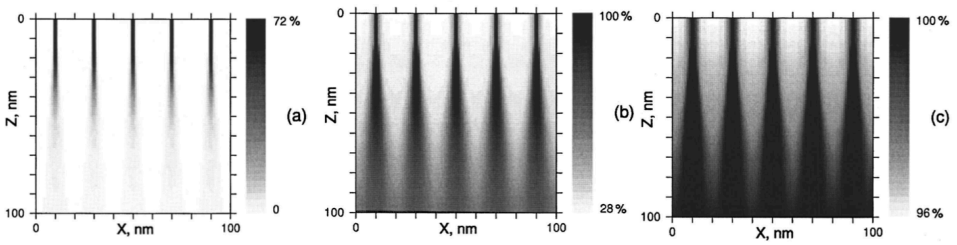
Parametre	Sürece Etkisi
Demet Enerjisi	Çözünürlük, Hassasiyet, Yakınlık
Elektron Dozu	Desen Kalitesi
Tasarım	Yakınlık, Desen Kalitesi
Direnç Malzemesi	Hassasiyet, Çözünürlük
Direnç Kalınlığı	Hassasiyet, Çözünürlük, Desen Kalitesi
Developer	Hassasiyet, Çözünürlük, Develop Penceresi
Developer Süresi	Hassasiyet, Çözünürlük, Pozlama Penceresi
Developer Sıcaklığı	Hassasiyet, Çözünürlük, Pozlama Penceresi



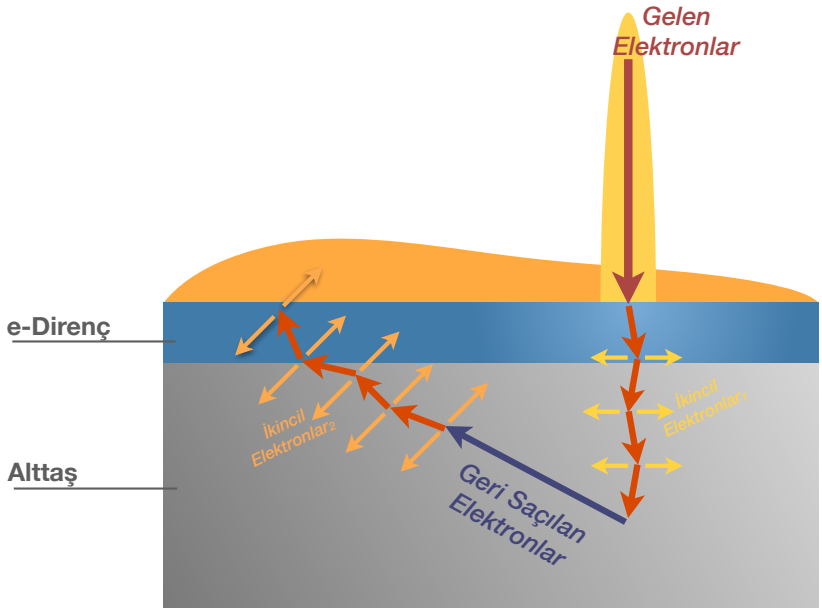
Şekil 4.6 Elektron mikroskobu şematik gösterimi

direnç molekülü gösterimi verilmiştir [67]. Artan doz miktarı ile elektron ile uyarılan kısımların etrafında da direnç yapısının çözülebilir hale gelmeye başladığı görülmektedir.

Elektron demetinin özellikleri elektron optiği ve odak ayarlarına bağlı olarak değişmektedir. Yüksek vakum ortamında ilerleyen elektron demeti minimum saçılma ile örnek yüzeyine ulaşır. Yüksek demet akımı ve düşük enerji durumunda söz konusu olabilecek bir diğer negatif etken ise demet içerisinde bulunan elektronların kendi aralarında yarattığı elektrostatik itme kuvvetidir. Elektron kaynağından örnek yüzeyine kadar yer olan bölümde oluşabilecek saçılmalar/kusurlar yukarıda belirtildiği gibi olsa da



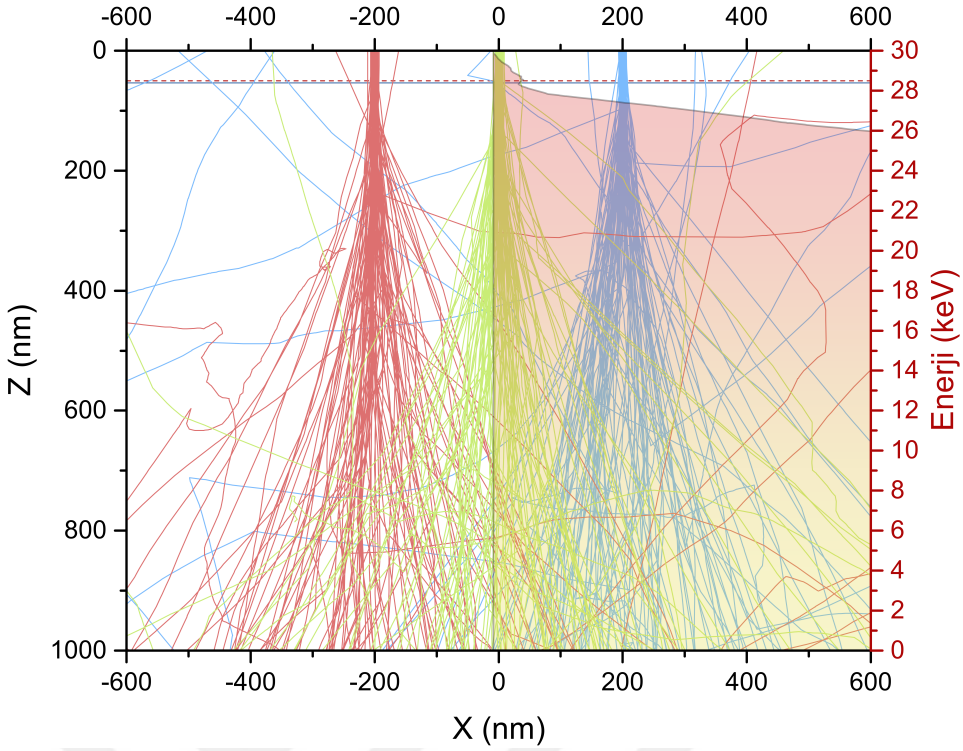
Şekil 4.7 Elektron dozuna bağlı olarak çözülebilir hale gelen PMMA zincirlerinin oranı a)25$\mu C/cm^2$, b)50$\mu C/cm^2$, c)100$\mu C/cm^2$[67]



Şekil 4.8 Elektron demetinin direnç ve alttaş ile etkileşimi

günümüz elektron mikroskoplarında demet çapı yaklaşık 1 nm civarındadır (FEI Versa 3D Dual Beam, 1.2 nm HV 30kV [68]) . Bunların haricinde desen çözünürlüğünü büyük oranda etkileyen parametre ise elektron demeti ile kullanılan direnç arasındaki etkileşim ile belirlenmektedir.

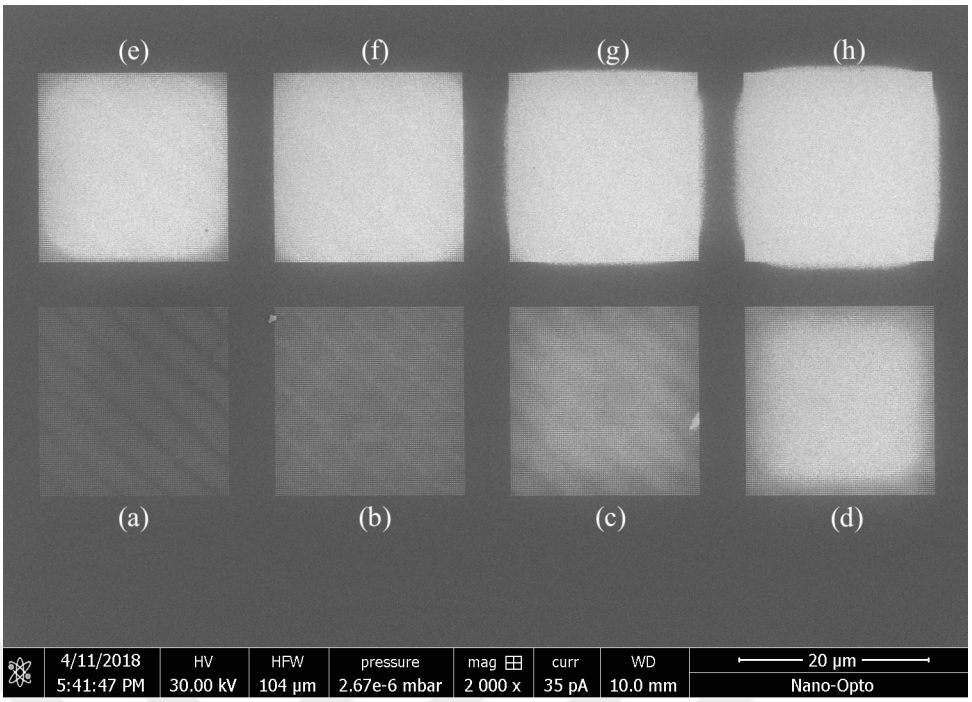
Gelen elektron demeti, direnç ile etkileşime girmesiyle birlikte küçük açılı elastik çarpışmalar yapar. Bunun sonucunda elektron demeti direnç içerisinde genişler. Daha kalın direnç tabakasında elastik çarpışmaların artması sonucu elektron demetinde daha fazla genişleme meydana gelir. Bu küçük açılı elastik çarpışmalar haricinde direnç tabakasını aşarak alttaşa ulaşan ve büyük açılı saçılmalar gerçekleştiren yüksek enerjili *geri saçılan elektronlarda (BSE)* söz konusudur. Saçılan elektronların enerjilerine bağlı olarak BSE ler gelen demetten mikron mertebesinde uzaklıklarda uyarılmaya sebep



Şekil 4.9 200 nm aralıklı elektron demetinin Si/SiO_2/PMMA ile etkileşimi sonucu gerçekleşen saçılmalar ve elektron enerjisinin derinlik ile değişimi

olabilir [69]. Şekil-4.8' de gelen elektronlar ve geri saçılan elektronlar sonucu oluşan ikincil elektronların dağılımları şematik olarak gösterilmiştir. Tez çalışmasında seçilen adım aralığı değerinde, elektron demetinin örnek ile etkileşimi sonucunda meydana gelen saçılmalar ise Şekil-4.10'da gösterilmektedir. Elektronların bu şekilde yazdırma işleminin yapıldığı noktaya komşu bölgeleri de meydana gelen saçılmalar sonucu uyarması durumuna *Yakınlık Etkisi (Proximity Effect)* adı verilir. Bu etki nedeni ile gerekli düzeltmelerin yapılmaması sonucu desende bozulma ve aşırı uyarılma gözlemlenir. Şekil-4.10' da görüldüğü gibi alan dozu ya da nokta başına doz arttığı anda yakınlık etkisi gözlemlenir hale gelmeye başlar. Merkezdeki ögelerin komşu sayılarının daha fazla olması sebebiyle etki ilk olarak merkezde görülmeye başlanmıştır.

Yakınlık etkisinin azaltılması için tasarımda değişiklik yapılabilir, daha yüksek hızlandırma voltajı kullanılabilir ya da yazılımlar aracılığı ile tasarım içerisinde bölgesel doz ayarlaması olan yakınlık etkisi düzeltmesi (Proximity Effect Correction, PEC) gerçekleştirilebilir.

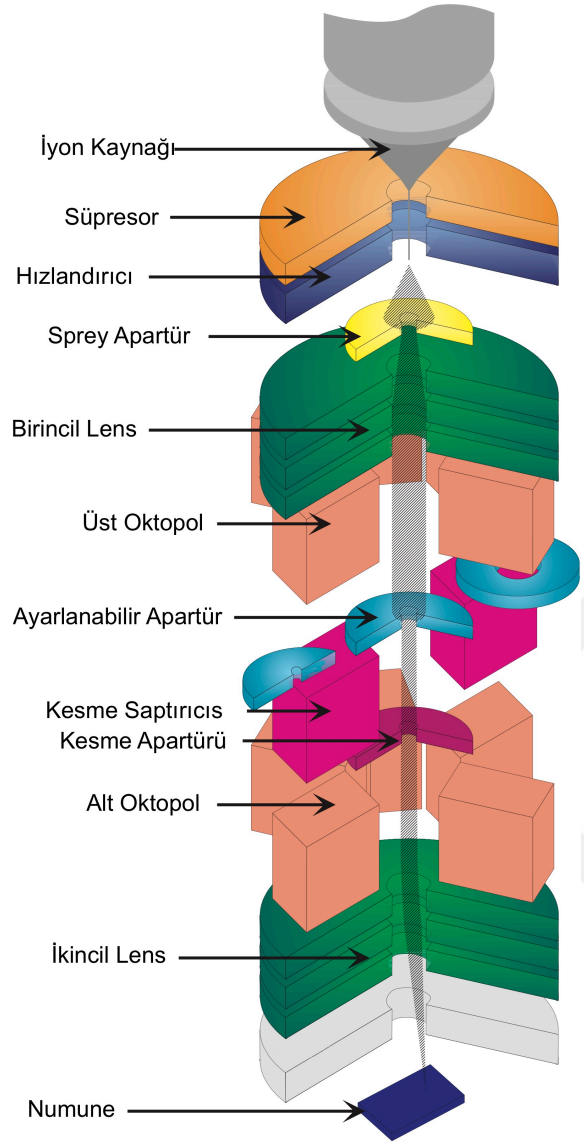


Şekil 4.10 Artan doz miktarı ile birlikte yakınlık etkisinin deseni bozması ve aşırı uyarılma gerçekleşmesine örnek durum. *a) 20 fC, b) 60 fC, c) 100 fC, d) 140 fC, e) 180 fC, f) 220 fC, g) 260 fC, h) 300 fC*

4.3.2 Odaklanmış İyon Demeti ile Litografi

Yarıiletkene dayalı entegre devre elektronik aygıtların işlenmesinde önemli yöntemlerden biri de Odaklanmış İyon Demeti (Focused Ion Beam, FIB) ile Litografi yöntemidir. Diğer litografi yöntemleri gibi malzemenin şekillendirilmesine olanak sağlar.

Taramalı Elektron Mikroskobuna (SEM) oldukça benzer bir kolon yapısına sahip olan FIB'i ayıran temel özellik elektron demeti yerine Galyum iyonlarının (Ga^{+}) kullanılmasıdır. Şekil-4.11' de görülen kolon yapısında, iyon demeti Sıvı-Metal İyon Kaynağı (Liquid Metal Ion Source, LMIS)' na uygulanan yüksek gerilim ile elde edilir. Oluşan bu yüksek elektrik alan sayesinde pozitif yüklü iyonlar sıvı metalden kopartılır. Standart bir sistem için kopartma gerilimi 7kV civarında ve elde edilen iyon akımı 2 μA civarındadır. Ayarlanabilir açıklık sayesinde demet akımı 1 pA-10 nA aralığında bir değere sahip olabilir. Yapılacak işlemin hassasiyetine ve hızına göre demet akımı seçilir. Hızlandırılmış iyonlar numune yüzeyine ulaştığında sahip oldukları kinetik enerjiyi katı numunenin elektronları ve atomlarına aktarır. Gelen iyonların numune üzerinde yarattığı



Şekil 4.11 Odaklanmış İyon Demeti Kolonunun şematik gösterimi

etkiler, nötr ve yüklü atomların saçtırılmasına sebep olur ve oyma işlemi gerçekleştirilir. Saçılan elektronlar sayesinde yüzey görüntüleme yapılabilir ancak bu esnada malzemenin yüklenmesine de sebebiyet verilmiş olunabilir. Çizelge-4.2' de tez çalışması içerisinde FIB ile aşındırılan malzemelerde, Ga^{+} iyonların kinetik enerjilerine bağlı olarak aşındırma parametreleri verilmektedir. Gerçekleşen çarpışma nedeni ile numune atomlarında yer değiştirme yaşanabilir. Bunun sonucu olarak yapıda kusur meydana gelir.

Çizelge 4.2 Ga^+ İyonlarının Hızlandırma gerilimine bağlı olarak malzeme etkileşimlerinin değerleri

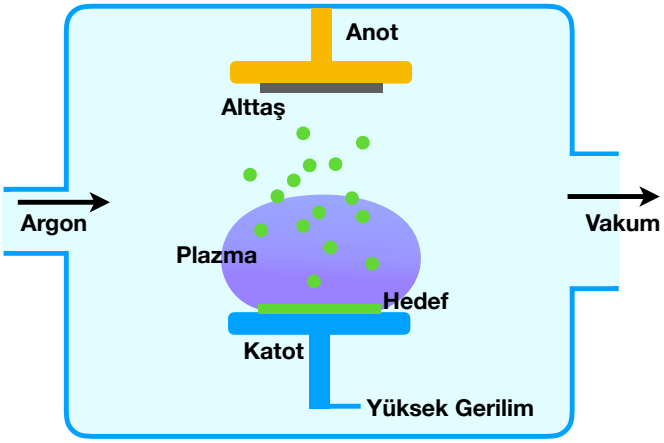
Ga^+ İyonlarının Enerjisi	Aşındırma Oranı (Atom/İyon)			İlerleme Derinliği (nm)		
	Si	SiO_2	Au	Si	SiO_2	Au
10keV	1.46	Si: 0.62; O: 2.23		13±5	12±4	-
20keV	1.87	Si: 0.64; O: 2.34		20±7	19±6	-
30keV	1.96	Si: 0.67; O: 2.25		27±9	25±8	18±5

4.4 RF Saçtırma Metodu

Tez çalışmasında ihtiyaç duyulan kapı oksit filmin kaplanması RF saçtırma yöntemi ile gerçekleştirilmiştir. Fiziksel buharlaştırma yöntemlerinden biri olan saçtırma yönteminin temel hali DC saçtırma yöntemidir. Diğer saçtırma teknikleri bu yöntem üzerinde ihtiyaca yönelik olarak yapılan değişiklikler ile elde edilmiştir. RF saçtırma yönteminden bahsetmeden önce yöntemin çalışma şeklinin incelenmesi ve eksiklerinin anlaşılması adına DC saçtırma yönteminin incelenmesi faydalı olacaktır.

Şekil-4.12'de verilen DC saçtırma sistemi, biri katot bir diğeri anot olmak üzere iki paralel elektrottan oluşmaktadır. Katot üzerinde kaplanacak olan hedef malzeme yer almakta ve buna paralel olarak yer alan anota ise alttaş yerleştirilmiştir. Bu düzeneğin yer aldığı vakum haznesinin içerisi Ar gazı ile 0.1 Torr civarı basınçlarda tutulur ve bu paralel elektrotlar arasına birkaç kV DC gerilim uygulanırsa katot üzerinde plazma oluşumu sağlanır. Plazma içerisinde bulunan Ar iyonları katot üzerine doğru yöneleceğinden, iyonlar hedef malzemeye çarparak alttaşın hedef malzeme ile kaplanmasını sağlar.

Ancak kaplanılması istenen hedef malzemenin yalıtkan olması durumunda DC saçtırma yöntemi etkin bir yöntem olmaktan çıkar. Bunun nedeni pozitif yüklü Ar iyonlarının hedef malzeme yüzeyinde birikerek yüzeyi yüklü hale getirmeleri ve bu nedenle katotta plazma için oluşan negatif gerilim değerine ulaşılamamasıdır. Neticesinde, $1\mu s$ gibi kısa bir sürede oluşan plazma kaybolacak ve yalıtkan malzemenin kaplanması gerçekleştirilemeyecektir. Plazmanın kaybolmasının önlenmesi için çeşitli yöntemler önerilmiştir. Bunlar, pozitif yüklü yüzeyin elektron bombardımanı ile nötr hale getirilmesi, hedef malzeme yüzeyine yakın bir metal örgü tabaka ile yüklenmenin önlenmesi veya hedefin ısıtılarak biriken yükün



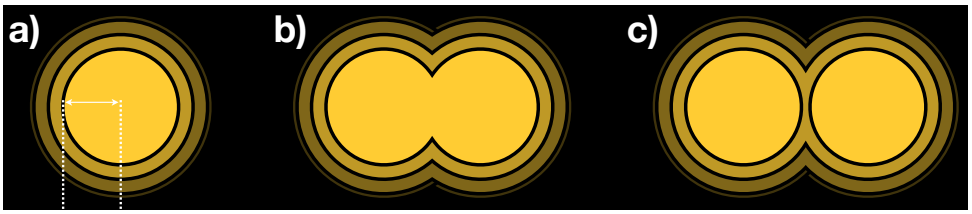
Şekil 4.12 DC saçtırma yönteminde yer alan bileşenlerin şematik gösterimi

akışına izin vermek şeklinde idi. Ancak bu yöntemler ile ortaya çıkan kaplama kalınlığının homojenliği ve kaplamada kirlilik oluşması gibi problemler oluşmaktadır. Bunun haricinde hedefe alternatif bir akım uygulayarak, pozitif yüzeyin elektron ile nötrlenmesi sağlanabilir. Uygulanan bu RF gerilimin, pozitif yüklerin tutucu kenarından hedef yüzeyine ulaşmaları için gereken zamandan daha kısa olması gerekmektedir. Standart kaplama sistemlerinde RF frekansı 13.56 MHz olacak şekilde kaplama işlemi gerçekleştirilir.

4.5 Taramalı Elektron Mikroskobu

Taramalı elektron mikroskobu (SEM), bir numunenin boyutu, şekli, içeriği, kristal yapısı ve diğer fiziksel ve kimyasal özellikleri hakkında mikroskobik ölçekte bilgiler veren ve büyütülmüş görüntüler oluşturulmasına yarayan bir araçtır. SEM çalışma prensibi ilk olarak 1935 yılında Max Knoll tarafından ifade edilmiştir [70]. Bunun ardından 1938 yılında von Ardenne tarafından ilk SEM cihazı geliştirildi. Ticari olarak günümüzde kullanılan elektron mikroskoplarına yönelik önemli gelişmeler 1950 ve 1960 yıllarında Cambridge Üniversitesinde Prof. Dr. Sir Charles Oatley ve öğrencilerinin (Örn: Thomas Eugene Everhart, Richard F. M. Thornley) çalışmaları sonucu elde edilmiştir [71].

SEM temel çalışma prensibi elektron kaynağından çıkan elektronların hızlandırılarak odaklanmasına dayanmaktadır. Elektron enerjisi 0.1 keV ile 30 keV aralığında ayarlanabilir. Hızlandırılan elektron çeşitli açıklıklar, manyetik ve elektrostatik lensler ve elektromanyetik bobinler ile şekillendirilerek numune yüzeyine odaklanmış hale getirilir.



Şekil 4.13 a) Airy diski, b) Birincil maksimumları arasında ayrıştırmak için yeterli mesafe olmayan, c) Birincil merkezler arasında yeterli mesafe bulunan odaklanmış noktaların gösterimi

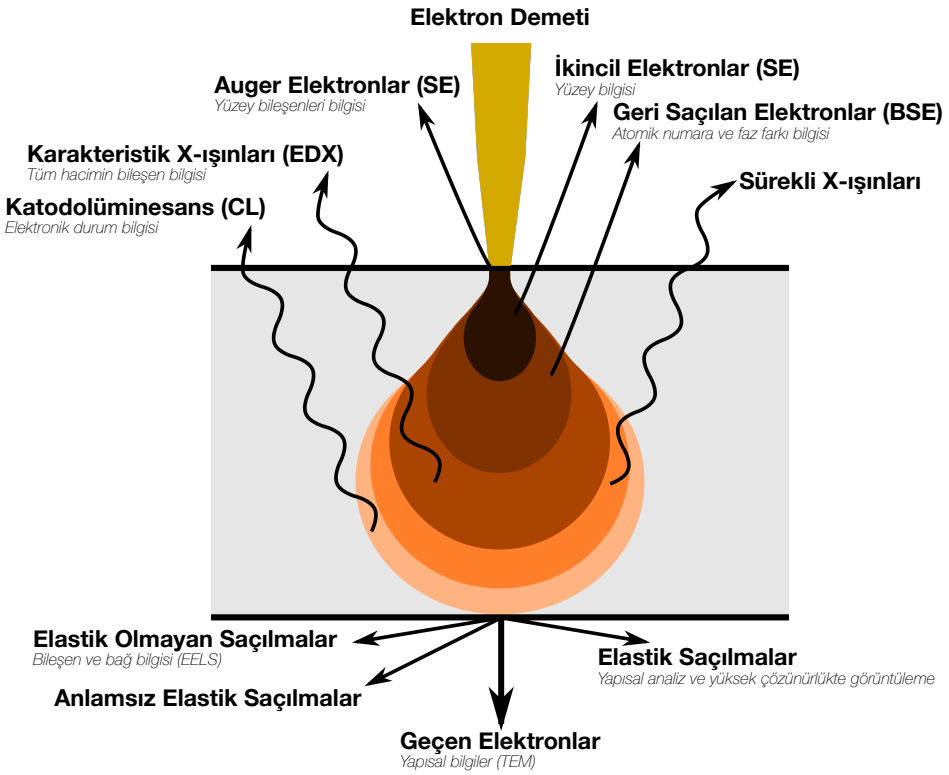
Tarama bobinleri ile x-y ekseninde belirli adım aralıklarında ilerletilerek yüzey taraması gerçekleştirilir.

Bütün görüntüleme süreçlerinde elde edilecek çözünürlük görüntüleme kaynağının dalgaboyu ile ilişkilidir. Kırınım ve saçılmalar nedeni ile kaynaktan çıkan demet mükemmel bir nokta halini alamaz. Bunun yerine eşmerkezli ve şiddeti azalan bir yapı şeklinde oluşur. Şekil-4.13'de gösterilen bu yapı Airy diski olarak adlandırılır ve yarıçapı şiddet eğrisinin birincil maksimumu ile birincil minimum arasındaki mesafe ile ifade edilir. Eğer iki Airy diskinin maksimumu arasındaki mesafe disk yarıçapından fazla ise iki öge birbirinden ayrıştırılabilir. Mükemmel bir sistemin çözünürlüğü Abbe denklemi ile ifade edilir.

$$d = 0.612 \cdot \lambda / n \cdot sin\alpha \tag{4.1}$$

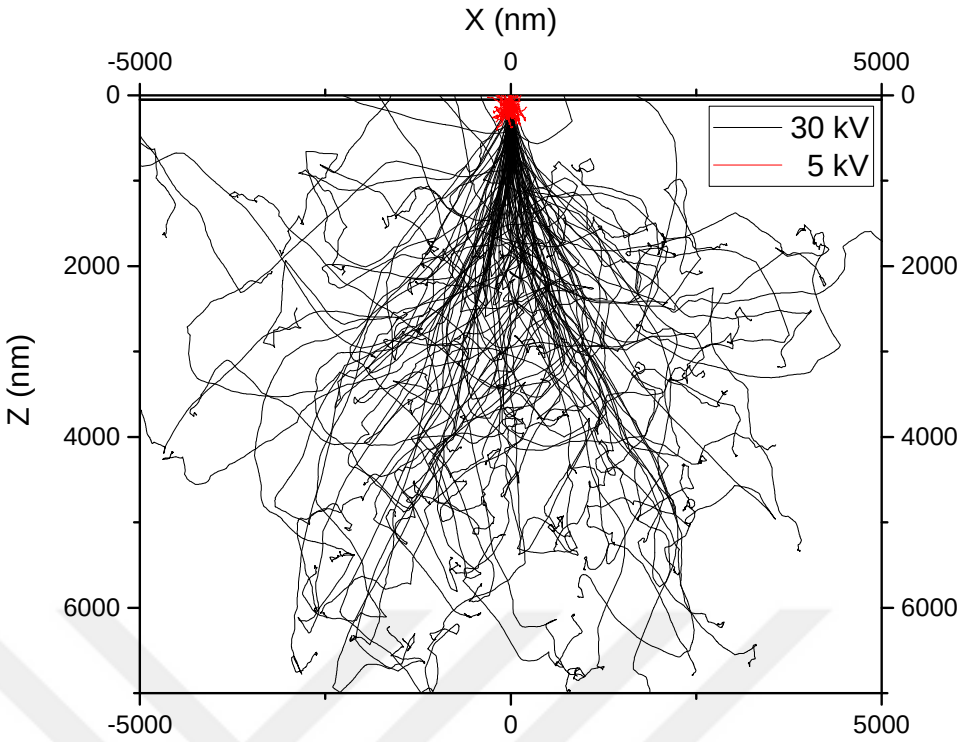
Burada d çözünürlük, λ görüntüleme kaynağının dalga boyu, n ortamın kırılma indisi ve α açıklık açısıdır. Bu bilgiler doğrultusunda 30 kV hızlandırma gerilimi altında bir elektron demeti ile elde edilecek çözünürlük değeri 0.43 nm' dir.

Odaklanmış elektronun incelenen numune yüzeyine ulaşması ile gerçekleşen fiziksel olaylar neticesinde yapı içerisinde çeşitli bilgiler edinilebilir. Temel olarak bu etkileşimleri elastik etkileşmeler ve elastik olmayan etkileşmeler olarak iki gruba ayırabiliriz. Elastik etkileşme malzeme içerisindeki atomların çekirdekleri ya da aynı enerjiye sahip kabuk elektronları ile gerçekleşir. Bu tür etkileşmede önemli bir enerji kaybı yaşanmaz ancak 90° den daha büyük açılarda saçılmalar ile yön değişimi meydana gelir. Bu elektronları Geri Saçılan Elektronlar denir ve numune görüntüleme için kullanılır. Elastik olmayan saçılma



Şekil 4.14 Elektron ve numune etkileşimi sonucu elde edilen bilgiler

ise gelen elektronların numune içerisindeki elektronlar veya atomlar ile çeşitli etkileşimleri soncunda oluşmaktadır. Bu esnada gelen elektron enerjisini numune içerisinde atoma aktarır. Aktarılan enerji miktarı, elektronların atoma bağlanma enerjisine ve elektronların tek ya da çoklu olarak uyarılması gibi durumlara bağlıdır. Bu iyonizasyon sırasında çıkan elektronlara ikincil elektron denir. Genel olarak ikincil elektronların enerjisi 50 eV' den küçüktür ve görüntüleme için kullanılırlar. Gelen elektron demeti ve numune etkileşimi soncucu Şekil-4.14' de görüldüğü gibi farklı sinyallerde oluşmaktadır ancak bu bölüm içerisinde bunlara değinilmeyecektir. Gelen elektron demeti numune yüzeyine ulaştığında hemen saçılma ve uzaklaşmaya başlamaz, numune içerisine doğru ilerler. Bu ilerleme mesafesi hızlandırma gerilimine, malzemenin atom numarasına, yoğunluğuna bağlıdır. Artan hızlandırma gerilimi ile birlikte, ilerleme mesafesi artar (Şekil-4.15). Artan atom numarası, etkileşime girilen parçacık sayısının artmasına sebeb olduğundan ilerleme mesafesi azalmaktadır. Bu nedenle hızlandırma gerilimindeki artış sonucu daha az yüzey bilgisi edinilir. Elektron demetinin oluşturulması, şekillendirilmesi ve çıkan ikincil elektronların toplanması ve sinyale dönüştürülmesi sırası ile elektron

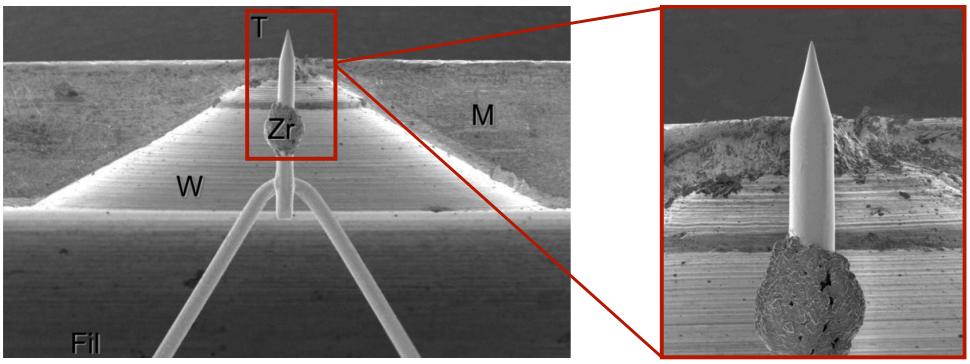


Şekil 4.15 Farklı hızlandırma gerilimi kullanıldığında elektronların Si içerisinde izlediği yolu gösteren Monte Carlo simülasyonu

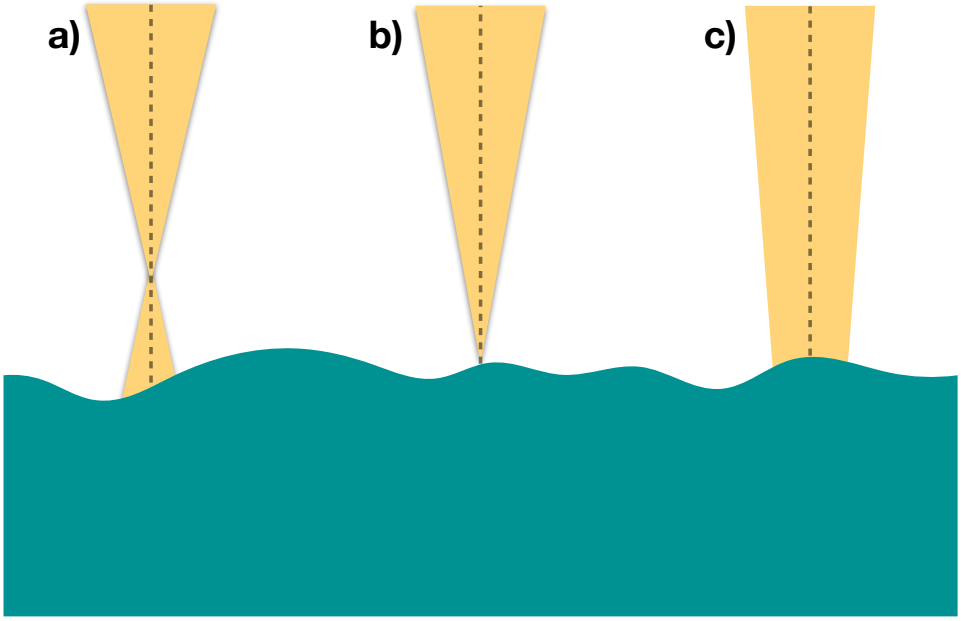
kaynağı, elektron lensleri, açıklık ayarı, astigmatizm ayarı, odak ayarı ve Everhart-Thornley Dedektörü (ETD) ile mümkündür.

Alan Emisyonlu Elektron Kaynağı Alan emisyonlu kaynaklar elektrolitik aşındırma ile sivriltilmiş tungsten uç üzerinde Zirkonyum oksit rezervuar kullanılarak elde edilir. Şekil-4.16' de SEM görüntüsü verilen bu sistemlerde uygulanan kuvvetli elektrik alan sayesinde filamandan elektronlar çekilir. Alan emisyon sisteminde iki farklı anot kullanılmaktadır. Bunlardan birincisi birkaç kV ile elektronları uçtan sökmek için, bir diğeri ise sökülen bu elektronları hızlandırmak için kullanılmaktadır. Bu tez çalışması süresince kullanılan FEI Versa 3D sisteminde bulunan ve kesit görüntüsü Şekil-4.16' de verilen alan emisyonlu kaynak Schottky Alan Emisyonlu kaynak olarak adlandırılmakta ve diğer alan emisyonlu kaynaklara oranla emisyon alanı daha geniş olmasından ötürü daha parlak ve yüksek elektron yoğunluğu sabitliği vardır.

Elektron Lensleri Elektron demeti elektrostatik veya manyetik alan ile odaklanabilir. Ancak manyetik alan tarafından kontrol edilen elektron demetinin daha küçük sapmaları



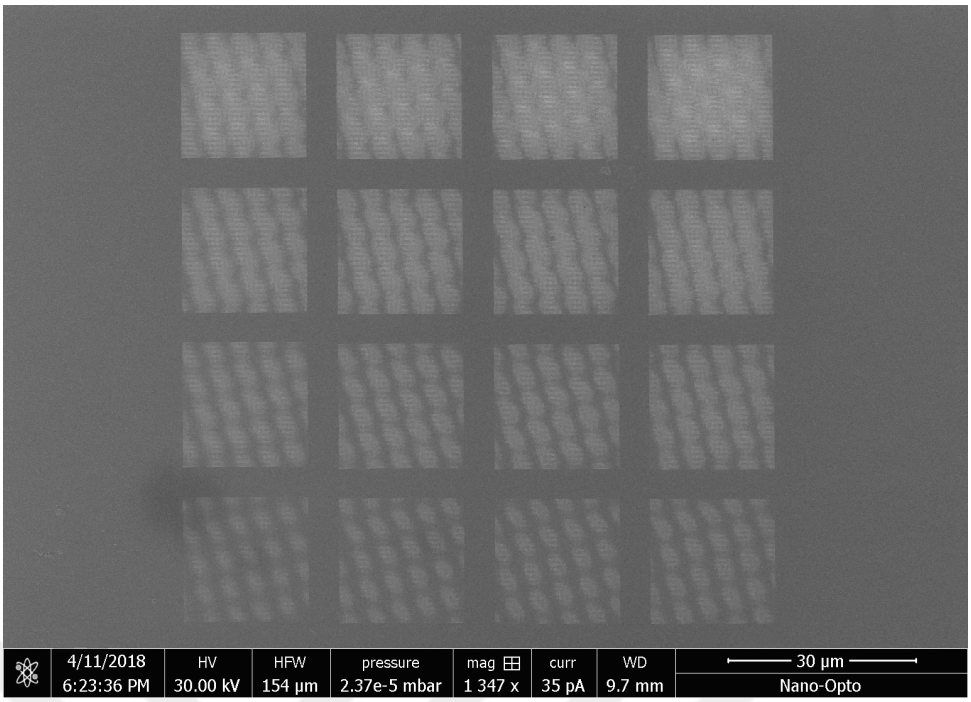
Şekil 4.16 Schottky Alan Emisyonlu elektron kaynağının kesit görüntüsü [68]



Şekil 4.17 Objektif lens ayarı sonucu oluşabilecek 3 farklı odak durumu

vardır, bu nedenle SEM sisteminde sadece manyetik alan kullanılır. Manyetik alan üretmek için elektromıknatıs olarak bilinen tel sarılı bobinler kullanılır ve elektronların yörüngeleri bu bobinlerde uygulanan akım ile ayarlanabilir. Toplayıcı lens ile kaynaktan çıkıp hızlandırılan elektronlar toplanarak paralel bir şekilde ilerlemeleri sağlanır. Toplayıcı lens sonrasında bulunan ufak bir boşluğa sahip metal açıklık ile homojen olmayan elektronlar ayrıştırılır. Bu açıklık bazı kaynaklarda toplayıcı açıklık olarak geçerken başka kaynaklarda objektif açıklık olarak adlandırılmıştır. Bu iki ayar sayesinde elektron prob çapı ve akımı ayarlanabilir. Günümüz sistemlerinde ikinci toplayıcı lens kullanılarak daha hassas ayar yapılması sağlanmaktadır.

Toplayıcı lensten çıkan elektronlar daha sonrasında objektif lens içerisinde manyetik alan



Şekil 4.18 Moiré etkisi görülen periyodik nano noktaların bulunduğu yapılar

ile tekrardan şekillendirilerek numune yüzeyine odaklanır. Örnek yüzeyinde odaklanmada karşılaşılabilinecek üç farklı durum Şekil-4.17' da verilmiştir. Benzer şekilde objektif lens olarak kullanılan bobinlerin akımı değiştirilerek odak noktası ayarlanmaktadır. Görüntüleme ve Elektron Demeti ile Litografi işlemleri için odak noktasının iyi bir şekilde ayarlanması elde edilecek sonuçlar için oldukça önemlidir.

Moiré Etkisi SEM görüntüsü her ne kadar tek parça halinde gözükse de ardışık noktaların 2 boyutta bir araya gelmeleriyle oluşur. Ancak görüntülenmek istenilen numune de periyodik bir yapıya sahip ise Şekil-4.18' ye benzer biçimde Moiré etkisi gözlemlenir. Gözlenen girişim çizgilerinin formu tarama doğrultusuna ve numune yerleşimine ve periyodikliğine bağlıdır. Yaklaştırma oranı ile tarama alanı azaldığından görülen Moiré deseni değişir ve yüksek yaklaştırmalarda tamamen kaybolur. Uygun koşullarda alınmamış SEM görüntüsü nedeni ile periyodik yapı hakkında doğru bilgi sahibi olmak ve gerekli analizleri yapmak mümkün olamayacağından ötürü, Moiré etkisinin görüldüğü durumlarda tarama koşullarının uygun hale getirilmesi gereklidir.

4.6 Enerji Seçici X-ışını Spektroskopisi

Bir atom elektron bombardımanı ile uyarılırsa (K kabuğunda bulunan bir elektronun vakum seviyesine geçmesi gibi) belirli bir süre sonrasında oluşturulan boşluk L kabuğundan bir elektron ile doldurulabilir. Bu esnada açığa çıkan enerji karakteristik X-ışını (Bu geçiş için $K\alpha$ geçişi) olarak yayılır. Atom numarasının artması ile karakteristik X-ışını yayılması da artmaktadır.

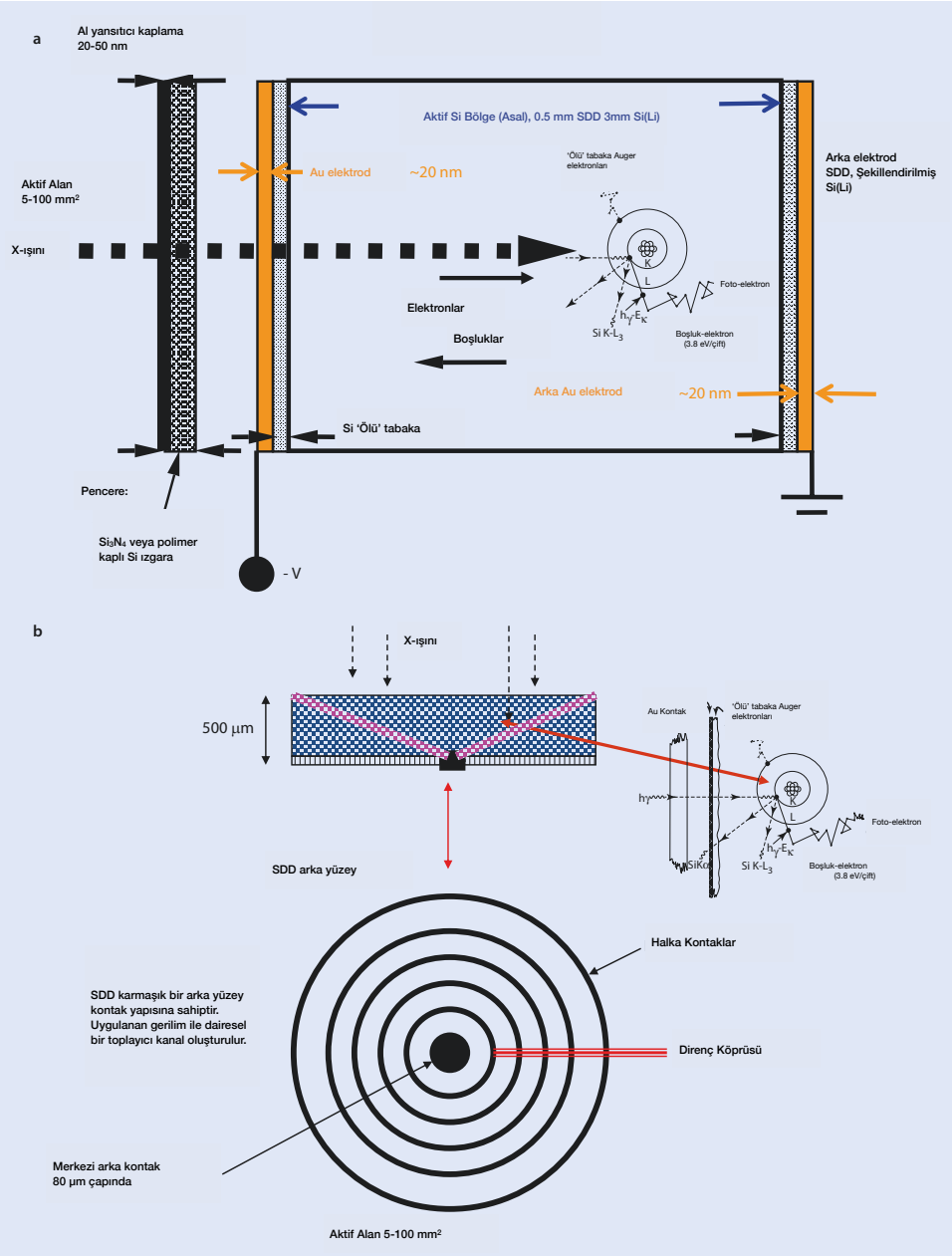
Şekil-4.19'de yapısı gösterilen yarıiletken dedektör kullanılarak gerçekleştirilen Enerji seçici X-ray spektroskopisinin ölçüm süreci, saçılan X-ışının yarıiletkenin (Si) aktif bölgesinde soğurulması ile başlamaktadır. Gelen elektronun tüm enerjisi Si atomunun iç elektronlarına aktarılır. Elektron gelen fotonun enerjisi ile elektronun bağlanma enerjisi arasındaki fark kadar bir kinetik enerji ile saçılır (1.838 keV Si K kabuğu ve 0.098 L kabuğu için). Burada gerçekleşecek enerji kaybı ihtimallerinden biri valans bandında bir elektronun uyarılarak iletim bandına geçirilmesi ve arkasında pozitif yüklü boşluk bırakmsıdır. Böylelikle arka ve ön kontaklara uygulanacak olan elektrik alan ile dedektör cevabı elde edilebilinir.

Bu süreçte her elektron-boşluk çiftini oluşturmak için 3.6 eV enerji gereklidir. Dolayısı ile dedektöre gelen foton enerjisi yardımı ile oluşturulan taşıyıcı sayısı hesaplanabilir.

$$n = E_{foton}/3.6\ eV \tag{4.2}$$

Örneğin Au L2-M1 geçişi 10.3 keV enerjiye sahiptir. Bu foton ile dedektör içerisinde 2861 elektron-boşluk çifti yaratılmış olunur. Dedektörün 50 eV ve 30 keV ve üstü enerji değerlerini ayrıştırabilmesinden dolayı yöntem *Enerji seçici* olarak adlandırılır.

Günümüz EDS dedektörleri Silisyum süreklenmeli dedektör (SDD) olarak adlandırılmaktadır. Geçmiş yıllarda kullanılan dedektörlerle aynı fiziksel altyapıya sahiptir. SDD'nin arka kontağının dairesel yapıda olması nedeni ile uygulanan gerilim farkı ile aktif bölge içerisinde oluşan tüm taşıyıcılar merkez kontağa doğru itilir. Bu sayede birim zamanda sinyal seviye arttırılmış olur ve 1000000 Sinyal/s gibi değerler elde edilebilir.

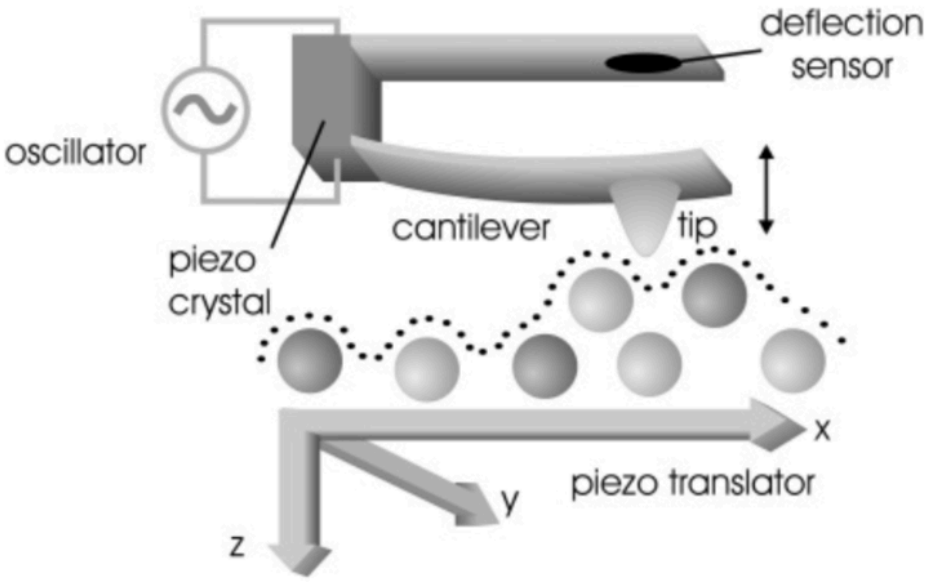


Şekil 4.19 EDS dedektör yapısı [71]

4.7 Atomik Kuvvet Mikroskobu

Atomik kuvvet mikroskobu 1985 yılında Binnig, Quate, ve Gerber tarafından keşfedilmiş Taramalı kuvvet mikroskopları tekniklerinden biridir [72]. Teknik temel olarak çekim kuvveti, elektrostatik kuvvet, Van der Waals kuvveti gibi çeşitli kuvvetlerin ölçümüne dayanmaktadır. Görüntüleme ucun yüzey üzerinde tarama hareketini gerçekleştirirken uç tutucusu sapmasına bağlı olarak etkileşim kuvvetinin ölçümü ile elde gerçekleştirilir.

Bu temel çalışma prensibinin gerçekleştrilmesi için gerekli olan bileşenler şu şekilde tarif



Şekil 4.20 AFM çalışma prensibini gösteren bileşenler

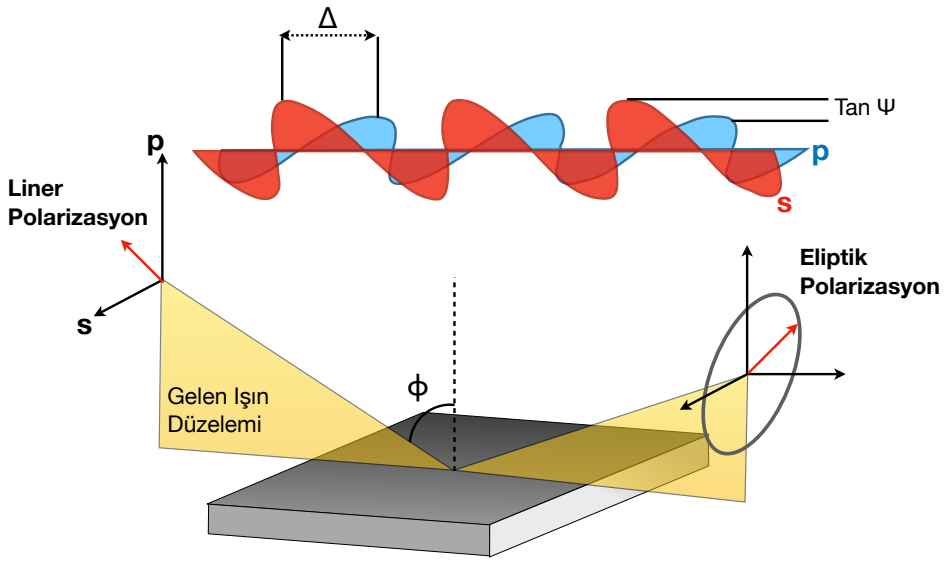
edilebilir;

- Yumuşak uç tutucusu üzerine yerleştirilmiş sivri bir uç
- Uç tutucusunun sapmasını algılayacak ölçüm sistemi
- Probu hareket ettirmek içn piezoelektrik dönüştürücü

Kullanılan uç oldukça keskin ve uç çapı ile yüksekliği arasında oranın olabildiğince yüksek olması gerekmektedir. Kullanılan cantileverın ise numunenin atomları arasındaki bağdan daha yumuşak olması gerekmektedir ki ölçüm esnasında yüzey atomlarına zarar vermesin/yer değiştirmesin. Ayrıca cantilever rezonans frekansının yüksek olması çevresel titreşimlerden etkilenmesini azaltmaktadır.

4.8 Elipsometre

Elipsometri, ışığın eliptik polarizasyonunu ölçmek ve analiz etmek anlamına gelmektedir. Kırılma indisi ve kalınlık gibi parametrelerin belirlenmesi için elde edilen elipsometrik veriler ile optik simülasyonların uyumuna bakılır. Bu yöntem ile tek veya çok katmanlı yapıların ölçümü, pürüzlü yüzeylerin ölçümü gibi farklı numunelerin ölçümü mümkündür. 0.1 nm ile 200 μm aralığında kalınlığa sahip filmler bu teknik ile ölçülebilir. Mikron altı kalınlıklar için hassasiyet yaklaşık 0.01 nm iken daha kalın örneklerde 1 nm hassasiyet ile sonuç belirlenebilir. Şekil-4.21'de görüldüğü üzere, elipsometri ölçümünde liner polarize



Şekil 4.21 Elipsometre sisteminin çalışma prensibi

olarak gelen ışık örnek yüzeyinden yansıyarak örnek özelliğine göre eliptik polarize hale gelir ve kutuplanmada meydana gelen değişim matematiksel olarak;

$$\rho = tan\Psi \cdot e^{i\Delta} \tag{4.3}$$

eşitliği ile ifade edilir. Burada tanΨ yansıyan paralel ve dik elektrik alan vektörlerinin genlik kayıpları arasındaki oran ve Δ yansımadan dolayı oluşan faz farkıdır.

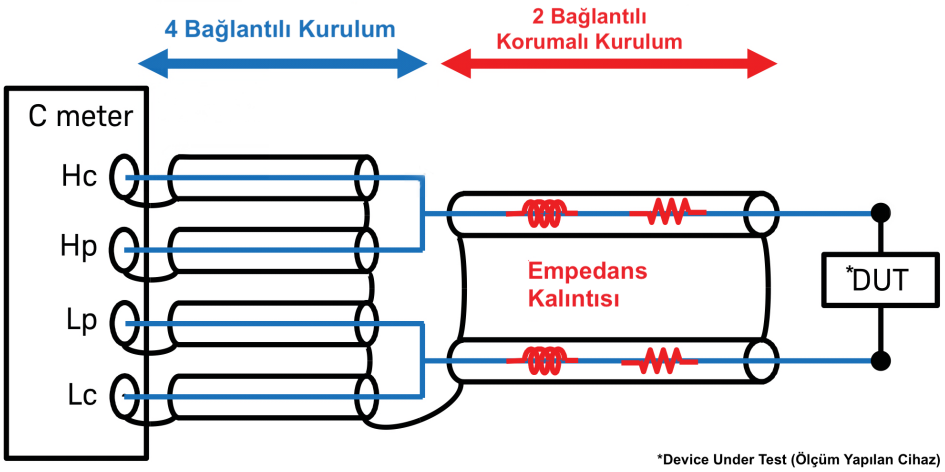
4.9 Akım-Voltaj Ölçüm Sistemi

Düzenli metal parçacık içeren hafıza aygıtının ve referans örneğin akım–gerilim ölçümleri Agilent B2902A source metre ve x-y-z eksenlerinde kontrollü 5 µm çaplı problar kullanılarak elde edilmiştir. Ölçümler oda şartlarında ve karanlıkta alınmıştır. Cihazın kontrolü ve ölçüm sonuçları cihaza ait *"Quick IV Measurement"* yazılımı üzerinden gerçekleştirilmiştir.

4.10 Kapasitans-Voltaj Ölçüm Sistemi

Düzenli metal parçacık içeren hafıza aygıtının ve referans örneğin kapasitans–gerilim ölçümleri HP4291A Empedans Analizör ve x-y-z eksenlerinde kontrollü 5 µm çaplı problar ile gerçekleştirilmiştir. Ölçüm alınacak örneğin kapasitans değerlerinin daha

sağlıklı okunabilmesi için Şekil-4.22' de görülen bağlantı konfigürasyonu ile oluşan empedans kalıntısı ve manyetik akının oluşması engellenmiştir.

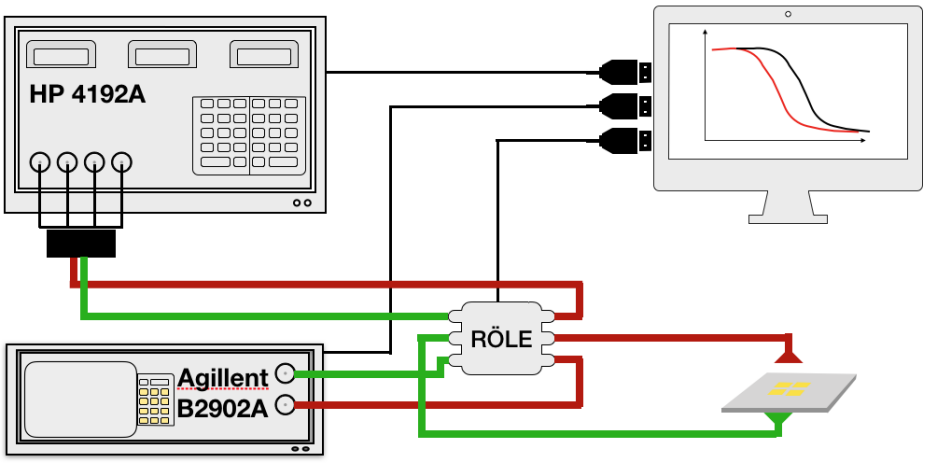


Şekil 4.22 Kapasitans ölçümlerinde kullanılan 2 bağlantılı korumalı bağlantı şeması

Sistemim kontrolü ve ölçüm sonuçları LABVIEW kodlanan bilgisayar programı sayesinde gerçekleştirilmiştir.

4.11 Performans Parametrelerinin Belirlenmesi Ölçümleri

Düzenli metal parçacık içeren hafıza aygıtının yazma/silme voltajı, yazma/silme süresi ve yük tutma süresi gibi performans parametreleri Şekil-4.23' de gösterilen ölçüm düzeneği kullanılarak gerçekleştirilmiştir. HP 4192A Empedans Analizörü, Agilent B2902A Source metre ve usb kontrollü röle LABVIEW ile kodlanmış programlar ile bu ölçümlerin tümünde kullanılmıştır.



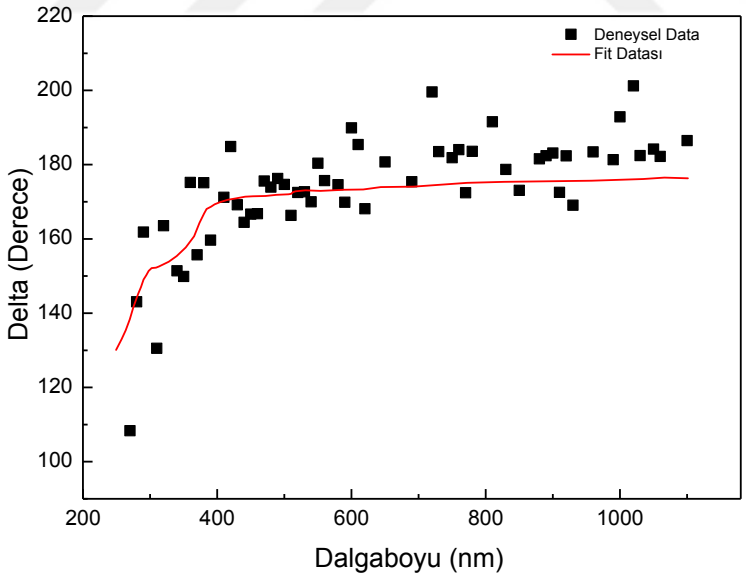
Şekil 4.23 Ölçüm sisteminin şematik gösterimi

BÖLÜM 5

SONUÇ VE ÖNERİLER

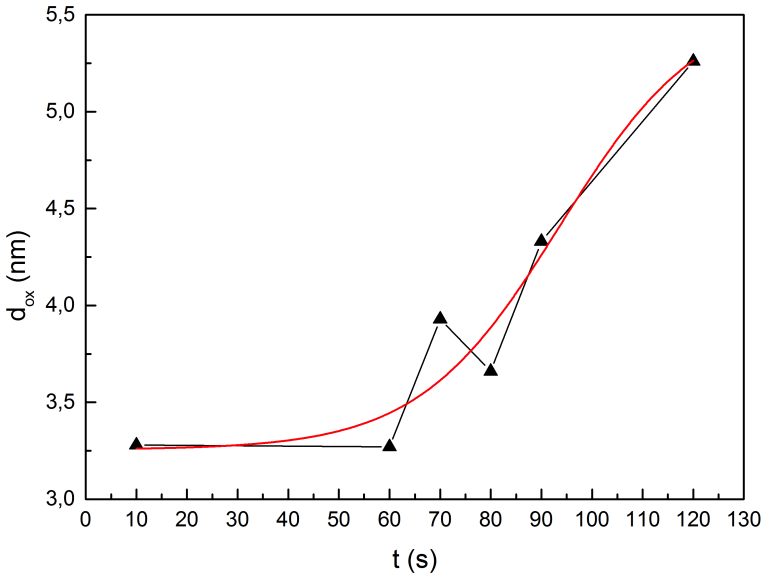
5.1 Tünel Oksit Tabakasının Yapısal ve Elektriksel Özellikleri

950 $°C$' de farklı sürelerde oksitlenen (100) yönelime sahip p-tipi Si üzerinde farklı kalınlıklarda SiO_2 tabakası büyütülmüştür. Elde edilen SiO_2 film kalınlığı TT-90 Spektrometrik Elipsometri kullanılarak ölçülmüştür. Ölçümler 60° sabit açıda dalgaboyu 250nm' den 1100 nm' ye kadar olan aralık taranarak gerçekleştirilmiştir. Şekil-5.1' de dalgaboyuna bağlı olarak Delta değişimi ve buna uygun teorik eğri gösterilmiştir.



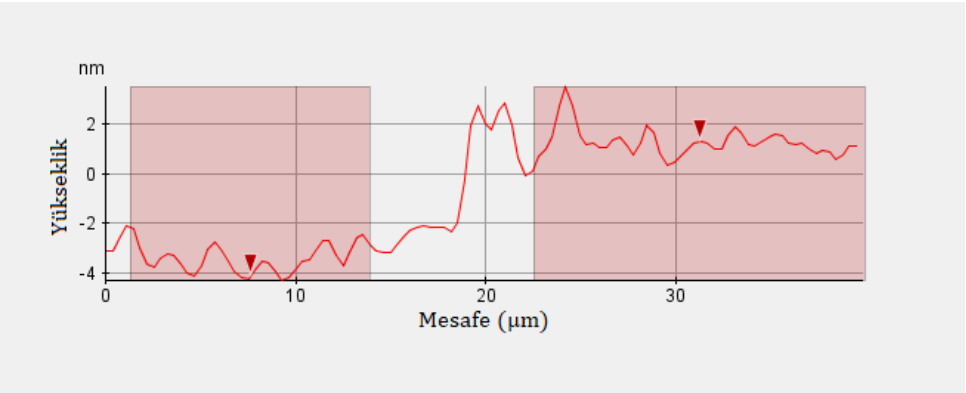
Şekil 5.1 Spektroskopik elipsometre kullanılarak alınan dalgaboyuna bağlı Delta değerleri ve teorik fit

Elde edilen kalınlıkların işlem sürelerine bağlı olarak değişimi Şekil-5.2' de verilmiştir. Elde edilen sonuçlar Şekil-4.5' de verilen literatür sonuçları ile uyumludur.



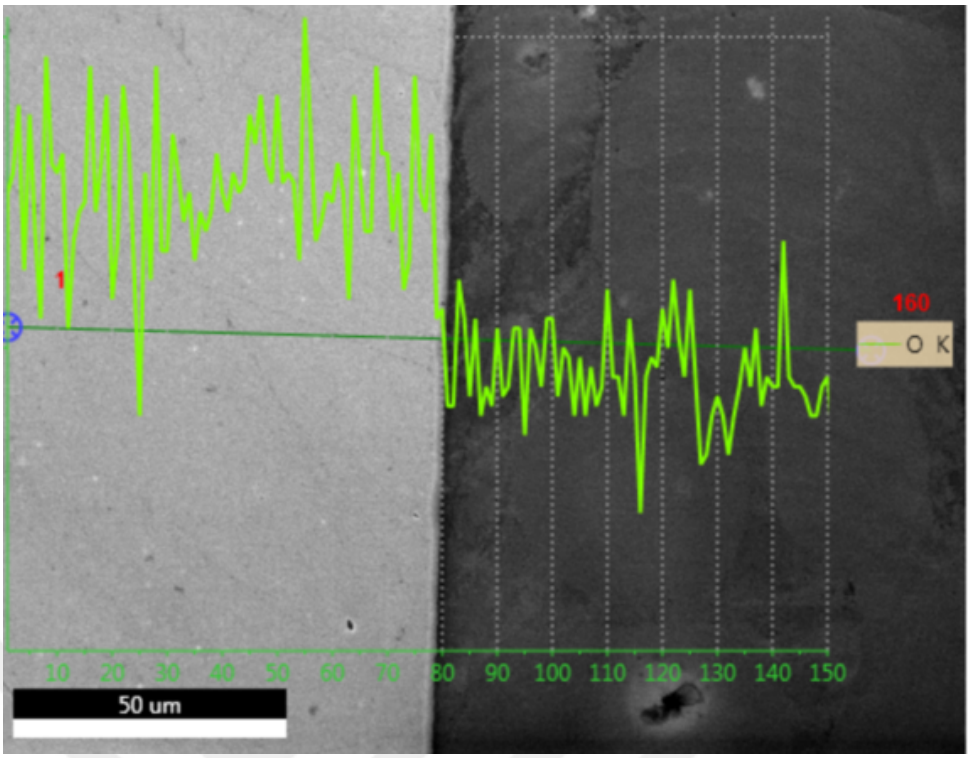
Şekil 5.2 SiO_2 kalınlığının oksitleme süresine bağlı değişimi

Aynı zamanda elde edilen oksit kalınlığı AFM ile basamak kalınlığı ölçülerek teyit edilmiştir. AFM ölçümü sonucunda 90 s oksidasyon işlemi uygulanan örneğin oksit kalınlığı Şekil-5.3' de verilen kesit grafiğindende görüldüğü gibi 4,68 nm olarak ölçülmüştür. Elipsometre ve AFM ölçümleri arasında benzer farklılık literatürde başka araştırmacılar tarafından da gözlemlenmiştir [73].



Şekil 5.3 AFM ölçümü ile elde edilen oksit tabakasının basamak yüksekliği

Yapılan AFM ölçümü esnasında yüzey özellikleri de incelenerek büyütülen filmin gözeneksiz (pinhole free) olduğu belirlenmiştir. Oluşturulan basamak yapısının EDS incelemesi yapılarak yüzeyde oksit oluşumu teyit edilmiştir. Şekil-5.4' de görüldüğü gibi SEM görüntüsünde elde edilen kontrast farkı ve basamak hizasındaki oksijen değerinde elde edilen keskin değişim yüzeyde oksit oluşumunu doğrulamaktadır.

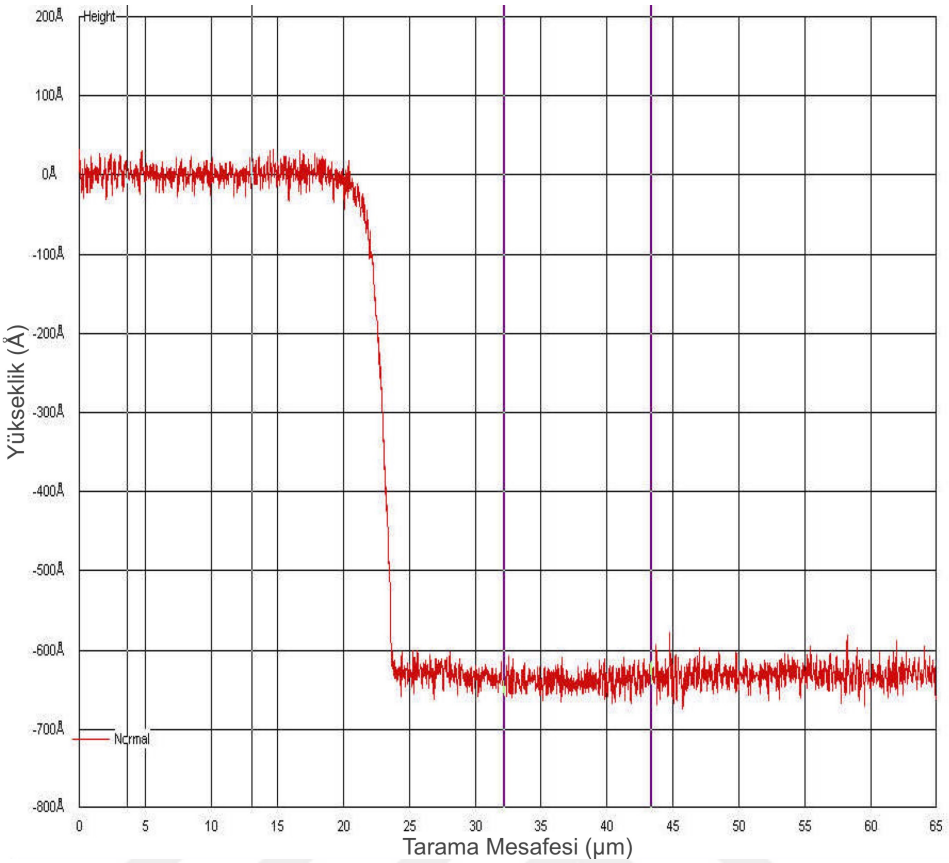


Şekil 5.4 Oksitlenmiş Si yüzeyini gösteren SEM görüntüsü ve EDS analizi

5.2 Elektron Demeti ile Litografi Sonuçları

Elektron Demeti ile Litografi işlemleri için öncelikle çalışmada kullanılmak üzere seçilen PMMA Anisole %2 e-direncin kalınlık optimizasyonu gerçekleştirildi. Bu amaçla çözelti 2000 ve 4000 rpm hızlarla ince oksit tabakası büyütülmüş örnekler üzerine kaplama yapıldı. Hazırlanan örnekler elektronlar tarafından uyarılıp develop edildikten sonra e-direnç ve alttaş arasındaki kalınlık farkı ölçüldü. Kalınlık ölçümü için KLA-Tencor P6 profilmetre kullanıldı. Ölçümler 2mg kuvvet ve saniyede $2\mu m$ tarama hızı ile gerçekleştirildi. Kaplama kalınlıkları sırası ile 64 nm ve 127 nm olarak ölçüldü. Elde edilen kalınlık profiline ait grafik Şekil-5.5'de verilmiştir. Elde edilen değerler e-direncin karakteristik özellikleri ile de eşleşmektedir [74] .

Kalınlık parametrelerinin belirlenmesi sonrasında 60 nm kalınlık elde edilecek şekilde SiO_2 büyütülmüş örnekler e-direnç ile kaplandı. 60 sn döndürme işlemi sonrasında çözücünün buharlaşması ve çözünürlüğün iyileştirilmesi için örnek $110^{\circ}C$' de 5dk süre boyunca bekletildi. Yazdırma alanı $20\mu m \times 20\mu m$ karelerin yer aldığı 8×8 matristen oluşmaktadır. Nano noktaların boyutlarının istenilen şekilde ayarlanabilmesi için elektron dozu-nano



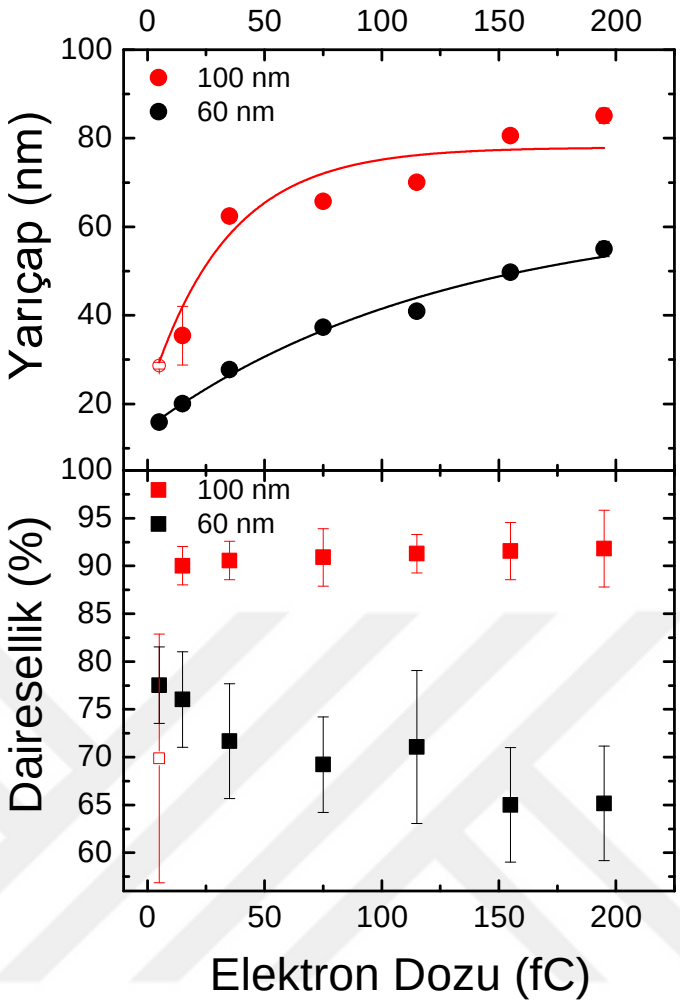
Şekil 5.5 2000 rpm döndürme hızı ile kaplanan PMMA A2' nin kalınlık profili

nokta çapı ilişkisi incelenmiştir. Nokta başına doz miktarı 5 fC' dan 245 fC' a kadar arttırılarak elde edilen noktaların boyutları incelenmiştir.

Şekil-5.6' de görüldüğü üzere artan elektron dozu ile birlikte nokta boyutu artmaktadır. yüksek dozlara doğru artış logaritmik davranış göstermektedir. Elektron dozu ve öge boyutu arasanıdaki bu davranış literatürde bulunan diğer çalışmalar ile uyum göstermektedir [75, 76]. Artan doz ile birlikte aynı zamanda elde edilen ögelerin daireselliğinde azalma gözlemlenmektedir. Çalışmada dairesellik hesabı Denklem 5.1 kullanılarak yapılmıştır [77] .

$$Dairesellik(\%) = \frac{4\pi(Alan)}{(Çevre)^2} \times 100 \tag{5.1}$$

Elde edilen bu sonuçlar doğrultusunda nokta başına 10 fC elektron dozu seçilmiş ve yazdırma işlemine devam edilmiştir. Elektron Demeti ile Litografi işleminde yazdırma voltajı 30 kV olarak ayarlanmıştır. İki nokta merkezi arasındaki mesafe 200 nm olacak

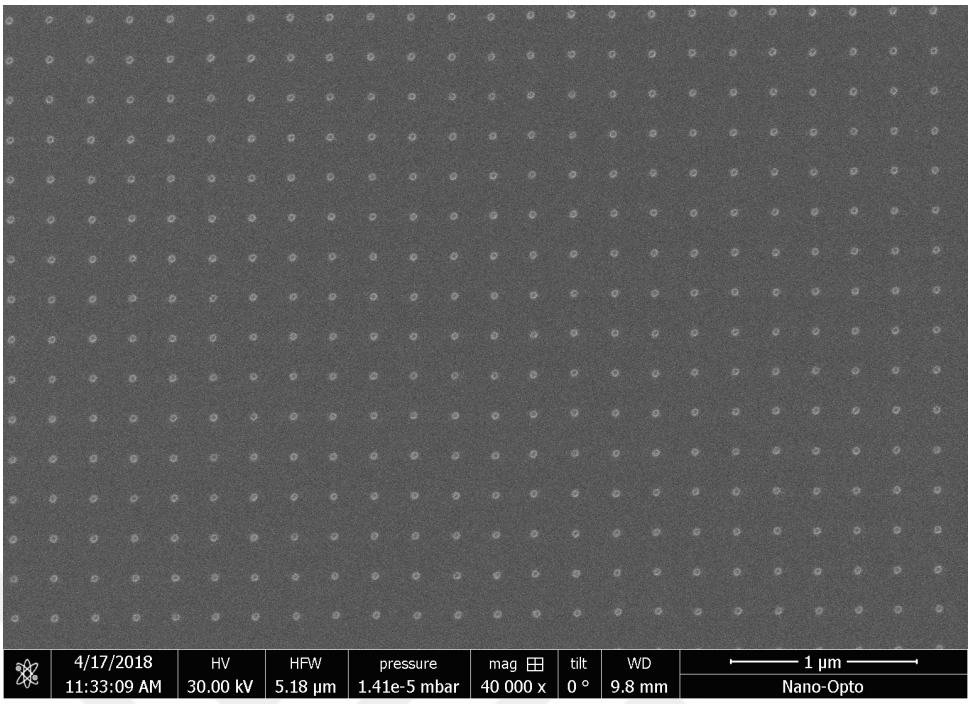


Şekil 5.6 Nokta başına elektron dozuna ve direnç kalınlığına bağlı olarak nokta yarıçapları ve daireselliklerinin değişimi

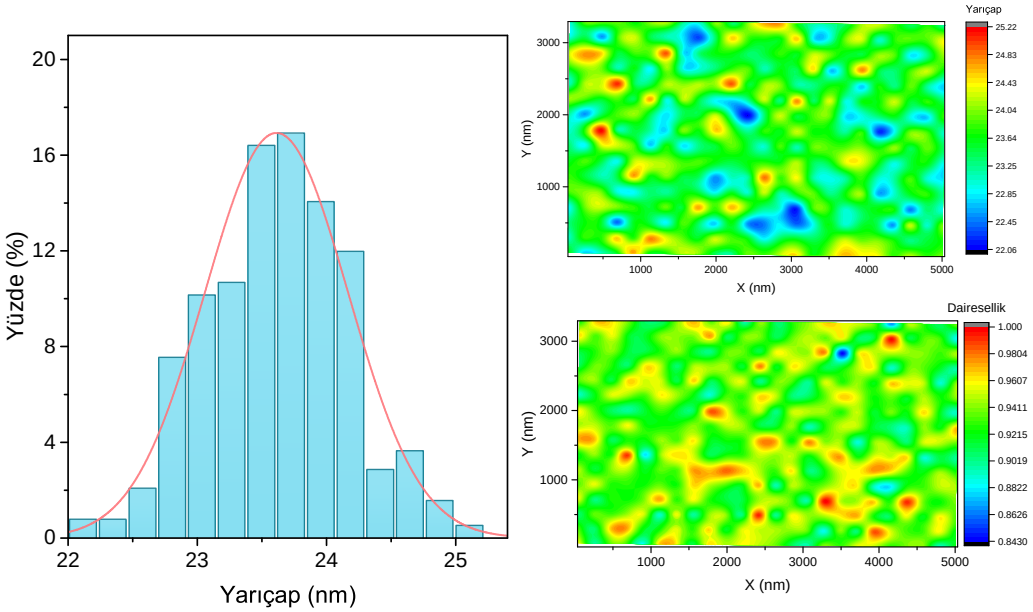
şekilde hazırlanan tasarım yazdırılmış ve MIBK:IPA çözeltisi ile 15 sn boyunca develop edilmiştir. Bu işlemler sonucunda elde edilen yapının SEM görüntüsü Şekil-5.7' de verilmiştir.

Yazdırılan nano noktaların boyut ve yapısal analizlerini gerçekleştirmek için ImageJ programı kullanılmıştır [78]. Yapılan analiz ile elde edilen noktaların boyut ve şekil dağılımının yazdırma alanı genelinde homojen olduğu görülmektedir (Şekil-5.8). Yapılan analizde yarıçap değeri için *Standart Sapma 2.6* olarak bulunmuştur.

Elde edilen en yoğun çap değeri ise 23,6 nm' dir. Noktaların dairesellik incelemesine bakıldığında elde edilen minimum değerin %84 olduğu görülmüştür. Noktaların dairesellik değerinin de boyut dağılımına benzerlik göstererek homojen dağılım sergilemektedir. Nano noktaların çoğunluk dairesellik değeri ise %92 olarak belirlenmiştir.

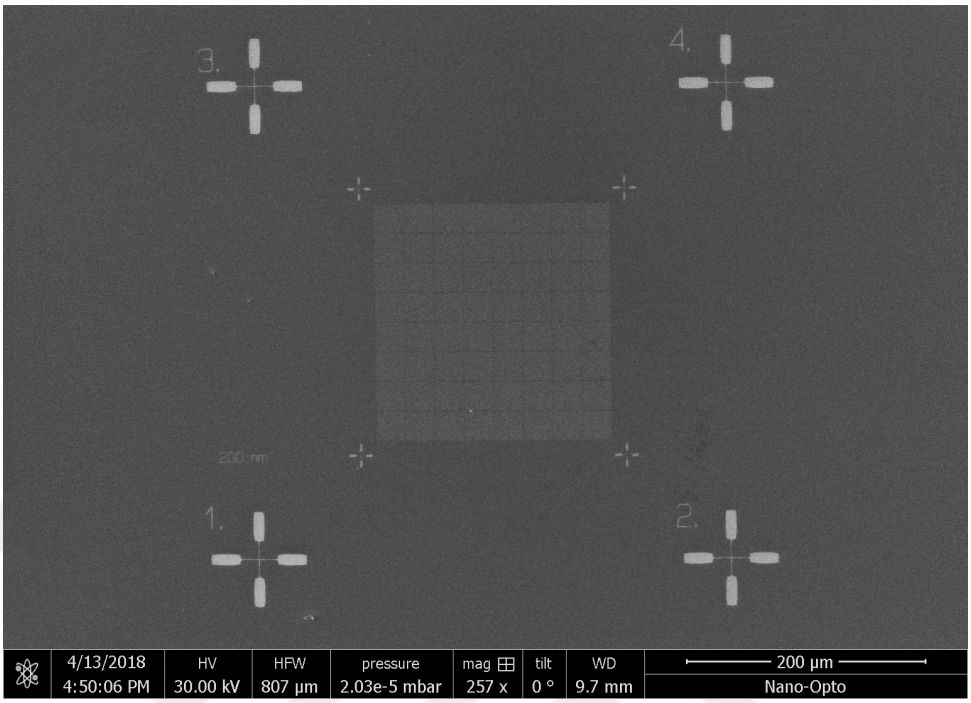


Şekil 5.7 Nokta başına 10 fC elektron dozu uygulanmış yazdırma işlemi ve develop sonrası SEM görüntüsü



Şekil 5.8 (a) Nano noktaların yarıçaplarının dağılımı gösteren histogram grafik, (b) Noktaların yarıçap dağılımlarının yüzey haritası, (c) Noktaların dairesellik dağılımlarının yüzey haritası

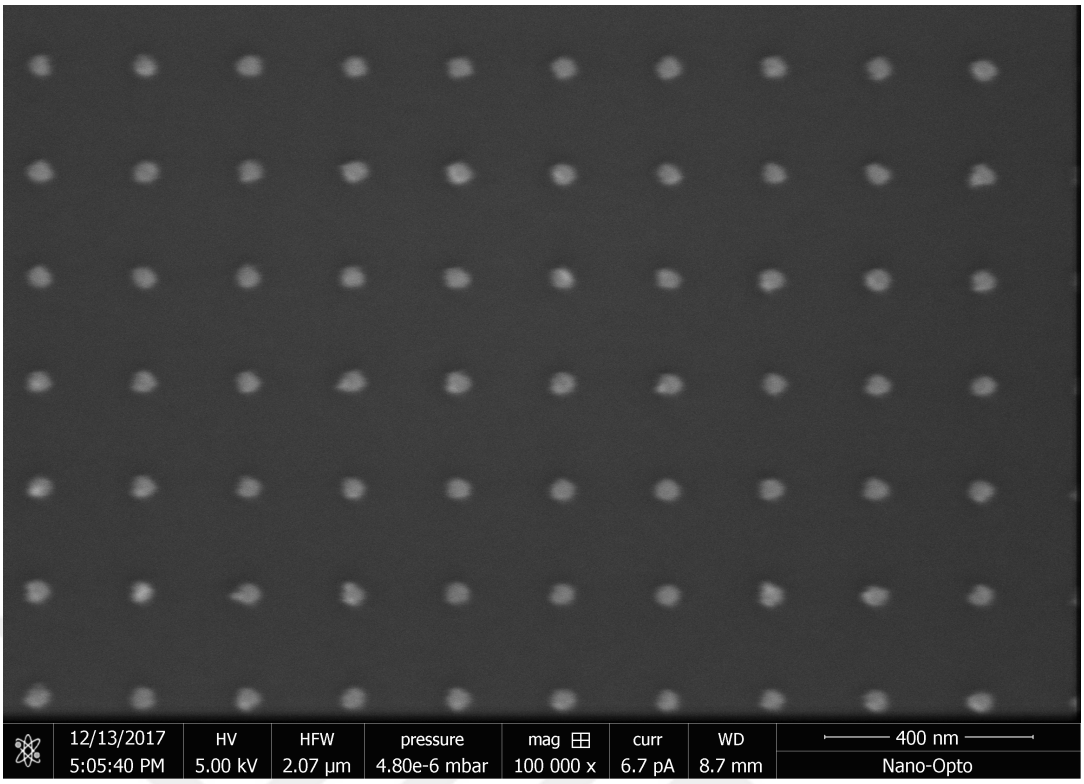
Aktif alan $200\mu m \times 200\mu m$ olacak şekilde 8×8 matris nano nokta içeren alanlar Şekil-5.9 yazdırılmıştır.



Şekil 5.9 Litografisi yapılmış örneğin aktif alanı

Develop işlemi tamamlanan numuneler SEM incelemesinden sonra, boşaltılan noktaların Au ile doldurularak metal nanoparçacıkların oluşturulması için Vaksis Twin Chamber termal buharlaştırma sistemine yüklenmiştir. 10^{-5} mbar vakum değerinde gerçekleştirilen termal buharlaştırma işleminde kalınlık değeri Kuartz kristal mönitör kullanılarak sağlanmıştır. Hedef kaplama kalınlığı 13 nm olarak seçilmiş ve buharlaştırma hızı 3 Å/s olarak ayarlanmıştır. Buharlaştırma işlemi sonrasında örnekler lift-off için aseton içerisinde bir gün süre ile bekletilmiştir. Direnç çözülmesinde bölgesel kalıntıların görülmesi durumunda kullanılan aseton üzeri kapalı bir şekilde 50°C' ye ısıtılmış ve kalan kısımlarında başarılı bir şekilde çözülmesi sağlanmıştır. Lift-off işlemi süresince kaplama metali olarak kullanılan altının tutuculuğunun arttırılması için Cr, Ti gibi yüzey tutuculuğunu arttıracak metaller kullanılmadığından ultrasonik banyo uygulamalarından kaçınılmıştır.

Şekil-5.10 ve Şekil-5.11' de görüldüğü gibi lift-off sonrası Au nanoparçacıklar yüzeyde yüksek oranda kalmıştır. Nanoparçacıkların periyodikliği ve yapısal özelliklerinin

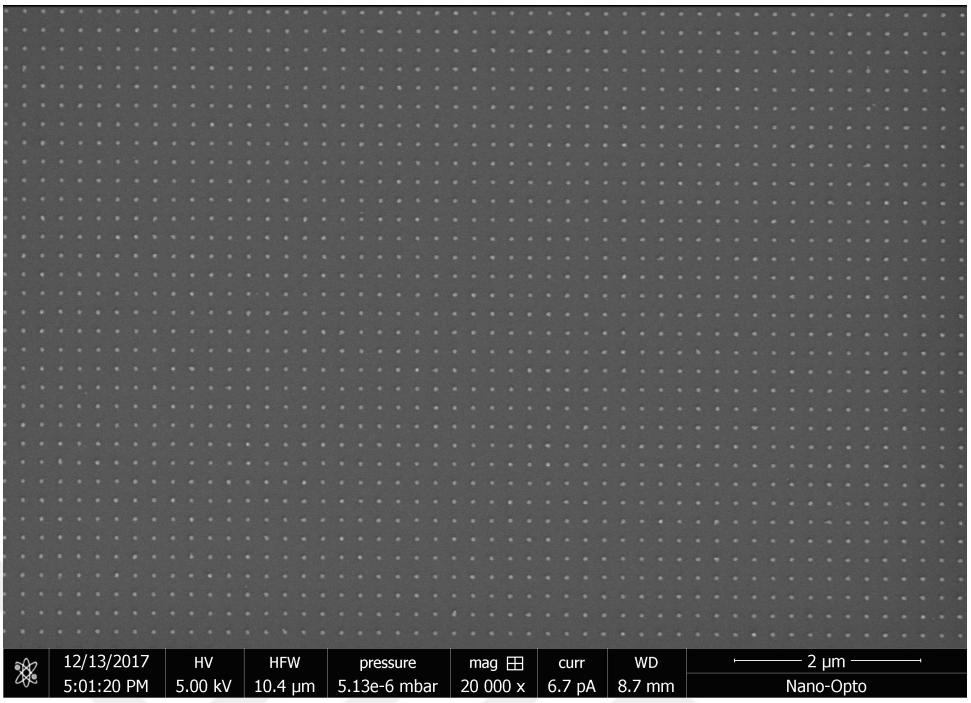


Şekil 5.10 Lift-off işlemi sonrasında yüzeyde oluşturulan Au nanoparçacıkların yüksek büyütmeli görüntüsü

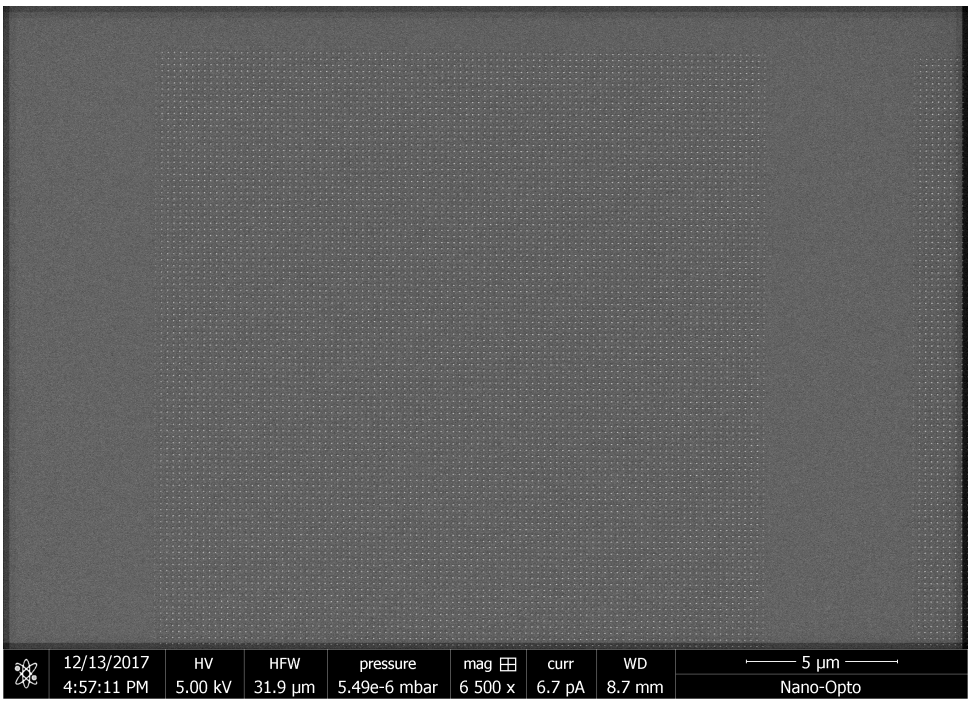
homojen dağılımı ile ilgili analiz sonuçları Şekil-5.13' de verilmiştir. Elde edilen Au nanoparçacıkların yarıçap dağılımlarından baskın yarıçap değeri 22,9 nm ve standart sapma değeri 1,6 nm olarak belirlenmiştir.

Lift-off işlemi sonrasında oluşturulan nanoparçacıkların litografi işlemi ile direnç üzerinde elde edilen delikler ile aynı yarıçap değerine sahip olduğu görülmektedir. Ancak lift-off sonrasında nanoparçacıkların sınırlarında oluşan çıkıntılar nedeni ile dairesellik değerinde belirgin bir değişim gerçekleşmiştir.

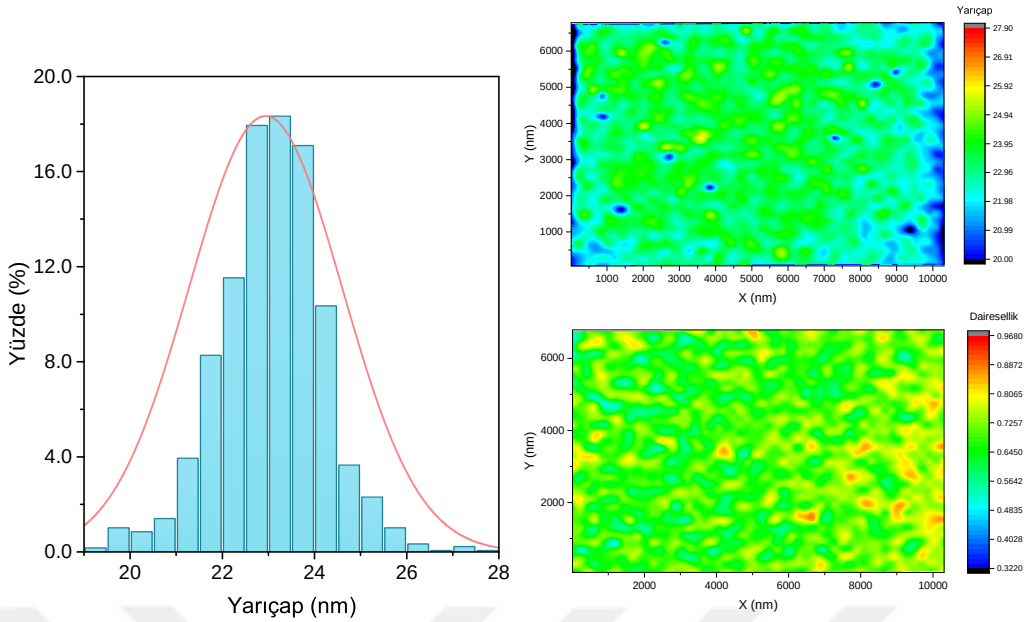
Yapı içerisinde tuzak seviyelerinin oluşmaması için, üretilen aygıt yüzeyinde de Au nanoparçacıklar haricinde bir kalıntı/kirlilik bulunmaması gerekmektedir. Bu durumdan emin olunması için yapılan SEM incelemelerine ilaveten Şekil-5.14' de verilen EDS ölçümü de gerçekleştirilmiştir. Kullanılan direnç ve kimyasallar nedeni ile yüzey üzerinde herhangi bir kirliliğe rastlanmamıştır. Ayrıca EDS analizi ile Au nanoparçacıkların herhangi bir tutucu metal tabakasına sahip olmadığı gösterilmiştir. Analiz esnasında yüzey hassasiyetinin arttırılması için hızlandırma gerilimi olarak 7kV seçilmiştir.



Şekil 5.11 Au nanoparçacıkların yüzeyde homojen dağılımlarını gösteren SEM görüntüsü



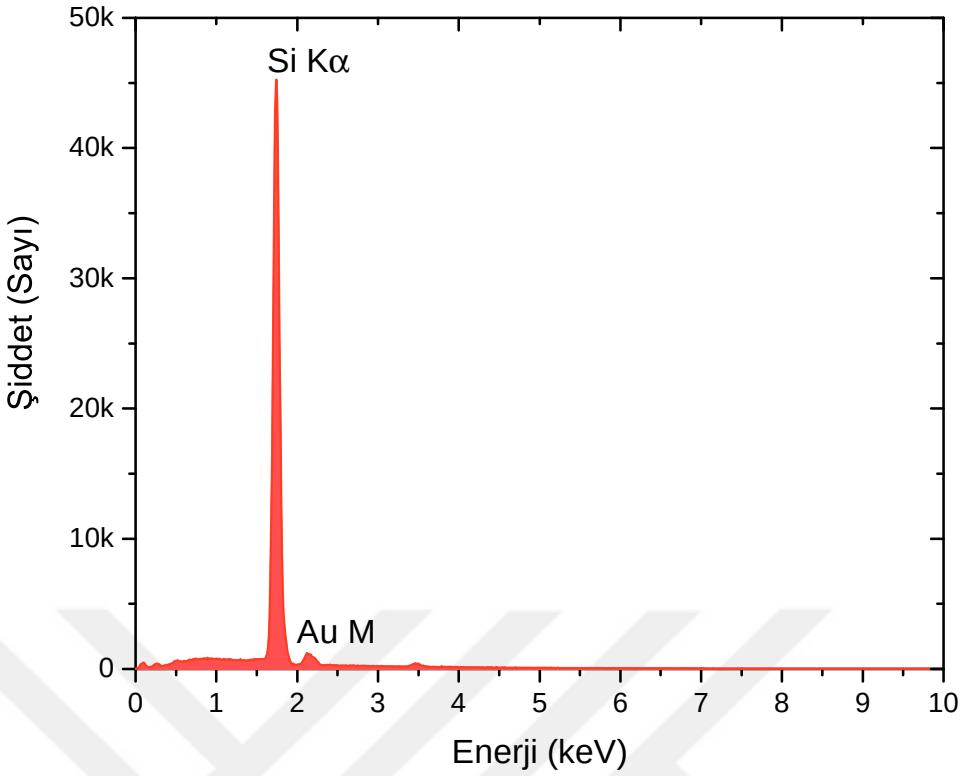
Şekil 5.12 20µm x 20µm alan içerisinde düzenli yerleşimli Au nano noktalar



Şekil 5.13 Lift-off işlemi sonrasında elde edilen Au nanoparçacıkların istatiksel dağılımları

5.3 Kapı Oksiti ve Kapı Kontağının Oluşturulması

Yüzey üzerinde Au nanoparçacıkların elde edilmesi sonrasında yapı üzerine kapı oksiti olarak SiO_2 kaplanmıştır. Kaplama işlemi 2" çapında %99.999 saflıkta saçtırma hedefi kullanılarak RF saçtırma sistemikullanılarak gerçekleştirilmiştir. İstenilen Kalınlığın elde edilmesi için referans olarak sabit RF gücü ile farklı sürelerde kaplamalar gerçekleştirilmiş ve kaplama sistemi üzerinde bulunan Kuartz Kristal Monitör ile kalınlık kontrol edilmiştir. Kaplama öncesi sistemin alt vakum değeri 5×10^{-5} Torr seviyesinde ulaşıncaya kadar beklenmiş ve Ar plazma gazı olarak kullanılmıştır. Kaplama işlemi sonrasında elde edilen kalınlık değerlerinin teyiti için film kalınlıkları profilmetre ölçümü ile tekrar incelenmiştir. Çizelge-5.1' de kaplama esnasında okunan kalınlık değerleri ve profilmetre ölçümleri ile elde edilen kalınlıklar verilmiştir. Çalışmada kullanılan örnek için kontrol oksit kalınlığı 30 nm seçilmiştir.

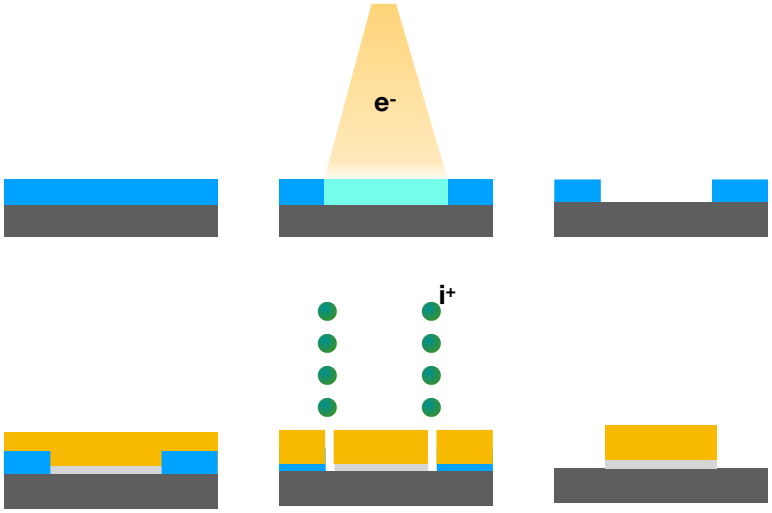


Şekil 5.14 Düzenli Au nanoparçacık üretimi için kullanılan litografik yöntemler sonrası yapının EDS analizi

Çizelge 5.1 Kaplama esnasında ölçülen kalınlık değerleri ve Profilmetre ölçümü ile elde edilen değerler

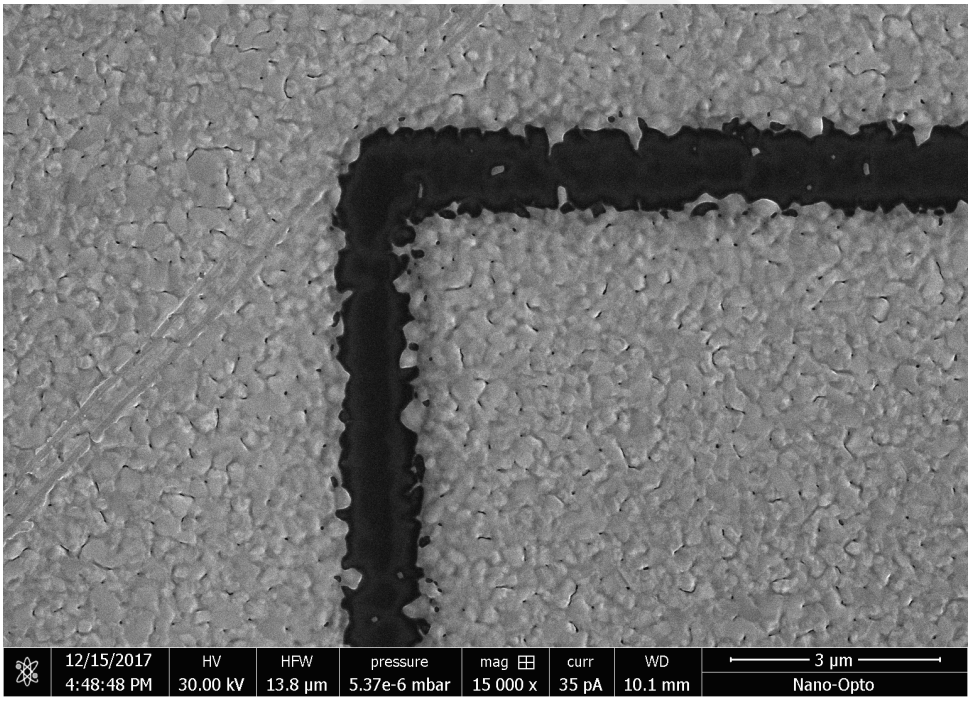
Kaplama Kalınlığı (RF Saçtırma- QCM)	Profilmetre ile Ölçülen
15 nm	14,7 nm
30 nm	31,6 nm
45 nm	41,4 nm

Kapı oksiti sonrasında kontak metali olarak yüzey tutuculuğunu arttırması için 10 nm Ti ve ardında 120 nm Au termal buharlaştırma sistemi ile kaplanmıştır. Kontak geometrisinin oluşturulması için Elektron Demeti ile Litografi yöntemi kullanılmıştır. Direnç kalınlığı 100 nm olarak döndürerek kaplama yöntemi ile ayarlanmıştır. Ancak direnç kalınlığının metal kontak kalınlığından az olması sebebi ile lift-off işleminde sorunla karşılaşılacağı öngörüldüğünden metal kaplama işleminin ardından Odaklanmış İyon Demeti ile Litografi gerçekleştirilmiştir. İzlenilen işlem sırasını gösteren şema Şekil-5.15' de verilmiştir.



Şekil 5.15 Üst kontak elde edilmesinde takip edilen işlemler

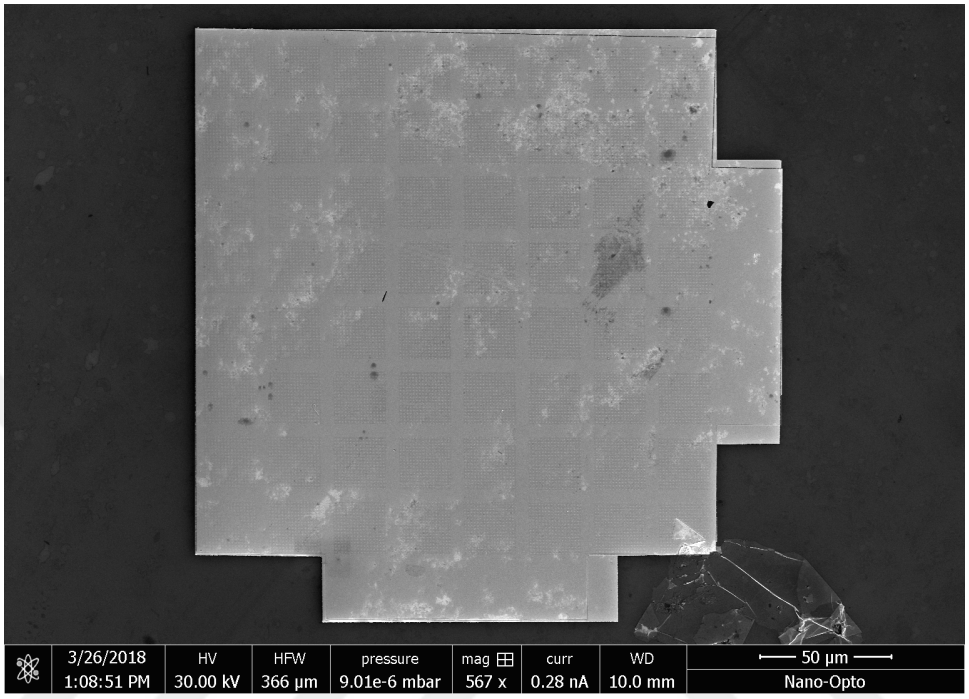
Odaklanmış İyon Demeti ile Litografi yönteminde yüksek enerji ile gelen Ga^{+} nedeni ile kontak metalinin eriyerek aşındırılan bölgeye sızması söz konusu olabilir. Bu nedenle aşındırma işleminin gerçekleştirileceği uygun parametreler belirlenerek Şekil-5.16' da görüldüğü gibi metal yüzeyler arasında temiz bir ayrım elde edilmiştir.



Şekil 5.16 Odaklanmış İyon Demeti ile Litografi yöntemi kullanılarak aşındırılan metal tabakanın yapısı

Litografi işlemi sonrası lift-off için aseton içerisine bırakılan örnek üzerinden, Au nanoparçacıkların olmadığı bölgedeki kontak metallerinin tümü kaldırılmıştır. Aktif olarak

200 μm x 200 μm kontak alanı ve 2 adet 100 μm x 25 μm ölçüm uçlarının teması için alan bırakılmıştır. Ölçüm için hazırlanan örneğin son hali Şekil-5.17' de görüldüğü gibidir. SEM görüntüsünde Au noktaların yer aldığı 8x8 matris yapısı ve üst kontak litografisinin başarılı hizalanması görülmektedir.



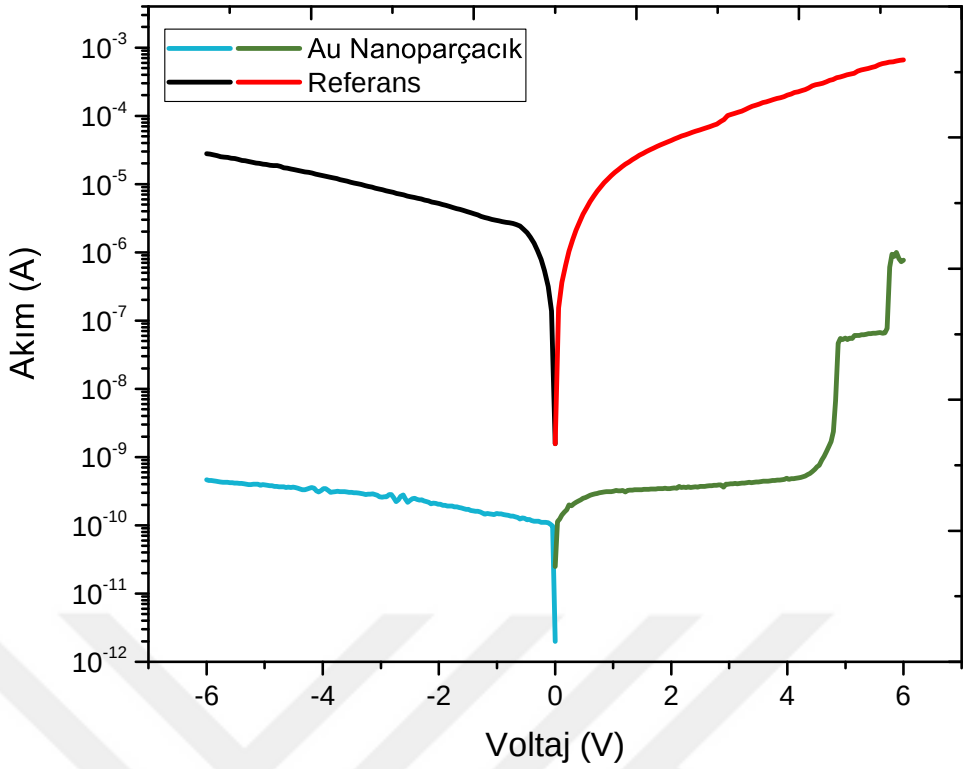
Şekil 5.17 Üretim işlemleri tamamlanmış örneğin SEM görüntüsü

5.4 Elektriksel Karakterizasyon Sonuçları

Bu bölümde üretilen Si/SiO_2/Au-NP/SiO_2 yapısının elektriksel özelliklerini incelemesi soncunda elde edilen bulgular irdelenmiştir. Akım gerilim ölçümleri ile yapının iletim mekanizması hakkında bilgilere ulaşılmış ve yük tutma becerisi incelenmiştir. Kapasitans gerilim ölçümleri ile yük tutma kabiliyeti hakkında daha detaylı sonuçlar elde edilmiş ve performans ölçümleri ile çalışma parametreleri belirlenmiştir.

5.4.1 Akım Voltaj Karakteristikleri

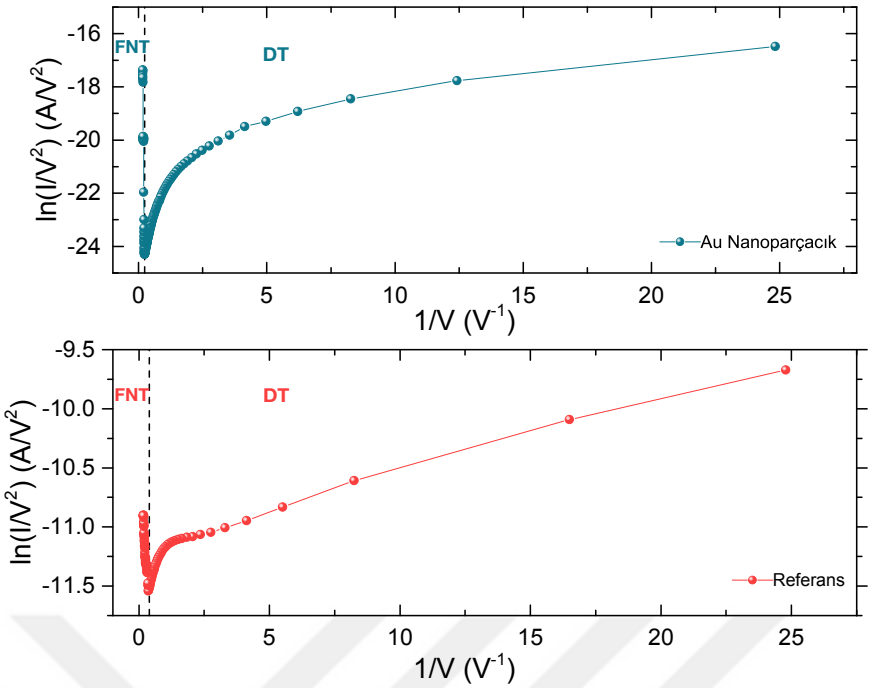
Si/SiO_2/Au-NP/SiO_2 yapısının Akım-Gerilim ölçümleri oda şartları altında Agilent B2902A sourcemetre kullanılarak incelenmiştir. Ölçümler yapı içerisinde bulunan nanoparçacıkların yüklenmesinin önüne geçmek için sıfırdan başlayarak pozitif gerilimlere (0→ +) ve sıfırdan başlayarak negatif gerilimlere (0→ -) olmak üzere iki ayrı



Şekil 5.18 Referans örnek ve Au nanoparçacık içeren örneğin Akım-Gerilim karakteristiklerinin karşılaştırılması

ölçüm olarak alınmıştır. Referans örneğinin I-V davranışı klasik MOS kapasitör özelliği gösterdiği görülmüştür. Nanoparçacık içeren yapının da benzer davranış gösterdiği ancak akım değerlerinin 10^5 mertebe civarında azaldığı gözlemlenmiştir. Bu durumun gözlemlenmesinin sebebi, gömülü olan Au nanoparçacıkların içerisinde biriken taşıyıcıların Coloumb blokajı oluşturarak yeni taşıyıcıların iletilmesini engeller. Ayrıca tuzaklanan yük nedeni ile uygulanan gerilim sonucu oluşturulan elektrik alanının etkisini azaltacak bir iç elektrik alan meydana gelir [79, 80] .

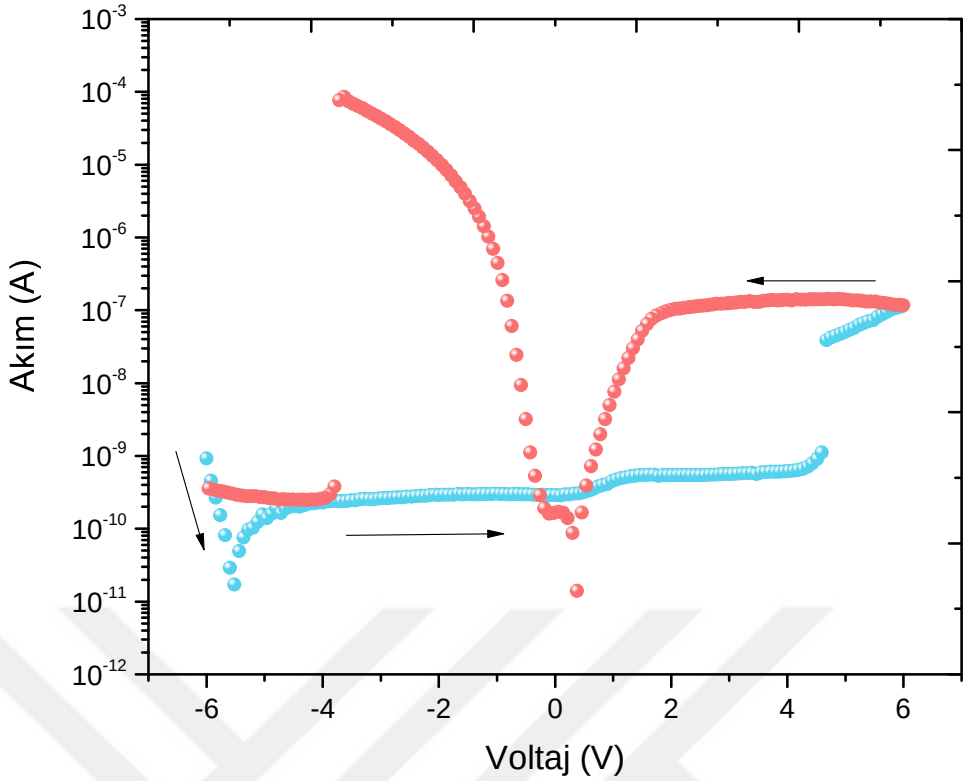
Şekil-5.18' de verilen eğrinin pozitif gerilim bölgesi kullanılarak $\ln(I/V^2)$-1/V grafiği çizilmiştir. Şekil-5.19' da görülen $\ln(I/V^2)$-1/V grafiğinde kesikli çizgi baskın tünelleme mekanizmasının Direkt tünelleme mekanizmasından Fowler-Nordheim tünellemesine geçtiği gerilim değerini (V_{ge}) ifade etmektedir [81] . Beklendiği üzere düşük gerilim bölgesinde baskın iletim mekanizması üstel davranışın görüldüğü Direkt tünelleme (Kesikli çizginin solunda kalan bölge) iken, yüksek gerilim bölgesinde lineer davranış görülen Fowler-Norheim (Kesikli çizginin sağında kalan bölge) mekanizması baskın hale gelmektedir. Tünelleme mekanizmalarının değişimlerinin görüldüğü V_{ge} değeri referans



Şekil 5.19 ln(I/V^2)-1/V grafiği. Kesik çizgi ile gösterilen gerilim değeri baskın tünelleme mekanizmasının değişimini göstermektedir.

örnek ve Au nanoparçacık içeren örnek için sırası ile 2,78 V ve 4,22 V olarak belirlenmiştir. Tünelleme tipindeki değişimin daha yüksek gerilimlere doğru kayması yukarıda bahsi geçen Columb blokajı ve iç elektrik olanın etkisi ile ilişkili olduğu düşünülmektedir.

Au nanoparçacıklar nedeni ile oluşan iç elektrik alanın etkisinin daha belirgin gözlemlenmesi için gerilim taraması Au nanoparçacıklı örnekte negatiften pozitife ve ardından tam ters yönde olacak şekilde yapılmıştır. Şekil-5.20' de görüldüğü üzere gerilim tarama doğrultusuna bağlı olarak örnek davranışında değişim gözlemlenmektedir. I-V davranışın klasik MOS kapasitör davranışından farklı olarak akım değerinin minimum olduğu nokta sıfırdan farklıdır. Diğer I-V grafiklerinde olduğu gibi Au nanoparçacıklar içerisinde depolanan yükler nedeni ile klasik davranıştan farklılık gözlemlenmektedir. Yüksek gerilim bölgesinde nanoparçacıklar taşıyıcıları depolamaya başlamakta ve bir süre sonrasında iç elektrik alanın tamamı ile dış elektrik alanı sönümlemektedir. Bu durum ile akım değerinin minimumu oluşmaktadır. Minimum akım değerlerinin görüldüğü gerilimin negatif eksene kayması tuzaklanan taşıyıcıların pozitif yükler (boşluklar) olduğunu, pozitif eksene kayması ise negatif yüklerin (elektronlar) tuzaklandığını göstermektedir [79].



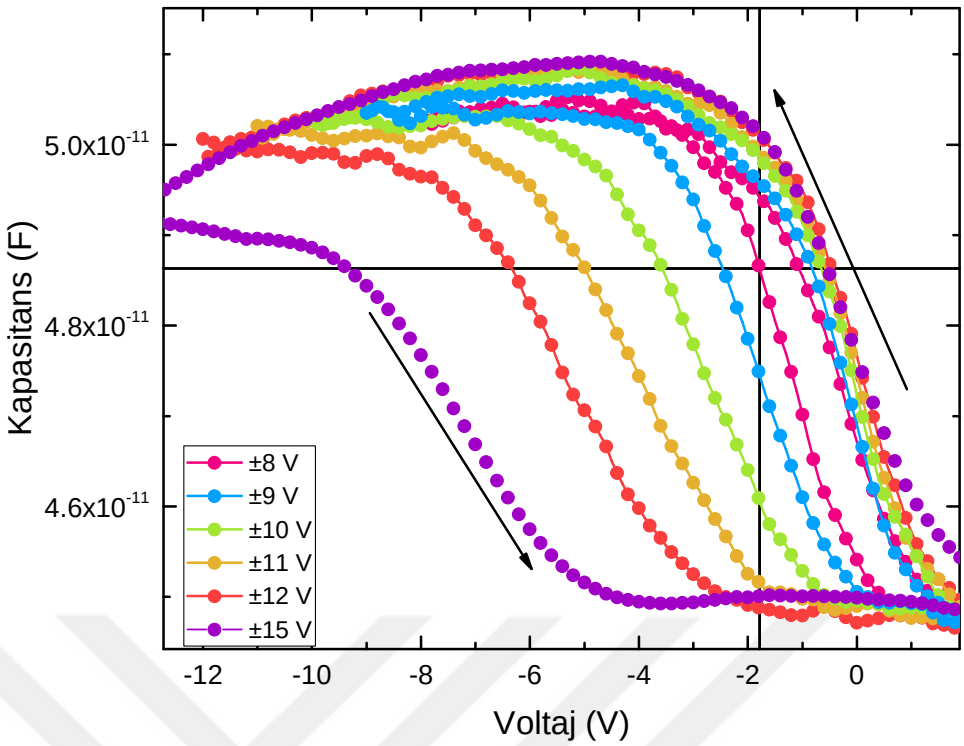
Şekil 5.20 Çift yönlü voltaj taraması ile elde edilen Akım-Voltaj grafiği

5.4.2 Kapasitans Voltaj Karakteristikleri

Hafıza penceresinin belirlenmesi ve yük/bilgi tutma özelliğinin daha detaylıca incelenmesi için iki yönlü olarak Kapasitans-Voltaj (C-V) taraması gerçekleştirilmiştir. Tarama pozitif gerilimlerden başlanarak negatif gerilimlere doğru ve hemen ardından ters yönlü olarak yapılmıştır $+ \rightarrow - \rightarrow +$. C-V ölçümleri 1MHz frekans değerinde ve sinyal salınım genliği 50mV ayarlanarak elde edilmiştir. Şekil-5.21' de farklı başlangıç voltajı değerleri ile gerçekleştirilen tarama sonuçları verilmiştir. Voltaj aralığının artması ile birlikte ileri ve geri yönde ölçülen C-V eğrilerinin arasındaki farkın arttığı görülmektedir.

Eğriler arasında elde edilen bu fark *hafıza penceresi* olarak adlandırılmaktadır. Eğriler arasındaki bu farkın yalnızca negatif gerilimlerden pozitif gerilimlere doğru alınan ölçümlerin kayması sonucu oluştuğu gözlemlenmektedir. C-V eğrisinin negatif gerilim bölgesine doğru kayması yapının pozitif yük depoladığını göstermektedir. Pozitif taşıyıcıların Au nanoparçacıklar içerisinde tuzaklandığı bulgusu Bölüm-5.4.1' de akım-gerilim karakteristiğinden elde edilen sonuçları desteklemektedir.

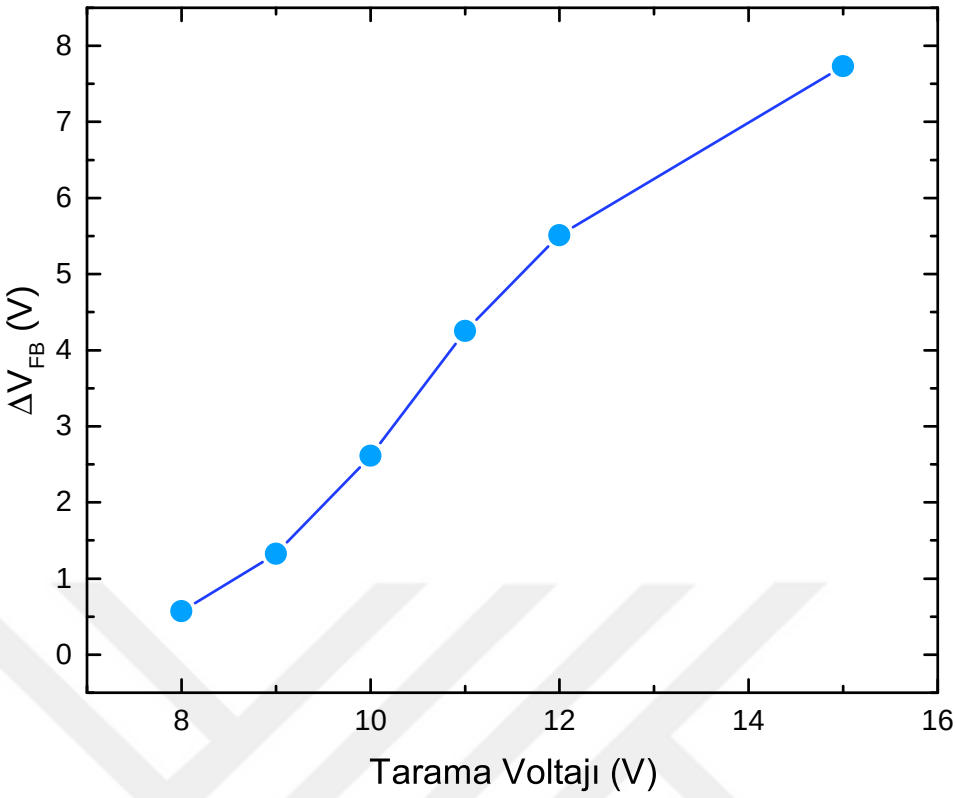
C-V eğrisinin pozitif gerilim bölgesine doğru kayması ihmal edilebilecek kadar küçüktür.



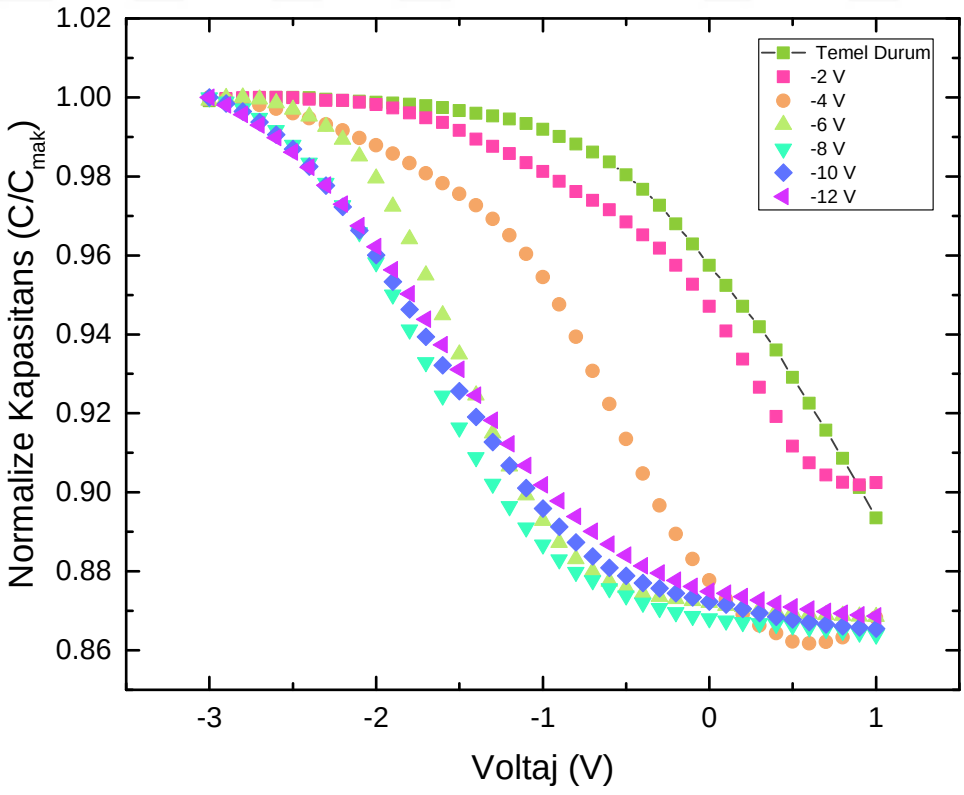
Şekil 5.21 Farklı gerilim aralıklarında iki yönlü Kapasitans-Voltaj ölçümleri. Tarama yönü $+ \rightarrow - \rightarrow +$ olarak ayarlandı

Ölçümler sonunda elde edilen maksimum kapasite değeri C_{mak}, 52 pF olarak belirlenmiştir. C-V eğrilerinin ötelenmesi ile birlikte yapının düz band (FB) gerilimide değişmektedir. Düz band voltajının belirlenmesi için Denklem-3.14 ' e göre $\left((\frac{C_{mak}}{C})^2 - 1 \right) - V_g$ grafiği çizilmiştir [57]. Elde edilen grafikte eğrinin grafiğin gerilim eksenini kestiği noktalar vasıtası ile V_{FB} düz band gerilimleri elde edilmiştir. Tarama voltajına bağlı V_{FB} değişimi Şekil-5.22' de verilmiştir.

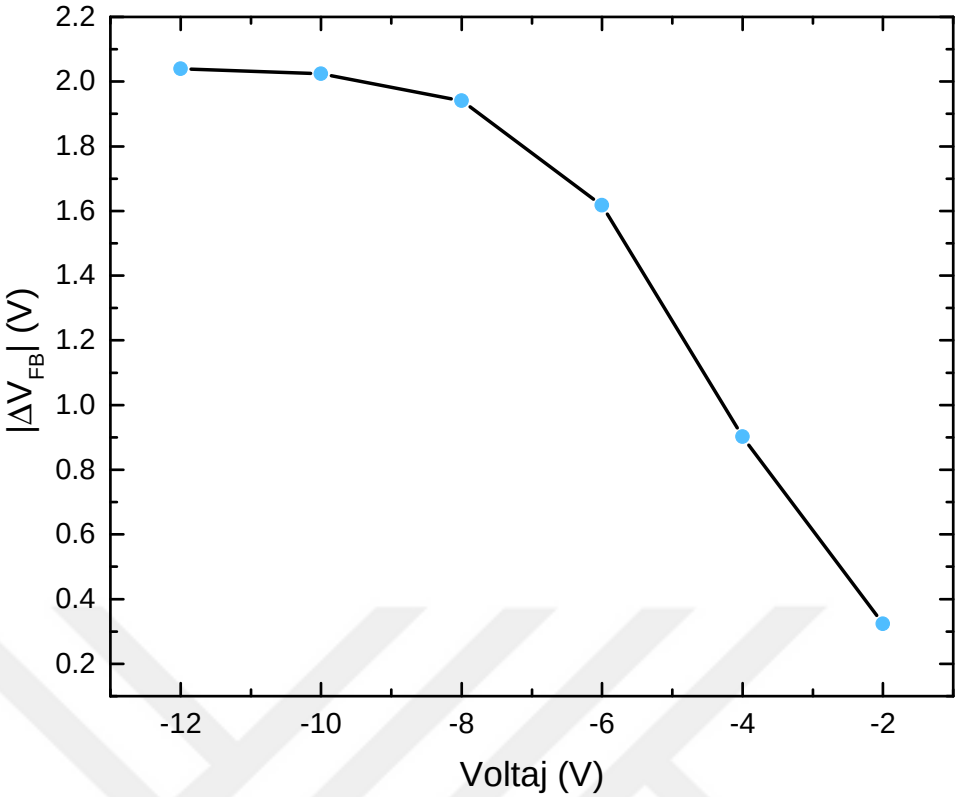
Aygıt üzerindeki yüksek elektrik alan/gerilim nedeni ile elektriksel gerilmeyi azaltmak ve SiO_2 dayanım sınırlarında çalışmamak adına karakterizasyon ölçümleri için maksimum 12 V kullanılmıştır. Aygıtın yük depolaması için gerekli olan voltaj değerinin belirlenmesi için farklı gerilimler sonrası C-V eğrileri incelenmiştir. (2 V ile -12 V) aralığında gerilimler 10 sn süre ile uygulanmış ve sonrasında FB voltajının değerinin belirlenmesi adına (1V – -3V) aralığında Kapasitans-Voltaj ölçümü alınmıştır. Şekil-5.22' de yeşil kare ile gösterilen ölçüm, dışarıdan bir gerilim uygulanmadan önce aygıtın temel durumunu göstermektir. Benzer şekilde FB değişiminin elde edilmesi için Denklem-3.14 kullanılarak yazma gerilimine bağlı FB değişimi grafiği çizilmiştir. Şekil-5.24' de görülebileceği gibi -8 V sonrasında FB değişimi doyuma ulaşmaktadır. Bu bilgi doğrultusunda aygıt için



Şekil 5.22 Tarama gerilimi aralığına bağlı olarak düz band voltajı kayma değerleri



Şekil 5.23 Farklı yazma gerilimlerine bağlı olarak Kapasitans-Voltaj grafiklerinin değişimi



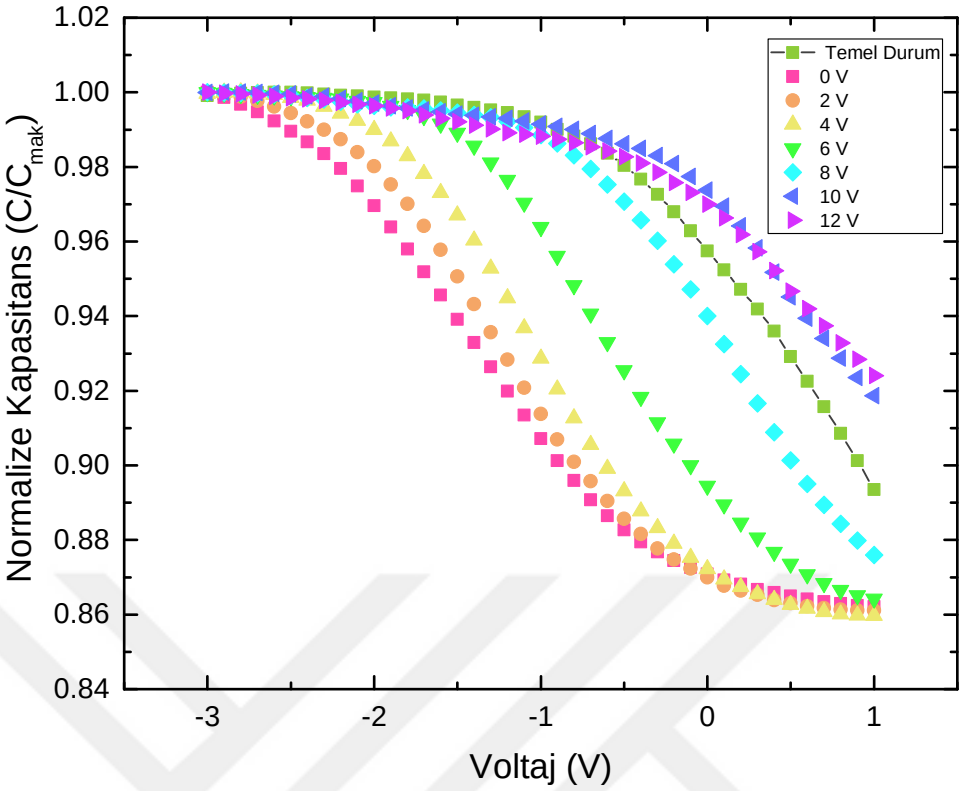
Şekil 5.24 Farklı yazma gerilimlerine bağlı olarak düz band voltajının değişimi

yazma voltajı (-8 V – -10 V) aralığında seçilmiştir.

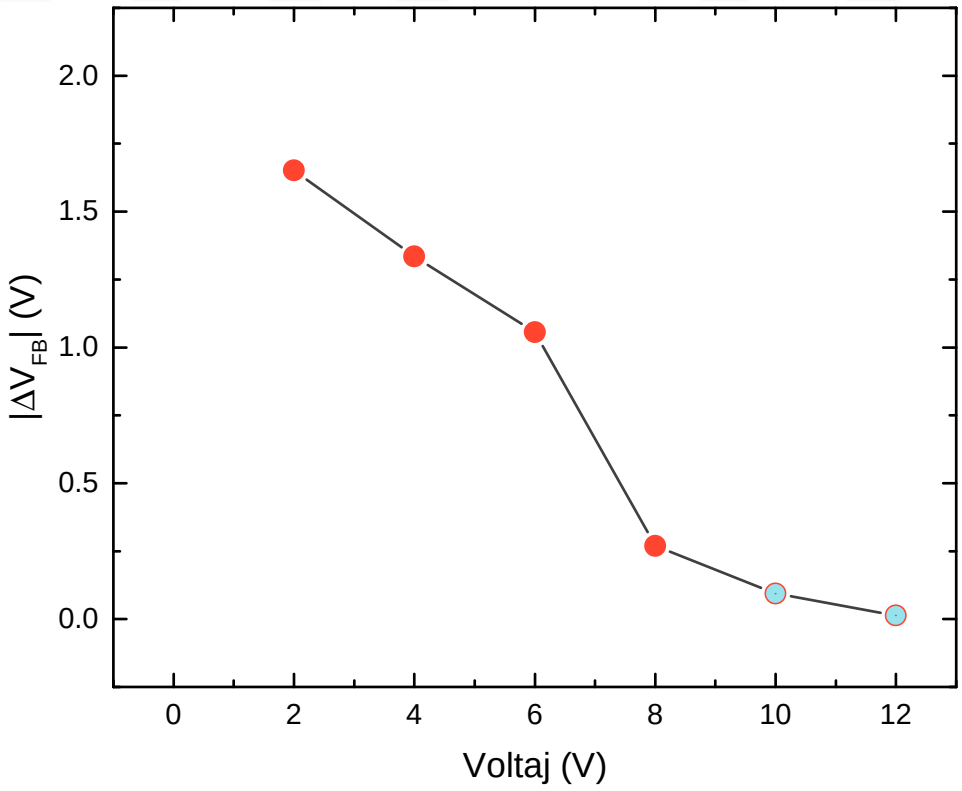
Yazma (Program) voltajının belirlenmesi sonrasında aygıtın silme voltaj değerinin belirlenmesi için benzer ölçüm pozitif gerilimler uygulanarak tekrarlanmıştır. Bu ölçüm için aygıt 10 sn süre ile -10 V gerilim altında tutularak yazma durumuna getirilmiştir. Ardından pozitif gerilimler 10 sn süre ile uygulanıp hemen ardan (1 V – -3 V) aralığında Kapasitans-Voltaj ölçümü alınmıştır.

Şekil-5.25 ' de artan gerilim ile birlikte C-V davranışının giderek temel duruma yaklaştığı görülmektedir. Pozitif gerilimin daha büyük değerler alması halinde C-V eğrisinin bir miktar pozitif gerilim ekseni yönünde kaydığı görülmekte. Bu davranış aygıtın yüksek gerilim altında metal nano noktalar içerisinde bir miktar elektron tuzakladığını göstermektedir. Yapılan bu ölçüm ile birlikte aygıt için uygun silme gerilimi 8 V–10 V değerleri arasında olduğu belirlenmiştir.

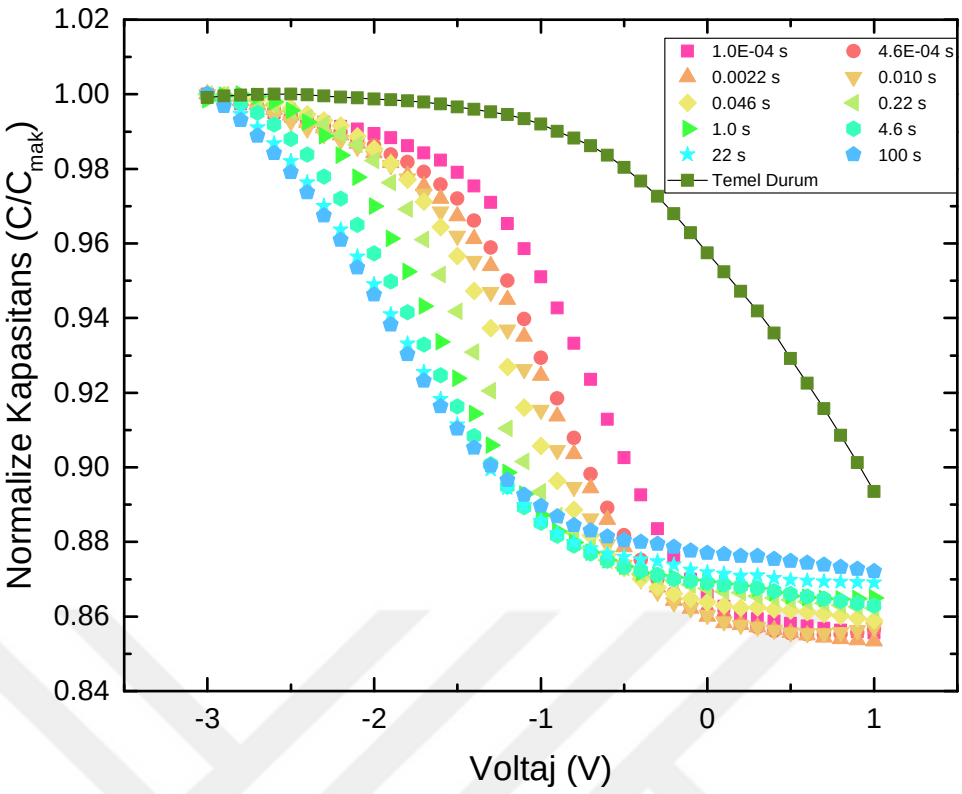
Şekil-5.26' da görüldüğü gibi artan silme gerilimi ile ΔV_{FB} değişimi sıfıra yaklaşmaktadır. Şekil-5.26' da grafiğin mavi renkli değerleri FB voltajının işaret değiştirdiğini, yani *C-V*



Şekil 5.25 Farklı pozitif gerilimler altında Kapasitans-Voltaj grafiklerinin değişimi



Şekil 5.26 Farklı pozitif silme gerilimleri ile düz band voltajı değişimi

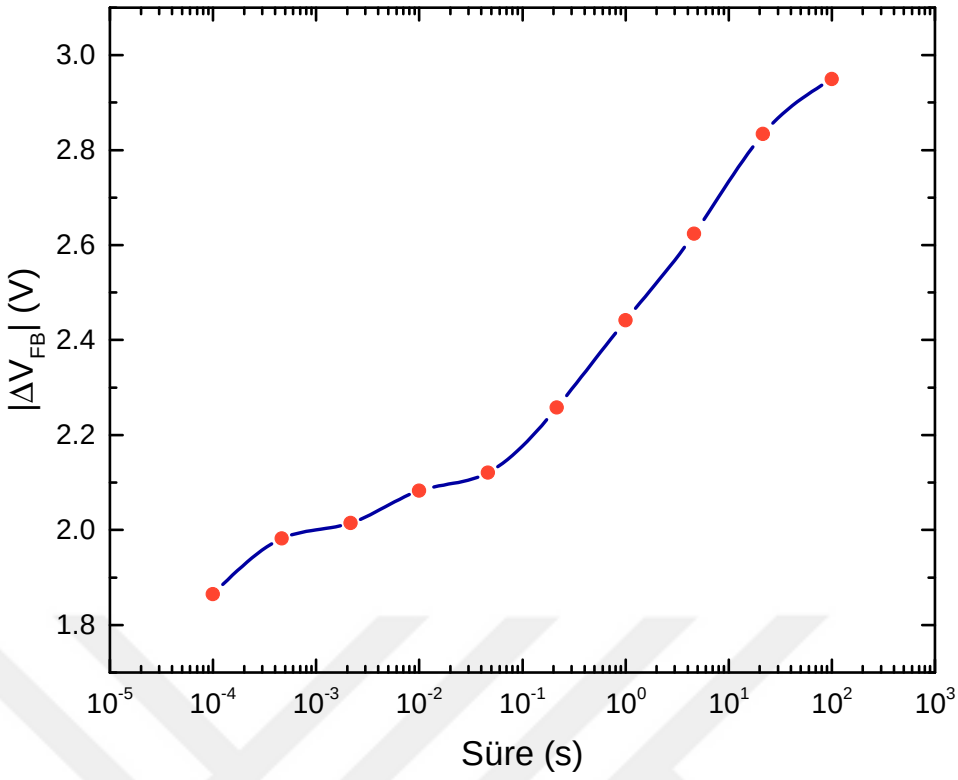


Şekil 5.27 Farklı sürelerde uygulanan yazma gerilimi ile Kapasitans-Voltaj grafiğinde görülen değişim

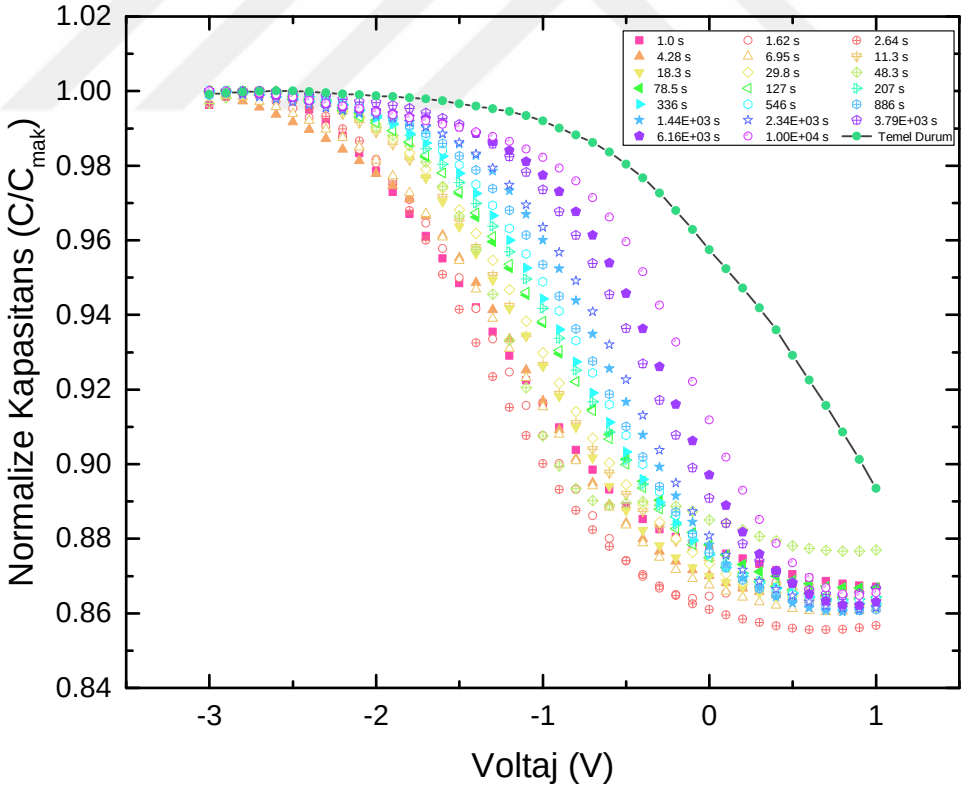
eğrisinin pozitif voltaj yönünde kayma gösterdiğini ifade etmektedir. Yazma ve silme gerilimlerinin belirlenmesi sonrasında aygıtın yazma hızını belirlemek için gerekli ölçüm gerçekleştirilmiştir. Bunun için temel durumda bulunan yüksüz aygıta farklı sürelerde gerilimler uygulanmış ve bir diğer ölçümlerde olduğu gibi FB belirlenmesi için (1 V – -3 V) aralığında Kapasitans-Voltaj ölçümü alınmıştır. Gerilim uygulama süresi 100µs-100 s aralığında taranmıştır. Yazma gerilimi olarak önceki ölçümler ışığında -10 V değeri seçilmiştir.

Şekil-5.27' de artan gerilim uygulama süreleri ile birlikte *C-V* eğrilerinin negatif gerilim yönünde kaydığı ve aygıtın *Yazma* durumuna ulaştığı görülmekte. Uygun yazma süresinin belirlenmesi için uygulanan gerilim süresine bağlı olarak FB voltajında meydana gelen değişim incelenmiştir.

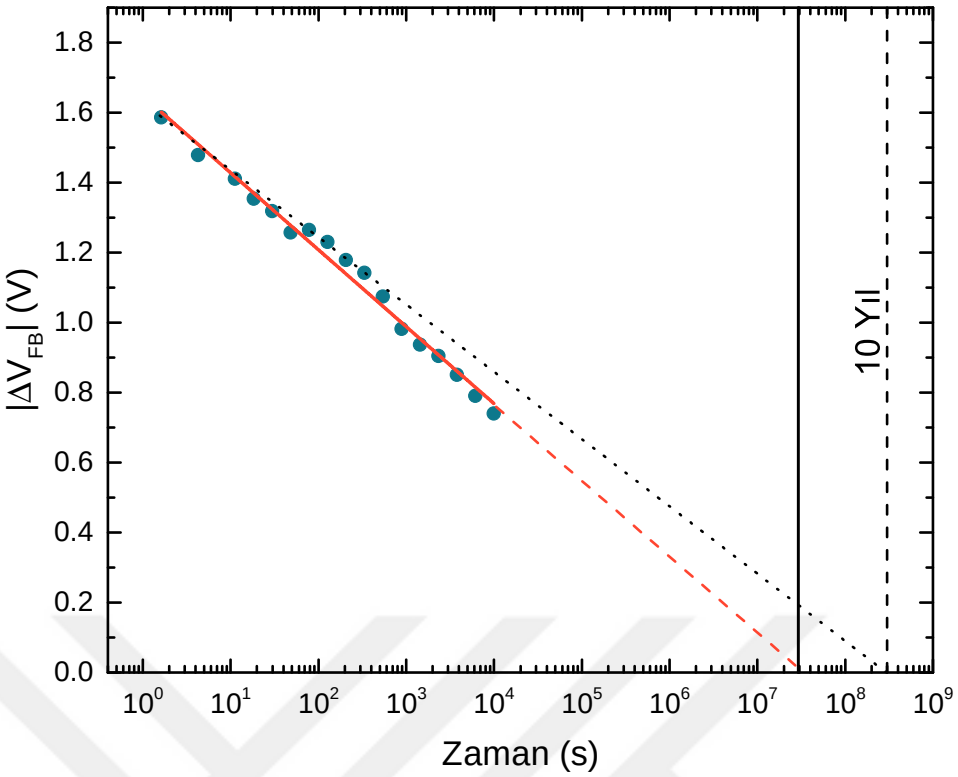
Şekil-5.28' de görüldüğü üzere, uygulanan en kısa sürede dahi 1.8 V FB değişimi gibi ayırt edilebilir bir değişim görülmüştür. Mevcut ölçüm düzeneği ile elde edilen minimum



Şekil 5.28 Farklı sürelerde uygulanan yazma gerilimi ile düz band voltajı değişimi



Şekil 5.29 Yük tutma süresinin belirlenmesi için farklı zaman aralıklarında alınan Kapasitans-Voltaj ölçümleri



Şekil 5.30 Yük tutma süresine bağlı olarak Flatband voltajının değişimi

voltaj uygulama süresi 100µs olmasından ötürü daha kısa sürelere ilişkin inceleme gerçekleştirilememiştir.

Bir diğer performans parametresi olarak aygıtın yük tutma süresi belirlenmiştir. Bunun için literatürün sınır olarak kabul ettiği şekilde 10^4s süre boyunca aygıt karakteristiği incelenmiş ve buna bağlı olarak FB değişimi belirlenmiştir. -10V gerilim 10 sn süre boyunca uygulanarak 10^4s süre ile 20 farklı zaman aralığında FB belirlemek için Şekil-5.29' da görülen C-V ölçümleri alınmıştır.

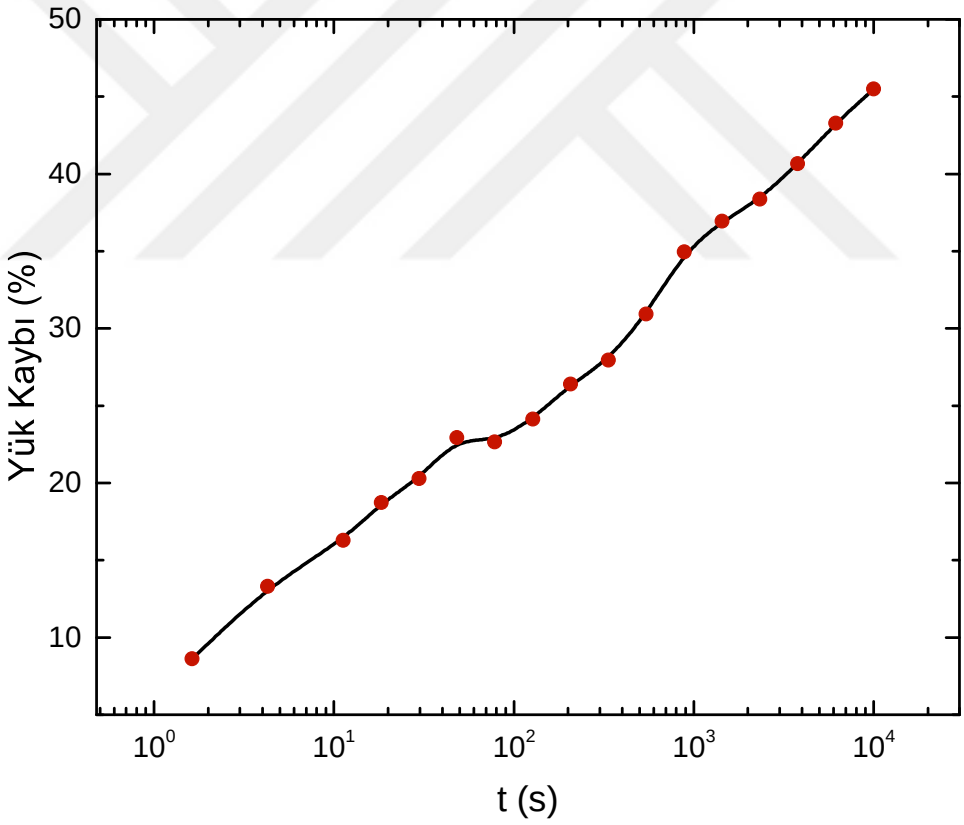
Zamana bağlı olarak FB voltaj değişimin verildiği Şekil-5.30 incelendiğinde, aygıtın yük tutma süresi $\sim 3x10^7$s olarak belirlenmiştir. Şekil-5.30' da kırmızı kesikli çizgi karakterize edilen aygıtın yük tutma davranışını göstermektedir. Siyah noktalı çizgi ise literatürde ticari ürün sınırı olarak kabul edilen davranışı temsil etmektedir. İki davranış arasında süre olarak 10 kat fark bulunmaktadır. Denklem-5.2 kullanılarak zamana bağlı olarak tuzaklanan yük miktarındaki kayıp hesaplanabilir. Şekil-5.31' de görüldüğü gibi yapılan ölçüm sonucunda aygıtın tuzakladığı yükün %25'i $\sim 10^2$s' de kaybolmaktadır. $\sim 10^4$s sonrasında tuzaklanan

yükün yaklaşık olarak yarısı metal nanoparçacıklardan kurtulmaktadır.

$$\text{Yük Kaybı}(\%) = \left(1 - \frac{\Delta V_{FB}(t)}{V_{FB}(0)}\right) x100 \tag{5.2}$$

Denklem-5.3 kullanılarak yapı içerisinde tuzaklanan yük sayısı hesaplanmıştır [82] . Buna göre yapı içerisinde 2.5x10^9 tane yük tuzaklanmıştır. Tasarımda toplam 6.4x10^5 Au nanoparçacık bulunduğu bilgisi ile birlikte her bir nanoparçacık içerisinde yaklaşık 3750 tane yük tuzaklanmaktadır.

$$N_t = \frac{C_{max}\Delta V_{FB}}{q} \tag{5.3}$$

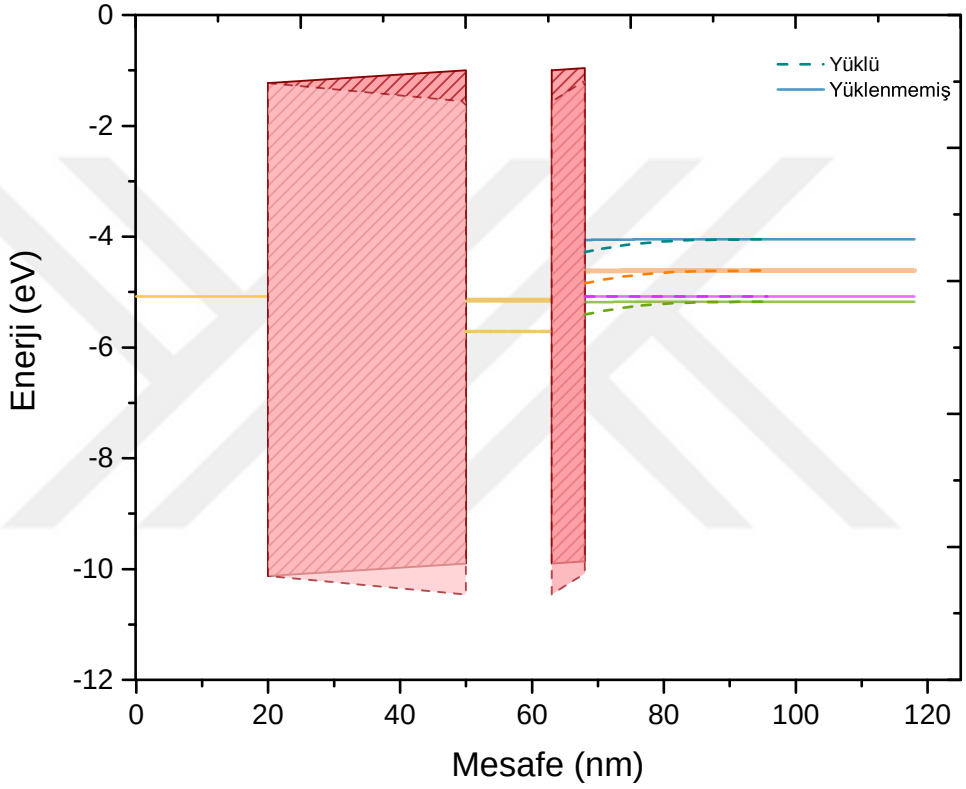


Şekil 5.31 Yük tutma süresine bağlı olarak yük kaybı

5.5 Simülasyon ve Teorik Hesaplama

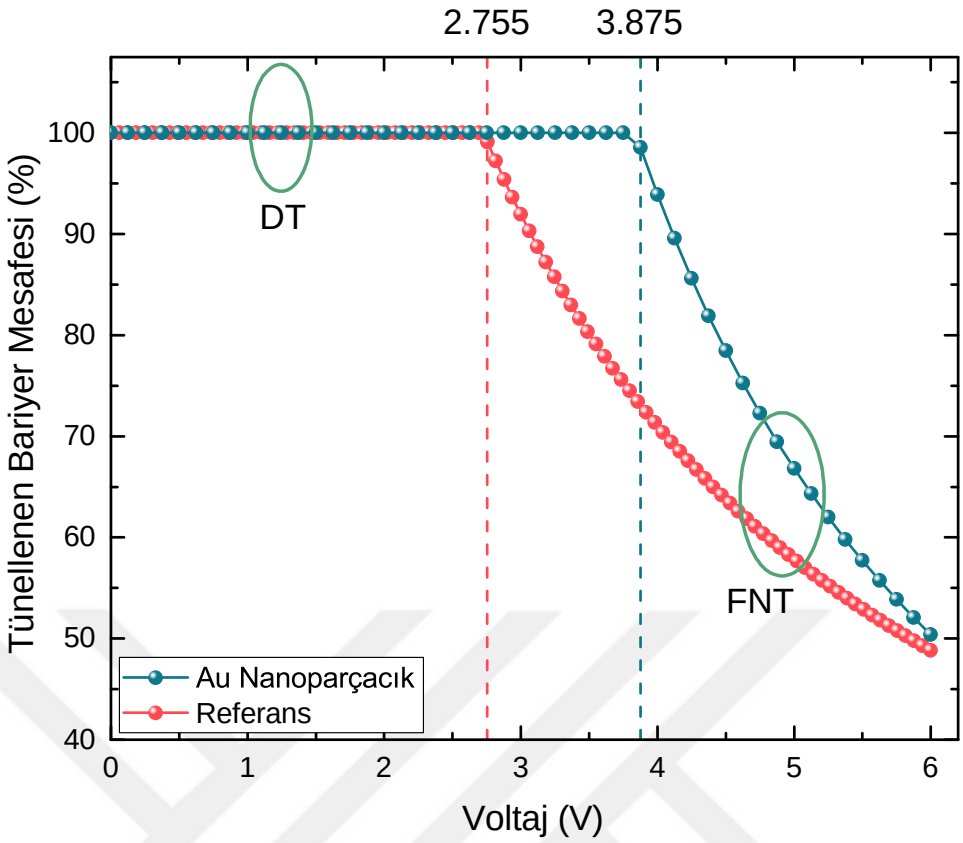
"Band Diagram" programı ile MOS eklemlerin enerji band diagramları, kapasitans değerleri, taşıyıcıların tünelleme mesafeleri gibi parametrelerin gerilim ve sıcaklığa bağlı

olarak incelenmesi mümkündür [83]. Şekil-5.32' de p-Si/SiO_2/Au-NP/SiO_2 yapısının enerji band diyagramı verilmiştir. Sürekli çizgiler nanoparçacıkların yüklü olmadığı durumları ifade ederken, kesikli çizgiler nanoparçacıkların yüklü olduğu durumu ifade etmektedir. Au-NP içerisine yerleştirilen pozitif yükler nedeni ile tünel oksiti ve kapı oksitinde band bükülmesi artmıştır. Band diyagramlarının çiziminde yapılan deneyler sonucu elde edile Si taşıyıcı konsantrasyonu girilmiş ve oda sıcaklığı için hesaplamalar gerçekleştirilmiştir.



Şekil 5.32 p-Si/SiO_2/Au-NP/SiO_2 yapısının yüklü parçacık içeren ve içermeyen durumlarda enerji band görünümü

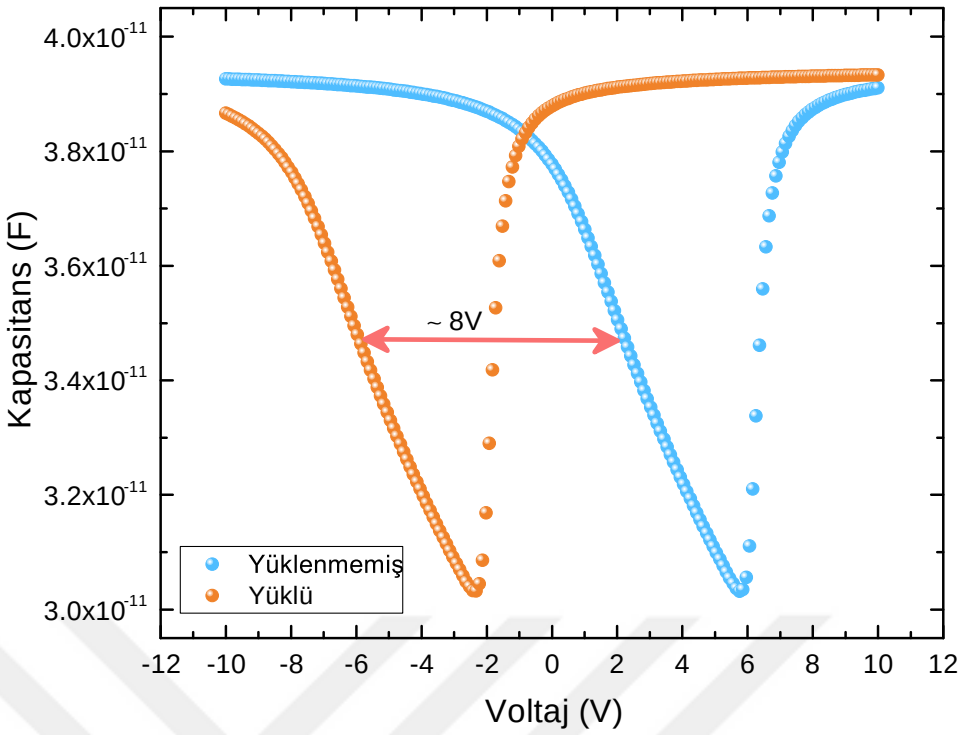
Şekil-5.33' de değişen gerilim ile taşıyıcıların tünellemesi gereken mesafeler verilmektedir. Referans örnek yapısı ve Au nanoparçacık içeren yapı için ayrı ayrı tünelleme mesafeleri belirlenmiştir. Grafiğin y ekseni bariyer kalınlığının ne kadarını taşıyıcıların tünellediğini göstermektedir. Lineer davranışın görüldüğü ilk bölge (Düşük gerilim bölgesi) baskın mekanizmanın Direkt Tünelleme mekanizması olduğunu, logaritmik davranış gösteren bölge (yüksek gerilim bölgesi) ise baskın mekanizmanın Fowler-Nordheim mekanizması olduğu görülmektedir [83] . Hatırlanacağı üzere Bölüm-5.4.1'de incelenen Akım-Gerilim karakteristikleri ile deneysel olarak benzer davranış gözlemlenmişti. Benzer şekilde



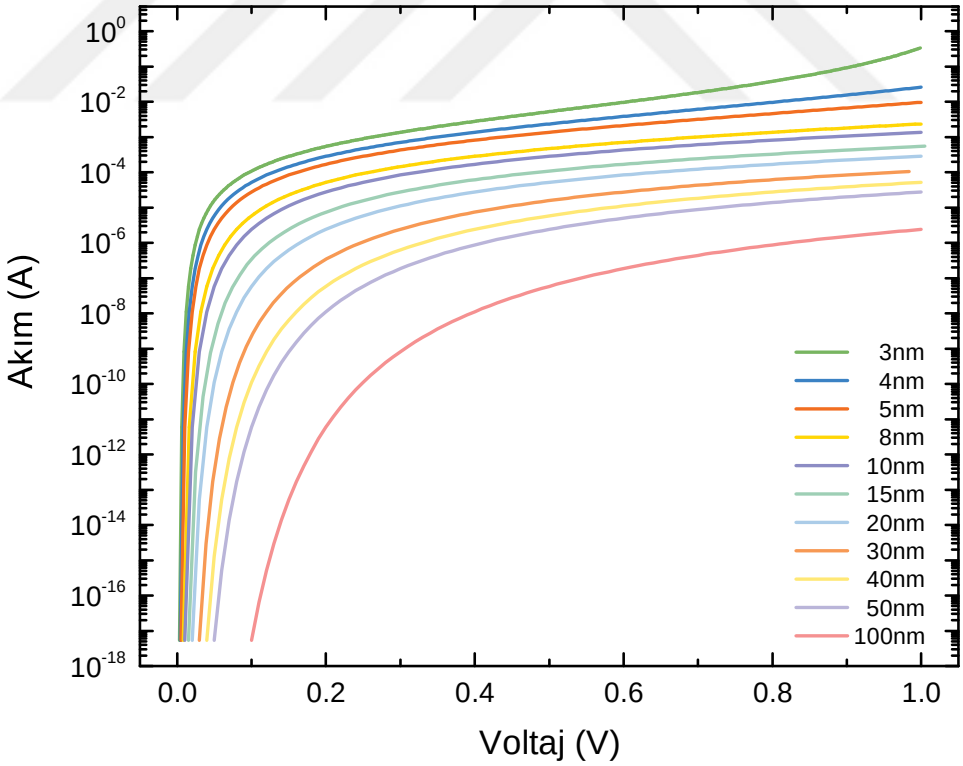
Şekil 5.33 Simülasyon ile elde edilen gerilime bağlı tünelleme mesafesinin değişimi

tünelleme mekanizmalarının değiştiği gerilim değerleri belirlendiğinde sırasıyla referans ve Au nanoparçacıklı örnek için 2,75 V ve 3,87 V elde edilmiştir. Simülasyon sonucu elde edilen değerlerin deneysel sonuçlar ile tutarlıdır.

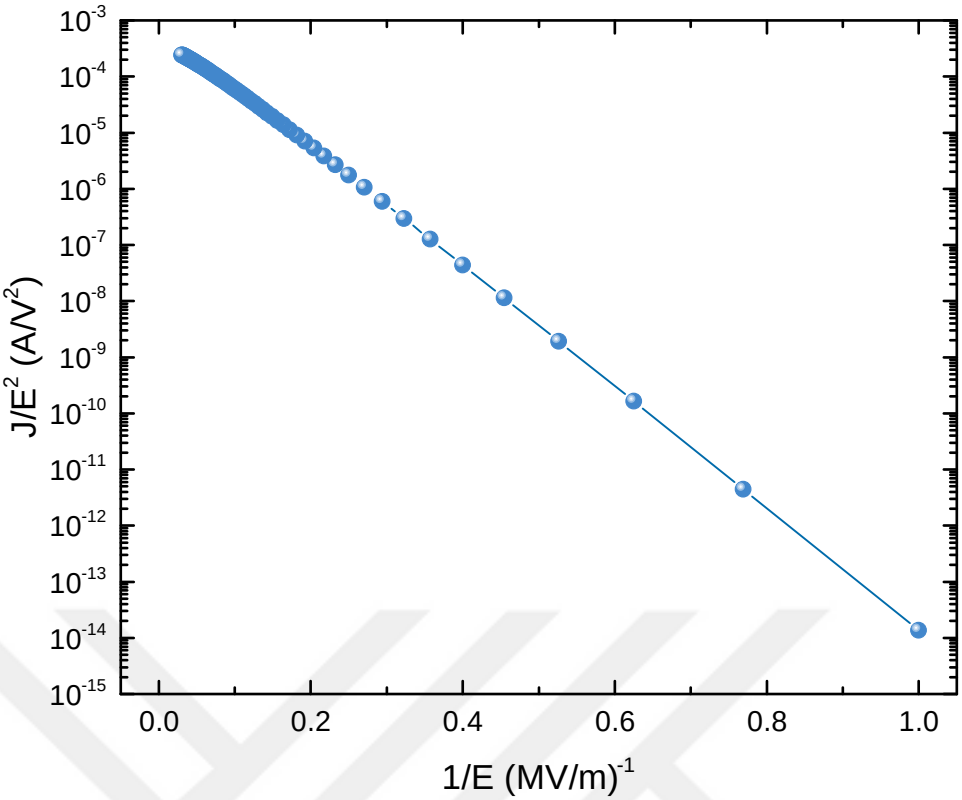
Aynı örnek yapısı için simülasyon programı üzerinden Kapasitans voltaj davranışı $\pm$ 10V aralığında incelenmiştir. İnceleme Bölüm-4.10' da olduğu gibi yüklenmemiş referans örnek ve yüklü örnek üzerinde yapılmıştır. Örnek içerisinde tutulan yük miktarı, Şekil-5.21' de verilen sonuçlarda görülen maksimum yük değeri seçilmiştir. Denklem-5.3 kullanılarak elde edilen yük değeri 0.98 $\mu C/cm^2$' dir. Referans örnek ve yüklü örneğe ait C-V eğrileri Şekil-5.34' de verilmiştir. Görüldüğü üzere yapı içerisinde tuzaklandığı tanımlanan yük miktarının pozitif olması sonucu C-V eğrisinin deneysel sonuçlardakine benzer şekilde negatif gerilim bölgesine doğru kaymaktadır. Eğriler arasında gözlemlenen kayma miktarı ΔV_{FB} yaklaşık olarak 8.2V olarak belirlenmiştir. Yük miktarını belirlemek için kullanılan deneysel çalışmada görülen hafıza açıklığı 7.7 V olarak belirlenmişti. Bu sonuçlar ışığında yapılan deneysel çalışma elde edilen sonuçların simülasyon ile uyumlu olduğu söylenebilir.



Şekil 5.34 Simülasyon ile elde edilen yüklü ve yüklenmemiş örnek yapısına ait Kapasitans-Voltaj eğrileri



Şekil 5.35 Teorik olarak MATLAB üzerinden kalınlığa bağlı olarak elde edilen Akım-Gerilim grafikleri



Şekil 5.36 Fowler-Nordheim grafiği

5.6 Sonuç ve Gelecek Çalışmalar

Tez çalışması ile birlikte p-Si/SiO_2/Au-NP/SiO_2 hafıza yapısı üretilmiş ve bu yapıda kullanılan her katmanın kontrollü elde edilmesi için gerekli reçeteler oluşturulmuştur. Elde edilen hafıza yapısının tek tip taşıyıcı tuzakladığı hem I-V hemde C-V ölçümleri ile görülmüştür. Taşıyıcıların tuzaklanarak, aygıtı *Yazma* durumuna geçirmek için gerekli olan gerilim -10 V olarak belirlendi. Aygıtın tekrardan temel durumuna dönmesini sağlayacak *Silme* gerilimi ise 8-10 V aralığında olduğu anlaşılmıştır. İşlem süresinin belirlenmesi için yapılan incelemede, deney sisteminde elde edilebilen minimum pulse süresi olan 10^4 s' de belirgin yük tuzaklanması görülmüş ve daha kısa pulse süreleri ile aygıtın çalışma ihtimali olduğu öngörülmüştür. Yük saklama süresi için elde edilen süre 3×10^7 olarak belirlenmiştir. Elde edilen yapının literatür ile kıyaslaması gerçekleştirildiğinde, düzenli metal parçacık ile hafıza özelliği inceleyen bir çalışma olmamasından ötürü kıyaslam birim alanda yer alan nanoparçacık sayısı baz alınarak gerçekleştirilmiştir. Tez çalışmasında üretilen hafıza aygıtının aktif alanı içerisinde bulunan parçacık yoğunluğu 1.6×10^9 cm^{-2}, dur. Literatürde görülen çalışmalarda nanoparçacık yoğunlukların 10^{12} cm^{-2} civarında

Çizelge 5.2 Literatürde verilen bazı çalışmaların hafıza özellikleri

Yayın	Tarama Gerilimi	Hafıza Penceresi
Tez Çalışması	15 V	7.7 V
Zhou [84]	8 V	6.5 V
Prime [85]	14 V	5 V
Sargentis [86]	4 V	1.7 V

olan hafıza aygıtlarının yük tutma becerileri ile ilgili sonuçlar verilmiştir. Bunlardan Zhou, Prime ve Sargentis tarafından sunulan çalışmalarda, tez çalışmasında elde edilen sonuçlardan farklı olarak hem pozitif hemde negatif taşıyıcı tuzaklandığı belirtilmiştir [84, 85, 86]. Çalışmalarda elde edilen hafıza penceresi değerleri Çizelge-5.2' de verilmiştir.

Bir diğer çalışmada ise tez çalışmasında görüldüğü gibi tek tip yük tuzaklanması ile 10 V tarama gerilimi ile 5 V hafıza penceresi elde edilmiştir [87]. Literatürden elde edilen bu veriler eşliğinde tez çalışmasında üretilen ve karakterizasyonu gerçekleştirilen aygıtın yük tutma beceresinin düşük parçacık yoğunluğuna sahip olmasına rağmen belirtilen çalışmalar ile denk yada daha üstün olduğu söylenebilir.

Tez çalışmasında kazanılan tecrübeler ve yapılan incelemeler neticesinde, doktora tez sonrası için yük tutma süresinin iyileştirilmesi amacı ile oksit tabakanın daha yüksek sıcaklıklarda üretilmesi ve farklı dielektrik malzemelerin kullanılarak bu özelliğin iyileştirilmesi hedeflenmektedir. Ayrıca yük tutucu olarak kullanılan Au nanoparçacıkların aralarındaki mesafenin azaltılarak parçacık yoğunluğunun arttırılması sebebiyle hafıza penceresinde gelişme elde etmekte amaçlanmaktadır. Tez çalışmasında nanoparçacık üretim yönteminin esnekliğinden ötürü farklı malzemeler ile de hafıza aygıtı özellikleri çalışılabilir.

KAYNAKLAR

[1] Hanafi, H., Tiwari, S., ve Khan, I., (1996). "Fast and long retention-time nano-crystal memory", 43(9):1553–1558.

[2] Sze, S. ve Ng, K. K., (2006). Physics of Semiconductor Devices, John Wiley & Sons, Inc., Hoboken, NJ, USA.

[3] Welser, J., Tiwari, S., Rishton, S., Lee, K., ve Lee, Y., (1997). "Room temperature operation of a quantum-dot flash memory", 18(6):278–280.

[4] Joo, S., Kim, J., Kang, S., Kim, S., Choi, S., ve Hwang, S., (2014). "Graphene-quantum-dot nonvolatile charge-trap flash memories", 25(25):255203.

[5] Kundu, S., Gollu, S., Sharma, R., Halder, N. N., Biswas, P., Banerji, P., ve Gupta, D., (2013). "GaAs metal-oxide-semiconductor based nonvolatile memory devices embedded with ZnO quantum dots", 114(8):084509.

[6] Schenk, A. ve Heiser, G., (1997). "Modeling and simulation of tunneling through ultra-thin gate dielectrics", 81(12):7900.

[7] Gehring, A. ve Selberherr, S., (2004). "Modeling of tunneling current and gate dielectric reliability for nonvolatile memory devices", IEEE Transactions on Device and Materials Reliability, 4(3):306–319.

[8] Sengupta, A., Sarkar, C., ve Requejo, F. G., (2012). "Semi-analytical modeling of Ag and Au nanoparticles and fullerene (C60) embedded gate oxide compound semiconductor MOSFET memory devices", 11(4):303–314.

[9] Sengupta, A., (2016). Introduction to Nano Basics to Nanoscience and Nanotechnology, Springer, Berlin.

[10] Hou, T. H., Lee, C., Narayanan, V., Ganguly, U., ve Kan, E. C., (2006). "Design optimization of metal nanocrystal memory - Part I: Nanocrystal array engineering", IEEE Transactions on Electron Devices, 53(12):3095–3102.

[11] Nakajima, A., Fujiaki, T., ve Ezaki, T., (2009). "Impact of floating dot distribution on memory characteristics of self-aligned dots-on-nanowire memory", 105(11):114505.

[12] Jones, H. Whitepaper: Semiconductor Industry from 2015 to 2025, (2015).

[13] Wheeler, D. C., Shen, Y., ve Soljacic, M., (2016). "Using Near IR Scattering Nanoparticles to Improve Transparent Solar Cell Efficiency", Frontiers in Optics 2016, Rochester, New York.

[14] Goswami, A., Aravindan, S., ve Rao, P., (2016). "Fabrication of substrate supported bimetallic nanoparticles and their optical characterization through reflection spectra", Superlattices and Microstructures, 91:252–258.

[15] Lin, Y., Zou, Y., Mo, Y., Guo, J., ve Lindquist, R. G., (2010). "E-beam patterned gold nanodot arrays on optical fiber tips for localized surface plasmon resonance biochemical sensing", Sensors (Switzerland), 10(10):9397–9406.

[16] Vicentini, F. C., Garcia, L. L. C., Figueiredo-Filho, L. C. S., Janegitz, B. C., ve Fatibello-Filho, O., (2016). "A biosensor based on gold nanoparticles, dihexadecylphosphate, and tyrosinase for the determination of catechol in natural water", Enzyme and Microbial Technology, 84:17–23.

[17] Bollella, P., Schulz, C., Favero, G., Mazzei, F., Ludwig, R., Gorton, L., ve Antiochia, R., (2017). "Green Synthesis and Characterization of Gold and Silver Nanoparticles and their Application for Development of a Third Generation Lactose Biosensor", Electroanalysis, 29(1):77–86.

[18] Subramania, G. ve Lin, S. Y., (2004). "Fabrication of three-dimensional photonic crystal with alignment based on electron beam lithography", Applied Physics Letters, 85(21):5037–5039.

[19] Kumari, V., Dey, K., Giri, S., ve Bhaumik, A., (2016). "Magnetic memory effect in self-assembled nickel ferrite nanoparticles having mesoscopic void spaces", RSC Advances, 6(51):45701–45707.

[20] Padmanabhan, R., Eyal, O., Meyler, B., Yofis, S., Atiya, G., Kaplan, W. D., Mikhelashvili, V., ve Eisenstein, G., (2016). "Dynamical properties of optically sensitive metal-insulator-semiconductor nonvolatile memories based on Pt Nanoparticles", IEEE Transactions on Nanotechnology, 15(3):492–498.

[21] Ng, S., Razak, K., Cheong, K., ve Aw, K., (2016). "Memory properties of Au nanoparticles prepared by tuning $HAuCl_4$ concentration using low-temperature hydrothermal reaction", Thin Solid Films, 615:84–90.

[22] Yoshizawa, M., Kikuchi, A., Mori, M., Fujita, N., ve Kishino, K., (1997). "Growth of Self-Organized GaN Nanostructures on Al_2O_3 (0001) by RF-Radical Source Molecular Beam Epitaxy", Japanese Journal of Applied Physics, 36(Part 2, No. 4B):L459–L462.

[23] Sudheer, Mondal, P., Rai, V. N., ve Srivastava, A. K., (2017). "A study of growth and thermal dewetting behavior of ultra-thin gold films using transmission electron microscopy", AIP Advances, 7(7):075303.

[24] Lin, L., Huang, H., Sivayoganathan, M., Liu, L., Zou, G., Duley, W. W., ve Zhou, Y., (2015). "Assembly of silver nanoparticles on nanowires into ordered nanostructures with femtosecond laser radiation", Applied Optics, 54(9):2524.

[25] Fu, M., Li, Y., Wu, S., Lu, P., Liu, J., ve Dong, F., (2011). "Sol–gel preparation and enhanced photocatalytic performance of Cu-doped ZnO nanoparticles", Applied Surface Science, 258(4):1587–1591.

[26] Zhao, P., Li, N., ve Astruc, D., (2013). "State of the art in gold nanoparticle synthesis", Coordination Chemistry Reviews, 257(3-4):638–665.

[27] Li, C., Li, D., Wan, G., Xu, J., ve Hou, W., (2011). "Facile synthesis of concentrated gold nanoparticles with low size-distribution in water: temperature and pH controls", Nanoscale Research Letters, 6(1):440.

[28] Song, Y. Z., Li, X., Song, Y. Z., Cheng, Z. P., Zhong, H., Xu, J. M., Lu, J. S., Wei, C. G., Zhu, A. F., Wu, F. Y., ve Xu, J. M., (2013). "Electrochemical synthesis of gold nanoparticles on the surface of multi-walled carbon nanotubes with glassy carbon electrode and their application", Russian Journal of Physical Chemistry A, 87(1):74–79.

[29] Sujitha, M. V. ve Kannan, S., (2013). "Green synthesis of gold nanoparticles using Citrus fruits (Citrus limon, Citrus reticulata and Citrus sinensis) aqueous extract and its characterization", Spectrochimica Acta Part A: Molecular and Biomolecular Spectroscopy, 102:15–23.

[30] Mohan Kumar, K., Mandal, B. K., Sinha, M., ve Krishnakumar, V., (2012). "Terminalia chebula mediated green and rapid synthesis of gold nanoparticles", Spectrochimica Acta Part A: Molecular and Biomolecular Spectroscopy, 86:490–494.

[31] Taylor, A. B., Michaux, P., Mohsin, A. S. M., ve Chon, J. W. M., (2014). "Electron-beam lithography of plasmonic nanorod arrays for multilayered optical storage", Optics Express, 22(11):13234.

[32] Imamura, K., Matsumoto, T., ve Kobayashi, H., (2012). "Optimum condition to fabricate 5–10 nm SiO_2/Si structure using advanced nitric acid oxidation of Si method with Si source", 112(12):124322.

[33] Asuha, Imai, S., Takahashi, M., ve Kobayashi, H., (2004). "Nitric acid oxidation of silicon at 120 °C to form 3.5-nm SiO_2-Si structure with good electrical characteristics", 85(17):3783.

[34] Fukaya, Y., Yanase, T., Kubota, Y., Imai, S., Matsumoto, T., ve Kobayashi, H., (2010). "Low temperature fabrication of 5–10 nm SiO_2/Si structure using advanced nitric acid oxidation of silicon (NAOS) method", 256(18):5610–5613.

[35] Lee, Y., Oh, W., Dao, V., Hussain, S., ve Yi, J., (2012). "Ultrathin Oxide Passivation Layer by Rapid Thermal Oxidation for the Silicon Heterojunction Solar Cell Applications", 2012:1–5.

[36] Fonseca, L., Campabadal, F., Garrido, B., ve Samitier, J., (1998). "A reliability comparison of RTO and furnace thin SiO_2 layers: effect of the oxidation temperature", Microelectronic Engineering, 40(2):61 – 75.

[37] Gad, K. M., Vössing, D., Balamou, P., Hiller, D., Stegemann, B., Angermann, H., ve Kasemann, M., (2015). "Improved Si/SiO_x interface passivation by ultra-thin tunneling oxide layers prepared by rapid thermal oxidation", 353:1269–1276.

[38] Masuoka, F., Momodomi, M., Iwata, Y., ve Shirota, R., (1987). "New ultra high density EPROM and flash EEPROM with NAND structure cell", 1987 International Electron Devices Meeting, 33:552–555.

[39] Dimitrakis, P., (2015). Charge-Trapping Non-Volatile Memories, volume 1, Springer International Publishing, Cham.

[40] Kahng, D. ve Sze, S. M., (1967). "A Floating Gate and Its Application to Memory Devices", Bell System Technical Journal, 46(6):1288–1295.

[41] De Salvo, B., Gerardi, C., Van Schaijk, R., Lombardo, S. A., Corso, D., Plantamura, C., Serafino, S., Ammendola, G., Van Duuren, M., Goarin, P., Mei, W. Y., Van Jeugd, K. D., Baron, T., Gély, M., Mur, P., ve Deleonibus, S., (2004). "Performance and reliability Features of advanced nonvolatile memories based on discrete traps (silicon nanocrystals, SONOS)", IEEE Transactions on Device and Materials Reliability, 4(3):377–387.

[42] Liu, Z., Lee, C., Narayanan, V., Pei, G., ve Kan, E., (2002). "Metal nanocrystal memories-part II: electrical characteristics", IEEE Transactions on Electron Devices, 49(9):1614–1622.

[43] Yeh, P., Chen, L., Liu, P., Wang, D., ve Chang, T., (2007). "Metal nanocrystals as charge storage nodes for nonvolatile memory devices", Electrochimica Acta, 52(8):2920–2926.

[44] Lee, C., Meteer, J., Narayanan, V., ve Kan, E. C., (2005). "Self-assembly of metal nanocrystals on ultrathin oxide for nonvolatile memory applications", Journal of Electronic Materials, 34(1):1–11.

[45] Maserjian, J., (1974). "Tunneling in thin MOS structures", Journal of Vacuum Science & Technology, 11(6):996–1003.

[46] Chiu, F.-c., (2014). "A Review on Conduction Mechanisms in Dielectric Films", Advances in Materials Science and Engineering, 2014:1–18.

[47] Dumin, D. J., (2002). Oxide reliability : a summary of silicon oxide wearout, breakdown, and reliability, World Scientific, Singapore.

[48] Aritome, S., Shirota, R., Hemink, G., Endoh, T., ve Masuoka, F., (1993). "Reliability issues of flash memory cells", Proceedings of the IEEE, 81(5):776–788.

[49] Wright, P. J. ve Saraswat, K. C., (1989). "The Effect of Fluorine in Silicon Dioxide Gate Dielectrics", IEEE Transactions on Electron Devices, 36(5):879–889.

[50] Morin, F. ve Maita, J., (1954). "Electrical Properties of Silicon Containing Arsenic and Boron", Phys Rev, 96(1):28–35.

[51] Deal, B. E. ve Grove, A., (1965). "General relationship for the thermal oxidation of silicon", 36(12):3770–3778.

[52] Doering, R. ve Nishi, Y., (2007). Handbook of semiconductor manufacturing technology, CRC Press, Boca Raton.

[53] Hynecek, J., (1975). "Graphical method for determining the flat band voltage for silicon on sapphire", Solid-State Electronics, 18(2):119–120.

[54] Schroder, D. K., (2006). Semiconductor Material and Device Characterization, John Wiley & Sons, Inc., Hoboken, NJ.

[55] Szmidt, J., Jakubowski, A., Michalski, A., ve Rusek, A., (1983). "Basic properties of metal/insulator/semiconductor structures containing borazone and diamond layers produced by the reactive pulse plasma method", Thin Solid Films, 110(1):7–20.

[56] Jakubowski, A., (1991). Diagnostic measurements in LSI/VLSI integrated circuits production, World Scientific, Singapore.

[57] Piskorski, K. ve Przewlocki, H., (2010). "The methods to determine flat-band voltage in semiconductor of a MOS structure", MIPRO, 2010 Proceedings of the 33rd International Convention, 24-28.05.2010, Opatija, Croatia.

[58] Kern, W., (1990). "The Evolution of Silicon Wafer Cleaning Technology", J Electrochem Soc, 137(6):1887–1892.

[59] Reinhardt, K. ve Kern, W., (2008). Handbook of Silicon Wafer Cleaning Technology, second. baskı, William Andrew Publishing, Norwick,NY.

[60] Mur, P., Semeria, M., Olivier, M., Papon, A., Leroux, C., Reimbold, G., Gentile, P., Magnea, N., Baron, T., Clerc, R., ve Ghibaudo, G., (2001). "Ultra-thin oxides grown on silicon (1 0 0) by rapid thermal oxidation for CMOS and advanced devices", Appl Surf Sci, 175:726–733.

[61] Miyai, Y., Yoneda, K., Oishi, H., Uchida, H., ve Inoue, M., (1988). "Thin Silicon Dioxide Using the Rapid Thermal Oxidation (RTO) Process for Trench Capacitors", Journal of The Electrochemical Society, 135(1):150.

[62] Moslehi, M. M., Shatas, S. C., ve Saraswat, K. C., (1985). "Thin SiO2 insulators grown by rapid thermal oxidation of silicon", 47(12):1353.

[63] Lee, J. S., (2003). Rapid Thermal Processing of Silicon Solar Cells - Passivation and Diffusion. Doktora tezi, Güneş Enerjisi Enstitüsü, Freiburg.

[64] Xia, Y. ve Whitesides, G. M., (1998). "Soft Lithography", Annu Rev Mater Sci, 28(1):153–184.

[65] Chiu, T. G. ve Shaw, J., (1997). "Optical lithography: Introduction", Ibm J Res Dev, 41(1):3–6.

[66] Wagner, C. ve Harned, N., (2010). "Lithography gets extreme", Nature Photonics, 4:24–26.

[67] Aktary, M., Stepanova, M., ve Dew, S. K., (2006). "Simulation of the spatial distribution and molecular weight of polymethylmethacrylate fragments in electron beam lithography exposures", Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures, 24(2):768.

[68] FEI. Versa 3D dual beam, (2018).

[69] Kamp, M., Emmerling, M., Kuhn, S., ve Forchel, A., (1999). "Nanolithography using a 100 kV electron beam lithography system with a Schottky emitter", J Vac Sci Technology B, 17(1):86.

[70] Knoll, M., (1935). "Static potential and secondary emission of bodies under electron irradiation", Z Tech Physik, 16:467.

[71] Goldstein, J. I., Newbury, D. E., Michael, J. R., Ritchie, N. W., Scott, J. H. J., ve Joy, D. C., (2018). Scanning Electron Microscopy and X-Ray Microanalysis, Springer New York, New York, NY.

[72] Binnig, G., Quate, C. F., ve Gerber, C., (1986). "Atomic force microscope", Physical Review Letters, 56(9):930–933.

[73] Tae Hun Kim, Hyuck In Kwon, Jong Duk Lee, ve Byung-Gook Park, (2001). "Thickness measurements of ultra-thin films using AFM", Digest of Papers. Microprocesses and Nanotechnology 2001. 2001 International Microprocesses and Nanotechnology Conference (IEEE Cat. No.01EX468), Shimane.

[74] MicroChem. NANO PMMA and Copolymer ™, (2001).

[75] Chen, A., Chua, S., Chen, P., Chen, X., ve Jian, L., (2006). "Fabrication of sub-100 nm patterns in SiO2 templates by electron-beam lithography for the growth of periodic III–V semiconductor nanostructures", Proc Spie, 17(15):3903.

[76] Saito, M. ve Taniguchi, J., (2014). "Electron beam direct writing of nanodot patterns on roll mold surfaces by electron beam on–off chopping control", Microelectron Eng, 123:89–93.

[77] Schneider, C. A., Rasband, W. S., ve Eliceiri, K. W., (2012). "NIH Image to ImageJ: 25 years of image analysis", Nature Methods, 9(7):671–675.

[78] Rueden, C. T., Schindelin, J., Hiner, M. C., DeZonia, B. E., Walter, A. E., Arena, E. T., ve Eliceiri, K. W., (2017). "ImageJ2: ImageJ for the next generation of scientific image data", BMC Bioinformatics, 18(1):529.

[79] Wang, J. C., Chiao, S. H., Lee, C. L., Lei, T. F., Lin, Y. M., Wang, M. F., Chen, S. C., Yu, C. H., ve Liang, M. S., (2002). "A physical model for the hysteresis phenomenon of the ultrathin ZrO_2 film", Journal of Applied Physics, 92(7):3936–3940.

[80] Kim, H. J., Jung, S. M., Kim, Y. H., Kim, B. J., Ha, S., Kim, Y. S., Yoon, T. S., ve Lee, H. H., (2011). "Characterization of gold nanoparticle pentacene memory device with polymer dielectric layer", Thin Solid Films, 519(18):6140–6143.

[81] Müller, M., Miao, G.-X., ve Moodera, J. S., (2009). "Exchange splitting and bias-dependent transport in EuO spin filter tunnel barriers", EPL (Europhysics Letters), 88(4):47006.

[82] Minseong Yun, (2009). Fabrication and Characterization of Polymer Based Metal-Oxide-Semiconductor and Non-Volatile Memory Devices. Doktora tezi, University of Missouri Fen Bilimleri Enstitüsü, Columbia, Missouri.

[83] Southwick, R. G., Sup, A., Jain, A., ve Knowlton, W. B., (2011). "An interactive simulation tool for complex multilayer dielectric devices", IEEE Transactions on Device and Materials Reliability, 11(2):236–243.

[84] Zhou, G., Wu, B., Li, Z., Xiao, Z., Li, S., ve Li, P., (2015). "Memory characteristics and tunneling mechanism of Pt nano-crystals embedded in $HfAlO_x$ films for nonvolatile flash memory devices", Current Applied Physics, 15(3):279–284.

[85] Prime, D., Paul, S., ve Josephs-Franks, P. W., (2009). "Gold nanoparticle charge trapping and relation to organic polymer memory devices", Philosophical Transactions of the Royal Society A: Mathematical, Physical and Engineering Sciences, 367(1905):4215–4225.

[86] Sargentis, C., Giannakopoulos, K., Travlos, A., ve Tsamakis, D., (2007). "Electrical characterization of MOS memory devices containing metallic nanoparticles and a high-k control oxide layer", Surface Science, 601(13):2859–2863.

[87] Lee, D.-H., Lim, K.-T., Park, E.-K., Shin, H.-C., Kim, C. S., Park, K.-C., Ahn, J.-R., Bang, J. H., ve Kim, Y.-S., (2016). "Investigation of charge trapping mechanism for nanocrystal-based organic nonvolatile floating gate memory devices by band structure analysis", Electronic Materials Letters, 12(3):376–382.

[88] Ng Keh Ting, D., (2008). Synthesis and characterization of gallium nitride nanowires by pulsed laser ablation. Doktora tezi, National University of Singapore Fen Bilimleri Enstitüsü, Singapore.

[89] Jensen, K. L., (2018). Introduction to the Physics of Electron Emission, John Wiley & Sons, Inc., Hoboken, NJ.

EK A

FOWLER NORHEIM AKIM YOĞUNLUĞUNUN TÜRETİLMESİ

[88, 89] numaralı referanslar temel alınarak bazı ara işlemlerin yapılması neticesinde Fowler-Nordheim akım yoğunluğu ifadesinin türetilmesi gerçekleştirilmiştir. Tek doğrultuda ilerleyen elektronun bir potansiyel engel içerisinden tünellemesi ile oluşan akım yoğunluğu ifadesi bu bölüm içerisinde incelenecektir. Genel olarak tünelleme akım yoğunluğu ifadesi;

$$J = q\int_{0}^{-\infty} dv_x v_x N(v_x) T(E_x) \tag{A.1}$$

ile verilir. Burada q elektron yükünü, E_x x yönünde ilerleyen elektronların enerjisini, $T(E_x)$ bu enerjisiye sahip elektronların bariyer içerisinden tünelleme olasılığını ifade etmektedir. v_x elektronların x yönünde ilerleme hızları ve $dv_x N(v_x)$, $v_x - v_x + dv_x$ arasında hıza sahip elektron yoğunluğunu ifade etmektedir. İntegral sınırları kolaylık olması açısından $0 \longrightarrow +\infty$ olarak seçilmiş ve bu durumda tünelleyecek tüm elektronların $x < 0$ bölgesinde bulunduğu varsayılmıştır.

Yarıiletken içerisinde bulunan elektronların serbest elektron gazı modeline, Pauli dışarlama ilkesine uyduğu kabulü ile elektronların Fermi-Dirac dağılım fonksiyonu,

$$f\left(\frac{mv^2}{2}\right) = 2\left(\frac{m}{h}\right)^3 \frac{1}{exp\left(\dfrac{\dfrac{mv^2}{2} - E_f}{k_B T}\right) + 1} \tag{A.2}$$

şeklinde verilir. Burada v elektron hızı, h Planck sabiti, m elektron kütlesi, k_B Boltzmann sabiti ve E_f yarıiletkenin Fermi seviyesini belirtmektedir. Elektronun sahip olduğu toplam kinetik enerji E_t bileşenlere ayrılıp x, y ve z eksenleri cinsinden ifade edilebilinir.

$$E_t = \frac{1}{2}mv^2 \Rightarrow E_x + E_y + E_z = \frac{1}{2}m(v_x^2 + v_y^2 + v_z^2) \tag{A.3}$$

Denklem-A.1' de kullanılan bir diğer elektron hızına bağlı ifade $N(v_x)$ elektron yoğunluğu ifadesidir.

$$N(v_x) = \int_{-\infty}^{+\infty} dv_y \int_{-\infty}^{+\infty} dv_z \cdot f\left(\frac{1}{2}mv^2\right) \tag{A.4}$$

Kartezyen koordinat sisteminden kutupsal koordinat sistemine geçiş yapılır ve Denklem-A.4 tekrar yazılırsa;

$$N(v_x) = \int_0^{2\pi} d\theta \int_0^{+\infty} v_r dv_r f\left(\frac{1}{2}m(v_r^2 + v_x^2\right) = \frac{2\pi}{m}\int_0^{+\infty} dE_r \cdot f(E_r + E_x) \tag{A.5}$$

elde edilir. Bu durumda tünelleme akım yoğunluğu ifadesi;

$$J = q\int_0^{+\infty} T(E_x)v_x \cdot \left(\frac{2\pi}{m}\int_{E_x}^{\infty} dE_r \cdot f(E_r + E_x)\right) dv_x \tag{A.6}$$

halini alır. x doğrultusunda enerji $E_x = mv_x/2$ olduğuna göre $v_x dv_x = dE_x/m$ değişimi yapılabilinir. Toplam enerji ifadesi $E = E_r + E_x$ olarak sadeleştirilir. Potansiyel engel içerisinden tünelleyecek elektronların Fermi enerji seviyesinde olacağı varsayımı yapılırsa Denklem-A.6' nın ikinci integrali;

$$\begin{aligned}\int_{E_x}^{\infty} dEf(E) &= \int_{E_x}^{\infty} dE \cdot 2\left(\frac{m}{h}\right)^3 \frac{1}{exp\left(\dfrac{E-E_f}{k_BT}\right)+1} = \int_{\frac{E_x-E_f}{k_BT}}^{\infty} 2\left(\frac{m}{h}\right)^3 k_BT\frac{1}{e^x+1}dx \\ &= 2\left(\frac{m}{h}\right)^3 k_BT(-ln(e^{-x}+1))\Big|_{\frac{E_x-E_f}{k_BT}}^{+\infty} = 2\left(\frac{m}{h}\right)^3 k_BT \cdot ln\left(e^{\dfrac{E_x-E_f}{k_BT}}+1\right)\end{aligned} \tag{A.7}$$

Böylelikle Denklem-A.1' de açıkça ifade edilmeyen tek terim bariyer içerisinden tünelleme olasılığı kalmıştır. Tünelleme olasılığı $T(E_x)$, Wentzel-Kramers-Brillouin (WKB) yaklaşıklığı ile elde edilirse;

$$T(E_x) = e^{-2\sqrt{\frac{8\pi^2 m}{h^2}}\int_0^{Ttun}\sqrt{q\phi(x)-E_x}dx} \tag{A.8}$$

ifadesine ulaşılır. Burada $q\phi(x)$, x noktasında potansiyel bariyerin enerjisi ve E_x tünelleyecek elektronun enerjisidir. İntegral içerisindeki terim Fermi enerjisi civarında Taylor serisine açılırsa;

$$u(E_x) = \sqrt{q\phi(x) - E_x} = u(E_f) + \left.\frac{du(E_x)}{dE_x}\right|_{E_x=E_f} \cdot (E_x - E_f)$$

$$\sqrt{q\phi(x) - E_x} = \sqrt{q\phi(x) - E_f} - \frac{1}{2\sqrt{q\phi(x) - E_f}}(E_x - E_f) \tag{A.9}$$

Bu ifade Denklem-A.8 içerisinde yazılırsa;

$$T(E_x) = e^{\left(-2\sqrt{\frac{8\pi^2 m}{h^2}} \int_0^{T_{tun}} \sqrt{q\phi(x)-E_f}dx\right)} e^{\left(-2\sqrt{\frac{8\pi^2 m}{h^2}(E_x-E_f)} \int_0^{T_{tun}} \frac{1}{\sqrt{q\phi(x)-E_f}}dx\right)} \tag{A.10}$$

Bu ifadenin ilk terimi Fermi enerji seviyesinde bulunan elektronların tünelleme olasılığını $T(E_f)$ vermektedir. Potansiyel bariyer içerisinden tünelleyecek elektronların enerjisinin $[0, +\infty)$ aralığında sabit olduğu kabulü göz önünde bulundurulursa Denklem-A.6' da enerji üzerinden alınan integralin sınırları $(-\infty, +\infty)$ aralığında yazılabilir. Böylelikle tünelleme akım yoğunluğu ifadesi;

$$J = \frac{4q\pi m k_B T}{h^3} \int_{-\infty}^{+\infty} dE_x \cdot T(E_f) \cdot e^{\left(-2\sqrt{\frac{8\pi^2 m}{h^2}(E_x-E_f)} \int_0^{T_{tun}} \frac{1}{\sqrt{q\phi(x)-E_f}}dx\right)} ln\left(e^{-\frac{E_x-E_f}{k_B T}+1}\right) \tag{A.11}$$

İntegralin sadeleştirilmesi için değişken dönüşümü yapılarak $u = e^{-\frac{E_x-E_f}{k_B T}}$ yazılırsa $du = -\frac{1}{k_B T} e^{\left(-\frac{E_x-E_f}{k_B T}\right)} dE_x$ dönüşümü elde edilir. Bu durumda $dE_x = -k_B T u \cdot du$ olarak tanımlanır ve $E_x \Rightarrow (-\infty, +\infty)$ integral aralığı için $u \Rightarrow (+\infty, 0)$ aralığına sahip olur. Bu durumda yeni integral sınırları ve temel logaritma dönüşümleri $(e^{x \cdot ln(y)} = (e^{ln(y)})^x = y^x)$sonrasında Denklem-A.11 tekrar yazılırsa;

$$J = \frac{4q\pi m (k_B T)^2}{h^3} \cdot T(E_f) \int_0^{+\infty} \frac{du}{u} \cdot u^{\left(-k_B T\sqrt{\frac{8\pi^2 m}{h^2}} \int_0^{T_{tun}} \frac{1}{\sqrt{q\phi(x)-E_f}}dx\right)} ln(u+1) \tag{A.12}$$

Değişken dönüşümü ile elde edilen u' nun üssü olarak elde edilen ifade de u' ya bağlı bir terim olmadığından bu kısım C olarak ifade edilebilinir.

$$C = k_B T \sqrt{\frac{8\pi^2 m}{h^2} \int_0^{T_{tun}} \frac{1}{\sqrt{q\phi(x) - E_f}} dx}$$

Bu durumda elde edilen integralin sonucu;

$$\int_0^{+\infty} \frac{du}{u} u^{-C} ln(u+1) = \frac{\pi}{Csin(C\pi)} \tag{A.13}$$

olarak bulunur. Elde edilen sonucun pay ve paydası C ile çarpılırsa tünelleme akım yoğunluğu ifadesi;

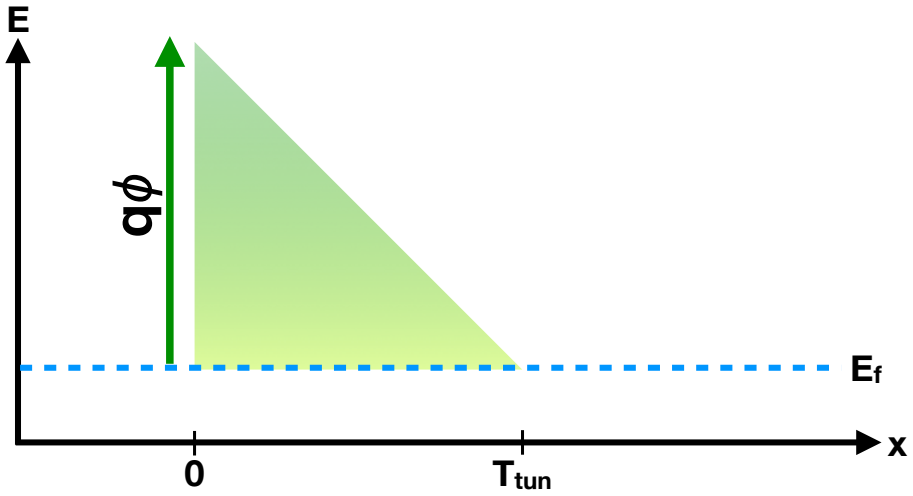
$$J = \frac{4q\pi m(k_B T)^2}{h^3 C^2} \cdot T(E_f) \frac{C\pi}{sin(C\pi)} \tag{A.14}$$

$$T(E_f) = e^{\left(-2\sqrt{\frac{8\pi^2 m}{h^2}} \int_0^{T_{tun}} \sqrt{q\phi(x) - E_f} dx \right)} \tag{A.15}$$

olarak elde edilir.

C ifadesinin içerisindeki integralin çözülmesi için $\phi(x)$ ifadesinin tanımlanması gerekmektedir. Üçgen şeklinde bir potansiyel engel göz önüne alındığında (Uygulanan elektrik alan ile bariyerin eğildiği durum) konuma bağlı potansiyel bariyer yüksekliği değişimi ifadesi;

$$q\phi(x) = q\phi + E_f - q \cdot F \cdot x \tag{A.16}$$



Şekil A.1 Fowler-Nordheim Tünellemesinde üçgen şekilli potansiyel bariyer

şeklinde verilir. Burada F etkin elektrik alanı göstermektedir. Denklem-A.15 içerisinde verilen integrale verilen potansiyel ifadesi yazılırsa;

$$\int_0^{T_{tun}} \sqrt{q\phi(x)-E_f}\,dx = \int_0^{T_{tun}} \sqrt{q\phi - q\cdot F\cdot x}\,dx = \frac{(q\phi - q\cdot F\cdot x)^{3/2}}{-\frac{3}{2}qF}\Bigg|_0^{T_{tun}} = \frac{(q\phi - qFT_{tun})^{3/2} - (qF)^{3/2}}{-\frac{3}{2}qF} = \frac{2(q\phi)^{3/2}}{3qF} \tag{A.17}$$

integral sonucu elde edilir. Bu durumda Fermi enerji seviyesinde tünelleme olasılığının sonucu;

$$T(E_f) = e^{\left(-\frac{4}{3}\sqrt{\frac{8\pi^2 m}{h^2}}\cdot\frac{(q\phi)^{3/2}}{qF}\right)} \tag{A.18}$$

Akım yoğunluğu ifadesinde bulunan bir diğer potansiyel bariyer şekline bağlı ifade C değişkeni idi. Bu ifadede de tanımlanan potansiyel ifadesi yazılırsa;

$$\int_0^{T_{tun}} \frac{1}{\sqrt{q\phi(x)-E_f}}dx = \int_0^{T_{tun}} \frac{1}{\sqrt{q\phi - qFx}}dx = \frac{(q\phi - qFx)^{1/2}}{-\frac{1}{2}qF}\Bigg|_0^{T_{tun}} = \frac{(q\phi - qFT_{tun})^{1/2} - (q\phi)^{1/2}}{-\frac{1}{2}qF} = \frac{2(q\phi)^{1/2}}{qF} \tag{A.19}$$

Bu sonuçla beraber C ifadesi aşağıdaki şekilde elde edilir.

$$C = k_B T \sqrt{\frac{8\pi^2 m}{h^2}} \frac{2(q\phi)^{1/2}}{qF} \tag{A.20}$$

Elde edilen $T(E_f)$ ve C ifadeleri Denklem-A.14 içerisinde yazılırsa Fowler-Nordheim akım yoğunluğu ifadesi;

$$\begin{aligned} J &= \frac{4q\pi m(k_B T)^2}{h^3 \left(k_B T \sqrt{\frac{8\pi^2 m}{h^2}} \frac{2(q\phi)^{1/2}}{qF} \right)^2} \cdot e^{\left(-\frac{4}{3} \sqrt{\frac{8\pi^2 m}{h^2}} \cdot \frac{(q\phi)^{3/2}}{qF} \right)} \frac{C\pi}{sin(C\pi)} \\ &= \frac{q^2}{8\pi h\phi} F^2 e^{\left(-\frac{4}{3} \sqrt{\frac{8\pi^2 m}{h^2}} \cdot \frac{(q\phi)^{3/2}}{qF} \right)} \frac{C\pi}{sin(C\pi)} \end{aligned} \tag{A.21}$$

Düşük sıcaklıklar için yaklaşıklık yapıldığında $C \to 0$ olacağından $sin(C\pi) \to 1$ olur ve akım yoğunluğu;

$$J = AF^2 \cdot e^{-\frac{B}{F}} \tag{A.22}$$

$$A = \frac{q^2}{8\pi h\phi}$$

$$B = \frac{4}{3} \sqrt{\frac{8\pi^2 m}{h^2}} \cdot \frac{(q\phi)^{3/2}}{q}$$

EK B

MATLAB KODLARI

Fowler Nordheim akım yoğunluğunun hesaplanması [89] üzerinden elde edilen kodların malzeme ve şartlara adaptasyonu ile elde edilmiştir.

Fowler Nordheim Akım Yoğunluğu

```
%% The Fowler-Nordheim Akım Yoğunluğu
% etkin kütle re ve dielektrik sabiti Eps
% Input birimler: eV fs nm q=1
% Outut birim: Amp/cm^2
% Değişkenler: F, Phi, T, re, Eps
% for i=1:2:20
%Temel Fiziksel Sabitler ( eV, fs, nm, q)
kb = 1.0/11604.5192; %eV/K
hbarc = 197.326972; %ev*nm    hbar*c
hbar = 0.65821192; %eV*fs
mzero = 5.68562985;
alfa = 0.00729735252; %ince yapı sabiti
Acm2 = 1.602176565e10;% %q/(fs*nm^2) to A/cm^2
%end
%Değişkenler
Nsweep=10
%if exist('Nsweep','var')      == 1; else Nsweep = (100./i) ;      end
if exist('Eps','var')         == 1; else Eps = 3.9 ;        end
F=1:0.1:Nsweep ;
if exist('Phi','var')        == 1; else Phi = 4.1 ;      end
re=0.2; %
T=300;
Area=0.02*0.02; %cm^2
dnm=100
d=dnm*1E-9;%nm toplam Kalınlık
%end
eta = (Eps - 1.0)/(Eps + 1.0);
Q = 0.25*alfa*hbarc;

y_s = sqrt(4*eta*Q*F)/Phi;
```

```
31
32 if y_s > 1.0;
33     Jfn = NaN
34     return
35 end
36
37 % Forbes-Deane fonksiyonları: imaj yük düzeltmesi
38 vys=1.0+(y_s.^2).*(log(y_s)-3.0)/3;
39 tys=1.0+(y_s.^2).*(1.0 - log(y_s))/9;
40 %Fowler Nordheim Terimleri
41 Afn= (re^1.5)./(16*(pi^2)*hbar*Phi*tys.^2);
42 Bfn= (4.0/(3*hbar))*sqrt(2*re*mzero*Phi^3)*vys;
43 x = (2*kb*T/hbar)*sqrt(2*re*Phi)*tys/F;
44 % Sıcaklık  Etkisi
45 sig= ((1.0 + x.^2)./(1.0 -x.^2))-(2.0-((pi^2)/6))*x.^2 + 0.25*(((7*pi
       ^4)/90)-8)*x.^4;
46
47 % Düzeltme terimleri eklenmiş FN Akım yoğunluğu Denklemi
48
49 Jfn= Afn.*(F.^2).*exp(-Bfn./F)*sig;
50 %Sonuçlar
51 FN=log(Jfn./F.^2);
52 Frev=1./F;
53 Vgate=F*1E6*(d);
54 ICur=Jfn*Area;
55 % hold on
56 %figure(1);plot(Frev,FN,'-ro')
57 %xlabel('1/F (MV/m)^{-1}'); ylabel('ln(J/F^2)');
58 %figure(2);semilogy(Vgate,ICur,'-b')
59 %xlabel('V (Volt)'); ylabel('I (Amper)')
60 ExportVar1=[F(:),Jfn(:),Vgate(:),ICur(:)];
61 fid = fopen('FNPlot.txt','wt');
62 fprintf(fid, '%s\t %s\t %s\t %s\t', 'Electrical Alan','Akım Yoğunluğu',
       'Voltaj','Akım ');
63 dlmwrite('FNPlot_100nm.txt',ExportVar1,'delimiter', '\t', '-append');
64 fclose(fid);
65
66 % end
67 % hold off
```

ÖZGEÇMİŞ

KİŞİSEL BİLGİLER

Adı Soyadı : Furkan Kuruoğlu

Doğum Tarihi ve Yeri : 18.12.1987, İstanbul

Yabancı Dili : İngilizce

E-posta : furkan.kuruoglu@istanbul.edu.tr

ÖĞRENİM DURUMU

Derece	Alan	Okul/Üniversite	Mezuniyet Yılı
Y. Lisans	Fizik Bölümü	Yıldız Teknik Üniversitesi	2012
Lisans	Fizik Bölümü	Trakya Üniversitesi	2009
Lise	Fen-Matematik	Büyükşehir Hüseyin Yıldız Anadolu Lisesi	2006

İŞ TECRÜBESİ

Yıl	Firma/Kurum	Görevi
2014 -	İstanbul Üniversitesi	Öğretim Görevlisi
2013 - 2014	Hava Harp Okulu	Öğretim Görevlisi

YAYINLARI

Makale

1. Nutku, F., Dönmez, Ö., Çokduygulular, E., Sarcan, F., Kuruoğlu, F., Mutlu, S., Yıldırım, S., and Erol, A., (2017). "Effect of Thermal Annealing and Nitrogen Composition on Quantum Transport in GaInNAs Alloy Based Modulation Doped Quantum Well Structures", Journal of Alloys and Compounds, 695, 404–409.

2. Sarcan, F., Nordin, M. S., Kuruoğlu, F., Erol, A. and Vickers, A. J., (2017). "Characterization of Temperature Dependent Operation of a GaInNAs-based RCEPD Designed for 1.3 μm", Superlattices and Microstructures, 102, 27–34.

3. Mısırlıoglu, B. S., Serin, M., Kuruoğlu, F., and Dasdan, D.S., (2016). "Optical Properties of Polyaniline Synthesized by Oxidative Polymerization and Electrical Characterization of Ag/PANI/PEDOT:PSS/Ag Structure", Journal of Nanoelectronics and Optoelectronics, 11, 219–224.

4. Sarcan, F., Nutku, F., Donmez, Ö., Kuruoglu, F., Mutlu, S., Erol, A., Yıldırım, S., and Arıkan, M. C., (2015). "Quantum Oscillations and Interference Effects in Strained n- and p-type Modulation Doped GaInNAs/GaAs Quantum Wells", Journal of Physics D: Applied Physics, 48, 305108–305116.

5. Caliskan, M., Kuruoğlu, F., and Serin, M., (2014). "Characterization of Cu/Par/Cds MIS Structure for Sensor Applications". Optoelectronics and Advanced Materials-Rapid Communications, 8, 603–607.

6. Caliskan, M., Kuruoğlu, F., and Serin, M., (2014). "Au/Par/N-Cds/Ito Polymer Insulated MIS Structures", Journal of Optoelectronics and Advanced Materials, 16, 705–711.

7. Serin, M., Kuruoğlu, F., Mogulkoc, M., Caliskan, M., Yalcin-Gurkan, Y., Yasa-Sahin, O., Sakar, D., and Bilgin-Eran, B., (2014). "Electrical, Optical and Theoretical Characterization Of Doped and Undoped Calamitic Liquid Crystal: (S)-5-Octyloxy-2-[[[4-(2-Methyl Butoxy) Phenyl] Imino] Methyl] Phenol". Journal of Optoelectronics and Advanced Materials-Rapid Communications, 8, 483–487.

8. Sesigür, F., Şakar, D., Kuruoğlu, F., Çakar, F., Moğulkoç, M., Çalışkan, M., Cankurtaran, Ö., Serin, M., and B. Bilgin-Eran. (2011). "Electrical and Thermodynamical Characterization of Thermotropic Liquid Crystal". Journal of Optoelectronics and Advanced Materials-Rapid Communication, 5-6, 572–576.

Bildiri

1. Kuruoğlu F., Çalışkan M., Serin M., Yavuzçetin Ö., Erol A., (2018). "Well Ordered Au Nanodot Arrays for Memory Applications", Turkish Physical Society 34nd International Physics Congrees, 5-9 Eylül, MUĞLA .

2. Çalışkan M., Denktaş C., Kuruoğlu F., Serin M., Aslan Ç., Akat E., Kaya M. A., (2018). "Polyethyleneglycol (PEG) with Chewing Gum Additive For Dielectrıc Applicatıons", Turkish Physical Society 34nd International Physics Congrees, 5-9 Eylül 2018, MUĞLA.

3. Kuruoğlu F., Yavuzçetin Ö., Erol A., Çalışkan M., Serin M., (2016). "Nanodot Exposure in Different size With Using Electron Beam Lithography", Turkish Physical Society 32nd International Physics Congrees, 6-9 Eylül 2016, MUĞLA.

4. Çalışkan M., Serin M., Kuruoğlu F., (2016). "Au/Polyarylate/CdS MIS Structure", Turkish Physical Society 32nd International Physics Congrees, 7-9 Eylül 2016, MUĞLA.

5. Nutku F., Sarcan F., Dönmez Ö., Kuruoğlu F., Mutlu S., Erol A., et al., (2015). Weak Localization and Weak Antilocalization in n- and p-type Modulation Doped GaInNAs/GaAs Quantum Wells, İstanbul Üniversitesi Dünya Teknoloji, İnovasyon ve Girişimcilik Konferansı, 28-30 Mayıs 2015, İstanbul.

6. Nutku F., Sarcan F., Dönmez Ö., Kuruoğlu F., Mutlu S., Erol A., et al., (2015). "Temperature and electric field dependence of localization in modulation doped GaInNAs/GaAs quantum well structures", 9th International Physics Conference of the Balkan Physical Union-BPU9, 24-27 Ağustos 2015, İstanbul.

7. Kuruoğlu F., Çalışkan M., Serin M., (2013). "Characterization of Cu/Par/Cds MIS Structure for Sensor Applications", Nanoscience and Nanotechnology Conference, 24-28 Haziran 2013, ERZURUM.

8. Kuruoğlu F., Çalışkan M., Şakar D., Serin M., (2012). "Electrical Characterization of Cds Based MIS Structures With Different Metals", International Physics Congress, 5-8 Eylül 2012, MUĞLA.

9. Çakar F., Kuruoğlu F., Serin M., Cankurtaran Ö., Karaman F., (2011). "Electrical Properties Of Blends Of Poly(Ether Imide) And A Copolyester Of Bisphenol-A With Terephthalic And Isophthalic Acids", International Physics Congress, 6-9 Eylül 2011, MUĞLA.

10. Sesigür F., Şakar D., Kuruoğlu F., Çakar F., Moğulkoç M., Çalışkan M., Cankurtaran Ö., Serin M., (2011). "Electrical Characterization Of Thermotropic Liquid Crystal, International Physics Congress", 6-9 Eylül 2011, MUĞLA.

11. Yazıcı Ö., Çalışkan M., Kuruoğlu F., Çakar F., Moğulkoç M. , Serin M., Karaman F., (2011). "Electrical Characterization Of Psda-1,-2 And Psda-B-Peg", International Physics Congress, 6-9 Eylül 2011, MUĞLA.

12. Kuruoğlu F., Moğulkoç M., Çalışkan M., Serin M., (2011). "Multiwalled Carbon Nanotube Doped Ardel / N-Cds MIS Structure", Nano Tr-7, 29 Haziran - 1 Temmuz 2011, İSTANBUL.

13. Serin M., Yazıcı Ö., Çalışkan M., Çakar F., Kuruoğlu F., Karaman F., (2010). "Electrical Properties Of Poly (Sulfonic Diphenyl Aniline) Andits Diblock Copolymer With Poly(Ethyleneoxide)", Solar-TR, 29 Nisan - 30 Mayıs 2010, ANKARA.

14. Şakar D., Kuruoğlu F., Serin M., Moğulkoç M., Bilgin-Eran B., (2010). "Surface And Electrical Characterization Of A New Type Metallomesogen", Chemical Physics Congress, 2010, ANKARA.

Proje

1. "Nanoyapılı non-volatile bellek üretimi ve karakterizasyonu", BAP Diğer, 54154, Araştırmacı, 2016

2. "Infrared fotoiletken optik anahtar", BAP Arastırma Projesi, 50561, Araştırmacı, 2016

3. "Metal/Yarıiletken (MY) ve Metal/Yalıtkan/Yarıiletken (MYY) Schottky Diyot Yapıların Elektriksel Karakterizasyonu", BAP Diğer, 2012-01-01-GEP02, Araştırmacı, Devam Ediyor

4. "Sıvı Kristallerin optik özellikleri", BAP Arastırma Projesi, 2012-01-02-KAP08, Araştırmacı, Devam Ediyor

5. "Sıvı Kristal ve Sıvı Kristal-Karbon Nanotüp Karışımlarının Elektrik ve Optik Özellikleri", BAP Arastırma Projesi, 2012-01-01-KAP05, Araştırmacı, Devam Ediyor

6. "Alüminyum-Alüminyum Oksit-Yarıiletken Polimer MIS Yapılarının Elektrik ve Optik Özelliklerin İncelenmesi ve Sensör Uygulamaları", BAP Diğer, 2012-01-01-GEP04, Araştırmacı, Devam Ediyor

7. "Organik/İnorganik Hibrit Eklemlerin Elektrik ve Optik Özellikleri", BAP Diğer, 2012-01-01-GEP05, Araştırmacı, Devam Ediyor

8. "Amorf Silisyum Yapıların Fotoiletkenlik Mekanizmalarının İncelenmesi", BAP Arastırma Projesi, 2012-01-01-KAP06, Araştırmacı, Devam Ediyor

9. "Fotoakım ölçüm yöntemi ile güneş pillerinin rekombinasyon mekanizmalarının incelenmesi", BAP Diğer, 2012-01-01-GEP01, Araştırmacı, Devam Ediyor

10. "Metallomesogenlerin Sentezi, Mesomorfik Özelliklerinin ve Polimer Karışımlarının Çeşitli Yöntemlerle İncelenmesi", BAP Diğer, 2011-01-02-GEP03, Araştırmacı, 2013

11. "Metal/Organik-İnorganik/CdS/ITO ince film Hibrit Eklemlerin Yapısal, Elektrik ve Optik Özelliklerinin İncelenmesi.", BAP Y.Lisans, 2011-01-01-YULAP05, Araştırmacı, 2012