

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

**BATARYA ŞARJ UYGULAMALARINDA KULLANILAN LLC REZONANS
ÇEVİRİCİLERDE OPTİMUM VERİM ELDESİ İÇİN YENİ BİR YÖNTEM**

DOKTORA TEZİ

Eser ÇALIŞKAN

Elektrik Mühendisliği Anabilim Dalı

Elektrik Mühendisliği Programı

AĞUSTOS 2022

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

**BATARYA ŞARJ UYGULAMALARINDA KULLANILAN LLC REZONANS
ÇEVİRİCİLERDE OPTİMUM VERİM ELDESİ İÇİN YENİ BİR YÖNTEM**

DOKTORA TEZİ

**Eser ÇALIŞKAN
(504112010)**

Elektrik Mühendisliği Anabilim Dalı

Elektrik Mühendisliği Programı

Tez Danışmanı: Doç. Dr. Özgür ÜSTÜN

AĞUSTOS 2022

İTÜ, Lisansüstü Eğitim Enstitüsü'nün 504112010 numaralı Doktora Öğrencisi Eser ÇALIŞKAN, ilgili yönetmeliklerin belirlediği gerekli tüm şartları yerine getirdikten sonra hazırladığı “BATARYA ŞARJ UYGULAMALARINDA KULLANILAN LLC REZONANS ÇEVİRİCİLERDE OPTİMUM VERİM ELDESİ İÇİN YENİ BİR YÖNTEM” başlıklı tezini aşağıda imzaları olan jüri önünde başarı ile sunmuştur.

Tez Danışmanı : **Doç. Dr. Özgür ÜSTÜN**
İstanbul Teknik Üniversitesi

Jüri Üyeleri : **Prof. Dr. Lale ERGENE**
İstanbul Teknik Üniversitesi

Doç. Dr. Murat YILMAZ
İstanbul Teknik Üniversitesi

Prof. Dr. A. Faruk BAKAN
Yıldız Teknik Üniversitesi

Prof. Dr. Kamuran Nur BEKİROĞLU
Yıldız Teknik Üniversitesi

Teslim Tarihi : 18 Nisan 2022
Savunma Tarihi : 15 Ağustos 2022





Eşime ve aileme,



ÖNSÖZ

Çalışma sürecinde her türlü yol gösterici olan, beni cesaretlendiren, bilgi birikimiyle çalışmama farklı açılardan bakmamı sağlayan, beraber çalışmaktan ve her zaman öğrencisi olmaktan gurur duyduğum değerli danışman hocam Doç. Dr. Özgür ÜSTÜN'e sonsuz teşekkür ederim.

Ayrıca bu çalışmaya ait uluslararası makalenin yayınlanması ve deney düzeneğinin kurulmasında gerekli ölçüm ekipmanlarının sağlanması konularında maddi ve manevi desteklerden kaçınmayan Mekatro Mekatronik Sistemler Araştırma-Geliştirme Tic. Ve San. Ltd. şirketine teşekkürlerimi sunarım.

Son olarak aldığım bütün kararlarda en büyük destekçim olan, çalışmam sürecinde beni cesaretlendiren ve moral veren, maddi ve manevi her zaman yanımda olan sevgili eşim Durgül ÇALIŞKAN'a ve tüm aileme sonsuz teşekkürlerimi sunarım.

Nisan 2022

Eser ÇALIŞKAN
(Elektrik Y. Mühendisi)



İÇİNDEKİLER

Sayfa

ÖNSÖZ	vii
İÇİNDEKİLER	ix
KISALTMALAR	xi
SEMBOLLER	xiii
ÇİZELGE LİSTESİ	xv
ŞEKİL LİSTESİ	xvii
ÖZET	xxi
SUMMARY	xxiii
1. GİRİŞ	1
1.1 Tezin Amacı ve Kapsamı	3
1.2 Güç Elektroniği Topolojileri ve Uygun Topolojinin Seçilmesi	4
1.3 Literatür Araştırması	10
1.4 LLC Rezonans Çevirici ve Batarya Şarj Uygulaması	14
1.5 Hipotez / Problemin Tanımı	16
2. LLC REZONANS ÇEVİRİCİNİN İNCELENMESİ VE TASARIMI.....	19
2.1 LLC Çevirici Topolojisinin İncelenmesi ve Çalışma Bölgeleri	19
2.1.1 Aralık-1:	21
2.1.2 Aralık-2:	21
2.1.3 Aralık-3:	22
2.1.4 Aralık-4:	22
2.1.5 Aralık-5:	22
2.1.6 Aralık-6:	23
2.2 Tasarım Parametreleri, Denklemler ve Çalışma Eğrileri	23
2.3 Transformatör Tasarımı.....	28
2.4 GaN Anahtar Seçimi	32
2.5 LLC Rezonans Çevirici Donanım Tasarımı ve Gerçeklenmesi	33
2.5.1 GaN yarım köprü anahtarlama kartı.....	34
2.5.2 Ana güç kartı	40
2.5.3 ADC ve arayüz kartı	45
2.5.4 FPGA kontrol kartı.....	56
2.6 LLC Rezonans Çevirici FPGA Tasarımları	59
2.6.1 “ePWM” modülü tasarımı	60
2.6.2 AD7616 ADC kontrol modülü tasarımı.....	71
2.6.3 Ofset hesaplama modülü tasarımı	75
2.6.4 Seri haberleşme rx modülü tasarımı.....	78
2.6.5 Seri haberleşme tx modülü tasarımı	81
2.6.6 PID kontrolcü modülü tasarımı	82
2.6.7 Ana kontrol modülü tasarımı	85
2.6.8 Kesintili çalışma modülü tasarımı.....	87
3. LLC REZONANS ÇEVİRİCİ BENZETİM ÇALIŞMALARI	91

3.1 Benzetim Modeli	91
3.2 Frekans Modülasyonu Çalışma Benzetimi	93
3.3 S-PWM Çalışma Benzetimi	94
3.4 Kesintili Çalışma Benzetimi	96
4. DENEYSEL ÇALIŞMALAR.....	97
4.1 Deney Düzenegi	97
4.2 Frekans Modülasyonu Çalışma Modu Deneysel Çalışmaları	99
4.3 S-PWM Çalışma Modu Deneysel Çalışmaları	103
4.4 Kesintili Çalışma Modu Deneysel Çalışmaları	105
5. ALGORİTMA TASARIMI VE TOPLAM VERİM ARTIŞI	107
6. SONUÇ VE ÖNERİLER.....	111
6.1 Sonuçlar	111
6.2 Öneriler ve Sonraki Çalışmalar	112
KAYNAKLAR.....	115
ÖZGEÇMİŞ	121



KISALTMALAR

AC	: Alternatif Akım (Alternating Current)
ADC	: Analog Sayısal Çevirici
AQ	: Eylem Seçici Modülü (Action Qualifier Module)
BNA	: Bae Systems – Nurol – Hava Sistemleri A.Ş.
CAN	: Denetleyici Alan Ağı (Controller Area Network)
CC	: Sayaç Karşılaştırıcı Modülü (Counter Compare Module)
CLK	: Saat Sinyali
CLLC	: CLLC Rezonans Çevirici
CPLD	: Karmaşık Programlanabilir Mantık Cihazı
DAB	: Çift Aktif Köprü (Dual Active Bridge)
DB	: Ölü Zaman Modülü (Dead Band Module)
DC	: Doğru Akım (Direct Current)
DDR	: Çift Veri Hızı (Dual Data Rate)
DOM	: Kesintili Çalışma Yöntemi (Discontinuous Operation Mode)
DSP	: Sayısal İşaret İşleyici (Digital Signal Processing)
EN	: Aktifleştirme Sinyali
ePWM	: Geliştirilmiş Darbe Genişlik Modülasyonu (Enhanced PWM)
ESI	: Sekiz Anahtarlı Evirici (Eight Switch Inverter)
ET	: Tetikleyici ve Kesme Modülü (Event Trigger and Interrupt Module)
FM	: Frekans Modülasyonu
FPGA	: Alan Programlanabilir Kapı Dizisi (Field Programmable Gate Array)
GaN	: Galyum Nitride Anahtarlama Elemanı
GPIO	: Genel Amaçlı Giriş Çıkış (General Purpose Input Output)
I2C	: Entegre Devre (Inter-Integrated Circuit)
IGBT	: Yalıtımlı Kapı Bipolar Transistör
Inc.	: Kuruluş (Incorporation)
IPT	: Endüktif Güç İletimi (Inductive Power Transmission)
ISO AMP	: İzoleli Kuvvetlendirici (Isolated Amplifier)
JTAG	: Ortak Test Eylem Grubu (Joint Test Action Group)
KÇM	: Kesintili Çalışma Modu
LED	: Işık Yayan Diyot (Light Emitting Diode)
Li-Ion	: Lityum İyon
LLC	: LLC Rezonans Çevirici
LPDDR	: Düşük Güçlü Çift Veri Hızı (Low Power Dual Data Rate)
Mbps	: Saniyede Megabit (Megabit Per Second)
MCU	: Mikrodenetleyici Ünitesi
MMACS	: Saniyede Milyon Çarpma Birikimi Döngüsü
MOSFET	: Metal Oksit Yarı İletken Alan Etkili Transistör
NVM	: Uçucu Olmayan Bellek (Non-Volatile Memory)
OPAMP	: İşlemsel Kuvvetlendirici (Operational Amplifier)
OTG	: On The Go
PC	: PWM Kıyıcı Modülü (PWM Chopper Module)

PFC	: Güç Faktörü Düzeltme (Power Factor Correction)
PI	: Oransal ve İntegral Kontrolcü
PID	: Oransal, İntegral ve Türevsel Kontrolcü
PLL	: Faz Kilitlemeli Döngü (Phase Locked Loop)
PWM	: Darbe Genişlik Modülasyonu (Pulse Width Modulation)
RAM	: Rastgele Erişimli Bellek (Random Access Memory)
RMS	: Karekök Ortalama (Root Mean Square)
RST	: Reset Sinyali
RTL	: Kaydedici Aktarma Dili (Register Transfer Level)
RX	: Alıcı (Receive)
SET	: Akıllı Verim Takibi (Smart Efficiency Tracking)
SF2	: Smart Fusion 2
SiC	: Silisyum Karbür Anahtarlama Elemanı
SoC	: Şarj Durumu (State of Charge)
SOM	: Modül Üstü Sistem (System On Module)
SPI	: Seri Çevre Arayüzü (Serial Peripheral Interface)
S-PWM	: Tek Darbe Genişlik Modülasyonu (Single Pulse Width Modulation)
SR	: Seri Rezonans
SRAM	: Durağan Rastgele Erişimli Bellek (Static Random Access Memory)
TB	: Zaman Tabanı (Time Base)
Togg	: Türkiyenin Otomobili Girişim Grubu
TSE	: Zaman Senkronize Ethernet (Time Synchronous Ethernet)
TÜBİTAK	: Türkiye Bilimsel ve Teknolojik Araştırma Kurumu
TX	: Gönderici (Transmit)
TZ	: Hata Tetikleme Bölgesi (Trip Zone)
UART	: Evrensel Asenkron Alıcı / Verici
USB	: Evrensel Seri Veriyolu
V2G	: Araçtan Şebekeye (Vehicle to Grid)
VHDL	: VHSIC Donanım Tanımlama Dili
VHSIC	: Çok Yüksek Hızlı Entegre Devreler
ZCS	: Sıfır Akımda Anahtarlama (Zero Current Switching)
ZVS	: Sıfır Gerilimde Anahtarlama (Zero Voltage Switching)

SEMBOLLER

A_e	: Nüve Kesit Alanı
A_{Lreq}	: Gerekli Endüktans Katsayısı
B_{max}	: Maksimum Akı Yoğunluğu
C_{DS}	: Anahtarlama Elemanları Drain Source Kapasitesi
C_{in}	: Primer Giriş Kondansatörü
C_o	: Sekonder Çıkış Kondansatörü
C_r	: Rezonans Kondansatörü
D_{cma}	: Akım Yoğunluğu
D_{P1}	: Primer Anahtar 1 Gövde Diyodu
D_{P2}	: Primer Anahtar 2 Gövde Diyodu
D_{P3}	: Primer Anahtar 3 Gövde Diyodu
D_{P4}	: Primer Anahtar 4 Gövde Diyodu
D_{S1}	: Sekonder Anahtar 1 Gövde Diyodu
D_{S2}	: Sekonder Anahtar 2 Gövde Diyodu
D_{S3}	: Sekonder Anahtar 3 Gövde Diyodu
D_{S4}	: Sekonder Anahtar 4 Gövde Diyodu
f_0	: Batarya Şarj Karakteristiği Başlangıç Frekansı
f_1	: Batarya Şarj Karakteristiği Rezonans Frekansı
f_2	: Batarya Şarj Karakteristiği Bitiş Frekansı
f_n	: Normalize Frekans
f_r	: Rezonans Frekansı
f_{r1}	: Birincil Rezonans Frekansı
f_{r2}	: İkincil Rezonans Frekansı
f_{sw}	: Anahtarlama Frekansı
I_{bat}	: Batarya Akımı
I_{DS}	: Drain – Source Akımı
I_{in}	: Giriş Akımı
I_m	: Mıknatıslanma Akımı
I_{max}	: Maksimum Akım
I_{min}	: Minimum Akım
I_o	: Çıkış Akımı
I_r, I_p, I_{rp}	: Rezonans Tankı Primer Akımı
I_s, I_{rs}	: Rezonans Tankı Sekonder Akımı
I_{sns}	: Akım Sensörü Çıkış Akımı
K_D	: Türevsel Katsayı
K_I	: İntegral Katsayısı
K_P	: Oransal Katsayı
K_t	: Topoloji Sabiti
L_{gap}	: Hava Aralığı Boyu
L_m	: Mıknatıslanma Endüktansı
L_n	: Normalize Endüktans
L_r	: Rezonans Endüktansı

M_g	: LLC Rezonans Çevirici Kazanç
n	: Transformatör Çevirme Oranı
N_p	: Primer Sarım Sayısı
N_s	: Sekonder Sarım Sayısı
Q_e	: Kalite Faktörü
P_o	: Çıkış Gücü
R_e	: Eşdeğer Yük Direnci
S_{P1}	: Primer Anahtarlama Elemanı 1
S_{P2}	: Primer Anahtarlama Elemanı 2
S_{P3}	: Primer Anahtarlama Elemanı 3
S_{P4}	: Primer Anahtarlama Elemanı 4
S_{S1}	: Sekonder Anahtarlama Elemanı 1
S_{S2}	: Sekonder Anahtarlama Elemanı 2
S_{S3}	: Sekonder Anahtarlama Elemanı 3
S_{S4}	: Sekonder Anahtarlama Elemanı 4
V_{adc}	: ADC Giriş Gerilimi
V_{amp}	: Kuvvetlendirici Çıkış Gerilimi
V_{div}	: Gerilim Bölücü Çıkış Gerilimi
V_{DS}	: Drain – Source Gerilimi
V_{bat}	: Batarya Gerilimi
V_{gs}	: Anahtarlama Elemanı Kapı – Kaynak Gerilimi
V_{in}	: Giriş Gerilimi
V_{iso}	: İzole Yükseltici Çıkış Gerilimi
V_{max}	: Maksimum Gerilimi
V_{min}	: Minimum Gerilim
V_o	: Çıkış Gerilimi
V_{o_max}	: Maksimum Çıkış Gerilimi
V_{o_min}	: Minimum Çıkış Gerilimi
V_p	: Rezonans Tankı Primer Gerilimi
V_s	: Rezonans Tankı Sekonder Gerilimi
V_{sns}	: Akım Sensörü Uç Gerilimi
W_{aAc}	: Nüve Seçim Kriteri

ÇİZELGE LİSTESİ

Sayfa

Çizelge 2.1 : LLC rezonans çevirici tasarım kriterleri.	25
Çizelge 2.2 : Transformatör tasarım özeti ve ölçüme dayalı değerleri.	31
Çizelge 2.3 : Modüler GaN yarım köprü kartı gerilim ölçümleri.	38
Çizelge 2.4 : Ana güç kartı gerilim ölçümleri.	44
Çizelge 2.5 : ADC ve arayüz kartı gerilim ölçümleri.	55
Çizelge 2.6 : DSP ve FPGA karşılaştırması.	59
Çizelge 2.7 : “ePWM” modülü giriş ve çıkış portları.	62
Çizelge 2.8 : “ePWM” modülü bilgi kütüğü.	62
Çizelge 2.9 : TBPRD bilgi kütüğü.	63
Çizelge 2.10 : TBPHS bilgi kütüğü.	63
Çizelge 2.11 : TBCTL bilgi kütüğü.	63
Çizelge 2.12 : SYNCCTL bilgi kütüğü.	64
Çizelge 2.13 : CCCTL bilgi kütüğü.	64
Çizelge 2.14 : CMPA ve CMPB bilgi kütüğü.	64
Çizelge 2.15 : AQCTLA ve AQCTLB bilgi kütüğü.	65
Çizelge 2.16 : DBCTL bilgi kütüğü.	65
Çizelge 2.17 : DBRED ve DBFED bilgi kütüğü.	65
Çizelge 2.18 : PCCTL bilgi kütüğü.	66
Çizelge 2.19 : TZSEL bilgi kütüğü.	67
Çizelge 2.20 : TZCTL bilgi kütüğü.	67
Çizelge 2.21 : TZEINT bilgi kütüğü.	67
Çizelge 2.22 : TZCLR bilgi kütüğü.	68
Çizelge 2.23 : TZFLG bilgi kütüğü.	68
Çizelge 2.24 : TZFRC bilgi kütüğü.	68
Çizelge 2.25 : ETSEL bilgi kütüğü.	69
Çizelge 2.26 : ETCLR bilgi kütüğü.	69
Çizelge 2.27 : ETFLG bilgi kütüğü.	70
Çizelge 2.28 : ETFRC bilgi kütüğü.	70
Çizelge 2.29 : ETPS bilgi kütüğü.	70
Çizelge 2.30 : AD7616 üst modülü giriş ve çıkış portları.	72
Çizelge 2.31 : Offset_calculator modülü giriş ve çıkış portları.	76
Çizelge 2.32 : Offset_EN_CH bilgi kütüğü.	76
Çizelge 2.33 : RX modülü giriş ve çıkış portları.	79
Çizelge 2.34 : RX modülü bilgi kütüğü.	80
Çizelge 2.35 : TX modülü giriş ve çıkış portları.	81
Çizelge 2.36 : PID kontrolör modülü giriş ve çıkış portları.	83
Çizelge 2.37 : “FB_Main_Controller” modülü giriş ve çıkış portları.	86
Çizelge 2.38 : CHSEL (control_reg) bilgi kütüğü.	86
Çizelge 2.39 : “snglpwm_reg” bilgi kütüğü.	87
Çizelge 2.40 : “PWM_Burst” modülü giriş ve çıkış portları.	88
Çizelge 2.41 : “burst_periode” bilgi kütüğü.	89

Çizelge 4.1 : Frekans modülasyonu çalışma ölçümleri.	103
Çizelge 4.2 : S-PWM çalışma ölçümleri.	104
Çizelge 4.3 : Kesintili çalışma ölçümleri.	106



ŞEKİL LİSTESİ

Sayfa

Şekil 1.1 : Tek faz PWM doğrultucu ve azaltan-arttıran DC/DC çeviriciden oluşan izolesiz araç üstü şarj sistemi.	5
Şekil 1.2 : Tek faz PWM doğrultucu ve kaskat azaltan-arttıran DC/DC çeviriciden oluşan izolesiz araç üstü şarj sistemi.....	6
Şekil 1.3 : Çok fonksiyonlu sekiz anahtarlı evirici ve faz kaymalı DC/DC çeviriciden oluşan izolesiz araç üstü şarj sistemi.....	7
Şekil 1.4 : Tek faz PWM doğrultucu ve çift aktif köprü DC/DC çeviriciden oluşan izole araç üstü şarj sistemi.	7
Şekil 1.5 : Tek faz PWM doğrultucu ve çift aktif köprü rezonans modlu LLC tipte DC/DC çeviriciden oluşan izole araç üstü şarj sistemi.	8
Şekil 1.6 : Tek faz PWM doğrultucu ve çift aktif köprü rezonans modlu IPT tipte DC/DC çeviriciden oluşan izole araç üstü şarj sistemi.	9
Şekil 1.7 : Klasik batarya şarj karakteristiği.	15
Şekil 2.1 : LLC rezonans modlu çevirici topolojisi.	19
Şekil 2.2 : LLC rezonans modlu çevirici ileri yönde dalga şekilleri.	20
Şekil 2.3 : Aralık – 1 için güç akışı.	21
Şekil 2.4 : Aralık – 2 için güç akışı.	21
Şekil 2.5 : Aralık – 3 için güç akışı.	22
Şekil 2.6 : Aralık – 4 için güç akışı.	22
Şekil 2.7 : Aralık – 5 için güç akışı.	23
Şekil 2.8 : Aralık – 6 için güç akışı.	23
Şekil 2.9 : “ $Q_e = 0.6$ ”, farklı “ L_n ” değerleri için kazanç – frekans ilişkisi.....	26
Şekil 2.10 : W_{aAc} kriterine göre nüve seçim kataloğu [38].	29
Şekil 2.11 : 0T45530EC nüvesi bilgi kataloğu [39].	29
Şekil 2.12 : Transformatör sargı şeması.	31
Şekil 2.13 : Üretimi yapılan transformatör görseli.	31
Şekil 2.14 : $L_n = 26$ için LLC rezonans çevirici kazanç – frekans eğrisi.....	32
Şekil 2.15 : Primer GaN anahtarlama elemanı (GS66508T) [40].	33
Şekil 2.16 : Sekonder GaN anahtarlama elemanı (GS61008T) [41].	33
Şekil 2.17 : Kontrol donanımı blok diyagramı.	34
Şekil 2.18 : GaN yarım köprü blok diyagramı.	35
Şekil 2.19 : GaN yarım köprü kartı şeması.	36
Şekil 2.20 : GaN yarım köprü kartı 4 katlı baskılı devre çizimi katmanları (L1, L2, L3, L4).	37
Şekil 2.21 : GaN yarım köprü kartı görseli.	38
Şekil 2.22 : GaN yarım köprü kartı kapı – kaynak ölçümleri.....	39
Şekil 2.23 : GaN yarım köprü kartı anahtarlama ölçümü.	39
Şekil 2.24 : Ana güç kartı şeması – 1.	41
Şekil 2.25 : Ana güç kartı şeması – 2.	42
Şekil 2.26 : Ana güç kartı baskı devre çizimi (L1, L2).	43

Şekil 2.27 : Ana güç kartı ve GaN yarım köprü kartları görselleri.....	44
Şekil 2.28 : ADC ve arayüz kartı şeması – 1.	46
Şekil 2.29 : ADC ve arayüz kartı şeması – 2.	47
Şekil 2.30 : ADC ve arayüz kartı şeması – 3.	48
Şekil 2.31 : ADC ve arayüz kartı şeması – 4.	49
Şekil 2.32 : İzole diferansiyel gerilim ölçme devresi.	50
Şekil 2.33 : İzole diferansiyel akım ölçme devresi.	51
Şekil 2.34 : 2. dereceden salınan key analog filtre.	52
Şekil 2.35 : Genlik ve faz bode diyagramı.....	52
Şekil 2.36 : Basamak ve darbe fonksiyonu cevabı.	52
Şekil 2.37 : ADC ve arayüz kartı baskı devre çizimleri (L1, L2).	53
Şekil 2.38 : ADC ve arayüz kartı baskı devre çizimleri (L3, L4).	54
Şekil 2.39 : ADC ve arayüz kartı görseli.	55
Şekil 2.40 : SF2 blok diyagramı [45].	56
Şekil 2.41 : M2S-FG484-SOM [46].	56
Şekil 2.42 : M2S-FG484-SOM modülü ve SOM-BSB-EXT [47].	57
Şekil 2.43 : SF2 geliştirme kiti [48].	58
Şekil 2.44 : Libero 11.8 projesi.....	58
Şekil 2.45 : Örnek bir güç kontrol çevriminde FPGA ve DSP karşılaştırması.....	60
Şekil 2.46 : ePWM modülü blok diyagramı [49].	61
Şekil 2.47 : “ePWM” üst modülü.	61
Şekil 2.48 : AD7616 ADC üst modül blok diyagramı.	71
Şekil 2.49 : AD7616 üst modüle ait alt modüller.	72
Şekil 2.50 : AD7616 donanım modu sinyal diyagramı [50].	73
Şekil 2.51 : AD7616 SPI haberleşmesi [50].	73
Şekil 2.52 : AD7616 ADC modülü FPGA benzetimi.....	74
Şekil 2.53 : Offset_calculator modülü blok diyagramı.	75
Şekil 2.54 : Offset_calculator benzetim sonuçları.	77
Şekil 2.55 : Seri haberleşme protokolü.	78
Şekil 2.56 : RX modülü blok diyagramı.	79
Şekil 2.57 : RX-RAM modülü blok diyagramı.....	80
Şekil 2.58 : TX modülü blok diyagramı.	81
Şekil 2.59 : TX modülü data çıkışı.	81
Şekil 2.60 : PID kontrolör blok diyagramı.	82
Şekil 2.61 : PID kontrolör modülü.....	82
Şekil 2.62 : PID kontrolör modülü benzetimi.....	83
Şekil 2.63 : Saf oransal “K _p ” kontrol benzetimi.	84
Şekil 2.64 : Saf integral “K _i ” kontrol benzetimi.	84
Şekil 2.65 : Saf türevsel “K _d ” kontrol benzetimi.	84
Şekil 2.66 : PID kontrol benzetimi.	85
Şekil 2.67 : “FB_Main_Controller” blok diyagram.....	85
Şekil 2.68 : “PWM_Burst” blok diyagram.	88
Şekil 3.1 : LLC rezonans çevirici benzetim modeli.....	91
Şekil 3.2 : Gerilim kontrollü osilatör benzetim modeli.	92
Şekil 3.3 : LLC çevirici FM benzetimi $V_o = 29.4V$, $I_o = 20A$, $f_{sw} = 218kHz$	93
Şekil 3.4 : LLC çevirici FM benzetimi $V_o = 29.4V$, $I_o = 3A$, $f_{sw} = 270kHz$	94
Şekil 3.5 : LLC çevirici S-PWM benzetimi $V_o = 29.4V$, $I_o = 2.3A$, $f_{sw} = 218kHz$, %75 S-PWM çalışma oranı.	95
Şekil 3.6 : LLC çevirici kesintili çalışma benzetimi $V_o = 29.4V$, $I_o < 2A$, $f_{sw} = 218kHz$, %25 kesintili çalışma oranı.	96

Şekil 4.1 : Deney düzeneği blok diyagramı.	98
Şekil 4.2 : Deney düzeneği.	99
Şekil 4.3 : $V_{in} = 60V, 100V, 150V$ ve $200V$ DC, $f_{sw} = 218kHz$, $R_o = 1.33\Omega$, FM çalışma primer akımı " I_r ", primer " V_p " ve sekonder " V_s " gerilimi.	100
Şekil 4.4 : $V_{in} = 200V$ DC, $f_{sw} = (196, 218, 270)$ kHz, %100 yük, FM çalışma primer akımı " I_r ", primer " V_p " ve sekonder " V_s " gerilimi.	101
Şekil 4.5 : $V_{in} = 200V$ DC, $f_{sw} = (196, 218, 270, 312)$ kHz, %50 yük, FM çalışma primer akımı " I_r ", primer " V_p " ve sekonder " V_s " gerilimi.	101
Şekil 4.6 : $V_{in} = 200V$ DC, $f_{sw} = (196, 218, 270, 312)$ kHz, %20 yük, FM çalışma primer akımı " I_r ", primer " V_p " ve sekonder " V_s " gerilimi.	102
Şekil 4.7 : $V_{in} = 200V$ DC, $f_{sw} = 218$ kHz, $V_o = 29.4$ V, $I_o = 2.3$ A, S-PWM (%75, %50, %25) duty çalışma primer akımı " I_r ", primer " V_p " ve sekonder " V_s " gerilimi.	104
Şekil 4.8 : $V_{in} = 200V$ DC, $f_{sw} = 218$ kHz, $V_o = 29.4$ V, $I_o < 2$ A, Kesintili (%75, %50, %25) duty çalışma primer akımı " I_r ", primer " V_p " ve sekonder " V_s " gerilimi.	105
Şekil 5.1 : Klasik frekans modülasyonu batarya şarj karakteristiği.	107
Şekil 5.2 : Önerilen algoritma.	108
Şekil 5.3 : Önerilen algoritma ile batarya şarj karakteristiği.	109
Şekil 5.4 : Önerilen ile klasik yöntemlerin verim karşılaştırması.	110



BATARYA ŞARJ UYGULAMALARINDA KULLANILAN LLC REZONANS ÇEVİRİCİLERDE OPTİMUM VERİM ELDESİ İÇİN YENİ BİR YÖNTEM

ÖZET

Dünya genelindeki nüfus artışı ve globalleşme, mobilite kavramını tetiklemiştir. Mobilite ile yeni teknolojilerin hayatımıza girmesi kaçınılmaz olmuştur. Yeni teknolojilerin hayatımıza girmesi her geçen gün artan enerji talebini beraberinde getirmektedir. Günümüzde ulaşımında enerji talebinin büyük bir kısmı petrol ve petrol türevleri olan yakıtlar tarafından karşılanmakta olup gelecekte alternatif enerjilerin kullanıma alınmasını zorunlu kılmaktadır.

Hayatın birçok alanında mobil olma ihtiyacının yanı sıra bunun bir sonucu olarak ortaya çıkan enerji gereksiniminin de mobiliteye hizmet edecek şekilde taşınabilir ve paylaşımlı olması kaçınılmazdır. Mobiliteye en çok hizmet eden cihazların başında elektrikli araçlar gelmekte olup her geçen gün yeni bir model piyasaya sürülmektedir. Elektrikli araçlar ve neredeyse tüm mobil cihazlarda enerji ihtiyacı büyük çoğunlukla dahili bataryalar ile sağlanmakta olup şarj ve deşarj işlemleri ile enerji paylaşımı sağlanabilmektedir. Batarya şarj ve deşarj döngüsünde enerji kayıplarının en az seviyeye indirilebilmesi için kullanılan güç çeviricisi tüm çalışma bölgesinde en yüksek verim ile çalıştırılmalıdır. Güç elektroniği çeviricisinin mümkün olan en yüksek verim ile çalıştırılabilmesi amacıyla farklı kontrol yöntemleri ve devre topolojileri geliştirilmektedir.

Bu doktora tez çalışmasında, yeni tip GaN anahtarlama elemanları kullanılan bir LLC rezonans çeviriciye yönelik yeni bir verim optimizasyonu yöntemi üzerinde durulmuştur. Hafif elektrikli araçlar için tüm batarya şarj sürecinde en yüksek verim ile güç akışı kontrolünün en iyileştirilmesi amacıyla yeni bir verim optimizasyonu algoritması geliştirilmiştir. Klasik kontrol yöntemi olan frekans modülasyonu (FM), ölü zaman kontrolüne dayanan S-PWM ve kesintili çalışma modları LLC rezonans çeviricinin verim değerinin tüm batarya şarj sürecinde mümkün olan en yüksek seviyede kalması amacıyla birlikte kullanılmıştır.

İlk olarak potansiyel batarya şarj topolojileri incelenmiş olup ardından bir rezonans çevirici kullanılarak klasik bir batarya şarj sürecine ait grafik verilerle şarj bölgeleri ve temel verim problemi ele alınmıştır. Düşük ve yüksek yük durumları arasındaki farklar ve rezonans çeviricinin çalışma karakteristiği birlikte değerlendirilerek özellikle düşük yük durumlarında çevirici veriminin düşmesine ait detaylar aktarılmıştır.

Problemin tanımının ardından GaN tipi anahtarlar kullanılan bir LLC rezonans çevirici ile alakalı teorik altyapıya değinilmiş olup yapılan detay tasarımlar, hesaplamalar, elektronik kartlara ait şema ve baskı devre çizimleri, VHDL blokları ve tasarımları, kart testleri ve doğrulaması verilmiştir.

LLC rezonans çevirici tasarımlarını takiben üç farklı anahtarlama ve kontrol yöntemine ilişkin modelleme ve benzetim çalışmalarına yer verilmiştir. Benzetim

alışmalarında temel alışma prensipleri ve modeller, batarya řarj işlemleri ve temel dalga şekilleri verilmiştir.

Benzetim alışmalarının ardından yapılan tasarım detaylarına göre üretilen ve entegre edilen deney düzeneđi üzerinde üç farklı anahtarlama yöntemine ait testler gerçekleştirilmiştir. Deneysel testlerin sonuçlarına göre iteratif olarak önerilen verim takibi algoritması iyileştirilmiştir.

Sonuç olarak önerilen algoritmanın batarya řarj sürecine uygulanması ve oluşturduğu etki tartışılmıştır. Önerilen verim takibi algoritması ile batarya řarj sürecinde kullanılan LLC rezonans çeviricinin toplam verim değeriinde özellikle düşük yük durumlarında %25'e varan artış gözlenmiştir.

Tez alışmasında, yeni bir verim takip algoritması ortaya koyularak GaN temelli bir LLC rezonans çevirici üzerinde hafif elektrikli araçlara ait bir batarya řarj uygulamasında testleri ve doğrulaması yapılmıştır. Sonuçlar değerlendirilmiş olup gelecek alışmalar için bir yol haritası çıkarılmıştır.



A NOVEL METHOD ON OBTAINING OPTIMAL OPERATION EFFICIENCY OF LLC RESONANT CONVERTERS IN BATTERY CHARGING APPLICATIONS

SUMMARY

Population growth and globalization triggers the mobility concept. With the mobility, it has become inevitable for new technologies to enter our lives. New technologies bring with them increasing energy demand. Today, a large part of the energy demand in transportation is met by fuels with petroleum derivatives, and it necessitates the use of alternative energies in the future.

The energy requirement arises as a result of the mobility requirements in many areas of life. Energy should also be portable and shared in a way that serves mobility. Electric vehicles are one of the most supporting devices of mobility and a new model is being launched every day. Energy demand in electric vehicles and mobile devices is mostly achieved by internal batteries and energy transfer between mobile devices, i.e., vehicle-to-vehicle and device-to-device, can be achieved through power converters for charging and discharging directions of the batteries. On the other hand, fast charging is essential to make electric vehicles more desirable. Nowadays, long charging times seem to be the number one reason for the fading tendency to use more electric vehicles. Solutions for shorter charging times lie in more powerful charging supplies and high efficiency power electronic circuits. In order to minimize energy losses in the battery charging and discharge cycle, power converters shall be operated with the highest possible efficiency in the entire charging cycle. Researchers are pursuing the design of smaller and lighter charging circuits with exceptionally high efficiencies. Therefore, fast charging of batteries, especially Li-Ion batteries, is an eventual target for today's power electronic circuit designers. New methods or circuit topologies are proposed continuously for improving fast charging process. In that effort, the LLC resonant converters have a special place due to their high power densities, higher efficiencies, small size and lighter structures. Because of their unique features, they are capable of transferring DC power with the highest possible efficiency in both directions, i.e., grid-to-battery and battery-to-grid.

One of the most critical issues in the battery charging and discharging cycle is increasing the average efficiency of the total cycle. Since energy transfer between the vehicles and the grid is done via LLC resonant converters in each of the charging and discharging directions, the efficiency of the LLC resonant converter shall be kept at the highest level in the entire cycle. Power converters usually operate at high efficiency under high rated power and inversely the LLC resonant converters are at the lowest levels in terms of efficiency in light-load situations. Because of the high variability at the output and input voltages and currents of the LLC resonant converters, the average efficiency of the LLC converter is minimal, especially at low loads. There are basically two zones in battery charging cycle. One of them is constant current or fast charging zone and the other one is constant voltage zone which can be also called as slow

charging zone. During constant current charging, battery voltage increases almost linearly at the beginning, and efficiency increases due to closing to the nominal (rated) operation point of the converter. The output voltage of the converter is controlled to keep the charging current under the rising voltage. However, the state of charge (SoC) of the battery reaches 80% approximately and then the charging procedure is changed and shifted to a constant voltage region, wherein the charging current diminishes due to the total transferred charge to battery. For providing a decaying current, the output voltage of the LLC converter is reduced as well. To decrease output voltage, switching frequency of LLC converter is increased, when charging process nears to its end, wherein the efficiency of LLC converter also reduces substantially. The efficiency of the LLC converter is below 75% at a quarter of the total charging time. When the total charging process is considered, the efficiency variation implies a substantial amount of energy loss. On the other side, when the frequency is increased, the operation point of the converter moves to the off-resonance region. However, the essential requirement to provide higher efficiencies at light loading conditions which cover an important portion of the battery charging process is the aim of this study.

In this study, a novel smart efficiency tracking (SET) algorithm for GaN-based LLC resonant converters for quick battery charging of light electric vehicles is proposed. Conventional frequency modulation (FM) method, single pulse width modulation method (S-PWM) and discontinuous operation mode method (DOM) are used to track the converter efficiency which varies for different loading conditions during the battery charging process.

In the first part, the most suitable isolated and non-isolated power electronics topologies for the battery charging process are examined, advantages and disadvantages of the possible topologies are explained in detail, and the superiority of the LLC resonant converters over other topologies is emphasized. The details of the battery charging cycle for electric vehicles are given by considering the LLC resonant converter as a battery charger. General problems and limits in the battery charging process are discussed. Low load operation and low converter efficiency in this situation are defined. In addition, a comprehensive literature research on LLC resonant converters and battery charging process is conducted.

After the definition of battery charging cycle and efficiency variation problem, the theoretical background of GaN-based LLC resonant converters is presented. LLC resonant converter topology is given and the working principle is defined in detail.

Then, to carry out the experimental studies about the proposed algorithm, a high efficiency and high power density LLC resonant converter is designed and manufactured by using GaN power transistors. Design details, equations, calculations and the characteristics of the LLC converter resonant tank circuit are given. Furthermore transformer design parameters, core selection and the winding design are presented. Besides the power electronics circuits, a precision FPGA-based control and monitoring circuit is designed in the scope of the study. In addition to electronic hardware design, VHDL top-modules and sub-modules design details, input / output ports, register maps and the simulation results of VHDL blocks are included in this study. The experimental setup is built by integrating the power electronics and the control boards, FPGA codes, power sources, electrical loads and the measurement devices, such as multimeters and an oscilloscope.

After the design and manufacturing of the GaN-based LLC resonant converter experimental setup for battery charging applications, the principles of three different

switching control strategies, the modeling study and the simulation results are given. Frequency modulation (FM), single pulse width modulation (S-PWM) and discrete operation modes (DOM) are modelled in simulation environment, by using PSIM 64-Bit V9.0. Three control principles are simulated under various input voltage, switching frequency, duty cycle and battery charging current conditions and the simulation results are presented.

After simulation phase, experimental work is also carried out similarly. First, the three switching modes are tested under various input voltage, switching frequency, charging current and duty cycles. The efficiency values resulting from the three control strategies are calculated and presented according to measurement results in the experimental setup. The efficiency values are used for the development of the proposed smart efficiency tracking algorithm by comparing the experimental results with the battery charging process perspective. By analyzing the results given in experimental results with different switching modes, S-PWM and DOM modes are evaluated as advantageous for charging currents below 3 A, wherein the average efficiency of the LLC resonant converter is lower than 70%. By using S-PWM and DOM switching strategies, the efficiency can be kept over 80%.

For the constant current charging mode, the LLC resonant converter is run at the conventional resonance operation which enables the maximum charging power. To keep the charging current at 20 A, the switching frequency is reduced from 250 kHz down to 218 kHz. Then, for shifting to constant voltage charging, the switching frequency is increased to obtain the lower charging currents and the frequency modulation voltage control ends with a charging current of 4 A, and the efficiency drops to 85%. While the current is between 4 A and 2 A, the S-PWM operation mode is applied between 100% to 75% S-PWM duty by setting the switching frequency to a fixed frequency of 218 kHz. The S-PWM operation is useful only for a narrow operation region. If the duty ratio is less than 75% in a half period, a substantial efficiency loss occurs due to the resonance operation between the magnetizing inductance and resonant tank capacitor. If a lower charging current is needed, the switching frequency is kept at 218 kHz and the DOM control is started. For charging currents under 2 A, the full DOM is employed. In DOM operation, the emerging inrush current at each switching start causes extra loss in efficiency. In the planned future studies, the DOM operation will be analyzed further and an adaptive frequency modulation will be used to reduce the inrush current for optimal efficiency operation. On the otherside, when the S-PWM is combined with DOM, the battery is fully charged without decreasing the charging efficiency to a level lower than 80%. The achieved improvement of efficiency by using this approach a 20% increase in efficiency is obtained especially for low charging currents.

Finally, an algorithm is developed for maximum available efficiency to shift among the operation modes. In the algorithm flowchart, first it is checked whether constant voltage charging (slow charging) or constant current charging (fast charging) is necessary, then according to the battery charging current level, S-PWM or DOM is selected for optimum charging efficiency.

In the study, a new method which is dedicated to obtain the highest available efficiency is implemented for a GaN switch based LLC converter. The novel approach tracks the converter efficiency for varying loading conditions during fast battery charging. The aim of the studied algorithm is to monitor the efficiency and to keep or alter the operation mode of the converter according to the monitored efficiency and loading

condition. As a result of pursuing a wide operation range of efficiency, a multi-mode switching and control technique is applied for shifting among the mentioned modes and explained by simulation and experimental results. The proposed smart efficiency tracking algorithm can be defined as a “monitor-and-change” scheme. Thus, during the whole charging process the efficiency of the converter can be kept at the highest value. A maximum 25% increase in efficiency can be provided, which is quite high for efficiency-critical applications such as battery charging.



1. GİRİŞ

Mobilite kavramının insanlar arasında yaygınlaşması ve gelişen teknolojinin her geçen gün artan bu talebe cevap vermesi ile dünya genelindeki enerji ihtiyacı artmıştır. Dünyada en yaygın olarak kullanılan enerji kaynaklarının başında petrol türevi yakıtlar gelmekte olup mobilitenin artışı ile petrol ve petrol türevi enerji kaynaklarına talep de her geçen gün artmaktadır. Petrol ve petrol türevlerinin kullanımındaki bu beklenen artış alternatif teknolojilerin de ortaya çıkmasını ve enerji rekabetine katılmalarını tetiklemektedir. Teknolojinin gelişimi ile nispeten yüksek kapasiteli elektrik enerjisi depolama yöntemleri ve batarya teknolojilerinde de kayda değer ilerlemeler olmuştur. Elektrik enerjisinin depolanabilmesi ve kolayca mobil cihazlara ve ulaşım araçlarına entegrasyonu sayesinde ulaşım ihtiyacını karşılayabilmek üzere elektrikli araçların geleceğin ulaşım ve enerji teknolojisinde önemli bir pay sahibi olacağı, günümüzde yapılan araştırmalar ve gün geçtikçe piyasaya sunulan daha verimli araçlar sayesinde anlaşılmaktadır.

Elektrikli araçların hayatımıza her geçen daha da fazla girmesi ve mobil olma ihtiyacının artması ile insanlar arasında paylaşım kavramı da artacaktır. Paylaşım kavramındaki en büyük maddelerden biri enerji paylaşımı olarak ortaya çıkmaktadır. Elektrikli tüm cihazlardaki enerji paylaşımı batarya şarj ve deşarj yapabilecek mobil cihaz üzerindeki güç çeviricileri tarafından gerçekleştirilecektir. Enerji paylaşımının yaygınlaşması ile batarya şarj ve deşarj teknolojileri hakkında yapılan araştırmalar ve problemlerin ortaya koyularak çözüme kavuşturulması önemli ve zaman açısından kritiktir.

Batarya şarj ve deşarj döngüsünde en kritik konuların başında toplam çevrimin ortalama veriminin yükseltilmesi gelmektedir. Enerji paylaşımı şarj ve deşarj yönlerinin her birinde güç elektroniği çeviricileri üzerinden yapıldığından bu çeviricilerin verimlerinin tüm şarj ve deşarj döngüsünde en yüksek seviyede olması gerekmektedir. Güç çeviricileri genellikle yüksek güç altında yüksek verimlerle çalışmakta olup düşük güç durumlarında verim açısından en düşük seviyelerdedir.

Batarya etkileşimli devrelerde çıkış ve giriş büyüklükleri fazlaca değişken olduğundan özellikle düşük yüklerde verim en alt seviyededir.

Mobil cihazlar için uygun ve yüksek verimli güç elektroniği devreleri son zamanlardaki en çok araştırmaya konu olan çalışmalardandır. Kompakt ve yüksek verimli güç devrelerinin yapılabilmesi için yeni kontrol yöntemleri ve yeni devre topolojileri önerilmektedir. LLC rezonans çeviriciler yüksek verimleri, yüksek güç yoğunlukları, hafif ve kompakt boyutları ve galvanik izolasyon özellikleri sayesinde batarya şarj ve deşarj teknolojileri için benzersiz özelliklere sahiptirler. Bataryadan şebekeye ve şebekeden bataryaya güç aktarımında kullanıldıklarında en yüksek verim değerlerine ulaşma konusunda eşsizdirler. Aktarılan gücün azaldığı ve çeviricinin çıkışını düzenlediği durumlarda anahtarlama frekansı kontrol döngüsü tarafından artırıldığından dolayı verim değerleri hızla düşmektedir. LLC rezonans çeviricilerde düşük yük durumunda ortaya çıkan verim probleminin çözümü için farklı kontrol yöntemlerine ve bir optimizasyon çalışmasına ihtiyaç duyulmaktadır.

Tez çalışmasında elektrikli araçların batarya paketlerinin yüksek verimde hızlı şarj edilmesi ve yüksek verim çalışmanın tüm batarya şarj sürecinde sağlanabilmesi amacıyla farklı şarj yöntemlerinin bir arada kullanıldığı bir optimizasyon yöntemi geliştirilmiştir. Tasarımı yapılan optimizasyon algoritması benzetim ve deneysel çalışmalar üzerinde test edilerek doğrulanmış ve iteratif tasarım yöntemleriyle en iyileştirilmiştir. Deneysel çalışmaların yürütülebilmesi için bir LLC rezonans çevirici tasarımı ve üretimi gerçekleştirilmiş olup çeviricinin kontrolü FPGA (Field – Programmable – Gate – Array) temelli bir elektronik kart ile VHDL (VHSIC Hardware Description Language) tasarım dilinde yazılan alt modüller ile gerçekleştirilmiştir.

Tasarımı ve farklı koşullar altında testleri gerçekleştirilen verim optimizasyonu, klasik frekans modülasyonu, ölü zaman kontrolüne dayanan S-PWM (Single Pulse Width Modulation) yöntemi ve kesintili çalışma modları arasındaki tercihleri rezonans çeviriciden ölçülen akım ve gerilim değerlerinden hesaplanan verim değerine göre yaparak tüm batarya şarj sürecinde verimi en üst seviyeye çıkarmıştır. Düşük yük koşullarında %25'e varan verim artışı deneysel çalışmalarla gösterilmiştir.

1.1 Tezin Amacı ve Kapsamı

Bu doktora tez çalışmasında çift yönlü izole rezonans çeviricilere yönelik yeni bir verim optimizasyonu yöntemi üzerinde durulmuştur. Tez çalışmasında bir hafif elektrikli aracın tüm batarya şarj sürecinde en yüksek verim ile güç akışı kontrolünün en iyileştirilmesi amacıyla yeni bir verim optimizasyonu algoritması geliştirilmiştir.

İlk kısımda elektrikli araçların batarya şarj sürecinde kullanılabilmesi muhtemel izoleli veya izolesiz güç elektroniği topolojileri incelenerek en uygun topolojinin seçilmesi sağlanmıştır. Muhtemel topolojilerin avantaj ve dezavantajları ilerleyen kısımlarda detaylarıyla aktarılmış olup seçilen topolojinin diğer topolojilere üstünlüklerine değinilmiştir.

Seçimi yapılan güç elektroniği topolojisi göz önünde bulundurularak elektrikli araçların batarya şarj çevrimine yönelik detaylar aktarılmıştır. Batarya şarj süreci bir grafik üzerinden verilerek batarya şarj sürecindeki genel zorluklar ve limitler ele alınmıştır. Özellikle tez kapsamında kullanılan rezonans çeviricilerin kullanılması ile batarya şarj sürecinde karşılaşılan kontrol zorlukları ve toplam verimde oluşan düşüş aktarılmıştır. Tez çalışmasına konu olan düşük yük durumu ve bu durumda elde edilen düşük çevirici verimi tanımlanmış olup problem bütünüyle aktarılmıştır.

Doktora tezinin kapsamında geliştirilen algoritmanın performansının ölçülebilmesi ve iyileştirilebilmesi amacıyla benzetim modeli oluşturulmuştur. Benzetim modeli üzerinde farklı batarya şarj akımları ve çalışma yöntemleri ile anahtarlama ve performans testleri gerçekleştirilmiştir. Benzetim modeline ait tasarım detayları ve sonuçlar tez kapsamında aktarılmıştır.

Geliştirilen algoritmanın deneysel bir ortamda analizlerinin yapılabilmesi amacıyla elektrikli araçlar ile şebeke arasında çift yönlü güç akışını sağlayabilecek yüksek verim ve güç yoğunluğuna sahip bir izole rezonans çevirici tasarlanmış ve gerçekleştirilmiştir. Gerçeklenen rezonans çevirici tasarım detayları ve deneysel sonuçlar tezin ilerleyen bölümlerinde verilmiştir.

Deney ortamının kurulmasında rezonans çevirici izleme ve kontrolünde kullanılacak yüksek işlem gücü ve hassasiyete sahip FPGA temelli bir kontrol elektroniği tasarlanmış ve üretilmiştir. Elektronik kontrol kartlarının şema ve baskılı devre tasarımlarının yanı sıra üretilmiş son kartlarda tez içeriğinde mevcuttur.

Tasarımı ve üretimi gerçekleştirilen kontrol ve güç kartları bir araya getirilerek batarya şarj ve deşarjı yapabilecek bir izole rezonans çevirici oluşturulmuştur. Rezonans çeviricinin giriş gerilimini sağlamak için güç kaynağı, çıkışında yük olarak kullanılmak için batarya paketi ve direnç yükü sisteme eklenmiştir. Oluşturulan deneysel güç çeviricisinde giriş akım ve gerilimi, çıkış akım ve gerilimi okumak için ölçüm ekipmanları bağlanmış olup rezonans tankının üzerinden akım ve gerilim değerlerini grafik olarak izleyebilmek için ise osiloskop eklenmiştir. Tüm ölçüm ekipmanlarının da sisteme eklenmesi ile tam bir deney düzeneği oluşturulmuştur. Deney düzeneğinin içeriğine ve tasarımına ait detaylar tezin ilerleyen bölümlerinde ele alınmıştır.

Geliştirilen elektronik kartlarının gözle kontrolü, mikroskop altında detaylı lehim kontrolü ve kartların ilk çalıştırılma testleri gerçekleştirilmiş olup oluşturulan deney düzeneğini doğrulamak için standart kontrol yöntemleriyle çalışma testleri yapılarak performans çıktıları kaydedilmiştir.

Deney düzeneğinin ve kontrol döngülerinin gerçekleştirilebilmesi için FPGA üzerinde VHDL programlama dili ile temel güç elektroniği kontrol blokları, işaret işleme, yüksek hızlı akım ve gerilim okuma, yüksek verim takip algoritmaları gerçekleştirilmiştir.

Tasarlanan ve benzetim çalışmaları yapılan algoritma ve kontrol tekniklerinin deney düzeneği üzerinde de çalışmaları yapılarak ortaya koyulan algoritmanın performansı ölçülmüştür. Önerilen algoritma standart kontrol yöntemleriyle karşılaştırılarak elde edilen verim ve performans avantajları ortaya koyulmuştur.

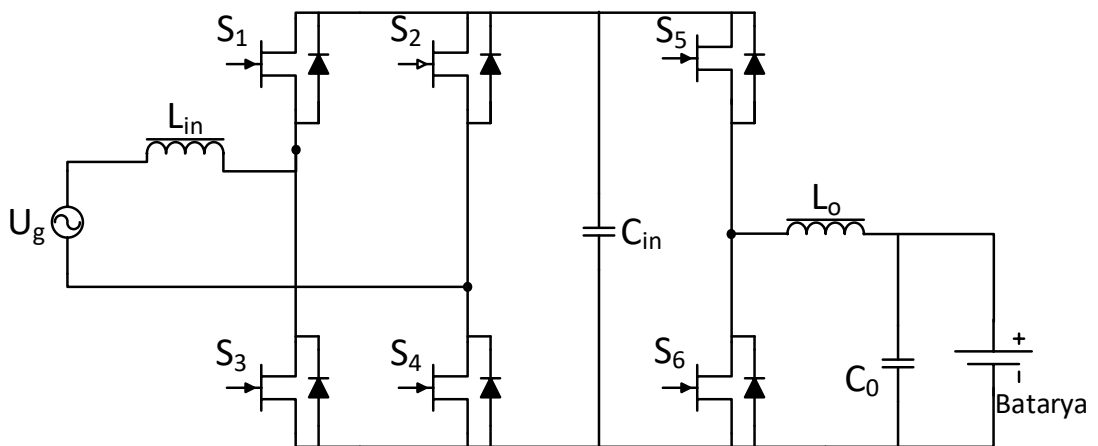
Algoritmanın geliştirilmesinde ve deneysel çalışmalarda iteratif bir çalışma yöntemi benimsenerek geliştirme ve deney safhaları performans bakımından istenen düzeye gelinene kadar devam edilmiştir. İteratif geliştirme çalışmaları esnasında deney düzeneği, güç çeviricisi, kontrol yöntemleri ve önerilen algoritmadaki değişikliklerle tasarımı en iyileştirilmiştir.

1.2 Güç Elektroniği Topolojileri ve Uygun Topolojinin Seçilmesi

Bu bölümde yapılan topoloji belirleme çalışmaları, belirlenen topoloji, kontrol yöntemleri, avantaj ve dezavantajları, topolojinin temel çalışma yapısı verilecektir.

Elektrikli araçlar ve şebeke arasında ara yüz olarak çift yönlü çeviriciler kullanılarak araç ve şebekenin tüm gereklilikleri yerine getirilebilir. Kişisel elektrikli araçların bataryaları genellikle 300 – 400V DC (Direct Current) aralığındadır. Çift yönlü şarj çeviricilerinin güçleri araç üstü şarj sistemleri için 3 – 22kW aralığındadır. İzolasyon ihtiyacı, akım ve gerilim stresleri dolayısıyla tam köprü çeviriciler genellikle tercih sebebidir. Araç üstü şartları çeviricilerin yüksek güç yoğunluğu, küçük hacim, düşük ağırlık, ucuzluk, güvenlik ve güvenilebilirlik sağlamalarını zorunlu kılmaktadır. Topoloji seçiminde bu şartların hepsi göz önünde tutulmaktadır. Şebeke ile etkileşimli olan çeviricilerin şebekenin harmonik ve verimlilik kurallarını da sağlaması gerekmektedir. Bu yüzden ki araç üstü çift yönlü şarj ve deşarj çeviricilerinin de çok yüksek verimli çeviriciler olması gereklidir. Çift yönlü araç üstü şarj cihazları izolasyon sınıfına göre iki temel gruba ayrılırlar. Şebeke ile araç bataryasının birbirinden galvanik izolasyon ile ayrılması durumunda izoleli, ayrılmaması durumunda ise izolesiz çeviriciler kullanılır.

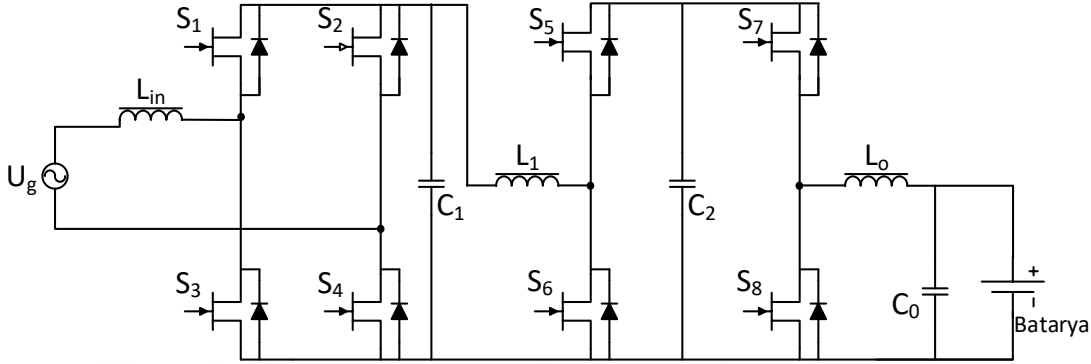
Şekil 1.1’de verilen topoloji izolesiz sınıfı giren en basit tipte bir çift yönlü araç üstü şarj sistemidir. Şebeke tarafında tek fazlı PWM (Pulse Width Modulation) doğrultucu, batarya tarafında ise çift yönlü arttıran-azaltan DC/DC çevirici bulunmaktadır. Bu topolojinin en büyük avantajı daha az anahtar kullanılması dolayısıyla maliyet olarak iyi durumda olmasıdır. Ancak izolesiz olduğundan gerekli güvenlik kriterlerini sağlaması olanaksızdır. Tez önerisinde bu topolojinin kullanılmasına karar verilmiş olup güvenlik açıkları gerekçesiyle daha sonra bu topolojiden vazgeçilmiştir.



Şekil 1.1 : Tek faz PWM doğrultucu ve azaltan-arttıran DC/DC çeviriciden oluşan izolesiz araç üstü şarj sistemi.

Şekil 1.2’de ise yine izolesiz bir çevirici topolojisi verilmiştir. Bu topolojide yine AC (Alternating Current) tarafta tek fazlı PWM doğrultucu ve batarya tarafında kaskat

olarak bağlanmış azaltan arttıran çevirici bulunmaktadır. Bu DC/DC çeviriciler aynı anda çalışarak gerilim seviyelerinde oluşturdukları farklarla çift yönlü olarak enerji akışı sağlayabilirler. Şekil 1.1’de verilen topolojiden farkı daha fazla anahtara sahip olduğundan güç kayıplarının daha fazla olmasıdır.

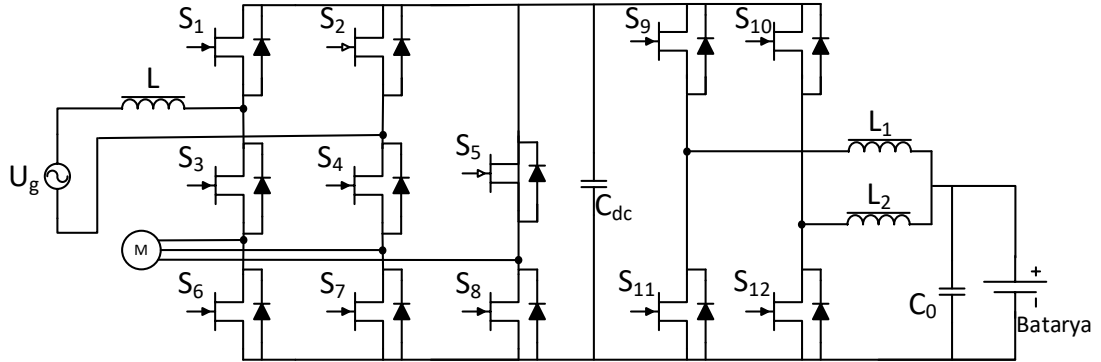


Şekil 1.2 : Tek faz PWM doğrultucu ve kaskat azaltan-arttıran DC/DC çeviriciden oluşan izolesiz araç üstü şarj sistemi.

Şekil 1.3’de gösterilmekte olan bir diğer izolesiz çevirici ise sekiz anahtarlı evirici (ESI) ve faz kaymalı DC/DC çeviriciden oluşmaktadır. Bu topoloji araç üzerinde kullanılan DC/DC çevirici, batarya şarj ve deşarj ve aynı zamanda DC/AC motor sürücü devrelerinin tümünü içermektedir. Çeviricinin birinci bölümü DC/AC evirici ve tek faz AC/DC doğrultucu olarak görev yapabilmektedir. Bu sayede çekiş / rejeneratif çalışma ile şarj ve deşarj çalışmayı sağlayabilir. Faz kaymalı DC/DC çevirici kısmı ise Şekil 1.1’de verilen batarya şarj bloğunun çift faz kaydırılmış hali olarak verilir. Çift faz kaydırma ile her iki koldaki akım arasındaki 180° faz açısı sayesinde toplam çıkış akım dalgalılığı yarı yarıya düşmektedir. Bu çok fonksiyonlu çevirici birçok özelliği bir arada barındırır da çeviricinin tasarımında ve kontrolünde birçok zorluk söz konusudur. Giriş katında anahtar boyutlandırılması motor sürücü güç ve gerilim seviyelerine göre yapılacağından batarya şarj özellikleri için bu anahtarlar gereksiz maliyet ve performans düşüşü getirecektir. Ayrıca çeviricinin güvenilebilirliği diğer çeviricilere göre düşüktür.

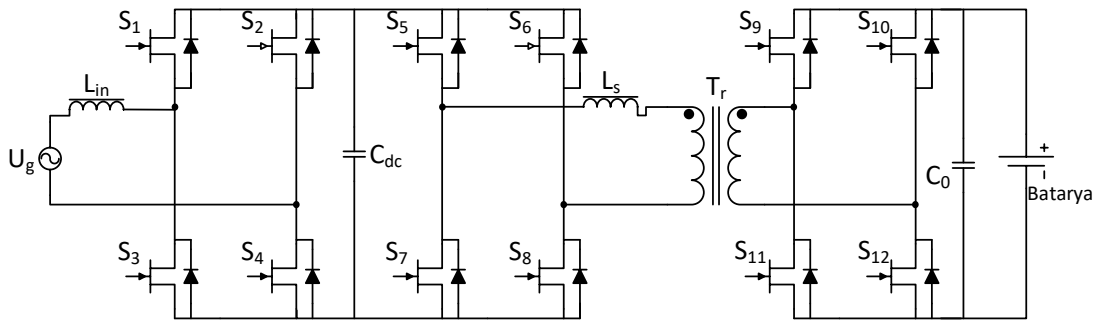
Transformatörler birçok uygulamada gerilim seviyesinin uygunlaştırılması ve şebeke ile depolama birimi arasında galvanik izolasyon sağlamak için kullanılır. Şekil 1.3’de izolesiz çeviricilerde şebeke frekansında izolasyon transformatörü kullanılıyorsa da ağırlık, hacim ve elektriksel gürültü bakımından araç üstü şarj sistemleri için kabul edilemez bir çevirici topolojisi ortaya çıkardı. Şebeke frekansında izolasyon

sağlayacak transformatörler yerine yüksek frekanslı anahtarlama transformatörlerinin kullanılmasıyla kompakt ve esnek tasarımlar gerçekleştirilebilir.



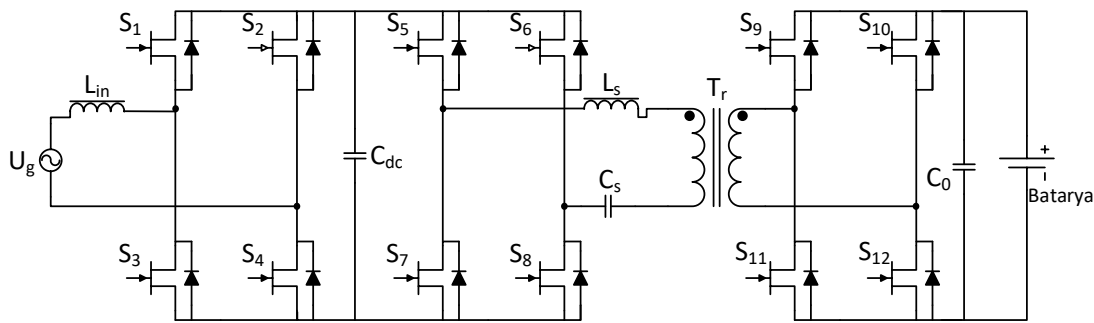
Şekil 1.3 : Çok fonksiyonlu sekiz anahtarlı evirici ve faz kaymalı DC/DC çeviriciden oluşan izolesiz araç üstü şarj sistemi.

Şekil 1.4’de sunulan topoloji şebeke tarafında tek faz PWM doğrultucu ve batarya tarafında çift aktif köprü yüksek frekans izoleli DC/DC çeviriciden oluşmaktadır. Bu çevirici güvenlik ve hacim bakımından daha önce verilen çeviricilere göre avantajlıdır. Çeviricinin DC/DC katı faz kaydırma metodu ile sürülerek anahtarların ZVS (Zero Voltage Switching) de çalışması sağlanmaktadır. İki köprü arasındaki faz açısı farkının yönüne göre güç akış yönü belirlenmektedir. Faz açısı aynı zamanda çıkış gücünü de kontrol etmektedir. Birçok gerilim beslemeli çeviriciler gibi bu DC/DC çeviriciler de bazı limitlere sahiptir. ZVS anahtarlama çok dar bir yük bölgesinde gerçekleştirilebilir bu yüzden çalışma aralığının büyük bir çoğunluğunda yumuşak anahtarlama yapamazlar. Bu verimin her bölgede yüksek olmadığı anlamına gelmektedir. Giriş akımları darbeleri olduğundan giriş kondansatörlerinin büyük olması gerekmektedir. Yüksek sirkülasyon akımları ZVS olmadığı durumlarda yüksek kayıplara neden olurlar. Çalışma aralığı ve verim olarak düşük kaldıkları için çalışmamızda faz kaydırmalı PWM teknolojisi kullanılmayacaktır.



Şekil 1.4 : Tek faz PWM doğrultucu ve çift aktif köprü DC/DC çeviriciden oluşan izole araç üstü şarj sistemi.

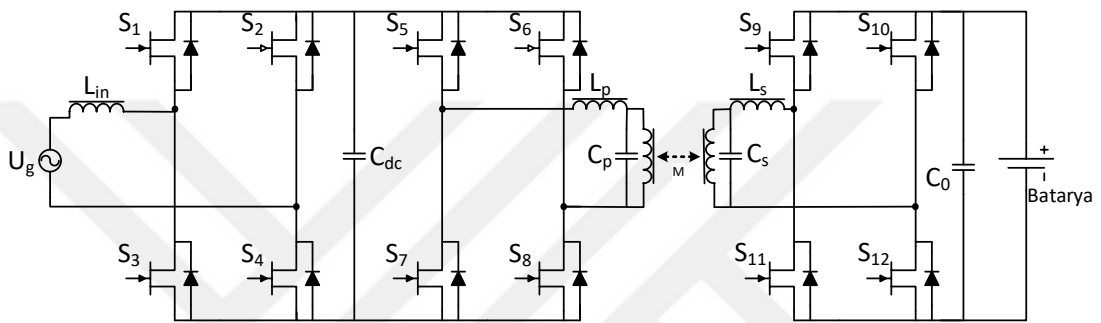
Şekil 1.4’de verilen topolojiye çok benzer diğer bir topoloji ise Şekil 1.5’de verilen, çift aktif köprü faz kaydırmalı DC/DC çevirici yerine yine çift aktif köprü rezonans mod DC/DC çevirici gelmesiyle oluşan topolojidir. Faz kaymalı kontrol rezonans devresinde de kullanılır. Faz kayması sayesinde güç yönü değiştirilebilir. Yine bu yöntemle rezonans devresini süren 4 anahtar ZVS, sekonder tarafta yer alan senkron doğrultucu köprüsü ise ZCS (Zero Current Switching) modunda çalışır. Bu sayede anahtarlama kaybı sıfıra yakın olup en yüksek verim seviyelerine ulaşabilmektedir. Rezonans mod çeviricilerde rezonans olayından dolayı devre üzerindeki sirkülasyon akımları standart PWM çeviricilere oranla biraz yüksek olmasına rağmen sıfır akımda anahtarlama yapıldığından bu akımların anahtarlama kaybına bir etkisi olmaz, ancak ve ancak iletim kayıplarında artış gözlenir ki iletim kayıpları standart çeviricilerde anahtarlama kayıpları yanında ihmal edilebilecek seviyelerdedir. Rezonans çeviricilerde akım yolunda seri bir kondansatör olduğu görülmektedir. Bu kondansatör akım taşıdığından boyut olarak devrenin boyutlarında önemli yer tutmaktadır. Rezonans çeviricilerin ilk geliştirildiği yıllarda yüksek frekansta anahtarlama yapabilecek anahtarlama elemanları bulunmadığından düşük frekanslarda anahtarlama yapılan devrelerde rezonans çeviriciler daha büyük yerler kaplamaktaydı. Ancak günümüzün silikon teknolojisi sayesinde güç seviyesine göre 1MHz seviyelerinde bir anahtarlama frekansından rezonans çeviriciler için bahsedilebilmektedir. Anahtarlama frekansının bu seviyelere çıkması ile rezonans mod çeviricilerin dezavantajı olarak görülen seri kondansatör ve büyük yer kaplaması sorunu bertaraf edilmiştir.



Şekil 1.5 : Tek faz PWM doğrultucu ve çift aktif köprü rezonans modlu LLC tipte DC/DC çeviriciden oluşan izole araç üstü şarj sistemi.

Rezonans mod çeviriciler yüksek güç ve verim gerektiren uygulamalarda tercih edilen çeviricilerdir. Özellikle son yıllarda GaN (Gallium Nitride) tip anahtarlama elemanlarının çıkmasıyla neredeyse tamamen kayıpsız anahtarlama gerçekleştirmek mümkün olmaktadır. Yüksek frekanslara çıkıldıkça rezonans çeviriciler üzerinde

akademik ilgi de artmaktadır. Yüksek frekans davranışının incelenmesi ve analizlerin yapılması rezonans çeviricilerin akademik bakımdan da incelenmesini beraberinde getirmiştir. Yüksek frekans davranışlarına göre yeni anahtarlama ve kontrol yöntemleri her geçen gün ortaya çıkarılmaktadır. Rezonans mod çeviricilerin artan silikon teknolojisiyle beraber popüler hale gelmesiyle kablosuz enerji transferi konusu da yeniden popülerlik kazanmıştır. Rezonans çeviricide yer alan yüksek frekanslı transformatör yerini hava aralığı olan bir transformatöre bıraktığında kablosuz enerji aktarımı sağlanmış olur. Kablosuz enerji aktarımı elektrikli araçlar için düşünülmekte olan bir şarj topolojisidir. Bu topoloji Şekil 1.6'da verilmiştir.



Şekil 1.6 : Tek faz PWM doğrultucu ve çift aktif köprü rezonans modlu IPT tipte DC/DC çeviriciden oluşan izole araç üstü şarj sistemi.

Yukarıda araç üstü şarj sistemleri için temel çevirici topolojileri aktarılmıştır. Bu topolojilerin ortak özelliği hepsinin çift yönlü güç akışına izin verecek şekilde “Vehicle to Grid” (V2G)’e uygun olmasıdır. Güvenlik gerekçeleri bakımından izolesiz çeviriciler tez kapsamı dışındadır, izolesiz çeviriciler ancak deneme ve test amaçlı yapılabilecek özel elektrikli araçlarda kullanıma uygundur. Trafiğe çıkabilecek, yolcu taşıyacak araçlarda kullanımı uygun olmayacaktır. İzole çeviricilere bakıldığında örneklerde genellikle tam köprü izole çeviricilere yönelinmiştir. Bunun en önemli nedenlerinden birisi transformatörün her iki yönde de akım taşımaya gerektiğinden yarım köprü topolojilerde bara kondansatörünün de iki adet bulunarak ters kutuplaşmış olması gerekliliğidir. Bu durumda yarım köprü sistemlerde bara kondansatörleri çok büyük yer kaplamaktadırlar. Bu nedenle yarım köprü topolojiler de kapsam dışında bırakılmıştır.

Çift tam köprü DC/DC çeviriciler düşünüldüğünde rezonans mod ve faz kaymalı PWM olmak üzere iki çeşit çevirici kalmaktadır. Faz kaymalı PWM çevirici ve rezonans mod çeviricilerin olumlu ve olumsuz özellikleri karşılaştırıldığında PWM çevirici basit yapılı ve kontrolü kolay olması, rezonans çevirici ise yüksek verim ve

kompakt tasarım anlamlarında ön plandadır. Tezin odak noktası araç şarj sistemlerinde verimin artırılması çerçevesinde olduğundan, doğası gereği verimi yüksek olan rezonans modlu çeviricilerin kullanımı tez kapsamı içinde değerlendirilmektedir. Rezonans mod çeviricilerin seçilmesinin bir diğer amacı ise akademik olarak daha henüz bu çevirici üzerindeki çalışmaların tam olgunluğuna ulaşmamış olması gösterilebilir. Rezonans çeviriciler, yapılacak çalışma ile gelecek akademik çalışmalara ışık tutmak konusunda da avantajlara sahiptir.

Rezonans çeviriciler arasından (Dual Active Bridge LLC Serial Rezonant (DAB-LLC-SR)) LLC tip çift aktif köprü seri rezonans devresi seçilmiştir. Şekil 1.5’de verilen tüm şarj sistemi bu tez kapsamında değildir. Tek faz PWM doğrultucu kısmı tez kapsamında değildir. Doktora çalışmasında rezonans DC/DC çeviriciler için verim en iyileştirmesi ele alınmıştır. Bu devrenin seçilmesinin temel nedeni çift yönlü güç akışı sağlayabilmesi ve çıkış gücünü her iki yönde de geniş yük aralığında sağlayabilmesidir. Bu nedenlerin yanı sıra yumuşak anahtarlama ve yeni tip yöntemlere açık olmasıdır.

LLC tip çift aktif köprü seri rezonans çeviricide GaN tipi anahtarlar kullanılarak çok yüksek frekansta anahtarlama gerçekleştirilmiştir. GaN tipi anahtarlar kullanılarak frekansın yükseltilmesi ile çevirici boyutları küçülerek daha kompakt bir güç devresi elde edilmiştir. GaN tipi anahtarların her iki köprüde de kullanılması ile senkron doğrultucu anahtarlarının gövde diyotunun iletme girmeyerek yumuşak anahtarlama sağlanmıştır. GaN tipi anahtarların iletme ve kesime girme hızları çok yüksek olduğundan ölü zaman kontrolü yapılabilmesi için yeterli imkânı sunmaktadırlar.

1.3 Literatür Araştırması

Tez çalışmasında, GaN anahtarlar ile gerçekleştirilmiş bir LLC rezonans çevirici kullanılarak küçük elektrikli araçlarda hızlı batarya şarj uygulamasında akıllı bir verim takibi algoritması önerilmiştir. Klasik FM (frequency modulation), S-PWM yöntemi ve KÇM (kesintili çalışma modu) yöntemleri kullanılarak GaN temelli LLC rezonans çeviricinin verimi tüm batarya şarj sürecinde takip edilerek sabit akım bölgesi (hızlı şarj) ve sabit gerilim bölgesinde (yavaş şarj) sürekli en üst seviyede tutulmuştur.

Artan mobilite ihtiyacı, elektrikli ve hibrit araçlar üzerindeki etkileri batarya şarj süreci ile alakalı problemlerin araştırılmasını önemli ve acil kılmaktadır. Batarya ömür

döngüsü, şarj ve batarya sağlığı tahmini gibi konular yeni yöntemler ve teknolojilerin geliştirilmesi ile adreslenmiştir. Diğer bir yönden bataryanın hızlı şarj edilebilmesi elektrikli araçların daha çekici hale gelmesi açısından kritiktir. Son günlerde uzun şarj süreleri elektrikli araçların tercih edilmesinde insanların aklındaki en büyük soru işaretidir. Elektrikli araçların batarya şarj işleminin hızlandırılabilmesi için daha yüksek güçlü şarj ünitelerine ve yüksek verimli güç elektroniği çeviricilerine ihtiyaç vardır. Genellikle araştırmacılar daha küçük, hafif ve yüksek verimli şarj çeviricileri tasarlamak için çalışmalarına devam etmektedirler. Özellikle Li-Ion (Lithium Ion) bataryalar olmak üzere batarya şarj işleminin hızlı ve mümkün olduğunca az enerji kaybıyla tamamlanabilmesi bugünün araştırmalarının en önemli hedeflerindendir. Şarj sürecinin sürekli iyileştirilebilmesi amacıyla yeni yöntemler ve yeni devre topolojileri önerilmektedir. Bu amaçla, LLC rezonans çeviriciler yüksek verimleri, yüksek güç yoğunluğu, küçük ve hafif yapıları sayesinde özel bir yere sahiptirler. Benzersiz özellikleri sayesinde bataryadan şebekeye ve şebekeden bataryaya enerji aktarımını mümkün olan en yüksek verimle gerçekleştirebilmektedirler [1, 2].

Çift yönlü güç aktarımı kapasitesi, yüksek verimlilik, yüksek güç yoğunluğu, yüksek kazanç ve galvanik izolasyon özellikleri sayesinde DAB (dual active bridge) PWM çevirici ve LLC / CLLC rezonans çeviriciler batarya şarj işlemleri için en uygun topolojilerdir. Bu topolojiler üzerine tamamlanmış ve devam eden birçok akademik araştırma mevcuttur [3, 4]. DAB ve LLC / CLLC topolojilerin avantaj ve dezavantajları üzerinden karşılaştırılması akademik araştırmalardaki en çok tartışılan konulardandır [5, 6].

DAB PWM çevirici rezonans tankı gibi herhangi bir lineer olmayan yapıyı topoloji içerisinde barındırmamaktadır. Bu nedenle DAB PWM çevirici kolay bir tasarım sürecine sahip olup klasik PWM çalışma oranı ile kolay bir şekilde kontrol edilebilir [7]. LLC ve CLLC çeviriciler topolojik olarak birbirine çok benzemektedir. LLC ve CLLC çeviricileri her ikisi de klasik olarak frekans modülasyonu ile kontrol edilmekte olup rezonans tankının tasarımı haricindeki tüm tasarım süreci ve detayları birbirine benzerdir [8, 9]. Rezonans çeviricilerin tasarım denklemleri, tasarım süreçleri ve eleman boyutlandırılması ile ilgili birçok kaynak mevcuttur. Yarı iletken üreticilerinin adım adım LLC ve CLLC rezonans çevirici tasarım adımlarını anlattığı tasarım yönergeleri ve araştırmaları mevcuttur [10]. LLC ve CLLC rezonans çeviricilerin çift yönlü güç akışı özellikleri sayesinde en çok tercih edilen uygulama alanları akıllı

şebekeler ve otomotiv sektörleridir [11, 12]. Literatürde LLC rezonans çeviriciler ile alakalı çok sayıda farklı tipte çalışma mevcuttur. Güç faktörü düzeltme (PFC) doğrultucusu ve LLC rezonans çeviricinin bir arada kullanıldığı matris çevirici en çok ilgi duyulan konular arasındadır [13].

Genel olarak şarj süreci boyunca batarya gerilimi büyük bir aralıkta değişmektedir. LLC rezonans çeviricilerde çıkış geriliminin büyük bir aralıkta değişimi çeviricinin büyük bir aralıkta değişken anahtarlama frekansı ile kontrol edilebilmesi gerekliliğini getirir. LLC rezonans çeviricilerde frekansın büyük bir aralıkta değişimi nedeniyle, çevirici toplam verimi yüksek frekansa çıkılması ile düşmektedir. Birçok akademik araştırmada LLC rezonans çevirici topolojisine harici elemanlar ekleyerek çeviricinin daha yüksek verimlerde çalıştırılabilmesi sağlanmıştır [14, 15]. Örnek olarak, LLC rezonans çeviricinin yüksek verimde çalıştırılabilmesi için çevirici veriminin değiştir ve gözle yöntemi ile kontrol edilmesi kullanılabilir [16, 17].

GaN tipi güç elemanları son zamanlarda hızla gelişen yeni tip kayıpları düşük güç anahtarlarıdır. Özellikle düşük kapı ve anahtar kapasite değerleri sayesinde hızlı açılıp kapanabildikleri için anahtarlama kayıpları düşüktür. Anahtarlama kayıplarının düşük olması sebebiyle standart silikon anahtarlara göre çok daha yüksek hızlarda anahtarlama yapmaları mümkün olabilmektedir. DAB ve LLC çeviricilerde verimin arttırılabilmesinin bir diğer yolu da düşük kayıplara sahip GaN tipi anahtarlama elemanlarının kullanılmasıdır. Son yıllarda GaN ve SiC (Silicon Carbide) tipteki anahtarların hızla yaygınlaşması ile bu anahtarların performansları üzerinden karşılaştırılması akademik olarak en popüler konulardan biridir [6, 7, 9, 18, 19].

LLC rezonans çeviricilerde sekonder tarafta pasif diyot tipi tam dalga doğrultucuların yerine kontrollü anahtarlama elemanlarının kullanılması ile doğrultucu verimi arttırılabilmektedir. Bu yöntemde anahtarlama elemanının ters gövde diyotu üzerinden akım aktığında iletme sokularak diyotun iki ucu arasındaki gerilim düşümü ortadan kaldırılır ve diyot üzerinde oluşan güç kaybı ortadan kalkmış olur. Senkron doğrultma olarak da adlandırılan bu yöntemde en kritik konuların başında sekonder anahtarların anahtarlama zamanlaması gelmektedir. Sekonder anahtarlama zamanlamasının ayarlanması sekonder anahtarın drain-source gerilimi (V_{DS}) veya drain-source akımı (I_{DS}) ölçümüne dayanarak gerçekleştirilebilir [20, 21]. Senkron doğrultucu işlevinin kullanılarak LLC rezonans çeviricinin frekansının ayarlanması ile çeviricinin kontrolünün sağlanması da akademik olarak araştırılan konulardandır [22].

LLC rezonans çeviricinin veriminin en yüksek olduğu nokta çevirici rezonans akımının saf sinüs olduğu durumdur. Çeviricinin giriş gerilimi ile çıkış gerilimi arasındaki oran olarak ifade edilen çevirici kazancı anahtarlama frekansı ile orantılı olduğundan çeviricinin veriminin giriş gerilimi ile arasında bir bağıntı olduğu söylenebilir. LLC çeviriciyi sürekli olarak rezonans frekansında çalıştırarak giriş geriliminin ayarlanması ile LLC rezonans çevirici tüm batarya şarj sürecinde en yüksek verimde çalıştırılabilir [19, 23, 24]. Genellikle batarya geriliminin kontrol edilebilmesi amacıyla çeviricinin şebeke ile bağlantısını sağlayan PFC devresinin kontrolünde çıkışın yüksek bir aralıkta değişken olarak tasarlanması gerekir. Birçok çalışmada, PFC devresinin farklı topolojilerle değiştirilmesi ve aynı zamanda LLC rezonans çevirici yerine farklı DC/DC çeviriciler kullanılması da verimin iyileştirilmesi için başvurulmuş yollardandır [25, 26].

Batarya şarj sürecinde sabit gerilim ile yavaş şarj bölgesinde batarya doluluk oranı arttıkça çevirici gücü düşer ve düşük yük durumunda çalışma meydana gelir. Düşük yük durumunun tespit edilebilmesi için ortalama giriş akımının gözlenmesi veya frekans modülasyonu kontrol sinyalinin dikkate alınması yöntemleri kullanılabilir [27, 28]. Düşük yük durumunun tespitinden sonra kontrol algoritmasının buna göre düzenlenmesi ele alınabilir.

LLC rezonans çeviricilerde çıkışa güç aktarımı ancak ve ancak rezonans tankında oluşan rezonans olayı ile oluşmaktadır. Bunun yanı sıra rezonans tankından güç aktarımı için transformatör mıknatıslanma akımının da sağlanması gerekmekte olup güç aktarılmadığı durumlarda bile mıknatıslanma akımının rezonans tankı üzerinden sabit bir biçimde geçtiği gözlemlenebilir. Mıknatıslanma akımı özellikle düşük yük durumunda fazladan enerji kaybına neden olup çevirici toplam veriminin düşmesine neden olmaktadır. Sirkülasyon akımı primer tam köprünün bacakları arasındaki ölü zamanın ayarlanması ile düşürülerek LLC rezonans çeviricinin toplam veriminin artırılması sağlanabilir. Ölü zamanın ayarlanması konusunda da yapılan akademik çalışmalar mevcuttur [29, 30]. Düşük yük durumu ölü zamanın ayarlanması için kullanılan faz kayması yönteminin odaklandığı araştırma alanlarından [31, 32].

Düşük yük durumları birçok anahtarlama güç kaynaklarında da karşılaşılan ve üzerinde birçok yöntemin geliştirildiği konulardandır. Burst mod olarak adlandırılan kesintili çalışma yöntemi özellikle anahtarlama güç kaynaklarında yaygın olarak kullanılan yöntemlerdendir, bu konuda birçok akademik araştırma da bulunmaktadır

[28]. Çeviricinin aktif ve pasif durumda kaldığı açık ve kapalı sürelerinin optimizasyonuna dayalı çıkış gerilim ve akımının gözlenmesi yöntemleri ile alakalı birçok akademik araştırma literatürde geçmektedir [33, 34]. Pik akımların kontrol altında tutularak çevirici toplam veriminin yükseltilmesi amacıyla LLC rezonans çeviricinin pasif durumdan aktif duruma geçişi kritik araştırma konularından biridir [35].

Birçok araştırmadan görüleceği üzere frekans modülasyonu, ölü zaman kontrolü, kesintili çalışma gibi farklı tipte anahtarlama ve kontrol stratejileri bulunmaktadır. Birden fazla kontrol yönteminin avantaj ve dezavantajlarını harmanlayarak bir arada kombine olarak kullanılması da verimin artırılması amacıyla tercih edilen araştırma konularındandır. Ölü zaman kontrolü ile kesintili çalışmanın birlikte kullanıldığı yeni bir hibrit yöntemin önerildiği çalışmalar söz konusudur [36]. Başkaca iyi bilinen teknik ise batarya şarj sürecinde frekans modülasyonun ölü zaman yöntemi ile birlikte kullanılarak düşük yük durumlarında iyileştirilmiş bir verim değerinin elde edilmesidir [37].

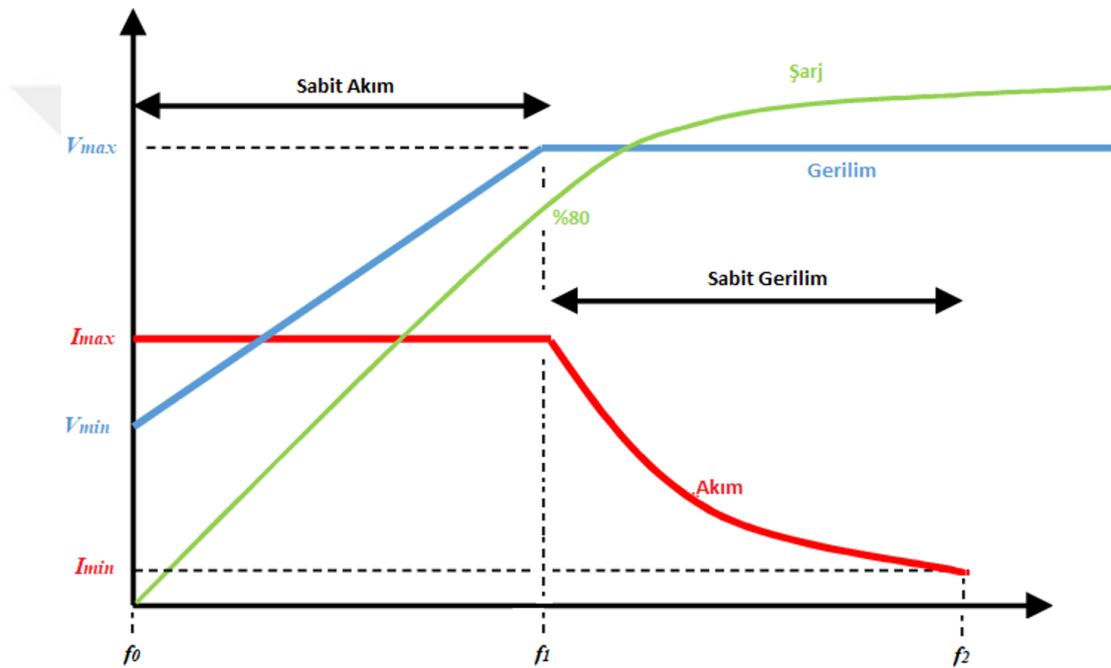
Tez çalışmasında, GaN temelli bir LLC rezonans çevirici ile batarya şarj uygulamasında mümkün olan en yüksek verim değerinin elde edilmesi amacıyla önerilmiş yeni bir yöntem ele alınmıştır. Değişken batarya yük koşullarında LLC rezonans çevirici veriminin gözlenerek kontrol yöntemlerinin değiştirilmesi yenilikçi yaklaşım olarak ön plana çıkmaktadır. Çalışmanın temel amacı farklı yük koşullarında LLC rezonans çevirici veriminin ve şarj durumunun takip edilmesi ve buradan elde edilen geri bildirimle çevirici kontrol yönteminin basitçe değiştirilerek her koşulda en yüksek verimi elde edecek şekilde bir operasyon sağlamaktır. Frekans modülasyonu, S-PWM ve kesintili çalışma modu olmak üzere üç farklı yöntem birlikte kullanılarak LLC rezonans çevirici kontrol tekniği oluşturulmuş olup en yüksek verimde çalışma elde edilmiştir. Önerilen akıllı verim takibi algoritması temel bir ölç ve değiştir şeması olarak ele alınabilir. Önerilen algoritma sayesinde batarya şarj sürecinin tümünde mümkün olan en yüksek verim değeri elde edilmiştir.

1.4 LLC Rezonans Çevirici ve Batarya Şarj Uygulaması

Yüksek verim, yüksek güç yoğunluğu, düşük anahtarlama elemanı stresleri, geniş bölgede çıkış regülasyonu ve göreceli olarak kolay kontrol özellikleri sayesinde LLC

rezonans çeviriciler izole batarya şarj uygulamalarında en çok tercih edilen güç elektroniği topolojilerindendir.

Son zamanlarda, elektrikli araçların hızlı şarj ünitelerinde ve araç üzeri şarj sistemlerinde yüksek verimlilik ve güç yoğunluğu avantajlarıyla LLC rezonans çeviriciler kullanılmaktadır. Bahsi geçen avantajlarının yanında, çıkış akımı ve toplam gücün azalmasıyla anahtarlama frekansının artırılması gerekir, bu durumda çıkış gerilim kontrolü zorlaşarak çevirici üzerinde oluşan toplam güç kaybı artar ve çevirici verimi dramatik biçimde düşer. Şekil 1.7’de klasik bir batarya şarj karakteristiği verilmiştir.



Şekil 1.7 : Klasik batarya şarj karakteristiği.

Batarya doluluk oranı %0 olduğu durumda LLC rezonans çevirici f_0 anahtarlama frekansı ile çalıştırılarak sabit akım ile batarya şarj edilmeye başlanır. Sabit akım çalışmanın başlangıcında batarya uç gerilimi V_{min} olup, sabit akım çalışma bölgesi boyunca yaklaşık olarak lineer artmıştır. Batarya şarj akımının sabit tutulması ve batarya uç geriliminin lineer olarak artmasıyla batarya şarj oranı giderek artmakta olup çeviricinin çıkışa aktardığı toplam güç de giderek artmaktadır. Batarya doluluk oranının %80 seviyelerine ulaşıldığında LLC rezonans çevirici toplam çıkış gücü en yüksek değere ulaşmış olup bu noktada anahtarlama frekansı f_1 olarak ayarlanmıştır. Sabit akım çalışmadan sabit gerilim çalışmaya geçildiği bu noktada verim değeri en yüksek seviyeye ulaşmış olup f_1 anahtarlama frekansı rezonans frekansı olarak verilmektedir. Çevirici verimi sabit akım modunda toplam gücün artmasıyla doğru

orantılı olarak artmıştır. Sabit gerilim ile şarj bölgesinde batarya uç gerilimi sabit tutularak %80 üzerindeki doluluk oranının artırılması sağlanmaktadır. Batarya doluluk oranının artması ile şarj akımı logaritmik olarak azalmaktadır. Şarj akımının azalmasıyla uç gerilimini sabit tutabilmek için LLC rezonans çevirici anahtarlama frekansı arttırılmaktadır. Toplam gücün düşmesi, anahtarlama frekansının artmasıyla LLC çeviricinin kayıpları artmakta ve toplam verimde düşmektedir. LLC rezonans çevirici f_2 anahtarlama frekansına ulaştığında maksimum anahtarlama frekansına ulaşılmış olup şarj akımı I_{min} değerine ulaşılmıştır. Bu değerden sonra çevirici frekansı daha fazla arttırılamamakta olup şarj işlemi bitirilmiştir.

Anahtarlama frekansının rezonans frekansına eşit olduğu f_1 frekansında LLC rezonans çevirici maksimum verime ulaşmış olup frekansın f_2 değerlerine doğru gelerek artmasıyla verim yaklaşık olarak %65 değerinin altına düşmektedir. Batarya şarj uygulamasında sürecin büyük bir bölümü sabit gerilim bölgesinde gerçekleştirilmekte olup çeviricinin verimi büyük bir aralıkta %75 değerinin altında kalmaktadır. Toplam batarya şarj süreci değerlendirildiğinde büyük bir enerji kaybı oluşmaktadır. Toplam enerji kaybının azaltılabilmesi ve dolayısıyla toplam şarj sürecindeki ortalama verim değerinin artırılması amacıyla LLC rezonans çeviricinin mümkün olduğunca rezonans frekansında veya rezonans frekansına yakın bölgede çalıştırılması gerekmektedir. Çeviricinin düşük yük durumlarında bile rezonans çalışma bölgesinde tutulabilmesi için farklı kontrol ve anahtarlama yöntemlerinin kullanılması değerlendirilmelidir.

1.5 Hipotez / Problemin Tanımı

LLC rezonans çeviricinin batarya şarj uygulamasında kullanımıyla tüm batarya şarj sürecinde anahtarlama frekansının değişken olmasıyla toplam verim değeri de değişken olmaktadır. Batarya şarj sürecinin büyük bir bölümünde %70 değerinin altına düşen verim ele alındığında şarj süreci boyunca toplam ortalama verim düşüktür.

Çevirici veriminin düşük olduğu düşük yük koşullarında, kontrol yönteminin değiştirilerek yüksek frekanslarda anahtarlama yapılması engellenmeli, rezonans frekansında çalışma sağlanmalıdır. Düşük yük koşullarında rezonans anahtarlama frekansında çalışmanın sağlanmasıyla toplam ortalama verimin %85 ve üzerinde olması gerçekleştirilebilir.

Tez çalışmasında LLC rezonans çeviricinin düşük yük koşulları altında çalışması durumunda düşen toplam veriminin farklı kontrol teknikleri ve bu kontrol yöntemlerinin bir arada kullanılmasıyla arttırılması hedeflenmektedir. Klasik frekans modülasyonu ile kontrol yönteminin yanı sıra tam köprü anahtarlama topolojisinde kolların anahtarlama sinyalleri arasındaki bırakılan güvenli bölge ölü zaman bölgesinin süresinin ayarlanması ile çıkış gücünün ayarlanabildiği “S-PWM” çalışma ve ayrıca çeviricinin belli bir süre aktif ve belirli bir süre pasif durumda çalıştırıldığı kesintili çalışma yöntemleri genel yaklaşımlardır. Bu yöntemlerin yük koşuluna, bataryanın durumuna, çevirici giriş gerilimi gibi etkenlere göre birlikte kullanılmasıyla batarya şarj sürecindeki toplam ortalama verimin arttırılması hedeflenmiştir.



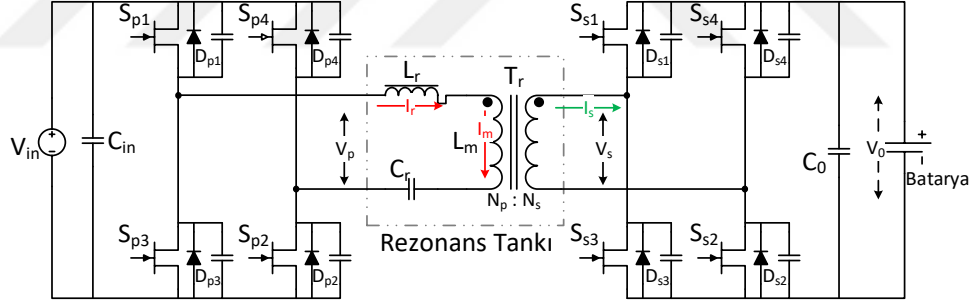


2. LLC REZONANS ÇEVİRİCİNİN İNCELENMESİ VE TASARIMI

Bu kısımda LLC rezonans çevirici ile ilgili topoloji incelemesi, tasarım parametreleri, denklemler, çalışma eğrileri, transformatör tasarımı, GaN anahtar seçimi, şema ve baskı devre tasarımları, donanım testleri ve VHDL tasarım ve benzetim detayları verilmiştir.

2.1 LLC Çevirici Topolojisinin İncelenmesi ve Çalışma Bölgeleri

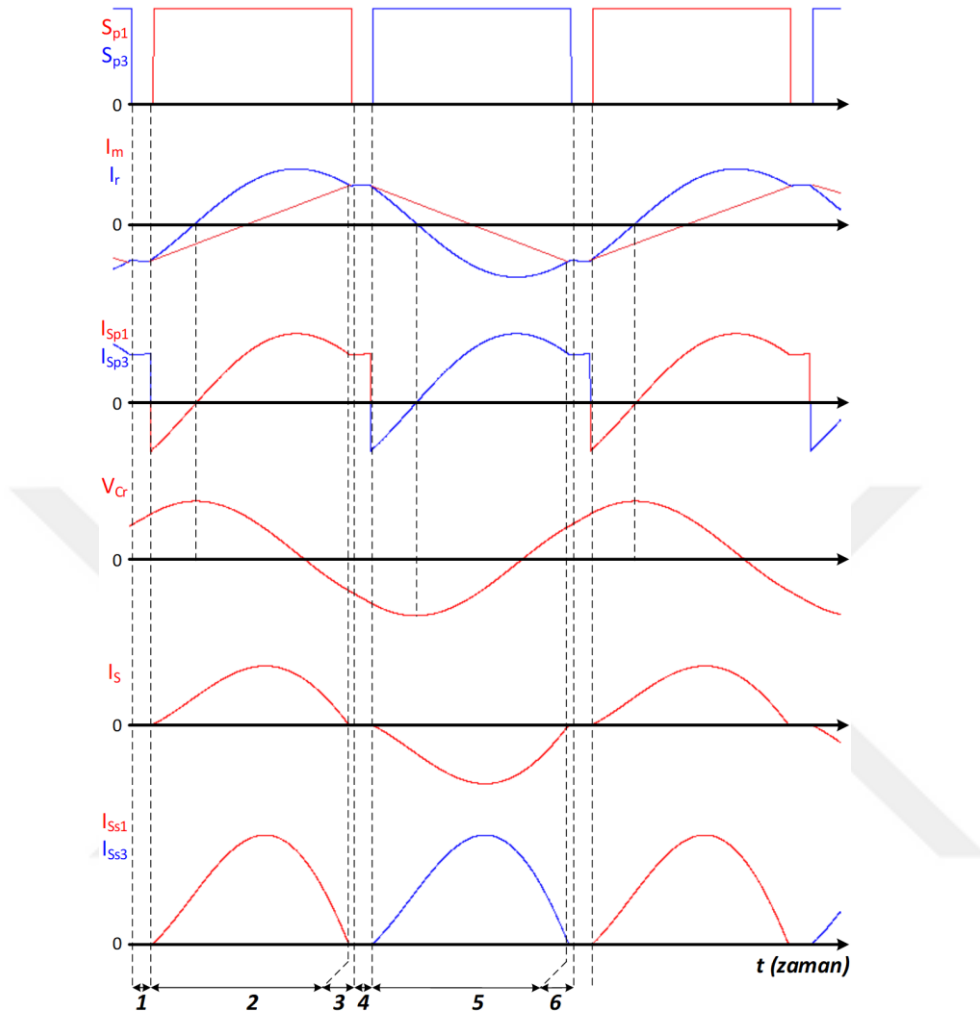
Çift yönlü güç akışına imkân sağlayan LLC Rezonans Modlu DC/DC Çevirici her iki tarafta da 4 yarı iletken anahtardan oluşan köprü yapısına sahiptir. Güç akışı kaynaktan bataryaya olabildiği gibi bataryadan da kaynağa doğru olabilmektedir. Her iki yönde güç akışını ZVS ve ZCS yaparak sağladığından çift yönde de yüksek verimli çalışma söz konusudur.



Şekil 2.1 : LLC rezonans modlu çevirici topolojisi.

Güç ve gerilim seviyesine göre çok yüksek anahtarlama frekanslarında çalışabilmektedir. Frekansın artırılması ile güç ile hacim oranı artırılarak daha kompakt çeviricilerin üretilebilmesine imkân sağlamaktadır. Bu yönüyle klasik PWM modlu çeviricilere avantaj sağlamaktadır. LLC rezonans modlu DC/DC çeviricide son yıllarda hızla gelişmekte olan ve günümüzde yeterli gerilim ve akım seviyelerinde örnekleri bulunan GaN tipi anahtarlama elemanları kullanılarak çok yüksek frekansta anahtarlama gerçekleştirilir. GaN tipi anahtarlar kullanılarak frekansın yükseltilmesi ile çevirici boyutları küçülerek daha kompakt bir güç devresi elde edilir. GaN tipi anahtarların her iki köprüde de kullanılması ve senkron doğrultucu anahtarlarının gövde diyotunun iletme girmesi ile yumuşak anahtarlama sağlanır. GaN tipi

anahtarların iletme ve kesime girme hızları çok yüksek olduğundan, GaN anahtarlar ölü zaman kontrolü yapılabilmesi için yeterli hassasiyeti sağlamaktadır.



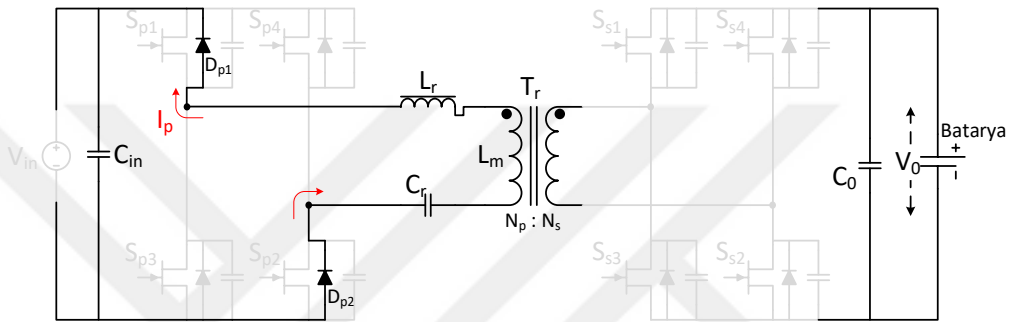
Şekil 2.2 : LLC rezonans modlu çevirici ileri yönde dalga şekilleri.

Enerji akışının kaynaktan bataryaya doğru olduğu şarj yönünde çalışmada S_{P1} , S_{P2} , S_{P3} , S_{P4} numaralı anahtarlar kontrolör tarafından sürülürken, S_{S1} , S_{S2} , S_{S3} , S_{S4} numaralı anahtarların gövde diyotları rezonans tankı ve transformatör üzerinden iletilen alternatif akımın doğrultulması işlemini gerçekleştirirler. Kontrolör tarafından sürülen S_{P1} , S_{P2} , S_{P3} , S_{P4} anahtarları teorik olarak %50 çalışma oranıyla sürülmektedirler. Gerçekte bu oran anahtarların bir bara kısa devresine sebep olmamaları için aynı koldaki anahtarların pasif durumunda olduğu ölü zamanlar nedeniyle sağlanamaz. Ölü zamanlar anahtarların ve rezonans tankının özelliklerine göre farklılık göstermekte olup sonraki bölümlerde hesaplanmıştır. GaN tipi anahtarlarda ölü zaman klasik silikon tip anahtarlara oranla dramatik bir biçimde kısadır. GaN tipi bir anahtar eşdeğeri bir SiC tipi anahtara oranla 10 kat düşük Drain-Source kapasite (C_{DS}) değerine sahiptir. Bu da anahtarın daha hızlı açılıp kapanmasına olanak sağlamaktadır.

LLC rezonans çeviricide her bir anahtarlama periyodu toplam altı (6) adet zaman aralığına sahiptir. Çevirici dalga şekilleri Şekil 2.2’de verilmiştir.

2.1.1 Aralık-1:

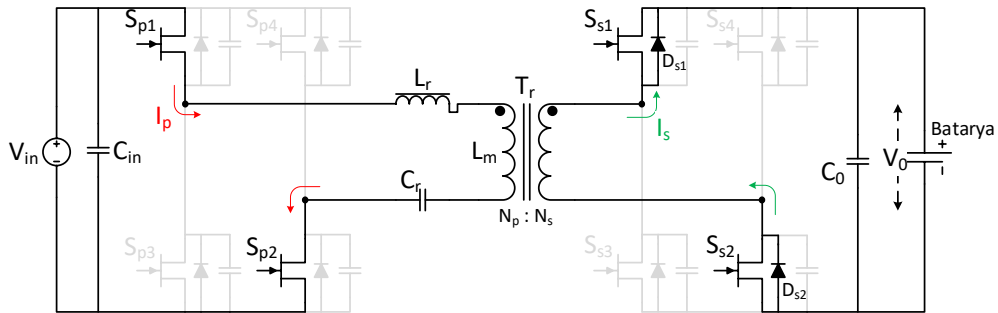
Bu aralık ölü zaman olarak bırakılan aralıktır. Bu aralıkta doğrultucu tarafa güç aktarımı olmaz. Primer akımı S_{P3} ve S_{P4} anahtarlarının çıkış kapasitelerini şarj ederken S_{P1} ve S_{P2} anahtarlarının kapasiteleri deşarj edilir. Şarj ve deşarj işleminin ardından akım D_{P1} ve D_{P2} ters paralel diyotlarını iletime sokarak ZVS’yi sağlar. Bu aralıkta iken devredeki güç akışı Şekil 2.3’de verildiği gibidir.



Şekil 2.3 : Aralık – 1 için güç akışı.

2.1.2 Aralık-2:

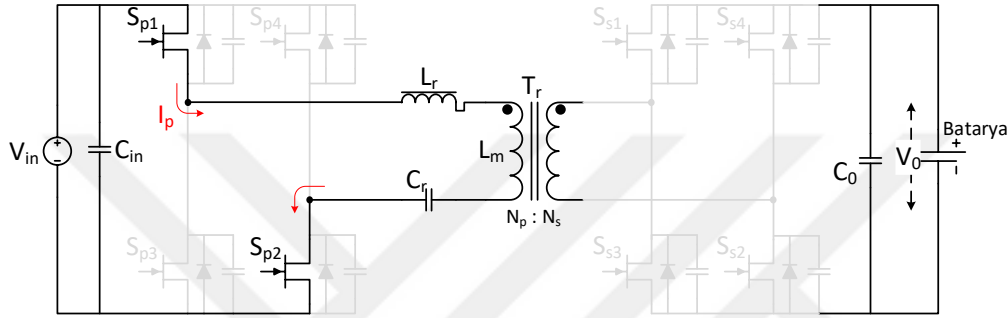
S_{P1} ve S_{P2} anahtarları ilettime girer ve transformatör üzerinden doğrultucu tarafa güç aktarımı olur. Negatifte olan primer akımı uygulanan pozitif gerilimden dolayı zorlanarak pozitif yönde dönmektedir. Bu esnada doğrultucu tarafında D_{S1} ve D_{S2} iletimde olduklarından transformatörün ikinci kısmında çıkış gerilimi görülmektedir. Primere uygulanan pozitif gerilim mıknatıslanma endüktansı akımının (I_m) lineer olarak artmasına neden olur. (L_m) rezonans olayına katılmaz. (L_r) ve (C_r) rezonans olayının olmasıyla rezonans akımı oluşur ve primerden akan akım sinüzoidal formda olur. Rezonans akımının tekrar mıknatıslanma akımına eşit olduğu noktada çıkışa güç aktarımı son bulur ve Şekil 2.4’de verilen Aralık-2 sonlanmış olur.



Şekil 2.4 : Aralık – 2 için güç akışı.

2.1.3 Aralık-3:

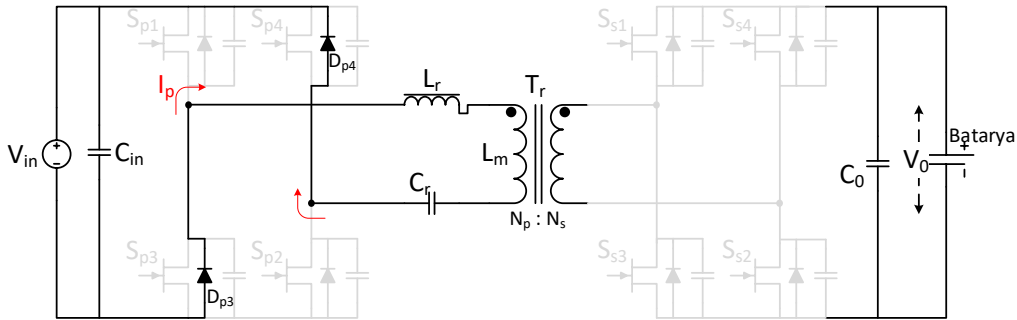
Rezonansın son bulması ile sekonder tarafa güç aktarımı durmuştur. (I_s) sekonder akımı sıfıra düşmüş olup çıkış kondansatörünü şarj etmemektedir. (I_p) primer akımı mıknatıslanma akımına eşit olur ve S_{p1} ve S_{p2} anahtarları kapanana kadar artmaya devam edecektir. Bu bölümde çıkış kısmı primerden ayrıldığından (L_m) mıknatıslanma endüktansı (L_r) ve (C_r) ile seri olarak rezonansa başlar. Ancak (L_m) mıknatıslanma endüktansı yeterince büyük olduğundan bu bölgede primer akımı mıknatıslanma akımını takip eder. Şekil 2.5’de S_{p1} ve S_{p2} anahtarlarının kesime gitmesi ile son bulur.



Şekil 2.5 : Aralık – 3 için güç akışı.

2.1.4 Aralık-4:

Bu aralık S_{p3} ve S_{p4} anahtar çifti için ölü zaman olarak bırakılan alandır. Bu aralıkta doğrultucu tarafa güç aktarımı olmaz. Primer akımı S_{p1} ve S_{p2} anahtarlarının çıkış kapasitelerini şarj ederken S_{p3} ve S_{p4} anahtarlarının kapasiteleri deşarj edilir. Şarj ve deşarj işleminin ardından akım D_{p3} ve D_{p4} ters paralel diyotlarını iletme sokarak ZVS'yi sağlar. Bu aralıkta iken devredeki güç akışı Şekil 2.6’daki gibidir.

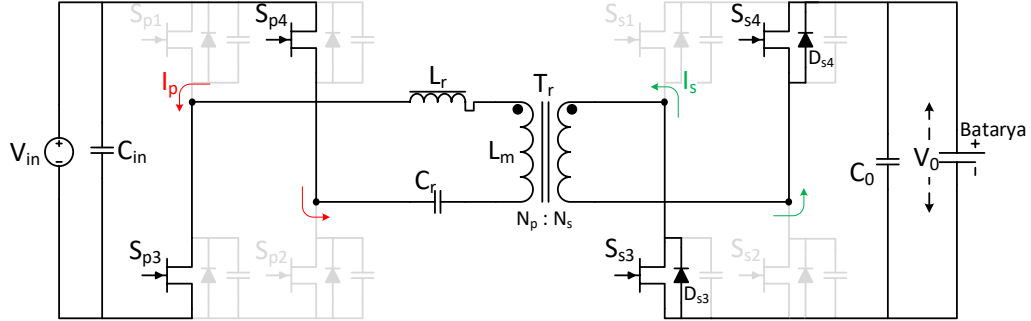


Şekil 2.6 : Aralık – 4 için güç akışı.

2.1.5 Aralık-5:

S_{p3} ve S_{p4} anahtarları iletme geçerek sekonder kısma güç aktarımı sağlarlar. Primer tarafa bu kez negatif gerilim geldiğinden primer akımı pozitif yönden negatife dönmeye zorlanır. Aralık-5, Aralık-2’nin tam olarak S_{p3} ve S_{p4} anahtarları ile

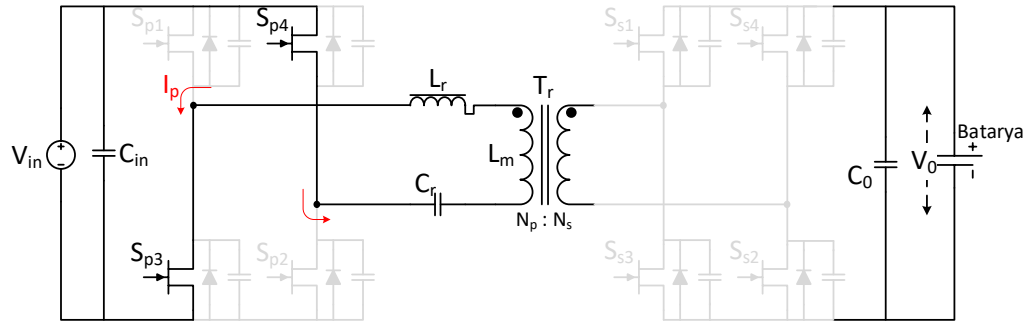
gerçekleştirilen versiyonudur. Benzer biçimde çıkışta D_{S3} ve D_{S4} iletimde olup sekonder gerilimini çıkış gerilimi olarak görmemize neden olur. Primer rezonans akımı mıknatıslanma akımına eşit olduğunda Şekil 2.7’de verilen aralık son bulur.



Şekil 2.7 : Aralık – 5 için güç akışı.

2.1.6 Aralık-6:

Rezonansın bitmesi ile bu aralıkta primer akımı mıknatıslanma akımına eşit olur ve S_{P3} ve S_{P4} kesime gidene kadar negatif yönde artmaya devam eder. Sekonder akımı yumuşak bir biçimde son bulduğundan D_{S3} ve D_{S4} yumuşak bir biçimde kesime girer. Bu aralıkta “ L_m ” mıknatıslanma endüktansı yeterince büyük olduğundan “ L_r ” ve “ C_r ” ile oluşturulan rezonans devresinin etkisi ihmal edilir. Bu aralık ve bir anahtarlama periyodu S_{P3} ve S_{P4} anahtarlarının kesime gitmesi ile Şekil 2.8’deki aralık sona erer.



Şekil 2.8 : Aralık – 6 için güç akışı.

2.2 Tasarım Parametreleri, Denklemler ve Çalışma Eğrileri

LLC rezonans çeviricinin empedans devresinin karmaşık olması nedeniyle rezonans olayı ve çalışması iki farklı frekansa bağlı olarak iki farklı çalışma koşuluyla gerçekleşir. İlk çalışma bölgesi olarak sonsuz yük direnci ile modellenen bir LLC rezonans çeviricide rezonans frekansı “ f_{r1} ” olarak denklem 2.1’de verilir. “ L_r ” rezonans endüktansı, “ C_r ” ise rezonans kondansatörünün değerlerini temsil etmektedir.

$$f_{r1} = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (2.1)$$

İkinci rezonans frekansı “ f_{r2} ” ise sıfır yük direnci olduğu kısa devre çalışma durumundaki değeri denklem 2.2’ye göre hesaplanabilmektedir. “ L_m ” mıknatıslanma endüktansı olarak verilir.

$$f_{r2} = \frac{1}{2\pi\sqrt{(L_r + L_m)C_r}} \quad (2.2)$$

Çıkışın kısa devre olduğu durumda güç aktarımı gerçekleşmeyeceğinden çeviricinin rezonans frekansı hesaplanırken denklem 2.1 kullanılır. LLC rezonans çeviricide kazanç değeri “ M_g ” denklem 2.3’de verilmiştir. “ n ” transformatör çevirme oranı, “ V_o ” çevirici çıkış gerilimi ve “ V_{in} ” çevirici giriş gerilimi olarak verilmiştir.

$$M_g = \frac{n \cdot V_o}{V_{in}} \quad (2.3)$$

Normalize frekans “ f_n ”, anahtarlama frekansı “ f_{sw} ” ve rezonans frekansının “ f_r ” oranı olarak denklem 2.4’de verilmiştir.

$$f_n = \frac{f_{sw}}{f_r} \quad (2.4)$$

Frekans değerlerinde olduğu gibi “ L_m ” mıknatıslanma endüktansı ve “ L_r ” rezonans endüktansı arasında da normalizasyon yapılarak “ L_n ” normalize endüktansı değeri denklem 2.5’e göre hesaplanabilir.

$$L_n = \frac{L_m}{L_r} \quad (2.5)$$

LLC rezonans çeviricide yüke bağlı olarak değişen kalite faktörü “ Q_e ” denklem 2.6’da verilmiştir.

$$Q_e = \frac{\sqrt{\frac{L_r}{C_r}}}{R_e} \quad (2.6)$$

“ R_e ” eşdeğer yük direncine ait bağıntı denklem 2.7’de verilmiştir.

$$R_e = \frac{8 \cdot n^2 \cdot V_o}{\pi^2 \cdot I_o} \quad (2.7)$$

Denklem 2.4’de verilen “ f_n ” normalize frekans, denklem 2.5’de verilen “ L_n ” normalize endüktansı ve denklem 2.6’da verilen “ Q_e ” kalite faktörü kullanılarak hesaplanan çevirici kazanç değeri “ M_g ” denklem 2.8’de açıklanmıştır.

$$M_g = \left| \frac{L_n \cdot f_n^2}{[(L_n + 1) \cdot f_n^2 - 1] + j[(f_n^2 - 1) \cdot f_n \cdot Q_e \cdot L_n]} \right| \quad (2.8)$$

Devam eden kısımda LLC rezonans çeviriciye ait yukarıda verilen bağıntılar kullanılarak Çizelge 2.1’de verilen temel tasarım kriterlerine göre detaylı hesaplamalar ve boyutlandırma yapılmıştır.

Çizelge 2.1 : LLC rezonans çevirici tasarım kriterleri.

Parametre	Değer
Toplam çıkış gücü – P_o	600W
Giriş gerilimi – V_{in}	200V DC
Çıkış gerilimi – V_o	24.5 – 29.4V DC
Çıkış akımı – I_o	20A DC
Anahtarlama frekansı – f_{sw}	220 kHz

Çizelge 2.1’de verilen tasarım kriterlerinden hareketle ilk olarak transformatör çevirme oranı “ n ” denklem 2.3 kullanılarak denklem 2.9’da verildiği gibi “ M_g ” kazanç değeri 1 alınarak hesaplanır.

$$n = M_g \cdot \frac{V_{in}}{V_o} = 1 \cdot \frac{200}{29.4} \cong 6.8 \quad (2.9)$$

Çıkış geriliminin “ V_{o_min} ” minimum ve “ V_{o_max} ” maksimum değerlerine göre LLC çeviricinin sağlaması gereken “ M_{g_max} ” maksimum ve “ M_{g_min} ” minimum kazanç değerleri denklem 2.10 ve 2.11’de verildiği gibi hesaplanır.

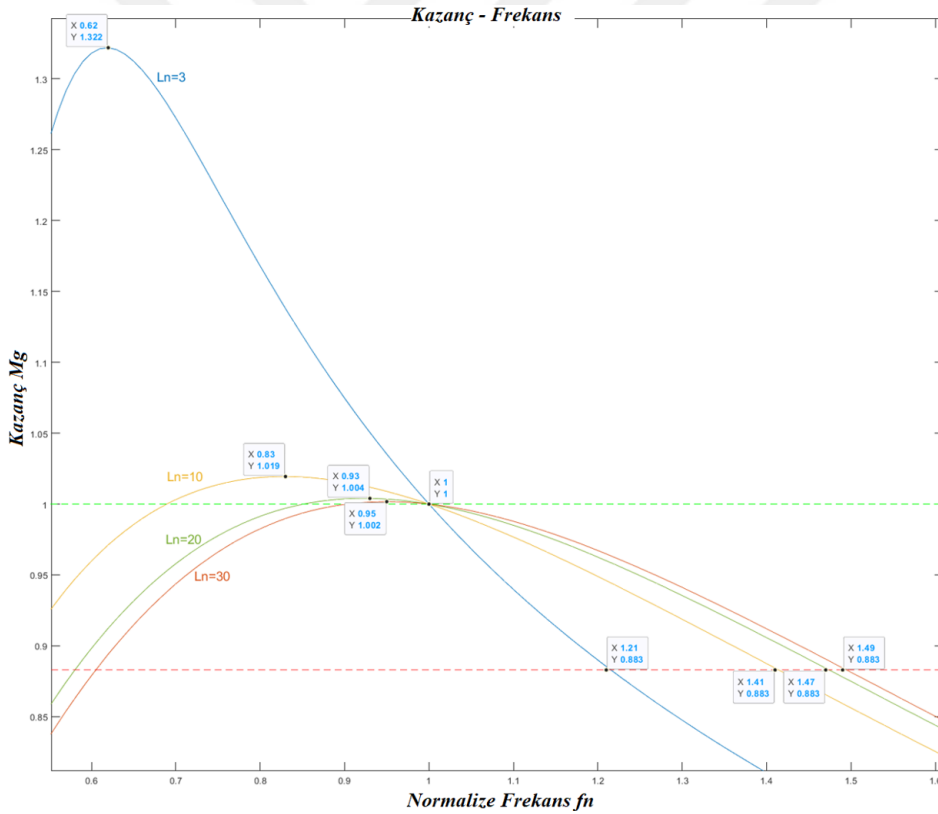
$$M_{g_max} = \frac{n \cdot V_{o_max}}{V_{in}} = \frac{6.8 \cdot 29.4}{200} = 1 \quad (2.10)$$

$$M_{g_min} = \frac{n \cdot V_{o_min}}{V_{in}} = \frac{6.8 \cdot 24.5}{200} = 0.833 \quad (2.11)$$

“ R_e ” eşdeğer yük direnci denklem 2.12’de verildiği şekilde hesaplanmıştır.

$$R_e = \frac{8 \cdot n^2 \cdot V_o}{\pi^2 \cdot I_o} = \frac{8 \cdot 6.8^2 \cdot 29.4}{\pi^2 \cdot 20} = 55.2\Omega \quad (2.12)$$

“ Q_e ” kalite faktörü genellikle 0.5 ile 0.8 aralığında seçilmesi uygun olarak değerlendirilmektedir. “ Q_e ” kalite faktörü yükseldikçe kazanç – frekans değişimi keskinleşmekte olup kontrol zor hale gelmektedir. “ Q_e ” kalite faktörü çok düşük olduğu durumda ise kazanç – frekans eğrisinde düşük kazanç sağlanabilmesi için çok yüksek frekans anahtarlama gereklidir [12]. Tasarımın devamında “ $Q_e = 0.6$ ” kabul edilerek devam edilecektir. Kalite faktörünün belirlenmesinin ardından “ L_n ” normalize endüktansı değerinin belirlenmesi gerekmektedir. “ L_n ” değerinin belirlenmesi aşamasında minimum ve maksimum kazanç değerlerinin yakalanabildiği ve maksimum normalize frekansın “ f_n ” 1.5 değerini geçmemesi kriterleri göz önünde bulundurulmuştur. Şekil 2.9’da farklı “ L_n ” değerlerine göre kazanç eğrisi verilmiştir.



Şekil 2.9 : “ $Q_e = 0.6$ ”, farklı “ L_n ” değerleri için kazanç – frekans ilişkisi.

Kazanç eğrilerine bakıldığında maksimum kazanç ve minimum kazanç değerleri aralığında çalışma tüm “ L_n ” değerleri için sağlanmaktadır. “ L_n ” değerinin büyümesi ile çalışma aralığı daha geniş bir frekans aralığına yayılmaktadır. Çalışma aralığının kabul edilebilir ölçülerde geniş bir aralığa yayılması daha yüksek hassasiyet ve kolay kontrol edilebilirlik sağlamaktadır. Burada maksimum normalize frekans 1.5 olarak

alınmıştır. “ L_n ” değerinin yükselmesi ile “ L_m ” mıknatıslanma endüktansının değerinin büyümesi ve dolayısıyla “ I_m ” mıknatıslanma akımının azaltılarak LLC rezonans çevirici sirkülasyon kayıplarının azaltılması hedeflenmiştir. Tüm bu kriterler dikkate alındığında “ L_n ” değerinin 20 – 30 aralığında 25 olarak alınmasına karar verilmiştir. Bu değer transformatör tasarımının netleştirilmesi ve üretiminin ardından yapılan ölçümlerle son değerine getirilmiştir.

Seçimi yapılan “ L_n ” ve “ Q_e ” değerlerinin ardından rezonans elemanları hesaplanarak rezonans tankının hesaplaması yapılmıştır. “ C_r ” rezonans kondansatörü, “ L_r ” rezonans endüktansı ve “ L_m ” mıknatıslanma endüktansı hesaplamaları sırasıyla denklem 2.13, 2.14 ve 2.15’de verilmiştir.

$$C_r = \frac{1}{2 \cdot \pi \cdot Q_e \cdot f_r \cdot R_e} = \frac{1}{2 \cdot \pi \cdot 0.6 \cdot 220000 \cdot 55.2} = 21.855nF \quad (2.13)$$

$$L_r = \frac{1}{(2 \cdot \pi \cdot f_r)^2 \cdot C_r} = \frac{1}{(2 \cdot \pi \cdot 220000)^2 \cdot 21.855} = 23.971\mu H \quad (2.14)$$

$$L_m = L_n \cdot L_r = 25 \cdot 23.971\mu H = 599.27\mu H \quad (2.15)$$

“ C_r ” rezonans kondansatörünün piyasada bulunamayacak değerde olmasıyla en yakın değerli olabilecek değerlerde seçim yapılmalıdır. Piyasada 21.855nF değerine en yakın olarak 22nF değerleri bulunabilmektedir. Kemet firmasının “R76UN22204040J” parça numaralı 22nF, 2kV değerindeki MKP tipli kondansatörü seçilmiştir. “ L_r ” ve “ L_m ” değerleri seçimi yapılan kondansatöre göre yeniden denklem 2.16 ve 2.17’de hesaplanmıştır.

$$L_r = \frac{1}{(2 \cdot \pi \cdot f_r)^2 \cdot C_r} = \frac{1}{(2 \cdot \pi \cdot 220000)^2 \cdot 22} = 23.813\mu H \quad (2.16)$$

$$L_m = L_n \cdot L_r = 25 \cdot 23.813\mu H = 595.32\mu H \quad (2.17)$$

Düzeltilmesi yapılan rezonans komponentleri sonrasında “ Q_e ” kalite faktörü tekrar hesaplaması denklem 2.18’de verilmiştir.

$$Q_e = \frac{\sqrt{\frac{L_r}{C_r}}}{R_e} = \frac{\sqrt{\frac{23.813\mu H}{22nF}}}{55.2\Omega} = 0.596 \quad (2.18)$$

“ L_r ” rezonans endüktansı ve “ L_m ” mıknatıslanma endüktansı transformatör tasarımı ile netleştirilmiştir. Transformatör tasarımı ve üretimi sonucunda elde edilen “ L_r ” ve “ L_m ” değerleri bir sonraki bölümde verilen ölçümler ile verilmiştir. Ölçümler sonucunda elde edilen “ L_r ” ve “ L_m ” değerlerine göre denklem 2.5’e göre “ L_n ” normalize endüktansı hesaplanacaktır.

2.3 Transformatör Tasarımı

LLC rezonans çeviricide en önemli ve kritik elemanlar rezonans tankı bünyesinde olup transformatör ise rezonans tankında en belirleyici elemandır. LLC rezonans çeviricilerde transformatör tasarımı klasik bir anahtarlama gücü kaynağındaki transformatör tasarımından bir miktar farklıdır. Transformatör tasarımında kaçak endüktansın bilerek yüksek tutulması ve mıknatıslanma endüktansının istenen seviyede tutulabilmesi amacıyla optimum olmayan bir transformatör tasarlanmıştır. Transformatörün kaçak endüktansı rezonans endüktansı olarak kullanılmış olup böylelikle fazladan bir “ L_r ” rezonans endüktansı tasarımına gerek kalmamıştır. Kaçak endüktansın yüksek tutulabilmesi amacıyla primer ve sekonder sargılar birbirinden ayırık olarak sarılmış olması ve mıknatıslanma akımının istenen seviyede tutulabilmesi için manyetik yol üzerinde hava aralığı bırakılması transformatör tasarımındaki en önemli gereksinimlerdir.

Transformatör tasarımında ilk olarak uygun bir manyetik nüve seçilmesi gerekir. Magnetics Inc. Firmasının manyetik elemanları kullanılarak tasarım ve üretim gerçekleştirilmiştir. Magnetics Inc. firmasının sağladığı $W_a A_c$ kriterine göre nüve seçim kataloğuna göre nüve seçimi yapılabilmektedir [38]. Nüve seçiminde güç ve anahtarlama frekansının yanı sıra önemli bir kriterde nüve tipidir. Kenarlarının açık olması, farklı sarım tekniklerinin kolayca uygulanabilir olması, farklı büyüklüklerde hava aralığının kolayca ayarlanabilir olması, kolayca tedarik edilebilmesi gibi faktörlerde önemli diğer kriterlerdendir.

“ P_o ” çevirici çıkış gücü, “ D_{cma} ” akım yoğunluğu, “ K_t ” topoloji sabiti, “ f_{sw} ” anahtarlama frekansı ve “ B_{max} ” maksimum akı yoğunluğunu tanımlamak üzere “ $W_a A_c$ ” kriteri denklem 2.19’da verilmiştir.

$$W_a A_c = \frac{P_o \cdot D_{cma}}{K_t \cdot B_{max} \cdot f_{sw}} = \frac{2kW \cdot 750cir.mil/A}{0.0014 \cdot 420mT \cdot 220kHz} = 11.5 \quad (2.19)$$

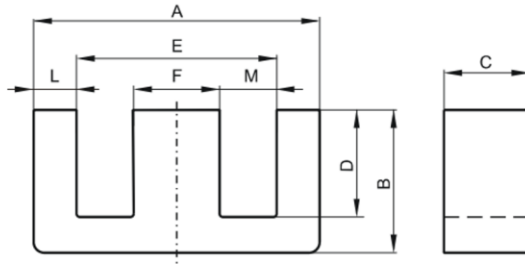
W _{aAc} (cm ⁴)	RS, DS, HS	E	EC, EER, EFD, ETD	EP, RM	ER	Planar	Pot	PQ	TC	U, UR
1	43622 RS DS HS	43515 EE 44011 EE 44020 EI	43434 ETD	43723 RM		44308 EI			42712 TC 42908 TC	42530 UU
2		44016 EE 44317 EE 43520 EE	43521 EER 43939 ETD 44013 EER 44119 EC	44230 RM		43808 EE 44310 EI	43622 UG	43230 UG	42915 TC 43113 TC 43806 TC	
3	44229 RS DS	44721 EE	44216 EER 44818 EER			44308 EE 44310 EE		43535 UG	43610 TC 43813 TC	44119 UR 44121 UR
4		44020 EE 44022 EE	44444 ETD 44821 EER 45224 EC 45418 EER			45810 EI	44229 UG		43615 TC	44125 UR
5								44040 UG	43620 TC 44416 TC	44130 UR
6		44033 EE 46016 EE	44949 ETD			46410 EI			44419 TC	
7		45724 EE							43825 TC 44015 TC	
8						45810 EE		45050 UG	44715 TC	
9			45454 ETD						44920 TC	45716 UR
10		45528 EE								
11						46410 EE			44916 TC	
12		45530 EE								
13			47035 EC						44925 TC	

Şekil 2.10 : W_{aAc} kriterine göre nüve seçim kataloğu [38].



0T45530EC

DIMENSIONS



(mm)	Nominal:	Tol. min.:	Tol. max.:
A	56.2	-2.1	0.0
B	27.6	-0.38	+ 0.38
C	24.61	-0.38	+ 0.38
D	18.5 Min.		
E	37.5 Min.		
F	17.2	-0.5	0.0
L	9.35 Ref.		
M	10.15 Ref.		
Eff. Parameters			
Ae mm²	Amin mm²	le mm	Ve mm³
420.0	411.0	123.0	52000

INDUCTANCE

AL value (nH/T ²)	Test conditions
9860 ± 25%	10 kHz, < 0.5 mT, 25 °C

MARKING

0T45530EC PXXXXXXXXX

CORE LOSSES

P _i max	Test conditions
< 32.8 W/set (< 630 mW/cm ³)	100 kHz, 200 mT, 25 °C
< 31.2 W/set (< 600 mW/cm ³)	100 kHz, 200 mT, 100 °C

Şekil 2.11 : 0T45530EC nüvesi bilgi kataloğu [39].

Nüve seçiminde çevirici gücü 2kW olarak alınmış olup ileriye dönük daha yüksek güçlü bir tasarım yapılması hedeflenmiştir. Denklem 2.19’da elde edilen W_{aAc} kriterine göre Şekil 2.10’da verilen kataloğa göre seçim yapıldığında “E” tip

nüvelerden 45530EC parça numaralı nüve çiftinin seçilmesi uygun bulunmuştur. Şekil 2.11’de 0T45530EC nüvesine ait bilgi yapırağı verilmiştir.

Faraday yasasının kare dalga primer gerilimine uygulanması ile “ N_p ” primer ve “ N_s ” sekonder sarım sayıları sırasıyla denklem 2.20 ve 2.21’de verildiği gibi hesaplanmıştır. “ A_e ” seçimi yapılan nüvenin kesit alanını göstermektedir.

$$N_p = \frac{V_{in} \cdot 10^8}{4 \cdot B_{max} \cdot A_e \cdot f_{sw}} = \frac{200V \cdot 10^8}{4 \cdot 420mT \cdot 4.2cm^2 \cdot 220kHz} = 12.88 \quad (2.20)$$

$$N_s = N_p \cdot \frac{V_o}{V_{in}} = 12.88 \cdot \frac{29.4V}{200V} = 1.89 \quad (2.21)$$

Denklem 2.20 ve 2.21’de hesaplanan sarım sayılarını tam sayılara yuvarlamak gerektiğinden primer sarım sayısı “ $N_p = 13$ ” ve sekonder sarım sayısı “ $N_s = 2$ ” olarak alınmıştır. Sarım sayıları ile istenen “ L_m ” mıknatıslanma endüktansının elde edilebilmesi için manyetik akı yolu üzerinde hava aralığı bırakılması gerekmektedir. Hava aralığının hesaplanması için gerekli endüktans katsayısı “ A_{Lreq} ” değeri denklem 2.22’de verildiği gibi hesaplanmıştır.

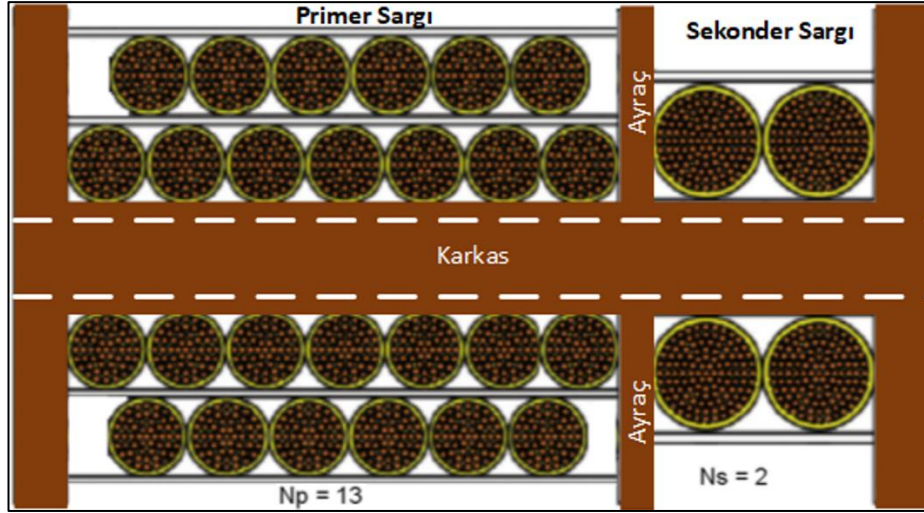
$$A_{Lreq} = \frac{L_m}{N_p^2} = \frac{595.32\mu H}{13^2} = 3522nH \quad (2.22)$$

Manyetik akı yolu üzerinde bırakılan hava aralığının boyu “ L_{gap} ” denklem 2.23’e göre belirlenmiştir.

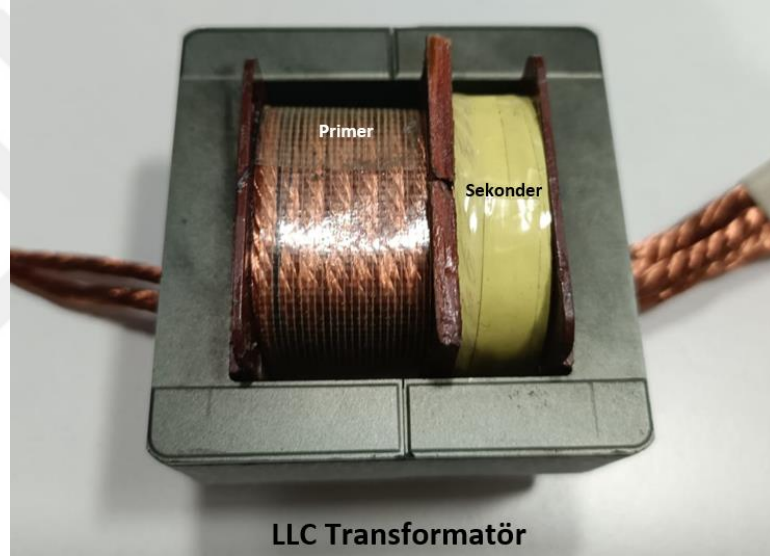
$$L_{gap} = \frac{4 \cdot \pi \cdot A_e}{A_{Lreq}} = \frac{4 \cdot \pi \cdot 4.2cm^2}{3522nH} = 0.15mm \quad (2.23)$$

Hesaplanan “ N_p ” primer sarım sayısı, “ N_s ” sekonder sarım sayısı ve “ L_{gap} ” hava aralığı değerlerinin yanı sıra yüzey katmanı etkilerini azaltmak için litz wire tipinde teller kullanılarak transformatör sargı tasarımı ayrı ayrı yapılmış olup sargı tasarım şeması Şekil 2.12’de ve üretimi gerçekleştirilen transformatör Şekil 2.13’de verilmiştir.

Transformatörün üretimi yapıldıktan sonra kısa devre ve açık devre testleri ve ölçümleri yapılarak “ L_r ” kaçak endüktans ve “ L_m ” mıknatıslanma endüktansı Çizelge 2.2’de verilmiştir.



Şekil 2.12 : Transformatör sargı şeması.



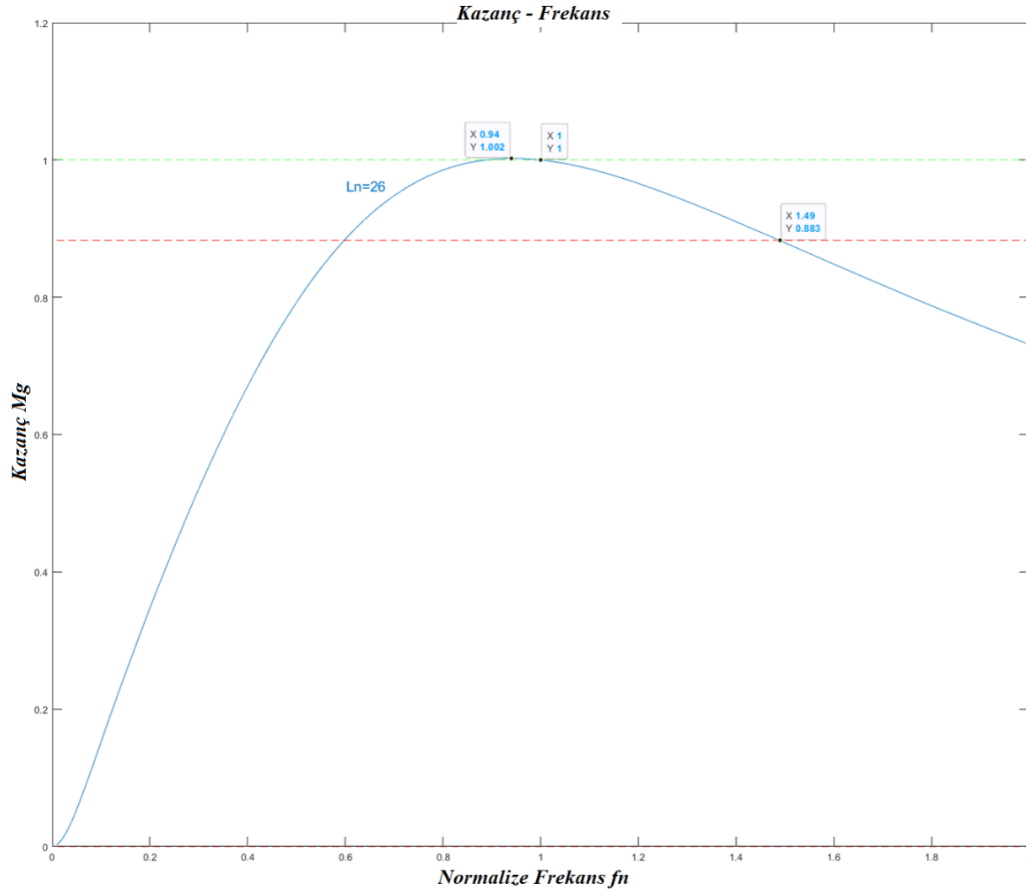
Şekil 2.13 : Üretimi yapılan transformatör görseli.

Çizelge 2.2 : Transformatör tasarım özeti ve ölçüme dayalı değerleri.

Parametre	Değer
Transformatör nüvesi	0T45530EC
Primer sarım sayısı – N_p	13
Sekonder sarım sayısı – N_s	2
Gerekli endüktans katsayısı – A_{Lreq}	3730nH
Hava aralığı – L_{gap}	0.14mm
Rezonans endüktansı – L_r	24.2µH
Mıknatıslanma endüktansı – L_m	630µH
Normalize endüktans – L_n	26

Çizelge 2.2’de görüldüğü üzere tasarım esnasında elde edilen değerlere çok yakın bir transformatör tasarımı gerçekleştirilmiş olup “ L_m ”, “ L_r ” ve “ L_n ” değerleri ölçülmüştür. Ölçümü yapılan değerlerde hesaplanan değerlere göre küçük sapmalar olmuş olup

“ f_{sw} ” anahtarlama frekansı denklem 2.1’e göre tekrar hesaplanırsa 218kHz olarak bulunabilir. “ L_n ” normalize endüktans değerinin değişimi ile Şekil 2.14’de verilen çalışma eğrisi nihai olarak elde edilmiştir.



Şekil 2.14 : $L_n = 26$ için LLC rezonans çevirici kazanç – frekans eğrisi.

2.4 GaN Anahtar Seçimi

LLC çevirici tasarımının aktarıldığı kısımda anahtarların yaklaşık olarak akım mertebeleri belirlenmiştir. Tez çalışmasında yüksek bir verim ve verim optimizasyonu yanı sıra yeni nesil çok yüksek frekanslarda anahtarlama yapabilen GaN tipi anahtarlama elemanları kullanımı bir yenilik olarak gösterilebilir.

Piyasada GaN tipi elemanlar üreten henüz çok fazla firma bulunmamaktadır. GaN Systems, Transphorm gibi firmalar GaN elemanlar üzerine yoğunlaşmış şirketlerin başlıcalarıdır. Texas Instruments, Analog Devices, NXP gibi büyük firmalarında az sayıda ürünü olmasına rağmen bu firmaların ilgileri başlangıç seviye denemelerde ve GaN tipi anahtarlar için kapı sürücü geliştirme odaklı olmuştur. Texas Instruments bu konuda bir adım ileri atarak GaN tipi anahtar ile sürücüsünü aynı paket içerisinde üretmiştir. Firmaların ürün gamı değerlendirildiğinde yüksek gerilim ve akım

değerlerinde ürünler GaN Systems ve Transphorm tarafından sunulduğu görülebilir. GaN Systems diğer markalara oranla daha ulaşılabilir ve satın alınabilir olmasının yanı sıra yüzey montaj ürünlere yöneldiklerinden daha kompakt anahtarlara ulaşmak mümkündür. Bu nedenlerle tez çalışmasında GaN Systems firmasının GaN tipi anahtarlama elemanları kullanılmıştır. Şekil 2.15’de primer GaN anahtarlama elemanı, Şekil 2.16’da ise sekonder GaN anahtarlama elemanı bilgileri verilmiştir.

GS66508T

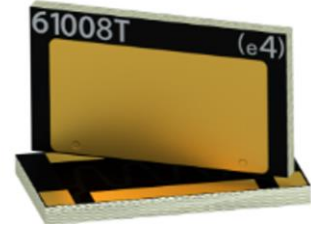
- 650 V E-HEMT
- GaN^{FX}™ packaging
- Current 30 A
- $R_{DS(on)}$ 50 mΩ
- Dimensions: 6.9 x 4.5 x 0.54 mm
- Top-side cooled
- Dual gate drive pins
- Island Technology™ Transistor



Şekil 2.15 : Primer GaN anahtarlama elemanı (GS66508T) [40].

GS61008T

- 100 V E-HEMT
- GaN^{FX}™ packaging
- Current 90 A
- $R_{DS(on)}$ 7.0 mΩ
- Dimensions: 7.0 x 4.0 x 0.54 mm
- Top-side cooled
- Island Technology™ Transistor



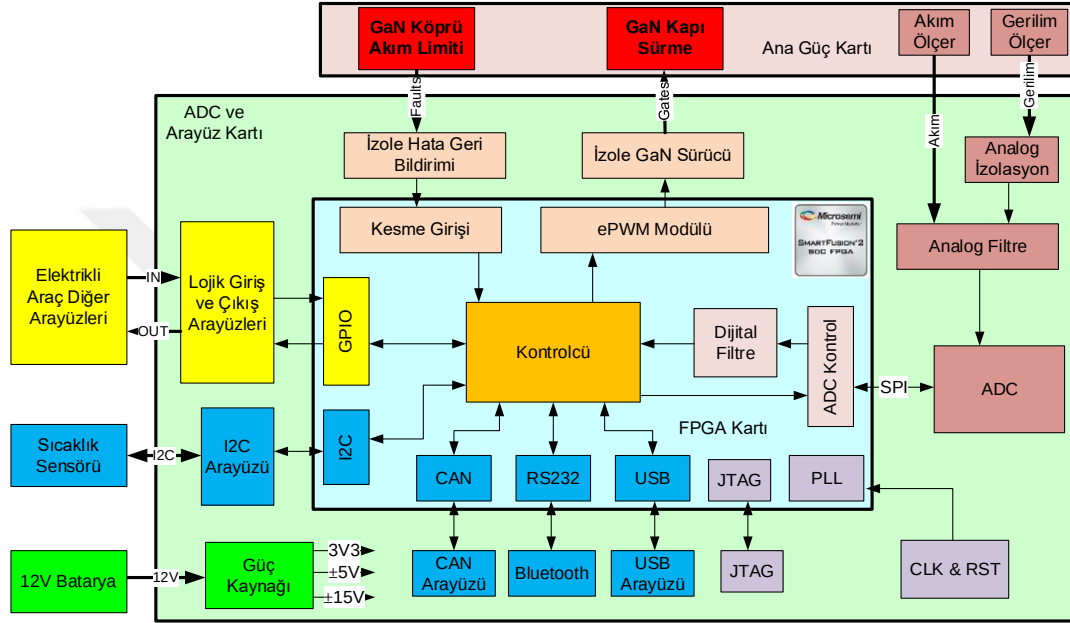
Şekil 2.16 : Sekonder GaN anahtarlama elemanı (GS61008T) [41].

2.5 LLC Rezonans Çevirici Donanım Tasarımı ve Gerçeklenmesi

Bir önceki bölümde teorik hesaplamalar, eleman seçimleri ve üretim yöntemleri belirlenen topolojinin donanımsal anlamda konsept tasarımları, şema çizimleri, baskılı devre tasarımları ve kartların üretilmesi bu bölümde açıklanmıştır. Şekil 2.17’de güç ve kontrol donanımlarına ait blok diyagram verilmiştir.

Blok diyagramda genel olarak üst kısımda anahtarlama köprüleri, anahtarlama köprülerine giden anahtarlama sinyalleri, köprülerdeki her bir koldan gelen hata sinyalleri “GS66508/16T GaN Yarım Köprü Ek Kartı” ile karşılanmıştır. Güç elektroniği topolojisi, topoloji üzerinden alınan akım ve gerilim geri beslemeleri, dijital sinyal arayüzleri, 12V kontrol kartları besleme girişi “Ana Güç Kartı” ile karşılanmıştır. Güç kartları ile kontrolcü arasındaki “ADC ve Arayüz Kartı” ile izole 6 kanal gerilim okuma arayüzü, 6 kanal izole akım okuma arayüzü, analog filtreler,

izole 12V – 5V güç kaynakları, izole 12V – $\pm 15V$ güç kaynakları, 16 kanal ADC (Analog to Digital Converter), lojik arayüzler karşılanmıştır. Haberleşme ve programlama arayüzleri, sıcaklık sensörleri için I2C (Inter – Integrated Circuit) arayüzü, CLK (Clock) ve reset devreleri ve genel amaçlı giriş çıkış arayüzlerinin yanı sıra kontrol bloğunda “Microsemi” firmasının Smart Fusion 2 serisi “System on Chip” 60K lojik kapasiteli SoC ailesi “SmartFusion2 System On-Module (M2S-FG484 SOM) baseboard (SOM-BSB-EXT)” kontrol kartı tarafından karşılanmaktadır.

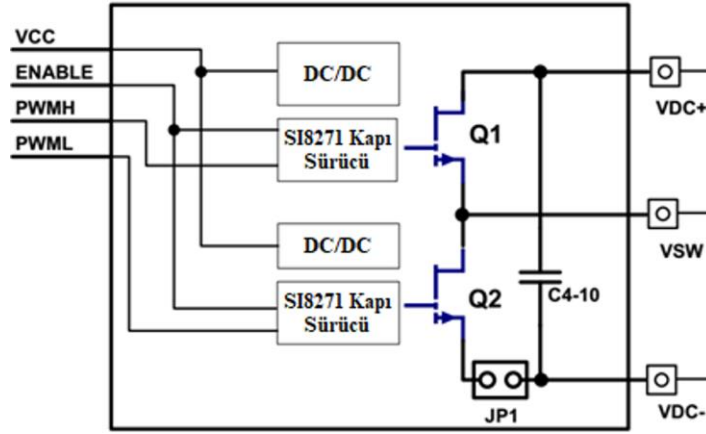


Şekil 2.17 : Kontrol donanımı blok diyagramı.

Devam eden alt başlıklarda kartlara ait detaylı şematik, baskı devre tasarımları ve üretilen kartların görüntülerine yer verilmiştir.

2.5.1 GaN yarım köprü anahtarlama kartı

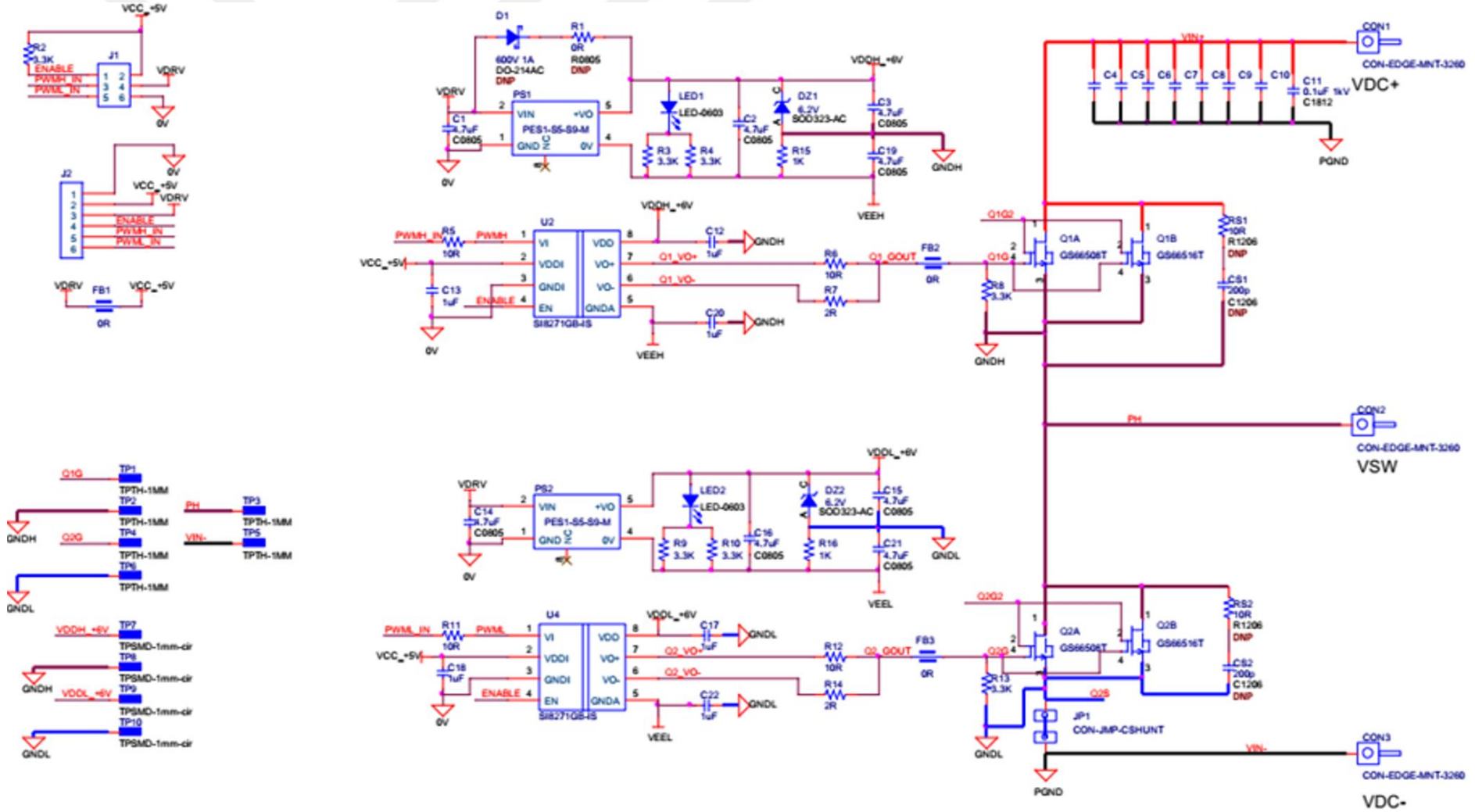
Güç kısımlarının tasarımı ve benzetimleri sonucunda GaN Systems firmasının geliştirmiş ve piyasaya sürmüş olduğu GS66508T ve GS66516T kodlu anahtarların kullanılmasına karar verilmiştir. Deney düzeneğinde 4 adet yarım köprü kullanılarak 1 adet LLC Rezonans Çevirici tasarımı gerçekleştirilmiştir. Kontrol sisteminden alınan alt ve üst PWM işaretlerini yarım köprüdeki anahtarlara izole biçimde iletecek modüler bir güç kartı tasarımına gidilmiştir. Bu güç kartı alt ve üst GaN tipi güç anahtarları, anahtarların izole yüksek hızlı sürücü devreleri, kapı güç devreleri, alüminyum soğutucu, kol akım ölçüm direnci, filtreleme kapasiteleri ve lojik arayüzleri barındırmaktadır. Yarım köprü güç kartına ilişkin blok şema Şekil 2.18’de verilmiştir.



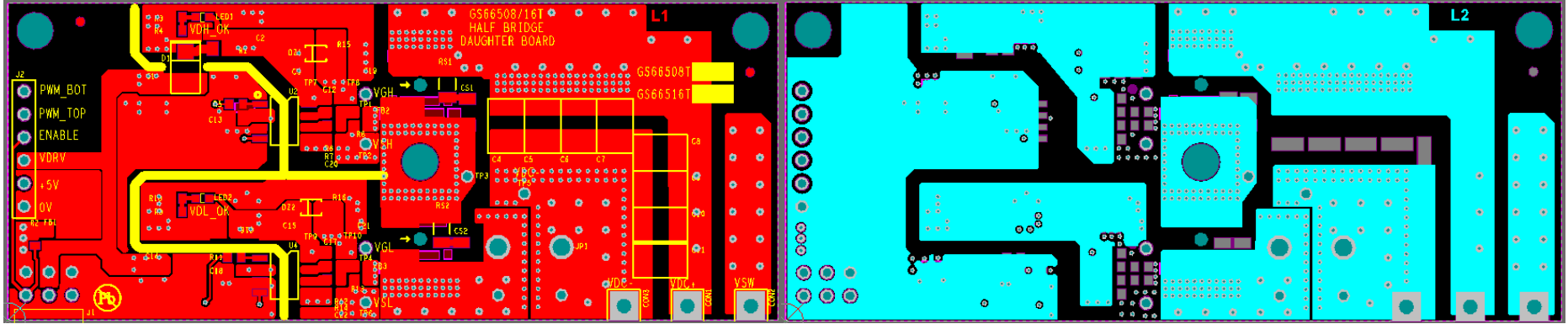
Şekil 2.18 : GaN yarım köprü blok diyagramı.

GaN tipi anahtarların SiC ve diğer standart MOSFET (Metal Oxide Semi-conductor Field Effect Transistor) ve IGBT'lerden (Insulated Gate Bipolar Transistor) en büyük farkı kapı sürme devrelerindeki farklılıktır. GaN tipi anahtarlar kapı gerilimi olarak maksimum 6V DC değerine izin verirler, bu değer standart sürme devrelerinde 18V DC olarak gözükmektedir. Bu nedenle GaN tipi elemanlar için maksimum 6V DC kapı gerilimi üreten çok yüksek hızlarda anahtarlama yapabilen sürücü devrelerine ihtiyaç vardır. GaN tipi anahtarlar bu yönden dezavantajlı gibi gözükseler de kapı kapasiteleri çok çok düşük olduğundan bu kapasitenin şarjı için düşük bir akım ihtiyacı vardır. Bu durum köprünün üst tarafında yüzer durumda bulunan anahtarların basit izole güç kaynakları ile kolayca sürülebileceği anlamına gelir. GaN tipi anahtarların kapı devrelerinde GaN Systems tarafından önerilen ve defalarca testleri yapılmış olan ve GaN anahtarların sürülmesi için özel olarak üretilen Si8271GB izole kapı sürme entegresinin kullanımına karar verilmiştir. Ayrıca kapı sürme devrelerinde sekonder kısım enerjilendirilmesi için gerekli izole güç kaynağı PES1-S5-S9-M parça kodlu 5V DC – 9V DC izole güç kaynakları ile sağlanmıştır. 6V DC sekonder gerilim 9V DC sekonder gerilimin 6.2V değerinde zener diyot ile regüle edilmesi ile elde edilmiştir. Zener diyotla kurulan güç kaynağı ile 9V DC'nin geriye kalan 3V DC kısmı da referans noktasının yerine göre -3V DC olarak anahtara uygulanacaktır. Şekil 2.19'da gerçekleştirilen şema çizimleri verilmiştir. Şema çizimleri GaN Systems firması tarafından önerilmektedir [42].

Şema tasarımının tamamlanmasının ardından baskılı devre tasarımı GaN Systems firmasının geliştirme kartının veri yaprağından faydalanılarak yeniden çizilmiştir [43]. Şekil 2.20'de çizimi yapılan 4 kartlı kartın baskılı devre çizimlerinin katman görüntüleri ve Şekil 2.21'de dizilmiş kartın görsellerine yer verilmiştir.

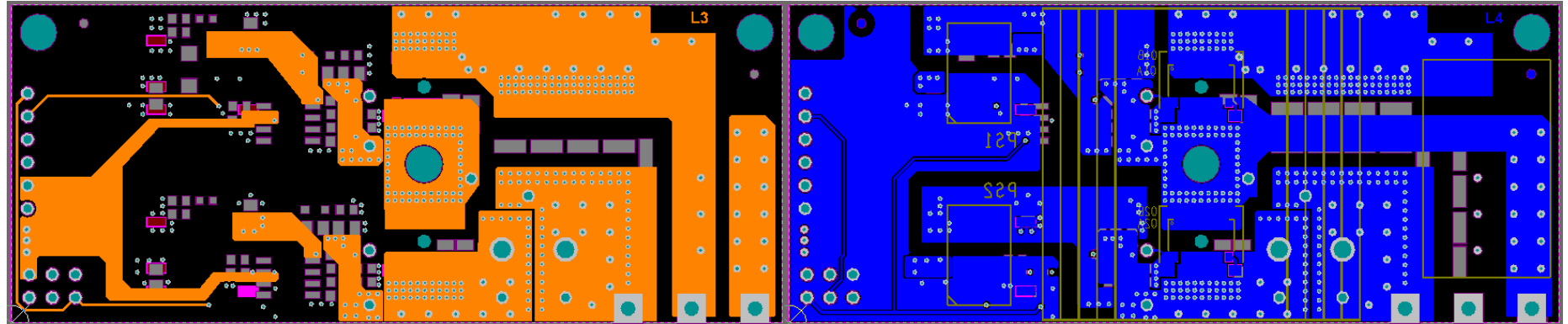


Şekil 2.19 : GaN yarım köprü kartı şeması.



Üst Katman (L1)

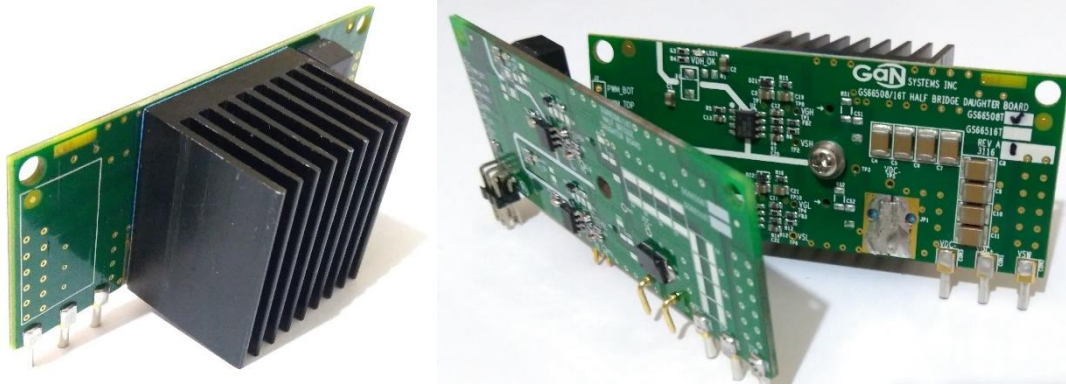
Üst Ara Katman (L2)



Alt Ara Katman (L3)

Alt Katman (L4)

Şekil 2.20 : GaN yarım köprü kartı 4 katlı baskılı devre çizimi katmanları (L1, L2, L3, L4).



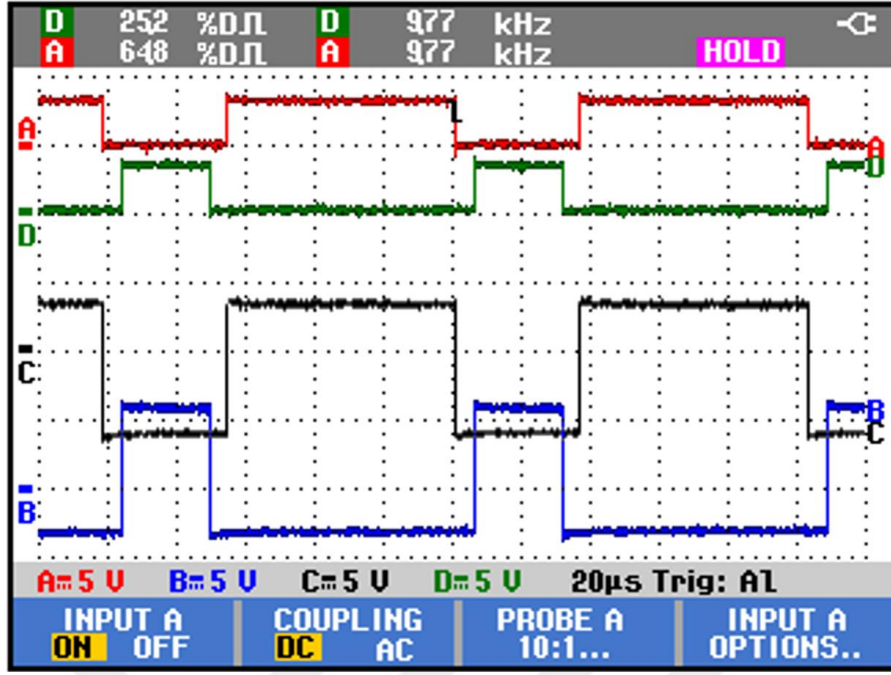
Şekil 2.21 : GaN yarım köprü kartı görseli.

Modüler Güç kartı kapı sürme devresine ait parça şematik Şekil 2.19’da verilmiştir. Kartların testleri esnasında ilk olarak gözle kontrol yapılarak dizgi esnasında oluşan kısa devre problemleri ve lehimlenmemiş kısımların kontrolü yapılmıştır. GaN anahtarlama elemanlarının lehimlenmesi GaN Systems firmasının yayınlamış olduğu lehimleme yönergesine göre yapılmıştır [44]. Gözle kontrolün ardından besleme gerilimi verilmeden kart üzerinde temel kısa devre kontrolleri yapılmış olup karşılaşılan sıkıntılar çözülmüştür. Kartın testleri esnasında soğuk kontrollerin ardından besleme gerilimleri ölçülmüştür. Bu kapsamda $V_{DRV} - 0V$ arası gerilimi 5V DC, $V_{DDL_+6V} - V_{EEL}$ arası gerilimi 9V DC, $V_{DDL_+6V} - GNDL$ arası gerilimi +6V DC, $V_{EEL} - GNDL$ arası gerilimi -3V DC olarak gözlenmiştir. Ölçüm multimetre ile gerçekleştirilmiş olup ölçüm sonuçları Çizelge 2.3’deki gibidir. Sonuçlar kabul edilebilir aralıktadır.

Çizelge 2.3 : Modüler GaN yarım köprü kartı gerilim ölçümleri.

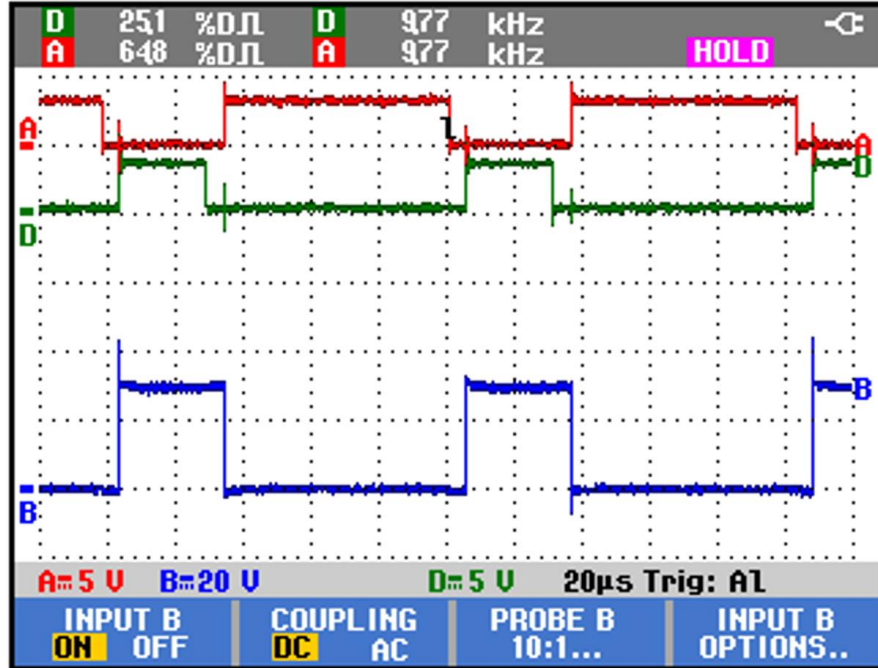
Sinyal İsmi	Nominal Değer	Ölçüm Sonucu
$V_{DRV} - 0V$	+5V DC	+4.96V DC
$V_{DDL_+6V} - V_{EEL}$	+9V DC	+9.28V DC
$V_{DDL_+6V} - GNDL$	+6V DC	+6.06V DC
$V_{EEL} - GNDL$	-3V DC	-3.22V DC

Modüler GaN yarım köprü kartı üzerinde besleme gerilimlerinin ölçümünün ardından anahtarlama işaretleri uygulanarak anahtarların her biri için lojik seviyesinde anahtarlama sinyalleri ve anahtarların kapı-kaynak gerilimleri ölçülmüştür. Lojik seviye sinyaller Şekil 2.22’de osiloskop görüntülerinde A ve D kanallarında gösterilmektedir. Kapı – Kaynak gerilimleri ise B ve C kanallarında verilmiştir.



Şekil 2.22 : GaN yarım köprü kartı kapı – kaynak ölçümleri.

Anahtarlama sinyallerinin uygun olduğu görüldükten sonra kartın güç girişine düşük bir gerilim uygulanarak boşa anahtarlama yapılmıştır. Güç girişine +30V DC gerilim uygulanarak güç modülünün çıkışındaki sinyal ölçülmüştür. Şekil 2.23’de lojik anahtarlama sinyalleri A ve D portlarında, anahtarlanmış güç çıkışı B portunda verilmiştir. Güç çıkışında tepe gerilimi +30V olarak görülmektedir.



Şekil 2.23 : GaN yarım köprü kartı anahtarlama ölçümü.

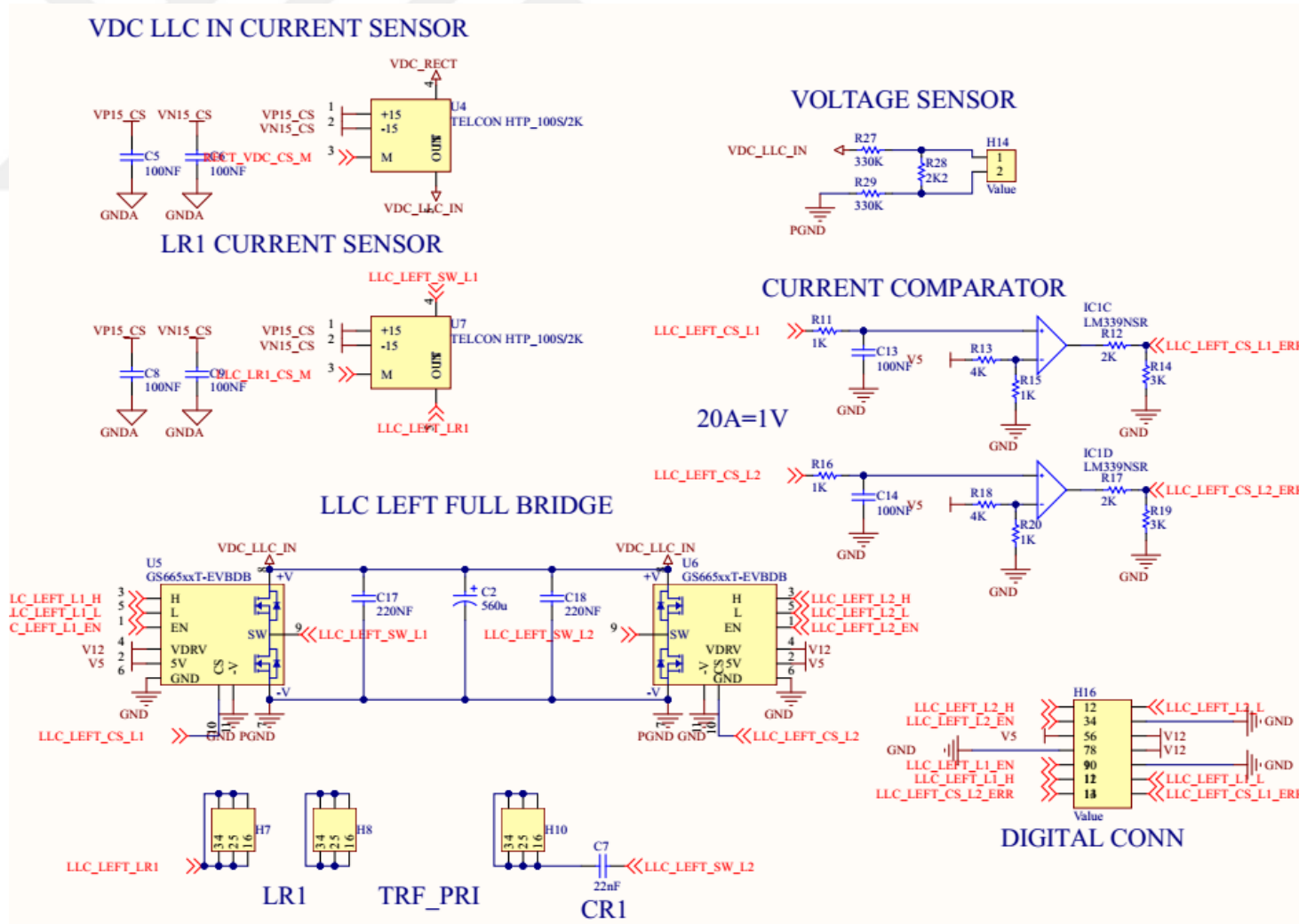
Yukarıdaki ölçümler temel alınarak tüm testler 4 adet kart için gerçekleştirilmiştir.

2.5.2 Ana güç kartı

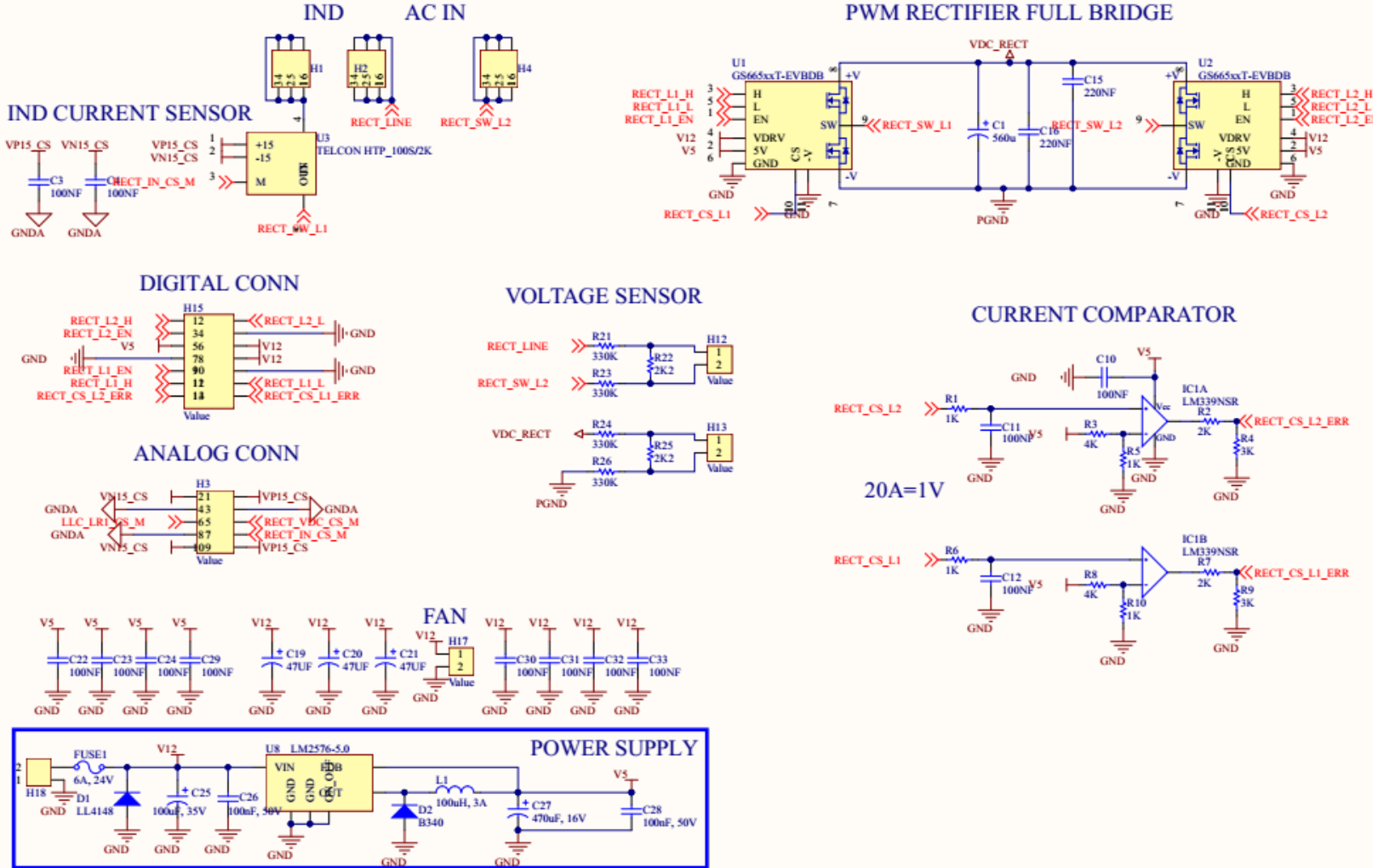
Tez çalışmasında gerçekleştirilecek güç elektroniği topolojisi Şekil 2.1’de verilmiştir. GaN yarım köprü anahtarlama katları kullanılarak topolojinin gerçekleştirilmesi için taşıyıcı bir ana güç kartına ihtiyaç duyulmuştur. Güç akışının sağlanmasının yanı sıra akım ve gerilim ölçümlerinin yapılması için ilgili sensörler kart üzerinde konumlandırılarak ana güç kartı tasarımı gerçekleştirilmiştir.

Ana güç kartı tasarımında birbirinin aynı iki adet kart kullanılarak topolojinin gerçekleştirilmesi hedeflenmiştir. Bu amaçla trafonun sol tarafını içeren bir tasarım yapılmış ve ikinci tarafta da kullanılmıştır. Ana güç kartında 2 adet tam köprü, bara kondansatörü, ac ve dc gerilim ölçümü, giriş, bara ve rezonans akım ölçümleri, giriş ve çıkış konektörleri, güç kaynağı, dijital işaretler için arayüz konektörleri yer almaktadır. Aktif fanlı soğutma için 12V fan çıkışı kart üzerinde mevcuttur. Her bir anahtarlama kolundan alınan akım bilgisi karşılaştırmalı devresinden geçerek hata sinyallerini oluşturmaktadır. Kartın şeması Şekil 2.24 ve Şekil 2.25’de verilmiştir.

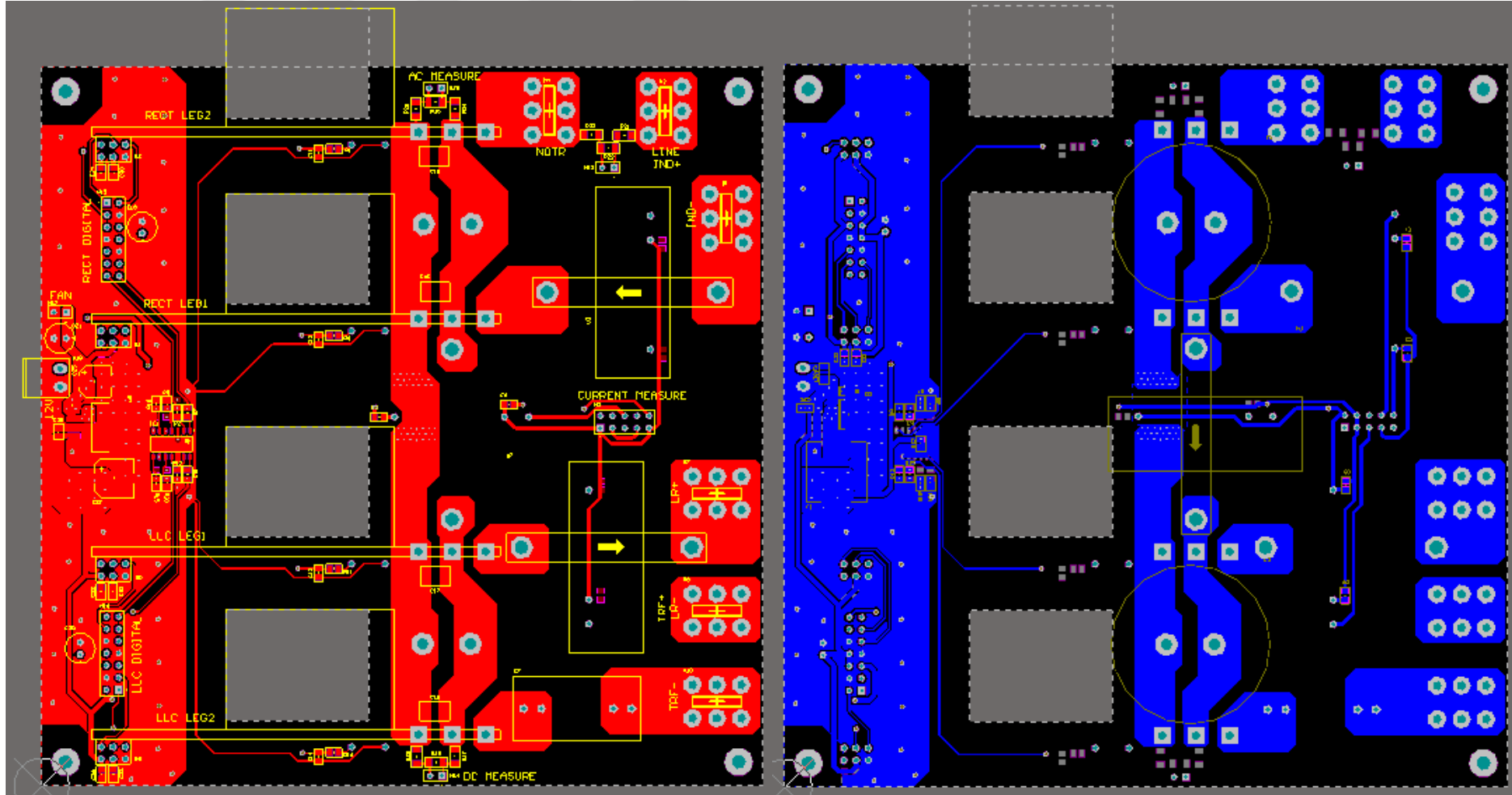
Ana güç kartının şema tasarımında 2 adet tam anahtarlama köprüsü, 3 adet akım sensörü, 3 adet gerilim ölçümü yapılan direnç bölücü, 12V giriş geriliminden 5V gerilim elde eden besleme devresi, her bir kol için 1 adet toplam 4 tane akım karşılaştırmalı, filtre ve rezonans kondansatörleri, giriş ve rezonans endüktansları için güç konektörleri, transformatör bağlantıları için güç konektörleri, analog ve dijital arayüz konektörleri, 12V fan güç çıkışı bulunmaktadır. Bu kart ile topolojide verilen devrenin transformatörden önceki primer anahtarlama köprüsü kısmı kapsamaktadır. Bu devrenin tek faz pwm doğrultucu kısımları tezin kapsamı dışında olduğundan dizilmemiştir. İkinci bir ana güç kartı ile transformatörün sekonder kısmındaki senkron doğrultucu yapısı gerçekleştirilmiştir. Ana güç kartı 2 katmanlı bir baskı devre olarak tasarlanmış olup üst ve alt katmanlara ait çizimleri Şekil 2.26’da ve dizilmiş kartın GaN yarım köprü anahtarlama kartları ile birleştirilmiş haline ilişkin görüntüler Şekil 2.27’de verilmiştir. Baskı devre tasarımları masa üzerinde deneylerin yapılacağı göz önünde bulundurularak tasarlanmış olup doğrudan bir elektrikli aracın üzerine takılabilecek biçimde değildir.



Şekil 2.24 : Ana güç kartı şeması – 1.



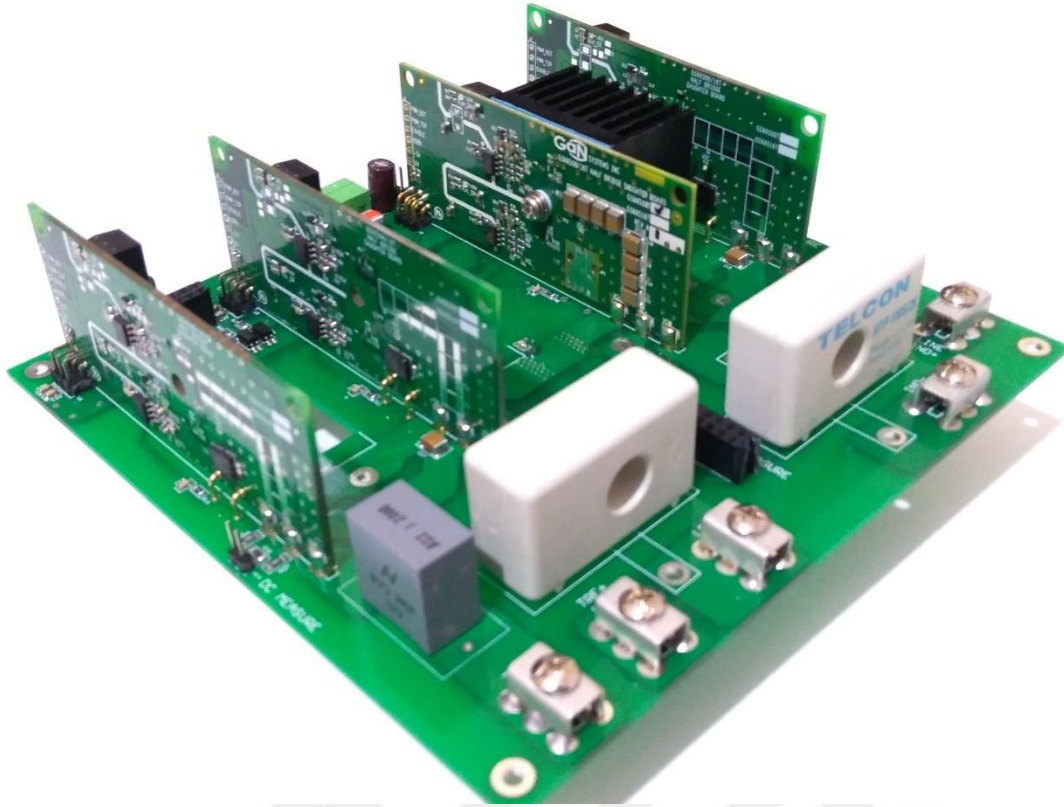
Şekil 2.25 : Ana güç kartı şeması – 2.



Üst katman (L1)

Alt katman (L2)

Şekil 2.26 : Ana güç kartı baskı devre çizimi (L1, L2).



Şekil 2.27 : Ana güç kartı ve GaN yarım köprü kartları görselleri.

Kartların testleri esnasında ilk olarak gözle kontrol yapılarak dizgi esnasında oluşan kısa devre problemleri ve lehimlenmemiş kısımların kontrolü yapılmıştır. Gözle kontrolün ardından besleme gerilimi verilmeden kart üzerinde temel kısa devre kontrolleri yapılmış olup karşılaşılan sıkıntılar çözülmüştür. Kartın testleri esnasında soğuk kontrollerin ardından besleme gerilimleri ölçülmüştür. Bu kapsamda V12 – GND arası gerilimi 12V DC, V5 – GND arası gerilimi 5V DC, V5_CS – GND_CS arası gerilimi +5V DC olarak gözlenmiştir. Ölçümler multimetre ile gerçekleştirilmiş olup ölçüm sonuçları Çizelge 2.4’de verildiği gibi olup kabul edilebilir aralıktadır.

Çizelge 2.4 : Ana güç kartı gerilim ölçümleri.

Sinyal İsmi	Nominal Değer	Ölçüm Sonucu
V12 – GND	+12V DC	+11.6V DC
V5 – GND	+5V DC	+4.97V DC
V5_CS – GND_CS	+5V DC	+4.76V DC

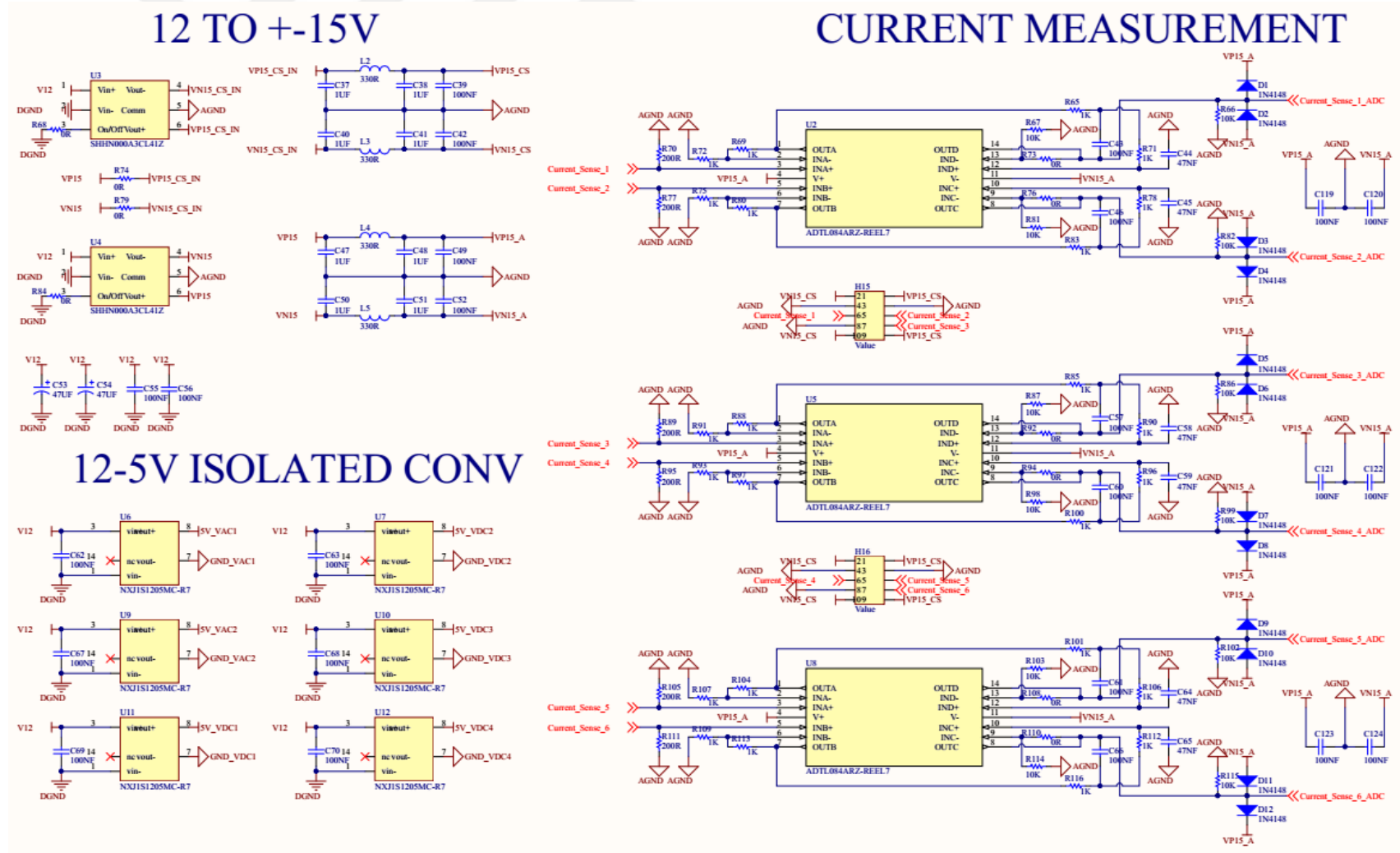
Ana güç kartına güç verildiğinde GaN yarım köprü anahtarlama kartı üzerindeki ışıkların ışımasından devrenin çalışmakta olduğu anlaşılabılır.

2.5.3 ADC ve arayüz kartı

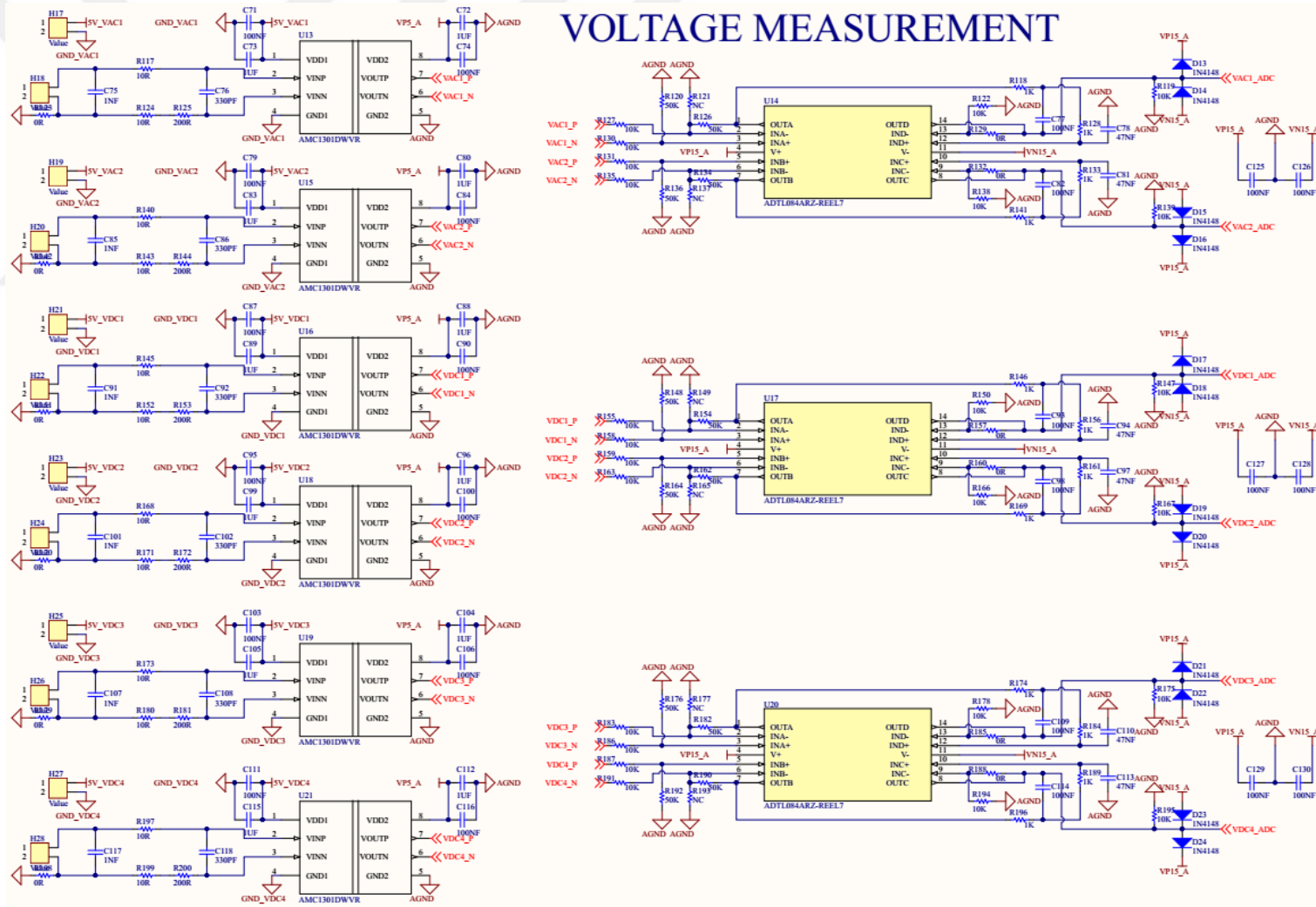
Güç kartlarında yer alan anahtarlama elemanları, koruma devreleri, akım ve gerilim ölçüm devreleri ile FPGA kartı arasındaki bağlantı ADC ve arayüz kartı üzerinden sağlanmaktadır. Ana güç kartından topolojide 2 adet kullanılacağından tasarımı yapılan ADC ve arayüz kartının da bu iki güç kartına ait tüm arayüzleri desteklemesi sağlanmıştır.

ADC ve arayüz kartı üzerinde 6 adet izole gerilim okuma devresi, 6 adet izole akım sensöründen okuma devresi, 16 kanal ADC, 12V – 3.3V 3A güç kaynağı, 12V – $\pm 15V$ güç kaynağı, 6 adet izole gerilim okuma devrelerinde kullanılan izole 12V – 5V 0.2A güç kaynağı, analog ve dijital arayüz konektörleri bulunmaktadır. Kart üzerinde genel amaçlı 4 adet analog giriş yedek olarak konektöre çıkarılmıştır. Kart üzerinde yer alan analog filtre devreleri daha önce ön tasarımı yapıldığı gibi sallen key tipinde seçilmiştir. Filtrelerin kesim frekansı en düşük planlanan anahtarlama frekansının en az 1/50 oranında seçilmiştir. Analog filtrelerin kazancı normalde 1 olacak şekilde ayarlanmış olup kart üzerindeki opsiyonlar ile direnç değişikliği yaparak değiştirilebilmektedir.

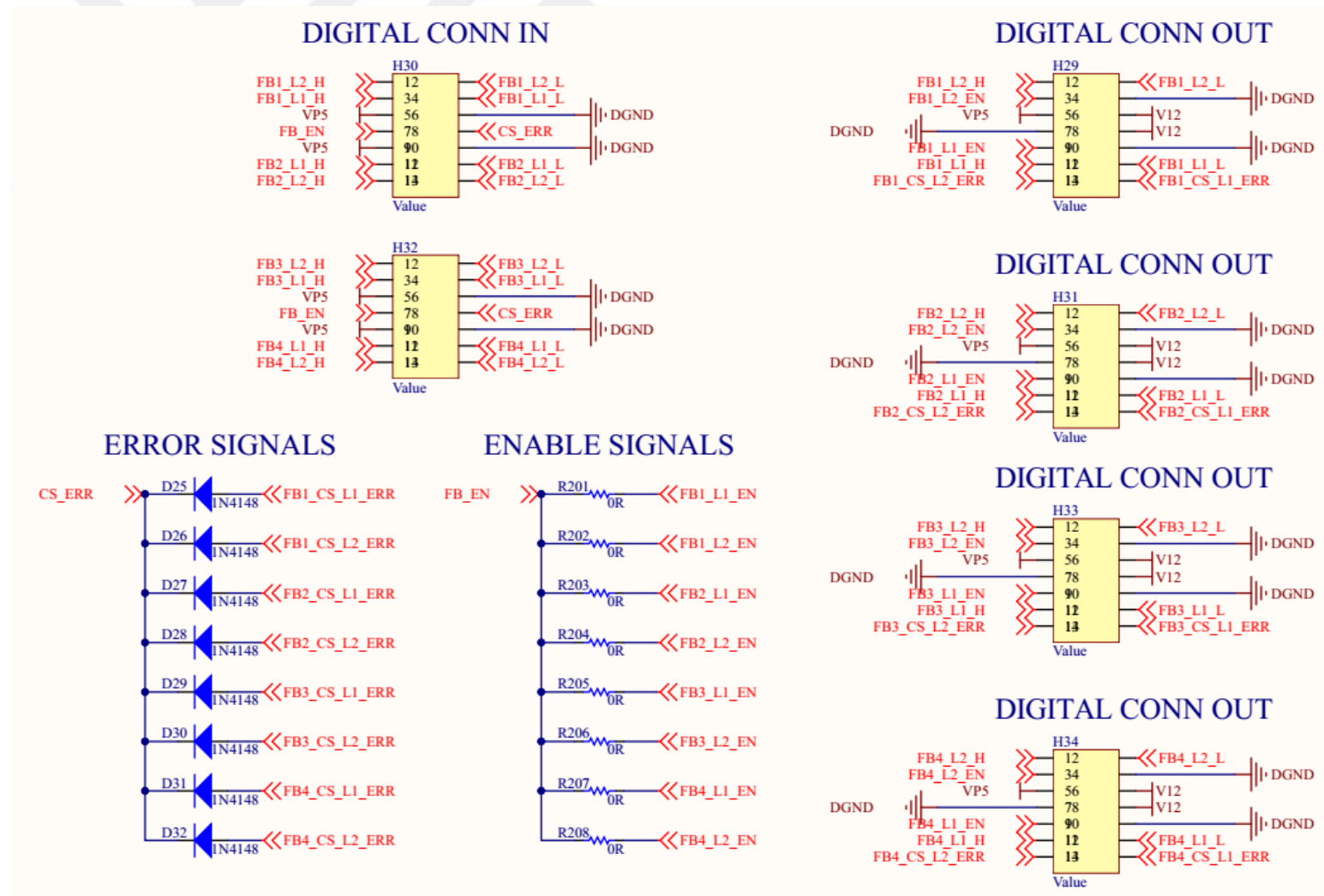
ADC olarak daha önceki dönemde konsept çalışmalarda seçtiğimiz AD7616BSTZ kullanılmıştır. 12V – 3.3V çeviricide LM2576-3.3V anahtarlama güç kaynağı entegresi kullanılmıştır. SHHN000A3CL41Z hazır tipte güç kaynağı 12V – $\pm 15V$ çevriminde 2 adet kullanılmıştır. 2 adet kullanılmasının nedeni akım sensörlerinin tahminimizden fazla akım talep etmesi durumları için filtre devrelerinde kullanılan gerilimler ile sensör besleme gerilimlerinin ayrılmasıdır. Analog filtre tasarımlarında geniş besleme aralığı ve tek pakette 4 adet opamp barındırması sebebiyle ADTL084ARZ entegresi kullanılmıştır. İzole gerilim ölçümünde birbirinden izole 6 adet 5V gerilim elde edilmesi için NXJ1S1205MC-R7 kodlu hazır 1W gücünde izole çeviriciler kullanılmıştır. İzole gerilim ölçümlerinde galvanik izolasyona sahip AMC1301DWVR kodlu izole opamp entegresi kullanılmıştır. Arayüz bağlantılarını sağlayan konektörler standart header olarak seçilmiştir. ADC ve arayüz kartı şematik çizimleri Şekil 2.28, Şekil 2.29, Şekil 2.30 ve Şekil 2.31’de verilmiştir. ADC ve arayüz kartı 4 katlı baskı devre tasarımları Şekil 2.37 ve Şekil 2.38’de verilmiştir. Dijital ve analog arayüzlere ait sinyaller farklı katlardan çekilmiştir. Besleme ve toprak bağlantıları tüm karta yayılmıştır. Şekil 2.39’da dizilmiş karta ait görsellere yer verilmiştir.



Şekil 2.29 : ADC ve arayüz kartı şeması – 2

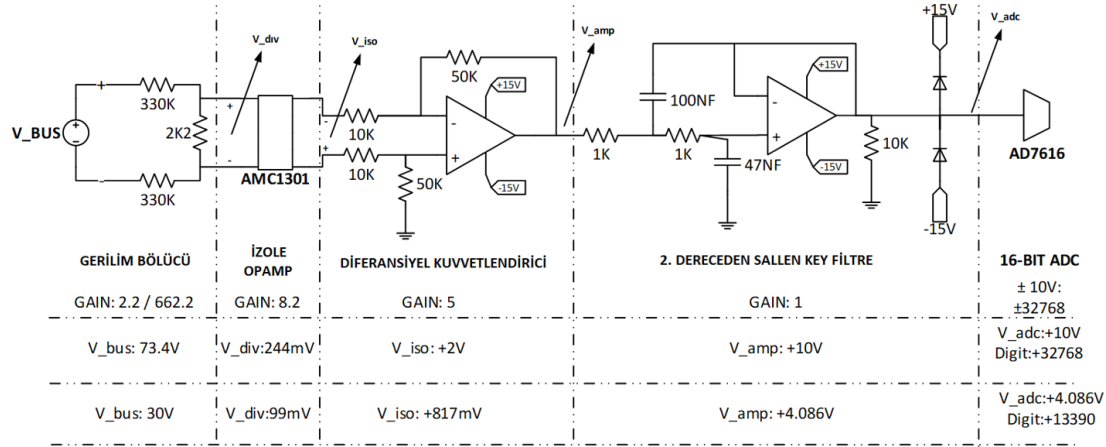


Şekil 2.30 : ADC ve arayüz kartı şeması – 3.



Şekil 2.31 : ADC ve arayüz kartı şeması – 4.

ADC ve arayüz kartı üzerinde akım ve gerilim ölçümleri için izole arayüzler ve 16-bit ADC bulunmaktadır. Gerilim okuma arayüzüne göz atacak olursak Şekil 2.32’de verildiği gibi komple bir sinyal akışı görülmektedir.

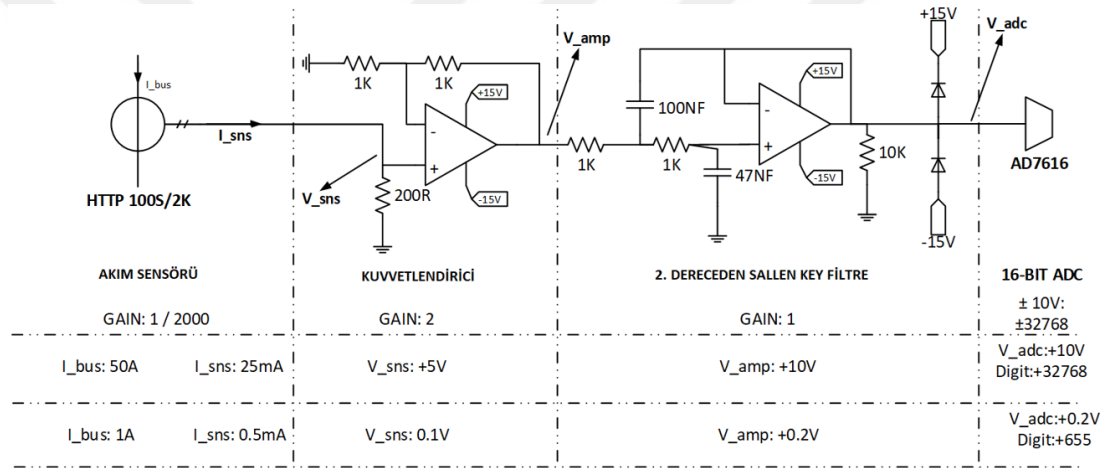


Şekil 2.32 : İzole diferansiyel gerilim ölçme devresi.

Yüksek gerilim kısmında 2.2 / 662.2 kazançlı bir direnç bölücü bulunmaktadır. Direnç bölücüyü AMC1301 kodlu analog izolatör entegresi takip etmektedir. Analog izolatör entegresinin girişi maksimum 250mV giriş değerine kadar desteklemektedir. Bu nedenle 330kΩ – 2.2kΩ – 330kΩ direnç kombinasyonu ile birlikte düşünüldüğünde maksimum giriş gerilimi yaklaşık 75V olarak belirlenmiştir. Direnç bölücü kombinasyonunda 2.2kΩ değerindeki ölçüm direnci 270Ω değerindeki başka bir direnç ile değiştirildiğinde maksimum giriş gerilimi 596V olarak değiştirilebilir. AMC1301 izolasyon entegresi farklı potansiyel ve topraklama bağlantısı olan bölgelerden gerilim ölçüleceği için düşünülmüştür. AMC1301 entegresinin sabit 8.2 oranında bir kazancı mevcuttur. Diferansiyel kuvvetlendirici diferansiyel olarak ölçülen gerilimi kazanç ayarı ile ortak toprak tipine çevirmektedir. Diferansiyel kuvvetlendiricinin kazancı dirençler ile 5 olarak belirlenmiştir. 5 kat kuvvetlendirilen sinyal 2. Dereceden sabit 1 kazançlı Sallen Key tipinde analog filtre devresine gönderilmektedir. Filtre devresinin çıkışı doğrudan 16 kanallı AD7616 kodlu 16-bit çözünürlükte analog dijital çeviricinin ilgili kanallarına bağlanmaktadır. AD7616 ±10V aralığında giriş kabiliyetine sahiptir. ADC'den okunan değerler 16-bit işaretli tipte olduğundan ±32768 aralığında değerler olarak okunmaktadır. Bu durumda maksimum 75V giriş gerilimi için 2.2mV/bit, maksimum 596V giriş gerilimi için ise 18mV/bit çözünürlüklerinde gerilim okunabilmektedir.

AMC1301 entegresi giriş uçlarının her zaman düşük empedansta olmasını aramaktadır. Bu nedenle $2.2k\Omega$ direnç üzerinden gerilim ölçümü yapıldığında ölçüm yapılan kablonun uzunluğuna göre 50mV seviyesinde gerilim görülmektedir. Bu 50mV offset gerilimi ADC girişinde yaklaşık 2V değerinde bir gerilim oluşturmaktadır. Direnç değerleri $2.2k\Omega$ den 270Ω değerine değiştirildiğinde bu offset kabul edilebilir seviyelere inmektedir. Buna rağmen değerlerde düzeltme yaşanmazsa $330k\Omega$ direnç değerleri de $100k\Omega$ değerinin altına düşürülerek daha düşük bir empedans girişi aranabilir. Düşürülen offset değeri ADC değerinin ölçeklendirilmesi aşamasında devre ilklendirilirken okunan değerden çıkarılarak kalibre edilmiştir.

Gerilim arayüzüne ait devre parçalarının ardından Şekil 2.33’de akım ölçüm arayüzüne ait devre şemaları ve ardından ilgili açıklamalar verilmiştir.

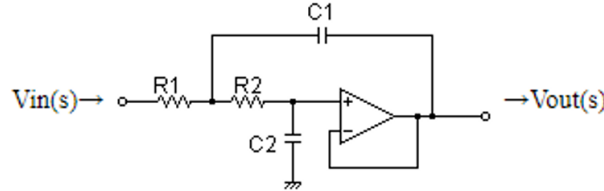


Şekil 2.33 : İzole diferansiyel akım ölçme devresi.

Akım ölçüm kısmında Telcon HTP 100S/2K kodlu 100A ölçüm değerine sahip akım sensörü kullanılmıştır. Akım sensörünün kazancı 1/2000 oranında olup 50A akım ölçüm ucunda 25mA akım çıkışı anlamına gelmektedir. Akım sensörünün çıkışında kuvvetlendirici devresi bulunmaktadır. Kuvvetlendirici devresinin girişinde yüksek hassasiyetli 200Ω ölçüm direnci bulunmakta olup $I_{sns} = 25mA$ ölçüm çıkışını $V_{sns} = 5V$ gerilim değerine dönüştürür. Kuvvetlendirici bu değeri 2 kat arttırarak 2. dereceden sallan key tipi analog filtreye uygular. Filtre birim kazanç uygulayarak çıkışı ADC’nin ilgili kanallarına iletir ve $I_{bus} = 50A$ akım girişi ADC’den 32768 olarak okunur. Bu devre yapısı ile $\pm 50A$ giriş akımı aralığında 1.5mA/digit çözünürlüğünde akım okunabilir. Akım sensörünün tüm aralığında $\pm 100A$ akım okunabilmesi için kuvvetlendirici katının kazancını 2’den 1’e düşürmek yeterli olacaktır. Bu durumda 3mA/digit çözünürlüğünde akım okunabilecektir. Ancak bu tez

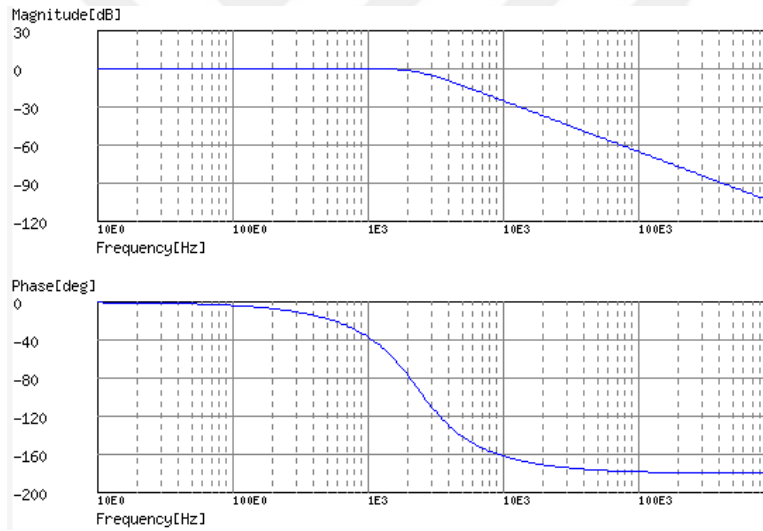
alışmasının kapsamında 50A üzerinde akım deęerleri söz konusu olmadığından özünürlüęü arttırmak adına kuvvetlendirici kazancı 2 olarak belirlenmiştir.

Gerilim ve Akım ölçüm devrelerinde 2. dereceden sellen key tipinde analog filtreler kullanılmış olup her iki devre tipinde de ortak deęerler tercih edilmiştir.

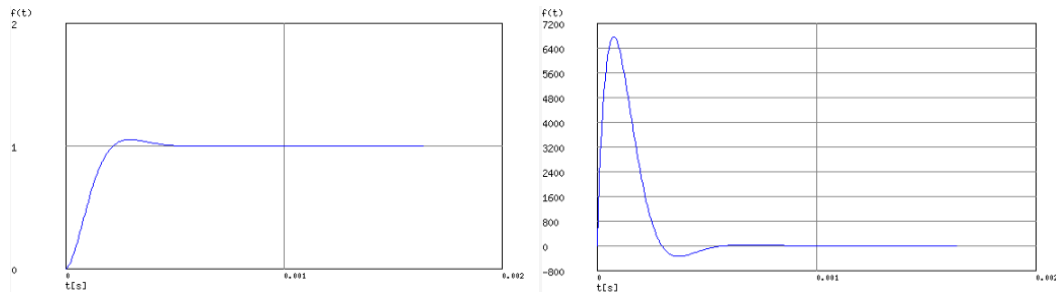


Şekil 2.34 : 2. dereceden sellen key analog filtre.

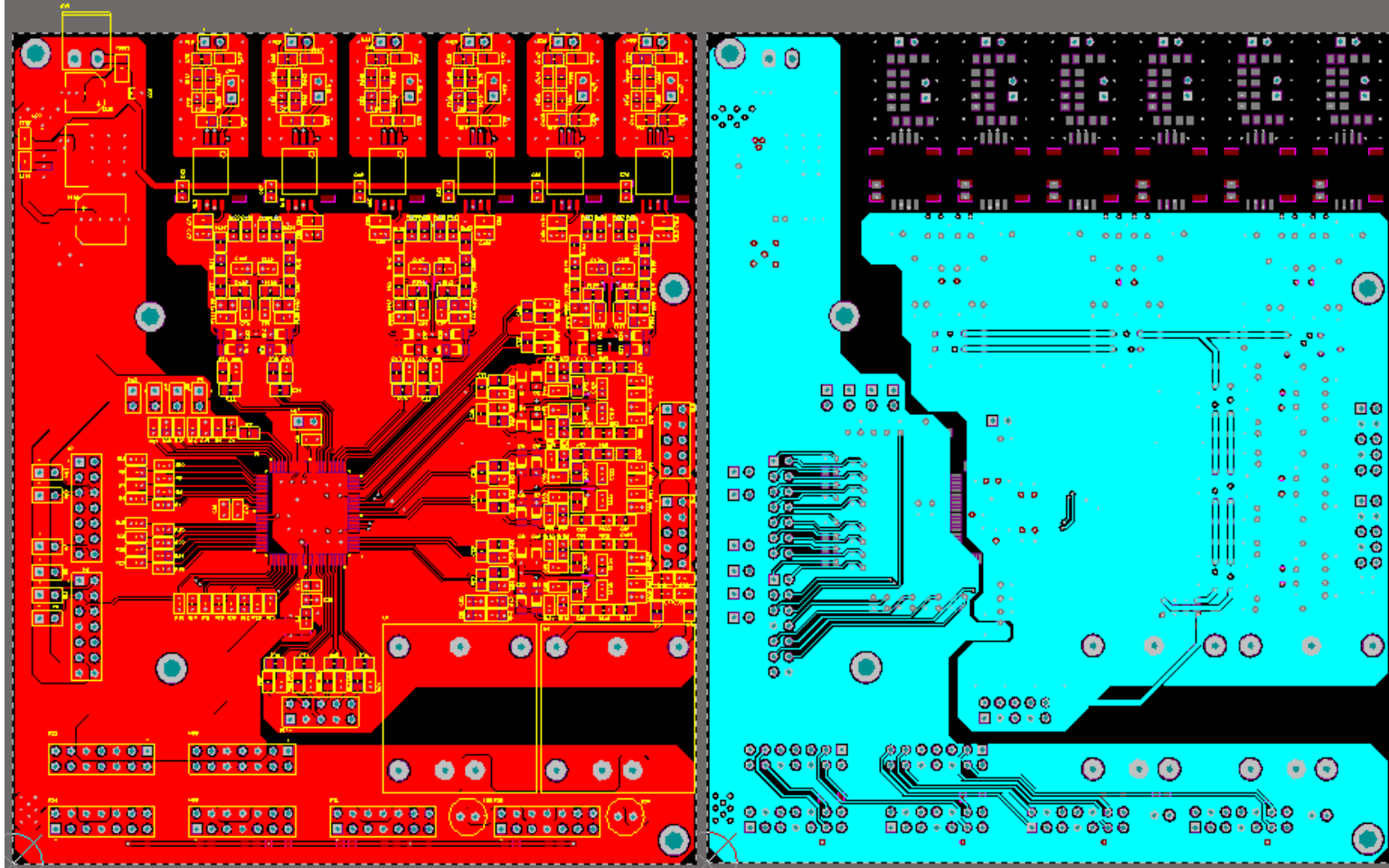
Şekil 2.34’de devre şeması verilen sellen key analog filtre kesim frekansı 2320Hz olarak belirlenmiştir. Devrenin darbe ve basamak fonksiyonu cevaplarına göre gecikme süresi yaklaşık 250µs olarak belirlenmiştir. Analog filtrenin tasarımına ilişkin grafikler Şekil 2.35 ve Şekil 2.36’da verilmiştir.



Şekil 2.35 : Genlik ve faz bode diyagramı.



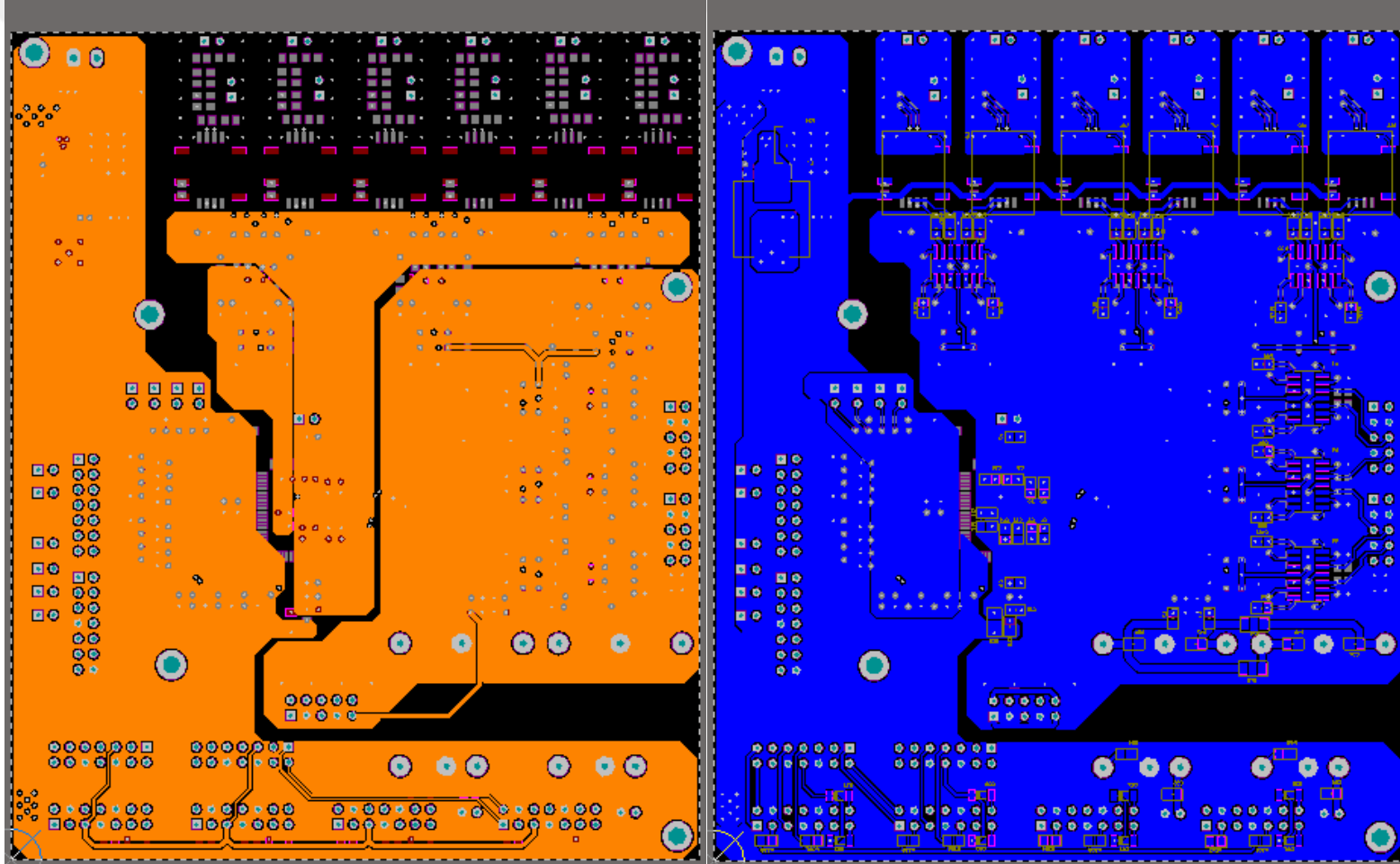
Şekil 2.36 : Basamak ve darbe fonksiyonu cevabı.



Üst katman (L1)

Üst ara katman (L2)

Şekil 2.37 : ADC ve arayüz kartı baskı devre çizimleri (L1, L2).



Alt ara katman (L3)

Alt katman (L4)

Şekil 2.38 : ADC ve arayüz kartı baskı devre çizimleri (L3, L4).



Şekil 2.39 : ADC ve arayüz kartı görseli.

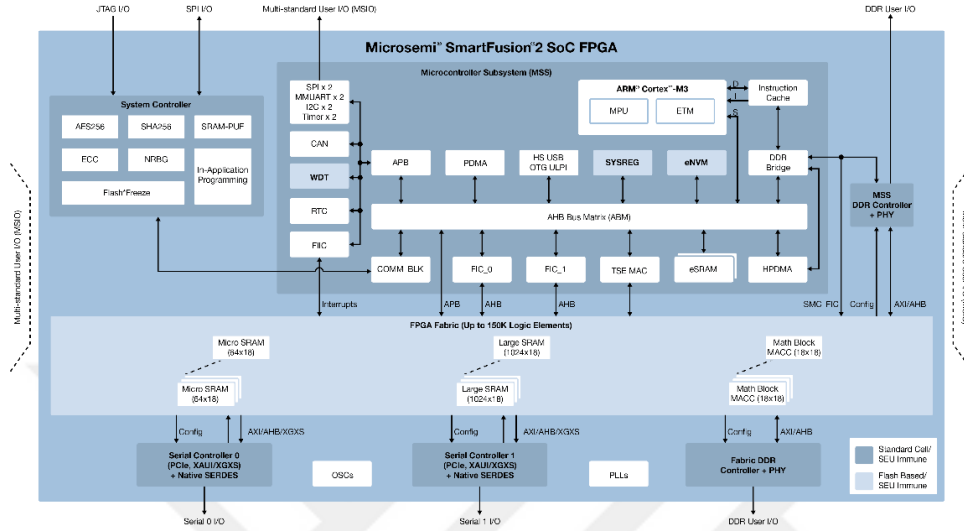
ADC ve arayüz kartı testleri esnasında ilk olarak gözle kontrol yapılarak dizgi esnasında oluşan kısa devre problemleri ve lehimlenmemiş kısımların kontrolü yapılmıştır. Gözle kontrolün ardından besleme gerilimi verilmeden kart üzerinde temel kısa devre kontrolleri yapılmış olup karşılaşılan sıkıntılar çözülmüştür. Kartın testleri esnasında soğuk kontrollerin ardından besleme gerilimleri ölçülmüştür. Bu kapsamda 3V3 – DGND arası gerilimi 3.3V DC, 5V_VAC1 – GND_VAC1 arası gerilimi 5V DC, 5V_VAC2 – GND_VAC2 arası gerilimi 5V DC, 5V_VDC1 – GND_VDC1 arası gerilimi 5V DC, 5V_VDC2 – GND_VDC2 arası gerilimi 5V DC, 5V_VDC3 – GND_VDC3 arası gerilimi 5V DC, 5V_VDC4 – GND_VDC4 arası gerilimi 5V DC, VN15 – AGND arası gerilimi -15V DC, VP15 – AGND arası gerilimi +15V DC, VN15_CS_IN – AGND arası gerilimi -15V DC, VP15_CS_IN – AGND arası gerilimi +15V DC olarak gözlenmiştir. Ölçüm multimetre ile gerçekleştirilmiş olup ölçüm sonuçları Çizelge 2.5’de verilmiştir.

Çizelge 2.5 : ADC ve arayüz kartı gerilim ölçümleri.

Sinyal İsmi	Nominal Değer	Ölçüm Sonucu
3V3 – DGND	+3.3V DC	+3.3V DC
5V_VAC1 – GND_VAC1	+5V DC	+4.53V DC
5V_VAC2 – GND_VAC2	+5V DC	+4.62V DC
5V_VDC1 – GND_VDC1	+5V DC	+4.57V DC
5V_VDC2 – GND_VDC2	+5V DC	+4.52V DC
5V_VDC3 – GND_VDC3	+5V DC	+4.55V DC
5V_VDC4 – GND_VDC4	+5V DC	+4.51V DC
VN15 – AGND	-15V DC	-14.91V DC
VP15 – AGND	+15V DC	+14.92V DC
VN15_CS_IN – AGND	-15V DC	-14.91V DC
VP15_CS_IN – AGND	+15V DC	+14.94V DC

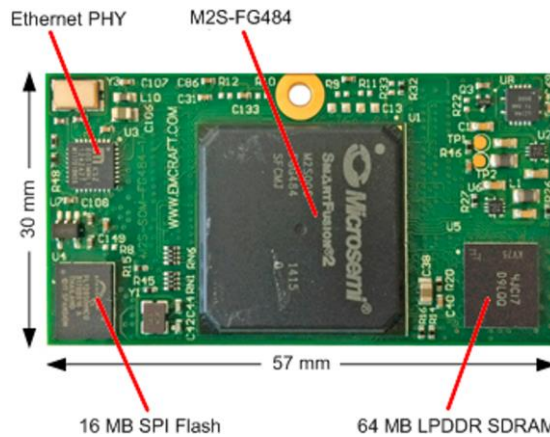
2.5.4 FPGA kontrol kartı

Microsemi firmasının ürün ailesi olan SmartFusion2, donanımsal 166 MHz ARM-Cortex M-3 işlemci çekirdeğini ve FPGA Fabric'i bir arada bulunduran bir System on Chip entegredir. Şekil 2.40'de arayüzlerine ait blok diyagram verilmiştir.



Şekil 2.40 : SF2 blok diyagramı [45].

SmartFusion2 SoC FPGA ailesi 5K ile 150K arası lojik eleman, 5Mbit SRAM (Static Random Access Memory), 4Mbit NVM (Non-Volatile Memory), CAN (Controller Area Network), TSE (Time Synchronous Ethernet), USB (Universal Serial Bus), SPI (Serial Peripheral Interface), UART (Universal Asynchronous Receiver / Transmitter), PLL (Phase Locked Loop), donanımsal 667 Mbps DDR (Dual Data Rate Memory) kontrolcü, DSP (Digital Signal Processing) blokları gibi birçok özelliği içerisinde barındırmaktadır.



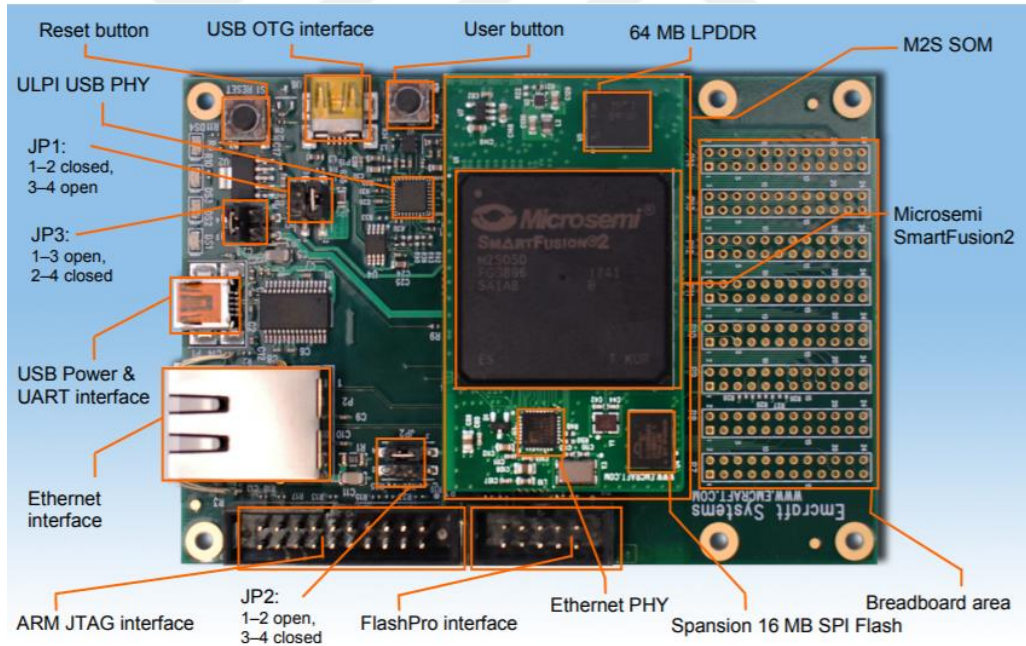
Şekil 2.41 : M2S-FG484-SOM [46].

Tez çalışmasında bu FPGA'in ayrıık satın alınarak uygun kontrol kartı yapılması ve dizilmesi epey maliyetli ve zaman alıcı olacağından FPGA'in üzerinde yer aldığı hazır

çözümler araştırılmıştır. Emcraft firmasının Microsemi SmartFusion2 serisi için ürettiği M2S-FG484-SOM yapısı genişleme konektörleri sayesinde FPGA'in tüm arayüzlerine ulaşma imkânı sağlamaktadır. Şekil 2.41 'de SoM'un bir resmi verilmiştir.

Bu kart üzerinde M2S-FG484 kodlu 60K lojik kapıya sahip SmartFusion2 serisi FPGA, 64MB LPDDR (Low Power DDR) SDRAM, 16MB SPI Flash, ethernet fiziksel arayüzü, saat ve reset devreleri, FPGA güç devreleri, bağlantı konektörleri gibi elemanları barındırmaktadır.

Yapılan araştırmalar sonucunda M2S-FG484-SOM modülünün bağlanarak arayüzlerine erişilebildiği bir geliştirme kitinin olduğu görülmüştür. SOM-BSB-EXT adlı geliştirme kiti üzerinde USB-UART köprüsü üzerinden bir USB çıkışı, OTG (On The Go) özellikli USB çıkışı, 10/100 RJ45 ethernet arayüzü, JTAG (Joint Test Action Group) arayüzleri, kullanıcı LED (Light Emitting Diode) ve butonları, kullanılmayan FPGA sinyallerine ulaşabildiğimiz bir alan bulunmaktadır. Kartın üzerinden modül takılmış haline ait bir görünüm Şekil 2.42'de verilmiştir.



Şekil 2.42 : M2S-FG484-SOM modülü ve SOM-BSB-EXT [47].

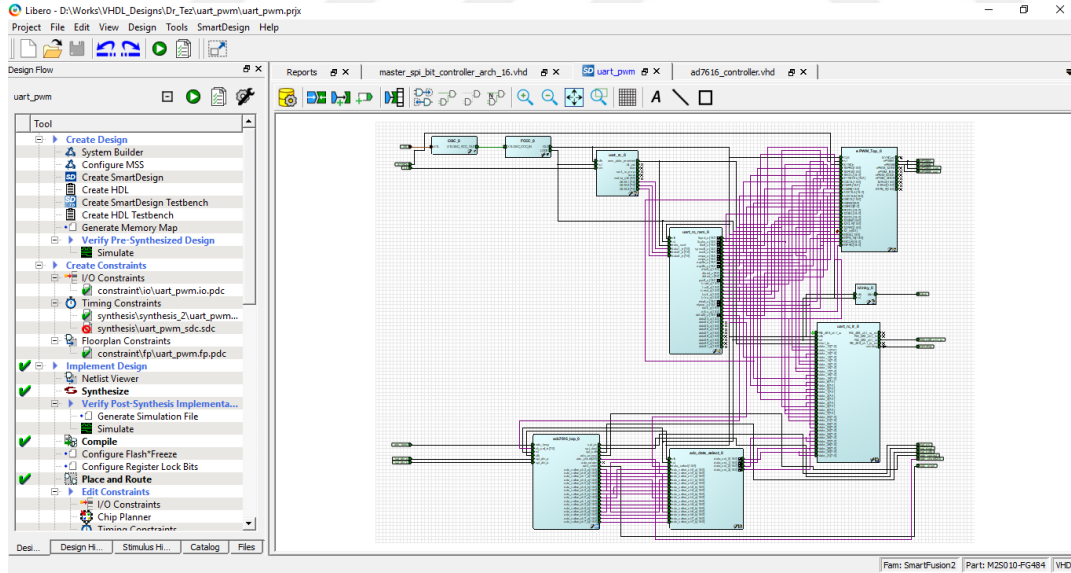
SOM-BSB-EXT kartı genişleme konektörleri üzerinden doğrudan ADC ve arayüz kartına bağlanmıştır. Böylelikle kontrol işaretleri, analog dijital çevrim işaretleri gibi arayüzler sağlanmıştır. Kart üzerindeki UART arayüzü üzerinden bluetooth ile dış dünya haberleşmesi sağlanmıştır. Araç üzerinden herhangi bir giriş veya çıkış bağlantısı kullanılmamıştır. Böyle bir ihtiyaç olduğunda kart üzerindeki genişleme portlarındaki kullanılmayan pinlerden faydalanılmıştır.

Tez çalışmasında 10K büyüklüğünde M2S-FG484-SOM modülü ve SOM-BSB-EXT arayüz kartı satın alınarak temin edilmiştir. Geliştirme kartının görseli ve içeriği Şekil 2.43’de verilmiştir.



Şekil 2.43 : SF2 geliştirme kiti [48].

Microsemi firmasının ürün ailesi olan SmartFusion2 geliştirme kartının testleri kapsamında kart üzerinden 3.3V besleme gerilimi ölçülerek kart üzerinde basitçe bir proje oluşturularak programlama yapılmıştır. Kart üzerinde besleme gerilimi +3.28V DC olarak ölçülmüştür. Şekil 2.44’de SF2 geliştirme kiti ve Libero 11.8 programında oluşturulan projenin bir görüntüsüne yer verilmiştir.



Şekil 2.44 : Libero 11.8 projesi.

SmartFusion2 geliştirme kiti Libero 11.8 geliştirme ortamında oluşturulan test projesi sentezlenerek FlashPro-4 programlayıcısı yardımıyla FPGA üzerine aktarılmıştır. Kart üzerinde bulunan prototipleme alanındaki çok sayıda lojik giriş çıkış mevcut olup arayüz kartı ile olan arayüz bu kısımdan sağlanmıştır. FPGA kartı beslemesini ana güç kartı üzerinde üretilen +5V DC gerilimden sağlamaktadır.

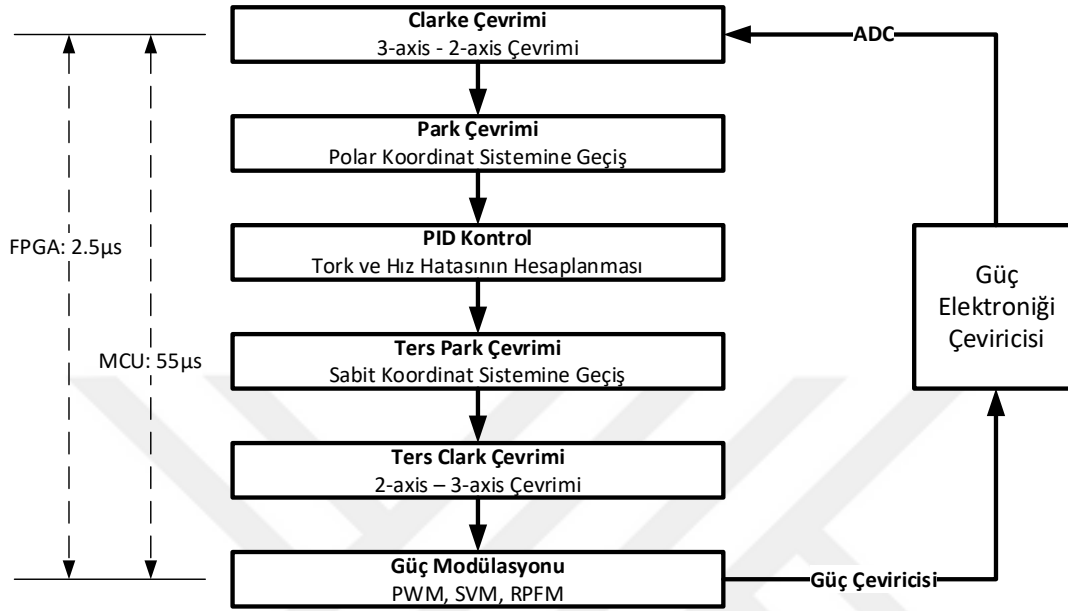
2.6 LLC Rezonans Çevirici FPGA Tasarımları

Anahtarlama algoritmasının ve modülasyon tekniklerinin bir arada kullanılması standart işlemciler veya DSP'ler yardımıyla gerçekleştirmek neredeyse imkânsızdır. Bunun başlıca nedeni bu gibi işlemcilerde güç elektroniği anahtarlama uygulamaları için koyulmuş olan PWM modülleri temel anahtarlama teknikleri için uygundur. Kullanıcı tarafından birkaç anahtarlama yönteminin birlikte kullanılmasına izin vermezler. Klasik işlemciler yerine VHDL programlama dili ile donanımsal olarak programlanabilen FPGA ve CPLD (Complex Programmable Logic Device) aileleri her tipte anahtarlama yapabilecek modüllerin yazılabileceği ve çalıştırılabileceği platformlardır. FPGA konfigüre edilebilen binlerce lojik kapının ve bağlantı matrislerinin bulunduğu devasa lojik kapılardır. 1 GHz hızlarına kadar çıkabilen tipleri bulunmakla birlikte bizim kullanımımıza 100 MHz'lik bir saat işareti yeterli olacaktır. Bu sistemlerin DSP gibi mikroişlemci mimarilerine göre en büyük avantajı paralel işlem gücü olarak nitelendirilir. Bu güçleri sayesinde çok hassas ve hızlı kontrol algoritmalarını kolayca çalıştırabilirler. FPGA içerisinde oluşturulan donanıma göre işlemler paralel, seri veya her ikisinin birleşimi olarak işlenebilir. Günümüzde seri işleri yapmak üzere mikroişlemciler çok gelişmişlerdir ve bu iş için çok uygundurlar. FPGA üreticileri mikroişlemcilerin bu avantajlarına kayıtsız kalmamış ve FPGA lojiği içerisine mikroişlemcileri entegre ederek System on Chip çözümlerini sunmuşlardır. Bu çözümler paralel ve hassas işlem gücünü mikroişlemcinin kolay konfigüre edilebilir hızlı geliştirme arayüzü ile birleştirmişlerdir. Ayrıca kontrol döngüsü içindeki sıralı ve hızlı olmayan durum geçişleri ve dış dünya ile olan haberleşme arayüzlerini mikroişlemciler ile sağlayarak FPGA lojiğinin optimum kullanılmasına katkı vermişlerdir. Çizelge 2.6'da DSP – FPGA karşılaştırması verilmiştir. Bu karşılaştırma güç elektroniği uygulamalarında FPGA'in üstünlüğünü göstermekte yeterlidir.

Çizelge 2.6 : DSP ve FPGA karşılaştırması.

Özellikler	DSP	FPGA
Performans	600 MMACS	14500 MMACS
Arayüzler	Sabit	Esnek
İşlemci Çekirdeği	Tekli	Çoklu
Modülasyon	PWM	Esnek Modülasyon
Döngü Zamanı	50µs	2.5µs
Kapı Seviyesinde Değiştirilebilirlik	Hayır	Evet
Tasarım Ortamı	C	VHDL (RTL)

Çizelge 2.6’da görüldüğü üzere FPGA daha kısa bir kontrol döngüsü ve esnek kontrol özellikleriyle bu anlamda DSP’den daha kullanışlı bir ara yüzdür. Ancak DSP’nin en büyük avantajı üst seviyeli bir programlama dili olan “C/C++” ile programlanabilmesi ve tasarım ara yüzünün kolaylığıdır.



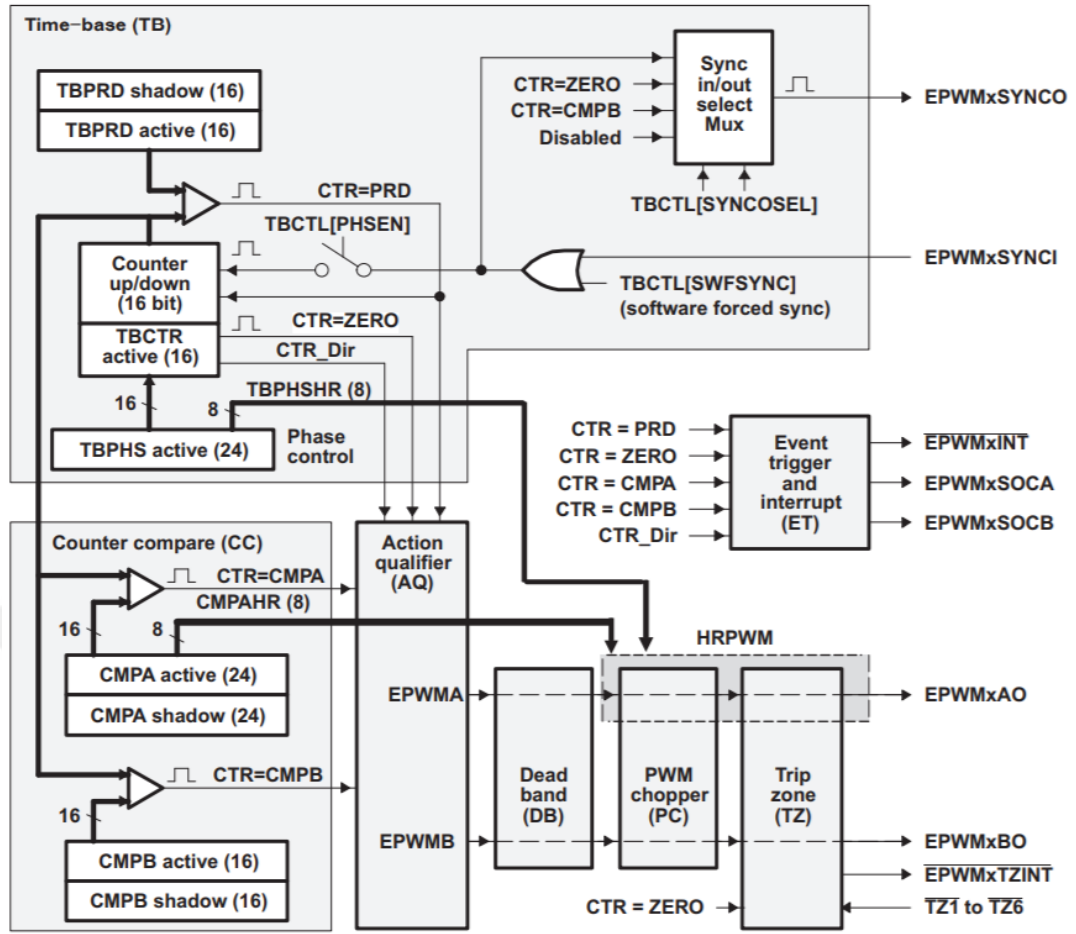
Şekil 2.45 : Örnek bir güç kontrol çevriminde FPGA ve DSP karşılaştırması.

Şekil 2.45’de görüldüğü üzere FPGA kontrol döngüsünü paralel işlem gücünün avantajıyla 2.5µs de tamamlarken DSP tüm bu işlemleri seri olarak 55µs de tamamlamaktadır. Her kontrol döngüsünde bir anahtarlama periyodu olduğunu varsayarsak FPGA ile 400 kHz bir anahtarlamaı tam hassaslıkta kontrol edebilirken, DSP ile tam hassas kontrol ancak 18 kHz frekansında bir anahtarlama yapılabilir. DSP ile 400 kHz bir anahtarlama yapılsa bile kontrol döngüsü her anahtarlama periyodunda yapılamayacağından hassas bir kontrol gerçekleştirilemez.

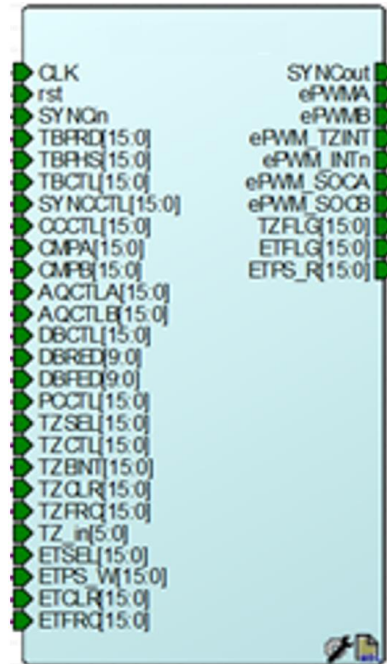
Doktora çalışmasında yüksek frekansta rezonans modlu bir çevirici çalışacağımızdan ve rezonans mod çeviriciler hassas kontrole ihtiyaç duyduğundan kontrol elektroniğinin kalbi olarak FPGA kullanılmasına karar verilmiştir.

2.6.1 “ePWM” modülü tasarımı

“ePWM” (Enhanced Pulse Width Modulation) modülü güç anahtarlarına yönlendirilecek PWM işaretlerini üretmek için kullanılmakta olup 7 adet alt modülden oluşturulmuştur. ePWM modülü Texas Instruments firmasının C2000 serisi mikroişlemcilerinde kullanılan modülden esinlenilerek tasarlanmıştır. Şekil 2.46’da tasarımı yapılmış olan ePWM modülüne ait blok diyagram verilmiştir.



Şekil 2.46 : ePWM modülü blok diyagramı [49].



Şekil 2.47 : “ePWM” üst modülü.

Şekil 2.47’de tasarımı yapılmış “ePWM” modülüne ait blok verilmiştir. Çizelge 2.7’de giriş ve çıkışlara ait detaylı açıklamalara yer verilmiştir.

Çizelge 2.7 : “ePWM” modülü giriş ve çıkış portları.

İsim	Yön	Açıklama
CLK	Giriş	100 MHz saat işareti.
RST	Giriş	Aktif “0” reset işareti.
SYNCin	Giriş	“ePWM” modülü senkronizasyon giriş işareti.
TZ_in	Giriş	6 kanal kesme işareti.
SYNCout	Çıkış	“ePWM” modülü senkronizasyon çıkış işareti.
ePWMA	Çıkış	A kanalı PWM çıkış sinyali.
ePWMB	Çıkış	B kanalı PWM çıkış sinyali.
ePWM_TZINT	Çıkış	Bir kesme geldiğinde aktif edilen çıkış.
ePWM_INTn	Çıkış	Olay tetikleyicisinden gelen kesme sinyali çıkış.
ePWM_SOCA	Çıkış	Olay tetikleyicisinden gelen ADC A kanalı çevirme sinyali çıkışı.
ePWM_SOCB	Çıkış	Olay tetikleyicisinden gelen ADC B kanalı çevirme sinyali çıkışı.

Çizelge 2.8 : “ePWM” modülü bilgi kütüğü.

Modül	Adres	İsim	Varsayılan	Boyut
TB	0	TBPRD	0500	16 – bit
	1	TBPHS	03E8	16 – bit
	2	TBCTL	0033	16 – bit
	3	SYNCCTL	01E8	16 – bit
CC	4	CCCTL	000A	16 – bit
	5	CMPA	0182	16 – bit
	6	CMPB	0000	16 – bit
AQ	7	AQCTLA	0060	16 – bit
	8	AQCTLB	0600	16 – bit
DB	9	DBCTL	000B	16 – bit
	10	DBRED	0050	16 – bit
	11	DBFED	0050	16 – bit
PC	12	PCCTL	0000	16 – bit
TZ	13	TZSEL	0000	16 – bit
	14	TZCTL	0000	16 – bit
	15	TZEINT	0000	16 – bit
	16	TZCLR	0000	16 – bit
	17	TZFRC	0000	16 – bit
	18	TZFLG	0000	16 – bit
	19	ETSEL	BB0B	16 – bit
ET	20	ETPS_W	3303	16 – bit
	21	ETPS_R	0000	16 – bit
	22	ETCLR	0000	16 – bit
	23	ETFRC	0000	16 – bit
	24	ETFLG	0000	16 – bit

Çizelge 2.7’de açıklanan giriş ve çıkışların yanında Çizelge 2.8’de modüle ait temel bilgi kütüğü verilmiştir. Temel bilgi kütüklerinin her birinin içerisinde detay ayarların yapılabildiği bilgi hücreleri mevcuttur. İlerleyen kısımda bu bilgi hücreleri detaylandırılmıştır.

Çizelge 2.9 : TBPRD bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
15-0	TBPRD	0000-FFFF	TBPRD değeri sayıcının periyodunu ayarlayarak, PWM sinyalinin frekansını belirler.

Çizelge 2.10 : TBPHS bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
15-0	TBPHS	0000-FFFF	TBPHS değeri senkronizasyon sinyalinin faz farkını belirler.

Çizelge 2.11 : TBCTL bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
13	PHSDIR	0	Senkronizasyondan sonra aşağı say.
		1	Senkronizasyondan sonra yukarı say.
12-10	CLKDIV	000	Saat işareti bölme oranı "1"
		001	Saat işareti bölme oranı "2"
		010	Saat işareti bölme oranı "4"
		011	Saat işareti bölme oranı "8"
		100	Saat işareti bölme oranı "16"
		101	Saat işareti bölme oranı "32"
		110	Saat işareti bölme oranı "64"
		111	Saat işareti bölme oranı "128"
9-7	HSPCLKDIV	000	Yüksek Hızlı Saat işareti bölme oranı "1"
		001	Yüksek Hızlı Saat işareti bölme oranı "2"
		010	Yüksek Hızlı Saat işareti bölme oranı "4"
		011	Yüksek Hızlı Saat işareti bölme oranı "6"
		100	Yüksek Hızlı Saat işareti bölme oranı "8"
		101	Yüksek Hızlı Saat işareti bölme oranı "10"
		110	Yüksek Hızlı Saat işareti bölme oranı "12"
		111	Yüksek Hızlı Saat işareti bölme oranı "14"
6-4	SYNCOSEL	000	Senkronizasyon çıkış "0"
		001	Senkronizasyon çıkış "SYNCin"
		010	Senkronizasyon çıkış "CTR_ZERO_int"
		011	Senkronizasyon çıkış "CTR_PRD_int"
		100	Senkronizasyon çıkış "CTR_CMPA"
		101	Senkronizasyon çıkış "CTR_CMPB"
		110	Senkronizasyon çıkış "CTR_mSYNC_int"
		111	Senkronizasyon çıkış "0"
2	PHSEN	0	Faz kayması kapalı
		1	Faz kayması aktif
1-0	CTRMODE	00	Sayaç yönü "Yukarı"
		01	Sayaç yönü "Aşağı"
		10	Sayaç yönü "Yukarı-Aşağı"
		11	Sayaç yönü "Yukarı-Aşağı"

Çizelge 2.12 : SYNCCTL bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
15-0	SYNCCTL	0000-FFFF	SYNCCTL değeri kullanıcı için özel üretilmiş senkronizasyon çıkış sinyalinin PWM sinyalindeki yerini belirler.

“Time-Base (TB)” alt modülü temelde FPGA saat frekansında yukarı, aşağı ve yukarı-aşağı tiplerde seçilebilen bir sayıcıdan oluşmaktadır. Bu sayıcının saat frekansı bölme oranları, sayılacak maksimum değer, sayıcı tipi gibi ayarları bilgi kütüğü yardımıyla ayarlanabilmektedir. TB modülünün çıkışında sayma değeri “Counter”, yön bilgisi “Dir”, minimum “Ctr_Zero” ve maksimum “Ctr_Prd” değere ulaşma bilgisi gibi sinyaller üretilir. Bunlara ek olarak başka bir ePWM modülünden gelen ve başka bir modüle gönderilen senkronizasyon işaretlerinin değerlendirilmesi ve üretilmesinden sorumlu alt modüldür.

Çizelge 2.13 : CCCTL bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
3-2	LOADBMODE	00	Karşılaştırma “CTR=Zero”
		01	Karşılaştırma “CTR=PRD”
		10	Karşılaştırma “CTR=Zero PRD”
		11	Yükleme yapılmaz
1-0	LOADAMODE	00	Karşılaştırma “CTR=Zero”
		01	Karşılaştırma “CTR=PRD”
		10	Karşılaştırma “CTR=Zero PRD”
		11	Yükleme yapılmaz

Çizelge 2.14 : CMPA ve CMPB bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
15-0	CMPA	0000-FFFF	CMPA değeri ile sayıcı değeri karşılaştırılarak PWM sinyalinin çalışma oranı belirlenir.
15-0	CMPB	0000-FFFF	CMPB değeri ile sayıcı değeri karşılaştırılarak PWM sinyalinin çalışma oranı belirlenir.

“Counter Compare (CC)” modülü PWM işaretlerinin çalışma oranlarının belirlendiği modüldür. “CMPA” ve “CMPB” bilgi kütüğü değerleri ile “Counter” değeri karşılaştırılarak “Ctr_Cmpa” ve “Ctr_Cmpb” işaretleri oluşturulur.

“Action Qualifier (AQ)” modülü bilgi kütüğü ayarlarına göre giriş işaretlerini değerlendirerek “PWMA” ve “PWMB” işaretlerinin oluşturulmasında görevlidir.

Çizelge 2.15 : AQCTLA ve AQCTLB bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
11-10	CBD	00	Hiçbir şey yapma
		01	Aşağı CMPB tetiğinde EPWMx = “0”
		10	Aşağı CMPB tetiğinde EPWMx = “1”
		11	Aşağı CMPB tetiğinde EPWMx Geçiş
11-10	CBU	00	Hiçbir şey yapma
		01	Yukarı CMPB tetiğinde EPWMx = “0”
		10	Yukarı CMPB tetiğinde EPWMx = “1”
		11	Yukarı CMPB tetiğinde EPWMx Geçiş
11-10	CAD	00	Hiçbir şey yapma
		01	Aşağı CMPA tetiğinde EPWMx = “0”
		10	Aşağı CMPA tetiğinde EPWMx = “1”
		11	Aşağı CMPA tetiğinde EPWMx Geçiş
11-10	CAU	00	Hiçbir şey yapma
		01	Yukarı CMPA tetiğinde EPWMx = “0”
		10	Yukarı CMPA tetiğinde EPWMx = “1”
		11	Yukarı CMPA tetiğinde EPWMx Geçiş
11-10	PRD	00	Hiçbir şey yapma
		01	PRD tetiğinde EPWMx = “0”
		10	PRD tetiğinde EPWMx = “1”
		11	PRD tetiğinde EPWMx Geçiş
1-0	ZRO	00	Hiçbir şey yapma
		01	Zero tetiğinde EPWMx = “0”
		10	Zero tetiğinde EPWMx = “1”
		11	Zero tetiğinde EPWMx Geçiş

Çizelge 2.16 : DBCTL bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
5-4	IN_MODE	00	EPWMA hem aşağı hem de yukarı kenar
		01	EPWMA aşağı, EPWMB yukarı kenar
		10	EPWMB aşağı, EPWMA yukarı kenar
		11	EPWMB hem aşağı hem de yukarı kenar
3-2	POLSEL	00	Aktif yüksek modu
		01	Aktif düşük tamamlayıcı modu
		10	Aktif yüksek tamamlayıcı modu
		11	Aktif düşük modu
1-0	OUT_MODE	00	Doğrudan geçirgen modu
		01	Yukarı kenar kapalı, aşağı kenar aktif
		10	Aşağı kenar kapalı, yukarı kenar aktif
		11	Yukarı ve aşağı kenar aktif

Çizelge 2.17 : DBRED ve DBFED bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
9-0	DBRED	0000-03FF	Yukarı kenar sayacı
9-0	DBFED	0000-03FF	Aşağı kenar sayacı

“Dead Band (DB)” modülü ise oluşturulan PWM sinyallerinin arasında ölü zamanların bırakılmasında görevlidir. Bilgi kütüğü değerlerine göre bırakılacak zaman ayarlanabilmekte olup aynı zamanda ölü bölgenin işaretin önünde veya arkasında olup olmayacağı seçilebilmektedir.

Çizelge 2.18 : PCCTL bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
10-8	CHPDUTY	000	Kıyma işareti çalışma oranı “%12,5”
		001	Kıyma işareti çalışma oranı “%25”
		010	Kıyma işareti çalışma oranı “%37,5”
		011	Kıyma işareti çalışma oranı “%50”
		100	Kıyma işareti çalışma oranı “%62,5”
		101	Kıyma işareti çalışma oranı “%75”
		110	Kıyma işareti çalışma oranı “%87,5”
		111	Yedek
7-5	CHPFREQ	000	Kıyma saat işareti bölme oranı “1”
		001	Kıyma saat işareti bölme oranı “2”
		010	Kıyma saat işareti bölme oranı “3”
		011	Kıyma saat işareti bölme oranı “4”
		100	Kıyma saat işareti bölme oranı “5”
		101	Kıyma saat işareti bölme oranı “6”
		110	Kıyma saat işareti bölme oranı “7”
		111	Kıyma saat işareti bölme oranı “8”
4-1	OSHTWTH	0000	Tek atımlı çevrim süresi 80ns
		0001	Tek atımlı çevrim süresi 160ns
		0010	Tek atımlı çevrim süresi 240ns
		0011	Tek atımlı çevrim süresi 320ns
		0100	Tek atımlı çevrim süresi 400ns
		0101	Tek atımlı çevrim süresi 480ns
		0110	Tek atımlı çevrim süresi 560ns
		0111	Tek atımlı çevrim süresi 640ns
		1000	Tek atımlı çevrim süresi 720ns
		1001	Tek atımlı çevrim süresi 800ns
		1010	Tek atımlı çevrim süresi 880ns
		1011	Tek atımlı çevrim süresi 960ns
		1100	Tek atımlı çevrim süresi 1040ns
		1101	Tek atımlı çevrim süresi 1120ns
		1110	Tek atımlı çevrim süresi 1200ns
		1111	Tek atımlı çevrim süresi 1280ns
0	CHPEN	0	PWM kıyma fonksiyonu kapalı
		1	PWM kıyma fonksiyonu aktif

“PWM Chopper (PC)” modülü ise üretilen PWM işaretlerinin daha yüksek frekanslarda kıyılması amacıyla kullanılabilmektedir. Bazı uygulamalarda PWM işaretlerinin uygulanması aşamasında soft start yapılarak işaretin anahtara

uygulanması anındaki ilk stresin azaltılması anlamında kullanılan yöntemlerdendir. Bu amaçla “PC” modülü de düşünülmüştür.

Çizelge 2.19 : TZSEL bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
13	OSHT6	0	Tek atımlı TZ6 kesmesi kapalı
		1	Tek atımlı TZ6 kesmesi aktif
12	OSHT5	0	Tek atımlı TZ5 kesmesi kapalı
		1	Tek atımlı TZ5 kesmesi aktif
11	OSHT4	0	Tek atımlı TZ4 kesmesi kapalı
		1	Tek atımlı TZ4 kesmesi aktif
10	OSHT3	0	Tek atımlı TZ3 kesmesi kapalı
		1	Tek atımlı TZ3 kesmesi aktif
9	OSHT2	0	Tek atımlı TZ2 kesmesi kapalı
		1	Tek atımlı TZ2 kesmesi aktif
8	OSHT1	0	Tek atımlı TZ1 kesmesi kapalı
		1	Tek atımlı TZ1 kesmesi aktif
5	CBC6	0	Çok atımlı TZ6 kesmesi kapalı
		1	Çok atımlı TZ6 kesmesi aktif
4	CBC5	0	Çok atımlı TZ5 kesmesi kapalı
		1	Çok atımlı TZ5 kesmesi aktif
3	CBC4	0	Çok atımlı TZ4 kesmesi kapalı
		1	Çok atımlı TZ4 kesmesi aktif
2	CBC3	0	Çok atımlı TZ3 kesmesi kapalı
		1	Çok atımlı TZ3 kesmesi aktif
1	CBC2	0	Çok atımlı TZ2 kesmesi kapalı
		1	Çok atımlı TZ2 kesmesi aktif
0	CBC1	0	Çok atımlı TZ1 kesmesi kapalı
		1	Çok atımlı TZ1 kesmesi aktif

Çizelge 2.20 : TZCTL bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
3-2	TZB	00	EPWMB yüksek empedans
		01	EPWMB lojik “1”
		10	EPWMB lojik “0”
		11	Hiçbir şey yapma
1-0	TZA	00	EPWMA yüksek empedans
		01	EPWMA lojik “1”
		10	EPWMA lojik “0”
		11	Hiçbir şey yapma

Çizelge 2.21 : TZEINT bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
2	OST	0	Tek atımlı kesme kapalı
		1	Tek atımlı kesme aktif
1	CBC	0	Çok atımlı kesme kapalı
		1	Çok atımlı kesme aktif

Çizelge 2.22 : TZCLR bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
2	OST	0	Etkisiz
		1	Tek atımlı kesme temizleme
1	CBC	0	Etkisiz
		1	Çok atımlı kesme temizleme
0	INT	0	Etkisiz
		1	Genel kesme temizleme

Çizelge 2.23 : TZFLG bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
2	OST	0	Tek atımlı kesme gerçekleşmedi
		1	Tek atımlı kesme gerçekleşti
1	CBC	0	Çok atımlı kesme gerçekleşmedi
		1	Çok atımlı kesme gerçekleşti
0	INT	0	Genel kesme gerçekleşmedi
		1	Genel kesme gerçekleşti

Çizelge 2.24 : TZFRC bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
2	OST	0	Etkisiz
		1	Tek atımlı kesmeye zorla
1	CBC	0	Etkisiz
		1	Çok atımlı kesmeye zorla

“Trip Zone (TZ)” modülü dışarıdan gelen tetik işaretleri veya bilgi kütüğü üzerinden gelen komutlara göre “PWMA” ve “PWMB” işaretlerinin üretilmesini durduran koruma bloğudur. 1 FPGA saat periyodu kadar sürede PWM çıkışlarını kapatabilir. Bilgi kütüğünden yapılan ayarlara göre çıkışlar lojik “0”, lojik 1 veya “High-Z” olarak sürülebilir. Genellikle çıkışların birbirinin tersi olarak sürülmesi tercih edilir.

“Event Trigger and Interrupt (ET)” modülü “AQ” modülü girişlerini alarak bilgi kütüğü ayarlarına göre bir olay tetikleyicisi oluşturabilir. “SOCA”, “SOCB”, “INT” şeklinde 3 adet olay tetikleyicisi düşünülmüştür. “SOCA” ve “SOCB” PWM işaretlerine göre analog-dijital çevriminin başlatılması için kullanılmaktadır. “INT” ise genel amaçlı PWM işaretine senkron olarak işlenecek bloklar için kullanılacak olay tetikleyicisidir.

Çizelge 2.25 : ETSEL bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
15	SOCBEN	0	ADC çevrim tetiği B kapalı
		1	ADC çevrim tetiği B aktif
14-12	SOCBSEL	000	DCBEVT1 aktif
		001	TBCTR = 0x0000
		010	TBCTR = TBPRD
		011	TBCTR = 0x0000 / TBPRD
		100	TBCTR = CMPA artan
		101	TBCTR = CMPA azalan
		110	TBCTR = CMPB artan
		111	TBCTR = CMPB azalan
11	SOCAEN	0	ADC çevrim tetiği A kapalı
		1	ADC çevrim tetiği A aktif
10-8	SOCASEL	000	DCAEVT1 aktif
		001	TBCTR = 0x0000
		010	TBCTR = TBPRD
		011	TBCTR = 0x0000 / TBPRD
		100	TBCTR = CMPA artan
		101	TBCTR = CMPA azalan
		110	TBCTR = CMPB artan
		111	TBCTR = CMPB azalan
3	INTEN	0	Genel kesme kapalı
		1	Genel kesme aktif
2-0	INTSEL	000	Yedek
		001	TBCTR = 0x0000
		010	TBCTR = TBPRD
		011	TBCTR = 0x0000 / TBPRD
		100	TBCTR = CMPA artan
		101	TBCTR = CMPA azalan
		110	TBCTR = CMPB artan
		111	TBCTR = CMPB azalan

Çizelge 2.26 : ETCLR bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
3	SOCB	0	Etkisiz
		1	SOCB olayını temizleme
2	SOCA	0	Etkisiz
		1	SOCB olayını temizleme
0	INT	0	Etkisiz
		1	INT olayını temizleme

Çizelge 2.27 : ETFLG bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
3	SOCB	0	Olay yok
		1	SOCB olayı gerçekleşti
2	SOCA	0	Olay yok
		1	SOCA olayı gerçekleşti
0	INT	0	Olay yok
		1	INT olayı gerçekleşti

Çizelge 2.28 : ETFRC bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
3	SOCB	0	Etkisiz
		1	SOCB olayını zorla
2	SOCA	0	Etkisiz
		1	SOCA olayını zorla
0	INT	0	Etkisiz
		1	INT olayını zorla

Çizelge 2.29 : ETPS bilgi kütüğü.

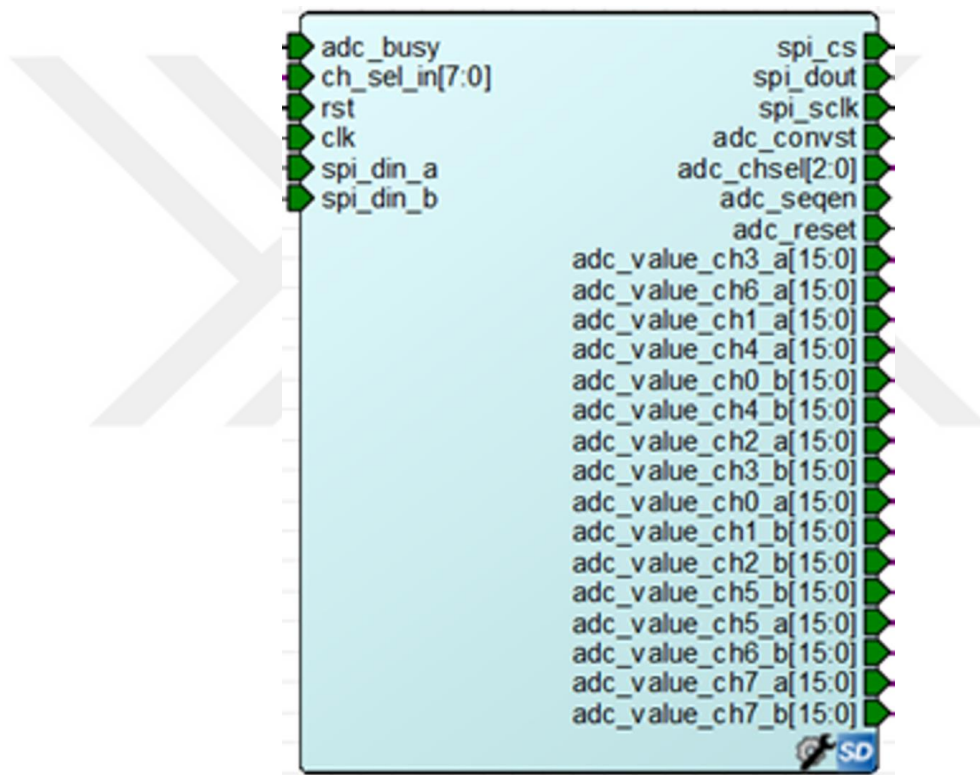
Bitler	İsim	Değer	Açıklama
15-14	SOCBCNT	00	Olay gerçekleşmedi
		01	1 olay gerçekleşti
		10	2 olay gerçekleşti
		11	3 olay gerçekleşti
13-12	SOCBPRD	00	SOCB olay sayısı kapalı
		01	SOCB kesmesini 1. Olayda oluştur
		10	SOCB kesmesini 2. Olayda oluştur
		11	SOCB kesmesini 3. Olayda oluştur
11-10	SOCACNT	00	Olay gerçekleşmedi
		01	1 olay gerçekleşti
		10	2 olay gerçekleşti
		11	3 olay gerçekleşti
9-8	SOCAPRD	00	SOCA olay sayısı kapalı
		01	SOCA kesmesini 1. Olayda oluştur
		10	SOCA kesmesini 2. Olayda oluştur
		11	SOCA kesmesini 3. Olayda oluştur
3-2	INTCNT	00	Olay gerçekleşmedi
		01	1 olay gerçekleşti
		10	2 olay gerçekleşti
		11	3 olay gerçekleşti
1-0	INTPRD	00	Genel kesme olay sayısı kapalı
		01	Genel kesmeyi 1. Olayda oluştur
		10	Genel kesmeyi 2. Olayda oluştur
		11	Genel kesmeyi 3. Olayda oluştur

EPWM modülünün tasarımı tüm detaylarıyla gerçekleştirilmiş olup bazı noktalarda uygulamaya yönelik yeni özellikler eklenmiştir. Tüm bilgi kütüğü haritasına ait testler tamamlanmış ve tasarım doğrulaması yarım köprü anahtarlama kartlarının testlerinde

yapılmıştır. Bilgi kütüğü haritasının testleri seri haberleşme üzerinden gönderilen komutlar ile farklı kombinasyonlarla test edilmiştir.

2.6.2 AD7616 ADC kontrol modülü tasarımı

Tez çalışmasında güç devrelerinden okunan akım ve gerilim değerlerinin sayısal değerlere çevrilebilmesi için AD7616 analog dijital çevirici entegresi kullanılmıştır. Akım ve gerilim değerlerinin okunmasında kullanılacak AD7616 analog dijital çeviriciden veri okuyacak SPI arayüzüne sahip AD7616 ADC modülü tasarımı ve doğrulaması yapılmıştır. Şekil 2.48’de ADC modülünün blok diyagramı görülmektedir.

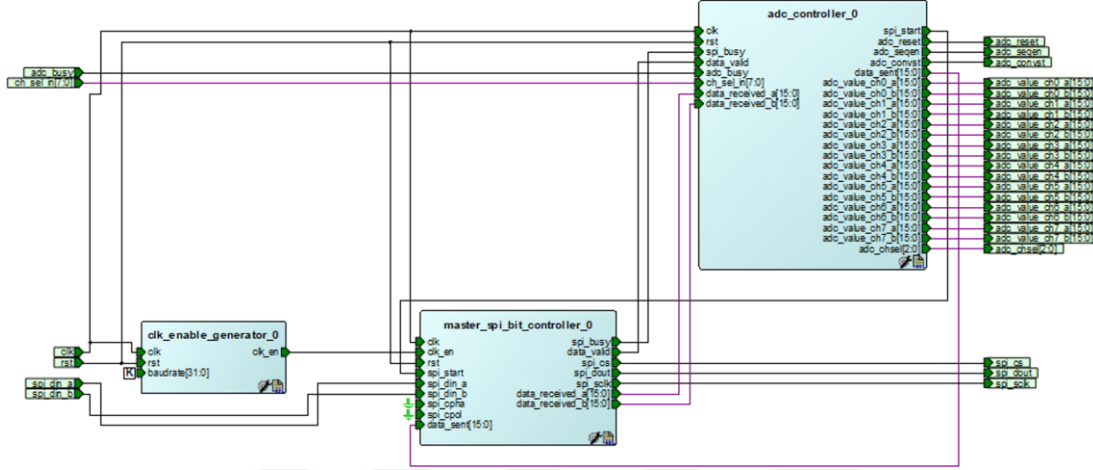


Şekil 2.48 : AD7616 ADC üst modül blok diyagramı.

ADC modülü “clk_enable_generator”, “master_spi_bit_controller” ve “adc_controller” alt bloklarından oluşmaktadır. “Clk_enable_generator” alt bloğu SPI haberleşme hızını belirleyen bir saat işareti bölücü bloktur. 100MHz saat işaretini 10’a bölerek 10MHz frekansında SPI haberleşme hızı elde edilir. “Master_spi_bit_controller” alt bloğu AD7616 ADC entegresinden SPI arayüzü ile veri okumak için kullanılmaktadır. Bu blok aynı anda A ve B kanallarına ait veriyi eş zamanlı olarak okumakta olup 16-bit SPI modunda haberleşme yapar. “Adc_controller” alt bloğu ise AD7616 ADC entegresine ait “adc_convst”,

“adc_reset”, “adc_chsel” kontrol işaretlerini sağlayıp, entegre tarafından üretilen “adc_busy” işaretlerin izlenmesini ve SPI bloğunu kontrol ederek alınan verileri ayırmakla görevlidir. Şekil 2.49’da alt modüller ve bağlantıları verilmiştir.

ADC den alınan analog değerler seri haberleşme üzerinden izlenebilmektedir. Çizelge 2.30’da AD7616 ADC üst modülüne ait pin isimleri ve açıklamaları verilmiştir.



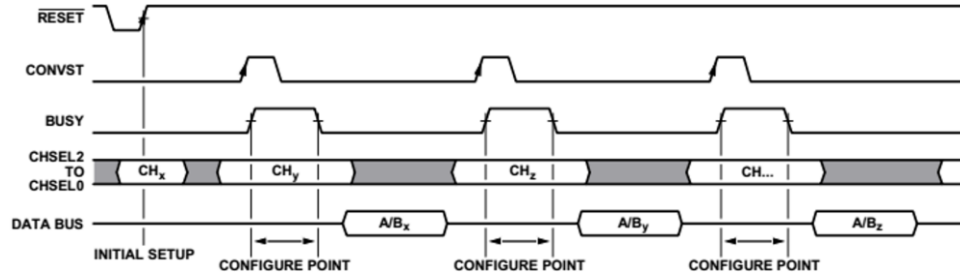
Şekil 2.49 : AD7616 üst modüle ait alt modüller.

Çizelge 2.30 : AD7616 üst modülü giriş ve çıkış portları.

İsim	Yön	Açıklama
clk	Giriş	100 MHz saat işareti
rst	Giriş	Aktif “0” reset işareti
adc_busy	Giriş	AD7616 entegresinin meşgul olduğunu bildiren işaret
ch_sel_in[7:0]	Giriş	Seri port üzerinden alınan, hangi ADC kanallarının çevrileceğini belirten işaret
spi_din_a	Giriş	AD7616 entegresinin A kanalları için SPI veri çıkışı
spi_din_b	Giriş	AD7616 entegresinin B kanalları için SPI veri çıkışı
spi_cs	Çıkış	AD7616 entegresi SPI seçim işareti
spi_dout	Çıkış	AD7616 entegresi SPI veri giriş işareti
spi_sclk	Çıkış	AD7616 entegresinin SPI saat işareti
adc_convst	Çıkış	AD7616 entegresinde çevrimin başlatılması için kullanılan işaret
adc_chsel[2:0]	Çıkış	AD7616 entegresinde çevrim yapılacak kanal seçim işareti
adc_seqen	Çıkış	AD7616 entegresinde sıralı çevrim modunun aktifleştirilmesi işareti
adc_reset	Çıkış	AD7616 entegresi reset işareti
adc_value_chX_X[15:0]	Çıkış	AD7616 entegresi 16 kanal çevrim sonucu

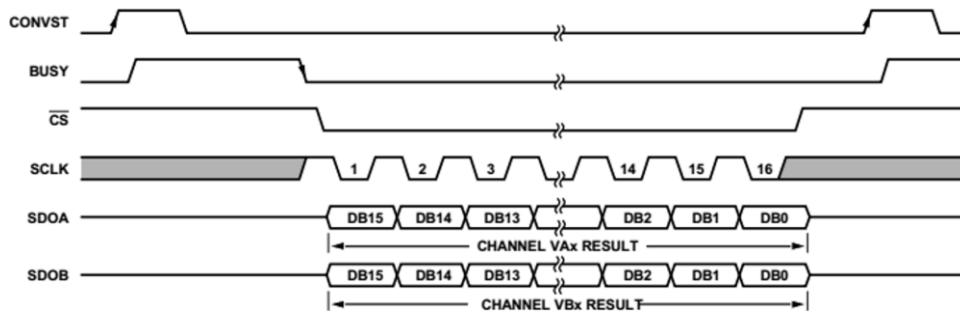
AD7616 ADC entegresi donanım ve yazılım modu olmak üzere iki temel çalışma yapısına sahiptir. Çalışma modunun yanı sıra seri ve paralel olmak üzere iki tip

haberleşme arayüzüne sahiptir. Çalışma ve haberleşme modları ayrı ayrı seçilebilmekte olup farklı çalışma durumlarının birbirlerine göre avantaj ve dezavantajları mevcuttur.



Şekil 2.50 : AD7616 donanım modu sinyal diyagramı [50].

Tez çalışması kapsamında AD7616 ADC entegresi donanım çalışma modunda seri haberleşme arayüzü ile kullanılmıştır. Donanım çalışma modu kısıtlı özellikler sunmasının yanı sıra hızlı ve kolay kontrol edilebilmektedir. Seri haberleşme 10MHz hızında çift veri yoluna sahip 16-bit SPI ile sağlanmaktadır. Şekil 2.50’de AD7616 donanım modu sinyal diyagramı verilmiştir. “Adc_reset” sinyali en az 2µs boyunca lojik “0” olarak tutularak AD7616 konfigürasyonu yapılmış olur. “Adc_convst” sinyali lojik “1” yapılarak AD7616’nın çevrime başlaması ve “adc_busy” sinyalini lojik “1” yapması beklenir. Bu sırada “adc_chsel” sinyalleri ile bir sonraki çevrim yapılacak kanal sıraya alınmış olur. Bir sonraki çevrim yapılacak kanal “ch_sel_in” girişlerinin durumu izlenerek belirlenir. “Adc_busy” sinyalinin lojik “0” olmasının ardından SPI bloğuna okuma yapması için komut gönderilir ve SPI haberleşmesi başlar. SPI haberleşmesinin bitmesinin ardından diğer kanal çevrimine geçilir. Şekil 2.51’de SPI haberleşmesini içeren sinyal akışı verilmiştir.



Şekil 2.51 : AD7616 SPI haberleşmesi [50].

“Adc_busy” sinyalinin lojik “0” olmasının ardından “spi_cs” sinyali lojik “0” yapılarak 16 adet “spi_sclk” işareti boyunca “spi_din_a” ve “spi_din_b” girişlerinden okuma yapılan kanala ait 16-bit çevrim sonucunun alınması sağlanır. 16 adet “spi_sclk” sinyalinin ardından “spi_cs” sinyali lojik “1” yapılarak SPI haberleşmesinin

sonlanması sağlanır. Donanım modunda SPI haberleşmesi sadece okuma yönünde olduğundan “spi_dout” sinyalinin değeri önemli olmamakta olup lojik “0” olarak bırakılmıştır. FPGA içerisine koyulan “Identifier” bloğu yardımıyla FPGA içerisinde seçilen sinyaller izlenebilmektedir.

Şekil 2.52’de verilen sinyal akışı FPGA içerisindeki sinyallerden örneklenmiştir. FPGA içerisine kurulan “Identifier Instrument” sayesinde herhangi bir sinyalin tetiklenmesi ile sinyaller kayıt edilerek görüntülenebilmektedir. Bu arayüz sayesinde FPGA içerisindeki devrelerin davranışları izlenmektedir.

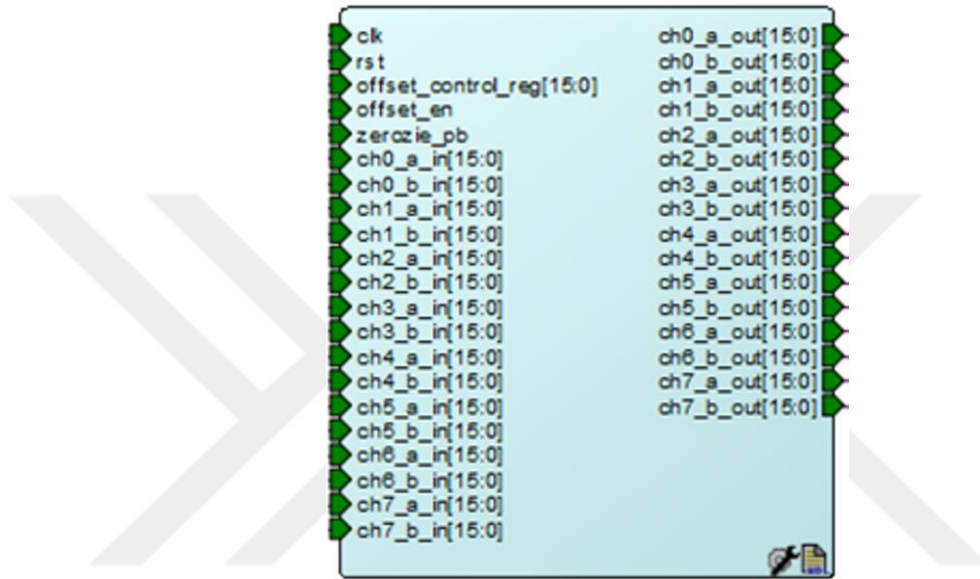


Şekil 2.52 : AD7616 ADC modülü FPGA benzetimi.

Sinyaller incelendiğinde AD7616 entegresinin bilgi yaprağındaki sinyal akışı ile örtüştüğü görülmektedir. “Adc_reset” sinyali lojik “1” konumunda iken “adc_const” sinyali lojik “1” sürülür ve “adc_busy” sinyalinin lojik “1” gelmesi beklenir. “Adc_busy” lojik “1” olarak algılandıktan sonra “adc_convst” lojik “0” olarak ayarlanır ve “adc_busy” sinyalinin lojik “0” olması beklenir. “Adc_busy” sinyali lojik “0” olduktan kısa bir süre sonra “spi_start” dahili sinyali kısa süreliğine lojik “1” yapılarak spi okuması başlatılır. “Spi_busy” sinyali lojik “1” olarak algılanır ve “spi_cs” sinyali lojik “0” olarak sürülür. “Spi_sclk” saat işareti 16 kez sürülerek “spi_din_a” ve “spi_din_b” sinyalleri izlenerek veri alınır. Veri alımı tamamlandıktan sonra “data_valid” sinyali lojik “1” sürülerek alınan veri hafıza kütüğüne yazılır. Alınan veri bir önceki kanalın değeridir ve “prev_ch” değerine göre tutulur. Çevrim işleminin ardından bir sonraki çevrim yapılacak kanal değeri “adc_chsel” çıkışına yazılır.

2.6.3 Ofset hesaplama modülü tasarımı

Akım ve gerilim devrelerinin testleri esnasında özellikle gerilim okuma girişlerinde yüksek ofset değerleri gözlenmiştir. Ofset değerlerinin güç devresindeki anahtarlama başlatılmadan önce okunan değerlerden çıkartılması ölçümlerin sağlıklı yapılması açısından önemlidir. ADC sonuçlarındaki ofset değerlerinin giderilmesi için “offset_calculator” modülü geliştirilmiştir. Şekil 2.53’de bloğun genel bir görüntüsü verilmiştir.



Şekil 2.53 : Offset_calculator modülü blok diyagramı.

“Offset_calculator” modülü “offset_control_reg” girişinde her bir ADC kanalı için gelen aktif ve pasif bilgilerine göre ADC üzerinden okunan değerlerin ofset miktarlarını sıfırlamak için tasarlanmıştır. Modül “zerozie_pb” girişinden gelen düşen kenar işaretile tetik olarak tüm analog giriş değerlerini kaydetmektedir. Kayıt işlemi genellikle tüm güç ve giriş gerilimlerinin uygulanmamış veya sıfır olduğu safhada yapılır. Bu durumda kayıt edilen değerler ofset olarak nitelendirilen ölçme kaynaklı hatalar olarak nitelendirilir. Kayıt edilen ofset değerleri normal çalışma esnasında okunan değerlerden sürekli çıkarılarak doğru analog değerlerin okunması sağlanır. “Offset_en” girişi ile tek bir sinyalle tüm kanallardaki ofset hesaplama işlemi kaldırılarak ADC değerlerinin doğrudan kullanılması sağlanabilir. Bu modül tüm sistemin çalışma frekansı olan 100MHz hızında çalışmakta olup “clk” sinyali ile saat işareti sağlanır. Asenkron reset sinyali olarak “rst” sinyali konumlandırılmıştır. Çizelge 2.31’de giriş ve çıkış portlarına ait açıklamalar mevcuttur.

Çizelge 2.31 : Offset_calculator modülü giriş ve çıkış portları.

İsim	Yön	Açıklama
clk	Giriş	100 MHz saat işareti
rst	Giriş	Aktif “0” reset işareti
offset_en	Giriş	Ofset hesaplama ve giderme işlemi aktifleşme
zerozie_pb	Giriş	Ofset değerlerinin kayıt tetiği işareti
offset_control_reg[15:0]	Giriş	Seri port üzerinden alınan, hangi ADC kanallarının ofset düzeltme işlemine tabi tutulacağını seçen giriş
chX_X_in[15:0]	Giriş	AD7616 entegresinden gelen 16 kanal çevrim sonuç işaretleri
chX_X_out[15:0]	Çıkış	Offset düzeltmesi yapılmış 16 kanal çevrim sonuç işaretleri

Çizelge 2.32 : Offset_EN_CH bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
15-14	CH7	00	A ve B kanalı kapalı
		01	A kanalı aktif
		10	B kanalı aktif
		11	A ve B kanalı aktif
13-12	CH6	00	A ve B kanalı kapalı
		01	A kanalı aktif
		10	B kanalı aktif
		11	A ve B kanalı aktif
11-10	CH5	00	A ve B kanalı kapalı
		01	A kanalı aktif
		10	B kanalı aktif
		11	A ve B kanalı aktif
9-8	CH4	00	A ve B kanalı kapalı
		01	A kanalı aktif
		10	B kanalı aktif
		11	A ve B kanalı aktif
7-6	CH3	00	A ve B kanalı kapalı
		01	A kanalı aktif
		10	B kanalı aktif
		11	A ve B kanalı aktif
5-4	CH2	00	A ve B kanalı kapalı
		01	A kanalı aktif
		10	B kanalı aktif
		11	A ve B kanalı aktif
3-2	CH1	00	A ve B kanalı kapalı
		01	A kanalı aktif
		10	B kanalı aktif
		11	A ve B kanalı aktif
1-0	CH0	00	A ve B kanalı kapalı
		01	A kanalı aktif
		10	B kanalı aktif
		11	A ve B kanalı aktif

“Offset_calculator” modülünün girişlerinden “offset_control_reg” bilgi kütüğü Çizelge 2.32’de verildiği gibi işlemekte olup seri port arayüzünde 24. Bellek gözündeki “OFFSET_EN_CH” kayıt kütüğünden oluşur.

“Offset_en_ch” bilgi kütüğünün her bir biti 16 kanaldan birine denk getirilerek tüm ADC kanalları için offset giderme işleminin aktif ve pasif durumuna getirilmesi işlevleri için düşünülmüştür. İlgili hücrenin lojik “1” olması ofset giderme işleminin yapılacağı, lojik “0” olması ise bu işlemin yapılmadan doğrudan ADC üzerinden okunan değerin kullanılacağı anlamını taşımaktadır.

Signal	Value
SYSCLK	0
NSYSRESET	0
zerozie_pb	0
offset_en	1
offset_control_reg	FFFF
ch0_a_in	0002
ch0_a_offset	0000
ch0_a_out	0000
ch2_a_in	0006
ch2_a_offset	0000
ch2_a_out	0000

Şekil 2.54 : Offset_calculator benzetim sonuçları.

“Offset_calculator” modülüne ait benzetim görselleri Şekil 2.54’de verilmiştir. “Ch0_a” ve “Ch2_a” kanalları örnek olarak benzetimde kullanılmıştır. “Rst” işareti lojik “1” pozisyonuna geldiğinde x”0000” olarak atanmış çıkış işaretleri giriş işaretlerine set edilmiştir. Test senaryosuna göre 1µs süre sonra “zerozie_pb” tetikleme sinyali gelmiş olup tetikleme sinyalinin düşen kenarında ofset değerleri o anki giriş değerlerine ayarlanmış olup aynı zamanda çıkış değerleri de giriş değerlerinden ofset değerlerinin çıkarılmış haline yani x“0000” değerine sürülmüştür. Bu aşamadan sonra senaryoya göre giriş değerleri değişmiştir. Giriş değerlerinin değişmesi ile birlikte çıkış değerleri de offset değerinin çıkarılması suretiyle yeni değerlerine getirilmiştir. Giriş değerlerinin değişmesinin ardından “ch2_a” girişine ait ofset işlemi “offset_control_reg” girişi üzerinden pasif duruma düşürülmüştür. Pasif duruma gelen “ch2_a” ofset işlemine göre çıkış değeri giriş değerine sürülmüştür. Bu değişim esnasında “ch0_a” girişinde bir değişiklik yapılmadığından ofset düzeltme işlemine devam edilmiştir. 1µs süre sonra “ch2_a” girişi için ofset düzeltme işlemi tekrar aktif edilmiş olup çıkış değeri tekrar ofset düzeltme uygulanarak bir önceki halini almıştır. Buradan görüldüğü üzere “offset_control_reg” kullanılarak aktif ve pasif yapılan kanallar için daha önce kaydedilen ofset değerleri değişmemiş olup pasif edilen kanal tekrar aktif edildiğinde tekrar kayıt edilen ofset değeri ile düzeltme işlevini yerine getirmiştir. Senaryo ilerletildiğinde “offset_en” sinyalinin lojik “0” olarak sürülüp

tekrar lojik “1” olarak sürüldüğü kısım görülmektedir. “Offset_en” sinyali lojik “0” olarak sürüldüğünde adeta bir ofset reset işlemi gibi davranmaktadır. “Offset_en” sinyalinin düşen kenarında kaydedilen ofset değerleri sıfırlanmış ve giriş işaretleri doğrudan çıkış işaretlerine sürülmüştür. Takip eden bölümde “offset_en” sinyali tekrar lojik “1” olarak sürüldüğünde ofset değerleri sıfırlandığı için giriş değerlerinden x”0000” olan değerleri çıkardığımızda çıkış değeri olarak giriş değerlerinin aynısı elde edilmiştir. “Offset_en” sinyalinin lojik “0” olarak sürülüp tekrar lojik “1” değerine çıkarılmasının ardından yeni ofset değerlerinin kaydedilebilmesi için “zeroie_pb” sinyalinin tekrar düşen kenar tetiğine ihtiyaç duyulmaktadır.

2.6.4 Seri haberleşme rx modülü tasarımı

Tez çalışması kapsamında gerçekleştirilen güç sistemi ile kullanıcı arasında veri alışverişine imkân veren bir haberleşme arayüzü olması gerekmektedir. Bu haberleşme arayüzü üzerinden sistemin ayarlarının yapılabileceği gibi farklı çalışma modları başlatmak içinde kullanılabilir. Verinin kullanıcıdan sistem yönüne iletilmesinin yanı sıra sistem üzerinden ölçülen akım, gerilim, anahtarlama frekansı, PID (Proportional Integral Derivative) kontrolör çıkış değeri gibi bilgiler izlenebilmektedir. Bu haberleşme RS232 arayüzü ile sağlanmıştır. Haberleşme protokolü güvenilir ve yanlış veri iletimine izin vermeyecek mekanizmalara sahiptir. Şekil 2.55’de tasarladığımız seri haberleşme protokolüne ait veri akışı açıklanmıştır.



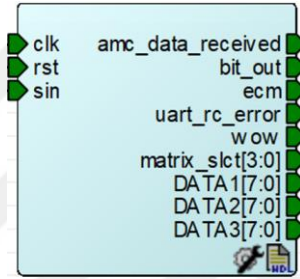
Şekil 2.55 : Seri haberleşme protokolü.

Seri haberleşme protokolü “A” (x’41’) başlık karakteri ile gönderime başlar. Bu karakteri ikinci başlık karakteri “S” (x’53’) takip eder. Başlık karakterlerinin ardından gönderim sırasında kaç byte veri gönderileceği bilgisini tutan “Length” bilgisi gönderilir. “Length” bilgisi tek gönderimde gönderilecek byte sayısını göstermektedir. Bu sayı içerisine başlık ve “Check Sum” verileri de dahildir. “Length” karakterinin ardından mesaj içeriğinin sınıflandırılması amacıyla kullanılacak mesaj “ID” bilgisi gönderilir. “ID” bilgisinin ardından gönderilmek istenen kadar veri ardı ardına gönderilir. “Data” bloklarından herhangi biri “A” karakteri ise bu veri üst üste iki kere gönderilir ve mesaj uzunluğu bilgisi bu durumdan etkilenmez. Ayrıca bu tekrarlamalı karakter “Checksum” hesabına dahil edilmez. Tüm “Data” bloğu gönderildikten sonra

hesaplanan “Check Sum” değeri gönderilir. “Check Sum” değeri gönderilen tüm veri paketi toplamını x’FF’ değerine tamamlayan değer olarak hesaplanır.

Tasarımı yapılan bu protokol sayesinde kablolarda ve haberleşmede herhangi bir kopma yaşandığında yanlış veri gönderiminin önüne geçilmiş olmaktadır. Kontrol edilen “Check Sum” değeri ile veri kaybının önüne geçilmiştir.

RX seri haberleşme modülü yukarıda detayları verilen seri haberleşme protokolüne göre 3 byte veri kabul eden biçimde tasarlanmıştır. Bu durumda “Data1” olarak gönderilen ilk byte adres bilgisi olarak, “Data2” ve “Data3” olarak gönderilen diğer iki byte ise ilgili adrese işlenecek bilgi olarak değerlendirilmektedir. “RX” modülüne ait blok diyagram Şekil 2.56’da ve portlar Çizelge 2.33’de verilmiştir.

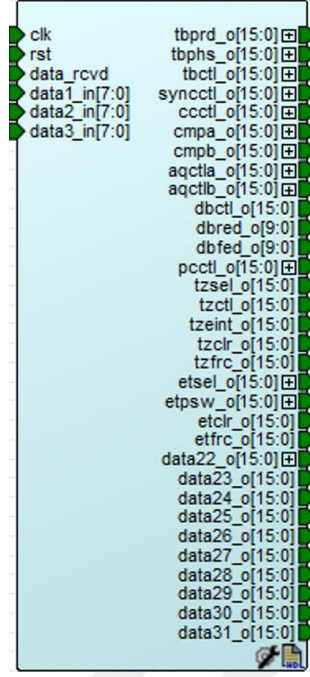


Şekil 2.56 : RX modülü blok diyagramı.

Çizelge 2.33 : RX modülü giriş ve çıkış portları.

İsim	Yön	Açıklama
clk	Giriş	100 MHz saat işareti
rst	Giriş	Aktif “0” reset işareti
sin	Giriş	Seri veri girişi
Amc_data_recieved	Çıkış	Seri port üzerinden protokole uygun bir paket alındığını bildirir
Data1[7:0]	Çıkış	Seri port üzerinden alınan ilk byte
Data2[7:0]	Çıkış	Seri port üzerinden alınan ikinci byte
Data3[7:0]	Çıkış	Seri port üzerinden alınan üçüncü byte

RX Modülü tek başına sadece gönderilen veriyi kontrol edip protokole uygunluğunu denetlemektedir. Bu modülün yanı sıra veriyi anlamlandırarak ilgili hafıza bölümüne işleyerek bir hafıza kütüğü oluşturan bir diğer modül aşağıda gösterilmiştir. RX-RAM modülü seri kanal üzerinden gelen veriyi bir hafıza kütüğüne dönüştürmektedir. İlk aşamada 32-word büyüklüğünde bir hafıza kütüğü yeterli bulunmuştur. İleriki dönemde kolayca genişletilebilir olarak tasarlanmıştır. Kartların testleri aşamasında ePWM ve ADC modüllerinin kütüklerine komut edecek biçimde tasarlanmıştır. Şekil 2.57’de blok diyagramı ve Çizelge 2.34’de seri port üzerinden kontrol edilebilen hafıza kütüğü verilmiştir.



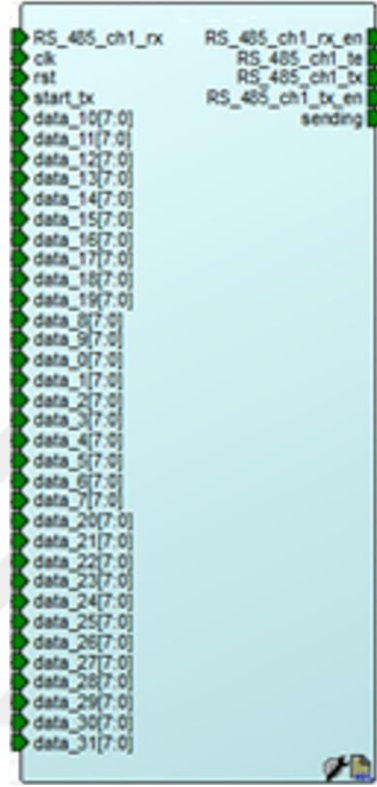
Şekil 2.57 : RX-RAM modülü blok diyagramı.

Çizelge 2.34 : RX modülü bilgi kütüğü.

Modül	Adres	İsim	Varsayılan	Boyut
TB	0	TBPRD	0500	16 – bit
	1	TBPHS	03E8	16 – bit
	2	TBCTL	0033	16 – bit
	3	SYNCCTL	01E8	16 – bit
CC	4	CCCTL	000A	16 – bit
	5	CMPA	0182	16 – bit
	6	CMPB	0000	16 – bit
AQ	7	AQCTLA	0060	16 – bit
	8	AQCTLB	0600	16 – bit
DB	9	DBCTL	000B	16 – bit
	10	DBRED	0050	16 – bit
	11	DBFED	0050	16 – bit
PC	12	PCCTL	0000	16 – bit
TZ	13	TZSEL	0000	16 – bit
	14	TZCTL	0000	16 – bit
	15	TZEINT	0000	16 – bit
	16	TZCLR	0000	16 – bit
ET	17	TZFRC	0000	16 – bit
	18	ETSEL	BB0B	16 – bit
	19	ETPS_W	3303	16 – bit
	20	ETCLR	0000	16 – bit
ADC	21	ETFRC	0000	16 – bit
	22	CHSEL	FFFF	16 – bit
	23	DSEL	0000	16 – bit
YEDEK	24-31	YEDEK1-8	0000	16 – bit

2.6.5 Seri haberleşme tx modülü tasarımı

TX seri haberleşme modülü yukarıda detayları verilen seri haberleşme protokolüne göre 32 Byte veri gönderecek biçimde tasarlanmıştır. TX modülüne ait blok diyagram Şekil 2.58’de ve portlar Çizelge 2.35’de verilmiştir.



Şekil 2.58 : TX modülü blok diyagramı.

Çizelge 2.35 : TX modülü giriş ve çıkış portları.

İsim	Yön	Açıklama
clk	Giriş	100 MHz saat işareti
rst	Giriş	Aktif “0” reset işareti
Start_tx	Giriş	Gönderimi başlatan sinyal girişi
RS_485_ch1_tx	Çıkış	Seri port veri çıkışı
Data0...Data31	Giriş	32 byte veri girişi
sending	Çıkış	Veri gönderiminin sürdüğünü belirten sinyal

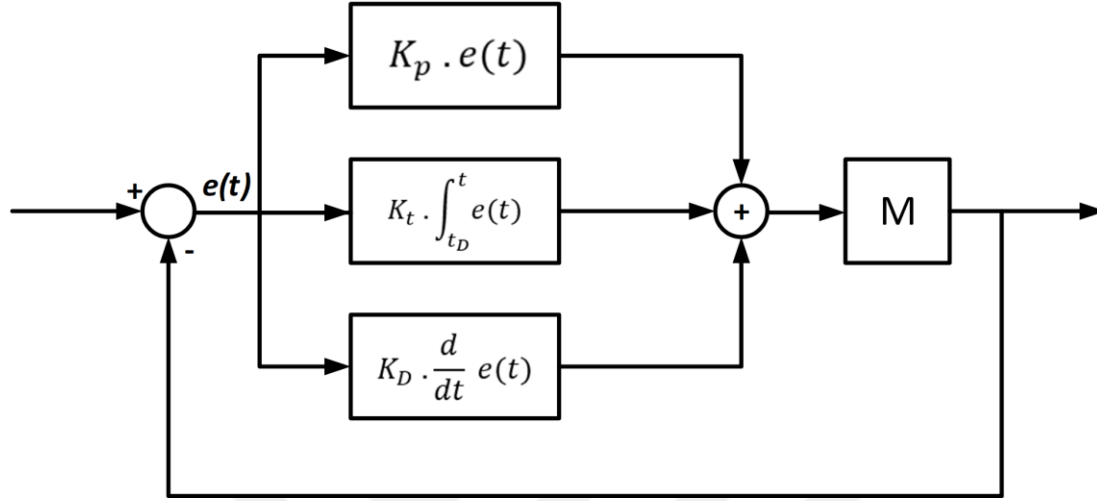
TX modülü “Data0” ile “Data31” ile aldığı 32-byte veriyi “start_tx” sinyalinin lojik “1” olarak algılanmasının ardından seri haberleşme protokolüne uygun olarak göndermektedir. Protokole göre gönderim Şekil 2.59’da verilmiştir.



Şekil 2.59 : TX modülü data çıkışı.

2.6.6 PID kontrolcü modülü tasarımı

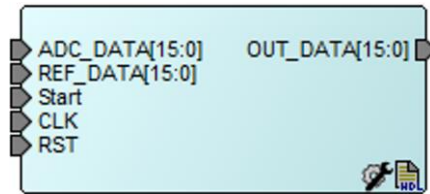
PID kontrolör modülü ADC üzerinden okunan değer ile referans olarak verilen değer arasındaki hata miktarına göre çıkışında kontrol sinyali oluşturan modüldür. Modüle ait genel anlamda bir blok şema Şekil 2.60’da verilmiştir.



Şekil 2.60 : PID kontrolör blok diyagramı.

PID kontrolör görüldüğü üzere oransal, integral ve türevsel çarpımların sonucunun toplanması ile kontrol çıkış sinyali elde edilir. Oransal kısım hesaplanan hata işaretinin “ K_p ” katsayısı ile çarpımıyla bulunur. Integral kısım ise daha önceki ve o anki hataların toplamının “ K_I ” katsayısı ile çarpımıyla elde edilir. Türevsel kısım ise o anki hatanın bir önceki ile farkının “ K_D ” katsayısı ile çarpımı sonucunda elde edilir.

Kavramsal yapısı anlatılan PID kontrolörün VHDL dili ile FPGA için tasarlanan modülü takip eden kısımda anlatılmış ve benzetim sonuçlarına yer verilmiştir.



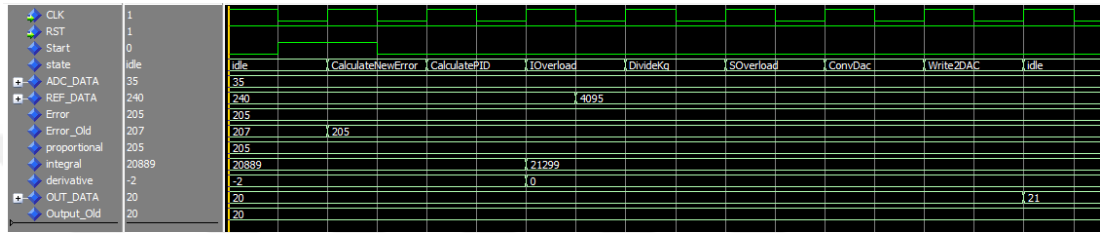
Şekil 2.61 : PID kontrolör modülü.

PID kontrolör modülü 16-bit veri genişliğine sahip referans ve ölçüm girişlerini dışarıdan alarak 16-bit genişliğinde çıkış üretmektedir. “CLK” (Clock) ve “RST” (Reset) girişleri tüm diğer modüllerde olduğu gibi PID kontrolör içinde sağlanmıştır. Kontrolörün zaman sabiti “Start” girişinin ne sıklıkta tetikleneceğine göre değişebilmektedir. Ayrıca “ K_p ”, “ K_I ”, “ K_D ” katsayıları sentez esnasında sabit olarak ayarlanmaktadır. Çizelge 2.36’da sinyal giriş ve çıkışlarını özetlenmiştir.

Çizelge 2.36 : PID kontrolör modülü giriş ve çıkış portları.

İsim	Yön	Açıklama
clk	Giriş	100 MHz saat işareti
rst	Giriş	Aktif “0” reset işareti
start	Giriş	Kontrolör tetikleme işareti girişi
ADC_DATA[15:0]	Giriş	ADC üzerinden alınan ölçüm sonucu
REF_DATA[15:0]	Giriş	Referans değeri
OUT_DATA[15:0]	Çıkış	PID kontrolör çıkış değeri

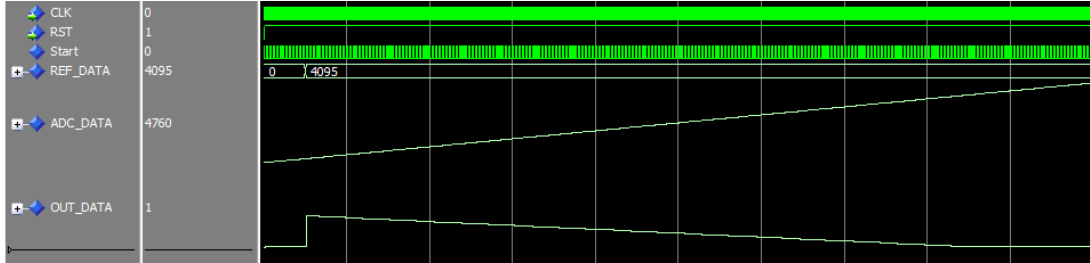
Şekil 2.62’de PID kontrolörün bir hesaplama adımında geçirdiği evreler ve yapılan işlemler anlatılmıştır.



Şekil 2.62 : PID kontrolör modülü benzetimi.

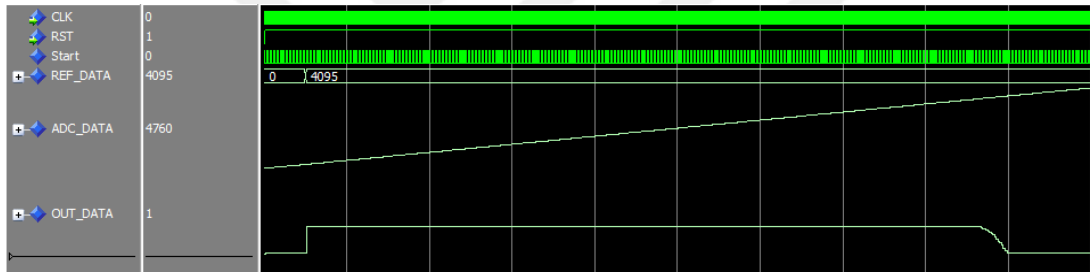
Modül bekleme durumunda “idle” konumunda beklemektedir. “start” girişine gelen darbe sinyali gelen “clk” işareti ile bir önceki “Error” sinyalini “Error_old” sinyaline, bir önceki “Output” sinyalini “output_old” sinyaline atayarak “Calculate Error” konumuna geçilir. Bir sonraki “clk” sinyaliyle “Calculate_pid” konumuna geçilirken “REF_DATA” ve “ADC_DATA” girişleri arasındaki fark alınarak “error” sinyali oluşturulur. “Calculate_pid” konumundan “Ioverload” konumuna geçilirken “proportional”, “integral” ve “derivative” değerleri hesaplanır. “Ioverload” konumundan “dividekg” durumuna geçiş esnasında hesaplanan “integral” değerinin 16-bit maksimum değerini veya minimum değerini aşmadığı kontrol edilir. “dividekg” durumundan “soverload” konumuna geçilirken “proportional”, “integral” ve “derivative” değerleri toplanarak “output” sinyaline atanmaktadır. “soverload” konumundan “convdec” altına geçilirken hesaplanan “output” değerinin 16-bit maksimum değerini ve minimum değerini aşıp aşmadığı kontrol edilir, eğer bir aşma söz konusu ise limit değerlere kilitlenir. “convdec” durumundan sonraki “write2dac” kısmına geçişte integer olarak yapılan hesaplamalar sonucunda bulunan “output” değeri dahili kütüğe aktarılırken 16-bit veri yapısına çevrilir. En son durum değişikliğinde tekrar “idle” konumuna dönülür ve bu geçiş esnasında dahili bellek bölgesinde tutulan “output” değeri “OUT_DATA” çıkış portuna iletilir.

Modülün çalışma yapısından anlaşıldığı üzere “start” sinyaliyle tetiklemenin ardından 7 adet “clk” işareti sonrasında çıkış değeri hesaplanmıştır. Takip eden kısımda çeşitli kontrol katsayıları için PID kontrolcünün davranışı incelenmiştir. Örneklerde “ADC_DATA” girişi lineer olarak artmakta olup “REF_DATA” girişi 4095 olarak 2µs den itibaren sabittir.



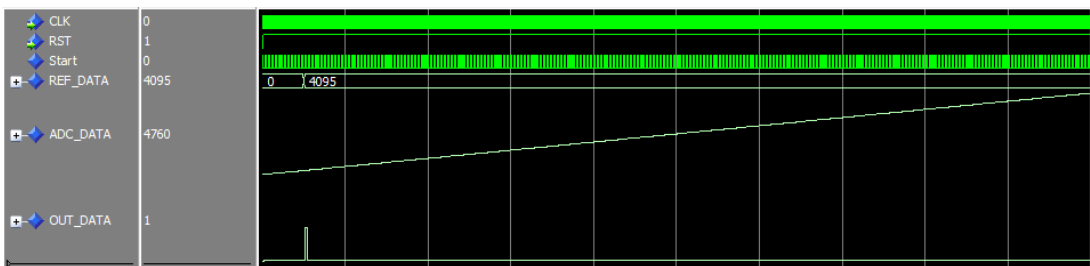
Şekil 2.63 : Saf oransal “K_p” kontrol benzetimi.

Sadece “K_p” katsayısının olduğu Şekil 2.63’de verilen durumda kontrolörün cevabı her durumda girişler arasındaki fark ile doğru orantılı olmuştur.



Şekil 2.64 : Saf integral “K_i” kontrol benzetimi.

Sadece integral kontrol olması durumunda Şekil 2.64’de verilen çıkış değeri en kısa zamanda maksimum değere ulaşmış ve sabit kalmıştır. Ölçüm değeri referansı geçtiğinde çıkış tekrar sıfıra düşmüştür.

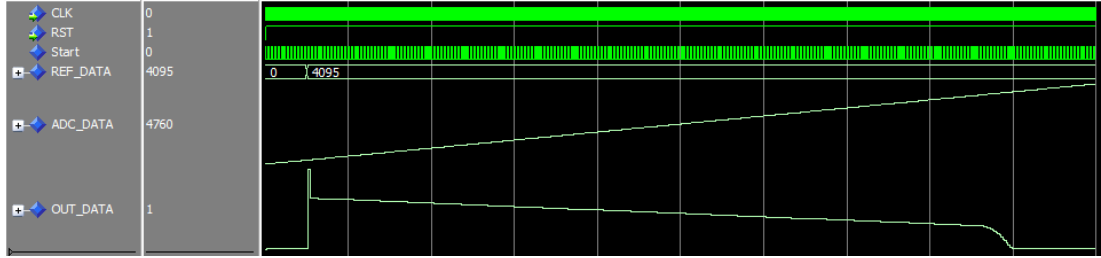


Şekil 2.65 : Saf türevsel “K_d” kontrol benzetimi.

Sadece türevsel kontrol katsayısı kullanıldığında sadece anlık değişimin olduğu kısımda darbe fonksiyonu biçiminde bir çıkış Şekil 2.65’de görülmektedir.

Yukarıdaki saf kontrolörlerden anlaşılabacağı üzere oransal kontrol çıkışın hata ile orantılı olarak değişmesini, integral kontrol hata oranlarının üst üste toplanarak stabil

bir çıkış karakteristiği elde edilmesini, türevsel kontrol ise anlık yüksek hata hesaplanması durumlarında hızlı bir cevap oluşturulmasını sağlar. Şekil 2.66’da tüm katsayıların kombine biçimde verildiği bir kontrolör örneği verilmiştir.

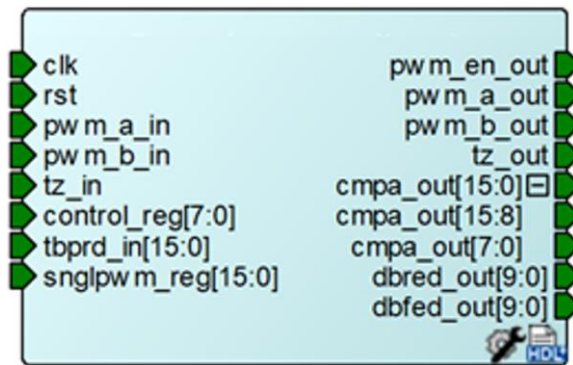


Şekil 2.66 : PID kontrol benzetimi.

Tüm katsayıların kombine biçimde kullanılmasıyla anlık cevabı hızlı, hatanın azalması ile azalan ve integral sayesinde yüksek doğruluğa sahip bir kontrol çıkışı oluşturulmuştur. Katsayıların kullanılacak sisteme göre ayarlanması ile her türlü kontrol cevabı için konfigüre edilebilir. PID kontrol tez çalışmasında gerçekleştirilen güç elektroniği topolojilerinde akım kontrolü ve gerilim kontrolü ile batarya şarj işlemlerinde kullanılmıştır.

2.6.7 Ana kontrol modülü tasarımı

LLC rezonans çevirici topolojisinin gerçekleştirilerek tam köprü anahtarlama topolojisinin sürülebilmesi ve oluşan hata geri dönüşlerinin sisteme etki edebilmesi ve genel kontrollerin yapılabilmesi amacıyla “FB_Main_Controller” modülü geliştirilmiştir. Şekil 2.67’de “FB_Main_Controller” bloğuna ait görüntü verilmiştir.



Şekil 2.67 : “FB_Main_Controller” blok diyagramı.

“FB_Main_Controller” bloğu “control_reg” isimli bilgi kütüğündeki bilgilere göre çıkış portlarını aktif ve pasif etmektedir. “FB_Main_Controller” bloğu giriş değerlerine göre PWM sinyallerini ve güç modüllerine giden “Enable” sinyallerini

kontrol edebilmektedir. Bloğun çıkışları arasında “Trip Zone” girişlerinden gelen sinyal aktif ve deaktif edilebilir.

“FB_Main_Controller” bloğu kontrol işaretleri üretmesinin yanı sıra “TBPRD” değişkeni ile ayarlanan PWM periyoduna göre otomatik olarak çalışma oranı ve ölü zaman ayarı yaparak “ePWM” modülünün ihtiyaç duyduğu “CMPA”, “DBRED” ve “DBFED” değişkenlerini de üretir. “FB_Main_Controller” bloğu S-PWM işaretlerini ürettiği PWM çıkışlarına verebilmektedir. Bu işaretlerin çalışmasını “snglpwm_reg” değişkeninden verilen değere göre yapmaktadır.

Çizelge 2.37’de “FB_Main_Controller” modülü giriş ve çıkış portlarını özetleyen pin tablosu verilmiştir.

Çizelge 2.37 : “FB_Main_Controller” modülü giriş ve çıkış portları.

İsim	Yön	Açıklama
clk	Giriş	100 MHz saat işareti girişi
rst	Giriş	Asenkron reset işareti girişi
pwm_a_in	Giriş	ePWM modülünden gelen PWM A sinyali
pwm_b_in	Giriş	ePWM modülünden gelen PWM B sinyali
tz_in	Giriş	Dış dünyadan gelen hata kaynağı girişi
tbprd_in[15:0]	Giriş	Seri port üzerinden alınan TBPRD bilgisi
control_reg[7:0]	Giriş	Seri port üzerinden alınan kontrol bilgi kütüğü
snglpwm_reg[15:0]	Giriş	Seri port üzerinden alınan Single-PWM kontrol bilgi kütüğü
pwm_en_out	Çıkış	GaN anahtarlara gönderilen Enable sinyali
pwm_a_out	Çıkış	GaN anahtarlara gönderilen PWM A sinyali
pwm_b_out	Çıkış	GaN anahtarlara gönderilen PWM B sinyali
tz_out	Çıkış	ePWM modülüne gönderilen hata kaynağı
cmpa_out[15:0]	Çıkış	ePWM modüle iletilen CMPA bilgi kütüğü
dbred_out[15:0]	Çıkış	ePWM modüle iletilen DBRED bilgi kütüğü
dbfed_out[15:0]	Çıkış	ePWM modüle iletilen DBFED bilgi kütüğü

“FB_Main_Controller” VHDL bloğunda “control_reg” girişindeki değerlere göre çıkış sinyalleri ile giriş sinyalleri arasındaki bağlantı kurulur. “Control_reg” bilgileri seri port arayüzünde 22. bellek gözündeki “CHSEL” kayıt kütüğünün en değerli 8 bitinden oluşur. Çizelge 2.38’de “CHSEL” kayıt kütüğü verilmiştir.

Çizelge 2.38 : CHSEL (control_reg) bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
12	TZ_EN	0	Trip zone hata girişi pasif
		1	Trip zone hata girişi aktif
8	EN	0	GaN anahtarlama kartları pasif
		1	GaN anahtarlama kartları aktif

“CHSEL” bilgi kütüğünün 15-8 bit aralığı “control_reg” girişinin 7-0 aralığına karşılık gelmektedir. CHSEL[8] “EN” işareti GaN anahtarlara gönderilen aktivasyon işaretini temsil etmektedir. “EN” lojik “1” olduğunda anahtarlar aktif durumdadır. CHSEL[12] “TZ_EN” işareti ise dış dünyadan gelen “Trip Zone” girişinin ePWM modülüne iletilip iletilmemesi durumlarına karar verir. “TZ_EN” lojik “1” olduğu durumda dış dünya hata girişi ePWM modülüne iletilir, aksi durumda ePWM hata girişleri lojik “1” durumuna sürülür. CHSEL[15-13] ve CHSEL[11-9] bilgi hücreleri yedek olarak ayrılmıştır.

LLC rezonans çevirici topolojisinde 4 adet GaN tipinde anahtar bulunmaktadır. Bu anahtarlar 2 adet kol şeklinde ortak bir gerilim barasına bağlıdır. Aynı koldaki anahtarların sürülebilmesi için PWM_A ve PWM_B sinyalleri kullanılır. Benzer biçimde ikinci koldaki anahtarların sürülebilmesi içinde bu sinyaller anahtarlara ters olacak biçimde gönderilir. Dolayısıyla anahtarlar çapraz olarak aynı işaret ile sürülürler. LLC rezonans çeviricide anahtarlara gönderilen işaretler %50 çalışma oranında sürülürler. Bu sayede tam anlamıyla bir rezonans gerçekleşir. “FB_Main_Controller” bloğunda “TBPRD” değişkeni esas alınarak “CMPA” = “TBPRD” / 2 olacak biçimde ayarlanır. Bu sayede frekans değeri değiştirildiğinde çalışma oranı değeri de güncellenerek sürekli %50 kalması sağlanır. Çizelge 2.39’daki “snglpwm_reg” değişkeninden alınan “EN” ve “DB_Ctrl” bilgisi kullanılarak ölü zamanların ayarlanabilmesi sağlanır. ePWM modülünün ölü zaman değişkenleri kullanılarak S-PWM biçiminde anahtarlama yapılabilmesi sağlanabilir. “EN” ile S-PWM anahtarlama modu açılıp kapatılabilirken “DB_Ctrl” bilgisi ile S-PWM anahtarlama tekniğindeki anahtarlama boşluklarının süresi ayarlanabilmektedir.

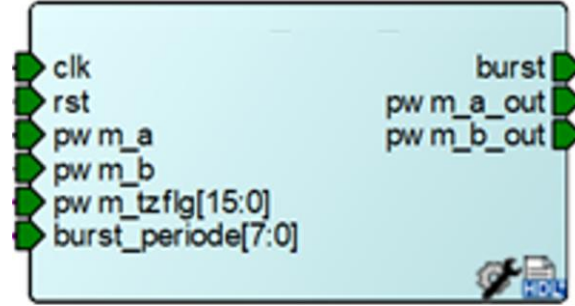
Çizelge 2.39 : “snglpwm_reg” bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
8	EN	0	S-PWM özelliği kapalı
		1	S-PWM özelliği aktif
7-0	DB_Ctrl	00-FF	%(0 – 100) aralığında ölü zaman süresi

2.6.8 Kesintili çalışma modülü tasarımı

LLC rezonans çevirici topolojisi çıkış yükünün çok az olduğu durumlarda yüksek dolaşım akımları sebebiyle verim konusunda başarısız bir topolojidir. Düşük yük çalışmasında verimin arttırılmasının en iyi yöntemlerinden biri kesintili çalışma durumudur. Kesintili çalışmada periyodik olarak çevirici PWM işaretlerinin tamamen

kapalı olduğu ve çeviricinin rezonans frekansında çalıştığı bölgeler bulunur. Şekil 2.68’de tasarımı anlatılan VHDL bloğu “PWM_Burst” olarak adlandırılmıştır.



Şekil 2.68 : “PWM_Burst” blok diyagram.

“PWM_Burst” bloğu “burst_periode” isimli bilgi kütüğü girişindeki bilgilere göre çıkış portlarını aktif veya pasif etmektedir. “PWM_Burst” bloğu bilgi kütüğü değerine göre PWM sinyallerini tamamen kapalı olduğu ve aktif olduğu bölgelerde kontrol edebilmektedir. “PWM_Burst” bloğu giriş olarak aldığı PWM sinyallerini aktif bölgede çeviriciye gönderir, pasif bölgede ise anahtarlamaı durdurur. “burst_periode” isimli bilgi girişi aktif ve pasif bölgelerdeki zamanlamayı belirler.

Çizelge 2.40 : “PWM_Burst” modülü giriş ve çıkış portları.

İsim	Yön	Açıklama
clk	Giriş	100 MHz Saat İşareti Girişi
rst	Giriş	Asenkron “Reset” İşareti Girişi
pwm_a	Giriş	FB_Main_Controller Modülünden Gelen PWM A sinyal Girişi
pwm_b	Giriş	FB_Main_Controller Modülünden Gelen PWM B sinyal Girişi
Pwm_tzflg[15:0]	Giriş	ePWM Modülünden gelen TZFLG bilgi kütüğü
Burst_periode[7:0]	Giriş	Seri port üzerinden alınan periyot bilgi kütüğü
burst	Çıkış	Burst bölgelerini gözlemek için kontrol sinyali çıkışı
pwm_a_out	Çıkış	GaN anahtarlara gönderilen PWM A Sinyal Çıkışı
pwm_b_out	Çıkış	GaN anahtarlara gönderilen PWM B Sinyal Çıkışı

Çizelge 2.40’da “PWM_Burst” modülü giriş ve çıkış portlarını özetleyen pin tablosu verilmiştir. “PWM_Burst” bloğunda “burst_periode” girişindeki değerlere göre çıkış sinyalleri ile giriş sinyalleri arasındaki bağlantı kurulur. “burst_periode” bilgileri Çizelge 2.41’de verildiği gibi işlemekte olup 25. bellek gözündeki “burst_periode” kayıt kütüğünün en az değerli 8 bitinden oluşur. “burst_periode” bilgi kütüğünün 7-0

bit aralığına “BURST_CTRL” karşılık gelmektedir. 0-255 aralığında bir değer alınarak çıkış PWM sinyallerinin çeviriciye gönderilip gönderilmeyeceği bölgeler ayarlanır. Bu bilgi kütüğü çevirici ilklendirildiğinde 255 değerinde olup tam çalışma durumundadır. Değerin düşürülmesi ile aktif bölgesi azalır pasif bölgesi artmaktadır.

Çizelge 2.41 : “burst_periode” bilgi kütüğü.

Bitler	İsim	Değer	Açıklama
7-0	BURST_CTRL	00-FF	%(0 – 100) aralığında kesintili çalışma zaman süresi

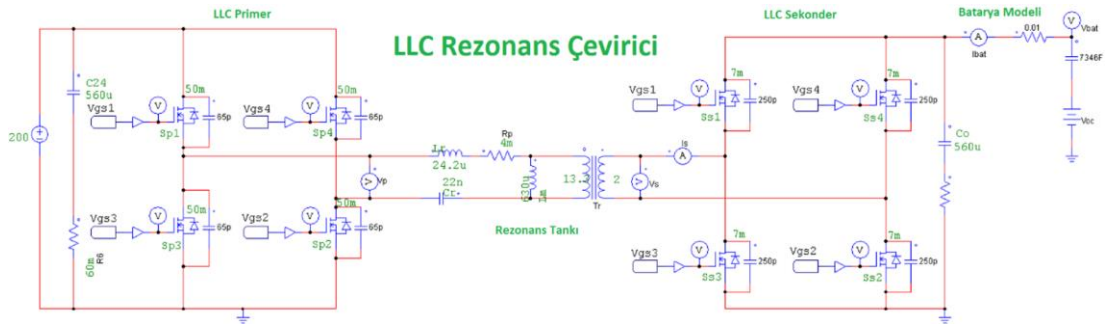


3. LLC REZONANS ÇEVİRİCİ BENZETİM ÇALIŞMALARI

Bu bölümde LLC rezonans çeviriciye ait benzetim modelleri ve benzetim sonuçlarına yer verilmiştir. Benzetim çalışması genel olarak üç farklı anahtarlama yönteminin batarya şarj uygulaması üzerindeki temel davranışını incelemek için gerçekleştirilmiştir.

3.1 Benzetim Modeli

LLC rezonans çeviricide primer tarafta GaN Systems firmasının GS66508T parça numaralı 650V 30A değerlerinde GaN anahtar kullanılmış olup sekonder kısmında ise GS61008T parça numaralı 100V 90A değerlerinde GaN anahtarlar kullanılmıştır. Şekil 3.1’de verilmiş olan benzetim modelinde anahtar elemanlarının iç direnç, drain-source kapasiteleri ve anahtarlama eşik değerleri dikkate alınmıştır. Benzetim modeli PSIM 64-bit versiyon 9.0 benzetim ortamında kurularak çalıştırılmıştır.

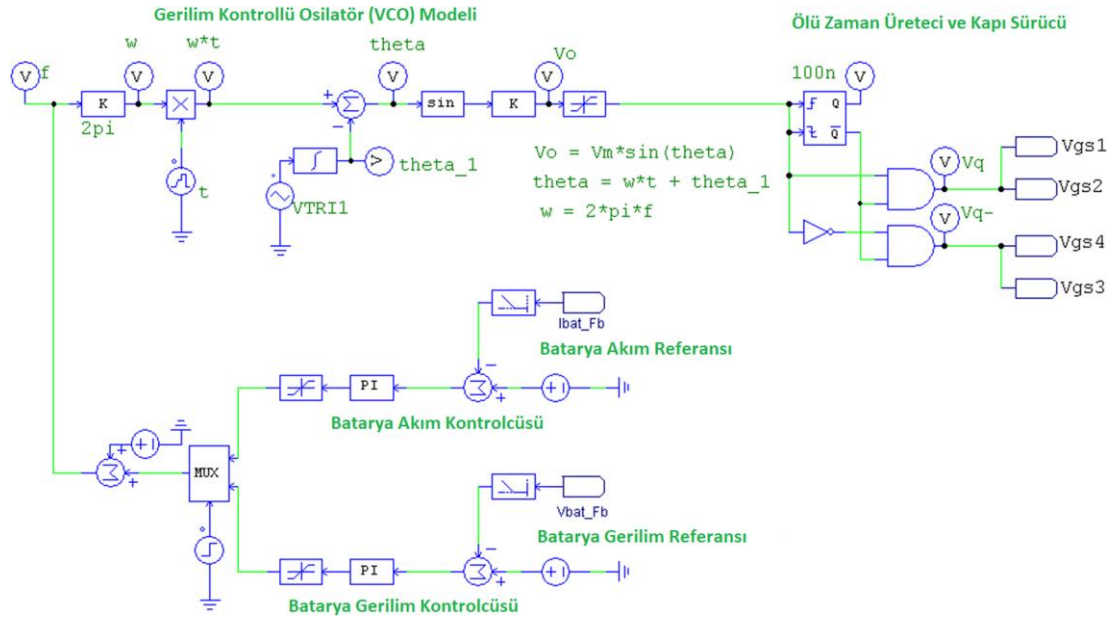


Şekil 3.1 : LLC rezonans çevirici benzetim modeli.

Rezonans tankında rezonans kondansatörü “Cr” olarak hesaplandığı üzere 22nF, rezonans endüktansı “Lr” olarak 24.2μH ve mıknatıslanma endüktansı olarak 630μH değerlerinde elemanlar kullanılmıştır. Benzetimde kullanılan değerler aynı zamanda birebir tasarımda elde edilen aynı zamanda deneysel çalışmalarda da kullanılan değerler ile aynı tutularak sonuçların doğrudan karşılaştırılması açısından önemlidir.

Batarya basit anlamda bir kondansatör, direnç ve gerilim kaynağı ile modellenmiştir. Batarya gerilimi tamamen boş olduğu durumda 24.5V olarak alınmıştır. Batarya tam dolu olduğunda ise 29.4V gerilime ulaşacak biçimde kondansatör şarj olacaktır.

Kondansatör değeri Renault Twizy aracının bataryasından hareketle hesaplanmıştır. Renault Twizy aracın bataryası toplamda 7kWh enerji depolamaktadır. Biz çalışmada bu bataryanın yarısına göre test yaptığımızdan toplam 3.5kWh enerji depolayabilen bir batarya şarj edilmiştir. Batarya gerilimi $V_o = 29.4V$ olduğunda batarya kapasitesi 60Ah olarak bulunur. Batarya yükünün coulomb cinsinden ifadesiyle $60Ah \times 3600 = 216000 C$ elde edilir. $216000C / 29.4V = 7346F$ bataryanın kapasitesi olarak belirlenmiştir.

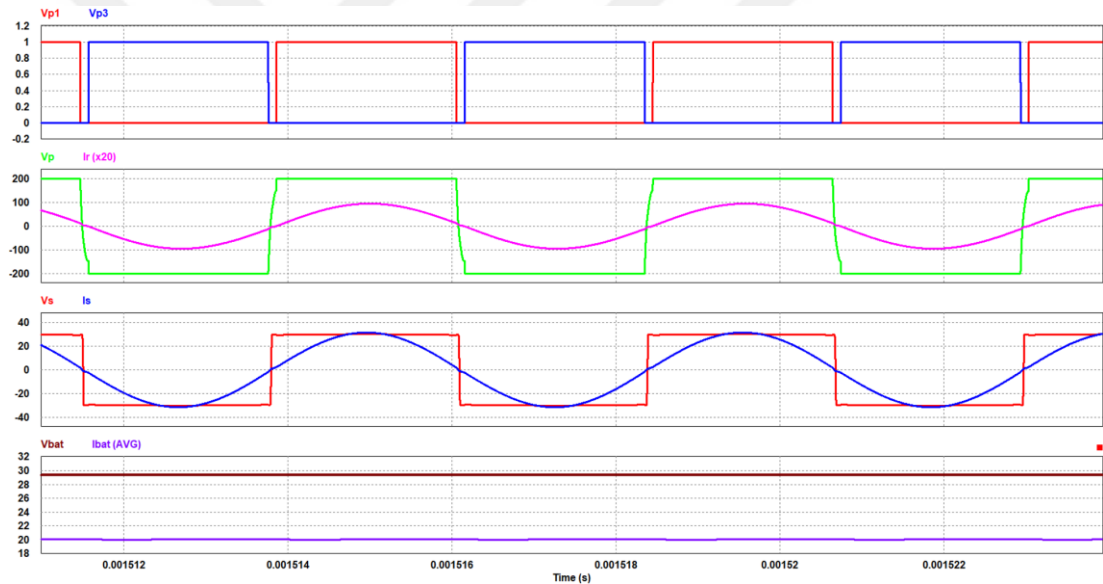


Şekil 3.2 : Gerilim kontrollü osilatör benzetim modeli.

Şekil 3.2’de güç devresine anahtarlama işaretlerini sağlayan gerilim kontrollü osilatör devresi ve çevirici kontrol blokları verilmiştir. LLC rezonans çeviriciye anahtarlama ve kontrol işaretlerini sağlayan kapalı çevrim batarya şarj akımını ve gerilimini seçimli olarak kontrol eden bir blok verilmiştir. Sabit akım çalışmada ölçülen batarya akımını referans olarak verilen akım değerinden çıkarıp oluşan hata değeri üzerinden PI (Proportional Integral) kontrolcü sonucunda bir anahtarlama frekansı değeri hesaplanır. Bu frekans değeri gerilim kontrollü osilatör devresine verilerek bu değere uygun bir kare dalga işaretinin üretilmesi gerçekleştirilir. Üretilen kare dalga işaretine 100ns kadar bir ölü zaman eklenerek 4 adet anahtarlama işareti üretilir. Bu anahtarlama işaretleri primer ve sekonder anahtarlama köprülerindeki GaN tipi anahtarlara uygulanır.

3.2 Frekans Modülasyonu Çalışma Benzetimi

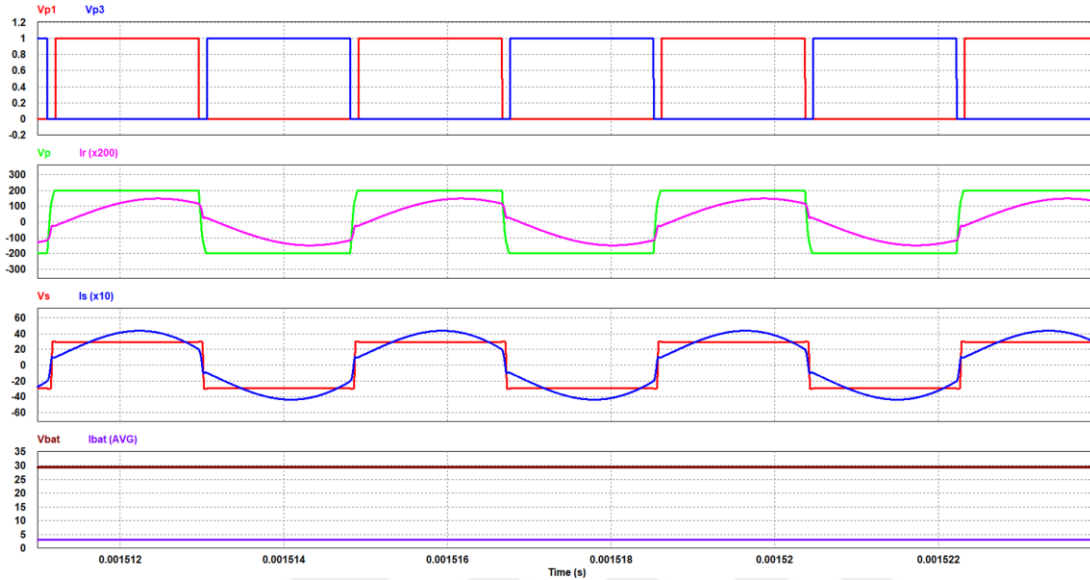
Batarya şarj uygulamasında sabit akım modunun tamamında ve sabit gerilim şarj modunun büyük bir kısmında LLC rezonans çevirici frekans modülasyonu ile kontrol edilmektedir. Akım ve gerilim kontrol döngülerinin çıkışında oluşturulan frekans değeri ile %50 çalışma oranına sahip bir kare dalga sürme sinyali oluşturulur. Bu sinyal anahtarlama elemanlarına uygulanarak çeviricinin çıkışa güç aktarımı sağlanır. Rezonans frekansında anahtarlama yapıldığında “ L_r ” ve “ C_r ” rezonans elemanları üzerinden akan “ I_r ” rezonans akımı tam olarak sinüs formunda olmaktadır. Batarya şarj uygulamasında bu çalışma durumu çıkışa maksimum güç aktarılan durum ile örtüşmektedir. Maksimum güç aktarımı olan rezonans çalışma için Şekil 3.3’de transformatörün primer ve sekonder akım ve gerilim grafikleri, batarya uç gerilimi ve şarj akımı benzetim sonuçları verilmiştir.



Şekil 3.3 : LLC çevirici FM benzetimi $V_o = 29.4V$, $I_o = 20A$, $f_{sw} = 218kHz$.

Şekil 3.3’de görüldüğü üzere 218kHz anahtarlama frekansı ile çalışmada “ I_r ” rezonans akımı tam sinüs formunda elde edilmiştir. Batarya akımı 20A olup batarya uç gerilimi 29.4V DC olarak görülmüştür. Deneysel çalışmaların aktarıldığı kısımda benzetim sonuçlarının deneysel sonuçlarla bir hayli yakın olduğu görülebilmektedir. Bu çalışma bölgesi batarya doluluk oranının yaklaşık %80 olduğu maksimum güç aktarımının olduğu kısma karşılık gelmektedir. Batarya doluluk oranının artmasıyla sabit gerilim moduna geçilmiş olduğundan batarya şarj akımı artan doluluk oranıyla birlikte düşmeye başlayacaktır. LLC rezonans çevirici kontrol bloğu ise çeviricinin kazancını düşürmek ve istenen akımı sağlayabilmek için anahtarlama frekansını arttıracaktır.

Yapılan ölçümler ve deneysel çalışmalardan da görüleceği üzere frekans modülasyonu kontrol tekniğinin batarya şarj akımının 3A değerinden düşük olduğu kısımlarda kullanımı önerilmemektedir. Şekil 3.4’de batarya şarj akımının 3A olarak elde edildiği benzetim grafikleri verilmiştir.



Şekil 3.4 : LLC çevirici FM benzetimi $V_o = 29.4V$, $I_o = 3A$, $f_{sw} = 270kHz$.

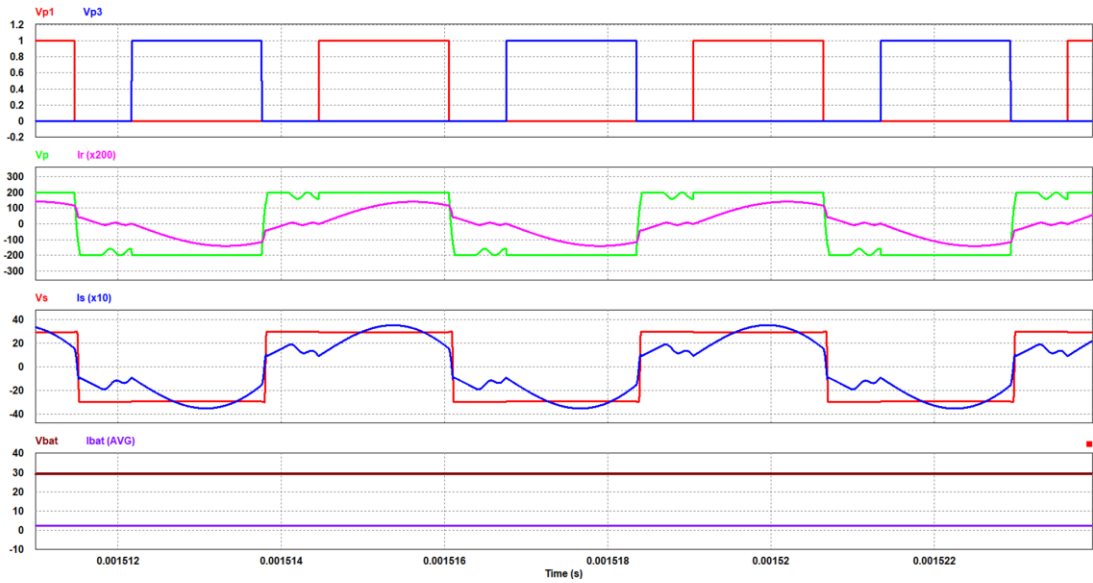
Batarya şarj akımının 3A’ye düşürülebilmesi ve batarya uç geriliminin 29.4V DC değerinde sabit kalabilmesi için LLC rezonans çevirici anahtarlama frekansı 270kHz değerine yükseltilerek çıkışa güç aktarımı kısıtlanmıştır. Şekil 3.4’de görüleceği üzere “ I_r ” rezonans akımı saf sinüs formundan uzaklaşmış olup sert anahtarlama geçilmiştir. Bu durumda anahtar kayıplarının arttığı çevirici toplam veriminin düşmesinden anlaşılabilmektedir. Şarj akımının giderek düşmesi ile anahtarlama frekansı arttırılacak ve dolayısıyla kayıplar giderek artmıştır. Deneysel çalışmalarda bu fark daha net olarak görülmüştür.

Batarya şarj akımının 3A ve altına düştüğü düşük yük koşullarında farklı anahtarlama yöntemlerine geçilmesi gerektiği çıkarımı yapılmıştır. S-PWM ve kesintili çalışma yöntemleri düşük yük koşulları için kullanılmıştır.

3.3 S-PWM Çalışma Benzetimi

Batarya şarj uygulamasında yüksek batarya doluluk oranına erişildiği durumlarda çıkışa aktarılan güç değerinin düşürülmesi gerekmektedir. Frekans modülasyonu ile kontrol sağlandığında bir önceki bölümde aktarıldığı üzere frekansın arttırılarak toplam kazancın azaltılması ve rezonans bölgesinden uzaklaşılması söz konusu

olmuştur. LLC rezonans çeviricide rezonans tankının ve anahtarlama elemanlarının en verimli çalıştığı durum rezonans frekansı veya bu frekans değerine en yakın çalışılan bölgelerdir. Rezonans frekansı ile anahtarlama yaparak çıkışa güç aktarımının kısıtlanmasının bir diğer yolu ise S-PWM tekniğini kullanarak iki anahtarlama sinyali arasında bırakılan ölü zamanın ayarlanmasıdır. Ölü zaman süresi artırılarak çıkışa güç aktarımı daha dar bir bölgede sağlanabilmektedir. Bu yöntemin bir diğer avantajı ise ölü zaman olarak bırakılan bölümde “ I_m ” mıknatıslanma akımının da ortadan kalkmasıdır. Şekil 3.5’de S-PWM metodu kullanılarak düşük yük koşulunun benzetimi verilmiştir.



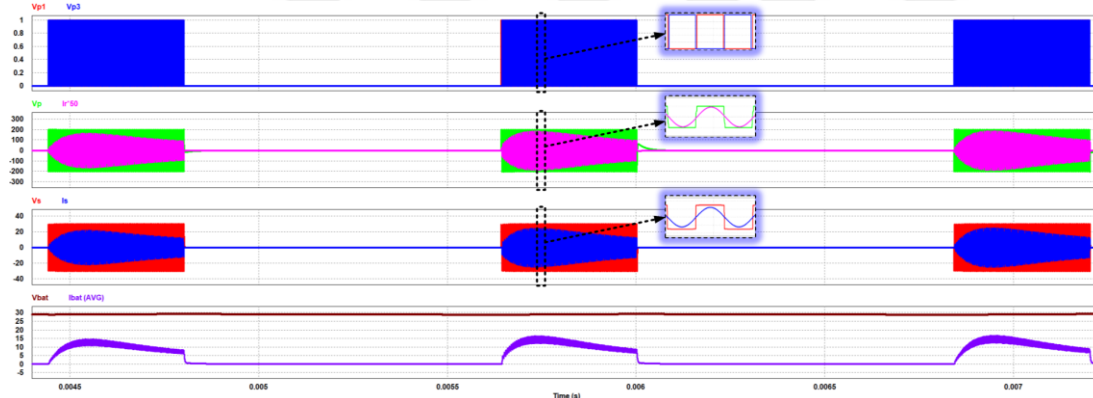
Şekil 3.5 : LLC çevirici S-PWM benzetimi $V_o = 29.4V$, $I_o = 2.3A$, $f_{sw} = 218kHz$, %75 S-PWM çalışma oranı.

Şekil 3.5’de verilen S-PWM benzetim sonuçlarında S-PWM çalışma oranı %75 olarak ayarlanmış olup anahtarlama frekansı rezonans frekansı olan 218kHz değerine sabitlenmiştir. Bu çalışma durumunda batarya ortalama şarj akımı 2.3A olarak ölçülmüş olup batarya uç gerilimi 29.4V DC olarak sabitlenmiştir. Ölü zaman olarak bırakılan bölgede “ I_r ” rezonans akımının sıfıra düştüğü, primer geriliminin çıkış geriliminin geri yönde eşleniği görülmekte olup çıkışa aktarılan toplam güç sıfırdır. Anahtarlama elemanlarının iletme girdiği bölümlerde sıfır akımda anahtarlama gerçekleşmiştir. Kesime gidilen anlarda sert anahtarlama gerçekleşmektedir. GaN tipi anahtarların kesime gitme sonrası kuyruk akımları ihmal edilebilecek kadar düşük değerlerde olduğundan S-PWM yöntemi ile düşük yüklerde frekans modülasyonu yöntemine göre avantajlı olduğu görülmektedir. Bu avantaj deneysel çalışmalarda elde

edilen verim değerleri ile de gözlemlenmiştir. Düşük yük durumunda kullanılan bir diğer çalışma yöntemi ise bir sonraki kısımda kesintili çalışma olarak ele alınmıştır.

3.4 Kesintili Çalışma Benzetimi

S-PWM yönteminin yanı sıra kesintili çalışma yöntemi de batarya şarj uygulamasında kullanılabilecek ve LLC rezonans çevirici üzerinde uygulanabilecek bir diğer anahtarlama yöntemidir. Kesintili çalışma yöntemi temel olarak LLC çeviricinin belirli sürelerde rezonans modunda yüksek güçte ve verimde çalıştırılması ve belirli bir süre susturularak ortalama batarya şarj akımının istenen değerde tutulmasına dayanmaktadır. Kesintili çalışmada LLC rezonans çeviricinin aktif ve pasif olduğu kısımların oranına kesintili çalışma oranı olarak tanımlanır ve çevirici ortalama çıkış gücü bu oranın kontrolü ile sağlanabilir. Bu kontrol yöntemi integral kontrol olarak da adlandırılmaktadır. Şekil 3.6’da batarya ortalama şarj akımının 2A değerinden düşük olduğu, çalışma oranının %25 aktif olarak ayarlandığı bir kesintili çalışma örneği verilmiştir.



Şekil 3.6 : LLC çevirici kesintili çalışma benzetimi $V_o = 29.4V$, $I_o < 2A$, $f_{sw} = 218kHz$, %25 kesintili çalışma oranı.

Kesintili çalışma yönteminde en önemli nokta çıkış akım ve gerilim değerinin sürekli olarak izlenerek belirlenen alt limitin altına ve üst limitin üstüne çıkması ile çeviricinin aktif ve pasif yapılacak şekilde kontrolünün yapılmasıdır, böylelikle ortalama gerilim ve akım değerleri istenen seviyede tutulacaktır. Bu operasyon birçok yönden anahtarlama güç kaynaklarında da kullanılan “burst” yöntemine benzemektedir.

Benzetim çalışmasında üç farklı anahtarlama yöntemine ait örnek çalışma grafikleri verilerek anahtarlama yöntemlerine ait temel karakteristikler açıklanmıştır. Bir sonraki bölümde bu yöntemlere ait deneysel sonuçlara yer verilmiştir.

4. DENEYSEL ÇALIŞMALAR

Bu bölümde LLC rezonans çeviriciye ait deney düzeneği ve deneysel çalışmalara yer verilmiştir. Deneysel çalışmalar genel olarak üç farklı anahtarlama yönteminin batarya şarj uygulaması üzerindeki temel davranışını incelemek ve farklı yük ve anahtarlama frekansları altında ölçümler almak üzere gerçekleştirilmiştir. Alınan ölçüm sonuçlarına göre verim hesabı yapılarak çeviricinin her yük koşulunda yüksek verim değerlerinde kalmak üzere optimum çalışma noktasının bulunması amacıyla hibrit bir anahtarlama yöntemi geliştirilmesi ve bu yöntemin deney düzeneği ile test edilerek performansı belirlenmiştir.

4.1 Deney Düzeneği

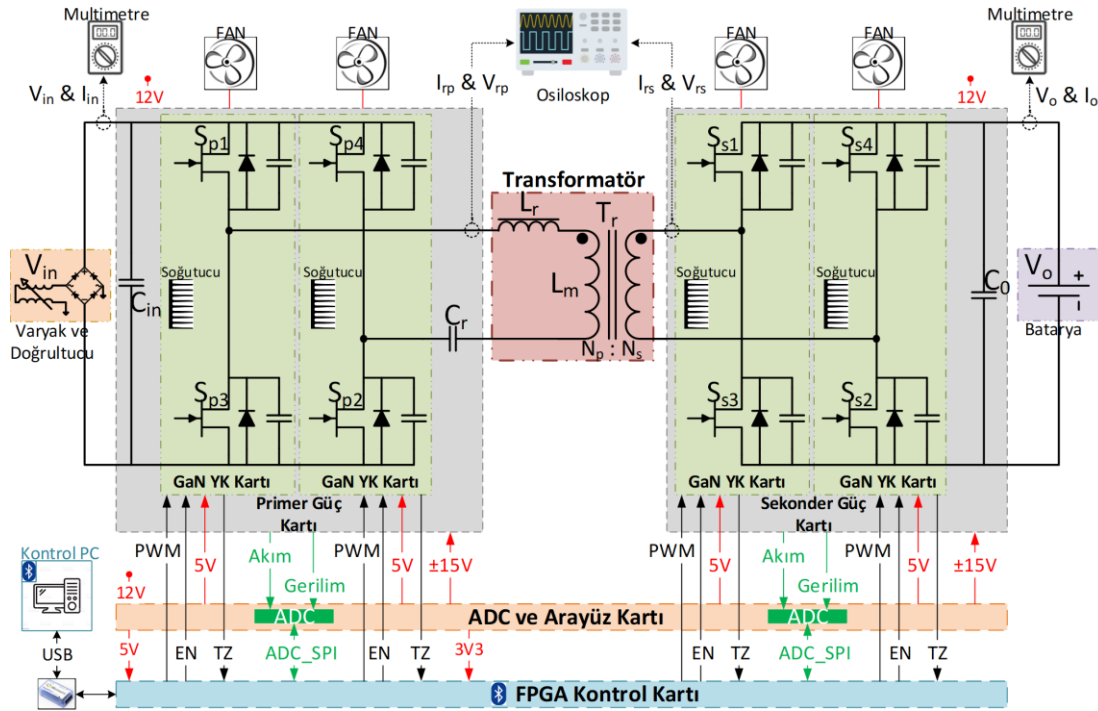
LLC rezonans çevirici üzerinde deneysel çalışmaların tamamlanabilmesi, çeviricinin farklı yük ve giriş gerilimleri ile çalıştırılabilmesi, önemli akım ve gerilim noktalarından ilgili ölçümlerin yapılabilmesi ve sonuçların tutarlı bir şekilde karşılaştırılabilmesi amacıyla bir deney düzeneği tasarımı gerçekleştirilmiştir.

LLC rezonans çeviricinin gerçekleştirilmesinde 4 adet yarım köprü güç kartı, 2 adet ana güç kartı, 1 adet ADC ve arayüz kartı ve 1 adet FPGA kontrol kartı kullanılmıştır. Elektronik kartların yanı sıra 1 adet rezonans transformatörü üretimi gerçekleştirilmiştir. Şekil 4.1’de deney düzeneğine ait blok diyagram verilmiştir.

Deneysel çalışmalarda LLC rezonans çeviricinin giriş geriliminin ayarlanabilmesi ve farklı giriş gerilimlerinde çalışmanın gözlenebilmesi amacıyla deney düzeneğinde 3500VA görünür güç değerine sahip tek fazlı bir varyak ve çıkışında tam köprü bir pasif doğrultucu kullanılmıştır. Varyak ve doğrultucu sonrasında 3300 μ F, 450V DC değerinde elektrolitik bir kondansatör kullanılarak 0 – 300V DC aralığında ayarlanabilen bir giriş gerilimi elde edilmiştir.

Deney düzeneğinin ayağa kaldırılması ve çeviricinin yük testlerinin ilk denemelerinde çıkış yükü olarak kontrolü kolay olan direnç yükü kullanılmış olup sonrasında çalışma batarya ile devam ettirilmiştir.

Çevirici giriş ve çıkışında akım ve gerilim ölçümü gerçek RMS (Root Mean Square) multimetreler ile ölçülmektedir. Rezonans tankına ait primer ve sekonder rezonans akımı ve transformator uç gerilimleri 100MHz bant genişliğine sahip 4 kanallı osiloskop üzerinden gözlenmiştir. Rezonans akımının ölçümleri için 2MHz bant genişliğinde ölçümler alabilen izole akım probları kullanılmıştır. Transformator uç gerilimlerinin ölçülmesi amacıyla 2kV izolasyon gerilimine sahip diferansiyel problar ile ölçülmüştür.

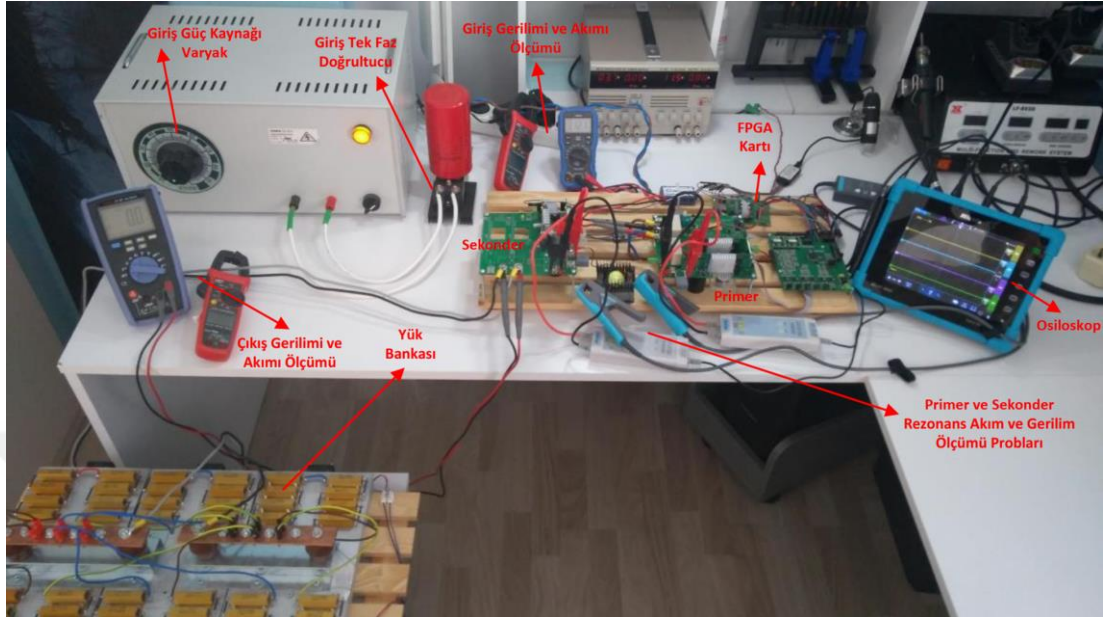


Şekil 4.1 : Deney düzeneği blok diyagramı.

FPGA kartı ile kontrol bilgisayarı arasındaki haberleşme galvanik izolasyonun sağlanabilmesi amacıyla kablosuz olarak bluetooth ile sağlanmıştır. Kontrol bilgisayarı üzerinden bilgi kütüklerine erişilebilmekte olup böylelikle çeviricinin çalışma yöntemi ve çalışma parametreleri değiştirilebilmektedir.

“PWM” ve “EN” sinyalleri FPGA kartı tarafından üretilerek ADC ve arayüz kartı üzerinden GaN yarım köprü güç kartlarına ulaştırılmaktadır. Akım ve gerilim okuma devreleri ADC ve arayüz kartı üzerinde olup dijital veriler SPI arayüzü üzerinden FPGA kartına aktarılmaktadır. ADC ve arayüz kartı aynı zamanda deney düzeneğinde tüm gerekli olan 12V DC, 5V DC, 3.3V DC ve ±15V DC besleme gerilimlerini üretmektedir.

GaN yarım köprü güç kartları üzerinde bulunan 40mm x 40mm boyutlarındaki alüminyum soğutucu plakaları ve 30mm x 30mm boyutlarındaki küçük boyutlu fanlar yardımıyla soğutulmaktadırlar.



Şekil 4.2 : Deney düzeneği.

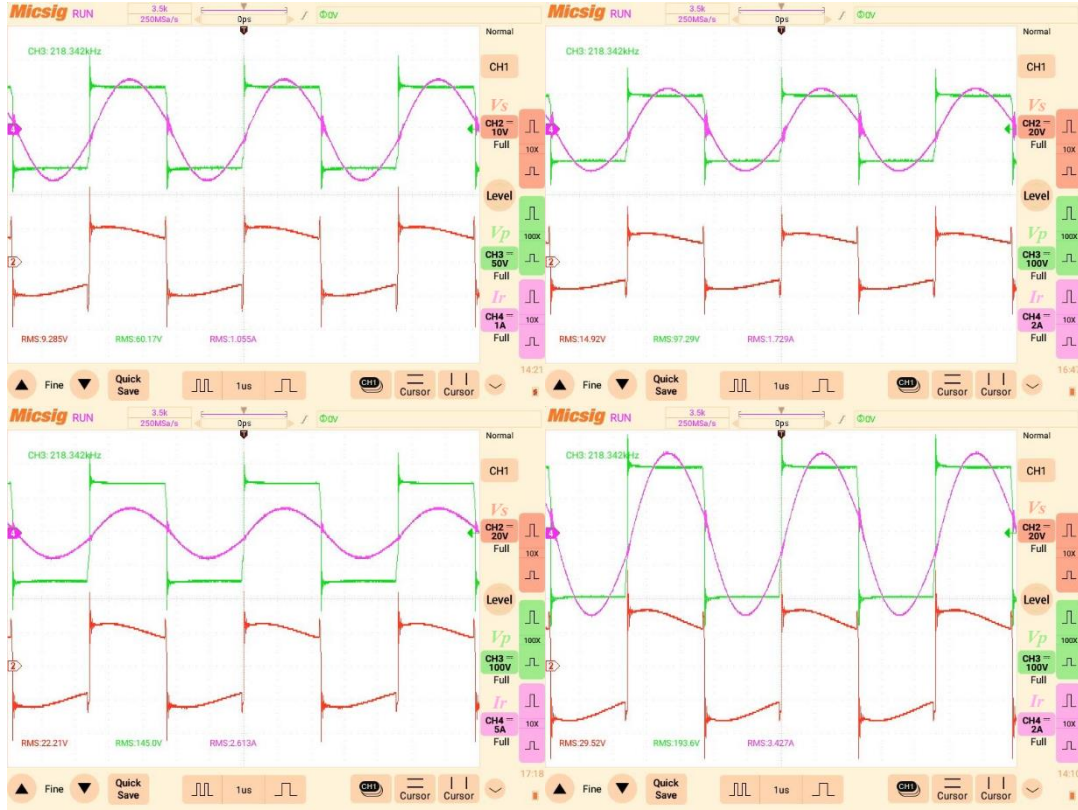
Şekil 4.2’de tez çalışması için özel olarak kurulan deney düzeneğine ait bir görsel verilmiştir. Deney düzeneğinde alınan ölçümler frekans modülasyonu çalışma, S-PWM çalışma modu ve kesintili çalışma modu için yapılmış olup takip eden bölümlerde aktarılmıştır.

4.2 Frekans Modülasyonu Çalışma Modu Deneysel Çalışmaları

Rezonans çeviriciler genel olarak anahtarlama frekansına bağlı olarak toplam empedansı ve dolayısıyla toplam kazancını değiştiren çeviricilerdir. LLC rezonans çevirici de anahtarlama frekansı ile rezonans tankının toplam empedansının değişmesi prensibi ile çalışmaktadır. Frekans değişimi ile çeviricinin kazancının değiştirildiği ve bu sayede çıkış akım ve gerilim değerlerinin ayarlanabildiği çalışma yöntemi frekans modülasyonu çalışma olarak adlandırılmakta olup klasik anahtarlama yöntemi olarak da bilinir.

Frekans modülasyonu anahtarlama yönteminin incelenmesi için LLC rezonans çeviricinin anahtarlama testleri farklı çıkış akımı kademeleri ve farklı giriş gerilimi kademeleri ayarlanarak gerçekleştirilmiştir. LLC rezonans çevirici giriş gerilimi 60V DC, 100V DC, 150V DC ve 200V DC kademelerine ayarlandığı durumda rezonans

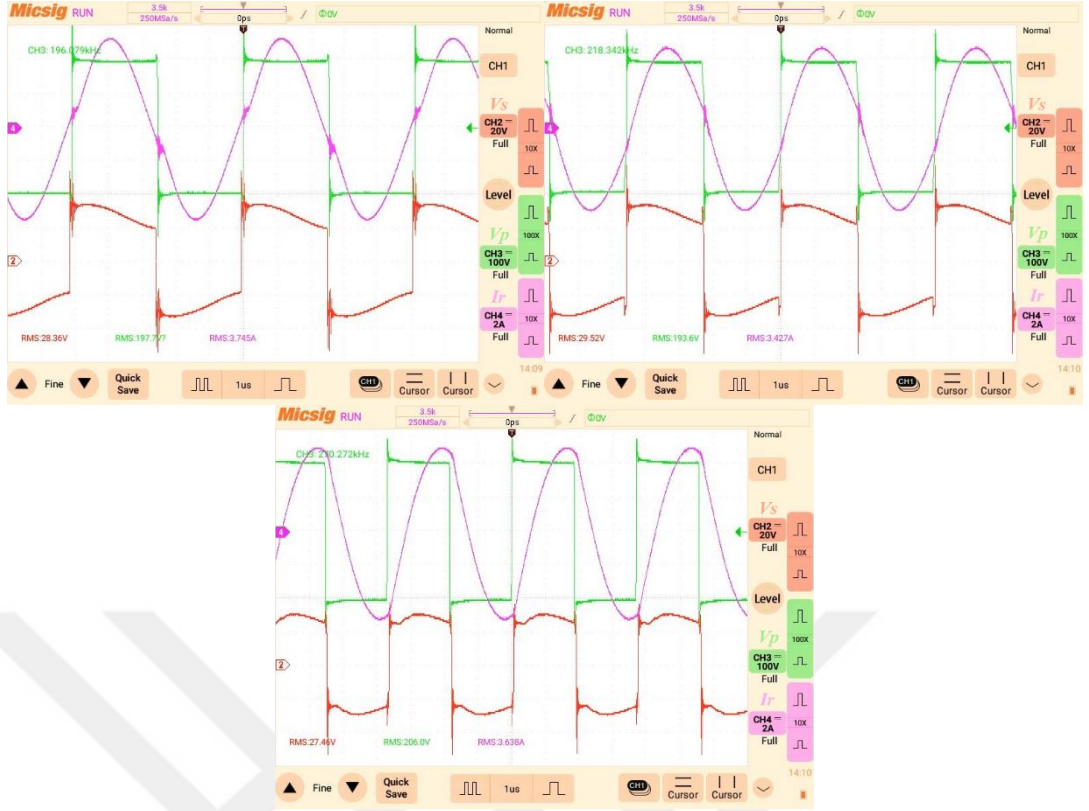
anahtarlama frekansı 218kHz çalışma için ölçümler alınarak rezonans çalışma incelenmiştir. Bu çalışmada çıkış yükü sabit 1.33Ω direnç yükü olarak ayarlanmıştır.



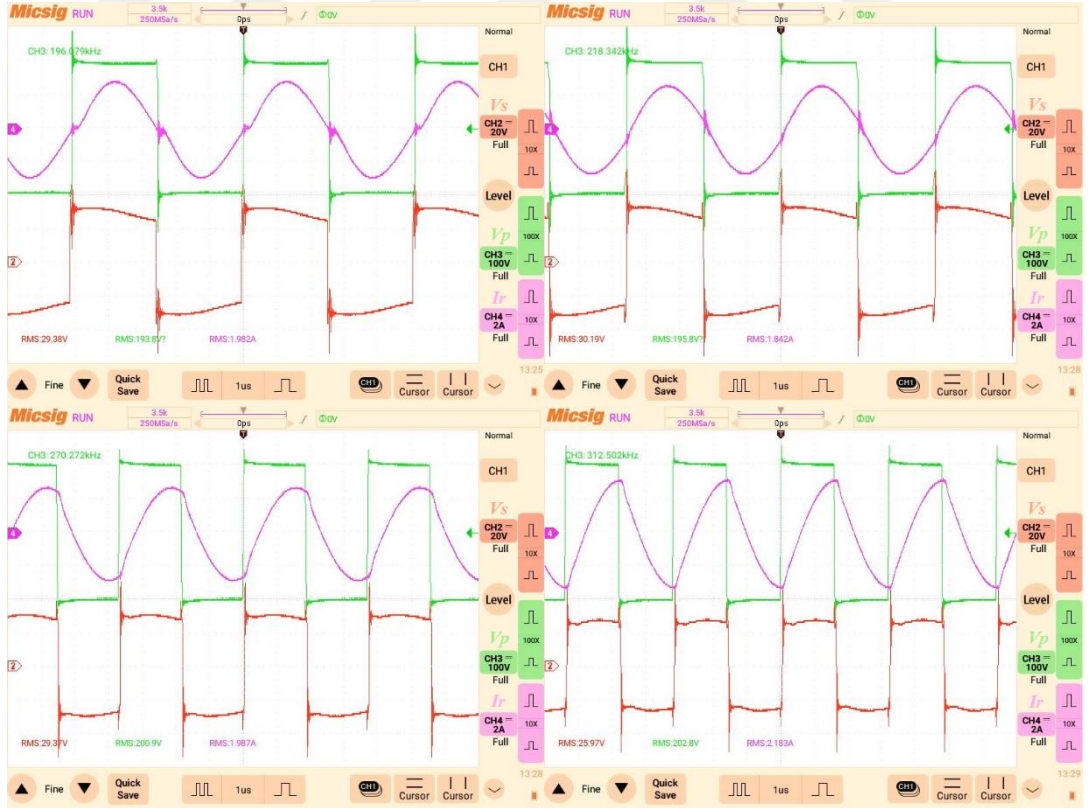
Şekil 4.3 : $V_{in} = 60V, 100V, 150V$ ve $200V$ DC, $f_{sw} = 218kHz$, $R_o = 1.33\Omega$, FM çalışma primer akımı “ I_r ”, primer “ V_p ” ve sekonder “ V_s ” gerilimi.

Sabit yük direnci ve anahtarlama frekansı için farklı giriş gerilimlerdeki primer rezonans akım dalga şekilleri incelendiğinde giriş geriliminin artmasıyla artan güç ihtiyacıyla akım dalga şekli tam sinüs formuna benzerliğini arttırmıştır. Toplam yükün artmasıyla toplam verimde artmıştır.

Batarya şarj işlemine geçildiğinde giriş gerilimi sabit 200V DC olarak ayarlanarak çeviricinin farklı anahtarlama frekansında çalışması değişik yük koşulları altında gerçekleştirilmiştir. Çeviricinin anahtarlama frekansı rezonans frekansı altında 196kHz, rezonans frekansında 218kHz, rezonans frekansının üzerinde 270kHz ve yüksek anahtarlama frekansı 312kHz olarak ayarlanarak çeviricinin çalışma bölgelerinin açık bir biçimde görüleceği biçimde çalışma sağlanmıştır. Şekil 4.4’de 196kHz, 218kHz ve 270kHz anahtarlama frekanslarında tam yük çalışma için osiloskop görüntüleri verilmiştir.

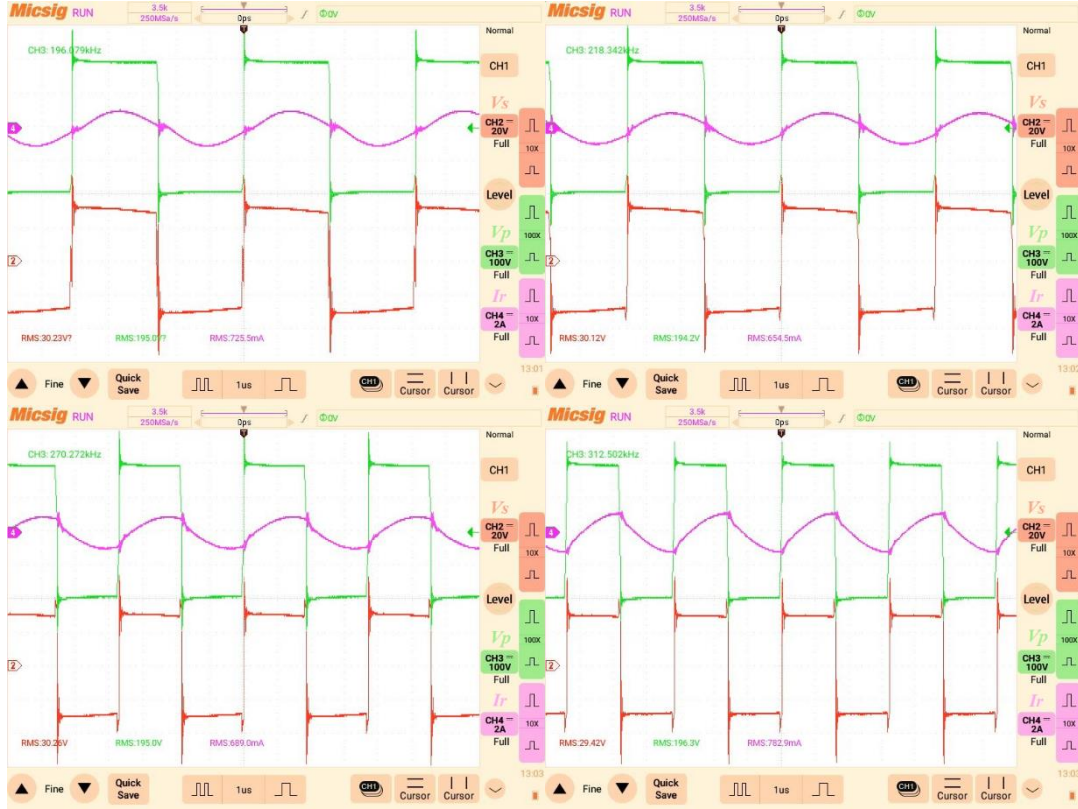


Şekil 4.4 : $V_{in} = 200V$ DC, $f_{sw} = (196, 218, 270)$ kHz, %100 yük, FM çalışma primer akımı " I_r ", primer " V_p " ve sekonder " V_s " gerilimi.



Şekil 4.5 : $V_{in} = 200V$ DC, $f_{sw} = (196, 218, 270, 312)$ kHz, %50 yük, FM çalışma primer akımı " I_r ", primer " V_p " ve sekonder " V_s " gerilimi.

Anahtarlama frekansının 196kHz olarak ayarlandığı çalışma bölgesinde primer akımı anahtarlama anlarında mıknatıslanma akımı değerinde kısa bir süre kalmıştır. Anahtarlama frekansı 218kHz olarak ayarlandığı durumda primer akımı sinüs formuna en yakın durumdadır. 270kHz anahtarlama frekansı kullanıldığı çalışma modunda ise primer akımı sert anahtarlama ile kesime girmektedir. %50 yük durumunda çalışma için osiloskop görüntüleri Şekil 4.5’de verilmiştir. Düşük yük koşulları için 312kHz yüksek frekansta anahtarlama da test edilmiştir.



Şekil 4.6 : $V_{in} = 200V$ DC, $f_{sw} = (196, 218, 270, 312)$ kHz, %20 yük, FM çalışma primer akımı “ I_r ”, primer “ V_p ” ve sekonder “ V_s ” gerilimi.

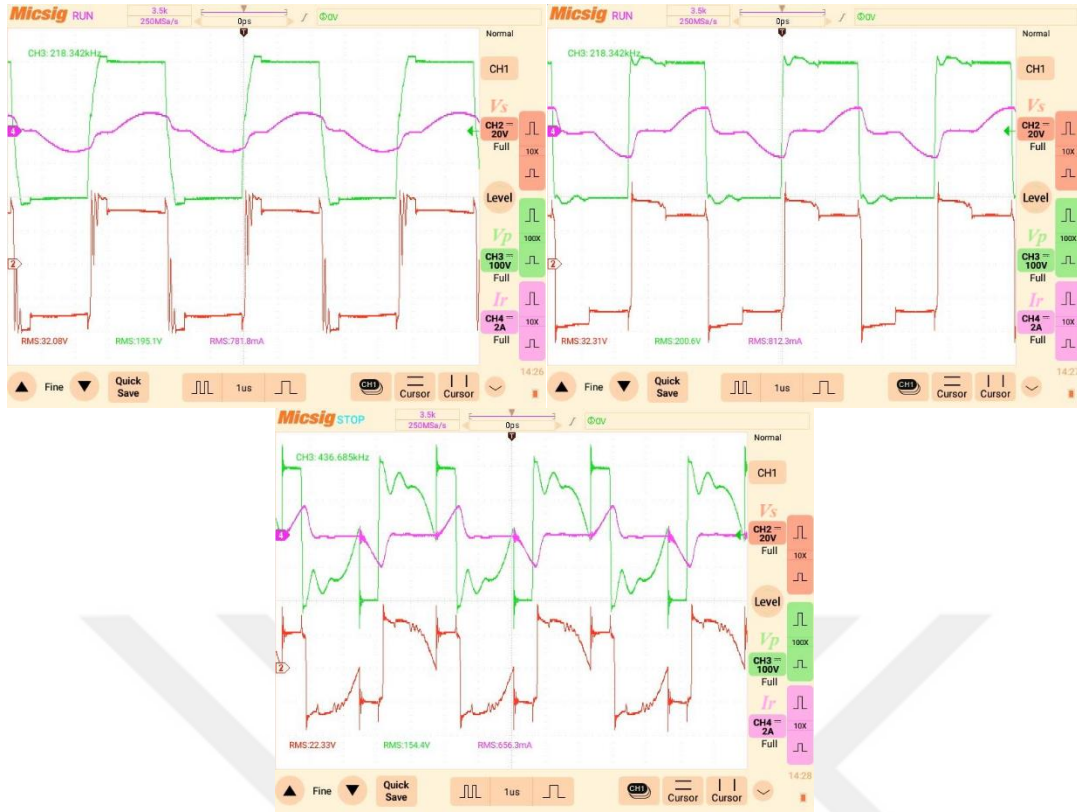
Şekil 4.4, Şekil 4.5 ve Şekil 4.6’da sırasıyla %100, %50 ve %20 yük durumlarında osiloskop görüntüleri verilmiştir. Çizelge 4.1’de farklı yük ve anahtarlama frekanslarında alınan ölçümler ve verim değerleri verilmiştir. Çizelge 4.1’de görüldüğü üzere çeviricinin beklendiği üzere yüklendikçe verimi artmıştır. Maksimum yük altında frekansın verime etkisi en belirgin şekilde ölçülmüştür. Kontrol elektroniğinin beslenmesinde kullanılan 12V harici kaynaktan çekilen 1A değerindeki akım ile oluşan güç değeri 12W olarak verim hesabına dahil edilmiştir. Düşük yüklerde ölçümden kaynaklı hatalar olabilmektedir.

Çizelge 4.1 : Frekans modülasyonu çalışma ölçümleri.

f_{sw}	V_{in}	I_{in}	V_o	I_o	Verim
196 kHz	200 V	2.90 A	26.84 V	19.60 A	%88.9
218 kHz	200 V	2.83 A	27.50 V	20.61 A	%98.1
270 kHz	200 V	2.20 A	22.20 V	16.68 A	%81.9
312 kHz	200 V	1.50 A	16.85 V	12.65 A	%68.3
196 kHz	200 V	2.50 A	27.36 V	16.90 A	%90.3
218 kHz	200 V	2.50 A	28.10 V	17.60 A	%96.6
270 kHz	200 V	2.00 A	23.53 V	14.75 A	%84.4
312 kHz	200 V	1.43 A	18.40 V	11.49 A	%70.9
196 kHz	200 V	2.13 A	28.10 V	14.06 A	%90
218 kHz	200 V	2.13 A	28.50 V	14.30 A	%93
270 kHz	200 V	1.76 A	25.20 V	12.65 A	%87.6
312 kHz	200 V	1.29 A	20.28 V	10.19 A	%76.5
196 kHz	200 V	1.65 A	28.90 V	10.82 A	%91.4
218 kHz	200 V	1.66 A	29.15 V	10.92 A	%92.5
270 kHz	200 V	1.46 A	26.90 V	10.10 A	%89.4
312 kHz	200 V	1.16 A	22.90 V	8.58 A	%80.5
196 kHz	200 V	1.18 A	29.70 V	7.49 A	%89.8
218 kHz	200 V	1.17 A	29.75 V	7.51 A	%90.6
270 kHz	200 V	1.08 A	28.35 V	7.00 A	%87
312 kHz	200 V	0.92 A	25.67 V	6.20 A	%81.2
196 kHz	200 V	0.62 A	30.25 V	3.83 A	%85
218 kHz	200 V	0.61 A	30.30 V	3.86 A	%87.3
270 kHz	200 V	0.59 A	29.50 V	3.65 A	%82.7
312 kHz	200 V	0.55 A	28.30 V	3.40 A	%80

4.3 S-PWM Çalışma Modu Deneysel Çalışmaları

Rezonans çeviriciler frekans modülasyonu çalışma durumları incelendiğinde rezonans frekansında çalıştırıldığında ve yüklendiğinde verimin arttığı gözlenmiştir. Elektrikli araç batarya şarj çalışmasında bataryanın doluluk durumuna göre çok düşük yüklerde çalışmaya maruz kalmaktadır. Frekans modülasyonu çalışmasında incelendiği üzere düşük yük durumunda verim değerleri anahtarlama frekansının da yükseltilmesi ile çok çok aşağılara düşmektedir. Single-PWM anahtarlama yöntemiyle gücün çıkışa aktarılmadığı ölü zaman aralıklarında anahtarlama tamamen durdurularak transformatör mıknatıslanma akımının kesilmesi ile kayıplardan tasarruf edilebileceği anlaşılmaktadır.



Şekil 4.7 : $V_{in} = 200\text{V DC}$, $f_{sw} = 218\text{ kHz}$, $V_o = 29.4\text{ V}$, $I_o = 2.3\text{ A}$, S-PWM (%75, %50, %25) duty çalışma primer akımı “ I_r ”, primer “ V_p ” ve sekonder “ V_s ” gerilimi.

Şekil 4.7’de 200V DC giriş geriliminde 218kHz anahtarlama frekansında %75, %50, %25 çalışma oranları (duty) ile şarj akımının 3A altında düşük yük durumlarında primer ve sekonder anahtarlama gerilimi ve transformatör akımı osiloskop görüntüleri verilmiştir. Akım grafiklerinden görülebileceği üzere anahtarlamanın kesildiği durumlarda transformatör mıknatıslanma akımı sıfırlanmaktadır. Bu durumda çıkışa güç aktarılmadığı gibi transformatör üzerindeki sirkülasyon akımı da olmadığından anahtarların devreye girmesi esnasında sıfır akımda anahtarlama sağlanır. Anahtarların kesime gitme esnasında sert anahtarlama gerçekleşir.

Çizelge 4.2 : S-PWM çalışma ölçümleri.

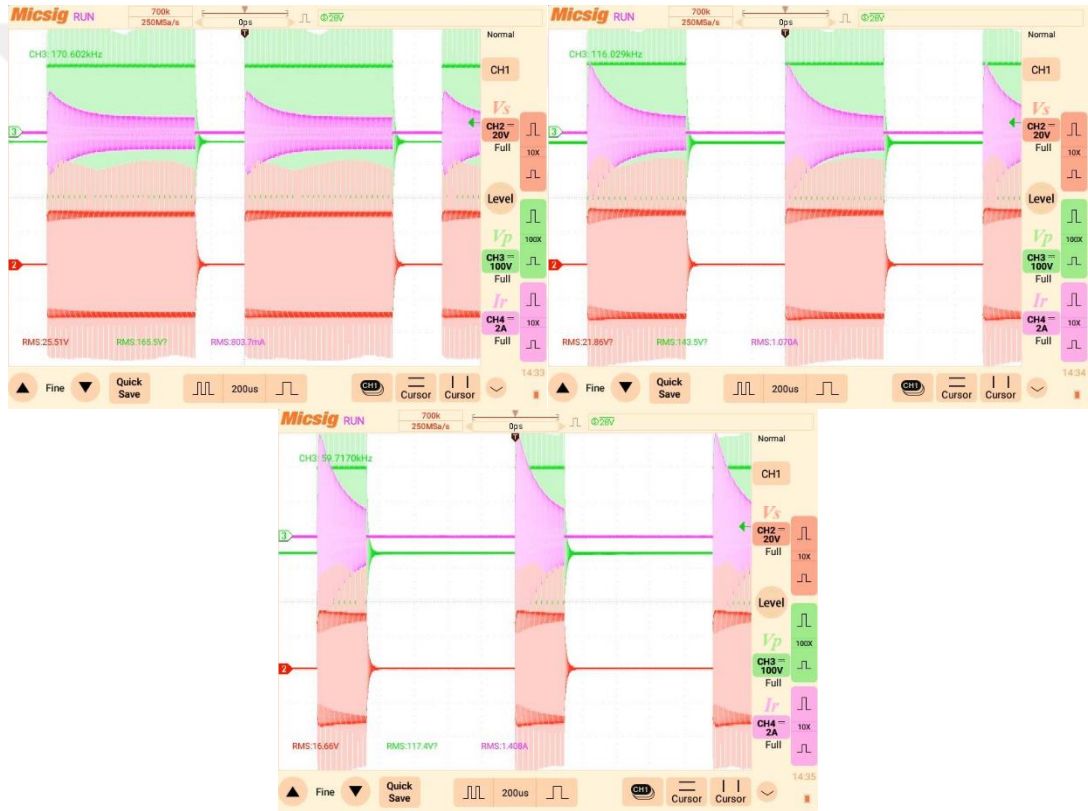
Duty	V_{in}	I_{in}	V_o	I_o	Verim
%75	200 V	0.57 A	29.80 V	3.70 A	%87.7
%50	200 V	0.50 A	27.00 V	3.40 A	%82.3
%25	200 V	0.26 A	17.85 V	2.22 A	%61.5

Farklı S-PWM çalışma oranlarında yapılan deneysel incelemeler sonucunda elde edilen verim değerleri Çizelge 4.2’de verilmiştir. %75 çalışma oranına kadar çeviricinin veriminin makul değerlerde kaldığı gözlenmiştir. %50 ve altındaki çalışma

oranı değerlerinde verim dramatik bir biçimde azalmış olup çeviricinin bu koşullarda çalıştırılması uygun olmamaktadır.

4.4 Kesintili Çalışma Modu Deneysel Çalışmaları

Kesintili çalışma modunda, belirli sayıda bir periyot boyunca primer akımı rezonans frekansında akmasına ve sonra belirli bir periyot boyunca akımın kesilmesiyle döngüsel olarak tamamlanır. Bu çalışma prensibi ile bu yöntemte rezonans frekansında kesintili akım operasyonu adı verilir. Bu çalışma yönteminde PWM çalışma oranından ayrı kesintili çalışma oranı tanımlanabilir, bu yöntemte bir başka açıdan integral kontrol adı da verilebilir.



Şekil 4.8 : $V_{in} = 200V$ DC, $f_{sw} = 218$ kHz, $V_o = 29.4$ V, $I_o < 2$ A, Kesintili (%75, %50, %25) duty çalışma primer akımı “ I_r ”, primer “ V_p ” ve sekonder “ V_s ” gerilimi.

Kesintili çalışma yönteminde en önemli nokta çıkış gerilimi ve batarya akımının sürekli gözlenerek kontrolün sağlanmasıdır. Çıkış geriliminin belirlenmiş bir limit değerinin altına düşmesi ile çeviricinin rezonans frekansında çalışmaya başlaması ile çıkış gerilimi arttırılarak ortalama değerinin yaklaşık olarak sabit kalması sağlanmıştır. Kesintili çalışma yöntemi anahtarlamalı güç kaynaklarında kullanılan “burst mode” yöntemi ile benzerlikler göstermektedir. Şekil 4.8 incelendiğinde çeviricinin devreye

girme anlarında çıkış gerilimini tekrar arttırabilmek için inrush akımları oluşmaktadır. Çevirici akımı ilk devreye girdiğinde yüksek olup zamanla normale oturmuştur. Ancak çalışma süresinin kısa olduğu durumda daha akım normal seviyeye inmeden çevirici OFF durumuna geçmiştir. Burst-Mode tekniğinde ON/OFF zamanlaması değiştirilerek karşılaştırma amaçlı %75, %50 ve %25 çalışma oranları elde edilmiştir. Oranlar arasındaki mantıklı çalışma bölgesi verim ölçümlerine göre belirlenmiştir.

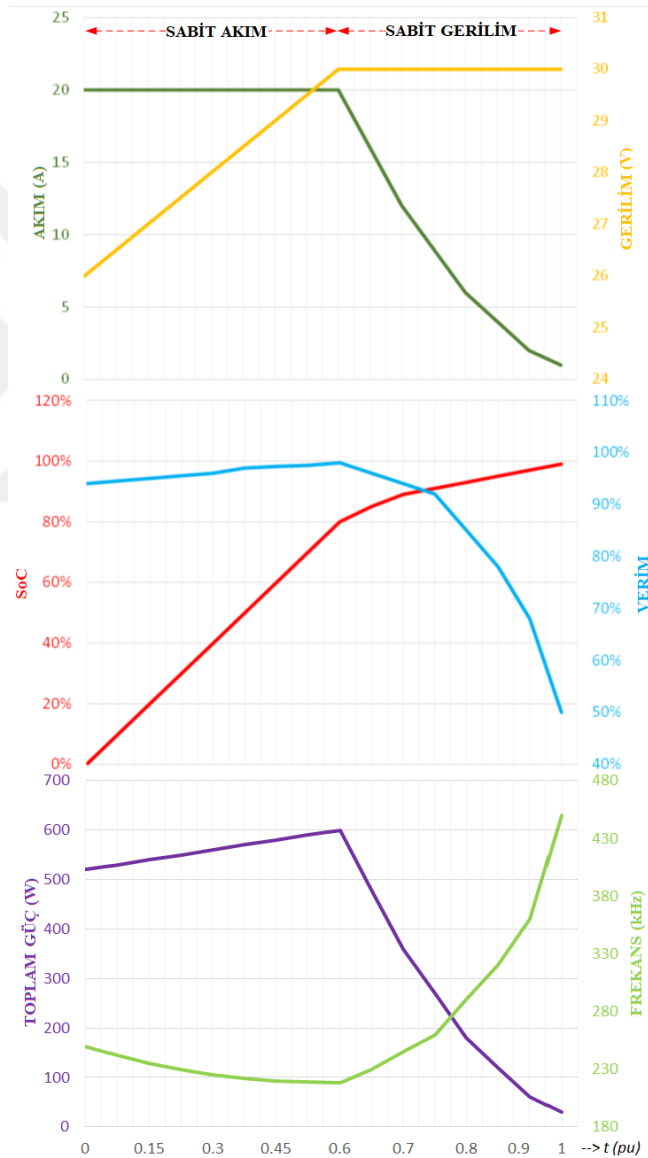
Çizelge 4.3 : Kesintili çalışma ölçümleri.

Duty	V_{in}	I_{in}	V_o	I_o	Verim
%75	200 V	0.59 A	29.60 V	3.79 A	%87.8
%50	200 V	0.57 A	28.70 V	3.74 A	%86.7
%25	200 V	0.52 A	27.20 V	3.50 A	%84.4

Yukarıdaki ölçüm tablosundan da görüleceği üzere çalışma oranı düşürüldükçe verim yaklaşık olarak %88-84 aralığında kalmıştır. Buradan çıkarılacak sonuca göre çeviricinin devreye girmesi esnasında oluşan inrush akımının oluşturduğu fazladan kayıp ile OFF bölgesinde kazanılan kayıp güç değerleri benzerdir. Genel bir kural olarak 2A değerini geçmeyen şarj akımlarında kesintili akım çalışma kullanımı uygun olacaktır. Çalışmada sadece çıkış akımı kontrol edilerek batarya şarj akımında inrush olmaması sağlanmıştır. Batarya şarj işleminin düşük bir dinamizme sahip olup buna rağmen rezonans devresi ise yüksek bir dinamizme sahiptir. Rezonans akımında oluşan pik akımın çıkışta bir yüksek geçişe neden olmayıp zarar vermediği gözlenmiştir. Yüksek güçlü ve çıkış kondansatörü nispi olarak küçük LLC rezonans çeviricilerde rezonans akımında oluşan pik akımın da kontrol altında tutulması gerekebilir. Bu durum tez çalışması kapsamı dışında olup ileriki çalışmalarda tez çalışmasının devamı niteliğinde ayrıca ele alınacaktır.

5. ALGORİTMA TASARIMI VE TOPLAM VERİM ARTIŞI

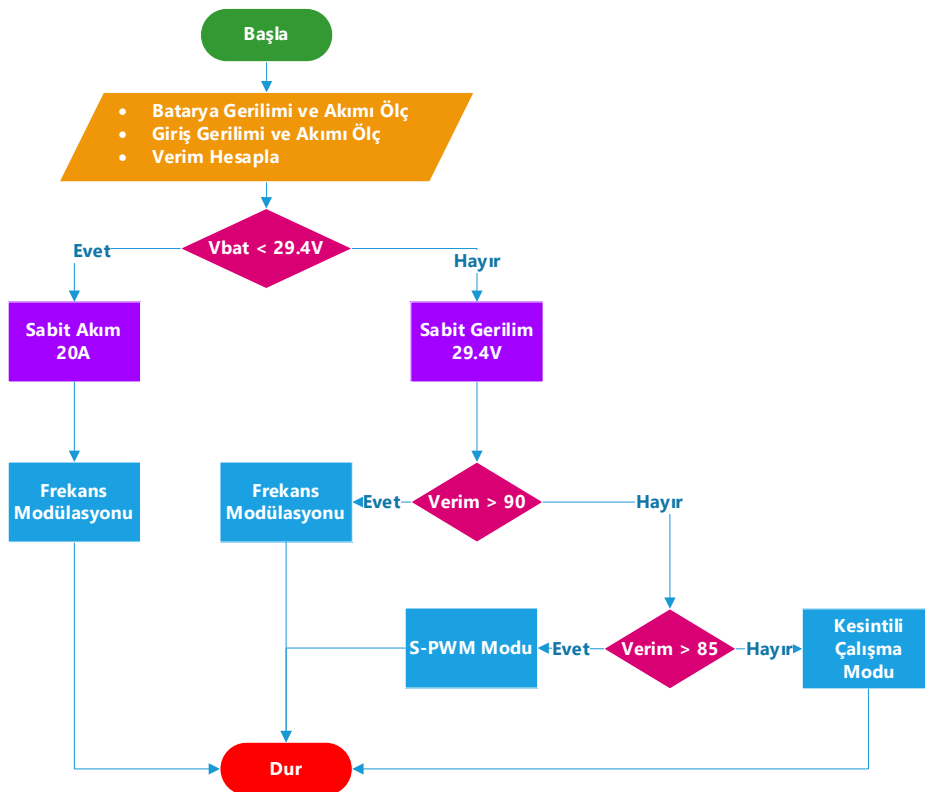
Tez çalışmasında, klasik frekans modülasyonu ile yapılan benzetim çalışmaları ve deneysel çalışmaların sonuçları ele alındığında ve bu veriler batarya şarj sürecinde değerlendirildiğinde Şekil 5.1’de verildiği şekilde klasik bir batarya şarj karakteristiğine ulaşılmıştır.



Şekil 5.1 : Klasik frekans modülasyonu batarya şarj karakteristiği.

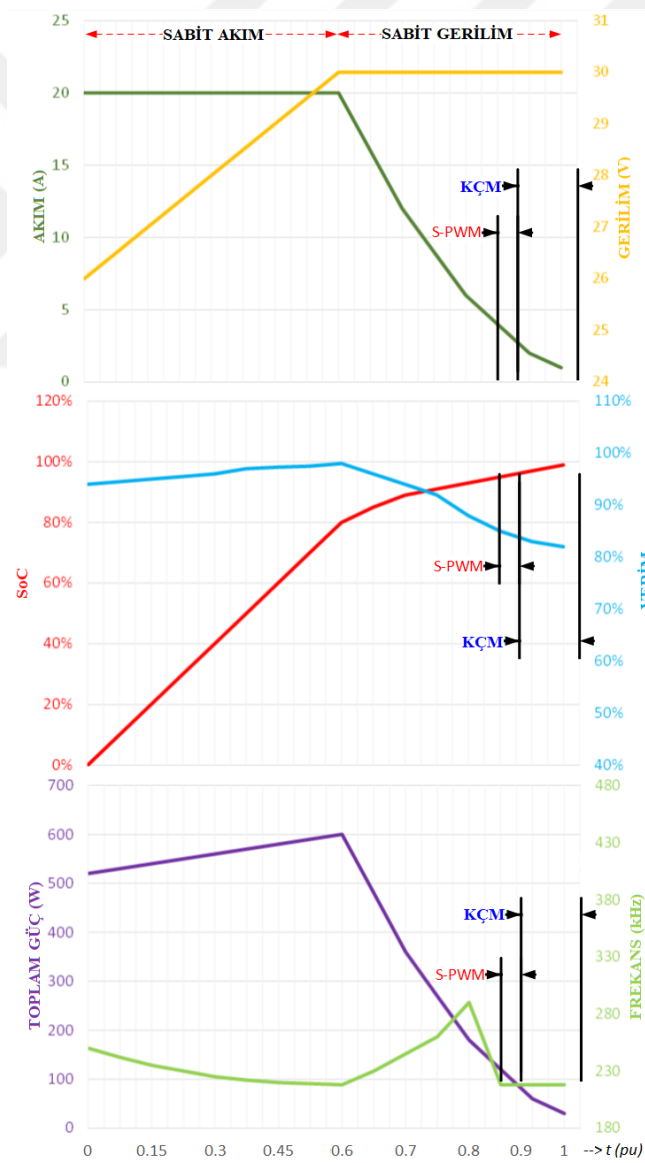
Klasik biçimde frekans modülasyonu ile anahtarlama yapılarak tüm batarya şarj süreci ele alındığında Şekil 5.1’de verildiği biçimde karakteristikler ortaya çıkmaktadır.

Bataryanın tamamen boş olduğu durumda uç gerilimi 25.9V olup sabit akım bölgesi boyunca 29.4V değerine kadar yükselmiştir. Sabit akım bölgesinde çevirici çıkış akımı 20A değerinde sabitlenmiş olup toplam çevirici çıkış gücü 518W değerinden 588W değerine ulaşmıştır. LLC rezonans çevirici çıkış gücünün arttırılabilmesi için anahtarlama frekansı 250kHz değerinden rezonans frekans değeri olan 218kHz seviyesine indirilmiştir. Anahtarlama frekansının rezonans frekansına doğru kaydırılması ile çevirici verimi %95 değerinden %98 seviyelerine ulaşmıştır. Batarya doluluk oranı (SoC) değerinin %80'e ulaşması ile sabit akım çalışma prensibinden sabit gerilim kontrol yöntemine geçilmiştir. Sabit gerilim kontrol yönteminde çevirici çıkış gerilim 29.4V olarak sabitlenmiş olup batarya şarj akımı bataryanın doluluk oranının artmasıyla azalmaktadır. Bataryaya aktarılan gücün azaltılabilmesi için LLC rezonans çeviricinin kazancının azaltılması gerekmektedir. LLC rezonans çeviricinin kazancının azaltılabilmesi için anahtarlama frekansının ters orantılı olarak arttırılması gerekmektedir. Rezonans frekans değeri olan 218kHz değeri ile başlatılan sabit gerilim çalışma kontrol yöntemi batarya doluluk oranının %100 değerine ulaşması ile 400kHz değerinin üzerine ulaşmıştır. LLC rezonans çevirici anahtarlama frekansının arttırılmasının sonucunda çevirici üzerinde oluşan kayıplar artmış olup çevirici veriminin yüksek frekanslarda %60 değerinin altına düştüğü gözlenmiştir.



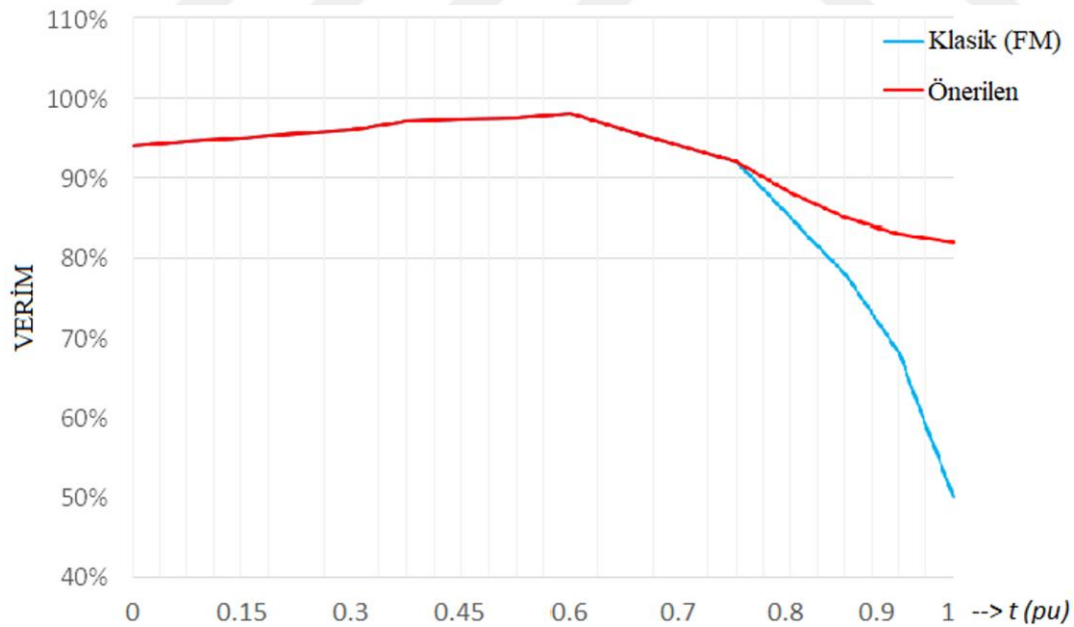
Şekil 5.2 : Önerilen algoritma.

LLC rezonans çevirici veriminin düşük yük koşullarında dahi %80 seviyesinin üzerinde tutulabilmesi ve toplam enerji kaybının azaltılması amaçlanmıştır. Bu amaca uygun olarak çeviricinin giriş ve çıkış büyüklükleri izlenerek sürekli bir verim hesabı yapılarak elde edilen verim değerinin sürekli en yüksekte kalacak şekilde anahtarlama yöntemleri arasında geçiş yapılabilen deneysel sonuçlara ve pratik yaklaşıma dayalı kolay bir kontrol algoritması Şekil 5.2’de önerilmiştir. Algoritma döngüsel olarak çalıştırılmakta olup ilk olarak batarya geriliminin değerine göre sabit akım veya sabit gerilim bölgesine karar verilir. Sabit gerilim bölgesinde hesaplanan verim değerinin %90 üzerinde olması durumu ve %85 altında olması durumlarına göre frekans modülasyonu, S-PWM modu veya kesintili çalışma modu (KÇM) yöntemlerinden biri seçilmektedir.



Şekil 5.3 : Önerilen algoritma ile batarya şarj karakteristiği.

Şekil 5.3’de önerilen algoritma ile güncellenmiş batarya şarj karakteristiği verilmiştir. Sabit akım bölgesinde frekans modülasyonu aynen kullanılmakta olup S-PWM ve KÇM prensipleri düşük yük durumunun olduğu sabit gerilim bölgesinde kullanılmıştır. Batarya şarj akımının 4A ve aşağısında olduğu sabit gerilim kontrol bölgelerinde frekans modülasyonu ile çalışma yapıldığında %75 değerinin aşağısında olan çevirici verimi S-PWM ve KÇM yöntemlerinin kullanılmasıyla %85 değerinin üzerine çekilmiştir. Batarya akımının 4A ile 2A arasında kaldığı kısımda S-PWM yöntemi %100 ile %75 S-PWM çalışma oranı aralığında anahtarlama frekansını 218kHz olan rezonans frekans değerinde tutarak kullanılmıştır. Çıkışa aktarılan güç ölü zamanın artırılmasıyla ayarlanmıştır. 2A ve aşağısındaki şarj akımlarında kesintili çalışma modu kullanılması uygun olarak görülmüştür. Kesintili çalışma modunda çeviricinin devreye girdiği aktif bölümler ve devrede olmadığı pasif bölümlerin birbirine oranı ile çıkış ortalama akımı istenen değerlerde tutulmuştur. Batarya doluluk oranının %100’e yakın olduğu durumlarda istenen çok düşük şarj akımı değerlerinde dahi çevirici toplam verimi %80 değerinin altına düşmemiştir. Şekil 5.4’de önerilen algoritmanın kullanımı ile elde edilen verim grafiği ve klasik anahtarlama yöntemi olan frekans modülasyonu ile elde edilen verim grafiğinin karşılaştırılması verilmiştir.



Şekil 5.4 : Önerilen ile klasik yöntemlerin verim karşılaştırması.

Klasik çalışma yöntemi ile önerilen algoritmaya dayalı çalışma yöntemi birbiri ile verim açısından karşılaştırıldığında önerilen yöntemin özellikle düşük yük değerlerinde büyük avantaj sağladığı görülmektedir. Önerilen yöntem ile tüm şarj süreci boyunca verimin %80 değerinin altına düşmediği gözlenmiştir.

6. SONUÇ VE ÖNERİLER

Bu bölümde tez çalışmasında gerçekleştirilen çalışmaların sonuçları, çalışmanın literatürdeki yeri ve getirdiği yeniliğin yanı sıra önerilere ve gelecek çalışmalara ışık tutulmuştur.

6.1 Sonuçlar

Tez çalışmasında, batarya şarj sürecinde kullanılan bir LLC rezonans çeviricinin farklı kontrol yöntemlerine geçişi için geliştirilen bir algoritma tasarımı, geliştirilmesi ve doğrulaması ele alınmıştır. Şekil 5.4’de görülebileceği üzere klasik yöntemlerin alternatifi olarak önerilen yöntem ile özellikle düşük yük durumunda %25’e varan bir verim artışı sağlanmıştır. LLC rezonans çeviricilerin genel çalışma yapısı düşünüldüğünde gerçekten rekabetçi bir değer elde edildiği söylenebilir. Önerilen algorithmada yapılan ölçümler, hesaplamalar ve karar mekanizması ele alındığında uygulaması kolay, karmaşık hesaplamalar gerektirmeyen anlaşılması basit bir yöntem önerildiği görülmektedir.

S-PWM çalışma yönteminin dar bir bölgede verimli olduğu ve kısıtlı bir kullanımının olduğu söylenebilir. S-PWM çalışma oranının %75 değerinden düşük olarak ayarlandığı durumda mıknatıslanma endüktansı ile rezonans kondansatörü arasında başlayan rezonans olayından dolayı çevirici verimi dramatik olarak düşmeye başlamaktadır.

Kesintili çalışma modunda LLC rezonans çeviricinin pasif durumdan aktif duruma geçtiği başlama anlarında oluşan pik akım değerleri kesintili çalışma modu için fazladan kayıp oluşturarak verimde düşmeye neden olmaktadır. Çeviricinin pasif duruma geçerek kayıpsız hale gelmesi ile kazanılan verim, aşırı akım sebebiyle nötr hale getirilmiştir.

Sonuç olarak geniş bir batarya şarj süreci içerisinde verim takibi yapılarak birden çok anahtarlama ve kontrol tekniğinin kullanıldığı ve bu yöntemlerin birbiri arasındaki geçiş algoritmasının ortaya koyulduğu ve tasarımları benzetim ve deneysel çalışmalarla desteklendiği bir tez çalışması gerçekleştirilmiştir. Farklı yöntemlerin bir

arada kullanılması ve verim takibine dayalı yöntemler arasındaki geçişin önerilerek benzetim ve deneysel sonuçlarla desteklenmesi açısından literatürde yenilikçi bir çalışma olarak ön plana çıkmaktadır. Önerilen algoritmaya dayalı yapılan deneysel çalışmalarda ortaya koyulan %25 seviyelerindeki verim artışı, batarya şarj gibi verimsel açıdan kritik uygulamalar için yüksek öneme sahiptir.

6.2 Öneriler ve Sonraki Çalışmalar

LLC rezonans çeviriciler için en kritik elemanların başında rezonans tankı ve dolayısıyla rezonans transformatörü gelmekte olup transformatör tasarımı ve üretimi çeviricinin giriş ile çıkış karakteristiğini ve davranışını etkilemektedir. Transformatör tasarımında özellikle dikkat edilecek konuların başında sarım tekniği ve Litz-Wire tipi tellerin kullanımı önerilmektedir.

LLC rezonans çeviricilerde yüksek verim sağlanabilmesi için GaN veya SiC tipte yüksek performanslı yeni geliştirilen anahtarlama elemanlarının kullanımı önerilmektedir. Yeni tipte anahtarlar çok yüksek hızlarda anahtarlama yapabildiklerinden kullanılan kapı devrelerinin tasarımına önem verilmelidir. GaN tipi anahtarların paralel olarak kullanılmasıyla daha yüksek akım taşıma kapasitelerine ulaşmak mümkündür. GaN anahtarların paralellenmesi ve performanslarının incelenmesi sonraki dönemlerde ele alınabilecek çalışmalardandır.

LLC rezonans çeviricisi topolojisinde en önemli verim artırımı yöntemlerinden biri de senkron doğrultucu yapısı kullanımıdır. Tek taraflı güç aktarımı yapılacak uygulamalarda bile senkron doğrultucu yönteminin kullanılarak verimin artırılması önerilmektedir. Senkron doğrultmanın gerçekleştirilmesinde gelişmiş kontrol yöntemlerinin kullanılarak anahtarın iletme geçmesinin optimize edileceği çalışmalar ileride ele alınabilir.

S-PWM çalışmada pratik olarak gözlemlendiğine göre çalışma oranının %75 seviyesinden daha düşük oranlarda çalıştırılmaması önerilmektedir.

Kesintili çalışma modunda çeviricinin devreye girme anlarında oluşan pik akım değerlerinin düşürülerek optimum bir verim değerinin elde edilebilmesi amacıyla çalışma yöntemi analiz edilerek incelenecek ve adaptif bir frekans modülasyonu ile çeviricinin pasif durumdan aktif duruma geçişi yumuşak bir şekilde yapılması planlanmaktadır.

Tez çalışmasında önerilen yöntemin ve tasarımı gerçekleştirilen LLC rezonans çeviricinin endüstriyellemesi ve ürünleştirilmesi amacıyla tasarımlar gözden geçirilerek, kullanılan kontrolcü ve elektronik kartların ucuzlaştırılmasına yönelik çalışmalar yapılmalıdır. Küçük, kompakt bir LLC rezonans çevirici tasarımı ile özellikle küçük elektrikli araçlara entegre edilebilecek bir batarya şarj cihazı yapımı ele alınarak gelecek çalışmalar arasında düşünülmektedir.

Tez çalışması kapsamında LLC rezonans çeviricinin bataryadan kaynağa enerji aktarımının gerçekleştirildiği ters yönde çalışma ele alınmamıştır. Ters yönde güç akışına yönelik çalışmalar yapılarak bataryadan şebekeye doğru en yüksek verimde enerji aktarımı konusunda potansiyel çalışmalar öngörülmektedir.





KAYNAKLAR

- [1] **Li, G., Huang, J., Zhang, W., Tong, X., Xiao, J. & Hai, M.K.L.** (2020). High-efficiency Oriented Control Method of Bidirectional CLLC Resonant DC/DC Converter for Energy Storage System. *Proceedings of the 15th IEEE Conference on Industrial Electronics and Applications (ICIEA)*, (pp.1254-1258). Kristiansand, Norway: November 9-13, <http://doi.org/10.1109/ICIEA48937.2020.9248380>.
- [2] **Piasecki, S., Zaleski, J., Jasinski, M., Bachman, S. & Turzyński, M.** (2021). Analysis of AC/DC/DC Converter Modules for Direct Current Fast-Charging Applications. *Energies*, 14 (19), 6369, <http://dx.doi.org/10.3390/en14196369>.
- [3] **Pavlović, Z., Oliver, J.A., Alou, P., Garcia, Ó. & Cobos, J.A.** (2012). Bidirectional Dual Active Bridge Series Resonant Converter with Pulse Modulation. *Proceedings of the 27th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp.503-508). Orlando, FL, USA: February 5-9, <http://dx.doi.org/10.1109/APEC.2012.6165867>.
- [4] **Hillers, A., Christen, D. & Biela, J.** (2012). Design of a Highly Efficient Bidirectional Isolated LLC Resonant Converter. *Proceedings of the 15th International Power Electronics and Motion Control Conference (EPE/PEMC)*, (pp.DS2b.13-1-DS2b.13-8). Novi Sad, Serbia: September 4-6, <http://dx.doi.org/10.1109/EPEPEMC.2012.6397282>.
- [5] **He, P. & Khaligh, A.** (2017). Comprehensive Analyses and Comparison of 1kW Isolated DC/DC Converters for Bidirectional EV Charging Systems. *IEEE Transactions on Transportation Electrification*, 3 (1), 147-156, <http://dx.doi.org/10.1109/TTE.2016.2630927>.
- [6] **Qi, F., Wang, Z. & Wu, Y.** (2019). 650V GaN Based 3.3 kW Bi-Directional DC/DC Converter for High Efficiency Battery Charger with Wide Battery Voltage Range. *Proceedings of the IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp.359-364). Anaheim, CA, USA: March 17-21, <http://dx.doi.org/10.1109/APEC.2019.8721948>.
- [7] **Costinett, D., Nguyen, H., Zane, R. & Maksimovic, D.** (2011). GaN-FET Based Dual Active Bridge DC/DC Converter. *Proceedings of the 26th IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp.1425–1432). Fort Worth, TX, USA: March 6-11, <http://dx.doi.org/10.1109/APEC.2011.5744779>.
- [8] **Yan, Y.H., Chang, Y.N. & Peng, Z.X.** (2022). Design of a Bidirectional CL³C Full-Bridge Resonant Converter for Battery Energy Storage Systems. *Energies*, 15 (2), 412, <http://dx.doi.org/10.3390/en15020412>.

- [9] **Liu, G., Li, D., Jang, Y. & Zhang, J.** (2016). Over 300kHz GaN Device Based Resonant Bidirectional DC/DC Converter With Integrated Magnetics. *Proceedings of the IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp.595–600). Long Beach, CA, USA: March 20-24, <http://dx.doi.org/10.1109/APEC.2016.7467932>.
- [10] **Choi, H.** (2007). Analysis and Design of LLC Resonant Converter with Integrated Transformer. *Proceedings of the 22nd Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp.1630–1635). Anaheim, CA, USA: February 25. – March 1, <http://dx.doi.org/10.1109/APEX.2007.357736>.
- [11] **Gerekial, W.G.** (2014). *Bi-Directional Power Converters for Smart Grids*. (Master's Thesis). Norwegian University of Science and Technology Department of Electric Power Engineering, Trondheim, Norway: June, <http://hdl.handle.net/11250/257884>.
- [12] **Munárriz, D.J.** (2014). *Analysis and Design of Resonant dc/dc Converters for Automotive Applications*. (Master's Thesis). Institut für Elektrische Maschinen, Antriebe und Bahnen, TU Braunschweig, Braunschweig, Germany: June, <https://hdl.handle.net/2454/15115>.
- [13] **Thrimawithana, D.J.; Madawala, U.K.; Twiname, R.; Vilathgamuwa, D.M.** (2012). A Novel Matrix Converter based Resonant Dual Active Bridge for V2G Applications. *Proceedings of the 10th International Power & Energy Conference (IPEC)*, (pp.503–508). Ho Chi Minh City, Vietnam: December 12-14, <http://dx.doi.org/10.1109/ASSCC.2012.6523319>.
- [14] **Kim, E.S., Oh, J.S., Kim, M.J., Lee, J.H.; Woo, J.W. & Jeon, Y.S.** (2020). Enhancing Efficiency in Bidirectional Resonant DC/DC Converter. *Proceedings of the IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp.2230–2235). New Orleans, LA, USA: March 15-19, <http://dx.doi.org/10.1109/APEC39645.2020.9124568>.
- [15] **Lu, J., Tong, X., Zeng, J., Shen, M. & Yin, J.** (2021). Efficiency Optimization Design of L-LLC Resonant Bidirectional DC/DC Converter. *Energies*, 14 (11), 3123, <http://dx.doi.org/10.3390/en14113123>.
- [16] **Abu-qahouq, J.A., Mao, H., Al-atrash, H.J. & Batarseh, I.** (2006). . Maximum Efficiency Point Tracking (MEPT) Method and Digital Dead Time Control Implementation. *IEEE Transactions on Power Electronics*, 21 (5), 1273–1281, <http://dx.doi.org/10.1109/TPEL.2006.880244>.
- [17] **Väisxaxnen, V. & Hiltunen, J.** (2015). Maximum Efficiency Point Tracking Algorithm for Dual Active Bridge Converters. *Proceedings of the IEEE Energy Conversion Congress and Exposition (ECCE)*, (pp.623–629). Montreal, QC, Canada: September 20-24, <http://dx.doi.org/10.1109/ECCE.2015.7309747>.
- [18] **Amirahmadi, A., Domb, M. & Persson E.** (2017). High power density high efficiency wide input voltage range LLC resonant converter utilizing E-mode GaN switches. *Proceedings of the IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp.350–354). Tampa, FL, USA: March 26-30, <http://dx.doi.org/10.1109/APEC.2017.7930716>.

- [19] **Ammar, A.M., Ali, K. & Rogers, D.J.** (2020). A Bidirectional GaN-Based CLLC Converter for Plug-In Electric Vehicles On-Board Chargers. *Proceedings of the IECON 46th Annual Conference of the IEEE Industrial Electronics Society*, (pp.1129–1135). Singapore: October 18-21, <http://dx.doi.org/10.1109/IECON43393.2020.9254560>.
- [20] **Zhang, Z., Liu, C., Si, Y., Liu, Y. & Lei, Q.** (2020). Investigation of Adaptive Synchronous Rectifier (SR) Driving Scheme for LLC/CLLC Resonant Converter in EV On-Board Chargers. *Proceedings of the IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp.2185–2191). New Orleans, LA, USA: March 15-19, <http://dx.doi.org/10.1109/APEC39645.2020.9124270>.
- [21] **Feng, W., Huang, D., Mattavelli, P., Fu, D. & Lee, F.C.** (2010). Digital Implementation of Driving Scheme for Synchronous Rectification in LLC Resonant Converter. *Proceedings of the IEEE Energy Conversion Congress and Exposition*, (pp.256–263). Atlanta, GA, USA: September 12-16, <http://dx.doi.org/10.1109/ECCE.2010.5618033>.
- [22] **Feng, W., Mattavelli, P. & Lee, F.C.** (2013). Pulsewidth Locked Loop (PWLL) for Automatic Resonant Frequency Tracking in LLC DC/DC Transformer (LLC-DCX). *IEEE Transactions on Power Electronics*, 28 (4), 1862–1869, <http://dx.doi.org/10.1109/TPEL.2012.2210912>.
- [23] **Wang, H., Dusmez, S. & Khaligh, A.** (2014). A Novel Approach to Design EV Battery Chargers Using SEPIC PFC Stage and Optimal Operating Point Tracking Technique for LLC Converter. *Proceedings of the IEEE Applied Power Electronics Conference and Exposition*, (pp.1683–1689). Fort Worth, TX, USA: March 16-20, <http://dx.doi.org/10.1109/APEC.2014.6803532>.
- [24] **Wang, H., Dusmez, S. & Khaligh, A.** (2014). Maximum Efficiency Point Tracking Technique for LLC-Based PEV Chargers Through Variable DC Link Control. *IEEE Transactions on Industrial Electronics*, 61 (11), 6041–6049, <http://dx.doi.org/10.1109/TIE.2014.2311399>.
- [25] **Liu, C., Wang, J., Colombage, K., Gould, C. & Sen, B.** (2016). A CLLC Resonant Converter Based Bidirectional EV Charger with Maximum Efficiency Tracking. *Proceedings of the 8th IET International Conference on Power Electronics*, (pp.1–6). Machines and Drives, Glasgow, UK: April 19-21, <http://dx.doi.org/10.1049/cp.2016.0152>.
- [26] **Strzalkowski, B.** (2015). Autonomous method of maximum power efficiency tracking for PFC- and DC/DC-converter system. *Proceedings of the PCIM Europe 2015 – International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, (pp.1–4). Nuremberg, Germany: May 19-20, <https://www.vde-verlag.de/proceedings-en/563924172.html>.
- [27] **Chen, J., Sato, T., Yano, K., Shiroyama, H., Owa, M. & Yamadaya, M.** (2017). An Average Input Current Sensing Method of LLC Resonant Converters for Automatic Burst Mode Control. *IEEE Transactions on Power Electronics*, 32 (4), 3263–3272, <http://dx.doi.org/10.1109/TPEL.2016.2582851>.

- [28] **Yang, C.H., Liang, T.J., Chen, K.H., Li, J.S. & Lee, J.S.** (2014). LLC Resonant Converter Controller with Novel Light Load Control. *Proceedings of the International Power Electronics and Application Conference and Exposition*, (pp.131–135). Shanghai, China: November 5-8, <http://dx.doi.org/10.1109/PEAC.2014.7037842>.
- [29] **Ibanez, F., Echeverria, J.M. & Fontan, L.** (2013). Novel technique for bidirectional series-resonant DC/DC converter in discontinuous mode. *IET Power Electronics*, 6 (5), 1019–1028, <http://dx.doi.org/10.1049/iet-pel.2012.0540>.
- [30] **Hua, W., Wu, H., Yu, Z., Xing, Y. & Sun, K.** (2019). A Phase-Shift Modulation Strategy for a Bidirectional CLLC Resonant Converter. *Proceedings of the 10th International Conference on Power Electronics Ecce Asia*, (pp.1–6). Busan, Korea: May 27-30, <https://doi.org/10.23919/ICPE2019-ECCEAsia42246.2019.8796970>.
- [31] **Kim, J.H., Kim, C.E., Kim, J.K., Lee, J.B. & Moon, G.W.** (2016). Analysis on Load-Adaptive Phase-Shift Control for High Efficiency Full-Bridge LLC Resonant Converter Under Light-Load Conditions. *IEEE Transactions on Power Electronics*, 31 (7), 4942–4955, <http://dx.doi.org/10.1109/TPEL.2015.2462077>.
- [32] **Zhu, T., Zhuo, F., Zhao, F., Wang, F., Yi, H. & Zhao, T.** (2020). Optimization of Extended Phase-Shift Control for Full-Bridge CLLC Resonant Converter With Improved Light-Load Efficiency. *IEEE Transactions on Power Electronics*, 35 (10), 11129–11142, <http://dx.doi.org/10.1109/TPEL.2020.2978419>.
- [33] **Chen, Y.C., Liang, T.J., Tseng, W.J., Lee, J.Y. & Yang, L.S.** (2010). Design and Implementation of LLC Resonant Converter with High Efficiency at Light Load Condition. *Proceedings of the 2nd International Symposium on Power Electronics for Distributed Generation Systems*, (pp.538–542). Hefei, China: June 16-18, <http://dx.doi.org/10.1109/PEDG.2010.5545835>.
- [34] **Feng, W., Lee, F.C., Mattavelli, P., Huang, D. & Prasantanakorn, C.** (2011). LLC Resonant Converter Burst Mode Control with Constant Burst Time and Optimal Switching Pattern. *Proceedings of the 26th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp.6–12). Fort Worth, TX, USA: March 6-11, <http://dx.doi.org/10.1109/APEC.2011.5744568>.
- [35] **Feng, W., Lee, F.C. & Mattavelli, P.** (2013). Optimal Trajectory Control of Burst Mode for LLC Resonant Converter. *IEEE Transactions on Power Electronics*, 28 (1), 457–466, <http://dx.doi.org/10.1109/TPEL.2012.2200110>.
- [36] **Shi, L., Liu, B. & Duan, S.** (2020). Burst-Mode and Phase-Shift Hybrid Control Method of LLC Converters for Wide Output Range Applications. *IEEE Transactions on Industrial Electronics*, 67 (2), 1013–1023, <http://dx.doi.org/10.1109/TIE.2019.2898578>.
- [37] **Narli, J., Tafti, H.D., Farivar, G.G., Pou, J., Nguyen, B.X. & Hai, K.L.** (2019). Control Scheme for LLC Resonant Converter with Improved

Performance Under Light Loads and Wide Input-Output Voltage Variation. *Proceedings of the IEEE Energy Conversion Congress & Expo (ECCE)*, (pp.1605–1608). Baltimore, MD, USA: September 29 – October 3, <http://dx.doi.org/10.1109/ECCE.2019.8913175>.

- [38] **URL-1** Magnetics–Magnetics Ferrite Cores Transformer Design, <<https://www.mag-inc.com/Media/Magnetics/File-Library/Product%20Literature/Ferrite%20Literature/Magnetics-Ferrite-Catalog-2017.pdf?ext=.pdf>>, date retrieved 27 February 2022.
- [39] **URL-2** Magnetics–0T45530EC Datasheet, <<https://www.mag-inc.com/Media/Magnetics/Datasheets/0T45530EC.pdf>>, date retrieved 27 February 2022.
- [40] **URL-3** GaN Systems–GS66508t Datasheet, <<https://gansystems.com/gan-transistors/gs66508t/>>, date retrieved 27 February 2022.
- [41] **URL-4** GaN Systems–GS61008t Datasheet, <<https://gansystems.com/gan-transistors/gs61008t/>>, date retrieved 27 February 2022.
- [42] **URL-5** GaN Systems–Gate Driver Circuit Design with GaN E-HEMTs (GN012), <https://gansystems.com/wp-content/uploads/2021/07/GN012_Gate-Driver-Design-with-GaN-E-HEMTs_210720.pdf>, date retrieved 27 February 2022.
- [43] **URL-6** GaN Systems–PCB Layout Considerations with GaN E-HEMTs (GN009), <https://gansystems.com/wp-content/uploads/2021/07/GN009-PCB-Layout-Considerations-with-GaN-E-HEMTs_20210720.pdf>, date retrieved 27 February 2022.
- [44] **URL-7** GaN Systems–Soldering Recommendations for GaNPX® and PDFN Packaged Devices (GN011), <https://gansystems.com/wp-content/uploads/2021/09/GN011_Soldering-Recommendations-for-GaNPX%C2%AE-and-PDFN-Packaged-Devices-Rev-210917.pdf>, date retrieved 27 February 2022.
- [45] **URL-8** SmartFusion2 SoC FPGA Architecture, <<https://www.microsemi.com/product-directory/soc-fpgas/1692-smartfusion2>>, date retrieved 27 February 2022.
- [46] **URL-9** SmartFusion2 S2S-FG484 SOM , <<https://www.emcraft.com/som/m2s-fg484> >, date retrieved 27 February 2022.
- [47] **URL-10** SmartFusion2 SOM Baseboard, <<https://www.emcraft.com/products/153>>, date retrieved 27 February 2022.
- [48] **URL-11** SmartFusion2 SF2-STARTER-KIT, <<https://www.digikey.com/en/products/detail/microchip-technology/SF2-STARTER-KIT/4930071>>, date retrieved 27 February 2022.
- [49] **URL-12** TMS320F2833x, TMS320F2823x Digital Signal Controllers (DSCs) Datasheet, <<https://www.ti.com/lit/gpn/tms320f28335>>, date retrieved 27 February 2022.
- [50] **URL-13** AD7616 (ADC) Datasheet, <<https://www.analog.com/media/en/technical-documentation/datasheets/AD7616.pdf>>, date retrieved 27 February 2022.



ÖZGEÇMİŞ

Ad-Soyad : Eser ÇALIŞKAN

ÖĞRENİM DURUMU:

- **Lisans** : 2008, İTÜ, Elektrik-Elektronik Fakültesi, Elektrik Müh.
- **Yüksek lisans** : 2012, İTÜ, Elektrik Müh. Anabilim Dalı, Elektrik Müh. Prog.

MESLEKİ DENEYİM VE ÖDÜLLER:

- Mayıs 2008 – Aralık 2014 arasında TÜBİTAK Enerji Enstitüsünde Araştırmacı olarak çalıştı.
- Ocak 2015 – Temmuz 2015 arasında Aim Enerji Teknolojileri A.Ş. şirketinde Uzman Müh. Olarak çalıştı.
- Temmuz 2015 – Temmuz 2018 arasında ASELSAN şirketinde Uzman Müh. Olarak çalıştı.
- Ağustos 2018 – Ocak 2021 arasında BNA şirketinde Uzman Müh. Olarak çalıştı.
- Şubat 2021 itibariyle Togg şirketinde çalışmaktadır.

DOKTORA TEZİNDEN TÜRETİLEN YAYINLAR, SUNUMLAR VE PATENTLER:

- **Çalışkan, E.,** Ustun, O. 2022. Smart Efficiency Tracking for Novel Switch—LLC Converter for Battery Charging Applications, *Energies*, 15 (5), 1861. <https://doi.org/10.3390/en15051861>