

SAYISAL DENETİMLİ ANAHTARLAMALI GÜÇ KAYNAĞI TASARIMI VE GERÇEKLEŞTİRİLMESİ

DESIGN AND IMPLEMENTATION OF A DIGITALLY CONTROLLED SWITCH MODE POWER SUPPLY

EMRAH YÜKSEL

Hacettepe Üniversitesi

Lisansüstü Eğitim – Öğretim ve Sınav Yönetmeliğinin

ELEKTRİK ve ELEKTRONİK Mühendisliği Anabilim Dalı İçin Öngördüğü

YÜKSEK LİSANS TEZİ

olarak hazırlanmıştır.

2012

Fen Bilimleri Enstitüsü Müdürlüğü'ne,

Bu çalışma jürimiz tarafından **ELEKTRİK ve ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI 'nda YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Başkan : Doç.Dr. İres İSKENDER

Üye (Danışman) : Prof.Dr. Işık ÇADIRCI

Üye : Doç.Dr. Uğur BAYSAL

Üye : Doç.Dr. Ali Ziya ALKAR

Üye : Yrd.Doç.Dr. Umut SEZEN

ONAY

Bu tez Hacettepe Üniversitesi Lisansüstü Eğitim-Öğretim ve Sınav Yönetmeliği'nin ilgili maddeleri uyarınca yukarıdaki jüri üyeleri tarafından/...../..... tarihinde uygun görülmüş ve Enstitü Yönetim Kurulunca/...../..... tarihinde kabul edilmiştir.

Prof.Dr. Fatma SEVİN DÜZ
FEN BİLİMLERİ ENSTİTÜSÜ MÜDÜRÜ

Eşime

SAYISAL DENETİMLİ ANAHTARLAMALI GÜÇ KAYNAĞI TASARIMI VE GERÇEKLEŞTİRİLMESİ

Emrah Yüksel

ÖZ

Tamamen sayısal denetimli ve bir kW çıkış gücüne sahip bir anahtarlama gücü kaynağı tasarlanıp geliştirilmiştir. Bu çalışmada, yüksek işlem gücüne sahip sayısal sinyal işleyici (DSP) kullanılarak tasarlanan ve gerçekleştirilen faz kaydırılmış sıfır gerilim anahtarlama tam köprü DA/DA çevirgeç anlatılmıştır. Kullanılan sayısal işaret işleyici, çevirgeç geri besleme kontrolü ve gerilim düzenlemesi, sıcaklık dengelemesi ve otomatik güç sınırlaması özelliklerini ek bir donanıma ihtiyaç olmaksızın sağlamaktadır. Ayrıca, aşırı yüklenme ve çıkış kısa devre durumlarına karşı koruma işlemleri de sayısal olarak kontrol edilmektedir. Tasarlanıp gerçekleştirilen çevirgecin kararlı ve geçici durum başarımları yapılan laboratuvar testleri ile sınanmıştır. Sayısal denetimli güç kaynağının analog denetimli olanlar kadar üstün başarımlar gösterdiği ve birçok özelliği yazılımsal olarak gerçekleştirilebilmesi sayesinde en az sayıda malzeme ile işlevsel olarak üst düzeyde sistem tasarımını mümkün kıldığı görülmüştür.

Anahtar Kelimeler: Anahtarlama gücü kaynakları, faz kaydırılmış tam köprü doğru akım-doğru akım çevirgeç, sıfır gerilim anahtarlama, sayısal kontrol ve dengeleme

Danışman: Prof. Dr. Işık ÇADIRCI, Hacettepe Üniversitesi, Elektrik ve Elektronik Mühendisliği Bölümü

DESIGN AND IMPLEMENTATION OF A DIGITALLY CONTROLLED SWITCH MODE POWER SUPPLY

Emrah Yüksel

ABSTRACT

A fully digitally controlled switch mode power supply which has one kW output power is designed and implemented. In this work, designed and implemented phase shifted zero voltage switching full bridge DC/DC converter using a digital signal processor (DSP), which has high process power, is presented. Selected digital signal processor satisfies the properties which are converter feedback control and voltage regulation, temperature compensation and automatic power limiting without requiring any additional hardware. Besides, protection from the excessive loading and output short circuit situations are controlled digitally. Steady state and transient responses of designed and implemented converter are verified experimentally. It is observed that performance of digitally controlled power supply is as high as that of analog controller. Since digital control performs in software, it is seen that design of high level system functionally with minimum number of component is possible.

Keywords: Switch mode power supplies, phase shifted full bridge direct current-direct current converter, zero voltage switching, digitally control and compensation

Advisor: Prof. Dr. Işık ÇADIRCI, Hacettepe University, Department of Electrical and Electronics Engineering

TEŞEKKÜR

Tez çalışması boyunca göstermiş olduğu ilgiden, desteğinden ve karşılaşılan güçlüklerin aşılmasında yön gösterici olmasından dolayı tez danışmanım Prof. Dr. Işık Çadircı'ya çok teşekkür ederim.

ASELSAN A.Ş. tez çalışmalarında her türlü maddi desteği vermiş, gerçekleştirme aşamasında donanım olanaklarının kullanılmasını sağlamıştır. Türkiye'nin güzide kuruluşuna ayrıca teşekkür ederim.

İş arkadaşlarıma tez çalışması boyunca verdikleri manevi destekten dolayı teşekkür ederim.

Aileme tez çalışması boyunca göstermiş oldukları maddi, manevi destekten ve sabırlarından dolayı teşekkür ederim.

Eşim Ceyda'ya tez çalışması boyunca benim için yapmış olduğu tüm fedakârlıklarından ve bana göstermiş olduğu hoşgörü ve sabrından dolayı çok teşekkür ederim.

İÇİNDEKİLER DİZİNİ

Sayfa

ÖZ	i
ABSTRACT	ii
TEŞEKKÜR	iii
ŞEKİLLER DİZİNİ	vi
ÇİZELGELER DİZİNİ	ix
ŞİMGELER VE KISALTMALAR DİZİNİ	x
SÖZLÜK DİZİNİ	xii
DEĞİŞKENLER DİZİNİ	xv
EKLER DİZİNİ	xviii
1. GİRİŞ	1
1.1. Anahtarlama Güç Kaynakları	2
1.1.1. Giriş-Çıkış Yalıtımsız Çeviriciler	5
1.1.2. Giriş-Çıkış Yalıtımlı Çeviriciler	6
1.1.2.1 Çok Anahtarlı Çeviriciler	6
1.2. Anahtarlama Güç Kaynağı Seçim Ölçütleri	11
1.3. Anahtarlama Güç Kaynaklarında Kontrol Teknikleri	12
1.3.1. Anahtarlama Güç Kaynağı Kontrolünde Sayısal Sinyal İşleyici Kullanımı	12
1.4. Tezin Amacı ve İçeriği	15
2. TASARLANAN SİSTEMİN TANIMI VE İNCELENMESİ	18
2.1. Genel	18
2.2. Ön Tasarım Çalışması	19
2.2.1. Faz Kaydırılmış Sıfır Gerilim Anahtarlama Tam Köprü Çevirici	20
2.2.2. FK-SGA-TKÇ Anahtarlama (DGM) Yapısı	22
2.2.3. FK-SGA-TKÇ Çalışma Durumlarının İncelenmesi	26
2.2.3.1 Çalışma Kipi 0 (t_0 'dan önceki zaman aralığı)	27
2.2.3.2 Çalışma Kipi 1 ($t_0 - t_1$ aralığı)	28
2.2.3.3 Çalışma Kipi 2 ($t_1 - t_2$ aralığı)	29
2.2.3.4 Çalışma Kipi 3 ($t_2 - t_3$ aralığı)	30
2.2.3.5 Çalışma Kipi 4 ($t_3 - t_4$ aralığı)	32
2.2.3.6 Çalışma Kipi 5 ($t_4 - t_5$ aralığı)	33
2.2.4. Sıfır Gerilim Anahtarlama İşleminin İncelenmesi	33
2.2.4.1 Sol Bacak Geçişinde SGA	33
2.2.4.2 Sağ Bacak Geçişinde SGA	37
2.2.5. Sayısal Sinyal İşleyici Elemanı Seçimi ve İşlevleri	37
3. FAZ KAYDIRILMIŞ SIFIR GERİLİM ANAHTARLAMALI TAM KÖPRÜ ÇEVİRİCİ TASARIMI VE BENZETİM SONUÇLARI	44
3.1. Genel	44
3.2. Analog Devre Tasarımı	45
3.2.1. D'nin ve Transformator Tur Oranının Belirlenmesi	45
3.2.2. MOSFET ve Çıkış Diyotlarının Seçilmesi	46
3.2.3. Transformator Tasarımı	47
3.2.4. Çıkış Endüktans Seçimi	49
3.2.5. Çıkış Kondansatör Seçimi	50
3.2.6. SGA Süresi ve Malzeme Seçimi Hesapları	51
3.3. Çevirici Kontrol Devresi Tasarımı	52

3.3.1.	Analog Devresi Geçiş Fonksiyonu (Devre Modeli).....	53
3.3.2.	Çevirici Açık Döngü Benzetim Sonuçları.....	56
3.3.3.	Kontrol Tekniği ve Dengeleme Yöntemi Seçimi	61
3.3.3.1	İki Kutup İki Sıfır Dengeleme Yöntemi	62
3.3.4.	Dengeleme Fonksiyonunun Elde Edilmesi ve Devreye Uygulanması.	65
3.4.	Sürekli Zaman Ortamında FK-SGA-TKÇ Kapalı Döngü Benzetim Sonuçları.....	68
4.	FK-SGA-TKÇ'NİN SAYISAL OLARAK DENETİMİ	75
4.1.	Genel	75
4.2.	Sayısal Denetleyici Tasarımı.....	75
4.2.1.	Dengeleme Fonksiyonunun Ayırık Zamanlı Fonksiyona Çevrilmesi	76
4.2.1.1	Z Dönüşümü	76
4.2.1.2	Dengeleme Fonksiyonunun Z Dönüşümü.....	81
4.2.2.	Ayrık Zamanlı Dengeleme Fonksiyonu ile Çevirici Kapalı Döngü Benzetim Sonuçları.....	84
4.2.3.	Sürekli ve Ayrık Zamanda Elde Edilen Dengeleme Fonksiyonlarının Performanslarının Karşılaştırılması.....	86
4.3.	Sayısal Sinyal İşleyici ile Çevirici Ek Özellikleri	89
4.3.1.	Yumuşak Açılış	89
4.3.2.	Çıkış Kısa Devre Koruma	91
4.3.3.	Çevirici ile İletişim	91
5.	SAYISAL DENETİMLİ FK-SGA-TKÇ'NİN GERÇEKLENMESİ VE DENEYSEL SONUÇLARI	92
5.1.	Genel	92
5.2.	Deneysel Sonuçlar	94
5.2.1.	Sayısal Sinyal İşleyici İle DGM Üretimi	94
5.2.2.	DGM İşaretlerinin Çeviriciye Uygulanması.....	95
5.2.3.	SGA'nın Gerçeklenmesi.....	99
5.2.4.	Sayısal Sinyal İşleyici ile Çevirici Geçici Rejim Cevabı Sonuçları .	101
5.3.	Yük ve Giriş Regülasyonu ve Verim.....	104
5.4.	Sayısal Sinyal İşleyici Akış Şeması ve Zamanlamalar	106
6.	SONUÇLAR VE GELECEKTE YAPILABİLECEK ÇALIŞMALAR.....	108
	KAYNAKLAR.....	112
	EKLER	119
	EK A. ÇEVİRİCİ ÇALIŞMA KİPLERİ	119
	EK B. ANAHTARLAMALI GÜÇ KAYNAKLARINDA KONTROL TEKNİKLERİ ...	126
	EK C. TASARLANMIŞ ELEKTRONİK KARTLARIN DEVRE ŞEMALARI.....	131
	EK D. SAYISAL SİNYAL İŞLEYİCİ ELEMANI TEKNİK ÖZELLİK DOKÜMANI ..	133
	EK E. MOSFET TEKNİK ÖZELLİK DOKÜMANI	135
	EK F. DİYOT TEKNİK ÖZELLİK DOKÜMANI.....	137
	ÖZGEÇMİŞ	138

ŞEKİLLER DİZİNİ

Sayfa

Şekil 1-1 Basitleştirilmiş güç elektroniği devresi	1
Şekil 1-2 Anahtarlama güç kaynaklarının sınıflandırılması	4
Şekil 1-3 İt-Çek çevirici devre şeması	8
Şekil 1-4 Yarım köprü çevirici devre şeması.....	9
Şekil 1-5 Tam köprü çevirici devre şeması	10
Şekil 2-1 Gerilim kontrollü faz kaydırılmış tam köprü çevirici.....	21
Şekil 2-2 Tam köprü çevirici anahtarlama işaretleri, transformatör birincil sargı (V_P) ve T_1 MOSFET'i savak-kaynak (V_{DS-T1}) Gerilimleri	23
Şekil 2-3 Faz kaydırılmış tam köprü çevirici anahtarlama işaretleri ve transformatör birincil sargı (V_P) gerilimi	23
Şekil 2-4 FK-SGA-TKÇ'de transformatör birincil sargı akımı (I_P), gerilimi (V_P), ikincil sargı gerilimi (V_S) ve DGM işaretleri	27
Şekil 2-5 Çalışma kipi 0: Serbest döngü zaman aralığı	28
Şekil 2-6 Çalışma kipi 1: SGA aralığı	29
Şekil 2-7 Çalışma kipi 2.....	30
Şekil 2-8 Çalışma kipi 3: Enerji aktarma aralığı	31
Şekil 2-9 Çalışma kipi 4.....	32
Şekil 2-10 Değişik çıkış akımlarına göre T_4 MOSFET'i üzerindeki gerilim dalga şekli	35
Şekil 2-11 Gerilim kontrol tekniğinin gerçekleştirilmesi (a) Analog denetim (b) Sayısal denetim.....	38
Şekil 2-12 Akım kontrol tekniğinin gerçekleştirilmesi (a) Analog denetim (b) Sayısal denetim	39
Şekil 3-1 Çevirici tasarımında iki temel bölüm.....	44
Şekil 3-2 FK-SGA-TKÇ blok gösterimi.....	53
Şekil 3-3 Çıkış LC filtresi	54
Şekil 3-4 Giriş gerilimi 350VDA iken güç bölümü ($T_G(s)$) Bode çizeneği	56
Şekil 3-5 FK-SGA-TKÇ'nin simplorer benzetim programı ortamında devre şeması	57
Şekil 3-6 Çevirici ilk açılışında çıkış gerilimi (açık döngü benzetim)	58
Şekil 3-7 Çıkış gerilimi dalgalanma seviyesi.....	59
Şekil 3-8 Açık döngüde açılıştaki çıkış endüktans akımı (kırmızı) ve çıkış akımı (yeşil).....	59
Şekil 3-9 Kararlı durumda çıkış endüktans akımı dalgalanması (kırmızı) ve çıkış akımı (yeşil)	60
Şekil 3-10 Açık döngüde çıkış akımı 21A'den 2.1A'e düşürüldüğü durumda çıkış gerilimi	61
Şekil 3-11 LC filtre ($T_{LC}(s)$) Bode çizeneği.....	62
Şekil 3-12 İki kutup iki sıfır dengelemesine ait bode çizeneği.....	63
Şekil 3-13 Çıkış gerilim bölücü ile güç katı ($T_{GB}(s)$) bode çizeneği	65
Şekil 3-14 Gerçeklenen iki kutup iki sıfır dengeleme fonksiyonu ($T_D(s)$) bode çizeneği	66
Şekil 3-15 Açık döngü bode çizeneği	67
Şekil 3-16 Gerilim kontrollü FK-SGA-TKÇ devre şeması	70
Şekil 3-17 Açılıştaki ve yük değişiminde çıkış gerilimi.....	71
Şekil 3-18 Geçici giriş gerilimi değişimi cevabı	72

Şekil 3-19 Tam yükte transformatör birincil sargı akımı ($I_p \times 2$, mavi) ve gerilimi ($V_p/10$, kırmızı)	73
Şekil 3-20 Tam yükte transformatör manyetik akısı.....	74
Şekil 4-1 Düzlemler arasındaki ilişki (a):s düzlemi (b):z düzlemi	78
Şekil 4-2 Z alanındaki dengeleme fonksiyonundan kaynaklanan faz gecikmesi ..	82
Şekil 4-3 Ayırık zamanlı dengeleme fonksiyon sistemi.....	83
Şekil 4-4 Ayırık zamanlı dengeleme fonksiyonunun benzetim ortamında gerçekleşmesi	85
Şekil 4-5 Ayırık zaman fonksiyonu ile kontrol edilen çeviricide tam yükte transformatör birincil sargı akımı ($I_p \times 2$, kırmızı) ve gerilimi ($V_p/10$, mavi)	86
Şekil 4-6 Ayırık zaman fonksiyonu ile kontrol edilen çevirici transformatör manyetik akısı ($\emptyset \times 10^6$)	87
Şekil 4-7 Ayırık zaman dengeleme fonksiyonu ile çevirici geçici yük cevabı (Yük akımı 2.1A'den 21A'e ve 21A'den 2.1A'e)	87
Şekil 4-8 Ayırık zaman dengeleme fonksiyonu ile çevirici geçici giriş gerilim cevabı (Giriş gerilimi 350V'tan 450V'a ve 450V'tan 350V'a)	88
Şekil 4-9 Yumuşak açılış durumunda çıkış gerilimi (V , mavi) ve giriş akımı ($I_g \times 2A$, kırmızı)	90
Şekil 5-1 Güç katı elektronik baskı devresi (212x154x37mm)	92
Şekil 5-2 Sayısal denetleyici elektronik baskı devresi (68x58x10mm).....	93
Şekil 5-3 Sayısal sinyal işleyiciden üretilen DGM işaretleri, Ch1: T_1 MOSFET'i, Ch2: T_4 MOSFET'i, Ch3: T_3 MOSFET'i, Ch4: T_2 MOSFET'i geçitlerine uygulanan sürme işaretleri (10V/böl.)	95
Şekil 5-4 Giriş gerilimi 400VDA iken, Ch2: T_2 MOSFET'i V_{DS} gerilimi, Ch3: T_3 MOSFET'i V_{DS} gerilimi (400V/böl.).....	96
Şekil 5-5 Giriş gerilimi 400VDA iken, Ch3: Transformatör birincil sargı gerilimi, V_p , (200V/böl.).....	96
Şekil 5-6 Giriş gerilimi 350VDA iken çıkış diyodu gerilim seviyesi, Ch3: V_{D-AK} (50V/böl.).....	97
Şekil 5-7 Sayısal denetimli yumuşak açılışta çıkış gerilimi (açık döngü), Ch1: Çıkış gerilimi, V_o (10V/böl.).....	97
Şekil 5-8 Sayısal denetimli yumuşak açılışta çıkış gerilimi (kapalı döngü), Ch1: Çıkış gerilimi, V_o (10V/böl.).....	98
Şekil 5-9 Çıkış gerilim seviyesinin değiştirilmesi, Ch1: Çıkış gerilimi, V_o (10V/böl.)	99
Şekil 5-10 Yük akımı 5A iken, Ch1: Giriş akımı (0.5A/böl), Ch3: T_2 MOSFET'inin V_{DS} gerilimi (100V/böl.).....	100
Şekil 5-11 Yük akımı 11A iken, Ch1: Giriş akımı (1A/böl), Ch3: T_2 MOSFET'inin V_{DS} gerilimi (250V/böl.).....	100
Şekil 5-12 Yük akımı 21A iken, Ch1: Giriş akımı (1A/böl), Ch3: T_2 MOSFET'inin V_{DS} gerilimi (250V/böl.).....	101
Şekil 5-13 Sayısal denetimli çevirici geçici yük cevabı, (çıkış akımı 2.1A'den 21A'e çıkarken), Ch1: Çıkış gerilimindeki anlık değişim, ΔV , (1V/böl.)	102
Şekil 5-14 Sayısal denetimli çevirici geçici yük cevabı (çıkış akımı 21A'den 2.1A'e düşerken), Ch1: Çıkış gerilimindeki anlık değişim, ΔV , (1V/böl.).....	102
Şekil 5-15 Analog denetleyici ile kontrol edilen çeviricinin geçici yük cevabı (yük akımı 1.2A'den 12A'e çıkarken), Ch1: Çıkış gerilimindeki anlık değişim, ΔV , (1V/böl.).....	103

Şekil 5-16 Analog denetleyici ile kontrol edilen çeviricinin geçici yük cevabı (yük akımı 12A'den 1.2A'e düşerken), Ch1: Çıkış gerilimindeki anlık değişim, ΔV , (1V/böl.).....	104
Şekil 5-17 Yük akımına göre çevirici verimi.....	106
Şekil 5-18 Sayısal sinyal işleyici akış şeması	107
Şekil Ek A-1 Sürekli iletim kipinde endüktans akımı	119
Şekil Ek A-2 Gerilim düşürücü çevirici (a) anahtar iletimde (b) anahtar iletimde değil.....	120
Şekil Ek A-3 Anahtar iletimde ve iletimde değilken endüktans (a) gerilim (b) akım grafiği	121
Şekil Ek A-4 Kondansatör (a) akım (b) gerilim grafiği	124
Şekil Ek A-5 Kesikli iletim kipinde endüktans akımı.....	125
Şekil Ek B-1 Gerilim kontrol tekniği	126
Şekil Ek B-2 Tepe akımı kontrol tekniği.....	128
Şekil Ek B-3 Ortalama akım kontrol tekniği	129

ÇİZELGELER DİZİNİ

Sayfa

Çizelge 1-1: AGK seçiminde kullanılacak ölçütler	11
Çizelge 1-2: AGK türlerinin türetildikleri çevirici tipleri	12
Çizelge 2-1: Faz Kaydırılmış Tam Köprü çevirici teknik özellikleri.....	19
Çizelge 5-1: Değişik yük akımlarına göre çıkış gerilimi ve çevirici verimi	105
Çizelge 6-1: Sayısal ve analog denetimli çeviricilerin karşılaştırılması	109

SİMGELER VE KISALTMALAR DİZİNİ

A	: Amper
AA	: Alternatif Akım (Alternative Current)
AGF	: Alçak Geçirgen Filtre (Low Pass Filter)
AGK	: Anahtarlama Güç Kaynağı
ASÇ	: Analog Sayısal Çevrimi (Analog to Digital Converter)
ASELSAN	: Askeri Elektronik Sanayi
DA	: Doğru Akım (Direct Current)
DGM	: Darbe Genişlik Modülasyonu (Pulse Width Modulation)
FK-TKÇ	: Faz Kaydırılmış Tam Köprü Çevirgeç
GÇD	: Güç Çarpanı Düzeltici (PFC)
Hz	: Hertz
IGBT	: Yalıtılmış Kapılı İki Kutuplu Transistor (Insulated Gate Bipolar Transistor)
kW	: Watt x 10 ³
LC	: Endüktans-kondansatör (filtre)
MOSFET	: Metal-Oksit Yarı İletken Alan Etkili Transistor (Metal Oxide Semiconductor Field-Effect Transistor)
mohm	: Ohm x 10 ⁻³
ms	: Saniye x 10 ⁻³
mT	: Tesla x 10 ⁻³ (Manyetik akı yoğunluğu birimi)
mV	: Volt x 10 ⁻³
mVt-t	: Volt x 10 ⁻³ (Tepeden tepeye)
RC	: Direnç-kondansatör (sönümlendirici)
SGA	: Sıfır gerilim anahtarlama (Zero Voltage Switching)
T	: Tesla
V	: Volt

W	: Watt
μF	: Farad $\times 10^{-6}$
μH	: Henry $\times 10^{-6}$
μs	: Saniye $\times 10^{-6}$
μWb	: Weber $\times 10^{-6}$ (Manyetik akı birimi 1 Weber = 1 Tesla $\times \text{m}^2$)

SÖZLÜK DİZİNİ

TÜRKÇE

Doyuma Ulaşma

Doğrultucu

Görev Çevrimi

Başa Döndürme

Bağlaşımlı Endüktör

Gerilim Düşürücü Çevirici

Gerilim Artırıcı Çevirici

Gerilim Düşürücü-Artırıcı Çevirici

Ön Çevirici

Çapraz Çevirici

İt-Çek Çevirici

Yarım Köprü Çevirici

Tam Köprü Çevirici

Dalgalanma

Geçiş Frekansı

Açık Döngü

Kapalı Döngü

Manyetik Akı

Ayırma Sığacı

DA Öngerilimleme

Kesikli İletim Kipi

Sürekli İletim Kipi

Dengeleme

Sürekli zaman ortamı

Ayrık zaman ortamı

İNGİLİZCE

: Saturation

: Rectifier

: Duty Cycle

: Reset

: Coupled Inductor

: Buck Converter

: Boost Converter

: Buck-Boost Converter

: Forward Converter

: Flyback Converter

: Push-Pull Converter

: Half Bridge Converter

: Full Bridge Converter

: Ripple

: Crossover Frequency

: Open Loop

: Closed Loop

: Magnetic Flux

: Blocking Capacitor

: DC Bias

: Discontinuous Conduction Mode

: Continuous Conduction Mode

: Compensation

: s domain

: z domain

Sağ yarı düzlemde sıfır	: Right Half Plane Zero
Serbest Döngü	: Freewheeling
Endüktans gerilim-zaman dengesi	: Inductor volt-second balance
Kondansatör şarj-dengesi	: Capacitor charge-balance
Eşdeğer seri direnç	: Equivalent series resistance
Çapraz düzenleme	: Cross Regulation
Sıfır	: Zero
Kutup	: Pole
Sabit genlikli rampa sinyali	: Constant amplitude ramp waveform
Gürültüye olan bağışıklık	: Noise margin
Kilitleme devresi	: Latching circuit
Titreşken	: Oscillator
İçteki döngü	: Inner loop
Dıştaki döngü	: Outer loop
Güç çarpanı düzeltici	: Power factor correction (PFC)
Aktarım işlevi	: Transfer function
Geçici rejim cevabı	: Transient response
Bode çizeneği	: Bode diagram (plot)
Faz sınırı	: Phase margin
Kazanç sınırı	: Gain margin
Yumuşak açılış	: Soft start
Sönümlendirici	: Snubber
Gerilim hattı	: High side
Orta nokta uçlu (transformatör)	: Center tapped (transformer)
Sert anahtarlama	: Hard switching
Yumuşak anahtarlama	: Soft switching
Sıfır gerilim anahtarlama	: Zero voltage switching

Sıfır akım anahtarlama	: Zero current switching
Savak	: Drain (MOSFET)
Kaynak	: Source (MOSFET)
Geçit	: Gate (MOSFET)
Kaçak kondansatör	: Leakage capacitance
Kaçak endüktans	: Leakage inductance
Ters z dönüşümü	: Inverse z transformation
Saniyedeki milyon işlemler seviyesi	: MIPS (Million instructions per second)
İkili kodlama sistemi	: Binary code
Sıfır derece tutuş	: Zero order hold
Bulanık mantık	: Fuzzy logic
Sol bacağa geçiş	: Left leg transition
Sağ bacağa geçiş	: Right leg transition
Nüve	: Core
Yüzey etkisi	: Skin effect
Yakınlık etkisi	: Proximity effect
Koşullu kararlılık	: Conditional Stability
Geri yönde fark	: Backward difference
İleri yönde fark	: Forward difference
Çift doğrusal dönüşüm	: Bilinear transformation

DEĞİŞKENLER DİZİNİ

B	: Manyetik akı yoğunluğu
B_{maks}	: En yüksek manyetik akı yoğunluğu
C_{GS}	: MOSFET geçit-kaynak arası kondansatör değeri
C_{GD}	: MOSFET geçit-savak arası kondansatör
C_{DS}	: MOSFET savak-kaynak arası kondansatör
C_o	: Çıkış kondansatörü
C_{OSS}	: MOSFET çıkış kondansatörü
C_r	: Rezonans kondansatörü
C_{TRNS}	: Transformatör kaçak kondansatörü
D	: Görev çevrimi(Duty Cycle)
$e(t)$	: Sürekli zamanda hata bilgisi
$e[n]$	: Ayrık zamanda hata bilgisi
E_R	: SGA yapmak için endüktanslarda depolanan enerji
E_{ZVS}	: SGA yapmak için gerekli olan enerji
F_N	: Örnekleme frekansı
f_s	: Anahtarlama frekansı
f_{z-esr}	: Çevirici sıfır frekansı
F_x	: Örneklenecek işaret frekansı
G_c	: Dengeleme fonksiyon kazancı
I_{DS}	: MOSFET'ten akan en yüksek akım değeri
I_{D-ort}	: Doğrultucu diyotlarından akacak ortalama akım
I_g	: Giriş Akımı
I_o	: Çıkış akımı
I_{o-maks}	: Çıkış akımının en yüksek değeri
I_{o-zvs}	: SGA işlevinin başladığı çıkış akım değeri

I_p	: Transformatör birincil sargı akımı
K_g	: Nüve malzemesinin geometrik sabit değeri
L_{LK}	: Transformatör kaçak endüktansı
L_o	: Çıkış endüktansı
L'_o	: Çıkış endüktansının birincil taraftaki eşdeğeri
L_r	: SGA rezonans endüktansı
L_{ZVS}	: SGA amacıyla eklenen endüktans
N	: Transformatör tur oranı
$N_{A/D}$	: Sayısal Sinyal İşleyici elemanının ASÇ'si için gerekli bit sayısı
N_{DGM}	: Sayısal Sinyal İşleyici elemanının DGM üretimindeki bit sayısı
N_p	: Transformatör birincil sargı sayısı
N_s	: Transformatör ikincil sargı sayısı
P_g	: Giriş gücü
P_o	: Çıkış gücü
P_{kd}	: Kontrol ve sürücü devresi güç tüketimi
R_{DS}	: MOSFET iletim direnci
R_{esr}	: Kondansatör seri eşdeğer direnci
R_L	: Çıkış endüktansı direnci
t_d	: Aynı bacadaki MOSFET'lerin ilettime alınma sürelerinin farkı
$T_D(s)$	: Dengeleme fonksiyonu
$T_G(s)$	: Güç katı geçiş fonksiyonu
$T_{GB}(s)$	: Güç katının, çıkış gerilimi bölünmüş durumdaki geçiş fonksiyonu
$T_{LC}(s)$	: Çıkış AGF geçiş fonksiyonu
T_N	: Örnekleme periyodu
T_{res}	: Rezonans periyodu
t_{RLT}	: Sağ bacak geçişinde SGA için gerekli süre

T_s	: Anahtarlama periyodu
t_{zvs}	: Sol bacak geçişinde SGA için gerekli süre
t_ϕ	: Faz kaymasının zaman olarak ifadesi
V_D	: Diyot iletimde iken üzerindeki gerilim düşümü
V_{D-AK}	: Diyot anot-katot arası gerilim
V_{DS}	: MOSFET savak-kaynak arasındaki gerilim
V_g	: Giriş gerilimi
V_{g-maks}	: Giriş gerilimi en yüksek değeri
$V_{maks-A/D}$	: Sayısal sinyal işleyicinin ASÇ işlevindeki en yüksek gerilim değeri
V_o	: Çıkış gerilimi
V_o'	: Çıkış geriliminin birincil sargıdaki eşdeğeri
V_o^*	: Çıkış geriliminin direnç bölümü ile elde edilmiş değeri
$V_{o-ASÇ}^*$	: Bölünmüş çıkış geriliminin ASÇ'deki değeri
V_p	: Transformatör birincil sargısı üzerindeki gerilim
η	: Çevirici verimi
Φ	: Derece cinsinden faz kayması
$\emptyset$	: Manyetik akı
ΔV	: Çıkış gerilimindeki anlık değişim
ΔV_o	: Çıkış gerilimindeki değişim
$\Delta \emptyset$	: Manyetik akı değişimi

EKLER DİZİNİ

EK A. ÇEVİRİCİ ÇALIŞMA KİPLERİ

EK B. ANAHTARLAMALI GÜÇ KAYNAKLARINDA KONTROL TEKNİKLERİ

EK C. TASARLANMIŞ ELEKTRONİK KARTLARIN DEVRE ŞEMALARI

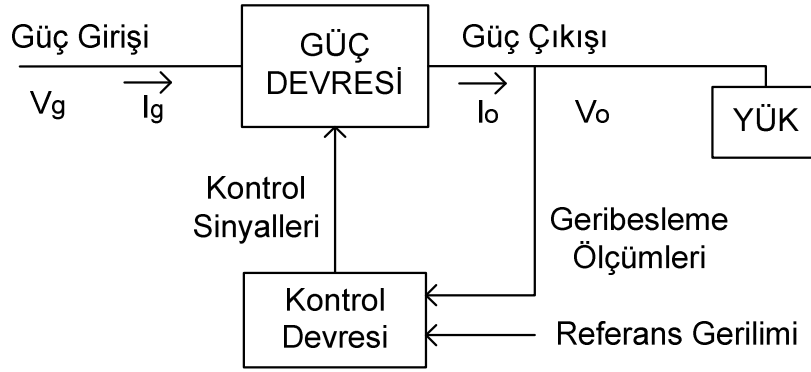
EK D. SAYISAL SİNYAL İŞLEYİCİ ELEMANI TEKNİK ÖZELLİK DOKÜMANI
(MICROCHIP DSPIC33FJ16GS502)

EK E. MOSFET TEKNİK ÖZELLİK DOKÜMANI

EK F. DİYOT TEKNİK ÖZELLİK DOKÜMANI

1. GİRİŞ

Güç elektroniği alanında yaşanan gelişmeler, anahtarlama güç kaynaklarının yaygın olarak değişik alanlarda kullanımına olanak sağlamıştır. Anahtarlama güç kaynakları (AGK) gerek alternatif akım (AA) gerekse doğru akım (DA) tipindeki işaretleri sistemlerin ihtiyaçları doğrultusunda DA veya AA tipindeki işaretlere çevirmektedirler. Genel olarak AGK kullanım sebepleri, AA veya DA türünden gerilimler elde etmek, değişen giriş gerilimine karşın çıkışta sabit bir gerilim oluşturmak veya giriş ile çıkış arasında yalıtımı sağlamak olarak üç ana başlıkta toplanabilir. DA giriş gerilimine sahip güç elektroniği sistemine ait basitleştirilmiş blok şema Şekil 1-1'de verilmiştir [1].



Şekil 1-1 Basitleştirilmiş güç elektroniği devresi

Anahtarlama güç kaynaklarını kontrol etmek amacıyla, kontrol devresi kısmında geçmişte ve halen yaygın olarak analog denetleyiciler kullanılmaktadır. Günümüzde ise AGK'nın kontrol kısmının, geleneksel analog denetleyicilerle kontrol edilmek yerine daha hassas, kontrol edilebilir seçenekleri daha fazla, daha kararlı ve çevre şartları etkilerini en aza indirmek amacıyla sayısal sinyal işleyici elemanları ile tasarlanması değerlendirilmeye başlanmıştır [2].

Kontrol devresinden kabaca bahsedilecek olursa, çıkış gerilimi sistemde ayrı bir noktada üretilen referans gerilimi ile karşılaştırılır. Referans gerilimi ile çıkış gerilimi arasındaki farka (hata seviyesi) bağlı olarak kontrol devresi çıkışındaki darbe genişlik modülasyonlu kontrol sinyallerinin genişliğini ayarlayarak çıkış gerilimini istenilen çıkış seviyesine getirmeye çalışır. Kontrol kısmının analog

denetleyici elemanı ile tasarlandığı yapılarda referans gerilimi genelde denetleyici elemanının içinde üretilmektedir ve denetleyiciye yalnızca çıkış gerilimi verilmektedir. Ancak değişen çevre şartlarına bağlı olarak analog denetleyici içerisindeki referans geriliminde oluşacak sapmalara bağlı olarak çıkış geriliminde de sapmalar olmaktadır. Referans gerilimindeki bu değişim denetleyici içerisinde kullanılan malzemenin doğasının bir gereği olduğu için bu duruma müdahale etme veya bu durumu dengeleme şansı yoktur. Kontrol kısmının sayısal sinyal işleyici elemanı ile tasarlandığı durumlarda ise anahtarlama güç kaynakları, sayısal sinyal işleyicinin değişen çevre şartlarına göre referans gerilimini güncellemesi sayesinde sıcaklık dengelemesi yaparlar ve çevre şartlarından çok daha az etkilenir hale getirilebilirler. AGK denetiminin sayısal sinyal işleyici ile yapılması durumunda, AGK'lar çevre şartlarını dengeleme özelliğine ek olarak, uzaktan kontrol edilebilme, analog denetleyiciye oranla kullanıcı kontrolüne açık olma, değişik durumlarda uyarıları görüntüleyebilme veya kullanıcılara iletebilme, hata durumlarını kaydedilebilme ve daha birçok özelliğin eklenebileceği çok daha akıllı birer tasarım haline getirilebilirler.

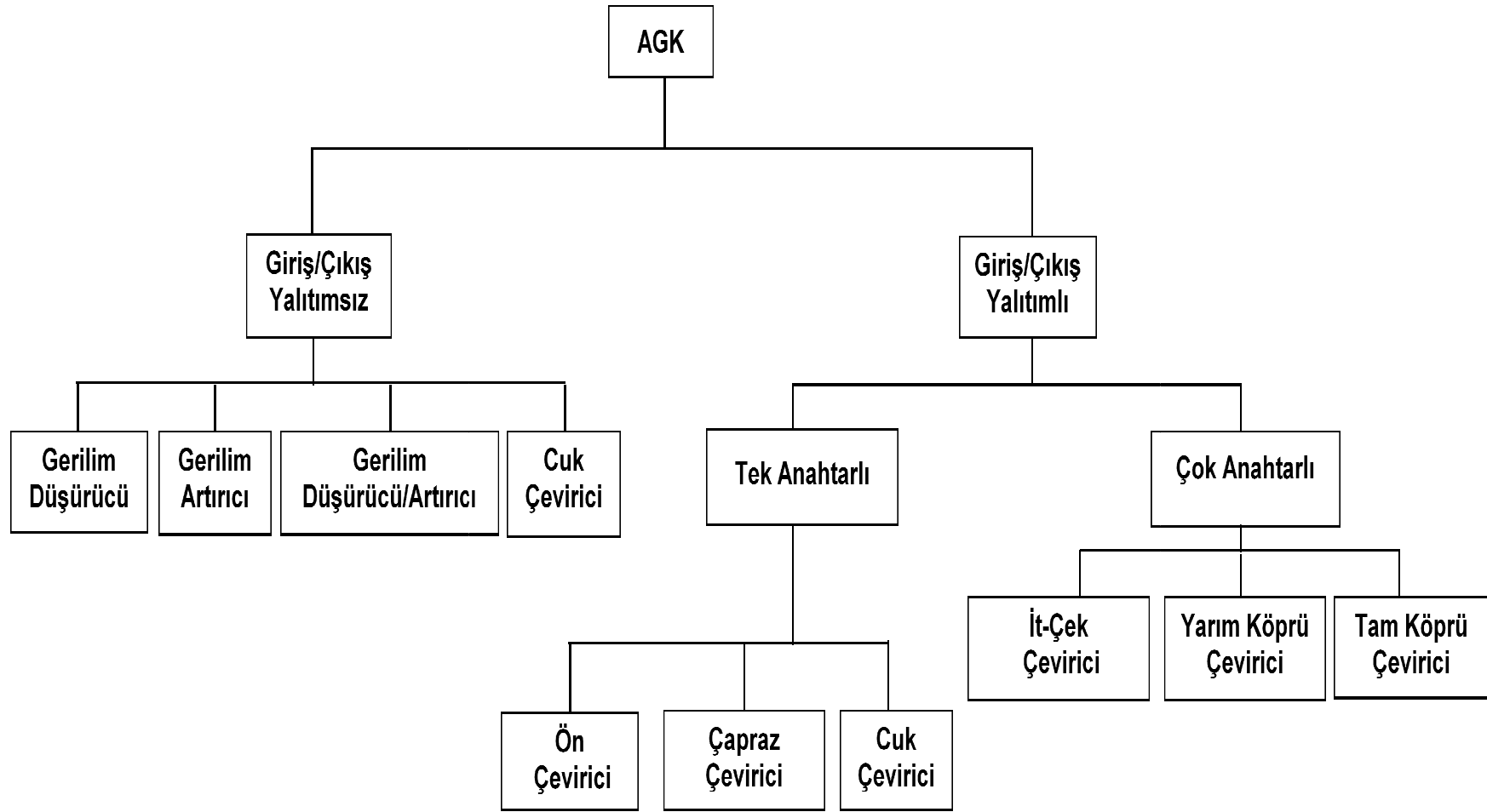
Güç ihtiyacının yüksek olduğu ve istenildiği zaman çeviriciye erişimin mümkün olacağı, çevirici hata durumlarının anında gözlenebileceği uygulamalarda sayısal sinyal işleyici elemanı ile tasarlanan çeviricilerin tercih edilmesi çok daha yüksek olasılıklıdır. Çünkü sayısal sinyal işleyici sayesinde çeviriciye erişim, çevirici hata durumlarının anında gözlenmesi ve anında müdahale edilmesi ve çevre şartlarına adaptasyon gibi birçok esnek özellikler kazandırılmaktadır. Fakat düşük çıkış gücüne sahip çeviriciler için bu özelliklerden daha çok boyut etmeni önem kazanmaktadır. Ancak değişik uygulamalar için düşük çıkış gücüne sahip çeviriciler de sayısal sinyal işleyici ile kontrol edilebilir.

1.1. Anahtarlama Güç Kaynakları

Anahtarlama güç kaynaklarının genel olarak kullanım amacı, giriş geriliminde ve yük akımında belirli bir aralıktaki değişimlere bağlı olmaksızın çıkış geriliminin sabit ve düzenli bir seviyede tutulmasını sağlamaktır. Çıkış gerilimi, giriş geriliminin anahtarlama ile ve manyetik eleman veya elemanlar vasıtasıyla elde edilir. AGK'nin kullanıldığı sistemlere bağlı olarak çoğunlukla giriş gerilimi düzensiz bir

yapıdadır. Bazı sistemlerde giriş gerilimindeki değişimden çok daha fazla etkilenecek hassas yapılar mevcuttur. Analog sayısal çevirici, sayısal sinyal işleyici elemanı ve referans üretici gibi hassas sayısal kontrol elemanlarının bulunduğu kartlar bu yapılara örnek gösterilebilir. Bu yapıların besleme gerilimlerindeki değişimin çok daha düşük seviyelerde olması gerekir. Bu yüzden hassas malzemelerin bulunduğu bu yapıların giriş geriliminden etkilenmemesi amacıyla AGK kullanılmaktadır.

DA/DA türü AGK'ler genellikle giriş gerilimine kıyasla çıkışta elde edilecek gerilim tipine göre sınıflandırılırlar. AGK'nin kullanıldığı alanlara bağlı olarak bazen giriş ile çıkış hatlarının kesinlikle birbirinden yalıtılmış olması gerekmektedir. Bu sebepten güç kaynakları temelde giriş ile çıkış arasında yalıtımın olup olmamasına göre iki sınıfa ayrılabilir. DA/DA türü anahtarlamalı güç kaynaklarının sınıflandırılmasına ait gösterim Şekil 1-2'de verilmiştir.



Şekil 1-2 Anahtarlamalı güç kaynaklarının sınıflandırılması

AGK'nin temelde çalışma prensibi, devrenin giriş geriliminin anahtarlanarak devrede bulunan manyetik malzemenin (endüktans veya transformatör) enerji depolamasını sağlamaya veya aynı anda enerjiyi çıkışa aktarmasına dayanmaktadır. Bir çevrimde anahtarlama süresi periyot olarak ifade edilirken, anahtarın iletimde olduğu sürenin toplam süreye oranı ise görev çevrimi (D) olarak adlandırılır. AGK çıkış gerilimi ise D ile doğrudan ilişkilidir.

Tez çalışmasında anlatılan değişik çevirici topolojilerinin anlatımlarında anahtarlama elemanı olarak belirli bir malzeme türüne yer verilmemiş olup sembolik anahtar işareti ile gösterilmiştir. AGK'lerde kullanılan anahtarlama elemanlarından en çok tercih edilenleri MOSFET (Metal-Oksit Yarı İletken Alan Etkili Transistor) 'lerdir. MOSFET'ler hem yüksek frekanslarda anahtarlanabilen hem de güç uygulamalarında kullanılan güç yarı iletkenleridir. MOSFET'ler anahtarlama frekansı birkaç megahertz seviyesine kadar olan uygulamalarda kullanılabilirler. MOSFET'lere alternatif olarak, AGK'lerde IGBT (Yalıtılmış Kapılı İki Kutuplu Transistor) elemanları da anahtarlama amacıyla kullanılırlar. IGBT'ler daha yüksek güçlü uygulamalarda tercih edilirler. Ancak anahtarlama hızları MOSFET'ler kadar yüksek seviyelerde değildir.

Bu tez çalışmasında tasarlanan ve gerçekleştirilen çevirici yüksek çıkış gücüne sahip DA/DA türü bir çeviricidir. Bu sebeple düşük çıkış gücüne sahip çeviricilerden kısaca bahsedilecektir. Ayrıca bu teze konu olan tam köprü çeviricinin çalışma prensipleri ve kontrolü de anlatılacaktır.

1.1.1. Giriş-Çıkış Yalıtımsız Çeviriciler

AGK giriş ile çıkış arasında yalıtım durumuna göre temelde iki sınıfa ayrılırlar. Giriş ile çıkış arasında yalıtım olmayan çeviriciler çıkış gerilimini giriş gerilimi seviyesinden düşük ve/veya yüksek seviyede ayarlama durumlarına göre dörde ayrılırlar. Bu çeviriciler düşük güç uygulamalarında tercih edilmektedirler.

1.1.2. Giriş-Çıkış Yalıtımlı Çeviriciler

Anahtarlama güç kaynaklarının bazı uygulamalarda kullanım sebebinin başında giriş ile çıkış arasında yalıtım olması gelmektedir. Bu tür çeviriciler temelde iki başlıkta toplanabilir: tek anahtarlı ve çok anahtarlı güç kaynakları. Yalıtım sağlamak amacıyla yalıtımsız çeviricilerden farklı olarak bu çeviricilerde endüktans yerine transformatör kullanılır. Transformatörün devre girişine yakın kısımdaki sarımında (birincil sargı) manyetik olarak oluşturulan enerji aynı manyetik hatta bulunan diğer sarıma (ikincil sargı) aktarılır ve bu sayede giriş ile çıkış arasında elektriksel bir bağlantı olmaksızın yalnızca manyetik bağlantı ile yalıtım sağlanmış olur. Çok anahtarlı güç kaynakları temelde tek anahtarlı güç kaynakları ile aynı mantıkla çalışmasına karşın bu tür çeviricilerde manyetik malzeme ya da transformatör kullanımı tek anahtarlı çeviricilere nispeten daha etkilidir. Çünkü tek anahtarlı çeviricilerde manyetik malzemeye ait manyetik akı tek bir çeyrekte çevrim yaparken (B-H eğrisi asimetric), çok anahtarlı çeviricilerde iki çeyrekte de çevrim yapar (B-H eğrisi simetric). Bu sayede manyetik malzemelerden daha etkin olarak faydalanılır. Bu tür çeviricilerde aynı çıkış gücü için tek anahtarlı çeviricilere göre daha küçük boyutlarda ve daha hafif bir manyetik malzeme kullanılması yeterli olacaktır.

1.1.2.1 Çok Anahtarlı Çeviriciler

Bu çeviriciler giriş-çıkış yalıtımı olmayan ve giriş-çıkış yalıtımı olan tek anahtarlı çeviricilere göre daha yüksek seviyelerde çıkış gücü verme özelliğine sahiptirler. Tasarım olarak diğer çeviricilerden daha karmaşık olsalar da yüksek güç gereksinimi olan uygulamalarda sıkça tercih edilmektedirler. Gerilim düşürücü çeviriciden türetilen yapıya sahiptirler. Yani giriş geriliminin anahtarlanması ile oluşturulan AA gerilim, transformatör üzerinden çıkışa aktarılır. Daha sonra bu gerilim yüksek hızlı diyotlarla doğrultulup endüktans kondansatör türü bir alçak geçiren filtreden (AGF) geçirilerek çıkış gerilimindeki dalgalanma seviyesi çok daha düşük seviyelerde DA gerilim oluşturulur.

Genelde gerilim düşürücü çeviriciden türetilmiş çeviriciler kesikli iletim kipi yerine sürekli iletim kipinde çalıştırılırlar. Çeviricilerin çıkışında bulunan endüktans akımının anahtarlama periyodu boyunca sürekli olarak dolaştığı (sıfıra düşmediği)

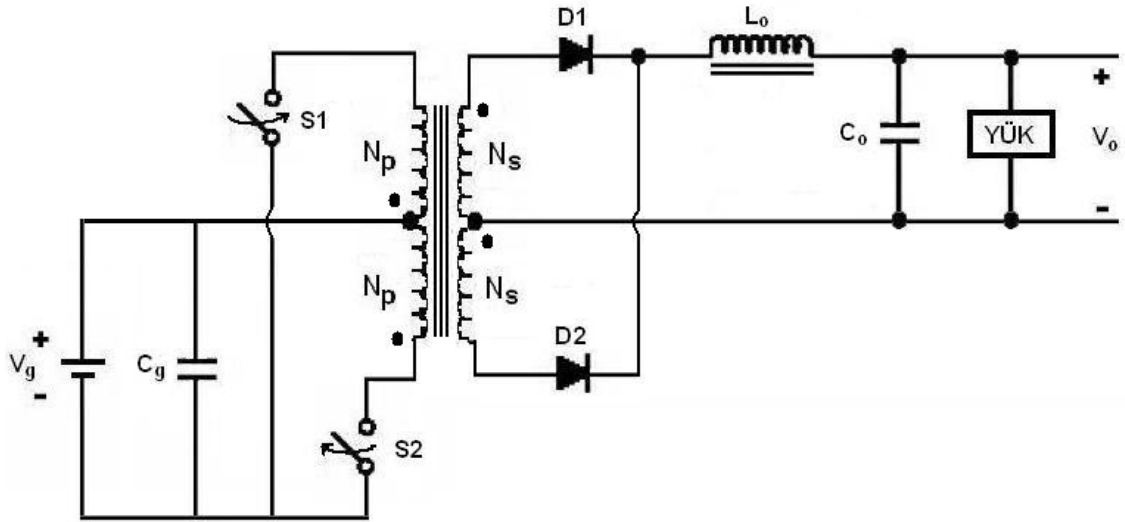
alıřma kipi, srekli iletim kipi olarak adlandırılır. Srekli iletim kipine iliřkin detaylar ve hesaplamalar EK A. blmnde verilmiřtir. Bu eviricilerin srekli iletim kipinde alıřtırılma nedenlerinden bařlıcaları;

- ıkıř gerilim evriminin ykten bağımsız olması,
- Aynı ıkıř gcndeki eviricide, tepe akım deęerlerinin kesikli iletim kipi alıřma durumuna gre daha dřk olması,
- Transformatr ve endktans boyutlarının daha kk olması
- ıkıřtaki filtreleme iřleminin daha kolay olması,
- ıkıřta daha az dalgalanma olması

olarak gsterilebilir.

1.1.2.1.1 İt-ek Tipi evirici

İt-ek evirici alıřma yapısı olarak ift anahtarlı n tipi eviriciye benzer. Ancak transformatr daha nceki konularda bahsedilen transformatrlerden farklı olarak birincil ve ikincil kısımları kademeli bir yapıya sahiptir. Birincil ve ikincil sargılar kendi iinde eřit sayıda tur oranları olan iki farklı sargı gibidir. Aynı tur oranına sahip ve bir noktada birbirine baęlı birincil sargılar, farklı iki anahtar zerinden deęiřik zamanlarda anahtarlanırlar. S1 anahtarı aık iken S2 anahtarı kapalıdır ve S1 anahtarı kapatılınca S2 anahtar aılmaktadır. Bu yzden evirici it/ek veya ama/kapama evirici olarak adlandırılır. Genel hatlarıyla eviriciye ait devre řeması řekil 1-3'te verilmiřtir.



Şekil 1-3 İt-Çek çevirici devre şeması

S1 veya S2 anahtarlarının iletimde ve kesimde oldukları sürenin toplamı aynıdır. Bu sürelerin toplamı aynı zamanda çeviricinin anahtarlama periyodudur ve T_s ile ifade edilir. Bir anahtarın iletimde kalma süresi T_{on} olarak ifade edilirse ve görev çevrimi (D) iletimde kalma süresinin, anahtarlama periyoduna oranı olarak yazılır. Çevirici çıkış gerilimi “Eş. 1.1” eşitliğindeki gibi hesaplanır.

$$D = \frac{T_{on}}{T_s} \Rightarrow$$

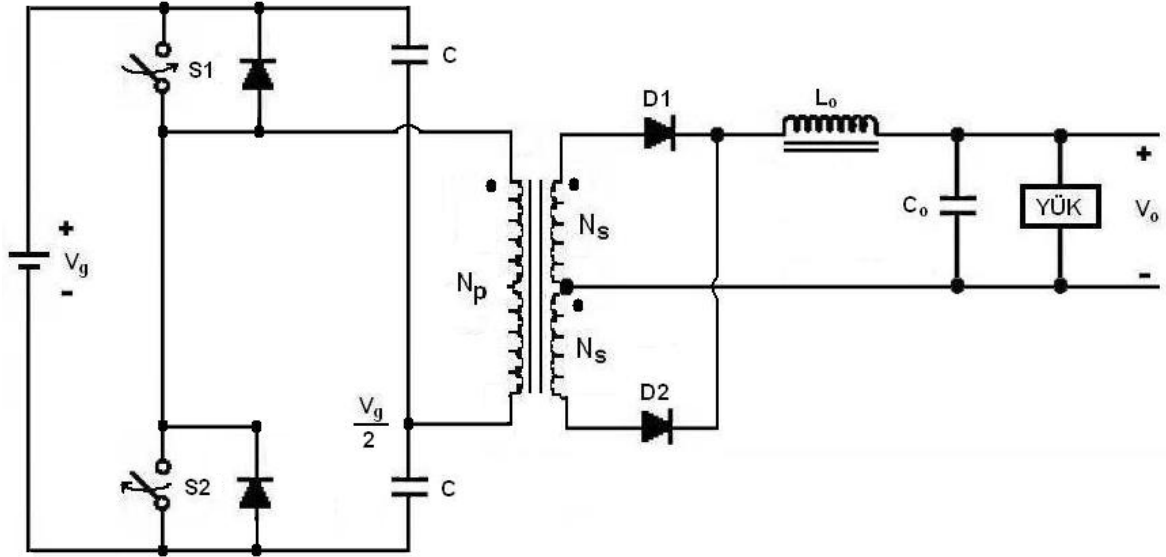
$$V_o = V_g \cdot \frac{N_s}{N_p} \cdot 2 \cdot \frac{T_{on}}{T_s} = V_g \cdot \frac{N_s}{N_p} \cdot 2 \cdot D \quad (1.1)$$

İt-Çek türü çeviriciler genelde DA giriş gerilim aralığı 50-1000V olan, çıkış gücü 100-1000W arasında ve giriş ile çıkış arasında yalıtım gereksinimi olan uygulamalarda tercih edilirler [3].

1.1.2.1.2 Yarım Köprü Çevirici

Yarım köprü çevirici it-çek türü çeviriciye benzer olarak farklı zamanlarda açılan fakat görev çevrimleri (D) aynı olan iki anahtara sahiptir. Anahtarlardan birisi giriş toprağına referanslı iken diğeri giriş gerilimine göre referanslıdır. Bu durum S1 anahtarını sürme işleminin, S2 anahtarına göre daha zor olduğunu ve dikkat

edilmesi gerektiğini gösterir. Transformatör birincil sargısı tek sargıdır fakat ikincil sargısı orta nokta uçlu sargıdır. Yarım köprü çeviriciye ait devre şeması Şekil 1-4'te verilmiştir.



Şekil 1-4 Yarım köprü çevirici devre şeması

Anahtarlama ile ilgili detaylar ve süre bilgileri it-çek çevirici kısmında anlatıldığı gibidir. Ek olarak girişteki kaynağın kısa devre yapılmaması amacıyla S1 ve S2 anahtarlarının iletme ve kesime alınma süreleri arasında zaman farkı bulunmalıdır. Bu çeviricide, anahtarlama esnasında transformatör birincil sargısı üzerinde oluşan gerilim giriş geriliminin yarısıdır. Yarım köprü çeviricide çıkış gerilimi “Eş. 1.2” eşitliğindeki gibi hesaplanır.

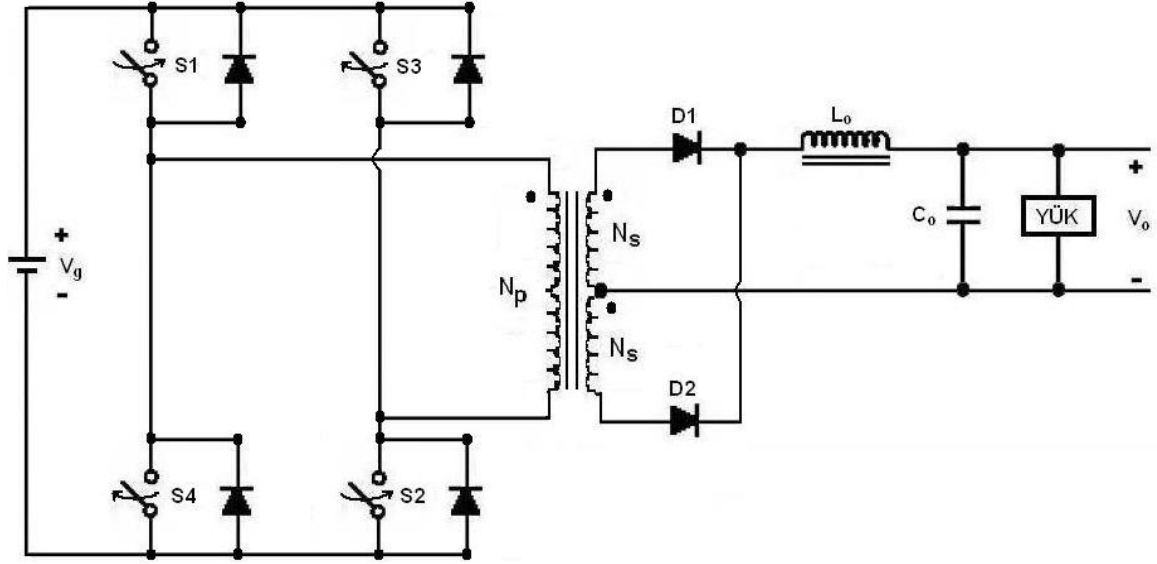
$$V_o = V_g \cdot \frac{N_s}{N_p} \cdot D \quad (1.2)$$

Yarım köprü çevirgeç DA giriş gerilimi 50-1000V aralığında, çıkış gücü seviyesi en yüksek 500W olan uygulamalarda tercih edilirler [3].

1.1.2.1.3 Tam Köprü Çevirici

Tam köprü çeviricide, diğer çok anahtarlı çeviricilerden farklı olarak dört anahtar vardır ve transformatör ikişerli anahtar grupları vasıtasıyla anahtarlanır. Yarım köprü çeviriciden farklı olarak anahtarlama esnasında transformatör birincil sargı

gerilimi giriş gerilimine eşittir. Bu sebeple aynı değerde transformatör tur oranı ve anahtarlama sürelerine göre yarım köprü çeviricinin iki katı çıkış gücü verebilir. Tam köprü çevirici devre şeması Şekil 1-5'te verilmiştir.



Şekil 1-5 Tam köprü çevirici devre şeması

Çıkışa enerji aktarımı S1 ve S2 anahtarlarının veya S3 ve S4 anahtarlarının aynı anda iletimde oldukları sürede olmaktadır. Giriş gerilimi, transformatör tur oranı ve anahtar çiftlerinin iletimde oldukları süre çıkış gerilimini belirlemektedir. Çıkış gerilimi “Eş. 1.1” eşitliğindeki gibi hesaplanır.

DA giriş gerilimi 50-1000V aralığında olan ve çıkış gücü 400W seviyesinden fazla olan uygulamalarda tercih edilirler [3]. Yarım köprü çeviricide de bahsedilen giriş gerilimine referanslı anahtarlama elemanı sayısının bu çeviricide iki tane olması (S1 ve S3 anahtarları) tam köprü çevirici tasarımındaki zorluğu biraz daha artırmaktadır. Tam köprü çeviricide dikkat edilmesi gereken en önemli noktalardan birisi de transformatörün doyuma ulaştırılmamasıdır. S1-S2 anahtar çifti ile S3-S4 anahtar çiftinin iletimde oldukları süreler arasında farklılıklar olursa transformatör manyetik akısı sıfırlanamaz ve zamanla DA manyetik akı birikimine sebep olur. Sonuçta transformatör doyuma ulaşır ve aşırı kayıplara sebep olarak devrenin çalışmasını engeller. Transformatörde oluşacak sürekli DA manyetik öngerilimlemesini önlemek amacıyla devrede birincil sargıya seri olarak kondansatör eklenir [4], [5]. Bu kondansatör, ayırma sığacı olarak adlandırılır.

1.2. Anahtarlama Güç Kaynağı Seçim Ölçütleri

Güç kaynakları tasarlanırken veya seçilirken bir takım ölçütler göz önünde bulundurulur. Bu ölçütler şu şekilde sıralanır;

- Giriş ile çıkış arasında yalıtım gereğinin olup olmadığı.
- Giriş gerilim seviyesi.
- Çıkışta istenilen güç seviyesi ve birden çok çıkış gerekliliği.
- Verimlilik.
- Boyut, ağırlık ve hacim.
- Maliyet.
- Güvenilirlik.

Çizelge 1-1’de AGK seçiminde sıkça karşılaşılabilecek ölçütlere göre anahtarlama güç kaynakları çeşitlerine ait genel bilgiler özetlenmiştir [3].

Çizelge 1-1: AGK seçiminde kullanılacak ölçütler

AGK Türü	Giriş Gerilim Aralığı DA (V)	Çıkış Güç Aralığı (Watt)	Giriş Çıkış Yalıtımı
Gerilim Düşürücü	5 – 40	0 – 1000	Yok
Gerilim Artırıcı	5 – 40	0 – 150	Yok
Gerilim Düşürücü-Artırıcı	5 – 40	0 – 150	Yok
Ön	5 – 500	0 – 150	Var
Çapraz	5 – 500	0 – 150	Var
İt-Çek	50 – 1000	100 – 1000	Var
Yarım Köprü	50 – 1000	100 – 500	Var
Tam Köprü	50 – 1000	400 – 2000+	Var

Anahtarlamaalı güç kaynağı türünü seçerken, güç kaynağının hangi tür çeviriciye benzer mantıkla çalıştığının bilinmesi amacıyla, Çizelge 1-2’de AGK türlerinin türetilmiş oldukları temel çevirici tipleri verilmiştir.

Çizelge 1-2: AGK türlerinin türetildikleri çevirici tipleri

AGK Türü	Türetilmiş Olduğu Çevirici
Ön Çevirici	Gerilim Düşürücü
Çapraz Çevirici	Gerilim Düşürücü-Artırıcı
İt-Çek Çevirici	Gerilim Düşürücü
Yarım Köprü Çevirici	Gerilim Düşürücü
Tam Köprü Çevirici	Gerilim Düşürücü

1.3. Anahtarlamaalı Güç Kaynaklarında Kontrol Teknikleri

Anahtarlamaalı güç kaynaklarında çıkış gerilimini istenilen seviyede tutmak amacıyla kullanılan üç tip kontrol tekniği vardır. Bilinen en yaygın kontrol teknikleri:

- Gerilim Kontrolü,
- Tepe Akım Kontrolü,
- Ortalama Akım Kontrolü

olarak verilebilir. Kontrol tekniklerine ilişkin detaylar EK B. bölümünde verilmiştir.

1.3.1. Anahtarlamaalı Güç Kaynağı Kontrolünde Sayısal Sinyal İşleyici Kullanımı

Anahtarlamaalı güç kaynaklarının kontrol kısımları geçmişten günümüze kadar ve halen sıkça kullanılmakta olan analog denetleyiciler ile yapılmaktadır. Günümüzde anahtarlamaalı güç kaynaklarının, endüstriyel alanlarından telekom, medikal ve otomotiv gibi ve ayrıca askeri alanlarda sıkça kullanımından kaynaklanan bir takım gereksinimler meydana gelmiştir. İnternet kullanımının yaygınlaşması sonucu güç kaynaklarına olan erişimler ve güç kaynaklarından beklenen istekler de artmaya başlamıştır. Bu alanlardan özellikle uzaktan kontrol edilmek istenilen

uygulamalarda analog denetleyicilerle tasarlanan anahtarlama güç kaynakları bazı kısıtlamalar getirmektedir. Bilgi sunucusu amacıyla kullanılan sistemin besleme görevini üstlenen anahtarlama güç kaynağı bu duruma güzel bir örnek teşkil etmektedir. Buradan hareketle bu alanlarda kullanılacak anahtarlama güç kaynakları için daha hassas seviyelerde kontrol edilebilirlik, hata durumları ve acil durumlara karşı sistem beslemesi ile haberleşme veya kullanıcının durumdan haberdar edilmesi ve çevre koşullarından etkilenmenin en aza indirilmesi gibi bir takım ek gereksinimler oluşmaktadır.

Son zamanlarda anahtarlama güç kaynaklarının kontrol edilebilme yeteneğinin artırılması amacıyla kontrol kısmının analog denetleyici yerine sayısal sinyal işleyici ile kontrol edilmesi değerlendirilmekte ve denemeler yapılmaktadır [2]. AGK'lerin sayısal sinyal işleyici ile tasarlanması sayesinde aşağıda belirtilen birçok ek özellik ilave bir elemana gerek kalmaksızın sayısal olarak gerçekleştirilebilir:

- Donanımsal bir değişikliğe gerek kalmaksızın yazılımsal olarak değişiklikler yapılabilir. AGK çıkış geriliminin istenilen seviyeye ayarlanması bu duruma örnek gösterilebilir.
- Uzaktan kontrol edilebilme özelliği sayesinde AGK ile haberleşerek sistem durumu hakkında bilgiler alınabilir ve istenildiği zaman bu bilgiler sürekli olarak gözlenebilir.
- Analog denetleyici elemanının kullanıldığı uygulamalardan farklı olarak AGK elemanlarının toleransları sayısal olarak dengelenebilir. Örneğin sıcaklığa bağlı olarak tolerans limitleri içerisinde kalan ancak anahtarlama güç kaynağını etkileyecek malzemeler mevcuttur. Bu malzemelerin değişiminden kaynaklanan etkilenme, sayısal kontrol kısmında yapılacak ufak değişikliklerle en düşük seviyede tutulabilir.
- AGK'nin kullanıldığı sistemlere bağlı olarak ikinci bir güç kaynağının da olduğu uygulamalarda, hata durumunda diğer güç kaynağının devreye alınmasını ve devreden çıkarılan güç kaynağı hakkında kullanıcıya bilgi verilmesini sağlayacak alt yapılar oluşturulabilir.

Sayısal denetimli çeviricilerin uzaktan kontrol edilebilme ve gözlenebilme gibi yeteneklerinden [6] ve [7] kaynaklarında bahsedilmiştir. Bu sayede çeviriciye

kazandırılan esneklik çok daha üst düzey seviyelere taşınabilir. Telekom alanında kullanılacak olan çeviriciler için sürekli olarak gözlemlenebilme ve hata durumlarının bildirilmesi özelliği kritik bir durum olduğu için sayısal sinyal işleyici ile denetlenen AGK'ların kullanımı bu alanda daha da önem kazanmaktadır. Nitekim [6], bu tür bir güç kaynağı için güzel bir örnektir.

Sayısal sinyal işleyici ile denetlenen güç kaynaklarına, doğrusal olmayan ve karmaşık kontrol algoritmaları rahatlıkla eklenebilir [8], [9]. Bu sayede analog denetleyici ile yapılamayacak işlemler sayısal olarak kontrollü ve kolay bir şekilde yapılabilir. Ayrıca sayısal sinyal işleyici sayesinde doğrusal olmayan kontrol algoritmalarında bulanık mantık kullanılması ile bazı problemlerin çözülebileceği de değerlendirilmektedir [10], [11], [12].

Araştırmalara göre sayısal sinyal işleyici ile deneysel olarak gerçekleştirilen anahtarlama güç kaynakları çoğunlukla düşük çıkış gücüne sahip tek anahtarlı ve yalıtımı olmayan gerilim yükseltici türü ile güç çarpanı düzeltici (GÇD) uygulamalarıdır [13], [14], [15], [16], [17], [18], [19]. Gerilim yükseltici türü çeviricilerde her ne kadar anahtarlama frekansları yüksek seviyelerde olsa da çıkış gücünün düşük olması sayısal kontrolün avantajlarına tam olarak katkı sağlayamamaktadır. Fakat sayısal sinyal işleyici ile denetim tekniklerinin geliştirilmesine olan faydası oldukça fazladır. Kaynaklarda bahsedilen sayısal denetimli GÇD uygulamaları nisbeten düşük frekanslarda çalışan çevirici uygulamaları olduğu için yüksek anahtarlama frekansına sahip çeviricilerde kullanılacak sayısal denetleyicinin geçici rejim cevabına tepkisini kestirme de pek fayda sağlamamaktadır. Ancak yüksek güç uygulamaları için iyi bir örnek teşkil etmektedir.

Düşük çıkış gücüne sahip gerilim düşürücü türü çeviricinin de sayısal denetimle yapıldığı denemeler mevcuttur [20], [21], [22], [23], [24], [25], [26]. Bu çeviricide de gerilim yükseltici çeviricide olduğu gibi denemelerin düşük çıkış gücünde yapılmasından dolayı, sayısal denetimin yüksek güçlü ve yüksek anahtarlama frekanslı çeviricilere uygulanabilirliği hala soru işareti olarak kalmaktadır.

Çok anahtarlı, yüksek çıkış gücüne sahip anahtarlama güç kaynaklarının sayısal sinyal işleyici ile kontrol edilmesine ilişkin araştırmalar ve çalışmalar da mevcuttur [6], [27], [28], [29]. Ancak çalışmaların birçoğunda anahtarlama frekansı, giriş gerilimi seviyesi, çıkış akımı ve gerilimi düşük seviyelerdedir. Anahtarlama frekansı yüksek olan uygulamalarda da çeviricinin geçici rejim cevabına tepki süresi uzun ve seviyesi yüksek değerdedir.

Geçici rejim cevabı süresinin kısa tutulması ve geçici rejimde çıkış gerilimdeki genlik değişiminin düşük tutulması gerektiğine dair sayısal denetimli AGK uygulamalarında dikkat edilmesi gereken konulara [30]'da değinilmiştir. Fakat yine gerilim düşürücü türü bir çevirici için sayısal denetim ele alınmıştır. Çok anahtarlı çeviriciler için benzer mantık yürütülmekle beraber sonuçları tam olarak kestirilememektedir.

Sayısal sinyal işleyici veya mikro denetleyici elemanı ile kontrol edilen çeviricilerin sahip olduğu ek özellikler ve tasarımlarında karşılaşılan zorluklar ve çözümleri genel olarak [6]'dan [30]'a kadar olan çalışmalarda anlatılmıştır.

Sayısal denetimli çeviricilerdeki en büyük dezavantaj, sayısal sinyal işlemci de yapılan hesaplamalardan ve beklemlerden kaynaklanan zaman gecikmesinden dolayı çevirici kontrol döngüsünün bant genişliğinin belirli bir sınırdan kalması olarak düşünülebilir. Diğer bir dezavantaj ise anahtarları sürmek amacıyla üretilen ve D hassasiyetini belirleyen darbe genişlik modülasyonlu (DGM) işaretlerinin çözünürlüğünün, sinyal işleyici elemanın DGM hassasiyeti özelliğine doğrudan bağlı olmasıdır. Bu sebeple sayısal kontrol elemanı seçilirken bu hassasiyetlerin göz önünde bulundurulması gerekmektedir. Bu zorlukların aşılmasında yol gösterici çalışmalar [31], [32], [33], [34] ve [35] kaynaklarında verilmiştir.

1.4. Tezin Amacı ve İçeriği

Anahtarlama güç kaynakları şimdiye kadar, kontrol edilebilme yetenekleri düşük, çevre şartlarına ve devredeki diğer malzemelerin toleranslarına bağlı olarak performansında değişiklik gösterebilen, AGK'de değişiklik yapılmak istendiği durumlarda AGK donanımına müdahale edilmek zorunda olan ve hata

durumlarının iletilmesi için ek devrelerin kurulmasını gerektiren analog denetleyicilerle yapılmıştır. Ancak analog denetleyicinin geçmişten bu yana kullanımının getirdiği en önemli özelliklerden birisi güvenilirliktir. Sayısal sinyal işleyici ile denetlenen AGK'ler henüz deneme aşamasında olduğu için ve kullanım alanlarında fazla yer edinmedikleri için güvenilirlik açısından halen analog denetleyicinin altında olduğu düşünülmektedir. Bu tezde yüksek verimli, güvenilir, haberleşme veya kullanıcı ara yüzü olan sayısal sinyal işleyici ile tasarlanmış, sıfır gerilim anahtarlama yeteneğine sahip çıkış gücü 1kW olan faz kaydırılmış tam köprü çevirgeç tasarlanıp gerçekleştirilmiştir. İlk önce tasarımın benzetim çalışmaları yapılmış ve tasarlanan çevirici laboratuvar ortamında gerçekleştirilerek deneysel sonuçları alınmıştır.

Bu tezin ikinci bölümünde, faz kaydırılmış tam köprü çevirgeç tasarımının teknik özellikleri verilecek, neden bu çevirici topolojisinin seçildiğinden bahsedilecek, çevirici tasarımı detaylı olarak anlatılacak ve anahtarlama elemanları (MOSFET) üzerindeki kayıpları azaltmak amacıyla kurulan sıfır gerilim anahtarlama yapısının faz kaydırılmış tam köprü çevirici (FK-TKÇ) tasarımına uygulanması ayrıntılı olarak anlatılacaktır. Ayrıca çeviricinin anahtarlama periyodu boyunca çalışma durumları belirli zaman aralıklarına ayrılarak detaylı olarak incelenecektir.

Üçüncü bölümde, çevirici güç katının tasarımından bahsedilecek, çeviricinin aktarım işlevinin çıkarılmasına, çeviricide geri besleme amacıyla seçilen kontrol tekniğine ve geri besleme kontrolü ve dengeleme tasarımına ait ayrıntılar (bode çizeneği, faz sınırı, kazanç sınırı vb.) anlatılacaktır. Çevirici açık döngü benzetim sonuçları verilecektir. Çevirici kontrol kısmı tasarlandıktan sonra sürekli zaman ortamında elde edilen dengeleme işlevi ile çevirici performansını kontrol etmek amacıyla benzetim ortamında çeviricinin kapalı döngü çalışma sonuçlarına ve geçici rejim cevabına ait gösterimlere yer verilecektir.

Dördüncü bölümde, çevirici kontrol kısmı sayısal sinyal işleyici kullanılarak tasarlanacağı için sürekli zamandan ayrık zamana geçiş aşamaları ve bu geçişte nelere dikkat edilmesi gerektiği özetlenecek ve sayısal sinyal işleyicinin özelliklerinden bahsedilecektir. Geri besleme ve dengeleme işlevleri, ayrık zaman ortamında yeni bir işlev olarak elde edilerek bu işlevden bahsedilecektir. Elde

edilen işlev çevirici geri beslemesi olarak eklenerek benzetim ortamında denenecek ve benzetim sonuçlarına yer verilecektir. Daha sonra sürekli zaman işlevi ile tasarlanan geri besleme ile ayrık zamanda tasarlanan geri beslemenin çevirici performansına olan etkileri mukayese edilecektir. Ek olarak sayısal sinyal işleyicinin getirdiği esneklik sayesinde çevirici açılışında malzemeler üzerindeki stresi azaltmak amacıyla eklenen yumuşak kalkış özelliği, çıkış kısa devre durumunda koruma amacıyla eklenen akım sınırlama işlemi, çevirici ile iletişim alt yapısı konuları anlatılacaktır.

Beşinci bölümde, tasarlanan sistemin laboratuvar ortamında gerçekleşmesi ve çalıştırılmasıyla elde edilen deney sonuçlarına ve ölçümlere yer verilecektir. Deneysel ve benzetim sonuçları karşılaştırılacak ve çeviriciye gerilim regülasyonu ve verim bilgisi verilecektir. Son olarak sayısal sinyal işleyici akış şeması işlem süreleri ile birlikte verilecektir.

Altıncı ve son bölümde ise elde edilen deneysel sonuçlar değerlendirilecek, sayısal sinyal işleyicinin avantajları ve dezavantajları üzerinde durulacak, sayısal olarak denetlenen çeviricilerin uygulanabileceği alanlardan bahsedilecek ve ileride neler yapılabileceği konusuna değinilecektir.

2. TASARLANAN SİSTEMİN TANIMI VE İNCELENMESİ

2.1. Genel

Giriş kısmında verilen literatür bilgileri dikkate alınarak bu tez çalışmasında giriş çıkış yalıtımı olan çok anahtarlı AGK türünden tam köprü çevirici tasarlanması ve çeviricinin kontrolünün sayısal sinyal işleyici kullanılarak gerçekleştirilmesi amaçlanmıştır. Giriş gerilimi DA olan ve çıkış gerilimi DA olacak şekilde tasarlanan çevirici çıkış gücünün 1kW olmasından dolayı tam köprü çevirici topolojisi seçilmiştir. Giriş kısmında da bahsedildiği gibi anahtarlama kayıplarını azaltmak ve elektromanyetik yayılımı en düşük seviyede tutmak amacıyla faz kaydırılmış tam köprü çevirici (FK-TKÇ) geliştirilmiştir. Köşegen anahtarların farklı zamanda ilettime alınması sayesinde anahtarlama kayıplarını azaltmak amacıyla üzerinde birçok araştırmamanın ve denemelerin yapıldığı sıfır gerilim anahtarlama işlevinin çevirici tasarımında uygulanmasına karar verilmiştir. Askeri veya endüstriyel uygulamaların birçoğunda çeviriciler genellikle yalıtımı olan türlerden tercih edilmektedirler. Çeviricinin kullanılabilirliğini ve güvenilirliğini artırmak amacıyla çevirici giriş çıkış arasında yalıtım olacak şekilde tasarlanmıştır.

Tasarlanmış olan AGK'nin teknik özellikleri Çizelge 2-1'de verilmiştir.

Çizelge 2-1: Faz Kaydırılmış Tam Köprü çevirici teknik özellikleri

Tanımlar	Sembol	Min.	Tipik	Maks.	Birim
GİRİŞ					
Giriş Gerilimi	V_o	350	400	450	V
ÇIKIŞ					
Çıkış Gerilimi	V_o	47.9	48	48.1	V
Çıkış Gerilimi Dalgalanması	ΔV_o			100	mV
Çıkış Akımı	I_o	2		21	A
Giriş Gerilim Regülasyonu				100	mV
Yük Regülasyonu				100	mV
Geçici Rejim Cevabı (En Yüksek Gerilim Sapması)				2	V(*1)
Geçici Rejim Toparlama Süresi				2	ms(*2)
Aşırı Yüklenme Akımı	I_{o-ol}			22	A
Sürekli Çıkış Gücü	P_o	100		1000	W
Ek Özellikler					
Verim	η	90			%(*3)
Anahtarlama Frekansı	f_s		50		kHz
Sıfır Gerilim Anahtarlama Sınırı		500			W(*4)

(*1) Yükün %10'dan %100'e değişimi esnasında, çıkış gerilimindeki değişim.

(*2) Yükün %10'dan %100'e değişimi esnasında, çıkış geriliminin yeniden kararlı durumdaki değerine ($\pm 1\%$ yakınlıkta) ulaşana kadar geçen süre.

(*3) AGK verimi tam yükte verilmiştir.

(*4) Sıfır gerilim anahtarlama yapılmaya başlanan çıkış güç değeri.

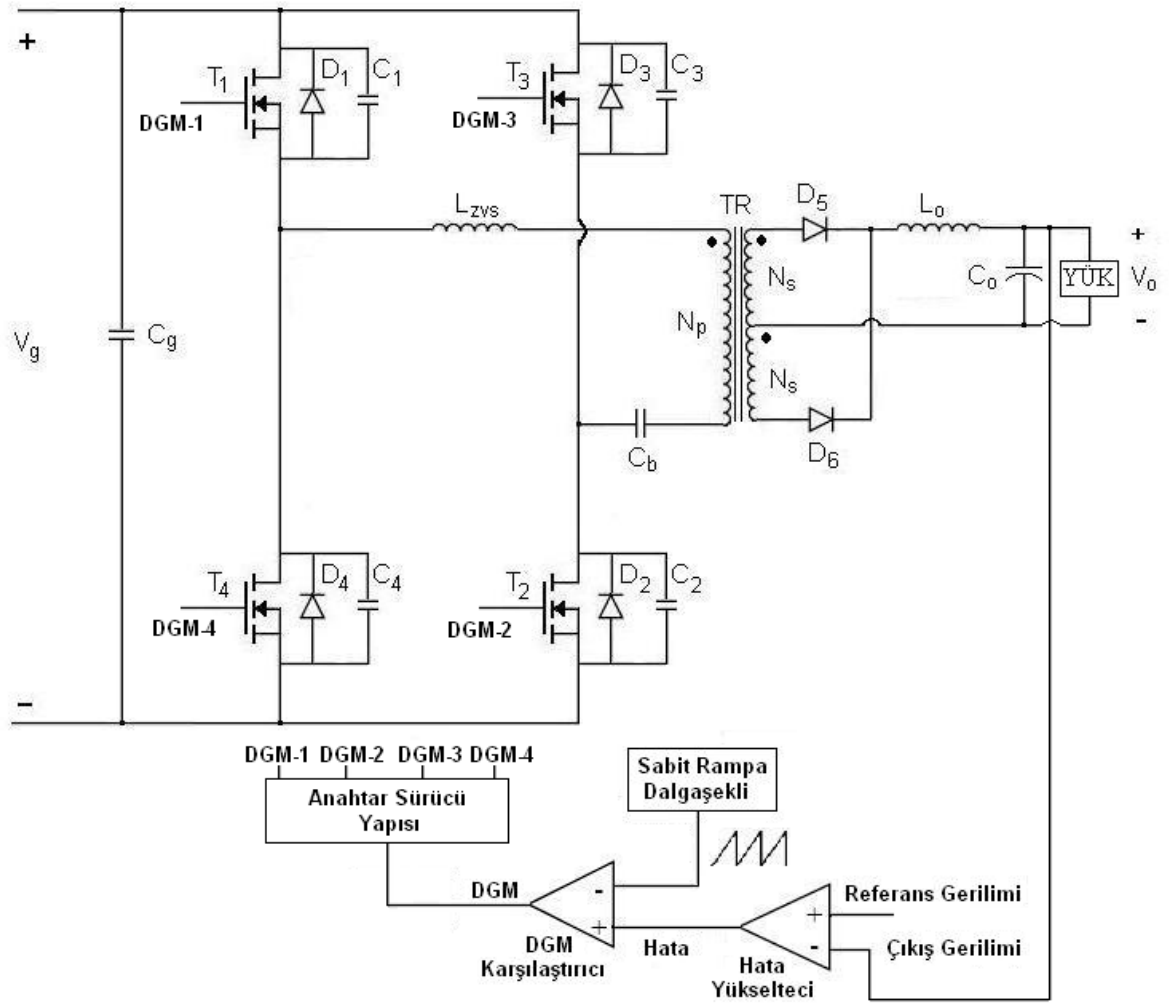
2.2. Ön Tasarım Çalışması

Bu kısımda, sayısal sinyal işleyici ile kontrol edilecek AGK için hedeflenen sistem özellikleri dikkate alınarak yapılmış olan ön tasarım çalışmasına yer verilmiştir.

Giriş kısmında, bölüm 1.2'de verilen literatür bilgileri ve hedeflenen sistem özellikleri de dikkate alındığında çıkış güç seviyesi (bkz. Çizelge 1-1: AGK seçiminde kullanılacak ölçütler) gereğinden dolayı AGK'nin faz kaydırılmış tam köprü çevirici türü ile yapılmasına karar verilmiştir.

2.2.1. Faz Kaydırılmış Sıfır Gerilim Anahtarlama Tam Köprü Çevirici

AGK tasarım kriteri olan sıfır gerilim anahtarlama veya yumuşak anahtarlama diye tabir edilen yöntem sayesinde, anahtarlama esnasında yaşanan kayıplar en az seviyeye indirilmektedir. Ayrıca çevirici üzerindeki elemanların gerilim, akım ve ısı stresi azaltılmakta, anahtarlama kaynaklı kayıpların azalmasından dolayı anahtarlama frekansının daha yüksek seviyelere taşınması ve bu sayede manyetik elemanların (transformatör, endüktans...) boyutlarında küçülme ve ağırlıklarında azalma sağlanmakta ve elektromanyetik girişim etkisi azaltılmaktadır [36]. Tam köprü türü çeviricinin sıfır gerilim anahtarlama yapabilmesi amacıyla faz kaydırılmış tam köprü çevirici türü geliştirilmiştir (Şekil 2-1). Çalışma şekli olarak tam köprü çeviriciden farkı, köşegen anahtarların ($T_1 - T_2$, $T_3 - T_4$ anahtar çiftleri) iletime başlama süreleri arasında fark olmasıdır. Bu sürelerdeki farklılık faz farkı olarak adlandırılmaktadır. Bu sebeple bu çevirici türüne faz kaydırılmış tam köprü çevirici denilmektedir. Çeviri transformatörünün ikincil sargısı orta nokta uçlu veya tek sargılı olmak üzere iki değişik şekilde olabilir. Tez kapsamında tasarlanan çevirici transformatörü ikincil sargısı, çıkış endüktans (L_o) sayısını bir tane tutmak amacıyla orta nokta uçlu yapıda seçilmiştir.



Şekil 2-1 Gerilim kontrollü faz kaydırılmış tam köprü çevirici

Çeviricide, DA giriş gerilimi anahtarlama sayesinde yüksek frekansta AA gerilime dönüştürülüp, transformatör girişinde AA gerilim oluşturulur. Transformatör tur oranı çıkış gerilimi seviyesine göre ayarlanır ve transformatör çıkışında genliği giriş gerilim genliğinden farklı olan AA gerilim oluşturulur. AA gerilim yüksek hızlı diyotlar vasıtasıyla doğrultulur ve alçak geçiren filtre (endüktans-kondansatör) sayesinde daha pürüzsüz veya dalgalanma seviyesi çok daha düşük DA çıkış gerilimi elde edilir. Anahtarlama elemanı olarak MOSFET seçilmiştir. Çünkü anahtarlama frekansı tipik değeri 50kHz olarak tanımlanmıştır. IGBT elemanının bu yüksek frekansta kullanımı pek tercih edilmez [37]. MOSFET seçiminde dikkat edilecek noktalara ilerleyen bölümlerde değinilecektir. MOSFET'lerin yapıları ve çalışma şekilleri [38] dokümanından ayrıntılı olarak incelenebilir.

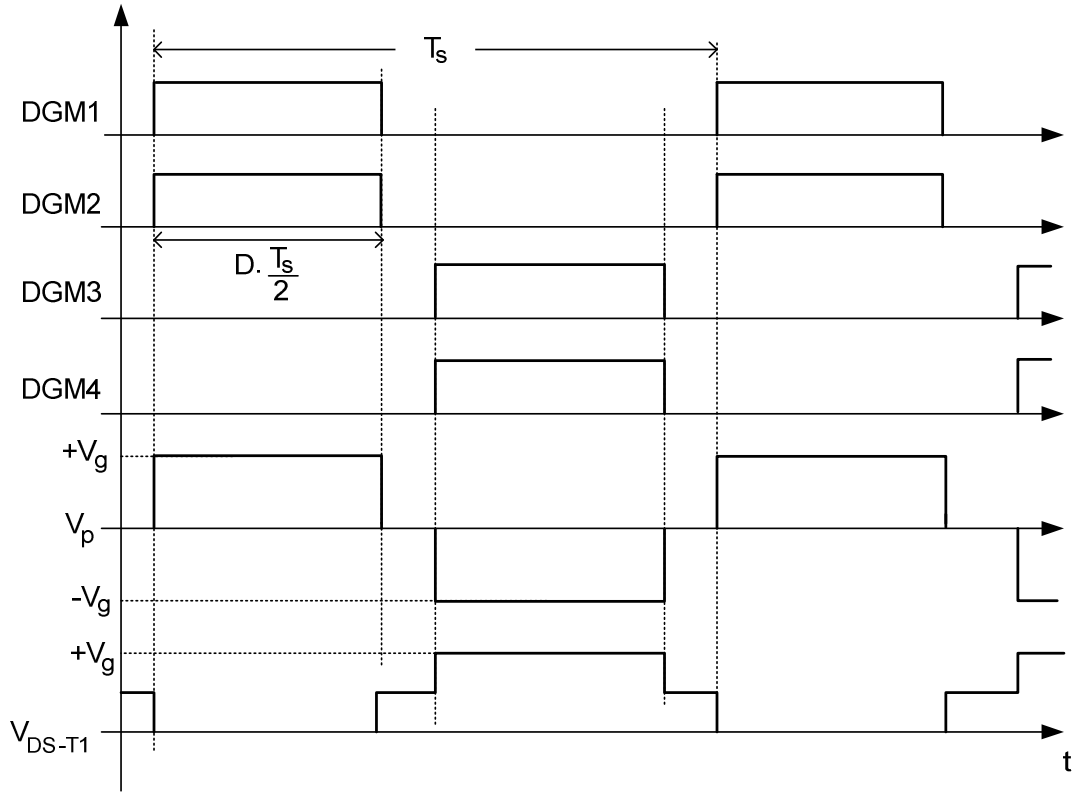
Çevirici devrelerinde ek bir eleman olmadan yapılan anahtarlama genelinde sert anahtarlama türüdür. Çeviricilerde bu tür anahtarlamalardan kaynaklı kayıpların artmasından dolayı çalışma frekansı çok yüksek olamamaktadır. Çalışma frekansının yüksek tutulamaması, daha küçük boyutlarda, hafif ve düşük fiyatlı çevirici tasarımının önünde en büyük engeli teşkil etmektedir. Çünkü anahtarlama frekansı yüksek olan çeviricilerde kullanılan manyetik elemanın boyutu ve ağırlığı düşük frekansta çalışan manyetik elemanlara göre daha küçüktür. Çalışma frekansının artırılması amacıyla anahtarlama işlemlerinin daha az kayıpla ve daha güvenilir şekilde yapılması için yumuşak anahtarlama teknikleri geliştirilmiştir. Bu tekniklerden en yaygın olarak kullanılanları;

- Sıfır gerilim anahtarlama (SGA),
- Sıfır akım anahtarlama (SAA)

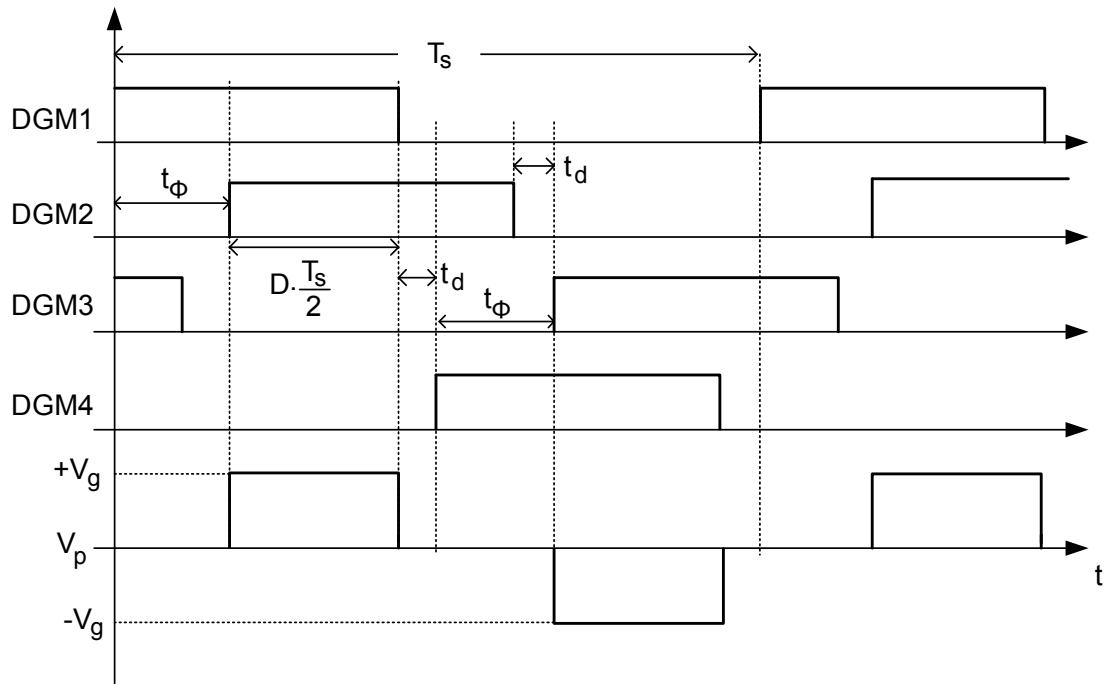
olarak gösterilebilir. Tez kapsamında tasarlanan çevirici, anahtarlama kayıplarını azaltmak ve verimliliği yüksek tutmak amacıyla anahtarlama işlemleri, çıkış gücünün belirli bir seviyenin üzerinde olduğu durumlar için sıfır gerilim anahtarlama tekniği kullanılarak yapılacaktır. SGA işlemini sağlamak amacıyla devredeki transformatöre seri olarak endüktans elemanı bağlanmıştır (L_{ZVS} - Şekil 2-1). FK-TKÇ türünde anahtarlama kayıplarını azaltmak amacıyla SGA tekniği kullanılıyorsa çevirici FK-SGA-TKÇ olarak da adlandırılmaktadır.

2.2.2. FK-SGA-TKÇ Anahtarlama (DGM) Yapısı

Tam köprü çeviricide, transformatörden çıkışa enerji aktarmak amacıyla kullanılan köşegen anahtarların iletme girme ve iletimden çıkma zamanlamaları aynıdır. Faz kaydırılmış çeviricide ise anahtarlama yapısı geleneksel tam köprü çevirici anahtarlama yapısından (Şekil 2-2) farklı olarak iletim hattındaki (köşegen) anahtarların iletme alınma süreleri arasında zaman farkı bulunmaktadır. Bu zaman farkı daha önceki konularda da bahsedildiği gibi yumuşak anahtarlama ve SGA amacıyla bilerek ve istenerek oluşturulmaktadır. FK-SGA-TKÇ anahtarlama sinyalleri Şekil 2-3'te verilmiştir.



Şekil 2-2 Tam köprü çevirici anahtarlama işaretleri, transformör birincil sargı (V_p) ve T_1 MOSFET'i savak-kaynak (V_{DS-T1}) Gerilimleri



Şekil 2-3 Faz kaydırılmış tam köprü çevirici anahtarlama işaretleri ve transformör birincil sargı (V_p) gerilimi

Yukarıdaki şekillerde MOSFET'lerin geçitlerine uygulanan darbe genişlik modülasyonlu (DGM) sinyaller DGM1, DGM2, DGM3 ve DGM4, transformatör birincil sargı gerilimi V_P , MOSFET savak-kaynak arası gerilim V_{DS} , anahtarlama periyodu T_S , görev çevrimi D , faz kayma süresi t_ϕ ve kaynak hattının kısa devre olmaması ve SGA işlevi için anahtarların ilettime geçme süreleri arasındaki zaman farkı t_d simgeleri ile gösterilmiştir. FK-SGA-TKÇ'de T_1 (veya T_4) MOSFET'i ilettime girdikten t_ϕ zaman farkı kadar sonra, T_2 (veya T_3) MOSFET'i ilettime geçmektedir. Temel olarak tüm MOSFET'lerin geçitlerine uygulanan sinyallerin süresi ve şekli sabit olup yalnızca T_2 ve T_3 MOSFET'lerinin geçitlerine uygulanan sinyalin başlatılma süresi (faz kaydırma) değişmektedir. Bu süre t_ϕ ile ifade edilmektedir ve faz kayması olarak adlandırılır. Bu koşullarda çalışma göz önünde bulundurularak, ideal bir FK-SGA-TKÇ'de tüm anahtarlar %50 D ile çalışmaktadır.

Pratikte MOSFET'lerin ilettime girme ve iletimden çıkma süreleri geçitlerine uygulanan sinyal ile aynı zamanda olmamaktadır. MOSFET'in yapısından dolayı geçide uygulanan sinyal ile iletim ve kesim süreleri arasında her zaman ufakta olsa zaman farkı vardır. Bu sebeple çevirici girişindeki güç kaynağının kısa devre olmaması için güç girişinde aynı hat üzerinde bulunan ($T_1 - T_4$ veya $T_2 - T_3$) anahtarlarının ilettime alınma süreleri arasında zaman farkı (t_d) bulunmalıdır. Aksi takdirde çevirici girişindeki güç kaynağının kısa devre olması ile çevirici elemanları ve baskı devre kartı üzerindeki suyolları büyük ölçüde zarar görerek çeviricinin kullanılamaz hale gelmesine neden olacaktır. Bu süre T_1 anahtarının iletimden kesin olarak çıktıktan sonra T_4 anahtarının güvenli bir şekilde devreye alınmasını sağlayacak kadar uzun olmalıdır. Aynı zamanda çeviriciyi etkin kullanma açısından D 'nin yeterince yüksek olmasını sağlayacak kadar da kısa olmalıdır. Bu zaman farkı pratikte anahtarların %50 D ile çalışmasını engelleyen en önemli etkidir. Bu sebeple zaman farkını belirlerken MOSFET'lerin iletimden çıkma süreleri doğru olarak hesaplanmalı ve anahtarlama süreleri arasında güvenli bir zaman farkı bırakılmalıdır.

Zaman farkının bırakılmasındaki diğer bir etken de SGA işlevi için belirli bir sürenin gerekmesidir [39], [40]. Köşegendeki anahtarların iletimde oldukları süre dışında gerilim hattındaki (T_1 ve T_3) veya toprak hattındaki anahtarların (T_2 ve T_4) da birlikte iletimde oldukları süre vardır. Köşegen anahtarların iletimde oldukları süre

boyunca transformatöre seri bağlı endüktans üzerinde depolanan enerji, MOSFET'lerin çıkış kondansatörlerini ve transformatör kondansatörünü (kaçak kondansatör) şarj ve deşarj etmesi amacıyla devreye eklenmiştir. Endüktans devreye harici bir eleman olarak eklenebilir veyahut transformatörün kaçak endüktansından da faydalanılabilir. Ancak transformatör kaçak endüktansı genelde bu enerji aktarımı için yeterli büyüklükte olmamaktadır ve deneysel sonuçlar neticesinde endüktans değerinin değiştirilmek istenmesi durumunda endüktansın transformatörden sağlandığı durumlar için zorluk oluşturmaktadır. Sonuç olarak SGA temelde bu endüktans üzerinde depolanan enerji sayesinde sağlanmış olur. SGA'ya ait tasarım detayları ilerleyen bölümlerde verilecektir.

T_1 ve T_2 (T_3 ve T_4) anahtarlarının birlikte iletimde oldukları süre boyunca transformatör birincil sargısından akım akmakta ve birincil sargısı üzerinde oluşan enerji eş zamanlı olarak çıkışa aktarılmaktadır. Yarım anahtarlama periyodunun faz kayması, SGA zamanı ve D cinsinden ifadesi aşağıdaki gibidir.

$$\frac{T_s}{2} = t_d + t_\phi + D \cdot \frac{T_s}{2} \quad (2.1)$$

$$t_\phi = \frac{\Phi}{360} \cdot T_s \quad (2.2)$$

Bir anahtarlama periyodu açısal olarak 360° ile ifade edilecek olursa “Eş. 2.1” eşitliği “Eş. 2.4” ’teki gibi yazılabilir.

$$\Phi = \frac{t_\phi}{T_s} \cdot 360 \quad (2.3)$$

$$\Phi = \left(\frac{T_s}{2} - t_d - \frac{T_s}{2} \cdot D \right) \cdot \frac{360}{T_s} \quad (2.4)$$

D 'nin Φ ve t_d cinsinden değeri “Eş. 2.5” eşitliğindeki gibi yazılabilir.

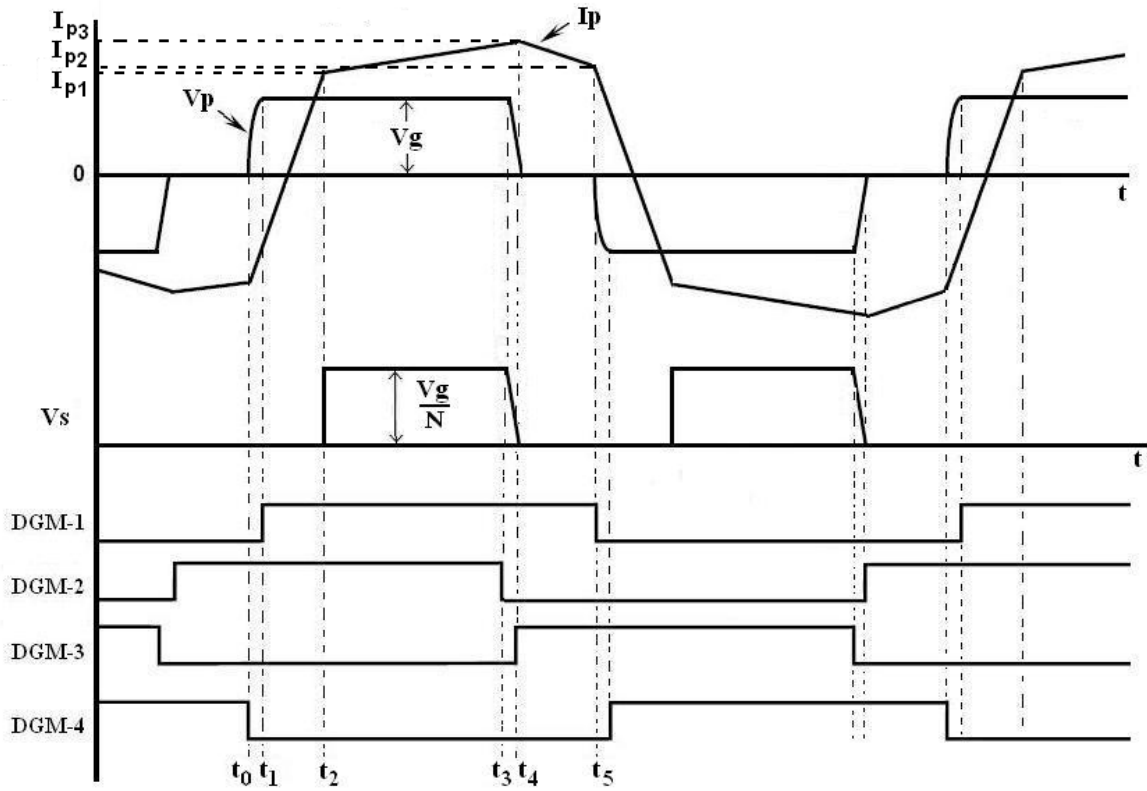
$$D = 1 - \frac{\Phi}{180} - \frac{2 \cdot t_d}{T_s} \quad (2.5)$$

FK-SGA-TKÇ çıkış geriliminin D ve transformatör tur oranı cinsinden ifadesi “Eş. 1.1” eşitliğinde verilmiştir. “Eş. 2.5” eşitliğinden hareketle çevirici çıkış gerilimi, faz kayması azaltılarak artırılabilir veya artırılarak azaltılabilir.

Çeviricinin genel olarak çalışma ve anahtarlama yapısı üzerinde durulduğu için artık çevirici çalışma koşulları detaylı olarak incelenebilir.

2.2.3. FK-SGA-TKÇ Çalışma Durumlarının İncelenmesi

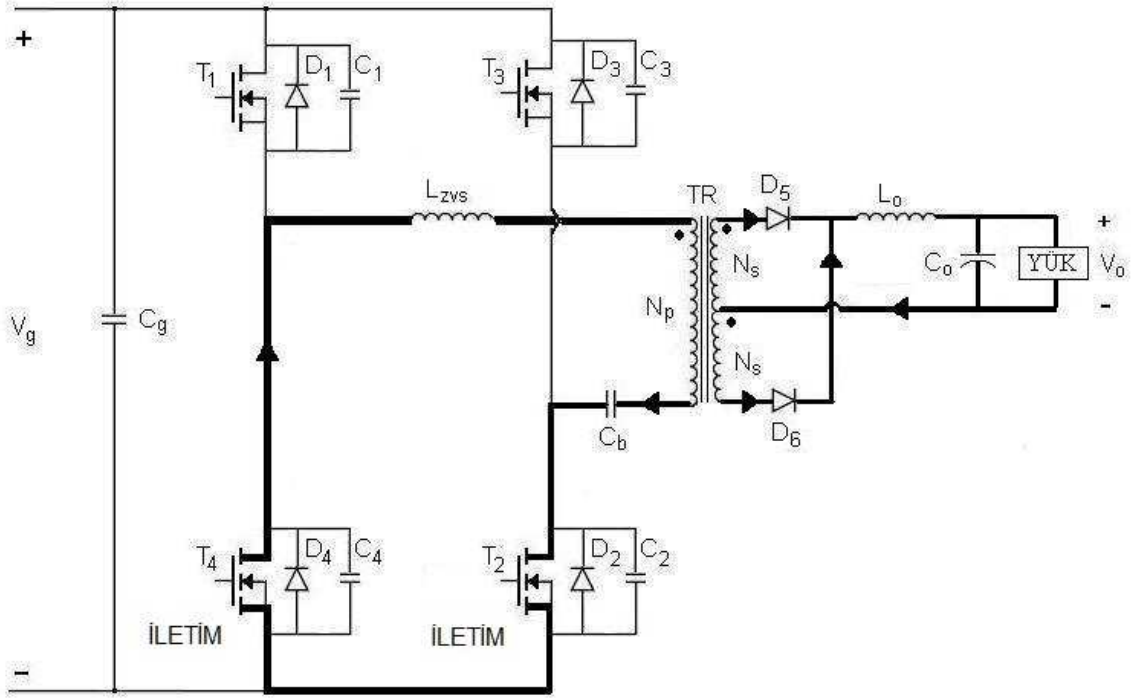
Çevirici çalışma yapısının üzerinde temel olarak durulduktan sonra çevirici üzerindeki elemanların (transformatör, mosfet, diyotlar vb.) akımlarının veya gerilimlerinin belirli zaman aralıkları içerisindeki durumları anlatılacaktır. Bu sayede çeviricinin çalışma yapısı ayrıntılı olarak incelenecektir. MOSFET geçit pimine uygulanan DGM işaretlerine göre transformatör birincil ve ikincil sargı üzerindeki gerilimler (V_P ve V_S sırasıyla), transformatör birincil sargısı üzerinden akan akım (I_P) ve Mosfet geçitlerine uygulanan DGM işareti (DGM-ilgili MOSFET) Şekil 2-4'te verilmiştir. FK-SGA-TKÇ'de anahtarlama çevriminin yarı süresindeki işlev ile diğer yarısındaki işlev birbirinin aynısıdır. Bu sebeple çevirici çalışma detayları yarım çevrim süresi içerisinde bulunan beş değişik kipte incelenecektir.



Şekil 2-4 FK-SGA-TKÇ’de transformatör birincil sargı akımı (I_p), gerilimi (V_p), ikincil sargı gerilimi (V_s) ve DGM işaretleri

2.2.3.1 Çalışma Kipi 0 (t_0 ’dan önceki zaman aralığı)

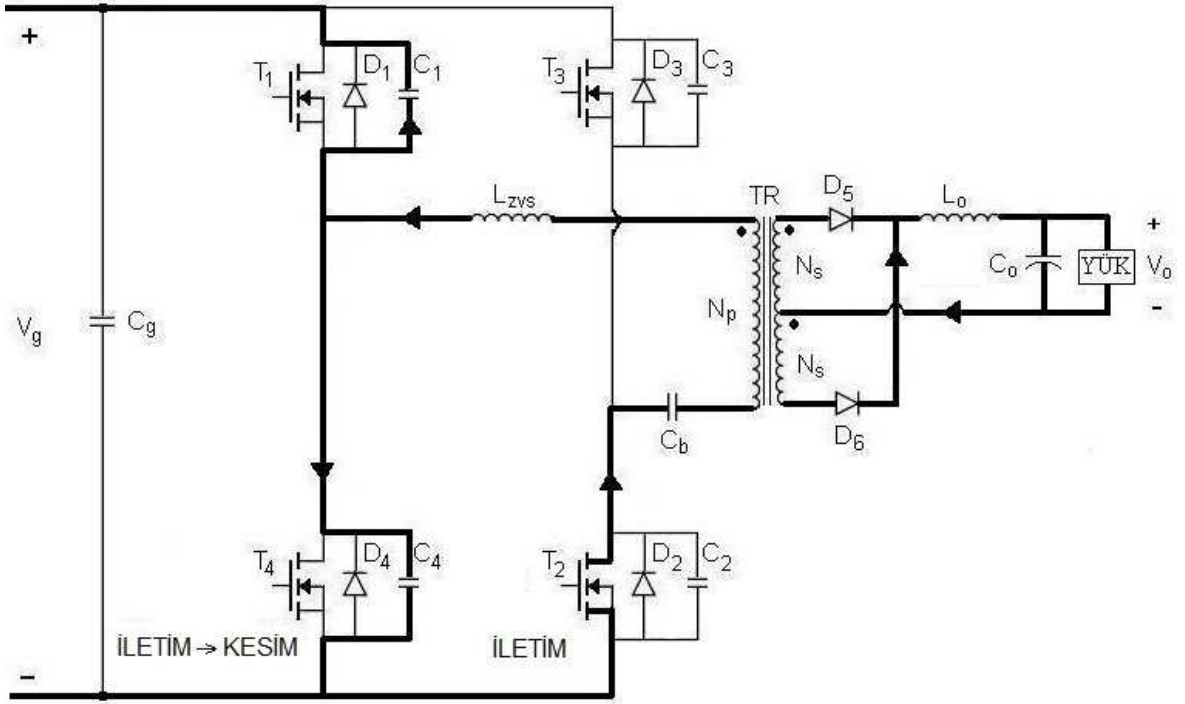
t_0 ’dan önceki zaman aralığında T_2 ve T_4 MOSFET’leri iletimdedir. Bu kip T_3 MOSFET’inin iletimden çıkması ve T_2 ’nin iletime girmesiyle başlar ve serbest döngü aralığı olarak adlandırılır. Giriş gerilimine bağlı olarak D ’nin değişmesi ile birlikte bu süre de değişmektedir. Bu sürede transformatör üzerinden çıkışa herhangi bir enerji transferi olmamaktadır. Ancak çıkış akımının ikincil sargıdan dolaşmasından dolayı birincil sargıya yansıyan akım T_2 ve T_4 MOSFET’leri üzerinden akmaktadır. Anahtarların iletimde olmasından dolayı V_p gerilimi sıfırdır. Bu sürede I_p ’deki azalmanın sebebi iletimsel kayıplar ve çıkış endüktansı (L_0) akımındaki dalgalanmadır. Çıkış geriliminin ve endüktansının birincil tarafa yansması sırasıyla $V'_0(t)$ ve L'_0 ile ifade edilecek olursa I_p akımındaki azalışın eğimi $-V'_0(t)/L'_0$ kadardır. Bu süre boyunca devre üzerindeki akım yolu Şekil 2-5’teki gibi gösterilir.



Şekil 2-5 Çalışma kipi 0: Serbest döngü zaman aralığı

2.2.3.2 Çalışma Kipi 1 ($t_0 - t_1$ aralığı)

Serbest döngü bittikten sonra çıkışa enerji aktarmak amacıyla T_1 anahtarının ilettime geçirilmesi ve T_4 anahtarının iletimden çıkarılması gerekmektedir. Ancak sol bacadaki iki anahtarın aynı anda açık olmaması ve SGA işlevi için gerekli sürenin elde edilmesi amacıyla T_4 iletimden çıkarıldıktan belirli bir süre geçtikten sonra T_1 anahtarı ilettime alınır. Bu süre SGA süresi olarak da belirtilmektedir. SGA için gerekli süre, transformatör kaçak endüktansında (L_{LK}) ve transformatör birincil hattına seri bağlanan L_{ZVS} endüktansında depolanan toplam enerjinin, T_1 ve T_4 MOSFET'lerinin çıkış kondansatörlerinin ($C_{OSS-1} = C_1$ ve $C_{OSS-4} = C_4$) sırasıyla deşarj ve şarj olmaları için ve ayrıca transformatör kaçak kondansatörünün (C_{TRNS}) deşarj olması için gerekli zamana eşittir. T_4 anahtarı iletimden çıktıktan sonra L_{LK} ve L_{ZVS} endüktanslarında depolanan enerji, birincil akımın yön değiştirmesi ile C_1 ve C_{TRNS} kondansatörlerini deşarj etmeye, C_4 kondansatörünü ise şarj etmeye başlar (Şekil 2-6).



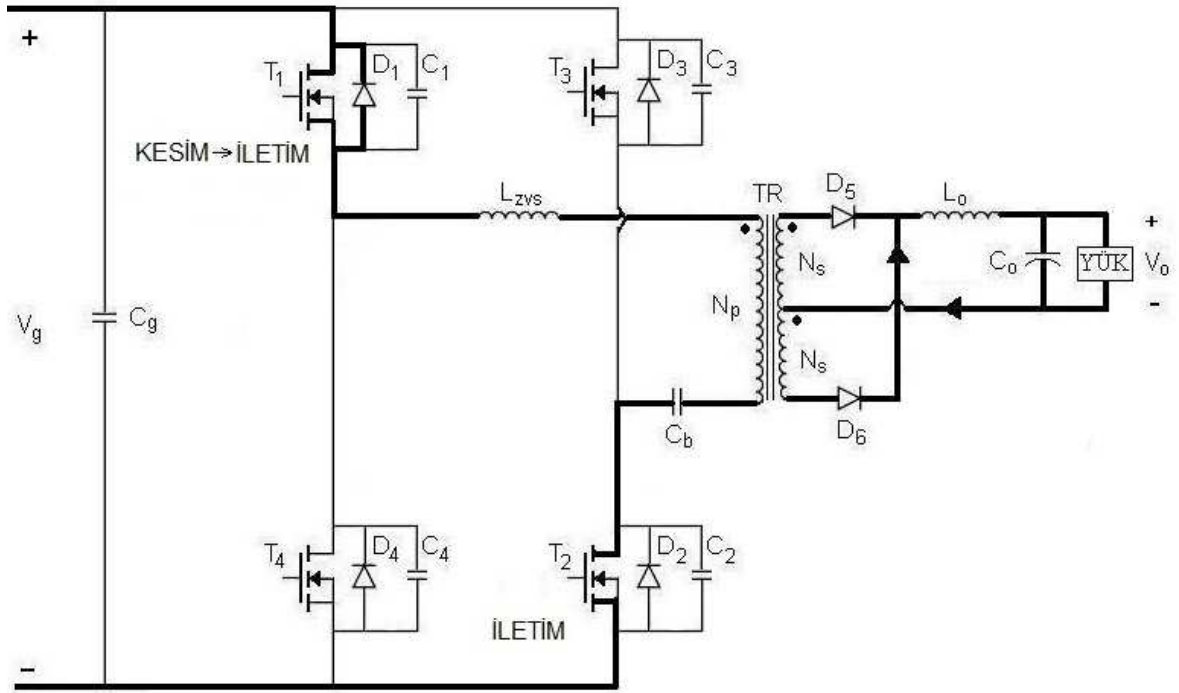
Şekil 2-6 Çalışma kipi 1: SGA aralığı

Bu zaman aralığının sonunda C_1 üzerindeki gerilim sıfıra ulaşırken C_4 üzerindeki gerilim giriş gerilimine ulaşır. Bu sayede bir sonraki çalışma modunda T_1 MOSFET'i iletime alınırken anahtarlama kaybı sıfır olacaktır.

Sol bacakta bulunan T_1 ve T_4 MOSFET'lerinin çıkış kondansatörlerinin deşarj ve şarj olmasından dolayı ve bir sonraki iletime alınacak anahtarın SGA altında iletime geçecek olmasından bu zaman aralığı sol bacağa geçiş olarak adlandırılır.

2.2.3.3 Çalışma Kipi 2 ($t_1 - t_2$ aralığı)

Çalışma Kipi 1'in sonunda C_1 kondansatörü tamamen deşarj olduktan sonra T_1 MOSFET'inin serbest döngü diyotu (D_1) iletime geçer ve devrede birincil sargı akımı Şekil 2-7'deki gibi dolaşır. Birincil sargı akımı sıfır olana kadar D_1 diyotu ve T_2 anahtarı üzerinden dolaşır [41]. Birincil sargı akımı V_g/L_r eğimi ile hızlı bir şekilde artmaya başlar.



Şekil 2-7 Çalışma kipi 2

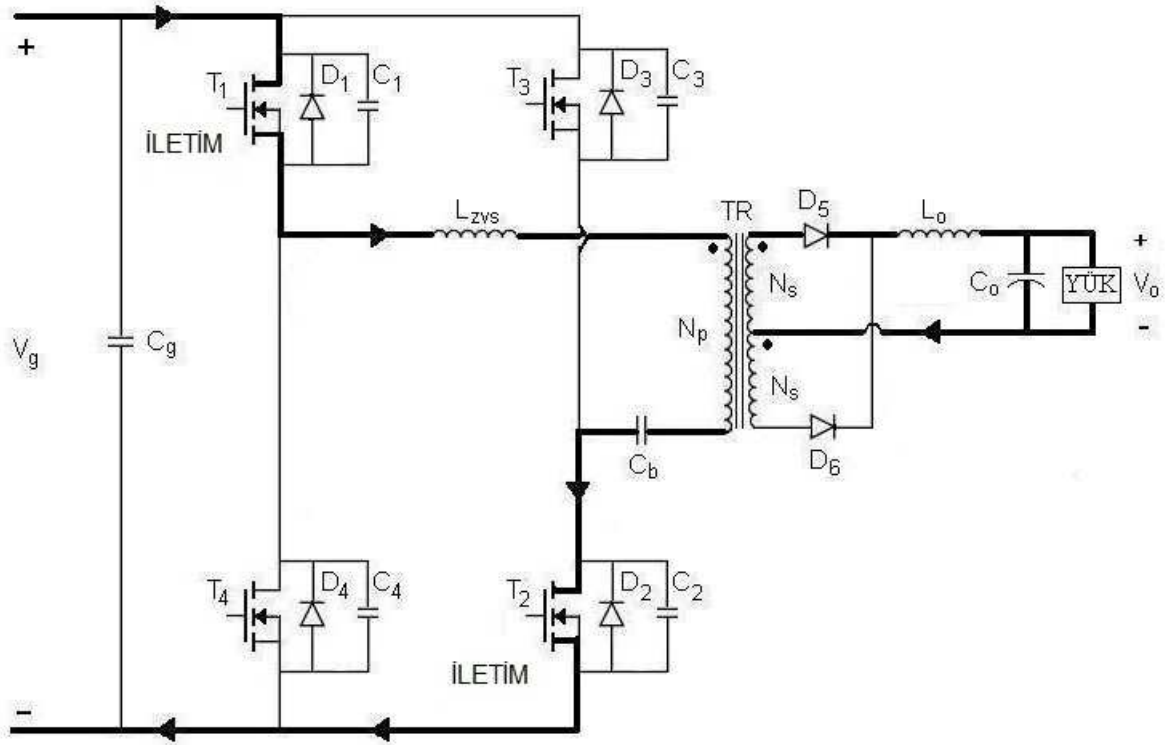
Bir önceki çalışma kipinde C_1 kondansatörü tamamen deşarj olduğu için T_1 MOSFET'i SGA ile iletme geçtikten sonra birincil sargı akımı pozitif olur ve aynı eğim ile artmaya devam eder. Birincil sargı akımı ikincil sargıdaki eşdeğer akım değerine (transformatör tur oranı ile çarpımına) ulaşana kadar transformatör çıkışa enerji vermemektedir. Bu yüzden bu zaman aralığında D_5 ve D_6 diyotları hala iletimdedir ve ikincil sargı hala kısa devre durumdadır. Bu yüzden ikincil sargı gerilimi V_s sıfırdır.

Bu çalışma kipinin sonunda birincil sargı akımı ($I_p(t_2) = I_{p1}$), ikincil sargı akımından yansıyan değer ile aynı seviyededir.

2.2.3.4 Çalışma Kipi 3 ($t_2 - t_3$ aralığı)

Çalışma kipi 2'nin sonunda birincil sargı akımı ikincil sargıdaki eşdeğer akıma eşit olunca D_6 diyotu iletimden çıkar ve yalnızca D_5 diyotu iletimde kalır.

Birincil sargı akımının I_{p1} 'den yüksek değere ulaşması ile artık transformatör üzerindeki enerji çıkışa aktarılmaya başlanır. İkincil sargı gerilimi V_s yeniden çıkış gerilimine ulaşır. Çıkış endüktansı L_o tekrar enerji depolamaya başlar. (Şekil 2-8)



Şekil 2-8 Çalışma kipi 3: Enerji aktarma aralığı

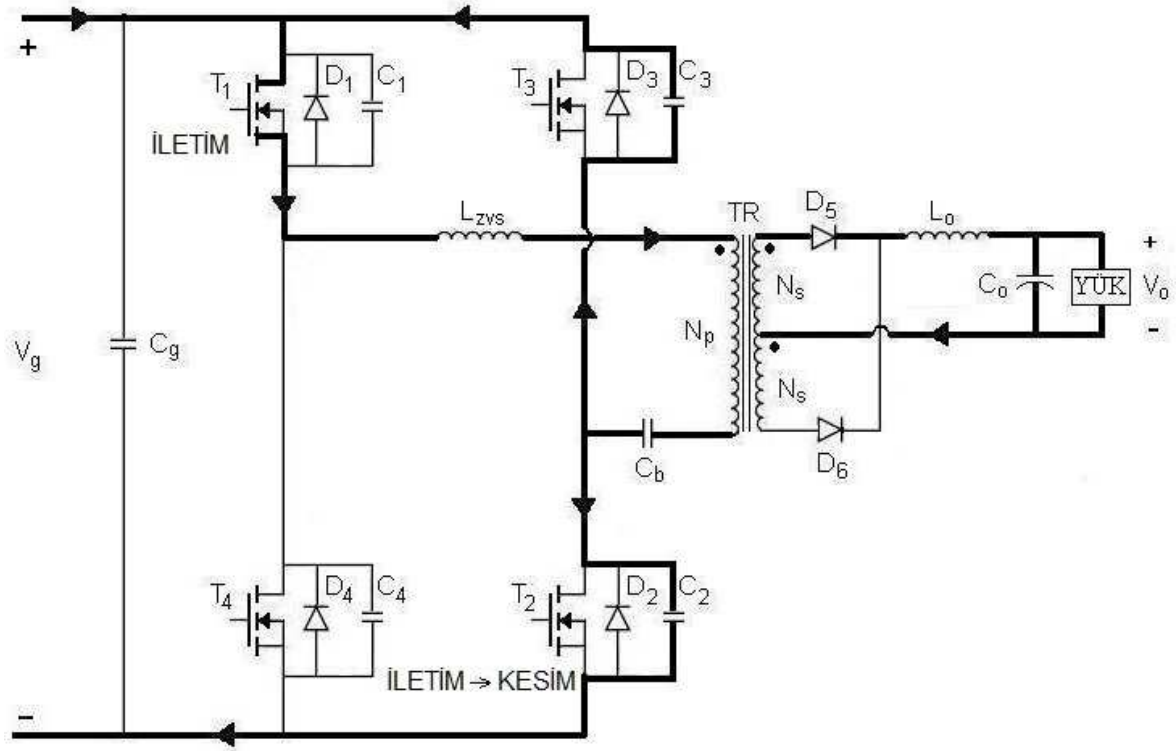
Çıkış geriliminin ve endüktansının birincil tarafa yansıması sırasıyla $V'_o(t)$ ve L'_o ile ifade edilecek olursa birincil sargı akımındaki artışın eğimi "Eş. 2.6" eşitliğindeki gibi hesaplanabilir.

$$\text{Birincil akım eğimi} = (V_g - V'_o(t)) / (L'_o + L_r) \quad (2.6)$$

Bu aralığın sonunda birincil sargı akımı en yüksek değerine ($I_p(t_3) = I_{p3}$) ulaşır. Çıkışa enerji aktarılmasından dolayı bu zaman aralığı enerji aktarım aralığı olarak adlandırılır.

2.2.3.5 Çalışma Kipi 4 ($t_3 - t_4$ aralığı)

Bu çalışma kipi T_2 anahtarının iletimden çıkmasıyla başlar. Birincil akım MOSFET'lerin çıkış kondansatörleri üzerinden dolaşmaya başlar. C_2 kondansatör gerilimi sıfırdan V_g değerine şarj olmaya başlarken, C_3 ve C_{TRNS} kondansatörleri sıfır gerilime ulaşana kadar deşarj olmaya başlarlar (Şekil 2-9).



Şekil 2-9 Çalışma kipi 4

T_3 MOSFET'i, çıkış kondansatörü C_3 tamamen deşarj olduktan sonra, SGA ile kayıpsız olarak ilettime geçirilebilir. Birincil sargı gerilimi de sıfıra düşmeye başlar. Sağ bacakta bulunan T_3 ve T_2 MOSFET'lerinin çıkış kondansatörlerinin deşarj ve şarj olmasıyla ve bir sonraki ilettime alınacak anahtarın (T_3) SGA altında ilettime geçecek olmasından bu zaman aralığı sağ bacak geçişi olarak adlandırılır.

Bu zaman aralığındaki SGA işlevi sol bacakdaki SGA'dan farklılık göstermektedir. SGA için gerekli enerji, çıkış endüktansı L_0 akımının birincil sargıya yansımından sağlanmaktadır. Bu yüzden şarj ve deşarj için gerekli enerji rezonans devre elemanlarından sağlanmamaktadır. Sağ bacak geçişinde

rezonans devre elemanlarının enerjisi kullanılmadığından SGA için gerekli süre sol bacak geçiş süresinden değişiklik gösterir [43].

Zaman aralığı içerisinde transformatör ikincil sargısından yansıyan gerilim, birincil sargı geriliminden daha yüksek değerde olmaya başlar. Buradan itibaren transformatör üzerinden çıkışa enerji aktarımı kesilmiş olur. Enerji aktarımının kesilmesiyle birlikte çıkıştaki D_6 diyotu da ilettime geçer ve ikincil sargı gerilimi de sıfıra düşer.

2.2.3.6 Çalışma Kipi 5 ($t_4 - t_5$ aralığı)

Çalışma kipi 0'da anlatılan serbest döngü aralığı ile aynı aralıktır. Tek farklılık ikincil sargıdan yansıyan akım T_1 ve T_3 MOSFET'lerinin üzerinden dolanmasıdır. Çıkış akımının birincil sargıya yansımasından dolayı birincil sargı akımı neredeyse sabit kalmaya devam eder. Düşüş çok az bir eğimle olur ki bunların sebebi de iletimsel kayıplar olarak gösterilebilir.

2.2.4. Sıfır Gerilim Anahtarlama İşleminin İncelenmesi

Sıfır gerilim anahtarlama sol ve sağ bacak geçişlerinde farklılık göstermektedir. Sol bacakdaki geçişte SGA, rezonans elemanları (L_{ZVS} ve L_{LK}) ile sağlanırken, sağ bacakdaki geçişte çıkış endüktans akımının yön değiştirmesi ile birincil sargıya yansıyan akımdan faydalanılarak yapılmaktadır. Sol bacak geçişi için en yüksek geçiş süresi çıkış akımının en düşük olduğu ve giriş geriliminin en yüksek olduğu değerde elde edilirken sağ bacak için en düşük geçiş süresi çıkış akımının en yüksek ve giriş geriliminin en düşük olduğu zamanda elde edilmektedir [4]. Bu yüzden geçişler iki değişik başlık altında incelenecektir.

2.2.4.1 Sol Bacak Geçişinde SGA

Çalışma kiplerinin detaylı olarak anlatıldığı çalışma kipi 1 bölümünde T_1 ve T_4 anahtarlarının çıkış kondansatörlerinin deşarj ve şarj olmasıyla sol bacak geçişi ve T_1 için SGA altında ilettime alınma işlemi başlamış olur. Bu zaman aralığında SGA

işlemi için $C_1 - C_{TRNS}$ ve C_4 kondansatörlerinin sırasıyla deşarj ve şarj olması için gerekli enerji “Eş. 2.7” eşitliğinde verilmiştir.

$$E_{ZVS} = \frac{1}{2} \cdot C_r \cdot (V_{g-maks})^2 \quad (2.7)$$

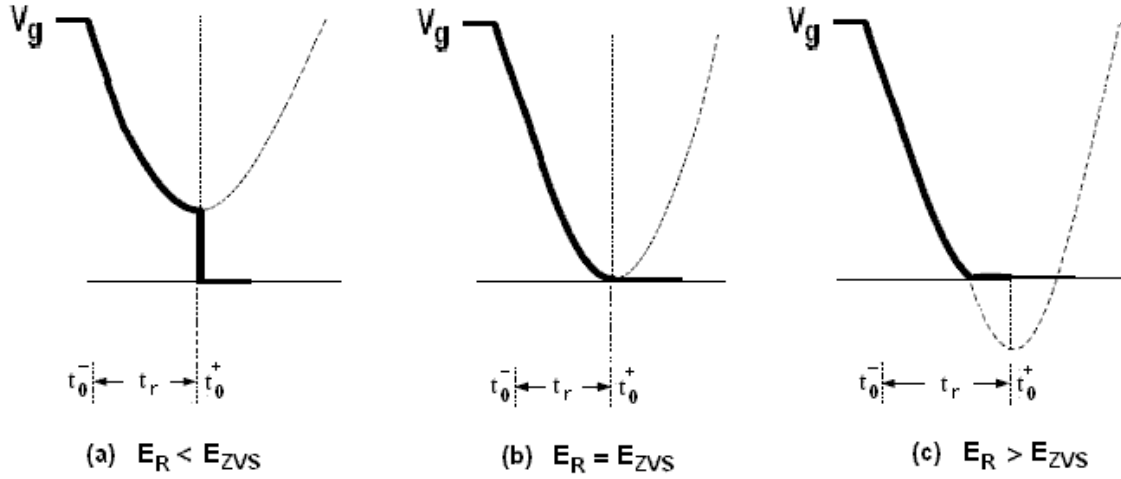
C_r kondansatör değeri, T_1 ve T_4 (T_2 ve T_3) MOSFET’lerinin çıkış kondansatörlerinin (C_1 ve C_4) ve transformatör kaçak kondansatör (C_{TRNS}) değerlerinin toplamına eşittir. Ancak MOSFET’lerin çıkış kondansatörleri bilgi sayfalarında genelde uygulamaya özel olarak verilirler. MOSFET geçit-kaynak kondansatörü (C_{GS}), akıma veya gerilime bağlı değildir. Ancak savak-kaynak (C_{DS}) ve geçit-savak (C_{GD}) kondansatörleri MOSFET üzerindeki gerilime bağlıdır [42], [43]. Bu yüzden SGA için gerekli enerji hesabında kullanılan kondansatör değeri genelde MOSFET bilgi sayfasında verilen çıkış kondansatör (C_{OSS}) değerinin 4/3 katı olarak alınır. FK-SGA-TKÇ’de kullanılan MOSFET’ler aynı ise SGA için gerekli enerji dönüşümünde kullanılan C_r aşağıdaki eşitlikle ifade edilebilir (Eş. 2.8).

$$C_r = \frac{4}{3} \cdot C_{OSS-1} + \frac{4}{3} \cdot C_{OSS-4} + C_{TRNS} \quad (2.8)$$

İki MOSFET’in çıkış kondansatörlerinin şarj ve deşarj etmek amacıyla gereken enerjinin elde edilmesi için devreye eklenen L_{ZVS} değerinin hesabı için öncelikle karar verilmesi gereken konu, SGA anahtarlama işlevinin hangi çıkış gücü aralığında yapılmak istenildiğidir. Çünkü L_{ZVS} ve L_{LK} endüktanslarında depolanan toplam enerji, transformatör birincil sargı akımının karesi ile doğru orantılı olarak değişmektedir. Endüktanslarda enerji depolama işlemi serbest döngü zamanında gerçekleştiği için birincil sargı akımı aslında ikincil sargıda dolaşan akımın (yük akımı) transformatör tur oranı (N_s/N_p) ile çarpımına eşittir. SGA amacıyla bu endüktanslarda depolanan enerji (E_R), “Eş. 2.7” eşitliğinde verilen enerji değerinden daha yüksek olmak zorundadır (Eş. 2.9).

$$\frac{1}{2} \cdot L_r \cdot (I_{P-min})^2 > \frac{1}{2} \cdot C_r \cdot (V_{g-maks})^2 \quad (2.9)$$

Değişik çıkış akımları neticesinde rezonans elemanlarında farklı enerji depolanır. Değişik enerjilere göre sol bacak geçişinde T_4 MOSFET'inin çıkış kondansatör gerilimine ait durumlar Şekil 2-10'da gösterilmiştir.



Şekil 2-10 Değişik çıkış akımlarına göre T_4 MOSFET'i üzerindeki gerilim dalga şekli

Şekil 2-10-(a)'da belirtilen durumda rezonans endüktansı üzerinde depolanan enerji SGA yapmak için gereken enerjiden düşüktür. Bu yüzden C_4 kondansatörü tamamen deşarj olamamıştır. T_4 anahtarı üzerindeki gerilim sıfır olmadan t_0^+ zamanında T_4 anahtarı açılırsa SGA işlemi tamamen yapılamamış olup anahtarlama kayıpları yaşanır. Şekil 2-10-(b)'de ise SGA için gerekli enerji ile rezonans enerjisi birbirine eşittir ve T_4 anahtarı üzerindeki gerilim t_0^+ anında sıfıra ulaşmıştır. SGA t_0^+ anından itibaren başarılı bir şekilde gerçekleştirilebilir. Şekil 2-10-(c)'de ise rezonans enerjisi SGA için gerekli enerjiden büyüktür ve T_4 üzerindeki gerilim t_0^+ süresinden önce sıfır olur. T_1 MOSFET'i üzerindeki gerilim bir sonraki yarı çevrimde T_4 mosfeti üzerindeki gerilim gibi düşünülebilir.

Tez kapsamında tasarlanan FK-SGA-TKÇ'de SGA işlevi çıkış gücünün yarısından fazla değerde olacak şekilde tasarım yapılmıştır. Çıkış gücünün yarısındaki akım değeri I_{o-zvs} alınırsa, SGA için gerekli L_r değeri "Eş. 2.10" eşitliğinden hesaplanır.

$$I_{p-\min} = I_{o-zvs} \cdot \frac{N_s}{N_p}$$

$$L_r \geq \frac{C_r \cdot (V_{g-\max})^2}{(I_{o-zvs} \cdot \frac{N_s}{N_p})^2} \quad (2.10)$$

SGA işlevi için gerekli enerji hesaplarından sonra hesaplanması gereken diğer bir değer SGA için gereken süredir. SGA için gerekli süre değeri L_r ve C_r elemanlarının rezonans periyoduna doğrudan bağlıdır ve rezonans frekansının dört katından küçük olmamalıdır. Rezonans periyodu T_{res} ve SGA için gerekli süre t_{zvs} ile ifade edilirse, bu iki süre arasındaki bağlantı aşağıdaki gibi yazılabilir [41].

$$T_{res} = 4 \cdot t_{zvs} \quad (2.11)$$

Rezonans periyodu ise “Eş. 2.12” eşitliğindeki gibi ifade edilir.

$$T_{res} = \frac{2 \cdot \Pi}{w_r} \quad (2.12)$$

Rezonans açısal frekansının (w_r), rezonans elemanları cinsinden ifadesi şu şekildedir:

$$w_r = \frac{1}{\sqrt{L_r \cdot C_r}} \quad (2.13)$$

Buradan hesaplanan t_{zvs} süresi, SGA'nın tam olarak yapılması için T_1 anahtarının iletme alınması ile T_4 anahtarının iletimden çıkarıldığı süre farkından (t_d) daha küçük olmak zorundadır. Bu yüzden t_d süresi bu hesaplardan sonra belirlenir. SGA hesaplarının çevirici devresine uygulanması çevirici malzemeleri belirlendikten sonra yapılacaktır.

2.2.4.2 Sağ Bacak Geçişinde SGA

Çalışma kiplerinin detaylı olarak anlatıldığı çalışma kipi 4 bölümünde T_3 ve T_2 anahtarlarının çıkış kondansatörlerinin deşarj ve şarj olmasıyla sağ bacak geçişi ve T_3 için SGA altında açılma işlemi başlamış olur. Bu zaman aralığında SGA işlemi için $C_3 - C_{TRNS}$ ve C_2 kondansatörlerinin sırasıyla deşarj ve şarj olması için gerekli enerji “Eş. 2.7” eşitliğinde verilmiştir.

Sağ bacak geçişinin sol bacak geçişindeki farkı geçiş süreleri arasında fark olmasıdır. Sağ bacak geçişi rezonans ile olmadığı için bu geçişteki süre “Eş. 2.14” eşitliğindeki gibi ifade edilir [43].

$$t_{RLT} = \frac{C_r \cdot V_g}{I_{p-min}} \quad (2.14)$$

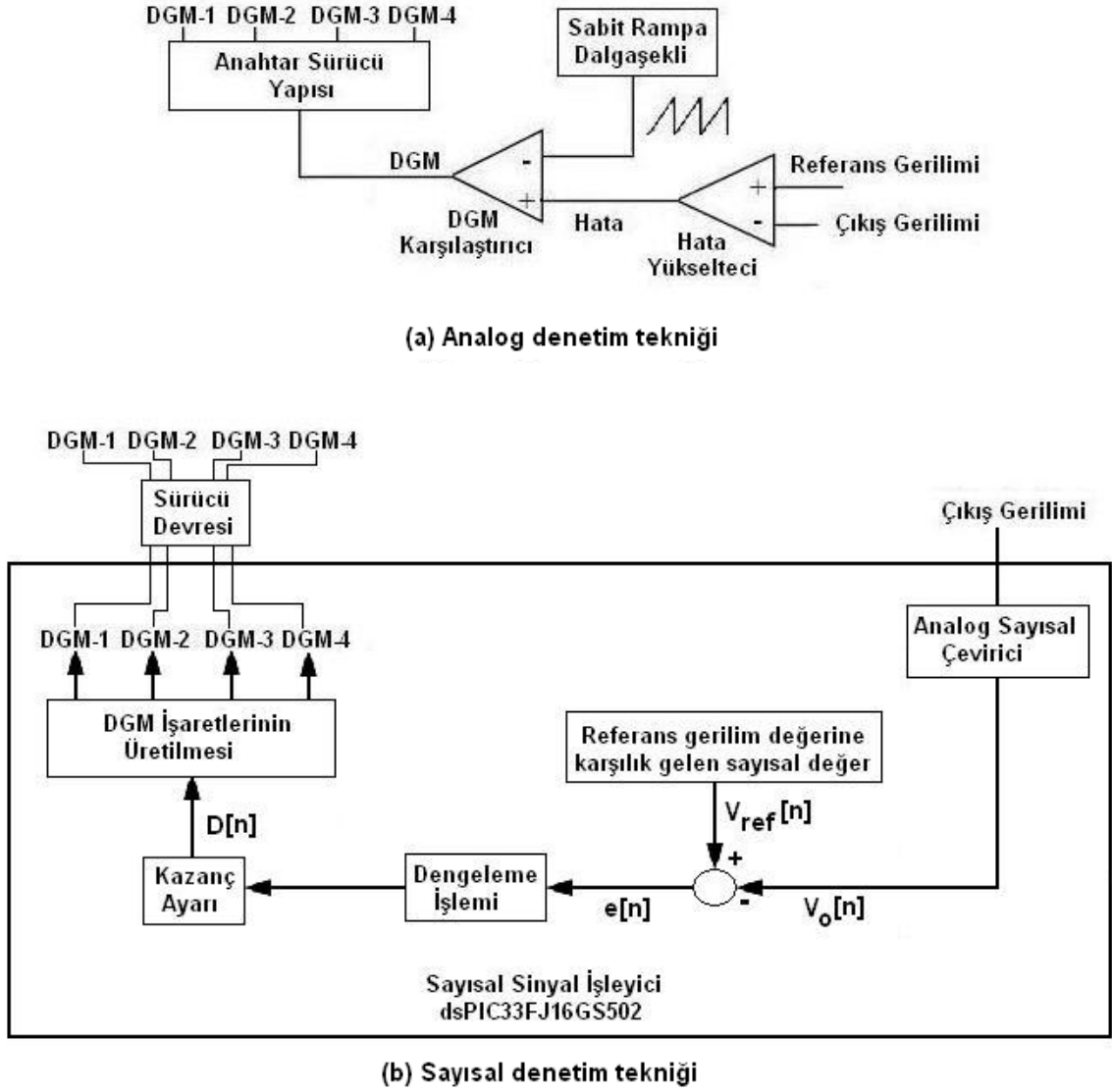
Çevirici tasarlanırken sol ve sağ bacak geçiş süreleri, SGA’nın hangi çıkış akımından sonra yapılmak istenildiğine göre hesaplanır ve hesaplar sonucunda ulaşılan sol bacak ve sağ bacak geçiş sürelerinden en yüksek süreye göre D belirlenir.

2.2.5. Sayısal Sinyal İşleyici Elemanı Seçimi ve İşlevleri

FK-SGA-TKÇ çalışma yapısı incelendikten sonra çevirici kontrol kısmının incelenmesi gerekmektedir. DGM işaretlerinin doğru şekilde üretilmesi kontrol kısmının en önemli noktalarından birisidir. Çeviricilerin kontrol edilebileceği değişik kontrol teknikleri vardır. Çevirici kontrol tekniklerine ait detaylar EK B. bölümünde detaylı olarak anlatılmıştır. Fakat kontrol tekniğinin sayısal olarak gerçekleştirilmesi için gerekli çalışmalara literatürde yeterli ayrıntıda yer verilmemiştir. Sayısal sinyal işleyici ile denetimin çalışma yapısı temel olarak geleneksel analog denetim tekniği ile benzerlik gösterir.

Analog denetleyici elemanının içerisinde bulunan gerilim ve/veya akım hata yükseltici ve DGM karşılaştırmacı yapısı, sayısal sinyal işleyici içerisinde yapılacak işlemlerle gerçekleştirilmektedir. Gerilim kontrol tekniği ile kontrol edilen çeviricide

geleneksel analog denetim yapısına karşılık sayısal sinyal işleyici ile denetim yapıldığı durumdaki yapıya dair gösterim Şekil 2-11'de verilmiştir.



Şekil 2-11 Gerilim kontrol tekniğinin gerçekleştirilmesi (a) Analog denetim (b) Sayısal denetim

Çevirici kontrol tekniği olarak tepe akım veya ortalama akım kontrol teknikleri kullanılmak istenirse gerilim kontrol tekniği ile belirtilen kısımlara ek olarak akım döngüsü de eklenir. FK-SGA-TKÇ'de kontrol edilen akım genellikle transformatör birincil akımıdır. Çeviricinin analog ve sayısal olarak, akım kontrol tekniği ile denetlendiği durumdaki yapılar Şekil 2-12'de verilmiştir.

gerçeklenebilmesi için ayrık zamanlı ortamda yeni bir fonksiyona çevrilmesi gerekir. Gerilim ve akım kontrolü için iki ayrı dengeleme fonksiyonu elde edilir. Gerilim kontrolü için elde edilen dengeleme fonksiyonu daha önceden elde edilen hata ($e[n]$) ile işlenir ve bu işlem sonucunda akım kontrol işleminin girdisi olarak $D_v[n]$ değeri elde edilir. Akım kontrolü için elde edilen dengeleme fonksiyonu ise transformatör birincil akımının örneklenmesi sonucu elde edilen $I_p[n]$ ve gerilim kontrolünün çıktısı olan $D_v[n]$ 'nin farkı ile işlenerek $D_c[n]$ değeri belirlenir. Neticede çevirici anahtarlarına uygulanması gereken D gerilim kontrolünün çıktısı ve transformatör birincil sargı akımlarına göre elde edilir. Daha sonra bu D değerine göre devreye uygulanması gereken DGM işaretlerinin genişlikleri $D[n]$ olarak elde edilir ve anahtarlara uygulanan DGM işaretlerinin süresini bu değer belirler.

Dengeleme fonksiyonları için değişik yöntemler mevcuttur. Bunlardan bilinen en genel kontrol teknikleri;

- Oransal kontrol (P kontrolü)
- Oransal ve Tümlerisel kontrol (PI kontrolü)
- Oransal, Tümlerisel ve Tümlerisel kontrol (PID kontrolü)

olarak sıralanabilir [44]. Çevirici kontrol tekniği olarak kullanılan dengeleme fonksiyonları yukarıda bahsedilen genel dengeleme fonksiyonlarının daha hassas olarak ayarlanabilecek şekilde olanlarıdır. Bunlar;

- Tek kutup dengelemesi (Tip 1),
- Sıfır ve kutup çifti dengelemesi (Tip 2),
- İki kutup iki sıfır dengelemesi (Tip 3)

olarak üç değişik şekilde anlatılmaktadır. Sayısal sinyal işleyici kullanılarak denetim yapılabilmesi için dengeleme fonksiyonları sürekli zaman ortamında elde edildikten sonra ayrık zamanlı ortamda yeniden elde edilmelidirler. Bu geçişteki en önemli noktalardan birisi örnekleme hızıdır. Örnekleme hızı kullanılan sayısal sinyal işleyici elemanına bağlıdır. Ayrık zaman ortamında genel kontrol

yöntemlerinin kullanımına ve uygulanmasına dair çalışmalar [45], [46] ve [47] kaynaklarında ayrıntılı olarak verilmiştir.

Çeviricinin anlık giriş gerilimi veya çıkış akımı değişimi gibi geçici rejimlere karşı tepkisinin hızlı olması için kontrol döngüsünün frekans bant genişliği yüksek olmalıdır. Sayısal sinyal işleyici kullanılarak denetlenen çeviricilerde bant genişliği, kullanılan sayısal sinyal işleyici elemanının işlevsel hızına bağlıdır. Çevirici kontrolü amacıyla kullanılan sayısal sinyal işleyici elemanı için kritik zamanlamaların olduğu kısımlar şu başlıklar altında özetlenebilir:

- Analog sayısal çevrim hızı,
- Bir işlem için gerekli süre,
- DGM çözünürlük seviyesi.

Sayısal sinyal işleyici elemanının yeterince hızlı olmadığı durumlarda çeviricinin tepki süresi yavaşlayacak veya kontrol döngüsü açısından ifade edilecek olursa sıfır derece tutuşlardan dolayı faz kayması artacak ve çevirici kararsız hale gelebilecektir. Bu yüzden çeviricinin yukarıda verilen konularda yeterince hızlı olması gerekmektedir.

Çevirici çıkış gerilimini ve giriş akımını okumak ve sayısal değere çevirmek amacıyla kullanılan sayısal sinyal işleyici elemanın içerisindeki analog sayısal çevirici (ASÇ) kısmının çevirici uygulamasında yeterliliği değerlendirilmelidir. Çevirici çıkış geriliminin ayarlanmak istendiği hassasiyete göre analog sayısal çevrimi için sayısal sinyal işleyici elemanının sahip olması gereken bit sayısı “Eş. 2.15” eşitliğindeki gibi hesaplanabilir.

$$N_{A/D} = \log_2 \left(\frac{V_{\text{maks-A/D}}}{V_{\text{ref}}} \cdot \frac{V_o}{\Delta V_o} \right) \quad (2.15)$$

$N_{A/D}$, çevirici kontrolünde kullanılacak sayısal sinyal işleyici elemanının ASÇ'sinde sahip olması gereken düşük bit sayısını ifade eder. $V_{\text{maks-A/D}}$ analog sayısal çevriminin en yüksek değerinin gerilim cinsinden karşılığıdır. V_{ref} , çevirici çıkış

gerilimi ile karşılaştırılacak olan referans gerilimini ifade eder. V_o çıkış gerilimini, ΔV_o ise çıkış geriliminin ayarlanmak istendiği hassasiyet seviyesini veya çıkış geriliminde izin verilen en yüksek gerilim sapmasını belirtmektedir. Analog sayısal çevrimi için gerekli bit sayısı çevirici çıkış geriliminde müsaade edilen en yüksek dalgalanma dikkate alınarak hesaplanmalıdır. “Eş. 2.15” ifadesinin sonucu kesirli bir ifade olursa bir üst basamaktaki tam sayı değerine yuvarlanır.

Çevirici çıkış geriliminin doğrudan bağlı olduğu D, sayısal sinyal işleyici elemanı tarafından üretilen DGM işaretleri ile belirlenir. Bu yüzden DGM hassasiyeti doğrudan çevirici çıkış gerilimindeki hassasiyeti belirlemektedir. DGM için çözünürlük seviyesi DA-DA çevirici uygulamalarında “Eş. 2.16” eşitliğindeki gibi hesaplanabilir [48].

$$N_{DGM} \geq N_{A/D} + \log_2 \left(\frac{V_{ref}}{V_{maks-A/D} \cdot G} \right) \quad (2.16)$$

N_{DGM} , çevirici anahtarlarını sürmek amacıyla kullanılan DGM işaretlerinin üretildiği sayısal sinyal işleyici elemanının, DGM işlevinde sahip olması gereken en düşük bit sayısını ifade eder. G ise çevirici kazanç oranını ifade etmektedir. Genel bir ifadeyle DGM için gerekli bit sayısı analog sayısal çevrimi bit sayısından en az bir bit fazla olmak zorundadır.

Sayısal sinyal işleyici elemanı içerisinde yüksek hıza sahip bir karşılaştırıcı yapısının olması akım kontrol tekniği ile denetlenmeyen çevirici kontrol işlemleri açısından ayrı bir avantaj sağlayacaktır. Örneğin her periyotta belirli bir değerin altında kalması istenilen giriş veya çıkış akımı, çevrimde bir gecikme olmayacak şekilde karşılaştırıcı yapı ile kontrol edilerek sınırlandırılabilir. Bu sayede çıkış veya giriş kısa devre durumlarına karşı tedbir alınmış olur. Tüm bu işlemler çevirici kontrol döngüsüne paralel olarak yapıldığı için ayrıca bir gecikme getirmeyecektir. Karşılaştırıcı yapıların olmadığı durumda çevirici devresine ek olarak harici bir karşılaştırıcı devresi kurmak veya çeviriciyi akım kontrol tekniği ile kontrol etmek gerekir. Bu da tasarımdaki karmaşıklığı artırdığı gibi boyut ve maliyet açısından da dezavantaj getirir. Bu kontrollerin yapılabileceği başka bir yöntem ise çevirici

analog sayısal çeviricisi ile değerleri sayısal değerlere çevirip kıyaslamaktır ki bu da kontrol döngüsüne gecikme getirir ve istenilen bir durum değildir.

Sayısal sinyal işleyici ile denetlenen çeviricide, kontrol ve geri besleme fonksiyonlarının yanı sıra kullanıcıyla haberleşme özelliği de eklenebilir. FK-SGA-TKÇ'de anahtarlama periyodunun yarı süresince işlem yapılır ve buradan elde edilen D diğer yarı periyotta da aynen uygulanır. Bu yüzden ikinci yarı periyotta herhangi bir işlem yapılmadığı için bu süre haberleşme veya diğer ek özellikler için ayrılabilir.

3.2. Analog Devre Tasarımı

Çevirici kontrol devresinin tasarımını yapmadan önce güç katının (analog devre) tasarımı yapılmalıdır. Çünkü kontrol devresi tasarlanırken güç bölümünün geçiş fonksiyonu gereklidir ve bu bölüme ait değerler tam olarak bilinmelidir. Aksi takdirde burada olacak ufak değişimler kontrol devresi tasarımının en baştan yapılmasına neden olabilir. Bu sebeplerden dolayı güç bölümünde tasarlanan ve hesaplanan değerlerin özet şeklinde de olsa anlatılması gerekir. Ayrıntılı tasarımlar için kaynaklar adres gösterilmiştir.

3.2.1. D'nin ve Transformatör Tur Oranının Belirlenmesi

Çevirici güç katı tasarımında, görev çevriminin (D) belirlenmesi, manyetik elemanların tasarımı, çevirici malzemelerinin seçimi, çıkışta bulunan alçak geçirgen filtre hesabı gibi çevirici kontrol kısımları hariç diğer tüm kısımlar yer alır. Çevirici tasarımında öncelikle D belirlenmeli daha sonra giriş gerilim aralığı ve çıkış gerilimine göre transformatör tur oranına karar verilmelidir. FK-SGA-TKÇ gerilim düşürücü tipte bir çeviriciden türetildiği için sürekli iletim kipinde çalıştırılır. Bu yüzden çıkışta bulunan endüktans tasarlanırken sürekli iletim kipinde çalışacak şekilde tasarımı yapılır. Son olarak çıkış gerilimindeki en yüksek dalgalanma seviyesine göre çıkış kondansatörü seçilir. Çevirici çalışma değerlerine göre anahtarlama elemanları ve doğrultucu elemanlarının seçimi yapılır.

Gerilim düşürücü devrelerde D en yüksek 0.5 değerini alabilir. Ancak FK-SGA-TKÇ'de D'yi kısıtlayan iki etkenden birisi SGA işlevi için gereken süre değeri ise güç girişinin kısa devre olmasını önleyecek kadar aynı hat üzerindeki anahtarların iletme ve kesime girme süreleri arasında olması gereken farktır. SGA amacıyla kullanılan rezonans elemanlarının değerleri küçük olduğu için zaman sabiti ya da rezonans zamanı da küçük olacaktır. Çevirici tasarımında kullanılan MOSFET'lerin açılma ve kapanma süreleri ise genelde 100-500ns aralığında olmaktadır. Çevirici teknik özelliklerinin olduğu Çizelge 2-1'den çeviricinin anahtarlama frekansı 50kHz olacak şekilde tasarımı yapılmıştır. Buradan hareketle anahtarlama periyodu 20µs ve iki MOSFET için gerekli geçiş zamanı 1µs alınırsa çevirici için en yüksek D değeri 0.45 olarak hesaplanacaktır. Bu yüzden güvenli olacak şekilde D'yi 0.4 olarak belirlemek faydalı olacaktır.

Transformatör tur oranı belirlemek için giriş geriliminin en düşük olduğu değer dikkate alınır ve “Eş. 3.1” eşitliği kullanılabilir.

$$V_o = V_{g-\min} \cdot \frac{N_s}{N_p} \cdot 2 \cdot D - V_D \quad (3.1)$$

Sayısal sinyal işleyici ile denetimin avantajı sayesinde çıkış geriliminin ayarlanabilir olduğu çeviricide transformatör tur oranını çıkış geriliminin en yüksek değeri 48 VDA’da hesaplamak gerekir. İkincil sargı üzerinde bulunan diyot elemanlarındaki iletim oldukları durumdaki gerilim düşümü 1V olarak alınırsa transformatör tur oranı “Eş. 3.2” ’deki gibi hesaplanır.

$$N = \frac{N_s}{N_p} = \frac{48+1}{350 \times 2 \times 0.4} = 0.175 \quad (3.2)$$

3.2.2. MOSFET ve Çıkış Diyotlarının Seçilmesi

Çevirici de kullanılacak anahtarlama elemanı olarak neden MOSFET seçildiğinden daha önce Bölüm 1’de bahsedilmişti. MOSFET’leri seçerken dikkat edilmesi gereken iki durum vardır: birincisi MOSFET üzerinden geçecek sürekli akım (I_{DS}) değeri (Eş. 3.3), diğeri ise savak-kaynak pimleri arasındaki gerilimin (V_{DS}) en yüksek değeridir (Eş. 3.4). İlgili eşitlikler kullanılarak MOSFET’in en yüksek akım ve gerilim değeri;

$$I_{DS} \geq N \cdot I_{o-\max} = 0.175 \cdot 21 = 3.675 \text{ A} \quad (3.3)$$

$$V_{DS} \geq V_{g-\max} + \text{Kaçak endüktanstan dolayı anlık gerilim yükselmeleri} \quad (3.4)$$

$$V_{DS} \geq 450 \text{ V}$$

olarak hesaplanır. Ayrıca seçilen MOSFET’in iletme alma ve iletimden çıkma sürelerinin, D değerini belirlerken kullanılan aralıkta olmasına dikkat edilmelidir.

Transformatör çıkışında doğrultma amacıyla kullanılan diyotlar için aynı şekilde anot-katot arası en gerilimin (V_{D-AK}) ve üzerlerinden geçecek ortalama akımın (I_{D-ort}) en yüksek değerleri aşağıdaki eşitliklerdeki gibi hesaplanmalıdır.

$$V_{D-AK} \geq V_{g-maks} \cdot N \cdot 2 = 157.5 \text{ V} \quad (3.5)$$

$$I_{D-ort} = I_{o-maks} \cdot D + \frac{I_{o-maks}}{2} \cdot (1 - 2D) = 10.5 \text{ A} \quad (3.6)$$

Yapılan hesaplar doğrultusunda seçilen MOSFET ve çıkış diyotlarına ilişkin teknik özellikler sırasıyla EK E. ve EK F. bölümlerinde verilmiştir.

3.2.3. Transformatör Tasarımı

Çeviricilerde kullanılan manyetik elemanların tasarımı birçok kaynakta detaylı olarak anlatılmıştır. Tasarımlarda genelde ilk olarak geometrik sabit değerine (K_g) göre kullanılacak nüve boyutu hakkında genel bir bilgi edinilir. K_g hesabı “Eş. 3.7” eşitliğindeki gibi verilmiştir [49].

$$K_g = \frac{P_t}{2 \cdot K_e \cdot \alpha} \quad (3.7)$$

Bu eşitlikte kullanılan ifadeler aşağıdaki gibi hesaplanabilir.

$$P_o = I_{o-maks} \times V_o \quad (3.8)$$

$$P_t = 1.41 \times P_o + \frac{P_o}{\eta} \quad (3.9)$$

$$K_e = 0.145 \times K_f^2 \times f^2 \times B^2 \times 10^{-4} \quad (3.10)$$

FK-SGA-TKÇ uygulamasında, çalışma frekansı (f) 100kHz, transformatöre uygulanan işaret kare dalga olduğu için $K_f = 4$, çevirici verimi (η) %90 olarak alınır. Bu çalışma frekanslarına uygun nüve malzemesi olarak genelde piyasada da

kolay bulunabilen Ferrite N87 veya N97 tercih edilmektedir. N87 malzemesi için en yüksek manyetik akı yoğunluğu (B) 100kHz frekansı için 350mT verilmiştir [50]. Ancak nüve kayıplarını azaltmak için B, 200mT olarak tasarım yapılmıştır. Transformatör birincil sargısındaki en yüksek gerilim değerinin 450VDA olmasından dolayı sargılar arasında yalıtkan malzeme kullanılması gerekmektedir. Bu yüzden hesaplanan K_g değeri ayrıca 1.5 ile çarpılır. Hesaplamalar sonucunda $K_g = 0.378$ elde edilmiştir. ETD-44 nüvesi için K_g değeri 0.359 iken ETD-49 için 0.59 olarak verilmiştir [49]. ETD-44 tasarım kriterleri doğrultusunda küçük olacağı için ETD-49 kullanılmasına karar verilmiştir.

Faraday kanunundan B değerine göre olması gereken sarım sayısı “Eş. 3.11” eşitliğindeki gibi hesaplanabilir.

$$\Delta\phi \times N_p = \int V_g \times dt \quad (3.11)$$

$$\Delta\phi = B_{AA} \times A_c$$

A_c seçilen nüvenin kullanılan etkin alanını ifade eder. Buradan hareketle transformatör birincil sargı sayısını hesaplamak için “Eş. 3.12” kullanılabilir.

$$2 \times B_{maks} \times A_c \times N_p = V_g \times D \times T_s \quad (3.12)$$

$$2 \times 0.2T \times 2.11 \times 10^{-4}m^2 \times N_p = 350V \times 0.4 \times 20 \times 10^{-6}sec$$

$N_p \cong 33$ olarak hesaplanır. “Eş. 3.2” eşitliğinde bulunan tur oranına göre ikincil sargı sarım sayısı;

$$N_s = N_p \times 0.175 = 5.775 \cong 6$$

olarak seçilir. Transformatörün yeni tur sayılarına göre tur oranı

$$N = \frac{N_s}{N_p} = 0.181$$

olacak şekilde güncellenir.

Transformatör kayıpları nüve kaybı ve direnç kaybı olarak iki değişik kayıp değerinin toplamıdır. Nüve kaybı çalışma frekansı (f_s), manyetik akı yoğunluğu (B_{maks}) ve seçilen nüve büyüklüğüne bağlıdır. Direnç kaybı ise transformatör sargılarındaki dirençlerden dolayı oluşan kayıptır. Bu kaybı azaltmak için birincil ve ikincil sargılara paralel olarak aynı tur oranında sargılar eklenebilir. Transformatörün etkin kullanılması ve ne kadar sarım sarılabileceğine dair hesaplar [49]'da verilmiştir. Transformatör sargılarında anahtarlama frekansına bağlı olarak sargı tellerinin kalınlıkları ve sarım yöntemi hakkında çok dikkat edilmesi gereken iki temel konu yüzey etkisi ve yakınlık etkisi konularıdır. Bu konulara dikkat edilmediği takdirde transformatördeki kayıplar çok yüksek seviyelere çıkabilir. Bu konulara ilişkin detaylar [51], [52], [53] ve [54] kaynaklarında mevcuttur.

3.2.4. Çıkış Endüktans Seçimi

FK-SGA-TKÇ sürekli iletim kipinde çalışacağı için en düşük çıkış akımı en yüksek çıkış akımının %10'u olarak seçilebilir. Çıkış endüktansı değeri kesikli iletim ile sürekli iletim kiplerinin geçiş sınırındaki duruma göre belirlenir. EK A. bölümünde “Eş. A.8” eşitliğinde verilen kritik endüktans değeri, FK-SGA-TKÇ için “Eş. 3.13” eşitliğindeki gibi yazılabilir.

$$L_o = \frac{V_o \times 2 \times f_s \times (1 - 2 \times D_{min})}{2 \times I_{o-maks} \times 0.1} \quad (3.13)$$

En düşük D çevirici giriş geriliminin en yüksek olduğu durumda elde edilir ve “Eş. 3.14” eşitliğinden hesaplanabilir.

$$D_{min} = \frac{V_o + V_D}{V_{g-maks} \times N \times 2} = \frac{48 + 1}{450 \times 0.181 \times 2} = 0.3 \quad (3.14)$$

“Eş. 3.13” ve “Eş. 3.14” eşitlikleri kullanılarak çıkış endüktans değeri aşağıdaki gibi hesaplanır.

$$L_o = \frac{48 \times 10^{-5} \times (1 - 2 \times 0.3)}{2 \times 21 \times 0.1} = 45.7 \mu H$$

Çıkış endüktans tasarımında dikkat edilmesi gereken husus endüktans akımı dalgalanma frekansının 100kHz olmasıdır. Endüktans tasarımında geometrik sabit K_g değeri “Eş. 3.15” ’deki gibi hesaplanmaktadır [49].

$$K_g = \frac{\frac{1}{2} \times L \times (I_{maks} \times 1.1)^2}{K_e \times 0.5} \quad (3.15)$$

$$K_e = 0.145 \times P_o \times B_{maks}^2 \times 10^{-4} \quad (3.16)$$

Nüve malzemesi olarak yine N87 kullanılır ve B_{maks} değeri 0.2T kabul edilerek yukarıdaki eşitliklerden $K_g = 0.417$ olarak hesaplanır. Bu değer için uygun nüve ETD-49 olarak belirlenir. Endüktans kayıpları da transformatörde olduğu gibi nüve ve direnç kaybı olarak iki çeşittir. Endüktans akımındaki dalgalanma seviyesi düşük olduğu için nüve kaybı düşüktür ancak çıkış gücünün yüksek olduğu durumda yük akım değeri fazla olduğu için sargıların direncinden gelen kayıp değeri yüksek olmaktadır. O yüzden yüzey etkisini dikkate alarak sargıların paralel olarak fazla sayıda ve tel kalınlığına dikkat ederek sarılmasında fayda vardır.

3.2.5. Çıkış Kondansatör Seçimi

Çıkış kondansatörü, çevirici çıkış gerilimindeki dalgalanma seviyesine göre belirlenir. EK A. bölümünde çıkış kondansatör değeri hesabı, “Eş. A.14” eşitliğinde verilmiştir. Çevirici teknik özelliklerinde çıkış gerilimindeki en yüksek dalgalanma 100mV olarak belirtilmiştir. C_o kondansatörünün değerini belirlemek için “Eş. 3.17” eşitliği kullanılabilir.

$$\Delta V_o = \frac{\Delta i_L \cdot T_s}{8 \cdot C_o} + R_{esr} \cdot \Delta i_L \quad (3.17)$$

Anahtarlama frekans aralığı 50-400kHz arasında olan çeviricilerde genellikle çıkış kondansatörü olarak alüminyum elektrolitik kondansatörler tercih edilir [55]. Eşdeğer seri direnç (R_{esr}) değerleri seramik kondansatörlerden yüksek olmalarına rağmen yüksek gerilimde yüksek değerlere sahip kondansatörlerdir. Kondansatör iç direnci, kondansatör değeri ve piyasadaki ürünler dikkate alınarak yapılan hesaplarda çıkış için gerekli kondansatör değeri, $C_o = 1500\mu F$ olarak hesaplanır. Eş değer seri direnci düşük tutmak amacıyla $100\mu F$ kondansatörler paralellenerek kullanılmıştır.

3.2.6. SGA Süresi ve Malzeme Seçimi Hesapları

Çeviriciye ait gerekli hesaplamalar yapıp, buna göre malzemeler seçildikten sonra SGA için gerekli bilgiler elde edilmiştir. SGA amacıyla devreye eklenen rezonans endüktansının (L_{zvs}) değeri ve rezonans süresi artık hesaplanabilir. Rezonans süresinin değerine göre gerektiği durumda yeniden D hesabı için geri dönüş yapılabilir.

Seçilen MOSFET'lerin çıkış kondansatör değeri (C_{oss}) $160pF$ olarak verilmiştir ve transformatörün kaçak kondansatör değeri (C_{trns}) $75pF$ olarak ölçülmüştür. Rezonans kondansatör değeri “Eş. 2.8” eşitliğinden faydalanılarak hesaplanır.

$$C_r = \frac{4}{3} \cdot 160pF + \frac{4}{3} \cdot 160pF + 75pF \cong 502pF \quad (3.18)$$

Devredeki rezonans kondansatör değeri bilindiğine göre SGA yapmak için gerekli olan endüktans değeri yük akımı $10A$ 'den büyük iken “Eş. 2.10” eşitliğinden çıkarılabilir.

$$L_r \geq \frac{502 \times 10^{-12} \times (450)^2}{(10 \times 0.181)^2} = 31\mu H \quad (3.19)$$

SGA için gerekli endüktans (L_r) transformatör kaçak endüktans (L_{LK}) değeri ve devreye eklenen endüktansın (L_{zvs}) toplamı olduğu için transformatör kaçak

endüktans değeri hesaplanan endüktans değerinden çıkarılır. Bu durumda devreye eklenmesi gereken endüktans değeri;

$$L_{zvs} = L_r - L_{LK} = 31 - 4.2 = 26.8\mu H \quad (3.20)$$

olarak hesaplanır. SGA için tasarlanan endüktans için EE25 nüvesi kullanılmıştır. Çünkü endüktans anlık olarak giriş gerilimine ulaşacağı için sarımlar arasında yalıtım malzemesi gerekmektedir. Bu sebepten nüve boyutu gerekenden biraz daha büyük seçilmiştir.

Rezonans endüktans ve kondansatör değerleri bilindiğine göre SGA için gerekli süreler sol bacak geçişi için “Eş. 2.11”, “Eş. 2.12” ve “Eş. 2.13” eşitliklerinden, sağ bacak geçişi için ise “Eş. 2.14” eşitliğinden hesaplanabilir. Sol bacak geçişi için gerekli SGA süresi;

$$w_r = \frac{1}{\sqrt{31 \times 10^{-6}} \times \sqrt{502 \times 10^{-12}}} \cong 8.01 \text{MHz} \quad (3.21)$$

$$t_{zvs} = \frac{\pi}{2 \times w_r} = 0.195 \mu s \quad (3.22)$$

olarak hesaplanır. Sağ bacak için gerekli süre ise;

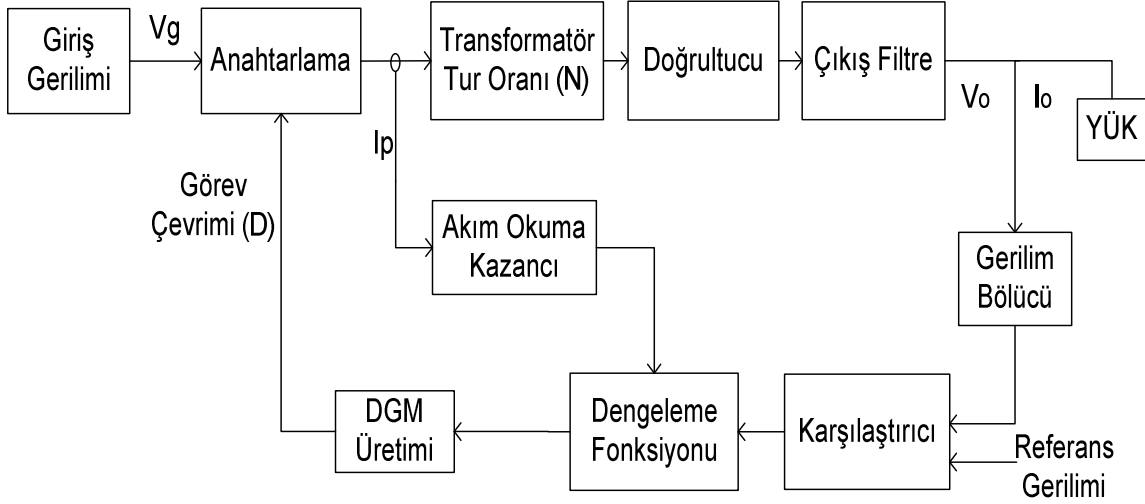
$$t_{RLT} = \frac{502 \times 10^{-12} \times 450}{10 \times 0.181} = 0.124 \mu s \quad (3.23)$$

olarak hesaplanmıştır. Bu sürelerden en yüksek olanı sol bacak geçiş süresidir ve anahtarlama frekansının (50kHz) yaklaşık %1’ini ifade etmektedir. D 0.4 seçildiği için çeviricide SGA işlevi için yeterli süre (2μs) ayrılmıştır.

3.3. Çevirici Kontrol Devresi Tasarımı

Kontrol devresi tasarımında öncelikle uygun kontrol tekniklerinden birisi seçilmelidir. Daha sonra çeviricinin güç bölümünün geçiş fonksiyonu elde

edilmelidir. Bu fonksiyonun bode çizeneğine göre dengeleme yöntemlerinden birisine karar verilmelidir. Dengeleme fonksiyonu elde edildikten sonra çeviricinin açık döngü bode çizeneğine göre tasarıma devam edilmelidir. Çeviricinin temel bloklar halinde gösterimi Şekil 3-2’de verilmiştir. Bu bölümde kontrol devresi tasarımı için gerekli adımlar sırasıyla anlatılacaktır.



Şekil 3-2 FK-SGA-TKÇ blok gösterimi

Kontrol devresi çıkışında D elde edildiği için ve kontrol edilmek istenen çıkış gerilimi veya giriş akımı olduğundan, geçiş fonksiyonları elde edilirken, D 'nin çıkış gerilimi veya giriş akımı türünden birbirine bağlı fonksiyonları olarak elde edilmesi gerekmektedir.

3.3.1. Analog Devresi Geçiş Fonksiyonu (Devre Modeli)

Güç katı kısmına ait hesaplamalar yapıldıktan sonra çevirici devre modeli çıkarılırken çevirici geçiş fonksiyonu iki kısım halinde yazılabilir. İlk olarak giriş gerilimi, D ve transformatör tur oranının olduğu birinci kısım, ikinci olarak alçak geçiren filtrenin bulunduğu çıkış kısmı yazılabilir. FK-SGA-TKÇ devre modellerinin ayrıntılı olarak çıkarılmasına ilişkin çalışmalar [56], [57] ve [58] kaynaklarında detaylı olarak yapılmıştır. Tez kapsamında devre modeline ayrıntılı olarak incelenmesine gerek görülmemiştir. Birinci kısma ait geçiş fonksiyonu (T_{G1}) “Eş. 3.24” eşitliğindeki gibi yazılabilir.

$$T_{G1} = \frac{V_s}{D} = V_g \times \frac{N_s}{N_p} \times 2 \quad (3.24)$$

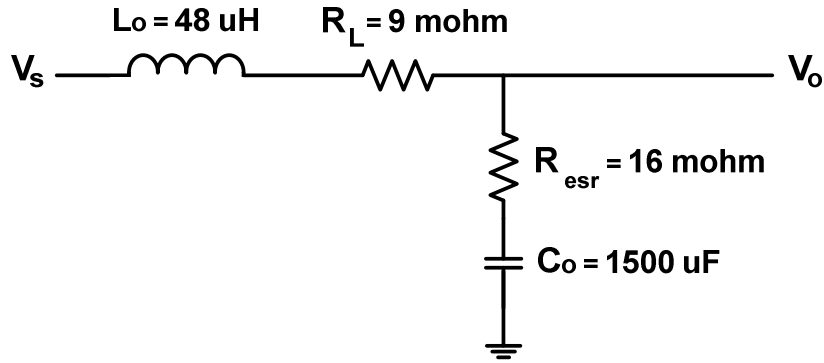
Çıkış filtresi geçiş fonksiyonu $T_{LC}(s)$ olarak tanımlanırsa, ikinci kısım için geçiş fonksiyonu (T_{G2}) “Eş. 3.25” eşitliğindeki gibi ifade edilebilir.

$$T_{G2} = \frac{V_o}{V_s} = T_{LC}(s) \quad (3.25)$$

Güç kısmına ait geçiş fonksiyonunun tamamı ($T_G(s)$) bu iki fonksiyonun çarpımına eşittir ve çıkış geriliminin D’ye oranını verir (“Eş. 3.26”).

$$T_G(s) = \frac{V_o}{D} = V_g \times \frac{N_s}{N_p} \times 2 \times T_{LC}(s) \quad (3.26)$$

T_{G1} bilindiği için geriye $T_{G2}(s)$ fonksiyonunu elde edilmesi kalır. Bu fonksiyon aslında çıkış filtresinin fonksiyonudur. Çıkış filtresine ait gösterim Şekil 3-3’teki gibidir.



Şekil 3-3 Çıkış LC filtresi

Çıkış filtresinin geçiş fonksiyonu “Eş. 3.27” eşitliğindeki gibi elde edilir.

$$T_{LC}(s) = \frac{V_o}{V_s} = \frac{\frac{1}{L_o C_o}}{s^2 + \frac{R_L}{L_o} s + \frac{1}{L_o C_o}} \quad (3.27)$$

Dengeleme fonksiyonunda kullanılması amacıyla, güç bölümünün geçiş fonksiyonundaki sıfırlar ve kutupların bulunması gerekmektedir. Kutuplar $T_{LC}(s)$ fonksiyonunda paydanın kökleridir ve sıfır ise payın kökleri veya çıkış kondansatörü iç direncinden kaynaklanan noktadır.

Devredeki değerleri daha önceden hesaplanan L_o ve C_o eşitlikte yerine konulursa, T_G fonksiyonunun kutupları aşağıdaki gibi bulunur.

$$P_1 = -290.09 + j 3639.949$$

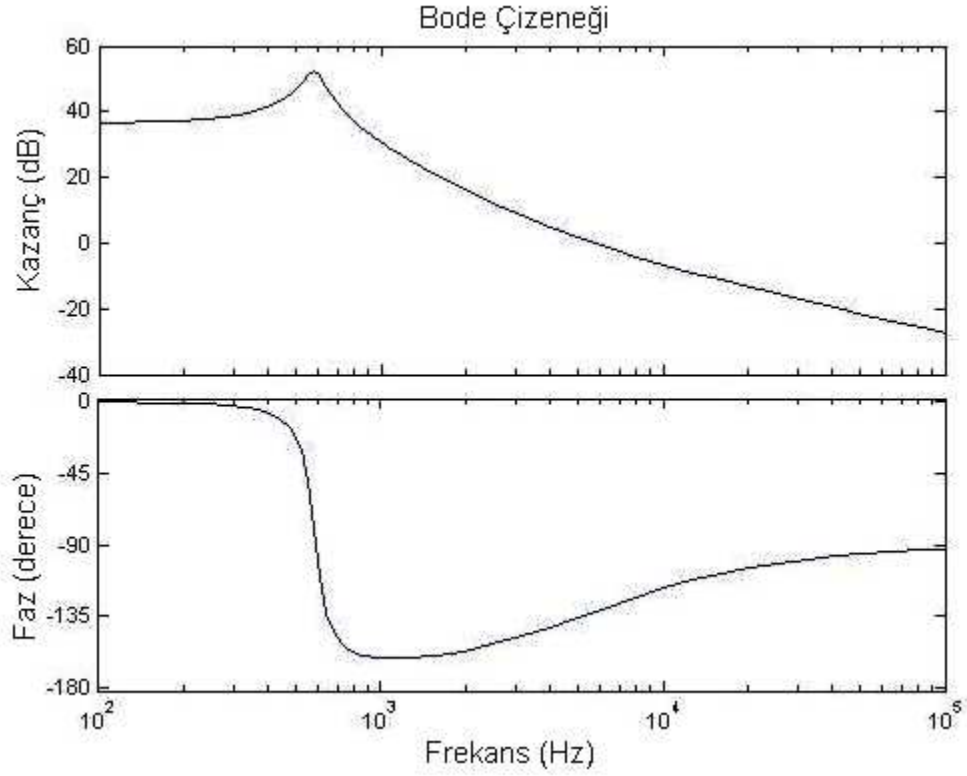
$$P_2 = -290.09 - j 3639.949$$

$T_G(s)$ geçiş fonksiyonunun sıfırı, çıkış kondansatörü iç direncine doğrudan bağlıdır ve “Eş. 3.28” eşitliğindeki gibi elde edilebilir.

$$f_{z-esr} = \frac{1}{2.\pi.C_o.R_{esr}} = 6631,45\text{Hz} \quad (3.28)$$

Çeviricilerde dikkat edilmesi gereken nokta çıkışta alüminyum elektrolitik türü bir kondansatör kullanılıyorsa bu kondansatörlerin R_{esr} değerleri sıcaklığa bağlı olarak değişiklik göstermektedir. Bu durumda geniş sıcaklık aralığında çalışacak çeviriciler için kondansatör eşdeğer direncinin her iki değeri de göz önünde bulundurulmalıdır. Ancak hesaplarda en düşük direnç değerinin kullanılması faydalı olacaktır.

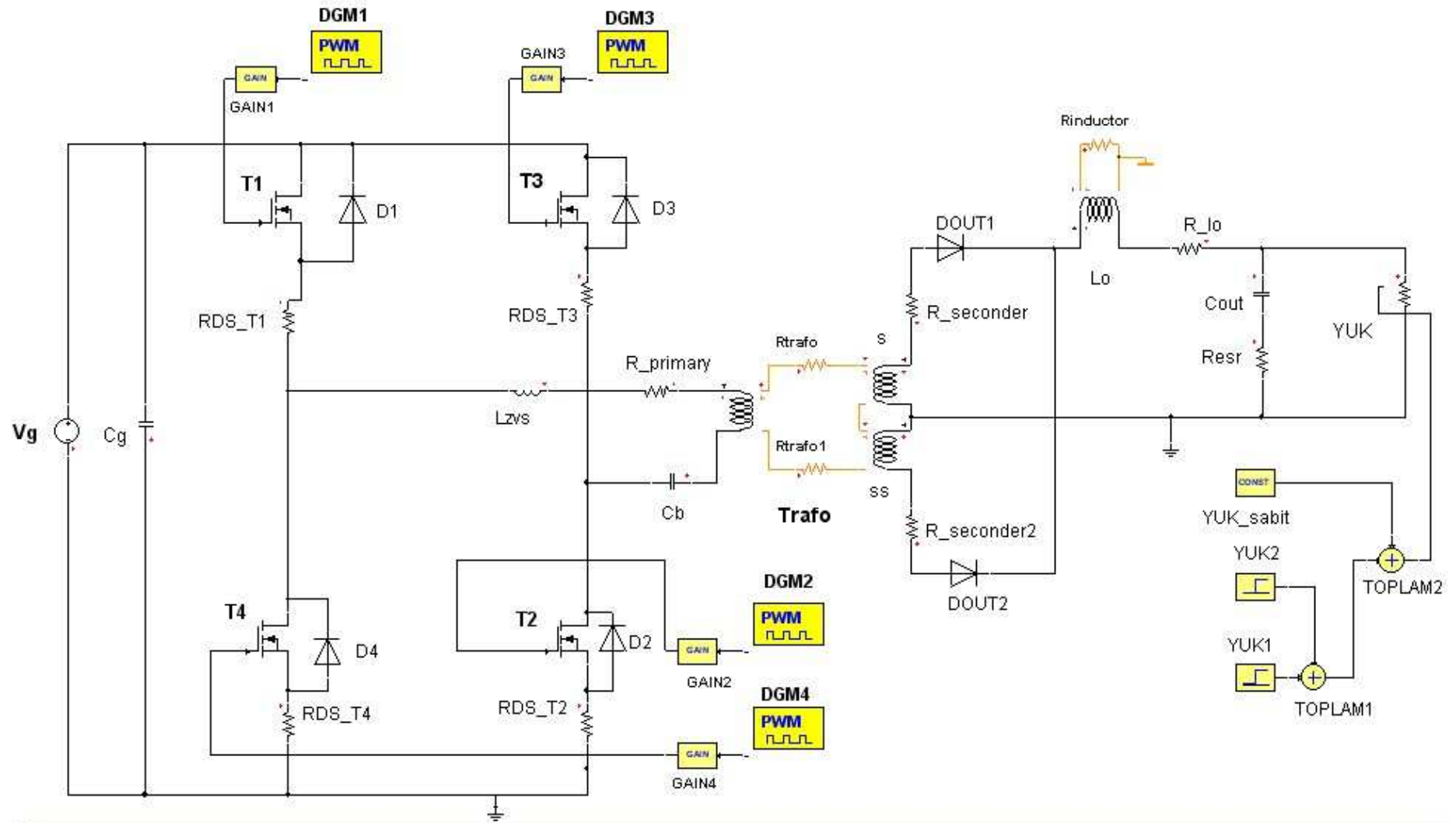
Güç kısmı geçiş fonksiyonu tamamen belirlendiğine göre güç katına ait kazanç-frekans (bode) çizeneği oluşturulabilir. Dengeleme fonksiyonu düşünüldüğünde en düşük giriş gerilimine göre kazanç hesabı yapmak faydalı olacaktır. Çünkü dengelenmesi gereken en yüksek kazanç değeri giriş gerilimi en düşük seviyedeyken meydana gelir. Yukarıda yapılan hesaplamalara göre en düşük giriş geriliminde MATLAB programı ile elde edilen güç devresine ait bode çizeneği Şekil 3-4'teki gibidir.



Şekil 3-4 Giriş gerilimi 350VDA iken güç bölümü ($T_G(s)$) Bode çizeneği

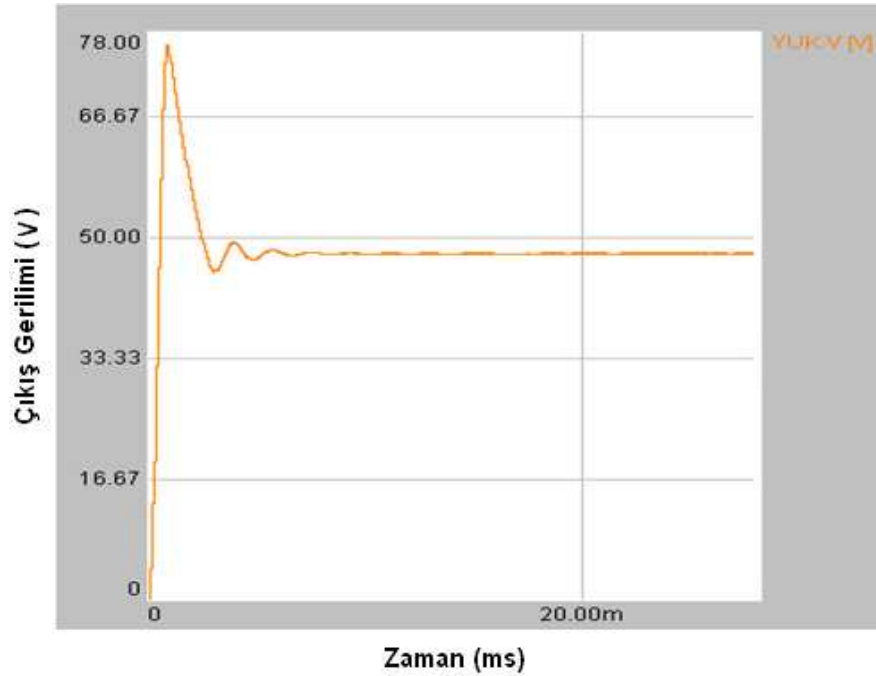
3.3.2. Çevirici Açık Döngü Benzetim Sonuçları

Çeviricide kullanılan malzemelere ait değerler hesaplandıktan sonra çeviricinin kontrol döngüsü olmadan çalıştırıldığı duruma ait benzetimi gerçekleştirilebilir. Çevirici açık döngü benzetim sonuçlarının daha sonra tasarlanacak olan kontrol yöntemi ile yapılacak kapalı döngü benzetim sonuçlarıyla karşılaştırılması açısından faydalı olacağı düşünülmüştür. Ayrıca yapılan hesapların uygunluğunun benzetim sonuçlarına göre değerlendirme olanağı elde edilmiş olur. FK-SGA-TKÇ devresi, lisanslı SIMPLORER benzetim programında kurulmuş ve benzetim sonuçları yine aynı program yardımıyla elde edilmiştir. FK-SGA-TKÇ'ye ait açık döngü devre şeması Şekil 3-5'teki gibidir.



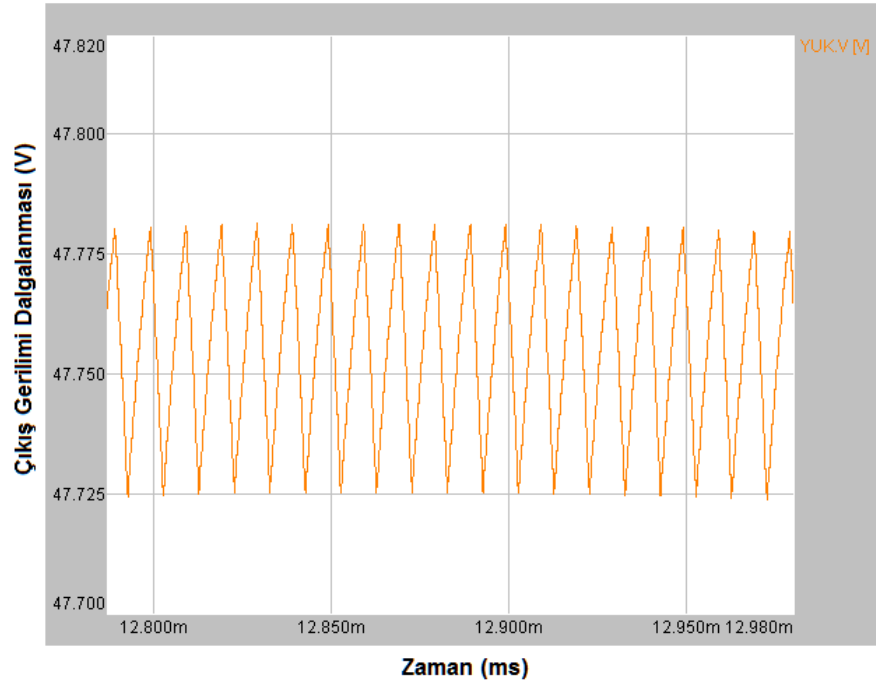
Şekil 3-5 FK-SGA-TKÇ'nin simplorer benzetim programı ortamında devre şeması

Giriş gerilimi 400VDA iken, DGM işaretleri $D=0.331$ olacak şekilde ayarlanmıştır. MOSFET iç dirençleri R_{DS} olarak eklenmiş ve MOSFET'e ait değerler gerçekleştirilecek devrede kullanılan MOSFET bilgi sayfasındaki gibi verilmiştir. Çıkış doğrultucularının iletim gerilim düşümleri aynı şekilde bilgi sayfasına göre verilmiştir. Transformatör tur oranları ve manyetik direnç değeri kullanılan malzeme ile aynı olacak şekilde devre şemasına eklenmiştir. Çıkış kondansatörü ve endüktans malzemeleri için tasarımda kullanılan değerler aynen devre şemasına eklenmiştir. Çıkış akımı 21A olacak şekilde yük ayarlanmıştır. Bu koşullar altındaki çevirici çıkış gerilimine ait benzetim sonuçları aşağıdaki şekillerdeki gibi elde edilmiştir.



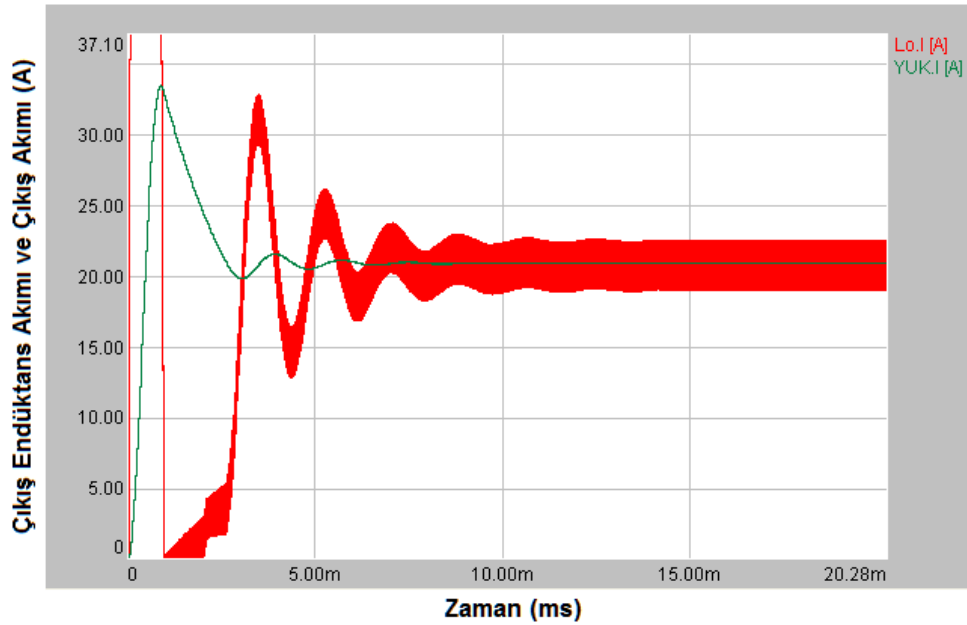
Şekil 3-6 Çevirici ilk açılışında çıkış gerilimi (açık döngü benzetim)

Çıkış geriliminin ilk açılışta 75V değerlerine ulaşmasının nedeni ilk açılışta çıkış kondansatöründen dolayı çekilen anlık akımdır. Belirli bir süre sonra çıkış geriliminin tipik 48V değerine ulaştığı gözlenmiştir. Çıkış gerilimindeki dalgalanma seviyesinin tasarım kriteri gereği 100mV'un altında kalması gerekmektedir. “Eş. 3.17” eşitliğinde, devrede kullanılan kondansatör ve kondansatörün seri iç direnç değerlerine göre yapılan hesaplarda en yüksek dalgalanma seviyesi 62mV olarak hesaplanmıştır. Çıkış dalgalanma seviyesine ait benzetim gösterimi Şekil 3-7’de verilmiştir.



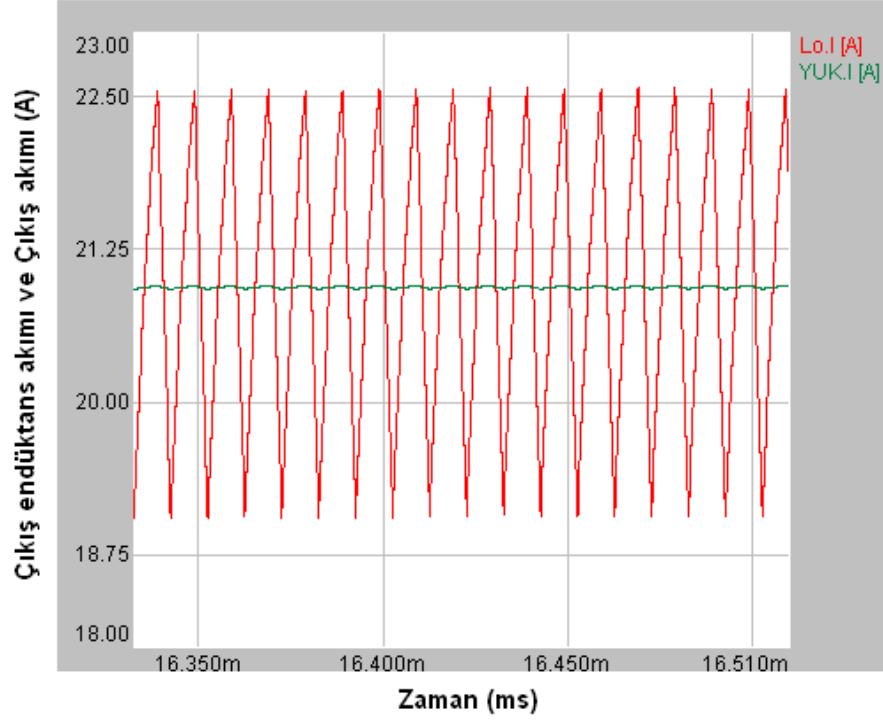
Şekil 3-7 Çıkış gerilimi dalgalanma seviyesi

Açılışta yumuşak açılış olmadığı için çıkış kondansatörünün (C_o) anlık olarak çektiği akımdan dolayı çıkıştaki endüktans (L_o) ve çıkış akımı anlık olarak yükselir. Çevirici çıkışı kararlı konumda iken bu akımlar normal seviyelerine gelirler (Şekil 3-8).



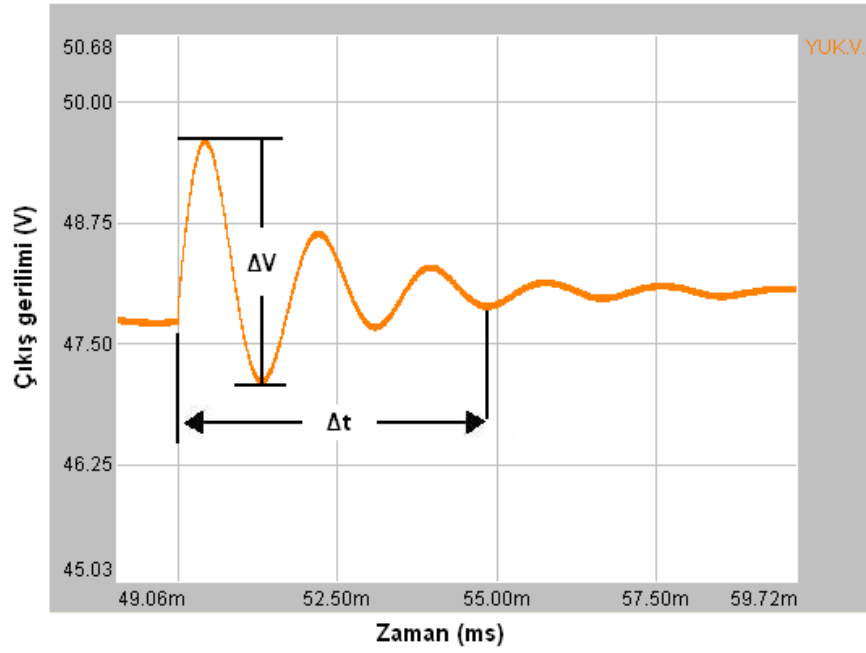
Şekil 3-8 Açık döngüde açılıştaki çıkış endüktans akımı (kırmızı) ve çıkış akımı (yeşil)

Çevirici çıkış gerilimi kararlı konuma ulaştıktan sonra çıkış akımı da istenilen seviyeye ulaşır. Çıkış endüktans tasarımında kullanılan “Eş. 3.13” eşitliğindeki, çıkış akımının %10 dalgalanma seviyesine ait gösterim Şekil 3-9’da verilmiştir.



Şekil 3-9 Kararlı durumda çıkış endüktans akımı dalgalanması (kırmızı) ve çıkış akımı (yeşil)

Çevirici çalışırken giriş gerilimi veya yük akımı gibi çalışma durumlarında ani değişimler olabilir. Bu değişimler doğrudan çıkış gerilimini etkiler. Çevirici çıkışında bu ani değişimlere karşı hassas yüklerin bulunacağı düşünülerek çevirici çıkış geriliminin bu değişimlerden çok daha az seviyelerde etkilenmesi amacıyla geri besleme yapısı iyi tasarlanmalıdır. Çevirici çıkışının bu anlık değişimlere tepkisi geçici rejim cevabı olarak adlandırılır. Çeviricilerde geçici rejim cevabını test etmek amacıyla yük akımı %10’dan %100’üne veya %100’den %10 seviyesine düşürülür ve bu sürede çıkış gerilimi ve gerilimin normal değerine döndüğü süre ölçülür. Bu değerler çeviricinin geçici rejimlerdeki performansını değerlendirme amacıyla kullanılır. Diğer bir geçici rejim cevabı testi de giriş gerilim değeri en düşük ve en yüksek seviye arasında değiştirilir ve çevirici çıkış gerilimi gözlenir. Örneğin geçici yük rejiminde çeviricinin çıkış akımı 21A’dan 2.1A’e düşürüldüğü durumda çıkış gerilimine ait gösterim Şekil 3-10’daki gibidir.



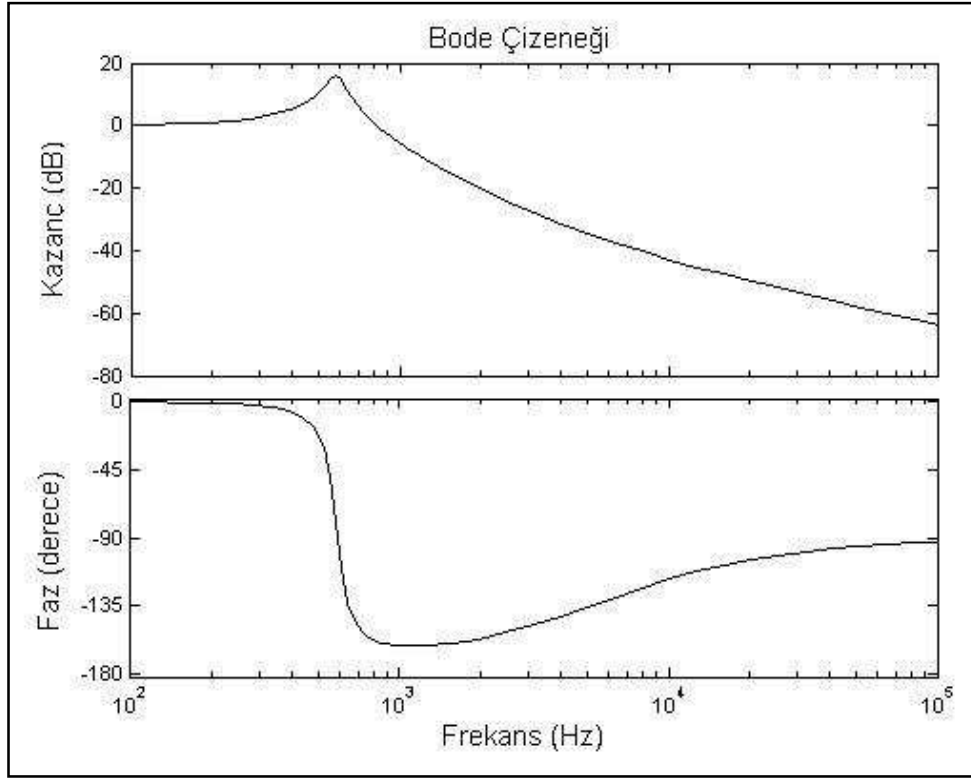
Şekil 3-10 Açık döngüde çıkış akımı 21A'den 2.1A'e düşürüldüğü durumda çıkış gerilimi

Şekil 3-10'da gösterilen ΔV geçici rejim cevabına çevirici tepkisinin gerilim olarak ifadesi, Δt ise zaman olarak ifadesidir.

3.3.3. Kontrol Tekniği ve Dengeleme Yöntemi Seçimi

Çevirici tasarımında kullanılan kontrol tekniklerine ait avantajlar ve dezavantajlar EK B. bölümünde detaylı olarak verilmiştir. Tez kapsamında tasarlanmış olan FK-SGA-TKÇ gürültü bağışıklığının fazla olması, tasarımı ve analizinin kolay olmasından dolayı gerilim kontrol tekniği ile kontrol edilecektir.

Dengeleme yöntemi seçilirken faz sınırına ve kazanç sınırına dikkat edilmesi gerekmektedir. Gerilim düşürücüden türetilmiş çeviriciler yani ön, it-çek, yarım köprü ve tam köprü çeviriciler çıkışında alçak geçiren filtre bulundurlar. Bu filtrenin iki adet kutup bulundurmasından dolayı güç bölümü geçiş fonksiyonunda sıfır noktasına kadar her on kat frekans artışında -40dB düşüş olmaktadır (-40dB/onkat-frekans). Ayrıca sıfırın bulunduğu noktaya bağlı olarak -180° faz farkı oluşmakta ve sıfır noktasından sonra -90° olarak devam etmektedir. Çıkışta bulunan LC filtresinin MATLAB programı ile elde edilen bode çizeneği şeklindeki gibidir (Şekil 3-11).



Şekil 3-11 LC filtre ($T_{LC}(s)$) Bode çizeneği

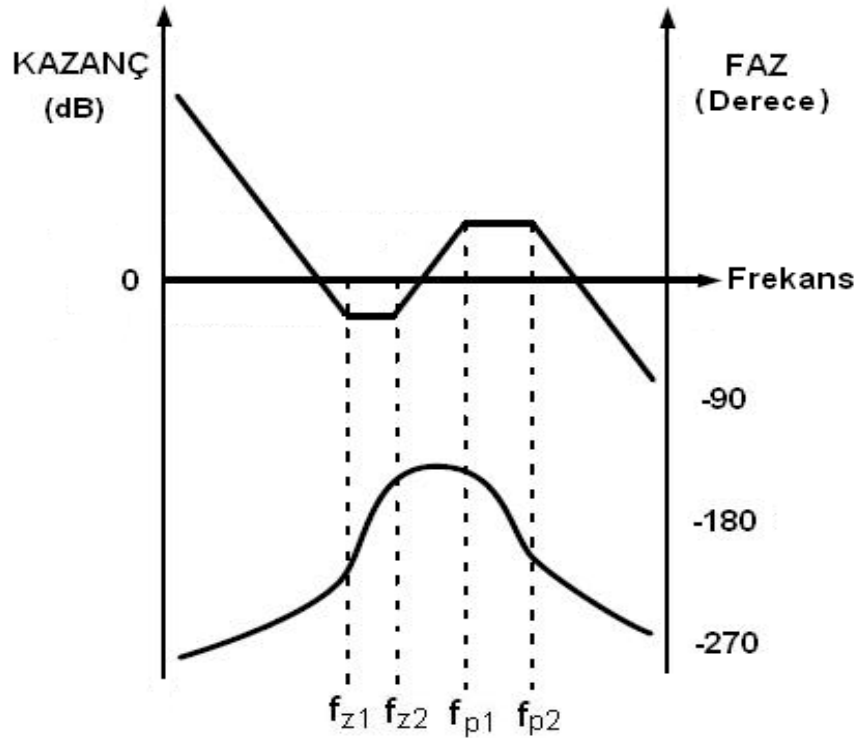
Çevirici geçiş fonksiyonlarının bode çizeneğine göre dengeleme yöntemleri mevcuttur. Çıkışında LC filtre bulunduran çeviricilerde LC filtre karakteristiğinin bu şekilde olmasından dolayı genellikle iki kutup iki sıfır dengeleme yönteminin kullanımı tercih edilir.

3.3.3.1 İki Kutup İki Sıfır Dengeleme Yöntemi

Bu dengeleme yöntemi, çıkışındaki filtre köklerinden kaynaklanan kazanç eğrisinde -40dB eğim ve -180° faz farkı bulunan çeviricilerde tercih edilmektedir. Genelde ön çeviricilerin gerilim kontrol tekniği ile kontrol edildiği uygulamalarda kullanılmaktadır.

İki kutup iki sıfır dengeleme yönteminde amaç, çıkış LC filtresinin köklerinden kaynaklanan -40dB'lik düşüşü ve -180° faz farkını iki sıfır kullanarak, çıkış kondansatöründen kaynaklanan sıfırı ise bir adet kutup kullanarak dengelemektir. İkinci kutup daha çok kazanç sınırının artırılarak çevirici kararlılığını artırmak

amacıyla genelde geçiş frekansı ile anahtarlama frekansı arasında bir yere konulur. Bu dengeleme yöntemine ilişkin bode çizeneği Şekil 3-12'deki gibidir.



Şekil 3-12 İki kutup iki sıfır dengelemesine ait bode çizeneği

İki kutup iki sıfır dengeleme yönteminde sıfırların ve kutupların yerlerinin iyi belirlenmesi gerekmektedir. Çevirici bode çizeneğinden hareketle, -180° faz değerine en yakın olan yani dengeleme ihtiyacının en yüksek olduğu noktanın, dengeleme fonksiyonundaki ikinci sıfır (f_{z2}) ile ilk kutup (f_{p1}) noktası arasına denk gelmesine dikkat edilmelidir. Dengeleme bode çizeneğinden de görüldüğü gibi en yüksek faz dengelemesi bu iki nokta arasında olmaktadır.

Sıfırlar ve kutupları belirlemeden önce çevirici geçiş frekansı (f_{co}) belirlenir. f_{co} geçiş frekansı çevirici açık döngü bode çizeneğinde kazancın 0 (dB) olduğu yer olarak tanımlanmaktadır. Dengeleme yönteminde sıfırların ve kutupların yerlerinin seçiminde dikkat edilmesi gereken konular şu şekilde özetlenebilir:

- f_{co} frekansı çevirici anahtarlama frekansının (f_s) $1/5$ ile $1/10$ katı arasında seçilir [59], [60].

- İki sıfır da (f_{z1} ve f_{z2}) LC filtresinin çift kutbunun bulunduğu frekansın (f_{p-LC}) 1.2 katına konulur [60].
- İlk kutup (f_{p1}) C_o iç direncinden kaynaklanan sıfır frekansının (f_{z-esr}) yakınına konulur.
- İkinci kutup (f_{p2}) ise f_{co} frekansının 1.5 katından yüksek ve anahtarlama frekansı arasında bir noktaya konulur.

Bu durumlar kesin bir kural olarak alınmamalıdır. Çünkü değişik kaynaklarda değişik örnekler bulunmaktadır ve dengeleme yönteminde konulan sıfırlar ve kutuplar uygulamaya özel olabilmektedir. [55], [60] ve [61] kaynakları üç değişik uygulamada aynı dengeleme yönteminin üç değişik tavsiyelerini içermektedir. Bu yüzden çevirici kararlılığı açısından yukarıdaki tavsiyelerde göz önünde bulundurularak dikkat edilmesi gereken en önemli iki husus;

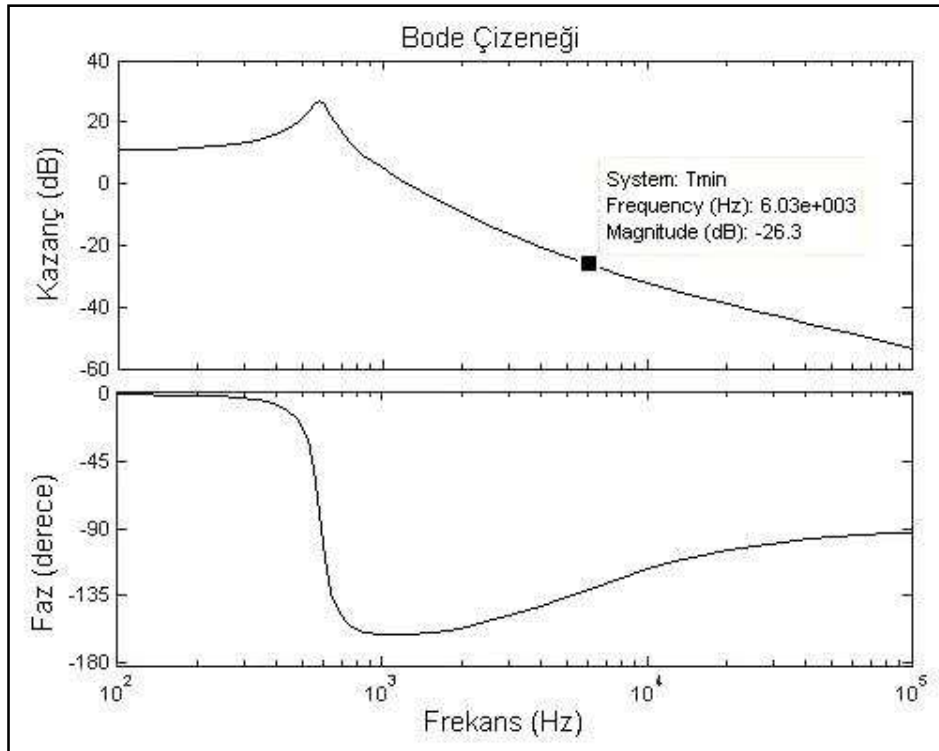
- Kazanç sınırı
- Faz sınırı

olarak düşünülmelidir. Kazanç sınırı çevirici açık döngüsünde çevirici kazancının, faz değerinin -180° olduğu noktadaki değeridir. Faz sınırı, f_{co} frekansında, çevirici açık döngüsünde çevirici fazının -180° 'ye olan mesafesi olarak tanımlanır. Faz sınırı 45° ile 60° aralığında olması durumunda çeviricinin kontrol döngüsü performansının yeterince iyi olacağı belirtilmektedir [55]. Ayrıca teorik ile pratik durumlar arasındaki farklılıklardan dolayı çevirici açık döngüsü bode çizeneğinde f_{co} frekansından önceki aralıkta faz değerinin -180° faza olan yakınlığı 10 dereceden daha düşük olmamasında fayda vardır. Çünkü malzeme değerlerindeki toleranslardan dolayı faz değerinin -180° altında kalması durumunda çevirici kararsız davranış sergileyecektir (koşullu kararlılık). Son olarak çevirici açık döngüsündeki bütün bode çizeneğinde, geçiş frekansındaki kazanç eğrisinin eğimi $-20\text{dB/onkat-frekans}$ olmalıdır.

3.3.4. Dengeleme Fonksiyonunun Elde Edilmesi ve Devreye Uygulanması

Dengeleme fonksiyonundan önce çevirici anahtarlama frekansına göre geçiş frekansı (f_{co}) bir önceki bölümde anlatılan uyarılar doğrultusunda, 5-10kHz aralığında olacak şekilde seçilmelidir ve f_{co} , 6kHz olarak seçilir.

Çevirici çıkış gerilim değeri direnç bölümü yapılarak okunduğu için bu bölümün kazancını dengeleme fonksiyonunu elde etmeden önce belirlemekte fayda vardır. Çevirici denetimi sayısal olarak yapılacağı için analog sayısal çevirici tarafından okunacak çıkış gerilimi en yüksek 3.3V olabilir. Sayısal sinyal işleyici elemanının analog sayısal girişinin, çevirici çıkışında oluşabilecek anlık yükselmelere karşı zarar görmemesi amacıyla direnç bölümü güvenli bir aralıkta olacak şekilde yapılmalıdır. Bu duruma göre direnç bölümü analog sayısal girişi 2.5V olacak şekilde yapılmıştır. Son duruma göre dengelenmesi gereken güç katına ait bode çizeneği Şekil 3-13'teki gibi olmaktadır.



Şekil 3-13 Çıkış gerilim bölücü ile güç katı ($T_{GB}(s)$) bode çizeneği

Çevirici güç katına ait bode çizeneğinde, seçilen geçiş frekansındaki kazancın -26.3dB olduğu görülmektedir. Geçiş frekansı f_{co} 'da, çevirici açık döngü

kazancının, birim kazanç yani 0dB'ye eşit olması gerektiğinden dolayı dengeleme fonksiyonunun bu frekanstaki kazancı +26.3dB olmak zorundadır.

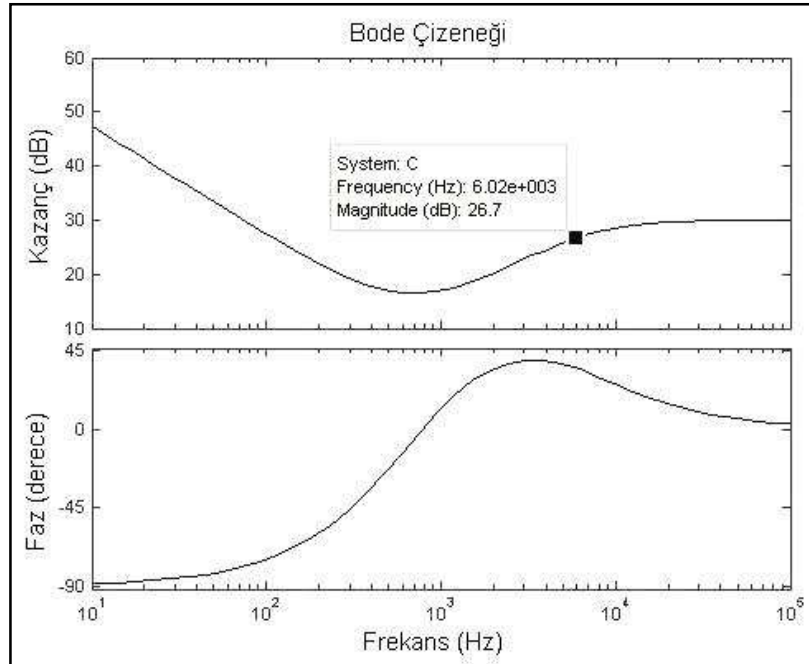
İki kutup iki sıfır dengeleme yönteminin anlatıldığı bölümdeki tavsiyelerden hareketle dengeleme fonksiyonu seçimi aşağıdaki maddelerdeki gibi yapılmıştır:

- İki sıfır da LC çıkış filtresi kutuplarının bulunduğu frekansın 1.2 katına,
- İlk kutup 0 noktasına,
- İkinci kutup ise geçiş frekansının bulunduğu noktaya

konulmuştur. Dengeleme fonksiyonu PID türü dengeleme yöntemine bir adet kutup daha eklenmiş bir fonksiyon olarak düşünülebilir. Dengeleme fonksiyonu “Eş. 3.29” eşitliğindeki gibidir.

$$T_D(s) = 31.95 \times \frac{(s+2\pi \times 593.15 \times 1.2) \times (s+2\pi \times 593.15 \times 1.2)}{s \times (s+2\pi \times 6000)} \quad (3.29)$$

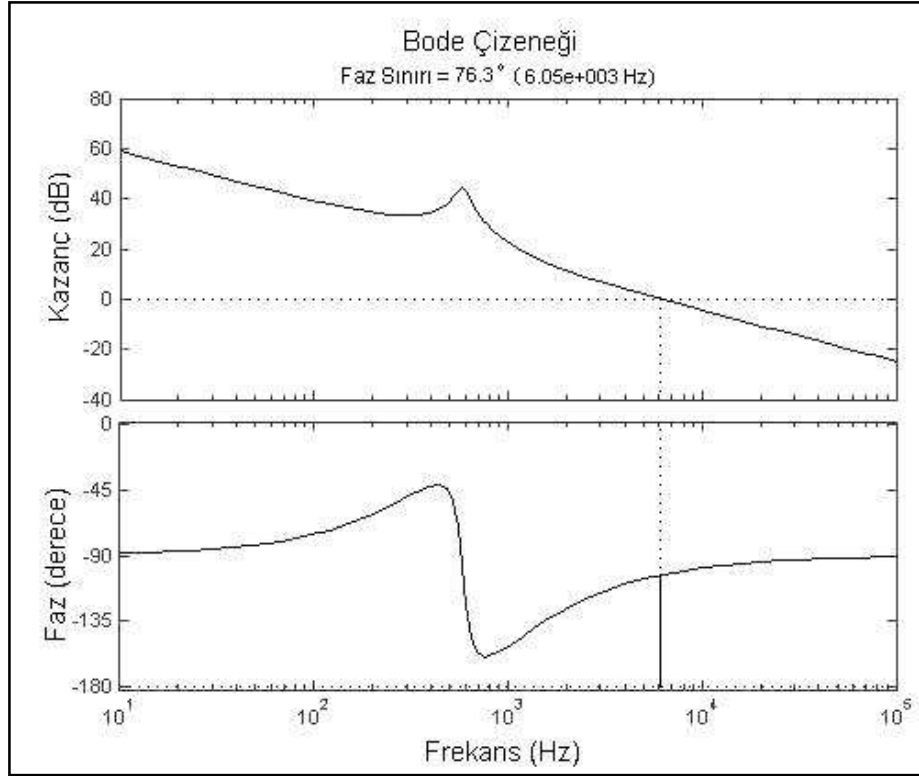
Dengeleme fonksiyonu bode çizeneği Şekil 3-14'teki gibidir.



Şekil 3-14 Gerçeklenen iki kutup iki sıfır dengeleme fonksiyonu ($T_D(s)$) bode çizeneği

Dengeleme fonksiyonunun geiş frekansındaki kazancı 26.7dB olarak bulunmuştur. Güç bölümü devresinin kazancını dengeleyecek kazanç ve faz değeri elde edilmiştir.

Dengeleme fonksiyonu elde edildikten sonra çevirici açık döngü kontrolüne ait bode çizeneği Şekil 3-15'teki gibi elde edilebilir.



Şekil 3-15 Açık döngü bode çizeneği

Açık döngü bode çizeneğinde de görüldüğü gibi istenilen geiş frekansında birim kazanç sağlanmıştır. Faz sınırı 76.3° olarak görünmektedir. Bu durumdan hareketle bir adet sıfır ve kutup dengeleme yönteminin kullanılabilirliği sorgulanabilir. Bu yöntemin tercih edilmemesinin sebebi düşük frekanslardaki açık döngü kazancının yeterince yüksek olmaması gösterilebilir. Düşük frekanslardaki kazancın düşük olması çevirici gerilim regülasyonunu olumsuz yönde etkileyecektir. Dengeleme fonksiyonunun kazancının artırılması ile bu sorun tam olarak giderilememekle birlikte fonksiyon kazancındaki artışla geiş frekansı yükseklerle çıkmaya başlar. Bu durumda çevirici kararlılığı için olumsuzluk oluşturmaktadır. Bu yüzden en uygun kontrol yöntemi olarak iki kutup iki sıfır

dengeleme yöntemi düşünülmüştür. Sıfır noktasına kutup konulmasının sebebi ise düşük frekanslardaki kazanç değerinin artırılmak istenmesidir.

3.4. Sürekli Zaman Ortamında FK-SGA-TKÇ Kapalı Döngü Benzetim

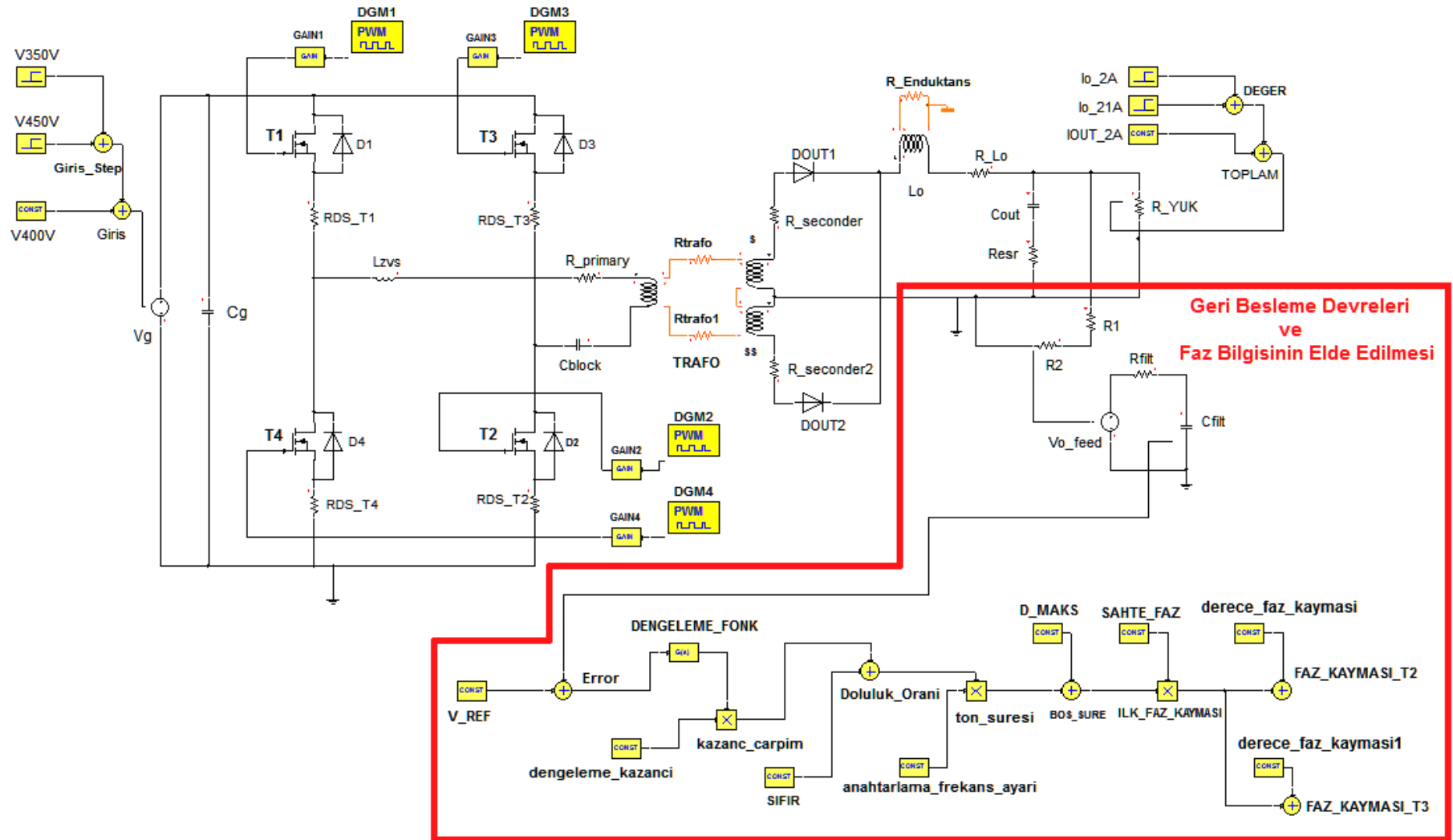
Sonuçları

Dengeleme fonksiyonu elde edildikten sonra güç katına, geri besleme devresi olarak eklenir. Anahtarlama süreleri Şekil 2-3'teki gibi bütün anahtarların iletimde kalma süreleri sabit ve $9\mu s$ olacak şekilde ayarlanmıştır. T_1 ve T_4 anahtarlarının süreleri sabit, T_2 ve T_3 anahtarlarının iletime alınma süreleri (faz kayması) elde edilen D'ye göre değişmektedir.

Çevirici geri beslemesi gerilim kontrolü ile yapıldığı için çıkış gerilimi, dirençler (R_1 ve R_2) ile bölünmüş ve anlık değişimlerden veya gürültüden etkilenmemesi amacıyla geri besleme döngüsünü yavaşlatmayacak ama anlık gürültüleri de süzecek büyüklükte filtreden (R_{filt} , C_{filt}) geçirilmiştir. Oranlanmış ve filtrelenmiş çıkış gerilimi, referans gerilimi (V_{REF}) ile karşılaştırılmıştır. Buradan hesaplanan fark (hata) elde edilen dengeleme fonksiyonu girişine verilmiştir. Dengeleme fonksiyonu için hesaplanan kazanç değeri buradan çıkan işaret ile çarpılarak etkin olarak uygulanması gereken görev çevrimi (D) elde edilmiştir. D'ye göre faz kayma değerinin hesaplanması için "Eş. 2.4" eşitliğindeki algoritma kurulmuş ve geri besleme çıkışında gereken faz kayma bilgisi hesaplanmıştır. Elde edilen faz kayması ($FAZ_KAYMASI_T2$) DGM2 ve DGM3 sinyallerine bilgi olarak eklenmiş ve anahtarlar için gerekli bilgilerin tamamı elde edilmiştir. Transformatör akısında oluşacak DA öngerilimlemesini önlemek amacıyla T_2 ve T_3 anahtarları için ayrı ayrı faz kayması hesaplanmamalıdır. Yalnızca T_2 için hesaplanır ve aynı bilgi T_3 anahtarına da uygulanır.

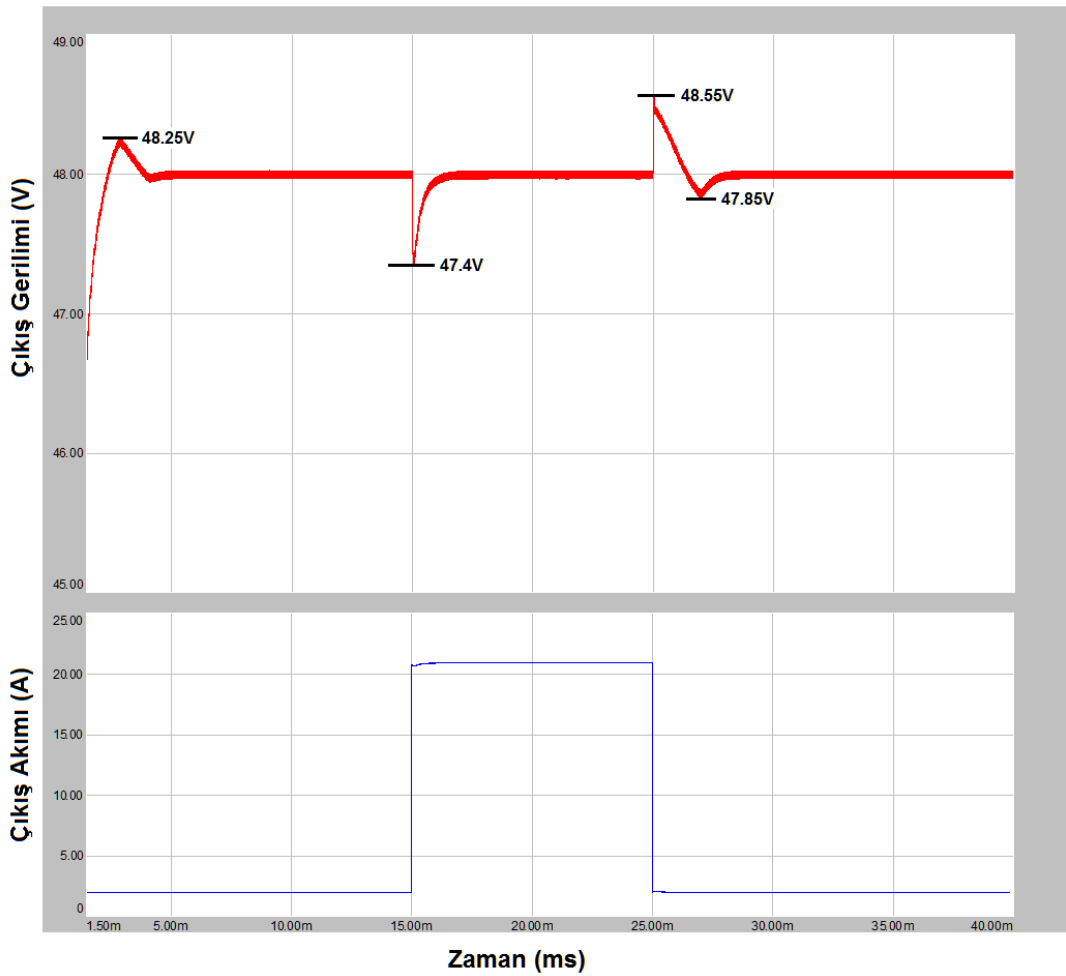
Geri besleme devresinin performansını kontrol etmek amacıyla, çevirici geçici rejim cevabının benzetim ortamında test edilmesi için anlık olarak çıkıştaki yükün (R_{YUK}) ve giriş geriliminin (V_g) değiştirildiği yapılar da benzetim ortamındaki devreye eklenmiştir.

Çalışma yapısından bahsedilen geri besleme devresinin benzetim ortamında çevirici güç bölümüne uygulanmış hali Şekil 3-16'da verilmiştir.



Şekil 3-16 Gerilim kontrollü FK-SGA-TKÇ devre şeması

Çevirici geri besleme döngüsü sürekli zaman ortamında elde edildikten sonra güç devresine eklenerek benzetim yapılmıştır. Giriş gerilimi 400V iken 2.1A yük altında açılışta çevirici çıkış gerilimi 48.25V'a yükselmekte ve 5ms'den kısa bir sürede kararlı hale gelmektedir. Tam yükte açılışta gerilim yükselmesi olmamakta ve çıkış yaklaşık 7ms sonra 48V değerine ulaşmaktadır. Çeviricinin yükteki anlık değişime bağlı geçici rejim cevabını ölçmek amacıyla çıkış gerilimi kararlı hale geldikten sonra 15.ms 'de yükün 21A'e (%10'dan %100'e) artırıldığı ve daha sonra 25.ms'de 2.1A'e (%100'den %10'a) düşürüldüğü durumda çevirici çıkış gerilimi ve yük akımı Şekil 3-17'deki gibidir.

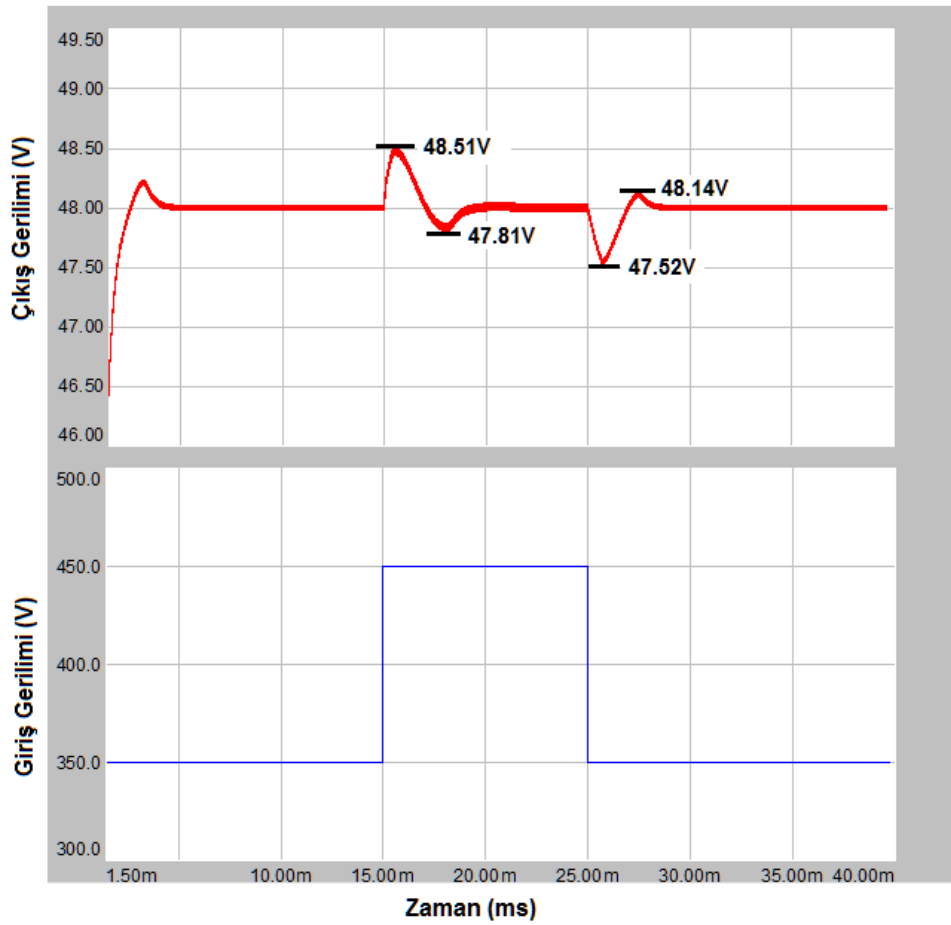


Şekil 3-17 Açılışta ve yük değişiminde çıkış gerilimi

Yük akımı 2.1A'den 21A'e yükseldiği durumda çıkış gerilimi 47.4V'a düşmekte ve yaklaşık 1.5ms sonra 48V'a yükselmektedir. Çevirici geçici rejim cevabı süresi tipik çıkış geriliminin $\pm 1\%$ ($\pm 480\text{mV}$) aralığına ulaşana kadar olan süre olarak tanımlanır. Bu durum için geçici rejim cevabı süresi 0.2ms'dir. Yük akımının

21A'den 2.1A'e düştüğü durum ise 0.3ms olarak verilebilir. Tasarım kriterlerinde, maksimum geçici rejim cevabı genlik değişimi ve tepki süresi 2V ve 2ms olarak verilmişti ve benzetim sonucu tasarlanan geribesleme döngüsünün bu değerleri sağlandığı görülmektedir. Sürelerin ve gerilim değerlerinin yüksek olmaması geri besleme döngüsünün yeterince iyi olduğunu göstermektedir. Tasarım kriteri gereği çıkıştaki yük artırıldığında çevirici çıkış gerilimi 100mV'tan fazla değişmemesi gerekmekteydi (Yük regülasyonu). Şekil 3-17'den de görülebileceği gibi çıkış gerilimi 2.1A ve 21A için aynı seviyede (48V) kalmıştır.

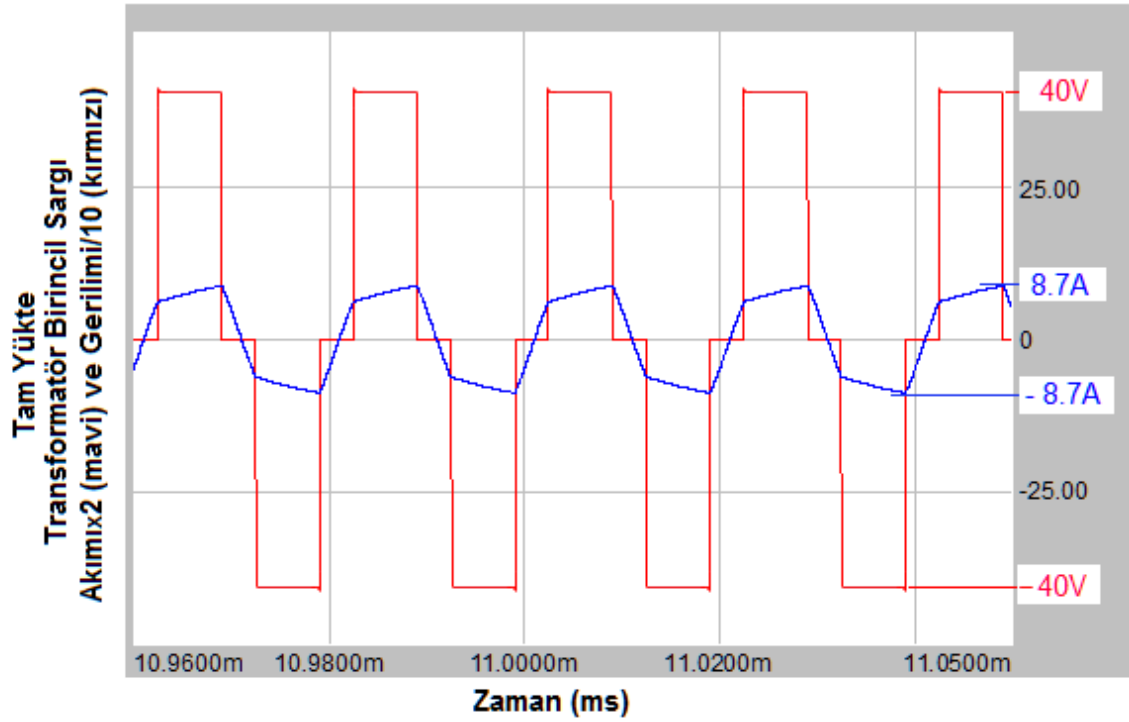
Çevirici için geçici rejimin yük akımındaki değişimden hariç giriş gerilimindeki değişime göre de olabileceği daha önceki konuda bahsedilmişti. Giriş gerilimi 350V iken, açılışta ve çıkış gerilimi kararlı hale geldikten sonra giriş geriliminin 450V ve tekrar 350V olarak değiştirildiği durumda çıkış gerilimi gözlenmiştir. Giriş gerilimi değişimi ve çıkış gerilimine ait gösterim aşağıdaki şekilde verilmiştir.



Şekil 3-18 Geçici giriş gerilimi değişimi cevabı

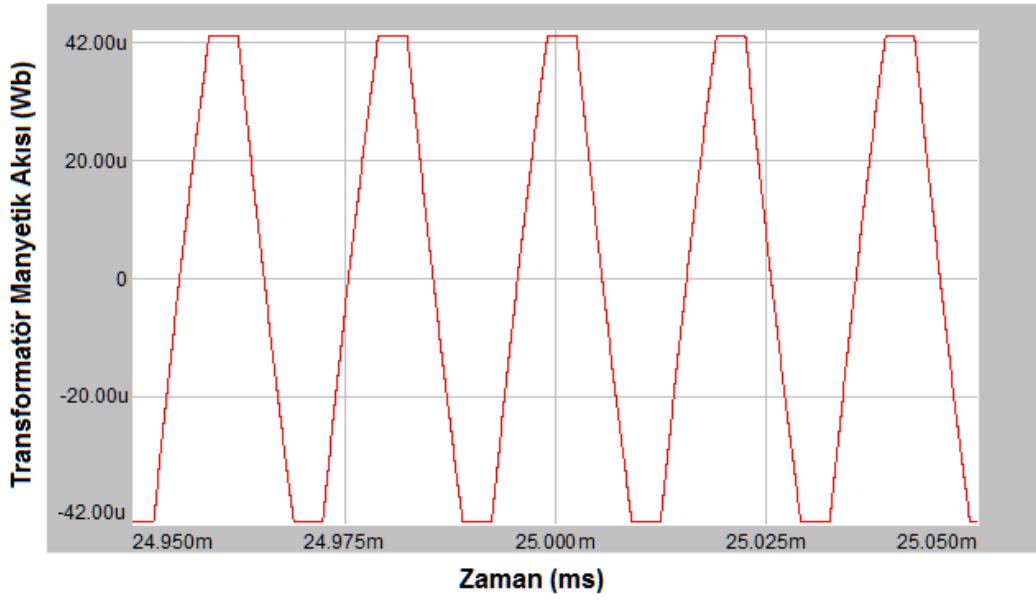
Giriş gerilimine bağlı olarak çıkış gerilimindeki değişim çok düşük seviyelerdedir ve tepki süresi 0.1ms'den daha küçüktür. Ayrıca değişik giriş gerilimlerine göre çıkış gerilimi seviyesi aynıdır.

Transformatör manyetik akısının her iki yönde de yaklaşık seviyelerde olduğu görülmüştür. Eşitlik transformatör akımına veya manyetik akının kendisine bakılarak anlaşılabilir. Transformatör birincil sargı akımı ve gerilimi tam yükte Şekil 3-19'da verilmiştir.



Şekil 3-19 Tam yükte transformatör birincil sargı akımı ($I_p \times 2$, mavi) ve gerilimi ($V_p / 10$, kırmızı)

Transformatör manyetik akısının her iki yöndeki farkı $0.09\mu\text{Wb}$ olarak ölçülmüştür. Bu fark yaklaşık olarak 0.42mT değerine eşdeğerdir ($0.09 \times 10^{-2} / 2.11$). Bu farklılık seviyesi 200mT manyetik akı yoğunluğu ile çalışan FK-SGA-TKÇ transformatörü için normal bir değerdir. Önemli olan transformatör manyetik akısında yüksek seviyede DA öngerilimlemesinin olmamasıdır. Tam yükte transformatör manyetik akı grafiği Şekil 3-20'deki gibidir.



Şekil 3-20 Tam yükte transformör manyetik akısı

Sürekli zaman ortamında geri besleme devresinin benzetimi başarıyla tamamlanmıştır. Sayısal sinyal işleyici ile çevirici denetimi için dengeleme fonksiyonu sürekli zaman ortamından ayırık zamanlı ortama taşınmalıdır.

4. FK-SGA-TKÇ’NİN SAYISAL OLARAK DENETİMİ

4.1. Genel

Tez çalışmasının bu bölümünde çevirici kontrolünün sayısal sinyal işleyici ile gerçekleşmesi üzerinde durulacaktır. Sayısal sinyal işleyici elemanları sürekli zamanlı bir sinyali işlemek için öncelikle analog sayısal çevirici işlevleri ile örnekleme yaparak sürekli işareti ayırık zamanlı işaret türüne çevirirler. Bu yüzden sayısal sinyal işleyiciler ayırık zaman ortamında çalıştıkları için önceki bölümde sürekli zamanda elde edilen dengeleme fonksiyonu ayırık zamanlı ortamda yeniden elde edilecektir. Bu bölümde dengeleme fonksiyonun sürekli zamandan ayırık zaman ortamına geçiş tekniğine ve geçişte dikkat edilmesi gereken konulara değinilecektir. Daha sonra z ortamda elde edilen dengeleme fonksiyonu, ters z dönüşümü ile ayırık zamanlı fonksiyona çevrilecek ve buradaki ifadelerin açıklamaları yapılacaktır. Son olarak ayırık zamanlı dengeleme fonksiyonu çevirici devresine uygulanarak devrenin benzetimi yapılacak ve sürekli zaman ortamındaki dengeleme fonksiyonu ile yapılan benzetim sonuçları ile buradaki benzetim sonuçları karşılaştırılacaktır.

4.2. Sayısal Denetleyici Tasarımı

Sayısal sinyal işleyici seçilmeden önce dikkat edilmesi gereken konulara “2.2.5 Sayısal Sinyal İşleyici Elemanı Seçimi ve İşlevleri” bölümünde değinilmişti. Analog sayısal çevrimi (ASÇ) için sayısal sinyal işleyici elemanının sahip olması gereken bit sayısı “Eş. 2.15” eşitliğinde verilmişti. Eşitlik kullanılarak sayısal sinyal işleyici ASÇ’si için gerekli bit sayısı;

$$N_{A/D} = \log_2\left(\frac{3.3}{2.5} \cdot \frac{48}{0.1}\right) = 633.6 \cong 634 \quad (4.1)$$

olarak hesaplanır. ASÇ işlemi için en az 10bit ASÇ özelliği olan bir sayısal sinyal işleyici kullanılması gerekmektedir. Seçilen malzeme bu özelliğe sahiptir. Aynı şekilde DGM işaretleri için gerekli bit sayısı “Eş. 2.16” eşitliğinde verilmişti. Çevirici kazancı ve referans gerilim değerleri belirlendiği için eşitlik kullanılarak DGM için gerekli en düşük bit sayısı;

$$N_{DGM} \geq 10 + \log_2\left(\frac{2.5}{3.3 \times 0.145}\right) = 12.28 \cong 13 \quad (4.2)$$

olarak hesaplanır. Sayısal kontrol elemanı seçilmesinde yardımcı olacak bilgiler belirlenmiştir ve artık malzeme seçimi bu kriterlere göre yapılabilir.

Tez çalışmasında denetleyici amacıyla kullanılacak olan sayısal sinyal işleyici elemanı Microchip firmasının dsPIC33FJ16GS502 tip numaralı elemanıdır. Sayısal sinyal işleyici dsPIC33FJ16GS502 elemanının temel özelliklerinden bazıları şu şekildedir [62]:

- 16 bitlik işlem gücü
- 40MIPS'e kadar çalışma
- 3 adet 16 bitlik sayaç (32 bit tek sayaç)
- 8 adet DGM çıkışı
- 1.04ns DGM çözünürlüğü
- 10 bit ASÇ
- 20ns'lik sürede analog seviyede karşılaştırıcı

Bu özelliklere ek olarak SPI, CAN, I2C ve RS232 haberleşme özellikleri de bulunmaktadır.

4.2.1. Dengeleme Fonksiyonunun Ayırık Zamanlı Fonksiyona Çevrilmesi

4.2.1.1 Z Dönüşümü

Sürekli zaman ortamında (s alanında) elde edilen dengeleme fonksiyonunun ($T_D(s)$) sayısal sinyal işleyici ile gerçekleştirilmesi için z alanında elde edilip daha sonra ayırık zaman ortamında yeniden elde edilmesi gerekmektedir. Z alanında elde edilen fonksiyon örneklenmiş veya ayırık zamanlı bir fonksiyonun Laplace dönüşümü olarak da adlandırılır. S alanındaki bir işaret veya fonksiyonun z alanındaki bir fonksiyona dönüşümü (z dönüşümü) Laplace dönüşümü ile benzer mantığa sahiptir. Laplace dönüşümü sürekli zaman bir sinyalin Fourier dönüşümünü ifade ederken, z dönüşümü ayırık zamanlı bir fonksiyonun Fourier

dönüşümünü ifade etmektedir. Sürekli bir fonksiyon $x(t)$ ile ifade edilecek olursa, o fonksiyonun Laplace dönüşümü “Eş. 4.3” eşitliğindeki gibi ifade edilir [63].

$$X(s) = \int_{-\infty}^{\infty} x(t) \cdot e^{-st} \cdot dt \quad (4.3)$$

Ayrık zaman ortamında temelde $x[n]$ ve $y[n]$ fonksiyonlarından oluşan bir sistem en genel haliyle “Eş. 4.4” eşitliğindeki gibi tanımlanabilir. Bu sistemde $x[n]$ sistemin girdisi ve $y[n]$ sistemin çıktısı olarak düşünülecek olursa çevirici kontrol döngüsünde girdiyi örneklenmiş çıkış gerilimi ile referans değerinin farkı olan hata değeri, çıktıyı ise D oluşturacaktır.

$$y[n] = (a_0 \cdot x[n] + a_1 \cdot x[n-1] + \dots) - (b_1 \cdot y[n-1] + b_2 \cdot y[n-2] + \dots) \quad (4.4)$$

Ayrık zamanlı bir fonksiyonun ($x[n]$ veya $y[n]$) z dönüşümü aşağıdaki gibi ifade edilebilir [63].

$$X(z) = \sum_{n=-\infty}^{n=\infty} x[n] \cdot z^{-n} \quad (4.5)$$

Laplace dönüşümünden s alanında elde edilen fonksiyonda

$$s = \sigma + j\omega = \sigma + j \cdot 2 \cdot \Pi \cdot f \quad (4.6)$$

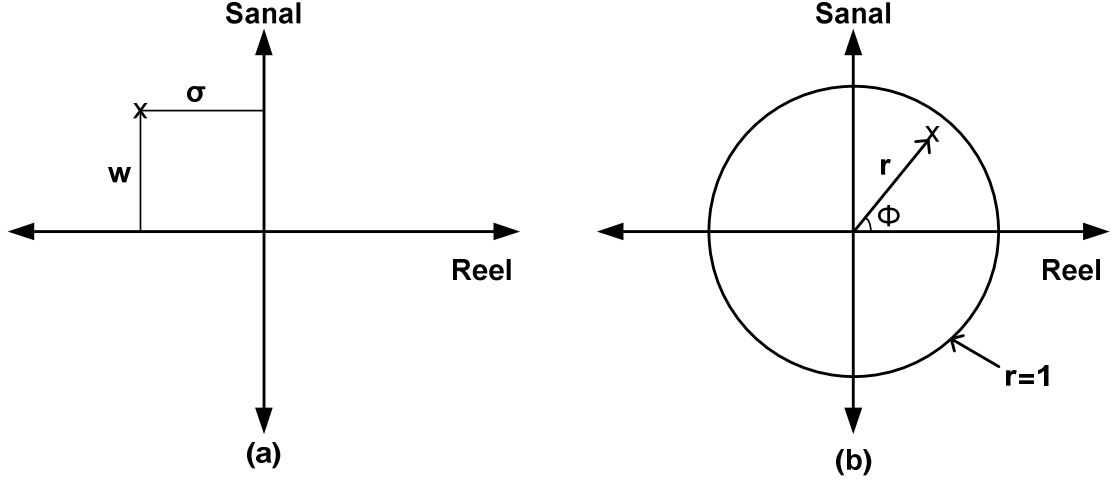
olarak gösterilir. Bu alandaki koordinat düzlemi dikdörtgensel bir yapıdadır. σ fonksiyonun reel eksenindeki değerini gösterirken ω sanal eksenindeki değerini göstermektedir.

z alanındaki bir fonksiyonda ise

$$z = r \cdot e^{-j\omega} \quad (4.7)$$

olarak ifade edilir [63]. z alanında koordinat düzlemi s düzleminden farklı olarak dairesel şekilde gösterilmektedir. s alanında bulunan fonksiyonların kararlılığı koordinat düzleminde sanal eksenin sol veya sağ yarı düzlemde olmasına göre

belirlenirken, z ortamında dairenin içinde veya dışarısında olmasına göre belirlenmektedir. Alanlara göre koordinat sistemine ait gösterimler Şekil 4-1'deki gibidir.



Şekil 4-1 Düzlemler arasındaki ilişki (a):s düzlemi (b):z düzlemi

s düzleminde belirtilen bir noktanın z düzlemindeki karşılık noktası aşağıdaki eşitlikler yardımıyla bulunabilir [63].

$$r = e^{-\sigma} \quad (4.8)$$

$$\Phi = \frac{w}{F_N} \quad (4.9)$$

σ , s alanında kutup veya sıfırın reel eksenindeki değerini,

w , s alanında kutup veya sıfırın sanal eksenindeki değerini,

F_N , örnekleme frekansını,

Φ , z alanında kutup veya sıfırın başlangıç noktasına olan uzaklığının açısal karşılığını,

ifade etmektedir.

“Eş. 4.7 ve 4.8” eşitliklerinden hareketle s düzleminin sanal eksenini z düzleminde yarıçapı 1 olan bir daireye karşılık gelmektedir ($\sigma=0$, $r=e^0=1$). S düzleminin sol yarısında kalan noktalar (kutup veya sıfır) z düzlemindeki dairenin içerisinde yer

alırken sağ yarı düzlemdeki noktalar dairenin dışarısında yer alır. s düzleminde yer alan bir fonksiyonun kararlı olması için kutup ve sıfır noktalarının sol yarı düzlemde olması gerektiğini geçmiş bilgilerden hatırlayabiliriz. Buradan hareketle z düzlemindeki bir fonksiyonun kararlı olması için kutup veya sıfır noktalarının birim dairenin içerisinde kalması gerektiği söylenebilir.

Z dönüşümünün sürekli zaman işaretinin örneklenmesi sonucu elde edilen ayrık zamanlı işaretin Fourier dönüşümüne karşılık geldiğinden bahsedilmişti. Buradan hareketle z dönüşümündeki en önemli noktalardan birisi örnekleme frekansının doğru belirlenmesi gerektiğidir. Örnekleme teoremi olarak da bilinen Nyquist ve Shannon teoremine göre örneklenecek işaretin frekansı (sürekli zaman işareti) F_x ise örnekleme frekansının (F_N), en az örneklenecek işaret frekansının 2 katı olması gerekmektedir [64].

$$F_N \geq 2 \cdot F_x \quad (4.10)$$

z dönüşümünde kullanılan değişik yöntemler mevcuttur. Dönüşümde en çok kullanılan üç yöntem;

- Geri yönde fark
- İleri yönde fark
- Çift doğrusal dönüşüm

olarak sıralanmaktadır [65]. z dönüşümünde kullanılan en genel yöntem çift doğrusal dönüşüm veya başka bir adıyla Tustin metodudur. Çünkü bu dönüşüm yöntemindeki hata seviyesi diğerlerine göre daha azdır. Dönüşüm hassasiyetine göre birinci veya daha fazla dereceden dönüşüm metotları mevcuttur. Birinci dereceden bir z dönüşümünün Tustin metodu kullanılarak, $T(s)$ fonksiyonuna uygulandığı gösterim “Eş. 4.11” eşitliğindeki gibi verilebilir.

$$T(s) \Big|_{s=\frac{2}{T_N} \frac{z-1}{z+1}} = T\left(\frac{2}{T_N} \cdot \frac{z-1}{z+1}\right) \quad (4.11)$$

“Eş. 4.11” ‘de T_N örnekleme periyodunu ifade etmektedir. Tustin yöntemi kullanılarak bir fonksiyonun z dönüşümü, s alanında elde edilen kutup ve sıfır noktalarının tek tek z alanına taşınması için uzun ve karmaşık hesaplar yapmaya gerek kalmadan kolaylıkla yapılabilir.

Sayısal sinyal işleyici ile çevirici denetiminin gerçekleşmesi esnasında ayrık zamanlı ortamda çalışılacağı için z dönüşümünden bahsedilmiştir. Geri besleme döngüsünde D ’nin hesaplanmasında hata ($e(t)$) değerinin önceki değerleri de önemlidir. Ayrık zamanlı bir fonksiyon $x[n]$ olarak gösterilecek olursa, k önceki değeri $x[n-k]$ olarak ifade edilebilir. $x[n]$ fonksiyonunun, z alanındaki karşılığı $X(z)$ ile ifade edilecek olursa k önceki değeri,

$$x[n - k] = z^{-k} \cdot X(z) \quad (4.12)$$

yazılabilir [64]. “Eş. 4.4” eşitliğinde ayrık zamanlı bir sisteme ait dönüşüm verilmişti. Bu sisteme z dönüşümü uygulanacak olursa ve $Y[z] / X[z]$ oranı $T[z]$ ile gösterilirse “Eş. 4.4” eşitliği “Eş. 4.13” eşitliğindeki gibi ifade edilebilir.

$$T(z) = \frac{Y[z]}{X[z]} = \frac{a_0 + a_1 \cdot z^{-1} + a_2 \cdot z^{-2}}{b_0 + b_1 \cdot z^{-1} + b_2 \cdot z^{-2}} \quad (4.13)$$

İki kutup iki sıfır dengeleme fonksiyonuna z dönüşümü uygulandıktan sonra elde edilecek fonksiyon “Eş. 4.14” eşitliğindeki gibi verilebilir.

$$T_D(z) = G \cdot \frac{(z - z_{z1}) \cdot (z - z_{z2})}{(z - z_{p1}) \cdot (z - z_{p2})} \quad (4.14)$$

Bu fonksiyonda;

G dengeleme fonksiyonunun kazancını,

z_{z1} ve z_{z2} sırasıyla birinci ve ikinci sıfırın z düzlemindeki yerini,

z_{p1} ve z_{p2} sırasıyla birinci ve ikinci kutbun z düzlemindeki yerini,

İfade etmektedir.

Z dönüşümü uygulanmış dengeleme fonksiyonu elde edildikten sonra yapılması gereken işlem, fonksiyonu “Eş. 4.13” eşitliğinde verilen şekilde elde etmektir. Bu işlem için yapılması gereken fonksiyonun pay ve paydasındaki z ifadeleri yerine z^{-n} ifadeleri olacak şekilde fonksiyonu yeniden elde etmek olacaktır.

4.2.1.2 Dengeleme Fonksiyonunun Z Dönüşümü

Bölüm 3.3.4’te elde edilmiş olan dengeleme fonksiyonuna yukarıda belirtilen bilgilere göre z dönüşümü uygulanacak olursa, “Eş. 3.30” eşitliğinde s yerine “Eş. 4.11” ifadesi yazılır ve “Eş. 4.15” eşitliği elde edilir. Örnekleme frekansı, anahtarlama frekansının iki katından büyük olması gerektiği için ve sayısal sinyal işleyici elemanının ASÇ özelliği dikkate alınarak 200kHz alınmıştır.

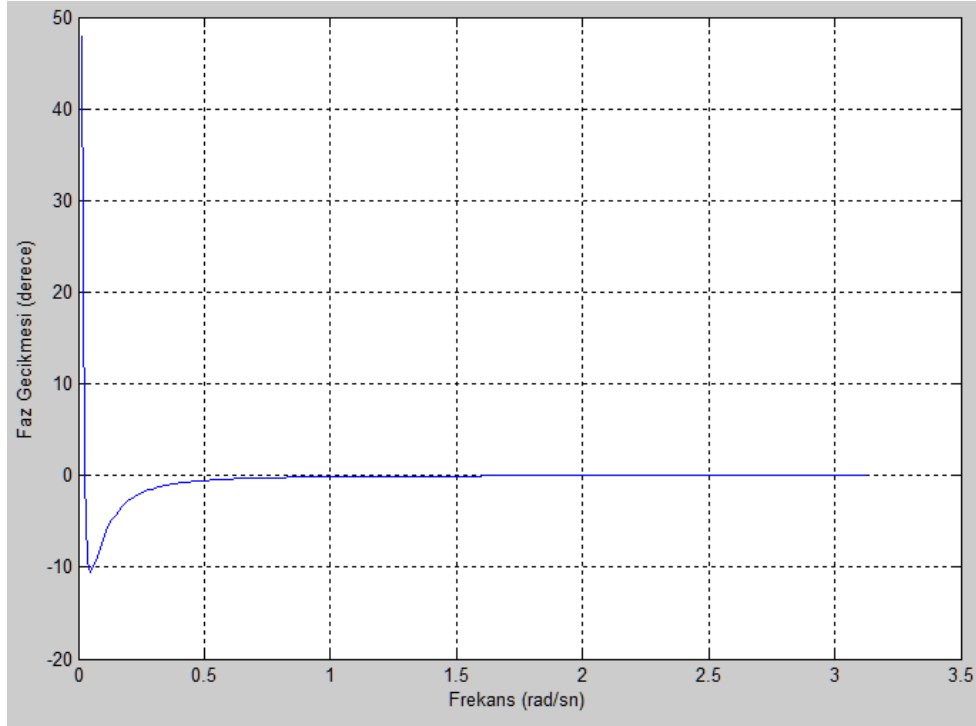
$$T_D(z) = 31.95 \times \frac{(z^2 - 1.959z + 0.9595)}{(z^2 - 1.828z + 0.8282)} = \frac{(z - 0.979525) \times (z - 0.979525)}{(z - 0.998829) \times (z - 0.82917)} \quad (4.15)$$

Eşitlikte belirtildiği gibi dengeleme fonksiyonunun kutup ve sıfırları beklendiği gibi birden küçük yani z alanındaki birim daire içerisinde kaldığı için kararlı durumdadır. Dengeleme fonksiyonu aslında görev çevriminin (D), hata gerilimi ($e(t)$) türünden ifadesidir. “Eş. 4.15” eşitliğinin “Eş. 4.13” eşitliğindeki gibi yazılması sayesinde ayrık zamanlı sistemin katsayıları belirlenmiş olacaktır. Buradan hareketle “Eş. 4.11” eşitliğinde pay ve payda z^{-2} ile çarpılırsa dengeleme fonksiyonu aşağıdaki gibi yazılabilir.

$$T_D(z) = \frac{D(z)}{e(z)} = 31.95 \times \frac{(1 - 1.959z^{-1} + 0.9595z^{-2})}{(1 - 1.828z^{-1} + 0.8282z^{-2})} \quad (4.16)$$

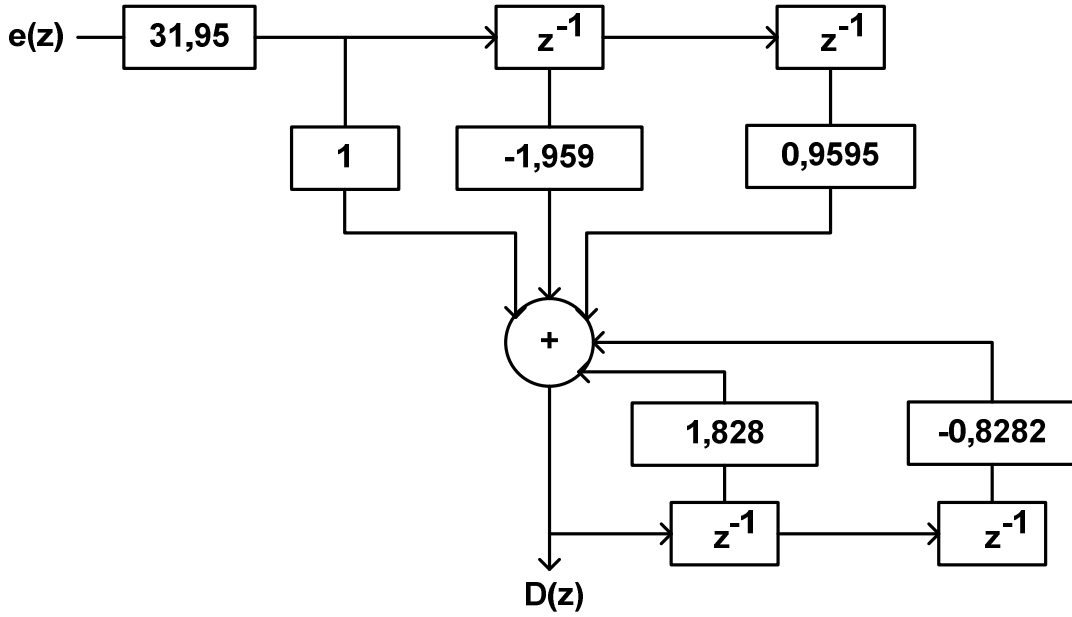
Yukarıdaki eşitlikten hareketle dengeleme işlemi yazılımsal olarak çok daha anlamlı bir hale dönüştürülmüştür. Çevirici çıkış gerilimi örneklenecek ve elde edilen değer referans geriliminin ASÇ’de karşılık geldiği değerden çıkarılarak hata bilgisi $e(z)$ elde edilecektir. En son elde edilen hata değeri ile önceden elde edilmiş hata değerleri dengeleme fonksiyonunda hesaplanmış katsayılarla çarpılarak bir

toplam elde edilecektir. Bu işlemten sonra daha önceden elde edilmiş D değerleri de aynı şekilde bazı katsayılarla çarpılacak ve çevirici anahtarlarına uygulanacak yeni D değeri elde edilecektir. Fakat “Eş. 4.16” ‘dan kaynaklanan bir takım faz gecikmeleri olacaktır. Bu gecikmenin de dikkate alınması gerekir. Buradaki fonksiyondan kaynaklanan gecikme -10° ’ye kadar inme kte fakat hızla artarak geçiş frekans noktasında 0° olmaktadır. Bu yüzden buradaki gecikme çevirici dengeleme fonksiyonunu etkilememektedir (Şekil 4-2).



Şekil 4-2 Z alanındaki dengeleme fonksiyonundan kaynaklanan faz gecikmesi

Faz kaydırılmış sıfır gerilim anahtarlamaalı çevirici de anahtarların iletimde kaldıkları süreler sabit olduğu için elde edilen D değerinden faz kayması hesaplanacak ve anahtarlara (T_2 ve T_3) bu değer uygulanacaktır. Çevirici dengeleme fonksiyonu ayrık zamanlı sistem olarak gösterimi Şekil 4-3'te verilmiştir.



Şekil 4-3 Ayrık zamanlı dengeleme fonksiyon sistemi

Önceki konuda ve “Eş. 4.12” ‘de verilen bilgiler ışığında “Eş. 4.16” eşitliği D ve e[n] cinsinden ayrık zamanlı bir sistem olarak aşağıdaki gibi ifade edilebilir.

$$D[n] = (31.95 \times e[n] - 62.59 \times e[n-1] + 30.66 \times e[n-2]) + (1.828 \times D[n-1] - 0.8282 \times D[n-2]) \quad (4.17)$$

Çıkış gerilimi ASÇ ile örnekleneyeceği için dengeleme fonksiyonunda hesaplamalar yapılırken sayısal sinyal işleyici elemanının ASÇ hassasiyetine dikkat edilmelidir. Kullanılan işlemci ASÇ’si, 3.3V ve 10bitlik bir işlem gücüne sahip olduğu için ASÇ’den okunan değer bir biti;

$$B = \frac{3.3}{2^{10}} = 3.222\text{mV} \quad (4.18)$$

değerine karşılık gelmektedir. Bu yüzden ASÇ’den okunan çıkış geriliminin (V_o^*) ikili kodlama sistemindeki karşılığı $V_{o-ASÇ}^*$ ifade edilirse V_o^* yerine aşağıdaki ifade yazılır.

$$V_o^* = 0.003222 \times V_{o-ASÇ}^* \quad (4.19)$$

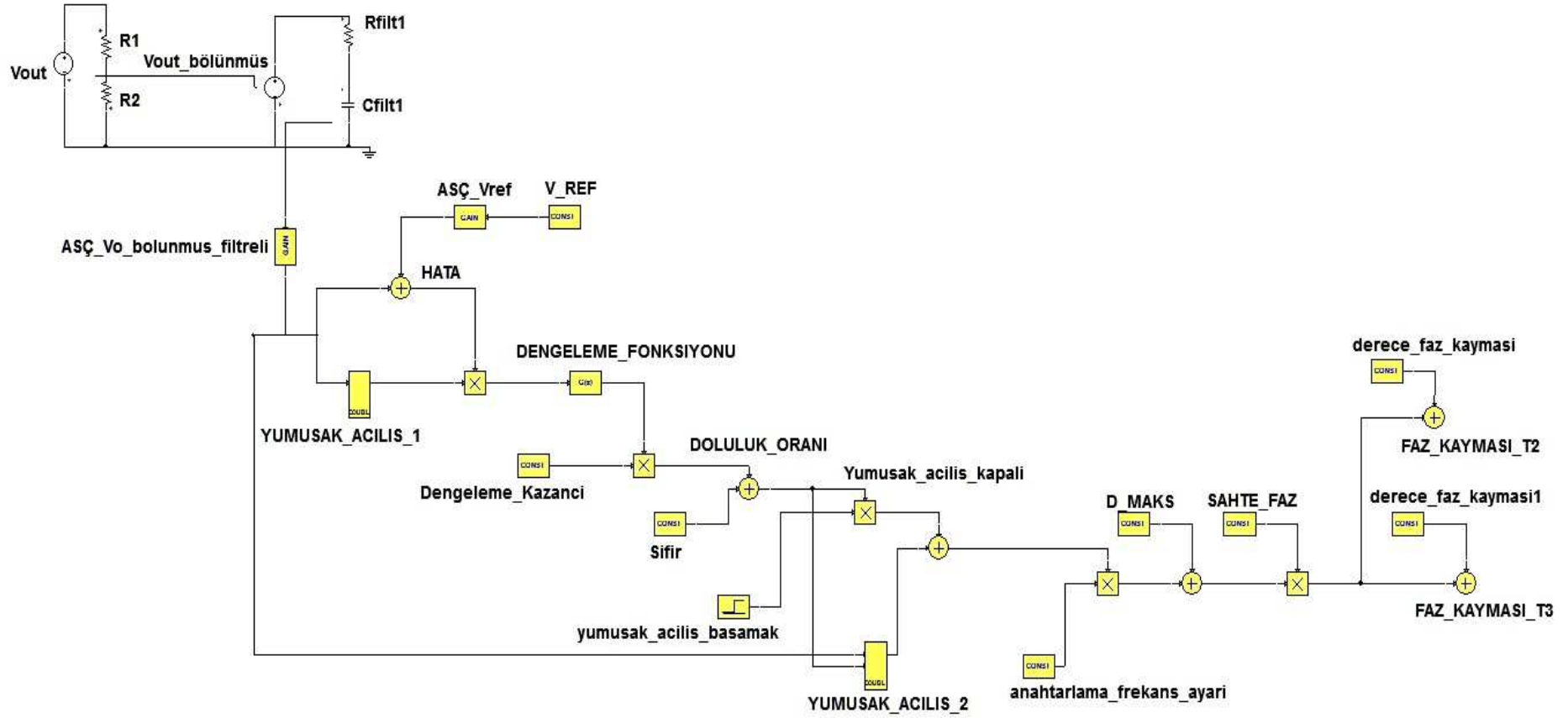
Sayısal sinyal işleyici tamsayı değeri (fixed-point) ile işlem yapan bir işlemci olduğu için kesirli sayılarla işlemi çok uzun sürmektedir. Bu yüzden elde edilen fonksiyonu 1024/1024 ile çarpmak, işlemleri işlemcinin kolaylıkla yapabileceği bir hale getirecektir. 1024 değerinin özellikle seçilmesi ikili kodlama sisteminde on bit sağa/sola kaydırma olarak yapılmasıdır. Bu işlemler doğrultusunda yukarıdaki değerler elde edilen dengeleme fonksiyonunda $e[n]$ hata bilgisine aşağıdaki gibi eklenir.

$$e[n] = V_{\text{ref}}[n] - V_{o-ASÇ}^* \quad (4.20)$$

Dengeleme fonksiyonunda son olarak elde edilen D bilgisinin 1024'e bölünmesi ile devreye uygulanması gereken gerçek D elde edilmiş olur.

4.2.2. Ayırık Zamanlı Dengeleme Fonksiyonu ile Çevirici Kapalı Döngü Benzetim Sonuçları

Ayrık zamanlı bir sistem olarak elde edilen dengeleme fonksiyonu faz kaydırılmış sıfır gerilim anahtarlama tam köprü çevirici devresine Şekil 4-4'teki gibi eklenmiştir. Dengeleme fonksiyonunda işlem süreleri gösterilmemiştir ancak çıkıştaki faz bilgisi her periyotta bir defa (20µs) alınarak işlem süreleri bu süre içerisine dahil edilmiştir. Benzetim programındaki ayırık zamanlı ortamda dengeleme fonksiyonunun işleyişinin anlaşılması için dengeleme sistemine ait gösterim Şekil 4-4'te verilmiştir.

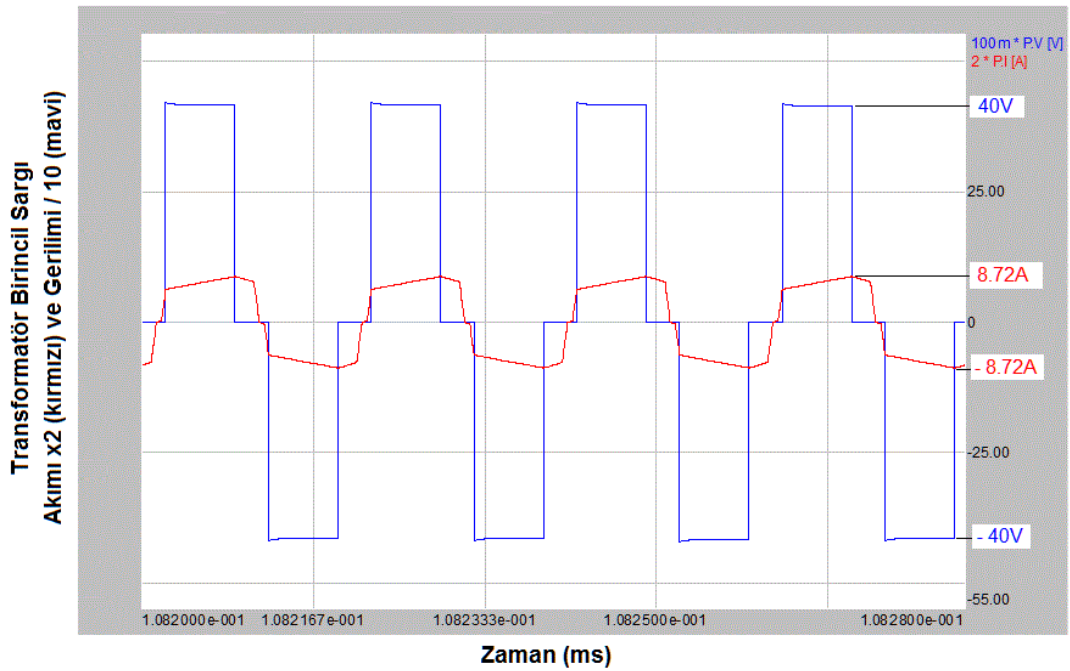


Şekil 4-4 Ayırık zamanlı dengeleme fonksiyonunun benzetim ortamında gerçekleşmesi

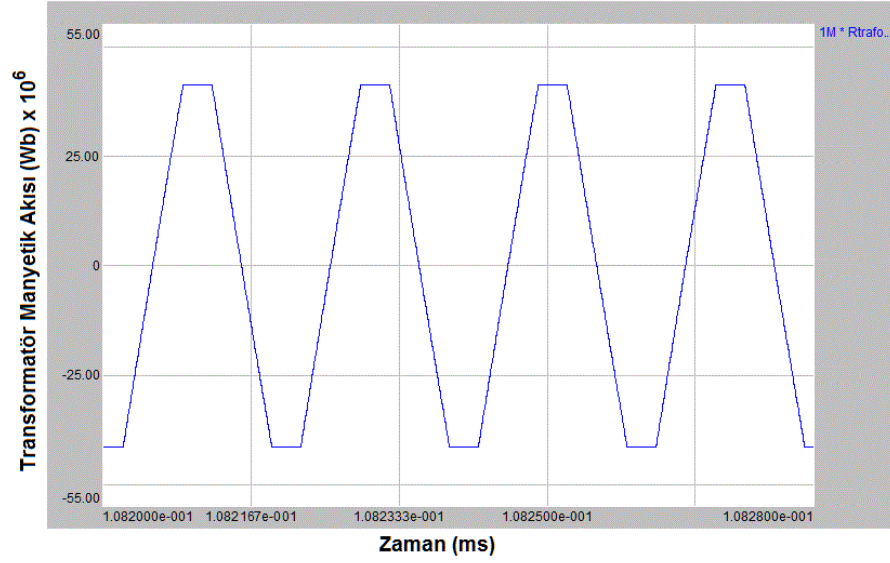
4.2.3. Sürekli ve Ayırık Zamanda Elde Edilen Dengeleme Fonksiyonlarının Performanslarının Karşılaştırılması

Sürekli zaman ortamında elde edilen dengeleme fonksiyonu geri besleme olarak çevirici devresine uygulandığı durumda çevirici benzetim sonuçları bölüm 3.4'te verilmişti. Bu kısımda sürekli zaman fonksiyonu ayırık zamanlı fonksiyon olarak elde edilmiş ve çeviriciye geri besleme kontrolü olarak eklenmiştir. Ayırık zamanlı sistemde sürekli zamandan farklı olarak örnekleme ve işlemlerden gelen gecikmeler mevcuttur. Bu gecikmeler geri besleme kontrolünde faz kazanç eğrisinde (bode çizeneği) faz farkı olarak karşımıza çıkacaktır. Bu yüzden kontrol döngüsünün işlevinde eksiklik olmaması için işlemlerin toplam süresinin anahtarlama periyodundan fazla olmaması gerekmektedir. Sayısal sinyal işleyicinin özellikleri dikkate alındığında bu sürenin bir periyodu aşmayacağına karar verilmiştir. Benzetim ortamında işlemlerin süresi bir anahtarlama periyodu olarak alınmış ve benzetimler bu şekilde yapılmıştır.

Çevirici giriş gerilimi tipik değeri olan 400V iken ve çıkışta 1kW yük varken transformatör birincil sargı gerilimi ve akımına ait gösterim Şekil 4-5'te verilmiştir. Ayrıca tam yükte transformatör manyetik akısı Şekil 4-6'da verilmiştir.

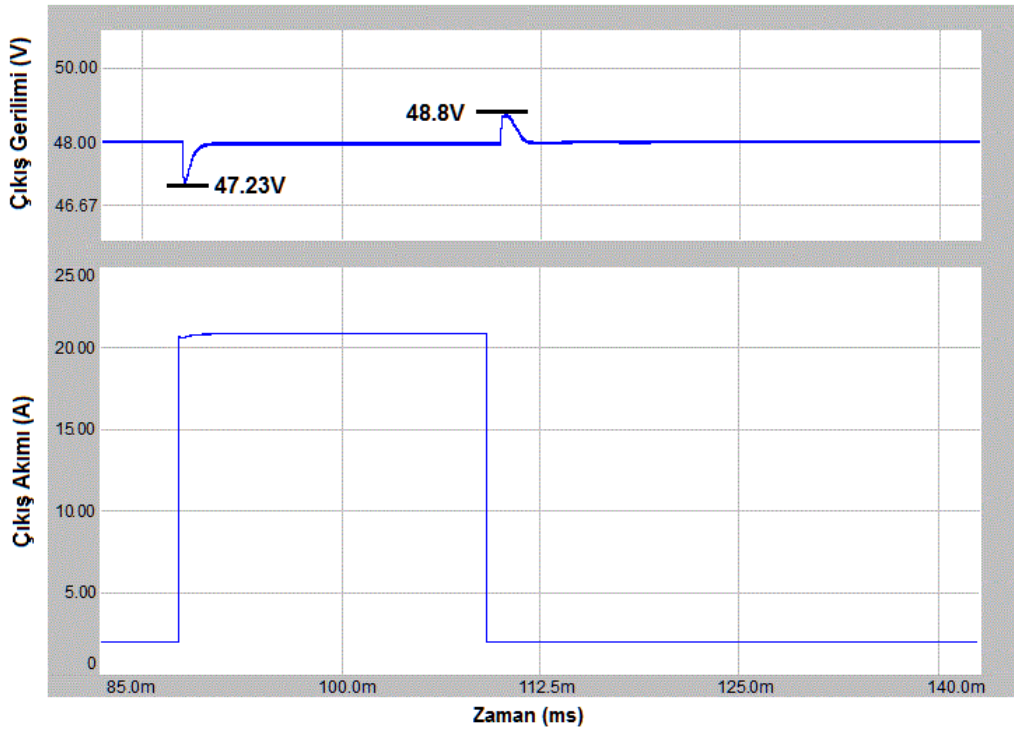


Şekil 4-5 Ayırık zaman fonksiyonu ile kontrol edilen çeviricide tam yükte transformatör birincil sargı akımı ($I_p \times 2$, kırmızı) ve gerilimi ($V_p / 10$, mavi)

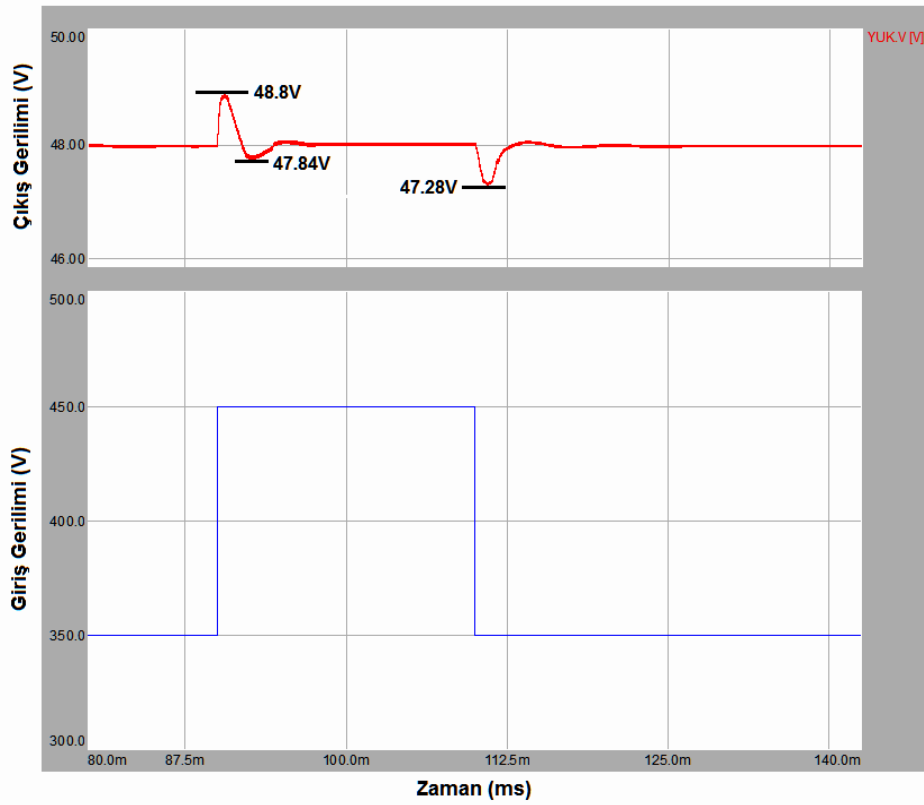


Şekil 4-6 Ayırık zaman fonksiyonu ile kontrol edilen çevirici transformatör manyetik akısı ($\Phi \times 10^6$)

Sürekli zaman ve ayırık zaman fonksiyonlarının çevirici geçici rejim tepkisine etkilerinin karşılaştırılması açısından çeviricinin geçici rejim cevaplarının karşılaştırılması gerekir. Ayırık zamanlı dengeleme fonksiyonu ile tipik giriş gerilim değerinde çeviricinin geçici yük değişimine cevabı Şekil 4-7’de, geçici giriş gerilim değişimine cevabı ise Şekil 4-8’de verilmiştir.



Şekil 4-7 Ayırık zaman dengeleme fonksiyonu ile çevirici geçici yük cevabı (Yük akımı 2.1A’den 21A’e ve 21A’den 2.1A’e)



Şekil 4-8 Ayırık zaman dengeleme fonksiyonu ile çevirici geçici giriş gerilim cevabı (Giriş gerilimi 350V'tan 450V'a ve 450V'tan 350V'a)

Çevirici geçici rejim cevaplarından yük değişimine olan cevaplar karşılaştırılacak olursa, ayırık zamanlı dengeleme fonksiyonu ile kontrol edilen çeviricide çıkış akımı 2.1A'den 21A'e (%10'dan %100'e) çıktığı durumda çıkış gerilimi 47.23V gerilimine düşmektedir. Çevirici geçici rejim cevabı süresi tipik çıkış geriliminin $\pm 1\%$ ($\pm 480\text{mV}$) aralığına ulaşana kadar olan süre olarak tanımlandığı düşünülürse bu süre 0.7ms olarak gözlenmiştir. Sürekli zaman fonksiyonu ile elde edilen değerler 47.4V ve 0.2ms olarak ölçülmüştü. 21A'den 2.1A'e düşüşte çıkış gerilimi en yüksek 48.8V ve oturma süresi 0.75ms olarak gözlenmiştir. Sürekli zamanlı fonksiyonda ise bu değerler 48.55V ve 0.3ms olarak gözlenmiştir.

Çevirici için diğer performans kriterlerinden birisi geçici giriş gerilim değişimine olan cevabıdır. Ayırık zamanlı dengeleme fonksiyonu ile kontrol edilen çevirici de giriş gerilimi 350V'tan 450V'a yükseldiği durumda çevirici çıkışı 48.8V'a yükselmekte ve 0.9ms sonra olması gereken aralığa gelmektedir. Sürekli zaman fonksiyonu ile kontrol edildiği durumda bu değerler 48.51V ve 0.1ms olarak

gözlenmiştir. 450V'tan 350V'a düşüşte ise ayırık zamanlı fonksiyonda 47.28V ve 0.95ms, sürekli zamanlı fonksiyonda ise 47.52V ve 0.1ms olarak gözlenmiştir.

İki farklı ortamdaki dengeleme fonksiyonlarından sürekli zaman ortamında elde edilen dengeleme fonksiyonunun ayırık zamanlı fonksiyona göre daha etkili olduğu görülmektedir. Ayırık zamanlı dengeleme fonksiyonu ile kontrol edilen çeviricinin tepki süresinin daha uzun olması ve bu yüzden gerilim düşümü veya yükselmelerinin fazla olması ayırık zaman dengeleme fonksiyonunun örnekleme hızı ve işlem sürelerinden kaynaklandığı söylenebilir. Farklılıkların fazla olmaması ve tasarım kriterlerinin içinde olması nedeniyle çevirici kontrolünün ayırık zamanlı dengeleme fonksiyonu ile başarılı bir şekilde yapıldığı söylenebilir. Gerçeklenecek devrede işlemlerin süresi anahtarlama periyodundan daha kısa sürecektir olursa tepki süresinin benzetim ortamında elde edilen değerlerden daha iyi olması beklenir. Ancak benzetim ortamı ile çeviricinin gerçekleşeceği ortam arasında farklılıklar (baskı devre kartı, malzeme toleransları) olacağı için deneysel sonuçların bu değerlerle tam olarak örtüşmese bu değerlere yakın olması beklenmektedir.

4.3. Sayısal Sinyal İşleyici ile Çevirici Ek Özellikleri

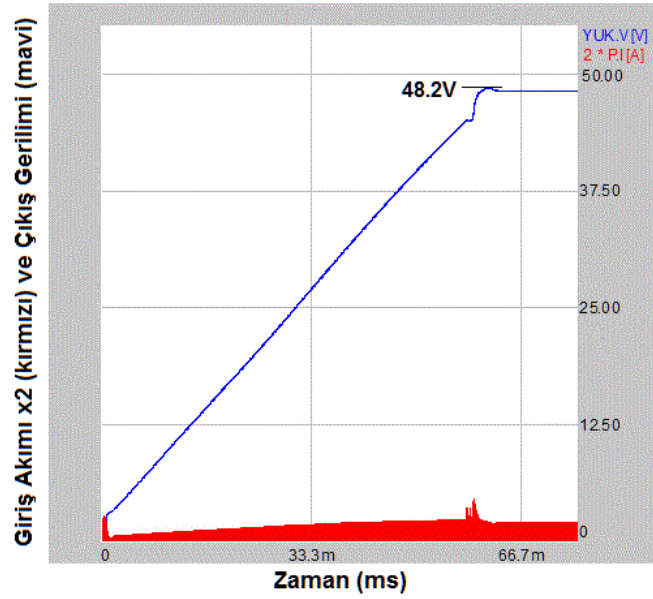
4.3.1. Yumuşak Açılış

Anahtarlama güç kaynaklarında özellikle gerilim kontrol tekniği ile kontrol edilenlerde ilk açılış anında çıkış kondansatöründen ve çıkıştaki yükten dolayı girişten çekilecek anlık akımı sınırlamak ve bu sayede devre elemanları üzerindeki gerilim veya akım seviyelerini daha düşük tutmak amacıyla yumuşak açılış işlemi uygulanır. Ayrıca yumuşak açılış sayesinde, çıkış geriliminde ilk açılışta oluşan anlık gerilim yükselmesinin de önüne geçilir.

FK-SGA-TKÇ'de yumuşak açılış yapmak amacıyla D öncelikle düşük seviyelerden başlatılır ve zamanla artırılarak çıkış geriliminin yavaş olarak yükselmesi ve giriş akımının devredeki manyetik elemanların sınır değerlerinin içerisinde kalması sağlanır (Faz kaymasının zamanla azaltılması). Sayısal olarak denetim sağladığı avantajlardan birisi çıkış süresinin istenilen gerilim seviyesine istenilen sürede

ulaşması kolaylığını sağlamaktadır. Bu sayede giriş akımının tepe seviyesi de istenilen değerde tutulabilir.

Tasarlanan ve gerçekleştirilen devrede faz kayması her anahtarlama periyodu sonunda azaltılarak (D artırılarak) yumuşak açılış uygulanmıştır. Benzetim programında, tasarlanan kontrol döngüsünde yumuşak açılış amacıyla D zamanla artırılmış ve çıkış gerilimi belirli bir değerin (44V) üzerine çıktığı durumda kontrol döngüsü devreye alınmıştır. Bu duruma ait gösterim Şekil 4-9'da verilmiştir.



Şekil 4-9 Yumuşak açılış durumunda çıkış gerilimi (V, mavi) ve giriş akımı ($I_g \times 2A$, kırmızı)

Yumuşak açılış için sayısal olarak ayarlanan D, belirli bir değerden başlatılır ve çıkış gerilimi 44V olana kadar yavaşça artırılır. Şekilden de görüldüğü gibi çıkış gerilimi D'nin doğrusal artışına bağlı olarak doğrusal bir şekilde artmaktadır. 44V'a gelindiğinde dengeleme fonksiyonu devreye alınır ve çıkış gerilimi hızlı bir şekilde 48V'a yükselir. Ayrıca giriş akımı da en yüksek çıkış gücündeki giriş akımından daha düşük seviyelerinde tutulmuştur. Bu sayede elemanların daha az akım ve gerilim değerleriyle ilettime alınması sağlanmıştır.

4.3.2. Çıkış Kısa Devre Koruma

Çevirici çıkışında oluşabilecek kısa devre durumlarında elemanların ve çeviricinin zarar görmemesi amacıyla çıkış akımının gözlenmesinde fayda vardır. Akım kontrol tekniği kullanılan çeviricilerde giriş akımı sürekli olarak gözlemlendiği için çıkışta akımı okumak için ayrıca devre elemanlarına ihtiyaç duyulmamaktadır. Ancak gerilim kontrol tekniği ile kontrol edilen çeviricilerde çıkış kısa devre durumlarına karşı koruma almak için çıkış akımının okunması gerekir. Gerçeklenen FK-SGA-TKÇ'de çıkış akımını okumak amacıyla akım okuma entegresi kullanılmıştır. Çıkış akımı sayısal sinyal işleyici elemanının karşılaştırıcı özelliği sayesinde her periyotta kontrol edilmektedir. Kısa devre durumunda sayısal sinyal işleyici ile denetim sayesinde çevirici sabit ve düşük D ile sürülebileceği gibi kullanıcıya uyarı vererek tamamen de kapatılabilir. Gerçeklenen devrede çıkışta kısa devre olması durumunda çevirici anahtarlama işlemini sonlandıracak ve uyarı vererek kapalı konuma geçecektir.

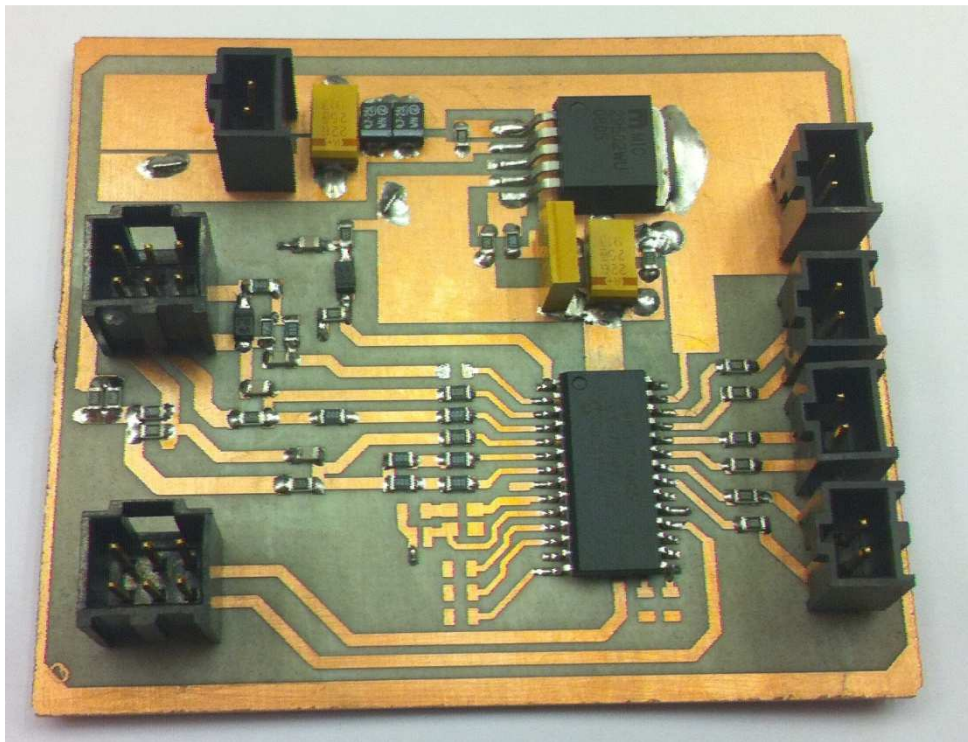
Kısa devre durumunda kullanıcıya bilgi verilmesi ve uzaktan komuta ile çeviricinin kapatılması sayısal denetimin avantajlarından bir tanesidir. Kullanıcının isteği doğrultusunda çevirici yeniden açılmaya çalışılabilir veya tamamen kapatılabilir.

4.3.3. Çevirici ile İletişim

Günümüzde tasarlanan çeviricilerde çeviricinin hata durumlarını gözlemek veya hata olduğu anda hatadan haberdar olmak için harici elemanlara ihtiyaç duyulmaktadır. Ancak çeviriciler, sayısal sinyal işleyici ile denetlenirse kullanılan işlemci sayesinde harici bir elemana gerek olmaksızın çevirici akım veya gerilim değerleri sürekli olarak kontrol edilebilir ve ayrıca ek bir elemana ihtiyaç olmaksızın hata durumları dışarıya iletilebilir. Kullanılan işlemci elemanında RS232, CAN, I2C vb. haberleşme özellikleri mevcuttur. Hata durumları bu arayüzlerden herhangi birisi aracılığıyla kullanıcıya veya çeviricinin kullanıldığı sistemdeki sunucuya aktarılabilir. Hata durumlarından başka çevirici ile haberleşme sayesinde çevirici çıkış gerilimi uzaktan komuta ile istenilen seviyeye ayarlanabilir. Bu durum için çeviricide yapılması gereken tek şey referans gerilim bilgisinin değiştirilmesi olacaktır.

- Birinci kısım: Çevirici giriş kısmına ait yapıları (anahtarlama elemanları, SGA endüktansı, MOSFET sürücü devreleri, ayırma sığacı, giriş akım okuma sensörü, RC tipi sönümlendiriciler, giriş kondansatörü) içermektedir.
- İkinci kısım: Çıkış kısmına ait yapıları (endüktans, kondansatör, diyotlar, RC tipi sönümlendiriciler ve yük akımı okuma entegresi) içermektedir.

Sayısal sinyal işleyicinin bulunduğu çevirici sayısal denetleyici elektronik baskı devresi Şekil 5-2’de verilmiştir.



Şekil 5-2 Sayısal denetleyici elektronik baskı devresi (68x58x10mm)

Sayısal denetleyici kartı üzerinde besleme geriliminin gürültüden arınması ve gerilim regülasyonu amacıyla bir adet regülatör bulunmaktadır. Ayrıca çevirici geri besleme kontrolünü yapması amacıyla dsPIC33FJ16GS502 tip numaralı sayısal sinyal işleyici bulunmaktadır.

Çevirici ile çalışmalar esnasında sayısal denetleyici kartı ve MOSFET sürme yapılarını beslemek amacıyla harici olarak çıkış gerilimi 12V olan güç kaynağı kullanılmıştır.

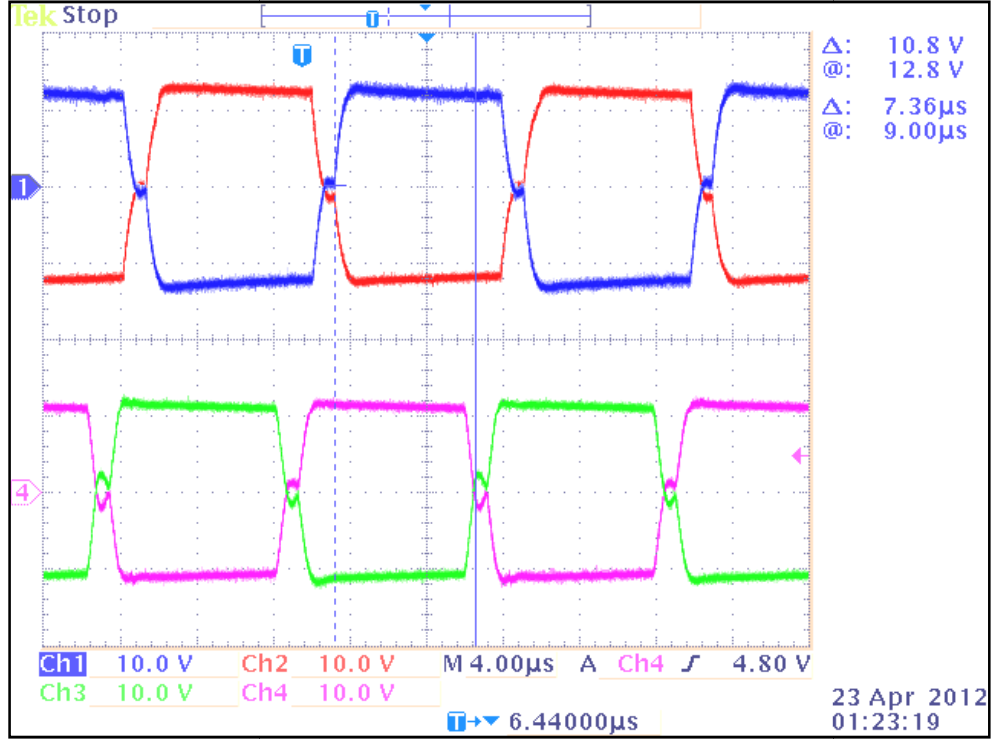
Tez çalışmasının amacı her ne kadar sayısal olarak kontrolün başarımını test etmek olsa da kart boyutlarını vermek faydalı olacaktır. Güç bölümü kartı 212x154x37mm, sayısal kontrol kartı ise 68x58x10mm ebatlarındadır. Baskı devre kartlarının çok katlı olduğu durumda kart boyutları da oldukça küçülecektir. Ayrıca sayısal denetleyici kartı güç bölümü kartına da dahil edilebilir fakat tez çalışmasında devrelere müdahale etme açısından kolaylık olması için kartlar ayrı baskı devrelerde olacak şekilde tasarlanmıştır.

5.2. Deneysel Sonuçlar

Çevirici güç katına ait elektronik baskı devresini çalıştırmadan önce malzemeler elektriksel olarak kontrol edilmiştir. Daha sonra çıkabilecek sorunların kaynağının tesbiti açısından transformatör tur oranı, çıkış endüktans değeri, SGA endüktans değeri ölçülmüş ve MOSFET sürücü yapılarının doğruluğundan emin olunmuştur. Kontrol kısmına ait kartta ise öncelikle sayısal sinyal işleyici beslemesinin gerilim değeri kontrol edilmiş ve işleyici ile iletişimin kurulduğu gözlenmiştir.

5.2.1. Sayısal Sinyal İşleyici İle DGM Üretimi

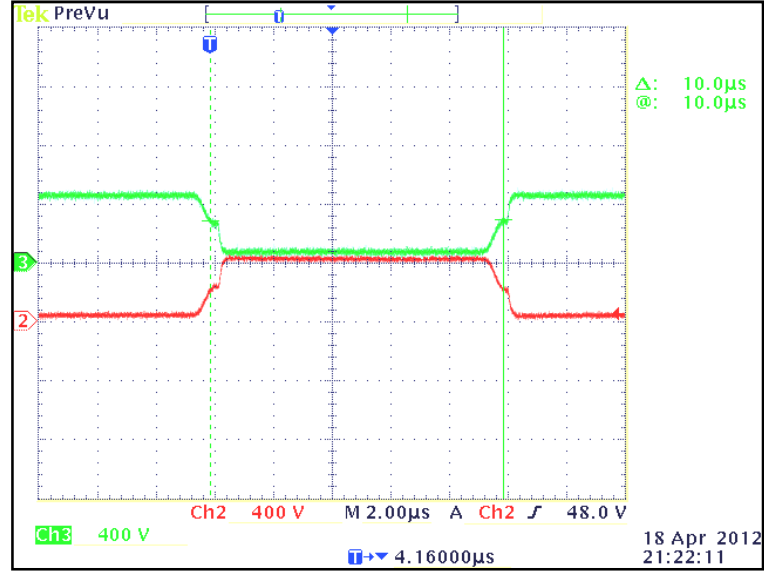
Sayısal sinyal işleyici öncelikle sabit genişliğe sahip DGM işaretleri üretecek şekilde programlanmış ve DGM işaretleri kontrol edilmiştir. Önceki bölümlerde bahsedildiği şekilde T_1 ve T_4 (T_2 ve T_3) MOSFET'lerini sürece DGM işaretleri birbiri ile örtüşmeyecek biçimde sabit $9\mu s$ genişlikte ve $20\mu s$ periyod ile üretilmiştir. DGM işaretleri MOSFET'leri sürmek amacıyla kullanılan sürücü devrelerinin girişine uygulanmıştır. Yalıtımı sağlamak amacıyla MOSFET sürücü devreleri arkasında MOSFET geçit sürücü transformatörleri kullanılmıştır. DGM işaretleri MOSFET sürücü devrelerine uygulanmış ve geçit sürücü transformatörü çıkışından alınan ölçümler Şekil 5-3'te gösterilmiştir. Şekilde CH1, DGM1'i (T_1 MOSFET'inin geçitine uygulanan sürme işareti), CH2, DGM4'ü (T_4 MOSFET'inin geçitine uygulanan sürme işareti), CH3, DGM3'ü (T_3 MOSFET'inin geçitine uygulanan sürme işareti) ve CH4, DGM2'yi (T_2 MOSFET'inin geçitine uygulanan sürme işareti) göstermektedir. DGM1 ve DGM2'nin (DGM3 ve DGM4) kesiştiği alan etkin görev çevirimini göstermektedir (Ch1 ve Ch4'ün aynı anda 12VDA olduğu bölge).



Şekil 5-3 Sayısal sinyal işleyiciden üretilen DGM işaretleri, Ch1: T_1 MOSFET'i, Ch2: T_4 MOSFET'i, Ch3: T_3 MOSFET'i, Ch4: T_2 MOSFET'i geçitlerine uygulanan sürme işaretleri (10V/böl.)

5.2.2. DGM İşaretlerinin Çeviriciye Uygulanması

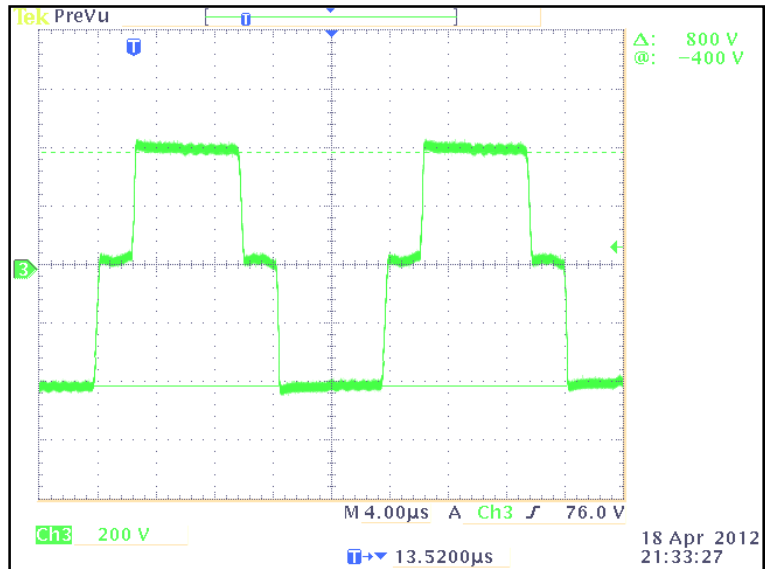
DGM işaretlerinin doğruluğundan emin olduktan sonra çıkış gerilimi 48V olacak şekilde ayarlanan faz kayması, sabit bir değerde tutularak ($D=0.77$ olacak şekilde) DGM işaretleri çeviriciye uygulanmıştır. Giriş gerilimi kontrollü bir şekilde artırılarak çevirici kontrolü açık döngüde iken devre üzerindeki MOSFET'lerin, transformatörün ve çıkış diyotlarının üzerindeki gerilim değerleri ölçülmüştür. Giriş gerilim değeri yüksek seviyede olduğu için yüksek gerilim noktalarındaki ölçümler yüksek gerilim diferansiyel ölçüm cihazlarıyla alınmıştır. Giriş gerilimi, tipik değeri olan 400V'da ve yük akımı 2A'de iken T_2 ve T_3 MOSFET'lerinin V_{DS} gerilimleri Şekil 5-4'teki gibidir. MOSFET'lerin seçiminde dikkat edilmesi gereken en yüksek V_{DS} gerilimi giriş gerilimine eşittir. Ancak ilk açılışta oluşan anlık yükselmelere dikkat edilmesi gerekir. Çevirici de anlık yükselmeleri engellemek için MOSFET savak ile kaynak pimleri arasında RC sönümlendirici devreleri kullanılmıştır.



Şekil 5-4 Giriş gerilimi 400VDA iken, Ch2: T₂ MOSFET'i V_{DS} gerilimi, Ch3: T₃ MOSFET'i V_{DS} gerilimi (400V/böl.)

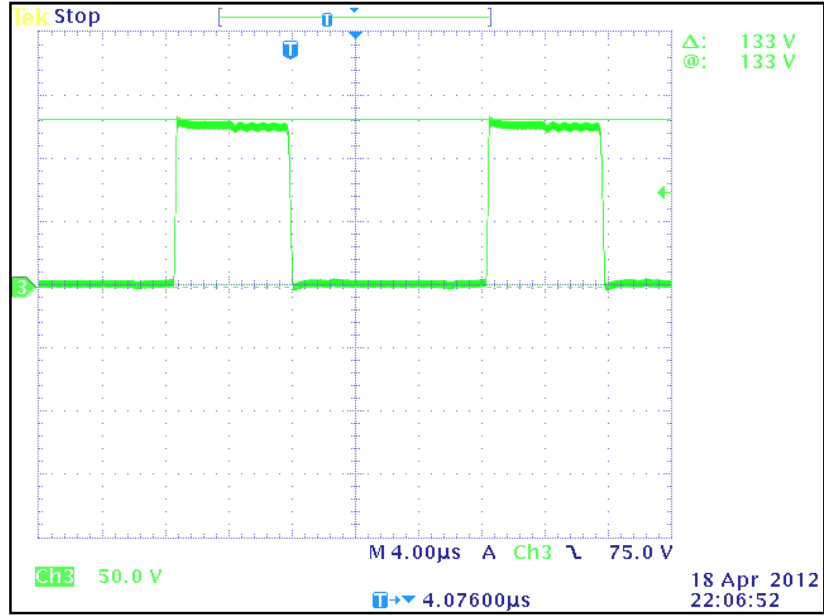
Şekil 5-4'te görüldüğü gibi iki anahtar aynı anda açık olmamaktadır ve bir anahtarın toplam açık kalma süresi 9µs civarındadır. SGA işlevinin gerçekleştirilmesi için gerekli ve yeterli süre bırakılmıştır.

Giriş gerilimi 400V iken transformatör birincil gerilimi sargı gerilimi ise Şekil 5-5'teki gibidir.



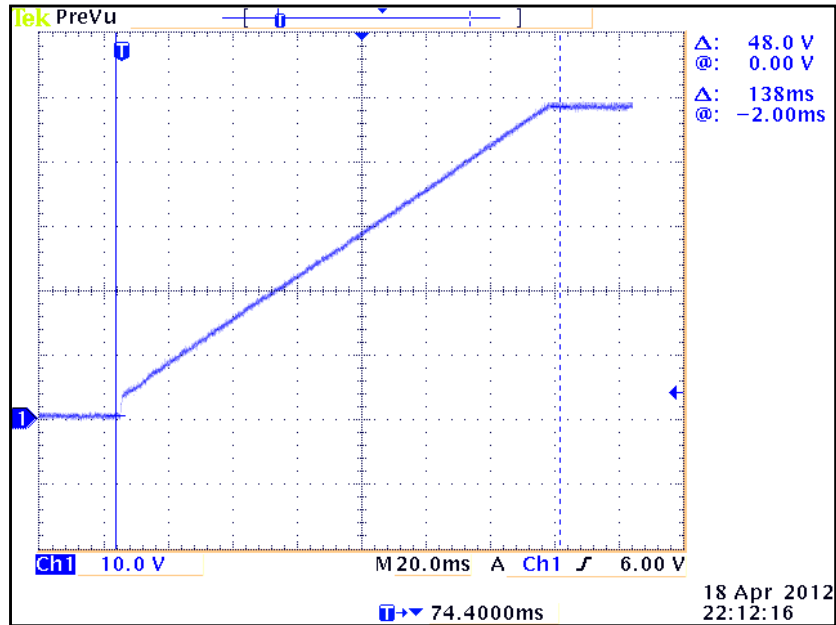
Şekil 5-5 Giriş gerilimi 400VDA iken, Ch3: Transformatör birincil sargı gerilimi, V_P, (200V/böl.)

Giriş gerilimi 350V iken çıkış diyotlarının anot ve katot bacakları arasındaki en yüksek gerilim 133V olarak ölçülmüştür (Şekil 5-6).



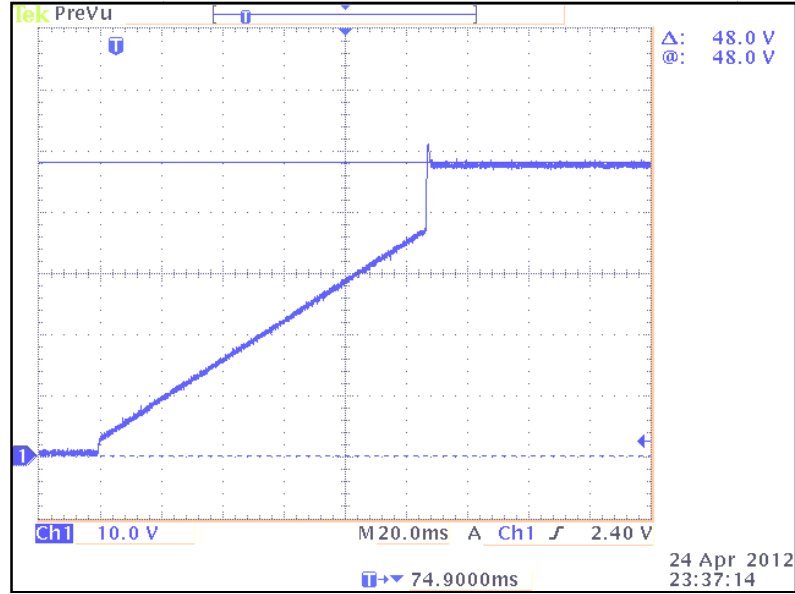
Şekil 5-6 Giriş gerilimi 350VDA iken çıkış diyodu gerilim seviyesi, Ch3: V_{D-AK} (50V/böl.)

Çevirici açılış anında devre elemanları üzerindeki gerilim ve akım seviyelerini düşük tutmak amacıyla yumuşak açılış yapılacağından bahsedilmişti. Çevirici kontrolü açık döngüde iken açılıştaki çıkış gerilimi Şekil 5-7'de verilmiştir.



Şekil 5-7 Sayısal denetimli yumuşak açılışta çıkış gerilimi (açık döngü), Ch1: Çıkış gerilimi, V_o (10V/böl.)

Çevirici çıkış gerilimi, kontrol döngüsünün kapatıldığı durumda Şekil 5-8’de verilmiştir.

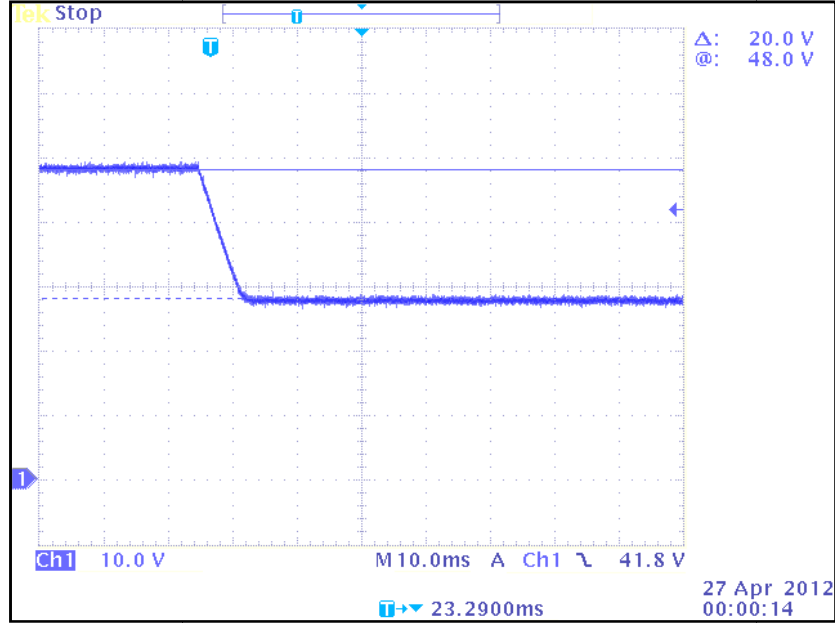


Şekil 5-8 Sayısal denetimli yumuşak açılışta çıkış gerilimi (kapalı döngü), Ch1: Çıkış gerilimi, V_o (10V/böl.)

Kontrol döngüsüne yumuşak açılış özelliği eklemek için çıkış gerilimi 35V olana kadar D yavaş yavaş artırılmıştır. Çıkış gerilimi 35V’u geçtiğinde ise dengeleme fonksiyonu devreye alınmıştır. Bu yüzden Şekil 5-8’de 35V’tan sonra çıkış hızlı bir şekilde yükselmekte ve daha sonra hızlı bir şekilde toparlanarak 48V’a ulaşmaktadır. Çıkış geriliminin yükselme hızı yazılımsal olarak istenilen seviyeye ayarlanabilir.

Çeviriciye, sayısal sinyal işleyici ile denetim sayesinde yumuşak açılış gibi çevirici çıkış gerilimi ayarlanabilme özelliği de eklenebilir. Çıkış geriliminin 48V’tan 28V’a ayarlandığı duruma ait gösterim Şekil 5-9’da verilmiştir. Çıkış geriliminin ayarlanma hızı sayısal sinyal işleyici yazılımı ile değiştirilebilir. Çeviricinin kullanılma isterlerine göre çıkış gerilimi, hızlı ve ufak dalgalanmalara maruz kalacak şekilde veya yavaş ve dalgalanma olmaksızın ayarlanabilir. Sayısal sinyal işleyici yazılımında ufak değişiklikler yapılarak istenilen durum ayarlanabilir veya iki durum için de yazılım bulundurulur ve kullanıcı istediği durumu seçebilir.

Sayısal sinyal işleyici ile denetimin, çıkış geriliminin yükselme süresini, başka gerilimlere ayarlanması gibi esneklikler sağladığı görülmüştür.

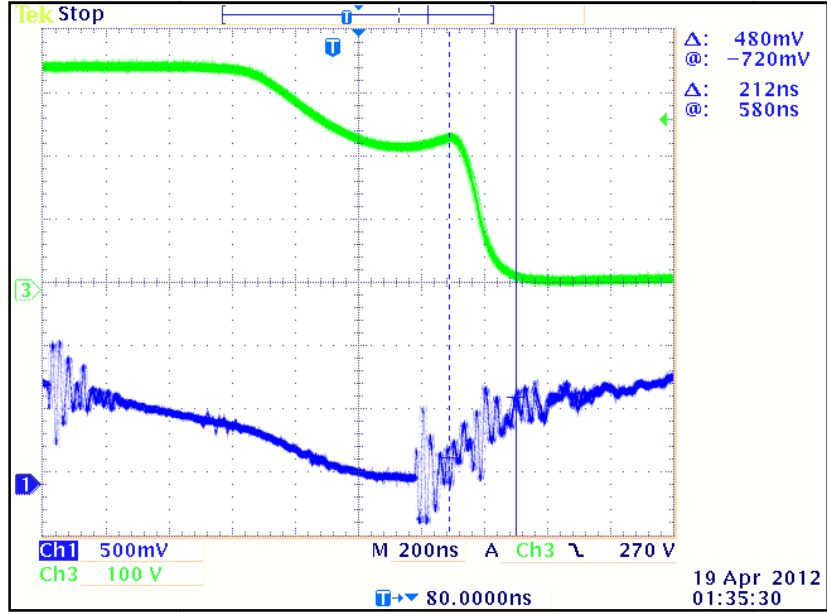


Şekil 5-9 Çıkış gerilim seviyesinin değiştirilmesi, Ch1: Çıkış gerilimi, V_o (10V/böl.)

Son olarak çeviricinin çıkış gerilim dalgalanma değeri tasarım kriteri gereği tepeden tepeye 100mV'un altında kalması gerekmektedir. Çıkış gerilimindeki dalgalanma seviyesi tam yükte tepeden tepeye 76mV olarak ölçülmüştür. Çevirici benzetiminde bu değer 62mV olarak gözlenmiştir. Farklılık, küçükte olsa elektronik baskı devresinin sebep olduğu direnç ve çıkış kondansatörlerinin toleranslarından kaynaklanmaktadır.

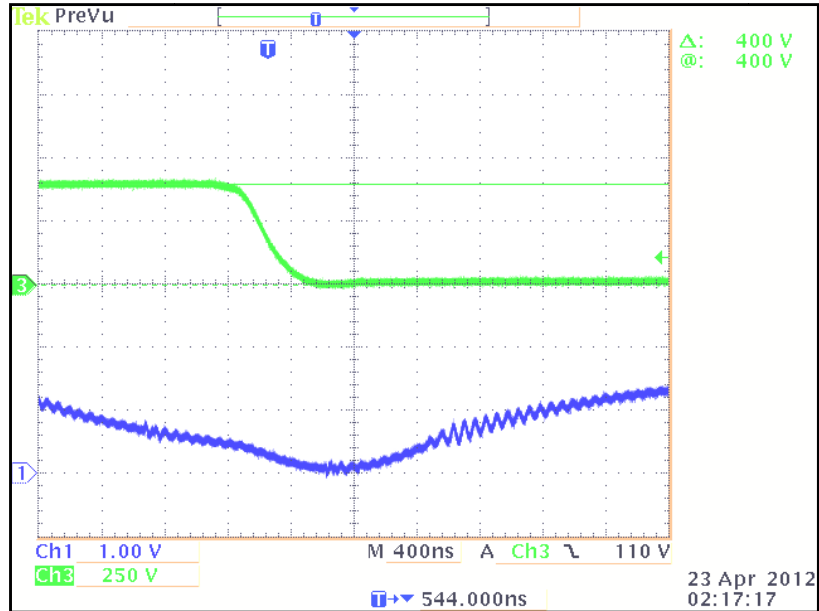
5.2.3. SGA'nın Gerçeklenmesi

Çeviricide anahtarlama kayıplarını en aza indirmek, anahtarlar üzerindeki gerilim ve akım seviyelerini düşük tutmak ve çevirici verimini yüksek seviyelere çıkarmak amacıyla SGA yapıldığından bahsedilmiştir. Sayısal denetimli FK-SGA-TKÇ'nin tasarım gereği olarak yaklaşık 10A yükten sonra SGA yapmasına karar verilmiştir. Yani yük akımı 10A'in üzerinde olduğu durumlarda MOSFET'ler SGA işlevi altında açılacaktır. Yük akımı daha düşük iken SGA tam olarak yapılamayacak ancak yine de anahtarlama kayıpları SGA olmadığı duruma göre daha düşük seviyelerde olacaktır. Şekil 5-10'da yük akımı 5A iken T_2 MOSFET'inin V_{DS} gerilimi ve giriş akımı verilmiştir. SGA işlevi için yeterli enerji rezonans endüktansında depolanmadığı durumda MOSFET'in V_{DS} gerilimi Şekil 2-10 (a) kısmında belirtilmiştir. Buradan hareketle yük akımı 5A iken SGA'nın tam olarak gerçekleştirilemediği görülmektedir.



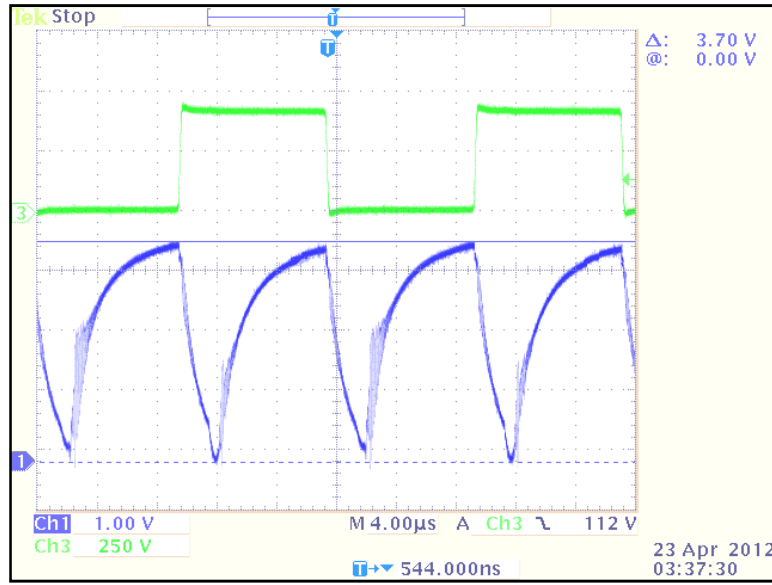
Şekil 5-10 Yük akımı 5A iken, Ch1: Giriş akımı (0.5A/böl), Ch3: T₂ MOSFET'inin V_{DS} gerilimi (100V/böl.)

Yük akımı artırıldıkça depolanan enerji artacak ve SGA işlevi gerçekleştirilecektir. Çıkış akımının 11A olduğu durumda T₂ MOSFET'inin V_{DS} gerilimi ve giriş akımı Şekil 5-11'de verilmiştir.



Şekil 5-11 Yük akımı 11A iken, Ch1: Giriş akımı (1A/böl), Ch3: T₂ MOSFET'inin V_{DS} gerilimi (250V/böl.)

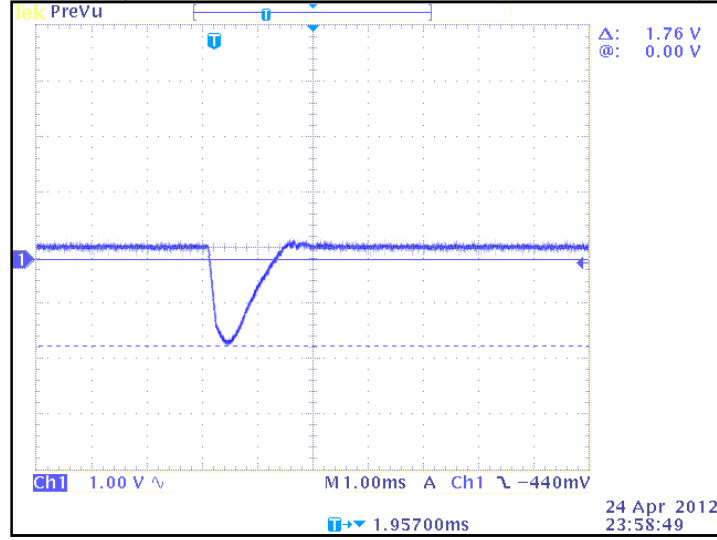
SGA işlevi için gerekli enerji artık rezonans endüktansında depolanmıştır ve çıkıştan çekilen güç, tam yük değerinin yarısından fazla olduğu durumlarda anahtarlar kayıpsız olarak iletme alınacaktır. Nitekim yukarıdaki şekilden V_{DS} gerilimi 0V'a düştükten sonra MOSFET üzerinden akım geçmeye başladığı görülmektedir. Bu sayede anahtarlama kaybı olarak adlandırılan durum ortadan kalkmıştır. Tam yükte T_2 MOSFET'inin V_{DS} gerilimi ve giriş akımı Şekil 5-12'de verilmiştir.



Şekil 5-12 Yük akımı 21A iken, Ch1: Giriş akımı (1A/böl), Ch3: T_2 MOSFET'inin V_{DS} gerilimi (250V/böl.)

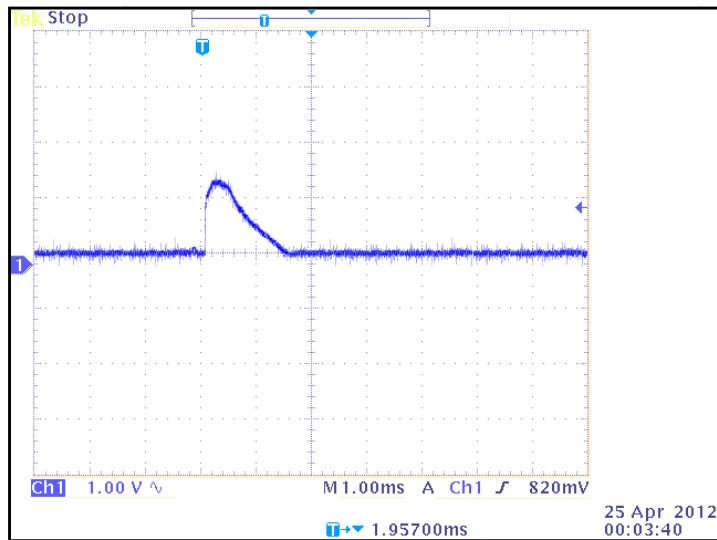
5.2.4. Sayısal Sinyal İşleyici ile Çevirici Geçici Rejim Cevabı Sonuçları

Çevirici kontrol döngüsü tasarımının çalışma performansı geçici rejim cevabına bakılarak değerlendirilir. Analog denetleyiciyle yapılan çevirici kontrolünde geçici rejim cevaplarının hızlı ve iyi bir performansa sahip olduğu bilinmektedir. Fakat sayısal sinyal işleyici ile denetlenen yüksek çıkış gücüne sahip çeviricide geçici rejim cevabı bilinmemektedir. Benzetim ortamında ayrık zamanlı dengeleme fonksiyonunun olumlu sonuçlar verdiği görülmüştür. Sayısal sinyal işleyici ile kontrol edilen FK-SGA-TKÇ'ye ait geçici yük cevapları Şekil 5-13'te ve Şekil 5-14'te verilmiştir.



Şekil 5-13 Sayısal denetimli çevirici geçici yük cevabı, (çıkış akımı 2.1A'den 21A'e çıkarken), Ch1: Çıkış gerilimindeki anlık değişim, ΔV , (1V/böl.)

Geçici rejim cevaplarından yük akımının %10'dan %100'e çıktığı durumda, çevirici çıkış geriliminin 1.76V düştüğü ve tepki süresinin (çıkış geriliminin, tipik değerinin $\pm\%1$ değerine ulaşmasına kadar geçen süre) yaklaşık 1.1ms olduğu ölçülmüştür. Çıkış geriliminin 48V'a tam olarak ulaşma süresi ise 1.6ms olarak ölçülmüştür. Benzetim sonuçlarında tepki süresi 0.7ms ve genliği 0.77V olarak gözlenmişti. Sürelerdeki farklılığın sayısal sinyal işleyicide olan sıfır derece tutuşlardan kaynaklandığı düşünülmektedir. Çıkış gerilimi değişimindeki farklılık ise baskı devreden ve malzemelerin toleranslarından kaynaklandığı düşünülmektedir. Çünkü benzetim malzemelerin tipik değerlerine göre yapılmıştır.

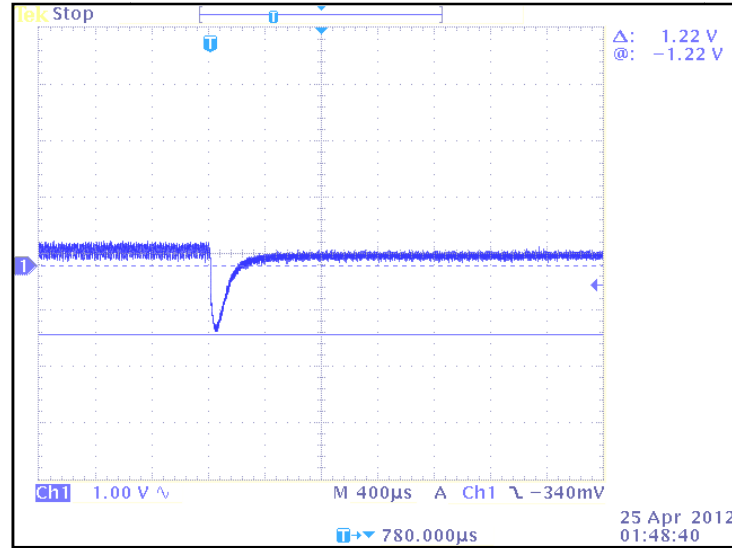


Şekil 5-14 Sayısal denetimli çevirici geçici yük cevabı (çıkış akımı 21A'den 2.1A'e düşerken), Ch1: Çıkış gerilimindeki anlık değişim, ΔV , (1V/böl.)

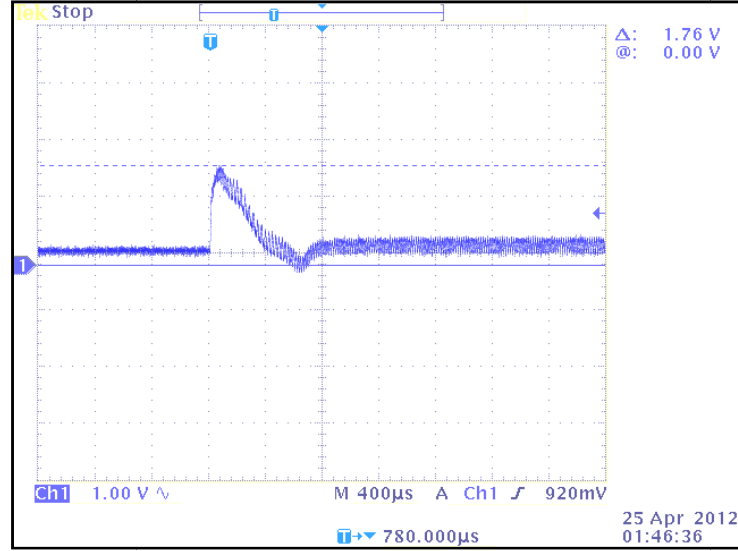
Aynı şekilde geçici rejim cevaplarından yük akımı %100'den %10'a düştüğü durumda çevirici çıkış geriliminin 1.35V yükseldiği ve tepki süresinin yaklaşık 1ms olduğu ölçülmüştür. Benzetim sonuçlarında tepki süresi 0.75ms ve genliği 0.88V olarak gözlenmiştir. Farklılıklar az önce bahsedilen nedenlerden kaynaklanmaktadır.

Sayısal sinyal işleyici ile kontrol edilen çevirici ile analog denetleyici ile kontrol edilen çeviricinin geçici rejim cevaplarını kıyaslamak amacıyla piyasada hazır ürün olarak bulunan giriş gerilim aralığı 250-425V, çıkış gerilimi 48V ve çıkış gücü 600Watt olan çeviricinin ([71]) geçici yük cevabına bakılmıştır. Çevirici yük akımı %10'dan %100'e ve %100'den %10'a değiştirildiği durumlarda çeviricinin çıkış gerilimindeki değişim Şekil 5-15'te ve Şekil 5-16'da verilmiştir.

Analog denetleyici ile kontrol edilen çeviricinin geçici yük değişiminde çıkış gerilimindeki değişim sayısal sinyal işleyici ile kontrol edilen çevirici ile oldukça yakın değerlere sahiptir. Yük %10'dan %100'e çıkarıldığı durumda çıkış gerilimindeki değişim 1.22V ve tepki süresi 300µs civarındadır. Yük %100'den %10'a düşürüldüğü durumda ise bu değerler 1.76V'a 600µs civarındadır.



Şekil 5-15 Analog denetleyici ile kontrol edilen çeviricinin geçici yük cevabı (yük akımı 1.2A'den 12A'e çıkarken), Ch1: Çıkış gerilimindeki anlık değişim, ΔV , (1V/böl.)



Şekil 5-16 Analog denetleyici ile kontrol edilen çeviricinin geçici yük cevabı (yük akımı 12A'den 1.2A'e düşerken), Ch1: Çıkış gerilimindeki anlık değişim, ΔV , (1V/böl.)

Analog denetleyiciler sürekli zamanlı çalıştıkları için tepki sürelerinin daha iyi olması beklenen bir durumdur. Ayrıca karşılaştırılan çeviricilerin çıkış güçleri arasındaki farklılık gözetilecek olursa sayısal sinyal işleyicinin geçici rejim durumlarına tepkisinin analog denetleyiciye oldukça yakın olduğu söylenebilir.

5.3. Yük ve Giriş Regülasyonu ve Verim

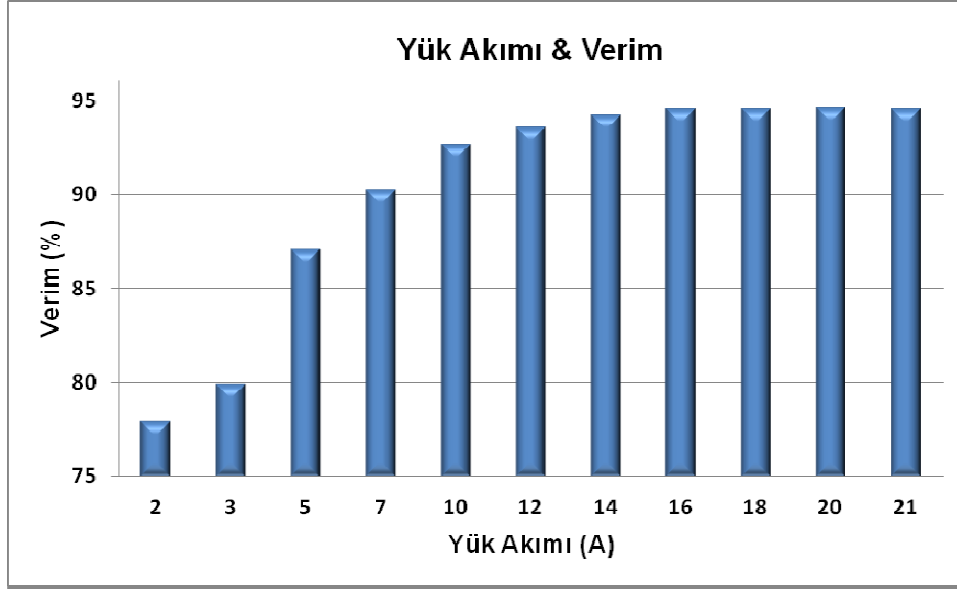
Sayısal sinyal işleyicinin performansını belirleyen diğer bir etken çıkış gerilim regülasyonudur. Çıkış gerilim regülasyonu, sayısal sinyal işleyici ve MOSFET sürücü devrelerinin harcadıkları güç değerleri, çıkış ve toplam giriş gücüne göre çevirici verimi Çizelge 5-1'de verilmiştir.

Çevirici çıkış gerilimi, yük 2A'de ve 21A'de olduğu durumlara göre 41mV farklılık göstermektedir. Giriş gerilimi 350V'ta ve 450V'ta olduğu durumlarda çıkış gerilimindeki farklılık 12mV olarak ölçülmüştür.

Çizelge 5-1: Değişik yük akımlarına göre çıkış gerilimi ve çevirici verimi

V_o (V)	I_o (A)	P_o (W)	V_g (V)	I_g (A)	P_g (W)	P_{kd} (W)	$P_{g-toplam}$ (W)	Verim%
48.023	2	96.046	350	0.34	119	4.2	123.2	77.96
48.023	3	144.069	350	0.503	176.05	4.2	180.25	79.93
48.021	5	240.105	350	0.776	271.6	4.2	275.8	87.06
48.019	7	336.133	350	1.052	368.23	4.2	372.43	90.25
48.017	10	480.17	350	1.468	513.97	4.2	518.17	92.67
48.014	12	576.168	350	1.747	611.62	4.2	615.82	93.56
48.011	14	672.154	350	2.027	709.45	4.2	713.65	94.19
48.008	16	768.128	350	2.309	808.15	4.2	812.35	94.56
47.99	18	863.82	350	2.598	909.26	4.2	913.46	94.57
47.984	20	959.68	350	2.887	1010.45	4.2	1014.65	94.58
47.982	21	1007.622	350	3.033	1061.5	4.2	1065.75	94.55

SGA sayesinde anahtarlama kayıpları en aza indirilmiş ve çevirici verimi yüksek seviyelerde tutulmuştur. Ayrıca yüksek çıkış gücüne rağmen giriş geriliminin yüksek olması giriş akımının düşük seviyelerde olmasını ve iletimsel kayıpların düşük tutulmasına katkı sağlamıştır. [71]'de bahsedilen çeviricinin verimi tam yükte tipik olarak %88.5 ve yük regülasyonu en yüksek değeri $\pm 0.25(120\text{mV})$ olarak verilmiştir. Sayısal sinyal işleyici ile kontrol edilen FK-SGA-TKÇ'de tam yükteki verim %94.55 olarak ölçülmüştür ve yük regülasyonu 41mV'tur. Değişik yük değerlerine göre FK-SGA-TKÇ verimi Şekil 5-17'de verilmiştir.

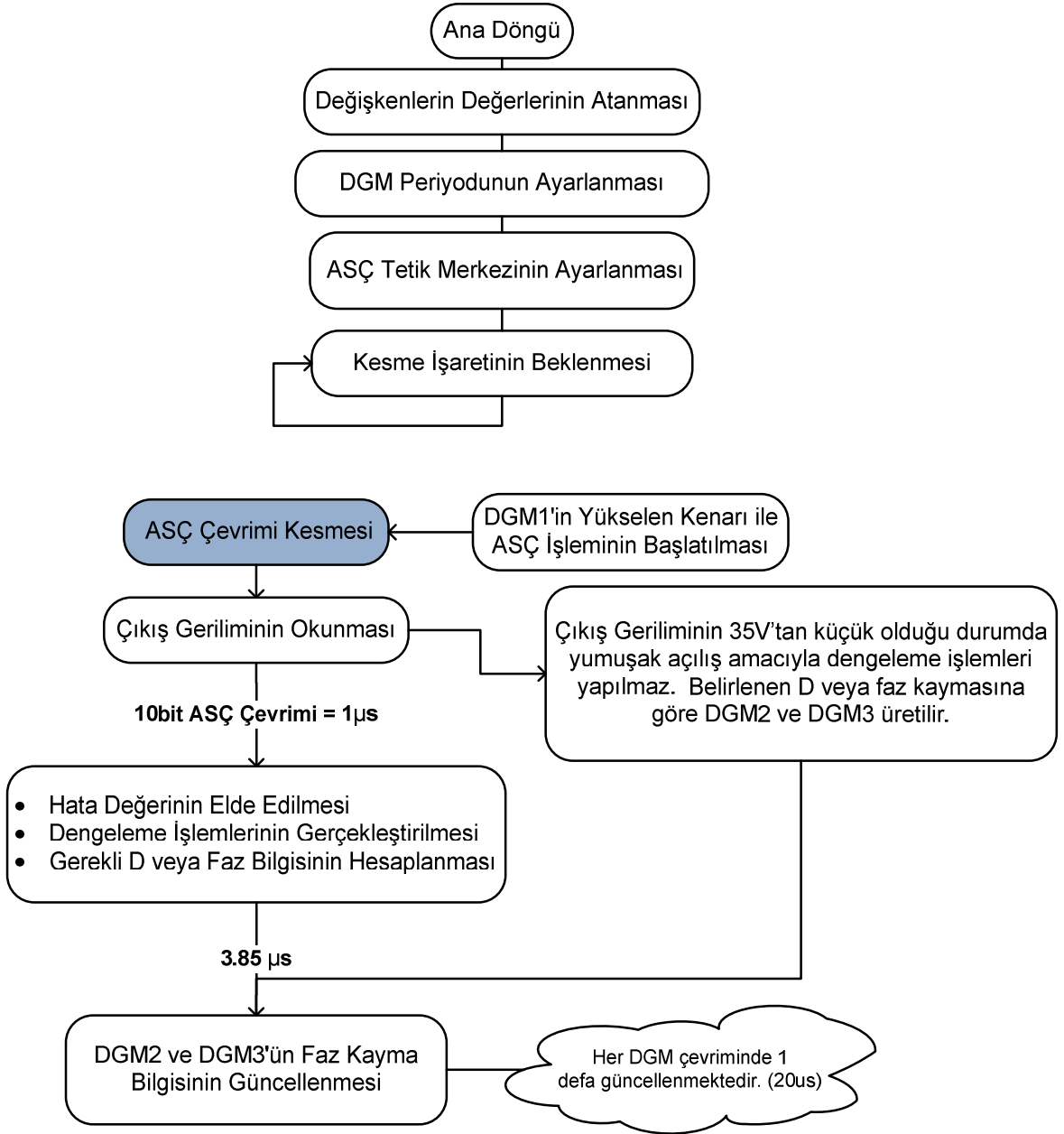


Şekil 5-17 Yük akımına göre çevirici verimi

5.4. Sayısal Sinyal İşleyici Akış Şeması ve Zamanlamalar

Sayısal sinyal işleyici ile kontrol edilen çevirici de kontrol sistemine ait akış şeması Şekil 5-18’de verilmiştir. Sayısal sinyal işleyici elemanına güç geldikten sonra ilk olarak yazılımda kullanılacak değişkenler atanır, DGM periyodu ayarlanır ve ASÇ için gerekli ayarlamalar yapılır. ASÇ işlemi DGM1 işaretinin devreye girmesiyle başlatılır. Çünkü çevirici transformatöründen enerji aktarımı bu işaretin başlamasıyla başlar. Daha sonra ilk DGM işaretleri yumuşak açılış yapacak şekilde üretilir ve çıkış gerilimi DGM1’in periyoduna bağlı olarak her periyotta bir defa gözlenir ($20\mu s$ ’de bir). Çıkış gerilimi 35V’un yukarısına çıktığı andan itibaren dengeleme fonksiyonu devreye alınır ve çevirici kapalı döngüde çalışmaya başlar. Kapalı döngüde, çıkış gerilimi 10bit ASÇ’de $1\mu s$ ’de okunur. Daha sonra okunan çıkış gerilimi, referans değeri ile karşılaştırılarak hata bilgisi üretilir. Hata bilgisi dengeleme fonksiyonunda belirlenen katsayılarla işlenerek DGM2 ve DGM3 işaretleri için gerekli bir adet faz kayma bilgisi üretilir. Burada yapılan işlemler $3.85\mu s$ sürmektedir.

Sonuç olarak sayısal sinyal işleyici ile iki kutup iki sıfır tekniği kullanılarak yapılan çevirici kontrolü için gerekli toplam süre $4.85\mu s$ ’dir. Geri kalan sürede çevirici iletişimi veya başka işlemler rahatlıkla gerçekleştirilebilir.



Şekil 5-18 Sayısal sinyal işleyici akış şeması

6. SONUÇLAR VE GELECEKTE YAPILABİLECEK ÇALIŞMALAR

Sayısal devre (Sayısal sinyal işleyici, işlemciler, FPGA...) teknolojisinin son yıllarda hızla gelişme göstermesi, elektronik alanında kullanılan ürünlerden talep edilen özelliklerin de hızlı bir şekilde artmasına sebep olmuştur. Geliştirilen hızlı sayısal sinyal işleyici elemanları sayesinde anahtarlama güç kaynaklarının bu elemanlar ile kontrol edilmesi hakkında değerlendirmeler yapılmaya başlanmıştır. Sayısal sinyal işleyici elemanı kullanılarak denetlenen çeviricilerin analog denetleyici elemanı kullanılan çeviricilerle aynı tepki süresi ve performansa sahip olabileceğinin değerlendirilmesi ile birlikte anahtarlama güç kaynağının denetiminde sayısal sinyal işleyicilerin kullanıldığı denemeler yapılmıştır. Fakat bu denemelerde çıkış gücü düşük seviyelerde olan AGK'lar tasarlanmıştır.

Bu tez çalışmasında 350V-450V giriş gerilimi aralığında çalışan, çıkış gücü 1kW, en yüksek çıkış akımı 21A ve çıkış gerilimi ayarlanabilen (en yüksek 48V) sayısal sinyal işleyici ile denetlenen faz kaydırılmış sıfır gerilim anahtarlama tam köprü çevirici tasarlanmış ve başarılı bir şekilde laboratuvar testleri yapılmıştır. Çevirici SGA işlemini en yüksek yük değerinin yarısından yukarıda yapmaktadır ve tam yükte %94.58 verime sahiptir. Giriş gerilim aralığı ve çıkış gücü dikkate alındığında sayısal sinyal işleyici kullanılarak kontrol edilen tasarımı ve deneysel sonuçları ayrıntılı olarak anlatılan ilk tasarımıdır. Daha önce tasarlanmış çeviriciler çoğunlukla tek anahtarlı ve çıkış güç seviyesi düşük çeviricilerdir. Ayrıca çıkış gerilimi düşük ve gerilim dalgalanması yüksek seviyelerde olan tasarımlar yapılmış ve sayısal sinyal işleyici tasarımı, avantajları ve laboratuvar sonuçları detaylı olarak gösterilmemiştir. Tez çalışmasında sayısal sinyal işleyici kullanılarak çevirici kontrol kısmı tasarımının nasıl yapılacağına dair tasarım detaylı olarak anlatılmış ve güç katı tasarımı için ayrıca ayrıntılı kaynaklar adres gösterilmiştir. Sayısal sinyal işleyici ve analog denetleyici ile denetlenen çeviriciye ait farklılıklar Çizelge 6-1'deki gibi belirtilmiştir.

Çizelge 6-1: Sayısal ve analog denetimli çeviricilerin karşılaştırılması

Konu	Analog Denetim	Sayısal Denetim
Gerilim regülasyonu	Aynı	Aynı
Verim	Aynı	Aynı
Geçici rejim cevabı tepki süresi	Düşük(400µs)	Orta(1.1ms)
Geçici yük cevabı genlik tepkisi	İyi(1.76V)	İyi(1.76V)
Çıkış gerilimi ayarlama	Donanımsal değişim	Yazılımsal değişim
Gerilim ve akım gözleme	Harici eleman	Gözlenebilir
Uzaktan kontrol(iletişim)	Harici eleman	Kontrol edilebilir
Eleman sayısı	Fazla	Az
Karmaşıklık	Orta	Az
Boyut	Orta	Düşük
Sıcaklık dengelemesi	Yok	Yapılabilir
SGA süresi değişikliği	Donanımsal değişim	Yazılımsal değişim
Denetleyici maliyeti	12.76\$ (UC3875)	5.56\$

Sayısal sinyal işleyici ile denetlenen çevirici ile analog denetleyici ile kontrol edilen ve piyasada hazır olarak bulunan ürün kıyaslandığında çıkış gerilim regülasyonu her iki denetim türünde de benzer ve yakın değerlere sahiptirler. Çevirici verimi de aynı şekilde yüksek değerlerde ve benzerdir.

Çevirici geçici rejim cevabı tepki süresi ve genlikleri kıyaslandığında tepki süresi hariç genlikteki değişim değerleri çok yakındır. Tepki süreleri arasındaki farklılık ise 1ms'den daha küçüktür. Çeviricilerin kullanıldıkları uygulamalar göz önünde bulundurulduğunda tepki süreleri arasındaki farklılığın çok fazla olmamasından dolayı sayısal denetimli çeviricinin diğer avantajları göz önünde bulundurulmazsa her iki denetim türü ile tasarlanan çeviricinin kullanılabilirliği aynı seviyededir.

Sayısal denetimli çevirici de çıkış gerilimi herhangi bir donanımsal değişikliğe gerek olmaksızın yazılımsal olarak (referans değeri ve dengeleme fonksiyonundaki değerler) değişiklik yapılarak ayarlanabilir. Analog denetleyici ile

kontrol edilen çevirici de ise donanımsal değişiklikler gerekmektedir. Çünkü denetleyici içerisindeki referans gerilimi sabittir ve çıkış gerilimini bölme işlemini yapan dirençlerin değişmesi gerekir. Ayrıca dengeleme işleminde kullanılan malzemelerde de değişiklik gerekebilir.

Sayısal sinyal işleyici elemanının haberleşme özelliği dikkate alınırsa sayısal denetimli çeviricide, istenildiği takdirde çevirici ile iletişim kurulabilir. Bu sayede çevirici uzaktan kontrol edilebilir, çıkış veya giriş akımı ve çıkış gerilimi sürekli olarak gözlenebilir. Ayrıca herhangi bir hata durumunda hatanın ne olduğu kullanıcıya iletilebilir. Analog denetimli çevirici de ise bu işlemleri yapabilmek için ayrıca bir mikrodenetleyiciye ve diğer çevre elemanlarına ihtiyaç vardır. Bu da maliyet ve boyut gibi dezavantajlar getirir.

Analog denetimli çeviricilerde analog denetleyici elemanının çevresinde çıkış geriliminden veya giriş akımından geri besleme almak için, dengeleme işlemleri için (sıfır-kutup ekleme, kazanç ayarlama...), anahtarlama frekansını ayarlamak için, rampa sinyali eklemek için ve diğer tüm işlemleri gerçekleştirmek için fazladan direnç ve kondansatör gibi malzemelere ihtiyaç vardır. Bu malzemeler tasarımda karmaşıklığın yanı sıra çevirici boyutunun büyümesine de neden olur. Sayısal denetimli çevirici de ise tüm bu işlemler çok daha az çevresel eleman kullanılarak yapılabilir. Kullanılan elemanlar da sadece çıkış gerilimi ve giriş akımını doğru bir şekilde okumak için filtre amaçlı kullanılırlar. Analog denetimdeki gibi karmaşık bir işlev için kullanılmazlar. Bu yüzden sayısal denetimli çeviricinin denetim kısmına ait boyutu analog denetimliye göre daha küçük ve denetim kısmının tasarımı daha kolaydır.

Bilindiği gibi analog denetimli çeviriciler değişik çevre şartlarına göre çıkış geriliminde ve çıkış gerilim regülasyonunda değişik değerlere sahiptirler. Sayısal denetimli çeviricide sayısal sinyal işleyici içerisinde oluşturulacak tablolarla sıcaklık dengelemesi yapılabilir. Çevre şartları sürekli gözlenerek yazılımsal olarak oluşturulan tablolardaki değerler kullanılır ve bu sayede çevirici performansında oluşacak azalmanın önüne geçilir.

Sıfır gerilim anahtarlama için gerekli süre analog denetleyicilerin birçoğunda ya eleman içerisinde sabit bir değere ayarlanır veya denetleyiciye eklenecek bir direnç ile belirlenir. SGA süresinde değişiklik yapılmak istenirse ya denetleyici değiştirilmelidir veya etrafında bulunan malzemede değişiklik yapılmalıdır. Sayısal denetimli çeviricide DGM işaretleri yazılımsal olarak ayarlandığı için herhangi bir donanımsal değişikliğe gerek olmaksızın SGA süresi yalnızca yazılım değişikliği ile halledilebilir.

Son olarak faz kaydırılmış tam köprü çevirici denetiminde kullanılan UC3875 tümleşik devresinin fiyatı ile sayısal denetim amacıyla kullanılan dsPIC33FJ16GS502 sayısal sinyal işleyicinin fiyatı karşılaştırıldığında iki kat farklılık görülmektedir. Analog denetleyici kullanımında gerekli olan diğer çevre elemanlarının fazlalığı da dikkate alınacak olursa analog denetimli çeviricinin, fiyat olarak sayısal denetimli olana göre daha pahalı olduğu söylenebilir.

Sayısal sinyal işleyicinin, iletişim, esneklik, çıkış gerilimi ayarlama, doğrusal olmayan algoritmaların eklenebilmesi ve çeviricinin çevre koşullarına adaptasyonunun kontrol edilebilmesi gibi avantajları dikkate alındığında analog denetleyiciye göre daha üstün özelliklere sahip olduğu açıkça görülmektedir. Çeviricinin kullanılacağı uygulama için geçici rejim cevabı tepki süresindeki farklılığın çok kritik olmadığı durumda sayısal sinyal işleyici ile denetlenen FK-SGA-TKÇ'nin kullanılması kullanıcı ve uygulama açısından esneklik sağlayacaktır.

Endüstriyel ve askeri alanlarda anahtarlama güç kaynaklarının sahip olması gereken teknik özellikler dikkate alındığında sayısal sinyal işleyici ile denetlenen çeviricilerin bu alanlarda kullanılabileceği değerlendirilmektedir. Günümüzde yenilenebilir enerji kaynaklarının (foto-voltaik enerji, rüzgâr enerjisi vb.) kullanımının hızla yaygınlaşmasından dolayı sayısal denetimli anahtarlama güç kaynakları özellikle bu alanlarda tercih edilebilirler. Sayısal sinyal işleyici ile denetlenen güç kaynaklarının bu alanlarda kullanılması sayesinde operatör kontrolüne gerek olmadan veya uzaktan kontrol kabiliyeti sayesinde daha az enerji ve iş gücü harcayarak işlerin daha kolay yürütülmesine katkı sağlayacağı düşünülmektedir. Ayrıca askeri alanlarda kullanılan sabit elektronik harp ve radar cihazlarında da kullanılması aynı kolaylıkları sağlayacaktır.

KAYNAKLAR

- [1] Mohan, Undeland, Robbins, Power Electronics, John Wiley and Sons Inc., Ny, 3p., 1995
- [2] D. Maksimovic, R. Zane, R. Erickson, "Impact of Digital Control in Power Electronics", Proceedings of 2004 International Symposium on Power Semiconductor Devices & ICs, Kitakyushu, 2004.
- [3] M. Brown, Power Supply Cookbook, Butterworth-Heinemann, 2nd Edition, pp. 28-29, 70-72, 2001.
- [4] M. Kamil, Switch Mode Power Supply (SMPS) Topologies (Part I), Microchip Application Note, Microchip Technology Inc., 29p., 2007.
- [5] B. Andreyca, "Design Review: 500Watt Phase Shifted ZVT Power Converter", Texas Instruments (Unitrode Corporation), 2001.
- [6] K. Kutluay, "Fully Digital Parallel Operated Switch-Mode Power Supply Modules for Telecommunications", M.D., September 2005.
- [7] P. Prestifilippo, R. Scibilia, G. Baggione, G. Caramazza, "A Switched-Mode Three-Phase 200A/48V Rectifier with Input Unity Power Factor", INTELEC Telecommunications Energy Conference, pp. 543-547, Oct. 1996.
- [8] A. J. Forsyth, I.K. Ellis and M. Möller, "Adaptive control of a high frequency dc-dc converter by parameter scheduling", IEE Proceedings-B, vol.146, no.4, pp. 447-454, July 1999.
- [9] V. Yousefzadeh, S. Choudhury, "Nonlinear Digital PID Controller for DC-DC Converters", Proceedings of APEC-2008, pp. 1704-1709, 2008.
- [10] T. Gupta, R.R. Boudreaux, R.M. Nelms, J. Y. Hung, "Implementation of a fuzzy controller for dc-dc converters using an inexpensive 8-bit microcontroller", IEEE Transactions on Industrial Electronics, vol.44, no.5, pp. 661-669, October 1997.

- [11] W. C. So, C. K. Tse, Y. S. Lee, "Development of a fuzzy logic controller for dc/dc converters: Design, computer simulation and experimental evaluation", IEEE Transactions on Power Electronics, vol.11, pp. 24-32, January 1996.
- [12] C. E. Lyn, N. A. Rahim, S. Mekhilef, "DSP-based Fuzzy Logic Controller for a Battery Charger", Proceedings of IEEE TENCON'02, pp. 1512-1515, 2002.
- [13] M. Shirazi, R. Zane, D. Maksimovic, "An Autotuning Digital Controller for DC–DC Power Converters Based on Online Frequency-Response Measurement", IEEE Transactions on Power Electronics, vol. 24, no. 11, pp. 2578-2588, November 2009.
- [14] S. Wang, Y. LEMBEYE, J. P. FERRIEUX, "Design and Implementation of a High Switching Frequency Digital Controlled SMPS", IEEE, pp. 219-223, 2007.
- [15] X. Huang, T. Nergaard, J.-S. Lai, X. Xu, L. Zhu, "A DSP Based Controller for High-Power Interleaved Boost Converters", Proceedings of APEC-2003, pp. 327-333, 2003.
- [16] J. David, M. V. De Syne, K. De Gusseme, Alex P. Van den Bossche, Jan A. Melkebeek, "Duty-ratio Feedforward for Digitally Controlled Boost PFC Converters", IEEE Transactions on Industrial Electronics, vol. 52, no. 1, pp. 108-115, FEBRUARY 2005.
- [17] X. Guo, X. Wen, E. Qiao, "A DSP Based Controller for High Power Dual Phase DC-DC Converters", IEEE-IPEMC-2006, 2006.
- [18] C. K. Tse, C. Y. Tam, "A Quasi-Linear Controller for DC-DC Converter Using a TMS320 Digital Signal Processor", IEEE, pp. 1040-1045, 1994.
- [19] J. A. Wijnjens, J. L. Duarte, J. Rozenboom, "A Microprocessor-Based Controlled Boost Converter to Obtain Good Input and Output Performance Parameters", The European Power Electronics Association, 1993.
- [20] A. V. Peterchev, S. R. Sanders, "Quantization Resolution and Limit Cycling in Digitally Controlled PWM Converters", IEEE, pp. 465-471, 2001.

- [21] S. Chattopadhyay, S. Das, "A Digital Current Mode Control Technique for DC-DC Converters", IEEE, pp. 885-891, 2005.
- [22] S. Guo, X. Lin-Shi, B. Allard, Y. Gao, Y. Ruan, "Digital Sliding-Mode Controller For High-Frequency DC-DC SMPS", IEEE, 2009.
- [23] R.R. Boudreaux, R.M. Nelms, J.Y. Hung, "Simulation and Modeling of a DC-DC Converter Controlled by an 8-bit Microcontroller", APEC'97 Conference Proceedings, vol.2, pp. 963-969, 1997.
- [24] X. Lin-Shi, B. Allard, S. Guo, Y. Gao, "Low-cost digital control for SMPS integration", Integrated Power Systems (CIPS), 5th International Conference, pp. 1-6, 2008.
- [25] A. Parayandeh, A. Prodic, "Programmable Analog-to-Digital Converter for Low-Power DC-DC SMPS", IEEE Transactions on Power Electronics, vol. 23, no. 1, pp. 500-505, January 2008.
- [26] J. Weinstein, A. Prodic, "Plug-and-Play Digital Controllers for Scalable Low-Power SMPS", IEEE COMPEL 11th Workshop, pp. 1-6, 2008.
- [27] W. Hongxia, "The Research of Half -bridge DC-DC Converter Based on DSP", Third International Symposium on Intelligent Information Technology, IEEE, pp. 545-548, 2009.
- [28] P. F. Kocybik, and K. N. Bateson, "Digital Control of a ZVS full-bridge dc-dc converter", Proc. Of the IEEE APEC'95 Conference, pp. 687-693, 1995.
- [29] X. Chen, C. Gong, H. Wang, "The Full Digital Control based Switched Mode Power Supply", IEEE COMPEL Workshop, pp. 250-254, July 2006.
- [30] Y. Ishizuka, F. Hirose, Y. Yamada, H. Matsuo, "A Fast Transient Response Technique for DPWM DC-DC Converters", 32nd International Telecommunications Energy Conference (INTELEC), pp. 1-6, 2010.
- [31] S. Bibian and H. Jin, "High Performance Predictive Dead-Beat Digital Controller for DC Power Supplies", IEEE Trans. On Power Electron., Vol. 17, pp. 420-427, May 2002.

- [32] L. Peng, X. Kong, Y. Kang, J. Chen, "A Novel PWM Technique in Digital Control and Its Application to an Improved DC/DC Converter", PESC Power Electronics Specialists Conference, Vol. 1, pp. 254-259, June 2001.
- [33] A. Prodic, D. Maksimovic, R.W. Erickson, "Design and Implementation of a Digital PWM Controller for a High-Frequency Switching DC-DC Power Converter", IECON'01 : The 27th Annual Conference of the IEEE Industrial Electronics Society, pp. 893-898, 2001.
- [34] A. M. Wu, J. Xiao, D. Markovic, S.R. Sanders, "Digital PWM Control: Application in Voltage Regulation Modules", PESC Power Electronics Specialists Conference, Vol. 1, pp. 77-83, June/July 1999.
- [35] H. Peng, D. Maksimovic, A. Prodic, E. Alarcon, "Modeling of Quantization Effects in Digitally Controlled DC-DC Converters", 35th Annual IEEE Power Electronics Specialists Conference, pp. 4312-4318, 2004.
- [36] R. L. Steigerwald, "A Review of Soft-Switching Techniques in High Performance DC Power Supplies," IEEE Industrial Electronics, Control, and Instrumentation Conference Proceedings, Volume: 1, pp. 1-7, 1995.
- [37] C. Blake, C. Bull, "IGBT or MOSFET: Choose Wisely", International Rectifier Application Note, <http://www.irf.com/technical-info/whitepaper/choosewisely.pdf>, pp. 2-3, 2012.
- [38] L. Balogh, "Design And Application Guide for High Speed MOSFET Gate Drive Circuits", Texas Instruments Application Note-Slup169, www.ti.com/lit/ml/slup169/slup169.pdf, pp. 1-8, 2012.
- [39] B. Mammano, J. Putsch, "Fixed –Frequency Resonant Switched Pulse Width Modulation with Phase-Shifted Control", Texas Instruments (Unitrode Corporation) Application Note, 2p., September 1991.
- [40] B. Mammano, "Resonant Mode Converter Topologies – Additional Topics", Texas Instruments (Unitrode Corporation), 5p., 2002.

- [41] B. Andreyca, "Designing a Phase Shifted Zero Voltage Transition (ZVT) Power Converter", Unitrode Application Notes, pp.1-15, 1993.
- [42] L. Balogh, "Estimating MOSFET Parameters from the Data Sheet", Texas Instruments Application Note-Slup170, www.ti.com/lit/ml/slup170/slup170.pdf, pp. 1-5, 2012.
- [43] D. J. Hamo, "A 50W, 500kHz, Full-Bridge, Phase-Shift, ZVS Isolated DC to DC Converter Using the HIP4081A", Intersil Application Note- AN9506, <http://www.intersil.com/data/an/an9506.pdf>, pp.3-10, April 1995.
- [44] M. K. Sarioğlu, Otomatik Kontrol, Birsen yayınevi ltd şti., İstanbul, s.44-51, 2006.
- [45] "AVR221: Discrete PID controller", ATMEL 8-bit AVR Microcontrollers Application Note, <http://www.atmel.com/Images/doc2558.pdf>, 2006.
- [46] "Discrete PID Control", Slovak University of Technology-Institute of Information Engineering, Automation and Mathematics, http://www.kirp.chtf.stuba.sk/~slapo/junkyard/DiscPID_2004.pdf, 2004.
- [47] "ADSP-21990: Implementation of PI Controllers", Analog Devices Inc. Application Note, http://www.analog.com/static/imported-files/application_notes/PI_ctrl.pdf, December 2001.
- [48] F. Kurojawa, T. Sato, H. Matsuo, H. Eto, "Output Characteristics of DC-DC Converter with DSP Control", INTELEC Telecommunications Energy Conference, pp. 421-426, Sept/Oct. 2002.
- [49] C. Wm. T. Mclyman, Transformator and Inductor Design Handbook-Third Edition, CRC Press, California, pp. 7-5, 3-27, 8-15, 2004.
- [50] SI-Ferrite material N87, Ferrites and Accessories,Epcos, September 2006.
- [51] L. H. Dixon, "Magnetic Design for Switching Power Supplies Section 1:Introduction and Basic Magnetics", Texas Instruments (Unitrode Corporation) Application Note-Slup123, <http://www.ti.com/lit/ml/slup123/slup123.pdf>, 2001.

- [52] L. H. Dixon, "Section 3: Windings", Texas Instruments (Unitrode Corporation) Application Note-Slup125, <http://www.ti.com/lit/ml/slup125/slup125.pdf>, 2001.
- [53] L. H. Dixon, "Eddy Current Losses in Transformer Windings and Circuit Wiring", Texas Instruments (Unitrode Corporation) Application Note-Slup197, <http://www.ti.com/lit/ml/slup197/slup197.pdf>, 2001.
- [54] L. H. Dixon, "Section 4: Power transformer design", Texas Instruments (Unitrode Corporation) Application Note-Slup126, <http://www.ti.com/lit/ml/slup126/slup126.pdf>, 2001.
- [55] L. H. Dixon, Control Loop Cookbook, Texas Instruments (Unitrode Corporation), pp. 3, 7-8, 11-12, 16, 2002.
- [56] M. J. Schutten, D. A. Torrey, "Improved Small-Signal Analysis for the Phase-Shifted PWM Power Converter", IEEE Transactions on Power Electronics, vol. 18, no. 2, pp. 659-668, March 2003.
- [57] W. C. So, Y. S. Lee, C. K. Tse, "Dynamic Modelling of Phase-Shifted Full-Bridge Series Resonant Converter", Power Electronics Specialists Conference, 1997.
- [58] H. Hsieh, C. C. Teng, "Experimental Approach to Likely Optimizing the Transition and Output Inductors for Activating the Dynamic Behavior of the Phase-Shifted Zero-Voltage-Switching PWM Full-Bridge Converter", IECON 02 (Industrial Electronics Society, IEEE 2002 28th Annual Conference), 2002.
- [59] "Voltage Mode Control: The Modulator in Continuous Current Mode (CCM) of operation", Sipex Corporation Application Note-ANP15, 6p., 2006.
- [60] "Loop Compensation of Voltage-Mode Buck Converters", Sipex Corporation Application Note-ANP16, 2006.
- [61] W. H. Lei, T. K. Man, "A General Approach for Optimizing Dynamic Response for Buck Converter", On Semiconductor Application Note-AND8143-D, http://www.onsemi.com/pub_link/Collateral/AND8143-D.pdf, 2011.

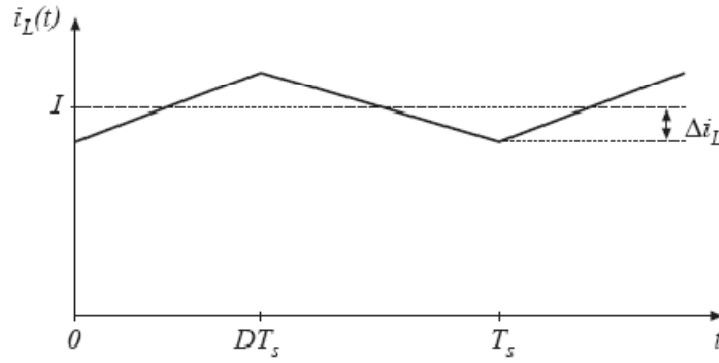
- [62] High Performance, 16-bit Digital Signal Controllers, dsPIC33FJ06-16GSx, Microchip, 2009.
- [63] A. V. Oppenheim, A. S. Willsky, S. H. Nawab, Signals and Systems-Second Edition, Prentice-Hall International Inc., NJ, pp. 361, 655, 742-745, 1996.
- [64] B. Hannaford, "EE447: Discrete Time Implementation of Controllers", [http://brl.ee.washington.edu/LegacyHtml/EE447/Notes_PDF/tustin_notes.h.pdf](http://brl.ee.washington.edu/LegacyHtml/EE447/Notes_PDF/tustin_notes.pdf) , University of Washington, December 2010.
- [65] P. R. Vadhavkar, "Mapping Controllers from the S-domain to the Z-domain Using Magnitude Invariance and Phase Invariance Methods", M.D., 2004.
- [66] R. Patel, G. Fritz, Switching Power Supply Design Review – 60Watt Flyback Regulator, Unitrode Corporation, pp. 4-5.
- [67] R. Mammano, "Switching Power Supply Topology Voltage Mode vs. Current Mode" Texas Instruments (Unitrode Corporation) Design Note DN-62, pp. 1-2, 1999.
- [68] B. Mammano, "Current Sensing Solutions for Power Supply Designers" Texas Instruments (Unitrode Corporation), pp. 1-18, 2001.
- [69] D. Mitchell, B. Mammano, "Designing Stable Control Loops", Texas Instruments (Unitrode Corporation), pp. 16-21, 2002.
- [70] "Modelling, Analysis and Compensation of the Current-Mode Converter", Texas Instruments (Unitrode Corporation) Application Note U-97, 1999.
- [71] 375V Input Maxi Family DC-DC Converter Module, Datasheet Rev. 8.6, Vicor, 8p. , 2009.

EKLER

EK A. ÇEVİRİCİ ÇALIŞMA KIPLERİ

Ek A.1. Sürekli İletim Kipi

Endüktans akımının anahtarlama periyodu boyunca sürekli olarak dolaştığı (sıfıra düşmediği) çalışma kipi, sürekli iletim kipi (Continuous Conduction Mode) olarak adlandırılır. Zamana bağlı endüktans akımı $\Delta i_L(t)$, anahtarlama periyodu T_s ve görev çevrimi D ile gösterilecek olursa, gerilim düşürücü, artırıcı ve düşürücü-artırıcı çeviriciler için sürekli iletim kipinde geçerli olan endüktans akımının zamana bağlı grafiği Şekil Ek A-1'deki gibi verilebilir. Ayrıca Δi_L endüktans akımındaki dalgalanmayı ve I ortalama endüktans akımını ifade eder.



Şekil Ek A-1 Sürekli iletim kipinde endüktans akımı

Genelde gerilim düşürücü çeviriciden türetilmiş çeviriciler sürekli iletim kipinde çalıştırılırlar. Gerilim artırıcı ve düşürücü-artırıcı türü çeviriciler genelde bu kipte çalıştırılmazlar. Çünkü sürekli iletim kipinde çalışma bu çeviricilerde, s bölgesinde sağ yarı düzlemde sıfıra neden olur. Sağ yarı düzlemde bulunan sıfır kontrol devrelerinde dengeleme işlemini çok zorlaştırır [55]. Bu sebeple gerilim artırıcı, düşürücü-artırıcı ve bu çeviricilerden türetilmiş çeviricilerin ileriki kısımda anlatılacak olan kesikli iletim kipinde çalıştırılması tercih edilir.

Sürekli iletim kipinde çalışan çeviricilerin hesaplamaları iki çalışma durumuna göre yapılmaktadır. Birinci durumda devredeki anahtar iletimdedir ($D.T_s$) ve endüktans akımının arttığı durumu gösterir. İkinci durum ise anahtarın iletimde olmadığı ve

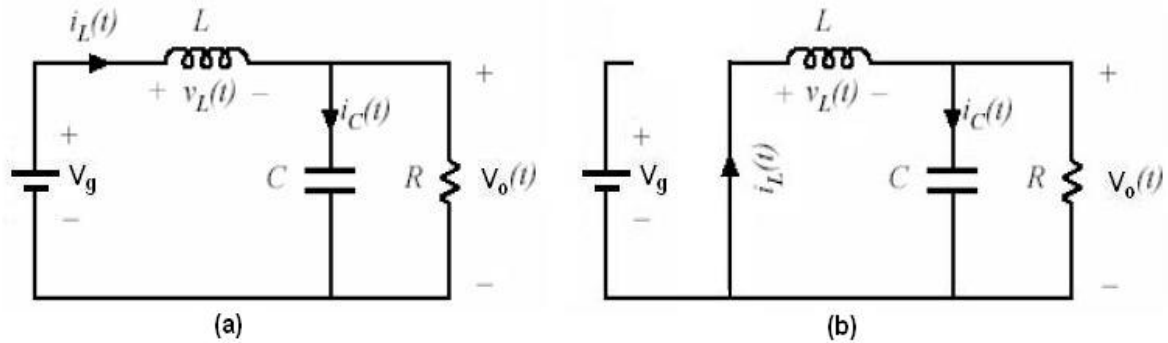
çıkışın, endüktans ve kondansatör üzerinden beslendiği veya serbest döngü olarak adlandırılan durumdur. Bu çalışmadaki hesaplamalar endüktans gerilim-zaman dengesi ve kondansatör şarj dengesi olarak iki kısımdan oluşur.

Ek A.1.1. Endüktans Gerilim-Zaman Dengesi

Endüktans elemanının gerilim değeri “Eş. A.1” eşitliğindeki gibi hesaplanır.

$$v_L(t) = L \cdot \frac{di_L(t)}{dt} \quad (\text{A.1})$$

Gerilim düşürücü türü çevirici için endüktans gerilim-zaman dengesi hesaplanması için, devrede anahtarın iletimde olduğu ve olmadığı durumların bilinmesi gerekecektir. Bu durumlar Şekil Ek A-2’de verilmiştir. Endüktans gerilim-zaman dengesi hesabı sayesinde devre çıkış gerilimine ve endüktans değerine ait işlevler elde edilir.



Şekil Ek A-2 Gerilim düşürücü çevirici (a) anahtar iletimde (b) anahtar iletimde değil

Anahtarın iletimde olduğu durumda çıkış gerilimindeki dalgalanma çıkış gerilimine nispeten çok küçük olduğu varsayılarak, devrenin gerilim eşdeğer hesabı “Eş. A.2” ‘deki gibi yazılabilir.

$$V_g - v_L(t) - v_o(t) = 0 \quad \Rightarrow$$

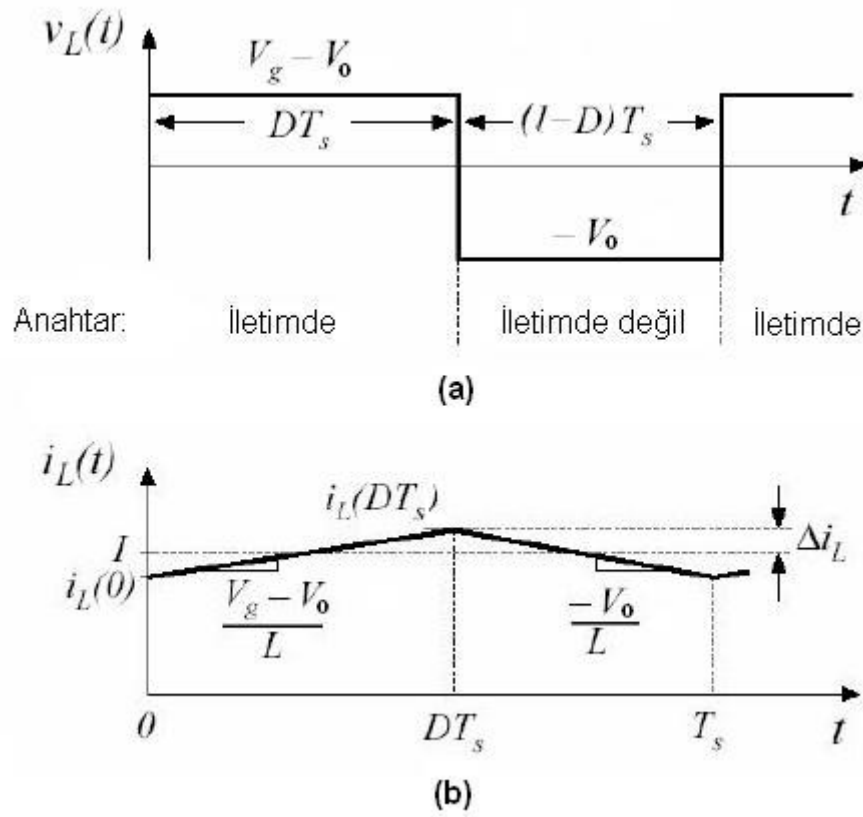
$$V_L \approx V_g - V_o \quad (\text{A.2})$$

Anahtarın iletimde olmağı durumunda ise “Eş. A.3” eşitliği geçerli olacaktır.

$$v_L(t) + v_o(t) = 0 \Rightarrow$$

$$V_L \approx -V_o \quad (A.3)$$

Sonuçlar doğrultusunda her iki durum için endüktans akım ve gerilim grafiği Şekil Ek A-3'teki gibi gösterilebilir.



Şekil Ek A-3 Anahtar iletimde ve iletimde değilken endüktans (a) gerilim (b) akım grafiği

“Eş. A.1” eşitliğinde bir anahtarlama periyodu için her iki tarafın entegrali “Eş. A.4” teki gibi alınabilir.

$$i_L(T_s) - i_L(0) = \frac{1}{L} \cdot \int_0^{T_s} v_L(t) \cdot dt \quad (A.4)$$

Bir anahtarlama periyodunda endüktans akımındaki net değişim sıfırdır. Bu durumdan hareketle “Eş. A.4” eşitliği “Eş. A.5” ’teki gibi yazılabilir.

$$0 = \int_0^{T_s} v_L(t) \cdot dt \Rightarrow$$

$$\langle v_L \rangle = \frac{1}{T_s} \cdot \int_0^{T_s} v_L(t) \cdot dt \quad (\text{A.5})$$

“Eş. A.5” eşitliğinden faydalanarak, çevirici çıkış gerilimi kararlı duruma ulaştığında, bir anahtarlama süresi boyunca zamana bağlı endüktans gerilim grafiğinde belirtilen gerilim zaman çarpımı alanlarının toplamının sıfır olması gerekmektedir. Yani bir periyotta endüktans ortalama gerilimi ($\langle v_L \rangle$) sıfırdır. Şekil Ek A-3 (a) kısmında gösterilmiş olan grafikten hareketle, endüktans gerilim-zaman çarpımları toplamının sıfır olması gerektiği düşünülürse “Eş. A.6” eşitliği yazılabilir.

$$\langle v_L \rangle = (V_g - V_o) \cdot D + (-V_o) \cdot (1 - D) \quad (\text{A.6})$$

$$V_o = V_g \cdot D$$

Endüktans gerilim-zaman çarpımı dengesinden hareketle gerilim düşürücü türü devreler için gerekli olan endüktans değeri Şekil Ek A-3 (b) kısmında anahtarın iletimde olduğu durumdan çıkarılabilir. Endüktans değeri hesabı için “Eş. A.7” eşitliği kullanılır.

$$\Delta i_L = \frac{V_g - V_o}{2 \cdot L} \cdot D \cdot T_s \Rightarrow$$

$$L = \frac{V_g - V_o}{2 \cdot \Delta i_L} \cdot D \cdot T_s \quad (\text{A.7})$$

“Eş. A.6” eşitliği “Eş. A.7” ’de yerine konulursa endüktans değerine ait eşitlik “Eş. A.8” ’deki gibi ifade edilir.

$$L = \frac{V_g}{2\Delta i_L} \cdot D \cdot (1 - D) \cdot T_s \quad (\text{A.8})$$

Gerilim düşürücü ve bu çeviriciden türetilmiş çeviricilerde, endüktans akımındaki dalgalanma (Δi_L) çıkıştan çekilmek istenilen en büyük akım değerinin %10'u kabul edilir ve endüktans hesaplamaları bu doğrultuda yapılır.

Ek A.1.2. Kondansatör Şarj Dengesi

Kondansatör elemanının akım değeri “Eş. A.9” eşitliğindeki gibi hesaplanır.

$$i_C(t) = C \cdot \frac{dv_C(t)}{dt} \quad (\text{A.9})$$

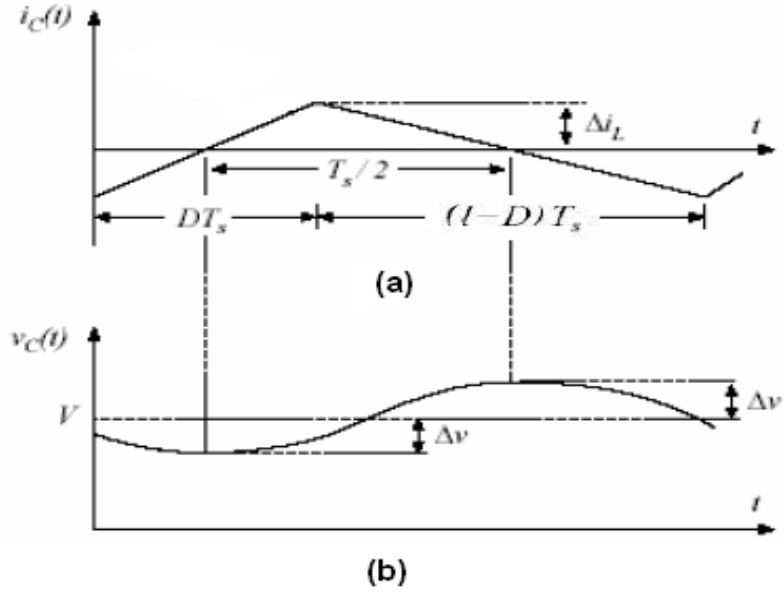
Gerilim düşürücü türü devrede çıkış gerilimindeki dalgalanma seviyesinin çıkış kondansatörü ile olan ilişkisini hesaplamak amacıyla kondansatör şarj dengesi hesaplamaları yapılmaktadır. Bir önceki bölümde yapılan hesaplara benzer olarak “Eş. A.9” ‘daki eşitlikte her iki tarafın entegrali “Eş. A.10” ‘daki gibi alınır.

$$v_C(T_s) - v_C(0) = \frac{1}{C} \cdot \int_0^{T_s} i_C(t) \cdot dt \quad (\text{A.10})$$

Endüktans gerilim zaman dengesi hesabına benzer olarak, çevirici çıkışının kalıcı duruma ulaştığında bir periyotluk zamanda kondansatör gerilimindeki net değişim sıfırdır. Anahtarlama periyodu içerisinde kondansatör akımına ve gerilimine ait durum Şekil Ek A-4’te gösterilmiştir. Sonuç olarak bir anahtarlama periyodunda kondansatör akımının ortalama değeri ($\langle i_C \rangle$) sıfırdır. Buradan “Eş. A.10” kullanılarak “Eş. A.11” eşitliği yazılabilir.

$$0 = \int_0^{T_s} i_C(t) \cdot dt \Rightarrow$$

$$\langle i_C \rangle = \frac{1}{T_s} \int_0^{T_s} i_C(t) \cdot dt \quad (\text{A.11})$$



Şekil Ek A-4 Kondansatör (a) akım (b) gerilim grafiği

Şekil Ek A-4'te de gösterildiği gibi yarı periyot zamanında $i_C(t)$ pozitif düzlemde iken kondansatör gerilimindeki değişim $2\Delta v$ olarak ifade edilir. Bu sebeple kondansatör yükü (Q) "Eş. A.12" 'deki gibi yazılabilir.

$$Q = C \cdot 2 \cdot \Delta v \quad (\text{A.12})$$

Yarı periyottaki yük başka bir eşitlikle "Eş. A.13" 'teki gibi de ifade edilebilir.

$$Q = \frac{1}{2} \cdot \Delta i_L \cdot \frac{T_s}{2} \quad (\text{A.13})$$

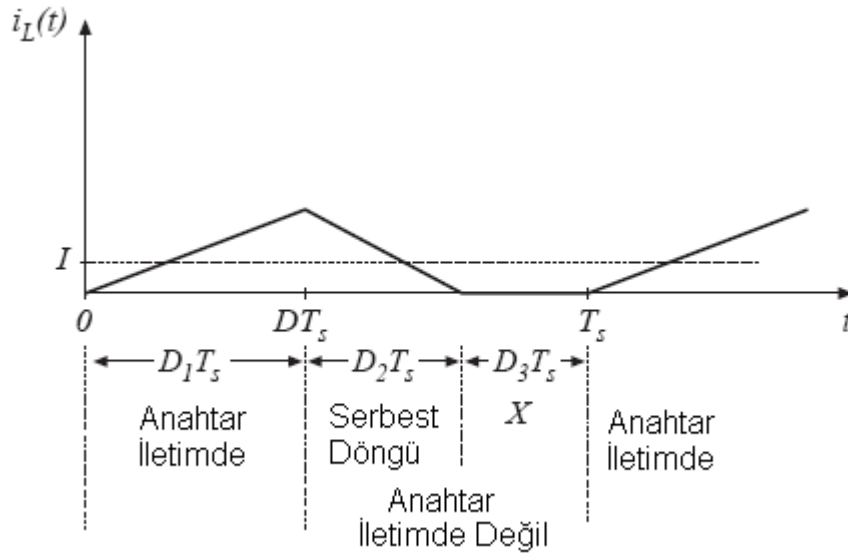
"Eş. A.12" ve "Eş. A.13" kullanılarak çevirici çıkışında bulunun kondansatör değerine bağlı olarak çıkış gerilimindeki dalgalanma değeri "Eş. A.14" eşitliğindeki gibi yazılır.

$$\Delta v = \frac{\Delta i_L \cdot T_s}{8 \cdot C} \quad (\text{A.14})$$

Çıkış gerilimindeki dalgalanma ayrıca kondansatör eşdeğer seri direnç (ESR) değerine de doğrudan bağlıdır.

Ek A.2. Kesikli İletim Kipi

Endüktans akımının anahtarlama periyodu tamamlanmadan sıfıra düştüğü ve bir sonraki anahtarlama başlangıcına kadar sıfırda kaldığı durum, anahtarlama güç kaynaklarının çalışma kiplerinden birisi olan kesikli iletim kipini tanımlamaktadır. Gerilim artırıcı, düşürücü-artırıcı ve bu türlerden türetilen çeviriciler (çapraz) kesikli iletim kipinde çalıştırılırlar. Sürekli iletim kipinde çalışma, bu çeviricilerde s bölgesinde sağ yarı düzlemde sıfır oluşturmaktadır. Bu sıfırın kontrol devresinde dengelenmesi oldukça zor olduğu için yukarıda bahsedilen çevirici türleri kesikli iletim kipinde çalıştırılırlar. Bu kipin diğer bir avantajı da devre transfer fonksiyonlarında sadece bir adet kutup oluşturacak olmasıdır. Bu sayede bu kipte çalışan çeviricilerin dengeleme işlemi daha basit olacaktır. Kesikli iletim kipinde çalıştırılan çeviricinin endüktansına ait akım Şekil Ek A-5'teki gibidir.



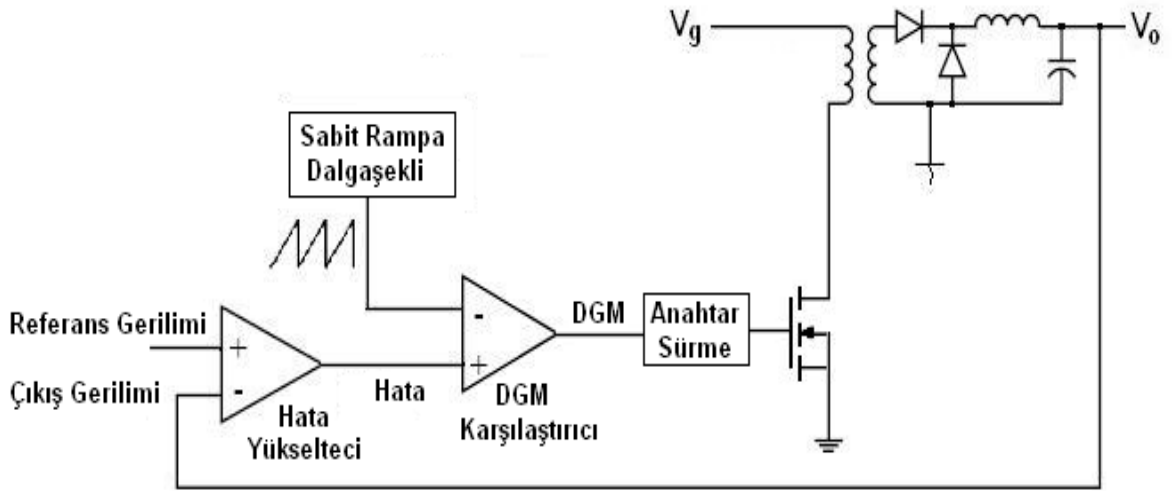
Şekil Ek A-5 Kesikli iletim kipinde endüktans akımı

Anahtar iletimde iken endüktansta enerji depolanmaktadır. Anahtar iletimden çıktığı durumda çıkışta gereken güç ihtiyacı endüktans ve kondansatör tarafından devredeki diyot üzerinden karşılanmaktadır. Endüktansta depolanan enerji bittiği için Şekil Ek A-5'te X ile gösterilen bölgede çıkış güç ihtiyacı yalnızca kondansatör üzerinden karşılanır. Gerilim düşürücü-artırıcı çeviricilerde kesikli iletim kipinde çalışma, sürekli iletim kipinde çalışmaya göre daha avantajlıdır [66]. Tez çalışmasında tasarlanan çevirici sürekli iletim kipinde çalışacaktır. Bu sebeple kesikli iletim kipi detaylı anlatılmamıştır.

EK B. ANAHTARLAMALI GÜÇ KAYNAKLARINDA KONTROL TEKNİKLERİ

Ek B.1. Gerilim Kontrol Tekniği

Anahtarlama güç kaynaklarının kontrolünde geçmişten günümüze en yaygın olarak kullanılan kontrol tekniği gerilim kontrol tekniğidir. Gerilim kontrolünde temel çalışma ilkesi, çıkış geriliminin bir referans gerilim ile karşılaştırılması ve bu iki gerilim arasındaki farkın yani hatanın sabit genlikli rampa dalga şekline sahip sinyal ile karşılaştırılarak, devredeki anahtarın iletim süresinin yani görev çevriminin (D) ayarlanmasıdır [67]. Anahtarlama süresinin ayarlanması darbe genişlik modülasyon tekniğine dayanmaktadır. Darbenin genişliği yani anahtarın iletimde olacağı süre kontrol edilerek devre çıkış gerilimi ayarlanır. Gerilim kontrol tekniğinin kullanıldığı AGK devresi Şekil Ek B-1'deki gibi gösterilmektedir.



Şekil Ek B-1 Gerilim kontrol tekniği

Akım limitlemesi yapılmak istenirse gerilim kontrol tekniğinden ayrıca yapılmalıdır. Gerilim kontrol tekniğinde yalnızca çıkış gerilimi kontrol edilmektedir. Gerilim kontrol tekniğinin avantajları:

- Sadece çıkış geriliminden geri besleme alındığı için, geri besleme döngüsünün tasarımının ve analizinin kolay olması
- Sabit genlikli rampa sinyalinde rampa genliğinin yüksek tutulması sayesinde gürültüye olan bağışıklığın daha yüksek olması ve dengeleme işleminin daha kararlı yapılması

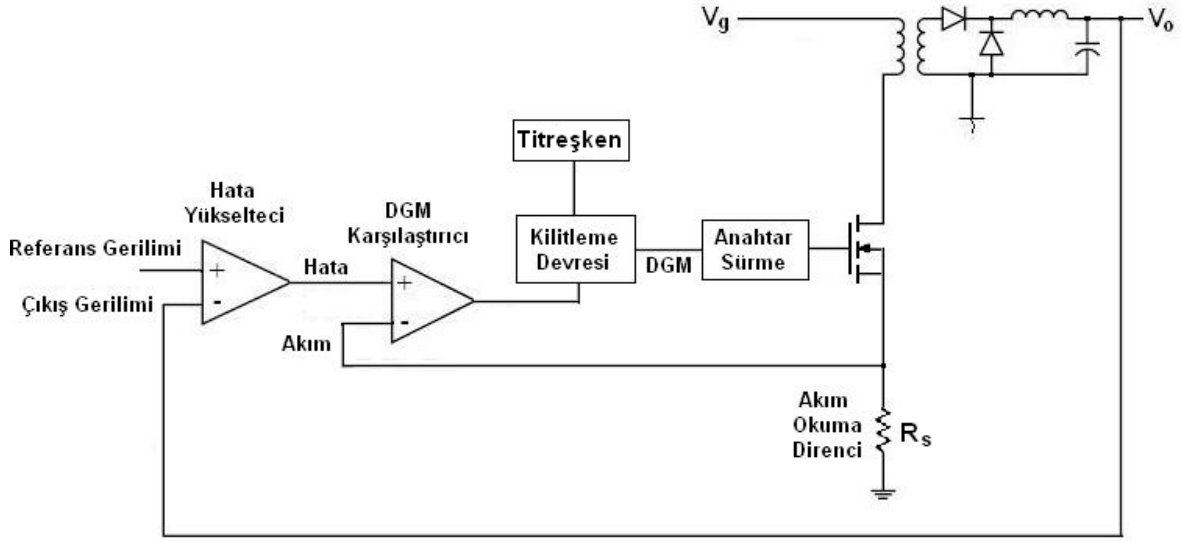
- Çıkış empedansı düşük çok çıkışlı anahtarlama güç kaynaklarında, iyi bir çapraz düzenleme sağlaması

olarak özetlenebilir. Gerilim kontrolünün dezavantajları ise aşağıdaki gibi verilebilir:

- Girişte veya yükte olacak herhangi bir değişim önce çıkıştan algılandığı için değişimin girişten algılanma durumuna göre daha yavaş cevap süresi vardır.
- Döngü kazancı giriş gerilimine bağlı olarak değiştiği için, geri besleme dengelemesi daha karmaşıktır.
- Çıkışta bulunan alçak geçiren (endüktans ve kondansatör) filtre, devre transfer fonksiyonuna iki adet kutup eklemektedir. Bu kutupları dengelemek amacıyla geri besleme döngüsünde dengeleme kısmına iki adet sıfır eklenmelidir.
- Çok anahtarlı çeviricilerde iki çeyrekte kullanılan transformatörün manyetik akısında oluşacak dengesizliğin kontrolü zordur.

Ek B.2. Tepe Akımı Kontrol Tekniği

Gerilim kontrol tekniğine ek olarak devredeki manyetik elemanın (transformatör veya endüktans) akımı kontrol edilerek D yani darbe genişliği ayarlanarak yapılan kontrol tekniğidir. Gerilim kontrol yapısındaki DGM karşılaştırıcı devresinde hata seviyesi ile karşılaştırılan sabit genlikli rampa sinyali yerine devredeki manyetik elemanın akımı ile karşılaştırılma yapılır (Şekil Ek B-2).



Şekil Ek B-2 Tepe akımı kontrol tekniği

Titreşken, anahtarlama frekansını sabit tutmak amacıyla kullanılır. Akım okuma işlemi direnç elemanı ile yapılabildiği gibi diğer akım okuma elemanlarıyla da yapılabilir [68]. Akım kontrol devresi gerilim kontrol devresinin içerisinde yer aldığı için genelde içteki döngü olarak adlandırılır. Gerilim kontrol kısmı ise dıştaki döngü olarak adlandırılmaktadır. Tepe akım kontrol tekniğinin avantajları şu şekilde sıralanabilir:

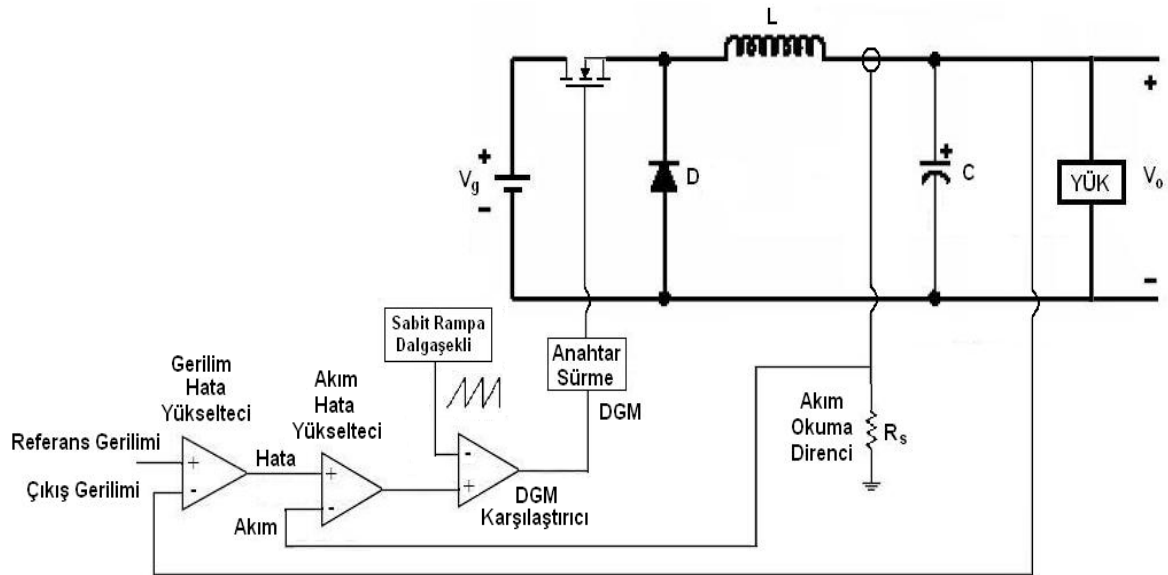
- Giriş gerilimindeki değişime tepki daha hızlıdır. Giriş geriliminde olacak değişimden kaynaklanan gecikme ve döngü kazancından etkilenme en aza indirilir.
- Çıkışta bulunan endüktanstan kaynaklanan kutup artık akım döngüsünde bulunur. Çıkış kısmında alçak geçiren filtreden kaynaklanan iki kutup yerine yalnızca kondansatörden kaynaklanan bir adet kutup kalır. Bu sayede dengeleme işlemi çok daha basit hale gelir.

Tepe akım kontrol tekniğinin doğası gereği kendisine özgü problemleri mevcuttur. Bu problemlerin çözülmesi için AGK'nın kesikli iletim kipinde çalıştırılmaması gibi tasarım esnasında dikkat edilmesi gereken bazı noktalar mevcuttur [55]. Tepe akım kontrol tekniği kullanım durumunda karşılaşılabilecek zorluklar aşağıdaki gibi özetlenebilir:

- D'nin %50'nin üzerinde olduğu durumlarda kontrol döngüsüne eğim kontrolü eklenmelidir [69], [70]. Aksi halde devre kararsız hale gelecektir. Eğim kontrolü eklemek için ayrıca analiz ve hesaplama yapmak gerekmektedir.
- İçteki ve dıştaki olmak üzere iki adet geribesleme döngüsünün olması devre analizini daha karışık ve zor bir hale getirir.
- Kontrol devresinde akım kullanıldığı için güç kısmında oluşacak salınım veya çınılama kararsızlığa yol açabilir.
- Çıkış akım aralığının geniş olduğu güç kaynaklarında, akımın düşük seviyelerde olması akım geribesleme kontrolünü zorlaştırır.

Ek B.3. Ortalama Akım Kontrol Tekniği

Tepe akımı kontrolünden farklı olarak akım geribeslemesinde doğrudan endüktans akımı kullanılır. Endüktans akımı bir direnç üzerinden okunarak akım hata yükselteciye aktarılır. Çıkış gerilim hatasından endüktans akımı çıkarılarak DGM karşılaştırma devresinde sabit genlikli rampa işareti ile karşılaştırılır ve sabit frekanslı DGM sinyali üretilir (Şekil Ek B-3). Akım hata yükselteci sayesinde kazanç tepe akım kontrolüne göre çok daha yüksek seviyelere ayarlanabilir. Bu sayede gürültüye olan bağışıklık artırılır.



Şekil Ek B-3 Ortalama akım kontrol tekniği

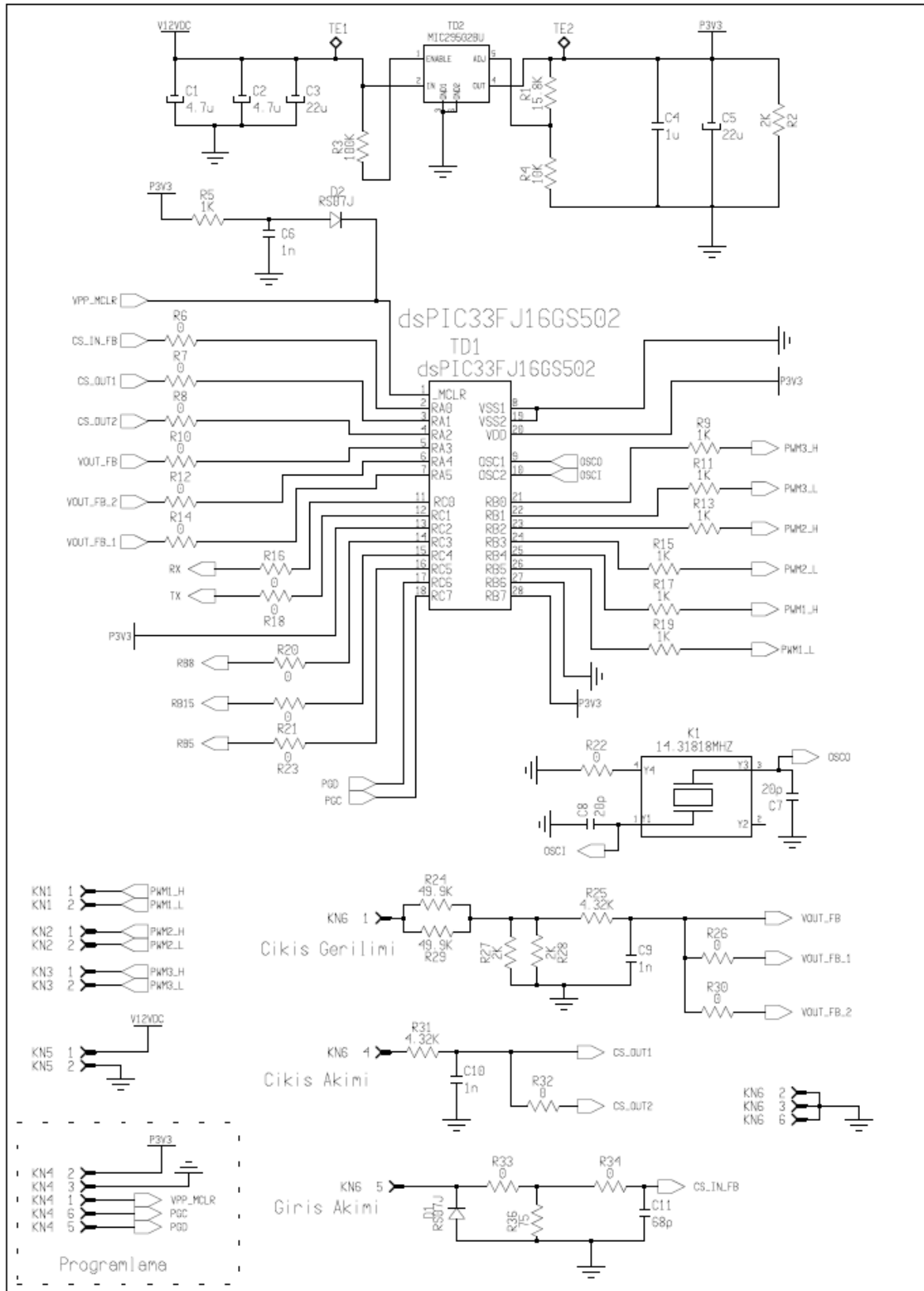
Ortalama akım kontrolü, tepe akım kontrolünün sağladığı avantajların yanı sıra aşağıda verilen avantajları da sağlamaktadır:

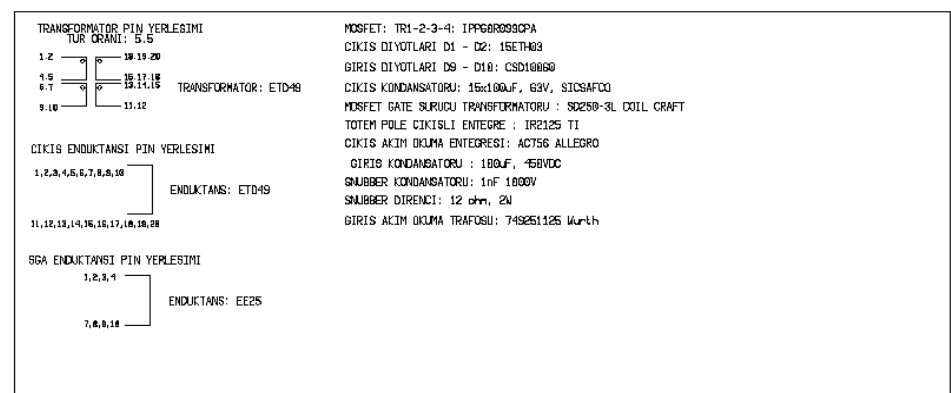
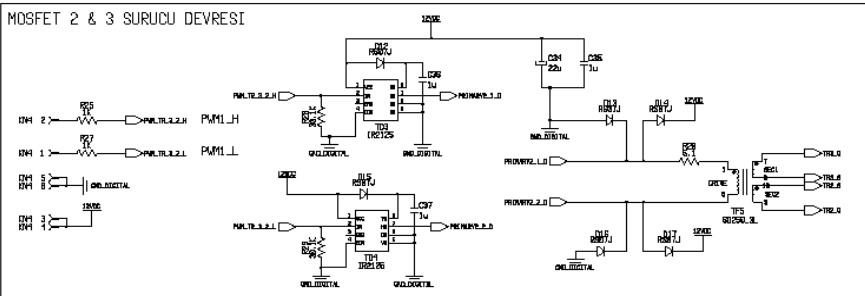
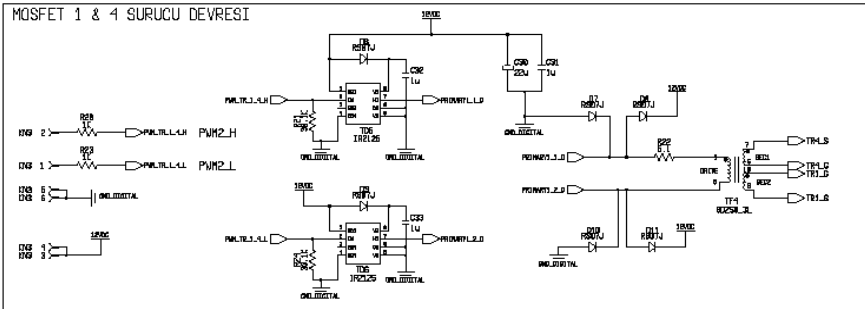
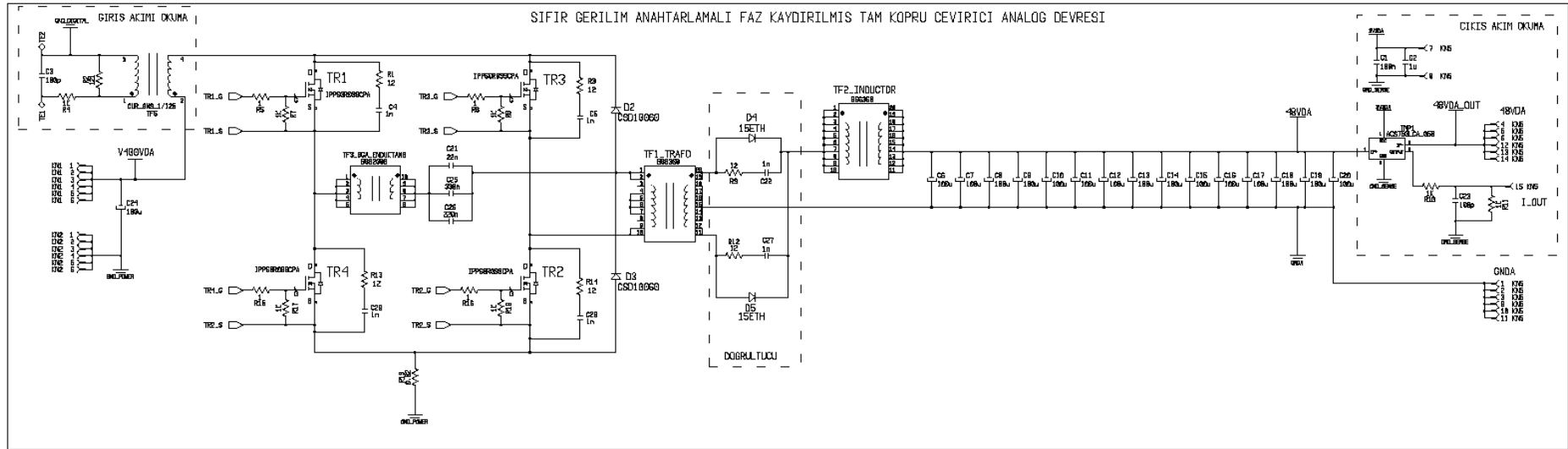
- Döngü kazancında kararlılığı sağlamak amacıyla her ne kadar akım hata yükseltici kazancının belirli bir seviyenin altında tutulması gerekse de eğim kontrolüne gerek yoktur.
- Gürültüye olan bağışıklığı yüksektir.

Ek B.4. Anahtarlama Güç Kaynağı Türlerinde Kullanılan Kontrol Teknikleri

Anahtarlama güç kaynakları kontrol kısmı tasarlanırken güç kaynakları türlerine göre tercih edilen kontrol teknikleri mevcuttur. Doğru kontrol tekniğini belirlemek sistemin kararlılığı açısından oldukça önemlidir. Kural olmamakla birlikte genel olarak gerilim düşürücüden türetilen veya ön çeviricilerde gerilim kontrolü kullanılırken, gerilim yükseltici çeviricilerde akım kontrolü kullanılır [3].

EK C. TASARLANMIŞ ELEKTRONİK KARTLARIN DEVRE ŞEMALARI







dsPIC33FJ06GS101/X02 and dsPIC33FJ16GSX02/X04

High-Performance, 16-Bit Digital Signal Controllers

Operating Range:

- Up to 40 MIPS Operation (at 3.0-3.6V):
 - Industrial temperature range (-40°C to +85°C)
 - Extended temperature range (-40°C to +125°C)

High-Performance DSC CPU:

- Modified Harvard Architecture
- C Compiler Optimized Instruction Set
- 16-Bit Wide Data Path
- 24-Bit Wide Instructions
- Linear Program Memory Addressing up to 4M Instruction Words
- Linear Data Memory Addressing up to 64 Kbytes
- 83 Base Instructions: Mostly 1 Word/1 Cycle
- Two 40-Bit Accumulators with Rounding and Saturation Options
- Flexible and Powerful Addressing modes:
 - Indirect
 - Modulo
 - Bit-Reversed
- Software Stack
- 16 x 16 Fractional/Integer Multiply Operations
- 32/16 and 16/16 Divide Operations
- Single-Cycle Multiply and Accumulate:
 - Accumulator write back for DSP operations
 - Dual data fetch
- Up to ± 16 -Bit Shifts for up to 40-Bit Data

Digital I/O:

- Peripheral Pin Select Functionality
- Up to 35 Programmable Digital I/O Pins
- Wake-up/Interrupt-on-Change for up to 30 Pins
- Output Pins can Drive Voltage from 3.0V to 3.6V
- Up to 5V Output with Open-Drain Configuration
- 5V Tolerant Digital Input Pins (except RB5)
- 16 mA Source/Sink on All PWM pins

On-Chip Flash and SRAM:

- Flash Program Memory (up to 16 Kbytes)
- Data SRAM (up to 2 Kbytes)
- Boot and General Security for Program Flash

Peripheral Features:

- Timer/Counters, up to Three 16-Bit Timers:
 - Can pair up to make one 32-bit timer
- Input Capture (up to two channels):
 - Capture on up, down or both edges
 - 16-bit capture input functions
 - 4-deep FIFO on each capture
- Output Compare (up to two channels):
 - Single or Dual 16-Bit Compare mode
 - 16-Bit Glitchless PWM mode
- 4-Wire SPI:
 - Framing supports I/O interface to simple codecs
 - 1-deep FIFO Buffer.
 - Supports 8-bit and 16-bit data
 - Supports all serial clock formats and sampling modes
- I²C™:
 - Supports Full Multi-Master Slave mode
 - 7-bit and 10-bit addressing
 - Bus collision detection and arbitration
 - Integrated signal conditioning
 - Slave address masking
- UART:
 - Interrupt on address bit detect
 - Interrupt on UART error
 - Wake-up on Start bit from Sleep mode
 - 4-character TX and RX FIFO buffers
 - LIN bus support
 - IrDA® encoding and decoding in hardware
 - High-Speed Baud mode
 - Hardware Flow Control with CTS and RTS

Interrupt Controller:

- 5-Cycle Latency
- Up to 35 Available Interrupt Sources
- Up to Three External Interrupts
- Seven Programmable Priority Levels
- Four Processor Exceptions

dsPIC33FJ06GS101/X02 and dsPIC33FJ16GSX02/X04

High-Speed PWM Module Features:

- Up to Four PWM Generators with Four to Eight Outputs
- Individual Time Base and Duty Cycle for each of the Eight PWM Outputs
- Dead Time for Rising and Falling Edges
- Duty Cycle Resolution of 1.04 ns
- Dead-Time Resolution of 1.04 ns
- Phase Shift Resolution of 1.04 ns
- Frequency Resolution of 1.04 ns
- PWM modes Supported:
 - Standard Edge-Aligned
 - True Independent Output
 - Complementary
 - Center-Aligned
 - Push-Pull
 - Multi-Phase
 - Variable Phase
 - Fixed Off-Time
 - Current Reset
 - Current-Limit
- Independent Fault/Current-Limit Inputs for 8 PWM Outputs
- Output Override Control
- Special Event Trigger
- PWM Capture Feature
- Prescaler for Input Clock
- Dual Trigger from PWM to ADC
- PWMxL, PWMxH Output Pin Swapping
- PWM4H, PWM4L Pins Remappable
- On-the-Fly PWM Frequency, Duty Cycle and Phase Shift Changes
- Disabling of Individual PWM Generators
- Leading-Edge Blanking (LEB) Functionality

High-Speed Analog Comparator

- Up to Four Analog Comparators:
 - 20 ns response time
 - 10-bit DAC for each analog comparator
 - DACOUT pin to provide DAC output
 - Programmable output polarity
 - Selectable input source
 - ADC sample and convert capability
- PWM Module Interface:
 - PWM duty cycle control
 - PWM period control
 - PWM Fault detect

High-Speed 10-Bit ADC

- 10-Bit Resolution
- Up to 12 Input Channels Grouped into Six Conversion Pairs
- Two Internal Reference Monitoring Inputs Grouped into a Pair
- Successive Approximation Register (SAR) Converters for Parallel Conversions of Analog Pairs:
 - 4 Msps for devices with two SARs
 - 2 Msps for devices with one SAR
- Dedicated Result Buffer for each Analog Channel
- Independent Trigger Source Section for each Analog Input Conversion Pair

Power Management:

- On-Chip 2.5V Voltage Regulator
- Switch between Clock Sources in Real Time
- Idle, Sleep, and Doze modes with Fast Wake-up

CMOS Flash Technology:

- Low-Power, High-Speed Flash Technology
- Fully Static Design
- 3.3V ($\pm 10\%$) Operating Voltage
- Industrial and Extended Temperature
- Low-Power Consumption

System Management:

- Flexible Clock Options:
 - External, crystal, resonator, internal RC
 - Phase-Locked Loop (PLL) with 120 MHz VCO
 - Primary Crystal Oscillator (OSC) in the range of 3 MHz to 40 MHz
 - Internal Low-Power RC (LPRC) oscillator at a frequency of 32 kHz
 - Internal Fast RC (FRC) oscillator at a frequency of 7.37 MHz
- Power-on Reset (POR)
- Brown-out Reset (BOR)
- Power-up Timer (PWRT)
- Oscillator Start-up Timer (OST)
- Watchdog Timer with its RC Oscillator
- Fail-Safe Clock Monitor (FSCM)
- Reset by Multiple Sources
- In-Circuit Serial Programming™ (ICSP™)
- Reference Oscillator Output

EK E. MOSFET TEKNİK ÖZELLİK DOKÜMANI



600V CoolMOS™ C6 Power Transistor

IPA60R099C6, IPB60R099C6
IPP60R099C6 IPW60R099C6

1 Description

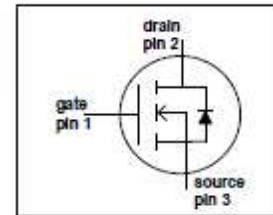
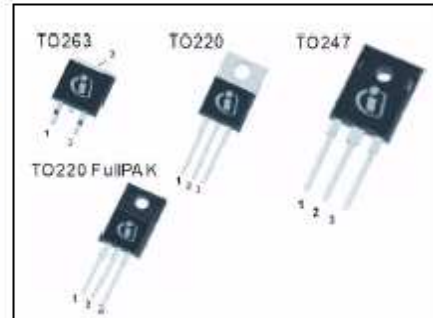
CoolMOS™ is a revolutionary technology for high voltage power MOSFETs, designed according to the superjunction (SJ) principle and pioneered by Infineon Technologies. CoolMOS™ C6 series combines the experience of the leading SJ MOSFET supplier with high class innovation. The offered devices provide all benefits of a fast switching SJ MOSFET while not sacrificing ease of use. Extremely low switching and conduction losses make switching applications even more efficient, more compact, lighter, and cooler.

Features

- Extremely low losses due to very low FOM $R_{DS(on)} \cdot Q_g$ and E_{oss}
- Very high commutation ruggedness
- Easy to use/drive
- JEDEC¹⁾ qualified, Pb-free plating, Halogen free

Applications

PFC stages, hard switching PWM stages and resonant switching PWM stages for e.g. PC Silverbox, Adapter, LCD & PDP TV, Lighting, Server, Telecom, UPS and Solar.



Please note: For MOSFET paralleling the use of ferrite beads on the gate or separate totem poles is generally recommended.

Table 1 Key Performance Parameters

Parameter	Value	Unit
$V_{DS} @ I_{J,max}$	650	V
$R_{DS(on),max}$	0.099	Ω
$Q_{g,typ}$	119	nC
$I_{D,pulse}$	112	A
$E_{oss} @ 400V$	9.3	μJ
Body diode di/dt	300	A/ μs

Type / Ordering Code	Package	Marking	Related Links
IPW60R099C6	PG-TO247	6R099C6	IFX C6 Product Brief IFX C6 Portfolio IFX CoolMOS Webpage IFX Design tools
IPB60R099C6	PG-TO263		
IPP60R099C6	PG-TO220		
IPA60R099C6	PG-TO220 FullPAK		

1) J-STD20 and JESD22

4 Electrical characteristics

Electrical characteristics, at $T_J=25\text{ }^{\circ}\text{C}$, unless otherwise specified.

Table 6 Static characteristics

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Drain-source breakdown voltage	$V_{(BR)DSS}$	600	-	-	V	$V_{GS}=0\text{ V}$, $I_D=0.25\text{ mA}$
Gate threshold voltage	$V_{GS(th)}$	2.5	3	3.5		$V_{DS}=V_{GS}$, $I_D=1.21\text{ mA}$
Zero gate voltage drain current	I_{DSS}	-	-	5	μA	$V_{DS}=600\text{ V}$, $V_{GS}=0\text{ V}$, $T_J=25\text{ }^{\circ}\text{C}$
		-	50	-		$V_{DS}=600\text{ V}$, $V_{GS}=0\text{ V}$, $T_J=150\text{ }^{\circ}\text{C}$
Gate-source leakage current	I_{GSS}	-	-	100	nA	$V_{GS}=20\text{ V}$, $V_{DS}=0\text{ V}$
Drain-source on-state resistance	$R_{DS(on)}$	-	0.09	0.099	Ω	$V_{GS}=10\text{ V}$, $I_D=18.1\text{ A}$, $T_J=25\text{ }^{\circ}\text{C}$
		-	0.23	-		$V_{GS}=10\text{ V}$, $I_D=18.1\text{ A}$, $T_J=150\text{ }^{\circ}\text{C}$
Gate resistance	R_G	-	1.6	-	Ω	$f=1\text{ MHz}$, open drain

Table 7 Dynamic characteristics

Parameter	Symbol	Values			Unit	Note / Test Condition
		Min.	Typ.	Max.		
Input capacitance	C_{iss}	-	2660	-	pF	$V_{GS}=0\text{ V}$, $V_{DS}=100\text{ V}$, $f=1\text{ MHz}$
Output capacitance	C_{oss}	-	154	-		
Effective output capacitance, energy related ¹⁾	$C_{o(er)}$	-	100	-		$V_{GS}=0\text{ V}$, $V_{DS}=0\ldots 480\text{ V}$
Effective output capacitance, time related ²⁾	$C_{o(tr)}$	-	500	-		$I_D=\text{constant}$, $V_{GS}=0\text{ V}$, $V_{DS}=0\ldots 480\text{ V}$
Turn-on delay time	$t_{d(on)}$	-	15	-	ns	$V_{DD}=400\text{ V}$, $V_{GS}=13\text{ V}$, $I_D=18.1\text{ A}$, $R_G=1.7\Omega$ (see table 20)
Rise time	t_r	-	12	-		
Turn-off delay time	$t_{d(off)}$	-	75	-		
Fall time	t_f	-	6	-		

1) $C_{o(er)}$ is a fixed capacitance that gives the same stored energy as C_{oss} while V_{DS} is rising from 0 to 80% $V_{(BR)DSS}$

2) $C_{o(tr)}$ is a fixed capacitance that gives the same charging time as C_{oss} while V_{DS} is rising from 0 to 80% $V_{(BR)DSS}$



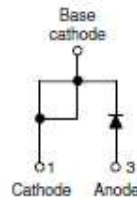
15ETH03

Vishay High Power Products

Hyperfast Rectifier, 15 A FRED Pt™



TO-220AC



FEATURES

- Hyperfast recovery time
- Low forward voltage drop
- Low leakage current
- 175 °C operating junction temperature
- Designed and qualified for industrial level

DESCRIPTION

300 V series are the state of the art hyperfast recovery rectifiers designed with optimized performance of forward voltage drop and hyperfast recovery time.

The planar structure and the platinum doped life time control guarantee the best overall performance, ruggedness and reliability characteristics.

These devices are intended for use in the output rectification stage of SMPS, UPS, dc-to-dc converters as well as freewheeling diodes in low voltage inverters and chopper motor drives.

Their extremely optimized stored charge and low recovery current minimize the switching losses and reduce over dissipation in the switching element and snubbers.

PRODUCT SUMMARY

t_{rr}	40 ns
$I_{F(AV)}$	15 A
V_R	300 V

ABSOLUTE MAXIMUM RATINGS

PARAMETER	SYMBOL	TEST CONDITIONS	VALUES	UNITS
Repetitive peak reverse voltage	V_{RRM}		300	V
Average rectified forward current	$I_{F(AV)}$	$T_C = 142\text{ °C}$	15	A
Non-repetitive peak surge current	I_{FSM}	$T_J = 25\text{ °C}$	140	
Operating junction and storage temperatures	T_J, T_{Stg}		- 65 to 175	°C

ELECTRICAL SPECIFICATIONS ($T_J = 25\text{ °C}$ unless otherwise specified)

PARAMETER	SYMBOL	TEST CONDITIONS	MIN.	TYP.	MAX.	UNITS
Breakdown voltage, blocking voltage	V_{BR}, V_R	$I_R = 100\text{ }\mu\text{A}$	300	-	-	V
Forward voltage	V_F	$I_F = 15\text{ A}$	-	1.05	1.25	
		$I_F = 15\text{ A}, T_J = 125\text{ °C}$	-	0.85	1.00	
Reverse leakage current	I_R	$V_R = V_R\text{ rated}$	-	0.05	40	μA
		$T_J = 125\text{ °C}, V_R = V_R\text{ rated}$	-	12	400	
Junction capacitance	C_T	$V_R = 300\text{ V}$	-	45	-	pF
Series inductance	L_S	Measured lead to lead 5 mm from package body	-	8	-	nH

ÖZGEÇMİŞ

Adı Soyadı : Emrah Yüksel

Doğum Yeri : Nevşehir

Doğum Yılı : 1986

Medeni Hali : Evli

Eğitim ve Akademik Durumu:

Lise 2001-2004 : Aksaray Fen Lisesi

Lisans 2004-2008 : İstanbul Teknik Üniversitesi Elektronik Mühendisliği

Yabancı Dil: İngilizce, Almanca

İş Tecrübesi:

2008 – : ASELSAN / REHİS / TTD / AGTM – Analog Tasarım Grubu

