



VHDL İLE FPGA-TABANLI EKG SİMÜLATÖRÜ TASARIMI

YÜKSEK LİSANS TEZİ

Fatih KARATAŞ

Danışman

Doç. Dr. İsmail KOYUNCU

ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

Temmuz 2021

Bu tez çalışması 119E659 numaralı proje ile Türkiye Bilimsel ve Teknolojik Araştırma Kurumu (TÜBİTAK) tarafından desteklenmiştir.

AFYON KOCATEPE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

YÜKSEK LİSANS TEZİ

VHDL İLE FPGA-TABANLI EKG SİMÜLATÖRÜ TASARIMI

Fatih KARATAŞ

Danışman

Doç. Dr. İsmail KOYUNCU

ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

Temmuz 2021

ÖZET

Yüksek Lisans Tezi

VHDL İLE FPGA-TABANLI EKG SİMÜLATÖRÜ TASARIMI

Fatih KARATAŞ

Afyon Kocatepe Üniversitesi

Fen Bilimleri Enstitüsü

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman: Doç. Dr. İsmail KOYUNCU

Tıbbi cihazların fonksiyonel testi ve kalibrasyonu, periyodik olarak yapılması gereken rutin bir faaliyettir. Bu doğrultuda kardiyolojik alanlarda kullanılmak üzere yaşamsal belirti sinyallerini üreten dijital EKG Simülatörü test cihazları geliştirilmiştir. Cihaz, klasik ve modern EKG (Elektrokardiyograf) ve fizyolojik izleme sistemlerinin performansını değerlendirmek için bir dizi normal sinüs ritmi, aritmi ve test dalga formları içerir. Bu çalışmada, yaşamsal belirti sinyallerinden Normal Sinüs Ritmi, 13 adet aritmik EKG sinyali (Ventriküler Taşikardi, Sinüs Bradikardi, Sinüs Taşikardi, Supraventriküler Taşikardi, Ventriküler Paced, Atrial Flutter, Birinci derece AV Blok, İkinci derece AV Blok Tip-1, Ventriküler Fibrilasyon, Prematüre Ventriküler Kompleks, Atrial Fibrilasyon, İkinci derece AV Blok Tip-2, Üçüncü derece AV Blok), NIBP, ETCO₂ ve SPO₂ sinyalleri öncelikle matematiksel olarak Matlab üzerinde tasarlanmış ve ardından VHDL (Very High Speed Integrated Circuit Hardware Description Language (Çok Yüksek Hızlı Tümleşik Devre Donanımı Tanımlama Dili)) ile Xilinx-Vivado programında FPGA (Field Programmable Gate Array (Alanda Programlanabilir Kapı Dizileri)) tabanlı modellenmesi yapılmıştır. Sinyallere ait matematiksel çıkarım literatüre ve MIT-BIH aritmi veri tabanının Physiobank ATM bölümünden incelenen çok sayıda EKG sinyalinin zaman ve genlik değerlerine uygun olarak özgün bir şekilde oluşturulmuştur. Bu sinyaller biyomedikal kalibrasyon uygulamalarında ve EKG simülatörlerinde kullanılmak amacıyla Zynq-7000 XC7Z020 FPGA çipi için sentezlenmiş olup, bu geliştirme kartı ile uyumlu çalışan 14-bit AD9767 DAC (Digital-Analog Converter (Dijital-Analog Çevirici)) modülü vasıtasıyla modellenen yaşamsal

belirti sinyallerinin 4 kanallı bir osiloskoptan gerçek zamanlı olarak gözlemlenmesi sağlanmıştır. Matlab tabanlı yaşamsal belirti sinyalleri referans kabul edilerek FPGA-tabanlı yaşamsal belirti sinyalleri tasarımından elde edilen sonuçlar ile karşılaştırılmıştır. Place-Route işleminin ardından elde edilen FPGA çip kaynak tüketim değerleri, tasarımdan elde edilen test sonuçları, tasarlanan sinyallere ait MSE (Mean Squared Error (Ortalama Karesel Hata)) değerleri, sistemin ve her bir sinyalin çalışma frekansları sunulmuştur. Bu çalışma ile donanımsal olarak tasarlanan FPGA-tabanlı yaşamsal sinyali üretim sisteminin, FPGA çipleri kullanılarak tasarlanabileceği ve biyomedikal kalibrasyon uygulamalarında önemli rol oynayan EKG Simülatörlerinde güvenli bir şekilde kullanılabileceği gösterilmiştir.

2021, xvii + 145 sayfa

Anahtar Kelimeler: EKG, EKG Simülatörü, Kalibrasyon, Biyomedikal Sinyal İşleme, FPGA, VHDL.

ABSTRACT

M.Sc. Thesis

DESIGN OF FPGA-BASED ECG SIMULATOR WITH VHDL

Fatih KARATAŞ

Afyon Kocatepe University

Graduate School of Natural and Applied Sciences

Department of Electrical-Electronics Engineering

Supervisor: Assoc. Prof. İsmail KOYUNCU

Functional testing and calibration of medical devices is a routine activity that should be performed periodically. In this direction, digital ECG Simulator test devices that produce vital signs signals have been developed for use in cardiological fields. The device includes a range of normal sinus rhythm, arrhythmia and test waveforms to evaluate the performance of classical and modern ECG (Electrocardiograph) and physiological monitoring systems. In this study, the vital signs Normal Sinus Rhythm, 13 arrhythmic ECG signals (Ventricular Tachycardia, Sinus Bradycardia, Sinus Tachycardia, Supraventricular Tachycardia, Ventricular Paced, Atrial Flutter, First Degree AV Block, Second Degree AV Block Type-1, Ventricular Fibrillation, Premature Ventricular Complex, Atrial Fibrillation, Second-degree AV Block Type-2, Third-degree AV Block), NIBP, ETCO₂, and SPO₂ signals were first mathematically designed on Matlab and then FPGA (Field Programmable Gate Array) based modeling was done with VHDL (Very High Speed Integrated Circuit Hardware Description Language) in Xilinx-Vivado. The mathematical inference of the signals was created in accordance with the literature and the time and amplitude values of many ECG signals examined from the Physiobank ATM section of the MIT-BIH arrhythmia database. These signals are synthesized for the Zynq-7000 XC7Z020 FPGA chip to be used in biomedical calibration applications and ECG simulators, and the vital signs signals modeled by the 14-bit AD9767 DAC (Digital-Analog Converter) module working in harmony with this development board are observed in real-time over a 4-channel oscilloscope. Matlab-based vital signs signals were taken as reference and compared with the results obtained from FPGA-based vital signs

design. The FPGA chip resource consumption values obtained after the Place-Route process, the test results obtained from the design, the MSE (Mean Squared Error) values of the designed signals, the operating frequencies of the system, and each signal are presented. In this study, it has been shown that the hardware designed FPGA-based vital signal generation system can be designed using FPGA chips and can be safely used in ECG Simulators, which play an important role in biomedical calibration applications.

2021, xvii + 145 pages

Keywords: ECG, ECG Simulator, Calibration, Biomedical Signal Processing, FPGA, VHDL.



TEŞEKKÜR

Tez çalışması boyunca maddi ve manevi her türlü desteğini esirgemeyen aynı zamanda tez amacının belirlenmesinde ve tez aşamalarında bilgi birikimini ve tecrübelerini benimle paylaşan çok saygı değer danışman hocam Sayın Doç. Dr. İsmail KOYUNCU'ya en içten samimi duygularıyla sonsuz teşekkürlerimi sunarım.

Tez çalışmalarım ve yüksek lisans eğitimim boyunca takıldığım noktalarda yardımlarını esirgemeyen hocalarıma ve ayrıca yüksek lisans eğitimim boyunca her konuda öneri ve eleştirileriyle yardımlarını gördüğüm arkadaşlarıma en içten duygularıyla teşekkürlerimi sunarım.

Tez çalışmasının yapılmasında 119E659 numaralı proje ile maddi destek sağlayan Türkiye Bilimsel ve Teknolojik Araştırma Kurumu (TÜBİTAK)'a teşekkür ederim.

Tüm hayatım boyunca maddi ve manevi desteklerinden dolayı aileme teşekkür ederim.

Fatih KARATAŞ
Afyonkarahisar 2021

İÇİNDEKİLER DİZİNİ

	Sayfa
ÖZET	i
ABSTRACT	iii
TEŞEKKÜR	v
İÇİNDEKİLER DİZİNİ.....	vi
SİMGELER ve KISALTMALAR DİZİNİ	ix
ŞEKİLLER DİZİNİ	xi
ÇİZELGELER DİZİNİ.....	xiv
RESİMLER DİZİNİ	xvii
1. GİRİŞ.....	1
2. LİTERATÜR BİLGİLERİ	4
3. MATERYAL ve METOT	12
3.1 Biyomedikal Sinyal İşleme.....	12
3.1.1 Sinyal İşleme.....	12
3.1.2 Biyomedikal Sinyaller.....	14
3.2 FPGA	15
3.2.1 Konfigüre Edilebilir Lojik Bloklar.....	17
3.2.2 Giriş-Çıkış Blokları.....	17
3.2.3 Ara Bağlantılar	18
3.3 Zynq-7000 SoC XC7Z020 FPGA Geliştirme Kartı	19
3.3.1 Zynq-7000 İşlemcisi	19
3.3.2 XC7Z020 (Alinx AX7020) FPGA Geliştirme Kartı	19
3.4 14-bit AD9767/AN9767 Dijital Analog Çevirici	23
3.5 VHDL	25
3.5.1 Kod Yapısı	26
3.5.1.1 Kütüphane (Library) Bildirimleri.....	26
3.5.1.2 Varlık (Entity)	27
3.5.1.3 Mimari (Architecture)	29
3.6 EKG ve Yaşamsal Belirti Sinyalleri	33
3.6.1 Normal Sinüs Ritmi	36
3.6.2 Ventriküler Taşikardi	37
3.6.3 Sinüs Bradikardi.....	37
3.6.4 Sinüs Taşikardi.....	38

3.6.5 Supraventriküler Taşikardi.....	38
3.6.6 Ventriküler Paced.....	39
3.6.7 Atrial Flutter.....	39
3.6.8 Birinci Derece AV Blok.....	40
3.6.9 İkinci Derece AV Blok Tip-1.....	40
3.6.10 NIBP.....	41
3.6.11 ETCO ₂	42
3.6.12 SpO ₂	43
3.6.13 Ventriküler Fibrilasyon.....	43
3.6.14 Prematüre Ventriküler Kompleks.....	44
3.6.15 Atriyal Fibrilasyon.....	45
3.6.16 İkinci Derece AV Blok Tip-2.....	46
3.6.17 Üçüncü Derece AV Blok.....	46
3.7 Kalibrasyon.....	47
3.8 EKG Simülatörü.....	48
4. BULGULAR.....	52
4.1 Normal Sinüs Ritmi Tasarımı.....	55
4.2 Ventriküler Taşikardi Sinyali Tasarımı.....	60
4.3 Sinüs Bradikardi Sinyali Tasarımı.....	64
4.4 Sinüs Taşikardi Sinyali Tasarımı.....	68
4.5 Supraventriküler Taşikardi Sinyali Tasarımı.....	72
4.6 Ventriküler Paced Sinyali Tasarımı.....	75
4.7 Atrial Flutter Sinyali Tasarımı.....	79
4.8 Birinci Derece AV Blok Sinyali Tasarımı.....	83
4.9 İkinci Derece AV Blok Tip-1 Sinyali Tasarımı.....	87
4.10 NIBP Sinyali Tasarımı.....	93
4.11 ETCO ₂ Sinyali Tasarımı.....	96
4.12 SPO ₂ Sinyali Tasarımı.....	99
4.13 Ventriküler Fibrilasyon Sinyali Tasarımı.....	103
4.14 Prematüre Ventriküler Kompleks Sinyali Tasarımı.....	108
4.15 Atriyal Fibrilasyon Sinyali Tasarımı.....	111
4.16 İkinci Derece AV Blok Tip-2 Sinyali Tasarımı.....	115
4.17 Üçüncü Derece AV Blok Sinyali Tasarımı.....	122
4.18 FPGA-Tabanlı Tasarlanan Sinyallerin Eş Zamanlı Gözlemlenmesi.....	127

5. TARTIřMA VE SONUÇ.....	133
6. KAYNAKLAR.....	135
ÖZGEÇMİř.....	144



SİMGELER ve KISALTMALAR DİZİNİ

Simgeler

CO ₂	Karbondioksit
Mhz	Megahertz, Saniyede 1 Milyon Devir (Megacycle Per Second)
mmHg	Basınç (Milimetre Cıva)
mV	Genlik (Milivolt)
Sin	Sinüs
s	Zaman (Saniye)
x	Yaşamsal Belirti Sinyaline ait Zaman Parametresi
y	Yaşamsal Belirti Sinyaline ait Genlik (Amplitude) Parametresi
π	Pi Sayısı (3.1415)

Kısaltmalar

ADC	Analog-Digital-Converter (Analog-Dijital Çevirici)
AF	Atriyal Fibrilasyon
APU	Uygulama İşleme Birimi (Application Processing Unit)
ASIC	Uygulamaya Özel Tümdevre (Application Specific Integrated Circuit)
AV	Atrioventriküler Düğüm
BPM	Dakikadaki Vuruş (Beats Per Minute)
BT	Bilgisayarlı Tomografi
CLB	Yapılandırılabilir Mantıksal Bloklar (Configurable Logic Blocks)
CPLD	Karmaşık Programlanabilir Mantık Cihaz (Complex Programmable Logic Device)
DAC	Digital-Analog Converter (Dijital-Analog Çevirici)
DSPs	Sayısal Sinyal İşlemciler (Digital Signal Processors)
EKG	Elektrokardiyografi
EMG	Elektromiyografi
EOG	Elektrookülografi
ETCO ₂	Soluk Sonu Karbondioksit (End Tidal CO ₂)
FDA	Birleşik Devletler Gıda ve İlaç Dairesi (U.S. Food and Drug Administration)
FF	Flip-Flop
FIR	Sonlu Darbe Tepkisi (Finite Impulse Response)
FPGA	Alan Programlanabilir Kapı Dizileri (Field Programmable Gate Array)
GSE	Genomik Sinyal İşleme
IEEE	Elektrik ve Elektronik Mühendisleri Enstitüsü (The Institute of Electrical and Electronical Engineers)
IEEE 754	Kayan Noktalı Sayı Formatı (IEEE Floating Point Number)
IOB	Giriş Çıkış Blokları (Input/Output Blocks)
IQ-Math	Sabit-Noktalı Sayı Formatı (Fixed-Point Number)
ISE	Entegre Yazılım Ortamı (Integrated Software Environment)
ISO	Uluslararası Standardizasyon Kuruluşu (International Organization for Standardization)

Kısaltmalar (Devam)

LUT	Değer Tablosu (Look-up Table)
MRG	Manyetik Rezonans Görüntüleme
MSE	Mean Squared Error (Ortalama Karese Hata)
MUX	Multiplexer
NIBP	Noninvaziv Kan Basıncı (Noninvaziv Blood Pressure)
NSR	Normal Sinüs Ritmi
PAL	Programlanabilir Lojik Devreler (Programmable Array Logic)
PET	Pozitron Emisyon Tomografi
PL	Programlanabilir Mantık (Programmable Logic)
PLD	Programlanabilir Lojik Cihazlar (Programmable Logic Devices)
PROM	Programlanabilir Salt Okunabilir Bellek (Programmable Random Access Memory)
PS	Programlanabilir Sistem (Programmable System)
PVC	Prematüre Ventriküler Kompleks
ROM	Salt Okunur Bellek (Read Only Memory)
RTL	Kaydedici Transfer Dili (Register Transfer Language)
SA	Sinoatrial Düğüm
SB	Sinüs Bradikardi
SDRAM	Eş Zamanlı Dinamik Rastgele Erişimli Bellek (Synchronous Dynamic Random Access Memory)
SoC	Çip üzerinde Sistem (System on Chip)
SPO ₂	Periferik Oksijen Satürasyonu (Peripheral Oxygen Saturation)
SRAM	Sabit Rasgele Erişimli Bellek (Static Random Access Memory)
ST	Sinüs Taşikardi
SVT	Supraventriküler Taşikardi
USB	Evrensel Seri Veri yolu (Universal Serial Bus)
USG	Ultrasonografi
VF	Ventriküler Fibrilasyon
VHDL	Çok Yüksek Hızlı Tümlleşik Devre Donanım Tanımlama Dili (Very High Speed Integrated Circuit Hardware Description Language)
VP	Ventriküler Paced
VT	Ventriküler Taşikardi

ŞEKİLLER DİZİNİ

	Sayfa
Şekil 3.1 Sürekli zaman sinyali	12
Şekil 3.2 $T_s=1$ ms örnekleme aralığında ayırık zamanlı $y(n)$ sinyali.....	13
Şekil 3.3 Dört seviye kullanarak ayrıştırılmış genlik (nicelenmiş $y(n)$ sinyali).....	13
Şekil 3.4 CLB ve Slice yapısı.....	17
Şekil 3.5 CLB, Giriş-Çıkış Blokları ve Ara Bağlantılar	18
Şekil 3.6 Switch Box'lar ile birbirine bağlı CLB'ler	18
Şekil 3.7 ZYNQ-7000 çipinin Uygulama İşleme Birimi (APU).....	21
Şekil 3.8 AN9767 DAC ile uyumlu 40 pimli J10 ve J11 portu	22
Şekil 3.9 Dijital Analog Çeviricilerin çalışma yapısı.....	24
Şekil 3.10 AN9767 DA modülüne ait 40 pimli bağlantı ara yüzü	25
Şekil 3.11 Kalp hızı 85 vuru/dk (bpm) olan Normal Sinüs Ritmi.....	36
Şekil 3.12 Kalp hızı 250 vuru/dk (bpm) olan Ventriküler Taşikardi sinyali.....	37
Şekil 3.13 Kalp hızı 42 vuru/dk (bpm) olan Sinüs Bradikardi Sinyali	38
Şekil 3.14 Kalp hızı 136 vuru/dk (bpm) olan Sinüs Taşikardi Sinyali	38
Şekil 3.15 Kalp hızı 250 vuru/dk (bpm) olan Supraventriküler Taşikardi sinyali	39
Şekil 3.16 Kalp hızı 188 vuru/dk (bpm) olan Ventriküler Paced sinyali	39
Şekil 3.17 Kalp hızı 130 vuru/dk (bpm) olan Atrial Flutter sinyali	40
Şekil 3.18 Kalp hızı 75 vuru/dk (bpm) olan Birinci derece AV Blok sinyali	40
Şekil 3.19 Kalp hızı 70 vuru/dk (bpm) olan İkinci derece AV Blok Tip-2 sinyali	41
Şekil 3.20 NIBP sinyal örneği.....	41
Şekil 3.21 $ETCO_2$ sinyal örneği	42
Şekil 3.22 SpO_2 sinyal örneği	43
Şekil 3.23 Ventriküler Fibrilasyon sinyal örneği	44
Şekil 3.24 PVC sinyal örneği	45
Şekil 3.25 Atriyal Fibrilasyon sinyal örneği	45
Şekil 3.26 İkinci derece AV Blok Tip-2 sinyal örneği.....	46
Şekil 3.27 Kalp hızı 40 vuru/dk (bpm) olan Üçüncü derece AV Blok sinyali.....	47
Şekil 4.1 Parametrelere göre Yaşamsal belirti sinyalleri üreten blok'un birinci seviye RTL şeması	53
Şekil 4.2 Parametrelere göre Yaşamsal belirti sinyalleri üreten blok'un ikinci seviye RTL şeması	54
Şekil 4.3 72 vuru/dakika kalp hızına sahip Matlab'ta modellenen NSR sinyali.....	57

Şekil 4.4 NSR sinyaline ait Vivado Simülasyon sonuçları	57
Şekil 4.5 NSR sinyaline ait osiloskop sonucu.....	58
Şekil 4.6 210 vuru/dakika kalp hızına sahip Matlab'ta modellenen VT sinyali	61
Şekil 4.7 VT sinyaline ait Vivado Simülasyon sonuçları.....	61
Şekil 4.8 VT sinyaline ait osiloskop sonucu	62
Şekil 4.9 50 vuru/dakika kalp hızına sahip Matlab'ta modellenen Sinüs Bradikardi sinyali	65
Şekil 4.10 Sinüs Bradikardi sinyaline ait Vivado Simülasyon sonuçları.....	65
Şekil 4.11 Sinüs Bradikardi sinyaline ait osiloskop sonucu.....	66
Şekil 4.12 125 vuru/dakika kalp hızına sahip Matlab'ta modellenen Sinüs Taşikardi sinyali	69
Şekil 4.13 Sinüs Taşikardi sinyaline ait Vivado Simülasyon sonuçları	69
Şekil 4.14 Sinüs Taşikardi sinyaline ait osiloskop sonucu.....	70
Şekil 4.15 210 vuru/dakika kalp hızına sahip Matlab'ta modellenen SVT sinyali	72
Şekil 4.16 SVT sinyaline ait Vivado Simülasyon sonuçları	73
Şekil 4.17 SVT sinyaline ait osiloskop sonucu	75
Şekil 4.18 75 vuru/dakika kalp hızına sahip Matlab'ta modellenen Ventriküler Paced sinyali	76
Şekil 4.19 Ventriküler Paced sinyaline ait Vivado Simülasyon sonuçları.....	76
Şekil 4.20 Ventriküler Paced sinyaline ait osiloskop sonucu.....	77
Şekil 4.21 150 vuruş/dakika kalp hızına sahip Matlab'ta modellenen Atrial Flutter sinyali	80
Şekil 4.22 Atrial Flutter sinyaline ait Vivado Simülasyon sonuçları	80
Şekil 4.23 Atrial Flutter sinyaline ait osiloskop sonucu.....	81
Şekil 4.24 75 vuru/dakika kalp hızına sahip Matlab'ta modellenen Birinci derece AV Blok sinyali	84
Şekil 4.25 Birinci Derece AV Blok sinyaline ait Vivado Simülasyon sonuçları.....	84
Şekil 4.26 Birinci Derece AV Blok sinyaline ait osiloskop sonucu.....	85
Şekil 4.27 Tekrarlama periyodu 11 vuru/dakika olan ve Matlab'ta modellenen İkinci derece AV Blok Tip-1 sinyali	90
Şekil 4.28 İkinci Derece AV Blok Tip-1 sinyaline ait Vivado Simülasyon sonuçları...	90
Şekil 4.29 İkinci Derece AV Blok Tip-1 sinyaline ait osiloskop sonucu	91
Şekil 4.30 75 vuru/dakika kalp hızına sahip bir kişinin tansiyonunu gösteren ve Matlab'ta modellenen NIBP sinyali.....	93
Şekil 4.31 NIBP sinyaline ait Vivado Simülasyon sonuçları.....	94
Şekil 4.32 NIBP sinyaline ait osiloskop sonucu	96

Şekil 4.33 60 vuru/dakika kalp hızına sahip bir kişinin soluk sonu CO ₂ değerini gösteren ve Matlab'ta modellenen ETCO ₂ sinyali.....	97
Şekil 4.34 ETCO ₂ sinyaline ait Vivado Simülasyon sonuçları	97
Şekil 4.35 ETCO ₂ sinyaline ait osiloskop sonucu	98
Şekil 4.36 75 vuru/dakika kalp hızına sahip bir kişinin Periferik Oksijen Satürasyonunu gösteren ve Matlab'ta modellenen SPO ₂ sinyali.....	100
Şekil 4.37 SPO ₂ sinyaline ait Vivado Simülasyon sonuçları	101
Şekil 4.38 SPO ₂ sinyaline ait osiloskop sonucu.....	103
Şekil 4.39 Tekrarlama periyodu 33 vuruş/dakika olan ve Matlab'ta modellenen Ventriküler Fibrilasyon sinyali	105
Şekil 4.40 Ventriküler Fibrilasyon sinyaline ait Vivado Simülasyon sonuçları	105
Şekil 4.41 Ventriküler Fibrilasyon sinyaline ait osiloskop sonucu.....	106
Şekil 4.42 Tekrarlama periyodu 40 vuru/dakika olan ve Matlab'ta modellenen PVC sinyali.....	109
Şekil 4.43 PVC sinyaline ait Vivado Simülasyon sonuçları	109
Şekil 4.44 PVC sinyaline ait osiloskop sonucu.....	110
Şekil 4.45 68 vuru/dakika kalp hızına sahip Matlab'ta modellenen Atriyal Fibrilasyon sinyali	113
Şekil 4.46 Atriyal Fibrilasyon sinyaline ait Vivado Simülasyon sonuçları	113
Şekil 4.47 Atriyal Fibrilasyon sinyaline ait osiloskop sonucu	114
Şekil 4.48 Tekrarlama periyodu 17 vuru/dakika olan ve Matlab'ta modellenen İkinci derece AV Blok Tip-2 sinyali	118
Şekil 4.49 İkinci Derece AV Blok Tip-2 sinyaline ait Vivado Simülasyon sonuçları.	119
Şekil 4.50 İkinci Derece AV Blok Tip-2 sinyaline ait osiloskop sonucu	122
Şekil 4.51 Tekrarlama periyodu 21 vuru/dakika olan ve Matlab'ta modellenen Üçüncü derece AV Blok sinyali	124
Şekil 4.52 Üçüncü Derece AV Blok sinyaline ait Vivado Simülasyon sonuçları.....	124
Şekil 4.53 Üçüncü Derece AV Blok sinyaline ait osiloskop sonucu	125

ÇİZELGELER DİZİNİ

	Sayfa
Çizelge 4.1 NSR'nin zaman parametreleri	56
Çizelge 4.2 NSR'nin genlik parametreleri.....	55
Çizelge 4.3 Matlab'ta tasarlanan NSR sinyali için matematiksel denklemler.....	55
Çizelge 4.4 NSR üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	58
Çizelge 4.5 NSR'nin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	59
Çizelge 4.6 Matlab'ta tasarlanan VT sinyali için matematiksel denklemler	60
Çizelge 4.7 VT üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	62
Çizelge 4.8 VT sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması.	63
Çizelge 4.9 Matlab'ta tasarlanan Sinüs Bradikardi sinyali için matematiksel denklemler	64
Çizelge 4.10 SB sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.....	66
Çizelge 4.11 SB sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	67
Çizelge 4.12 Matlab'ta tasarlanan Sinüs Taşikardi sinyali için matematiksel denklemler	68
Çizelge 4.13 ST sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	70
Çizelge 4.14 ST 'nin Matlab ve Vivado 'da zaman ve genlik açısından karşılaştırılması	71
Çizelge 4.15 Matlab'ta tasarlanan SVT sinyali için matematiksel denklemler.....	72
Çizelge 4.16 SVT sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.....	73
Çizelge 4.17 SVT'nin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	74
Çizelge 4.18 Matlab'ta tasarlanan Ventriküler Paced sinyali için matematiksel denklemler	75
Çizelge 4.19 VP sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.....	77
Çizelge 4.20 VP sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	78
Çizelge 4.21 Matlab'ta tasarlanan Atrial Flutter sinyali için matematiksel denklemler.	79

Çizelge 4.22 Atrial Flutter sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi kullanım istatistikleri	81
Çizelge 4.23 Atrial Flutter sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	82
Çizelge 4.24 Matlab'ta tasarlanan Birinci derece AV Blok sinyali için matematiksel denklemler	83
Çizelge 4.25 Birinci Derece AV Blok sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	85
Çizelge 4.26 Birinci Derece AV Blok sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	86
Çizelge 4.27 Matlab'ta tasarlanan İkinci derece AV Blok Tip-1 sinyali için matematiksel denklemler	87
Çizelge 4.28 İkinci Derece AV Blok Tip-1 sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	91
Çizelge 4.29 İkinci Derece AV Blok Tip-1 sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	92
Çizelge 4.30 Matlab'ta tasarlanan NIBP sinyali için matematiksel denklemler	93
Çizelge 4.31 NIBP sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	94
Çizelge 4.32 NIBP sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	95
Çizelge 4.33 Matlab'ta tasarlanan ETCO ₂ sinyali için matematiksel denklemler	96
Çizelge 4.34 ETCO ₂ sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi kullanım istatistikleri	98
Çizelge 4.35 ETCO ₂ sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	99
Çizelge 4.36 Matlab'ta tasarlanan SPO ₂ sinyali için matematiksel denklemler	100
Çizelge 4.37 SPO ₂ sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	101
Çizelge 4.38 SPO ₂ sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	102
Çizelge 4.39 Matlab'ta tasarlanan Ventriküler Fibrilasyon sinyali için matematiksel denklemler	103
Çizelge 4.40 VF sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	106
Çizelge 4.41 VF sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	107
Çizelge 4.42 Matlab'ta tasarlanan PVC sinyali için matematiksel denklemler	108

Çizelge 4.43 PVC sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	110
Çizelge 4.44 PVC sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	111
Çizelge 4.45 Matlab'ta tasarlanan Atrial Fibrilasyon sinyali için matematiksel denklemler	112
Çizelge 4.46 Atrial Fibrilasyon sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	114
Çizelge 4.47 Atrial Fibrilasyon sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	115
Çizelge 4.48 Matlab'ta tasarlanan İkinci derece AV Blok Tip-2 sinyali için matematiksel denklemler	116
Çizelge 4.49 İkinci Derece AV Blok Tip-2 sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	119
Çizelge 4.50 İkinci Derece AV Blok Tip-2 sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	120
Çizelge 4.51 Matlab'ta tasarlanan Üçüncü derece AV Blok sinyali için matematiksel denklemler	122
Çizelge 4.52 Üçüncü Derece AV Blok sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri	125
Çizelge 4.53 Üçüncü Derece AV Blok sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması	126
Çizelge 4.54 Yaşamsal belirti sinyalleri tasarımından elde edilen maksimum çalışma frekansları ve ortalama karesel hata değerleri	127

RESİMLER DİZİNİ

	Sayfa
Resim 3.1 Alinx AX7020 FPGA Geliştirme Kartında bulunan XC7Z020 yongası.	20
Resim 3.2 ALINX AX7020: Zynq-7000 SoC XC7Z020 FPGA Geliştirme Kartı	23
Resim 3.3 14-bit Çift Bağlantı Noktalı DAC Çıkış Modülü AD9767/AN9767	25
Resim 3.4 VHDL kod yapısı ve bu çalışmada kullanılan kütüphaneler.	27
Resim 3.5 Çalışmanın Entity Bölümü.....	28
Resim 3.6 Çalışmada kullanılan Atrial Flutter Sinyaline ait Generic.	28
Resim 3.7 Çalışmada kullanılan Signal'ler.....	29
Resim 3.8 Çalışmada kullanılan sinyal türü ve bit değeri.....	29
Resim 3.9 Constant.	29
Resim 3.10 Çalışmanın Mimari (Architecture) bölümünde NSR Sinyaline ait Component.....	30
Resim 3.11 Begin.	31
Resim 3.12 EKG değerlerini hesaplayan fonksiyon yapısı, loop operatörü ve değişkenler.	32
Resim 3.13 Process.	33
Resim 3.14 Kalbin uyarı ve ileti sistemi	34
Resim 3.15 Normal bir kişinin tipik EKG'si	35
Resim 3.16 Hasta monitörleri ve EKG Simülatörleri ölçüm parametreleri	48
Resim 3.17 Fluke ProSim EKG Simülatörü ve Hastabaşı monitörü bağlantısı.....	50
Resim 3.18 Fluke ProSim EKG Simülatörü ve Fetal monitör bağlantısı	51
Resim 4.1 NSR, Atrial Flutter, Birinci Derece AV Blok ve Sinüs Bradikardi sinyallerine ait osiloskop sonuçları ve Sistem komponentleri.	128
Resim 4.2 Atriyal Fibrilasyon, İkinci Derece AV Blok Tip-1 ve Tip-2 ve Üçüncü Derece AV Blok sinyallerine ait osiloskop sonuçları ve Sistem komponentleri	129
Resim 4.3 Sinüs Taşikardi, SVT, Ventriküler Fibrilasyon ve Ventriküler Paced sinyallerine ait osiloskop sonuçları ve Sistem komponentleri	130
Resim 4.4 ETCO ₂ , NIBP, PVC ve SPO ₂ sinyallerine ait osiloskop sonuçları ve Sistem komponentleri	131
Resim 4.5 VT sinyaline ait osiloskop sonuçları ve Sistem komponentleri.....	132

1. GİRİŞ

Canlı organlardan elde edilen biyolojik sinyaller, o doku hakkında faydalı bilgiler ortaya koyar, ayrıca klinik ve araştırma ortamlarında hayati öneme sahiptir. Biyomedikal sinyaller esas olarak belirli patolojik veya fizyolojik durumları tespit ve teşhis etmek için kullanılır. Ayrıca, bu sinyaller biyomedikal araştırmalarda biyolojik sistemleri analiz etmek ve modellemek için kullanılır (Azmoudeh ve Cvetkovic 2019). Sinyal işlemenin hedefleri, sinyal gürültü giderme, analiz yoluyla bir sinyal modelinin kesin olarak tanınması, belirleyici işlev bozukluğu için özellik çıkarma, boyut küçültme ve makine öğrenme tekniklerini kullanarak gelecekteki patolojik veya işlevsel olayların tahmin edilmesi, teşhis ve tedavi amacıyla kullanılan biyomedikal sinyallerden faydalanan tıbbi cihazların doğruluğundan emin olmak için sinyal modellerinin simüle edilmesidir (Abraham 2017). Bu çalışma kapsamında biyomedikal sinyallerin işlenmesi kardiyolojik alanda kullanılan tıbbi cihazların kalibre edilmesi amacıyla.

Sağlık hizmetlerinde yeni teknolojilerin evrimi hem teşhis hem de tedaviyi iyileştirmektedir. Ancak aynı zamanda güvenlik ve etkinlikle ilgili sorunlar artmaktadır. Hastanelerin klinik mühendislik departmanları veya ilgili firmalar bu teknolojinin genel yönetimi için ana sorumluluğu üstlenmektedir. Geleneksel olarak, klinik mühendislik departmanları ve ilgili firmalar, tıbbi cihazların yanı sıra kalite kontrol prosedürlerinde önleyici, düzeltici bakım-onarım ve kalibrasyon yapmaktan birincil derecede sorumludur. Bu çalışma, bahsedilen kalite kontrol prosedürlerinden biri olan kardiyolojik cihazların hasta güvenliği ve hasta sağlığı için uluslararası standartlara uygunluğunun kalibrasyon yöntemiyle kontrol edilmesini kapsamaktadır. Kalibrasyon, kalibre edilecek ölçüm cihazının izlenebilir bir referans cihazla belgelenmiş karşılaştırmasıdır. Referans standardı aynı zamanda "kalibratör" olarak da adlandırılabilir (Altayyar vd. 2018). Mantıksal olarak referans, kalibre edilecek cihazdan daha doğrudur. Referans cihazı da izlenebilir bir şekilde kalibre edilmektedir. Bazı niceliklerde referans her zaman bir cihaz değildir ancak örneğin bir kütle, mekanik parça, fiziksel referans, sıvı veya gaz da olabilir. Tıbbi ekipmanın fonksiyonel testi ve kalibrasyonu, periyodik olarak yapılması gereken rutin bir faaliyettir. Bu doğrultuda kardiyolojik alanlarda kullanılmak üzere yaşamsal belirti sinyallerini üreten dijital EKG simülatörü test cihazları geliştirilmiştir. Cihaz,

klasik ve modern EKG (Elektrokardiyografi) ve fizyolojik izleme sistemlerinin (hastabaşı monitörü, defibrilatörler, oksijen satürasyon aletleri, tansiyon cihazları, in vitro/in vivo vücut ısısı ölçüm aletleri ve soluk sonu karbondioksit miktarı kayıt cihazları) performansını değerlendirmek için bir dizi normal sinüs ritmi, aritmi ve test dalga formları içerir. Ayrıca, çeşitli kardiyak olayların veya aritmilerin tanınmasında personel ve öğrenci eğitimi için kullanılmaktadır (Karaböce vd. 2020).

Literatürde incelenen EKG simülatörlerinin donanımsal olarak tasarlanmasında genel olarak mikrodenetleyiciler kullanılmakta olup bu çalışma VHDL (Very High Speed Integrated Circuit Hardware Description Language (Çok Yüksek Hızlı Tümlşik Devre Donanımı Tanımlama Dili)) ile FPGA (Alan Programlanabilir Kapı Dizileri (Field Programmable Gate Array)) tabanlı gerçekleştirilmiştir (Shirzadfar ve Khanahmadi 2018). FPGA, mantıksal işlemleri gerçekleştirmek için kullanılan bir donanım yongası olarak tanımlanmaktadır. Entegre bir ağdan veya bir çip üzerine yerleştirilmiş mantık bloklarından oluşmaktadır. Bu blok ve devreler programlanabilir mantık kapılarıdır. FPGA'lar, programlanabilir ara bağlantılar aracılığıyla bağlanan bireysel yapılandırılabilir mantık bloklarından veya CLB'lerden (Yapılandırılabilir Mantıksal Bloklar (Configurable Logic Blocks)) oluşmaktadır. Yarı iletken teknolojisinin adından da anlaşılacağı gibi, FPGA'nın avantajları, tasarımlarında ve uygulamalarında büyük ölçüde katı olan diğer yarı iletken yonga türlerine (örn. ASIC (Uygulamaya Özel Tümdetre (Application Specific Integrated Circuit))) kıyasla sahada uygulandığında programlanabilme yetenekleriyle bilinmektedir. Bir ASIC veya Uygulamaya Özel Entegre Devre, belirli bir görevi gerçekleştirmek için tasarlanmıştır. Bu nedenle, yalnızca bir işlevi yerine getirecektir ve başka hiçbir şeye değiştirilemez, çipi yeniden kullanmak için silinemez ve yeniden yazılamaz. Öte yandan bir FPGA, yeniden programlanabilir, yeniden kullanılabilir ve özellikle sahada konuşlandırıldığında, özelleştirme ve kişiselleştirme söz konusu olduğunda çok daha esnektir. Bu, ileride tartışılacak olan belirli uygulamalarda FPGA'yı bir ASIC'e göre çok daha uygun ve tercih edilir hale getirmektedir. Günümüzde FPGA teknolojisi pek çok alanda aktif olarak kullanılmaktadır. Bu alanlara örnek olarak; kriptoloji (Koyuncu vd. 2019), görüntü ve ses işleme (Taşdemir 2020), ASIC prototipleme, yapay zekâ ve makine öğrenmesi (Yılmaz vd. 2019), uydu ve radar haberleşme (Maheshwarappa vd. 2017), tüketici elektroniği, tıp

elektroniki, savunma (Tang vd. 2016), havacılık, otomotiv ve robotik (Alabdo vd. 2016) sistemler sıralanabilir (Trimberger 2015).

Bu alıřma ile donanımsal olarak tasarlanan FPGA-tabanlı EKG Simülatörü mevcut simülatörlere göre paralel alıřma (aynı anda birden fazla yaşamsal belirti sinyali üretebilme), yüksek alıřma hızı, yeniden programlanabilir yapısı ile revize edilebilir sinyal yelpazesi, sinyallerin matematiksel denklemlerle ifade edilerek analog sinyallere dönüřtürölmesi gibi özellikleri ile daha avantajlı hale gelmektedir. Bu sayede FPGA iplerinin biyomedikal kalibrasyon uygulamalarında güvenli bir şekilde kullanılabileceęi gösterilmiřtir. alıřmada kullanılan yaşamsal belirti sinyalleri, tasarımın ürün haline dönüřtürölmesi aşamasında 12, 6 veya 3 derivasyonlu olacak şekilde yazılım yeniden düzenlenebilir. Mevcut hali lead-II derivasyonu baz alınarak tasarlanmıřtır. alıřmanın Literatür bilgileri başlığı altında günümüzde sinyal işleme alanında yapılan alıřmalar, FPGA teknolojisinin kullanım alanları, EKG simülatörlerinin donanımsal olarak eřitli tasarlanma yöntemleri, FPGA ile yaşamsal belirti sinyallerinin farklı kullanım alanları ve yöntemleri hakkında detaylı bilgi verilmiřtir.

2. LİTERATÜR BİLGİLERİ

Günümüzde sinyal işleme alanında pek çok uygulamalar yapılmaktadır. Sinyal işleme, bilimsel ölçümler, biyolojik, ses ve görüntü gibi sinyalleri analiz etmeye, değiştirmeye ve sentezlemeye odaklanan multidisipliner bir alandır. Genel olarak sinyal işleme yönteminin kullanıldığı uygulama alanları; ses sinyal işleme, görüntü ve video işleme, kablolu ve kablosuz iletişim, kontrol sistemleri, proses kontrolü, finansal sinyal işleme, görüntü anlama ve konuşma tanıma gibi özellik çıkarma yöntemleri, gürültü azaltma ve iyileştirme, genomik sinyal işleme, kaotik sistemler ve biyomedikal sinyal işleme şeklinde sıralanabilir. Bu alanlara ait literatürde bulunan güncel çalışmalara örnek olarak;

Akay ve Karaboğa tarafından sunulan çalışmada, Yapay arı kolonisi algoritmasına dayalı sinyal, görüntü ve video işleme uygulaması yapılmıştır (Akay ve Karaboğa 2015).

Oluwole ve Srivastava tarafından sunulan çalışmada, mekânsal sinyal işleme yöntemi kullanılarak kablosuz iletişim sistemleri için akıllı anten uygulaması yapılmıştır (Oluwole ve Srivastava 2017).

Mendizabal-Ruiz ve arkadaşları tarafından sunulan çalışmada, DNA verilerini sayısal değerlere dönüştüren genomik sinyal işleme (GSP) yöntemi ile K-means algoritmasının kullanımına dayanan DNA dizilerinin küme analizini gerçekleştirmişlerdir (Mendizabal-Ruiz vd. 2018).

Altay ve Kremlev tarafından sunulan çalışmada, EKG sinyallerinin işlenmesi için frekans-zaman yöntemlerinin karşılaştırmalı bir analizini sunmaktadır (Altay ve Kremlev 2018).

Koyuncu ve arkadaşları tarafından sunulan çalışmada, sinyal işleme yöntemi kullanılarak FPGA-tabanlı kaotik osilatör tasarımı yapılmıştır (Koyuncu vd. 2019).

Purwins ve arkadaşları tarafından sunulan çalışmada, derin öğrenme (deep learning) yöntemiyle ses tanıma, çevresel ses algılama, müzik bilgisi alma, sentez ve dönüştürme işlemlerini sayısal sinyal işleme alanında uygulamışlardır (Purwins vd. 2019).

Günümüzde FPGA teknolojisi pek çok alanda aktif olarak kullanılmaktadır. Bu alanlara örnek olarak; kriptoloji, görüntü ve ses işleme, ASIC prototipleme, yapay zekâ, makine öğrenmesi ve bulanık mantık, uydu ve radar haberleşme, tüketici elektroniği, tıp elektroniği, savunma, havacılık, otomotiv ve robotik sistemler sıralanabilir. Bu alanlara ait literatürde bulunan güncel çalışmalara örnek olarak;

Koyuncu ve arkadaşları tarafından kriptoloji alanında sunulan bu çalışmada, FPGA-tabanlı gerçek zamanlı yeni bir kaotik osilatör tasarımı yapılmıştır (Koyuncu vd. 2014).

Schwiegelshohn ve arkadaşları tarafından sunulan çalışmada, otomotiv kamera sistemleri için FPGA-tabanlı trafik işareti algılama uygulamasını Spartan-6 FPGA geliştirme kartı üzerinde uygulamışlardır (Schwiegelshohn vd. 2015).

Tang ve arkadaşları tarafından sunulan çalışmada, insansız hava aracı uygulaması için FPGA-tabanlı gerçek zamanlı hareketli hedef tespit sistemi geliştirmişlerdir (Tang vd. 2016).

Alabdo ve arkadaşları tarafından sunulan çalışmada, doğrudan görsel kontrollü robotik sistemler için FPGA tabanlı mimari uygulaması yapılmıştır (Alabdo vd. 2016).

Maheshwarappa ve arkadaşları tarafından sunulan çalışmada, birden fazla uydudan gelen çoklu sinyalleri desteklemek, uzay aracının erişim süresini artırmak için mobil veya dağıtılmış yer istasyonu düğümlerini yerleştirmek ve dağıtılmış uydu sistemleri için gelecekteki bir SDR'yi sağlamak amacıyla yazılım tanımlı radyo (SDR) mimarisi hakkında uygulama yapılmıştır (Maheshwarappa vd. 2017).

Yılmaz ve arkadaşları tarafından sunulan çalışmada, FPGA üzerinde gerçek zamanlı Yapay Sinir Ağları kullanılarak jeotermal enerji destekli bir hidrojen üretim sisteminin termodinamik ve ekonomik analizi yapılmıştır (Yılmaz vd. 2019).

Taşdemir sunmuş olduğu tez çalışmasında, gerçek zamanlı görüntüleri kameradan HDMI aracılığı ile alıp Fast ve Harris köşe algılama, Sobel kenar bulma algoritmalarını Zybo Z7-20 FPGA geliştirme kartı üzerinde kullanarak işlenen görüntüleri HDMI (Yüksek Çözünürlüklü Çokluortam Arayüzü (High Definition Multimedia Interface)) ile monitörde gözlemlemiştir (Taşdemir 2020).

Karataş ve arkadaşları tarafından yapılan çalışmada, Bulanık Mantık (Fuzzy Logic) üyelik fonksiyonlarının FPGA üzerinde gerçekleştirilmesi sunulmuştur (Karataş vd. 2020).

Obadi ve arkadaşları tarafından sunulan çalışmada, radar sensörleri kullanılarak insan yaşamsal belirtilerinin tespiti, bunların iletişim sistemleriyle entegrasyonu, bir arada bulunması ve spektrum paylaşımındaki sorunları hakkında FPGA üzerinde uygulama yapılmıştır (Obadi vd. 2021).

Alçın ve arkadaşları tarafından sunulan çalışmada, FPGA ve halka osilatör üzerinde RK5-Butcher (Runge-Kutta-Butcher) sayısal algoritması kullanılarak tasarlanan 3D Pehlivan-Wei Kaotik Osilatör (PWCO) yapısı kullanılarak yüksek çalışma frekansı ve yüksek bit üretim hızına sahip yeni bir kaos tabanlı Dual Entropy Core (DEC) TRNG (Gerçek Rastgele Sayı Üretici (True Random Number Generator)) gerçekleştirilmiştir. TRNG modelin Virtex-7 FPGA üzerinde 32 bit IQ-Math sabit noktalı sayı standardı ve VHDL kullanılarak kodlanmıştır (Alçın vd. 2021).

EKG simülatörleri, hastaya ait yaşamsal belirti sinyallerini ölçen EKG, ritim holter, hastabaşı monitörü ve defibrilatör gibi tıbbi cihazların kalibrasyonu için kullanılan kalbin elektriksel aktivitesinin aynısını üreten test cihazlarıdır. Tasarımında donanımsal olarak genellikle mikrodenetleyiciler kullanılmaktadır. Literatürde mikrodenetleyiciler ve diğer yöntemlerle tasarlanan EKG simülatörlerine örnek olarak;

Kontodimopoulos ve arkadaşları tarafından sunulan çalışmada, kalite kontrol ve eğitim için test ekipmanlarının şirket içinde geliştirilmesi amacıyla prototip EKG simülatörü test cihazı geliştirilmiştir (Kontodimopoulos vd. 1998).

Paul ve arkadaşları tarafından sunulan çalışmada, ATmega32 mikrodnetleyici kullanılarak EKG simülatörü tasarımı gerçekleştirilmiştir (Paul vd. 2011).

Güney ve arkadaşları tarafından sunulan çalışmada, Matlab Web Figure tabanlı yeni bir EKG simülatörü tasarımı yapılmış ve tasarımda 10 adet aritmik sinyal kullanılmıştır (Güney vd. 2012).

Valais ve arkadaşları tarafından sunulan çalışmada, devre tasarımı Atmel ATmega8515 mikrodnetleyiciye dayanan EKG simülatörü 12-lead Envitec EKG cihazında test edilmiştir (Valais vd. 2014).

Shirzadfar ve Khanahmadi tarafından sunulan çalışmada, ATmega32 veya ATmega16 mikrodnetleyici kullanılarak EKG simülatörü tasarımı gerçekleştirmişlerdir (Shirzadfar ve Khanahmadi 2018).

Das ve arkadaşları tarafından sunulan çalışmada, dsPIC30F4013 mikrodnetleyici kullanılarak EKG simülatörü tasarımı gerçekleştirilmiştir ve tasarım 12-lead EKG cihazlarını test edebilmektedir (Das vd. 2019).

Suharinto ve arkadaşları tarafından sunulan çalışmada, AT89S52 mikrodnetleyici kullanılarak EKG simülatörü tasarımı gerçekleştirilmiştir ve 12-lead EKG cihazında test edilmiştir (Suharinto vd. 2020).

Literatürde FPGA teknolojisi kullanılarak yaşamsal belirti sinyalleri ile ilgili yapılan çalışmalara örnek olarak;

Yang ve arkadaşları tarafından sunulan çalışmada, Spartan-3 FPGA geliştirme kartı kullanarak VHDL programlama dili ile gerçek zamanlı EKG izleme sistemi tasarlanmıştır (Yang vd. 2007).

Cvikl ve Zemva tarafından sunulan çalışmada, Virtex-II PRO XC2VP30-FF896-7 FPGA kiti kullanılarak sinyaller üzerinde QRS kompleksi tespiti yapılmıştır (Cvikl ve Zemva 2010).

Jewajinda ve Chongstitvatana tarafından sunulan çalışmada, genetik algoritmaya ve blok tabanlı sinir ağına dayalı FPGA tabanlı EKG sinyal sınıflandırmasını sunmuşlardır (Jewajinda ve Chongstitvatana 2010).

Özdemir ve Danışman tarafından sunulan çalışmada, MIT-BIH aritmi Veritabanından alınan EKG sinyallerinin sınıflandırılması için hataya dayanıklı Yapay sinir ağlarını Cyclone-III FPGA üzerinde uygulamışlardır (Özdemir ve Danışman 2011).

Desai yapmış olduğu tez çalışmasında, Altera Cyclone-IV FPGA geliştirme kartı kullanarak dışarıdan almış olduğu EKG sinyalleri üzerinde kalp hızı hesaplaması yapmıştır (Desai 2012).

Chatterjee ve arkadaşları tarafından sunulan çalışmada, EKG sinyalleri üzerinde P ve T dalgalarının gerçek zamanlı tespiti için Xilinx Spartan-2 kiti kullanılmıştır (Chatterjee vd. 2012).

Özdemir ve Danışman tarafından sunulan çalışmada, MIT-BIH aritmi Veritabanından alınan EKG sinyallerinin sınıflandırılması Yapay sinir ağlarını Cyclone-III FPGA üzerinde hem 32-bit hem de 16-bit kayan nokta sayısal gösterimi karşılaştırılarak uygulanmıştır (Özdemir ve Danışman 2015).

Aboutabikh ve Aboukerdah tarafından sunulan çalışmada, Altera Cyclone II FPGA kullanılarak EKG sinyallerini çıkarabilmek için çok bantlı dijital filtre tasarımı ve

uygulanması yapılmıştır. Çıkış sinyallerini karakterize edebilmek için dijital osiloskop kullanarak incelenmiştir (Aboutabikh ve Aboukerdah 2015).

Woo ve arkadaşları tarafından sunulan çalışmada, 0 ila 5 volt aralığında analog bir EKG sinyali üreten Xilinx Spartan-3 FPGA donanım tabanlı ve gerçek zamanlı EKG simülatörünü tasarlamışlardır, sistem EKG datalarını girdi olarak kullanır ve çıkışa aktarılır (Woo vd. 2015).

Alhelal ve arkadaşları tarafından sunulan çalışmada, MIT-BIH aritmi Veritabanından elde edilen EKG sinyalleri üzerinde FIR filtresi uygulanmış ve sistem ALTERA DE-II FPGA geliştirme kartı kullanılarak sinyaller üzerindeki QRS komplekslerinin tespiti için tasarlanmıştır (Alhelal vd. 2015).

Wang ve arkadaşları tarafından sunulan çalışmada, Altera Cyclone FPGA kiti kullanılarak parçalı Gauss-kosinüs uydurma yöntemiyle belirli fizyolojik koşulları yansıtan test sinyalleri üretmek için bir arteriyel nabız dalga üretici tasarlanmış ve uygulanmıştır (Wang vd. 2015).

Ma ve arkadaşları tarafından sunulan çalışmada, FPGA üzerinde uygulanan yeni bir gerçek zamanlı R dalgası algılama algoritması anlatılmış, EKG sinyali dalgacık kaldırma tarafından işlenmiştir ve R dalgası diferansiyel işlemler kullanılarak algılanmıştır (Ma vd. 2015).

Panigrahy ve arkadaşları tarafından sunulan çalışmada, MIT-BIH aritmi Veritabanından elde edilen sinyal örneklerinin ait R tepe noktalarını tespit ederek FPGA-tabanlı kalp hızı hesaplaması yapılmıştır (Panigrahy vd. 2016).

Egila ve arkadaşları tarafından sunulan çalışmada, MIT-BIH aritmi Veritabanından elde edilen EKG sinyalleri üzerinde Ayrık dalgacık dönüşümü yöntemi kullanılarak FIR filtresi uygulanmış ve sistem Spartan-3AN FPGA geliştirme kartı kullanılarak gerçekleştirilmiştir (Egila vd. 2016).

Gu ve arkadaşları tarafından yapılan çalışmada, QRS algılama, özellik çıkarma ve ön tanı dahil olmak üzere EKG sinyal işlemeyi hızlandırmak için FPGA üzerinde uygulanan gerçek zamanlı bir mimari sunulmaktadır (Gu vd. 2016).

Kumar ve arkadaşları tarafından sunulan çalışmada, Xilinx Spartan-3E FPGA başlangıç kiti ile uluslararası veri tabanlarından elde edilen EKG sinyalleri üzerinde FIR filtresi uygulanarak DAC aracılığıyla çıkışa aktarılması sağlanmıştır (Kumar vd. 2016).

Wess ve arkadaşları tarafından sunulan çalışmada, Zynq Zedboard FPGA kiti ile Yapay Sinir Ağı kullanarak FPGA tabanlı EKG aritmi tespiti uygulaması yapmışlardır (Wess vd. 2017).

Alfaro-Ponce ve arkadaşları tarafından sunulan çalışmada, Xilinx Zynq-7000 FPGA geliştirme kartı üzerine paralel sürekli yapay sinir ağları kullanılarak aritmi tespiti yapılmıştır (Alfaro-Ponce vd. 2017).

Madiraju ve arkadaşları tarafından sunulan çalışmada, Virtex-6 FPGA kiti kullanılarak MIT-BIH aritmi Veritabanından elde edilen EKG sinyalleri üzerinde Zaman alanında QRS tespiti için Pan-Tompkins algoritması yöntemi kullanmışlardır (Madiraju vd. 2018).

Meddah ve arkadaşları tarafından sunulan çalışmada, Nexys-4 FPGA kiti kullanılarak EKG sinyalleri üzerinde QRS tespiti ve kalp hızı hesaplaması yapmışlardır (Meddah vd. 2019).

Zairi ve arkadaşları tarafından sunulan çalışmada, Nexys4 Artix7 FPGA kiti kullanılarak Yapay sinir ağları ile MIT-BIH aritmi Veritabanından alınan EKG sinyallerinin sınıflandırılması yapılmıştır (Zairi vd. 2020).

Karataş ve arkadaşları tarafından sunulan çalışmada, Normal Sinüs Ritmi VHDL ile Xilinx-Vivado programında biyomedikal kalibrasyon uygulamaları için tasarlanmış ve Zynq-7000 XC7Z020 FPGA çipi için sentezlenmiştir (Karataş vd. 2020).

Giorgio ve arkadaşları tarafından sunulan çalışmada, Cyclone-V FPGA kiti kullanılarak EKG sinyallerinde Ventriküler geç potansiyellerin saptanması sağlanmıştır (Giorgio vd. 2020).

Jain sunmuş olduğu çalışmada, ZedBoard Zynq-7000 FPGA geliştirme kiti kullanarak EKG sinyallerinde bulunan R-R aralığını kullanarak kalp atış hızı hesaplaması yapmıştır (Jain 2020).

Zhu ve arkadaşları tarafından sunulan çalışmada, FPGA-tabanlı 8 kanallı EKG sinyali toplama sistemi tasarlamışlardır, tasarım veri toplama, analog-dijital dönüşüm, analog ön uç ve elektrotlardan oluşmaktadır (Zhu vd. 2021).

Literatür çalışmalarına ek olarak bu çalışmada yaşamsal belirti sinyallerinden Normal Sinüs Ritmi, 13 adet aritmik EKG sinyali (Ventriküler Taşikardi, Sinüs Bradikardi, Sinüs Taşikardi, Supraventriküler Taşikardi, Ventriküler Paced, Atrial Flutter, Birinci derece AV Blok, İkinci derece AV Blok Tip-1, Ventriküler Fibrilasyon, Prematüre Ventriküler Kompleks, Atrial Fibrilasyon, İkinci derece AV Blok Tip-2, Üçüncü derece AV Blok), NIBP, ETCO2 ve SPO2 sinyalleri öncelikle matematiksel olarak Matlab üzerinde tasarlanmış ve ardından VHDL ile Xilinx-Vivado programında modellenmiştir. Bu sinyaller biyomedikal kalibrasyon uygulamalarında ve EKG simülatörlerinde kullanılmak amacıyla Zynq-7000 XC7Z020 FPGA çipi için sentezlenmiş olup, bu geliştirme kartı ile uyumlu çalışan 14-bit AN9767 DA modülü vasıtasıyla modellenen yaşamsal belirti sinyallerinin 4 kanallı bir osiloskoptan gerçek zamanlı olarak gözlemlenmesi sağlanmıştır.

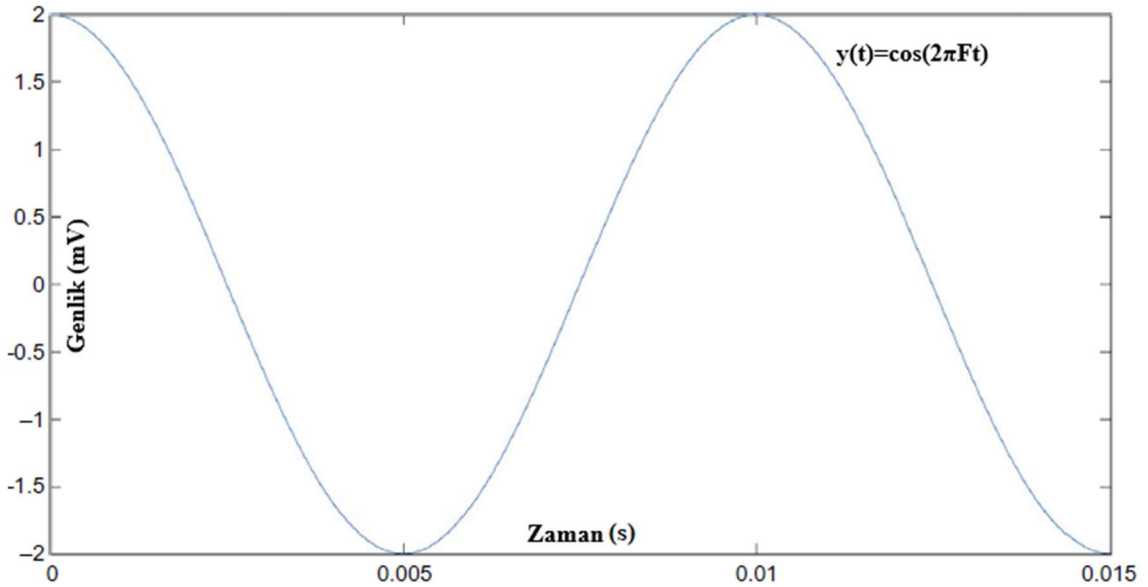
3. MATERYAL ve METOT

Bu bölümde tez çalışması için kullanılan materyaller, çalışmanın gerçekleşmesi için izlenen yol ve metotlar, materyallerin kullanıldığı mevcut alanlar ve bu çalışma için kullanılan alanlar hakkında bilgi verilmiştir.

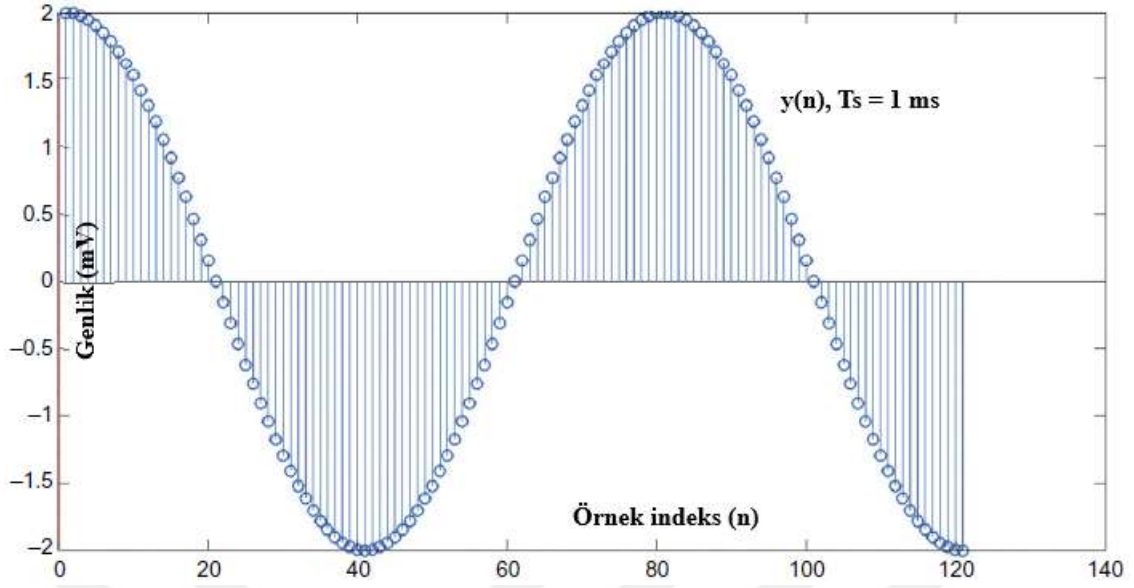
3.1 Biyomedikal Sinyal İşleme

3.1.1 Sinyal İşleme

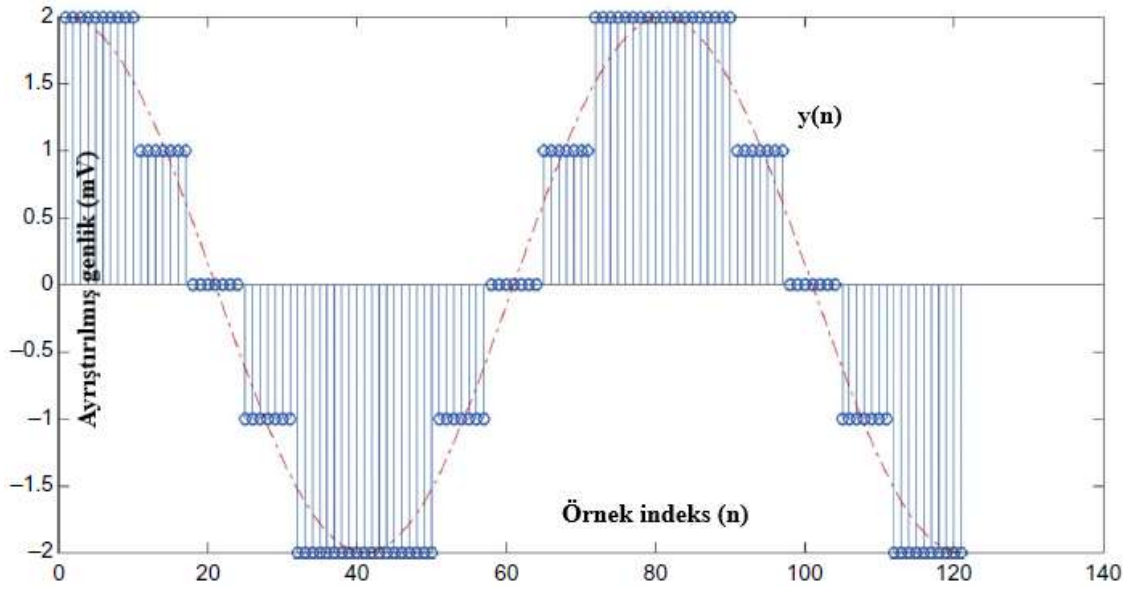
Bir sinyal, belirli bir ortamda yayılabilen ölçülebilir bir miktarı temsil eden bir veya daha fazla bağımsız değişkenin matematiksel bir fonksiyonudur. Sinyaller, zaman, sinyalin periyodikliği, kesinliğin doğası ve nedensellik gibi farklı parametrelere dayalı olarak birçok şekilde sınıflandırılabilir. Daha sonra sinyaller, Şekil 3.1, 3.2 ve 3.3'te gösterildiği gibi sırasıyla sürekli zaman sinyalleri, ayrık zaman sinyalleri veya dijital sinyaller olarak sınıflandırılmaktadır (Abraham 2017).



Şekil 3.1 Sürekli zaman sinyali.



Şekil 3.2 $T_s=1$ ms örnekleme aralığında ayrık zamanlı $y(n)$ sinyali.



Şekil 3.3 Dört seviye kullanarak ayrıştırılmış genlik (nicelenmiş $y(n)$ sinyali).

Sürekli bir zaman sinyali, zamanın ve genliğin sürekli olduğu bir analog sinyal olarak da bilinir. Dolayısıyla zaman, gerçek değerlere ait bağımsız bir değişkendir. Ayrık bir zaman sinyali, farklı zaman aralıklarında örneklenen bir sinyaldir. Bu nedenle, zaman ayrıktır ve genlik sürekli. Dijital bir sinyal hem zamanın hem de genliğin ayrı sinyal seviyelerine nicelleştirildiği yerdir.

Sinyal işleme, bir sinyalin temel özelliklerini değiştirmek veya ondan bazı bilgiler çıkarmak için bir sinyalin düzenlenmesini içerir. Bu genellikle bir bilgisayar programı, uygulamaya özel entegre devreler (ASIC) veya analog elektrik devresi kullanılarak yapılır. Yazılım algoritmaları, farklı senaryolar ve durumlar için uyarlanabildiklerinden dolayı analog elektrik devrelerine göre avantajlıdır. Sinyal işleme uygulamaları, neredeyse kendi başlarına gelen sinyallerin sayısı kadar çeşitlidir. Tıp alanında sinyal işleme, görüntülemeye ve örneğin kalp ve beyindeki elektriksel aktivitenin izlenmesinde önemli bir rol oynar. Sinyal işleme genellikle üç farklı sorunu ele almak için kullanılır: (1) ölçülen sinyallerdeki gürültüyü azaltmak, (2) distorsiyonu (bozulma) düzeltmek ve (3) bir sinyalden bilgi çıkarmak (Ahmed 2015).

Bu tez çalışmasında kullanılan temel metot dijital sinyal işlemedir. Kardiyolojik ve yaşamsal belirti sinyallerine ait bilgiler matematiksel fonksiyonlarla modellenip dijital-analog dönüşümler yapılarak EKG simülatörü uygulaması yapılmış ve bazı kardiyolojik tıbbi cihazların kalibrasyonlarında kullanılmak amacıyla tasarlanmıştır.

3.1.2 Biyomedikal Sinyaller

İnsan vücudu, sinir sistemi, kardiyovasküler sistem ve solunum sistemi gibi normal fizyolojik süreçleri sağlayan çok benzersiz şekillerde işleyen farklı sistemlerden oluşur. Fizyolojik süreçlerdeki anormallik, insan vücudundaki farklı fizyolojik sinyalleri değiştirerek hastalıklara neden olabilir ve patolojik süreçlere yol açabilir. Biyomedikal sinyaller, organizmaların gen ve protein dizilerinden nöral ve kardiyak ritimlere, doku ve organ görüntülerine kadar değişen fizyolojik aktivitelerinin gözlemleridir. Biyomedikal sinyal işleme, biyomedikal sinyallerden önemli bilgiler elde etmeyi amaçlar. Biyomedikal sinyal işlemenin yardımıyla, biyologlar yeni biyolojiyi keşfedebilir ve doktorlar farklı hastalıkları izleyebilir. Bu fizyolojik sinyallerin doğası, insan vücudunun doğasında bulunan fiziksel, elektriksel veya biyokimyasal sinyaller şeklinde olabilir (Rajeswari ve Jagannath 2017).

Biyomedikal sinyallere örnek; EKG (Elektrokardiyografi), EEG (Elektroensefalografi), EMG (Elektromiyografi), EOG (Elektrookülografi), X-ışını filmleri, USG

(Ultrasonografi), MRG (Manyetik Rezonans Görüntüleme), BT (Bilgisayarlı Tomografi), PET (Pozitron Emisyon Tomografi). Sinyaller küçüktür, zayıflatılmış ve gürültüyle sensörlere ulaşır. Bu nedenle sinyalleri yükseltmek için kullanılan ve insan bilgisayar etkileşimi için kullanılabilen amplifikatörlere ihtiyaç vardır.

Biyomedikal sinyal işlemenin ana odağı, gürültüyü gidermek için sinyalleri filtrelemektir. Bu gürültü giderme teknikleri iyi oluşturulmuş olsa da çeşitli yeni biyomedikal cihazların geliştirilmesi sayesinde biyomedikal sinyal işleme alanı genişlemeye devam etmektedir. Biyomedikal sinyal işleme hastalıkların teşhis ve tedavisi amacıyla kullanılabilir ya da bu tez çalışmasında olduğu gibi teşhis ve tedavi amacıyla kullanılan tıbbi cihazların kontrol, bakım-onarım ve kalibrasyonları için kullanılabilir (Azmoudeh ve Cvetkovic 2019).

3.2 FPGA

Programlanabilir Lojik Araçlar (Programmable Logic Devices (PLD)) sayısal devrelerin tasarlanmasında uzun zamandan beri önemli kolaylıklar sağlamaktadırlar. 1970 yılında Programlanabilir Salt Okunur Bellek (Programmable Random Access Memory (PROM))'ların ve 1980 başlarında 4-5 TTL tüm-devre yerine geçen Programlanabilir Lojik Devreler (Programmable Array Logic (PAL)) tüm-devrelerinin Boole fonksiyonlarının gerçekleşmesinde kullanılmasıyla PLD alanında günümüze kadar süren bir yarış başlamıştır. Geçen zaman içinde tüm-devrelerin kapı eşdeğerlikleri birkaç yüzden binlere ulaşmış, merkezi işlem ünitelerinde ise bu rakam çok daha fazla bir değere ulaşmıştır. PLD teknolojisinin günümüzde en önemli uygulaması Alan Programlanabilir Kapı Dizileri (Field Programmable Gate Array (FPGA))'dır. Bazı üretim firmaları tarafından “do-it-yourself processors” sloganıyla lanse edilen bu yeni ürün sayesinde eğitim ve çalışma dünyasında birçok insanın kendi işlemcilerini eskisinden daha kolay bir şekilde oluşturma şansları doğmuştur. FPGA'ların piyasadaki popülerliklerinin sebebi, daha önce geliştirilmiş olan PLD'lerden hız ve kapasite bakımından çok daha yüksek performans göstermeleri, böylelikle işlemci üretiminde esneklik sağlamalarıdır. “In-System” programlamaya doğru artan ilgi karşısında programcılar ürünlerini yüksek kalitede, hızlı ve düşük fiyatla üretmek istemektedirler. FPGA'lardaki gelişmiş mimari, üretim tarzı ve maliyeti bu ürünü teknolojik pazar için cazip kılmaktadır. FPGA'lara

piyasada avantaj saęlayan en byk dięer zellik ise, sunduęu yksek kapasitedir. Bu sebeple gnmzde FPGA kullanımı ile ok byk projeler geliřtirilebilmektedir. FPGA ipleri Xilinx, Altera (Intel) ve Lattice, Actel, Quicklogic, SiliconBlue gibi eřitli firmalar tarafından retilmektedir. Fakat FPGA pazarına hkim olan Xilinx ve Altera'dır. Xilinx tasarımı ve sentez iin "ISE", Altera "Quartus" programını sunmaktadır. Virtex, Spartan bu firmanın sunduęu FPGA rn serileridir (Tlelo-Cuautle vd. 2016).

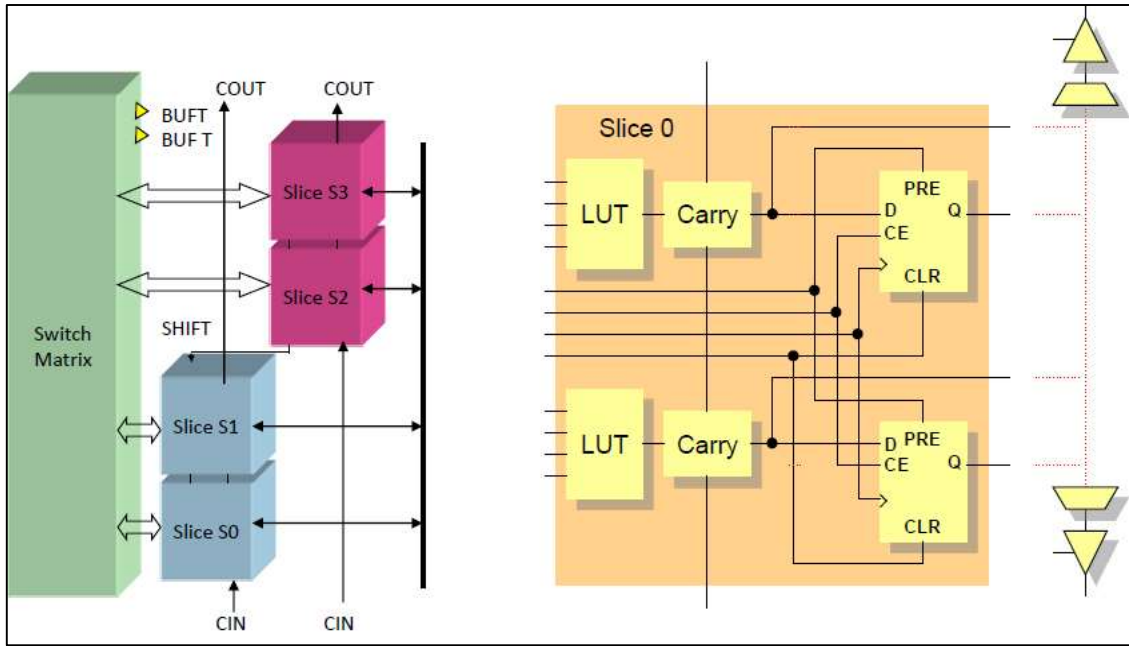
FPGA, programlanabilir mantık blokları ve bu bloklar arasındaki ara baęlantılardan oluřan ve geniř uygulama alanlarına sahip olan dijital tmleřik devrelerdir. Tasarımcının ihtiya duyduęu mantık iřlevlerini gerekleřtirme amacına ynelik olarak retilmektedir. Dolayısıyla her bir mantık bloęunun iřlevi kullanıcı tarafından dzenlenebilmektedir. FPGA ile temel mantık kapılarının ve yapısı daha karmařık olan devre elemanlarının iřlevsellięi artırılmaktadır. Alanda programlanabilir olarak adlandırılmasının nedeni, mantık bloklarının ve ara baęlantıların imalat srecinden sonra tekrar tekrar programlanabilmesidir. Dięer platformlara gre paralel alıřma, dřk g tketimi, hızlı ilk prototipleme, yksek performans ve yksek alıřma frekansı gibi zellikleriyle n plana ıkmaktadır. FPGA ipleri VHDL, Verilog, Handel-C ve System C gibi kodlama dillerinde programlanabilmektedir (Koyuncu 2014).

FPGA ipleri gnmzde pek ok alanda yaygın bir řekilde kullanılmaktadır. Yapay sinir aęları (Alın vd. 2016), fuzzy logic uygulamaları (Karatař vd. 2020), kaos ve kaotik osilatr tasarımı (Tuna vd. 2019), szde (pseudo) ve gerek (true) rasgele sayı reteleri (Koyuncu ve zcerit 2017), robotik, uzay, havacılık ve savunma sanayi, ASIC gibi amaca zel tasarlanmış entegre prototipleri, ses, otomotiv sektr, basın ve medya, tketici elektronięi, veri merkezi, yksek performansta hesaplama ve veri depolama endstrisi, video ve grnt iřleme (Koyuncu vd. 2015), kablolu/kablosuz iletiřim ve tıbbi cihazlar gibi daha birok alanda kullanılmaktadır.

Bir FPGA, programlanabilir  bileřenden oluřmaktadır: Konfigre Edilebilir Lojik Bloklar (Configurable Logic Blocks (CLB)), Giriř-ıkıř Blokları (Input/Output Blocks (IOB)) ve Ara Baęlantılar (Interconnection Network) (Maxfield 2008).

3.2.1 Konfigüre Edilebilir Lojik Bloklar

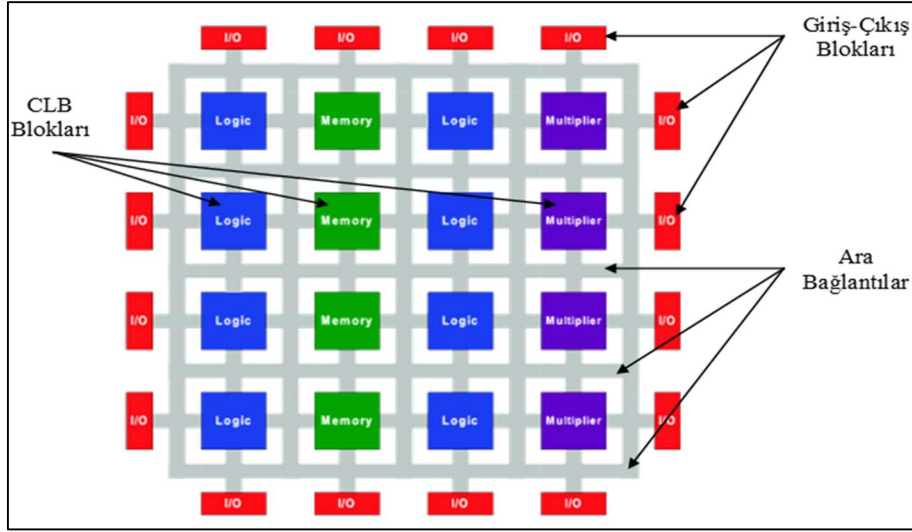
CLB kullanıcının oluşturmak istediği lojik devre için fonksiyonel elemanlar sağlar. CLB'ler slice yapıları şeklinde oluşmaktadır. Aynı CLB içindeki slice'lar birbirleri ile yerel bağlantılara sahiptir. Slice'lar mantıksal fonksiyonların oluşturulabildiği Look-up Table (LUT), tek bitlik bilgilerin saklanabildiği Flip-Flop'lar ve bilgi akışını yönlendiren Multiplexer'lar ile Şekil 3.4'te gösterildiği gibi çeşitli elemanlardan oluşmaktadır (Seifoori ve Ebrahimi 2018).



Şekil 3.4 CLB ve Slice yapısı (Seifoori ve Ebrahimi 2018).

3.2.2 Giriş-Çıkış Blokları

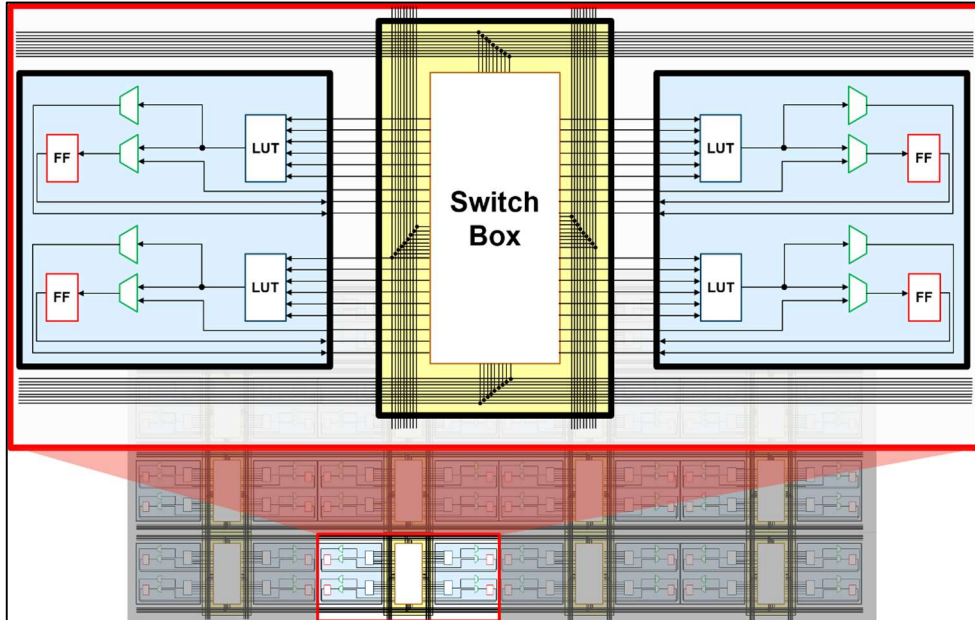
IOB'ler FPGA çiplerinin programlanabilir giriş/çıkış terminalleridir. Bu bloktaki pinler tasarımcının isteğine göre giriş, çıkış veya hem giriş hem de çıkış olarak programlanabilir. I/O bloklarının temel görevi çipin iç sinyal hatları ile çipin pinleri arasında arabirimi sağlamaktır. Giriş çıkışlar diğer aygıtlarla uyumlu olabilecek şekilde değişik voltaj seviyelerine ayarlanabilmektedir. CLB, Giriş-Çıkış Blokları ve Ara Bağlantılar Şekil 3.5'te olduğu gibi temsil edilebilmektedir (Smith 2010).



Şekil 3.5 CLB, Giriş-Çıkış Blokları ve Ara Bağlantılar (Smith 2010).

3.2.3 Ara Bağlantılar

Bu birimler hem mantıksal bloklar arasında hem de mantıksal bloklar ile IOB'ler arasında bağlantıları konfigüre kullanılırlar. Switch Box'lar ile birbirine bağlı CLB'ler ve CLB içerisinde bulunan LUT, FF ve multiplexer'lar Şekil 3.6'da gösterilmiştir.



Şekil 3.6 Switch Box'lar ile birbirine bağlı CLB'ler (Karataş vd. 2020).

3.3 Zynq-7000 SoC XC7Z020 FPGA Geliştirme Kartı

3.3.1 Zynq-7000 İşlemcisi

Zynq-7000 ilk olarak 2011 yılında 28 nm silikon bir çip kullanılarak, Xilinx tarafından üretilmiş olup ilk etapta Virtex-7 2000T FPGA kartı ile kullanıcılara sunulmuştur. Zynq-7000 işlemcisi, aynı cihazın içerisinde bulunan yeniden programlanabilir mantığa sahip çift çekirdekli Acorn RISC Makina Cortex-A9 işlemciyle birlikte çalışmaktadır. FPGA işlemcisi yerine ilk önce bu işlemciden önyükleme yapılmaktadır (İnt. Kyn. 7).

Zynq-7000 ailesi, Xilinx SoC mimarisine dayanmaktadır. Bu ürünler, zengin özelliklere sahip çift çekirdekli veya tek çekirdekli ARM Cortex-A9 tabanlı İşlem Sistemini (Processing System (PS)) ve 28 nm Xilinx Programlanabilir Mantığı (Programmable Logic (PL)) tek bir cihazda birleştirir. ARM Cortex-A9 CPU'lar, PS'nin kalbidir ve ayrıca yonga üzerinde bellek, harici bellek arabirimleri ve zengin bir çevre birimi bağlantı arabirimi seti içerir (İnt. Kyn. 8).

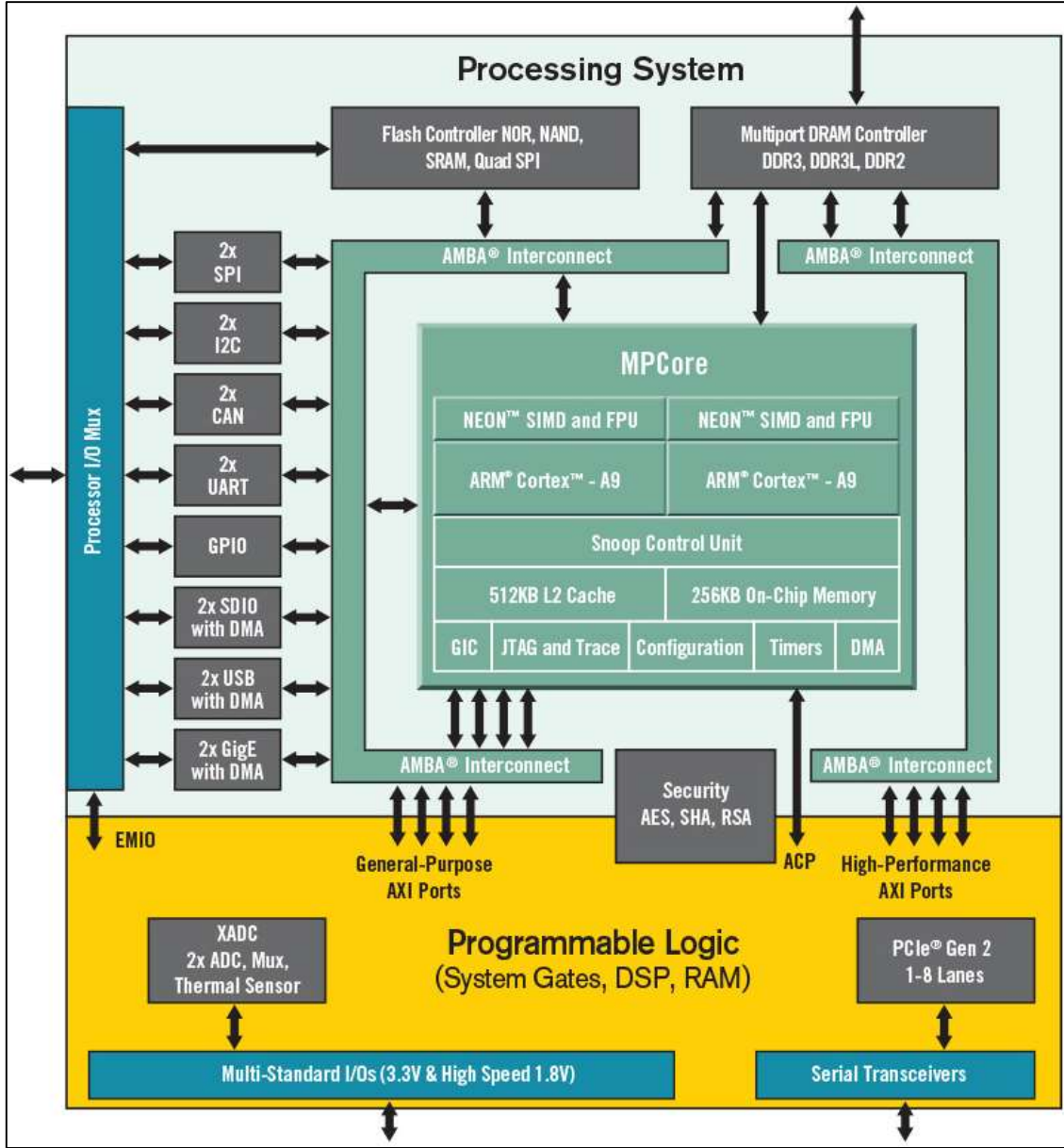
3.3.2 XC7Z020 (Alinx AX7020) FPGA Geliştirme Kartı

Çift çekirdekli ARM Cortex-A9 ve FPGA programlanabilir mantığını tek bir yonga üzerinde entegre etmek için ARM + FPGA SoC teknolojisini kullanan Xilinx'in Zynq-7000 FPGA geliştirme platformu Resim 3.1'de bulunan XC7Z020 yongasını kullanmaktadır. Xilinx Zynq-7000 serisi XC7Z020-2CLG400I, sırasıyla ARM ve FPGA üzerinde zengin donanım kaynaklarına ve çevresel arabirimlere sahip çekirdek işlemcidir. "Mükemmel, pratik ve özlü" tasarım konseptine bağlı kalarak, yalnızca yazılım çalışanlarının yazılım doğrulaması için değil, aynı zamanda donanım geliştiricilerin donanım tasarımı, yazılım ve donanımın sistem iş birliği için de uygundur ve projenin geliştirme sürecini hızlandırmaktadır (İnt. Kyn. 3).



Resim 3.1 Alinx AX7020 FPGA Geliştirme Kartında bulunan XC7Z020 yongası (İnt. Kyn. 3).

AX7020 FPGA geliştirme kartı, Xilinx'in Zynq-7000 serisi yongası olan XC7Z020-2CLG400I modelini kullanır. Çipin PS sistemi, iki ARM Cortex-A9 işlemciyi, Gelişmiş Mikrodenetleyici Veri Yolu Mimarisi (Advanced Microcontroller Bus Architecture (AMBA)) ara bağlantılarını, dahili belleği, harici bellek ara yüzlerini ve çevre birimlerini entegre etmektedir. Bu çevre birimleri temel olarak USB veri yolu arabirimi, Ethernet arabirimi, SD / SDIO arabirimi, I2C veri yolu arabirimi, Denetleyici Alan Ağı (Controller Area Network (CAN)) veri yolu arabirimi, Evrensel Asenkron Alıcı / Verici (Universal Asynchronous Receiver/Transmitter (UART)) arabirimi, Genel Amaçlı Giriş/Çıkış (General-Purpose Input/Output (GPIO)) vb. İçerir. PS bağımsız olarak çalışabilir ve güç açıldığında veya sıfırlandığında başlayabilir. Şekil 3.7'de ZYNQ-7000 çipinin genel blok şemasının ayrıntıları ve uygulama işleme birimi verilmiştir (İnt. Kyn. 8).

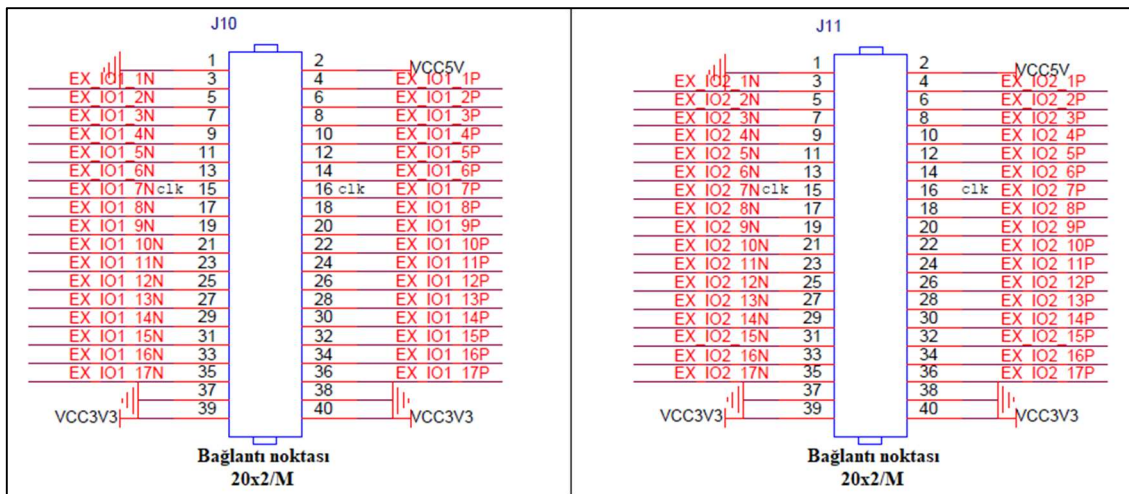


Şekil 3.7 ZYNQ-7000 çipinin Uygulama İşleme Birimi (APU) (İnt. Kyn. 3).

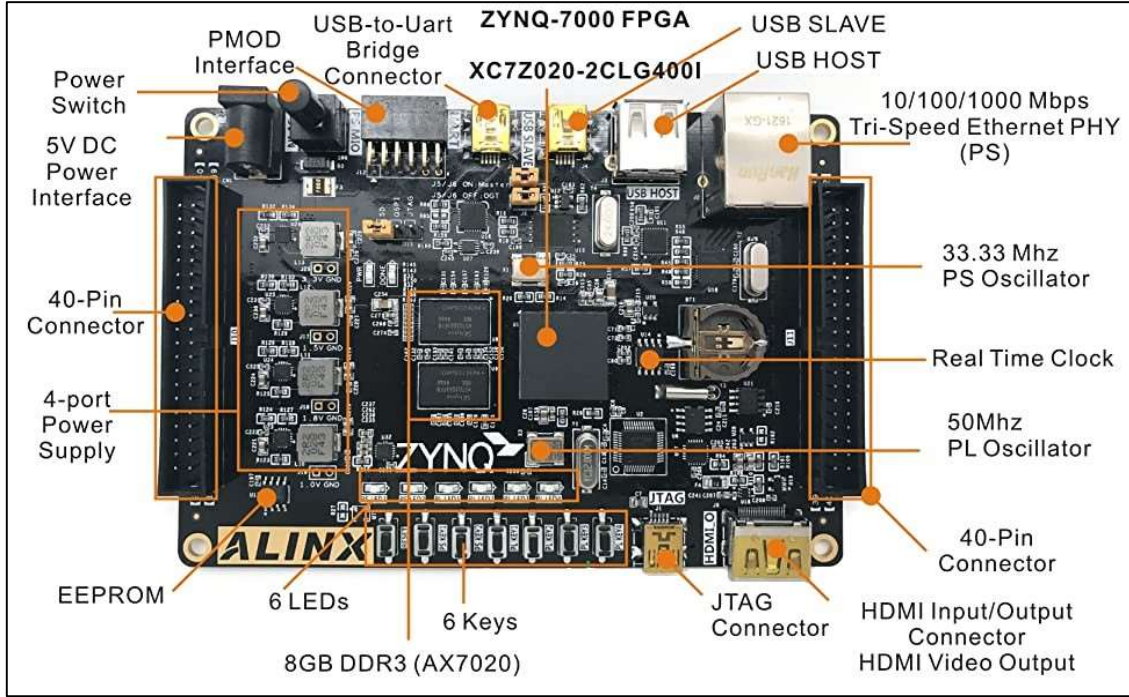
Resim 3.2’de verilen AX7020 FPGA Geliştirme Kartının içerdiği ara yüzler ve işlevler (İnt. Kyn. 3):

- $\pm 5V$ güç girişi, maksimum 2 A akım koruması,
- Xilinx ARM + FPGA çipi Zynq-7000 XC7Z020-2CLG400I,
- DDR3: İki büyük kapasiteli 4 Gbit (Toplam 8 Gbit) yüksek hızlı DDR3 SDRAM, ZYNQ yonga verileri için bir önbellek veya işletim sistemi için bir bellek olarak kullanılabilir,
- QSPI FLASH,

- Gigabit Ethernet Ara yüzü: Bilgisayarlar veya diğer ağ cihazları ile Ethernet veri alışverişi için 1 kanallı 10 / 100M / 1000M Ethernet RJ45 ara yüzü.
- HDMI Giriş / Çıkış Ara yüzü: 1 kanallı HDMI görüntü video giriş ve çıkış ara yüzü, 1080P video görüntü aktarımını gerçekleştirebilir
- USB2.0 HOST Ara yüzü, USB2.0 OTG ve USB UART Ara yüzü,
- RTC gerçek zamanlı clock,
- EEPROM 24LC04,
- LED Işık: 6 led (2 PS kontrol led'i, 4 PL kontrol göstergesi),
- Butonlar: 1 reset butonu, PS tarafından kontrol edilen 2 buton ve PL tarafından kontrol edilen 4 buton,
- Clock: Yerleşik 33.333Mhz aktif kristal osilatör, PL mantığı için ek clock hızı sağlayan 50MHz aktif kristal osilatör olan PS sistemi için kararlı bir clock kaynağı sağlar,
- ZYNQ PL parçalarının IO'larını genişletmek için Şekil 3.8'de gösterilen 2 yollu 40 pim ve 0.1 inç aralıklı J10 ve J11 numaralı genişletme portu ve çeşitli ALINX modülleri ile (kamera, LCD ekran, yüksek hızlı DA veya AD modülü vb.) uyumluluk sağlar,
- 1 yollu 12 pimli genişletme bağlantı noktası
- USB JTAG Ara yüzü,
- Micro SD kart tutucu,



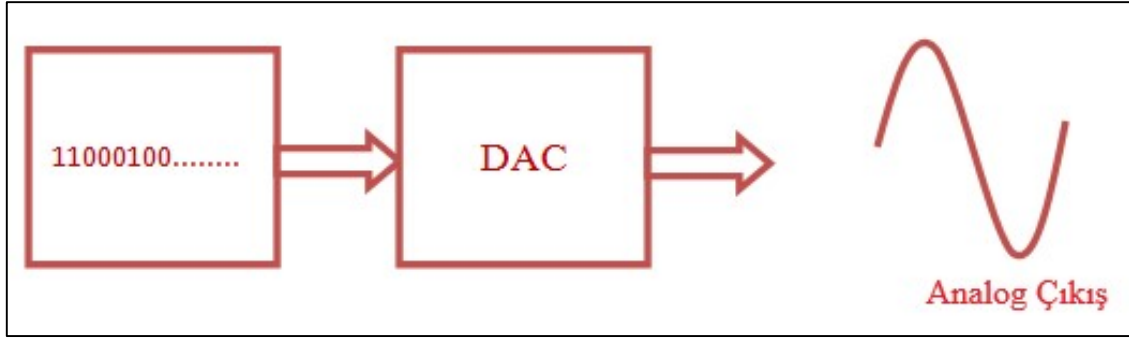
Şekil 3.8 AN9767 DAC ile uyumlu 40 pimli J10 ve J11 portu (İnt. Kyn. 3).



Resim 3.2 ALINX AX7020: Zynq-7000 SoC XC7Z020 FPGA Geliştirme Kartı (İnt. Kyn. 3).

3.4 14-bit AD9767/AN9767 Dijital Analog Çevirici

DAC ifadesi İngilizce olarak Digital Analog Converter ifadesinin baş harflerinden oluşmaktadır. Bu ifadenin anlamı ise kısaca dijital-analog dönüştürücü (çevirici) demektir. Teknik olarak ise ifadesi Şekil 3.19’da gösterildiği üzere 1 ve 0 gibi dijital bilgileri giriş olarak alan ve çıkışında giriş değerlerindeki değişime göre farklı değerlerde akım veya gerilim üreten devrelere veya entegrelere dijital analog çeviriciler ve bu dönüştürme işlemine de dijitalden analoğa çevirme işlemi adı verilir. Dijital analog çeviriciler giriş olarak birden fazla dijital değeri alabilir. Dijital giriş değeri sayısı, dijital analog çeviricinin bağlı olduğu dijital devrenin çıkış sayısına eşittir. Dijital değerlerin analog değerlere dönüştürülmesinde temel eleman olarak kullanılan işlemsel yükselteçler, girişe uygulanan gerilim değerini yine giriş ve çıkışına bağlanan dirençlerle, belirlenen bir oranla çıkışa aktaran devre elemanıdır. Giriş değerinin çıkışa etki oranının belirlenebilmesi sayesinde girişi oluşturan dijital değerlerin çıkışa aktarılma oranı belirlenebilmektedir. İşlemsel yükselteçler, DAC devrelerinde toplayıcı olarak kullanılabilmekte giriş bitlerinin çıkışa etki oranı dirençler ile belirlenerek yükseltilmiş bir analog çıkış elde edilmektedir (Schell ve Tsividis 2008).

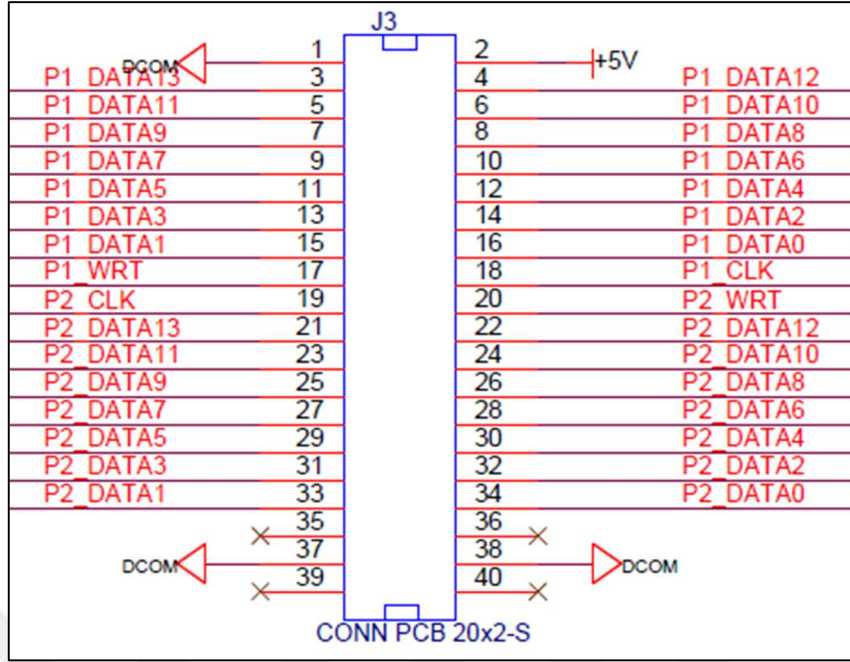


Şekil 3.9 Dijital Analog Çeviricilerin çalışma yapısı (Schell ve Tsividis 2008).

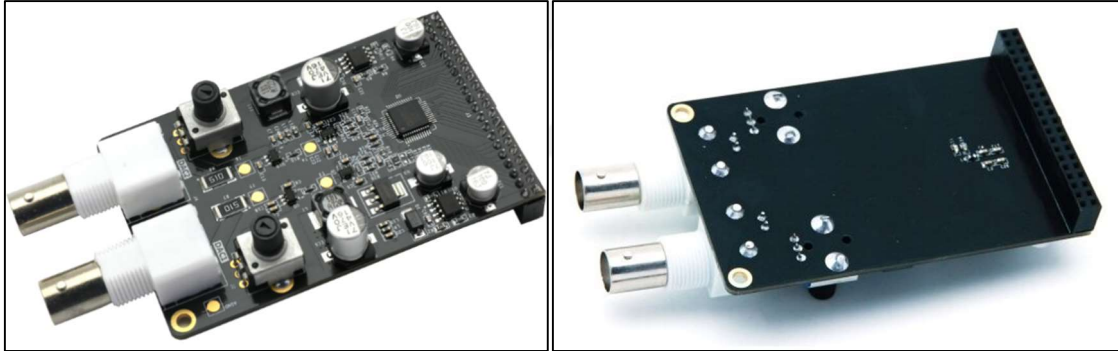
Bu tez çalışmasında 14-bit çift bağlantı noktalı AN9767/AD9767 DA çıkış modülü kullanılmış olup, bu modül bağımsız çift bağlantı noktaları içerir ve 14 bit'tir. 125 MPS DA'yı destekleyen Analog Aygıtların AD9767 yongasını kullanır. Modül, analog sinyal çıkışı için FPGA geliştirme kitini, 2 (Bayonet-Neil-Concelman (BNC)) konektörünü bağlamak için 40 pimli bir dişi başlığa sahiptir.

Resim 3.3'te gösterilen AN9767 çift bağlantı noktalı DA modülü ayrıntı parametresi aşağıda listelenmiştir (İnt. Kyn. 3):

- DA çipi: AD9767,
- Kanal sayısı: 2 kanallı,
- DA bitleri: 14-Bit,
- DA güncelleme oranı: 125 MSPS,
- Çıkış Voltaj aralığı: $\pm 5V$,
- Modülün PCB katmanları: 4 katmanlı, bağımsız güç katmanı ve GND katmanı,
- Şekil 3.10'da gösterilen Modül Ara yüzü: 40-pin 0.1 inç aralıklı dişi başlık,
- Çıkış ara yüzü: 2 Portlu doğrudan osiloskopa bağlanan BNC analog çıkış ara yüzü,
- DA modül üzerinde sinyallerin genliğini ayarlayabilmek için 2 adet ayarlanabilir direnç mevcuttur.



Şekil 3.10 AN9767 DA modülüne ait 40 pimli bağlantı ara yüzü (İnt. Kyn. 3).



Resim 3.3 14-bit Çift Bağlantı Noktalı DAC Çıkış Modülü AD9767/AN9767 (İnt. Kyn. 3).

3.5 VHDL

VHDL sayısal devrelerin tasarlanması ve denenmesi amacıyla yaygın olarak kullanılan bir donanım tanımlama dilidir. Dilin adı "Çok Yüksek Hızlı Tümlleşik Devre Donanımı Tanımlama Dili" teriminin İngilizce karşılığı olan Very High Speed Integrated Circuit Hardware Description Language tümcesindeki sözcüklerin baş harflerinin bir araya getirilmesiyle oluşturulmuştur. VHDL, teknoloji ve satıcıdan bağımsız bir donanım tanımlama dilidir. Kod, fiziksel devrenin bir derleyici tarafından çıkarılabileceği bir elektronik devrenin davranışını veya yapısını açıklar. Başlıca uygulamaları arasında

dijital devrelerin FPGA veya Programlanabilir Karmaşık Mantık Aygıtı (Complex Programmable Logic Device (CPLD)) yongaları üzerine sentezlenmesi ve ASIC üretimi için tasarım veya düzen amacı yer almaktadır. VHDL, VHSIC donanım tanımlama dilinin kısaltmasıdır ve 1980'lerde ABD Savunma Bakanlığı tarafından finanse edilen bir girişimin sonucudur. IEEE tarafından 1076 ve 1164 standartlarıyla standartlaştırılan ilk donanım tanımlama dilidir. VHDL, devre simülasyonunun yanı sıra devre sentezine de izin vermektedir. İlki, bir kaynak kodun, belirtilen işlevleri uygulayan bir donanım yapısına dönüştürülmesidir; ikincisi, bu tür işlevselliklerin sentezlenmiş devre tarafından elde edilmesini sağlamak için bir test prosedürüdür (Olsen ve McDermith 1993).

VHDL sentezi ve simülasyonu için EDA (elektronik tasarım otomasyonu) araçlarının örnekleri: Altera'dan Quartus II, Xilinx'ten ISE, FPGA Advantage, Leonardo Spectrum (sentez) ve Mentor Graphics, Design Compiler RTL Synthesis'den ModelSim (simülasyon) Synopsys, Synplicity'den Synplify Pro ve Cadence'den Encounter RTL'dir (İnt. Kyn. 9).

3.5.1 Kod Yapısı

VHDL ile programlama üç temel yapıdan oluşur: kütüphane (library), varlık (entity) ve mimari (architecture).

3.5.1.1 Kütüphane (Library) Bildirimleri

Kütüphane bildirimleri, derleyicinin tasarımı işlemek için ihtiyaç duyacağı tüm kitaplıkların ve karşılık gelen paketlerin bir listesidir. Bunlardan ikisi (std ve work) varsayılan olarak görünür hale getirilir. Std kitaplığı, standart veri türleri (Bit, Boolean, Integer, Bit, Bit_Vector, vb.) için tanımları ve ayrıca aşağıdakiler için bilgileri içerir:

Bu listeye genellikle dahil edilmesi gereken bir paket, Std_Ulogic adlı dokuz değerli mantık türünü ve çözümlenmiş alt türü Std_Logic'i (ikincisi endüstri standardıdır) tanımlayan IEEE kitaplığından Std_Logic_1164'tür. Std_Logic'in Bit'e göre temel avantajı, yüksek empedansa ('Z') izin vermesidir.

Bu tez çalışmasında kullanılan VHDL kod yapısı ve kütüphaneler Resim 3.4'te gösterilmiştir.

```
1  library ieee;
2
3  use ieee.std_logic_1164.all;
4  use ieee.numeric_std.all;
5  use work.math_real.all;
6
7  (+) entity ekg_top is...
33
34  (+) architecture Behavioral of ekg_top is...;
578
579
```

Resim 3.4 VHDL kod yapısı ve bu çalışmada kullanılan kütüphaneler.

3.5.1.2 Varlık (Entity)

Varlık, tasarım altındaki devrenin tüm Giriş / Çıkış bağlantı noktalarının teknik özelliklerini içeren bir listedir. Ayrıca, genel parametrelerin yanı sıra diğer birkaç bildirime, alt program gövdesine ve eşzamanlı ifadelerle de izin verir. Çalışmada kullanılan söz dizimi Resim 3.5'te gösterilmiştir.

```

7 entity ekg_top is
8     port(
9
10         clk : in std_logic;
11
12         button1: in std_logic;
13         button2: in std_logic;
14         button3: in std_logic;
15         button4: in std_logic;
16
17         dac1_clk1 : out std_logic;
18         dac1_clk2 : out std_logic;
19         dac2_clk1 : out std_logic;
20         dac2_clk2 : out std_logic;
21
22         dac1_wrt1 : out std_logic;
23         dac1_wrt2 : out std_logic;
24         dac2_wrt1 : out std_logic;
25         dac2_wrt2 : out std_logic;
26
27         dac1_data1 : out std_logic_vector(13 downto 0);
28         dac1_data2 : out std_logic_vector(13 downto 0);
29         dac2_data1 : out std_logic_vector(13 downto 0);
30         dac2_data2 : out std_logic_vector(13 downto 0)
31     );
32 end ekg_top;

```

Resim 3.5 Çalışmanın Entity Bölümü.

- **Generic:** Daha sonra Port dahil kodun herhangi bir yerinde kullanılabilen jenerik sabitlerin beyanına izin verir. Örnek: Generic (number_of_bits: Integer := 16). Çalışmada kullanılan Atrial Flutter Sinyaline ait Generic Resim 3.6’da verilmiştir.

```

62 component AFlutter
63     generic(
64         ekg_bits : natural := 14;
65         lut_size : natural := 10;
66         clock_freq : real := 100000.0;
67         period : real := 0.400 --sinyalin periodu
68     );

```

Resim 3.6 Çalışmada kullanılan Atrial Flutter Sinyaline ait Generic.

- **Port, sinyal (signal) modu:** In, Out, Inout, Buffer. İlk ikisi gerçekten tek yönlüdür, üçüncüsü çift yönlüdür ve dördüncüsü, bir çıkış sinyalinin dahili olarak okunması gerektiğinde gereklidir. Çalışmada kullanılan Signal’lere ait örnekler Resim 3.7’de verilmiştir.

```

288 signal dac1_port1 : std_logic_vector_array;
289 signal dac1_port2 : std_logic_vector_array;
290 signal dac2_port1 : std_logic_vector_array;
291 signal dac2_port2 : std_logic_vector_array;
292
293 signal clk_1mhz : std_logic;
294
295 signal sel : integer range 0 to 7:=0 ;

```

Resim 3.7 Çalışmada kullanılan Signal'ler.

- **Port, sinyal türü:** Bit, Bit_Vector, Integer, Std_Logic, Std_Logic_Vector, Boolean, vb. Örnek sinyal türü ve bit değeri Resim 3.8'de verilmiştir.

```

285
286 type std_logic_vector_array is array(15 downto 0) of std_logic_vector(13 downto 0);
287

```

Resim 3.8 Çalışmada kullanılan sinyal türü ve bit değeri.

- **Bildirici kısım:** Type (Tip), Alt Tip (Subtype,), Resim 3.9'da gösterildiği gibi Sabit (Constant), Sinyal (Signal), Dosya (File), Alias, Kullanım (Use) ve Özellik (Attribute) beyanları ile Fonksiyon (Function) ve Prosedür (Procedure) gövdelerini içerebilir.

```

88 --lut oluştur ve değerleri yükle
89 constant ekg_lut : signed_table := ekg_lut_fnc;
90
91 --k = fout * N / fin...
97 constant k : unsigned(31 downto 0) := to_unsigned(natural((1.0 / period)*(2.0**32-1.0)/clock_freq),32);
98
99 --faz registerı
100 signal phase_reg : unsigned(31 downto 0);

```

Resim 3.9 Constant.

- **İfade bölümü:** Eşzamanlı ifadeler içerebilir.

3.5.1.3 Mimari (Architecture)

Bu bölüm uygun kodu içerir (amaçlanan devrenin yapısal veya davranışsal açıklaması). Eşzamanlı veya sıralı olabilir. İlki, birleşimsel devrelerin tasarımı için yeterliyken,

ikincisi sıralı ve birleşimsel devreler için kullanılabilir. Çalışmada kullanılan NSR sinyaline ait Mimarinin söz dizimi Resim 3.10'da gösterilmiştir.

```
34 architecture Behavioral of ekg_top is
35
36 component NSR
37     generic(
38         ekg_bits : natural := 14;
39         lut_size : natural := 10;
40         clock_freq : real := 1000000.0;
41
42         --ekg parametreleri
43         kh : real := 72.0; --kalp hızı
44         p_int : real := 0.11;
45         pr_int : real := 0.17;
46         pr_seg : real := 0.06;
47         st_seg : real := 0.10;
48         qt_int : real := 0.40;
49         qrs_int : real := 0.09;
50         p_peak : real := 0.15;
51         r_peak : real := 1.6;
52         q_peak : real := 0.4;
53         s_peak : real := 0.56;
54         t_peak : real := 0.3);
55     port(
56         clk : in std_logic;
57         rst : in std_logic;
58         en : in std_logic;
59         ekg_out : out std_logic_vector(ekg_bits -1 downto 0));
60 end component;
```

Resim 3.10 Çalışmanın Mimari (Architecture) bölümünde NSR Sinyaline ait Component.

- **Bildirim bölümü (Declarative part):** Varlığın bildirim bölümü ile aynı öğeleri, ek olarak Bileşen (Component) ve Yapılandırma (Configuration) bildirimlerini içerebilir.
- **Kod:** Eşzamanlı, sıralı veya karışık olabilir. Sıralı olması için, ifadelerin bir Süreç içine yerleştirilmesi gerekir. Bununla birlikte, bir bütün olarak, VHDL kodu her zaman eşzamanlıdır, yani tüm parçalar herhangi bir öncelik olmaksızın "paralel" olarak ele alınır. Sonuç olarak, herhangi bir işlem dışında yer alan diğer ifadelerle eşzamanlı olarak derlenir. Sıralı VHDL kodu oluşturmak için diğer tek seçenek, Fonksiyon ve Prosedür alt programlardır. Çalışmada kullanılan ve üretilen sinyallerin çıkışa aktarıldığı Begin bölümü Resim 3.11'de gösterilmiştir.

```

297 begin
298
299   dac1_data1 <= std_logic_vector(unsigned(dac1_port1(sel)) + to_unsigned(8192, 14));
300   dac1_data2 <= std_logic_vector(unsigned(dac1_port2(sel)) + to_unsigned(8192, 14));
301   dac2_data1 <= std_logic_vector(unsigned(dac2_port1(sel)) + to_unsigned(8192, 14));
302   dac2_data2 <= std_logic_vector(unsigned(dac2_port2(sel)) + to_unsigned(8192, 14));
303
304   dac1_clk1 <= clk_1mhz;
305   dac1_clk2 <= clk_1mhz;
306   dac2_clk1 <= clk_1mhz;
307   dac2_clk2 <= clk_1mhz;
308
309   dac1_wrt1 <= clk_1mhz;
310   dac1_wrt2 <= clk_1mhz;
311   dac2_wrt1 <= clk_1mhz;
312   dac2_wrt2 <= clk_1mhz;
313
314   NSR_gen: NSR...
315
316
317   AFlutter_gen: AFlutter
318     generic map(
319       ekg_bits => 14,
320       lut_size => 10,
321       clock_freq => 100000.0,
322       period => 0.400 --sinyalin periodu
323     )
324     port map(
325       clk => clk_1mhz,
326       rst => '0',
327       en => '1',
328       ekg_out => dac1_port2(0));

```

Resim 3.11 Begin.

Tamamen eşzamanlı kod yazmak için, operatörler ve “When ve Generate” ifadeleri kullanılabilir. Sıralı kod yazmak için “Process, Function veya Procedure” içinde izin verilen ifadeler “If, Case, Loop ve Wait” gibi operatörlerdir. Çalışmada kullanılan EKG değerlerini hesaplayan fonksiyon yapısı, loop operatörü ve değişkenler Resim 3.12’de gösterilmiştir.

```

45 :      --real -> signed dönüşümü yapan fonksiyon
46 :      function real2signed(x : real) return signed is
47 :      begin
48 :          return to_signed(integer(x*real(2**(ekg_bits-1))),ekg_bits);
49 :      end real2signed;
50 :
51 :      --ekg değerlerini hesaplayan fonksiyon
52 :      function ekg_lut_fnc return signed_table is
53 :      --lut
54 :      variable lut : signed_table; --lut tablosu
55 :      variable t : real;
56 :      begin
57 :
58 :          for i in 0 to 2**lut_size - 1 loop
59 :              --i değeri zamana dönüştürülüyor
60 :              --[0 0.400] arası 2**lut_size parçaya bölünüyor
61 :              t := real(i) * 0.400 / real(2**lut_size - 1);
62 :
63 :              if t <= 0.040 then...
64 :              end loop;
65 :
66 :              --lut değerini döndür
67 :              return lut;
68 :          end ekg_lut_fnc;

```

Resim 3.12 EKG değerlerini hesaplayan fonksiyon yapısı, loop operatörü ve değişkenler.

Yaşamsal belirti sinyallerinin üretiminden sonra LUT'ta tutulan bilgiler FPGA geliştirme kartı üzerinde bulunan butonlar kullanılarak DAC vasıtasıyla çıkışa aktarılmıştır. Bu işlemler için clock ayarı ve buton seçimlerine ait process'ler Resim3.13'te gösterilmiştir.

```

545 clk_div: process(clk)
546   variable counter : integer range 0 to 63;
547   begin
548     if rising_edge(clk) then
549       if counter < 24 then
550         counter := counter + 1;
551       else
552         counter := 0;
553         clk_lmhz <= not clk_lmhz;
554       end if;
555     end if;
556   end process;
557
558   mux: process(button1,button2,button3,button4,clk)
559   begin
560     if rising_edge(clk) then
561       if button1 = '0' and button2 = '0' then
562         sel <= 4;
563       elsif button1 = '0' then
564         sel <= 0;
565       elsif button2 = '0' then
566         sel <= 1;
567       elsif button3 = '0' then
568         sel <= 2;
569       elsif button4 = '0' then
570         sel <= 3;
571       else
572         sel <= sel;
573       end if;
574     end if;
575   end process;
576
577 end Behavioral;

```

Resim 3.13 Process.

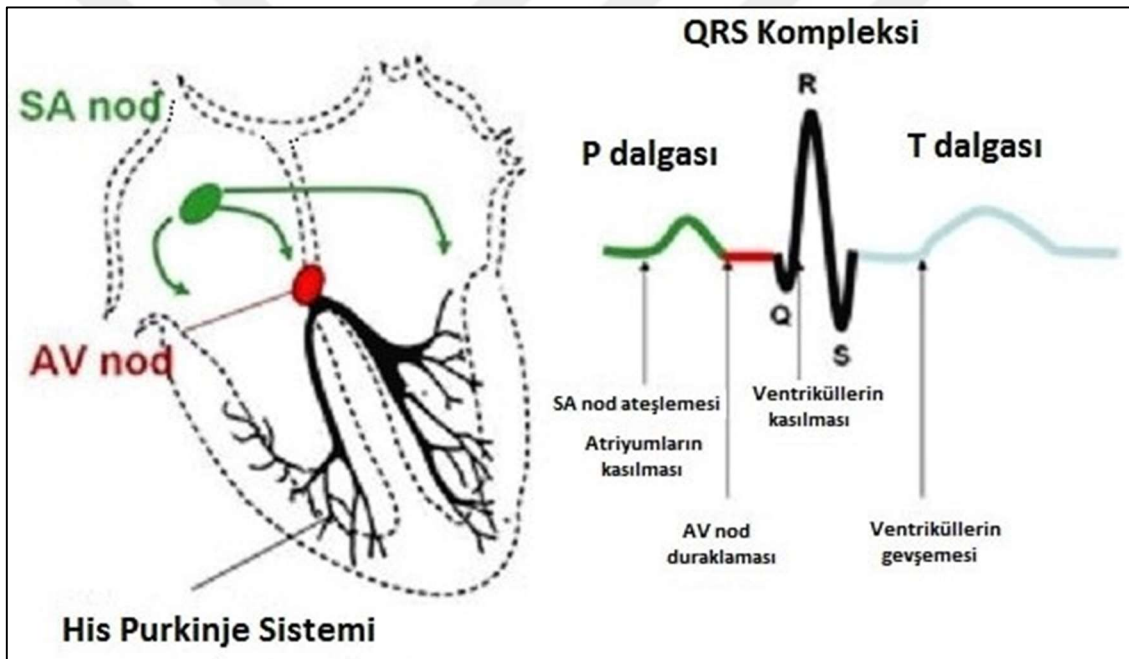
3.6 EKG ve Yaşamsal Belirti Sinyalleri

Kalp dokusu tarafından oluşturulan elektriksel potansiyeli büyüterek kalbin atrium ve ventriküllerinin sistol ve diastol evrelerini, kalbin uyarılması ve uyarının iletilmesi sırasında ortaya çıkan elektriksel aktiviteyi hareketli milimetrik kâğıt üzerine kaydetme ve yorum işlemi Elektrokardiyografi, kaydeden cihaz Elektrokardiyograf ve elde edilen trase Elektrokardiyogram olarak adlandırılmaktadır (John ve Fleisher 2006).

Kalp kasının ve kalbin sinirsel iletim sisteminin çalışmasını inceleyebilmek, teşhis edebilmek ve sonrasında doğru tedaviyi uygulayabilmek için geliştirilen bu noninvaziv yöntem, kalp genişlemesi, kalp büyümesi, kalbe giden kan miktarındaki azalma, kalp kapakçıklarındaki problemlerin gözlemlenmesi, yeni veya eski kalp hasarları, kalp ritim problemleri ve erken ölüm riski taşıyan birçok kalp ve kalp zarı hastalıkları hakkında

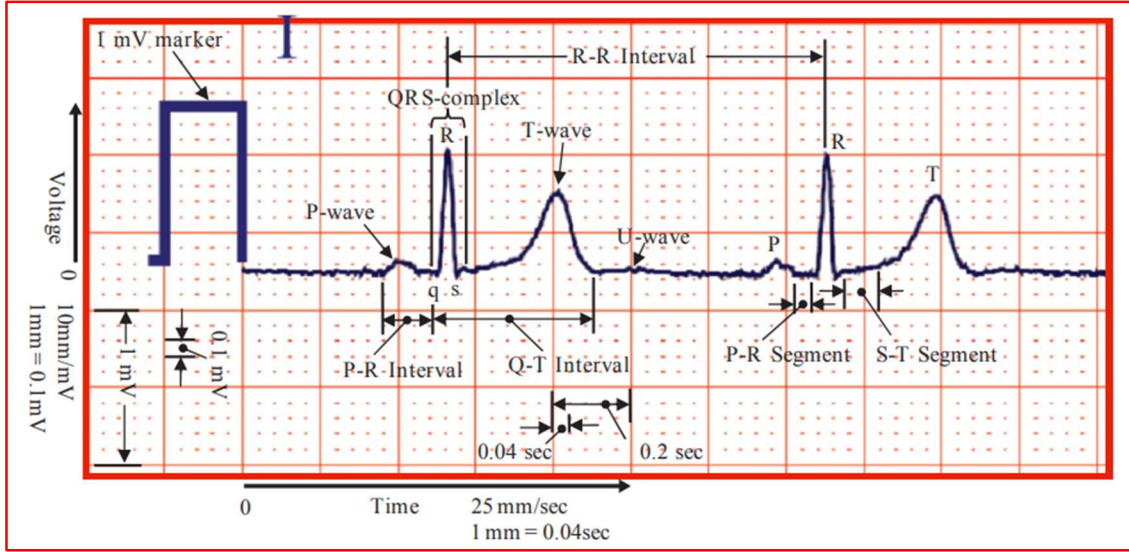
önemli bilgiler verebilmektedir. Dolayısıyla EKG sinyallerinin işlenmesi ve modellenmesi biyomedikal uygulamalarında en önemli konulardan biri olarak nitelendirilmektedir (Alemzadeh-Ansari 2018).

Bir kalp atımı, Sinoatrial düğümün elektriksel bir uyarı çıkarmasıyla başlamaktadır. Bu düğüm belirli aralıklarla ve belirli bir hızla uyarı oluşturmaktadır. Kalbin elektriksel aktivitesinde uyarı ve ileti sistemi; Sinoatrial düğüm (SA), Atrioventriküler düğüm (AV), Atrioventriküler demet (His demeti) ve Purkinje lifleri olmak üzere Resim 3.14'te gösterildiği gibi dört bölümden oluşmaktadır. Bunlardan ilk ikisi uyarı sisteminde, diğer ikisi ise ileti sisteminde yer almaktadır (Wagner 2005).



Resim 3.14 Kalbin uyarı ve ileti sistemi (İnt. Kyn. 1).

EKG sinyali; dalga, segment ve aralıklardan (interval) oluşan Resim 3.15'te gösterildiği üzere Normal Sinüs Ritmi (NSR) sinyalidir. Resim 3.15'te EKG cihazı ile normal bir insandan hareketli milimetrik kâğıt üzerine kaydedilen EKG sinyali örneği verilmiştir (İnt. Kyn. 5). Dalgalar; P, Q, R, S, T ve U dalgası. Tipik normal bir EKG U dalgası göstermeyebilir. Segmentler; PR-Segmenti ve ST-Segmenti. İntervaller; QT-intervali, PR-intervali, RR-intervali. Complex; QRS (John ve Fleisher 2006).



Resim 3.15 Normal bir kişinin tipik EKG'si (İnt. Kyn. 6).

Bu tez çalışmasında toplam 17 adet EKG ve Yaşamsal belirti sinyali ele alınmış olup, literatüre uygun şekilde sayısal çıkarımları yapılmış, her bir sinyal matematiksel formüllerle ifade edilerek öncelikle matlab'da ardından FPGA çiplerinde modellenmek üzere Vivado'da VHDL ile tasarlanmıştır.

Bu çalışmada kullanılan sinyaller;

- Normal Sinüs Ritmi (NSR)
- Ventriküler Taşikardi (VT)
- Sinüs Bradikardi (SB)
- Sinüs Taşikardi (ST)
- Supraventriküler Taşikardi (SVT)
- Ventriküler Paced (VP)
- Atrial Flutter
- Birinci derece AV Blok
- İkinci derece AV Blok Tip-1
- NIBP (Noninvaziv Kan Basıncı – Noninvaziv Blood Pressure)
- ETCO₂ (Soluk sonu Karbondioksit – End tidal CO₂)
- SPO₂ (Periferik Oksijen Satürasyonu – Peripheral Oxygen Saturation)
- Ventriküler Fibrilasyon (VF)
- Prematüre Ventriküler Kompleks (PVC)

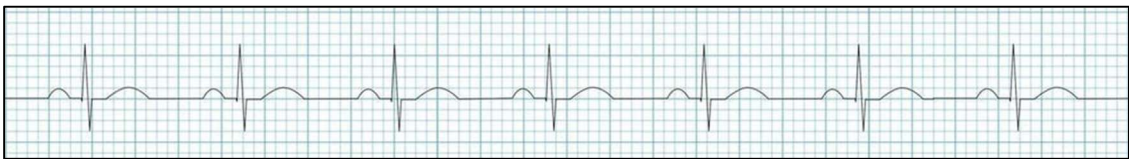
- Atrial Fibrilasyon (AF)
- İkinci derece AV Blok Tip-2
- Üçüncü derece AV Blok

3.6.1 Normal Sinüs Ritmi

Sinüs ritmi, sinüs düğümünde kalp kasının depolarizasyonunun başladığı standart ve herhangi bir kalp ritmidir. Örnek NSR sinyali Şekil 3.11’de gösterilmiştir. Pacemaker impulslar sinoatriyal düğümden çıkar ve AV düğüm ile His-Purkinje üzerinden ventriküllere iletilir. Geleneksel olarak, “Normal Sinüs Ritmi” terimi, sadece P dalgalarının (sinüs düğümünün kendi aktivitesini yansıtan) morfolojide normal olduğunu değil, aynı zamanda diğer tüm EKG ölçümlerinin de normal olduğunu ima etmek için alınır (Sörnmo ve Laguna 2005).

Dolayısıyla kriterler şunları içerir:

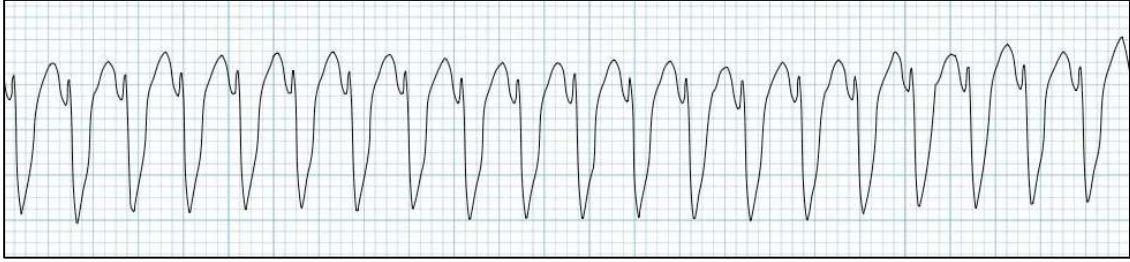
- 60-100 vuru/dakika (bpm) hızında düzenli ritim (çocuklarda yaş ile uyumlu).
- Ardışık P dalgaları arasındaki en kısa ve en uzun sürelerde 0.16 saniyeden az varyasyonla düzenli ritim.
- QRS kompleksleri <100 ms genişliğindedir (önceden var olan ventriküller arası ileti gecikmesi yok ise).
- Sinüs düğümü kalbi hızlandırmalıdır. Bu nedenle, P dalgaları yuvarlak olmalı, hepsi aynı şekle sahip olmalı ve her QRS kompleksinden önce 1:1 oranında mevcut olmalıdır.
- Normal P dalgası eksenini (+15 ila +75 derece arasında).
- Normal PR aralığı, QRS kompleksi ve QT aralığı.
- I, II, aVF ve V3-V6’da QRS kompleksi pozitif ve aVR’de negatif.



Şekil 3.11 Kalp hızı 85 vuru/dk (bpm) olan Normal Sinüs Ritmi (İnt. Kyn. 1).

3.6.2 Ventriküler Taşikardi

Ventriküler taşikardi (V-tak veya VT), kalbin ventriküllerindeki uygunsuz elektriksel aktiviteden kaynaklanan düzenli ve hızlı bir kalp atış hızı türüdür. Birkaç saniye sorun yaratmasa da daha uzun süreler tehlikelidir. Kısa süreler semptomsuz olabilir veya baş dönmesi, çarpıntı veya göğüs ağrısı ile ortaya çıkabilir. Ventriküler taşikardi, kalp durmasına neden olabilir ve ventriküler fibrilasyona dönüşebilir. Ventriküler taşikardi başlangıçta kalp durması geçiren kişilerin yaklaşık %7'sinde bulunur. Ventriküler taşikardi, koroner kalp hastalığı, aort darlığı, kardiomyopati, elektrolit sorunları veya kalp krizi nedeniyle ortaya çıkabilir. Teşhis, 120 vuru / dakika'dan daha yüksek bir hız ve arka arkaya en az üç geniş QRS kompleksi gösteren bir EKG ile konur. Örnek VT sinyali Şekil 3.12'de gösterilmiştir. 30 saniyeden az veya daha uzun sürüp sürmediğine bağlı olarak sürekli olmayan ve sürekli olarak sınıflandırılır (Frank 2007).



Şekil 3.12 Kalp hızı 250 vuru/dk (bpm) olan Ventriküler Taşikardi sinyali (İnt. Kyn. 5).

3.6.3 Sinüs Bradikardi

Sinüs bradikardisi, Şekil 3.13'te olduğu gibi hızı normalden düşük olan bir sinüs ritmidir. İnsanlarda bradikardi genellikle dakikada 60 atımın altında bir hız olarak tanımlanır (Goldberger 2006).

EKG özellikleri:

- Hız: Dakikada 60 vuruştan az.
- Ritim: Düzenli.
- P dalgaları: Morfoloji ve süre bakımından dik, tutarlı ve normal.
- P-R Aralığı: 0.12 ile 0.20 saniye arası.

- QRS Kompleksi: 0.12 saniyeden az genişliktedir ve morfolojide tutarlıdır.



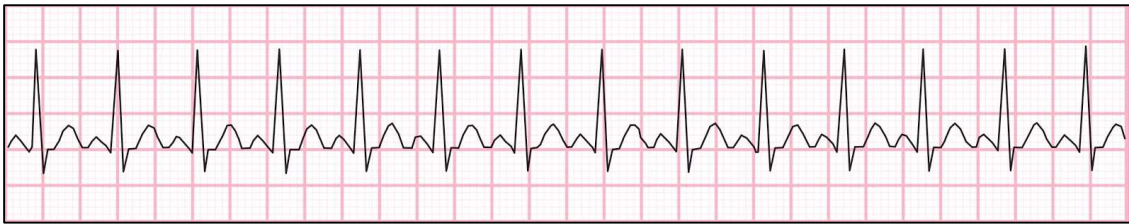
Şekil 3.13 Kalp hızı 42 vuru/dk (bpm) olan Sinüs Bradikardi Sinyali (İnt. Kyn. 6).

3.6.4 Sinüs Taşikardi

Sinüs taşikardisi (aynı zamanda halk arasında sinüs taşması veya sinüs taşısi olarak da bilinir), ortalama bir yetişkinde 100 atım / dakikadan (bpm) daha büyük bir hız olarak tanımlanan, yüksek dürtü oranına sahip Şekil 3.14'te gösterildiği gibi bir sinüs ritmidir (Kanter vd. 2006).

EKG özellikleri:

- Oran: 100'den büyük veya 100'e eşit.
- Ritim: Düzenli.
- P dalgaları: Dik, tutarlı ve morfolojide normal (atriyal hastalık yoksa)
- P – R aralığı: 0.12–0.20 saniye arasındadır ve artan kalp atış hızı ile kısalır.
- QRS kompleksi: 0.12 saniyeden az, tutarlı ve morfolojide normal.

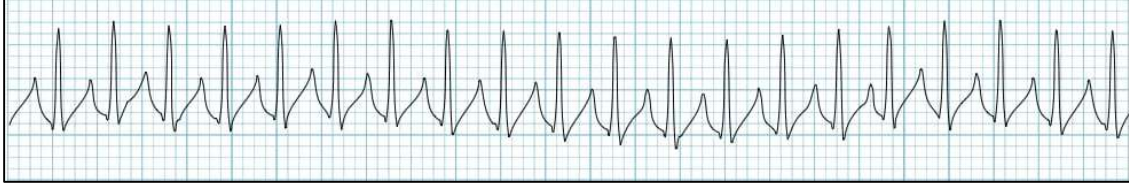


Şekil 3.14 Kalp hızı 136 vuru/dk (bpm) olan Sinüs Taşikardi Sinyali (İnt. Kyn. 5).

3.6.5 Supraventriküler Taşikardi

Supraventriküler taşikardi (SVT), kalbin üst kısmındaki uygunsuz elektriksel aktiviteden kaynaklanan Şekil 3.15'te gösterildiği gibi anormal derecede hızlı bir kalp ritmidir. Dört

ana tip vardır: atriyal fibrilasyon, paroksizmal supraventriküler taşikardi (PSVT), atriyal flutter ve Wolff-Parkinson-White sendromu. Atriyum veya atriyoventriküler düğümünden başlarlar. Belirtiler arasında çarpıntı, bayılma hissi, terleme, nefes darlığı veya göğüs ağrısı yer alabilir (Hannon 2007).



Şekil 3.15 Kalp hızı 250 vuru/dk (bpm) olan Supraventriküler Taşikardi sinyali (İnt. Kyn. 1).

3.6.6 Ventriküler Paced

Ventriküler tempolu ritim (veya pace edilen ventriküler ritim), bir ventrikülün elektronik pacing'inden (ilerleme hızı) kaynaklanır. Şekil 3.16'da örnek VP sinyali gösterilmiştir. QRS kompleksinden önceki dikey yükselmeye dikkat edilmelidir. Bir elektronik pacemaker lead, ventrikülün depolarizasyonunu ve sonuçta ortaya çıkan QRS kompleksini başlatmak için tekrar tekrar küçük ama yeterli bir akım üretir (Goldberger vd. 2018).

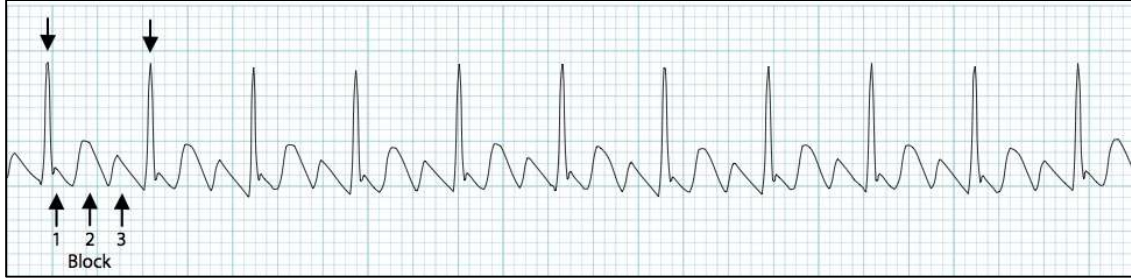


Şekil 3.16 Kalp hızı 188 vuru/dk (bpm) olan Ventriküler Paced sinyali (İnt. Kyn. 4).

3.6.7 Atrial Flutter

Atriyal çarpıntı, kalbin kulakçıklarında meydana gelen anormal bir kalp ritmidir. Şekil 3.17'de örnek Atrial Flutter sinyali gösterilmiştir. İlk ortaya çıktığında, genellikle hızlı bir kalp atış hızı veya taşikardi (dakikada 100'ün üzerinde atım) ile ilişkilendirilir ve supra-ventriküler taşikardi kategorisine girer. Bu ritim en çok kardiyovasküler hastalığı (örn. Hipertansiyon, koroner arter hastalığı ve kardiyomiyopati) ve diabetes mellitusu

olan kişilerde ortaya çıkarken, kalpleri normal olan kişilerde kendiliğinden ortaya çıkabilir. Tipik olarak stabil bir ritim değildir ve sıklıkla atriyal fibrilasyona (AF) dönüşür (Sodeman vd. 2005).



Şekil 3.17 Kalp hızı 130 vuru/dk (bpm) olan Atrial Flutter sinyali (İnt. Kyn. 6).

3.6.8 Birinci derece AV Blok

Birinci derece atriyoventriküler blok (AV blok) veya PR uzaması, PR aralığının 0.20 saniyenin üzerine çıktığı, kalbin elektriksel iletim sisteminin bir hastalığıdır. Şekil 3.18’de örnek Birinci derece AV Blok sinyali gösterilmiştir. Birinci derece AV blokta, atriyoventriküler düğümden (AV düğüm) atriyumdan ventriküllere iletilen dürtü gecikir ve normalden daha yavaş ilerler (Stephenson ve Davis 2010).



Şekil 3.18 Kalp hızı 75 vuru/dk (bpm) olan Birinci derece AV Blok sinyali (İnt. Kyn. 5).

3.6.9 İkinci derece AV Blok Tip-1

Mobitz I veya Wenckebach periyodikliği olarak da bilinen Tip-1 İkinci derece AV blok, neredeyse her zaman AV düğümünün bir hastalığıdır (Şekil 3.19). Mobitz I kalp bloğu, ardışık atımlarda elektrokardiyogramda (EKG) PR aralığının ilerleyici uzaması ve ardından bloke bir P dalgası (yani 'düşmüş' bir QRS kompleksi) ile karakterizedir. QRS kompleksinin düşmesinden sonra, PR aralığı sıfırlanır ve döngü tekrar eder. Bir bireyin

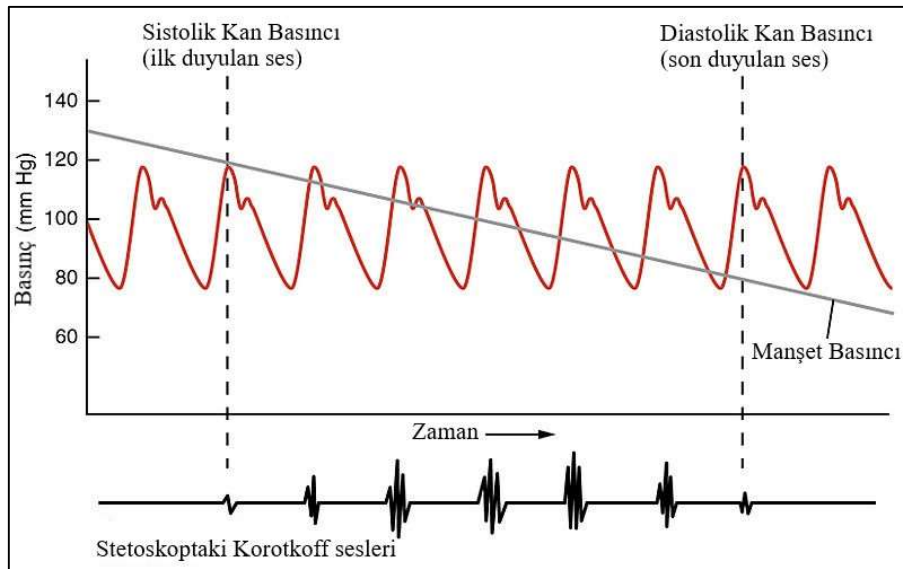
Mobitz I kalp bloğu olup olmadığını belirlerken temel varsayımlardan biri, atriyal ritmin düzenli olması gerektirir (Issa vd. 2009).



Şekil 3.19 Kalp hızı 70 vuru/dk (bpm) olan İkinci derece AV Blok Tip-2 sinyali (İnt. Kyn. 5).

3.6.10 NIBP

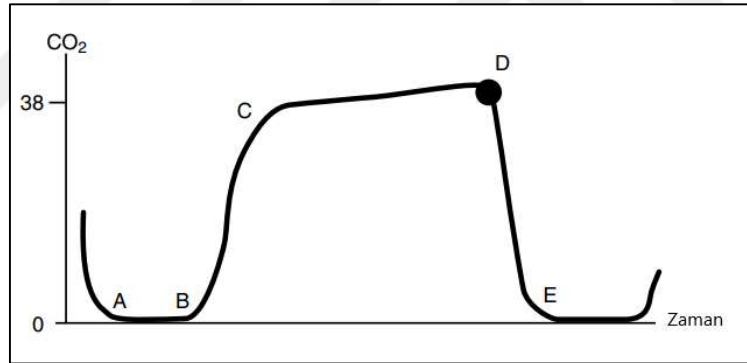
Sıvının vücutta hareketi, vücuda hücreler için enerji sağlayarak ve toksik atık ürünleri ortadan kaldırarak yaşam için çok önemlidir. Şekil 3.20’de örnek NIBP sinyali gösterilmiştir. Kardiyovasküler sistemde, dokulara kan akışının azalması, dirençteki bir artıştan, örneğin sol ventrikül yetmezliğinde yükselmiş pulmoner venöz basınçtan veya basınç gradyanındaki bir düşüşe bağlı olabilir. Düşük akış nedeniyle dokuların yetersiz perfüzyonu, nihayetinde iskemi ve ölüme yol açabilir. Bununla birlikte, mutlak basıncın, özellikle yüksek tansiyonun güçlü olduğu kardiyovasküler sistemde fizyolojik önemi de vardır. Kan basıncı, klinik pratikte gerçekleştirilen en yaygın fizyolojik ölçümlerden biridir. Kardiyovasküler sistemin sağlığı hakkında önemli bilgiler sağlar (Engle 2012).



Şekil 3.20 NIBP sinyal örneği (İnt. Kyn. 1).

3.6.11 ETCO₂

Solunum gazı analizi, insan anestezisinde ve yoğun bakım tıbbında standart bir bakım haline gelmiştir. Solunum gazı ölçümü ve kan gazı analizinden elde edilen bilgiler, klinisyene pulmoner sistemin küresel fizyolojisini ve sağlığını belirlemede yardımcı olmaktadır. İnspirasyon ve ekspirasyon sırasında karbondioksit seviyelerindeki değişiklikleri değerlendirmek, klinisyenin dinamik pulmoner fizyolojiyi değerlendirmesine yardımcı olabilir. Bu bilgilerin grafiksel olarak görüntülenmesi, uygun destek önlemlerinin belirlenmesinde yararlı ek bilgiler sağlamaktadır (Şekil 3.21). Foto detektör tarafından ölçülen karbondioksit konsantrasyonu bir monitör ekranında grafik olarak görüntülenebilir. Zaman içinde karbondioksit konsantrasyonlarındaki değişikliklerin grafiksel bir grafiğine kapnogram denir. Normal bir kapnogramın şekli iyi tanımlanmıştır. Kapnogram dalga formları, solunum fonksiyonundaki akut değişikliklerin tanı ve tedavisinde faydalı olmaktadır (Weaver 2008).

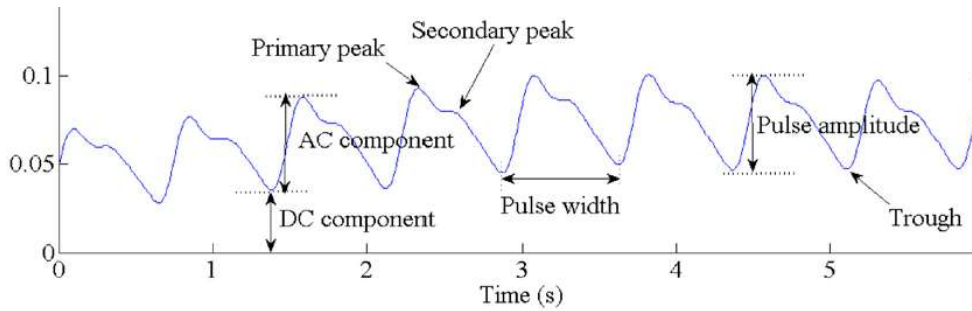


Şekil 3.21 ETCO₂ sinyal örneği (İnt. Kyn. 6).

Normal bir kapnograf dalga formunun bileşenleri: Segment A-B, sıfır taban çizgisini temsil eder. Segment B-C, ara hava yollarından gelen gazla ilişkili hızlı, keskin yükselişi temsil eder. Segment C-D, alveolar gaz tespiti ile ilişkili düz alveolar platoyu temsil eder. D noktası, alveolde bulunan soluk sonu karbondioksit konsantrasyonudur. Segment D-E, karbondioksit içermeyen taze gazın inspirasyonunu (dışarıdan havanın akciğerlere alınması) temsil eder (Weaver 2008).

3.6.12 SpO₂

Nabız oksimetresi, perfüze dokuların oksihemoglobin içeriğini değerlendirmenin invazif olmayan bir yöntemidir (Şekil 3.22). Kan basıncı ve kalp atım hızının yanı sıra, oksijen satürasyonu muayenede yapılan ilk ölçümlerden biridir. SpO₂ aynı zamanda oksijen doygunluğu olarak da bilinir, bir kişinin kan dolaşımındaki oksijen seviyelerini temsil eder. Kalp normal olarak ortalama büyüklükteki bir yetişkinde dokulara dakikada yaklaşık 5000 ml kan pompalar ve dokulara dakikada 1000 ml oksijen verir. Kandaki oksijen seviyesi çok düşükse, vücut düzgün çalışmaz, bu duruma hipoksemi denir ve ciddi sağlık sorunlarına neden olabilir. Normal koşullar altında, sağlıklı bir insanın SpO₂ seviyesi 90 ile 100 arasında olmalıdır. Bir kişinin SpO₂ seviyesinin, tamamlayıcı oksijen gibi herhangi bir dış yardım almadan normal seviyenin üzerine çıkma olasılığı çok düşüktür. Bununla birlikte, SpO₂ seviyesi normalin altındaysa, o kişide hipoksemi gelişme riski vardır. Bu durum doktorlar tarafından derhal tedavi gerektirir. SpO₂ seviyesini ölçmenin en etkili ve doğru yöntemi, arteriyel kan gazı testidir. Kan örneğindeki oksijen ve karbondioksit seviyesini ölçer. Ancak, testi evde yapmak zordur ve biraz acı verici olabilir. En yaygın yöntem olan ikinci yöntem nabız oksimetresi kullanmak. Bu sayacın, kişinin kan akışından ışık Emilimi yoluyla dolaylı olarak kandaki oksijeni ölçmek için parmağını koyduğu küçük bir klipsi bulunmaktadır (Davis vd. 1995).



Şekil 3.22 SpO₂ sinyal örneği (İnt. Kyn. 1).

3.6.13 Ventriküler Fibrilasyon

Ventriküler fibrilasyon (V-fib veya VF), ventriküllerdeki düzensiz elektriksel aktivite nedeniyle kalbin pompalar yerine titremesidir (Şekil 3.23). Bilinç kaybı ve nabızın olmaması ile kalp durmasına neden olur. Bunu, tedavi olmadığında geri dönüşü olmayan

ölüm izler. Ventriküler fibrilasyon başlangıçta kalp durması geçiren kişilerin yaklaşık %10'unda bulunur. Koroner kalp hastalığı, kalp kapak hastalığı, kardiyomiyopati, Brugada sendromu, uzun QT sendromu veya kafa içi kanama nedeniyle ventriküler fibrilasyon meydana gelebilir. Teşhis, net P dalgaları olmayan düzensiz, biçimlenmemiş QRS komplekslerini gösteren bir EKG ile konur. Önemli bir ayırıcı tanı torsades de pointes'tir (Ewy 2010).



Şekil 3.23 Ventriküler Fibrilasyon sinyal örneği (İnt. Kyn. 5).

3.6.14 Prematüre Ventriküler Kompleks

Prematüre ventriküler kontraksiyon (PVC) ve aynı zamanda prematüre ventriküler kompleks, ventriküler prematüre kontraksiyon (veya kompleks veya kompleksler) (VPC), ventriküler prematüre atım (VPB) veya ventriküler ekstrasistol (VES) olarak da bilinir ve nispeten yaygın bir olaydır (Şekil 3.24). Kalp atışı, normal kalp atışı başlatıcısı olan sinoatriyal düğüm yerine ventriküllerdeki Purkinje lifleri tarafından başlatılır. Elektrokardiyogram tarafından tespit edilen kalbin elektriksel olayları, bir PVC'nin normal bir kalp atışından kolayca ayırt edilmesini sağlar. Bir PVC, kalp kasına oksijenasyonun azalmasının bir işareti olabilse de genellikle PVC'ler iyi huyludur ve başka türlü sağlıklı kalplerde bile bulunabilir. Bir PVC, "atlanmış bir vuruş" olarak algılanabilir veya göğüste çarpıntı olarak hissedilebilir. Normal bir kalp atışında, kulakçıklar kasılarak onları doldurmaya yardım ettikten sonra ventriküller kasılır; bu şekilde ventriküller hem akciğerlere hem de vücudun geri kalanına maksimum miktarda kan pompalayabilir. Bir PVC'de, ventriküller önce ve kulakçıklar ventrikülleri en iyi şekilde kanla doldurmadan önce kasılır, bu da dolaşımın verimsiz olduğu anlamına gelir. Bununla birlikte, tek atımlı PVC anormal kalp ritimleri genellikle bir tehlike oluşturmaz ve sağlıklı kişilerde asemptomatik olabilir. PVC, bir tür ektopik atımdır (Bogun ve Latchamsetty 2018).



Şekil 3.24 PVC sinyal örneği (İnt. Kyn. 5).

3.6.15 Atriyal Fibrilasyon

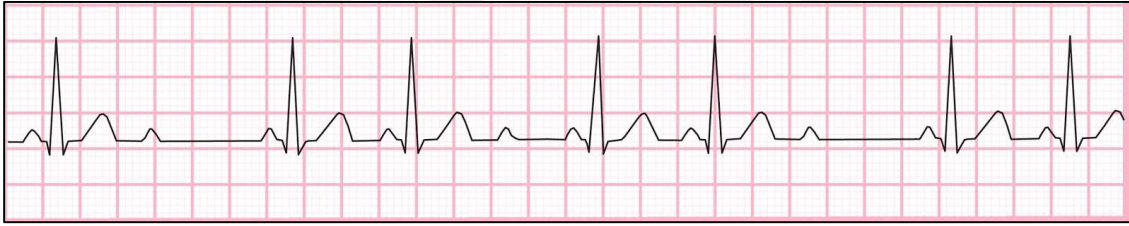
Atriyal fibrilasyon (AF veya A-fib), hızlı ve düzensiz atımla karakterize anormal bir kalp ritmidir (Şekil 3.25). Genellikle, daha uzun ve muhtemelen sabit hale gelen kısa anormal vuruş dönemleri olarak başlar. Çoğu bölümün hiçbir semptomu yoktur. Bazen kalp çarpıntısı, bayılma, baş dönmesi, nefes darlığı veya göğüs ağrısı olabilir. Hastalık, artmış kalp yetmezliği, demans ve felç riski ile ilişkilidir. Bir tür taşikardi (SVT). Atriyal fibrilasyon, bir elektrokardiyogramda (EKG) teşhis edilir. Karakteristik bulgular, yerlerinde düzensiz elektrik aktivitesi olan P dalgalarının olmaması ve ventriküllere düzensiz uyarı iletimi nedeniyle düzensiz R-R aralıklarıdır. Çok hızlı kalp hızlarında atriyal fibrilasyon daha düzenli görünebilir ve bu da SVT veya ventriküler taşikardiden ayrılmayı zorlaştırabilir. Önceden var olan dal bloğu, aksesuar yolak ya da hız ilişkili aberran iletim yoksa, QRS kompleksleri genellikle <120 ms'dir. Fibrilasyon dalgaları ufak (amplitüd <0.5 mm) ya da iri (amplitüd >0.5 mm) olabilir. Fibrilasyon dalgaları P dalgaları gibi görünüp yanlış tanıya neden olabilir. QRS kompleksleri, intraventriküler iletim sistemi yoluyla normal atriyal elektriksel aktivite iletimi ile başlatıldıklarını gösterecek şekilde dar olmalıdır. Geniş QRS kompleksleri ventriküler taşikardi için endişe vericidir, ancak ileti sistemi hastalığının olduğu durumlarda hızlı bir ventriküler yanıt ile A-Fib'de geniş kompleksler mevcut olabilir (Zimetbaum ve Falk 2013).



Şekil 3.25 Atriyal Fibrilasyon sinyal örneği (İnt. Kyn. 5).

3.6.16 İkinci derece AV Blok Tip-2

"Mobitz II" olarak da bilinen Tip 2 İkinci derece AV blok, neredeyse her zaman distal ileti sisteminin (His-Purkinje Sistemi) bir hastalığıdır (Şekil 3.26). Mobitz II kalp bloğu, PR uzamasından önce gelmeyen ve ardından PR kısalması gelmeyen aralıklı olarak iletilmeyen P dalgaları ile bir yüzey EKG'sinde karakterize edilir. Başarıyla yürütülen her QRS kompleksi için genellikle sabit sayıda iletilmemiş P dalgası vardır ve bu oran genellikle Mobitz II bloklarını tanımlarken belirtilir. Örneğin, her bir QRS kompleksi için iki P dalgasının olduğu Mobitz II bloğu "2: 1 Mobitz II bloğu" olarak adlandırılabilir. Bu tip AV bloğun tıbbi önemi, hızlı bir şekilde tam kalp bloğuna ilerleyebilmesidir, burada hiçbir kaçış ritmi ortaya çıkmayabilir. Bu durumda kişi Stokes-Adams atağı, kalp durması veya ani kalp ölümü yaşayabilir. Bu AV Blok formu için kesin tedavi implante edilmiş bir kalp pildir (Issa vd. 2009).



Şekil 3.26 İkinci derece AV Blok Tip-2 sinyal örneği (İnt. Kyn. 5).

3.6.17 Üçüncü derece AV Blok

Tam kalp bloğu olarak da bilinen üçüncü derece atriyoventriküler blok (AV blok), kalbin atriyumundaki sinoatriyal düğümde (SA düğümü) üretilen impulsun ventriküllere yayılmadığı tıbbi bir durumdur (Şekil 3.27). Dürtü engellendiği için, alt bölmelerdeki bir aksesuar kalp pili tipik olarak ventrikülleri aktive edecektir. Bu bir kaçış ritmi olarak bilinir. Bu aksesuar kalp pili SA düğümünde üretilen impulstan bağımsız olarak da aktive olduğu için, elektrokardiyogramda (EKG) iki bağımsız ritim kaydedilebilir (Issa vd. 2009).

- Düzenli P'den P'ye aralığa sahip P dalgaları (diğer bir deyişle sinüs ritmi) ilk ritmi temsil eder.

- Düzenli bir R-R aralığı olan QRS kompleksleri ikinci ritmi temsil eder. Tam kalp bloğunun ayırt edici özelliği, P dalgaları ile QRS kompleksleri arasında herhangi bir belirgin ilişkinin olmaması olduğundan, PR aralığı değişken olacaktır.
- Atriyal hız yaklaşık 100 vuru/dakikadır.
- Ventriküler hız yaklaşık 40 vuru/dakikadır.
- İki hız birbirinden bağımsız; atriyal impulsların ventriküllere iletildiğine dair hiçbir kanıt mevcut değildir.

Üçüncü derece AV bloğu olan hastalar tipik olarak şiddetli bradikardi (anormal derecede düşük ölçülen kalp hızı), hipotansiyon ve bazen hemodinamik istikrarsızlık yaşarlar (İnt. Kyn. 6).

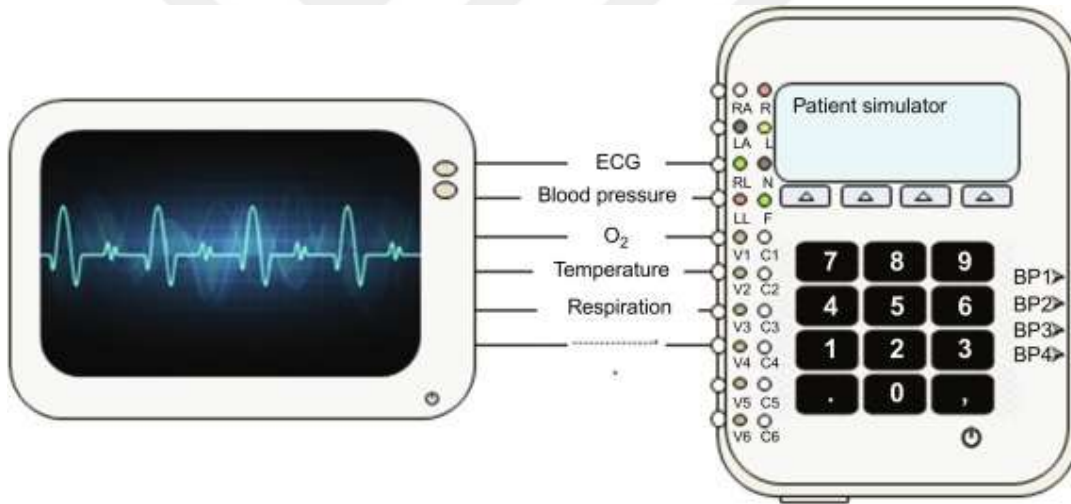


Şekil 3.27 Kalp hızı 40 vuru/dk (bpm) olan Üçüncü derece AV Blok sinyali (İnt. Kyn. 5).

3.7 Kalibrasyon

Kalibrasyon, belirlenmiş koşullar altında, doğruluğu bilinen bir ölçüm standardını veya sistemini kullanarak diğer test ve ölçüm aletinin doğruluğunun ölçülmesi, sapmalarının belirlenmesi ve doküman haline getirilmesi için kullanılan ölçümler dizisidir. Tıbbi ekipman kalibrasyonu, ölçümlerdeki belirsizliği en aza indirmek, hataları azaltmak ve ölçümleri kabul edilebilir bir düzeye getirmek için yapılır. Tekrarlanan kullanımla ve belirli bir süre boyunca, tüm ekipman bozulmaya başlar ve bu, doğruluğunu ve hassasiyetini etkiler. Tıbbi cihaz endüstrisinde, ölçümdeki sapmanın kabul edilemez olduğu bir gerçektir. Ekipmanın düzenli olarak kalibre edilmesi, endüstri tarafından tanımlanan standartların karşılanması ve ekipmanın işlevsel olmasını ve böylece doğru çıktı sağlamasını sağlayacaktır. Resim 3.16'da Hasta monitörleri ve EKG Simülatörleri ölçüm parametreleri örneği gösterilmiştir. Hastaneler ve klinikler için hastaların sağlığı ve güvenliği en önemli öncelik olmaya devam etmektedir. Bununla birlikte, doktorlar ve hemşireler hastaları izlemek için kullandıkları aletlerin doğruluğuna ve hassasiyetine

güvenmeleri gereklidir. Bu nedenle, bir cihazın hassasiyeti ve doğruluğu son derece önemlidir. Kalibrasyon ile: Gerçekleştirilen tüm ölçümlerin doğruluğu güvence altına alınır. Üretim kalitesi istenilen seviyeye yükseltilir. Üretim aşamalarında doğabilecek sapmalar ve hatalar önceden tespit edilerek giderilir. Ürünlerin diğer firma ürünleri ile uyumlu olması sağlanır. Rekabet imkânı artar. İleri teknolojiyi yakalama ve kullanma imkânı sağlanır. Üretilen ürünün Uluslararası standartlara uygunluğu sağlanır. Müşteriden haksız kazanç veya müşteriye haksız menfaat sağlanması önlenir. Sağlığımız doğru teşhis ve tedavi imkanları ile değerlendirilir. Bu nedenle, bir cihazın hassasiyeti ve doğruluğu son derece önemlidir. Kullanıcılara hizmet etmek ve halk sağlığı ve güvenliğinin tehlikeye atılmamasını sağlamak için tıbbi cihaz endüstrisi, FDA'nın 21 CFR Part 11 ve 820, Kalite Sistem Yönetmeliği ve ISO 13485 dahil olmak üzere sıkı standartlarla düzenlenir (Karaböce vd. 2020).



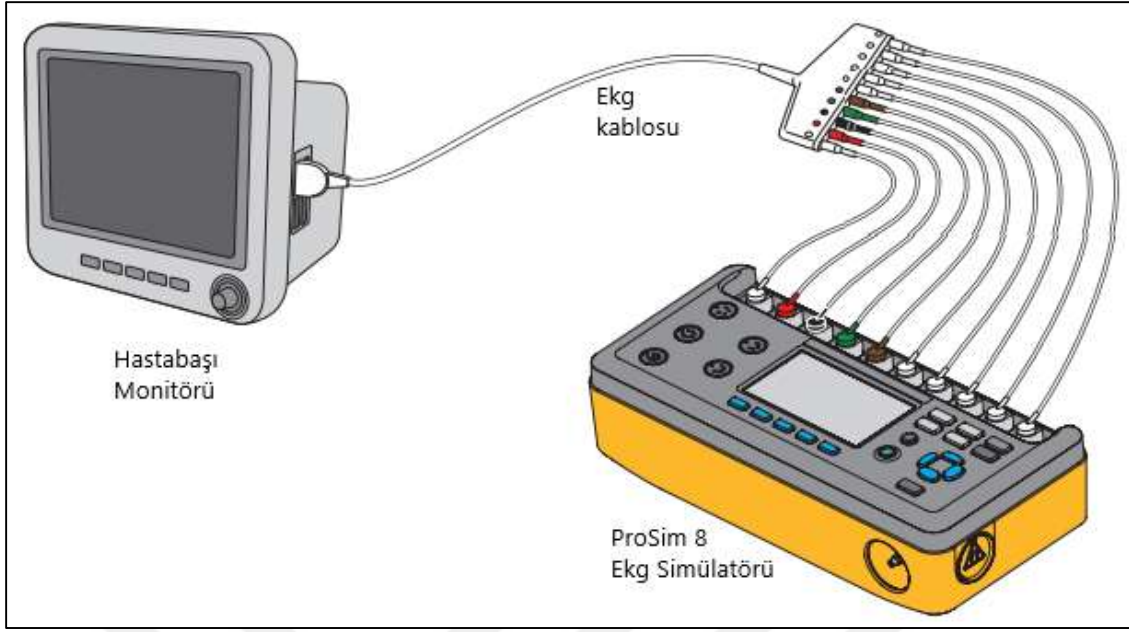
Resim 3.16 Hasta monitörleri ve EKG Simülatörleri ölçüm parametreleri (Karaböce vd. 2020).

3.8 EKG Simülatörü

EKG ve yaşamsal belirtileri ölçen cihazlarda kalibrasyon işlemi EKG simülatörleri adı verilen kalibrasyon cihazlarıyla yapılmaktadır. EKG simülatörü, kalbin elektriksel aktivitesinin ve yaşamsal belirtilere ait bilgilerin aynısını verebilecek sinyaller üreten cihazdır. Ölçülecek cihaza ait elektrotların simülatöre bağlanması ile istenilen sinyal tipleri simüle edilebilmektedir. Bu test ekipmanı ile birçok tıbbi cihaz onarılabılır, kalibre edilebilir, işlevler, alarmlar ve kablo bağlantıları kontrol edilebilmektedir. Yani bir EKG

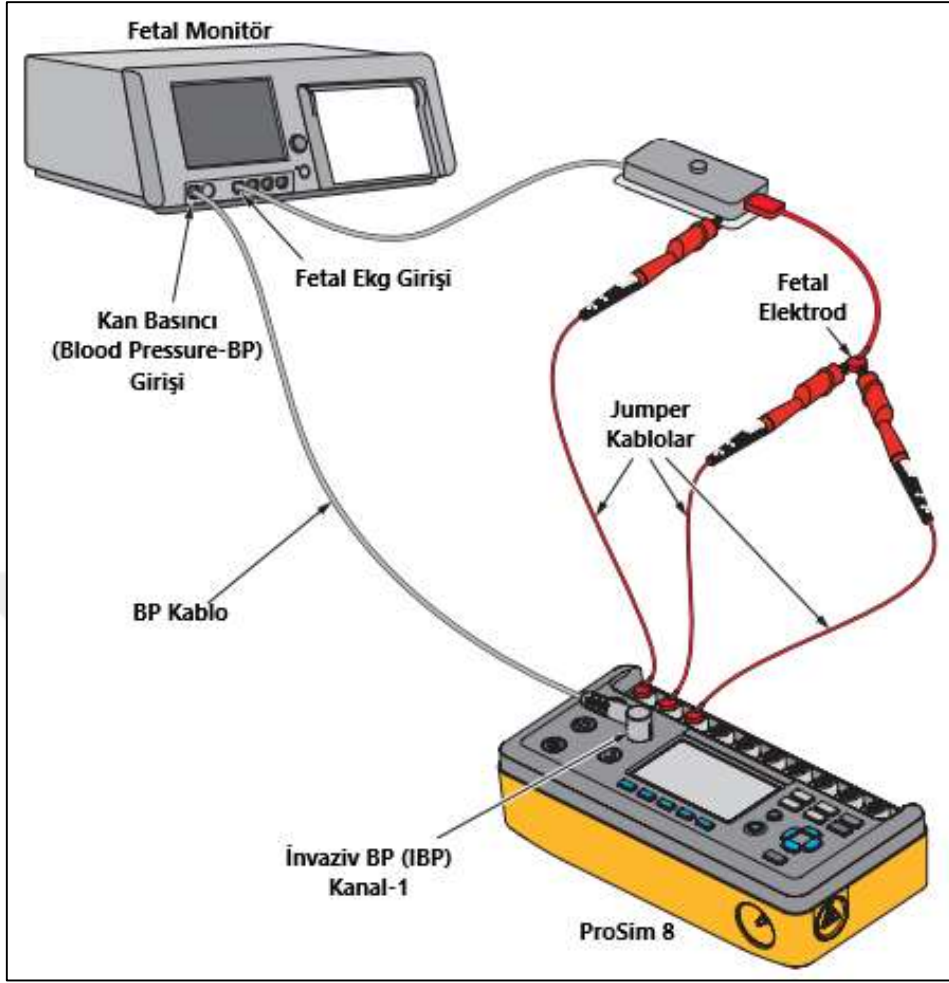
Simülatörü, insan kalbi olmadan insan kalbinin üreteceği elektrik dalgalarını üretir. Resim 3.17’de Fluke ProSim EKG Simülatörü ve Hastabaşı monitörü bağlantısı, Resim 3.18’de Fluke ProSim EKG Simülatörü ve Fetal monitör bağlantısı örnek olarak gösterilmiştir. EKG Simülatörleri, her tür kardiyak ekipmanın tasarımı, geliştirilmesi ve test edilmesi için kesinlikle gerekli bir araçtır. Bunun birkaç nedeni var. Birincisi, insanoğlunun güvenliği ile ilgilidir. Tasarımın herhangi bir aşamasında veya ekipmanın test edilmesi sırasında EKG ekipmanına gerekli giriş sinyallerini sağlamak için insanlar kullanılamaz (insanlar mümkün olan en iyi girdileri sağlasa bile). Aslında, insanlarla temas eden tüm tıbbi cihazların tıbbi bir ortamda kullanılmadan veya bir insana bağlanmadan önce kapsamlı bir şekilde test edilmesini, güvenli ve doğru olduğunun kanıtlanmasını sağlamak için mutlak kanunlar ve standartlar bulunmaktadır. Simülatörlerin gerekli olmasının ikinci nedeni güvenlikle ilgilidir, ancak tıbbi kullanım için onaylanmadan önce kardiyak monitörlerin ve diğer EKG ekipmanının tüm performans parametrelerini test etme ihtiyacı ile doğrudan ilgilidir. Simülatörlerin gerekli olmasının son nedeni, EKG tıbbi teşhis algoritmalarını (dijital sinyal işleme yazılımı) test etmenin gerçekten de tutarlı bir şekilde kalbin durumunun doğru tıbbi teşhisini vermesini sağlamak için bir yol bulmaktır. Bu üç konu EKG Simülatörlerinin ihtiyaç ve kullanımının temelini oluşturmaktadır.

Bir EKG Simülatörü yalnızca EKG Monitörü performans gereksinimlerini doğrulamak ve güvenlik nedenleriyle gerekli değildir, aynı zamanda tanı algoritmalarının geliştirilmesi, yaşamsal belirti sinyalleri ve aritmik EKG sinyalleri sağlamak için de vazgeçilmez bir araçtır.



Resim 3.17 Fluke ProSim EKG Simülatörü ve Hastabaşı monitörü bağlantısı (İnt. Kyn. 10).

Kardiyak Aritmi: Kalbin ritmi normalde sağ atriyum duvarında bulunan sinoatriyal (SA) düğüm tarafından oluşturulur ve düzenlenir. SA nodal pacemaker aktivitesi normalde kulakçıkların ve ventriküllerin ritmini yönetir. Normal ritim, minimum döngüsel dalgalanma ile çok düzenlidir. Ayrıca, atriyal kasılmayı her zaman normal kalpte bir ventriküler kasılma izler. Bu ritim düzensiz, çok hızlı (taşikardi) veya çok yavaş (bradikardi) olduğunda veya atriyal ve ventriküler atımların frekansı farklı olduğunda buna aritmi denir. Aritmi, kalp ritmindeki herhangi bir bozukluğu belirtmek için kullanılan genel bir terimdir (Gessman ve Trohman 2008).



Resim 3.18 Fluke ProSim EKG Simülatörü ve Fetal monitör bağlantısı (İnt. Kyn. 10).

4. BULGULAR

Bu çalışmada yaşamsal belirti sinyallerinden Normal Sinüs Ritmi, 13 adet aritmik EKG sinyali (Ventriküler Taşikardi, Sinüs Bradikardi, Sinüs Taşikardi, Supraventriküler Taşikardi, Ventriküler Paced, Atrial Flutter, Birinci derece AV Blok, İkinci derece AV Blok Tip-1, Ventriküler Fibrilasyon, Prematüre Ventriküler Kompleks, Atrial Fibrilasyon, İkinci derece AV Blok Tip-2, Üçüncü derece AV Blok), NIBP, ETCO₂ ve SPO₂ sinyalleri öncelikle matematiksel olarak Matlab üzerinde tasarlanmış ve ardından VHDL ile Xilinx-Vivado programında modellenmiştir. Bu sinyaller biyomedikal kalibrasyon uygulamalarında kullanılmak amacıyla Zynq-7000 XC7Z020 FPGA çipi için sentezlenmiş olup, bu geliştirme kartı ile uyumlu çalışan 14-bit AN9767 DAC modülü vasıtasıyla modellenen yaşamsal belirti sinyallerinin 4 kanallı bir osiloskoptan gerçek zamanlı olarak gözlemlenmesi sağlanmıştır.

Bu kısımda sinyale ait matematiksel çıkarım literatüre ve MIT-BIH aritmi veri tabanının Physiobank ATM bölümünden incelenen çok sayıda EKG sinyalinin zaman ve genlik değerlerine uygun olarak özgün bir şekilde oluşturulmuştur (İnt. Kyn. 2).

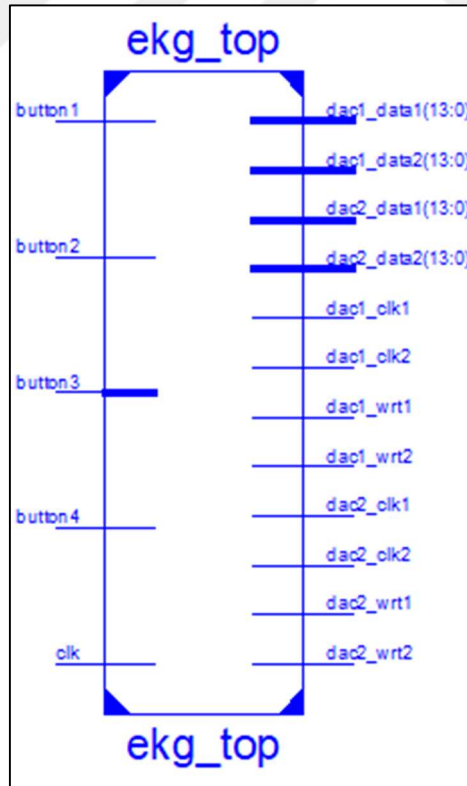
Sistem, parametrelere göre EKG sinyali üreten blok şeklinde tasarlanmıştır. Sistemin çalışma mantığı; çalışma kapsamında oluşturulan matematiksel denklemlerin sonuçları (EKG değerlerini hesaplayan fonksiyonlar) LUT'lar (Look-up Table) içerisine kaydedilmektedir. Daha sonra faz register'i oluşturularak, faz register'i yükselen her clock sinyalinde artmaktadır ve artan bu değer LUT'daki değerleri yükleyip çıkışa aktaracak şekilde modellenmiştir. Bu durum clock süresince her bir periyotta tekrarlanmaktadır (Karataş vd. 2020).

Generic kısmında çıkış sinyalinin bit sayısı, LUT derinliği, nokta sayısı, toplam bellek kullanımı, clock hızı ve sabit NSR parametreleri tanımlanmıştır. Port kısmında kontrol sinyalleri (clk-clock, rst-reset, en-enable) ve çıkış sinyalimiz tanımlanmıştır. Çıkış sinyali 14 bit, Lut boyutu 10 bit, nokta sayısı 2^{10} , toplam bellek kullanımı; çıkış sinyali $\times 2^{\text{lut boyutu}}$ (12×2^{10})'dur.

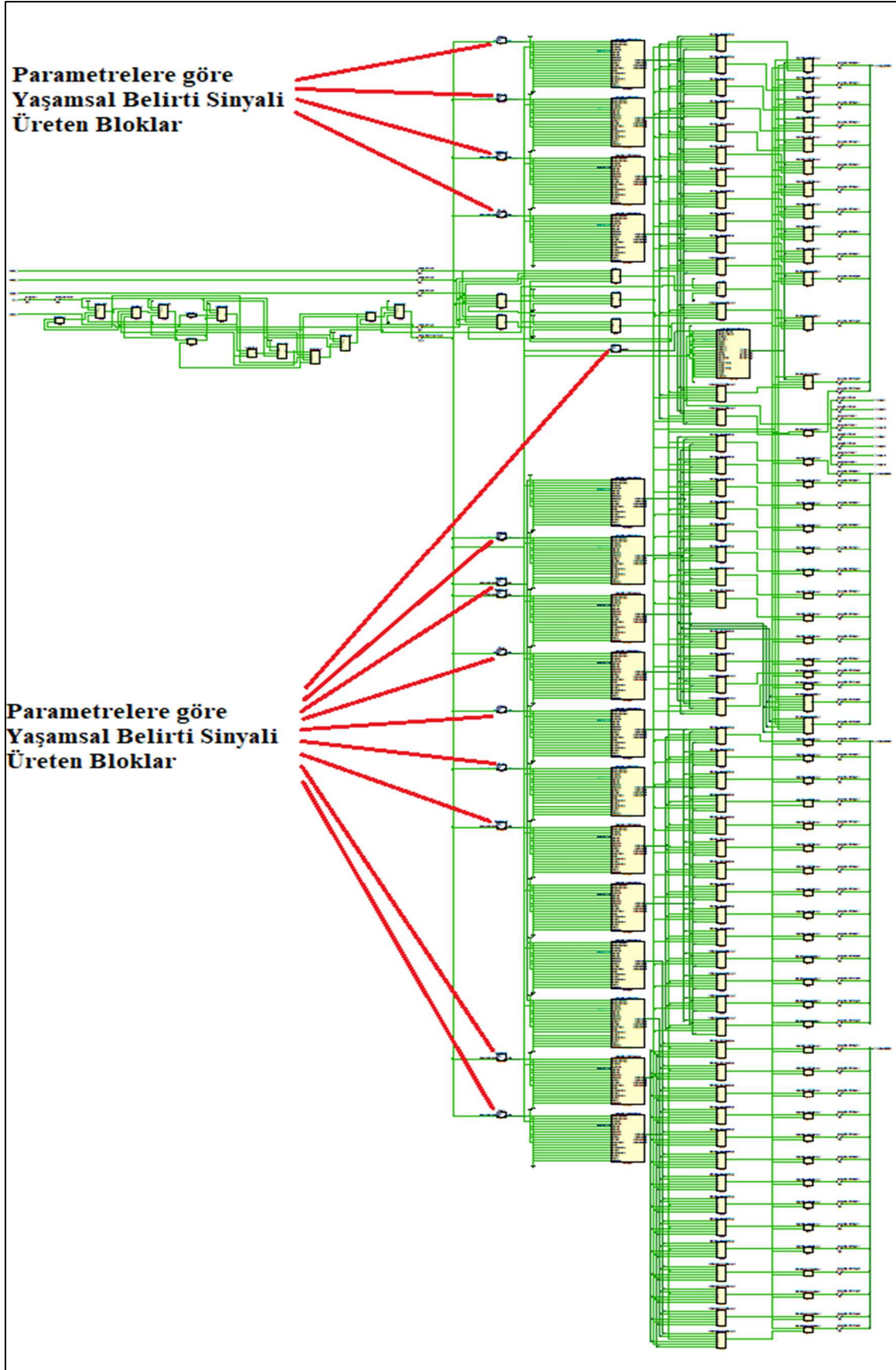
Architecture kısmı; her bir elemanı çıkış sinyali (EKG_bits) boyutunda yani 14 bit olan 2^{10} (lut_size) elemana sahip veri tipi, real'den signed dönüşümü yapan fonksiyon, EKG değerlerini ve indexlerini hesaplayan fonksiyon, LUT tablosu içerisinde NSR sinyaline ait her bir P, Q, R, S, T dalgalarının ve PR-segment, QRS kompleks, ST-segmentlerinin üretimi, hesaplanan LUT değerlerinin yüklenmesi ve her yükselen clock darbesinde “k” kadar artması için faz register 'inin oluşturulması şeklindedir.

Ana Process kısmında geçici faz değeri oluşturulur, reset durumunda bütün register'lar resetlenir ve enable “1” olduğunda her yükselen clock sinyalinde geçici faz değeri k kadar artarak LUT'da tutulan sonuçları çıkışa aktarılır.

Bu çalışmada kullanılan her sinyal öncelikle tek tek ve ardından toplu olarak FPGA için Vivado'da tasarlanmıştır. Çalışmadaki her bir sinyali kapsayan Parametrelere göre Yaşamsal belirti sinyalleri üreten blok'un birinci seviye ve ikinci seviye RTL şeması sırası ile Şekil 4.1 ve Şekil 4.2'de verilmiştir.



Şekil 4.1 Parametrelere göre Yaşamsal belirti sinyalleri üreten blok'un birinci seviye RTL şeması.



Şekil 4.2 Parametrelere göre Yaşamsal belirti sinyalleri üreten blok'un ikinci seviye RTL şeması.

Aşağıda bulunan başlıklar altında sırasıyla her bir sinyalin matematiksel fonksiyonlara dönüştürülüp Matlab programında modellenışı ve ardından VHDL ile Xilinx-Vivado programı üzerinden tasarlanması anlatılmıştır. Tasarıma ait matematiksel denklemler, grafikler, simülasyon sonuçları, osiloskop çıktıları, çip istatistikleri ile sistemin çalışma hızları ve Matlab-tabanlı yaşamsal belirti sinyalleri ile FPGA-tabanlı yaşamsal belirti sinyallerinin istatistiksel olarak karşılaştırılmış tabloları ve bu tablolardan elde edilen hata değerleri verilmiştir.

4.1 Normal Sinüs Ritmi Tasarımı

Çizelge 4.1 ve Çizelge 4.2’de NSR’ye ait zaman ve genlik parametreleri verilmiştir. NSR sinyaline ait matematiksel denklemler Çizelge 4.3’te verilmiştir. Kalp hızı dakikada 72 vuruş/dakika (bpm) olarak tasarlanan NSR sinyaline ait P dalgası üretiminin matematiksel denklemi Çizelge 4.3’te bulunan Denklem (1)’de, PR-segmenti üretimi Denklem (2)’de, QRS kompleksi üretimi Denklem (3)’te, ST-segmenti üretimi Denklem (4)’te, T Dalgası üretimi Denklem (5)’te ve T dalgasının son kısmından bir sonraki EKG sinyalinin P dalgasının başlangıcına kadar geçen durağan dönem Denklem (6)’da verilmiştir.

Çizelge 4.1 NSR 'nin zaman (time) parametreleri.

NSR parametreleri	Zaman (s)
P dalgası (p_int)	0.11
PR-intervalı (pr_int)	0.17
PR-segmenti (pr_seg)	0.06
ST-segmenti (st_seg)	0.10
QT-intervalı (qt_int)	0.40
QRS kompleksi (qrs_int)	0.09
T dalgası (t_int)	0.21

Çizelge 4.2 NSR 'nin genlik (amplitude) parametreleri.

NSR parametreleri	Genlik (mV)
P dalgası (p_peak)	0.15
Q dalgası (q_peak)	0.40
R dalgası (r_peak)	1.60
S dalgası (s_peak)	0.56
T dalgası (t_peak)	0.30

Çizelge 4.3 Matlab'ta tasarlanan NSR sinyali için matematiksel denklemler.

$$\begin{aligned} x_1 &= 0:0.005:p_int \\ y_1 &= p_peak * \sin \left(x_1 * \frac{\pi}{p_int} \right) \end{aligned} \quad (1)$$

$$\begin{aligned} x_2 &= p_int:0.01:pr_int \\ y_2 &= 0 * x_2 \end{aligned} \quad (2)$$

$$\begin{aligned} q_1 &= pr_int + 0.015 \\ x_3 &= pr_int:0.005:q_1 \\ y_3(Q \text{ wave}) &= -26.667 * x_3 + 4.53333 \\ r_1 &= pr_int + 0.045 \\ x_4 &= q_1:0.005:r_1 \\ y_4(R \text{ wave}) &= 66.667 * x_4 - 12.733 \end{aligned}$$

$$\begin{aligned} s_1 &= pr_int + 0.075 \\ x_5 &= r_1:0.005:s_1 \\ y_5(S_1 \text{ wave}) &= -72 * x_5 + 17.08 \end{aligned} \quad (3)$$

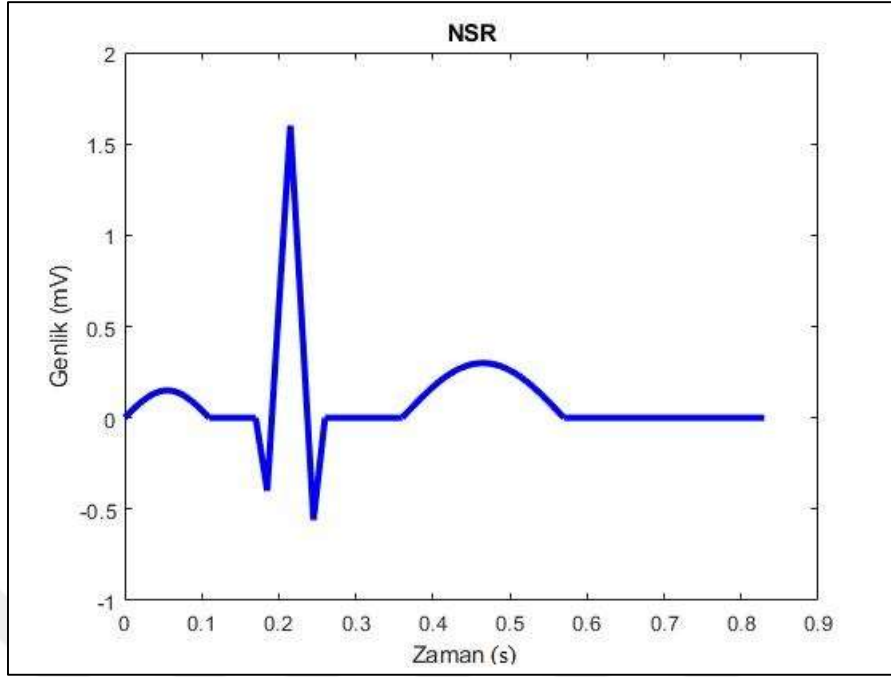
$$\begin{aligned} s_2 &= pr_int + qrs_int \\ x_6 &= s_1:0.005:s_2 \\ y_6(S_2 \text{ wave}) &= 37.333 * x_6 - 9.706 \end{aligned}$$

$$\begin{aligned} t_1 &= pr_int + qrs_int + st_seg \\ x_7 &= s_2:0.01:t_1 \\ y_7 &= 0 * x_7 \end{aligned} \quad (4)$$

$$\begin{aligned} t_2 &= pr_int + qt_int \\ x_8 &= t_1:0.005:t_2 \\ y_8 &= t_peak * \sin \left((x_8 - t_1) * \frac{\pi}{t_2 - t_1} \right) \end{aligned} \quad (5)$$

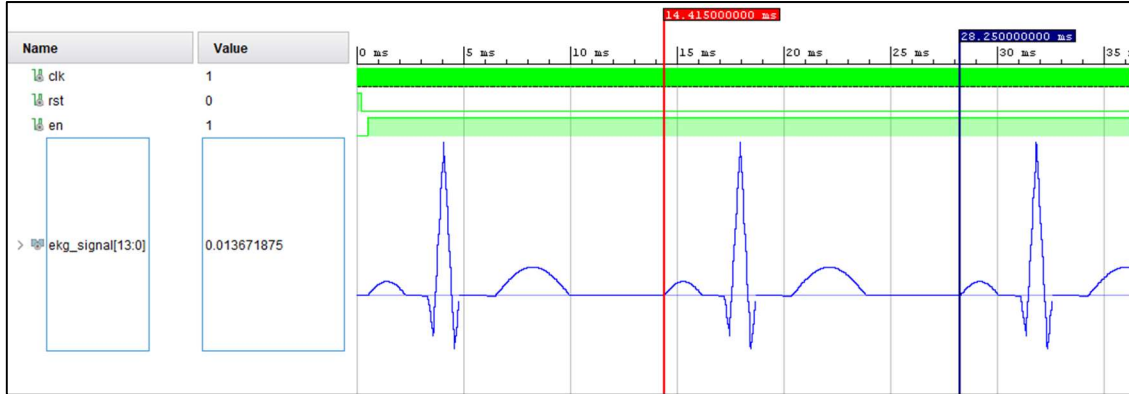
$$\begin{aligned} delay &= h - t_2 \\ x_9 &= t_2:0.01:h \\ y_9 &= 0 * x_9 \end{aligned} \quad (6)$$

Matematiksel çıkarımı yapıлып zaman ve genlik değerleri çizelgelerde verilen NSR sinyaline ait Matlab modelleme sonucu Şekil 4.3'te gösterilmiştir.



Şekil 4.3 72 vuru/dakika kalp hızına sahip Matlab'ta modellenen NSR sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında NSR sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan NSR sinyali Şekil 4.4'te gösterildiği gibi gözlemlenmiştir.



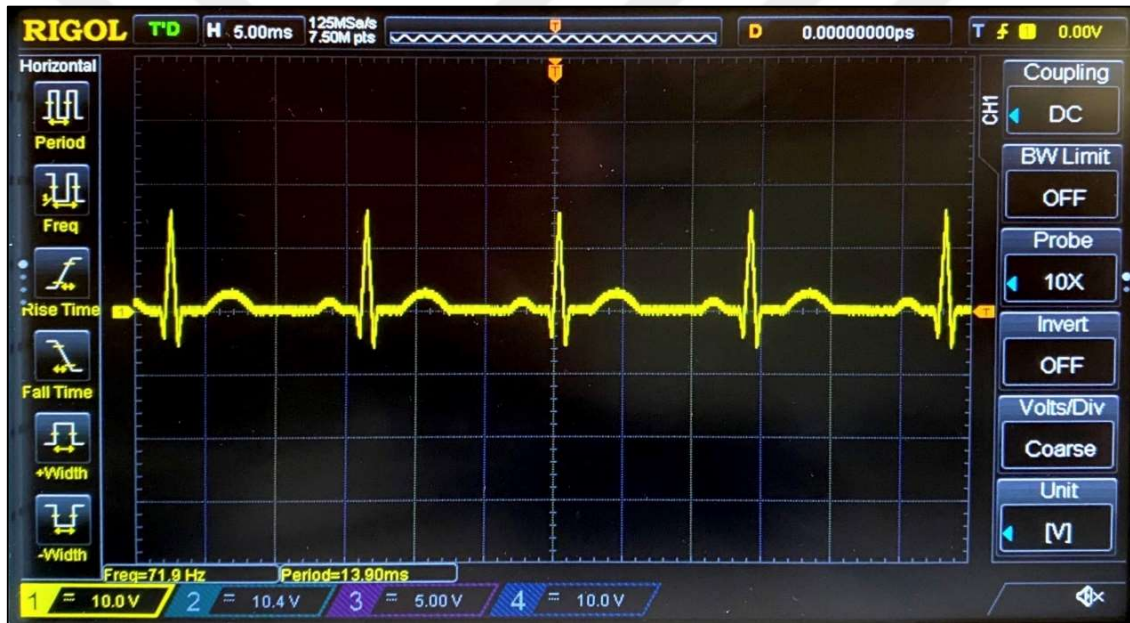
Şekil 4.4 NSR sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan NSR sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.4'te verilmiştir. NSR sinyaline ait maksimum çalışma frekansı 657.614 MHz olarak tespit

edilmiştir. 14-bit AN9767 DA modülü kullanılarak osiloskop üzerinden gözlemlenmiştir. NSR sinyalinin osiloskop sonucu Şekil 4.5'te gösterilmiştir.

Çizelge 4.4 NSR üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	38	106400	0.035
Slice LUTs sayısı	39	53200	0.073
LUT-FF çiftlerinin sayısı	37	40	92.5
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		657.614	



Şekil 4.5 NSR sinyaline ait osiloskop sonucu.

Matlab tabanlı NSR sinyali referans kabul edilerek FPGA-tabanlı NSR sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.5'te gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı NSR sinyali tasarımından elde edilen maksimum MSE (Ortalama Karesel Hata-Mean Squared Error) değeri $1.2319E-02$ 'dir.

Çizelge 4.5 NSR'nin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması.

NSR	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
P dalgası	0.00000	0.00000	0.00000
	0.01000	0.04225	0.04101
	0.02000	0.08109	0.08007
	0.03000	0.11336	0.11328
	0.04000	0.13644	0.13671
	0.05000	0.14847	0.14843
	0.06000	0.14847	0.14843
	0.07000	0.13644	0.13671
	0.08000	0.11336	0.11328
	0.09000	0.08109	0.08007
	0.10000	0.04225	0.04101
PR segmenti	0.11000	0.00183	0.00000
	0.17000	0.00000	0.00000
QRS kompleksi	0.17500	-0.13339	-0.13281
	0.18000	-0.26673	-0.26367
	0.20000	0.60040	0.61328
	0.21000	1.26707	1.26367
	0.21500	1.60004	1.61130
	0.22000	1.24000	1.25976
	0.22500	0.88000	0.90820
	0.23000	0.52000	0.49804
	0.24000	-0.20000	-0.20507
	0.25000	-0.37270	-0.37890
	0.25500	-0.18610	-0.19726
ST segmenti	0.26000	0.00000	0.00000
	0.36000	0.00000	0.00000
T dalgası	0.37000	0.04470	0.42968
	0.38000	0.08840	0.87890
	0.40000	0.16900	0.16992
	0.42000	0.23450	0.23437
	0.44000	0.27930	0.27929
	0.46000	0.29920	0.29882
	0.48000	0.29250	0.29296
	0.50000	0.25980	0.25976
	0.51000	0.23450	0.23437
	0.52000	0.20410	0.20312
	0.53000	0.16900	0.16992
	0.54000	0.13200	0.13281
	0.55000	0.08840	0.08789
	0.56000	0.04470	0.04492
Durağan dönem	0.57000	0.00000	0.00000
	0.83000	0.00000	0.00000

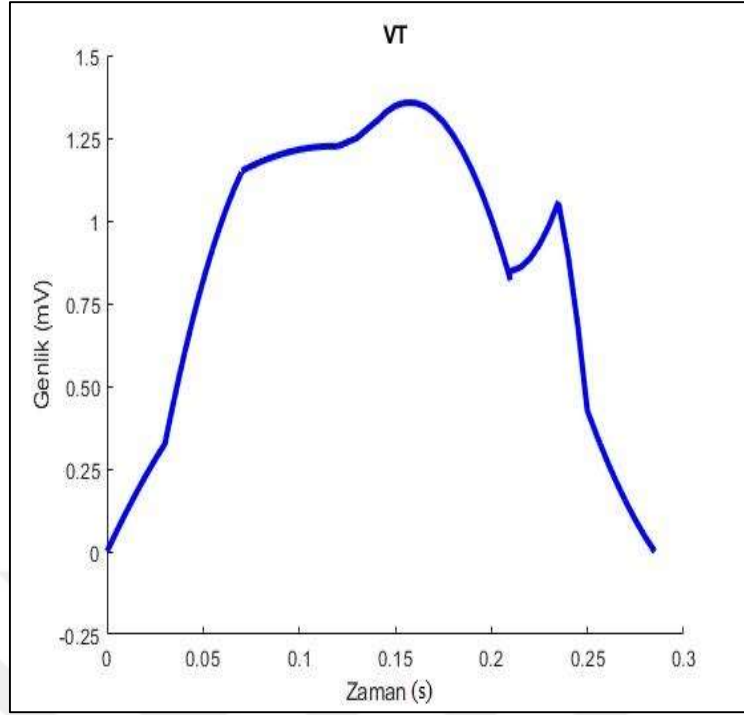
4.2 Ventriküler Taşikardi Sinyali Tasarımı

Ventriküler Taşikardi sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Kalp hızı 210 vuruş/dakika (bpm) olarak tasarlanan VT sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.6'da bulunan denklem 1-8'de verilmiştir.

Çizelge 4.6 Matlab'ta tasarlanan VT sinyali için matematiksel denklemler.

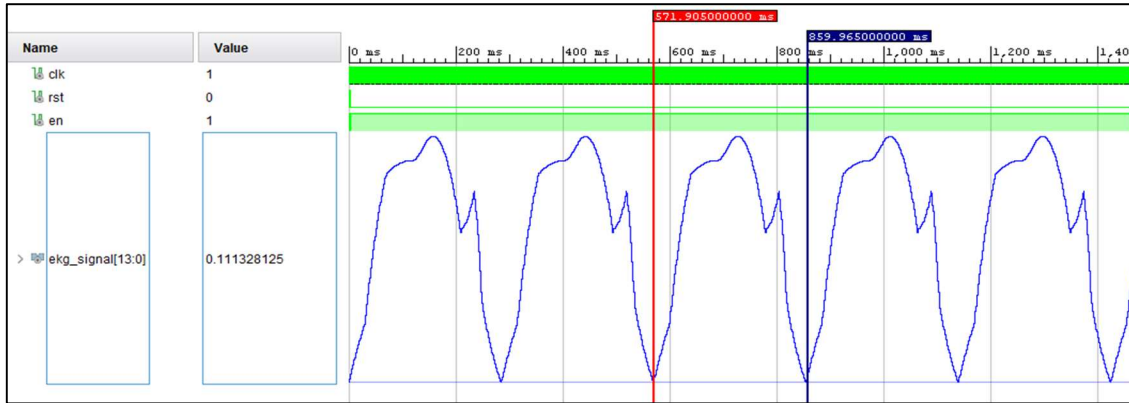
$x = 0.000:0.001:0.030 ;$ $y_1 = -22.222*x^2 + 5*x ;$	(1)
$x = 0.030:0.001:0.070;$ $y_2 = -83.975*x^2 + 16.643*x - 0.2951 ;$	(2)
$x = 0.070:0.001:0.120;$ $y_3 = -13.333*x^2 + 3.1333*x + 0.306 ;$	(3)
$x = 0.120:0.001:0.140;$ $y_4 = 50*x^2 - 11.5*x + 1.15 ;$	(4)
$x = 0.140:0.001:0.210;$ $y_5 = -78.062*x^2 + 24.592*x - 1.3936 ;$	(5)
$x = 0.210:0.001:0.235;$ $y_6 = 123.62*x^2 - 51.633*x + 5.7302 ;$	(6)
$x = 0.235:0.001:0.250;$ $y_7 = -400*x^2 + 177.2*x - 19.131 ;$	(7)
$x = 0.250:0.001:0.285;$ $y_8 = 42.857*x^2 - 27.786*x + 4.4379 ;$	(8)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan VT sinyaline ait Matlab modelleme sonucu Şekil 4.6'da gösterilmiştir.



Şekil 4.6 210 vuru/dakika kalp hızına sahip Matlab'ta modellenen VT sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında VT sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan VT sinyali Şekil 4.7’de gösterildiği gibi gözlemlenmiştir.



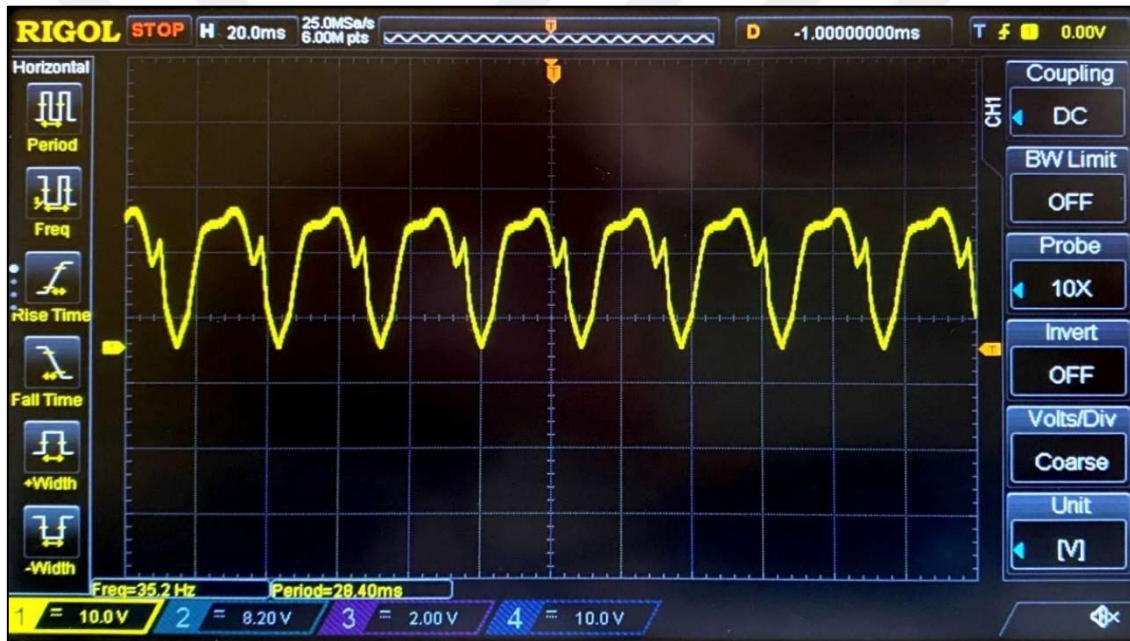
Şekil 4.7 VT sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan VT sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.7’de verilmiştir. VT sinyaline ait maksimum çalışma frekansı 657.614 MHz olarak tespit

edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.8’de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.7 VT üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	38	106400	0.035
Slice LUTs sayısı	39	53200	0.073
LUT-FF çiftlerinin sayısı	37	40	92.5
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		657.614	



Şekil 4.8 VT sinyaline ait osiloskop sonucu.

Matlab tabanlı VT sinyali referans kabul edilerek FPGA-tabanlı VT sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.8’de gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı VT sinyali tasarımından elde edilen maksimum MSE değeri $8.533\text{E-}07$ ’dir.

Çizelge 4.8 VT sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

VT	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
Denklem (1)	0.00000	0.000000	0.000000
	0.01000	0.119445	0.119629
	0.02000	0.227778	0.228271
Denklem (1-2)	0.03000	0.321531	0.320740
Denklem (2)	0.03500	0.461339	0.464172
	0.04000	0.590650	0.593567
	0.05000	0.817781	0.820923
	0.06000	1.002925	1.001282
	0.06500	1.079752	1.078491
Denklem (2-3)	0.07000	1.149998	1.150513
Denklem (3)	0.07500	1.164998	1.164856
	0.08000	1.178332	1.178284
	0.09000	1.199999	1.199951
	0.10000	1.215000	1.215210
	0.11000	1.223334	1.223450
	0.11500	1.225001	1.224976
Denklem (3-4)	0.12000	1.225002	1.225586
Denklem (4)	0.12500	1.234375	1.234741
	0.13000	1.250000	1.250100
	0.13500	1.271875	1.271775
Denklem (4-5)	0.14000	1.298162	1.298362
Denklem (5)	0.14500	1.327466	1.327566
	0.15000	1.347013	1.347013
	0.16000	1.356832	1.356832
	0.17000	1.327621	1.327621
	0.18000	1.259378	1.259378
	0.19000	1.152105	1.152145
	0.20000	1.005800	1.005800
	0.20500	0.918011	0.918011
Denklem (5-6)	0.21000	0.820465	0.820465
Denklem (6)	0.21500	0.858599	0.858599
	0.22000	0.885370	0.885270
	0.23000	0.985270	0.985270
Denklem (6-7)	0.23500	1.052500	1.052500
Denklem (7)	0.24000	0.892500	0.892500
	0.24500	0.682500	0.682600
Denklem (7-8)	0.25000	0.424906	0.424906
Denklem (8)	0.25500	0.348116	0.348116
	0.26000	0.276683	0.276683
	0.27000	0.149888	0.149888
	0.28000	0.044522	0.044622
	0.28500	0.000000	0.000000

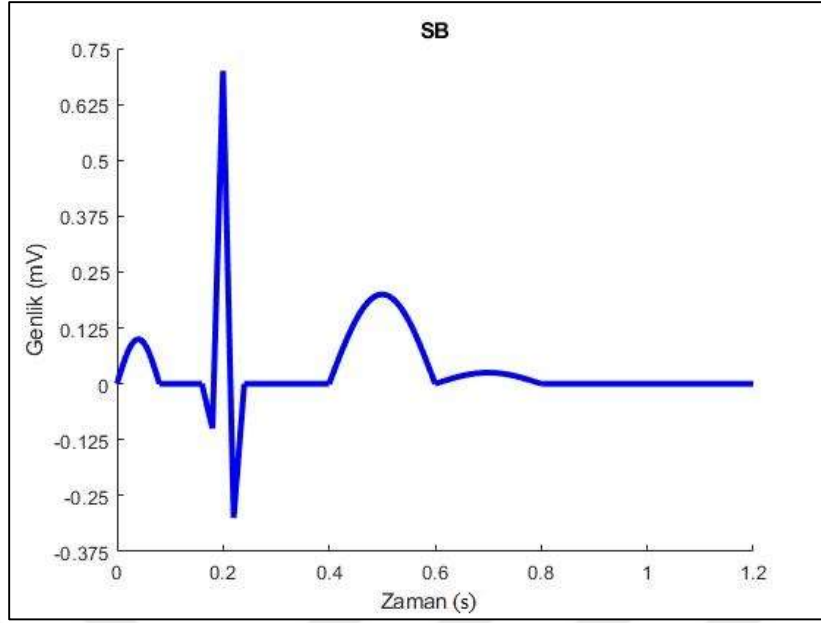
4.3 Sinüs Bradikardi Sinyali Tasarımı

Sinüs Bradikardi sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Kalp hızı 50 vuruş/dakika (bpm) olarak tasarlanan SB sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.9'da bulunan denklem 1-10'da verilmiştir.

Çizelge 4.9 Matlab'ta tasarlanan Sinüs Bradikardi sinyali için matematiksel denklemler.

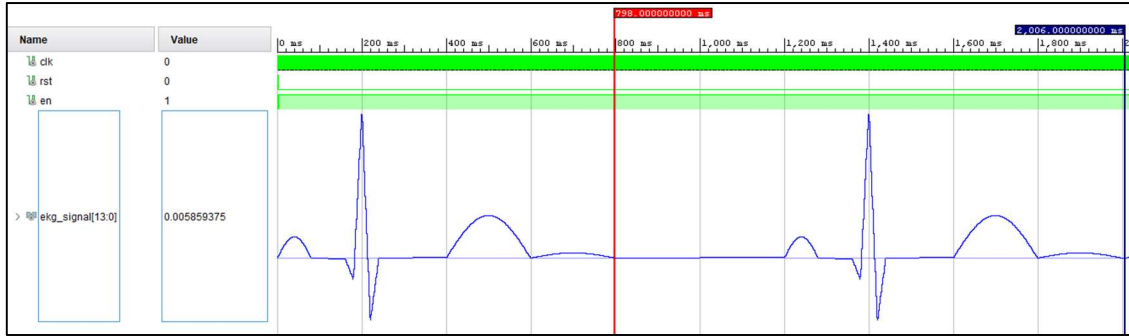
$x = 0.000:0.010:0.080;$ $y_1 = 0.04 * \sin \left(x * \frac{\pi}{0.08} \right)$	(1)
$x = 0.080:0.005:0.160;$ $y_2 = 0 * x ;$	(2)
$x = 0.160:0.005:0.180;$ $y_3 = -2 * x + 0.32 ;$	(3)
$x = 0.180:0.005:0.200;$ $y_4 = 16 * x - 2.92 ;$	(4)
$x = 0.200:0.005:0.220;$ $y_5 = - 20 * x + 4.28 ;$	(5)
$x = 0.220:0.005:0.240;$ $y_6 = 6 * x - 1.44 ;$	(6)
$x = 0.240:0.005:0.400;$ $y_7 = 0 * x ;$	(7)
$x = 0.400:0.010:0.600;$ $y_8 = 0.08 * \sin \left(x * \frac{\pi}{0.2} \right)$	(8)
$x = 0.600:0.010:0.800;$ $y_9 = -0.01 * \sin \left(x * \frac{\pi}{0.2} \right)$	(9)
$x = 0.800:0.005:1.200;$ $y_{10} = 0 * x ;$	(10)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan SB sinyaline ait Matlab modelleme sonucu Şekil 4.9'da gösterilmiştir.



Şekil 4.9 50 vuru/dakika kalp hızına sahip Matlab'ta modellenen Sinüs Bradikardi sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında SB sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan SB sinyali Şekil 4.10'da gösterildiği gibi gözlemlenmiştir.

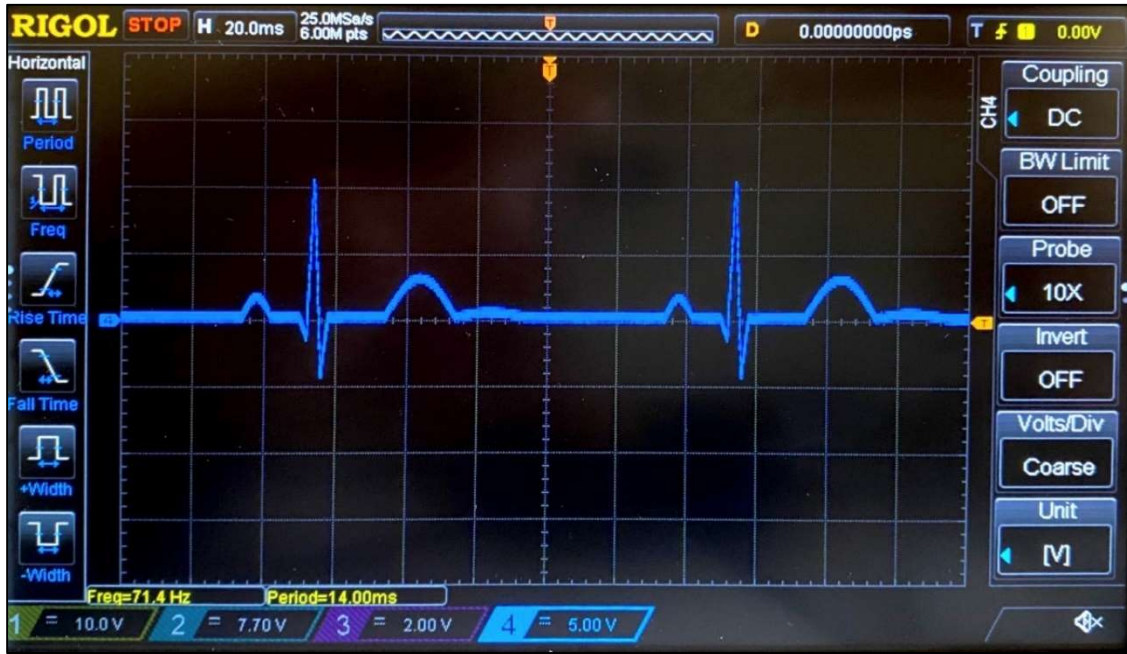


Şekil 4.10 Sinüs Bradikardi sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan SB sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.10'da verilmiştir. SB sinyaline ait maksimum çalışma frekansı 651.827 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.11'de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.10 SB sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	39	106400	0.036
Slice LUTs sayısı	40	53200	0.075
LUT-FF çiftlerinin sayısı	38	40	95
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)	651.827		



Şekil 4.11 Sinüs Bradikardi sinyaline ait osiloskop sonucu.

Matlab tabanlı SB sinyali referans kabul edilerek FPGA-tabanlı SB sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.11’de gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı SB sinyali tasarımından elde edilen maksimum MSE değeri $9.3017E-06$ ’dır.

Çizelge 4.11 SB sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

SB	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
Denklem (1)	0.00000	0.000000	0.000000
	0.01000	0.038268	0.036011
	0.03000	0.092388	0.091248
	0.05000	0.092388	0.091858
	0.07000	0.038268	0.036926
Denklem (1-2)	0.08000	0.000000	0.000000
Denklem (2-3)	0.16000	0.000000	0.000000
Denklem (3)	0.16500	-0.026855	-0.026855
	0.17000	-0.050000	-0.050354
	0.17500	-0.073853	-0.073853
Denklem (3-4)	0.18000	-0.100000	-0.099851
Denklem (4)	0.18500	0.113525	0.113525
	0.19000	0.300000	0.301208
	0.19500	0.488892	0.488892
Denklem (4-5)	0.20000	0.700000	0.676575
Denklem (5)	0.20500	0.436096	0.436096
	0.21000	0.200000	0.201416
	0.21500	-0.033264	-0.033264
Denklem (5-6)	0.22000	-0.300000	-0.292053
Denklem (6)	0.22500	-0.221558	-0.221558
	0.23000	-0.150000	-0.151367
	0.23500	-0.080872	-0.080872
Denklem (6-7)	0.24000	0.000000	0.000000
Denklem (7-8)	0.40000	0.000000	0.000000
Denklem (8)	0.41000	0.031287	0.032959
	0.43000	0.090798	0.092163
	0.47000	0.178201	0.178833
	0.53000	0.178201	0.177917
	0.55000	0.141421	0.140991
	0.59000	0.031287	0.031128
Denklem (8-9)	0.60000	0.000000	0.000000
Denklem (9)	0.61000	0.003911	0.003967
	0.63000	0.011350	0.011292
	0.67000	0.022275	0.022278
	0.69000	0.024692	0.024719
	0.73000	0.022278	0.022278
	0.75000	0.017678	0.017700
	0.79000	0.003967	0.003967
Denklem (9-10)	0.80000	0.000000	0.000000
Denklem (10)	1.20000	0.000000	0.000000

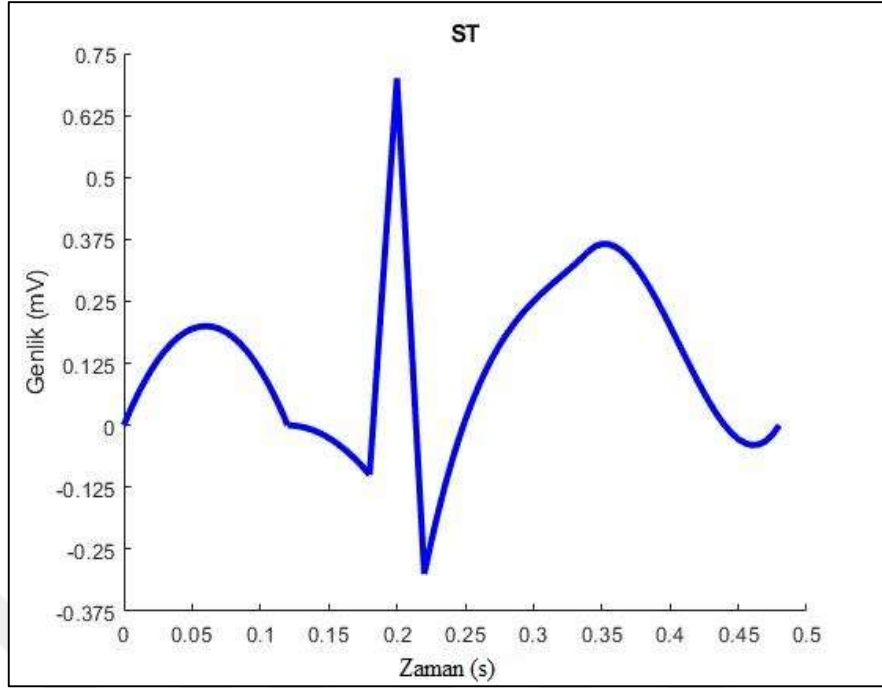
4.4 Sinüs Taşikardi Sinyali Tasarımı

Sinüs Taşikardi sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Kalp hızı 125 vuruş/dakika (bpm) olarak tasarlanan ST sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.12’de bulunan denklem 1-6’da verilmiştir.

Çizelge 4.12 Matlab'ta tasarlanan Sinüs Taşikardi sinyali için matematiksel denklemler.

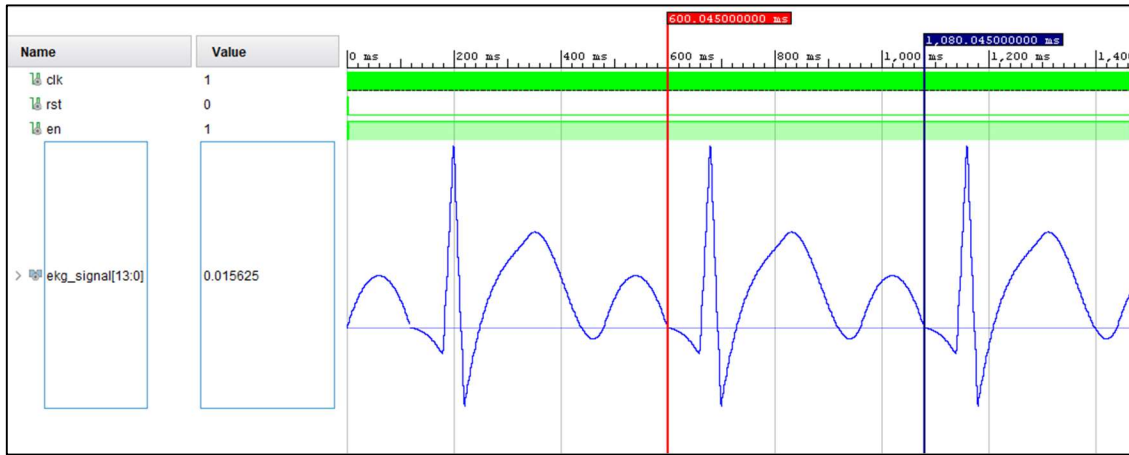
$x = 0.000:0.010:0.120 ;$ $y_1 = -22.222*x^2 + 2.6667*x - 4*10^{-17} ;$	(1)
$x = 0.120:0.010:0.180 ;$ $y_2 = -10.833*x^2 + 2.5833*x - 0.154 ;$	(2)
$x = 0.180:0.005:0.200 ;$ $y_3 = 16*x - 2.92 ;$	(3)
$x = 0.200:0.005:0.220 ;$ $y_4 = -20*x + 4.28 ;$	(4)
$x = 0.220:0.010:0.340 ;$ $y_5 = 145.83*x^3 - 140*x^2 + 45.742*x - 4.96 ;$	(5)
$x = 0.340:0.010:0.480 ;$ $y_6 = 250*x^3 - 305*x^2 + 121.8*x - 15.84 ;$	(6)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan ST sinyaline ait Matlab modelleme sonucu Şekil 4.12’de gösterilmiştir.



Şekil 4.12 125 vuru/dakika kalp hızına sahip Matlab'ta modellenen Sinüs Taşikardi sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında ST sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan ST sinyali Şekil 4.13'te gösterildiği gibi gözlemlenmiştir.



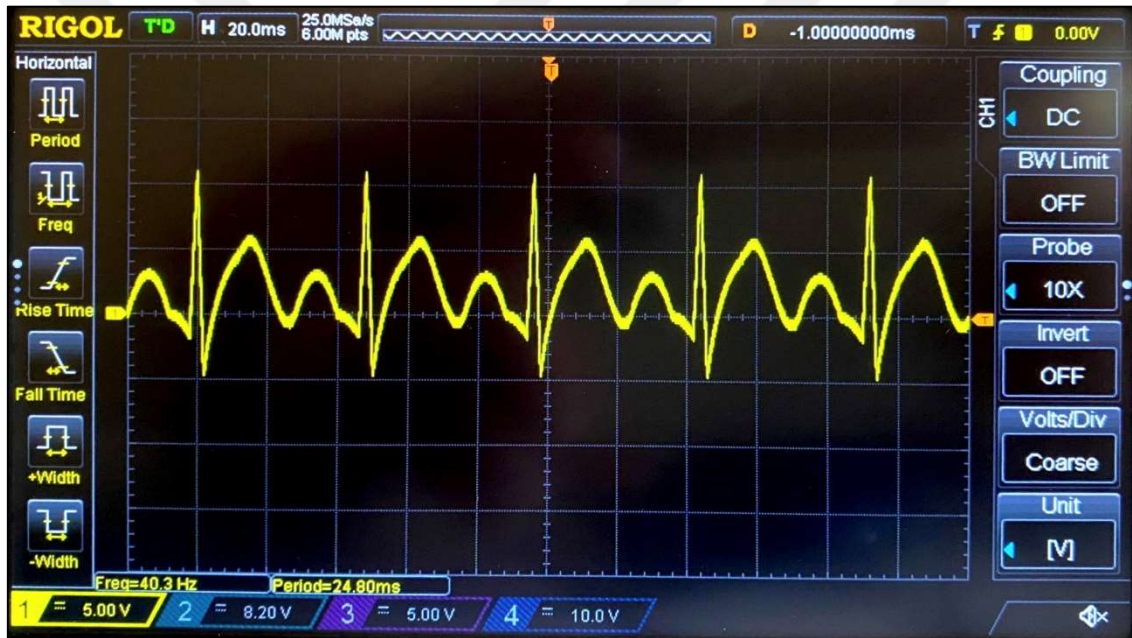
Şekil 4.13 Sinüs Taşikardi sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan ST sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.13'te verilmiştir. ST sinyaline ait maksimum çalışma frekansı 663.504 MHz olarak tespit

edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.14'te olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.13 ST sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	37	106400	0.034
Slice LUTs sayısı	38	53200	0.071
LUT-FF çiftlerinin sayısı	36	40	90
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		663.504	



Şekil 4.14 Sinüs Taşikardi sinyaline ait osiloskop sonucu.

Matlab tabanlı ST sinyali referans kabul edilerek FPGA-tabanlı ST sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.14'te gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı ST sinyali tasarımından elde edilen maksimum MSE değeri $1.95208E-05$ 'tir.

Çizelge 4.14 ST 'nin Matlab ve Vivado 'da zaman ve genlik açısından karşılaştırılması.

ST	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
Denklem (1)	0.00000	0.000000	0.000000
	0.01000	0.061112	0.060425
	0.03000	0.150003	0.150146
	0.05000	0.194450	0.192566
	0.07000	0.194453	0.194702
	0.09000	0.150012	0.149841
	0.11000	0.061127	0.062256
Denklem (1-2)	0.12000	0.000000	0.000000
Denklem (2)	0.13000	-0.003122	-0.003052
	0.15000	-0.025619	-0.025940
	0.17000	-0.069782	-0.069275
Denklem (2-3)	0.18000	-0.093079	-0.093079
Denklem (3)	0.18500	0.100000	0.094604
	0.19000	0.301208	0.301208
	0.19500	0.500000	0.507507
Denklem (3-4)	0.20000	0.695190	0.695190
Denklem (4)	0.20500	0.450000	0.471191
	0.21000	0.213318	0.213318
	0.21500	-0.050000	-0.044861
Denklem (4-5)	0.22000	-0.299072	-0.299072
Denklem (5)	0.23000	-0.177566	-0.178528
	0.25000	0.010234	-0.011292
	0.27000	0.136780	0.135803
	0.29000	0.219570	0.219421
	0.31000	0.276104	0.275269
	0.33000	0.323882	0.323486
Denklem (5-6)	0.34000	0.350342	0.350342
Denklem (6)	0.35000	0.365625	0.365601
	0.37000	0.336875	0.336304
	0.39000	0.253125	0.253601
	0.40000	0.201416	0.201416
	0.41000	0.144375	0.143738
	0.42000	0.090332	0.090332
	0.43000	0.040625	0.041504
	0.44000	0.000000	0.000000
	0.45000	-0.028125	-0.028076
	0.46000	-0.040283	-0.040283
	0.47000	-0.031875	-0.031738
	0.48000	0.000000	0.000000

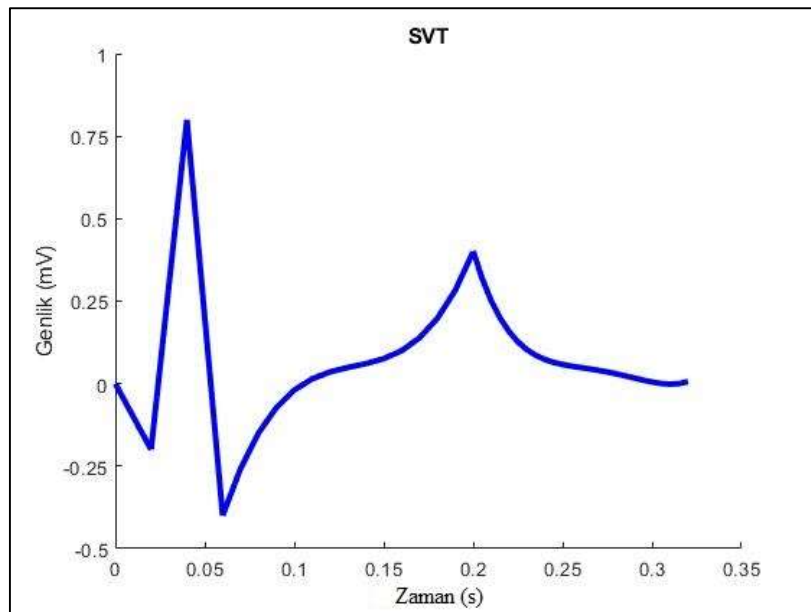
4.5 Supraventriküler Taşikardi Sinyali Tasarımı

Supraventriküler Taşikardi sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Kalp hızı 210 vuruş/dakika (bpm) olarak tasarlanan SVT sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.15'te bulunan denklem 1-5'te verilmiştir.

Çizelge 4.15 Matlab'ta tasarlanan SVT sinyali için matematiksel denklemler.

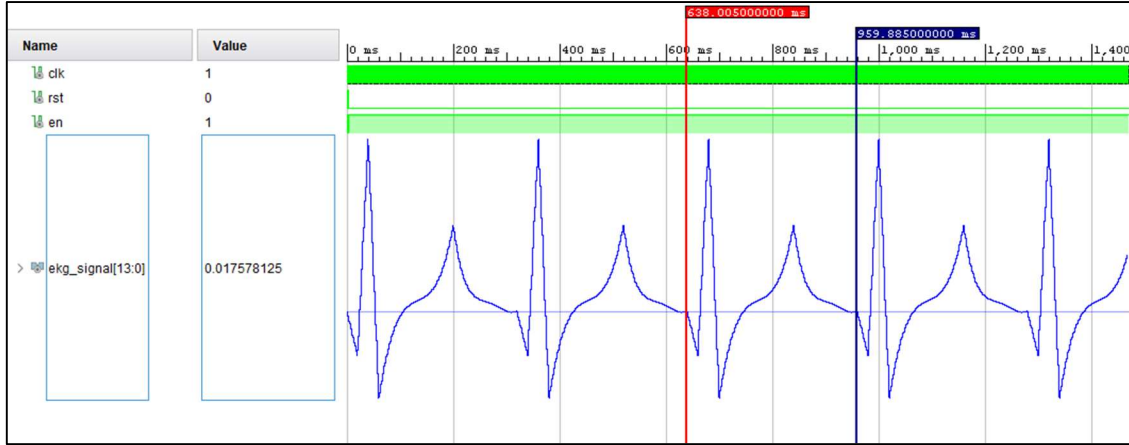
$x = 0.000:0.004:0.020 ;$ $y_1 = -4*x ;$	(1)
$x = 0.020:0.004:0.040 ;$ $y_2 = 20*x - 0.48 ;$	(2)
$x = 0.040:0.004:0.060 ;$ $y_3 = -24*x + 1.28 ;$	(3)
$x = 0.060:0.010:0.200 ;$ $y_4 = 372.02*x^3 - 149.11*x^2 + 20.369*x - 0.9257 ;$	(4)
$x = 0.200:0.010:0.320 ;$ $y_5 = 4542.4*x^4 - 5000.5*x^3 + 2058.9*x^2 - 376.2*x + 25.781 ;$	(5)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan SVT sinyaline ait Matlab modelleme sonucu Şekil 4.15'te gösterilmiştir.



Şekil 4.15 210 vuruş/dakika kalp hızına sahip Matlab'ta modellenen SVT sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında SVT sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan SVT sinyali Şekil 4.16’da gösterildiği gibi gözlemlenmiştir.



Şekil 4.16 SVT sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan SVT sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.16’da verilmiştir. SVT sinyaline ait maksimum çalışma frekansı 657.614 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.17’de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.16 SVT sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	38	106400	0.035
Slice LUTs sayısı	39	53200	0.073
LUT-FF çiftlerinin sayısı	37	40	92.5
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		657.614	

Matlab tabanlı SVT sinyali referans kabul edilerek FPGA-tabanlı SVT sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.17’de gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı SVT sinyali tasarımından elde edilen maksimum MSE değeri 6.1387E-06’dır.

Çizelge 4.17 SVT'nin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması.

SVT	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
Denklem (1)	0.00000	0.000000	0.000000
	0.00400	-0.040000	-0.040588
	0.00800	-0.081482	-0.081482
	0.01200	-0.120000	-0.122070
	0.01600	-0.159607	-0.159607
Denklem (1-2)	0.02000	-0.200000	-0.198975
Denklem (2)	0.02400	0.000000	0.000000
	0.02800	0.200000	0.207520
	0.03200	0.395203	0.395203
	0.03600	0.600000	0.598755
Denklem (2-3)	0.04000	0.797729	0.797729
Denklem (3)	0.04400	0.560000	0.572510
	0.04800	0.328369	0.328369
	0.05200	0.080000	0.084534
	0.05600	-0.159607	-0.159607
Denklem (3-4)	0.06000	-0.400000	-0.399170
Denklem (4)	0.07000	-0.256348	-0.256348
	0.09000	-0.074158	-0.074158
	0.10000	-0.019700	-0.019226
	0.11000	0.014954	0.014954
	0.12000	0.035616	0.035706
	0.13000	0.049133	0.049133
	0.14000	0.060567	0.060730
	0.15000	0.075378	0.075378
	0.17000	0.139465	0.139465
	0.18000	0.197942	0.199280
	0.19000	0.281677	0.281677
Denklem (4-5)	0.20000	0.402100	0.398560
Denklem (5)	0.21000	0.253601	0.253601
	0.22000	0.158201	0.158997
	0.23000	0.103455	0.103455
	0.24000	0.073303	0.073547
	0.25000	0.057983	0.057983
	0.26000	0.048825	0.048828
	0.28000	0.029795	0.029907
	0.29000	0.017090	0.017090
	0.30000	0.004850	0.004883
	0.31000	-0.001526	-0.001526
	0.32000	0.006231	0.006104



Şekil 4.17 SVT sinyaline ait osiloskop sonucu.

4.6 Ventriküler Paced Sinyali Tasarımı

Ventriküler Paced sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Kalp hızı 75 vuruş/dakika (bpm) olarak tasarlanan VP sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.18’de bulunan denklem 1-5’de verilmiştir.

Çizelge 4.18 Matlab'ta tasarlanan Ventriküler Paced sinyali için matematiksel denklemler.

$$\begin{aligned} x &= 0.000:0.010:0.080 ; \\ y_1 &= 108.33 * x^2 - 14.167 * x + 0.08 ; \end{aligned} \quad (1)$$

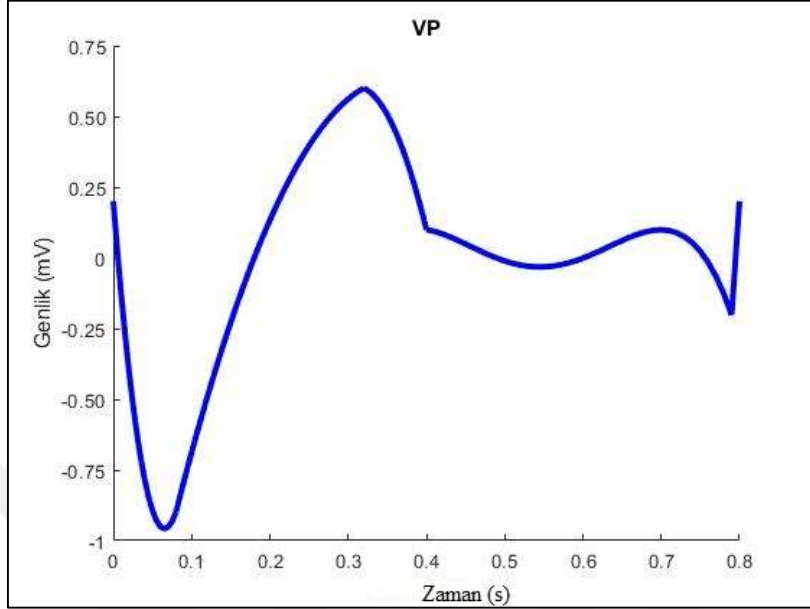
$$\begin{aligned} x &= 0.080:0.020:0.320 ; \\ y_2 &= -7.8571 * x^2 + 5.6429 * x - 0.7611 ; \end{aligned} \quad (2)$$

$$\begin{aligned} x &= 0.320:0.010:0.400 ; \\ y_3 &= -25 * x^2 + 15.5 * x - 2.16 ; \end{aligned} \quad (3)$$

$$\begin{aligned} x &= 0.400:0.010:0.790 ; \\ y_4 &= -91.685 * x^4 + 199.66 * x^3 - 158.63 * x^2 + 54.363 * x - 6.7556 ; \end{aligned} \quad (4)$$

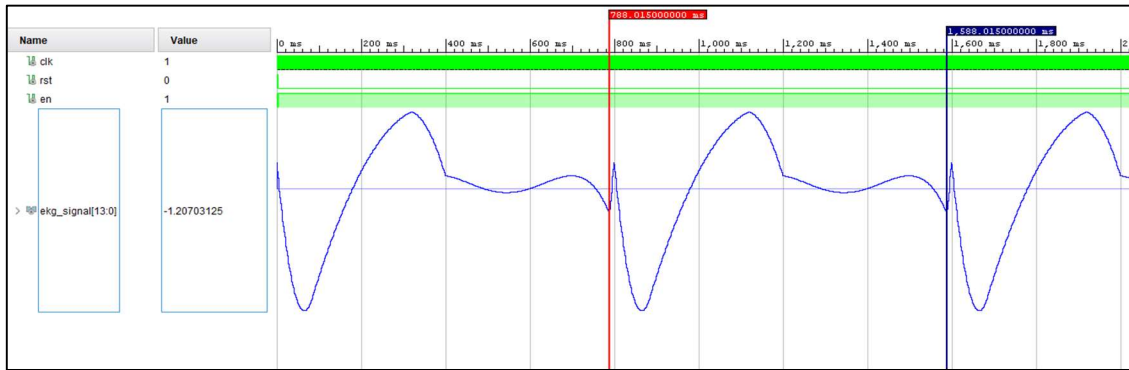
$$\begin{aligned} x &= 0.790:0.002:0.800 ; \\ y_5 &= 16 * x - 12.72 ; \end{aligned} \quad (5)$$

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan VP sinyaline ait Matlab modelleme sonucu Şekil 4.18’de gösterilmiştir.



Şekil 4.18 75 vuru/dakika kalp hızına sahip Matlab’ta modellenen Ventriküler Paced sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında VP sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan VP sinyali Şekil 4.19’da gösterildiği gibi gözlemlenmiştir.



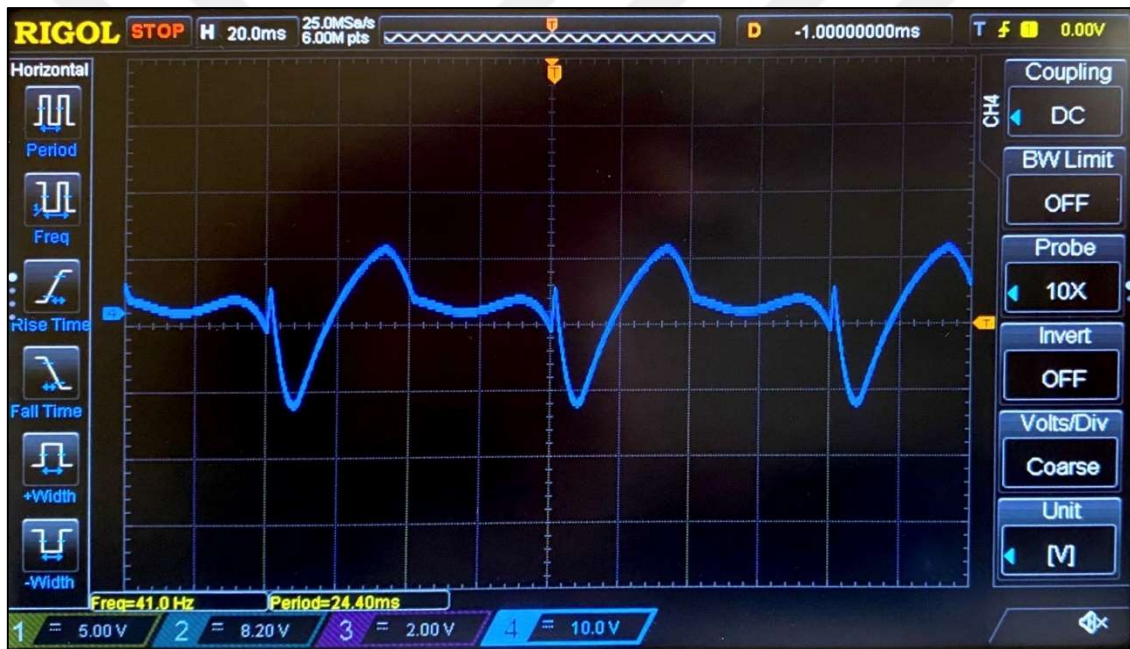
Şekil 4.19 Ventriküler Paced sinyaline ait Vivado Simüasyon sonuçları.

Tasarlanan VP sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.19’da verilmiştir. VP sinyaline ait maksimum çalışma frekansı 651.827 MHz olarak tespit

edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.20’de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.19 VP sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	39	106400	0.036
Slice LUTs sayısı	40	53200	0.075
LUT-FF çiftlerinin sayısı	38	40	95
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		651.827	



Şekil 4.20 Ventriküler Paced sinyaline ait osiloskop sonucu.

Matlab tabanlı VP sinyali referans kabul edilerek FPGA-tabanlı VP sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.20’de gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı VP sinyali tasarımından elde edilen maksimum MSE değeri $2.95388E-05$ ’tir.

Çizelge 4.20 VP'nin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması.

VP	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
Denklem (1)	0.00000	0.200000	0.199890
	0.01000	-0.127093	-0.132141
	0.03000	-0.618783	-0.613403
	0.05000	-0.893813	-0.894165
	0.07000	-0.952183	-0.950623
Denklem (1-2)	0.08000	-0.903120	-0.900120
Denklem (2)	0.10000	-0.688453	-0.687561
	0.14000	-0.312733	-0.312805
	0.18000	0.000013	-0.000916
	0.22000	0.250136	0.248718
	0.26000	0.437285	0.435791
	0.30000	0.561578	0.562134
Denklem (2-3)	0.32000	0.507388	0.507288
Denklem (3)	0.33000	0.581250	0.581360
	0.34000	0.600352	0.600152
	0.35000	0.506250	0.504456
	0.36000	0.450000	0.450000
	0.37000	0.381250	0.382080
	0.38000	0.300000	0.300000
	0.39000	0.206250	0.203857
Denklem (3-4)	0.40000	0.099587	0.099487
Denklem (4)	0.42000	0.084249	0.084229
	0.46000	0.035806	0.035706
	0.50000	-0.010271	-0.010071
	0.54000	-0.032243	-0.032043
	0.58000	-0.018951	-0.018921
	0.60000	0.001241	0.001221
	0.64000	0.049153	0.049133
	0.68000	0.092264	0.092163
	0.72000	0.088422	0.088196
	0.74000	-0.066269	-0.066260
	0.76000	-0.016427	0.017395
	0.78000	-0.127884	-0.125732
Denklem (4-5)	0.79000	-0.200000	-0.201111
Denklem (5)	0.79200	-0.120000	-0.112915
	0.79400	-0.040000	-0.050354
	0.79600	0.040000	0.043640
	0.79800	0.120000	0.106201
	0.80000	0.200000	0.199890

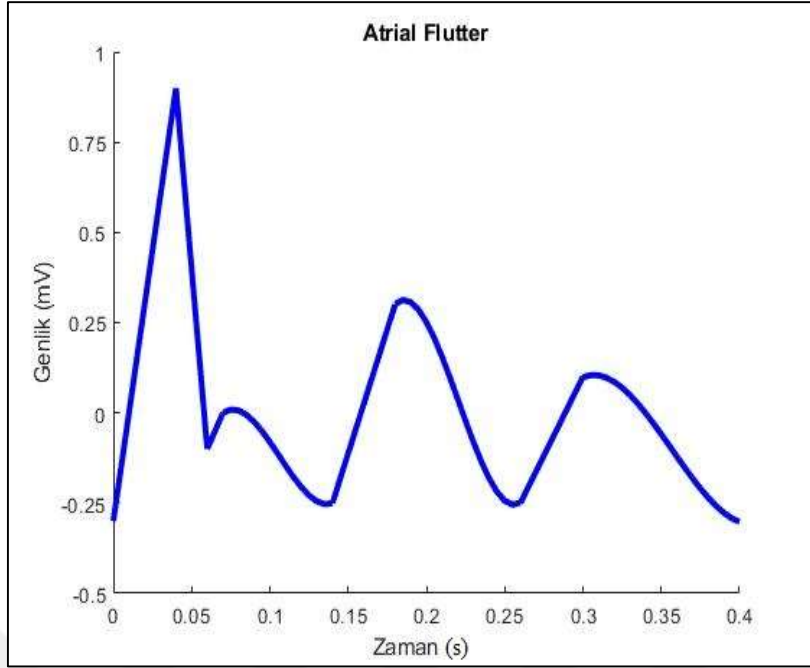
4.7 Atrial Flutter Sinyali Tasarımı

Atrial Flutter sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Kalp hızı 150 vuruş/dakika (bpm) olarak tasarlanan Atrial Flutter sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.21'de bulunan denklem 1-8'de verilmiştir.

Çizelge 4.21 Matlab'ta tasarlanan Atrial Flutter sinyali için matematiksel denklemler.

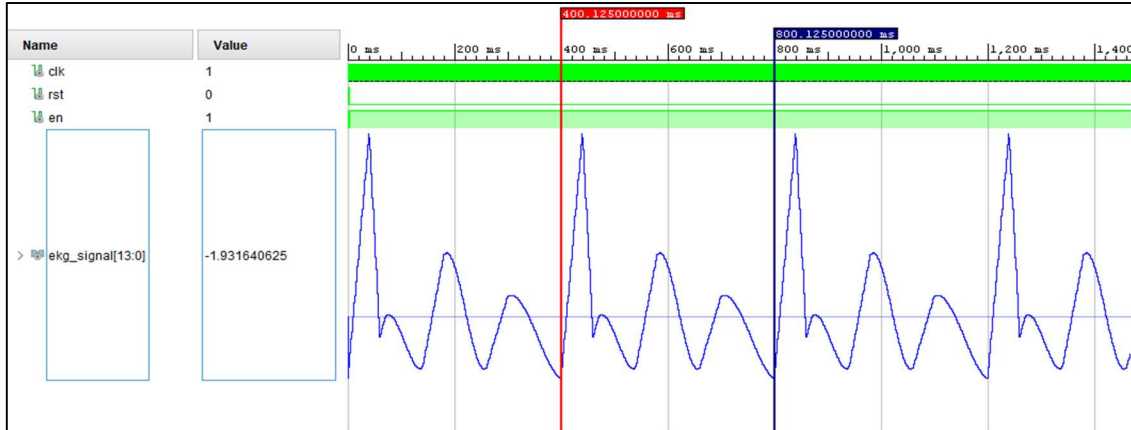
$x = 0.000:0.001:0.040;$ $y_1 = 12*x - 0.12 ;$	(1)
$x = 0.040:0.001:0.060;$ $y_2 = -20*x + 1.16 ;$	(2)
$x = 0.060:0.001:0.070;$ $y_3 = 4*x - 0.28 ;$	(3)
$x = 0.070:0.001:0.140;$ $y_4 = 976.19*x^3 - 311.43*x^2 + 30.488*x - 0.943 ;$	(4)
$x = 0.140:0.001:0.180;$ $y_5 = 5.5*x - 0.87 ;$	(5)
$x = 0.180:0.001:0.260;$ $y_6 = 1311.9*x^2 - 868.79*x^2 + 186.93*x - 13.029 ;$	(6)
$x = 0.260:0.001:0.300;$ $y_7 = 3.5*x - 1.01 ;$	(7)
$x = 0.300:0.001:0.400;$ $y_8 = 336.31*x^3 - 359.91*x^2 + 125.9*x - 14.419 ;$	(8)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan Atrial Flutter sinyaline ait Matlab modelleme sonucu Şekil 4.21'de gösterilmiştir.



Şekil 4.21 150 vuru/dakika kalp hızına sahip Matlab'ta modellenen Atrial Flutter sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında Atrial Flutter sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan Atrial Flutter sinyali Şekil 4.22'de gösterildiği gibi gözlemlenmiştir.



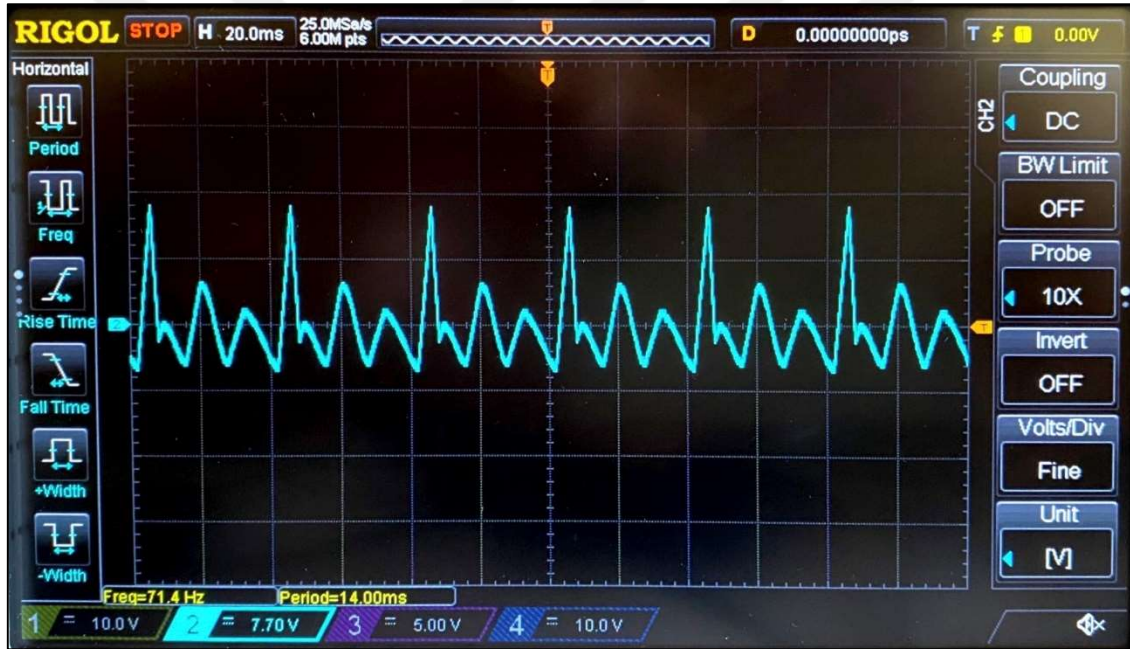
Şekil 4.22 Atrial Flutter sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan Atrial Flutter sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.22'de verilmiştir. Atrial Flutter sinyaline ait maksimum çalışma frekansı 651.827 MHz

olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.23'te olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.22 Atrial Flutter sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	39	106400	0.036
Slice LUTs sayısı	40	53200	0.075
LUT-FF çiftlerinin sayısı	38	40	95
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		651.827	



Şekil 4.23 Atrial Flutter sinyaline ait osiloskop sonucu.

Matlab tabanlı Atrial Flutter sinyali referans kabul edilerek FPGA-tabanlı Atrial Flutter sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.23'te gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı Atrial Flutter sinyali tasarımından elde edilen maksimum MSE değeri $3.3255168E-03$ 'tür.

Çizelge 4.23 Atrial Flutter sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

Atrial Flutter	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
Denklem (1)	0.00000	-0.300000	-0.299988
	0.01000	0.000000	0.000000
	0.03000	0.600000	0.603333
	0.03500	0.750000	0.755615
Denklem (1-2)	0.04000	0.900000	0.896606
Denklem (2)	0.04500	0.650000	0.651855
	0.05000	0.400000	0.397644
	0.05500	0.150000	0.143433
Denklem (2-3)	0.06000	-0.100000	0.104370
Denklem (3)	0.06200	-0.080000	0.084839
	0.06400	-0.060000	0.065308
	0.06800	-0.020000	0.026245
Denklem (3-4)	0.07000	0.000000	0.000000
Denklem (4)	0.08000	0.006743	0.006409
	0.10000	-0.080775	-0.091248
	0.11000	-0.145785	-0.147400
	0.13000	-0.245094	-0.244751
Denklem (4-5)	0.14000	-0.250107	-0.250244
Denklem (5)	0.14500	-0.181250	-0.180359
	0.16000	0.025000	0.023804
	0.17000	0.162500	0.163574
	0.17500	0.231250	0.233459
Denklem (5-6)	0.18000	0.301512	0.302429
Denklem (6)	0.19000	0.306758	0.306702
	0.21000	0.155417	0.155640
	0.24000	-0.180996	-0.181580
	0.25000	-0.243594	-0.242920
Denklem (6-7)	0.26000	-0.250000	-0.250244
Denklem (7)	0.27000	-0.162500	-0.164185
	0.28000	-0.075000	-0.075378
	0.29000	0.012500	0.013733
Denklem (7-8)	0.30000	0.098675	0.099182
Denklem (8)	0.31000	0.104151	0.104065
	0.33000	0.049434	0.049438
	0.35000	-0.059209	-0.058899
	0.37000	-0.181421	-0.180664
	0.39000	-0.276845	-0.276184
	0.40000	-0.301900	-0.301819

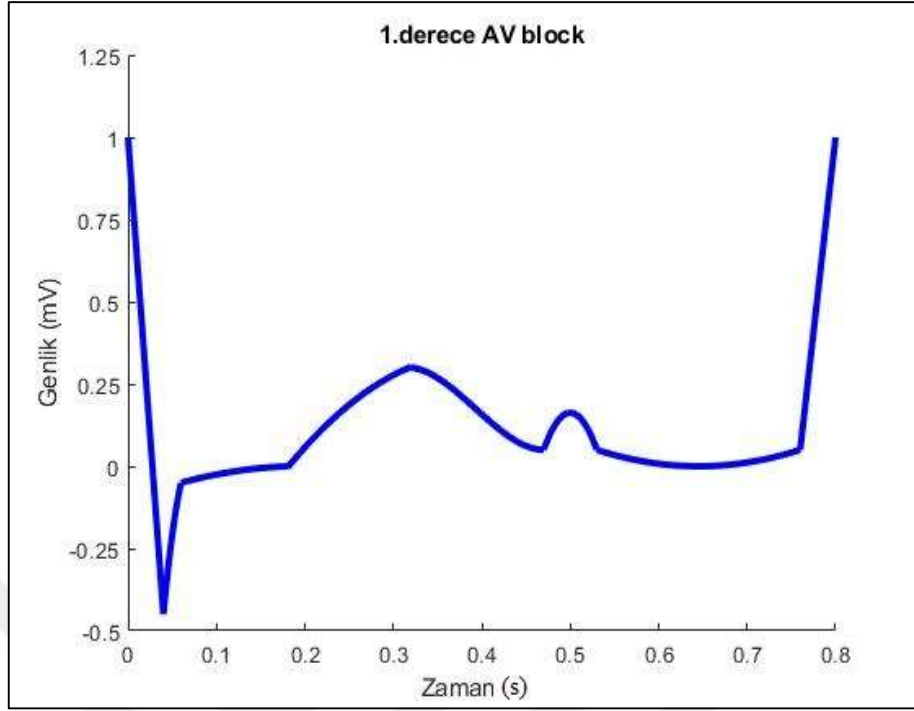
4.8 Birinci Derece AV Blok Sinyali Tasarımı

Birinci derece AV Blok sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Kalp hızı 75 vuruş/dakika (bpm) olarak tasarlanan Birinci derece AV Blok sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.24'te bulunan denklem 1-8'de verilmiştir.

Çizelge 4.24 Matlab'ta tasarlanan Birinci derece AV Blok sinyali için matematiksel denklemler.

$x = 0.000:0.010:0.040 ;$ $y_1 = -14.5*x + 0.4 ;$	(1)
$x = 0.040:0.010:0.060 ;$ $y_2 = -166.6667*x^2 + 24.6667*x - 0.9 ;$	(2)
$x = 0.060:0.010:0.180 ;$ $y_3 = -1.0417*x^2 + 0.4167*x - 0.0413 ;$	(3)
$x = 0.180:0.010:0.320 ;$ $y_4 = -3.1170*x^2 + 2.4364*x - 0.3396 ;$	(4)
$x = 0.320:0.010:0.470 ;$ $y_5 = 53.6616*x^3 - 63.2260*x^2 + 23.8624*x - 2.8 ;$	(5)
$x = 0.470:0.010:0.530 ;$ $y_6 = -50.0*x^2 + 50.0*x - 12.4350 ;$	(6)
$x = 0.530:0.010:0.760 ;$ $y_7 = 1.5152*x^2 - 1.9545*x + 0.6303 ;$	(7)
$x = 0.760:0.010:0.800 ;$ $y_8 = 9.5*x - 7.2 ;$	(8)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan Birinci derece AV Blok sinyaline ait Matlab modelleme sonucu Şekil 4.24'te gösterilmiştir.



Şekil 4.24 75 vuru/dakika kalp hızına sahip Matlab'ta modellenen Birinci derece AV Blok sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında Birinci derece AV Blok sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan Birinci derece AV Blok sinyali Şekil 4.25'te gösterildiği gibi gözlemlenmiştir.



Şekil 4.25 Birinci derece AV Blok sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan Birinci derece AV Blok sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.25'te verilmiştir. Birinci derece AV Blok sinyaline ait maksimum

alışma frekansı 651.827 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanarak Şekil 4.26’da olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.25 Birinci derece AV Blok sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	39	106400	0.036
Slice LUTs sayısı	40	53200	0.075
LUT-FF çiftlerinin sayısı	38	40	95
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		651.827	



Şekil 4.26 Birinci derece AV Blok sinyaline ait osiloskop sonucu.

Matlab tabanlı Birinci derece AV Blok sinyali referans kabul edilerek FPGA-tabanlı Birinci derece AV Blok sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.26’da gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı Birinci derece AV Blok sinyali tasarımından elde edilen maksimum MSE değeri 1.04504E-05’tir.

Çizelge 4. 26 Birinci derece AV Blok sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

Birinci Derece AV Blok	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
Denklem (1)	0.00000	1.000000	1.000061
	0.01000	0.637500	0.631409
	0.03000	-0.087500	-0.077209
Denklem (1-2)	0.04000	-0.450000	-0.445862
Denklem (2)	0.05000	-0.208329	-0.207214
Denklem (2-3)	0.06000	-0.049995	-0.049438
Denklem (3)	0.07000	-0.043088	-0.043335
	0.09000	-0.030587	-0.030518
	0.11000	-0.020169	-0.020142
	0.13000	-0.011834	-0.011902
	0.15000	-0.005583	-0.005493
	0.17000	-0.001415	-0.001526
Denklem (3-4)	0.18000	-0.005097	-0.003052
Denklem (4)	0.19000	0.026981	0.027161
	0.21000	0.086461	0.085144
	0.23000	0.139707	0.139465
	0.25000	0.186719	0.187378
	0.27000	0.227497	0.227051
	0.29000	0.262041	0.262146
Denklem (4-5)	0.31000	0.290351	0.290833
	0.32000	0.300022	0.300293
Denklem (5)	0.35000	0.268490	0.267944
	0.38000	0.205992	0.205994
	0.41000	0.134261	0.134888
	0.44000	0.075030	0.075684
Denklem (5-6)	0.47000	0.050000	0.050049
Denklem (6)	0.48000	0.112500	0.113220
	0.50000	0.162500	0.162354
	0.52000	0.112500	0.112305
Denklem (6-7)	0.53000	0.050000	0.050049
Denklem (7)	0.55000	0.034183	0.033875
	0.59000	0.011465	0.011292
	0.61000	0.004652	0.004578
	0.67000	0.002396	0.002441
	0.69000	0.007704	0.007629
	0.75000	0.041813	0.041809
Denklem (7-8)	0.76000	0.050149	0.052795
Denklem (8)	0.77000	0.287500	0.294189
	0.78000	0.525000	0.535583
	0.80000	1.000000	1.000061

4.9 İkinci Derece AV Blok Tip-1 Sinyali Tasarımı

İkinci derece AV Blok Tip-1 sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Tekrarlama periyodu 11 vuru/dakika (bpm) olarak tasarlanan İkinci derece AV Blok Tip-1 sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.27’de bulunan denklem 1-38’de verilmiştir.

Çizelge 4.27 Matlab'ta tasarlanan İkinci derece AV Blok Tip-1 sinyali için matematiksel denklemler.

$x = 0.000:0.002:0.020 ;$ $y_1 = -30*x + 0.4 ;$	(1)
$x = 0.020:0.002:0.040 ;$ $y_2 = 10*x - 0.4 ;$	(2)
$x = 0.040:0.005:0.200 ;$ $y_3 = 0*x ;$	(3)
$x = 0.200:0.002:0.480 ;$ $y_4 = 0.12 * \sin \left((x - 0.2) * \frac{\pi}{0.28} \right)$	(4)
$x = 0.480:0.002:0.800 ;$ $y_5 = 0*x ;$	(5)
$x = 0.800:0.002:0.880 ;$ $y_6 = 0.06 * \sin \left((x - 0.8) * \frac{\pi}{0.08} \right)$	(6)
$x = 0.880:0.005:1.160 ;$ $y_7 = 0*x ;$	(7)
$x = 1.160:0.005:1.180 ;$ $y_8 = -4*x + 4.64 ;$	(8)
$x = 1.180:0.005:1.200 ;$ $y_9 = 24*x - 28.4 ;$	(9)
$x = 1.200:0.002:1.220 ;$ $y_{10} = -30*x + 36.4 ;$	(10)
$x = 1.220:0.002:1.240 ;$ $y_{11} = 10*x - 12.4 ;$	(11)
$x = 1.240:0.005:1.400 ;$ $y_{12} = 0*x ;$	(12)

Çizelge 4.27 (Devam) Matlab'ta tasarlanan İkinci derece AV Blok Tip-1 sinyali için matematiksel denklemler.

$$\begin{aligned} x &= 1.400:0.002:1.680 ; \\ y_{13} &= 0.12 * \sin \left((x - 1.4) * \frac{\pi}{0.28} \right) \end{aligned} \quad (13)$$

$$\begin{aligned} x &= 1.680:0.002:1.880 ; \\ y_{14} &= 0 * x ; \end{aligned} \quad (14)$$

$$\begin{aligned} x &= 1.880:0.002:1.960 ; \\ y_{15} &= 0.06 * \sin \left((x - 1.88) * \frac{\pi}{0.08} \right) \end{aligned} \quad (15)$$

$$\begin{aligned} x &= 1.960:0.005:2.360 ; \\ y_{16} &= 0 * x ; \end{aligned} \quad (16)$$

$$\begin{aligned} x &= 2.360:0.005:2.380 ; \\ y_{17} &= -4 * x + 9.44 ; \end{aligned} \quad (17)$$

$$\begin{aligned} x &= 2.380:0.005:2.400 ; \\ y_{18} &= 24 * x - 57.2 ; \end{aligned} \quad (18)$$

$$\begin{aligned} x &= 2.400:0.002:2.420 ; \\ y_{19} &= -30 * x + 72.4 ; \end{aligned} \quad (19)$$

$$\begin{aligned} x &= 2.420:0.002:2.440 ; \\ y_{20} &= 10 * x - 24.4 ; \end{aligned} \quad (20)$$

$$\begin{aligned} x &= 2.440:0.005:2.600 ; \\ y_{21} &= 0 * x ; \end{aligned} \quad (21)$$

$$\begin{aligned} x &= 2.600:0.002:2.880 ; \\ y_{22} &= 0.12 * \sin \left((x - 2.6) * \frac{\pi}{0.28} \right) \end{aligned} \quad (22)$$

$$\begin{aligned} x &= 2.880:0.002:3.000 ; \\ y_{23} &= 0 * x ; \end{aligned} \quad (23)$$

$$\begin{aligned} x &= 3.000:0.002:3.080 ; \\ y_{24} &= 0.06 * \sin \left((x - 3) * \frac{\pi}{0.08} \right) \end{aligned} \quad (24)$$

$$\begin{aligned} x &= 3.080:0.005:3.560 ; \\ y_{25} &= 0 * x ; \end{aligned} \quad (25)$$

$$\begin{aligned} x &= 3.560:0.005:3.580 ; \\ y_{26} &= -4 * x + 14.24 ; \end{aligned} \quad (26)$$

$$\begin{aligned} x &= 3.580:0.005:3.600 ; \\ y_{27} &= 24 * x - 86 ; \end{aligned} \quad (27)$$

$$\begin{aligned} x &= 3.600:0.002:3.620 ; \\ y_{28} &= -30 * x + 108.4 ; \end{aligned} \quad (28)$$

Çizelge 4.27 (Devam) Matlab'ta tasarlanan İkinci derece AV Blok Tip-1 sinyali için matematiksel denklemler.

$$\begin{aligned} x &= 3.620:0.002:3.640 ; \\ y_{29} &= 10*x - 36.4 ; \end{aligned} \quad (29)$$

$$\begin{aligned} x &= 3.640:0.005:3.800 ; \\ y_{30} &= 0*x ; \end{aligned} \quad (30)$$

$$\begin{aligned} x &= 3.800:0.002:4.080 ; \\ y_{31} &= 0.12 * \sin \left((x - 3.8) * \frac{\pi}{0.28} \right) \end{aligned} \quad (31)$$

$$\begin{aligned} x &= 4.080:0.002:4.160 ; \\ y_{32} &= 0*x ; \end{aligned} \quad (32)$$

$$\begin{aligned} x &= 4.160:0.002:4.240 ; \\ y_{33} &= 0.06 * \sin \left((x - 4.16) * \frac{\pi}{0.08} \right) \end{aligned} \quad (33)$$

$$\begin{aligned} x &= 4.240:0.005:5.200 ; \\ y_{34} &= 0*x ; \end{aligned} \quad (34)$$

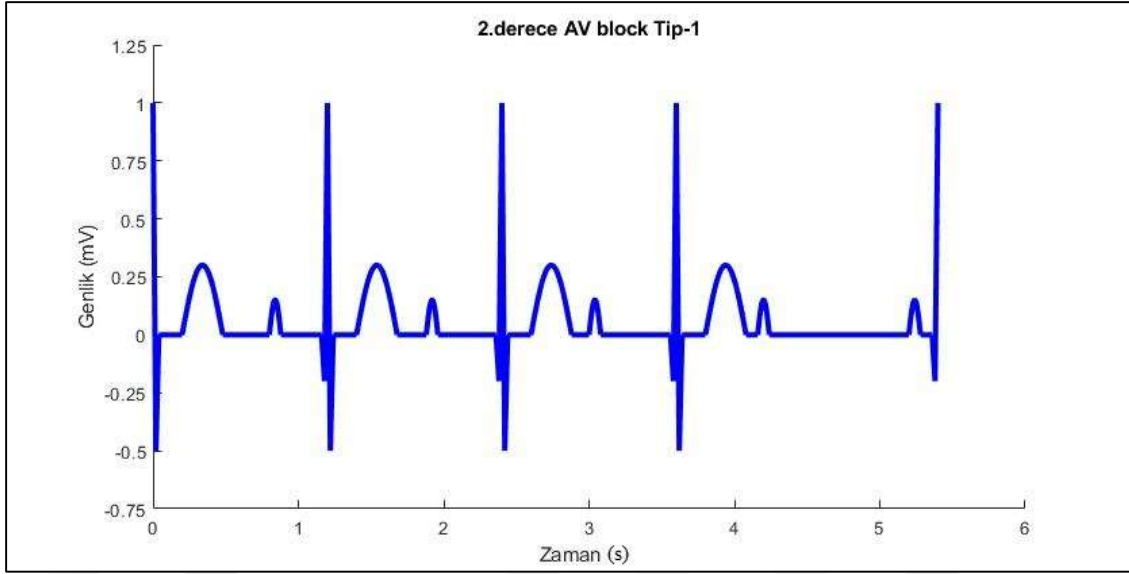
$$\begin{aligned} x &= 5.200:0.005:5.280 ; \\ y_{35} &= 0.06 * \sin \left((x - 5.2) * \frac{\pi}{0.08} \right) \end{aligned} \quad (35)$$

$$\begin{aligned} x &= 5.280:0.005:5.360 ; \\ y_{36} &= 0*x ; \end{aligned} \quad (36)$$

$$\begin{aligned} x &= 5.360:0.005:5.380 ; \\ y_{37} &= -4*x + 21.44 ; \end{aligned} \quad (37)$$

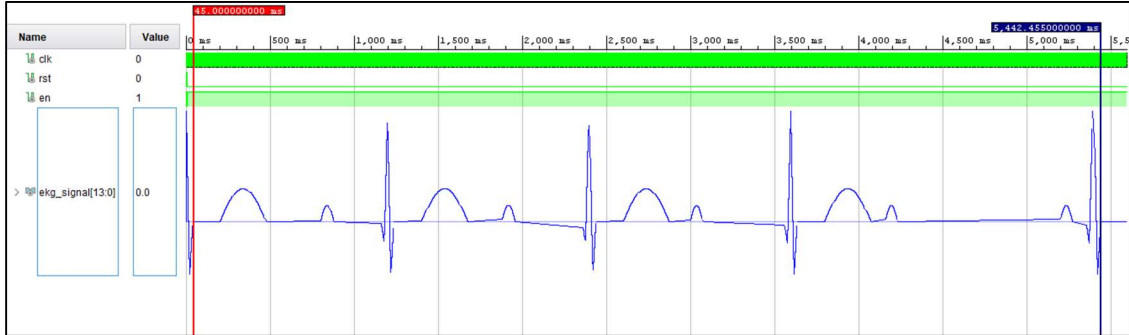
$$\begin{aligned} x &= 5.380:0.005:5.400 ; \\ y_{38} &= 24*x - 129.2 ; \end{aligned} \quad (38)$$

Matematiksel çıkarımı yapıлып zaman ve genlik değerlerine göre tasarlanan İkinci derece AV Blok Tip-1 sinyali için Matlab modelleme sonucu Şekil 4.27'de gösterilmiştir.



Şekil 4. 27 Tekrarlama periyodu 11 vuru/dakika olan ve Matlab'ta modellenen İkinci derece AV Blok Tip-1 sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında İkinci derece AV Blok Tip-1 sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan İkinci derece AV Blok Tip-1 sinyali Şekil 4.28'de gösterildiği gibi gözlemlenmiştir.



Şekil 4.28 İkinci derece AV Blok Tip-1 sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan İkinci derece AV Blok Tip-1 sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.28'de verilmiştir. İkinci derece AV Blok Tip-1 sinyaline ait maksimum çalışma frekansı 651.827 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.29'da olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.28 İkinci derece AV Blok Tip-1 sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	39	106400	0.036
Slice LUTs sayısı	40	53200	0.075
LUT-FF çiftlerinin sayısı	38	40	95
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		651.827	



Şekil 4.29 İkinci derece AV Blok Tip-1 sinyaline ait osiloskop sonucu.

Matlab tabanlı İkinci derece AV Blok Tip-1 sinyali referans kabul edilerek FPGA-tabanlı İkinci derece AV Blok Tip-1 sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.29’da gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı İkinci derece AV Blok Tip-1 sinyali tasarımından elde edilen maksimum MSE değeri 2.0011276E-03’tür.

Çizelge 4.29 İkinci derece AV Blok Tip-1 sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması.

İkinci Derece AV Blok Tip-1	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
1.kısım	0.00000	1.000000	1.000061
	0.01000	0.250000	0.208130
	0.12000	0.000000	0.000000
	0.34000	0.300000	0.299988
	0.64000	0.000000	0.000000
	0.84000	0.150000	0.149841
	1.02000	0.000000	0.000000
	1.17000	-0.100000	-0.118408
	1.19000	0.400000	0.260925
2.kısım	1.21000	0.250000	0.340271
	1.22000	-0.500000	-0.451660
	1.30000	0.000000	0.000000
	1.54000	0.300000	0.299988
	1.78000	0.000000	0.000000
	1.92000	0.150000	0.149841
	2.16000	0.000000	0.000000
	2.37000	-0.100000	-0.101013
	2.39000	0.400000	0.472107
3.kısım	2.41000	0.250000	0.076294
	2.43000	-0.250000	-0.296326
	2.52000	0.000000	0.000000
	2.74000	0.300000	0.299988
	2.94000	0.000000	0.000000
	3.04000	0.150000	0.149841
	3.32000	0.000000	0.000000
	3.57000	-0.100000	-0.136108
	3.59000	0.400000	0.366516
4.kısım	3.63000	-0.250000	-0.208130
	3.72000	0.000000	0.000000
	3.94000	0.300000	0.299988
	4.12000	0.000000	0.000000
	4.20000	0.150000	0.149841
	4.72000	0.000000	0.000000
	5.24000	0.150000	0.149841
	5.32000	0.000000	0.000000
	5.37000	-0.100000	-0.136108
	5.39000	0.400000	0.366516
	5.40000	1.000000	1.000061

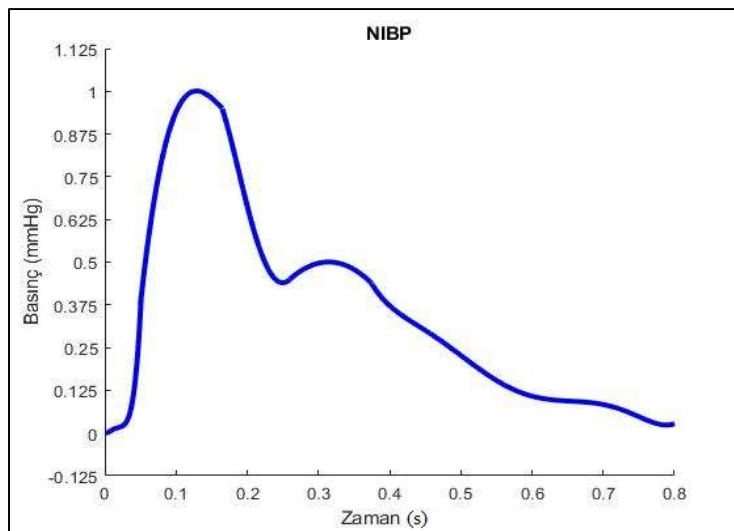
4.10 NIBP Sinyali Tasarımı

NIBP sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. 75 vuru/dakika kalp hızına sahip bir kişinin tansiyonunu gösteren ve Matlab'ta modellenen NIBP sinyali ne ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.30'da bulunan denklem 1-5'te verilmiştir.

Çizelge 4.30 Matlab'ta tasarlanan NIBP sinyali için matematiksel denklemler.

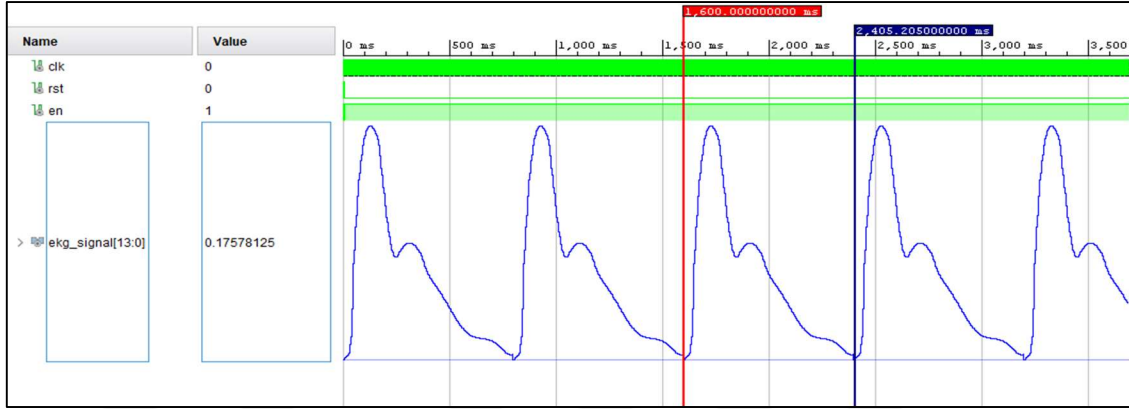
$x = 0.000:0.001:0.050 ;$ $y_1 = 83333.3333*x^4 - 4583.3333*x^3 + 79.1667*x^2 - 0.0833*x ;$	(1)
$x = 0.050:0.001:0.165 ;$ $y_2 = 212.29*x^3 - 105.45*x^2 + 16.608*x - 0.443 ;$	(2)
$x = 0.165:0.001:0.260 ;$ $y_3 = -2329.6*x^4 + 2240.5*x^3 - 769.18*x^2 + 110.11*x - 5.1856 ;$	(3)
$x = 0.260:0.001:0.375 ;$ $y_4 = -6.8227*x^2 + 4.289*x - 0.4739 ;$	(4)
$x = 0.375:0.001:0.800 ;$ $y_5 = 1428.4*x^6 - 5027.1*x^5 + 7264*x^4 - 5514.4*x^3 + 2320.2*x^2 - 513.88*x + 47.059 ;$	(5)

Matematiksel çıkarımı yapıp basınç ve genlik değerlerine göre tasarlanan NIBP sinyaline ait Matlab modelleme sonucu Şekil 4.30'da gösterilmiştir.



Şekil 4.30 75 vuru/dakika kalp hızına sahip bir kişinin tansiyonunu gösteren ve Matlab'ta modellenen NIBP sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında NIBP sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan NIBP sinyali Şekil 4.31’de gösterildiği gibi gözlemlenmiştir.



Şekil 4.31 NIBP sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan NIBP sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.31’de verilmiştir. NIBP sinyaline ait maksimum çalışma frekansı 651.827 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.32’de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.31 NIBP sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	39	106400	0.036
Slice LUTs sayısı	40	53200	0.075
LUT-FF çiftlerinin sayısı	38	40	95
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		651.827	

Matlab tabanlı NIBP sinyali referans kabul edilerek FPGA-tabanlı NIBP sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.32’de gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı NIBP sinyali tasarımından elde edilen maksimum MSE değeri 1.6671E-06’dır.

Çizelge 4.32 NIBP sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

NIBP	Zaman (s)	Basınç (mmHg)	
	Matlab ve Vivado	Matlab	Vivado
1.kısım	0.00000	0.000000	0.000000
	0.02000	0.016668	0.016479
	0.04000	0.108337	0.106812
2.kısım	0.06000	0.533501	0.527954
	0.08000	0.788964	0.788879
	0.10000	0.934153	0.935669
	0.12000	0.994542	0.994263
	0.14000	0.995607	0.994568
	0.16000	0.962821	0.963440
3.kısım	0.18000	0.851290	0.848694
	0.20000	0.680999	0.682373
	0.22000	0.536242	0.535278
	0.24000	0.453292	0.453796
4.kısım	0.26000	0.446059	0.446167
	0.28000	0.476635	0.476379
	0.30000	0.495274	0.495300
	0.32000	0.500267	0.500488
	0.34000	0.469317	0.468750
	0.36000	0.433001	0.432434
5.kısım	0.38000	0.380433	0.381165
	0.40000	0.346138	0.346069
	0.42000	0.318858	0.318298
	0.44000	0.292312	0.292358
	0.46000	0.263873	0.263367
	0.48000	0.233416	0.233765
	0.50000	0.202321	0.202026
	0.52000	0.172647	0.173035
	0.54000	0.146470	0.146484
	0.56000	0.125386	0.125122
	0.58000	0.110174	0.110168
	0.60000	0.100629	0.104980
	0.62000	0.095556	0.095520
	0.64000	0.092933	0.092773
	0.66000	0.090231	0.090027
	0.68000	0.084904	0.084839
	0.70000	0.075048	0.074768
	0.72000	0.060210	0.060425
	0.74000	0.042378	0.042114
	0.76000	0.027127	0.027161
	0.78000	0.024926	0.024719
	0.80000	0.027404	0.027466



Şekil 4.32 NIBP sinyaline ait osiloskop sonucu.

4.11 ETCO₂ Sinyali Tasarımı

ETCO₂ sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. 60 vuru/dakika kalp hızına sahip bir kişinin soluk sonu CO₂ değerini gösteren ve Matlab'ta modellenen ETCO₂ sinyaline ait matematiksel denklemler parçalı fonksiyon olarak Çizelge 4.33'te bulunan denklem 1-6'da verilmiştir.

Çizelge 4.33 Matlab'ta tasarlanan ETCO₂ sinyali için matematiksel denklemler.

$$\begin{aligned} x &= 0.000:0.005:0.070 ; \\ y_1 &= 152.38*x^3 - 9*x^2 + 0.169*x - 10^{-15} ; \end{aligned} \quad (1)$$

$$\begin{aligned} x &= 0.070:0.010:0.150 ; \\ y_2 &= -64.583*x^2 + 18.583*x - 0.9644 ; \end{aligned} \quad (2)$$

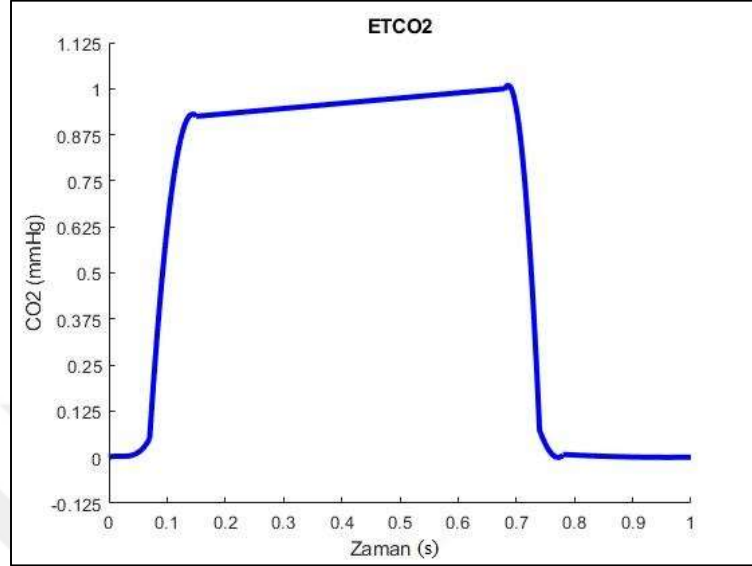
$$\begin{aligned} x &= 0.150:0.010:0.680 ; \\ y_3 &= 0.0566*x + 0.3615 ; \end{aligned} \quad (3)$$

$$\begin{aligned} x &= 0.680:0.010:0.740 ; \\ y_4 &= -129.17*x^2 + 177.25*x - 60.403 ; \end{aligned} \quad (4)$$

$$\begin{aligned} x &= 0.740:0.010:0.780 ; \\ y_5 &= 125*x^3 - 256.25*x^2 + 172.17*x - 37.707 ; \end{aligned} \quad (5)$$

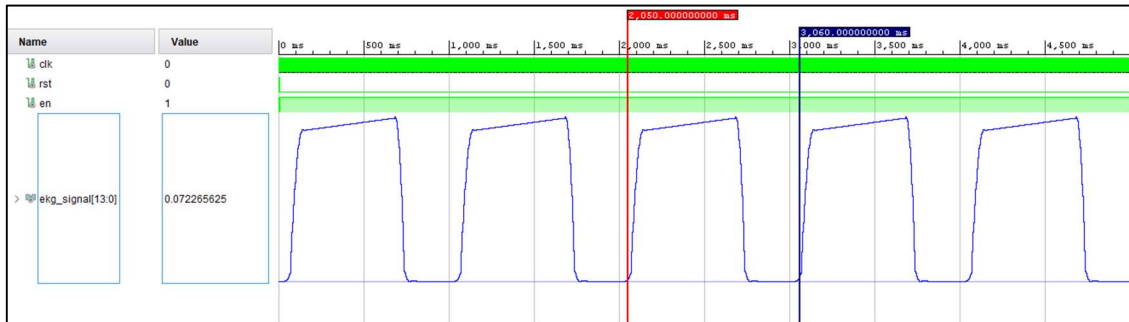
$$\begin{aligned} x &= 0.780:0.010:1.000 ; \\ y_6 &= 0.0996*x^2 - 0.1909*x + 0.0913 ; \end{aligned} \quad (6)$$

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan ETCO₂ sinyaline ait Matlab modelleme sonucu Şekil 4.33'te gösterilmiştir.



Şekil 4.33 60 vuru/dakika kalp hızına sahip bir kişinin soluk sonu CO₂ değerini gösteren ve Matlab'ta modellenen ETCO₂ sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında ETCO₂ sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan ETCO₂ sinyali Şekil 4.34'de gösterildiği gibi gözlemlenmiştir.



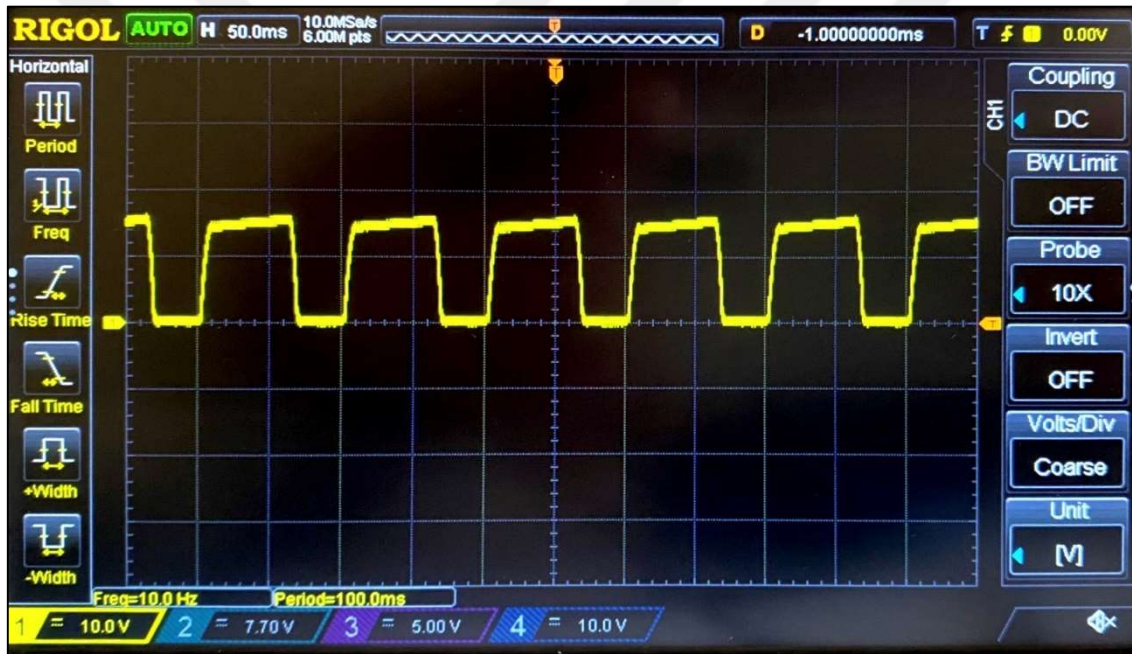
Şekil 4.34 ETCO₂ sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan ETCO₂ sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.34'te verilmiştir. ETCO₂ sinyaline ait maksimum çalışma frekansı 651.827 MHz olarak tespit

edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.35'te olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.34 ETCO₂ sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	39	106400	0.036
Slice LUTs sayısı	40	53200	0.075
LUT-FF çiftlerinin sayısı	38	40	95
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		651.827	



Şekil 4.35 ETCO₂ sinyali ait osiloskop sonucu.

Matlab tabanlı ETCO₂ sinyali referans kabul edilerek FPGA-tabanlı ETCO₂ sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.35'te gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı ETCO₂ sinyali tasarımından elde edilen maksimum MSE değeri 4.9464E-06'dır.

Çizelge 4.35 ETCO₂ sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

ETCO ₂	Zaman (s)	CO ₂ (mmHg)	
	Matlab ve Vivado	Matlab	Vivado
1.kısım	0.00000	0.000000	0.000000
	0.03500	0.003558	0.003662
	0.07000	0.049991	0.048218
2.kısım	0.11000	0.745689	0.740051
	0.15000	0.924831	0.924988
3.kısım	0.40000	0.960350	0.960388
	0.50000	0.974500	0.974731
	0.68000	0.999970	0.999756
4.kısım	0.70000	0.946750	0.947571
	0.72000	0.638180	0.628662
	0.74000	0.071270	0.072021
5.kısım	0.75000	0.035625	0.036316
	0.76000	0.035625	0.036316
	0.77000	0.010500	0.011292
	0.78000	-0.000250	-0.000305
6.kısım	0.80000	0.005810	0.005798
	0.82000	0.004333	0.004272
	0.84000	0.003054	0.003052
	0.86000	0.001975	0.001831
	0.88000	0.001096	0.001221
	0.90000	0.000415	0.000305
	0.92000	-0.000066	-0.000305
	0.94000	-0.000349	-0.000305
	0.96000	-0.000432	-0.000305
	0.98000	-0.000315	-0.000305
	1.00000	0.000000	0.000000

4.12 SPO₂ Sinyali Tasarımı

SPO₂ ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. 75 vuru/dakika kalp hızına sahip bir kişinin Periferik Oksijen Satürasyonunu gösteren ve Matlab’ta modellenen SPO₂ sinyaline ait matematiksel denklemler parçalı fonksiyon olarak Çizelge 4.36’da bulunan denklem 1-5’te verilmiştir.

Çizelge 4.36 Matlab'ta tasarlanan SPO₂ sinyali için matematiksel denklemler.

$$\begin{aligned} x &= 0.000:0.010:0.100 ; \\ y_1 &= 330.53*x^3 - 39.58*x^2 + 2.1527*x - 10^{-14} ; \end{aligned} \quad (1)$$

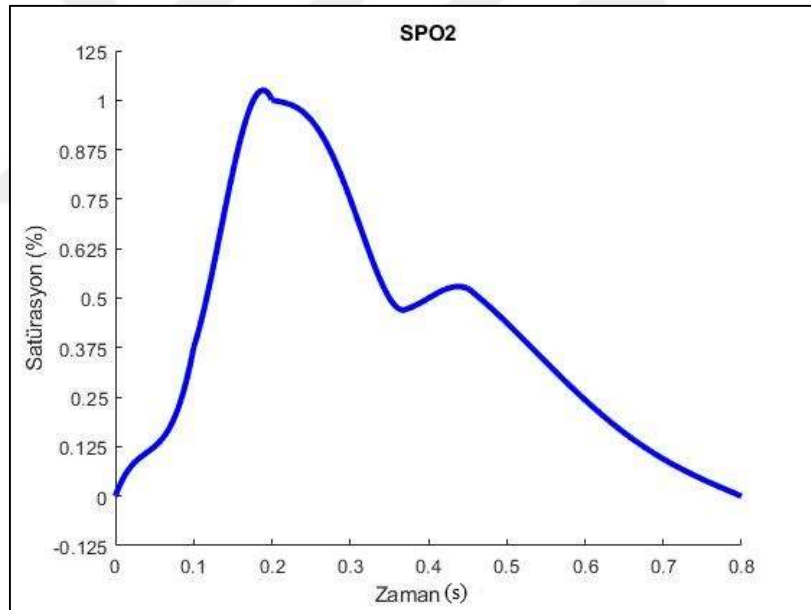
$$\begin{aligned} x &= 0.100:0.010:0.200 ; \\ y_2 &= -444.79*x^3 + 179.36*x^2 - 20.171*x + 0.8184 ; \end{aligned} \quad (2)$$

$$\begin{aligned} x &= 0.200:0.005:0.375 ; \\ y_3 &= 853.33*x^4 - 885.33*x^3 + 329.87*x^2 - 53.187*x + 3.56 ; \end{aligned} \quad (3)$$

$$\begin{aligned} x &= 0.375:0.005:0.450 ; \\ y_4 &= -106.67*x^3 + 128*x^2 - 50.733*x + 6.84 ; \end{aligned} \quad (4)$$

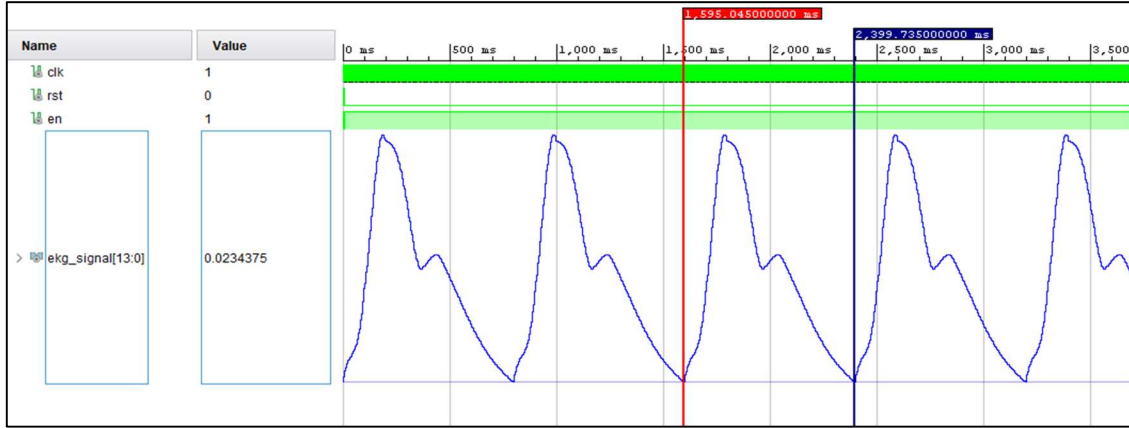
$$\begin{aligned} x &= 0.450:0.010:0.800 ; \\ y_5 &= -14.594*x^4 + 38.597*x^3 - 36.9*x^2 + 14.481*x - 1.7529 ; \end{aligned} \quad (5)$$

Matematiksel çıkarımı yapıpı zaman ve genlik değerlerine göre tasarlanan SPO₂ sinyaline ait Matlab modelleme sonucu Şekil 4.36'da gösterilmiştir.



Şekil 4.36 75 vuru/dakika kalp hızına sahip bir kişinin Periferik Oksijen Satürasyonunu gösteren ve Matlab'ta modellenen SPO₂ sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında SPO₂ sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan SPO₂ sinyali Şekil 4.37'de gösterildiği gibi gözlemlenmiştir.



Şekil 4.37 SPO₂ sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan SPO₂ sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.37’de verilmiştir. SPO₂ sinyaline ait maksimum çalışma frekansı 651.827 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.38’de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

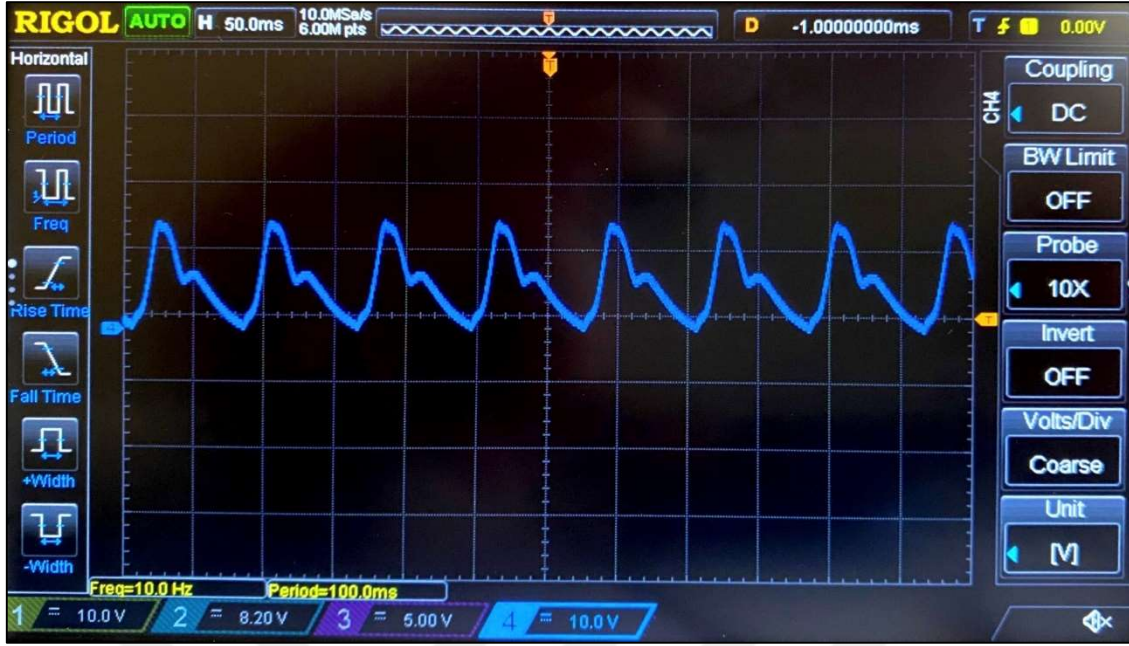
Çizelge 4.37 SPO₂ sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	39	106400	0.036
Slice LUTs sayısı	40	53200	0.075
LUT-FF çiftlerinin sayısı	38	40	95
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		651.827	

Matlab tabanlı SPO₂ sinyali referans kabul edilerek FPGA-tabanlı SPO₂ sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.38’de gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı SPO₂ sinyali tasarımından elde edilen maksimum MSE değeri 1.0472E-06’dır.

Çizelge 4.38 SPO₂ sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması.

SPO ₂	Zaman (s)	Satürasyon (%)	
	Matlab ve Vivado	Matlab	Vivado
1.kısım	0.00000	0.000000	0.000000
	0.02000	0.074666	0.073547
	0.04000	0.109835	0.109558
	0.06000	0.145171	0.145569
	0.08000	0.220338	0.219116
	0.10000	0.375000	0.375977
2.kısım	0.12000	0.530167	0.527039
	0.14000	0.723531	0.723267
	0.16000	0.901990	0.898438
	0.18000	1.012172	1.014099
	0.20000	1.000700	1.000061
3.kısım	0.22000	0.991377	0.991516
	0.24000	0.969936	0.969849
	0.26000	0.923863	0.924988
	0.28000	0.849320	0.849609
	0.30000	0.750658	0.753174
	0.32000	0.640420	0.641174
	0.34000	0.539344	0.538635
4.kısım	0.36000	0.476357	0.476685
	0.38000	0.478659	0.478821
	0.40000	0.499800	0.500183
	0.42000	0.520933	0.520935
5.kısım	0.44000	0.529257	0.529480
	0.46000	0.509394	0.509644
	0.48000	0.475073	0.474854
	0.50000	0.437750	0.438232
	0.52000	0.398624	0.398560
	0.54000	0.358755	0.359497
	0.56000	0.319061	0.319214
	0.58000	0.280321	0.279846
	0.60000	0.243174	0.243530
	0.62000	0.208118	0.207825
	0.64000	0.175513	0.176086
	0.66000	0.145575	0.145569
	0.68000	0.118385	0.117798
	0.70000	0.093879	0.093994
	0.72000	0.071856	0.070801
	0.74000	0.051975	0.052185
	0.76000	0.033752	0.033569
	0.78000	0.016566	0.016785
	0.80000	-0.000346	-0.000305



Şekil 4.38 SPO₂ sinyaline ait osiloskop sonucu.

4.13 Ventriküler Fibrilasyon Sinyali Tasarımı

Ventriküler Fibrilasyon sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Tekrarlama periyodu 33 vuru/dakika olan ve Matlab'ta modellenen Ventriküler Fibrilasyon sinyaline ait matematiksel denklemler parçalı fonksiyon olarak Çizelge 4.39'da bulunan denklem 1-19'da verilmiştir.

Çizelge 4.39 Matlab'ta tasarlanan Ventriküler Fibrilasyon sinyali için matematiksel denklemler.

$$\begin{aligned} x &= 0.000:0.005:0.090 ; \\ y_1 &= 331.93*x^3 - 58.45*x^2 + 4.458*x - 0.0003 ; \end{aligned} \quad (1)$$

$$\begin{aligned} x &= 0.090:0.005:0.160 ; \\ y_2 &= 39.683*x^3 - 25.397*x^2 + 4.0119*x - 0.0143 ; \end{aligned} \quad (2)$$

$$\begin{aligned} x &= 0.160:0.005:0.180 ; \\ y_3 &= 16666.6667*x^3 - 8250*x^2 + 1354.8333*x - 73.7 ; \end{aligned} \quad (3)$$

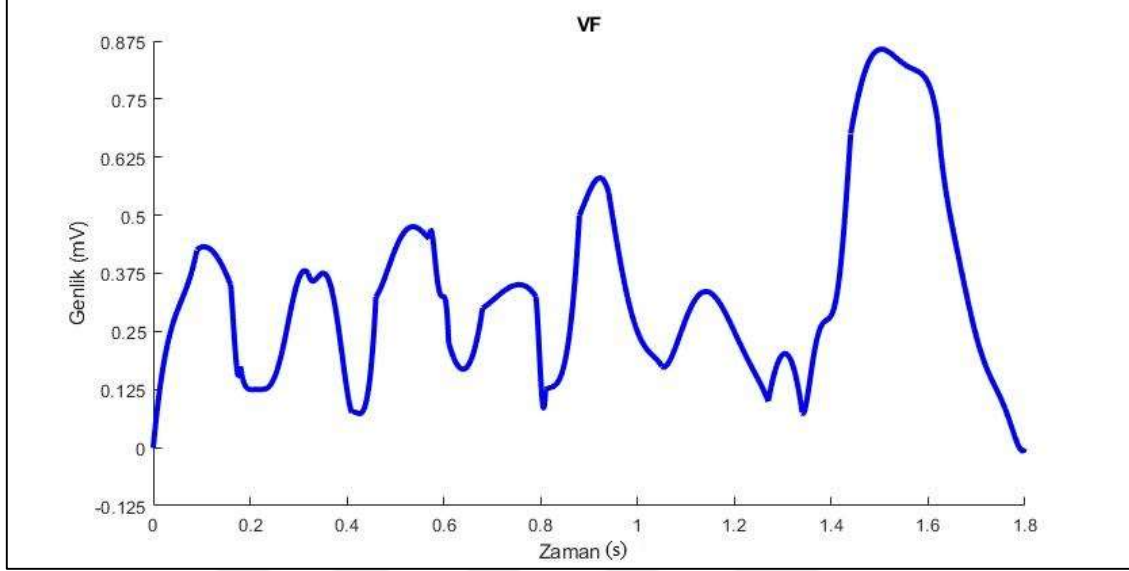
$$\begin{aligned} x &= 0.180:0.005:0.320 ; \\ y_4 &= 663093.5319*x^6 - 1025149.4710*x^5 + 652888.4185*x^4 - 219318.3502*x^3 + 41010.1585*x^2 - 4050.3089*x + 165.2406 ; \end{aligned} \quad (4)$$

$$\begin{aligned} x &= 0.320:0.005:0.410 ; \\ y_5 &= 13888.8889*x^4 - 20277.7778*x^3 + 11048.6111*x^2 - 2663.8056*x + 240.0167 ; \end{aligned} \quad (5)$$

Çizelge 4.39 (Devam) Matlab'ta tasarlanan Ventriküler Fibrilasyon sinyali için matematiksel denklemler.

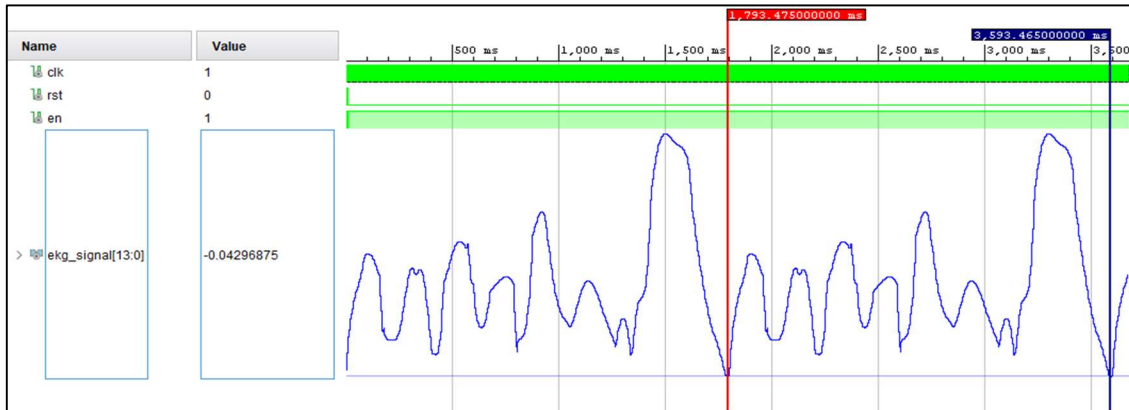
$x = 0.410:0.005:0.460 ;$ $y_6 = 1666.6667*x^3 - 2100*x^2 + 881.8333*x - 123.3800 ;$	(6)
$x = 0.460:0.005:0.570 ;$ $y_7 = 1767.6768*x^4 - 3702.0202*x^3 + 2891.8434*x^2 - 998.1500*x + 128.5578 ;$	(7)
$x = 0.570:0.005:0.610 ;$ $y_8 = -477777.7778*x^4 + 1126722.2222*x^3 - 996222.7778*x^2 + 391407.0333*x - 57655.8900 ;$	(8)
$x = 0.610:0.005:0.680 ;$ $y_9 = 95.2381*x^3 - 154.2857*x^2 + 80.4762*x - 13.2080 ;$	(9)
$x = 0.680:0.005:0.790 ;$ $y_{10} = -45.9957*x^3 + 97.2403*x^2 - 68.1691*x + 15.9736 ;$	(10)
$x = 0.790:0.005:0.810 ;$ $y_{11} = 33333.3333*x^3 - 79700*x^2 + 63512.6667*x - 16868.7400 ;$	(11)
$x = 0.810:0.005:0.880 ;$ $y_{12} = 613.2879*x^3 - 1506.5020*x^2 + 1233.6697*x - 336.7329 ;$	(12)
$x = 0.880:0.005:0.940 ;$ $y_{13} = -333.3333*x^3 + 890*x^2 - 791.0667*x + 234.2800 ;$	(13)
$x = 0.940:0.005:1.050 ;$ $y_{14} = -1619.1027*x^4 + 6405.3368*x^3 - 9484.1991*x^2 + 6227.7297*x - 1529.6651 ;$	(14)
$x = 1.050:0.005:1.270 ;$ $y_{15} = -4205.5390*x^5 + 24748.0534*x^4 - 58163.0283*x^3 + 68235.0382*x^2 - 39956.2219*x + 9341.9871 ;$	(15)
$x = 1.270:0.005:1.340 ;$ $y_{16} = -72.7603*x^3 + 247.5557*x^2 - 274.4362*x + 98.3325 ;$	(16)
$x = 1.340:0.005:1.440 ;$ $y_{17} = -319444.4447*x^5 + 2226666.6682*x^4 - 6206631.9488*x^3 + 8647859.5893*x^2 - 6023014.6753*x + 1677500.1496 ;$	(17)
$x = 1.440:0.005:1.620 ;$ $y_{18} = -8359.6959*x^5 + 63159.9882*x^4 - 190729.0059*x^3 + 287746.5757*x^2 - 216873.8846*x + 65325.7697 ;$	(18)
$x = 1.620:0.005:1.800 ;$ $y_{19} = 218165.2709*x^6 - 2237889.7110*x^5 + 9562451.6001*x^4 - 21786522.3446*x^3 + 27913814.8432*x^2 - 19069538.0677*x + 5426776.6170 ;$	(19)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan VF sinyaline ait Matlab modelleme sonucu Şekil 4.39’da gösterilmiştir.



Şekil 4.39 Tekrarlama periyodu 33 vuru/dakika olan ve Matlab’ta modellenen Ventriküler Fibrilasyon sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında VF sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan VF sinyali Şekil 4.40’ta gösterildiği gibi gözlemlenmiştir.



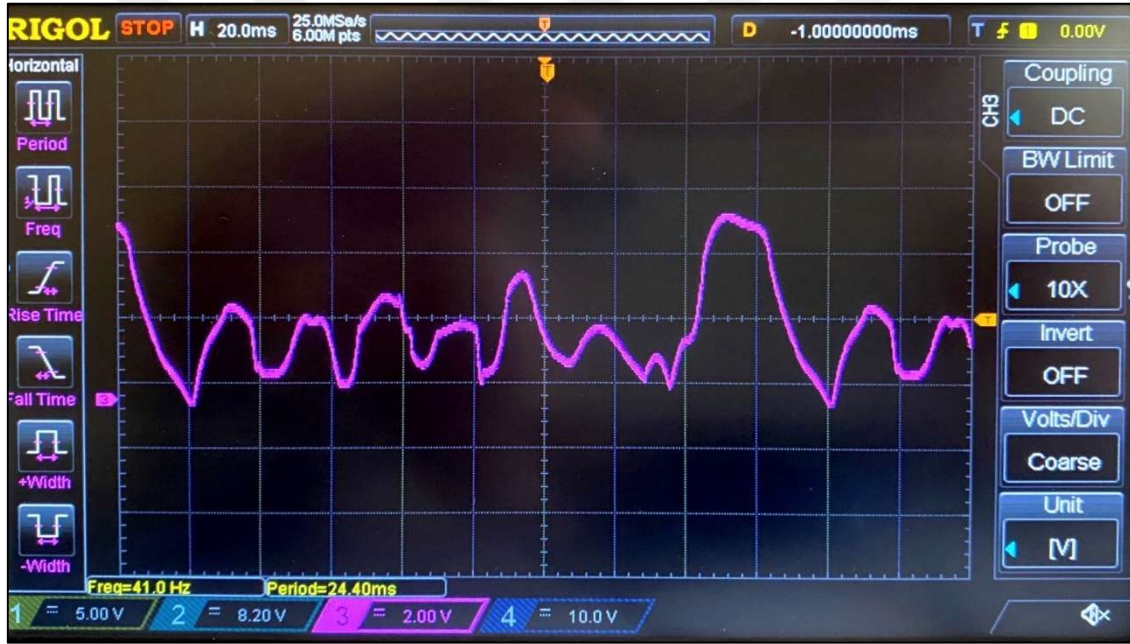
Şekil 4.40 Ventriküler Fibrilasyon sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan VF sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.40’ta

verilmiştir. VF sinyaline ait maksimum çalışma frekansı 657.614 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.41’de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.40 VF sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	38	106400	0.035
Slice LUTs sayısı	39	53200	0.073
LUT-FF çiftlerinin sayısı	37	40	92.5
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		657.614	



Şekil 4.41 Ventriküler Fibrilasyon sinyaline ait osiloskop sonucu.

Matlab tabanlı VF sinyali referans kabul edilerek FPGA-tabanlı VF sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.41’de gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı VF sinyali tasarımından elde edilen maksimum MSE değeri 6.744811E-04’tür.

Çizelge 4.41 VF sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

VF	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
	0.00000	0.000000	0.000000
	0.04500	0.280490	0.282593
	0.09000	0.423630	0.422363
	0.12500	0.419663	0.419617
	0.16000	0.349956	0.348511
	0.17000	0.199986	0.191650
	0.18000	0.174985	0.172729
	0.25000	0.149958	0.148926
	0.32000	0.374958	0.374146
	0.36500	0.353357	0.355835
	0.41000	0.075030	0.075073
	0.43500	0.082783	0.081787
	0.46000	0.324970	0.326233
	0.51500	0.458814	0.459595
	0.57000	0.449936	0.451050
	0.59000	0.339636	0.342407
	0.61000	0.224908	0.223083
	0.64500	0.170658	0.171204
	0.68000	0.300036	0.300598
	0.73500	0.344132	0.344543
	0.79000	0.325021	0.324707
	0.80000	0.150024	0.139465
	0.81000	0.125023	0.125427
	0.84500	0.164626	0.163269
	0.88000	0.499547	0.495300
	0.91000	0.569987	0.569458
	0.94000	0.549991	0.541687
	0.99500	0.263456	0.260620
	1.05000	0.175348	0.174255
	1.16000	0.324229	0.324707
	1.27000	0.098924	0.102539
	1.30500	0.202123	0.202026
	1.34000	0.075395	0.074158
	1.39000	0.274015	0.274048
	1.44000	0.673864	0.681458
	1.53000	0.842226	0.681458
	1.62000	0.700371	0.708618
	1.71000	0.201720	0.200806
	1.80000	-0.002166	-0.002136

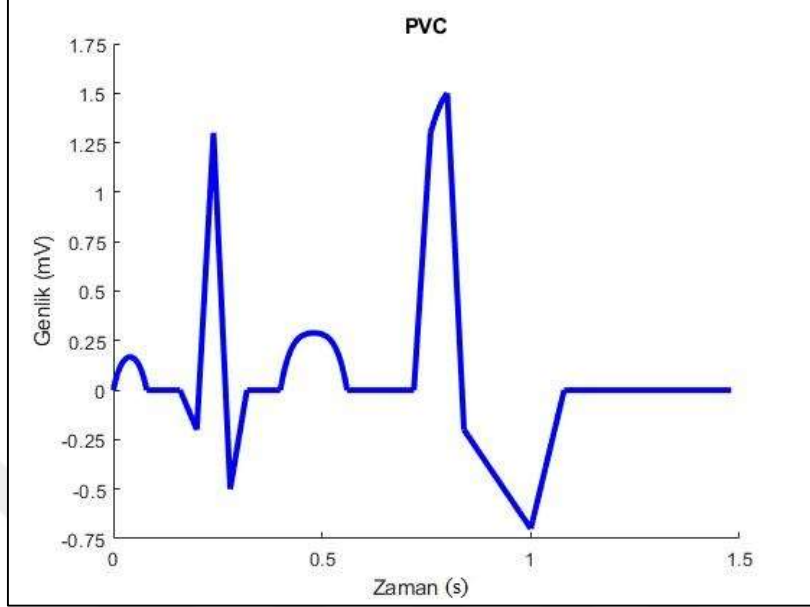
4.14 Prematüre Ventriküler Kompleks Sinyali Tasarımı

PVC sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Tekrarlama periyodu 40 vuru/dakika olan ve Matlab'ta modellenen PVC sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.42'de bulunan denklem 1-14'de verilmiştir.

Çizelge 4.42 Matlab'ta tasarlanan PVC sinyali için matematiksel denklemler.

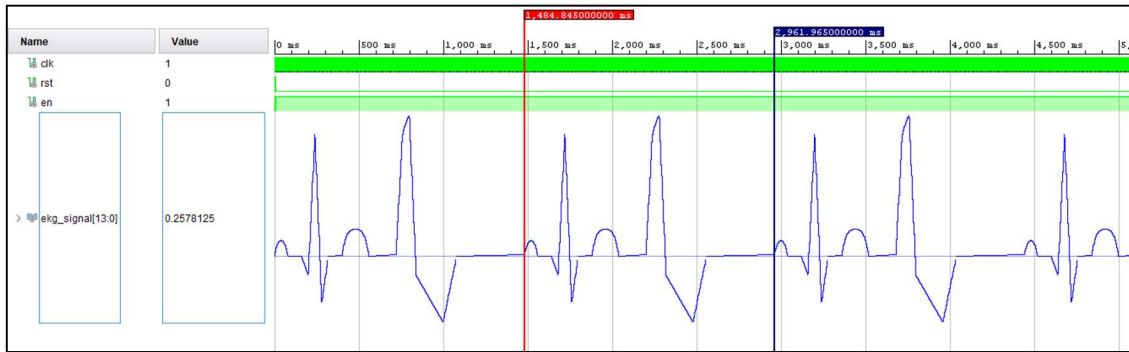
$x = 0.080:0.005:0.160 ;$ $y_1 = x*0 ;$	(1)
$x = 0.160:0.005:0.200 ;$ $y_2 = -2.0*x + 0.32 ;$	(2)
$x=0.200:0.005:0.240 ;$ $y_3= 15.0*x - 3.08 ;$	(3)
$x = 0.240:0.005:0.280 ;$ $y_4 = -18.0*x + 4.84 ;$	(4)
$x = 0.280:0.005:0.320 ;$ $y_5 = 5.0*x - 1.6 ;$	(5)
$x = 0.320:0.005:0.400 ;$ $y_6 = x*0 ;$	(6)
$x = 0.400:0.005:0.560 ;$ $y_7 = -1914.14335*x^4 + 3675.15522*x^3 - 2651.91147*x^2 + 852.32349*x - 102.83139 ;$	(7)
$x = 0.560:0.005:0.720 ;$ $y_8 = x*0 ;$	(8)
$x = 0.720:0.005:0.760 ;$ $y_9 = 13.0*x - 9.36 ;$	(9)
$x = 0.760:0.005:0.800 ;$ $y_{10} = -25.0*x^2 + 41.0*x - 16.2 ;$	(10)
$x = 0.800:0.005:0.840 ;$ $y_{11} = -17.0*x + 14.2 ;$	(11)
$x = 0.840:0.005:1.000 ;$ $y_{12} = -1.25*x + 0.97 ;$	(12)
$x = 1.000:0.005:1.080 ;$ $y_{13} = 3.5*x - 3.78 ;$	(13)
$x = 1.080:0.005:1.480 ;$ $y_{14} = x*0 ;$	(14)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan PVC sinyaline ait Matlab modelleme sonucu Şekil 4.42’de gösterilmiştir.



Şekil 4.42 Tekrarlama periyodu 40 vuru/dakika olan ve Matlab’ta modellenen PVC sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında PVC sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan PVC sinyali Şekil 4.43’te gösterildiği gibi gözlemlenmiştir.



Şekil 4.43 PVC sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan PVC sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.43’te verilmiştir. PVC sinyaline ait maksimum çalışma frekansı 657.614 MHz olarak tespit

edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.44’de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.43 PVC sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	38	106400	0.035
Slice LUTs sayısı	39	53200	0.073
LUT-FF çiftlerinin sayısı	37	40	92.5
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		657.614	



Şekil 4.44 PVC sinyaline ait osiloskop sonucu.

Matlab tabanlı PVC sinyali referans kabul edilerek FPGA-tabanlı PVC sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.44’te gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı PVC sinyali tasarımından elde edilen maksimum MSE değeri 4.23756E-05’tir.

Çizelge 4.44 PVC sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

PVC	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
	0.00000	0.000000	0.000000
	0.04000	0.166985	0.166931
	0.08000	0.000000	0.000000
	0.12000	0.000000	0.000000
	0.16000	0.000000	0.000000
	0.18000	-0.100000	-0.104065
	0.20000	-0.200000	-0.198364
	0.22000	0.550000	0.546265
	0.24000	1.300000	1.293030
	0.26000	0.400000	0.381470
	0.28000	-0.500000	-0.491638
	0.30000	-0.250000	-0.256653
	0.32000	0.000000	0.000000
	0.36000	0.000000	0.000000
	0.40000	0.000000	0.000000
	0.48000	0.288892	0.289001
	0.56000	0.000000	0.000000
	0.64000	0.000000	0.000000
	0.72000	0.000000	0.000000
	0.74000	0.650000	0.673523
	0.76000	1.300000	1.307373
	0.78000	1.425000	1.423950
	0.80000	1.500000	1.498413
	0.82000	0.650000	0.637512
	0.84000	-0.200000	-0.201721
	0.92000	-0.450000	-0.450439
	1.00000	-0.700000	-0.699158
	1.04000	-0.350000	-0.348206
	1.08000	0.000000	0.000000
	1.28000	0.000000	0.000000
	1.48000	0.000000	0.000000

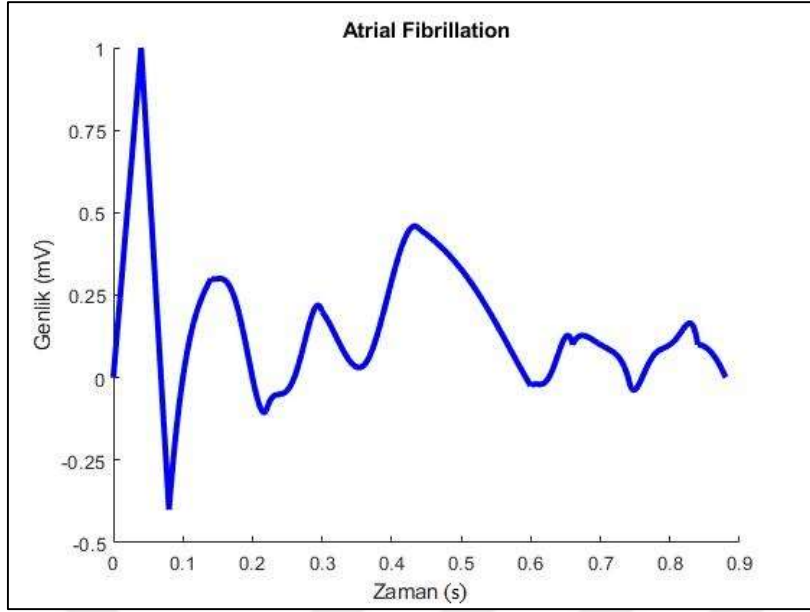
4.15 Atriyal Fibrilasyon Sinyali Tasarımı

Atriyal Fibrilasyon sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Kalp hızı 68 vuruş/dakika (bpm) olarak tasarlanan AF sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.45’te bulunan denklem 1-12’de verilmiştir.

Çizelge 4.45 Matlab'ta tasarlanan Atrial Fibrilasyon sinyali için matematiksel denklemler.

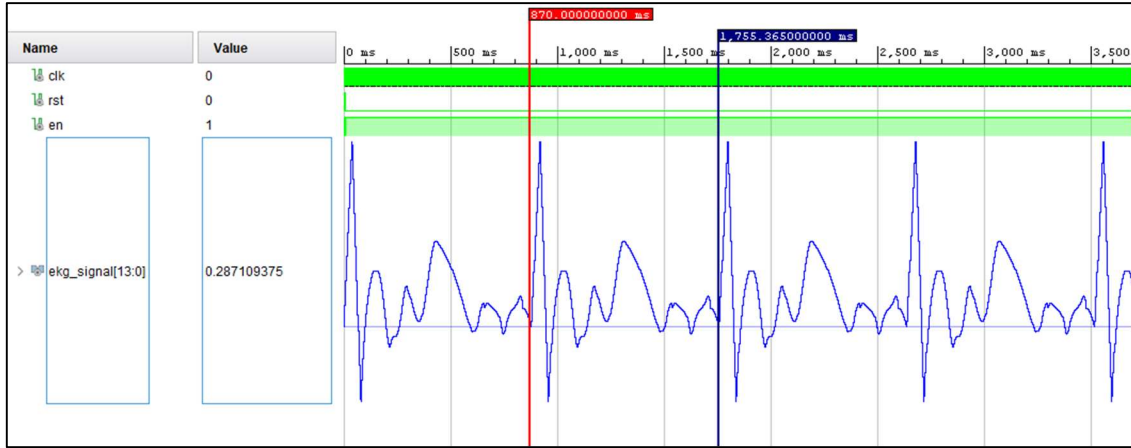
$x = 0.000:0.001:0.040 ;$ $y_1 = 10*x ;$	(1)
$x = 0.040:0.001:0.080 ;$ $y_2 = -14*x + 0.96 ;$	(2)
$x = 0.080:0.001:0.140 ;$ $y_3 = 833.3333*x^3 - 350*x^2 + 50.6667*x - 2.4 ;$	(3)
$x = 0.140:0.001:0.220 ;$ $y_4 = 22619.0476*x^4 - 15488.0952*x^3 + 3905.2381*x^2 - 431.3762*x + 17.78 ;$	(4)
$x = 0.220:0.001:0.300 ;$ $y_5 = -31250.0*x^4 + 32083.3333*x^3 - 12287.5*x^2 + 2082.1667*x - 131.82 ;$	(5)
$x = 0.300:0.001:0.360 ;$ $y_6 = 520.8333*x^3 - 500.0*x^2 + 158.2917*x - 16.47 ;$	(6)
$x = 0.360:0.001:0.440 ;$ $y_7 = -710.26412*x^3 + 839.87091*x^2 - 327.77021*x + 42.30288 ;$	(7)
$x = 0.440:0.001:0.600 ;$ $y_8 = 185.7517*x^4 - 373.1061*x^3 + 275.9601*x^2 - 90.0818*x + 11.2110 ;$	(8)
$x = 0.600:0.001:0.660 ;$ $y_9 = -50833.3333*x^4 + 126891.6667*x^3 - 118716.1667*x^2 + 49337.2733*x - 7685.1540 ;$	(9)
$x = 0.660:0.001:0.740 ;$ $y_{10} = -10416.6667*x^4 + 29166.6667*x^3 - 30620.8333*x^2 + 14285.3333*x - 2498.6100 ;$	(10)
$x = 0.740:0.001:0.840 ;$ $y_{11} = -416666.6666*x^5 + 1645833.3329*x^4 - 2599374.9994*x^3 + 2051854.1662*x^2 - 809499.4331*x + 127692.92 ;$	(11)
$x = 0.840:0.001:0.880 ;$ $y_{12} = -25.0*x^2 + 42.0*x - 17.6 ;$	(12)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan AF sinyaline ait Matlab modelleme sonucu Şekil 4.45'te gösterilmiştir.



Şekil 4.45 68 vuru/dakika kalp hızına sahip Matlab'ta modellenen Atrial Fibrilasyon sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında AF sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan AF sinyali Şekil 4.46'da gösterildiği gibi gözlemlenmiştir.



Şekil 4.46 Atrial Fibrilasyon sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan AF sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.46'da verilmiştir. AF sinyaline ait maksimum çalışma frekansı 651.827 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.47'de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.46 Atrial Fibrilasyon sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	39	106400	0.036
Slice LUTs sayısı	40	53200	0.075
LUT-FF çiftlerinin sayısı	38	40	95
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		651.827	



Şekil 4.47 Atrial Fibrilasyon sinyaline ait osiloskop sonucu.

Matlab tabanlı AF sinyali referans kabul edilerek FPGA-tabanlı AF sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.47’de gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı AF sinyali tasarımından elde edilen maksimum MSE değeri $1.37319\text{E-}05$ ’tir.

Çizelge 4.47 Atrial Fibrilasyon sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

Atrial Fibrilasyon	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
	0.00000	0.000000	0.000000
	0.02000	0.500000	0.494690
	0.04000	1.000000	0.984802
	0.06000	0.300000	0.292358
	0.08000	-0.400000	-0.400085
	0.11000	0.118759	0.119934
	0.14000	0.300011	0.299683
	0.18000	0.199997	0.201721
	0.22000	-0.100004	-0.098267
	0.26000	0.000020	-0.001221
	0.30000	0.200023	0.199585
	0.33000	0.083618	0.082397
	0.36000	0.037526	0.037842
	0.40000	0.293095	0.292969
	0.44000	0.449642	0.450134
	0.52000	0.269559	0.268250
	0.60000	-0.024853	-0.024109
	0.63000	0.017573	0.016174
	0.66000	0.099948	0.101929
	0.70000	0.099991	0.101929
	0.74000	-0.000007	0.001526
	0.79000	0.089164	0.088806
	0.84000	0.100086	0.100098
	0.86000	0.075000	0.074463
	0.88000	0.000000	0.000000

4.16 İkinci Derece AV Blok Tip-2 Sinyali Tasarımı

İkinci derece AV Blok Tip-2 sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Tekrarlama periyodu 17 vuru/dakika olan ve Matlab’ta modellenen İkinci derece AV Blok Tip-2 sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.48’de bulunan denklem 1-40’da verilmiştir.

Çizelge 4.48 Matlab'ta tasarlanan İkinci derece AV Blok Tip-2 sinyali için matematiksel denklemler.

$x = 0.000:0.001:0.080 ;$ $y_1 = 0.06 * \sin \left(x * \frac{\pi}{0.08} \right)$	(1)
$x = 0.080:0.001:0.120 ;$ $y_2 = 0 * x ;$	(2)
$x = 0.120:0.001:0.160 ;$ $y_3 = -2 * x + 0.24 ;$	(3)
$x = 0.160:0.001:0.200 ;$ $y_4 = 15 * x - 2.48 ;$	(4)
$x = 0.200:0.001:0.240 ;$ $y_5 = -18 * x + 4.12 ;$	(5)
$x = 0.240:0.001:0.280 ;$ $y_6 = 5 * x - 1.4 ;$	(6)
$x = 0.280:0.001:0.340 ;$ $y_7 = 0 * x ;$	(7)
$x = 0.340:0.001:0.540 ;$ $y_8 = 0.16 * \sin \left((x - 0.34) * \frac{\pi}{0.20} \right)$	(8)
$x = 0.540:0.001:0.640 ;$ $y_9 = 0 * x ;$	(9)
$x = 0.640:0.001:0.720 ;$ $y_{10} = 0.06 * \sin \left((x - 0.64) * \frac{\pi}{0.08} \right)$	(10)
$x = 0.720:0.001:0.760 ;$ $y_{11} = 0 * x ;$	(11)
$x = 0.760:0.001:0.800 ;$ $y_{12} = -2 * x + 1.52 ;$	(12)
$x = 0.800:0.001:0.840 ;$ $y_{13} = 15 * x - 12.08 ;$	(13)
$x = 0.840:0.001:0.880 ;$ $y_{14} = -18 * x + 15.64 ;$	(14)
$x = 0.880:0.001:0.920 ;$ $y_{15} = 5 * x - 4.6 ;$	(15)
$x = 0.920:0.001:0.980 ;$ $y_{16} = 0 * x ;$	(16)

Çizelge 4.48 (Devam) Matlab'ta tasarlanan İkinci derece AV Blok Tip-2 sinyali için matematiksel denklemler.

$x = 0.980:0.001:1.180 ;$ $y_{17} = 0.16 * \sin \left((x - 0.98) * \frac{\pi}{0.20} \right)$	(17)
$x = 1.180:0.001:1.280 ;$ $y_{18} = 0 * x ;$	(18)
$x = 1.280:0.001:1.360 ;$ $y_{19} = 0.06 * \sin \left((x - 1.28) * \frac{\pi}{0.08} \right)$	(19)
$x = 1.360:0.001:1.640 ;$ $y_{20} = 0 * x ;$	(20)
$x = 1.640:0.001:1.720 ;$ $y_{21} = 0.06 * \sin \left((x - 1.64) * \frac{\pi}{0.08} \right)$	(21)
$x = 1.720:0.001:1.760 ;$ $y_{22} = 0 * x ;$	(22)
$x = 1.760:0.001:1.800 ;$ $y_{23} = -2 * x + 3.52 ;$	(23)
$x = 1.800:0.001:1.840 ;$ $y_{24} = 15 * x - 27.08 ;$	(24)
$x = 1.840:0.001:1.880 ;$ $y_{25} = -18 * x + 33.64 ;$	(25)
$x = 1.880:0.001:1.920 ;$ $y_{26} = 5 * x - 9.6 ;$	(26)
$x = 1.920:0.001:1.980 ;$ $y_{27} = 0 * x ;$	(27)
$x = 1.980:0.001:2.180 ;$ $y_{28} = 0.16 * \sin \left((x - 1.98) * \frac{\pi}{0.20} \right)$	(28)
$x = 2.180:0.001:2.280 ;$ $y_{29} = 0 * x ;$	(29)
$x = 2.280:0.001:2.360 ;$ $y_{30} = 0.06 * \sin \left((x - 2.28) * \frac{\pi}{0.08} \right)$	(30)
$x = 2.360:0.001:2.400 ;$ $y_{31} = 0 * x ;$	(31)
$x = 2.400:0.001:2.440 ;$ $y_{32} = 2 * x + 4.8 ;$	(32)

Çizelge 4.48 (Devam) Matlab'ta tasarlanan İkinci derece AV Blok Tip-2 sinyali için matematiksel denklemler.

$$\begin{aligned} x &= 2.440:0.001:2.480 ; \\ y_{33} &= 15*x - 36.68 ; \end{aligned} \quad (33)$$

$$\begin{aligned} x &= 2.480:0.001:2.520 ; \\ y_{34} &= -18*x + 45.16 ; \end{aligned} \quad (34)$$

$$\begin{aligned} x &= 2.520:0.001:2.560 ; \\ y_{35} &= 5*x - 12.8 ; \end{aligned} \quad (35)$$

$$\begin{aligned} x &= 2.560:0.001:2.620 ; \\ y_{36} &= 0*x ; \end{aligned} \quad (36)$$

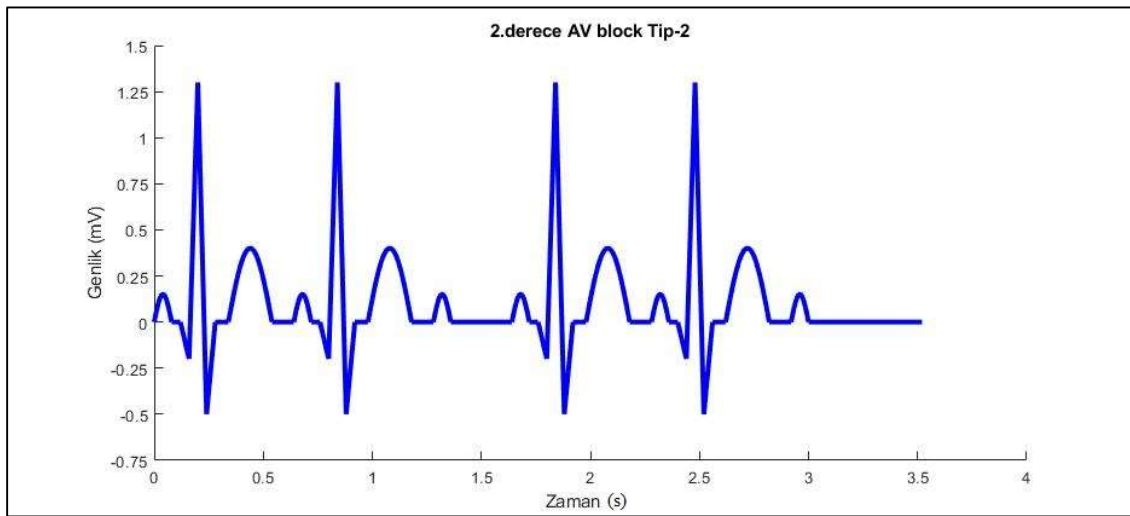
$$\begin{aligned} x &= 2.620:0.001:2.820 ; \\ y_{37} &= 0.16 * \sin \left((x - 2.62) * \frac{\pi}{0.20} \right) \end{aligned} \quad (37)$$

$$\begin{aligned} x &= 2.820:0.001:2.920 ; \\ y_{38} &= 0*x ; \end{aligned} \quad (38)$$

$$\begin{aligned} x &= 2.920:0.001:3.000 ; \\ y_{39} &= 0.06 * \sin \left((x - 2.92) * \frac{\pi}{0.08} \right) \end{aligned} \quad (39)$$

$$\begin{aligned} x &= 3.000:0.001:3.520 ; \\ y_{40} &= 0*x ; \end{aligned} \quad (40)$$

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan İkinci derece AV Blok Tip-2 sinyaline ait Matlab modelleme sonucu Şekil 4.48'de gösterilmiştir.



Şekil 4.48 Tekrarlama periyodu 17 vuru/dakika olan ve Matlab'ta modellenen İkinci derece AV Blok Tip-2 sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında İkinci derece AV Blok Tip-2 sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan İkinci derece AV Blok Tip-2 sinyali Şekil 4.49'da gösterildiği gibi gözlemlenmiştir.



Şekil 4.49 İkinci derece AV Blok Tip-2 sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan İkinci derece AV Blok Tip-2 sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.49'da verilmiştir. İkinci derece AV Blok Tip-2 sinyaline ait maksimum çalışma frekansı 663.504 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.50'de olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.49 İkinci derece AV Blok Tip-2 sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	37	106400	0.034
Slice LUTs sayısı	38	53200	0.071
LUT-FF çiftlerinin sayısı	36	40	90
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		663.504	

Matlab tabanlı İkinci derece AV Blok Tip-2 sinyali referans kabul edilerek FPGA-tabanlı İkinci derece AV Blok Tip-2 sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.50'de gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı İkinci derece AV Blok Tip-2 sinyali tasarımından elde edilen maksimum MSE değeri 1.2754E-04'tür.

Çizelge 4.50 İkinci derece AV Blok Tip-2 sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

İkinci Derece AV Blok Tip-2	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
	0.00000	0.000000	0.000000
	0.04000	0.150000	0.149841
	0.08000	0.000000	0.000000
	0.10000	0.000000	0.000000
	0.12000	0.000000	0.000000
	0.14000	-0.100000	-0.105286
	0.16000	-0.200000	-0.191345
	0.18000	0.550000	0.509644
	0.20000	1.300000	1.283875
	0.22000	0.400000	0.390320
	0.24000	-0.500000	-0.489197
	0.26000	-0.250000	-0.231323
	0.28000	0.000000	0.000000
	0.31000	0.000000	0.000000
	0.34000	0.000000	0.000000
	0.44000	0.400000	0.400085
	0.54000	0.000000	0.000000
	0.64000	0.000000	0.000000
	0.68000	0.150000	0.149841
	0.72000	0.000000	0.000000
	0.74000	0.000000	0.000000
	0.76000	0.000000	0.000000
	0.78000	-0.100000	-0.105286
	0.80000	-0.200000	-0.191345
	0.82000	0.550000	0.509644
	0.84000	1.300000	1.283875
	0.86000	0.400000	0.390320
	0.88000	-0.500000	-0.489197
	0.90000	-0.250000	-0.231323
	0.92000	0.000000	0.000000
	0.95000	0.000000	0.000000
	0.98000	0.000000	0.000000
	1.08000	0.400000	0.400085
	1.18000	0.000000	0.000000
	1.23000	0.000000	0.000000
	1.28000	0.000000	0.000000
	1.32000	0.150000	0.149841
	1.36000	0.000000	0.000000
	1.50000	0.000000	0.000000
	1.64000	0.000000	0.000000
	1.68000	0.150000	0.149841

Çizelge 4.50 (Devam) İkinci derece AV Blok Tip-2 sinyalinin Matlab ve Vivado'da zaman ve genlik açısından karşılaştırılması.

İkinci derece AV Blok Tip-2	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
	1.76000	0.000000	0.000000
	1.78000	-0.100000	-0.105286
	1.80000	-0.200000	-0.191345
	1.82000	0.550000	0.509644
	1.84000	1.300000	1.283875
	1.86000	0.400000	0.390320
	1.88000	-0.500000	-0.489197
	1.90000	-0.250000	-0.231323
	1.92000	0.000000	0.000000
	1.95000	0.000000	0.000000
	1.98000	0.000000	0.000000
	2.08000	0.400000	0.400085
	2.18000	0.000000	0.000000
	2.23000	0.000000	0.000000
	2.28000	0.000000	0.000000
	2.32000	0.150000	0.149841
	2.36000	0.000000	0.000000
	2.38000	0.000000	0.000000
	2.40000	0.000000	0.000000
	2.42000	-0.100000	-0.105286
	2.44000	-0.200000	-0.191345
	2.46000	0.550000	0.509644
	2.48000	1.300000	1.283875
	2.50000	0.400000	0.390320
	2.52000	-0.500000	-0.489197
	2.54000	-0.250000	-0.231323
	2.56000	0.000000	0.000000
	2.59000	0.000000	0.000000
	2.62000	0.000000	0.000000
	2.72000	0.400000	0.400085
	2.82000	0.000000	0.000000
	2.87000	0.000000	0.000000
	2.92000	0.000000	0.000000
	2.96000	0.150000	0.149841
	3.00000	0.000000	0.000000
	3.26000	0.000000	0.000000
	3.52000	0.000000	0.000000



Şekil 4.50 İkinci derece AV Blok Tip-2 sinyaline ait osiloskop sonucu.

4.17 Üçüncü Derece AV Blok Sinyali Tasarımı

Üçüncü derece AV Blok sinyaline ait teorik bilgiler çalışmanın Materyal-Metot kısmında anlatılmıştır. Tekrarlama periyodu 21 vuru/dakika olan ve Matlab'ta modellenen Üçüncü derece AV Blok sinyaline ait matematiksel denklem parçalı fonksiyon olarak Çizelge 4.51'de bulunan denklem 1-19'da verilmiştir.

Çizelge 4.51 Matlab'ta tasarlanan Üçüncü derece AV Blok sinyali için matematiksel denklemler.

$$\begin{aligned} x &= 0.000:0.001:0.040 ; \\ y_1 &= 13*x - 7*10^{-17}; \end{aligned} \quad (1)$$

$$\begin{aligned} x &= 0.040:0.001:0.080 ; \\ y_2 &= 25*x^2 - 3.5*x + 0.62 ; \end{aligned} \quad (2)$$

$$\begin{aligned} x &= 0.080:0.001:0.200 ; \\ y_3 &= -1197.9167*x^3 + 537.5*x^2 - 81.5833*x + 4.2 ; \end{aligned} \quad (3)$$

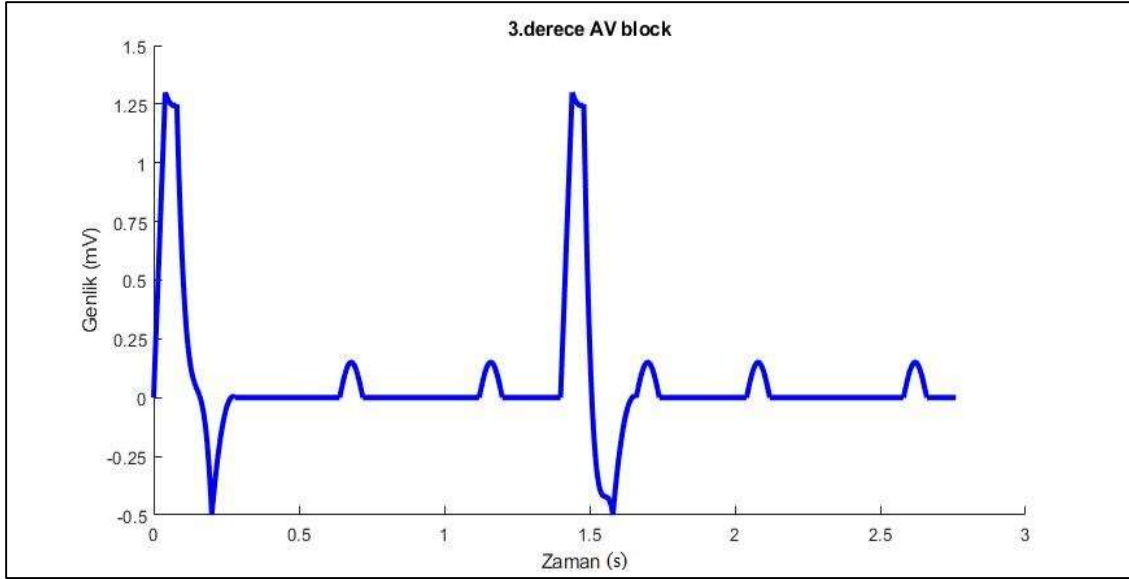
$$\begin{aligned} x &= 0.200:0.001:0.280 ; \\ y_4 &= -37.5*x^2 + 20.5*x - 2.8 ; \end{aligned} \quad (4)$$

$$\begin{aligned} x &= 0.280:0.001:0.640 ; \\ y_5 &= 0*x ; \end{aligned} \quad (5)$$

Çizelge 4.51 (Devam) Matlab'ta tasarlanan Üçüncü derece AV Blok sinyali için matematiksel denklemler.

$x = 0.640:0.001:0.720 ;$ $y_6 = 0.06 * \sin \left((x - 0.64) * \frac{\pi}{0.08} \right)$	(6)
$x = 0.720:0.001:1.120 ;$ $y_7 = 0 * x ;$	(7)
$x = 1.120:0.001:1.200 ;$ $y_8 = 0.06 * \sin \left((x - 1.120) * \frac{\pi}{0.08} \right)$	(8)
$x = 1.200:0.001:1.400 ;$ $y_9 = 0 * x ;$	(9)
$x = 1.400:0.001:1.440 ;$ $y_{10} = 13 * x - 18.2 ;$	(10)
$x = 1.440:0.001:1.480 ;$ $y_{11} = 25 * x^2 - 73.5 * x + 54.52 ;$	(11)
$x = 1.480:0.001:1.580 ;$ $y_{12} = -1614.5833 * x^3 + 7528.1250 * x^2 - 11700.2917 * x + 6061.4700 ;$	(12)
$x = 1.580:0.001:1.660 ;$ $y_{13} = -37.5 * x^2 + 124.0 * x - 102.5050 ;$	(13)
$x = 1.660:0.001:1.740 ;$ $y_{14} = 0.06 * \sin \left((x - 1.66) * \frac{\pi}{0.08} \right)$	(14)
$x = 1.740:0.001:2.040 ;$ $y_{15} = 0 * x ;$	(15)
$x = 2.040:0.001:2.120 ;$ $y_{16} = 0.06 * \sin \left((x - 2.040) * \frac{\pi}{0.08} \right)$	(16)
$x = 2.120:0.001:2.580 ;$ $y_{17} = 0 * x ;$	(17)
$x = 2.580:0.001:2.660 ;$ $y_{18} = 0.06 * \sin \left((x - 2.580) * \frac{\pi}{0.08} \right)$	(18)
$x = 2.660:0.001:2.760 ;$ $y_{19} = 0 * x ;$	(19)

Matematiksel çıkarımı yapıp zaman ve genlik değerlerine göre tasarlanan Üçüncü derece AV Blok sinyaline ait Matlab modelleme sonucu Şekil 4.51'de gösterilmiştir.



Şekil 4.51 Tekrarlama periyodu 21 vuru/dakika olan ve Matlab'ta modellenen Üçüncü derece AV Blok sinyali.

Ardından VHDL dili kullanılarak Xilinx-Vivado programında Üçüncü derece AV Blok sinyalinin tasarımı yapılmıştır. Kodlama işleminden sonra testbench yapılmıştır ve tasarlanan Üçüncü derece AV Blok sinyali Şekil 4.52'de gösterildiği gibi gözlemlenmiştir.



Şekil 4.52 Üçüncü derece AV Blok sinyaline ait Vivado Simülasyon sonuçları.

Tasarlanan Üçüncü derece AV Blok sinyali Zynq-7000 XC7Z020 FPGA için sentezlenmiştir ve ardından Place&Route işlemleri yapılan tasarımın FPGA çipi kaynak kullanımı Çizelge 4.52'de verilmiştir. Üçüncü derece AV Blok sinyaline ait maksimum

çalışma frekansı 663.504 MHz olarak tespit edilmiştir. 14-bit AN9767 DAC modülü kullanılarak Şekil 4.53'te olduğu gibi osiloskop üzerinden gözlemlenmiştir.

Çizelge 4.52 Üçüncü derece AV Blok sinyali üretim sisteminin Zynq-7000 XC7Z020 çipi için kullanım istatistikleri.

FPGA Çipi Kaynak Kullanımı	EKG Sinyali Ünitesi	Toplam	Kullanım (%)
Slice Registers sayısı	37	106400	0.034
Slice LUTs sayısı	38	53200	0.071
LUT-FF çiftlerinin sayısı	36	40	90
IOBs sayısı	17	125	13.6
Blok RAM/FIFO sayısı	1	140	0.714
BUFG/BUFGCTRLs sayısı	2	32	6.25
Maksimum Çalışma Frekans (MHz)		663.504	



Şekil 4.53 Üçüncü derece AV Blok sinyaline ait osiloskop sonucu.

Matlab tabanlı Üçüncü derece AV Blok sinyali referans kabul edilerek FPGA-tabanlı Üçüncü derece AV Blok sinyali tasarımından elde edilen sonuçlar karşılaştırılmıştır ve Çizelge 4.53'te gösterilmiştir. Bu karşılaştırma sonucu FPGA-tabanlı Üçüncü derece AV Blok sinyali tasarımından elde edilen maksimum MSE değeri $7.68791E-05$ 'tir.

Çizelge 4.53 Üçüncü derece AV Blok sinyalinin Matlab ve Vivado’da zaman ve genlik açısından karşılaştırılması.

Üçüncü Derece AV Blok	Zaman (s)	Genlik (mV)	
	Matlab ve Vivado	Matlab	Vivado
	0.00000	0.000000	0.000000
	0.02000	0.650000	0.613708
	0.04000	1.300000	1.298218
	0.06000	1.250000	1.250916
	0.08000	1.250000	1.247864
	0.14000	0.065636	0.064392
	0.20000	-0.499984	-0.491028
	0.24000	-0.100000	-0.099182
	0.28000	0.000000	0.000000
	0.46000	0.000000	0.000000
	0.64000	0.000000	0.000000
	0.68000	0.150000	0.150146
	0.72000	0.000000	0.000000
	0.92000	0.000000	0.000000
	1.16000	0.150000	0.150146
	1.20000	0.000000	0.000000
	1.30000	0.000000	0.000000
	1.40000	0.000000	0.000000
	1.42000	0.650000	0.613708
	1.44000	1.300000	1.298218
	1.46000	1.250000	1.250916
	1.48000	1.250000	1.247864
	1.53000	-0.357251	-0.355225
	1.58000	-0.499803	-0.486450
	1.62000	-0.100000	-0.090942
	1.66000	0.000000	0.000000
	1.70000	0.150000	0.150146
	1.89000	0.000000	0.000000
	2.04000	0.000000	0.000000
	2.08000	0.150000	0.150146
	2.12000	0.000000	0.000000
	2.35000	0.000000	0.000000
	2.58000	0.000000	0.000000
	2.62000	0.150000	0.150146
	2.66000	0.000000	0.000000
	2.71000	0.000000	0.000000
	2.76000	0.000000	0.000000

4.18 FPGA-Tabanlı Tasarlanan Sinyallerin Eş Zamanlı Gözlemlenmesi

Tasarıma ait matematiksel denklemler, matlab grafikleri, simülasyon sonuçları, osiloskop çıktıları, Place-Route işleminin ardından elde edilen çip istatistikleri ile sistemin çalışma hızları ve Matlab-tabanlı yaşamsal belirti sinyalleri ile FPGA-tabanlı yaşamsal belirti sinyallerinin istatistiksel olarak karşılaştırılmış tabloları ve bu tablolardan elde edilen hata değerleri detaylı olarak verilmiştir. Bu kısımda sistemin çalışma frekansları ve MSE değerleri Çizelge 4.54'te toplu olarak verilmiştir ayrıca dört kanallı bir osiloskoptan eş zamanlı olarak gözlemlenen yaşamsal belirti sinyalleri sırasıyla Resim 4.1-4.5'te sistem komponentleri ile verilmiştir.

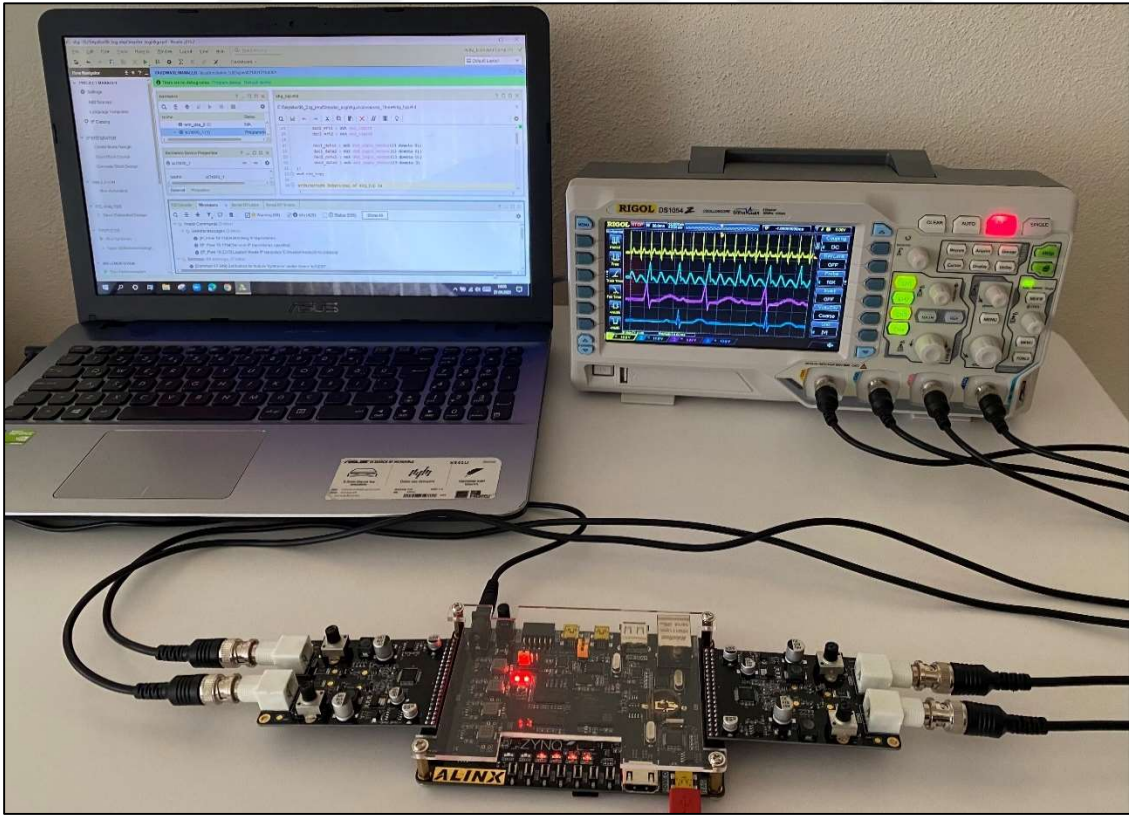
Çizelge 4.54 Yaşamsal belirti sinyalleri tasarımından elde edilen maksimum çalışma frekansları ve ortalama karesel hata değerleri.

Yaşamsal Belirti Sinyalleri	Maksimum Çalışma Frekansı (MHz)	Ortalama Karesel Hata (MSE)
Normal Sinüs Ritmi	657.614	1.2319E-02
Ventriküler Taşikardi	657.614	8.533E-07
Sinüs Bradikardi	651.827	9.3017E-06
Sinüs Taşikardi	663.504	1.95208E-05
Supraventriküler Taşikardi	657.614	6.1387E-06
Ventriküler Paced	651.827	2.95388E-05
Atrial Flutter	651.827	3.3255168E-03
Birinci derece AV Blok	651.827	1.04504E-05
İkinci derece AV Blok Tip-1	651.827	2.0011276E-03
NIBP	651.827	1.6671E-06
ETCO₂	651.827	4.9464E-06
SPO₂	651.827	1.0472E-06
Ventriküler Fibrilasyon	657.614	6.744811E-04
Prematüre Ventriküler Kompleks	657.614	4.23756E-05
Atriyal Fibrilasyon	651.827	1.37319E-05
İkinci derece AV Blok Tip-2	663.504	1.2754E-04
Üçüncü derece AV Blok	663.504	7.68791E-05

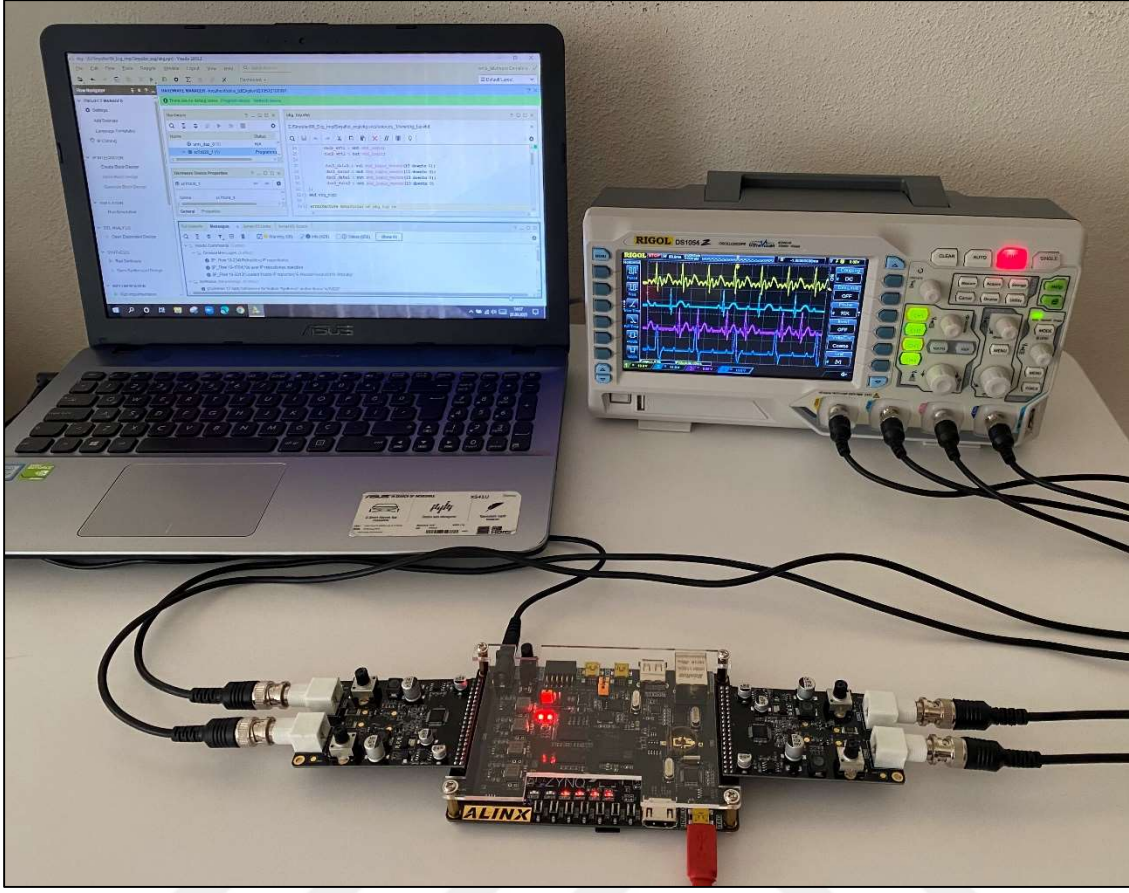
Model başarıml ölçütü; Ortalama karesel hata bir regresyon eğrisinin bir dizi noktaya ne kadar yakın olduğunu ifade etmektedir. MSE, bir makine öğrenmesi modelinin, tahminleyicinin performansını ölçer, her zaman pozitif değerlidir ve MSE değeri sıfıra yakın olan tahminleyicilerin daha iyi bir performans gösterdiği söylenebilir. MSE değeri aşağıdaki denklem ile ifade edilmektedir (Koyuncu vd. 2020). Aşağıda yer alan denklemde n veri setinin boyutu, y_i Matlab programının genlik çıktı değeri ve $\hat{y}_i$ Vivado programının genlik çıktı değerlerini ifade etmektedir.

$$MSE = \frac{1}{n} \sum_{i=1}^n (y_i - \hat{y}_i)^2$$

Alinx marka Zynq-7000 XC7Z020 FPGA geliştirme kartı üzerinde bulunan PL buton-1'e basıldığında eş zamanlı olarak 4 kanallı osiloskoptan NSR, Atrial Flutter, Birinci derece AV Blok ve Sinüs Bradikardi sinyalleri Resim 4.1'de olduğu gibi gözlemlenmektedir.

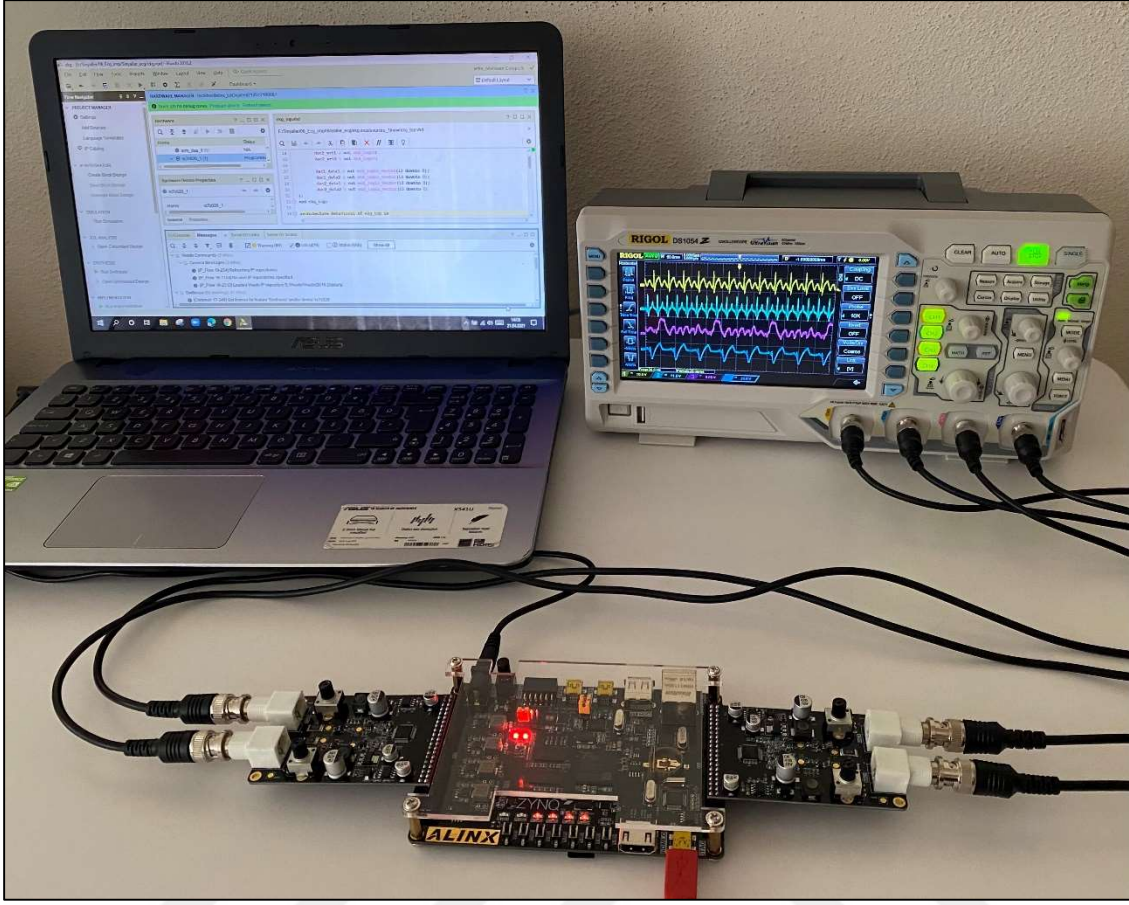


Resim 4.1 NSR, Atrial Flutter, Birinci derece AV Blok ve Sinüs Bradikardi sinyallerine ait osiloskop sonuçları ve Sistem komponentleri (PC, Alinx Zynq-7000 XC7Z020 FPGA geliştirme kartı ve 2 adet 14-bit AN9767 DA modülü ve 4 kanallı Osiloskop).



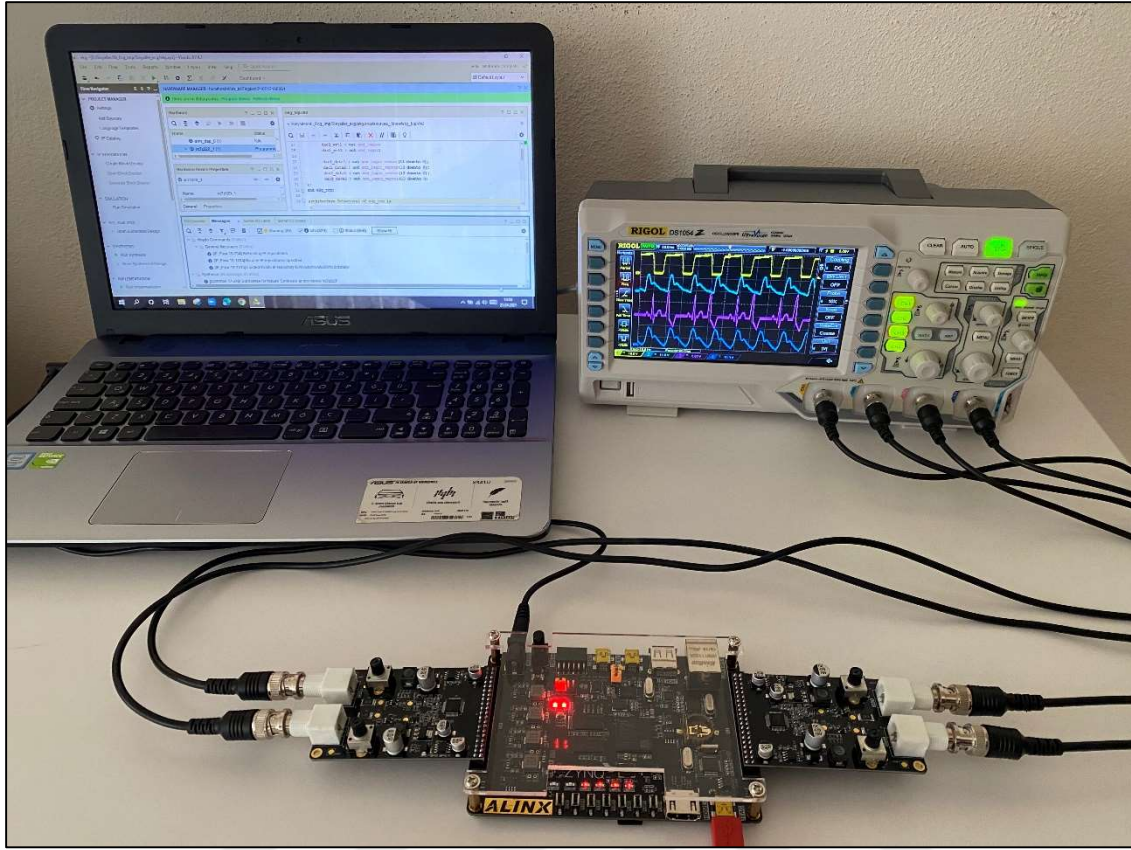
Resim 4.2 Atriyal Fibrilasyon, İkinci derece AV Blok Tip-1 ve Tip-2 ve Üçüncü derece AV Blok sinyallerine ait osiloskop sonuçları ve Sistem komponentleri (PC, Alinx Zynq-7000 XC7Z020 FPGA geliştirme kartı ve 2 adet 14-bit AN9767 DA modülü ve 4 kanallı Osiloskop).

Alinx marka Zynq-7000 XC7Z020 FPGA geliştirme kartı üzerinde bulunan PL buton-2'ye basıldığında eş zamanlı olarak 4 kanallı osiloskoptan Atriyal Fibrilasyon, İkinci derece AV Blok Tip-1, İkinci derece AV Blok Tip-2 ve Üçüncü derece AV Blok sinyalleri Resim 4.2'de olduğu gibi gözlemlenmektedir.



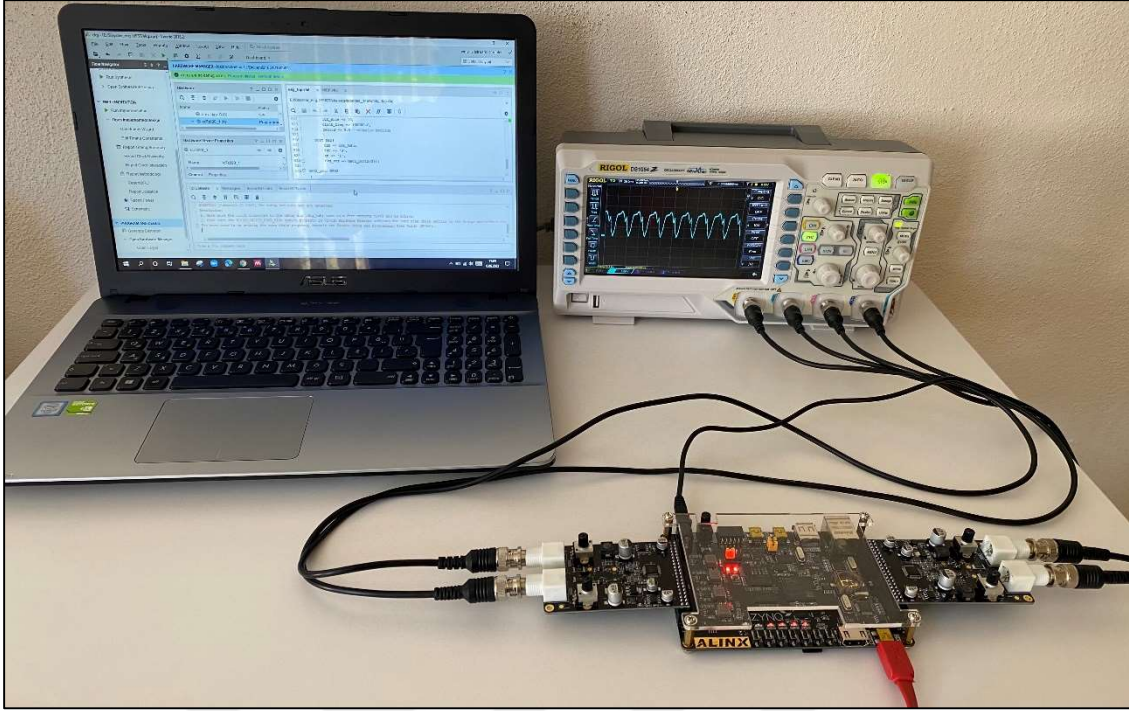
Resim 4.3 Sinüs Taşikardi, SVT, Ventriküler Fibrilasyon ve Ventriküler Paced sinyallerine ait osiloskop sonuçları ve Sistem komponentleri (PC, Alinx Zynq-7000 XC7Z020 FPGA geliştirme kartı ve 2 adet 14-bit AN9767 DA modülü ve 4 kanallı Osiloskop).

Alinx marka Zynq-7000 XC7Z020 FPGA geliştirme kartı üzerinde bulunan PL buton-3'e basıldığında eş zamanlı olarak 4 kanallı osiloskoptan Sinüs Taşikardi, SVT, Ventriküler Fibrilasyon ve Ventriküler Paced sinyalleri Resim 4.3'te olduğu gibi gözlemlenmektedir.



Resim 4.4 ETCO₂, NIBP, PVC ve SPO₂ sinyallerine ait osiloskop sonuçları ve Sistem komponentleri (PC, Alinx Zynq-7000 XC7Z020 FPGA geliştirme kartı ve 2 adet 14-bit AN9767 DA modülü ve 4 kanallı Osiloskop).

Alinx marka Zynq-7000 XC7Z020 FPGA geliştirme kartı üzerinde bulunan PL buton-4'e basıldığında eş zamanlı olarak 4 kanallı osiloskoptan ETCO₂, NIBP, PVC ve SPO₂ sinyalleri Resim 4.4'te olduğu gibi gözlemlenmektedir.



Resim 4.5 VT sinyaline ait osiloskop sonuçları ve Sistem bileşenleri (PC, Alinx Zynq-7000 XC7Z020 FPGA geliştirme kartı ve 2 adet 14-bit AN9767 DA modülü ve 4 kanallı Osiloskop).

Alinx marka Zynq-7000 XC7Z020 FPGA geliştirme kartı üzerinde bulunan PL buton-1 ve buton-2'ye aynı anda basıldığında eş zamanlı olarak 4 kanallı osiloskoptan Ventriküler Taşikardi sinyali Resim 4.5'te olduğu gibi gözlemlenmektedir.

5. TARTIŞMA VE SONUÇ

Einthoven tarafından orijinal kaydından bu yana Elektrokardiyogram, modern tıpta en değerli tanı araçlarından biri haline gelmiştir. Pek çok kardiyovasküler hastalığın tanı ve tedavisi, büyük ölçüde vücuttan kaydedilen yaşamsal belirti sinyallerinin görsel olarak incelenmesine dayanır. Son yıllarda hem teknoloji hem de uygulama alanı açısından elektrokardiyografik ekipmanlar büyük ölçekte büyümekte ve gelişmektedir. Yaşamsal belirti sinyalleri kayıt ekipmanları giderek daha kompakt, taşınabilir ve bilgisayarlı hale gelirken, kullanımı hastane kliniğinden pratisyen hekimin ameliyatına, spor hekimliğine ve amatör atletizmine kadar genişlemiştir. Bu tür ekipmanların doğruluğu test edilirken, değerlendirilirken, hata bulunurken ve kalibre edilirken, elektrokardiyogramın gerçekçi bir temsili olan test EKG simülatörüne sahip olmak esastır. Hasta simülatörleri olarak adlandırılan yaşamsal belirti sinyal kaynağı, kalbin elektriksel aktivitesinin ve yaşamsal belirtilere ait bilgilerin aynısını verebilecek sinyaller üreten cihazdır. Bu sinyaller, aritmi gibi belirli klinik durumların çoğaltılması için çok faydalı olmakla birlikte, kalibrasyon amacı ile tanı ve tedavi için kullanılan kardiyovasküler cihazların standartlara uygunluğunu kontrol etmektedir.

Literatür çalışmasında bahsedildiği üzere genel olarak EKG Simülatörleri tasarımlarında mikrodenetleyiciler kullanılmaktadır. Bu çalışmada donanımsal olarak Zynq-7000 FPGA geliştirme platformu XC7Z020 yongası kullanılmıştır. FPGA'lar mikrodenetleyicilere göre yüksek hız, kapasite ve performans, paralel çalışma gibi özellikleri ile ön plana çıkmaktadır. Bu çalışmada FPGA kullanımı ile sinyallerin eş zamanlı olarak üretilmesi, sinyal kapasitesinin revize edilebilmesi, sistemin yüksek hızda çalışması ve tekrar tekrar programlanabilmesi sağlanmıştır.

Bu çalışma biyomedikal kalibrasyon uygulamalarında kullanılmak amacıyla yaşamsal belirti sinyallerinden Normal Sinüs Ritmi, 13 adet aritmik EKG sinyali (Ventriküler Taşikardi, Sinüs Bradikardi, Sinüs Taşikardi, Supraventriküler Taşikardi, Ventriküler Paced, Atrial Flutter, Birinci derece AV Blok, İkinci derece AV Blok Tip-1, Ventriküler Fibrilasyon, Prematüre Ventriküler Kompleks, Atrial Fibrilasyon, İkinci derece AV Blok Tip-2, Üçüncü derece AV Blok), NIBP, ETCO₂ ve SPO₂ sinyallerinin modellenmesini

kapsamaktadır. Bu sinyaller öncelikle matematiksel olarak Matlab üzerinde tasarlanmış ve ardından VHDL ile Xilinx-Vivado programında modellenmiştir. Bu sinyaller Zynq-7000 XC7Z020 FPGA çipi için sentezlenmiş olup, bu geliştirme kartı ile uyumlu çalışan 14-bit AN9767 DA modülü vasıtasıyla modellenen yaşamsal belirti sinyallerinin 4 kanallı bir osiloskoptan gerçek zamanlı olarak gözlemlenmesi sağlanmıştır.

Parametrelere göre Yaşamsal belirti sinyalleri üreten bloklar hakkında ilgili şematik bilgiler (birinci ve ikinci seviye RTL şemaları) tez çalışmasının Bulgular başlığı altında bulunan Şekil 4.1 ve Şekil 4.2’de detaylı olarak aktarılmıştır.

Tasarıma ait matematiksel denklemler, matlab grafikleri, simülasyon sonuçları, osiloskop çıktıları, Place-Route işleminin ardından elde edilen çip istatistikleri ile sistemin çalışma hızları ve Matlab-tabanlı yaşamsal belirti sinyalleri ile FPGA-tabanlı yaşamsal belirti sinyallerinin istatistiksel olarak karşılaştırılmış tabloları ve bu tablolardan elde edilen hata değerleri çalışmanın Bulgular başlığı altında detaylı olarak verilmiştir. Sistemin çalışma frekansları **651.827 MHZ** ile **663.504 MHZ** aralığında hesaplanmıştır. Tasarımı yapılan sinyallere ait MSE değerleri **1.2319E-02** ile **8.533E-07** aralığında hesaplanmıştır.

Bu çalışma ile donanımsal olarak tasarlanan FPGA-tabanlı Yaşamsal belirti sinyalleri üretim sisteminin, FPGA çipleri kullanılarak tasarlanabileceği, biyomedikal kalibrasyon uygulamalarında güvenli bir şekilde kullanılabileceği, kardiyoloji alanındaki tıbbi cihazların kalibrasyon testleri için kullanılan EKG Simülatörlerinde kullanılabileceği gösterilmiştir.

Çalışmada kullanılan yaşamsal belirti sinyalleri, tasarımın ürün haline dönüştürülmesi aşamasında 12, 6 veya 3 derivasyonlu olacak şekilde yazılım yeniden düzenlenebilir. Mevcut hali lead-II derivasyonu baz alınarak tasarlanmıştır. Gelecekteki çalışmalarda diğer aritmik EKG sinyaller FPGA-tabanlı modellenebilir.

6. KAYNAKLAR

- Aboutabikh K, Aboukerdah N, 2015, Design and implementation of a multiband digital filter using FPGA to extract the ECG signal in the presence of different interference signals, *Computers in Biology and Medicine*, 62, 1-13.
- Abraham D A, 2017, Chapter 11-Signal Processing, Editor(s): Thomas H. Neighbors, David Bradley, *Applied Underwater Acoustics*, Elsevier, 743-807.
- Ahmed S N, 2015, Chapter 8-Signal processing, Editor(s): Syed Naeem Ahmed, *Physics and Engineering of Radiation Detection (Second Edition)*, Elsevier, 477-540.
- Akay B, Karaboğa D, 2015, A survey on the applications of artificial bee colony in signal, image, and video processing, *Signal, Image and Video Processing*, 9, 967-990.
- Alabdo A, Pérez J, Garcia G J, Pomares J, Torres F, 2016, FPGA-based architecture for direct visual control robotic systems, *Mechatronics*, 39, 204-216.
- Alçın M, Pehlivan İ, Koyuncu İ, 2016, Hardware Design and Implementation of a Novel ANN-Based Chaotic Generator in FPGA. *Optik-International Journal for Light and Electron Optics*, 127, 5500-5505.
- Alçın M, Tuna M, Erdoğan P, Koyuncu İ, 2021, FPGA-based Dual Core TRNG Design Using Ring and Runge-Kutta-Butcher based on Chaotic Oscillator, *Chaos Theory and Applications*, 3, 20-28.
- Alemzadeh-Ansari M J, 2018, Editor(s): Maleki M, Alizadehasl A, Haghjoo M, Chapter 3 Electrocardiography, *Practical Cardiology*, 17-60.
- Alfaro-Ponce M, Chairez I, Etienne-Cummings R, 2017, Automatic detection of electrocardiographic arrhythmias by parallel continuous neural networks implemented in FPGA, *Neural Computing and Applications*, 31, 363-375.
- Alhelal D, Aboalayon K A I, Daneshzand M, Faezipour M, 2015, FPGA-Based Denoising and Beat Detection of the ECG Signal, 2015 Long Island Systems, Applications and Technology, 1-5.
- Altay Y A, Kremlev A S, 2018, Comparative Analysis of ECG Signal Processing Methods in the Time-Frequency Domain, 2018 IEEE Conference of Russian

- Young Researchers in Electrical and Electronic Engineering (EIConRus), 1058-1062.
- Altayyar S S, Mousa M A, Alfaifi A M, Negm A E, Ali M O, 2018, The impact of calibration on medical devices performance and patient safety, *Biomedical Research*, 29, 2553-2560.
- Azmoudeh B, Cvetkovic D, 2019, Wavelets in Biomedical Signal Processing and Analysis, Editor(s): Roger Narayan, *Encyclopedia of Biomedical Engineering*, Elsevier, 193-212.
- Bogun F, Latchamsetty R, 2018, CHAPTER 80-Premature Ventricular Complexes, Editor(s): Douglas P. Zipes, José Jalife, William G. Stevenson, *Cardiac Electrophysiology: From Cell to Bedside (Seventh Edition)*, Elsevier, 776-781.
- Chatterjee H K, Gupta R, Mitra M, 2012, Real time P and T wave detection from ECG using FPGA, *Procedia Technology*, 4, 840 – 844.
- Cvikl M, Zemva A, 2010, FPGA-oriented HW/SW implementation of ECG beat detection and classification Algorithm, *Digital Signal Processing*, 20, 238–248.
- Das A, Chaudhuri C R, Das I, 2019, Advanced Portable ECG Simulator: Product Development & Validation, 2019 Women Institute of Technology Conference on Electrical and Computer Engineering (WITCON ECE), 187-191.
- Davis P D, Parbrook G D, Kenny G N C, 1995, CHAPTER 18-Oxygen Measurement, Editor(s): P.D. Davis, G.D. Parbrook, G.N.C. Kenny, *Basic Physics and Measurement in Anaesthesia (Fourth Edition)*, Butterworth-Heinemann, 235-249.
- Desai V, 2012, Electrocardiogram (ECG/EKG) using FPGA, Master's Theses and Graduate Research, San Jose State University, USA.
- Egila M G, El-Moursy M A, El-Hennawy A E, El-Simary H A, Zaki A, 2016, FPGA-based electrocardiography (ECG) signal analysis System using least-square linear phase finite impulse response (FIR) filter, *Journal of Electrical Systems and Information Technology*, 3, 513-526.
- Engle W D, 2012, Chapter 3-Definition of Normal Blood Pressure Range: The Elusive Target, Editor(s): Charles S. Kleinman, Istvan Seri, *Hemodynamics and*

- Cardiology: Neonatology Questions and Controversies (Second Edition), W.B. Saunders, 49-77.
- Ewy G A, 2010, CHAPTER 52-Cardiocerebral Resuscitation, Defibrillation, and Cardioversion, Editor(s): Allen Jeremias, David L. Brown, Cardiac Intensive Care (Second Edition), W.B. Saunders, 652-671.
- Frank J D, 2007, Ventricular Tachycardia, Editor(s): S.J. Enna, David B. Bylund, xPharm: The Comprehensive Pharmacology Reference, Elsevier, 1-6.
- Gessman L J, Trohman R, 2008, Chapter 32-Cardiac Arrhythmias, Editor(s): Joseph E. Parrillo, R. Phillip Dellinger, Critical Care Medicine (Third Edition), Mosby, 647-675.
- Giorgio A, Guaragnella C, Giliberti D A, 2020, Improving ECG signal denoising using wavelet transform for the prediction of malignant arrhythmias, Int. J. Medical Engineering and Informatics, 12, 135-150.
- Goldberger A L, 2006, CHAPTER 20-Bradycardias and Tachycardias: Review and differential diagnosis, Editor(s): Ary L. Goldberger, Clinical Electrocardiography A Simplified Approach (Seventh Edition), Mosby, 235-250.
- Goldberger A L, Goldberger Z D, Shvilkin A, 2018, Chapter 16- Ventricular Arrhythmias, Editor(s): Ary L. Goldberger, Zachary D. Goldberger, Alexei Shvilkin, Goldberger's Clinical Electrocardiography (Ninth Edition), Elsevier, 156-171.
- Gu X, Zhu Y, Zhou S, Wang C, Qiu M, Wang G, 2016, A Real-Time FPGA-Based Accelerator for ECG Analysis and Diagnosis Using Association-Rule Mining, ACM Transactions on Embedded Computing Systems, 15, 1-23.
- Güney E, Ekşi Z, Çakıroğlu M, 2012, WebECG: A novel ECG simulator based on MATLAB Web Figure, Advances in Engineering Software 45, 167-174.
- Hannon D H, 2007, Supraventricular Tachycardia, Editor(s): Lynn C. Garfunkel, Jeffrey M. Kaczorowski, Cynthia Christy, Pediatric Clinical Advisor (Second Edition), Mosby, 546-547.

- Issa Z F, Miller J M, Zipes D P, 2009, CHAPTER 6-Atrioventricular Conduction Abnormalities, Editor(s): Ziad F. Issa, John M. Miller, Douglas P. Zipes, Clinical Arrhythmology and Electrophysiology, W.B. Saunders, 127-142.
- Jain S, 2020, FPGA-Assisted Framework for Heart Rate Evaluation using ECG Signal Processing, 17th India Council International Conference, 1-6.
- Jewajinda Y, Chongstitvatana P, 2010, ECTI-CON2010: The 2010 ECTI International Conference on Electrical Engineering Electronics, Computer, Telecommunications and Information Technology, 1050-1054.
- John A D, Fleisher L A, 2006, Electrocardiography: The ECG. Anesthesiology Clinics of North America, 24, 697-715.
- Kanter R J, Carboni M P, Silka M J, 2006, Chapter 8-Pediatric Arrhythmias, Editor(s): David G. Nichols, Ross M. Ungerleider, Philip J. Spevak, William J. Greeley, Duke E. Cameron, Dorothy G. Lappe, Randall C. Wetzel, Critical Heart Disease in Infants and Children (Second Edition), Mosby, 207-241.
- Karaböce B, Durmuş H O, Çetin E, Tokman N, 2020, Clinical engineering standards and practices. Clinical Engineering Handbook, 742–752.
- Karataş F, Koyuncu İ, Alçın M, Tuna M, 2020, Design of FPGA-based ECG Signal Using VHDL, 1st International Hazar Scientific Research Congress, IKSAD Publishing, Baku, Azerbaijan, 114-127.
- Karataş F, Koyuncu İ, Tuna M, Alçın M, 2020, Bulanık Mantık Üyelik Fonksiyonlarının FPGA Üzerinde Gerçeklenmesi, Bilgisayar Bilimleri ve Teknolojileri Dergisi, 1, 1-9.
- Kontodimopoulos N, Pallikarakis N, Christov I, Daskalov I, 1998, In-house development of test equipment for quality control and training. Case study: a prototype ECG simulator-tester, Medical Engineering & Physics, 20, 717-721.
- Koyuncu İ, Çetin Ö, Katırcıoğlu F, Tuna M, 2015, Edge dedection application with FPGA based Sobel operatör, 23nd Signal Processing and Communications Applications Conference (SIU), 1829-1832.

- Koyuncu İ, Özcerit A T, 2017, The design and realization of a new high speed FPGA-based chaotic true random number generator, *Computers & Electrical Engineering*, 58, 203-214.
- Koyuncu İ, Özcerit A T, Pehlivan İ, 2014, Implementation of FPGA-based real time novel chaotic oscillator, *Nonlinear Dyn*, 77, 49–59.
- Koyuncu İ, Tuna M, Pehlivan İ, Fidan C B, Alçın M, 2019, Design, FPGA implementation and statistical analysis of chaos-ring based dual entropy core true random number generator, *Analog Integrated Circuits and Signal Processing*, 102, 445–456.
- Koyuncu İ. 2014, Kriptolojik Uygulamalar için FPGA tabanlı Yeni Kaotik Osilatörlerin ve Gerçek Rasgele Sayı Üreteçlerinin Tasarımı ve Gerçeklenmesi, Doktora Tezi, Sakarya Üniversitesi, Fen Bilimleri Enstitüsü, Sakarya.
- Koyuncu İ, Yılmaz C, Alçın M., Tuna M, 2020, Design and Implementation of Hydrogen Economy using Artificial Neural Network on Field Programmable Gate Array, *International Journal of Hydrogen Energy*, 45, 20709-20720.
- Kumar S, Singh G, Kaur M, 2016, FPGA Implementation of Electrocardiography (ECG) Signal Processing, *An International Journal of Engineering Sciences*, 58-70.
- Ma Y, Li T, Ma Y, Zhan K, 2015, Novel Real-Time FPGA-Based R-Wave Detection Using Lifting Wavelet, *Circuits Syst Signal Process*, 35, 281-299.
- Madiraju N S, Kurella N, Valapudasu R, 2018, FPGA Implementation of ECG feature extraction using Time domain analysis, *ArXiv*, abs/1802.03310.
- Maheshwarappa M R, Bowyer M D J, Bridges C P, 2017, Improvements in CPU & FPGA Performance for Small Satellite SDR Applications, *IEEE Transactions on Aerospace and Electronic Systems*, 53, 310-322.
- Maxfield C M, 2008, Chapter 2-FPGA Architectures, Editor(s): Clive Max Maxfield, In *Instant Access, FPGAs: Instant Access*, Newnes, 13-48.
- Meddah K, Talha M K, Bahoura M, Zairi H, 2019, FPGA-based system for heart rate monitoring, *IET Circuits, Devices & Systems*, 13, 771-782.

- Mendizabal-Ruiz G, Román-Godínez I, Torres-Ramos S, Salido-Ruiz R A, Vélez-Pérez H, Morales J A, 2018, Genomic signal processing for DNA sequence clustering PeerJ 6:e4264, 1-21.
- Obadi A B, Soh P J, Aldayel O, Al-Doori M H, Mercuri M, Schreurs D, 2021, A Survey on Vital Signs Detection Using Radar Techniques and Processing With FPGA Implementation, IEEE Circuits and Systems Magazine, 21, 41-74.
- Oluwole A S, Srivastava V M, 2017, Smart Antenna for Wireless Communication Systems using Spatial Signal Processing, Journal of Communications, 12, 328-339.
- Özdemir A T, Danişman K, 2011, Fully parallel ANN-based arrhythmia classifier on a single-chip FPGA: FPAAC, Turkish Journal of Electrical Engineering & Computer Sciences, 19, 667-687.
- Özdemir A T, Danişman K, 2015, A comparative study of two different FPGA-based arrhythmia classifier architectures, Turkish Journal of Electrical Engineering & Computer Sciences, 23, 2089-2106.
- Panigrahy D, Rakshit M, Sahu P K, 2016, FPGA Implementation of Heart Rate Monitoring System, J Med Syst, 40-49.
- Paul A D, Urzoshi K R, Datta R S, Arsalan A, Azad A M, 2011, Design and Development of Microcontroller Based ECG Simulator, 5th Kuala Lumpur International Conference on Biomedical Engineering, 35, 292-295.
- Purwins H, Li B, Virtanen T, Schlüter J, Chang S, Sainath T, 2019, Deep Learning for Audio Signal Processing, IEEE Journal of Selected Topics in Signal Processing, 13, 206-219.
- Rajeswari J, Jagannath M, 2017, Advances in biomedical signal and image processing – A systematic review, Informatics in Medicine Unlocked, 8, 13-19.
- Schell B, Tsividis Y, 2008, A Continuous-Time ADC/DSP/DAC System With No Clock and With Activity-Dependent Power Dissipation, IEEE Journal of Solid-State Circuits, 43, 2472-2481.

- Schwiegelshohn F, Gierke L, Hübner M, 2015, FPGA Based Traffic Sign Detection for Automotive Camera Systems, 2015 10th International Symposium on Reconfigurable Communication-centric Systems-on-Chip (ReCoSoC), 1-6.
- Seifoori Z, Ebrahimi Z, Behnam Khaleghi, Hossein Asadi, 2018, Chapter-7 Introduction to Emerging SRAM-Based FPGA Architectures in Dark Silicon Era, Editor(s): Ali R. Hurson, Hamid Sarbazi-Azad, Advances in Computers, Elsevier, 110, 259-294.
- Shirzadfar H, Khanahmadi M, 2018, Design and Development of ECG Simulator and Microcontroller Based Displayer, Journal of Biosensors & Bioelectronics, 9, 1-9.
- Smith G R, 2010, Chapter 3- FPGA Development Phases, Editor(s): Gina R. Smith, FPGA 101, Newnes, 43-55.
- Sodeman W A, Sodeman T C, 2005, Atrial Flutter: Patient and Caregiver's Guide, Editor(s): William A. Sodeman, Thomas C. Sodeman, Instructions for Geriatric Patients (Third Edition), W.B. Saunders, 193.
- Sörnmo L, Laguna P, 2005, The Electrocardiogram-A Brief Background, Bioelectrical Signal Processing in Cardiac and Neurological Applications, 411-452.
- Stephenson E A, Davis A M, 2010, CHAPTER 19-Electrophysiology, Pacing, and Devices, Editor(s): Robert H. Anderson, Edward J. Baker, Daniel J. Penny, Andrew N. Redington, Michael L. Rigby, Gil Wernovsky, Gemma Price, Paediatric Cardiology (Third Edition), Churchill Livingstone, 379-413.
- Suharinto C, Budianto A, Sanyoto N T, 2020, Design of Electrocardiograph Signal Simulator, IJEEMI, 2, 43-47.
- Tang J W, Shaikh-Husin N, Sheikh U U, Marsono M N, 2016, FPGA-Based Real-Time Moving Target Detection System for Unmanned Aerial Vehicle Application, International Journal of Reconfigurable Computing, 1-16.
- Taşdemir M F, 2020, Fpga Üzerinde Görüntü İşleme Algoritmalarının Gerçek Zamanlı Olarak Gerçekleştirilmesi, Yüksek Lisans Tezi, Afyon Kocatepe Üniversitesi, Afyonkarahisar, Türkiye.

- Tlelo-Cuautle E, Rangel-Magdaleno J, Fraga L G, Tlelo-Cuautle E, Rangel-Magdaleno J de J, De la Fraga L G, 2016, Introduction to Field-Programmable Gate Arrays, Engineering Applications of FPGAs, Springer International Publishing, 1-32.
- Trimberger S M, 2015, Three Ages of FPGAs: A Retrospective on the First Thirty Years of FPGA Technology, Proceedings of the IEEE, 103, 318-331.
- Tuna M, Alçın M, Koyuncu İ, Fidan C B, Pehlivan İ, 2019, High Speed FPGA-based Chaotic Oscillator Design, Microprocessors and Microsystems, 66, 72-80.
- Tuna M, Fidan C B, 2018, A Study on the importance of chaotic oscillators based on FPGA for true random number generating (TRNG) and chaotic systems, Journal of the Faculty of Engineering and Architecture of Gazi University, 33, 469-486.
- Valais I, Koulouras G, Fountos G, Michail C, Kandris D, Athinaios S, 2014, Design and Construction of a Prototype ECG Simulator, e-Journal of Science & Technology (e-JST), 11-18.
- Wagner G, 2005, Chapter 6-Basic Electrocardiography, Editor(s): Saksena S, Camm A J, Boyden P A, Dorian P, Goldschlager N, Electrophysiological Disorders of the Heart, Churchill Livingstone, 95-128.
- Wang L, Xu L, Zhao D, Yao Y, Song D, 2015, FPGA-based design and implementation of arterial pulse wave generator using piecewise Gaussian-cosine fitting, Computers in Biology and Medicine, 59, 142-151.
- Weaver L, 2008, Chapter 7-Critical Care of Patients Needing Hyperbaric Oxygen Therapy, Editor(s): Tom S. Neuman, Stephen R. Thom, Physiology and Medicine of Hyperbaric Oxygen Therapy, W.B. Saunders, 117-129.
- Wess M, Sai Manoj P D, Jantsch A, 2017, Neural Network based ECG Anomaly Detection on FPGA and Trade-off Analysis, 2017 IEEE International Symposium on Circuits and Systems (ISCAS), 1-4.
- Woo S, Lee W, Ryu G, 2015, ECG simulator design with Spartan-3 FPGA, Proceedings of the Korean Institute of Information and Commucation Sciences Conference, 834-837.

- Yang Y, Huang X, Yu X, 2007, Real-Time ECG Monitoring System Based on FPGA, The 33rd Annual Conference of the IEEE Industrial Electronics Society (IECON), 2136-2140.
- Yılmaz C, Koyuncu İ, Alçın M, Tuna M, 2019, Artificial Neural Networks based thermodynamic and economic analysis of a hydrogen production system assisted by geothermal energy on Field Programmable Gate Array, International Journal of Hydrogen Energy, 44, 17443-17459.
- Zairi H, Talha M K, Meddah K, Slimane S O, 2020, FPGA-based system for artificial neural network arrhythmia classification, Neural Computing and Applications, 32, 4105-4120.
- Zhu Y, Wang X, Qiu C, Li Q, Cao X, Zhou B, Wang H, 2021, A Multi-channel ECG Acquisition System Based on FPGA, Journal of Physics: Conference Series, 5th International Conference on Artificial Intelligence, Automation and Control Technologies (AIACT), 1924, 012023.
- Zimetbaum P, Falk R H, 2013, Chapter 20-Atrial Fibrillation, Editor(s): Elliott M. Antman, Marc S. Sabatine, Cardiovascular Therapeutics: A Companion to Braunwald's Heart Disease (Fourth Edition), W.B. Saunders, 372-382.

İnternet Kaynakları

- 1- <https://litfl.com/ECG-library/>, 09.05.2021
- 2- <https://archive.physionet.org/>, 14.05.2021
- 3- <http://www.alinx.com/en/>, 17.05.2021
- 4- <https://www.skillstat.com/tools/ECG-simulator/>, 04.06.2021
- 5- <https://ECG-educator.blogspot.com/>, 21.04.2021
- 6- <https://acilci.net/>, 16.04.2021
- 7- <https://en.wikipedia.org/wiki/Xilinx#Zynq>, 02.04.2021
- 8- <https://www.xilinx.com/products/silicon-devices/soc/zynq-7000.html>, 26.03.2021
- 9- <https://en.wikipedia.org/wiki/VHDL>, 25.03.2021
- 10- <https://www.flukebiomedical.com/products/biomedical-test-equipment/patient-monitor-simulators>, 20.03.2021