

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

**AÇIK HATLA İSTASYON BÖLGELERİNİN HATADA GÜVENLİ
ANKLAŞMAN TASARIMI VE PLCDE GERÇEKLENMESİ**



YÜKSEK LİSANS TEZİ

Muhammed İkbāl YILDIZ

Raylı Sistemler Mühendisliği Anabilim Dalı

Raylı Sistemler Mühendisliği Programı

TEMMUZ 2021

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

**AÇIK HATLA İSTASYON BÖLGELERİNİN HATADA GÜVENLİ
ANKLAŞMAN TASARIMI VE PLCDE GERÇEKLENMESİ**



YÜKSEK LİSANS TEZİ

Muhammed İkbāl YILDIZ
526171012

Raylı Sistemler Mühendisliği Anabilim Dalı

Raylı Sistemler Mühendisliği Programı

Tez Danışmanı: Prof. Dr. Mehmet Turan SÖYLEMEZ

TEMMUZ 2021

İTÜ, Lisansüstü Eğitim Enstitüsü’nün 526171012 numaralı Yüksek Lisans Öğrencisi Muhammed İktbal YILDIZ, ilgili yönetmeliklerin belirlediğı gerekli tüm şartları yerine getirdikten sonra hazırladığı “AÇIK HATLA İSTASYON BÖLGELERİNİN HATADA GÜVENLİ ANKLAŞMAN TASARIMI VE PLCDE GERÇEKLENMESİ” başlıklı tezini aşağıda imzaları olan jüri önünde başarı ile sunmuştur.

Tez Danışmanı : **Prof. Dr. Mehmet Turan SÖYLEMEZ**
İstanbul Teknik Üniversitesi

Jüri Üyeleri : **Prof. Dr. Salman KURTULAN**
İstanbul Teknik Üniversitesi

Doç. Dr. Özgür Türay KAYMAKÇI
Çanakkale Onsekiz Mart Üniversitesi

Teslim Tarihi : **13 Haziran 2021**
Savunma Tarihi : **01 Temmuz 2021**





Eşim Hatice ve kızım Öyküye,



ÖNSÖZ

Yüksek lisans eğitimim boyunca yoğun programından zaman ayırıp bana her zaman yol gösteren, yardımcı olan, kendisiyle çalışma fırsatı bulduğum için onur duyduğum Sayın Prof. Dr. Mehmet Turan SÖYLEMEZ'e sonsuz teşekkürü bir borç bilirim.

Diğer taraftan hayatım boyunca beni hep destekleyen, yanımda olan kendilerine sahip olduğum için kendimi mutlu ve şanslı hissettiğim aileme en içten sevgilerimi ve teşekkürlerimi sunarım.

Haziran 2021

Muhammed İktbal YILDIZ
Elektronik ve Haberleşme Mühendisi



İÇİNDEKİLER

Sayfa

ÖNSÖZ	vii
İÇİNDEKİLER.....	ix
KISALTMALAR.....	xi
SEMBOLLER.....	xiii
ÇİZELGE LİSTESİ.....	xv
ŞEKİL LİSTESİ	xvii
ÖZET	xix
SUMMARY.....	xxi
1. GİRİŞ	1
1.1 Tezin Yapısı	2
1.2 Literatür Araştırması	3
2. SİNYALİZASYON SİSTEMLERİNDE EKİPMAN VE PRENSİPLER.....	5
2.1 Yolboyu Sinyalizasyon Ekipmanları.....	5
2.1.1 Makas ve makas motoru	5
2.1.2 Tren algılama sistemleri	6
2.1.3 Yol boyu sinyalleri	7
2.2 Tren Güzergahı Koruma Prensipleri	9
2.2.1 Rota prensibi	9
2.2.2 Blok kontrol prensibi.....	13
2.2.2.1 Otomatik olmayan blok kontrol sistemleri.....	13
2.2.2.2 Sabit bloklu sistemlerde otomatik blok kontrol sistemleri	14
3. METOT	19
3.1 Emniyet Kritik Sistemlerde Yazılım Geliştirme Yaşam Döngüsü	19
3.2 Durum Geçiş Diyagramları	20
3.3 Yapısal Kontrol Dili (SCL).....	22
3.4 Örnek Uygulama	22
4. MODEL TASARIMI VE GERÇEKLEME	25
4.1 Uygulama Alanı ve Geliştirilen Fonksiyon Blokları Arasındaki İlişki.....	25
4.2 Ray Devresi Fonksiyon Bloğu	30
4.2.1 Ray devresi bloke kontrolörü.....	30
4.2.2 Ray devresi set kontrolörü	31
4.2.2 Ray devresi ana kontrolörü	33
4.3 Blok Kesimi Fonksiyon Bloğu.....	37
4.4 Kontrolsüz Tren Hareketi Fonksiyon Bloğu.....	39
4.4.1 Tüm açık hat kontrolörü	39
4.4.2 Manevra ilanı kontrolörü	40
4.4.3 Kontrolsüz tren hareketi ana kontrolörü.....	42
4.5 Blok Sinyali Fonksiyon Bloğu.....	46
4.5.1 Sinyal aç-kapa kontrolörü.....	47
4.5.2 Blok sinyali bildirim talep kontrolörü	48

4.5.3 Blok sinyali ana kontrolörü	49
4.6 Açık Hat Ana Kontrol Fonksiyon Bloğu	55
4.6.1 Çıkış rotası bildirim kontrolörü	55
4.6.2 Açık hat ekipman uygun kontrolörü	58
4.6.3 Açık hat ana kontrolörü.....	59
5. SONUÇ VE ÖNERİLER.....	71
KAYNAKLAR.....	73
ÖZGEÇMİŞ.....	75



KISALTMALAR

AOS	: Ayrık Olaylı Sistemler
CENELEC	: Avrupa Elektroteknik Standardizasyon Komitesi
EN	: Avrupa Normu
E/E/PE	: Elektrik, Elektronik ya da Programlanabilir Elektronik
FB	: Fonksiyon Bloğu
FSM	: Sonlu Durum Makineleri
IEC	: Uluslararası Elektroteknik Komitesi
PLC	: Programlanabilir Lojik Kontrolör
RAMS	: Güvenilirlik, Emre Amadelik, Sürdürülebilirlik, Emniyet
RBC	: Radyo Blok Kulesi
ST	: Yapısal Metin
SCL	: Yapısal Kontrol Dili
SIL	: Bütünleşik Emniyet Seviyesi
THR	: Tolere Edilebilir Hata Oranı



SEMBOLLER

$\vee$	: Lojik ‘VEYA’
$\wedge$	: Lojik ‘VE’
$!$	: Lojik ‘Değil’
$\bar{x}$	: x’in lojik olarak değili



ÇİZELGE LİSTESİ

Sayfa

Çizelge 2.1 : Sinyal bildirimleri ve açıklamaları.	9
Çizelge 3.1 : Bazı lojik ifadelerin SCL dilinde kullanımı.	22
Çizelge 3.2 : Başlangıç bloke kontrolörü durumları.	23
Çizelge 3.3 : Başlangıç bloke kontrolörü girişleri.	23
Çizelge 4.1 : Ray devresi bloke kontrolörü durumları.	30
Çizelge 4.2 : Ray devresi bloke kontrolörü girişleri.	30
Çizelge 4.3 : Ray devresi set kontrolörü girişleri.	31
Çizelge 4.4 : Ray devresi set kontrolörü durumları.	32
Çizelge 4.5 : Ray devresi ana kontrolörü durumları.	33
Çizelge 4.6 : Ray devresi ana kontrolörü girişleri.	34
Çizelge 4.7 : Blok kesimi kontrolörü durumları.	38
Çizelge 4.8 : Blok kesimi kontrolörü girişleri.	38
Çizelge 4.9 : Tüm açık hat kontrolörü durumları.	39
Çizelge 4.10 : Tüm açık hat kontrolörü girişleri.	39
Çizelge 4.11 : Manevra ilanı kontrolörü durumları.	41
Çizelge 4.12 : Manevra ilanı kontrolörü girişleri.	41
Çizelge 4.13 : Kontrolsüz tren hareketi kontrolörü durumları.	43
Çizelge 4.14 : Kontrolsüz tren hareketi kontrolörü girişleri.	43
Çizelge 4.15 : Sinyal aç-kapa kontrolörü durumları.	47
Çizelge 4.16 : Sinyal aç-kapa kontrolörü girişleri.	47
Çizelge 4.17 : Blok sinyali bildirim talebi kontrolörü durumları.	48
Çizelge 4.18 : Blok sinyali bildirim talebi kontrolörü girişleri.	48
Çizelge 4.19 : Blok sinyali ana kontrolörü durumları.	50
Çizelge 4.20 : Blok sinyali ana kontrolörü girişleri.	50
Çizelge 4.21 : Çıkış rotası bildirim kontrolörü durumları.	56
Çizelge 4.22 : Çıkış rotası bildirim kontrolörü girişleri.	56
Çizelge 4.23 : Ters çıkış bildirim kontrolörü durumları.	57
Çizelge 4.24 : Ters çıkış bildirim kontrolörü girişleri.	57
Çizelge 4.25 : Açık hat ekipman uygun kontrolörü girişleri.	58
Çizelge 4.26 : Açık hat ekipman uygun kontrolörü durumları.	59
Çizelge 4.27 : Açık hat ana kontrolörü durumları.	61
Çizelge 4.28 : Açık hat ana kontrolörü girişleri.	61



ŞEKİL LİSTESİ

Sayfa

Şekil 2.1 : Makas ve makas motoru.	6
Şekil 2.2 : Normale ve sapana tanzimli makas gösterimi.	7
Şekil 2.3 : Ray devresi çalışma prensibi.	8
Şekil 2.4 : Görünüşlerine göre sinyaller.	9
Şekil 2.5 : Rota formu.	10
Şekil 2.6 : Rota yaşam döngüsü.	11
Şekil 2.7 : Örnek istasyon.	12
Şekil 2.8 : Anlaşman tablosu.	12
Şekil 2.9 : Dağınık ve merkezi otomatik blok sistemleri.	14
Şekil 2.10 : Merkezi otomatik blok sistemlerinde açık hat bloğu.	15
Şekil 2.11 : Mavi renkli ray devresinin blok overlapı olarak kullanımı.	16
Şekil 2.12 : Sabit blok sisteminde takip koruma akış diyagramı.	16
Şekil 2.13 : Türlerine göre yön koruma akış diyagramları.	17
Şekil 2.14 : Trafik kitleme prensibi.	18
Şekil 3.1 : Emniyet kritik sistemlerde yazılım geliştirme modeli (V- döngüsü).	20
Şekil 3.2 : Örnek bir durum geçiş diyagramı modeli.	20
Şekil 3.3 : Başlangıç bloke kontrolörü durum geçiş diyagramı.	22
Şekil 4.1 : Tasarımın uygulandığı açık hattın batısında bulunan A istasyonu.	25
Şekil 4.2 : Merkezi otomatik blok kontrol sistemi algoritması.	26
Şekil 4.3 : A istasyonuna ait anlaşman tablosu.	27
Şekil 4.4 : Tasarımın uygulandığı açık hat.	28
Şekil 4.5 : Geliştirilen fonksiyon blokları ve aralarındaki ilişki.	29
Şekil 4.6 : Ray devresi fonksiyon bloğunun modüler yapısı.	30
Şekil 4.7 : Ray devresi bloke kontrolörü durum geçiş diyagramı.	30
Şekil 4.8 : Ray devresi set kontrolörü durum geçiş diyagramı.	32
Şekil 4.9 : Ray devresi ana kontrolörü durum geçiş diyagramı.	35
Şekil 4.10 : PLCSIM’de batıya blok kurularak TC2 ray devresinin set olması.	37
Şekil 4.11 : Blok kesimi kontrolörü durum geçiş diyagramı.	38
Şekil 4.12 : Kontrolsüz tren hareketi fonksiyon bloğunun modüler yapısı.	39
Şekil 4.13 : Tüm açık hat kontrolörü durum geçiş diyagramı.	40
Şekil 4.14 : Manevra ilanı kontrolörü durum geçiş diyagramı.	41
Şekil 4.15 : Ray devresi grupları.	42
Şekil 4.16 : Kontrolsüz tren hareketi kontrolörü durum geçiş diyagramı.	44
Şekil 4.17 : TIA portalda doğruya kontrolsüz tren hareketi uygulaması.	44
Şekil 4.18 : PLCSIM programında qkthd durumu.	45
Şekil 4.19 : PLCSIM programında qm1 durumu.	46
Şekil 4.20 : PLCSIM programında kontrolsüz hareket çıkışı.	46
Şekil 4.21 : Sinyal fonksiyon bloğunun yapısı.	46
Şekil 4.22 : Sinyali aç-kapa kontrolörü durum geçiş diyagramı.	47
Şekil 4.23 : Blok sinyali bildirim talep kontrolörü durum geçiş diyagramı.	48
Şekil 4.24 : Blok sinyali ana kontrolörü durum geçiş diyagramı.	51

Şekil 4.25 :	Blok sinyali fonksiyonun KBS1 sinyaline uygulanması.	52
Şekil 4.26 :	KBS1 sinyalinin q1 durumunun simülasyonu.	53
Şekil 4.27 :	Blok kurularak KBS1 sinyalinin yeşil açılması.	53
Şekil 4.28 :	Yeşil geridüşüm ile KBS1 in sarı açılması.	54
Şekil 4.29 :	BS3 ün kapatılarak KBS1 in sarı açılması.	54
Şekil 4.30 :	Sarı geridüşüm ile KBS1 in kırmızı açılması.	55
Şekil 4.31 :	Açık hat ana kontrol fonksiyon bloğunun yapısı.	55
Şekil 4.32 :	Çıkış rotası bildirim kontrolörü durum geçiş diyagramı.	57
Şekil 4.33 :	Ters çıkış bildirim kontrolörü durum geçiş diyagramı.	58
Şekil 4.34 :	Ekipman uygun kontrolörü durum geçiş diyagramı.	59
Şekil 4.35 :	Açık hat ana kontrolörü durum geçiş diyagramı.	62
Şekil 4.36 :	TIA portalda açık hat bloğunun doğuya uygulanması.	64
Şekil 4.37 :	PLCSIM’de doğu bloğunun sükunet durumu.	64
Şekil 4.38 :	Doğu yönüne blok kurulması.	65
Şekil 4.39 :	Açık hat ana kontrol hata durumu.	65
Şekil 4.40 :	Doğu bloğunun kurularak ray devresinin set edilmesi.	66
Şekil 4.41 :	Blok kurulduktan sonra çıkış rotasının set edilmesi.	66
Şekil 4.42 :	Trenin TC2 ray devresini meşgul etmesi.	67
Şekil 4.43 :	Trenin ilerleyip çıkış ray devresi grubunun serbest kalması.	67
Şekil 4.44 :	Açık hatta 2. Trenin gönderilmesi için tekrar blok kurulması.	68
Şekil 4.45 :	Doğu yönüne blok kurularak sinyallerin açılması.	69
Şekil 4.46 :	B2D sinyaline göre BS7 sinyalinin değişimi.	69
Şekil 4.47 :	Batıya blok kurularak sinyal açılması.	70
Şekil 4.48 :	Her iki yönün sükunete alınması ile sinyallerin durumu.	70

AÇIK HATLA İSTASYON BÖLGELERİNİN HATADA GÜVENLİ ANKLAŞMAN TASARIMI VE PLCDE GERÇEKLENMESİ

ÖZET

Raylı sistemlerin iki temel karakteristiği kendisi için fonksiyonel emniyet önlemleri almayı gerektirir. Bu iki temel özellikten ilki taşımacılığın bir kılavuza bağlı yapılmasıdır. Bu durumda diğer ulaşım modlarında olduğu gibi bir tehlike anında direksiyon veya dümen gibi bir ekipmanla manevra yapılma şansı yoktur. Ayrıca yüksek hızlarda veya makas bölgelerinde bu kılavuzdan çıkarak deray olma söz konusudur. Diğer özellik ise enerji verimliliği için ray üzerinde tekerleğin rahatlıkla yuvarlanabilmesi amacıyla tren ile yol arasında çelik tekerlek - çelik ray ortamıyla düşük sürtünme kuvvetinin sağlanmasıdır. Ancak trenlerin devasa kütleleriyle beraber bu durum göz önüne alındığında trenlerin, sürücünün görüş mesafesinden çok daha uzun frenleme mesafelerine sahip olmasıyla sonuçlanır. Dolayısıyla kılavuza bağımlı ilerleyiş ve uzun frenleme mesafesi bir tehlike durumunda çarpışma veya deray gibi sonucu felakete dönüşebilecek riskleri getirir. Bu tehlikelere karşı trenler demiryolu sinyalizasyon sistemleri ile korunur.

Sinyalizasyon sistemlerinde trenin ilerleyeceği yol, makasın bulunduğu istasyon ve sayding bölgelerinde rota prensibiyle korunurken iki komşu istasyon arası açık hat denilen bölgede ise blok kontrol prensibiyle korunur.

Sabit bloklu sinyalizasyon sistemlerinde demiryolu hattı birim zamanda sadece tek bir trene rezerve edilen blok kesimlerine ayrılır. Bu blok kesimlerine trenler ancak anlaşımdan hareket yetkisi alarak girebilirler. Anlaşımın, ekipmanların uygunluğunu ve talep edilen blok kesimiyle çakışan bir hareket yetkisinin varlığını denetler. Uygunluk teyit edilirse sadece ilgili treni bu blok kesimine alan diğer trenleri almayacak şekilde lojik bir iç kilitleme yaparak trene bloğu rezerve eder. Blok kesiminin başında bulunan sinyal açılarak hareket yetkisi verilir ve trenin bloktaki hareketi boyunca izlenerek yönetilir.

Sabit bloklu sinyalizasyon sistemlerinde kullanılan blok prensiplerinden merkezi otomatik blok kontrol sisteminde, blok kontrolörü ana anlaşımının bir alt sistemi olarak çalışır. Bu sistemde anlaşımın, istasyon bölgesinde rota prensibiyle, açık hatta da blok kontrol prensibiyle trenin ilerleyebileceği tüm güzergahlarda korunmuş yol formu oluşturur.

Literatürde sadece rota prensibi baz alınarak yapılan anlaşım tasarım çalışmalarına ek olarak bu tez çalışmasında sabit bloklu sinyalizasyon sistemleri için merkezi otomatik blok kontrol sisteminin fonksiyonel emniyet gerekliliklerini sağlayan bir emniyet kritik yazılım tasarlanıp geliştirilmesi amaçlanmıştır.

Merkezi otomatik blok kontrolörün, açık hat bloğu için gerekli fonksiyonel emniyeti sağlayacak yazılımı IEC 61508-3 ve EN 50128 standartlarına uygun V model yaklaşımıyla öncelikle sistem modüler bir yapıda alt fonksiyon bloklarına bölünerek alt sistemlerin fonksiyonel gereklilikleri belirlenmiştir.

Modelleme yöntemi olarak, sabit bloklı sinyalizasyon sisteminin ayrıık olay sistemlerine (AOS) benzer karakteristikleri olması ve IEC 61508-3 ve EN 50128 standartlarında tavsiye edilen modelleme metotlarından olması nedeniyle sonlu durum makineleri diğeri bir adıyla durum geiş diyagramları kullanılmıştır.

Durum geiş diyagramlarıyla elde edilen mantıksal eşitlikler literatürdeki çalışmalardan farklı olarak PLC (Programlanabilir Lojik Kontrolör) koduna SCL (Yapısal Kontrol Dili) diliyle dönüştürülmüştür. SCL, SIL 4 (Emniyet Bütünlük Seviyesi) için EN 50128 standardında kuvvetle tavsiye edilen PASCAL dili tabanlıdır. Ayrıca IEC 61131-3 standardında tanımlanan ST (Yapısal Metin) diline tekabül eden, yüksek seviyeli bir PLC dilidir.

Sonuç olarak bu tez çalışmasında, sabit bloklı sinyalizasyon sistemleri için açık hatta ve komşu iki istasyonun birbirine bakan çıkış rotaları arasında hatada güvenli bir anlaşımanı sağlayan merkezi otomatik blok kontrolörü geliştirilmiştir. Bu şekilde takip ve yön koruma fonksiyonları sağlanarak tüm açık hat üzerinde korunan bir yol formu oluşturulmuştur. Blok kontrolörü durum geiş diyagramlarıyla modellenip mantıksal eşitlikleri SCL dilinde PLC koduna dönüştürüldükten sonra Siemens TIA Portal ve PLCSIM programlarıyla simülasyonu yapılmıştır.

FAIL-SAFE INTERLOCKING DESIGN OF OPEN LINE AND STATION AREAS AND IMPLEMENTATION WITH PLC

SUMMARY

Railways have two decisive features which specify their safety requirements. The first of these is that trains are guided by rails; accordingly, derailment has to be prevented particularly along the non-continuous guideways like points. Second characteristic is that trains move by means of steel wheels along steel rails which give advantage for energy consumption thanks to low friction. But at the same time low friction and huge mass of trains end up with much longer braking distance than driver's sight. Thus, long braking distances decrease the ability of the driver to prevent collisions with other railway vehicles. Both in case of derailment and collision, driver has no means of evading dangers as he or she has in other transportation modes. When these dangers happen, they can lead to many deaths or serious injuries which are the most significant measures for safety critical systems. For these reasons, railways shall be protected against the similar aforementioned risks by railway signalization systems.

Railway signalization basically can be classified into moving and fixed block systems. Both of them ensure safe train separation on railway lines with block sections where a train may enter into one block when it is not occupied by other railway vehicles. In moving block system, lengths of block sections are dynamically optimized according to braking distance of successive trains and line characteristics via RBC (Radio Block Center) and onboard. On the other hand fixed block system consists of block sections that have certain length of block section which is calculated by considering braking distance and headway. These fixed lengths are implemented with track circuits or axle counters. Border of sections are limited with signals.

Core of railway signalization is an interlocking which ensures safe movements on the protected block sections. Upon the request from dispatcher or automatically if there is a train approaching, interlocking can give moving authority into the requested block section via signals in compliance with route principle which supervises whole process during train movement. Before giving authority, block section shall be free and there shall not be any existing conflicting movement authority. If movable track elements exist on block, shall be taken in proper position. After all equipments are proper then logically locks in itself which means block section is reserved for the train. Moving authority to block section is given by open signal and supervises until release by interlocking system.

On the other hand, open lines where main tracks outside the station areas are protected by block control systems. Regardless of moving or fixed block section, block control systems shall ensure protection against opposing and following movements. Type of block control systems can be verbal, semi automatic or automatic depending on what technology is used.

Automatic block systems can be divided into two category as centralised and decentralised automatic block systems. In the centralised automatic block systems the block controller is a part of the interlocking which supervises the open lines with block principle and station areas with route principle.

In addition to existing literature studies on interlocking design which are just handle route principle, this thesis takes a step further concept of interlocking by ensuring

protection on all tracks. For this reason block controller of centralised automatic block systems are developed.

In order to design a safety critical software like failsafe interlocking system, international standards like IEC 61508, EN 50126, EN 50128, EN 50129 shall be utilized. IEC 61508 is a generic standard for all system including electric, electronic and programmable electronics (E/E/PE) components with functional safety. EN (European Norm) 5012x family special for all railway system applications. EN 50126 defines RAMS (Reliability, Availability, Maintainability, Safety) to ensure safety in terms of system perspective. EN 50129 especially specifies SIL (Safety Integrity Level) according to tolerable hazard rate (THR) per function or hour.

EN 50128 and IEC 61508-3 recommend the utilization of V-model in the development safety critical software. This model determines steps which related each other in lifecycle of software. System is divided into subsystems for modular approach. Then functional requirements of subsystems are determined. Afterwards the subsystems are designed using formal or semi-formal methods such as finite state machines (FSM) / state transition diagrams or Petri nets. Then logical expression of models are converted to programming code. Each phase is tested and if any problem is detected according to cycle returns to the corresponding step and revised.

In this thesis study, design and implementation of centralised block controller software is developed in V-cycle approach according to EN 50128 and IEC 61508-3 standards.

In the first chapter of the thesis, aim and structure are given in detail and also contribution of thesis to literature is discussed. Afterwards in the second chapter essential terms and equipments which used in fixed block signalling are explained. Interlocking principles which are route and block principles are explained. Especially block control principle is clarified in detail in the light of reference of number 3 and 4.

In this thesis study fixed block system is used because of common use and having DES-like (Discrete Event Systems) features. In the third chapter, design and implementation methods are explained. As a design method state transition diagrams which one of the semi-formal method of DES and highly recommended in EN 50128 and IEC 61508-3 are used.

Diversely, existing literature studies logical expressions of state transition diagrams are converted into PLC (Programmable Logic Control) code with SCL (Structured Control Language). Due to the fact that SCL is based on PASCAL language which is highly recommended in EN 50128 and IEC 61508-3 standards for SIL 4. SCL also corresponds to ST (Structured Text) language which is defined in IEC 61131-3 standard as one of the PLC language.

In the fourth chapter, an example of centralised automatic block controller is designed with modular, scalable and fail-safe approach which are also highly recommended in these standards. Bidirectional operation on single track which is the most complicated case is handled. With V-cycle approach first, sample open line with equipment and area is introduced. Then system is divided into subsystem with function blocks. Then functional requirements of all function blocks are determined.

Block signal function model is created with sub-units for modular approach. Track circuit function block is also created which also proper for axle counter owing to have same functionalities with regard to interlocking. Unauthorized train scenarios are considered and designed with state transition diagrams.

Open line main controller function block is designed and integrated with sub-function blocks. Open line main controller communicates with other function blocks. Block controller can lock block direction and set block which gives movement authority to open line. Type of initial state of block direction is neutral type. Block is available for both directions. Between two stations on each track only one block direction per time can be used. For clearing exit signal the relevant block orientation is mandatory. With these functions, exit routes of two neighbour stations are interlocked via centralised automatic block controller.

Function blocks like block signal, track circuits, runaway and open line main controller are developed with fail-safe perspective. Block signal turns to red aspect in any failure scenario, track circuits gives occupation output until proofs related section is clear and system also detects runaways with determination of unauthorized movements.

As a result centralised automatic block controller which provides fail-safe interlocking between stations and open line is designed with state transition diagrams and then logical equations of diagrams are converted into SCL language to PLC code. Centralised automatic block controller is implemented and simulated thanks to TIA Portal and PLCSIM programme.

1. GİRİŞ

Bir kaza durumunda çok sayıda ölüm, yaralanma, ciddi maddi hasar ve çevresel zararlarla sonuçlanabilen tehlikelere sahip nükleer, hava yolu, demiryolu gibi sistemler, emniyet kritik sistemlerdir [1].

Emniyetle ilgili tüm elektrik, elektronik ya da programlanabilir elektronik (E/E/PE) sistemlerin fonksiyonel emniyeti, IEC (International Electrotechnic Comitee) 61508 standardına göre belirlenir. Demiryoluna özel olarak da geliştirilecek sistemler IEC 61508 standardının yanı sıra Avrupa Elektroteknik Standardizasyon Komitesi (European Comitte for Electrotechnical Standardization - CENELEC) EN 5012x standart ailesi ile belirlenen metot, tavsiye ve mimarilere uygun olması gerekir [2].

Raylı sistemlerin iki temel karakteristiği olan kılavuza bağımlılık ve uzun frenleme mesafesi, kendisi için emniyet önlemlerini almayı gerektirir [3,4]. Bu karakteristikler, bir tehlike durumunda çarpışma veya kılavuzdan çıkarak deray olma risklerini beraberinde getirirler. Bu risklere karşı demiryolu sinyalizasyon sistemleriyle trenlerin birbiriyle karşılaşmadan emniyetli bir şekilde hareket etmesi ve aynı hat üzerinde birden fazla treni, art arda sevk ederek daha kısa sürede daha çok yolcu ve yük taşınması sağlanır.

Demiryolu ağı boyunca trenlerin emniyetli bir şekilde dağıtılabilmesi hat kısa mesafeli blok kesimlerine izole cebre veya eksiz ray devreleri gibi yöntemlerle bölünür [5]. Bir tren, blok kesimine anlaşıman tarafından korunmuş bir yol oluşturulduktan sonra verdiği hareket yetkisi ile girebilir [6]. Anlaşıman, istasyon bölgelerinde rota prensibiyle ve açık hat boyunca da blok kontrol prensibiyle treni olası çarpışma ve deray tehlikelerine karşı koruyan fonksiyonel emniyeti sağlayarak korur [3,4].

Anlaşıman sistemi hareket yetkisini vermeden önce bloğun boş olduğunu ve çakışan bir hareket yetkisinin olup olmadığını denetler. İstasyon bölgelerinde makas gibi hareket edebilen hat elemanlarını da uygun pozisyona alıp kilitledikten sonra blok kesimini rezerve eder. Blok kesiminin başında bulunan sinyal ilerle bildirimi verecek şekilde açılarak trene hareket yetkisi verir [3,4,6].

Sabit bloklu sinyalizasyon sistemlerinde, iki istasyon arası açık hat denilen bölge de frenleme mesafesinden uzun, minimum sefer sıklığına da sağlayan optimum uzunlukta blok kesimlerine bölünür [3-5]. Blok kesimleri tren algılama sistemleri ile donatılır, başlangıçlarına da blok sinyalleri konumlandırılır.

Merkezi otomatik blok sistemlerinde blok kontrolörü anlaşımanın bir parçası olarak zıt yönden gelebilecek tehlikelere karşı tüm açık bloğunu kapsayan yön koruması ve önden giden treni arkadan gelecek trenlere karşı takip korumasıyla açık hat boyunca korunan bir yol formu oluşturur [3,4].

Anlaşmanın bir çıkış rotası kurmadan önce alt sistemi olan merkezi otomatik blok kontrolöründen 'blok uygun' bilgisini almadan çıkış sinyalini açmaz. Blok uygun bilgisi, açık hat üzerinde bloğun çıkış rotasına uygun yönde yönlendirilerek kurulmasıyla üretilir.

Sonuç olarak açık hatla istasyon bölgeleri arasında merkezi otomatik blok kontrolörüyle bir iç kilitleme lojisi (anlaşmanın) oluşturulur [3,4].

1.1 Tezin Yapısı

İlk bölümde genel hatlarıyla tez konusu tanıtılıp, yapısı ve amacı anlatıldıktan sonra 2. bölümde sabit-bloklu sinyalizasyon sistemlerinde kullanılan temel ekipmanlar ve tren güzergâhını koruyan prensipler detaylandırılarak açıklanmıştır.

3. Bölümde ise geliştirilecek sistemin standartlara uygun şekilde fonksiyonel emniyeti sağlayabilmesi için tasarımda kullanılan durum geçiş diyagramı metodu tanıtılmıştır. Daha sonra diyagramlara ait mantıksal ifadeleri PLC koduna çevirmek için kullanılan SCL dili tanıtılıp kullanılma gerekçeleri açıklanmıştır.

4. Bölümde sabit bloklu sinyalizasyon sistemleri için merkezi otomatik blok kontrolörü tasarım aşamasına geçilmiştir. Blok kontrolörü ana fonksiyon bloğu ve tamamlayıcı nitelikte birçok alt fonksiyon bloklarının oluşturduğu modüler lojik bir yapıda tasarlanmıştır. Bu bölümde fonksiyon bloğunun fonksiyonel gereklilikleri belirlendikten sonra durum ve girişlere bağlı olarak durum geçiş diyagram modelleri çıkarılmıştır. Durum geçiş diyagramlarının mantıksal ifadeleri PLC kodlarına çevrildikten sonra TIA Portal programına aktarılarak PLCSIM programında gerçekleştirilmiştir.

Sonuç bölümünde yapılan tasarıma ait çıktılar ile bundan sonraki yapılacak çalışmalar için öneriler verilmiştir.

1.2 Literatür Araştırması

Sabit bloklı sinyalizasyon sistemi, ayırık olay sistemlerine benzer özelliklere sahiptir [7-10]. Ayrıca fonksiyonel emniyet ile ilgili IEC 61508-3 ve EN-50128 standartlarında emniyetle ilgili sistemlerin ayırık olay sistemleri yaklaşımıyla modellenebileceği belirtilmiştir [11,12].

Literatürde sabit bloklı sinyalizasyon sistemleri için anlaşılan ayırık olaylı sistem yöntemlerinden petri ağlarıyla [13-17] veya sonlu durum makineleriyle (durum geçiş diyagramlarıyla) modellendiği tasarımlar [18-20] yapılmıştır.

Tamamen emniyetli bir sinyalizasyon sisteminin sağlanabilmesi için bir istasyonda bulunan bir trenin bir sonraki istasyona durana kadar geçeceği tüm hat dikkate alınmalıdır. Bunun için sadece istasyon bölgelerini göz önüne alarak yapılan anlaşılan tasarımlarına [13-20] ek olarak bu tez çalışmasında açık hat fonksiyonel emniyetini sağlayan merkezi otomatik blok kontrolörü tasarımı yapılmıştır. Bu şekilde açık hatla istasyon bölgeleri arasında hatada güvenli bir iç kilitleme lojisi oluşturulmuştur.

Merkezi otomatik blok kontrolörü V model yaklaşımıyla [11,12,18] modüler yapıda alt fonksiyon bloklarına bölünüp fonksiyonel gereklilikleri belirlendikten sonra modelleme aşamasına geçilmiştir. Sistemlere ait fonksiyon blokları modellenirken, IEC 61508-3 ve EN 50128 standartlarında SIL 4 için kuvvetle tavsiye edilen ve PLC koduna kolay dönüşebilen durum geçiş diyagramı yöntemi kullanılmıştır.

Literatürdeki mevcut çalışmalardan [13-20] farklı olarak V modelin kodlama adımıyla, durum geçiş diyagramı modellerine ait matematiksel ifadeler PLC koduna SCL (Yapısal Kontrol Dili) ile dönüştürülmüştür. SCL, IEC 61131-3 standardında belirlenen PLC dillerinden yüksek seviyeli ST diline tekabül eden [21-22] ayrıca IEC 61508 -3 ve EN 50128 standartlarında SIL 3 ve SIL 4 seviyesi için kuvvetle tavsiye edilen PASCAL tabanlı bir dildir [23].



2. SİNYALİZASYON SİSTEMLERİNDE EKİPMAN VE PRENSİPLER

Sabit bloklu bir sinyalizasyon sisteminde bulunan yol boyu ekipmanları kısaca tanıtarak tren güzergahı için fonksiyonel emniyeti sağlayan kontrol sistemleri ve çalışma prensipleri bu bölümde verilmiştir.

2.1 Yol Boyu Sinyalizasyon Ekipmanları

Sabit-bloklu bir sinyalizasyon sisteminde hat boyunda bulunan ekipmanlar makas motoru, ray devresi ve sinyallerdir.

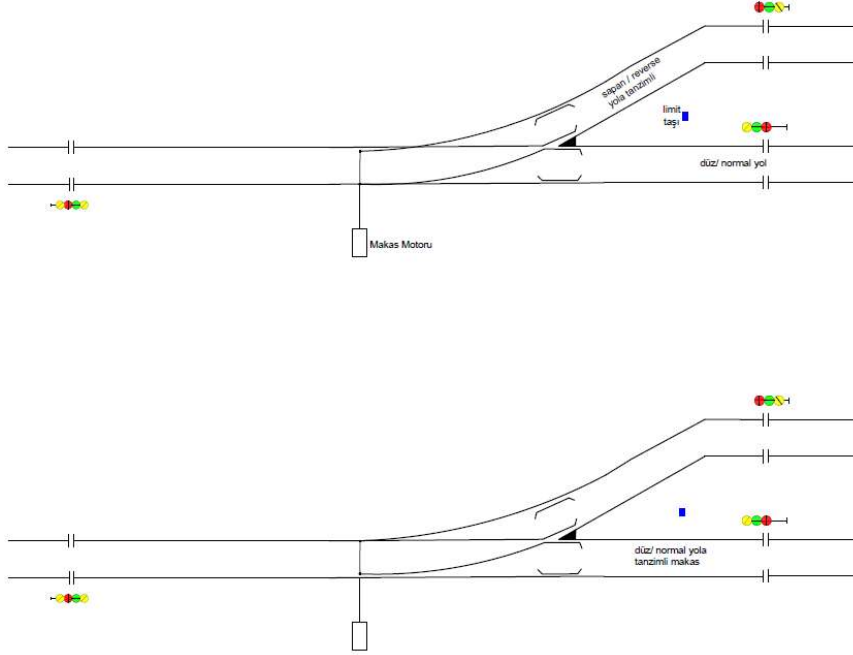
2.1.1 Makas ve makas motoru

İstasyon ve sayding bölgelerinde demiryolu araçlarının bir yoldan diğer bir yola geçişi, bir yolu ikiye ayıran veya iki yolu birbirine bağlayan, Şekil 2.1 ile gösterilen makaslarla sağlanır.



Şekil 2.1 : Makas ve makas motoru.

Makas motoru kontrol mekanizması, makas bıçaklarından aldığı konum bilgileriyle sürekli olarak sinyalizasyon sistemini bilgilendirir. Şekil 2.2 de gösterildiği gibi normal ve sapan konumu bulunur. Makasın konumu makas motoruyla değiştirilir.

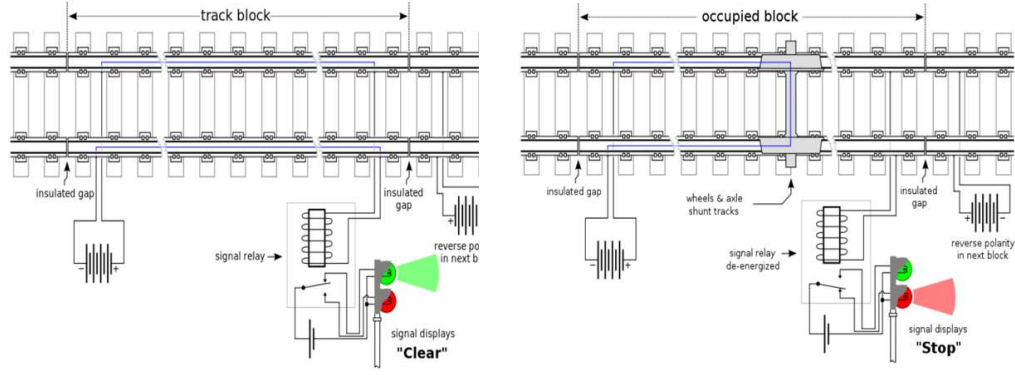


Şekil 2.2 : Normale ve sapana tanzimli makas gösterimi.

2.1.2 Tren algılama sistemleri

Tren algılama sistemlerinde yaygın kullanılan iki yöntem bulunur. Sabit bloklu sinyalizasyon sistemlerinde trenlerin varlığı ray devreleri veya aks sayıcılar ile tespit edilir. Bu yöntemlerden ilki olan ray devreleri, Şekil 2.3 de gösterildiği gibi rayların alıcı ve verici arasında iletim ortamı olarak kullanıldığı kapalı elektrik devreleridir.

Ray devrelerinde alıcı ile verici arasında tren bulunmadığı sürece elektriksel devre tamamlanarak anlaşılmaya hattın serbest olduğu anlamına gelen lojik 1 çıkışı bildirilir. Tren bloğa girdiğinde aksları üzerinden ray devresini kısa devre yaparak anlaşılmaya hattın meşgul olduğu bilgisini lojik 0 çıkışıyla gönderir. Bu şekilde kablo kopması, ray kırıklığı gibi durumlara karşı da hatada emniyetli bir şekilde sistem korunmuş olur.



Şekil 2.3 : Ray devresi çalışma prensibi [24].

Aks sayıcılar bir blok kesiminin giriş ve çıkışlarına konumlandırılan sensörleri ile üzerinden geçen trenin akslarını algılayarak sayar. Giriş ve çıkış sensörlerinde sayılan aks sayısı eşit olmadığı sürece anlaşılmaz bir şekilde meşgul olduğu bilgisini gönderir.

2.1.3 Yol boyu sinyalleri

Sabit bloklu sinyalizasyon sistemlerinin blok limitleri başında, hareketli bloğa dayalı sinyalizasyon sistemler de ise kabin içerisinde sinyaller bulunur. Sinyaller aracılığıyla trene hareket yetkisi bildirimi yapılır. Bu bildirim ile başlangıcı olduğu bloğun meşgulliyeti, sapma yapıp yapmayacağı, hızı veya bir sonraki sinyale ait bilgiler makiniste bildirilebilir.

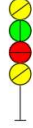
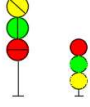
Sinyaller, ayrıca anlaşılmaz tarafından kumanda edilebilen ve durumları ile ilgili anlaşılmazı geri bilgilendiren ekipmanlardır. Boyut ve görünümüne göre Şekil 2.4 de olduğu gibi sınıflandırılabilir.

Açık hattan gelen veya manevra yapan bir treni istasyon içi yollara alacak şekilde hareket yetkisi veren sinyaller giriş sinyalleridir. İstasyon içine alırken eğer açık hattın devamı olan ana hat üzerine hareket yetkisi verilmek isteniyorsa farklı, saparak ilerletilip yan yollara alınacaksa farklı renkle bildirim verilir. Makas üzerinden geçerken sapma durumuna göre deray olmaması için hız sınırlandırılır ve giriş sinyalleri ile bilgilendirilir. Otomatik tren durdurma sistemleri bu bilgileri denetleyerek, koruma seviyesine göre tren hızını yönetir [25].

İstasyon veya sayding bölgelerinde açık hatta doğru hareket yetkisi veren sinyaller çıkış sinyali olarak adlandırılır. Çıkış sinyali ana hat üzerinde olan diğer tüm sinyaller gibi büyük sinyal, yan yollarda ise cüce sinyal olarak Şekil 2.4 deki gibi kullanılır.

Açık hatta bulunan sinyallere blok sinyalleri denir. Blok sinyalleri emniyetli frenleme mesafesi ile minimum sefer sıklığını sağlayacak şekilde optimum aralıklarla açık hat üzerinde konumlandırılır. Giriş sinyallerinden önce açık hatta konumlandırılan blok sinyali, kumandalı blok sinyali olarak adlandırılır. Diğer blok sinyallerinden bildirim rengi olarak bir farkı yoktur ancak manevra hareketlerine olanak sağlayabilmesi için fonksiyonel olarak açılıp kapanma özelliğine sahiptirler.

Sinyallerin renk bildirimleri ve açıklamaları aşağıda verilen Çizelge 2.1 olduğu gibi sınıflandırılabilir.

Giriş Sinyali	
Çıkış Sinyali	
Blok Sinyali	

Şekil 2.4 : Görünüşlerine göre yol boyu sinyalleri.

Çizelge 2.1 : Sinyali bildirimleri ve açıklamaları.

Tür	Renk Bildirimi	Açıklama
Giriş Sinyali	Sönük/Kırmızı	Önündeki blok meşgul, Dur
	Sarı	Önündeki blok boş, bir sonraki dolu, Dikkatli ilerle
	Yeşil	Önündeki ilk iki blok boş, İlerle
	Sarı Sarı	Saparak ilerlenecek, ilk blok boş, ikincisi dolu
	Sarı üstü Yeşil	Saparak ilerlenecek, önündeki ilk iki blok boş
Çıkış Sinyali	Sarı üstü	Dikkatli ilerle, Park veya meşgul yere alınacak
	Kırmızı Yeşil	Dikkatli ilerle, manevra yapılacak
	Sönük/Kırmızı	Önündeki blok meşgul, Dur
	Sarı	Önündeki blok boş, bir sonraki dolu
	Yeşil	Önündeki ilk iki blok boş, İlerle
Blok Sinyali	Sarı üstü Kırmızı	Dikkatli ilerle, Park veya meşgul yere alınacak
	Kırmızı Yeşil	Dikkatli ilerle, manevra yapılacak
	Sönük/Kırmızı	Önündeki blok meşgul, Dur
	Sarı	Önündeki blok boş, bir sonraki dolu, Dikkatli ilerle
	Yeşil	Önündeki ilk iki blok boş, İlerle

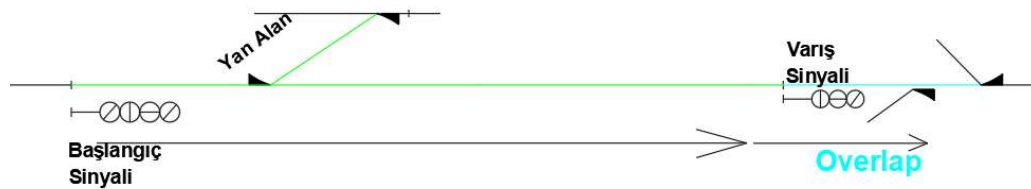
2.2 Tren Güzergahı Koruma Prensipleri

Trenin ilerleyeceği güzergah temel iki prensip olan rota ve blok bilgisi metotlarıyla korunur [3,4] Rota prensibi, makasın bulunduğu istasyon veya sayding bölgelerinde kullanılırken, açık hatta blok kontrol prensipleri kullanılır.

2.2.1 Rota prensibi

Rota prensibinde anlaşılan, makas veya derayman gibi hareketli bir yeri içeren bir hat kesiminden sinyal açarak trenin geçmesine yetki vermeden önce, hareket yetkisi limitine kadar emniyetli bir rota kurar. Bu şekilde hareket yetkisi verilerek trenin ilerleyeceği korunmuş bir yol formu oluşturulur.

Bir rota kontrol edilebilen bir başlangıç sinyali ile başlar ve bir sonraki kontrol edilebilen varış sinyali ile ya da anlaşılanın sonu ile biter. Bir kurulu rota Şekil 2.5 de gösterildiği gibidir.



Şekil 2.5 : Rota formu.

Rota veya blok prensiplerinde overlap (örtüşme) denilen, makinistin olası hatalarına karşı hareket yetki limitini geçme ihtimaline karşı emniyet mesafesi payı bırakılır. Ayrıca bir rota yan taraflardan gelebilecek yetkisiz hareketlere karşı treni koruyan yan alanı da içerir.

Rotalar, güzergah ve manevra rotaları şeklinde sınıflandırılır. Güzergah rotaları normal sefer hareketleridir. Güzergah rotasıyla tren istasyon içi bir yola alınacaksa giriş rotası, açık hat üzerinden komşu istasyona doğru göndermek için kullanılan rotalara ise çıkış rotaları denir.

Manevra rotalarıyla ise istasyon bölgelerinde kumandalı blok sinyallerine kadar sınırlı alan içerisinde trenin yönü değiştirme, park hareketleri veya vagonları birleştirip ayırma gibi çeşitli işletmecilik amaçları için kullanılır. Manevra rotalarında trenler düşük hızlarla ilerlediğinden yan koruma gerekmebilir ayrıca meşgul bir bloğa da tren alınabilir.

Rota prensibinde, dispeçerden gelen talep üzerine sinyal ile hareket yetkisi vermeden önce, bazı şartların sağlanması gerekir. Kapsadığı yol boyunca içerdiği tüm makaslar uygun pozisyona alınmalı ve kilitlenmelidir. Makaslar üzerinde hareket yetkisi devam ettiği sürece kilitli kalmaya devam etmelidir. Çakışan rotalar (kesişecek hareket yetkileri), set edilmemiş olmamalı ve trenin geçmeye hareket yetkisi içerisinde kalan tüm tren algılama sistemleri ilgili bloğun serbest olduğunu bildirmelidir. Ayrıca yan yollardan gelebilecek tehlikelere karşı yan koruma sağlanmış olmalıdır. Tüm bu şartlar sağlandıktan sonra başlangıç sinyali açılarak hareket yetkisi verilir. Kurulu rota serbest bırakılana kadar süreç yönetilir.

Rota prensibinin makas kitleme fazında, yandan gelebilecek tehlikeler karşı, makasla o bölgeden tren almayacak şekilde lojik olarak bloke edilir ve fiziksel olarak da o pozisyonda tutulmaz. Ayrıca makas motoru kontrol mekanizması makasın her bir dilindeki açıklığı denetleyerek anlaşılanı bilgilendirir. Uygun açıklık yoksa veya önceden tanımlı sürede istenilen konuma ulaşmıyorsa rota kurulmaz dolayısıyla makas üzerinde hareket yetkisi verilmez.

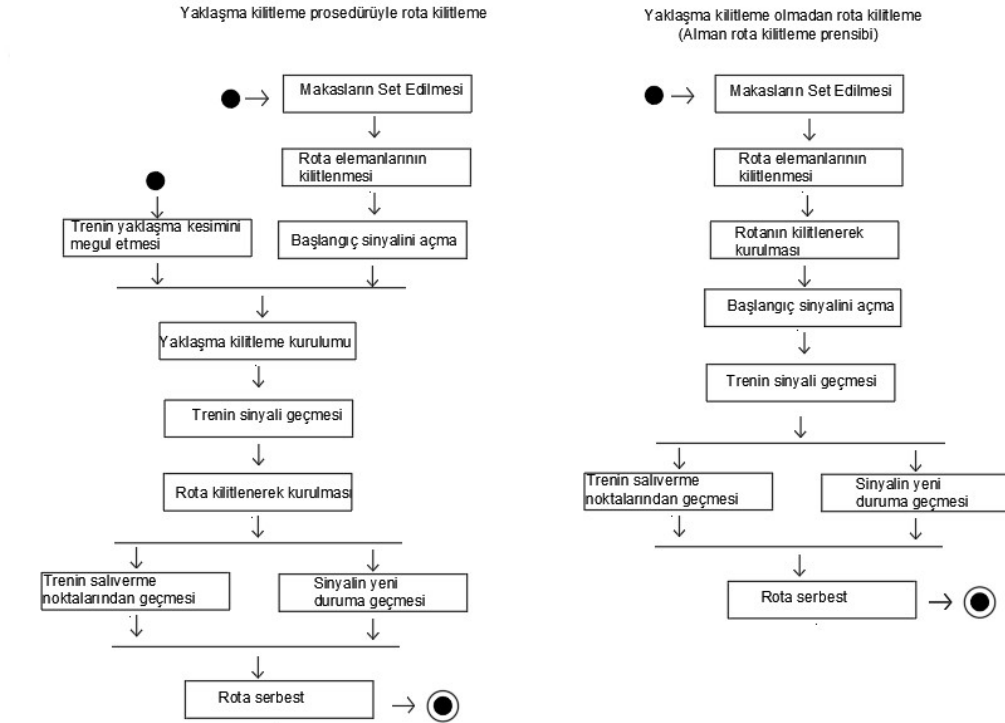
Treni hareket yetkisini veren başlangıç sinyalini geçtikten sonra, tüm rota kesimleri tren rotayı geçene kadar veya emniyetli bir şekilde durana kadar kilitlenir.

Rota kurma döngüsünde yaklaşma kilitleme prosedürünün kullanılma durumuna göre rotanın farklı fazlarda kilitlendiği iki farklı uygulama şekli vardır [3,4].

Makaslar set edilip ve rota elemanları kilitlendikten sonra eğer yaklaşma durumu kullanılmayan Alman rota kilitleme prensibiyle rota kuruluyorsa, önce rota kilitlenerek kurulur sonra sinyal açılır.

Ancak yaklaşma kilitleme prensibi kullanılacaksa makaslar set edilip rota elemanları kilitlendikten sonra sinyalden önce bulunan yaklaşma kesiminde ray devreleri meşgul edilmediği sürece başlangıç sinyali kapatılabilir şekilde açılır. Yaklaşma kesimi meşgul olursa, yaklaşma kilitlemesi kurulur. Daha sonra trenin sinyali geçmesiyle rota kilitlenerek kurulur.

Her ikisinde de sinyal yeni durumuna geçip ve tren serbest bırakma noktalarını geçtikçe rota kısmi olarak serbest bırakılabilir. Ya da tamamen tüm kesimi geçip veya durduktan sonra rota tamamen serbest bırakılır. Rota kilitleme akış diyagramı Şekil 2.6 da verildiği gibidir.



Şekil 2.6 : Rota yaşam döngüsü.

tamamen yetkilendirilmiş alanı sıralı bir şekilde geçtikten belli bir süre sonra rota serbest bırakılarak başlangıç durumuna döner.

2.2.2 Blok kontrol prensibi

Açık hat kontrolü ister sesli haberleşme ile ister en gelişmiş merkezi otomatik blok kontrol sistemleri ile yapılsın, açık hat üzerine hareket yetkisi verilmeden önce aşağıdaki emniyet önlemlerinin alınması gerekir. Bu temel gereklilikleri karşılamada sabit veya hareketli blok prensibine göre sadece çözüm yolu farklılaşır [4].

- Talep edilen hareket yetkisi limitine kadar hattın serbest olması ve aynı yönde gönderilmiş trenlerin de arkadan gelecek hareketlere karşı emniyeti sağlanmış olması gerekir.
- Zıt yönden gelebilecek hareketlere karşı emniyetin alınması gerekir.

2.2.2.1 Otomatik olmayan blok kontrol türleri

Eğer çok düşük hızlarda ve düşük kapasiteli bir işletmecilik yapılıyorsa burada personel sorumluluğu altında, belli işletme kuralları çerçevesinde radyo veya telefonla sözlü haberleşmeye dayalı olarak tren hareketleri korunabilir.

Dispeçer kontrollü işletme iki şekilde olabilir. İlkinde açık hat üzerinde herhangi bir yol boyu sinyalizasyon ekipmanı yoktur. Tren personeli ile haberleşerek makasları manuel olarak konumlandırır. Tren personeli varış yerine geldiğini bildirir, tüm hareketler manuel olarak kayıt altına alınır.

Daha yoğun kapasitenin kullanıldığı bölgelerde ise, basit bir sinyalizasyon sistemi ile emniyet önlemleri yine dispeçer kontrolü altında alınabilir. Bu tip sistemlerde otomatik blok sinyalleri ray devreleri tarafından kontrol edilir. Ancak kontrol edilebilen bir sinyal söz konusu değildir, dispeçerin sözlü haberleşmesine dayalı hareket yetkisi verilir.

Diğer taraftan eski tip blok kontrol sistemi olan manuel blok sistemlerinde gönderen ve alan istasyonlar blok hattı üzerinden blok enstrümanlarıyla bağlıdır. Bloğun giriş ve çıkışında bulunan sinyaller bu blok hattına bağımlı şekilde manuel kontrol edilir. Tren açık hatta girince gönderen istasyonunda bulunan görevli sinyali restore eder ve blok enstrümanı da sinyali kilitler. Blok hattı üzerinden alan istasyon blok

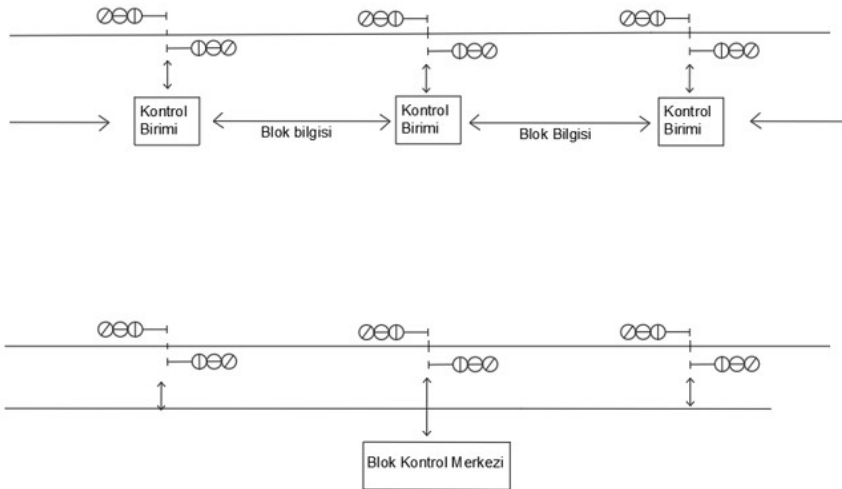
enstrümanıyla yaklaşan bir tren olduğu bilgisi gönderilir. Tren bloğu tamamen geçtikten sonra alıcı taraftaki görevli sinyali dur konumuna alarak blok hattını serbest bırakacak şekilde blok enstrümanını ayarlar. Gönderen tarafında blok enstrümanı serbest kalarak sinyal dur bildirimindeki kilidi kalkar. Lokal operatörlerin olası hatalarına karşı trenin sinyali geçtiğini algılayan bir kısa ray devresiyle kontrol edilir.

Daha sonraları blok enstrümanlarını yerini röle devrelerine bırakmıştır. Burada tren bloğa girince blok otomatik kilitlenir ancak serbest bırakılması yine manuel yapılan yarı otomatik sistemler geliştirmiştir. Ardından token kavramı geliştirilerek her bir hat kesimine özel bir token (personel, anahtar veya tablet) ile hareket yetkisi verilmeye başlanmıştır. Bu prensipte blok yönünün değiştirilebilmesi için alıcı taraftaki istasyonun bu tokene sahip olması gerekir. Daha sonraları elektrikli token blok sistemi, son olarak blok hattının kaldırılıp internet veya dijital radyo ile haberleşen çözümler içeren yöntemler geliştirilmiştir [3,4]

2.2.2.2 Sabit bloklu sistemlerde otomatik blok kontrolü

Anahat operasyonlarında, blok sistemleri tarafından blok kesimine bir trenin girmesi güvenli olmadığı sürece sinyali dur pozisyonunda kilitleyerek korunmasını sağlayan sabit blok prensibi zorunludur [3,4].

Sabit bloklu otomatik blok sistemleri Şekil 2.9 da gösterildiği gibi dağıntık ve merkezi olmak üzere iki şekilde kategorize edilebilir [3,4].

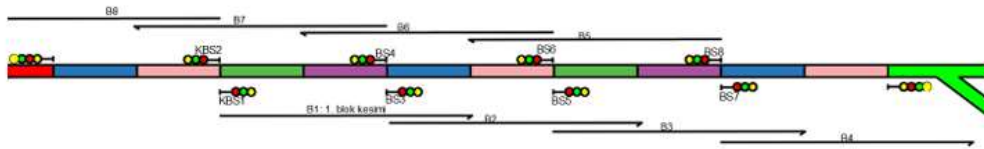


Şekil 2.9 : Dağıntık ve merkezi otomatik blok sistemleri

Dağınık otomatik blok sistemlerinde, blok sinyallerine yakın bulunan kabinler aracılığıyla blok kontrol bilgileri birbirlerine elektriksel blok hattı veya kodlu ray devreleri üzerinden iletilir. Yeni bir blok yönü kurulduğunda o yönde tüm blok sinyalleri açılır. Blok kesimine tren girmesiyle bloğun başında bulunan blok sinyali dur pozisyonuna alınır. Çift yönlü işletilen hatlarda zıt yönde gelen hareketlere karşı, kilitlenen yöne karşı hareket yetkisi veren tüm blok sinyalleri otomatik olarak dur bildirimine geçer.

Merkezi otomatik blok kontrol sisteminde blok kontrolörü, istasyon bölgelerini de yöneten ana kontrol sistemi olan anlaşımanın bir parçasıdır. Anlaşmanın çıkış sinyalini açmadan önce, blok kontrolöründen bloğun uygun yönde kilitlendiğini ve bloğun kurularak açık hatta hareket yetkisinin olduğunu bilgisini alır. Daha sonra çıkış sinyali açılır. Çıkış sinyali geçildikten sonra dur bildirimine alınır. Açık hatta ilerleyen trenin gerisinde bıraktığı kesimler takip koruması metoduyla serbest bırakılır. Çıkış sinyalinin ile KBS sinyali arasındaki blok kesimi overlap bölgesiyle beraber geçildiği tespit edildikten sonra yeni çıkış rotası için eğer talep varsa çıkış sinyali açılabilir. Bu şekilde art arda tren göndermeye yarayacak yeni çıkış rotası kurulmasına olanak sağlanır. Açık hat boyunca da takip korumasıyla emniyetli şekilde ilerler. Bir sonraki bölümde merkezi otomatik blok kontrol prensibinin koruma fonksiyonları detaylandırılmıştır.

Sabit bloklu, merkezi otomatik blok sistemiyle donatılan bir açık hat bloğu Şekil 2.10 da gösterildiği gibi şu elemanlardan oluşur.

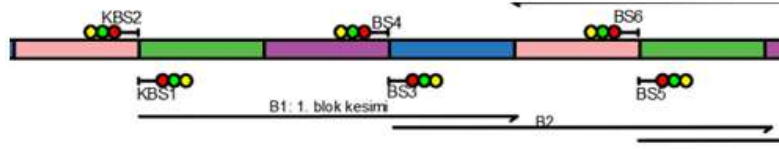


Şekil 2.10 : Merkezi otomatik blok sisteminde açık hat bloğu.

- Blok sinyalleri
- KBS sinyalleri
- Giriş ray devrelerine kadar olan blok ray devreleri

Blok overlap'i şu yöntemlerle yapılabilir. Blok sinyali ray devresi limitinden overlap mesafesi kadar geriye konumlandırılarak ya da blok kesiminden bir sonraki ray devresi

ve bir sonraki blok kesiminin tamamı overlap bölgesi olarak kullanılabilir. Şekil 2.11 ile mavi renkli ray devresinin B1 blok kesimine overlap olarak kullanımı örnek verilmiştir.

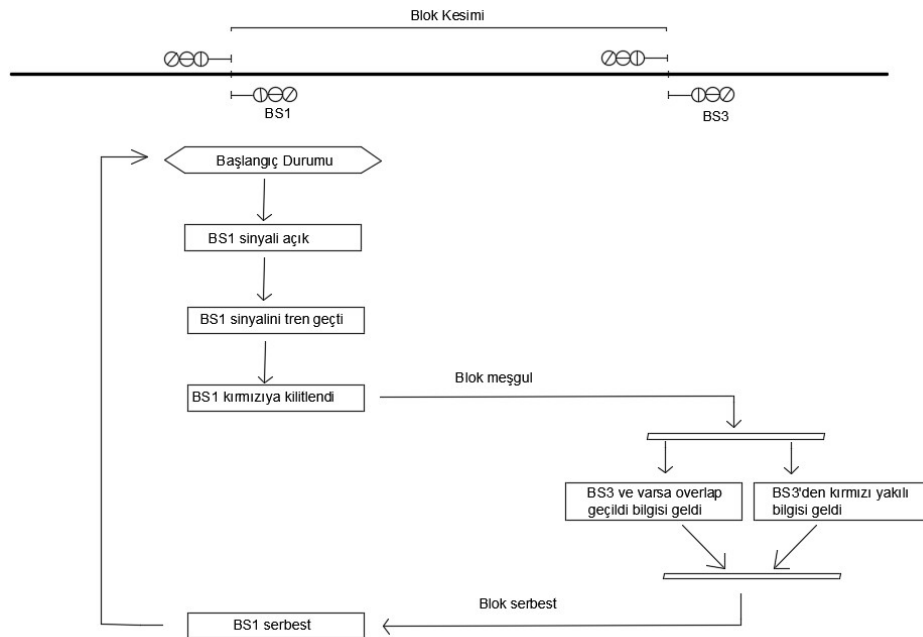


Şekil 2.11 : Mavi renkli ray devresinin B1 bloğunda overlap olarak kullanımı.

Takip koruma

Açık hat üzerinde art arda tren gönderebilmek için önde giden bir trenin arka ucunun korunması gerekir. Sabit bloklu bir sistemde bu mesafe, frenleme mesafesinden uzun olan aynı zamanda minimum sefer sıklığı koşulunu da sağlayan uzunluklara bölünmüş blok kesimleriyle sağlanır.

Bir blok kesimine giren bir trenin korunması için, trenin bulunduğu blok kesiminin başında bulunan sinyal dur bildirimi veren pozisyonda kilitlenir. Kilitli sinyal ancak koruduğu blok kesiminden overlap dahil serbest bilgisi ve bir sonraki sinyalden dur bildirimi bilgisi gelmesi koşuluyla açılır [4].

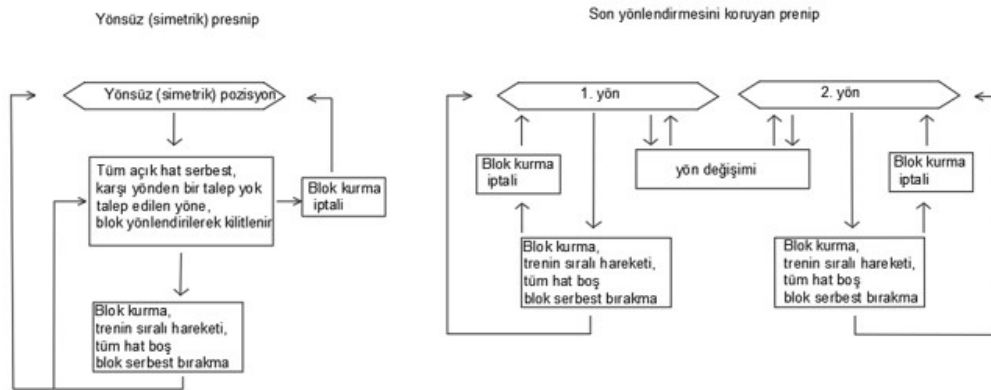


Şekil 2.12 : Sabit blok sisteminde takip koruma akış diyagramı

Şekil 2.12 de başlangıç durumundan itibaren blok kurularak BS1 ile BS3 sinyallerinde hareket yetkisi (ilerle bildirimi) veren sarı veya yeşil renk açılır. BS1 sinyali bir tren geçtikten sonra BS1 sinyali bu treni korumak için dur bildirimi veren kırmızı renge kilitlenir. Tren daha sonra BS3 ile başlayan blok kesimini meşgul eder ve BS3 sinyali de kırmızıya döner. Bu durumda BS1 ve BS3 kırmızıdır. Trenin BS1 ile başlayan blok kesimi ve varsa overlapı geçtiği teyit edilmesi ve bir sonraki bloğun meşgul olmasıyla açılır.

Yön koruma

Birden fazla blok kesiminden oluşan açık hatlarda, açık hatta tren gönderecek bir çıkış sinyali açılmadan önce zıt yönlü tüm hareketler bloke edilecek şekilde kilitlenir. Bu şekilde zıt yönden gelebilecek hareketlere karşı koruma sağlanır. Açık hatta tren oldukça tüm zıt yöne bakan sinyaller kırmızıda tutulur [3,4].



Şekil 2.13 : Türlerine göre yön koruma akış diyagramları.

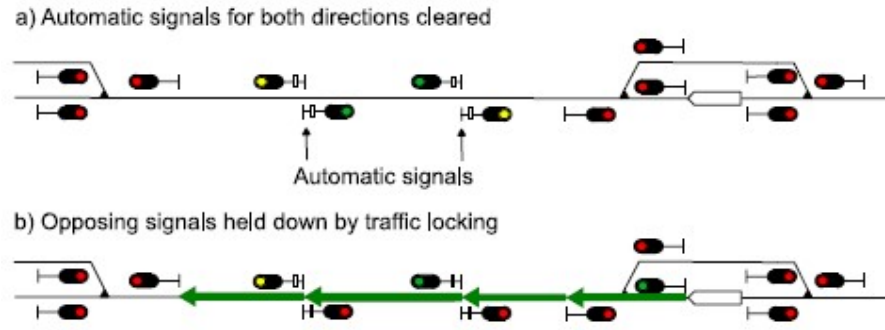
Yön koruma fonksiyonu iki şekilde yapılabilir [3,4]. Aralarındaki fark alıcı istasyona tren vardıktan sonra tüm hat boş ve aynı yönde yeni bir talep yoksa blok yön kilidinin nasıl kaldırılacağıdır.

Simetrik (nötr) tip blok yön kilitlemeye blok yönü kilidi başlangıçta herhangi bir yöne yönlendirilmemiştir. Talep edilen yönde şartları sağlanıyorsa blok yönü kilitlenir. Tren hareketi bittikten sonra yönlendirme sonlanarak başlangıç durumu olan herhangi bir yöne yönlendirilmemiş duruma döner.

Diğer yöntem olan asimetrik yön korumada ise blok bir yöne yönlendirilip kilitlendikten sonra bu yönde hareket bittikten sonra ve aynı yönde bir talep yoksa blok

yönü kilidi kalkar ancak blok o yöndeki pozisyonda zıt yönden bir talep gelene kadar kalmaya devam eder. Kilitli değilken zıt yön için blok kurma talebi gelirse eğer şartlar uygunsa blok talep edilen yöne yönlendirilir ve kilitlenir.

Bu prensiplere alternatif olarak zıt yönden gelecek hareketlere karşı Kuzey Amerika’da kullanılan trafik kitleme prensibi çözümü standardize edilmiştir [26]. Çift yönlü işletilen tek hatlı bir açık hatta tüm blok sinyalleri normal pozisyon olarak hareket yetkisi verecek şekilde açıktır. Ancak her iki komşu istasyonun birbirine bakan tüm çıkış sinyalleri ise dur pozisyonunda kilitlidir. İstenilen bir çıkış sinyali açılmadan önce otomatik olarak zıt yönde blok sinyalleri ‘tumble down’ mantığıyla dur pozisyonuna kilitlenir. ‘Tumble down’ prensibi blokların kesim kesim sırayla bloke olarak tüm açık hattın zıt yönde bloke edilmesine prensibine verilen adlandırmadır [4].



Şekil 2.14 : Trafik kitleme prensibi [4,26].

3. METOT

3.1 Emniyet Kritik Yazılım Geliştirme Yaşam Döngüsü

Anklaşmanın bir parçası olan ve bu tez kapsamında tasarımı yapılan merkezi otomatik blok kontrolörü emniyet kritik bir sistemdir. Hatada güvenli bir anklaşman tasarımı uluslararası otoritelerce belirlenmiş olan IEC 61508, EN 50126, EN 50128 ve EN 50129 gibi standartlarda belirtilen metot, tavsiye ve mimarilere uygun olması gerekir [2,18].

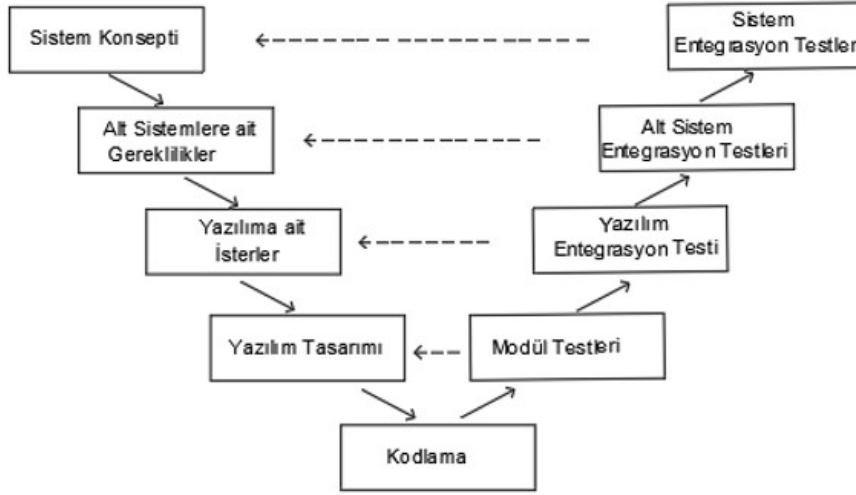
EN 5012x standart ailesi demiryoluna özel CENELEC (Avrupa Elektroteknik Standardizasyon Komitesi) tarafından geliştirilmiştir. EN 50126 standardı ile tüm demiryolu uygulamaları için RAMS parametreleri olan güvenilirlik, emre amadelik, sürdürülebilirlik ve emniyet kavramları tanıtilir ve aralarındaki ilişkiler açıklanmıştır. Standartlar sistemin gerektirdiği emniyet bütünlük seviyesine (SIL) göre uygun mimari, yöntem ve tavsiyeleri açıklamaktadır [27, 28].

Özellikle sistemlere ait SIL seviyesinin nasıl belirleneceği IEC 61508 standardıyla bir hata durumunda yapacağı etki seviyesine göre 4 farklı seviyede belirlenmiştir. Demiryolu için EN 50129 standardında tolere edilebilir hata oranı (THR) ile SIL seviyesi ilişkilendirilmiştir. Bu şekilde saat veya fonksiyon başına tolere edilebilir tehlike oranıyla SIL seviyesi kategorize edilmiştir [28].

EN 50128 ve IEC 61508-3 standartları emniyet kritik sistemlerin yazılım geliştirme sürecinde V yazılım yaşam döngüsü modelini önerir [18]. Şekil 3.1 ile V yaşam döngüsü modeliyle bir yazılım geliştirme süreci gösterilmiştir. Bu modele göre önce yazılım yapılacak sisteme ait konsept ve gereklilikleri belirlenir. Ardından sistem kendisini oluşturan alt sistemlere bölünür. Daha sonra bu alt sistemlere ait fonksiyonel gereklilikler belirlenir. Fonksiyonel gereklilikleri sağlayan bir formal veya yarı formal tasarım ile alt sistemlerin modellenme aşamasına geçilir. Modellerin matematiksel ifadeleri kodlara dönüştürülerek yazılım ortamına aktarılır. Döngüde gösterilen her bir adıma ait testler sırasıyla yapılır. Bir hata durumunda Şekil 3.1 de karşılık gelen adıma dönülerek tekrar döngü sırasıyla işler.

IEC 61508-3 (tablo A.4) ve EN 50128 (tablo A.17) standartları, SIL-4 seviyesi gereken emniyet kritik sistemlerin modellenmesinde formal veya yarı-formal metotlardan sonlu durum makineleri / durum geçiş diyagramları veya petri ağları kullanımını şiddetle tavsiye etmiştir [2].

Bu tez çalışmasında, PLC ortamına kolaylıkla mantıksal eşitlikleri aktarılabilen ve daha anlaşılır olması sebebiyle bu metotlardan durum geçiş diyagramı ile modelleme yöntemi tercih edilmiştir.

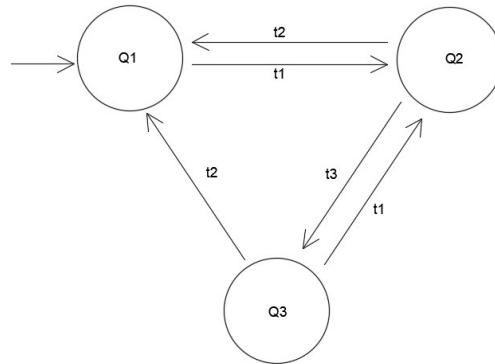


Şekil 3.1 : Emniyet kritik sistemlerde yazılım geliştirme modeli (V – döngüsü).

3.2 Durum Geçiş Diyagramları

Başlangıç durumu, durumlar, olaylar ve durum geçişlerinin tanımlandığı grafiksel bir model olan durum geçiş diyagramıyla, ayrık olaylı sistemlerin davranışları analiz edilip tasarlanabilirler [7, 21].

Durum geçiş diyagramında durumlar daireyle, olaylar da oklarla gösterilir. Durum geçiş diyagramı modelini elde etmek için öncelikle durumlar ve olaylar belirlenir. Şekil 3.2 de verilen durum geçiş diyagramında Q1 başlangıç durumunu, Q1, Q2, Q3 durumları, t1, t2, t3 ise olayları belirtir.



Şekil 3.2 : Örnek bir durum geçiş diyagramı modeli.

Sistem okla gösterilen Q1 başlangıç durumundayken t1 olayı gerçekleştiği zaman Q2 durumuna geçer. Q2 durumunda olan sistem t2 ve t3 olayı gerçekleşmedikçe bulunduğu durumu korur, t2 gerçekleşirse Q1 durumuna, t3 gerçekleşirse Q3 durumuna geçer.

Durum geçiş diyagramını tanımlayan matematiksel ifadeler farklı biçimlerde verilebilir. Bir Qk durumuna ilişkin geçiş fonksiyonu (3.1) veya (3.2) de verildiği şekilde yazılabilir [21]. Burada,

n: Qk durumuna geçişi sağlayan olayların sayısı,

i: Qk durumundan çıkaran olayların sayısıdır.

$$Q_k = \sum_{j=1}^n q_j \cdot e_{j,k} + q_k \cdot \prod_{i=1}^m \bar{e}_{k,i} \quad (3.1)$$

veya

$$Q_k = \sum_{j=1}^n q_j \cdot e_{j,k} + q_k \cdot \prod_{i=1}^m \bar{q}_i \quad (3.2)$$

Şekil 3.2 de verilen durum geçiş diyagramına ait Q2 ve Q3 durumlarının (3.1) e göre mantıksal ifadeleri aşağıda verilmiştir.

$$Q_2 = (q_1 + q_3) \cdot t_1 + q_2 \bar{t}_2 \bar{t}_3$$

$$Q_3 = q_2 \cdot t_3 + q_3 \bar{t}_1 \bar{t}_2$$

Başlangıç durumuna ilişkin geçiş fonksiyonu, durum geçiş diyagramının başlangıç durumunda olmasını gerektiren koşullar göz önünde bulundurularak yazılabilir [21]. Başlangıç durumu, olaylardan bağımsız bir şekilde diğer durumlar ile Şekil 3.2 için şu şekil de ifade edilebilir.

$$Q_1 = \bar{q}_2 \cdot \bar{q}_3$$

Belirli bir duruma getiren olayın, aynı durumdan çıkaran olay olması durumunda çıkan çığ problemi, durum geçiş diyagramının şimdiki (q_k) ve sonraki (Q_k) durumlarına ayrı bellek alanları atanmasıyla çözülür [21].

Şekil 3.2 de verilen durum geçiş diyagram modelinde çığ etkisi olmaması için aşağıdaki ifadeler eklenir.

$$q_1 = Q_1$$

$$q_2 = Q_2$$

3.3 Yapısal Kontrol Dili (SCL)

PLC ortamında gerçekleştirilecek bir tasarım IEC 61131-3 standardına göre tanımlanan programlama dillerinden biri kullanılarak yazılım ortamına aktarılır. Bu program dilleri komut, yapısal metin, merdiven diyagramı, fonksiyonel blok diyagramı ve ardışık fonksiyon grafıdır [21,22].

CENELEC 50128:2011 Standardı A.15 tablosunda SIL 3 ve SIL 4 için PASCAL programlama dili şiddetle tavsiye edilmektedir. SCL dili de yapısal metin diline (ST) tekabül eden yüksek seviyeli [21] ve aynı zamanda PASCAL tabanlı bir programlama dilidir [23].

SCL dilinde kullanılan ifadelerin lojik eşitlikleri Çizelge 3.1 de verildiği şekildedir.

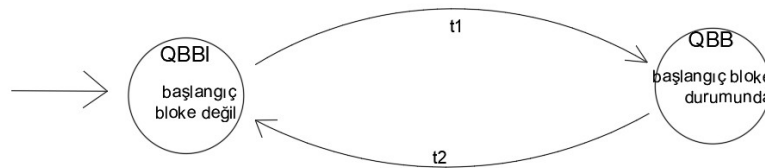
Çizelge 3.1 : Bazı lojik ifadelerin SCL dilinde kullanımı.

SCL	Lojik
AND	Ve
OR	Veya
NOT	Değil
:=	Atama

Durum geçiş diyagramlarıyla modellenip matematiksel eşitlikleri çıkarılan sistemler, SCL programlama diliyle PLC koduna çevrilerek ‘‘TIA Portal Step 7 Professional’’ programına aktarılarak gerçekleştirilebilir.

3.4 Örnek Uygulama

Bir sinyal, bir çok rotanın başlangıç sinyali olabilir. Bazı durumlarda bu sinyalle ilgili bir arıza olduğunda veya başka bir işletmecilik amacı için bu sinyalle başlayan rotaların kurulamaması için ilgili sinyale başlangıç blokesi fonksiyonel özelliği tanımlanabilir. Bu gereksinim özelinde durum geçiş diyagramı Şekil 3.3 de olduğu gibi modellenilebilir.



Şekil 3.3 : Başlangıç bloke kontrolörü durum geçiş diyagramı.

Başlangıç bloke kontrolörüne ait durum geçiş diyagramının ait durumları Çizelge 3.2 ile, girişler ise Çizelge 3.3 ile açıklanmıştır.

Çizelge 3.2 : Başlangıç bloke kontrolörü durumları.

Durum	Açıklama
QBBI	Sinyal başlangıç bloke durumunda değil
QBB	Sinyal başlangıç bloke durumunda

Çizelge 3.3 : Başlangıç bloke kontrolörü girişleri.

Giriş	Açıklama
Sx_B	X numaralı sinyale başlangıç bloke talebi
Sx_BBI	X numaralı sinyalde başlangıç bloke iptal talebi

Durumlar arasında geçişler aşağıda verildiği şekilde yazılırsa sistem başlangıçta QBBI ‘başlangıç bloke durumunda değil’ durumundayken başlangıç bloke talebi komutu gelmesiyle (t1 geçişi) QBB durumuna ‘başlangıç bloke durumunda’ geçer. Bu durumda t2 geçişini sağlayan komutlar gelmediği sürece kalır. Başlangıç bloke yap talebi yokken, başlangıç bloke iptal talebi gelirse sistem başlangıç durumuna döner.

$$t1 = Sx_B$$

$$t2 = !Sx_B \wedge Sx_BBI$$

Modele ait matematiksel eşitlikler şu şekilde düzenlenebilir.

$$QBBI = \overline{qbb}$$

$$QBB = qbb1 \cdot t1 + qbb \cdot \bar{t2}$$

$$qbb1 = QBBI;$$

$$qbb = QBB;$$

SCL dilinde PLC koduna çevrilen eşitlikler TIA Portal V14 programında şu şekilde aktarılabilir;

$$\#NQBBI := NOT \#qbb;$$

$$\#NQBB := (\#qbb1 AND \#Sx_BB) OR (\#qbb AND (NOT (NOT \#Sx_BB AND \#Sx_BBI)));$$

$$\#qbb1 := \#NQBBI;$$

$$\#qbb := \#NQBB;$$



4. MODEL TASARIMI VE GERÇEKLEME

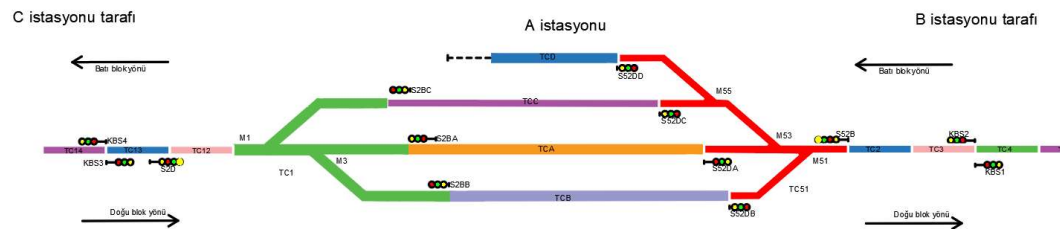
4.1 Uygulama Alanı ve Geliştirilen Fonksiyon Blokları Arasındaki İlişki

Bu tezin ana amacı komşu iki istasyon arasında bulunan açık hat üzerinde merkezi otomatik blok kontrol sistemi oluşturmaktır. Bunun için iki istasyon ve açık hat modeli gerekir. Tüm tasarımlar açık hat gereksinimlerini karşılayacak şekilde geliştirilmelidir.

Açık hattın batı tarafında bulunan Şekil 4.1 de verilen A istasyonu, doğu tarafında manevra yapılan bir istasyon olup anlaşılan tablosu Şekil 4.3 de verilmiştir. Açık hat Şekil 4.4 verildiği gibi tek hat olup üzerinde çift yönlü tren işletildiği varsayılmıştır.

Açık hat üzerinde sırasıyla TC4, TC5, TC6, TC7, TC8 ve TC9 blok ray devreleri, A istasyonundan açık hatta doğru TC51 makas ray devresi grubu, TC2 ve TC3 bulunurken, B istasyonundan açık hatta doğru sırasıyla TCB1, TC10 ve TC9 ray devreleri bulunmaktadır. Ayrıca açık hat doğu yönüne B1, B2, B3 ve B4, batı yönüne ise B5, B6, B7 ve B8 blok kesimlerinden oluşmaktadır. Açık hat üzerinde, doğu yönüne hareket yetkisi bildirimi sırasıyla KBS1, BS3, BS5 ve BS7 blok sinyalleri ile batı yönüne ise BS8, BS6, BS4 ve KBS2 blok sinyalleri ile verilmektedir.

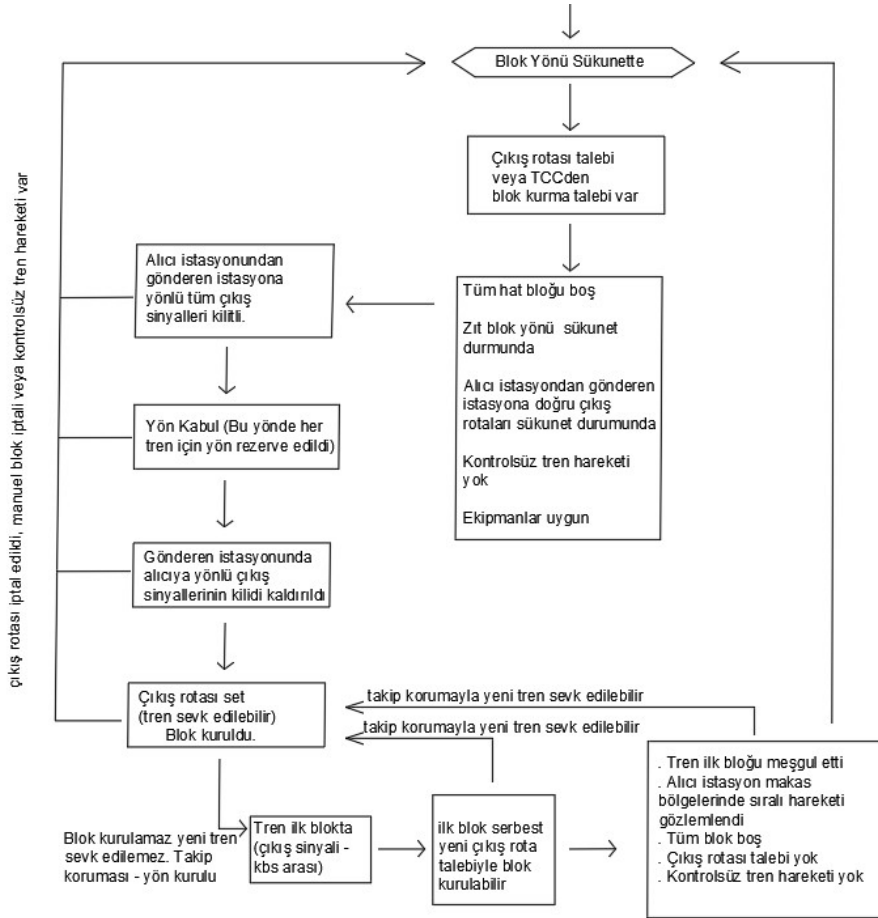
Anlaşman tablosunda verilen açık hata hareket yetkisi verebilen A istasyonuna ait R1, R2, R3, R4 ile B istasyonuna ait R1B, R2B ve R3B çıkış rotaları tasarımda kullanılan açık hat gerekliliklerini, R6 giriş rotası, R10 overlap, R20 de manevra rotaları da ray devresi set türlerini açıklamak üzere için seçilmiştir.



Şekil 4.1 : Tasarımın uygulandığı açık hattın batısında bulunan A istasyonu.

Blok yönlendirme tipi olarak, başlangıç durumunda herhangi bir yöne yönlendirilmemiş olan nötr tip tasarımda tercih edilmiştir. Tasarlanan otomatik blok kontrolörü, blok kurma, blok yönü kilitleme, kontrolsüz tren hareketi algılama, blok iptali, tüm açık hat bloğu blok ray devrelerini tek seferde ve aynı anda bloke edip kaldırabilme ve blok sinyallerini açıp kapama fonksiyonlarını sağlamaktadır.

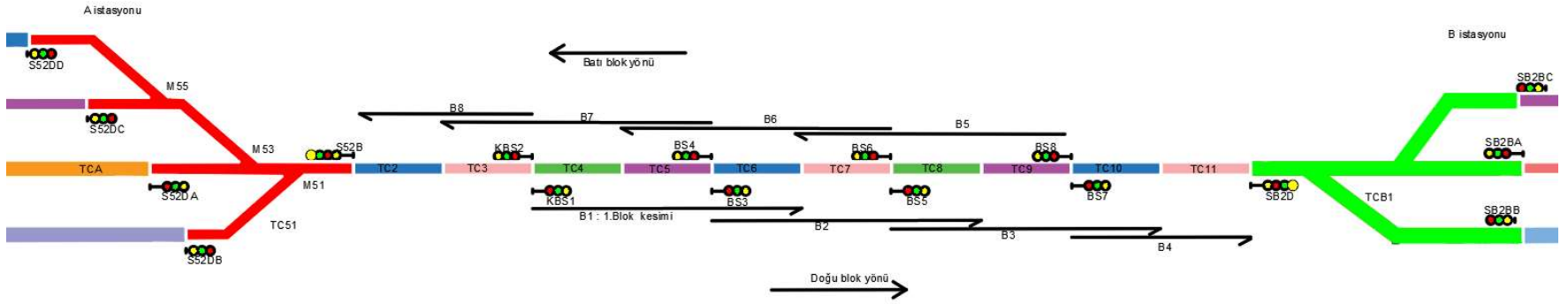
Tasarlanan merkezi otomatik blok kontrol sisteminin akış diyagramı Şekil 4.2 ile verilmiştir.



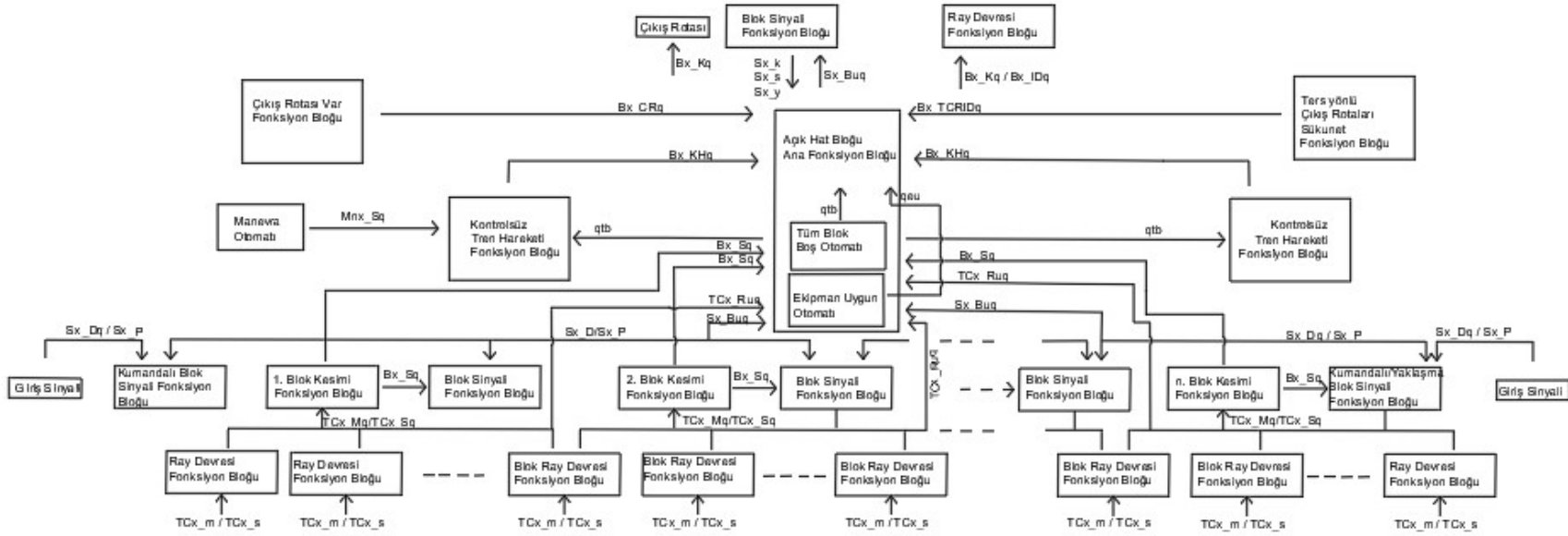
Şekil 4.2 : Merkezi otomatik blok kontrol sistemi algoritması.

Şekil 4.2 de verilen algoritmaya göre açık hat bloğu kurulabilmesi için sistem alt fonksiyon bloklarına bölünerek tasarlanmıştır. Bu özelliklerin sağlanabilmesi için geliştirilen fonksiyon blokları şu şekildedir. Geliştirilen fonksiyon blokları ve aralarındaki ilişki Şekil 4.5 ile verilmiştir.

- Ray devresi fonksiyon bloğu
- Blok kesimi fonksiyon bloğu
- Kontrolsüz tren hareketi fonksiyon bloğu
- Çıkış rotaları bildirim fonksiyon bloğu
- Blok sinyali fonksiyon bloğu
- Açık hat ana kontrol fonksiyon bloğu



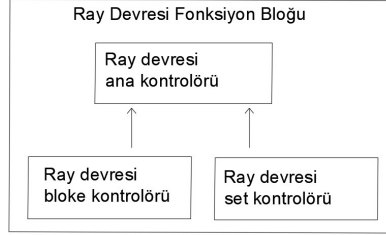
Şekil 4.4 : Tasarımın uygulandığı açık hat.



Şekil 4.5 : Geliştirilen fonksiyon blokları ve aralarındaki ilişki.

4.2 Ray Devresi Fonksiyon Bloğu

Ray devresi fonksiyon bloğu Şekil 4.14 de verildiği gibi modüler bir yapıda tasarlanmıştır.



Şekil 4.6 : Ray devresi fonksiyon bloğunun modüler yapısı.

4.2.1 Ray devresi bloke kontrolörü

Bu kontrolör, ray devresi ana kontrol durum geçiş diyagramında kullanılacak qb girişini üretir. Ray devresi bloke kontrolörüne ait durum geçiş diyagramı Şekil 4.7 ile gösterilmiştir. Bu diyagramın durumları Çizelge 4.1 ile, girişleri ise Çizelge 4.2 ile açıklanmıştır.

Çizelge 4.1 : Ray devresi bloke kontrolörü durumları.

Durum	Açıklama
QBD	Bloke talebi yok
QB	Bloke kabul edildi

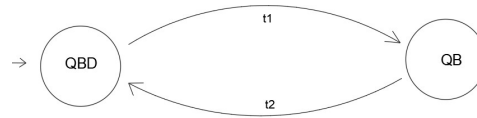
Çizelge 4.2 : Ray devresi bloke kontrolörü girişleri.

Giriş	Açıklama
TCx_B	Bloke et talebi
TCx_BI	Bloke iptal talebi

Durumlar arası geçiş fonksiyonları;

$$t1 = TCx_B$$

$$t2 = !TCx_B \wedge TCx_BI$$



Şekil 4.7 : Ray devresi bloke kontrolörü durum geçiş diyagramı.

Durumların mantıksal eşitlikleri aşağıda verilmiştir.

$$QBD = \overline{qb}$$

$$QB = (qbd \cdot t1) + (qb \cdot \overline{t2})$$

$$qbd = NQBD$$

$$qb = NQB$$

4.2.2 Ray devresi set kontrolörü

Bu kontrolör, ray devresi ana kontrol durum geçiş diyagramında kullanılacak qset girişini üretir. Ray devresi set kontrolörüne ait durum geçiş diyagramı Şekil 4.8 ile gösterilmiştir. Bu diyagramın durumları Çizelge 4.3 ile, girişleri ise Çizelge 4.4 ile açıklanmıştır.

Çizelge 4.3 : Ray devresi set kontrolörü girişleri.

Giriş	Açıklama
TCx_R1I	Ray devresi üzerinde kurulabilecek 1. rota sükunette
TCx_R2I	Ray devresi üzerinde kurulabilecek 2. rota sükunette
TCx_R3I	Ray devresi üzerinde kurulabilecek 3. rota sükunette
TCx_R4I	Ray devresi üzerinde kurulabilecek 4. rota sükunette
TCx_R5I	Ray devresi üzerinde kurulabilecek 5. rota sükunette
TCx_R6I	Ray devresi üzerinde kurulabilecek 6. rota sükunette
TCx_R1K	Ray devresi üzerinde 1. rota kurulmakta
TCx_R2K	Ray devresi üzerinde 2. rota kurulmakta
TCx_R3K	Ray devresi üzerinde 3. rota kurulmakta
TCx_R4K	Ray devresi üzerinde 4. rota kurulmakta
TCx_R5K	Ray devresi üzerinde 5. rota kurulmakta
TCx_R6K	Ray devresi üzerinde 6. rota kurulmakta
TCx_G1S	Ray devresi üzerinde 1. güzergah rotası set oldu
TCx_G2S	Ray devresi üzerinde 2. güzergah rotası set oldu
TCx_G3S	Ray devresi üzerinde 3. güzergah rotası set oldu
TCx_G4S	Ray devresi üzerinde 4. güzergah rotası set oldu
TCx_G5S	Ray devresi üzerinde 5. güzergah rotası set oldu
TCx_M1S	Ray devresi üzerinde 1. manevra rotası set oldu
TCx_M2S	Ray devresi üzerinde 2. manevra rotası set oldu
TCx_O1S	Ray devresinin overlap olarak kullanıldığı 1. rota set oldu
TCx_O2S	Ray devresinin overlap olarak kullanıldığı 2. rota set oldu
TCx_DBI	Doğu yönü blok sükunette
TCx_BBI	Batı yönün blok sükunette
TCx_M	Ray devresi meşgul
TCx_DBK	Doğu yönüne blok kuruldu
TCx_BBK	Batı yönüne blok kuruldu

Çizelge 4.4 : Ray devresi set kontrolörü durumları.

Durum	Açıklama
QRI	Ray devresi üzerinde tüm rotalar sükunette
QRK	Ray devresi üzerinde bir rota kurulmakta
QGS	Ray devresi üzerinde bir güzergah rotası set
QMS	Ray devresi üzerinde bir manevra rotası set
QOS	Ray devresinin overlap olarak kullanıldığı bir rota set
QBS	Ray devresi üzerinde açık hat bloğu set

Durumlar arası geçiş fonksiyonları;

$$t1 = TCx_R1K \vee TCx_R2K \vee TCx_R3K \vee TCx_R4K \vee TCx_R5K \vee TCx_R6K$$

$$t2 = (TCx_R1I \wedge TCx_R2I \wedge TCx_R3I \wedge TCx_R4I \wedge TCx_R5I \wedge TCx_R6I) \vee TCx_M$$

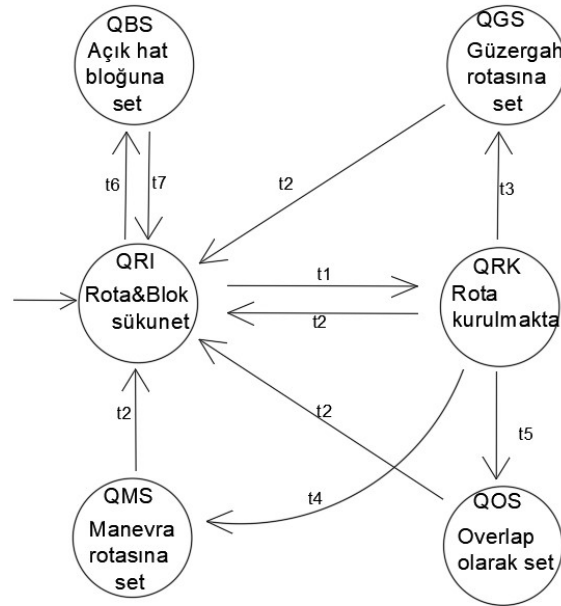
$$t3 = TCx_G1S \vee TCx_G2S \vee TCx_G3S \vee TCx_G4S \vee TCx_G5S$$

$$t4 = TCx_M1S \vee TCx_M2S$$

$$t5 = TCx_O1S \vee TCx_O2S$$

$$t6 = TCx_DBK \vee TCx_BBK$$

$$t7 = (TCx_DBI \wedge TCx_BBI) \vee TCx_M$$



Şekil 4.8 : Ray devresi set kontrolörü durum geçiş diyagramı.

Durumların mantıksal eşitlikleri aşağıda verilmiştir.

$$QRI = \overline{qrk} \cdot \overline{qgs} \cdot \overline{qms} \cdot \overline{qos} \cdot \overline{qbs}$$

$$QRK = qri \cdot t1 + qrk \cdot \overline{t2} \cdot \overline{t3} \cdot \overline{t4} \cdot \overline{t5}$$

$$QGS = qrk \cdot t3 + qgs \cdot \overline{t2}$$

$$QMS = qrk \cdot t4 + qms \cdot \overline{t2}$$

$$QOS = qrk \cdot t5 + qos \cdot \overline{t2}$$

$$QBS = qri \cdot t6 + qbs \cdot \overline{t7}$$

$$qri = QRI, qrk = QRK, qgs = QGS, qms = QMS, qos = QOS, qbs = QBS$$

$$qset = qgs + qms + qos + qbs$$

4.2.3 Ray devresi ana kontrolörü

Ray devresi ana kontrol fonksiyon bloğu aşağıda listelenen fonksiyonel özellikleri karşılamaktadır.

- Ray devresi serbest, meşgul bildirimi
- Ray devresini bloke etme ve kaldırma özelliği
- Ray devresi veri bağdaşım hatası üretilmesi ve giderilmesi
- Ray devresi beklenmedik meşguliyet hatasının üretilmesi ve giderilmesi
- Ray devresinin güzergah, blok manevra veya overlap için set edilebilmelidir.

Ray devresi ana kontrolörüne ait durum geçiş diyagramı Şekil 4.9 ile gösterilmiştir.

Bu durum geçiş diyagramı modelinin durumları Çizelge 4.5 ile, girişleri ise Çizelge 4.6 ile açıklanmıştır.

Çizelge 4.5 : Ray devresi ana kontrolörü durumları.

Durum	Açıklama
Q0	Başlangıç
Q1	Serbest
Q2	Beklenmedik meşguliyet hatası
Q3	Veri bağdaşım hatası
Q4	Bloke
Q5	Set
Q6	Meşgul

Çizelge 4.6 : Ray devresi ana kontrolörü girişleri.

Giriş	Açıklama
TCx_M	Ray devresi meşgul (sensör)
TCx_S	Ray devresi serbest (sensör)
TCx_N	Veri bağdaşım hatasını normalize et (komut)
qb	Bloke kabul çıkışı (iç bilgi)
qset	Set çıkışı (iç bilgi)
tmr	Süre

Durumlar arası geçiş fonksiyonları;

$$t1 = !TCx_M \wedge TCx_S$$

$$t2 = TCx_M$$

$$t3 = TCx_M \wedge TCx_S$$

$$t4 = (TCx_M \wedge TCx_S) \vee (!TCx_M \wedge !TCx_S \wedge tmr)$$

$$t5 = !TCx_M \wedge !TCx_S \wedge TCx_N$$

$$t6 = !TCx_M \wedge !qb \wedge qset$$

$$t7 = !qset$$

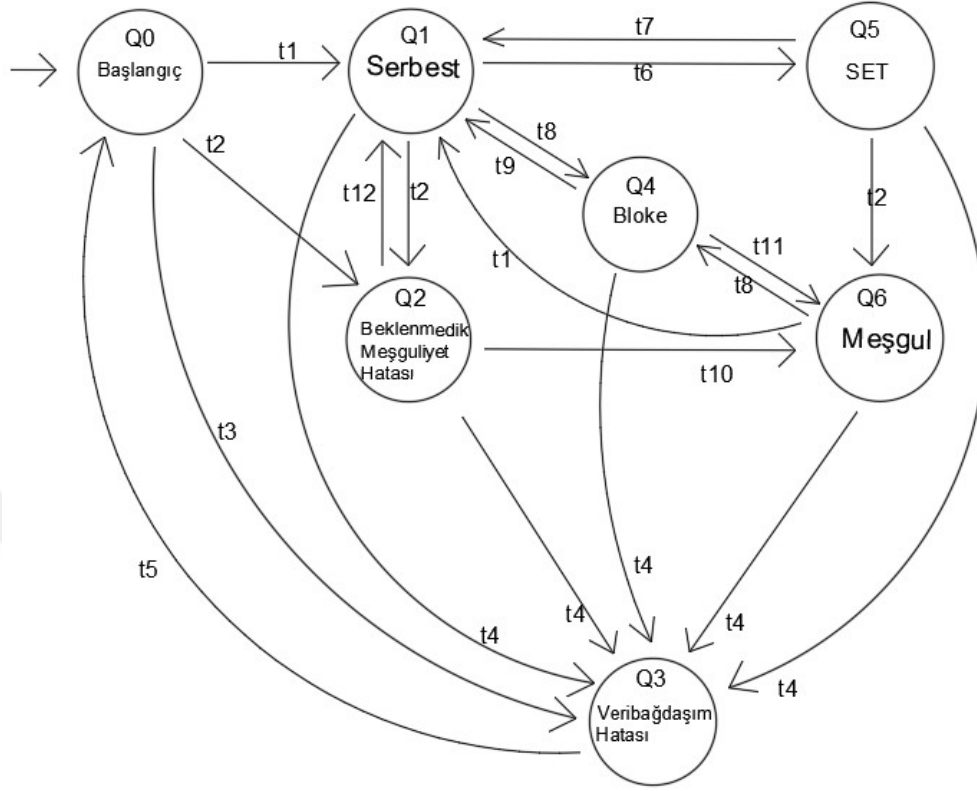
$$t8 = qb$$

$$t9 = !qb \wedge !TCx_M \wedge TCx_S$$

$$t10 = TCx_N$$

$$t11 = TCx_M \wedge !qb$$

$$t12 = !TCx_M \wedge TCx_S \wedge TCx_N$$



Şekil 4.9 : Ray devresi ana kontrolör durum geçiş diyagramı.

Durumların mantıksal eşitlikleri aşağıda verilmiştir.

$$Q0 = \overline{q1} \cdot \overline{q2} \cdot \overline{q3} \cdot \overline{q4} \cdot \overline{q5} \cdot \overline{q6}$$

$$Q1 = (q0 + q6) \cdot t1 + q4 \cdot t9 + q5 \cdot t7 + q1 \cdot \overline{t2} \cdot \overline{t4} \cdot \overline{t6} \cdot \overline{t8}$$

$$Q2 = (q0 + q1) \cdot t2 + q2 \cdot \overline{t4} \cdot \overline{t10} \cdot \overline{t12}$$

$$Q3 = q0 \cdot t3 + (q1 + q2 + q4 + q5 + q6) \cdot t4 + q3 \cdot \overline{t5}$$

$$Q4 = (q1 + q8) \cdot t8 + q4 \cdot \overline{t4} \cdot \overline{t9} \cdot \overline{t11}$$

$$Q5 = q1 \cdot t6 + q5 \cdot \overline{t2} \cdot \overline{t4} \cdot \overline{t7}$$

$$Q6 = q2 \cdot t10 + q5 \cdot t2 + q4 \cdot t11 + q6 \cdot \overline{t1} \cdot \overline{t4} \cdot \overline{t8}$$

$$q0 = Q0, q1 = Q1, q2 = Q2, q3 = Q3, q4 = Q4, q5 = Q5, q6 = Q6$$

Çıkışlar

$$TCx_Sq = q1 + q5 \text{ //serbest}$$

$TCx_BMq = q2$ //beklenmedik meşguliyet

$TCx_VBHq = q3$ //veri bağdaşım hatası

$TCx_Bq = q4$ //bloke

$TCx_RKq = qrk$ //bu ray devresi üzerinde rota kurulmakta

$TCx_GRq = qgs + qbs$ //güzergah veya blok ray devresi olarak set

$TCx_Mq = q0 + q2 + q3 + q4 + q6$ //serbest

$TCx_MRq = qms$ //manevra rotasına set

$TCx_ORq = qos$ //overlap olarak set

$TCx_RUq = (q1 \cdot (! (q0 + q2 + q3 + q4 + q5 + q6)))$ //ray devresi rota veya blok kurma için uygun.

Şekil 4.10 da ray devresi fonksiyon bloğu TC2 üzerinde örneklendirilmiştir. Batıya blok kurularak simülasyon programı üzerinde durum geçiş diyagramının blok için set talebi ve TC2 ray devresinin TC2_Sq ile set durumuna geçtiği gösterilmiştir.

ve\Belgeler\Simulation\CAB\CABC

Tools Window Help

57-1500

SIM table_1

Name	Address	Disp...	Monitor...	Bits	Consi...	Comment
TC2_m.P	%I1.5.P	Bool	FALSE		☐ FALSE	meşgul bilgisi
TC2_s.P	%I1.6.P	Bool	TRUE		☒ FALSE	serbest bilgisi
TC2_B.P	%I12.2.P	Bool	FALSE		☐ FALSE	2 nolu raydevresini bloke et talebi
TC2_BI.P	%I12.3.P	Bool	FALSE		☐ FALSE	bloke iptal talebi
Normalize.P	%I0.6.P	Bool	FALSE		☐ FALSE	NORMALIZE ET
R1_TKq.P	%I7.7.P	Bool	FALSE		☐ FALSE	R1 çıkış rotası talebi kabul edildi çıkışı
R1_IDLEq.P	%I8.0.P	Bool	TRUE		☒ FALSE	R1 sükunette
R1_Sq.P	%I8.1.P	Bool	FALSE		☐ FALSE	R1 set / tc2 için güzergah rotasına set
R20_TKq.P	%I9.6.P	Bool	FALSE		☐ FALSE	R20 nin talebi kabul edildi
R20_IDLEq.P	%I9.7.P	Bool	TRUE		☒ FALSE	R20 manevra rotası sükunette
R20_Sq.P	%I10.0.P	Bool	FALSE		☐ FALSE	R20 SET / tc2 için manevra rotasına set
BB_T.P	%I0.2.P	...	TRUE		☒ FALSE	batıya blok talebi
BB_I.P	%I0.3.P	Bool	FALSE		☐ FALSE	batıya blok iptal talebi
BB_IDq	%M42.1	Bool	FALSE		☐ FALSE	batıya blok sükunette
BB_Kq	%M42.5	Bool	FALSE		☐ FALSE	batıya blok kuruldu / tc2 ray devresi set durumunda
TC2_Sq	%M11.0	Bool	TRUE		☒ FALSE	serbest çıkışı
TC2_Mq	%M11.1	Bool	FALSE		☐ FALSE	meşgul çıkışı
TC2_VBHq	%M11.2	Bool	FALSE		☐ FALSE	hata çıkışı
TC2_Bq	%M11.3	Bool	FALSE		☐ FALSE	bloke çıkış
TC2_SETq	%M11.5	Bool	TRUE		☒ FALSE	set çıkışı
TC2_BIMq	%M11.6	Bool	FALSE		☐ FALSE	beklenmedik meşguliyet çıkışı
TC2_RUq	%M12.0	Bool	FALSE		☐ FALSE	rota/blok kurulmasına uygun
tc2.q0		Bool	FALSE		☐ FALSE	otomat başlangıç durumu
tc2.q1		Bool	FALSE		☐ FALSE	serbest durumda
tc2.q2		Bool	FALSE		☐ FALSE	beklenmedik meşguliyet hatası
tc2.q3		Bool	FALSE		☐ FALSE	veri bağdaşım hatası
tc2.q4		Bool	FALSE		☐ FALSE	bloke durumunda
tc2.q5		Bool	TRUE		☒ FALSE	set durumunda
tc2.q6		Bool	FALSE		☐ FALSE	meşgul durumu
tc2.qbs		Bool	TRUE		☒ FALSE	blok ray devresi olarak set talebi
tc2.qset		Bool	TRUE		☒ FALSE	set talebi
tc2.qri		Bool	FALSE		☐ FALSE	üzerindeki tüm rota ve bloklar sükunette
tc2.qqs		Bool	FALSE		☐ FALSE	güzergah rotasına set talebi

Şekil 4.10 : PLCSIM’de batıya blok kurularak TC2 ray devresinin set olması.

4.3 Blok Kesimi Fonksiyon Bloğu

Bir blok kesimi fonksiyon modeli aşağıda listelenen özellikleri sağlayacak şekilde olmalıdır.

- Blok kesimini oluşturan ray devrelerinden en az biri bile meşgul olursa blok kesimi meşgul olmalıdır.
- Overlap ray devresi dahil blok kesimini oluşturan tüm ray devreleri aynı anda serbest olmasıyla blok kesimi boş bilgisi üretilmelidir
- Blok kesimi ray devresi sayısından bağımsız esnetilebilmelidir.

Bu fonksiyon bloğuna ait durum geçiş diyagramının durumları çizelge 4.7 ile, girişler ise Çizelge 4.8 da tanımlanmıştır.

Çizelge 4.7 : Blok kesimi kontrolörü durumları.

Durum	Açıklama
Q1	Blok kesimi meşgul
Q2	Blok kesimi serbest

Çizelge 4.8 : Blok kesimi kontrolörü girişleri.

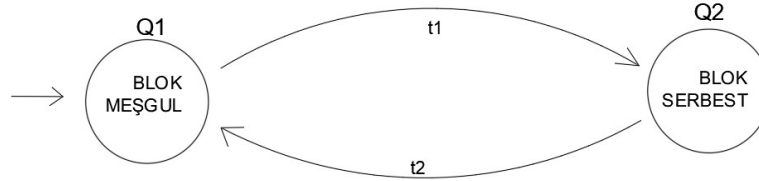
Giriş	Açıklama
T1Bx_Sq	Blok kesiminin 1. ray devresi serbest çıkışı
T2Bx_Sq	Blok kesiminin 2. ray devresi serbest çıkışı
TS1Bx_Sq	Blok kesiminin son ray devresi serbest çıkışı
TOBx_Sq	Blok kesiminin overlap ray devresi serbest çıkışı
T1Bx_Mq	Blok kesiminin 1. ray devresi meşgul çıkışı
T2Bx_Mq	Blok kesiminin 2. ray devresi meşgul çıkışı
TS1Bx_Mq	Blok kesiminin son ray devresi meşgul çıkışı
TOBx_Mq	Blok kesiminin overlap ray devresi serbest çıkışı

Durumlar arası geçiş fonksiyonları şu şekildedir;

$$t1 = T1Bx_Sq \wedge T2Bx_Sq \wedge TS1Bx_Sq \wedge TOBx_Sq \wedge !(T1Bx_Mq \vee T2Bx_Mq \vee TS1Bx_Mq \vee TOBx_Mq)$$

$$t2 = (T1Bx_Mq \vee T2Bx_Mq \vee TS1Bx_Mq \vee TOBx_Mq)$$

Blok kesimi durum geçiş diyagramı Şekil 4.11 ile gösterildiği gibi tasarlanmıştır.



Şekil 4.11 : Blok kesimi kontrolörü durum geçiş diyagramı.

Durumların matematiksel ifadeleri aşağıda verilmiştir.

$$Q1 = \overline{q2}$$

$$Q2 = q1 \cdot t1 + q2 \cdot t2$$

$$q1 = Q1$$

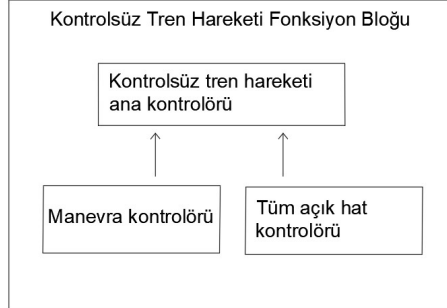
$$q2 = Q2$$

$$B1_Mq = q1;$$

$$B1_Sq = q2;$$

4.4 Kontrolsüz Tren Hareketi Fonksiyon Bloğu

Kontrolsüz tren hareketi fonksiyon bloğu Şekil 4.12 de verildiği gibi modüler bir yapıda tasarlanmıştır.



Şekil 4.12 : Kontrolsüz tren hareketi fonksiyon bloğunun modüler yapısı.

4.4.1 Tüm açık hat kontrolörü

Blok kesimlerinin bir araya gelmesi tüm açık hattın serbestliğini gösteren fonksiyon bloğudur. Blok kurma ve yön kilidini kaldırma süreçlerinde açık hat ana fonksiyonunda kullanılmaktadır.

- Her iki yön için de kullanılabilir.
- Tüm açık hattın boş bilgisi, her bir blok kesiminin aynı anda serbest olduğu bilgisiyle üretilir.

Tüm açık hat kontrolörüne ait durum geçiş diyagramı Şekil 4.13 ile verilmiştir. Bu durum geçiş diyagramına ait durumlar Çizelge 4.9 ile, girişler ise Çizelge 4.10 ile açıklanmıştır.

Çizelge 4.9 : Tüm açık hat kontrolörü durumları.

Durum	Açıklama
QTBD	Başlangıç
QTB	Tüm açık hat bloğu boş

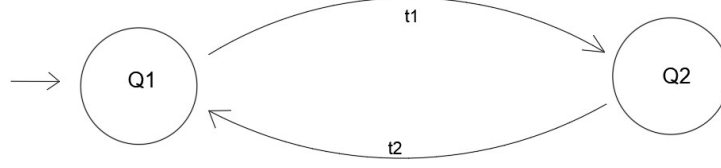
Çizelge 4.10 : Tüm açık hat kontrolörü girişleri.

Giriş	Açıklama
B1_Sq	1. Blok kesimi serbest
B2_Sq	2. Blok kesimi serbest
B3_Sq	3. Blok kesimi serbest
B4_Sq	4. Blok kesimi serbest
B5_Sq	5. Blok kesimi serbest

Durumlar arası geiş fonksiyonları řu řekildedir;

$$t1 = B1_Sq \wedge B2_Sq \wedge B3q_S \wedge B4_Sq \wedge B5_Sq$$

$$t2 = !t1$$



řekil 4.13 : Tm aık hat kontrolr durum geiş diyagramı.

Durumların matematiksel ifadeleri ařağıda verilmiřtir.

$$Q1 = \overline{q2}$$

$$Q2 = q1 \cdot t1 + q2 \cdot \overline{t2}$$

$$q1 = Q1$$

$$q2 = Q2$$

$$qtb = q2$$

4.4.2 Manevra ilanı kontrolr

Bir manevra rotası kurulduğunda veya manuel olarak dispeer talebi zerine istasyonda manevra ilan edilebilir. Manevra ilanına gre kontrolsz tren hareketi ile sonulanan ray devresi meřguliyeti kombinasyonları deėiřir. rneėin bir trenin manevra ilanı yokken ve blok kurulu deėilken istasyon iini meřgul etmeyip makas ray devresini meřgul etmesi bir kaıř olarak deėerlendirilir. Diėer taraftan manevra ilanı varsa yaklařma ray devresi grubunu meřgul etmeyip KBS arkası ray devresinin meřguliyetiyle kaıř deėerlendirilir.

- Manevra ilanı, istasyonun her iki tarafında ayrı ayrı yapılabilir.
- Bir manevra rotası set edilmesi ile veya manevra ilanı talebi ile edilebilmelidir.
- Tm manevra rotaları skunet halindeyken veya iptal talebiyle manevra ilanı iptal edilebilmelidir.

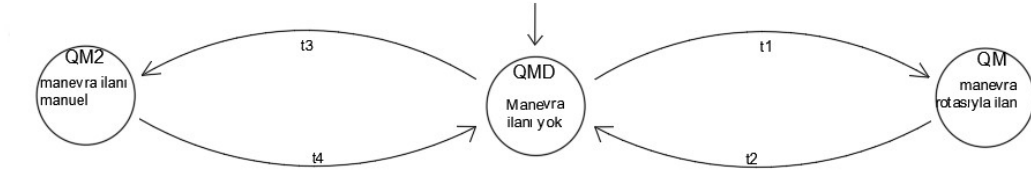
Manevra ilanı kontrolörüne ait durum geçiş diyagramı modeli Şekil 4.14 ile gösterilmiştir. Bu durum geçiş diyagramına ait durumlar Çizelge 4.11 ile girişler ise Çizelge 4.12 ile açıklanmıştır.

Çizelge 4.11 : Manevra ilanı kontrolörü durumları.

Durum	Açıklama
QMND	Manevra ilanı yok
QMN	Manevra ilanı 1. tip
QMN2	Manevra ilanı 2. tip

Çizelge 4.12 : Manevra ilanı kontrolörü girişleri.

Giriş	Açıklama
Mnx_T	Manevra ilanı talebi
Mnx_I	Manevra ilanı iptal talebi
Mnx_R1sq	1. Manevra rotası set
Mnx_R2sq	2. Manevra rotası set
Mnx_R1Idq	1. Manevra rotası sükunette
Mnx_R2Idq	2. Manevra rotası sükunette



Şekil 4.14 : Manevra ilanı kontrolörü durum geçiş diyagramı.

Durumlar arasında geçiş fonksiyonlarının mantıksal ifadeleri aşağıda verildiği şekilde yazılabilir.

- $t1 = Mnx_R1sq \vee Mnx_R2sq$
- $t2 = Mnx_R1Idq \wedge Mnx_R1Idq$
- $t3 = Mnx_T \wedge !Mnx_I$
- $t4 = Mnx_I$

Şekil 4.12 da verilen kontrolsüz tren hareketi durum geçiş diyagramı modeline ilişkin durumların matematiksel ifadeleri aşağıda verilmiştir.

$$QMD = \overline{qm} \cdot \overline{qm2}$$

$$QM = (qmd \cdot t1) + (qm \cdot \bar{t2})$$

$$QM2 = (qmd \cdot t3) + (qm2 \cdot \bar{t4})$$

$$qmd = QMD$$

$$qm = QM$$

$$qm2 = QM2$$

Çıkış

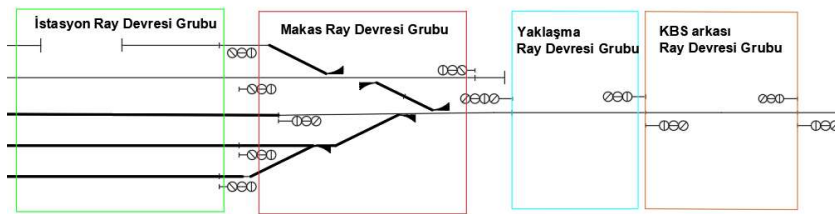
$$Kx_Mn = qm + qm2 // \text{Kontrolsüz tren hareketi için manevra ilanı var girişi}$$

4.4.3 Kontrolsüz tren hareketi ana kontrolörü

Açık hat bloğu üzerinde belli bir yöne kontrolsüz tren hareketi varlığı açık hatta hareket yetkisi verilmeden park halinde bir trenin kaçması veya manevra yapan bir trenden kopan bir vagonun açık hatta doğru kaçması ile olabilir.

Kontrolsüz tren hareketini algılanması Şekil 4.15 da olduğu gibi gruplandırılan ray devreleri meşguliyet kombinasyonlarıyla gözlenir. Açık hat bloğu kurulumuyla alıcıda manevra ilanı yokken giriş sinyaline kadar, manevra ilanı varsa KBS sinyaline kadar hareket yetkisi verilir. Hareket yetkisi limiti sınırında bulunan ray devresi ile komşu ray devresi grubunun zıt yönden gelen bir hareket ile meşgul olması durumlarına değerlendirilerek yetkisiz bir hareket varlığı anlaşılır.

Kontrolsüz tren hareketi çıkış bilgisi üretilerek, açık hat bloğu kuruluysa iptal edilir ve hareket yönünde kontrolsüz tren hareketi var durumuna geçer. Bu durumda gelen normalizasyon talebi, açık hat bloğu tamamen boş olmasıyla şartıyla kabul edilerek model başlangıç durumuna döner.



Şekil 4.15 : Ray devresi grupları.

Kontrolsüz tren hareketi kontrolörüne ait durum geçiş diyagramının durumları Çizelge 4.13 ile, girişleri ise Çizelge 4.14 ile açıklanmıştır.

Çizelge 4.13 : Kontrolsüz tren hareketi kontrolörü durumları.

Durum	Açıklama
QKTHD	Başlangıç
QM0	İstasyon ray devresi meşgul makas serbest (manevra ilanı yokken)
QM1	Makas meşgul (manevra ilanı yokken)
QY1	Yaklaşma meşgul KBS arkası ray devresi grubu serbest (manevra var)
QKTH	Kontrolsüz tren hareketi var

Çizelge 4.14 : Kontrolsüz tren hareketi kontrolörü girişleri.

Giriş	Açıklama
Kx_YKq	x yönünde açık hat blok yönü kilitli
Kx_Mn	Manevra ilanı var
Kx_Im	x yönü başlangıcı olan istasyon içi ray devresi grubu meşgul
Kx_Mm	x yönü başlangıcı olan makas ray devresi grubu meşgul
Kx_Ym	x yönü başlangıcı tarafında ilk yaklaşma ray devresi grubu meşgul
Kx_YSm	x yönü başlangıcı tarafında son yaklaşma ray devresi grubu meşgul
Kx_Km	x yönü başlangıcı tarafında KBS arkası ray devresi grubu meşgul
qtb	Tüm blok kesimleri boş
Kx_N	Normalizasyon talebi

Durumlar arasında geçiş fonksiyonlarının mantıksal ifadeleri aşağıda verildiği şekilde yazılabilir.

$$t1 = !Kx_YKq \wedge !Kx_Mn \wedge Kx_Im \wedge !Kx_Mm$$

$$t2 = Kx_YKq \vee Kx_Mn \vee (!Kx_Im \wedge !Kx_Mm)$$

$$t3 = !Kx_YKq \wedge !Kx_Mn \wedge Kx_Im \wedge Kx_Mm$$

$$t4 = (!Kx_Mn \wedge ((!Kx_Im \wedge Kx_Mm) \vee (Kx_Im \wedge Kx_Mm \wedge Kx_Ym)))$$

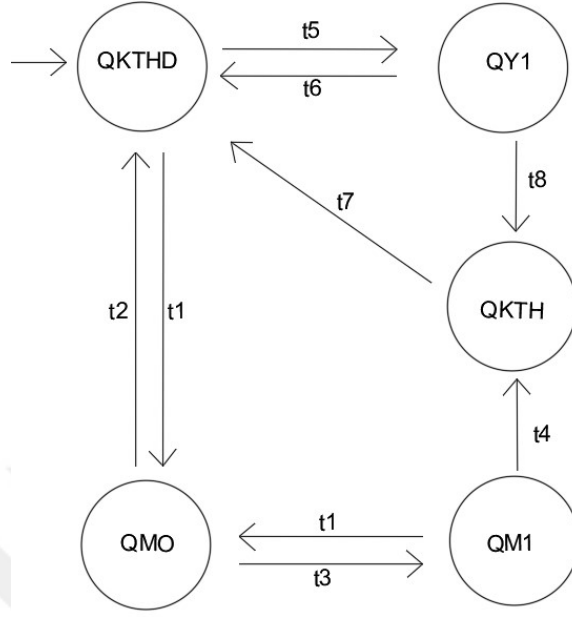
$$t5 = Kx_Mn \wedge Kx_YSm \wedge !Kx_Km$$

$$t6 = !Kx_YSm \wedge !Kx_Km$$

$$t7 = qtb \wedge Kx_N$$

$$t8 = Kx_Mn \wedge Kx_YSm \wedge Kx_Km$$

Şekil 4.16 da kontrolsüz tren hareketi durum geçiş diyagramı modelin verilmiştir. Durumların mantıksal eşitlikleri aşağıda verilmiştir.



Şekil 4.16 : Kontrolsüz tren hareketi kontrolörü durum geçiş diyagramı.

$$QKTHD = \overline{qm0} \cdot \overline{qm1} \cdot \overline{qy1} \cdot \overline{qkth}$$

$$QM0 = (qkthd + qm1) \cdot t1 + qm0 \cdot \overline{t2} \cdot \overline{t3}$$

$$QM1 = qm0 \cdot t3 + qm1 \cdot \overline{t1} \cdot \overline{t4}$$

$$QY1 = qkthd \cdot t5 + qy1 \cdot \overline{t6} \cdot \overline{t8}$$

$$QKTH = qm1 \cdot t4 + qy1 \cdot t8 + qkth \cdot \overline{t7}$$

$$qkthd = QKTHD$$

$$qm0 = QM0$$

$$qm1 = QM1$$

$$qy1 = QY1$$

$$qkth = QKTH$$

$$Kx_KTHq = q4$$

Şekil 4.17 de TIA portal programında oluşturulan kontrolsüz tren hareketini fonksiyon bloğunun doğu yönüne uygulanma örneği verilmektedir.

```

408 "Doğu_KTH" (Mnx_RIS:="R20_Sq",
409     Kx_YKq:="BD_YKq",
410     Mnx_RLIq:="R20_IDLEq",
411     Mnx_I:="Mnx_I",
412     Mnx_T:="Mnx_T",
413     Kx_Imq:="TCA_m",
414     Kx_Mmq:="TC51_Mq",
415     Kx_Ymq:="TC2_Mq",
416     Kx_Kmq:="TC4_Mq",
417     Kx_YSmq:="TC3_Mq",
418     Kx_N:="Normalize",
419     Bx_Blsq:="B1_Sq",
420     Bx_B2sq:="B2_Sq",
421     Bx_B3sq:="B3_Sq",
422     Bx_B4sq:="B4_Sq",
423     Bx_B5sq:="B8_Sq",
424     Kx_KTH:>"BD_KHq",
425     Kx_Mn:="Mnx_Sq");
426

```

Şekil 4.17 : TIA portalda doğuya kontrolsüz tren hareketi uygulaması.

Şekil 4.18 ile kontrolsüz tren hareketini fonksiyon bloğunun doğu yönü örneği verilmektedir. Şekil 4.19 ile durum geçiş diyagramı başlangıç durumu, Şekil 4.19 da makasın meşgul olduğu durum ve Şekil 4.20 de kontrolsüz tren hareketi simülasyon programı üzerinde gösterilmiştir.

*BD_IDq	%M41.0	Bool	TRUE	☒	FALSE	
*Mnx_T.P	%I0.7.P	Bool	FALSE	☐	FALSE	a istasyonunda manevra ilanı talebi
*Mnx_I.P	%I1.0.P	Bool	FALSE	☐	FALSE	manevra ilanı iptal talebi
*Mnx_Sq	%M10.0	Bool	FALSE	☐	FALSE	manevra ilan edildi
*TCA_m.P	%I1.1.P	Bool	FALSE	☐	FALSE	a istasyonu istasyon içi bir ray devresi meşgul
*TC51_m.P	%I1.3.P	Bool	FALSE	☐	FALSE	51 makas ray devresi meşgul bilgisi
*TC51_s.P	%I1.4.P	Bool	TRUE	☒	FALSE	51 makas ray devresi serbest bilgisi
*TC2_m.P	%I1.5.P	Bool	FALSE	☐	FALSE	yaklaşma ilk ray devresi meşgul bilgisi
*TC2_s.P	%I1.6.P	Bool	TRUE	☒	FALSE	yaklaşma ilk ray devresi serbest bilgisi
*TC3_m.P	%I1.7.P	Bool	FALSE	☐	FALSE	yaklaşma son ray devresi serbest bilgisi
*TC3_s.P	%I2.0.P	Bool	TRUE	☒	FALSE	yaklaşma son ray devresi meşgul bilgisi
*TC4_m.P	%I2.1.P	Bool	FALSE	☐	FALSE	kbs arkası ilk raydevresinin meşgul bilgisi
*TC4_s.P	%I2.2.P	Bool	TRUE	☒	FALSE	kbs arkası ilk ray devresi serbest bilgisi
*Doğu_KTH.qmn		Bool	FALSE	☐	FALSE	1. tip manevra ilanı durumu
*Doğu_KTH.qmnd		Bool	TRUE	☒	FALSE	manevra ilanı değil durumu
*Doğu_KTH.qmn2		Bool	FALSE	☐	FALSE	2. tip manevra ilanı durumu
*Doğu_KTH.qkthd		Bool	TRUE	☒	FALSE	doğuya kontrolsüz tren hareketi yok durumu /kth otomati başlangıç durumu
*Doğu_KTH.qmo		Bool	FALSE	☐	FALSE	istasyon içi ray devresi meşgul & makas ray devresi serbest durumu manevra yokken
*Doğu_KTH.qm1		Bool	FALSE	☐	FALSE	istasyon içi ray devresi meşgul & makas ray devresi meşgul durumu manevra yokken
*Doğu_KTH.qy1		Bool	FALSE	☐	FALSE	yaklaşma son ray devresi meşgul durumu manevra durumunda
*Doğu_KTH.qkth		Bool	FALSE	☐	FALSE	kontrolsüz tren hareketi durumu
*BD_KHq	%M42.0	Bool	FALSE	☐	FALSE	doğuya yönünde kontrolsüz tren hareketi var
*Normalize.P	%I0.6.P	Bool	FALSE	☐	FALSE	NORMALIZE ET

Şekil 4.18 : PLCSIM programında qkthd durumu.

☒	*Mnx_T".P	%I0.7.P	Bool	FALSE	☐	FALSE	☐	a istasyonunda manevra ilanı talebi
☒	*Mnx_I".P	%I1.0.P	Bool	FALSE	☐	FALSE	☐	manevra ilanı iptal talebi
☒	*Mnx_Sq"	%M10.0	Bool	FALSE	☐	FALSE	☐	manevra ilanı edildi
☒	*TCA_m".P	%I1.1.P	Bool	TRUE	☒	FALSE	☐	a istasyonu istasyon içi bir ray devresi meşgul
☒	*TC51_m".P	%I1.3.P	Bool	TRUE	☒	FALSE	☐	51 makas ray devresi meşgul bilgisi
☒	*TC51_s".P	%I1.4.P	Bool	FALSE	☐	FALSE	☐	51 makas ray devresi serbest bilgisi
☒	*TC2_m".P	%I1.5.P	Bool	FALSE	☐	FALSE	☐	yaklaşma ilk ray devresi meşgul bilgisi
☒	*TC2_s".P	%I1.6.P	Bool	TRUE	☒	FALSE	☐	yaklaşma ilk ray devresi serbest bilgisi
☒	*TC3_m".P	%I1.7.P	Bool	FALSE	☐	FALSE	☐	yaklaşma son ray devresi serbest bilgisi
☒	*TC3_s".P	%I2.0.P	Bool	TRUE	☒	FALSE	☐	yaklaşma son ray devresi meşgul bilgisi
☒	*TC4_m".P	%I2.1.P	Bool	FALSE	☐	FALSE	☐	kbs arkası ilk raydevresinin meşgul bilgisi
☒	*TC4_s".P	%I2.2.P	Bool	TRUE	☒	FALSE	☐	kbs arkası ilk ray devresi serbest bilgisi
☒	*BD_KHq"	%M42.0	Bool	FALSE	☐	FALSE	☐	doğuya yönünde kontrolsüz tren hareketi var
☒	*Doğuş_KTH".qmo		Bool	FALSE	☐	FALSE	☐	istasyon içi ray devresi meşgul & makas ray devresi meşgul durumu manevra yok
☒	*Doğuş_KTH".qm1	B...	Bool	TRUE	☒	FALSE	☐	istasyon içi ray devresi meşgul & makas ray devresi meşgul durumu manevra yok
☒	*Doğuş_KTH".qy1		Bool	FALSE	☐	FALSE	☐	yaklaşma son ray devresi meşgul durumu manevra durumunda
☒	*Doğuş_KTH".qkth		Bool	FALSE	☐	FALSE	☐	kontrolsüz tren hareketi durumu
☒	*Doğuş_KTH".qmn		Bool	FALSE	☐	FALSE	☐	1. tip manevra ilanı durumu
☒	*Doğuş_KTH".qmnd		Bool	TRUE	☒	FALSE	☐	manevra ilanı değil durumu
☒	*Doğuş_KTH".qmnd2		Bool	FALSE	☐	FALSE	☐	2. tip manevra ilanı durumu
☒	*Doğuş_KTH".qkthd		Bool	FALSE	☐	FALSE	☐	doğuya kontrolsüz tren hareketi yok durumu
☒	*Normalize".P	%I0.6.P	Bool	FALSE	☐	FALSE	☐	NORMALİZE ET

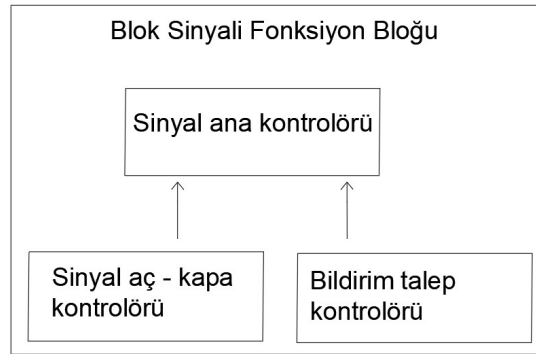
Şekil 4.19 : PLCSIM programında qm1 durumu.

☒	*Mnx_T".P	%I0.7.P	Bool	FALSE	☐	FALSE	☐	a istasyonunda manevra ilanı talebi
☒	*Mnx_I".P	%I1.0.P	Bool	FALSE	☐	FALSE	☐	manevra ilanı iptal talebi
☒	*Mnx_Sq"	%M10.0	Bool	FALSE	☐	FALSE	☐	manevra ilanı edildi
☒	*TCA_m".P	%I1.1.P	Bool	TRUE	☒	FALSE	☐	a istasyonu istasyon içi bir ray devresi meşgul
☒	*TC51_m".P	%I1.3.P	Bool	TRUE	☒	FALSE	☐	51 makas ray devresi meşgul bilgisi
☒	*TC51_s".P	%I1.4.P	Bool	FALSE	☐	FALSE	☐	51 makas ray devresi serbest bilgisi
☒	*TC2_m".P	%I1.5.P	Bool	TRUE	☒	FALSE	☐	yaklaşma ilk ray devresi meşgul bilgisi
☒	*TC2_s".P	%I1.6.P	Bool	FALSE	☐	FALSE	☐	yaklaşma ilk ray devresi serbest bilgisi
☒	*TC3_m".P	%I1.7.P	Bool	FALSE	☐	FALSE	☐	yaklaşma son ray devresi serbest bilgisi
☒	*TC3_s".P	%I2.0.P	Bool	TRUE	☒	FALSE	☐	yaklaşma son ray devresi meşgul bilgisi
☒	*TC4_m".P	%I2.1.P	Bool	FALSE	☐	FALSE	☐	kbs arkası ilk raydevresinin meşgul bilgisi
☒	*TC4_s".P	%I2.2.P	Bool	TRUE	☒	FALSE	☐	kbs arkası ilk ray devresi serbest bilgisi
☒	*BD_KHq"	%M42.0	Bool	TRUE	☒	FALSE	☐	doğuya yönünde kontrolsüz tren hareketi var
☒	*Doğuş_KTH".qmo		Bool	FALSE	☐	FALSE	☐	istasyon içi ray devresi meşgul & makas ray devresi serbest durumu manevra yokken
☒	*Doğuş_KTH".qm1		Bool	FALSE	☐	FALSE	☐	istasyon içi ray devresi meşgul & makas ray devresi meşgul durumu manevra yokken
☒	*Doğuş_KTH".qy1		Bool	FALSE	☐	FALSE	☐	yaklaşma son ray devresi meşgul durumu manevra durumunda
☒	*Doğuş_KTH".qkth	B...	Bool	TRUE	☒	FALSE	☐	kontrolsüz tren hareketi durumu
☒	*Doğuş_KTH".qmn		Bool	FALSE	☐	FALSE	☐	1. tip manevra ilanı durumu
☒	*Doğuş_KTH".qmnd		Bool	TRUE	☒	FALSE	☐	manevra ilanı değil durumu
☒	*Doğuş_KTH".qmnd2		Bool	FALSE	☐	FALSE	☐	2. tip manevra ilanı durumu
☒	*Doğuş_KTH".qkthd		Bool	FALSE	☐	FALSE	☐	doğuya kontrolsüz tren hareketi yok durumu
☒	*Normalize".P	%I0.6.P	Bool	FALSE	☐	FALSE	☐	NORMALİZE ET

Şekil 4.20 : PLCSIM’de kontrolsüz tren hareketi çıkışı.

4.5 Blok Sinyali Fonksiyon Bloğu

Blok sinyali fonksiyonu bloğu şekil 4.21 ile gösterildiği gibi modüler bir yapıda oluşturulmuştur.



Şekil 4.21 : Sinyal fonksiyon bloğunun yapısı.

4.5.1 Sinyal aç-kapa kontrolörü

Bu fonksiyon ile açık olan blok sinyalleri kapatılabilir. Kapat komutu yokken, açma talebiyle blok sinyali diğer koşullar sağlandığı sürece açılır. Kumandalı blok sinyallerinde kullanılır. Blok sinyallerinde kullanılmak istenmezse ilgili sinyale ait ‘sinyal aç’ girişine lojik olarak ‘always false’ girişi tanımlanabilir. Bu fonksiyon bloğuna ait durumlar çizelge 4.15 ile, girişler ise Çizelge 4.16 ile açıklanmıştır.

Çizelge 4.15 : Sinyal aç-kapa kontrolörü durumları.

Durum	Açıklama
QSA	Açık
QSKP	Kapalı

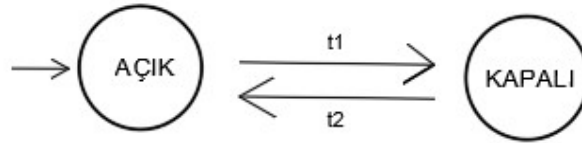
Çizelge 4.16 : Sinyal aç-kapa kontrolörü girişleri.

Giriş	Açıklama
Sx_KP	Blok sinyallerinin kapat
Sx_KA	Blok sinyallerini aç

Durumlar arasında geçiş fonksiyonları:

- $t1 = Sx_KP$
- $t2 = Sx_KA \wedge ! Sx_KP$

Sinyali aç-kapa ait durum geçiş diyagramı modeli Şekil 4.22 ile gösterilmiştir.



Şekil 4.22 : Sinyali aç-kapa kontrolörü durum geçiş diyagramı.

$$QSA = \overline{qskp}$$

$$QSKP = qsa \cdot t1 + qskp \cdot \overline{t2}$$

Çıkış fonksiyonları:

$$Sx_KP = qskp$$

$$Sx_KA = qsa$$

4.5.2 Blok sinyali bildirim talep kontrolörü

Bu kontrolör ile bildirim talebi belirlenir. Bloğun yönlendirildiği yönde sinyallerin uygunluğu, sonraki sinyalin hareket yetkisi bildirimi, koruduğu blok kesiminin serbestliği, değerlendirilerek sinyal ana kontrolüne bildirim talebi çıkışını verir. Blok sinyali bildirim durum geçiş diyagramına ait durumlar Çizelge 4.17 ile girişler ise Çizelge 4.18 ile açıklanmıştır.

Çizelge 4.17 : Blok sinyali bildirim talep kontrolörü durumları.

Durum	Açıklama
QKT	Kırmızı talep
QST	Sarı Talep
QYT	Yeşil Talep

Çizelge 4.18 : Blok sinyali bildirim talep kontrolörü girişleri.

Giriş	Açıklama
Sx_Bsq	Sinyalin arkasındaki blok kesimi serbest çıkışı (iç bilgi)
Sx_SP	Sonraki sinyalde ilerle bildirimi
Sx_SD	Sonraki sinyalde dur bildirimi
Sx_Buq	X yönüne blok sinyalleri açılmaya uygun (iç bilgi)
qsa	sinyal kapat çıkışı yok (iç bilgi)

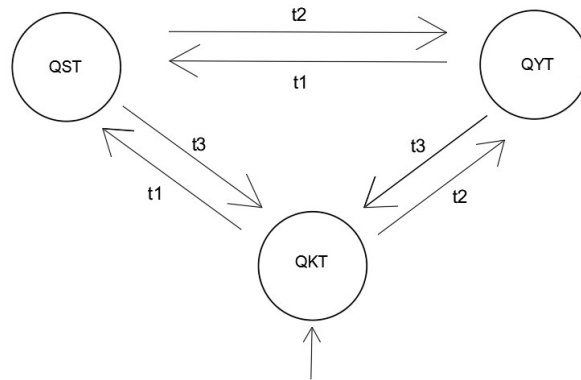
Durumlar arasında geçiş fonksiyonları:

$$t1 = (Sx_Buq \cdot qsa \cdot Sx_Bsq \cdot Sx_D)$$

$$t2 = (Sx_Buq \cdot qsa \cdot Sx_Bsq \cdot Sx_P)$$

$$t3 = (!qsa + !Sx_B1sq + !Sx_Buq)$$

Blok sinyali bildirim talep durum geçiş diyagramı modeli Şekil 4.23 ile gösterilmiştir.



Şekil 4.23 : Blok sinyali bildirim talep kontrolörü durum geçiş diyagramı.

Modele ilişkin matematiksel eşitlikler ise aşağıda yazıldığı şekildedir.

$$QKT = \overline{qst} \cdot \overline{qyt}$$

$$QST = (qk + qyt) \cdot t1 + qst \cdot t2 \cdot t3$$

$$QYT = (qk + qst) \cdot t2 + qyt \cdot t1 \cdot t3$$

$$qkt = QKT$$

$$qst = QST$$

$$qyt = QYT$$

4.5.3 Blok sinyali ana kontrolörü

Blok sinyali ana kontrol fonksiyon bloğu aşağıdaki gereklilikleri sağlamalıdır.

- Açık hat bloğu sükunetteyken sinyal kırmızı bildiri vermelidir.
- Herhangi bir bildirim vermiyorsa, kırmızı çıkış ürettiği kabul edilmelidir.
- Sinyal hatası üretme ve giderme özelliği olmalıdır.
- Blok sinyali için kırmızı bildiri hatada güvenli durumdur. Hata durumunda kırmızı bildiri vermelidir.
- Bloğun kurulmasıyla hareket yetkisini aynı yöne bakan bir sonraki sinyalin bildirisine ve başlangıcı olduğu blok kesiminin meşguliyetine göre vermelidir.
- Sensörü çalışmayan veya patlayan bir lamba olması durumunda daha kısıtlayıcı olan bildirime geçmelidir. Yeşil lambada sorun olması halinde sarıya, sarı da problem olması halinde kırmızıya geçmelidir.
- Arızanın olduğu sensördeki sorunun giderilmesi halinde bir üst hareket yetkisine ilgili talebin devam etmesi durumunda normalizasyon komutuyla geçebilmelidir.
- Blok sinyalleri kapatılıp açılabilmelidir.

Blok sinyali ana kontrolörüne ait durum geçiş diyagramının durumları Çizelge 4.19 ile, girişleri de Çizelge 4.20 ile açıklanmıştır.

Çizelge 4.19 : Blok sinyali ana kontrolörü durumları.

Durum	Açıklama
Q0	Başlangıç
Q1	Kırmızı geri düşüm (sönük)
Q2	Kırmızı
Q3	Sarı
Q4	Yeşil
Q5	Sarı geri düşüm (kırmızı)
Q6	Yeşil geri düşüm (sarı)

Çizelge 4.20 : Blok sinyali ana kontrolörü girişleri.

Giriş	Açıklama
qkt	Kırmızı talep
qst	Sarı talep
qyt	Yeşil talep
qhtd	Sinyal hatası yok
Sx_k	Kırmızı ışık geribildirimi
Sx_s	Sarı ışık geribildirimi
Sx_y	Yeşil ışık geribildirimi
Sx_B1sq	Sinyalin arkasındaki ilk blok kesimi serbest
Sx_N	Normalize komutu
tmr	süre

Durumlar arası geçiş fonksiyonları:

$$t1 = Sx_k$$

$$t2 = !Sx_k$$

$$t3 = Sx_k \wedge Sx_N$$

$$t4 = Sx_B1sq \wedge qst \wedge Sx_s$$

$$t5 = Sx_B1sq \wedge qyt \wedge Sx_y$$

$$t6 = (!Sx_B1sq \vee qkt)$$

$$t7 = !Sx_s \wedge Sx_k$$

$$t8 = Sx_B1sq \wedge Sx_N \wedge qst \wedge Sx_s$$

$$t9 = Sx_B1sq \wedge !Sx_y \wedge qyt \wedge Sx_s$$

$$t10 = Sx_B1sq \wedge Sx_N \wedge qyt \wedge Sx_y$$

$$t11 = Sx_B1sq \wedge Sx_N \wedge !Sx_y \wedge qyt \wedge Sx_s$$

$$t12 = !Sx_y \wedge !Sx_s \wedge Sx_k$$

$$t13 = !Sx_s \wedge !Sx_k$$

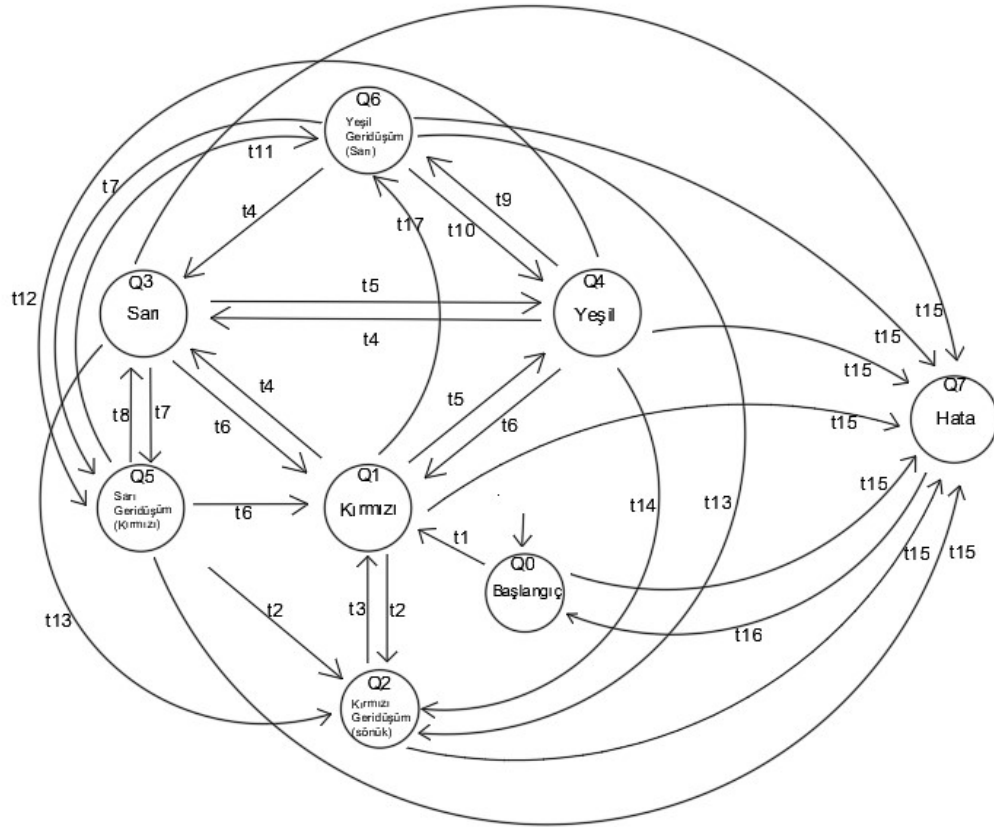
$$t14 = !Sx_k \wedge !Sx_s \wedge !Sx_y$$

$$t15 = ((qst \wedge qyt) \vee (qkt \wedge qst) \vee (qkt \wedge qyt)) \wedge tmr$$

$$t16 = Sx_N$$

$$t17 = Sx_B1sq \wedge Sx_N \wedge !Sx_y \wedge qyt \wedge Sx_s$$

Blok sinyali ana kontrolüne ait durum geçiş diyagramı modeli Şekil 4.24 ile gösterildiği gibi tasarlanmıştır.



Şekil 4.24 : Blok sinyali ana kontrolörü durum geçiş diyagramı.

Modele ait eşitlikler ise aşağıda verildiği şekildedir.

$$Q0 = \overline{q1} \cdot \overline{q2} \cdot \overline{q3} \cdot \overline{q4} \cdot \overline{q5} \cdot \overline{q6} \cdot \overline{q7}$$

$$Q1 = q0 \cdot t1 + q2 \cdot t3 + ((q3 + q4 + q5) \cdot t6) + q1 \cdot \overline{t2} \cdot \overline{t4} \cdot \overline{t5} \cdot \overline{t15} \cdot \overline{t17}$$

$$Q2 = ((q1 + q5) \cdot t2) + (q3 + q6) \cdot t13 + q4 \cdot t14 + q2 \cdot \overline{t3} \cdot \overline{t15}$$

$$Q3 = (q1 + q4 + q6) \cdot t4 + q5 \cdot t8 + q3 \cdot \overline{t5} \cdot \overline{t6} \cdot \overline{t7} \cdot \overline{t13} \cdot \overline{t15}$$

$$Q4 = ((q1 + q3) \cdot t5) + q6 \cdot t10 + q4 \cdot \overline{t4} \cdot \overline{t6} \cdot \overline{t9} \cdot \overline{t12} \cdot \overline{t14} \cdot \overline{t15}$$

$$Q5 = ((q3 + q6) \cdot t7) + q4 \cdot t12 + q5 \cdot \overline{t2} \cdot \overline{t6} \cdot \overline{t8} \cdot \overline{t11} \cdot \overline{t15}$$

$$Q6 = q1 \cdot t17 + q4 \cdot t9 + q5 \cdot t11 + q6 \cdot \overline{t4} \cdot \overline{t7} \cdot \overline{t10} \cdot \overline{t13} \cdot \overline{t15}$$

$$Q7 = (q0 + q1 + q2 + q3 + q4 + q5 + q6) \cdot t15 + q7 \cdot \overline{t16}$$

$$q0 = Q0, q1 = Q1, q2 = Q2, q3 = Q3, q4 = Q4, q5 = Q5, q6 = Q6, q7 = Q7$$

$$Sx_Kq = q0 + q1 + q2 + q5 + q7$$

$$Sx_Sq = q3 + q6$$

$$Sx_Yq = q4$$

$$Sx_Pq = q3 + q4 + q6$$

$$Sx_Uq = \overline{q0} \cdot \overline{q2} \cdot \overline{q7}$$

Şekil 4.25 de TIA portal programında blok sinyali için oluşturulan fonksiyon bloğunun KBS1 sinyaline uygulanma örneği verilmiştir.

```

559 □ "KBS1" (Sx_N:="Normalize",
560     Sx_Buq:="BD_Suq",
561     Sx_Bsq:="Bl_Sq",
562     Sx_D:="SBS3_Kq",
563     Sx_P:="SBS3_Pq",
564     Sx_SKP:="SKBS1_KP",
565     Sx_SA:="SKBS1_KA",
566     sure:="zmn".sure_sin,
567     Sx_Pq=>"SKBS1_Pq",
568     Sx_Kq=>"SKBS1_Kq",
569     Sx_Sq=>"SKBS1_Sq",
570     Sx_Yq=>"SKBS1_Yq",
571     Sx_Uq=>"SKBS1_Uq",
572     Sx_k:="SKBS1_k",
573     Sx_s:="SKBS1_s",
574     Sx_y:="SKBS1_y");

```

Şekil 4.25 : Blok sinyali fonksiyonun KBS1 sinyaline uygulanması.

Şekil 4.26 da PLCSIM programında blok sükunetteyken KBS1 sinyalinin q1 durumundayken SKBS1_Kq (kırmızı) çıkışı gösterilmiştir.

*SKBS1_KP	%M22.6	Bool	FALSE	☐	FALSE	☐	KBS1 sinyalinini kapat
*SKBS1_KA	%M22.7	Bool	FALSE	☐	FALSE	☐	KBS1 sinyalinini aç
*BD_T_P	%I0.0.P	Bool	FALSE	☐	FALSE	☐	doğru yönüne blok kurma talebi
*BD_I_P	%I0.1.P	Bool	FALSE	☐	FALSE	☐	doğru yönüne blok kurma iptal talebi
*BD_IDq	%M41.0	Bool	TRUE	☒	FALSE	☐	doğru yönüne blok sükunet halinde
*BD_Suq	%M41.7	Bool	FALSE	☐	FALSE	☐	doğru yönüne blok sinyalleri açılmaya uygun
*BD_Kq	%M41.4	Bool	FALSE	☐	FALSE	☐	blok doğruya kuruldu
*TC4_m_P	%I2.1.P	Bool	FALSE	☐	FALSE	☐	kbs arkası ilk raydevresinin mesgul bilgisi
*TC4_s_P	%I2.2.P	Bool	TRUE	☒	FALSE	☐	kbs arkası ilk raydevresi serbest bilgisi
*SKBS1_s_P	%I20.0.P	Bool	TRUE	☒	FALSE	☐	san geri bildirimi
*SKBS1_y_P	%I20.1.P	Bool	TRUE	☒	FALSE	☐	yeşil geri bildirim
*SKBS1_k_P	%I20.2.P	Bool	TRUE	☒	FALSE	☐	kırmızı geri bildirim
*KBS1.q0		Bool	FALSE	☐	FALSE	☐	Otomat başlangıç
*KBS1.q1		Bool	TRUE	☒	FALSE	☐	kırmızı açık
*KBS1.q2		Bool	FALSE	☐	FALSE	☐	sönük durumu (kırmızı geri düşüm)
*KBS1.q3		Bool	FALSE	☐	FALSE	☐	sanı açık durumu
*KBS1.q4		Bool	FALSE	☐	FALSE	☐	yeşil açık durumu
*KBS1.q5		Bool	FALSE	☐	FALSE	☐	sanı geri düşüm (kırmızı açık)
*KBS1.q6		Bool	FALSE	☐	FALSE	☐	yeşil geri düşüm (sanı açık)
*KBS1.q7		Bool	FALSE	☐	FALSE	☐	hata
*SKBS1_Sq	%Q3.0	Bool	FALSE	☐	FALSE	☐	KBS1 sanı çıkış
*SKBS1_Yq	%Q3.1	Bool	FALSE	☐	FALSE	☐	KBS1 yeşil çıkış
*SKBS1_Kq	%Q3.2	Bool	TRUE	☒	FALSE	☐	KBS1 kırmızı çıkışı
*SKBS1_Pq	%M22.4	Bool	FALSE	☐	FALSE	☐	KBS1 de hareket yetkisi var
*SKBS1_Uq	%M22.5	Bool	TRUE	☒	FALSE	☐	KBS1 uygun
*Normalize_P	%I0.6.P	Bool	FALSE	☐	FALSE	☐	NORMALIZET

Şekil 4.26 : KBS1 sinyalinin q1 durumunun simulasyonu.

Şekil 4.27 da blok doğruya kurulu, KBS1 arkası blok kesimi serbest ve bir sonraki sinyal olan BS3 sinyalinde hareket yetkisi varken KBS1 sinyalinin q4 durumuna geçip SKBS1_Yq (yeşil) çıkışı gösterilmiştir.

*SKBS1_KP	%M22.6	Bool	FALSE	☐	FALSE	☐	KBS1 sinyalinini kapat
*SKBS1_KA	%M22.7	Bool	FALSE	☐	FALSE	☐	KBS1 sinyalinini aç
*BD_T_P	%I0.0.P	Bool	TRUE	☒	FALSE	☐	doğru yönüne blok kurma talebi
*BD_I_P	%I0.1.P	Bool	FALSE	☐	FALSE	☐	doğru yönüne blok kurma iptal talebi
*BD_IDq	%M41.0	Bool	FALSE	☐	FALSE	☐	doğru yönüne blok sükunet halinde
*BD_Suq	%M41.7	Bool	TRUE	☒	FALSE	☐	doğru yönüne blok sinyalleri açılmaya uygun
*BD_Kq	%M41.4	Bool	TRUE	☒	FALSE	☐	blok doğruya kuruldu
*TC4_m_P	%I2.1.P	Bool	FALSE	☐	FALSE	☐	kbs arkası ilk raydevresinin mesgul bilgisi
*TC4_s_P	%I2.2.P	Bool	TRUE	☒	FALSE	☐	kbs arkası ilk raydevresi serbest bilgisi
*SKBS1_s_P	%I20.0.P	Bool	TRUE	☒	FALSE	☐	sanı geri bildirimi
*SKBS1_y_P	%I20.1.P	Bool	TRUE	☒	FALSE	☐	yeşil geri bildirim
*SKBS1_k_P	%I20.2.P	Bool	TRUE	☒	FALSE	☐	kırmızı geri bildirim
*KBS1.q0		Bool	FALSE	☐	FALSE	☐	Otomat başlangıç
*KBS1.q1		Bool	FALSE	☐	FALSE	☐	kırmızı açık
*KBS1.q2		Bool	FALSE	☐	FALSE	☐	sönük durumu (kırmızı geri düşüm)
*KBS1.q3		Bool	FALSE	☐	FALSE	☐	sanı açık durumu
*KBS1.q4		Bool	TRUE	☒	FALSE	☐	yeşil açık durumu
*KBS1.q5		Bool	FALSE	☐	FALSE	☐	sanı geri düşüm (kırmızı açık)
*KBS1.q6		Bool	FALSE	☐	FALSE	☐	yeşil geri düşüm (sanı açık)
*KBS1.q7		Bool	FALSE	☐	FALSE	☐	hata
*SKBS1_Sq	%Q3.0	Bool	FALSE	☐	FALSE	☐	KBS1 sanı çıkış
*SKBS1_Yq	%Q3.1	Bool	TRUE	☒	FALSE	☐	KBS1 yeşil çıkış
*SKBS1_Kq	%Q3.2	Bool	FALSE	☐	FALSE	☐	KBS1 kırmızı çıkışı
*SKBS1_Pq	%M22.4	Bool	TRUE	☒	FALSE	☐	KBS1 de hareket yetkisi var
*SKBS1_Uq	%M22.5	Bool	TRUE	☒	FALSE	☐	KBS1 uygun

Şekil 4.27 : Blok kurularak KBS1 in yeşil açılması.

Şekil 4.28 ile KBS1 sinyali q4 durumunda iken yeşil sensörün çalışmaması ile q6 durumuna geçiş SKBS1_Sq (sarı) çıkışı gösterilmiştir.

*SKBS1_KP	%M22.6	Bool	FALSE	☐	FALSE	KBS1 sinyalini kapat
*SKBS1_KA	%M22.7	Bool	FALSE	☐	FALSE	KBS1 sinyalini aç
*BD_T.P	%I0.0.P	Bool	TRUE	☒	FALSE	doğu yönüne blok kurma talebi
*BD_I.P	%I0.1.P	Bool	FALSE	☐	FALSE	doğu yönüne blok kurma iptal talebi
*BD_IDq	%M41.0	Bool	FALSE	☐	FALSE	doğu yönüne blok sükunet halinde
*BD_Suq	%M41.7	Bool	TRUE	☒	FALSE	doğu yönüne blok sinyalleri açılmaya uygun
*BD_Kq	%M41.4	Bool	TRUE	☒	FALSE	blok doğruya kuruldu
*TC4_m.P	%I2.1.P	Bool	FALSE	☐	FALSE	kbs arkası ilk raydevresinin meşgul bilgisi
*TC4_s.P	%I2.2.P	Bool	TRUE	☒	FALSE	kbs arkası ilk ray devresi serbest bilgisi
*SKBS1_s.P	%I20.0.P	Bool	TRUE	☒	FALSE	sarı geri bildirimi
*SKBS1_y.P	%I20.1.P	Bool	FALSE	☐	FALSE	yeşil geri bildirim
*SKBS1_k.P	%I20.2.P	Bool	TRUE	☒	FALSE	kırmızı geri bildirim
*KBS1.q0		Bool	FALSE	☐	FALSE	Otomat başlangıç
*KBS1.q1		Bool	FALSE	☐	FALSE	kırmızı açık
*KBS1.q2		Bool	FALSE	☐	FALSE	sönük durumu (kırmızı geri düşüm)
*KBS1.q3		Bool	FALSE	☐	FALSE	sarı açık durumu
*KBS1.q4		Bool	FALSE	☐	FALSE	yeşil açık durumu
*KBS1.q5		Bool	FALSE	☐	FALSE	sarı geri düşüm (kırmızı açık)
*KBS1.q6		Bool	TRUE	☒	FALSE	yeşil geri düşüm(sarı açık)
*KBS1.q7		Bool	FALSE	☐	FALSE	hata
*SKBS1_Sq	%Q3.0	Bool	TRUE	☒	FALSE	KBS1 sarı çıkış
*SKBS1_Yq	%Q3.1	Bool	FALSE	☐	FALSE	KBS1 yeşil çıkış
*SKBS1_Kq	%Q3.2	Bool	FALSE	☐	FALSE	KBS1 kırmızı çıkışı
*SKBS1_Pq	%M22.4	Bool	TRUE	☒	FALSE	KBS1 de hareket yetkisi var
*SKBS1_Uq	%M22.5	Bool	TRUE	☒	FALSE	KBS1 uygun
*Normalize.P	%I0.6.P	Bool	FALSE	☐	FALSE	NORMALIZE ET
*SBS3_KP	%M23.6	Bool	FALSE	☐	FALSE	KBS3 sinyalini kapat
*SBS3_KA	%M23.7	Bool	FALSE	☐	FALSE	KBS3 sinyalini aç

Şekil 4.28 : Yeşil geridüşüm ile KBS1 in sarı açılması.

Şekil 4.29 ile KBS1 sinyali q4 durumunda iken yeşil sensörün çalışmaması ile q6 durumuna geçiş SKBS1_Sq (sarı) çıkışına geçmesi gösterilmiştir.

*SKBS1_KP	%M22.6	Bool	FALSE	☐	FALSE	KBS1 sinyalini kapat
*SKBS1_KA	%M22.7	Bool	FALSE	☐	FALSE	KBS1 sinyalini aç
*BD_T.P	%I0.0.P	Bool	TRUE	☒	FALSE	doğu yönüne blok kurma talebi
*BD_I.P	%I0.1.P	Bool	FALSE	☐	FALSE	doğu yönüne blok kurma iptal talebi
*BD_IDq	%M41.0	Bool	FALSE	☐	FALSE	doğu yönüne blok sükunet halinde
*BD_Suq	%M41.7	Bool	TRUE	☒	FALSE	doğu yönüne blok sinyalleri açılmaya uygun
*BD_Kq	%M41.4	Bool	TRUE	☒	FALSE	blok doğruya kuruldu
*TC4_m.P	%I2.1.P	Bool	FALSE	☐	FALSE	kbs arkası ilk raydevresinin meşgul bilgisi
*TC4_s.P	%I2.2.P	Bool	TRUE	☒	FALSE	kbs arkası ilk ray devresi serbest bilgisi
*SKBS1_s.P	%I20.0.P	Bool	TRUE	☒	FALSE	sarı geri bildirimi
*SKBS1_y.P	%I20.1.P	Bool	TRUE	☒	FALSE	yeşil geri bildirim
*SKBS1_k.P	%I20.2.P	Bool	TRUE	☒	FALSE	kırmızı geri bildirim
*KBS1.q0		Bool	FALSE	☐	FALSE	Otomat başlangıç
*KBS1.q1		Bool	FALSE	☐	FALSE	kırmızı açık
*KBS1.q2		Bool	FALSE	☐	FALSE	sönük durumu (kırmızı geri düşüm)
*KBS1.q3		Bool	TRUE	☒	FALSE	sarı açık durumu
*KBS1.q4		Bool	FALSE	☐	FALSE	yeşil açık durumu
*KBS1.q5		Bool	FALSE	☐	FALSE	sarı geri düşüm (kırmızı açık)
*KBS1.q6		Bool	FALSE	☐	FALSE	yeşil geri düşüm(sarı açık)
*KBS1.q7		Bool	FALSE	☐	FALSE	hata
*SKBS1_Sq	%Q3.0	Bool	TRUE	☒	FALSE	KBS1 sarı çıkış
*SKBS1_Yq	%Q3.1	Bool	FALSE	☐	FALSE	KBS1 yeşil çıkış
*SKBS1_Kq	%Q3.2	Bool	FALSE	☐	FALSE	KBS1 kırmızı çıkışı
*SKBS1_Pq	%M22.4	Bool	TRUE	☒	FALSE	KBS1 de hareket yetkisi var
*SKBS1_Uq	%M22.5	Bool	TRUE	☒	FALSE	KBS1 uygun
*Normalize.P	%I0.6.P	Bool	FALSE	☐	FALSE	NORMALIZE ET
*SBS3_KP	%M23.6	Bool	TRUE	☒	FALSE	KBS3 sinyalini kapat
*SBS3_KA	%M23.7	Bool	FALSE	☐	FALSE	KBS3 sinyalini aç
*SBS3_Sq	%Q0.6	Bool	FALSE	☐	FALSE	
*SBS3_Yq	%Q0.7	Bool	FALSE	☐	FALSE	YEŞİL
*SBS3_Kq	%Q1.0	Bool	TRUE	☒	FALSE	BS3 KIRMIZI ÇIKIŞI

Şekil 4.29 : BS3 kapatılarak KBS1 in sarı açılması .

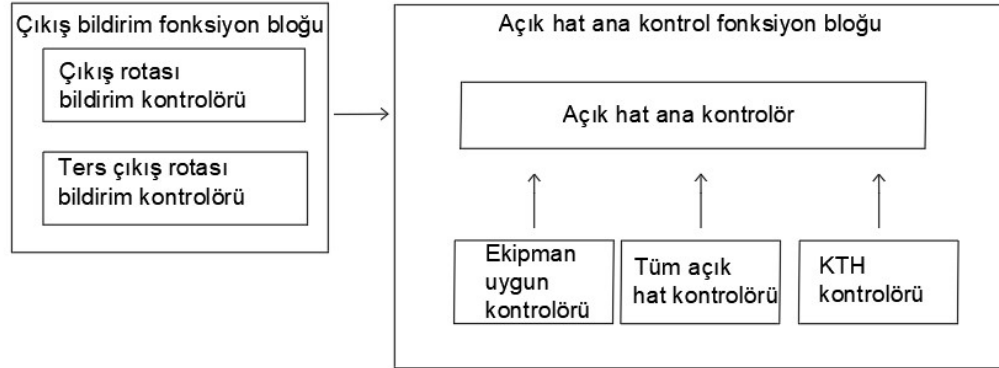
Şekil 4.30 ile KBS1 sinyalinin yeşil ve sarı sensörlerin çalışmaması ile q6 durumuna geçiş SKBS1_Kq (kırmızı) çıkışına geçişi gösterilmiştir.

☒	"SKB51_KP"	%M22.6	Bool	FALSE	☐	FALSE	☐	KBS1 sinyali kapat
☒	"SKB51_KA"	%M22.7	Bool	FALSE	☐	FALSE	☐	KBS1 sinyali aç
☒	"BD_T_P"	%I0.0.P	Bool	TRUE	☒	FALSE	☐	doğu yönüne blok kurma talebi
☒	"BD_I_P"	%I0.1.P	Bool	FALSE	☐	FALSE	☐	doğu yönüne blok kurma iptal talebi
☒	"BD_IDq"	%M41.0	Bool	FALSE	☐	FALSE	☐	doğu yönüne blok sükunet halinde
☒	"BD_Suq"	%M41.7	Bool	TRUE	☒	FALSE	☐	doğu yönüne blok sinyalleri açılmaya uygun
☒	"BD_Kq"	%M41.4	Bool	TRUE	☒	FALSE	☐	blok doğuya kuruldu
☒	"TC4_m_P"	%I2.1.P	Bool	FALSE	☐	FALSE	☐	kbs arkası ilk ray devresinin meşgul bilgisi
☒	"TC4_s_P"	%I2.2.P	Bool	TRUE	☒	FALSE	☐	kbs arkası ilk ray devresi serbest bilgisi
☒	"SKB51_s_P"	%I20.0.P	Bool	FALSE	☐	FALSE	☐	san geri bildirimi
☒	"SKB51_y_P"	%I20.1.P	Bool	FALSE	☐	FALSE	☐	yeşil geri bildirim
☒	"SKB51_k_P"	%I20.2.P	Bool	TRUE	☒	FALSE	☐	kırmızı geri bildirim
☒	"KBS1".q0		Bool	FALSE	☐	FALSE	☐	Otomat başlangıç
☒	"KBS1".q1		Bool	FALSE	☐	FALSE	☐	kırmızı açık
☒	"KBS1".q2		Bool	FALSE	☐	FALSE	☐	sönük durumu (kırmızı geri düşüm)
☒	"KBS1".q3		Bool	FALSE	☐	FALSE	☐	san açık durumu
☒	"KBS1".q4		Bool	FALSE	☐	FALSE	☐	yeşil açık durumu
☒	"KBS1".q5		Bool	TRUE	☒	FALSE	☐	san geri düşüm (kırmızı açık)
☒	"KBS1".q6		Bool	FALSE	☐	FALSE	☐	yeşil geri düşüm (san açık)
☒	"KBS1".q7		Bool	FALSE	☐	FALSE	☐	hata
☒	"SKB51_Sq"	%Q3.0	Bool	FALSE	☐	FALSE	☐	KBS1 san çıkış
☒	"SKB51_Yq"	%Q3.1	Bool	FALSE	☐	FALSE	☐	KBS1 yeşil çıkış
☒	"SKB51_Kq"	%Q3.2	Bool	TRUE	☒	FALSE	☐	KBS1 kırmızı çıkışı
☒	"SKB51_Pq"	%M22.4	Bool	FALSE	☐	FALSE	☐	KBS1 de hareket yetkisi var
☒	"SKB51_Uq"	%M22.5	Bool	TRUE	☒	FALSE	☐	KBS1 uygun
☒	"Normalize_P"	%I0.6.P	Bool	FALSE	☐	FALSE	☐	NORMALIZE ET
☒	"SBS3_KP"	%M23.6	Bool	FALSE	☐	FALSE	☐	KBS3 sinyali kapat
☒	"SBS3_KA"	%M23.7	Bool	FALSE	☐	FALSE	☐	KBS3 sinyali aç
☒	"SBS3_Sq"	%Q0.6	Bool	FALSE	☐	FALSE	☐	
☒	"SBS3_Yq"	%Q0.7	Bool	TRUE	☒	FALSE	☐	YEŞİL

Şekil 4.30 : Sarı geridüşüm ile KBS1 in kırmızı açılması.

4.6 Açık Hat Ana Kontrol Fonksiyon Bloğu

Açık hat ana kontrol fonksiyon bloğu Şekil 4.31 de verildiği gibi modüler bir yapıda tasarlanmıştır. Açık hat kontrolörünü tamamlayan çıkış rotası bildirim fonksiyon bloğu ile komşu istasyonlardan açık hatta doğru çıkış rotalarının durumu değerlendirilir.



Şekil 4.31 : Açık hat ana kontrol fonksiyon bloğu modüler yapısı.

4.6.1 Çıkış rotası bildirim kontrolörü

Rotanın 3 durumu, açık hat fonksiyonlarının tasarımında kullanılmak üzere belirlenmiştir. İlki, çıkış rotasının başlangıç durumu, diğer bir deyişle rota döngüsünde diğer durumlarının lojik 'değil'lerinin çarpımı olan rotanın sükunet hali (Rx_IDq)

olarak tanımlanmıştır. İkincisi (Rx_TKq), talebi kabul edilmiş ancak başlangıç sinyalinin açılmadığı durumdur. Diğer de (Rx_Sq) olmak üzere rotanın set edildiği durumdur.

Anklaşman rota döngüsü sürecinde talebi kabul edilmiş bir çıkış rotası olduğunu otomatik blok kontrolörüne bildirir. Çıkış rotası bu aşamadan set aşamasına geçip sinyal açabilmesi için blok kontrolöründen bloğun uygun yöne kilitlenip kurularak blok sinyallerinin açıldığı bilgisini almalıdır.

Başlangıçta yönsüz olan açık hat bloğunun talep edilen yönde otomatik olarak yönlendirilmesi için bu yöne talebi kabul edilmiş bir çıkış rotası olması gerekir.

Çıkış rotası bildirim durum geçiş diyagramı modelinin durumları Çizelge 4.21 ile girişleri ise Çizelge 4.22 ile açıklanmıştır.

Çizelge 4.21 : Çıkış rotası bildirim kontrolörü durumları.

Durum	Açıklama
QCRY	Çıkış rotası yok
QCR	Talebi kabul edilen çıkış rotası var

Çizelge 4.22 : Çıkış rotası bildirim kontrolörü girişleri.

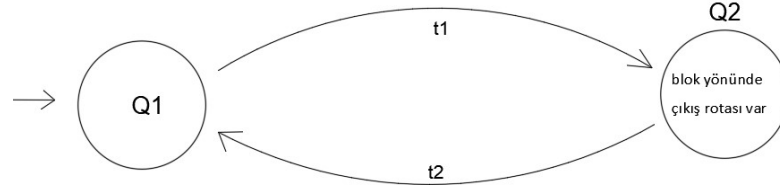
Giriş	Açıklama
Bx_CR1TKq	1. çıkış rotası talebi kabul edildi
Bx_CR2TKq	2. çıkış rotası talebi kabul edildi
Bx_CR3TKq	3. çıkış rotası talebi kabul edildi
Bx_CR4TKq	4. çıkış rotası talebi kabul edildi
Bx_CR5TKq	5. çıkış rotası talebi kabul edildi
Bx_CR1IDq	1. çıkış rotası sükunet bilgisi
Bx_CR2IDq	2. çıkış rotası sükunet bilgisi
Bx_CR3IDq	3. çıkış rotası sükunet bilgisi
Bx_CR4IDq	4. çıkış rotası sükunet bilgisi
Bx_CR5IDq	5. çıkış rotası sükunet bilgisi

Durumlar arasında geçiş fonksiyonları:

$$t1 = Bx_CR1TKq \vee Bx_CR2TKq \vee Bx_CR3TKq \vee Bx_CR4TKq \vee Bx_CR5TKq$$

$$t2 = Bx_CR1IDq \wedge Bx_CR2IDq \wedge Bx_CR3IDq \wedge Bx_CR4IDq \wedge Bx_CR5IDq$$

Çıkış rotası bildirim durum geçiş diyagramı modeli Şekil 4.32 ile gösterilmiştir.



Şekil 4.32 : Çıkış rotası bildirim kontrolörü durum geçiş diyagramı.

$$QCRY = !qcr$$

$$QCR = qcry \cdot t1 + qcr \cdot \bar{t2}$$

$$qcry = QCRY$$

$$qcr = QCR$$

$$Bx_CRq = qcr$$

Ayrıca aynı anda ters yönde çıkış rotalarının da sükunette olduğunun kontrol edilmesi gerekir. Bunun için ters yönde kalan alıcı istasyonun açık hatta hareket yetkisi verebilecek tüm çıkış rotalarının aynı anda sükunette olmasıyla ters çıkış uygun bilgisini üreten fonksiyon bloğu tasarlanmıştır.

Ters çıkış bildirim durum geçiş diyagramı modelinin durumları Çizelge 4.23 ile girişleri ise Çizelge 4.24 ile açıklanmıştır.

Çizelge 4.23 : Ters çıkış bildirim kontrolörü durumları.

Durum	Açıklama
QTCR	Başlangıç (sükunette olmayan ters çıkış rotası)
QTCRID	Ters yönde çıkış rotaları sükunette

Çizelge 4.24 : Ters çıkış bildirim kontrolörü girişleri.

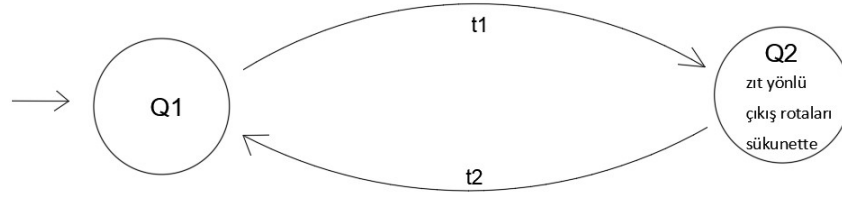
Giriş	Açıklama
TCR1_IDq	ters yöndeki 1 nolu çıkış rotası sükunette
TCR2_IDq	ters yöndeki 2 nolu çıkış rotası sükunette
TCR3_IDq	ters yöndeki 3 nolu çıkış rotası sükunette
TCR4_IDq	ters yöndeki 4 nolu çıkış rotası sükunette
TCR5_IDq	ters yöndeki 5 nolu çıkış rotası sükunette

Durumlar arasında geçiş fonksiyonları:

$$t1 = TCR1_IDq \wedge TCR2_IDq \wedge TCR3_IDq \wedge TCR4_IDq \wedge TCR5_IDq$$

$$t2 = !t1$$

Ters çıkış rotalarının sükunette olduğunu bildiren durum geçiş diyagramı modeli Şekil 4.33 ile verilmiştir.



Şekil 4.33 : Ters çıkış bildirim kontrolörü durum geçiş diyagramı.

$$QTCR = !qtcrid$$

$$QTCRID = qtcrid \cdot t1 + qtcrid \cdot t2$$

$$qtcrid = QTCR$$

$$qtcrid = QTCRID$$

$$Bx_CRTIDq = qtcrid$$

4.6.2 Açık hat ekipman uygun kontrolörü

Bu kontrolör, açık hat üzerinde bulunan blok ray devreleri ve blok sinyallerinin uygunluğu denetlenir. Kontrolöre ait girişler çizelge 4.25, durumlar ise Çizelge 4.26 ile açıklanmıştır.

Çizelge 4.25 : Açık hat ekipman uygun kontrolörü girişleri.

Giriş	Açıklama
TC1_Uq	1. nolu ray devresi uygun (iç bilgi)
TC2_Uq	2. nolu ray devresi uygun (iç bilgi)
TC3_Uq	3. nolu ray devresi uygun (iç bilgi)
TC4_Uq	4. nolu ray devresi uygun (iç bilgi)
TC5_Uq	5. nolu ray devresi uygun (iç bilgi)
TC6_Uq	6. nolu ray devresi uygun (iç bilgi)
TC7_Uq	7. nolu ray devresi uygun (iç bilgi)
TC8_Uq	8. nolu ray devresi uygun (iç bilgi)
TC9_Uq	9. nolu ray devresi uygun (iç bilgi)
S1_Uq	1 nolu blok sinyali uygun (iç bilgi)
S2_Uq	2 nolu blok sinyali uygun (iç bilgi)
S3_Uq	3 nolu blok sinyali uygun (iç bilgi)
S4_Uq	4 nolu blok sinyali uygun (iç bilgi)
S5_Uq	5 nolu blok sinyali uygun (iç bilgi)
S6_Uq	6 nolu blok sinyali uygun (iç bilgi)
S7_Uq	7 nolu blok sinyali uygun (iç bilgi)
S8_Uq	8 nolu blok sinyali uygun (iç bilgi)

Çizelge 4.26 : Açık hat ekipman uygun kontrolörü durumları.

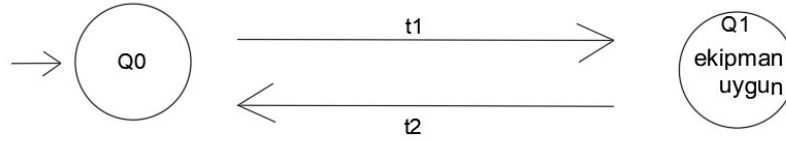
Durum	Açıklama
QEUD	Başlangıç (ekipman uyumsuz)
QEU	Ekipman Uygun

Durumlar arasında geçiş fonksiyonları:

$$t1: TC1_Uq \wedge TC2_Uq \wedge TC3_Uq \wedge TC4_Uq \wedge TC5_Uq \wedge TC6_Uq \wedge TC7_Uq \wedge TC8_Uq \wedge TC9_Uq \wedge S1_Uq \wedge S2_Uq \wedge S3_Uq \wedge S4_Uq \wedge S5_Uq \wedge S6_Uq \wedge S7_Uq \wedge S8_Uq$$

$$t2 = !t1$$

Açık hat ekipman uygun fonksiyon bloğuna ait durum geçiş diyagramı modeli Şekil 4.34 ile gösterilmiştir.



Şekil 4.34 : Ekipman uygun kontrolörü durum geçiş diyagramı.

Modele ilişkin matematiksel eşitlikler;

$$QEUD = !qeu$$

$$QEU = qeud \cdot t1 + qeu \cdot \bar{t2}$$

$$qeud = QEUD$$

$$qeu = QEU$$

4.6.3 Açık hat ana kontrolörü

Merkezi otomatik blok sistemleri için, açık hat ana kontrolörü aşağıda sıralanan fonksiyonel gereklilikleri sağlamalıdır.

- Açık hat bloğu her iki yöne yönlendirilip kurulabilmelidir.
- Birim zamanda blok sadece bir yöne yönlendirilip kurulabilmelidir.
- Açık hat bloğu belli bir yöne yönlendirilmemişse o yönde açık hat bloğu sükunet durumundadır.

- Blok kurma talebi manuel veya otomatik talep edilebilmelidir.
- Bir çıkış rotası talebi kabul edildiğinde otomatik olarak blok kurma talebi yapılmalıdır. Çıkış sinyali açılmadan önce blok uygun yöne yönlendirilmiş ve blok kurulmuş olmalıdır.
- Açık hat bloğu kurulunca tüm blok kesimleri set edilir ve blok sinyalleri kurulan yönde hareket yetkisi vermelidir. Trenin girdiği blok kesimi meşgul, henüz geçmediği ise set durumunda kalmaya devam etmelidir.
- Overlap dâhil tamamı geçilen blok kesimi geçildikten sonra serbest bırakılmalıdır. Serbest kalan blok kesimleri tekrar blok kurulunca set edilebilmelidir.
- Bloğun yönlendirilebilmesi için alıcı istasyondan açık hatta doğru tüm çıkış rotaları ve ters blok yönü sükunet durumunda olmalıdır. Açık hatta kontrolsüz tren hareketi olmaması, hat ekipmanlarının uygun durumda olması gerekir.
- Blok yönünün kaldırılması için trenin varış istasyonu tarafında sıralı olarak bloktan çıkışı izlenir. Önce sadece KBS öncesi ray devresinin meşgul olması, ardından hem KBS öncesi hem yaklaşma ray devrelerinin meşgul olması ardından sadece yaklaşma ray devrelerinin meşgulliyeti izlendikten sonra açık hat bloğuna ait tüm ray devreleri serbest olduktan blok yön kilidi kaldırılır.
- Blok yönü kilitliken ters yönde açık hat bloğunun veya çıkış rotalarının sükûnette olmaması durumunda veri bağdaşım hatası üretilmelidir.
- Kurulu bir açık hat bloğu için blok iptal talebi geldiğinde bir çıkış rotası talebi yoksa ve tüm bloklar boşsa açık hat bloğu iptal edilmelidir.
- Kontrolsüz tren hareketi algılandığında blok iptal edilmelidir.
- Blok iptal veya hata durumunda tüm açık hat bloğu boş olduktan sonra normalizasyon talebiyle sükunet haline geçmelidir.

Açık hat ana kontrolörü durum geçiş diyagramı modeline ait durumlar Çizelge 4.27 ile girişler ise Çizelge 4.28 ile açıklanmıştır.

Çizelge 4.27 : Açık hat ana kontrolörü durumları.

Durum	Açıklama
Q1	Sükunet
Q2	Otomaik blok kuruldu
Q3	Manuel blok kuruldu
Q4	Çıkış rotası bloke
Q5	Blok iptal
Q6	Çıkış ray devreleri serbest
Q7	KBS arkası ray devresi meşgulken son yaklaşma ray devresi serbest
Q8	KBS arkası ray devresi ve son yaklaşma ray devresi meşgul
Q9	KBS arkası ray devresi serbestken son yaklaşma ray devresi meşgul
Q10	Hata

Çizelge 4.28 : Açık hat ana kontrolörü girişleri.

Giriş	Açıklama
Bx_T	Blok talep et (komut)
Bx_I	Bloğu iptal et talebi (komut)
Bx_N	Normalize et talebi (komut)
Bx_CRq	Blok yönünde çıkış rotası talebi var (iç bilgi)
Bx_CRTIDq	Ters yönde çıkış rotaları sükûnette (iç bilgi)
Bx_YKq	Blok x. yönünde kilit (iç bilgi)
Bx_TBIDq	Ters blok yönü sükunette (iç bilgi)
qeu	Açık hat ekipman uygun (iç bilgi)
qtb	Tüm açık hat bloğu boş (iç bilgi)
qkth	Kontrolsüz tren hareketi algılandı (iç bilgi)
Bx_CRDsq	Çıkış ray devreleri serbest
Bx_CRDmq	Çıkış ray devreleri meşgul
Bx_Kmq	Alıcı istasyon tarafında KBS arkası ilk ray devresi meşgul
Bx_Ymq	Alıcı istasyon tarafı son yaklaşma ray devresi meşgul

Durumlar arasındaki geçişler:

$$t1 = Bx_CRq \wedge Bx_CRTIDq \wedge Bx_TBIDq \wedge !qkth \wedge qeu \wedge qtb$$

$$t2 = (!Bx_CRq \wedge Bx_T \wedge !Bx_I) \wedge (Bx_CRTIDq \wedge Bx_TBIDq \wedge !qkth \wedge qeu \wedge qtb)$$

$$t3 = Bx_YKq \wedge (!Bx_CRTIDq \vee Bx_TYKq)$$

$$t4 = qkth$$

$$t5 = ((!Bx_CRq \vee (!Bx_CRq \wedge !Bx_T \wedge Bx_I)) \wedge qtb) \vee qkth$$

$$t6 = (!Bx_T \wedge Bx_I \wedge qtb) \vee qkth$$

$$t7 = qtb \wedge Bx_N$$

$$t8 = Bx_CRDmq$$

$$t9 = Bx_CRDsqr \wedge !Bx_CRDmq$$

$$t10 = Bx_CRDsqr \wedge !Bx_CRDmq \wedge Bx_Kmq$$

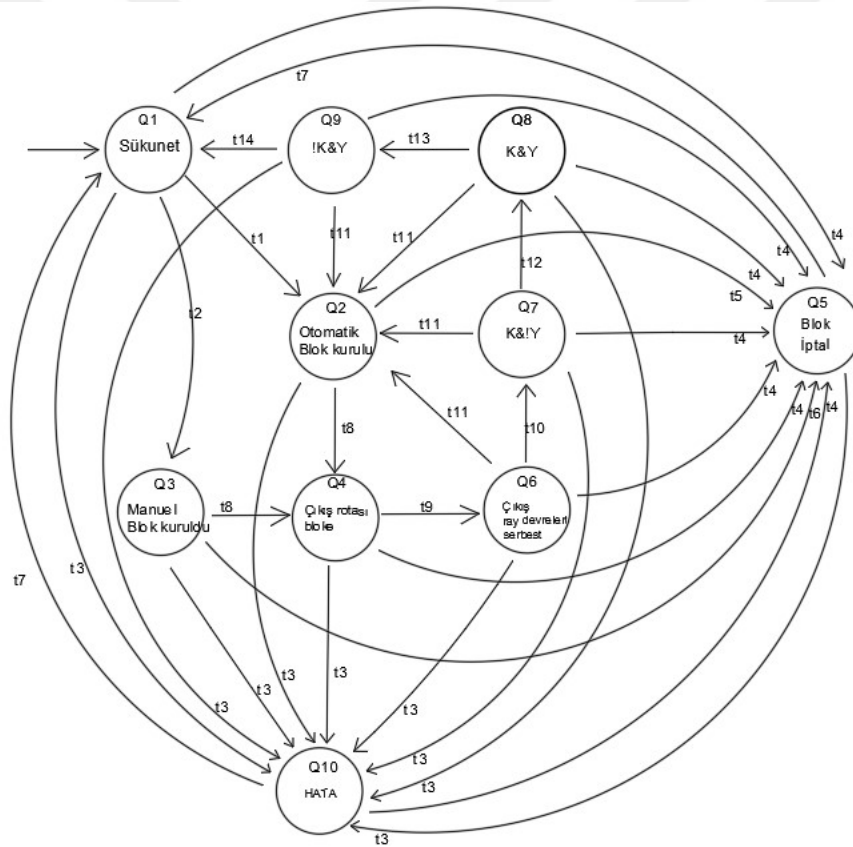
$$t11 = Bx_CRDsqr \wedge !Bx_CRDmq \wedge (Bx_CRq \vee (Bx_T \wedge !Bx_I))$$

$$t12 = Bx_CRDsqr \wedge !Bx_CRDmq \wedge Bx_Kmq \wedge Bx_Ymq$$

$$t13 = Bx_CRDsqr \wedge !Bx_CRDmq \wedge !Bx_Kmq \wedge Bx_Ymq$$

$$t14 = qtb$$

Şekil 4.35 de açık hat ana kontrolörüne ait durum geçiş diyagramı verilmiştir.



Şekil 4.35 : Açık hat ana kontrolörü durum geçiş diyagramı.

Durum geçiş fonksiyonları aşağıda verilmiştir.

$$Q1 = \bar{q2} \cdot \bar{q3} \cdot \bar{q4} \cdot \bar{q5} \cdot \bar{q6} \cdot \bar{q7} \cdot \bar{q8} \cdot \bar{q9} \cdot \bar{q10}$$

$$Q2 = q1 \cdot t1 + ((q6 + q7 + q8 + q9) \cdot t11) + q2 \cdot \bar{t3} \cdot \bar{t5} \cdot \bar{t8}$$

$$Q3 = q1 . t2 + q3 . \bar{t3} . \bar{t6} . \bar{t8}$$

$$Q4 = ((q2 + q3) . t8) + q4 . \bar{t3} . \bar{t4} . \bar{t9}$$

$$Q5 = ((q1 + q4 + q5 + q6 + q7 + q8 + q9 + q10) . t4) + q2 . t5 + q3 . t6 + q5 . \bar{t3} . \bar{t7}$$

$$Q6 = q4 . t9 + q6 . \bar{t3} . \bar{t4} . \bar{t10} . \bar{t11}$$

$$Q7 = q6 . t10 + q7 . \bar{t3} . \bar{t4} . \bar{t11} . \bar{t12}$$

$$Q8 = q7 . t12 + q8 . \bar{t3} . \bar{t4} . \bar{t11} . \bar{t13}$$

$$Q9 = q8 . t13 + q9 . \bar{t3} . \bar{t4} . \bar{t11} . \bar{t14}$$

$$Q10 = ((q1 + q2 + q3 + q4 + q5 + q6 + q7 + q8 + q9 + q10) . t3) + q10 . \bar{t4} . \bar{t7}$$

$$q1 = Q1, q2 = Q2, q3 = Q3, q4 = Q4, q5 = Q5, q6 = Q6, q7 = Q7, q8 = Q8,$$

$$q9 = Q9, q10 = Q10$$

$$Bx_IDq = q1$$

$$Bx_Kq = q2 + q3$$

$$Bx_CYSKq = q4$$

$$Bx_Hataq = q10$$

$$Bx_YKq = \bar{q1}$$

$$Bx_Suq = \bar{q1} . \bar{q5} . \bar{q10}$$

Şekil 4.36 da TIA portal programı ortamında açık ana hat fonksiyon bloğunun doğru yönüne uygulaması gösterilmiştir.

```

474 □ "doğu" (Bx_I := "BD_I",
475     Bx_I := "BD_I",
476     Bx_TBIDq := "BB_IDq",
477     Bx_CRDmq := "dcrd_mq",
478     Bx_Rmq := "TC9_Rmq",
479     Bx_CRDsq := "dcrd_sq",
480     Bx_N := "Normalize",
481     Bx_Ymq := "TC10_Rmq",
482     Bx_CRq := "BD_CRq",
483     Bx_TCRIdq := "BD_TCRIdq",
484     Bx_TC1uq := "TC4_RUq",
485     Bx_TC2uq := "TC5_RUq",
486     Bx_TC3uq := "TC6_RUq",
487     Bx_TC4uq := "TC7_RUq",
488     Bx_TC5uq := "TC8_RUq",
489     Bx_TC6Ruq := "TC9_RUq",
490     Bx_TC7Ruq := "TC10_RUq",
491     Bx_TC8Ruq := "TC11_RUq",
492     Bx_TC9uq := "TC1B_RUq",
493     Bx_S1uq := "SKBS1_Bsuq",
494     Bx_S2uq := "SKBS2_Bsuq",
495     Bx_S3uq := "SKBS3_Bsuq",
496     Bx_S4uq := "SKBS4_Bsuq",
497     Bx_S5uq := "SKBS5_Bsuq",
498     Bx_S6uq := "SKBS6_Bsuq",
499     Bx_S7uq := "SKBS7_Bsuq",
500     Bx_S8uq := "SKBS8_Bsuq",
501     Bx_B1sq := "dcrd_sq",
502     Bx_B2sq := "B1_Sq",
503     Bx_B3sq := "B2_Sq",
504     Bx_B4sq := "B3_Sq",
505     Bx_B5sq := "B4_Sq",
506     KTHbq := "BD_KHq",
507     KTHdq := "BB_KHq",
508     Bx_Rq => "BD_Rq",
509     Bx_Hataq => "BD_Hataq",
510     Bx_IDq => "BD_IDq",
511     Bx_Cyskq => "BD_CYSKq",
512     Bx_Suq => "BD_Suq",
513     Bx_YKq := "BD_YKq");

```

Şekil 4.36 : TIA portalda açık hat fonksiyon bloğunun doğu bloğuna uygulanması.

Şekil 4.37 ile PLCSIM de açık ana hat kontrolörü durum geçiş diyagramı ql durumunda iken doğu blok yönünün sükunette olması gösterilmiştir.

Name	Address	Display f...	Monitor...	Bits	Consist...	Comment
*R1B_IDLEq".P	%I1.3.P	Bool	TRUE		☒ FALSE	
*R2B_IDLEq".P	%I10.2.P	Bool	TRUE		☒ FALSE	
*R3B_IDLEq".P	%I10.5.P	Bool	TRUE		☒ FALSE	
*R2_Tkq".P	%I8.2.P	Bool	FALSE		☐ FALSE	ROTA 2 çıkış rotasının talebi kabul edildi
*R2_IDLEq".P	%I8.3.P	Bool	TRUE		☒ FALSE	R2 sükunette
*R3_Tkq".P	%I8.5.P	Bool	FALSE		☐ FALSE	ROTA 3 çıkış rotasının talebi kabul edildi
*R3_IDLEq".P	%I8.6.P	Bool	TRUE		☒ FALSE	R3 sükunette
*R4_Tkq".P	%I9.0.P	Bool	FALSE		☐ FALSE	
*R4_IDLEq".P	%I9.1.P	Bool	TRUE		☒ FALSE	
*BD_T".P	%I0.0.P	Bool	FALSE		☐ FALSE	doğu yönüne blok kurma talebi
*BD_I".P	%I0.1.P	Bool	FALSE		☐ FALSE	doğu yönüne blok kurma iptal talebi
*BD_IDq"	%M4.1.0	Bool	TRUE		☒ FALSE	doğu yönüne blok sükunet halinde
*BD_CRq"	%M4.1.2	Bool	FALSE		☐ FALSE	doğu yönüne talebi kabul edilen çıkış rotası var
*BD_TCRIdq"	%M4.1.3	Bool	TRUE		☒ FALSE	komşu istasyondan gelebilecek ters yönlü çıkış rotaları sükunette
*BD_CYSKq"	%M4.1.5	Bool	FALSE		☐ FALSE	doğuya çıkış sinyali açılmaz
*BD_Suq"	%M4.1.7	Bool	FALSE		☐ FALSE	doğu yönüne blok sinyalleri açılmaya uygun
*BD_Kq"	%M4.1.4	Bool	FALSE		☐ FALSE	blok doğuya kuruldu
*BD_Hataq"	%M4.1.6	Bool	FALSE		☐ FALSE	doğu yönünde hata
*BD_YKq"	%M4.1.1	Bool	FALSE		☐ FALSE	blok yönü doğuya kilitli
*BD_KHq"	%M4.2.0	Bool	FALSE		☐ FALSE	doğuya kontrolsüz hareket çıkışı var
*Normalize".P	%I0.6.P	Bool	FALSE		☐ FALSE	normalizasyon talebi
*doğu".q1		Bool	TRUE		☒ FALSE	doğu blok yönü otomatik sükunet durumu
*doğu".q2		Bool	FALSE		☐ FALSE	otomatik blok kuruldu durumu
*doğu".q3		Bool	FALSE		☐ FALSE	manuel olarak blok kuruldu durumu
*doğu".q4		Bool	FALSE		☐ FALSE	çıkış sinyali bloke durumu
*doğu".q5		Bool	FALSE		☐ FALSE	doğuya blok iptal edildi durumu
*doğu".q6		Bool	FALSE		☐ FALSE	çıkış ray devreleri serbest
*doğu".q7		Bool	FALSE		☐ FALSE	kbs arkası meşgul&yaklaşma serbest
*doğu".q8		Bool	FALSE		☐ FALSE	kbs arkası & yaklaşma meşgul
*doğu".q9		Bool	FALSE		☐ FALSE	kbs arkası serbest&yaklaşma meşgul
*doğu".q10		Bool	FALSE		☐ FALSE	hata durumu
*R1_Tkq".P	%I7.7.P	Bool	FALSE		☐ FALSE	
*R1_IDLEq".P	%I8.0.P	Bool	TRUE		☒ FALSE	

Şekil 4.37 : PLCSIMde doğu bloğunun sükunet durumu.

The screenshot shows the 'HW Config' window in SIMATIC Manager. The 'SIMATIC Manager' title bar is visible at the top. The 'HW Config' window displays a table of digital inputs and outputs for the 'R1B_IDLEq' and 'R2_IDLEq' blocks. The 'Doğu' block is highlighted in blue, indicating it is the active configuration.

Name	Address	Display f...	Monitor/...	Bits	Consist...	Comment
"R1B_IDLEq"-P	%I1.3-P	Bool	TRUE		☒ FALSE	
"R2B_IDLEq"-P	%I10.2-P	Bool	TRUE		☒ FALSE	
"R3B_IDLEq"-P	%I10.5-P	Bool	TRUE		☒ FALSE	
"R2_TKq"-P	%I8.2-P	Bool	TRUE		☒ FALSE	
"R2_IDLEq"-P	%I8.3-P	Bool	FALSE		☐ FALSE	ROTA 2 çıkış rotasının talebi kabul edildi
"R3_TKq"-P	%I8.5-P	Bool	FALSE		☐ FALSE	R2 süknette
"R3_IDLEq"-P	%I8.6-P	Bool	TRUE		☒ FALSE	ROTA 3 çıkış rotasının talebi kabul edildi
"R4_TKq"-P	%I9.0-P	Bool	FALSE		☐ FALSE	R3 süknette
"R4_IDLEq"-P	%I9.1-P	Bool	TRUE		☒ FALSE	
"BD_T"-P	%I0.0-P	Bool	FALSE		☐ FALSE	doğu yönüne blok kurma talebi
"BD_I"-P	%I0.1-P	Bool	FALSE		☐ FALSE	doğu yönüne blok kurma iptal talebi
"BD_IDq"	%M4.1.0	Bool	FALSE		☐ FALSE	doğu yönüne blok süknette halinde
"BD_CRq"	%M4.1.2	Bool	TRUE		☒ FALSE	doğu yönüne talebi kabul edilen çıkış rotası var
"BD_TCRIDq"	%M4.1.3	Bool	TRUE		☐ FALSE	kompi istasyondan gelebilecek ters yönlü çıkış rotaları süknette
"BD_CYSKq"	%M4.1.5	Bool	FALSE		☐ FALSE	doğuya çıkış sinyali açılmaz
"BD_Suq"	%M4.1.7	Bool	FALSE		☐ FALSE	doğu yönüne blok simalleri açılmaya uygun
"BD_Kq"	%M4.1.4	Bool	TRUE		☒ FALSE	blok doğuya kuruldu
"BD_Hataq"	%M4.1.6	Bool	FALSE		☐ FALSE	doğu yönünde hata
"BD_YKq"	%M4.1.1	Bool	TRUE		☒ FALSE	blok yönü doğuya kilitli
"BD_KHq"	%M4.2.0	Bool	FALSE		☐ FALSE	doğuya kontrolüz hareket çıkışı var
"Normalize"-P	%I0.6-P	Bool	FALSE		☐ FALSE	normalizasyon talebi
"doğu".q1		Bool	FALSE		☐ FALSE	doğu blok yönü otomatik süknette durumu
"doğu".q2		Bool	TRUE		☒ FALSE	otomatik blok kuruldu durumu
"doğu".q3		Bool	FALSE		☐ FALSE	manuel olarak blok kuruldu durumu
"doğu".q4		Bool	FALSE		☐ FALSE	çıkış sinyali bloke durumu
"doğu".q5		Bool	FALSE		☐ FALSE	doğuya blok iptal edildi durumu
"doğu".q6		Bool	FALSE		☐ FALSE	çıkış ray devreleri serbest
"doğu".q7		Bool	FALSE		☐ FALSE	kbs arkası meşgul/yaklaşma serbest
"doğu".q8		Bool	FALSE		☐ FALSE	kbs arkası 8 yaklaşma meşgul
"doğu".q9		Bool	FALSE		☐ FALSE	kbs arkası serbest/yaklaşma meşgul
"doğu".q10		Bool	FALSE		☐ FALSE	hata durumu
"R1_TKq"-P	%I7.7-P	Bool	FALSE		☐ FALSE	

Şekil 4.39 ile blogu kuruluyken alıcı istasyona ait R2B rotasının sükunette olmamasıyla blogun hata durumu olan $q10$ 'a geçişi gösterilmiştir.

Options

Tools

Window

Help

57-1500

SIM table_1

Name	Address	Display f...	Monitor...	Bits	Consist.	Comment
< "R1B_IDLEq" P	%I1.1.3.P	Bool	TRUE		☒ FALSE	
< "R2B_IDLEq" P	%I10.2.P	Bool	FALSE		☒ FALSE	
< "R3B_IDLEq" P	%I10.5.P	Bool	TRUE		☒ FALSE	
< "R2_Trk" P	%I8.2.P	Bool	TRUE		☒ FALSE	ROTA 2 çıkış rotasının talebi kabul edildi
< "R2_IDLEq" P	%I8.3.P	Bool	FALSE		☒ FALSE	R2 süknetine
< "R3_Trk" P	%I8.5.P	Bool	TRUE		☒ FALSE	ROTA 3 çıkış rotasının talebi kabul edildi
< "R3_IDLEq" P	%I8.6.P	Bool	FALSE		☒ FALSE	R3 süknetine
< "R4_Trk" P	%I9.0.P	Bool	FALSE		☒ FALSE	
< "R4_IDLEq" P	%I9.1.P	Bool	TRUE		☒ FALSE	
< "R0_T" P	%I0.0.P	Bool	FALSE		☒ FALSE	doğru yönüne blok kurma talebi
< "R0_T" P	%I0.1.P	Bool	FALSE		☒ FALSE	doğru yönüne blok kurma iptal talebi
< "R0_IDq" P	%M41.0	Bool	FALSE		☒ FALSE	doğru yönüne blok süknetine halinde
< "R0_Crq" P	%M41.2	Bool	TRUE		☒ FALSE	doğru yönüne talebi kabul edilen çıkış rotası var
< "R0_TCRIDq" P	%M41.3	Bool	FALSE		☒ FALSE	komşu istasyondan gelebilecek ters yönü çıkış rotalan süknetine
< "R0_CYSKq" P	%M41.5	Bool	FALSE		☒ FALSE	doğruya çıkış sinyali açılmasa
< "R0_Ssq" P	%M41.7	Bool	FALSE		☒ FALSE	doğru yönüne blok sinyalleri açılmaya uygun
< "R0_Kq" P	%M41.4	Bool	FALSE		☒ FALSE	blok doğuya kuruldu
< "R0_Hateq" P	%M41.6	Bool	TRUE		☒ FALSE	doğru yönünde hata
< "R0_Ykq" P	%M41.1	Bool	FALSE		☒ FALSE	blok yönü doğuya kilitti
< "R0_KHq" P	%M42.0	Bool	FALSE		☒ FALSE	doğuya kontrolüzü hareket çıkışı var
< "Normalize" P	%I0.6.P	Bool	FALSE		☒ FALSE	normalizasyon talebi
< "dogu" q1		Bool	FALSE		☒ FALSE	doğru blok yönü otomatik süknetine durumu
< "dogu" q2		Bool	FALSE		☒ FALSE	otomatik blok kuruldu durumu
< "dogu" q3		Bool	FALSE		☒ FALSE	manuel olarak blok kuruldu durumu
< "dogu" q4		Bool	FALSE		☒ FALSE	çıkış sinyali bloke durumu
< "dogu" q5		Bool	FALSE		☒ FALSE	doğuya blok iptal edildi durumu
< "dogu" q6		Bool	FALSE		☒ FALSE	çıkış ray devreleri serbest
< "dogu" q7		Bool	FALSE		☒ FALSE	kbs arkası meğulsüklasma serbest
< "dogu" q8		Bool	FALSE		☒ FALSE	kbs arkası a yaklaşıma meğul
< "dogu" q9		Bool	FALSE		☒ FALSE	kbs arkası serbest yaklaşıma meğul
< "dogu" q10		Bool	TRUE		☒ FALSE	hata durumu
< "R1_Trk" P	%I7.7.P	Bool	FALSE		☒ FALSE	
< "R1_IDLEq" P	%I7.2.P	Bool	FALSE		☒ FALSE	

65

Şekil 4.40 ile bloğun kurulmasıyla blok ray devrelerinin set edilmesi gösterilmiştir.

☐	*R1_TKq*.P	%I7.7.P	Bool	FALSE	☐	FALSE	
☐	*R1_IDLEq*.P	%I8.0.P	Bool	TRUE	☒	FALSE	
☐	*R1_sq*.P	%I8.1.P	Bool	FALSE	☐	FALSE	
☐	*BD_T*.P	%I0.0.P	Bool	TRUE	☒	FALSE	doğu yönüne blok kurma talebi
☐	*BD_I*.P	%I0.1.P	Bool	FALSE	☐	FALSE	doğu yönüne blok kurma iptal talebi
☐	*BD_Kq	%M4.1.4	Bool	TRUE	☒	FALSE	blok doğruya kuruldu
☐	*TC51_SETq*	%M10.6	Bool	FALSE	☐	FALSE	tc51 set çıkışı
☐	*TC2_SETq*	%M11.5	Bool	FALSE	☐	FALSE	tc2 set çıkışı
☐	*TC3_SETq*	%M12.6	Bool	FALSE	☐	FALSE	tc3 set çıkışı
☐	*TC4_SETq*	%M13.7	Bool	TRUE	☒	FALSE	tc4 set çıkışı
☐	*TC5_SETq*	%M14.6	Bool	TRUE	☒	FALSE	tc5 set çıkışı
☐	*TC6_SETq*	%M15.5	Bool	TRUE	☒	FALSE	tc6 set çıkışı
☐	*TC7_SETq*	%M16.4	Bool	TRUE	☒	FALSE	tc7 set çıkışı
☐	*TC8_SETq*	%M17.3	Bool	TRUE	☒	FALSE	tc8 set çıkışı
☐	*TC9_SETq*	%M18.2	Bool	TRUE	☒	FALSE	tc9 set çıkışı
☐	*TC10_SETq*	%M19.2	Bool	TRUE	☒	FALSE	tc10 set çıkışı
☐	*TC11_SETq*	%M20.3	Bool	TRUE	☒	FALSE	tc11 set çıkışı
☐	*TCA_m*.P	%I1.1.P	Bool	FALSE	☐	FALSE	a istasyonu istasyon içi bir ray devresi meşgul
☐	*TC51_m*.P	%I1.3.P	Bool	FALSE	☐	FALSE	51 makas ray devresi meşgul bilgisi
☐	*TC51_s*.P	%I1.4.P	Bool	TRUE	☒	FALSE	51 makas ray devresi serbest bilgisi
☐	*TC2_m*.P	%I1.5.P	Bool	FALSE	☐	FALSE	yaklaşma ilk ray devresi meşgul bilgisi
☐	*TC2_s*.P	%I1.6.P	Bool	TRUE	☒	FALSE	yaklaşma ilk ray devresi serbest bilgisi
☐	*TC3_m*.P	%I1.7.P	Bool	FALSE	☐	FALSE	yaklaşma son ray devresi serbest bilgisi
☐	*TC3_s*.P	%I2.0.P	Bool	TRUE	☒	FALSE	yaklaşma son ray devresi meşgul bilgisi
☐	*TC4_m*.P	%I2.1.P	Bool	FALSE	☐	FALSE	kbs arkası ilk ray devresinin meşgul bilgisi
☐	*TC4_s*.P	%I2.2.P	Bool	TRUE	☒	FALSE	kbs arkası ilk ray devresi serbest bilgisi
☐	*TC5_m*.P	%I2.3.P	Bool	FALSE	☐	FALSE	
☐	*TC5_s*.P	%I2.4.P	Bool	TRUE	☒	FALSE	
☐	*TC6_m*.P	%I2.5.P	Bool	FALSE	☐	FALSE	
☐	*TC6_s*.P	%I2.6.P	Bool	TRUE	☒	FALSE	
☐	*TC7_m*.P	%I2.7.P	Bool	FALSE	☐	FALSE	
☐	*TC7_s*.P	%I3.0.P	Bool	TRUE	☒	FALSE	
☐	*TC8_m*.P	%I3.1.P	Bool	FALSE	☐	FALSE	

Şekil 4.40 : Doğu bloğunun kurularak ray devrelerinin set edilmesi.

Şekil 4.41 ile blok set edildikten sonra çıkış rotasında set edilerek tüm açık hatta bulunan ray devrelerini set edilmesi gösterilmiştir.

☐	*R1_TKq*.P	%I7.7.P	Bool	FALSE	☐	FALSE	
☐	*R1_IDLEq*.P	%I8.0.P	Bool	FALSE	☐	FALSE	
☐	*R1_sq*.P	%I8.1.P	Bool	TRUE	☒	FALSE	Rota 1 çıkış rotası set
☐	*BD_T*.P	%I0.0.P	Bool	FALSE	☐	FALSE	doğu yönüne blok kurma talebi
☐	*BD_I*.P	%I0.1.P	Bool	FALSE	☐	FALSE	doğu yönüne blok kurma iptal talebi
☐	*BD_Kq	%M4.1.4	Bool	TRUE	☒	FALSE	blok doğruya kuruldu
☐	*TC51_SETq*	%M10.6	Bool	TRUE	☒	FALSE	tc51 set çıkışı
☐	*TC2_SETq*	%M11.5	Bool	TRUE	☒	FALSE	tc2 set çıkışı
☐	*TC3_SETq*	%M12.6	Bool	TRUE	☒	FALSE	tc3 set çıkışı
☐	*TC4_SETq*	%M13.7	Bool	TRUE	☒	FALSE	tc4 set çıkışı
☐	*TC5_SETq*	%M14.6	Bool	TRUE	☒	FALSE	tc5 set çıkışı
☐	*TC6_SETq*	%M15.5	Bool	TRUE	☒	FALSE	tc6 set çıkışı
☐	*TC7_SETq*	%M16.4	Bool	TRUE	☒	FALSE	tc7 set çıkışı
☐	*TC8_SETq*	%M17.3	Bool	TRUE	☒	FALSE	tc8 set çıkışı
☐	*TC9_SETq*	%M18.2	Bool	TRUE	☒	FALSE	tc9 set çıkışı
☐	*TC10_SETq*	%M19.2	Bool	TRUE	☒	FALSE	tc10 set çıkışı
☐	*TC11_SETq*	%M20.3	Bool	TRUE	☒	FALSE	tc11 set çıkışı
☐	*TCA_m*.P	%I1.1.P	Bool	FALSE	☐	FALSE	a istasyonu istasyon içi bir ray devresi meşgul
☐	*TC51_m*.P	%I1.3.P	Bool	FALSE	☐	FALSE	51 makas ray devresi meşgul bilgisi
☐	*TC51_s*.P	%I1.4.P	Bool	TRUE	☒	FALSE	51 makas ray devresi serbest bilgisi
☐	*TC2_m*.P	%I1.5.P	Bool	FALSE	☐	FALSE	yaklaşma ilk ray devresi meşgul bilgisi
☐	*TC2_s*.P	%I1.6.P	Bool	TRUE	☒	FALSE	yaklaşma ilk ray devresi serbest bilgisi
☐	*TC3_m*.P	%I1.7.P	Bool	FALSE	☐	FALSE	yaklaşma son ray devresi serbest bilgisi
☐	*TC3_s*.P	%I2.0.P	Bool	TRUE	☒	FALSE	yaklaşma son ray devresi meşgul bilgisi
☐	*TC4_m*.P	%I2.1.P	Bool	FALSE	☐	FALSE	kbs arkası ilk ray devresinin meşgul bilgisi
☐	*TC4_s*.P	%I2.2.P	Bool	TRUE	☒	FALSE	kbs arkası ilk ray devresi serbest bilgisi
☐	*TC5_m*.P	%I2.3.P	Bool	FALSE	☐	FALSE	
☐	*TC5_s*.P	%I2.4.P	Bool	TRUE	☒	FALSE	
☐	*TC6_m*.P	%I2.5.P	Bool	FALSE	☐	FALSE	
☐	*TC6_s*.P	%I2.6.P	Bool	TRUE	☒	FALSE	
☐	*TC7_m*.P	%I2.7.P	Bool	FALSE	☐	FALSE	
☐	*TC7_s*.P	%I3.0.P	Bool	TRUE	☒	FALSE	

Şekil 4.41 : Blok kurulduktan sonra çıkış rotasının set edilmesi.

Şekil 4.42 ile set olan ray devrelerinin tren girmesiyle meşgul duruma girmesiyle çıkış sinyalinin açılmayacağı gösterilmiştir.

Name	Address	Display f.	Monitori.	Bits	Consist.	Comment
"R1_Sq" P	%8.1.P	Bool	TRUE		☒ FALSE	Rota 1 çıkış rotası set
"BD_T" P	%0.0.P	Bool	FALSE		☐ FALSE	doğu yönüne blok kurma talebi
"BD_I" P	%0.1.P	Bool	FALSE		☐ FALSE	doğu yönüne blok kurma iptal talebi
"BD_Kq" P	%M4.4	Bool	FALSE		☐ FALSE	blok doğuya kuruldu
"BD_CYSKq" P	%M4.5	Bool	TRUE		☒ FALSE	doğuya çıkış sinyali açılmaz
"TC51_SETq" P	%M10.6	Bool	FALSE		☐ FALSE	tc51 set çıkışı
"TC2_SETq" P	%M1.5	Bool	FALSE		☐ FALSE	tc2 set çıkışı
"TC3_SETq" P	%M12.6	Bool	FALSE		☐ FALSE	tc3 set çıkışı
"TC4_SETq" P	%M13.7	Bool	TRUE		☒ FALSE	tc4 set çıkışı
"TC5_SETq" P	%M14.6	Bool	TRUE		☒ FALSE	tc5 set çıkışı
"TC6_SETq" P	%M15.5	Bool	TRUE		☒ FALSE	tc6 set çıkışı
"TC7_SETq" P	%M16.4	Bool	TRUE		☒ FALSE	tc7 set çıkışı
"TC8_SETq" P	%M17.3	Bool	TRUE		☒ FALSE	tc8 set çıkışı
"TC9_SETq" P	%M18.2	Bool	TRUE		☒ FALSE	tc9 set çıkışı
"TC10_SETq" P	%M19.2	Bool	TRUE		☒ FALSE	tc10 set çıkışı
"TC11_SETq" P	%M20.3	Bool	TRUE		☒ FALSE	tc11 set çıkışı
"TCA_m" P	%1.1.P	Bool	TRUE		☒ FALSE	a istasyonu istasyon içi bir ray devresi meşgul
"TC51_m" P	%11.3.P	Bool	FALSE		☐ FALSE	51 makas ray devresi meşgul bilgisi
"TC51_s" P	%1.4.P	Bool	FALSE		☐ FALSE	51 makas ray devresi serbest bilgisi
"TC2_m" P	%1.5.P	Bool	TRUE		☒ FALSE	yaklaşma ilk ray devresi meşgul bilgisi
"TC2_s" P	%1.6.P	Bool	FALSE		☐ FALSE	yaklaşma ilk ray devresi serbest bilgisi
"TC3_m" P	%11.7.P	Bool	TRUE		☒ FALSE	yaklaşma son ray devresi serbest bilgisi
"TC3_s" P	%12.0.P	Bool	FALSE		☐ FALSE	yaklaşma son ray devresi meşgul bilgisi
"TC4_m" P	%12.1.P	Bool	FALSE		☐ FALSE	kbs arkası ilk ray devresinin meşgul bilgisi
"TC4_s" P	%12.2.P	Bool	TRUE		☒ FALSE	kbs arkası ilk ray devresi serbest bilgisi
"TC5_m" P	%12.3.P	Bool	FALSE		☐ FALSE	
"TC5_s" P	%12.4.P	Bool	TRUE		☒ FALSE	
"TC6_m" P	%12.5.P	Bool	FALSE		☐ FALSE	
"TC6_s" P	%12.6.P	Bool	TRUE		☒ FALSE	
"TC7_m" P	%12.7.P	Bool	FALSE		☐ FALSE	
"TC7_s" P	%13.0.P	Bool	TRUE		☒ FALSE	
"TC8_m" P	%13.1.P	Bool	FALSE		☐ FALSE	

Şekil 4.42 : Trenin TC2 ray devresini meşgul etmesi.

Şekil 4.43 ile trenin KBS arkasına geçip overlapi de serbest bırakmasıyla durum geçiş diyagramının q6 durumuna geçerek talep halinde bir sonraki treni açık hatta alacak çıkış rotasının uygun olduğunu göstermektedir.

Name	Address	Display f.	Monitori.	Bits	Consist.	Comment
"BD_CYSKq" P	%M4.5	Bool	FALSE		☐ FALSE	doğuya çıkış sinyali açılmaz
"doğu_q1" P		Bool	FALSE		☐ FALSE	doğu blok yönü otomatik sıkunet durumu
"doğu_q2" P		Bool	FALSE		☐ FALSE	otomatik blok kuruldu durumu
"doğu_q3" P		Bool	FALSE		☐ FALSE	manuel olarak blok kuruldu durumu
"doğu_q4" P		Bool	FALSE		☐ FALSE	çıkış sinyali bloke durumu
"doğu_q5" P		Bool	FALSE		☐ FALSE	doğuya blok iptal edildi durumu
"doğu_q6" P		Bool	TRUE		☒ FALSE	çıkış ray devreleri serbest / çıkış rotası kurulabilir
"doğu_q7" P		Bool	FALSE		☐ FALSE	kbs arkası meşgulyaklaşma serbest
"doğu_q8" P		Bool	FALSE		☐ FALSE	kbs arkası & yaklaşma meşgul
"doğu_q9" P		Bool	FALSE		☐ FALSE	kbs arkası serbestyaklaşma meşgul
"doğu_q10" P		Bool	FALSE		☐ FALSE	hata durumu
"TC51_SETq" P	%M10.6	Bool	FALSE		☐ FALSE	tc51 set çıkışı
"TC2_SETq" P	%M1.5	Bool	FALSE		☐ FALSE	tc2 set çıkışı
"TC3_SETq" P	%M12.6	Bool	FALSE		☐ FALSE	tc3 set çıkışı
"TC4_SETq" P	%M13.7	Bool	FALSE		☐ FALSE	tc4 set çıkışı
"TC5_SETq" P	%M14.6	Bool	FALSE		☐ FALSE	tc5 set çıkışı
"TC6_SETq" P	%M15.5	Bool	TRUE		☒ FALSE	tc6 set çıkışı
"TC7_SETq" P	%M16.4	Bool	TRUE		☒ FALSE	tc7 set çıkışı
"TC8_SETq" P	%M17.3	Bool	TRUE		☒ FALSE	tc8 set çıkışı
"TC9_SETq" P	%M18.2	Bool	TRUE		☒ FALSE	tc9 set çıkışı
"TC10_SETq" P	%M19.2	Bool	TRUE		☒ FALSE	tc10 set çıkışı
"TC11_SETq" P	%M20.3	Bool	TRUE		☒ FALSE	tc11 set çıkışı
"TCA_m" P	%1.1.P	Bool	TRUE		☒ FALSE	a istasyonu istasyon içi bir ray devresi meşgul
"TC51_m" P	%11.3.P	Bool	FALSE		☐ FALSE	51 makas ray devresi meşgul bilgisi
"TC51_s" P	%1.4.P	Bool	TRUE		☒ FALSE	51 makas ray devresi serbest bilgisi
"TC2_m" P	%1.5.P	Bool	FALSE		☐ FALSE	yaklaşma ilk ray devresi meşgul bilgisi
"TC2_s" P	%1.6.P	Bool	TRUE		☒ FALSE	yaklaşma ilk ray devresi serbest bilgisi
"TC3_m" P	%11.7.P	Bool	FALSE		☐ FALSE	yaklaşma son ray devresi serbest bilgisi
"TC3_s" P	%12.0.P	Bool	TRUE		☒ FALSE	yaklaşma son ray devresi meşgul bilgisi
"TC4_m" P	%12.1.P	Bool	FALSE		☐ FALSE	kbs arkası ilk ray devresinin meşgul bilgisi
"TC4_s" P	%12.2.P	Bool	TRUE		☒ FALSE	kbs arkası ilk ray devresi serbest bilgisi
"TC5_m" P	%12.3.P	Bool	TRUE		☒ FALSE	
"TC5_s" P	%12.4.P	Bool	FALSE		☐ FALSE	tc5 blok ray devresi meşgul

Şekil 4.43 : Trenin açık hatta ilerleyip çıkış ray devresi grubunun serbest kalması.

Şekil 4.44 ile ilk trenin çıkış ray devresi grubunu serbest bırakmasının ardından R1_TKq çıkışıyla ikinci tren için tekrar kurularak q1 durumuna geçişini gösterilmiştir.

Name	Address	Display f...	Monitori...	Bits	Consist.	Comment
*doğu".q1		Bool	FALSE		☐ FALSE	doğu blok yönü otomatik sükunet durumu
*doğu".q2		Bool	TRUE		☒ FALSE	otomatik blok kuruldu durumu
*doğu".q3		Bool	FALSE		☐ FALSE	manuel olarak blok kuruldu durumu
*doğu".q4		Bool	FALSE		☐ FALSE	çıkış sinyali bloke durumu
*doğu".q5		Bool	FALSE		☐ FALSE	doğuya blok iptal edildi durumu
*doğu".q6		Bool	FALSE		☐ FALSE	çıkış ray devreleri serbest / çıkış rotası kurulabilir
*doğu".q7		Bool	FALSE		☐ FALSE	kbs arkası meşgul&yaklaşma serbest
*doğu".q8		Bool	FALSE		☐ FALSE	kbs arkası & yaklaşma meşgul
*doğu".q9		Bool	FALSE		☐ FALSE	kbs arkası serbest&yaklaşma meşgul
*doğu".q10		Bool	FALSE		☐ FALSE	hata durumu
*BD_CYSKq"	%M4.5	Bool	FALSE		☐ FALSE	doğuya çıkış sinyali açılmaz
*R1_TKq".P	%I7.7.P	Bool	TRUE		☒ FALSE	
*TC51_SETq"	%M10.6	Bool	TRUE		☒ FALSE	tc51 set çıkışı
*TC2_SETq"	%M11.5	Bool	TRUE		☒ FALSE	tc2 set çıkışı
*TC3_SETq"	%M12.6	Bool	TRUE		☒ FALSE	tc3 set çıkışı
*TC4_SETq"	%M13.7	Bool	TRUE		☒ FALSE	tc4 set çıkışı
*TC5_SETq"	%M14.6	Bool	FALSE		☐ FALSE	tc5 set çıkışı
*TC6_SETq"	%M15.5	Bool	TRUE		☒ FALSE	tc6 set çıkışı
*TC7_SETq"	%M16.4	Bool	TRUE		☒ FALSE	tc7 set çıkışı
*TC8_SETq"	%M17.3	Bool	TRUE		☒ FALSE	tc8 set çıkışı
*TC9_SETq"	%M18.2	Bool	TRUE		☒ FALSE	tc9 set çıkışı
*TC10_SETq"	%M19.2	Bool	TRUE		☒ FALSE	tc10 set çıkışı
*TC11_SETq"	%M20.3	Bool	TRUE		☒ FALSE	tc11 set çıkışı
*TCA_m".P	%I1.1.P	Bool	TRUE		☒ FALSE	a istasyonu istasyon içi bir ray devresi meşgul
*TC51_m".P	%I1.3.P	Bool	FALSE		☐ FALSE	51 makas ray devresi meşgul bilgisi
*TC51_s".P	%I1.4.P	Bool	TRUE		☒ FALSE	51 makas ray devresi serbest bilgisi
*TC2_m".P	%I1.5.P	Bool	FALSE		☐ FALSE	yaklaşma ilk ray devresi meşgul bilgisi
*TC2_s".P	%I1.6.P	Bool	TRUE		☒ FALSE	yaklaşma ilk ray devresi serbest bilgisi
*TC3_m".P	%I1.7.P	Bool	FALSE		☐ FALSE	yaklaşma son ray devresi serbest bilgisi
*TC3_s".P	%I2.0.P	Bool	TRUE		☒ FALSE	yaklaşma son ray devresi meşgul bilgisi
*TC4_m".P	%I2.1.P	Bool	FALSE		☐ FALSE	kbs arkası ilk raydevresinin meşgul bilgisi
*TC4_s".P	%I2.2.P	Bool	TRUE		☒ FALSE	kbs arkası ilk ray devresi serbest bilgisi

Şekil 4.44 : Açık hatta 2. trenin gönderilmesi için tekrar blok kurulması.

Şekil 4.45 de bloğun doğuya kurularak blok sinyallerinin açılması, Şekil 4.46 da alıcı istasyon giriş sinyaline göre önceki blok sinyalinin değişimi, Şekil 4.47 de batıya blok kurularak sinyallerin açılması, Şekil 4.48 de blok her iki yön için sükunetteyken blok sinyallerinin bildirimleri PLCSIM programında simule edilmiştir.

SIM table_1							
	Name	Address	Display f...	Monitor/...	Bits	Consist...	Comment
✓	"BD_IDq"	%M41.0	Bool	FALSE		☐ FALSE	doğu yönü sükunet halinde
✓	"BD_Kq"	%M41.4	Bool	TRUE		☒ FALSE	blok doğuya kuruldu
	"BD_YKq"	%M41.1	Bool	TRUE		☒ FALSE	doğu yönü kilitlendi
	"SKBS1_Sq"	%Q3.0	Bool	FALSE		☐ FALSE	KBS1 sarı
	"SKBS1_Yq"	%Q3.1	Bool	TRUE		☒ FALSE	KBS1 yeşil
	"SKBS1_Kq"	%Q3.2	Bool	FALSE		☐ FALSE	KBS1 kırmızı
	"SB53_Sq"	%Q0.6	Bool	FALSE		☐ FALSE	B53 Sarı
	"SB53_Yq"	%Q0.7	Bool	TRUE		☒ FALSE	B53 Yeşil
	"SB53_Kq"	%Q1.0	Bool	FALSE		☐ FALSE	B53 Kırmızı
	"SB55_Sq"	%Q1.4	Bool	FALSE		☐ FALSE	B55 Sarı
	"SB55_Yq"	%Q1.5	Bool	TRUE		☒ FALSE	B55 Yeşil
	"SB55_Kq"	%Q1.6	Bool	FALSE		☐ FALSE	B55 Kırmızı
	"SB57_Sq"	%Q2.2	Bool	TRUE		☒ FALSE	B57 Sarı
	"SB57_Yq"	%Q2.3	Bool	FALSE		☐ FALSE	B57 Yeşil
	"SB57_Kq"	%Q2.4	Bool	FALSE		☐ FALSE	B57 Kırmızı
	"SB2D_pq"	%M3.2	Bool	FALSE		☐ FALSE	b ist 2D giriş sinyali hareket yetkisi var
	"SB2D_kq"	%M3.3	Bool	TRUE		☒ FALSE	b ist 2D giriş sinyali kırmızı
	"SS2_pq"	%M3.0	Bool	FALSE		☐ FALSE	a ist 52B giriş sinyalinde hareket yetkisi
	"SS2_kq"	%M3.1	Bool	TRUE		☒ FALSE	a ist 52B giriş sinyali kırmızı
	"SKBS2_Sq"	%Q0.3	Bool	FALSE		☐ FALSE	KBS2 sarı
	"SKBS2_Yq"	%Q0.4	Bool	FALSE		☐ FALSE	KBS2 yeşil
	"SKBS2_Kq"	%Q0.5	Bool	TRUE		☒ FALSE	KBS2 kırmızı
	"SB54_Sq"	%Q1.1	Bool	FALSE		☐ FALSE	B54 Sarı
	"SB54_Yq"	%Q1.2	Bool	FALSE		☐ FALSE	B54 Yeşil
	"SB54_Kq"	%Q1.3	Bool	TRUE		☒ FALSE	B54 Kırmızı
	"SB56_Sq"	%Q1.7	Bool	FALSE		☐ FALSE	B56 Sarı
	"SB56_Yq"	%Q2.0	Bool	FALSE		☐ FALSE	B56 Yeşil
	"SB56_Kq"	%Q2.1	Bool	TRUE		☒ FALSE	B56 Kırmızı
	"SB58_Sq"	%Q2.5	Bool	FALSE		☐ FALSE	B58 Sarı
	"SB58_Yq"	%Q2.6	Bool	FALSE		☐ FALSE	B58 Yeşil
	"SB58_Kq"	%Q2.7	Bool	TRUE		☒ FALSE	B58 Kırmızı
	"BB_IDq"	%M42.1	Bool	TRUE		☒ FALSE	batı yönü sükunet halinde
	"BB_Kq"	%M42.5	Bool	FALSE		☐ FALSE	blok batıya kuruldu

Şekil 4.45 : Doğu yönüne blok kurularak sinyallerin açılması.

SIM table_1							
	Name	Address	Display f...	Monitor/...	Bits	Consist...	Comment
	"BD_IDq"	%M41.0	Bool	FALSE		☐ FALSE	doğu yönü sükunet halinde
	"BD_Kq"	%M41.4	Bool	TRUE		☒ FALSE	blok doğuya kuruldu
	"BD_YKq"	%M41.1	Bool	TRUE		☒ FALSE	doğu yönü kilitlendi
	"SKBS1_Sq"	%Q3.0	Bool	FALSE		☐ FALSE	KBS1 sarı
	"SKBS1_Yq"	%Q3.1	Bool	TRUE		☒ FALSE	KBS1 yeşil
	"SKBS1_Kq"	%Q3.2	Bool	FALSE		☐ FALSE	KBS1 kırmızı
	"SB53_Sq"	%Q0.6	Bool	FALSE		☐ FALSE	B53 Sarı
	"SB53_Yq"	%Q0.7	Bool	TRUE		☒ FALSE	B53 Yeşil
	"SB53_Kq"	%Q1.0	Bool	FALSE		☐ FALSE	B53 Kırmızı
	"SB55_Sq"	%Q1.4	Bool	FALSE		☐ FALSE	B55 Sarı
	"SB55_Yq"	%Q1.5	Bool	TRUE		☒ FALSE	B55 Yeşil
	"SB55_Kq"	%Q1.6	Bool	FALSE		☐ FALSE	B55 Kırmızı
	"SB57_Sq"	%Q2.2	Bool	FALSE		☐ FALSE	B57 Sarı
	"SB57_Yq"	%Q2.3	Bool	TRUE		☒ FALSE	B57 Yeşil
	"SB57_Kq"	%Q2.4	Bool	FALSE		☐ FALSE	B57 Kırmızı
	"SB2D_pq"	%M3.2	Bool	TRUE		☒ FALSE	b ist 2D giriş sinyali hareket yetkisi var
	"SB2D_kq"	%M3.3	Bool	FALSE		☐ FALSE	b ist 2D giriş sinyali kırmızı
	"SS2_pq"	%M3.0	Bool	FALSE		☐ FALSE	a ist 52B giriş sinyalinde hareket yetkisi
	"SS2_kq"	%M3.1	Bool	TRUE		☒ FALSE	a ist 52B giriş sinyali kırmızı
	"SKBS2_Sq"	%Q0.3	Bool	FALSE		☐ FALSE	KBS2 sarı
	"SKBS2_Yq"	%Q0.4	Bool	FALSE		☐ FALSE	KBS2 yeşil
	"SKBS2_Kq"	%Q0.5	Bool	TRUE		☒ FALSE	KBS2 kırmızı
	"SB54_Sq"	%Q1.1	Bool	FALSE		☐ FALSE	B54 Sarı
	"SB54_Yq"	%Q1.2	Bool	FALSE		☐ FALSE	B54 Yeşil
	"SB54_Kq"	%Q1.3	Bool	TRUE		☒ FALSE	B54 Kırmızı
	"SB56_Sq"	%Q1.7	Bool	FALSE		☐ FALSE	B56 Sarı
	"SB56_Yq"	%Q2.0	Bool	FALSE		☐ FALSE	B56 Yeşil
	"SB56_Kq"	%Q2.1	Bool	TRUE		☒ FALSE	B56 Kırmızı
	"SB58_Sq"	%Q2.5	Bool	FALSE		☐ FALSE	B58 Sarı
	"SB58_Yq"	%Q2.6	Bool	FALSE		☐ FALSE	B58 Yeşil
	"SB58_Kq"	%Q2.7	Bool	TRUE		☒ FALSE	B58 Kırmızı
	"BB_IDq"	%M42.1	Bool	TRUE		☒ FALSE	batı yönü sükunet halinde

Şekil 4.46 : B2D sinyaline göre BS7 sinyalinin değişimi.

Name	Address	Display f...	Monitori...	Bits	Consist...	Comment
*BD_IDq	%M4.1.0	Bool	TRUE		☒ FALSE	doğru yönü sükunet halinde
*BD_YKq	%M4.1.1	Bool	FALSE		☐ FALSE	doğru yönü kilitlendi
*SKB51_Sq	%Q3.0	Bool	FALSE		☐ FALSE	KB51 san
*SKB51_Yq	%Q3.1	Bool	FALSE		☐ FALSE	KB51 yeşil
*SKB51_Kq	%Q3.2	Bool	TRUE		☒ FALSE	KB51 kırmızı
*SB53_Sq	%Q0.6	Bool	FALSE		☐ FALSE	B53 San
*SB53_Yq	%Q0.7	Bool	FALSE		☐ FALSE	B53 Yeşil
*SB53_Kq	%Q1.0	Bool	TRUE		☒ FALSE	B53 Kırmızı
*SB55_Sq	%Q1.4	Bool	FALSE		☐ FALSE	B55 San
*SB55_Yq	%Q1.5	Bool	FALSE		☐ FALSE	B55 Yeşil
*SB55_Kq	%Q1.6	Bool	TRUE		☒ FALSE	B55 Kırmızı
*SB57_Sq	%Q2.2	Bool	FALSE		☐ FALSE	B57 San
*SB57_Yq	%Q2.3	Bool	FALSE		☐ FALSE	B57 Yeşil
*SB57_Kq	%Q2.4	Bool	TRUE		☒ FALSE	B57 Kırmızı
*SB2D_pq	%M3.2	Bool	TRUE		☒ FALSE	b ist 2D giriş sinyali hareket yetkisi var
*SB2D_kq	%M3.3	Bool	FALSE		☐ FALSE	b ist 2D giriş sinyali kırmızı
*S52_pq	%M3.0	Bool	FALSE		☐ FALSE	a ist 52B giriş sinyali hareket yetkisi
*S52_kq	%M3.1	Bool	TRUE		☒ FALSE	a ist 52B giriş sinyali kırmızı
*SKB52_Sq	%Q0.3	Bool	TRUE		☒ FALSE	KB52 san
*SKB52_Yq	%Q0.4	Bool	FALSE		☐ FALSE	KB52 yeşil
*SKB52_Kq	%Q0.5	Bool	FALSE		☐ FALSE	KB52 kırmızı
*SB54_Sq	%Q1.1	Bool	FALSE		☐ FALSE	B54 San
*SB54_Yq	%Q1.2	Bool	TRUE		☒ FALSE	B54 Yeşil
*SB54_Kq	%Q1.3	Bool	FALSE		☐ FALSE	B54 Kırmızı
*SB56_Sq	%Q1.7	Bool	FALSE		☐ FALSE	B56 San
*SB56_Yq	%Q2.0	Bool	TRUE		☒ FALSE	B56 Yeşil
*SB56_Kq	%Q2.1	Bool	FALSE		☐ FALSE	B56 Kırmızı
*SB58_Sq	%Q2.5	Bool	FALSE		☐ FALSE	B58 San
*SB58_Yq	%Q2.6	Bool	TRUE		☒ FALSE	B58 Yeşil
*SB58_Kq	%Q2.7	Bool	FALSE		☐ FALSE	B58 Kırmızı
*BB_YKq	%M4.2.2	Bool	TRUE		☒ FALSE	batı yönü kilitlendi
*BB_Kq	%M4.2.5	Bool	TRUE		☒ FALSE	blok batıya kuruldu
*BB_IDq	%M4.2.1	Bool	FALSE		☐ FALSE	batı yönü sükunet halinde

Şekil 4.47 : Batıya blok kurularak sinyallerin açılması.

Name	Address	Display f...	Monitori...	Bits	Consist...	Comment
*BD_Kq	%M4.1.4	Bool	FALSE		☐ FALSE	blok doğruya kuruldu
*BD_IDq	%M4.1.0	Bool	TRUE		☒ FALSE	doğruya sükunet halinde
*SKB51_Sq	%Q3.0	Bool	FALSE		☐ FALSE	KB51 san
*SKB51_Yq	%Q3.1	Bool	FALSE		☐ FALSE	KB51 yeşil
*SKB51_Kq	%Q3.2	Bool	TRUE		☒ FALSE	KB51 kırmızı
*SB53_Sq	%Q0.6	Bool	FALSE		☐ FALSE	B53 San
*SB53_Yq	%Q0.7	Bool	FALSE		☐ FALSE	B53 Yeşil
*SB53_Kq	%Q1.0	Bool	TRUE		☒ FALSE	B53 Kırmızı
*SB55_Sq	%Q1.4	Bool	FALSE		☐ FALSE	B55 San
*SB55_Yq	%Q1.5	Bool	FALSE		☐ FALSE	B55 Yeşil
*SB55_Kq	%Q1.6	Bool	TRUE		☒ FALSE	B55 Kırmızı
*SB57_Sq	%Q2.2	Bool	FALSE		☐ FALSE	B57 San
*SB57_Yq	%Q2.3	Bool	FALSE		☐ FALSE	B57 Yeşil
*SB57_Kq	%Q2.4	Bool	TRUE		☒ FALSE	B57 Kırmızı
*SB2D_pq	%M3.2	Bool	FALSE		☐ FALSE	b ist 2D giriş sinyali hareket yetkisi var
*SB2D_kq	%M3.3	Bool	TRUE		☒ FALSE	b ist 2D giriş sinyali kırmızı
*S52_pq	%M3.0	Bool	FALSE		☐ FALSE	a ist 52B giriş sinyali hareket yetkisi
*S52_kq	%M3.1	Bool	TRUE		☒ FALSE	a ist 52B giriş sinyali kırmızı
*SKB52_Sq	%Q0.3	Bool	FALSE		☐ FALSE	KB52 san
*SKB52_Yq	%Q0.4	Bool	FALSE		☐ FALSE	KB52 yeşil
*SKB52_Kq	%Q0.5	Bool	TRUE		☒ FALSE	KB52 kırmızı
*SB54_Sq	%Q1.1	Bool	FALSE		☐ FALSE	B54 San
*SB54_Yq	%Q1.2	Bool	FALSE		☐ FALSE	B54 Yeşil
*SB54_Kq	%Q1.3	Bool	TRUE		☒ FALSE	B54 Kırmızı
*SB56_Sq	%Q1.7	Bool	FALSE		☐ FALSE	B56 San
*SB56_Yq	%Q2.0	Bool	FALSE		☐ FALSE	B56 Yeşil
*SB56_Kq	%Q2.1	Bool	TRUE		☒ FALSE	B56 Kırmızı
*SB58_Sq	%Q2.5	Bool	FALSE		☐ FALSE	B58 San
*SB58_Yq	%Q2.6	Bool	FALSE		☐ FALSE	B58 Yeşil
*SB58_Kq	%Q2.7	Bool	TRUE		☒ FALSE	B58 Kırmızı
*BB_IDq	%M4.2.1	Bool	TRUE		☒ FALSE	batıya sükunet halinde
*BB_Kq	%M4.2.5	Bool	FALSE		☐ FALSE	blok doğruya kuruldu

Şekil 4.48 : Her iki yönün sükunete alınması ile sinyallerin durumu.

5. SONUÇ VE ÖNERİLER

Bu tez çalışmasında sabit bloklu sinyalizasyon sistemler için açık hatta ve komşu iki istasyonun birbirine bakan çıkış rotaları arasında hatada güvenli anlaşılan sağlayan bir merkezi otomatik blok kontrolörü geliştirilmiştir. Bu şekilde takip ve yön koruma fonksiyonlarının sağlandığı tüm açık hat üzerinde korunan bir yol formu oluşturulmuştur.

Otomatik blok kontrolörü, emniyet kritik sistemler için önerilen fonksiyonel emniyetle ilgili standartlara uygun metodoloji ve yaklaşımlarla tasarlanıp gerçekleştirilmiştir. Bunun için sistem, modüler bir yapıda alt sistemlere ayrılıp fonksiyonel gereklilikleri belirlenmiştir. Alt sistemler durum geçiş diyagramlarıyla modellenip mantıksal eşitlikleri SCL dilinde PLC koduna dönüştürülmüştür. Siemens TIA Portal programı kullanılarak gerçekleştirilen merkezi otomatik blok kontrolörün PLCSIM ile simülasyonu yapılmıştır.

Gelecek çalışmalarda hareketli blok esasına dayanan sinyalizasyon sistemleri için açık hat üzerinde takip ve yön koruma fonksiyonlarını sağlayan bir blok kontrol sistemi geliştirilmesi hedeflenmektedir.



KAYNAKLAR

- [1] **Url-1** <https://en.wikipedia.org/wiki/Safety-critical_system>, erişim tarihi 29.04.2021.
- [2] **Boulanger, J. L.** (2015). *CENELEC 50128 and IEC 62279 Standards*. ISTE Ltd and John Wiley & Sons, Inc, London.
- [3] **Theeg, G. & Vlasenko, S.** (2009). *Railway Signalling and Interlocking – International Compendium*, Eurailpress, Hamburg.
- [4] **Pachl, J.** (2020). *Railway Signalling Principles*, Retrieved from <<http://www.joernpachl.de/rsp.htm>>, Braunschweig.
- [5] **Hansen, I. A. & Pachl, J.** (2014). *Railway Timetabling Operations*, Eurailpress, Hamburg.
- [6] **Subaşı, S.** (2014). *İdari İster Belgesi*, YM IDIS Ulasim Teknolojileri Demiryolu İzleme ve Sinyalizasyon Projesi, Istanbul.
- [7] **Cassandras, C. G. & Lafortune, S.** (2008). *Introduction to Discrete Event Systems* Second Edition, New York: Springer Science+Business Media, LLC, New York.
- [8] **Hall, S.** (2001). *Modern Signalling Handbook*, Ian Allan Publishing, England.
- [9] **Hruz B., Zhou M. C.** (2007). *Modeling and Control of Discrete-Event Dynamic Systems: With Petri Nets and Other Tools*, Springer, London.
- [10] **Durmus, M. S., Ustoglu, I., Tsarev, R. Y., Schwarz, M.** (2016). Modular Fault Diagnosis in Fixed-Block Railway Signalling Systems, *IFAC-PapersOnLine* 49-3 459-464
- [11] **IEC 61508-3.** (2010). *Functional Safety of Electrical/Electronic/Programmable electronic safety-related systems, Part 3: Software requirements*. European Committee for Electrotechnical Standardization, Brussels.
- [12] **EN 50128.** (2011). *Railway Applications, Communications, signalling and processing systems, Software for railway control and protection systems*. European Committee for Electrotechnical Standardization, Brussels.
- [13] **Malakar, B., Roy, B. K.** (2014). Railway Fail-Safe Signalization and Interlocking Design Based On Automation Petri Net, *ICICES2014 - India: S.A. Engineering College, Chennai, Tamil Nadu*.
- [14] **Murata, T.** (1989). Petri Nets: Properties, Analysis and Applications, Proc. of IEEE, vol. 77, no. 4, 1989, pp. 541-580.
- [15] **Durmus, S. M., Yıldırım, U., Eris, O., Soylemez, M. T.** (2012). Safety-Critical Interlocking Software Development Process for Fixed-Block

Signalization Systems, *13th IFAC Symposium on Control in Transportation Systems*, Sofia: Bulgaria.

- [16] **Baskocagil, C.** (2014). *Demiryolu anlaşıman sistemlerinin petri ağıları ile tasarımı ve gereklenmesi*. (Doktora tezi). İstanbul Teknik Üniversitesi, Lisanüstü Eğitim Enstitüsü, İstanbul.
- [17] **Eris, O., Mutlu, I.** (2010). Design of Signal Control Structures Using Formal Methods for Railway Interlocking Systems, *11th Int. Conf. Control, Automation, Robotics and Vision*, Singapore.
- [18] **Soylemez, M. T., Durmus, S. M., Yıldırım, U., Turk, S., Sonat A.** (2011). The Application Of Automation Theory To Railway Signalization Systems: The Case Of Turkish National Railway Signalization Project, *Proceedings of the 18th World Congress The International Federation of Automatic Control Milano*, Italy: August 28 - September 2.
- [19] **Dincel, E. & Kurtulan, S.** (2012). Interlocking and automatic operating system design with automaton method, *13th IFAC Symposium on control in transportation systems*, Sofia, Bulgaria: September 12-13.
- [20] **Bellek, M.** (2013). *Design and RAMS analysis of railway interlocking systems using formal methods*. (Yüksek lisans tezi). İstanbul Teknik Üniversitesi, Lisanüstü Eğitim Enstitüsü, İstanbul.
- [21] **IEC 61131-3.** (1993). *International Electrotechnical Commission Programmable Controllers, Part 3 Programming Languages*, Geneva.
- [22] **Kurtalan, S.** (2017). *PLC ile Endüstriyel Otomasyon*, Birsen Yayınevi, İstanbul.
- [23] **Url-2** <<https://www.automation.siemens.com/sce-static/learning-training-documents/tia-portal/advanced-programming-s7-1200/sce-051-201-scl-s7-1200-r1709-en.pdf>>, erişim tarihi 24.06.2020.
- [24] **Url-3** <https://www.wikiwand.com/en/Track_circuit>, erişim tarihi 04.05.2021.
- [25] **Stanley, P.** (2011). *ETCS for Engineers*, Eurailpress, Hamburg.
- [26] **Aubertin, F. J.** (2018). *Your Guide to Railway Signals*, Simmons-Boardman Books Inc, Omaha.
- [27] **EN 50126.** (2018). *Railway Applications – The specification and demonstration of reliability, availability, maintainability and safety (RAMS)*, European Committee for Electrotechnical Standardization, Brussels.
- [28] **EN 50129.** (2007). *Railway Applications – Communication, signaling and processing systems – Safety related electronic systems for signalling*, European Committee for Electrotechnical Standardization, Brussels.

ÖZGEÇMİŞ

Ad-Soyad : Muhammed İkbāl Yıldız

ÖĞRENİM DURUMU:

- **Lisans** : 2013, Süleyman Demirel Üniversitesi, Mühendislik Fakültesi, Elektronik ve Haberleşme Mühendisliği
- **Yükseklisans** : 2021, İstanbul Teknik Üniversitesi, Raylı Sistemler Anabilim Dalı, Raylı Sistemler Mühendisliği

MESLEKİ DENEYİM VE ÖDÜLLER:

- TCDD – Sinyalizasyon ve Telekomünikasyon Mühendisi, (2016 – ..)