

T.C.  
YILDIZ TEKNİK ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ

YÜKSEK DOĞRULUKLU TÜMLEŞİK POTANSİYOSTAT  
TASARIMI

Serdar TOPRAK

YÜKSEK LİSANS TEZİ  
Elektronik ve Haberleşme Mühendisliği Anabilim Dalı  
Elektronik Programı

Danışman  
Doç. Dr. Revna ACAR VURAL

Eş-Danışman  
Dr. Öğr. Üyesi Okan Zafer BATUR

Ocak, 2022

T.C.  
YILDIZ TEKNİK ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ

**YÜKSEK DOĞRULUKLU TÜMLEŞİK POTANSİYOSTAT TASARIMI**

Serdar TOPRAK tarafından hazırlanan tez çalışması 12.01.2022 tarihinde aşağıdaki jüri tarafından Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü Elektronik ve Haberleşme Mühendisliği Anabilim Dalı Elektronik Programı **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Doç. Dr. Revna ACAR VURAL  
Yıldız Teknik Üniversitesi  
Danışman

Dr. Öğr. Üyesi Okan Zafer BATUR  
İstanbul Bilgi Üniversitesi  
Eş-Danışman

**Jüri Üyeleri**

Doç. Dr. Revna ACAR VURAL, Danışman  
Yıldız Teknik Üniversitesi

---

Doç.Dr. Sadiye Nergis TURAL POLAT, Üye  
Yıldız Teknik Üniversitesi

---

Doç. Dr. ENGİN AFACAN, Üye  
Gebze Teknik Üniversitesi

---

Danışmanım Doç. Dr. Revna ACAR VURAL ve Eş Danışmanım Dr. Öğr. Üyesi Okan Zafer BATUR sorumluluğunda tarafımda hazırlanan Yüksek Doğruluklu Tümüleşik Potansiyostat Tasarımı başlıklı çalışmada veri toplama ve veri kullanımında gerekli yasal izinleri aldığımı, diğer kaynaklardan aldığım bilgileri ana metin ve referanslarda eksiksiz gösterdiğimi, araştırma verilerine ve sonuçlarına ilişkin çarpıtma ve/veya sahtecilik yapmadığımı, çalışmam süresince bilimsel araştırma ve etik ilkelerine uygun davrandığımı beyan ederim. Beyanımın aksinin ispatı halinde her türlü yasal sonucu kabul ederim.

Serdar TOPRAK

İmza

*Aileme*



## TEŞEKKÜR

---

Tez çalışması süresince her zaman yardımlarıyla yol gösteren, desteğini hiçbir zaman esirgemeyen, her zaman yüksek motivasyonla çalışmaya teşvik eden, kıymetli zamanlarını ayırıp bilgi ve birikimlerini sabırla ve büyük ilgiyle bana faydalı olabilecek şekilde aktaran ve geçirdiğim süreçte yardımlarını ve samimiyetini esirgemeyen kıymetli danışmanlarım Doç.Dr. Revna ACAR VURAL ve Dr.Öğr. Üyesi Okan Zafer BATUR'a, bu çalışmayı yapmam için beni destekleyen ve her aşamada manevi olarak yanımda olan abime, anneme ve babama teşekkür ederim.

Serdar TOPRAK

# İÇİNDEKİLER

---

|                                                        |             |
|--------------------------------------------------------|-------------|
| <b>SİMGE LİSTESİ</b>                                   | <b>viii</b> |
| <b>KISALTMA LİSTESİ</b>                                | <b>ix</b>   |
| <b>ŞEKİL LİSTESİ</b>                                   | <b>x</b>    |
| <b>TABLO LİSTESİ</b>                                   | <b>xiii</b> |
| <b>ÖZET</b>                                            | <b>xiv</b>  |
| <b>ABSTRACT</b>                                        | <b>xvi</b>  |
| <b>1 GİRİŞ</b>                                         | <b>1</b>    |
| 1.1 Literatür Taraması . . . . .                       | 1           |
| 1.2 Tezin Amacı . . . . .                              | 10          |
| 1.3 Hipotez . . . . .                                  | 11          |
| <b>2 ELEKTROKİMYASAL ANALİZE GİRİŞ</b>                 | <b>12</b>   |
| 2.1 Elektrokimyasal Hücreler ve Reaksiyonlar . . . . . | 12          |
| 2.1.1 Elektrokimyasal Hücre Eşdeğer Devresi . . . . .  | 14          |
| 2.2 Elektroanalitik Teknikler . . . . .                | 15          |
| 2.2.1 Voltametrik Metotlar . . . . .                   | 15          |
| <b>3 POTANSİYOSTAT DEVRE TASARIMI</b>                  | <b>19</b>   |
| 3.1 Kontrol Yükselteci . . . . .                       | 19          |
| 3.1.1 Kararlılık Cevabı Analizi . . . . .              | 21          |
| 3.1.2 Ofset Voltaj Simülasyonu . . . . .               | 21          |
| 3.1.3 Ortak Mod Reddetme Oranı (CMRR) . . . . .        | 22          |
| 3.1.4 Giriş Ortak Mod Aralığı (ICMR) . . . . .         | 22          |
| 3.1.5 Performans Özeti . . . . .                       | 22          |
| 3.2 Akım Taşıyıcı Devre Tasarımı . . . . .             | 22          |
| 3.3 OTA Tasarımı . . . . .                             | 24          |
| 3.3.1 Ofset Volataj Simülasyonu . . . . .              | 27          |
| 3.3.2 Ortak Mod Reddetme Oranı (CMRR) . . . . .        | 27          |

|          |                                                                      |           |
|----------|----------------------------------------------------------------------|-----------|
| 3.3.3    | Giriş Ortak Mod Aralığı (ICMR) . . . . .                             | 29        |
| 3.3.4    | Performans Özeti . . . . .                                           | 29        |
| 3.4      | Düzenlenmiş Akım Aynası Tasarımı . . . . .                           | 29        |
| <b>4</b> | <b>POTANSİYOSTAT DEVRE SİMULASYONU</b>                               | <b>35</b> |
| 4.1      | Potansiyostatın Uyguladığı Voltaj Doğruluğu ve Kararlılığı . . . . . | 35        |
| 4.2      | Potesiyostat Akım Okuma Simülasyonu . . . . .                        | 37        |
| 4.2.1    | Akım Lineerliği . . . . .                                            | 37        |
| 4.2.2    | Akım Doğruluğu . . . . .                                             | 38        |
| 4.3      | Potansiyostat Güç Tüketimi . . . . .                                 | 42        |
| 4.4      | Döngüsel Voltammogram Potansiyostat Test Sonuçları . . . . .         | 43        |
| <b>5</b> | <b>SONUÇ VE ÖNERİLER</b>                                             | <b>45</b> |
|          | <b>KAYNAKÇA</b>                                                      | <b>48</b> |
|          | <b>TEZDEN ÜRETİLMİŞ YAYINLAR</b>                                     | <b>52</b> |

## SİMGE LİSTESİ

---

|            |                                |
|------------|--------------------------------|
| $I_{sen}$  | Algılanan elektrot akımı       |
| $k_B$      | Boltzman sabiti                |
| $I_{out}$  | Çıkış akımı                    |
| $C_{dl}$   | Çift katmanlı kapasitör        |
| $R_s$      | Çözelti direnci                |
| $A_{DM}$   | Diferansiyel mod kazancı       |
| $e$        | Elektron                       |
| $Z$        | Empedans                       |
| $Hz$       | Frekans                        |
| $g_m$      | Geçiş iletkenliği              |
| $I_{in}$   | Giriş akımı                    |
| $V_{cell}$ | Hücre potansiyeli              |
| $k\Omega$  | Kiloohm                        |
| $M\Omega$  | Megaohm                        |
| $\mu F$    | MikroFarad                     |
| $\mu W$    | MikroWatt                      |
| $A_{CM}$   | Ortak mod kazancı              |
| $T$        | Sıcaklık                       |
| $C_{ox}$   | Transistör oksit kapasitansı   |
| $I_D$      | Transistör savak (drain) akımı |
| $C_L$      | Yük kapasitansı                |
| $t$        | Zaman                          |

## KISALTMA LİSTESİ

---

|         |                                                                                |
|---------|--------------------------------------------------------------------------------|
| ADC     | Analog-dijital donüřtürücü (Analog-Digital Conveter)                           |
| CE      | Karşı elektrot (Counter electrode)                                             |
| CMRR    | Ortak Mod Reddetme Oranı (Common-mode rejection ratio)                         |
| dB      | Desibel                                                                        |
| DC      | Doğru akım (Direct current)                                                    |
| GBW     | Kazanç bant genişliği (gain bandwidth)                                         |
| ICMR    | Ortak giriş mod aralığı (Input common mode range)                              |
| L       | Transistör uzunluğu                                                            |
| OTA     | İřlemsel geçiř iletkenliği yükselteci (Operational transconductance amplifier) |
| PSRR    | Güç kaynağı reddetme oranı (Power supply rejection ratio)                      |
| RE      | Referans elektrot (Reference electrode)                                        |
| Std Dev | Standart sapma (Standard deviation)                                            |
| TIA     | Transempedans yükselteç ( Transipedance amplifier)                             |
| W       | Transistör genişliği                                                           |
| WE      | Çalışma elektrodu (Working clectrode)                                          |

## ŞEKİL LİSTESİ

|            |                                                                                                                                                                                                                                                                          |    |
|------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| Şekil 1.1  | Rezistif geribesleme transempedans yükselteç tabanlı potansiyostat devresi. . . . .                                                                                                                                                                                      | 2  |
| Şekil 1.2  | pseudo-direç geribesleme transempedans yükselteç [11]. . . . .                                                                                                                                                                                                           | 2  |
| Şekil 1.3  | Kapasitif geribesleme transempedans yükselteç tabanlı potansiyostat devresi. . . . .                                                                                                                                                                                     | 3  |
| Şekil 1.4  | Kapasitif geribesleme transempedans yükseltecinde gürültü azaltma devresi [13]. . . . .                                                                                                                                                                                  | 4  |
| Şekil 1.5  | Akım aynası tabanlı potansiyostat devresi [7]. . . . .                                                                                                                                                                                                                   | 4  |
| Şekil 1.6  | Yüksek kararlılığa sahip akım aynası tabanlı potansiyostat devresi. .                                                                                                                                                                                                    | 5  |
| Şekil 1.7  | Geliştirilmiş kaskod akım aynası tabanlı potentiostat devresi [14].                                                                                                                                                                                                      | 5  |
| Şekil 1.8  | DC offset akımı ile çift yönlü akımı ölçebilen akım aynası tabanlı potentiostat. . . . .                                                                                                                                                                                 | 6  |
| Şekil 1.9  | Akım taşıyıcı tabanlı potansiyostat devresi. (a) Çalışma prensibi. (b) Kullanılan birinci nesil akım taşıyıcı devresi. . . . .                                                                                                                                           | 7  |
| Şekil 1.10 | R-TIA, C-TIA ve birinci nesil akım taşıyıcı tabanlı potansiyostat devrelerinin gürültü performansları [12]. . . . .                                                                                                                                                      | 8  |
| Şekil 1.11 | Redoks akım ölçümü için geliştirilmiş akım taşıyıcı tabanlı potansiyostat devresi . . . . .                                                                                                                                                                              | 8  |
| Şekil 1.12 | Akım taşıyıcı tabanlı potansiyostat devresinde dinamik eleman eşleştirme teniği [25] . . . . .                                                                                                                                                                           | 9  |
| Şekil 2.1  | İki elektrotlu elektrokimyasal ölçüm sistemi . . . . .                                                                                                                                                                                                                   | 12 |
| Şekil 2.2  | Elektrot-elektrolit arayüzü arasından gerçekleşen kimyasal reaksiyondan dolayı oluşan(a) indirgenme ve (b) yükseltgenme süreçlerinin temsili verilmiştir. [30]. . . . .                                                                                                  | 13 |
| Şekil 2.3  | Üç elektrotlu elektrokimyasal ölçüm sistemi . . . . .                                                                                                                                                                                                                    | 14 |
| Şekil 2.4  | Üç elektrotlu sistemin elektrokimyasal eşdeğer devresi . . . . .                                                                                                                                                                                                         | 15 |
| Şekil 2.5  | Elektroanalitik teknikler . . . . .                                                                                                                                                                                                                                      | 16 |
| Şekil 2.6  | Voltametrik metotların WE-RE arasında uygulanan giriş potansiyel ve çıkış akım grafikleri : kronoamperometri - <i>chronoamperometry</i> (CA), döngüsel voltametri - <i>cyclic voltammetry</i> (CV), kare dalga voltmetri - <i>square wave voltammetry</i> (SWV). . . . . | 16 |

|                   |                                                                                                                                                                                                                                    |    |
|-------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| <b>Şekil 2.7</b>  | Döngüsel voltametri çalışma prensibi. (a) WE-RE arasına uygulanan döngüsel pontasiyel grafiği. (b) Uygulanan potansiyele karşı, WE üzerinden algılanan akımın döngüsel voltammogram grafiği . . . . .                              | 18 |
| <b>Şekil 3.1</b>  | Tasarlanan potansiyostat devresinin genel şeması . . . . .                                                                                                                                                                         | 20 |
| <b>Şekil 3.2</b>  | Kontrol yükselteci devre şeması . . . . .                                                                                                                                                                                          | 20 |
| <b>Şekil 3.3</b>  | Kontrol yükselteci kararlılık simülasyonu . . . . .                                                                                                                                                                                | 21 |
| <b>Şekil 3.4</b>  | Kontrol yükseltecinin iki giriş arasındaki ofset voltajının Monte-Carlo analizi . . . . .                                                                                                                                          | 21 |
| <b>Şekil 3.5</b>  | Kontrol yükseltecinin Ortak Mod Reddetme Oranı (CMRR) . . . . .                                                                                                                                                                    | 22 |
| <b>Şekil 3.6</b>  | Kontrol yükseltecinin Giriş Ortak Mod Aralığı (ICMR) simülasyonu . . . . .                                                                                                                                                         | 23 |
| <b>Şekil 3.7</b>  | Tasarlanan akım taşıyıcı devresi . . . . .                                                                                                                                                                                         | 24 |
| <b>Şekil 3.8</b>  | Akım aynası temelli OTA şeması . . . . .                                                                                                                                                                                           | 25 |
| <b>Şekil 3.9</b>  | 0.18 $\mu\text{m}$ CMOS TSMC teknolojisi için $g_m/I_D$ simülasyonu . . . . .                                                                                                                                                      | 26 |
| <b>Şekil 3.10</b> | OTA'nın giriş kaynaklı gürültüsü. . . . .                                                                                                                                                                                          | 28 |
| <b>Şekil 3.11</b> | OTA girişleri arasındaki ofset simülasyonu. . . . .                                                                                                                                                                                | 28 |
| <b>Şekil 3.12</b> | OTA'nın ortak mod reddetme oranı . . . . .                                                                                                                                                                                         | 28 |
| <b>Şekil 3.13</b> | OTA'nın giriş ortak mod aralığı (ICMR) simülasyonu . . . . .                                                                                                                                                                       | 29 |
| <b>Şekil 3.14</b> | Akım taşıyıcı için öngerilim devresi . . . . .                                                                                                                                                                                     | 31 |
| <b>Şekil 3.15</b> | NMOS çifti düzenlenmiş akım aynasının geri besleme devresi. . . . .                                                                                                                                                                | 31 |
| <b>Şekil 3.16</b> | Akım taşıyıcı devresinin gürültü modeli. . . . .                                                                                                                                                                                   | 32 |
| <b>Şekil 3.17</b> | NMOS çifti düzenlenmiş akım aynasının sıcaklık ve süreç varyasyonları altında hata yüzdesi. . . . .                                                                                                                                | 34 |
| <b>Şekil 4.1</b>  | Kontrol yükseltecinin doğruluğu . . . . .                                                                                                                                                                                          | 35 |
| <b>Şekil 4.2</b>  | $R_{WE}=1.5\text{ k}\Omega$ değeri için potansiyostat devresinin kararlılığı . . . . .                                                                                                                                             | 36 |
| <b>Şekil 4.3</b>  | $R_{WE}=100\text{ k}\Omega$ değeri için potansiyostat devresinin kararlılığı . . . . .                                                                                                                                             | 36 |
| <b>Şekil 4.4</b>  | $R_{WE}=1\text{ M}\Omega$ değeri için potansiyostat devresinin kararlılığı . . . . .                                                                                                                                               | 37 |
| <b>Şekil 4.5</b>  | $R_{WE}=12\text{ M}\Omega$ değeri için potansiyostat devresinin kararlılığı . . . . .                                                                                                                                              | 37 |
| <b>Şekil 4.6</b>  | Farklı kapasitif ve resistif yük koşulları için potansiyostat devresinin kararlılık analizi . . . . .                                                                                                                              | 38 |
| <b>Şekil 4.7</b>  | potansiyostat devresinin simülasyon sonuçları. (a) 50 nA'dan 400 $\mu\text{A}$ 'ya kadar potansiyostatın pozitif akım doğrusallığı. (a) -50 nA'dan -400 $\mu\text{A}$ 'ya kadar potansiyostatın negatif akım doğrusallığı. . . . . | 39 |
| <b>Şekil 4.8</b>  | Potansiyostat devresinin simülasyon sonuçları. (a) 50 nA'dan 400 $\mu\text{A}$ 'ya kadar potansiyostatın akım hata yüzdesi. (a) -50 nA'dan -400 $\mu\text{A}$ 'ya kadar potansiyostatın akım hata yüzdesi. . . . .                 | 41 |
| <b>Şekil 4.9</b>  | (a) 50 nA (b) -50 nA elektrot akımları için yüzde hata akım transfer oranının Monte-Carlo simülasyonu . . . . .                                                                                                                    | 42 |
| <b>Şekil 4.10</b> | Potansiyostat devresinin entegre giriş kaynaklı gürültüsü . . . . .                                                                                                                                                                | 43 |

**Şekil 4.11** Potentiostat devresi test simülasyon sonucu. (a) Potansiyostat devresine 50 mHz  $V_{p-p}$  1.2 V uygulanan  $V_{WE-RE}$  potansiyeli. (b)  $R_{WE} = 100\text{ K}\Omega$  iken elde edilen döngüsel voltammogram. (c)  $12\text{ M}\Omega$ , 50 nF ve  $6\text{ M}\Omega$ , 50nF yük varken elde edilen döngüsel voltammogram. 44



## TABLO LİSTESİ

---

|                  |                                                                                                              |    |
|------------------|--------------------------------------------------------------------------------------------------------------|----|
| <b>Tablo 1.1</b> | Akım okuma topolojilerinin performans karşılaştırması [12, 28, 29]                                           | 10 |
| <b>Tablo 3.1</b> | Kontrol yükseltecisinin devre performansı ve transistör boyutları . .                                        | 23 |
| <b>Tablo 3.2</b> | OTA'daki transistörler için çalışma parametreleri . . . . .                                                  | 27 |
| <b>Tablo 3.3</b> | OTA tasarım parametreleri . . . . .                                                                          | 29 |
| <b>Tablo 3.4</b> | Düzenlenmiş akım aynasının transistör boyutları . . . . .                                                    | 32 |
| <b>Tablo 3.5</b> | NMOS çiftinin düzenlenmiş akım aynasının çıkış akımı için Monte Carlo simülasyon karakteristikleri . . . . . | 33 |
| <b>Tablo 3.6</b> | PMOS çiftinin düzenlenmiş akım aynasının çıkış akımı için Monte Carlo simülasyon karakteristikleri . . . . . | 34 |
| <b>Tablo 4.1</b> | Potansiyostat kararlılık analizi performans özeti . . . . .                                                  | 37 |
| <b>Tablo 4.2</b> | Farklı $R_{WE}$ değerleri için kontrol yükseltecisinin process corner analizi.                               | 38 |
| <b>Tablo 4.3</b> | Bir potansiyostat devresinde akım doğruluğunun PVT analizi. . . . .                                          | 41 |
| <b>Tablo 5.1</b> | Performans özeti ve karşılaştırma . . . . .                                                                  | 46 |

# Yüksek Doğruluklu Tümlleşik Potansiyostat Tasarımı

Serdar TOPRAK

Elektronik ve Haberleşme Mühendisliği Anabilim Dalı

Yüksek Lisans Tezi

Danışman: Doç. Dr. Revna ACAR VURAL

Eş-Danışman: Dr. Öğr. Üyesi Okan Zafer BATUR

Elektrokimyasal analiz, elektriksel ve kimyasal reaksiyonlar arasındaki ilişkiyi açıklamak için yaygın olarak kullanılmaktadır. Biyomedikal alanında, insan sağlığı ve çevresel izleme gibi konularda insanların farkındalığı zamanla arttığından dolayı elektrokimyasal analizin nicelleştirilmesi elektrokimyasal algılama uygulamalarında önemli bir yere sahiptir. Bu nedenle elektrokimyasal algılama cihazı olan potansiyostat devre tasarımı burada önemli bir rol oynamaktadır.

Potansiyostat devreler için tamamlayıcı metal-oksit-yarı iletken (CMOS) teknolojisi, düşük güç ve düşük maliyetli devrelerin uygulanmasını sağlar. Yeni entegrasyon teknolojileri, CMOS potansiyostat devre tasarımlarının maliyetini azaltmakta ve uygulama alanlarını genişletmek için gürültüyü azaltmaktadır. Potansiyostat devresinin uygulama alanını genişletmek için geniş dinamik akım aralığına sahip tasarımlar gerçekleştirilmektedir. Bu nedenle geniş dinamik akım aralığına sahip bir potansiyostat tasarımı için düşük gürültüde, yüksek lineerlikte ve doğrulukta akım okuma devre tasarımları önemli bir rol oynamaktadır.

CMOS potansiyostat cihazının algılama sınırlarını geliştirmeye odaklanmış olan bu çalışmada, geniş dinamik akım aralığında algılanan akımın, yüksek lineerlik ve doğrulukta okunmasını sağlayan bir potansiyostat tasarlanmıştır.  $\pm 50$  nA ile  $\pm 400$   $\mu$ A arasında geniş bir akım aralığına sahip bir akım taşıyıcı devresi, düşük gürültülü bir akım aynası tabanlı OTA ile yüksek doğruluk ve doğrusal çıkış özellikleri kullanan bir düzenlenmiş akım aynasının birleştirilmesiyle oluşturulur. Ayrıca, devrenin geniş dinamik akım aralığında yüksek kararlılığa sahip olmasını sağlayan kontrol yükselteç

devresi tasarlanmıřtır. Potansiyostat,  $\pm 0.9$  V nominal g kaynađı ile  $0.18 \mu\text{m}$  TSMC teknolojisinde tasarlanmıřtır ve elde edilen sonular simlasyona dayalıdır. Algılanan akım aralıđı 112 dB,  $R^2$  dođrusallıđı 0,9999999993 ve maksimum hata 1.3%'dır. Akım taşıyıcısının entegre referanslı grlt 0.01 Hz - 1 kHz bant geniřliđi iinde 0.912 pA'dır. Potansiyostat devresinin statik g tketimi 1.993 mW'dir. Kontrol ykselticisi ve akım okuma devresi sırasıyla 1.98 mW ve  $13 \mu\text{W}$  tketir. nerilen devre, dřk g tketimi ve yksek dođrusal ıkıř zellikleri ile dřk grlt ve yksek dođrulukta akım lm sađlama yeteneđine sahiptir.

**Anahtar Kelimeler:** Potansiyostat, ift ynl akım taşıyıcı, CMOS entegre devre tasarımı, dngsel voltametri



# High Accuracy Integrated Potentiostat Design

Serdar TOPRAK

Department of Electronics and Communication Engineering  
Master of Science Thesis

Supervisor: Assoc. Prof. Dr. Revna ACAR VURAL

Co-supervisor: Asst. Prof. Dr. Okan Zafer BATUR

Electrochemical analysis is widely used to explain the relationship between electrical and chemical reactions. In the biomedical field, quantification of electrochemical analysis has an important place in electrochemical sensing applications, as people's awareness of issues such as human health and environmental monitoring has increased over time. Therefore, the potentiostat circuit design, which is an electrochemical sensing device, plays an important role here.

Complementary metal-oxide-semiconductor (CMOS) technology for potentiostat circuits enables the application of low-power and low-cost circuits. New integration technologies reduce the cost of CMOS potentiostat circuit designs and reduce noise to expand application areas. In order to expand the application area of the potentiostat circuit, designs with a wide dynamic current range are realized. Therefore, low noise, high linearity and accuracy current readout circuit designs play an important role in designing a potentiostat with a wide dynamic current range.

In this study, which focused on improving the detection limits of the CMOS potentiostat device, a potentiostat was designed that provides high linearity and accuracy reading of the sensing current in a wide dynamic current range. In addition, the control amplifier circuit is designed, which ensures that the circuit has high stability in the wide dynamic current range. A current conveyor circuit with a wide current range from  $\pm 50$  nA to  $\pm 400$   $\mu$ A is constructed by combining a low noise current mirror-based OTA and a regulated current mirror uses high accuracy and linear output characteristics. The potentiostat is designed in 0.18  $\mu$ m TSMC technology

with a nominal power supply of  $\pm 0.9$  V, and the results obtained are based on simulation. The detectable current range is 112 dB with  $R^2$  linearity of 0.999999993 and maximum error of 1.3%. Integrated referred noise of the current conveyor is 0.912 pA within 0.01 Hz - 1 kHz bandwidth. The static power consumption of the potentiostat circuit is 1.993 mW. The control amplifier and the current readout circuit consume 1.98 mW and 13  $\mu$ W, respectively. The proposed circuit is capable of providing low noise and high accuracy current measurement with low power consumption and highly linear output characteristics.

**Keywords:** Potentiostat, bidirectional current conveyor, CMOS integrated circuit design, cyclic voltammetry

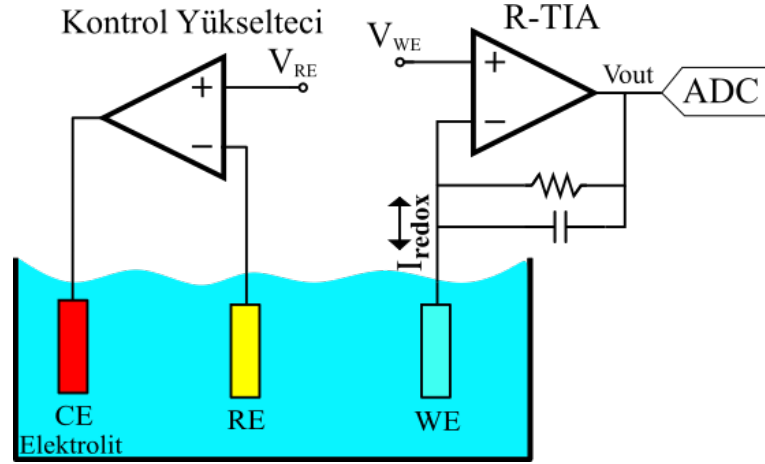


### 1.1 Literatür Taraması

Elektrokimyasal analiz glikoz ölçümleri, DNA tanımlama, sıvı içersindeki metal korelasyon gibi biomedikal ve çevresel izleme alanlarında yaygın olarak kullanılmaktadır [1–6]. Elektrokimyasal analizlerin gerçekleştirilmesi ve kimyasal reaksiyonların izlenmesi için potansiyostat devreleri kullanılır. Elektrokimyasal algılama için çalışan (Working) elektrot (WE), referans (Reference) elektrot (RE), karşıt (Counter) elektrot (CE) içeren üç elektrotlu sistem kullanılır. Genel olarak potansiyostat devresi, WE-RE arasına bir potansiyel uygular ve CE-WE arasında akan akımın algılanmasını sağlar. Burada RE'nin görevi, kendisi üzerinden herhangi bir akım geçmemeksizin WE'nin potansiyelinin kontrol edilmesi sağlanır. CE'nin görevi ise hücre devresini tamamlamak için kullanılır.

Elektrot potansiyelleri, topraklanmış WE, topraklanmış CE ve topraklanmış RE olmak üzere üç konfigürasyon ile gerçekleştirilir ve ilk iki konfigürasyon elektriksel olarak aynıdır[7]. Bu konfigürasyonlar arasında en çok kullanılan topraklanmış WE konfigürasyonudur. Bu konfigürasyonda WE doğrudan veya sanal (virtual) olarak topraklanır ve WE-RE arasına kontrol amplifikatörü ile bir potansiyel uygulanır. Topraklanmış CE konfigürasyonu ise WE'yi elektromanyetik parazitlere karşı korur, ancak diğer konfigürasyonlara göre daha fazla aktif ve pasif elemanlar içerdiği için güç ve alan tüketimi fazladır. Topraklanmış WE konfigürasyonu diğer konfigürasyonlar ile karşılaştırıldığında daha az aktif ve pasif eleman içererek daha az güç tüketimi, daha küçük alan ve düşük gürültü ile akım ölçümü sağladığından dolayı yaygın olarak kullanılır.

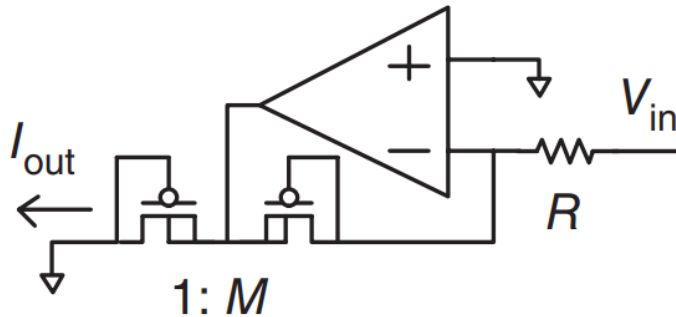
Elektrokimyasal ölçümlerde hedeflenen bu kimyasal bileşiklerin redoks reaksiyonlarına göre WE ve RE arasında farklı potansiyeller uygulanmakta ve farklı büyüklüklerde redoks akımları elde edilmektedir. Bu nedenle, çeşitli elektrokimyasal ölçümler dikkate alınarak potansiyostat tasarımı için geniş bir akım aralığında yüksek doğruluk ve doğrusallığa sahip akım okuma devrelerine ihtiyaç vardır [8–10].



**Şekil 1.1** Rezistif geribesleme transempedans yükselteç tabanlı potansiyostat devresi.

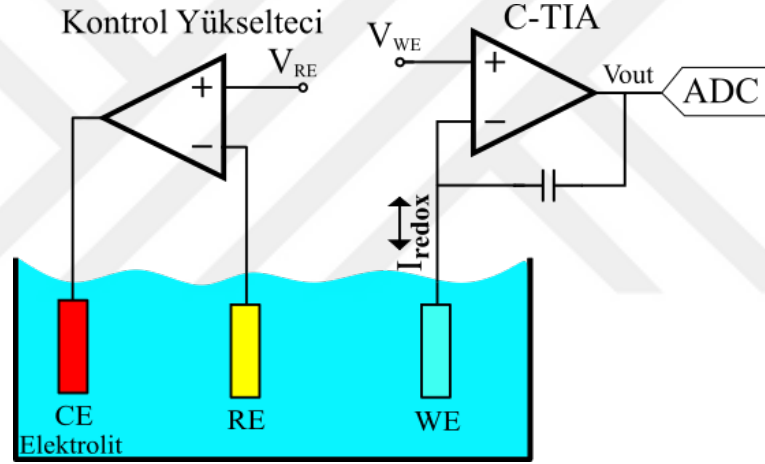
Şekil 1.1'de gösterildiği gibi potansiyostat devresi temel olarak WE-RE arasında bir potansiyel ve CE üzerinden elektrolit içerisine gerekli akımı uygulayan bir kontrol amplifikatöründen ve WE üzerinden akımı okumak için transempedans amplifikatöründen oluşur. Transimpedans amplifikatörü direnç tabanlı (R-TIA) veya kapasitif tabanlı (C-TIA) olarak kullanılmaktadır.

R-TIA yapısında WE sanal topraklanır ve WE akımını bir direnç üzerinden voltaja çevirerek çıkışa iletir. Bu devre yapısının birkaç dezavantajı vardır. İlk olarak, küçük akımları ADC'nin (analog-dijital dönüştürücü) okuyabileceği bir voltaja çevirmek için yüksek direnç değerleri kullanıldığından dolayı fazla alan tüketir. İkincisi, WE doğrudan topraklanmadığı için potansiyostat devresi tam olarak korunmaz ve çevresel gürültülerden etkilenir. Son olarak, çevresel gürültüler direnç üzerinden geçerek çıkışta daha büyük değerlere ulaşır. Ayrıca R-TIA'nın giriş empedansı endüktif olarak davrandığından dolayı elektrokimyasal reaksiyon sonucu oluşan endüktif davranışa katkıda bulunur. [11]'deki çalışmada R-TIA yapısında gürültü katkısını düşürmek ve dönüştürme kazancını arttırmak için Şekil 1.2'de gösterilen pseudo-direnç yapısı önerilmiştir.



**Şekil 1.2** pseudo-direnç geribesleme transempedans yükselteç [11].

Şekil 1.3’de gösterildiği gibi C-TIA yapısında bir direnç yerine anahtarlama kapasitör kullanılır. Bu yapı bir integrator olarak davranır ve küçük bir kapasitans kullanılarak düşük gürültü ile küçük akımlar ölçülebilir. Bu nedenle, R-TIA gibi fazla alan kaplamaz ve düşük güç tüketimi sağlar. Kondansatör voltajı şarj olurken yükselteç üzerindeki voltaj değişimi gerçekleşmediğinden dolayı devrenin kararlılığını korur. Ayrıca çok küçük akımlar uzun sürede kapasitörün şarj olmasını sağlar ve daha düşük çıkış frekansına neden olur. Bu düşük akımların daha kolay tanımlanmasını sağlar. Fakat bu yapı anahtarlama gürültüsüne sahiptir. Anahtarlama gürültüsü akımın algılandığı WE’ye yük enjekte eder ve elektrokimyasal yük dengesini bozar. Anahtarlama gürültüsünü bir miktar azaltmak için CDS (Correlated double sampling) metodu kullanılabilir [12]. Şekil 1.4’de gösterildiği gibi [13]’de yapılan çalışmada, girişe yönlendirilen yönlendirilen gürültüyü azaltmak için ileribeslemeli gürültü iptal yolu önerilmiş ve böylece pA-nA seviyesindeki akımları algılanmasını sağlayan 10 kHz’lik bant genişliğinde 6.9 pArms’lik bir gürültü elde edilmiştir.

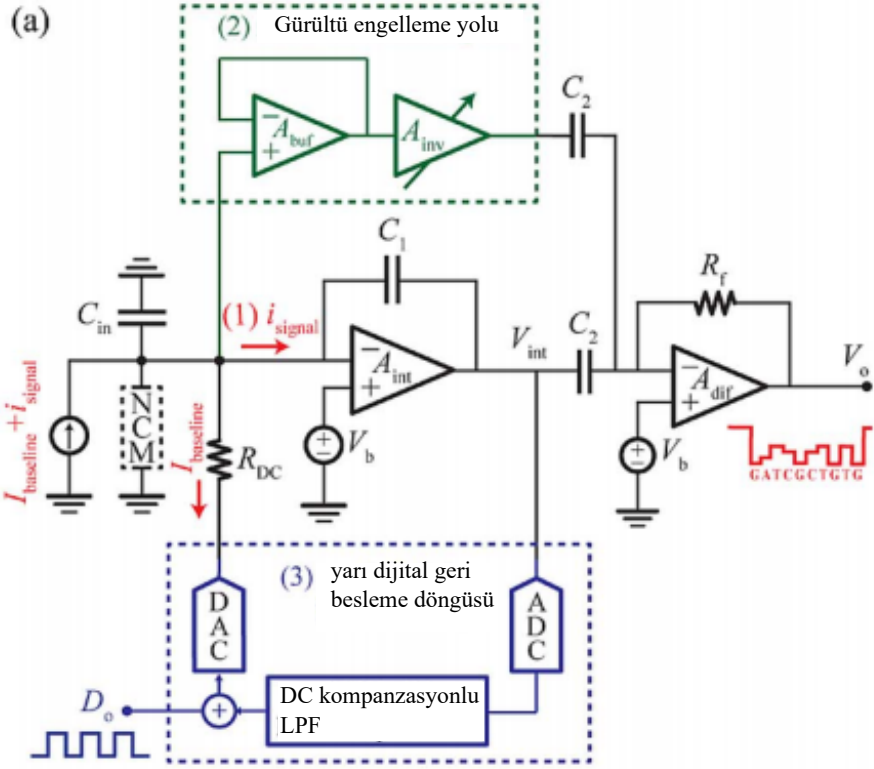


**Şekil 1.3** Kapasitif geribesleme transempedans yükselteç tabanlı potansiyostat devresi.

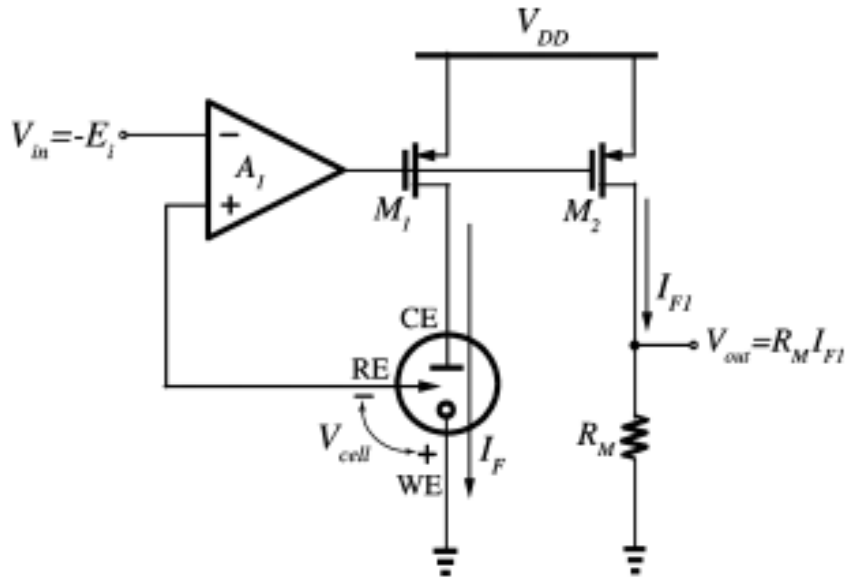
R-TIA ve C-TIA yapılarının akımın algılandığı elektrot üzerindeki etkilerden izole etmek için akım aynası veya akım taşıyıcı temelli potansiyostat devreleri kullanılmaktadır.

Şekil 1.5’de gösterildiği gibi akım aynası temelli potansiyostat (AA-P) devresi elektrot üzerindeki akımı kopyalayarak çıkışa iletir ve çıkışta bir direnç veya TIA kullanılarak akım ölçümü gerçekleştirilir. Böylece TIA yapılarının elektrot üzerindeki gürültü etkilerinden izole edilir. Ayrıca WE doğrudan topraklanarak kimyasal reaksiyonun gerçekleştiği elektrot korunmuş olur. Diğer yapılara göre daha az sayıda aktif ve pasif eleman içerdiğinden dolayı alan ve güç tüketimi düşüktür.

AA-P yapısında devrenin kararlılığını arttırmak için Şekil 1.6’da gösterildiği gibi ortak kaynak (common-source) aşaması yerine kanal (drain) aşaması olarak kullanılan  $M_f$



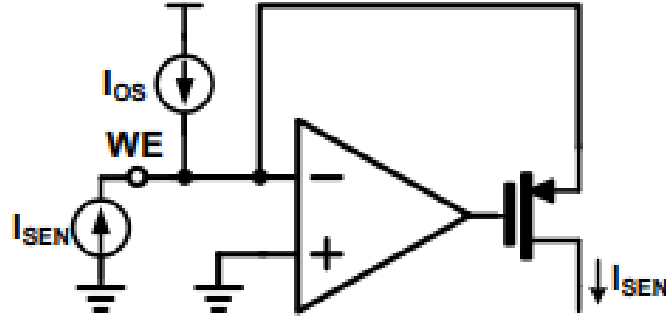
Şekil 1.4 Kapasitif geribesleme transempedans yükseltisinde gürültü azaltma devresi [13].



Şekil 1.5 Akım aynası tabanlı potansiyostat devresi [7].



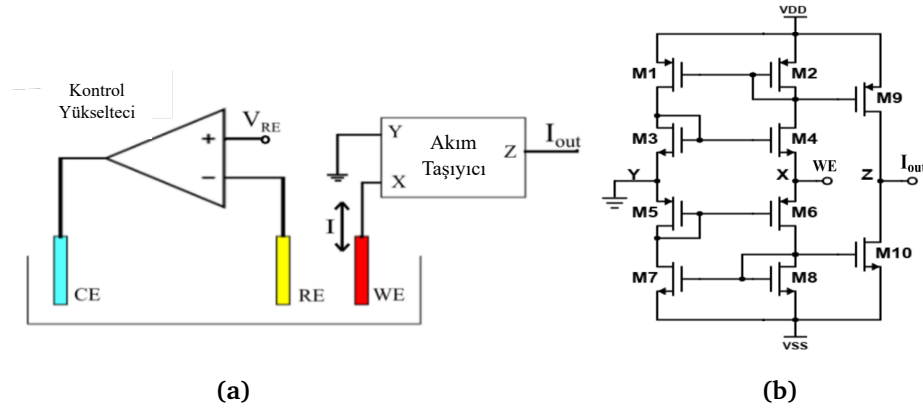
olarak etkiler. Bu istenmeyen hataları en aza indirmek için ilgili transistörlerin aktif alanı arttırılabilir. Fakat, bu yaklaşım geniş akım aralığı algılama sistemi tasarlarken fazla alan tüketimine neden olur. Bu nedenle, [14]'de yapılan çalışmada Şekil 1.7'de gösterildiği gibi programlanabilir akım aynası ile potansiyostat devresinin yüksek doğrulukta geniş akım algılama aralığına sahip olması sağlanmıştır. Bu yapıda düzenlenmiş kaskod (regulated-cascode) akım aynası kullanılarak kanal-kaynak (drain-source) voltajları arasındaki farkı düşük tutar ve transistörlerin sonlu çıkış empdansı ile ilgili hataları azaltır. mA seviyesi akım aralığına kadar elektrot akımlarını 1,10,100 ve 1000'lik ölçekleme faktörleri kullanılarak 0-1  $\mu A$  aralığına düşürülür. Böylece güç tüketimi düşürülür ve transistör uyumsuzluk hatalarından minimum düzeyde etkilenmesi sağlanır.



**Şekil 1.8** DC offset akımı ile çift yönlü akımı ölçebilen akım aynası tabanlı potentiostat.

Şekil 1.6, indirgenme veya yükseltgenme akımlarını ölçmektedir. Her iki yönlü akımları ölçebilmek için Şekil 1.8'de gösterildiği gibi DC offset akımı eklenerek gerçekleştirilir. Fakat DC offset akımının bir kısmı akımın algılandığı elektroda sızabilir ve elektrot-elektrolit arayüzündeki yük dengesini bozabilir.

[15]'de yapılan çalışmada anahtarlamalı push-pull akım okuma devresi tasarlanarak redoks akımını ölçebilen akım aynası tasarımı önerilmiştir. Tasarlanan potentiostat  $\pm 18 \mu A$  akım aralığında  $R^2 = 0.999$  doğrusallığına sahiptir. Kıyıcı stabilizasyon tekniği sayesinde düşük frekanslı ofset ve gürültü azaltılmıştır. [16]'da yapılan diğer bir çalışmada entegre akım düşürücü model üreticine ve redoks akımını ölçebilen akım aynası tabanlı düşük gürültülü kıyıcı-stabilizayona sahip bir potentiostat devresi önerilmiştir. Bu çalışmada ofset akımının farklı setleri, akım aynası tabanlı topoloji için iki yönlü akımları algılamaya olanak tanır. Tasarlanan potentiostat devresi  $\pm 5 \mu A$  akım aralığında  $R^2$  doğrusallığı 0.99 ve 41 pA akım çözünürlüğüne sahiptir. Ek olarak, DC offset akımı kullanmadan hem indirgenme hem de yükseltgenme akımını ölçebilmek için Şekil 1.9a'de gösterildiği gibi akım taşıyıcı - *Current Conveyor* (CC) tabanlı potansiyostat devresi kullanılabilir.



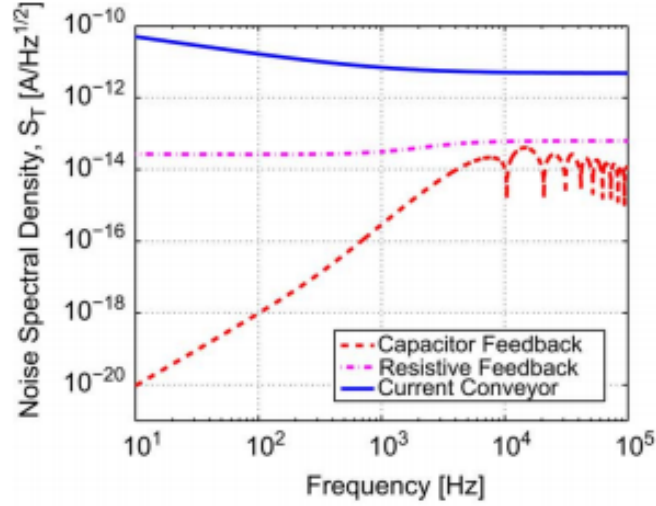
**Şekil 1.9** Akım taşıyıcı tabanlı potansiyostat devresi. (a) Çalışma prensibi. (b) Kullanılan birinci nesil akım taşıyıcı devresi.

Şekil 1.9b'da gösterilen akım taşıyıcının çalışma prensibi denklem 1.1'de verilmiştir. Burada Y terminaline bir voltaj uygulanır ve yüksek giriş empedansından dolayı akım geçmez. Y terminalindeki voltaj X terminalinde takip edilir. Düşük giriş empedansına sahip X terminalindeki akım, yüksek çıkış empedansına sahip Z terminaline iletilir. Akım aynası temelli potansiyostat devresinde Y terminali topraklanmıştır ve WE'nin voltajı 0 V'dir. WE'nin RE'ye göre potansiyeli kontrol amplifikatörü kullanılarak ayarlanır.

$$\begin{bmatrix} I_Y \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \\ V_Z \end{bmatrix} \quad (1.1)$$

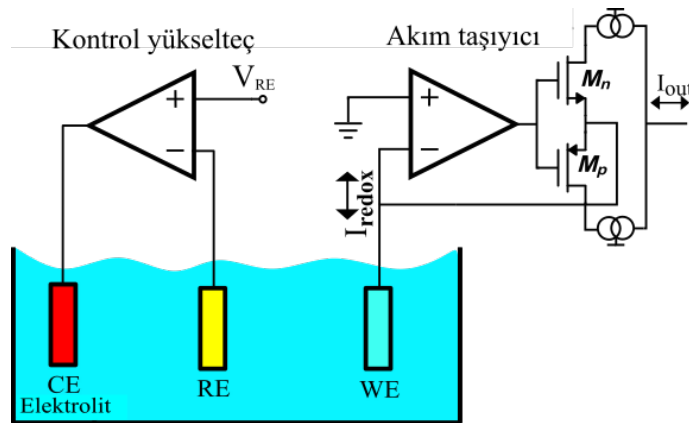
Şekil 1.9b'de gösterilen akım taşıyıcı redoks akımlarını ölçmek için kullanılır. Bu yapı, akım işleme için kullanılan yapılardan WE'yi izole eder. Akım taşıyıcılar büyük kapasitörlere ve dirençlere ihtiyaç duymazlar, bu nedenle daha az alan ve güç tüketimine sahiptir. Fakat bu yapıdaki M1 ve M7 transistörlerinin sağladığı öngerilim (bias) akımından dolayı gürültüye fazlaca katkıda bulunulur. [12]'de yapılan çalışmada Şekil 1.10'de gösterildiği gibi R-TIA, C-TIA ve birinci nesil akım taşıyıcı devrelerinin gürültü karşılaştırılması verilmiştir. Burada birinci nesil akım taşıyıcı devresinin diğer devre yapılarına göre özellikle düşük frekanslarda yüksek gürültüye sahip olduğundan pA-nA seviyesindeki küçük akımları ölçemeyeceği belirtilmiştir.

[17]'de yapılan çalışmada akım taşıyıcıların gürültüye olan katkısını azaltmak için öngerilim akımına ihtiyaç duymayan Şekil 1.11'de gösterilen devre modeli önerilmiştir. Bu devre yapısı geçiş işlemsel iletkenliği kuvvetlendiricisi - *Operational Transconductance Amplifier* (OTA) ve negatif geribesleme ile bağlı  $M_n$  ve



**Şekil 1.10** R-TIA, C-TIA ve birinci nesil akım taşıyıcı tabanlı potansiyostat devrelerinin gürültü performansları [12].

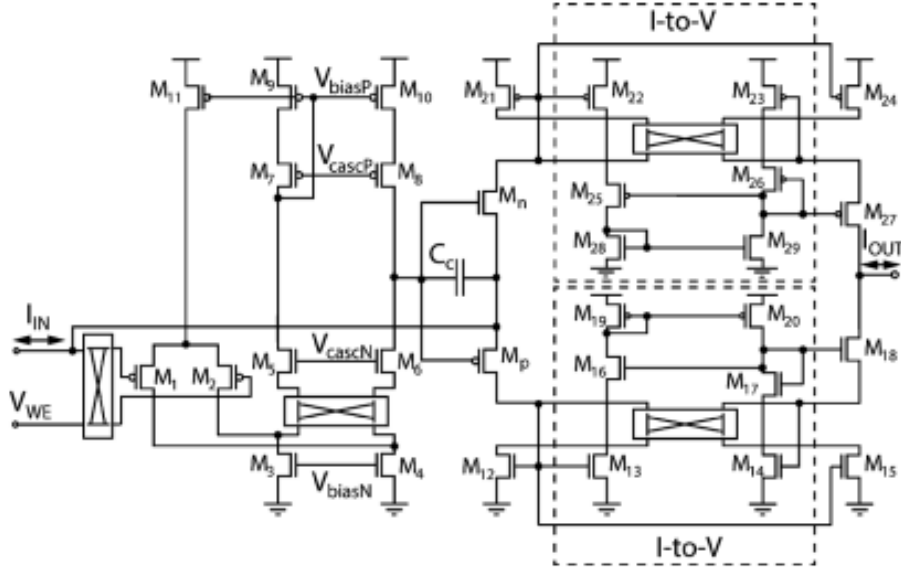
$M_p$  transistörlerinden oluşur. Akımlar bu transistörlerden geçerek akım aynaları yardımıyla çıkışa iletilir. Ayrıca bu çalışmada transistörlerin gürültü titreşim (flicker) gürültü katkısını azaltmak için kıyıcı yükselteç (chopper amplifier) OTA kullanılmıştır. Kıyıcı amplifikatör, OTA'daki hem düşük frekanslı gürültü sinyallerini hem de DC offset koşullarını en aza indirmek için bir anahtarlama metodolojisini kullanan devredir. Ayrıca, pA-nA seviyelerinde akım ölçümü gerektiren uygulamalar için, [15, 17–20], yapılan çalışmalarda da kıyıcı amplifikatörler kullanılmaktadır. Fakat kullanılan anahtarlama devresinden dolayı fazla güç ve alan tüketimine neden olur. Bu nedenle,  $g_m/I_D$  karakteristiğine dayalı bir tasarım metodolojisi, düşük gürültülü, küçük alanlı ve düşük güç tüketimli tasarımlar için kullanılabilir [21–24].



**Şekil 1.11** Redoks akım ölçümü için geliştirilmiş akım taşıyıcı tabanlı potansiyostat devresi

Akım aynası tabanlı potansiyostat yapılarında olduğu gibi akım taşıyıcı devreleri de akım kopyalama işleminde transistörlerin uyumsuzluğundan kaynaklı sistematik

veya rastgele hatalardan muzdariptir. [25]'de yapılan çalışmada akımın doğruluğunu önemli ölçüde etkileyen transistörlerin uyumsuzluğunu en aza indirmek için dinamik eleman eşleştirme *Dynamic element matching* (DEM) tekniği kullanılır. Şekil 1.12'de gösterilen akım taşıyıcı devresinde kullanılan kaskod akım aynasında DEM tekniği kullanılarak  $M_{12}$ ,  $M_{15}$  ve  $M_{21}$ ,  $M_{24}$  transistörleri arasındaki uyumsuzluk azaltılır. DEM tekniği uyumsuzluğa katkıda bulunan transistörlerin savak (drain) uçlarına kıyıcı anahtarlar eklenerek gerçekleştirilir.



**Şekil 1.12** Akım taşıyıcı tabanlı potansiyostat devresinde dinamik eleman eşleştirme tekniği [25]

Akım taşıyıcı tabanlı potansiyostat devresi tasarımlarının çeşitli elektrokimyasal analizleri gerçekleştirebilmesi için yüksek doğruluk ve yüksek lineerliğe sahip olması önemlidir. [26]'de yapılan çalışmada yüksek doğruluk ve lineerliğe sahip  $\pm 15$  ile  $\pm 1500 \mu A$  arasında geniş akım aralığına sahip akım taşıyıcı devresi önerilmiştir. Bu yapıda akım transfer hata oranı %0,7'den daha az olması nedeniyle yüksek doğrulukta ölçüm gerçekleştirilir.

Akım taşıyıcı devrelerinde transistörler kesim (cut-off) bölgesinde çalışırken sızıntı akımı akım doğruluğunu olumsuz yönde etkileyebilir. Küçük akımların ölçümünde akım hata oranına daha fazla katkı yapmaktadır. [27]'de yapılan çalışmada, sızıntı akımı etkisini azaltmak için akım taşıyıcı devresinde programlanabilir akım aynası kullanılmıştır. mA seviyesi akım aralığına kadar elektrot akımlarını 1,10,100 ve 1000'lik ölçekleme faktörleri kullanılarak 0-1  $\mu A$  aralığına düşürülür. Böylece sızıntı akımı etkisi minimum seviyeye indirilebilir. Böylece geniş akım aralığında yüksek lineerlik ve doğrulukta akım ölçümü gerçekleştirilmiştir.

Potansiyostat için kullanılan akım okuma devresi olarak kullanılan R-TIA, C-TIA, akım

**Tablo 1.1** Akım okuma topolojilerinin performans karşılaştırması [12, 28, 29]

| Devreler                 | Avantajlar                                               | Dezavantajlar                                                     |
|--------------------------|----------------------------------------------------------|-------------------------------------------------------------------|
| Akım Aynası              | Düşük gürültü, Küçük alan tüketimi, Elektrodu izole eder | Tek yönlü akım (indirgenme veya yükseltgenme), Dar bant genişliği |
| Çift yönlü akım taşıyıcı | Küçük alan, Elektrodu izole eder, Düşük gürültü          | Düşük kazanç ve bant genişliği                                    |
| R-TIA                    | Çift yönlü akım ,Düşük gürültü                           | Elektrodu izole etmez, Büyük alan tüketimi                        |
| C-TIA                    | Çift yönlü akım, Düşük gürültü                           | Elektrodu izole etmez, Ortalama alan tüketimi                     |

aynası ve akım konveyörünün karşılaştırması Tablo 1.1’da özetlenmiştir. Her bir akım okuma devresinin farklı avantaj ve dezavantajları olmasına rağmen, akım taşıyıcı devresi, belirtildiği gibi potansiyostat uygulamaları için iyi avantajlara sahiptir.

## 1.2 Tezin Amacı

Potansiyostat devreleri genellikle R-TIA, C-TIA, akım aynası ve akım taşıyıcı tabanlı devre tasarımlarından oluşmaktadır. Potansiyostat devre tasarımları pA-nA aralığındaki akımların ölçümü için düşük gürültüye sahip olmalıdır.

Temel bir potansiyostat devresi bir kontrol yükselteç ve akım ölçümü için R-TIA devresinden oluşmaktadır. Fakat bu yapı yüksek alan tüketimi ve direnç gürültüsünden muzdariptir. Bu nedenle, düşük alan kullanımından dolayı akım ölçümü için C-TIA devresi önerilir. Fakat bu yapıda anahtarlama gürültüsünden muzdariptir.

Akım ölçümü için kullanılan ve elektrot-elektrolit arayüzündeki yük dengesizliklerine neden olan TIA yerine elektrodu gürültülerden izole eden akım aynası ve akım taşıyıcı devreleri kullanılır. Akım aynası tabanlı potansiyostat, kararlılık probleminden dolayı kısıtlı akım ölçümü aralığına sahiptir. Ayrıca, tek yönlü akım ölçümü gerçekleştirmektedir. Bu nedenle, devre tasarımlarında akım taşıyıcı devreleri önem kazanmaktadır.

Akım taşıyıcı tabanlı potansiyostat yapılarının çeşitli kimyasal analizleri gerçekleştirmek için geniş dinamik aralığına sahip şekilde tasarlanmaktadır. Geniş dinamik akım aralığına sahip bir devre yapısı düşük akımları ölçebilmek için düşük gürültüye sahip olmalı. Düşük gürültü tasarımı için akım taşıyıcı devresinde kırıyıcı

yükselteç kullanılır. Fakat bu güç tüketimini arttırmaktadır. Ayrıca, geniş dinamik aralığında yüksek doğruluk ve lineerliğe sahip tasarımlar gerçekleştirilmektedir.

Bu tasarımda ise yüksek doğruluğa ve lineerliğe sahip akım taşıyıcı tabanlı potansiyostat devresi önerilmiştir. Düşük gürültü için akım taşıyıcı devresinde, geniş çıkış voltaj salınımı sağlayan, az transistör sayısından dolayı daha az alan tüketimine sahip ve düşük gürültü tasarımı için kullanışlı akım aynası tabanlı OTA tercih edilmiştir. Yüksek doğruluğa ve lineerliğe sahip olabilmesi için düzenlenmiş-akım aynası tasarımı geliştirilmiştir. Böylece geniş dinamik akım aralığında en kötü durum akım transfer hatası %1.3 olarak elde edilmiştir.

### 1.3 Hipotez

Teknolojik gelişmeler sağlık alanında önemli değişimleri beraberinde getirmektedir. Özellikle insan sağlığının düzenli olarak kontrol edilmesi ve insan sağlığını etkileyebilecek çevresel etkilerin incelenmesi için cihazlar geliştirilmektedir. Bu cihazlardan biri potansiyostat devreleridir.

Potansiyostat devreleri ilk geliştirildiklerinde oldukça hantalıdı. Cihazlar, analog elektronik devreler ve anahtarla kullanılmasından dolayı oldukça karmaşıktı. Teknolojinin gelişmesiyle beraber dijital potansiyostat devreleri kullanılmaya başlandı. Belirli uygulamalar için analog cihazlar halen kullanılmaktadır. Ayrıca potansiyostatın kendisi hala çok hantal araçlardır. Bu hantal cihazların kullanımı çevre ve insan sağlığının izlenmesini zorlaştırmaktadır. Bu nedenle taşınabilir potansiyostat devre tasarımları önem kazanmakta. Ayrıca hem alan tüketimini hem de güç tüketimini minimum düzeyde tutabilmek için az devre elemanı içeren topolojiler tercih edilmektedir.

Metal-okсит-yarı iletken (CMOS) teknolojisi, çiplerde düşük alan tüketimi ve düşük güç tüketimi sağlar. Ayrıca düşük maliyette devrelerin geliştirilmesi sağlanır. Bu nedenle, CMOS potansiyostat devre tasarımları araştırmacılar için ilgi çekicidir.

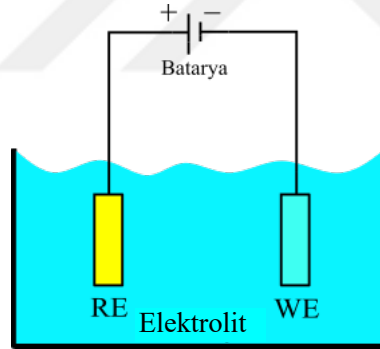
Araştırmacılar sadece belirli uygulamalar için değil aynı zamanda geniş uygulamalar için geniş akım aralığına sahip topolojiler geliştirdiler. Bu düşük gürültüye ve yüksek lineerliğe sahip potansiyostat devre tasarımlarının geliştirilmesini beraberinde getirdi.

Bu çalışmada ise özellikle sıvı içerisindeki ağır metallerin tespiti olmak üzere bir çok kimyasal analizlerin gerçekleştirilmesi için geniş dinamik akım aralığına sahip potansiyostat devre tasarımı gerçekleştirilmesi hedeflenmiştir.

## 2 ELEKTROKİMYASAL ANALİZE GİRİŞ

### 2.1 Elektrokimyasal Hücreler ve Reaksiyonlar

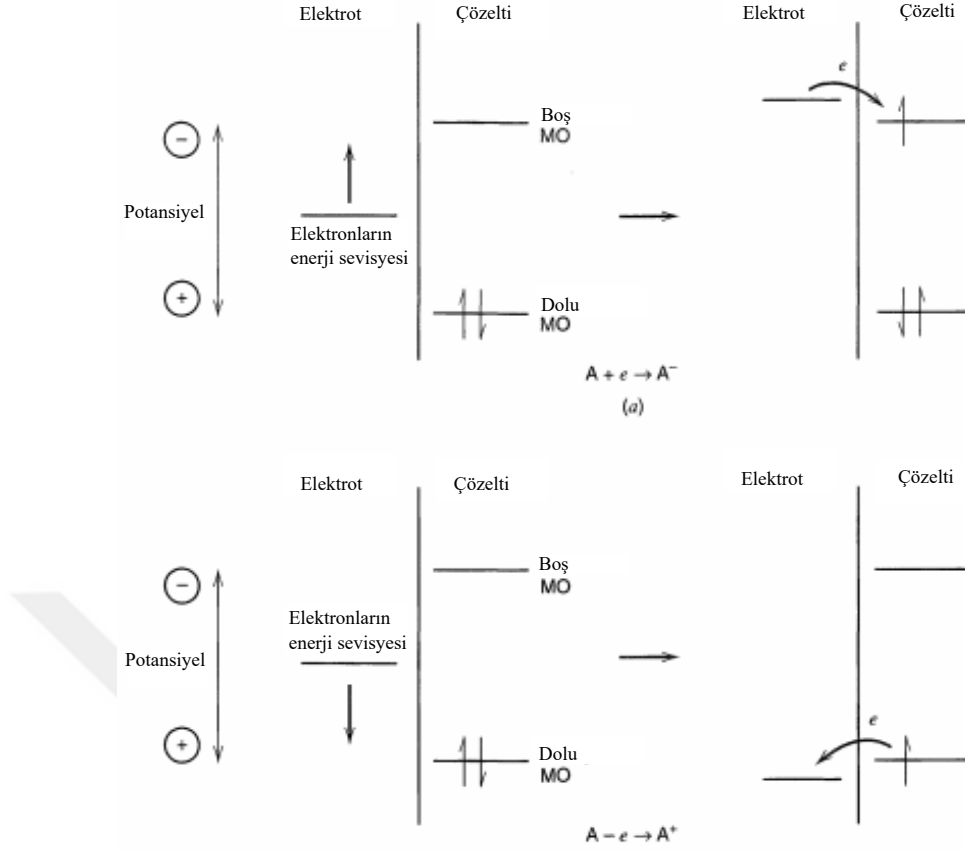
Elektrokimyasal sistemler, bir iletken olan elektrot ve iyonik iletken olan bir elektrolit yani kimyasal çözelti ile arasındaki yük aktarımlarıyla ilgilenilir. Elektronların boşlukların (holes) hareketi ile elektrolitten elektroda veya elektrottan elektrolite bir yük taşınması meydana gelir. Genel olarak elektrot materyalleri katı metaller ( Altın, Platinum) , sıvı metaller (Civa, Amalgam) , karbon (Grafit) ve yarı iletken (Silisyum, Oksit ) maddeler içermektedir. Elektrolitler ise genellikle iyonik özellikler içeren H, Na, Cl gibi sıvı karışımlardır.



Şekil 2.1 İki elektrotlu elektrokimyasal ölçüm sistemi

Şekil 2.1’de gösterildiği gibi ,genel olarak elektrokimyasal analiz, referans elektrot (RE) ve çalışan elektrodun (WE) arasına bir potansiyel uygulanarak çözelti içerisindeki (elektrolit) yüklerin hareketiyle oluşan akımların ölçümüdür.

Hücreler arasına uygulanan potansiyelin yönüne bağlı olarak elektrot-elektrolit arayüzünde elektron alışverişi sonucunda indirgenme veya yükseltgenme meydana gelir. Şekil 2.1’de WE üzerinde indirgenme, RE üzerinde yükseltgenme gerçekleştiğinden dolayı sırasıyla katot ve anot olarak adlandırılır. Ayrıca, bir elektrokimyasal analizde; RE analiz sırasında bileşim değişimlerinden bağımsızdır, WE ise bileşim değişimlerine bağlıdır ve kimyasal reaksiyon WE-elektrolit arayüzünde gerçekleşir.



**Şekil 2.2** Elektrot-elektrolit arayüzü arasındaki gerçekleşen kimyasal reaksiyondan dolayı oluşan(a) indirgenme ve (b) yükseltgenme süreçlerinin temsili verilmiştir. [30].

Şekil 2.2’de kimyasal analiz sırasında WE üzerinde gerçekleşen indirgenme ve yükseltgenme reaksiyonları gösterilmiştir[30]. A türünün moleküler orbitalleri (MO), en yüksek dolu MO ve en düşük boş MO’dur. Bunlar sırasıyla  $A/A^-$  ve  $A^+/A$  çiftlerinin  $E^\circ$ ’lerine yaklaşık olarak karşılık gelir. Burada WE’nin potansiyeli RE’ye göre negatif olarak yönlendirilir ve bu potansiyelin değeri arttırılırsa elektronların enerjisi yükselecektir. Yüksek enerjiye sahip elektronlar elektrolitin içerisine transfer olur ve indirgenme akımı meydana gelir. WE’nin potansiyeli RE’ye göre pozitif olarak yönlendirilir ve bu potansiyelinde değeri arttırılırsa elektronların enerjisi düşer. Enerjisi düşen elektronlar elektrot üzerinde daha uygun bir enerjiye sahip olur ve elektronlar elektrolitten elektroda doğru hareket etmesiyle yükseltgenme akımı meydana gelir. İndirgenme ve yükseltgenme akımları redoks akımı olarak adlandırılır.

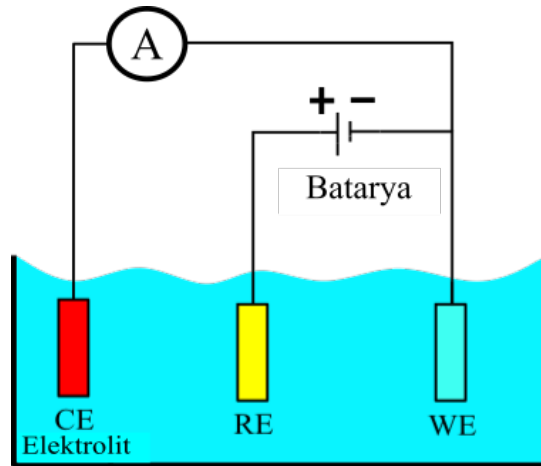
Elektrokimyasal analizde RE ve WE hücreleri kullanılarak gerçekleştirilir. Fakat iki elektrotlu konfigürasyonun bazı dezavantajları mevcuttur. WE-RE arasına bir potansiyel uygulandığından devre kendisini bu iki elektrot arasında tamamlar. Analiz sırasında RE potansiyeli sabit olması gereklidir. Fakat RE üzerinden akım akarken sabit bir elektrot potansiyeli uygulamak zorlaşır. Bu nedenle RE üzerinde yük

dengeyi bozulabilir ve elektrokiyasal analiz sonucunu veren doğru bir akım grafiği gözlenmeyebilir. Bu nedenle iki elektrotlu konfigürasyon yerine üç elektrotlu konfigürasyon kullanılır.

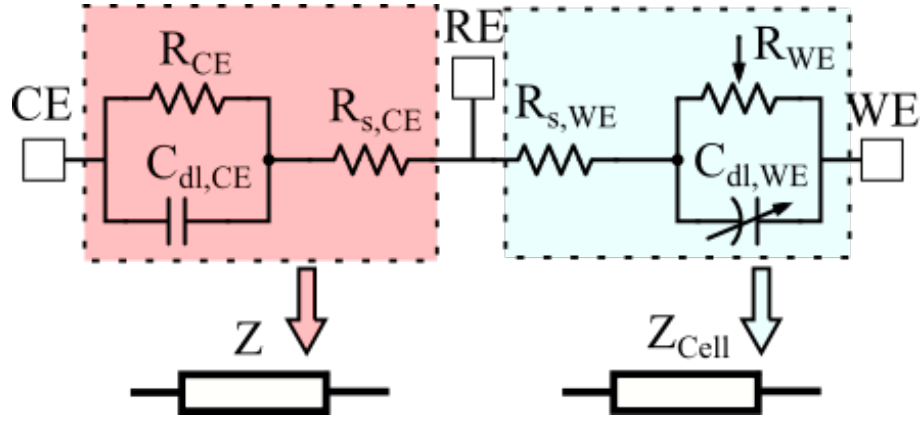
Şekil 2.3’de çalışan elektrot (WE), referans elektrot (RE) ve karşı elektrot (CE) içeren üç elektrotlu konfigürasyon gösterilir. İki elektrotlu yapıda olduğu gibi bu yapıda da WE ve RE arasına bir potansiyel fark uygulanır. RE, hidrojen elektrodun potansiyeline atıfta bulunur. Gümüş kalorid tabaka ile kaplanmış gümüş bir tel basit bir referans elektrot olsun. Bu referans elektrottan bir akım geçer geçmez polarize olur ve bu potansiyelin akım ile birlikte değiştiği anlamına gelir. Bunu engellemek için RE üzerinden akım geçmesi engellenmelidir. CE, çalışan ve referans elektrotları arasında uygulanan potansiyeli doğru tutmak için elektrotlitede gerekli akımı sağlar. Ayrıca, CE üzerinden devrenin tamamlanması sağlanır. Böylece hem uygulanan potansiyel sabit kalır hem de devrenin tamamlanması sağlanır. Ölçüm sırasında daha kararlı bir çözüm elde edilir.

### 2.1.1 Elektrokimyasal Hücre Eşdeğer Devresi

Bir elektrokimyasal hücre, küçük bir sinüzoidal sinyal tarafından uyarıldığında bir empedans olarak kabul edilebileceğinden Şekil 2.4 ’de gösterildiği gibi kapasitör ve dirençlerden oluşan eşdeğer bir elektronik devre olarak modellenenebilir. Potansiyel uygulanmış bir elektrottan akan akım, faradik işlem akımı,  $i_f$  ve çift katmanlı kapasitör şarj akımı,  $i_d$ ’dir. Bu nedenle eşdeğer devrenin yapısı kapasitör ve direncin paralel birleşimidir.



Şekil 2.3 Üç elektrotlu elektrokimyasal ölçüm sistemi



Şekil 2.4 Üç elektrotlu sistemin elektrokimyasal eşdeğer devresi

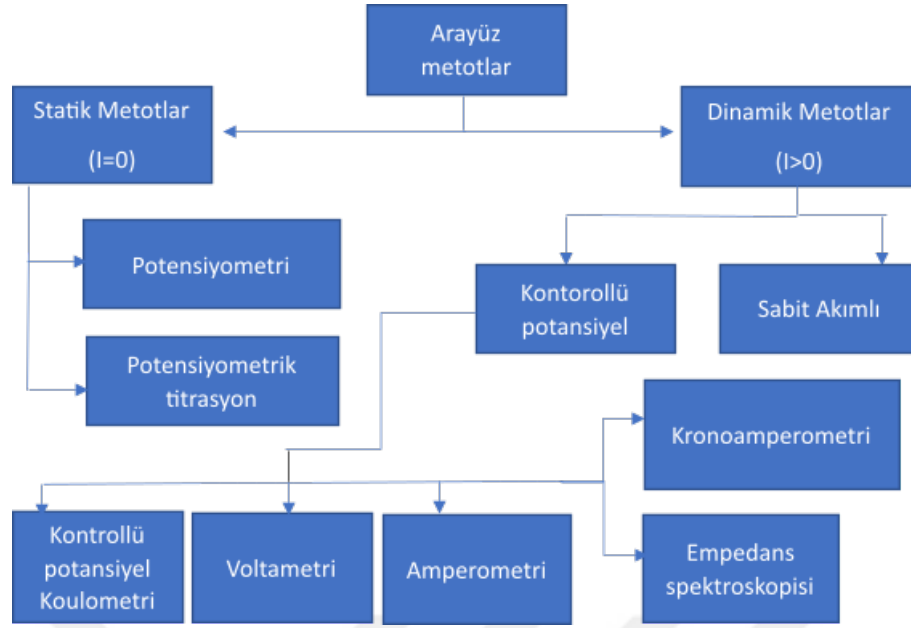
## 2.2 Elektroanalitik Teknikler

Elektrokimyasal teknikler, elektrot-elektrolit sistemine uygulanan potansiyel sinyalinin dalga biçimlerine bağlı olarak sistemin verdiği farklı sinyal biçimlerinin ölçülmesi temeline dayanmaktadır. Sistemin verdiği cevap daha çok akım olarak ortaya çıkar ve sistemin özellikleri hakkında bilgi verir. Elektrokimyasal tekniklerin adlandırılmasında içerdikleri potansiyel, akım ve zaman parametreleri kullanılarak yapılır. Örneğin; voltametri, kronoamperometri gibi elektrokimyasal tekniklerin adlandırılmasında sırasıyla potansiyel-akım, zaman-akım parametreleri kullanılır ve bu kullanılan teknikler hakkında bilgiler verir.

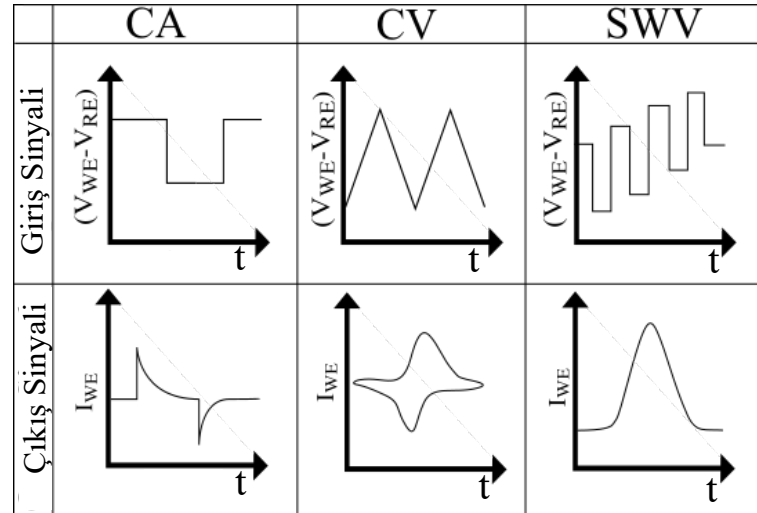
Şekil 2.5’de elektroanalitik tekniklerin genel sınıflandırılması verilmiştir. Elektroanalitik teknikler, akımın sıfır olduğu denge durumunda olan statik metotlar ve akımın gözlemlendiği denge durumunda olmayan dinamik metotlar olarak ikiye ayrılır. Bu tekniklerin bir kısmı potansiyelin kontrol edilmesiyle gerçekleştirilirken diğer kısmı akımın kontrol edilmesi ile gerçekleştirilir. Örneğin; dönüşümlü voltametri - *Cyclic Voltammetry* (CV) metodunda elektrotlar-elektrolit arasına uygulanan potansiyel sonucunda hücreden bir akım geçer ve bu potansiyel kontrollü metotlar grubuna girer. Akımın kontrol edildiği kronopotansiyometri metodu ise akım kontrollü metotlar grubuna dahildir.

### 2.2.1 Voltametrik Metotlar

Voltametri terimi voltamperometriden türetilmiş ve uygulanan potansiyelin bir fonksiyonu olarak ölçülen akımı açıklar. Uygulanan potansiyel değiştirilirken buna bağlı olarak değişen akımın ölçülmesi ile elektrolit hakkında bilgi edinilir. Voltametri tekniğinde analitik veriler, kimyasal reaksiyonun gerçekleştiği WE üzerinden akan akım ve bu elektroda uygulanan potansiyeline karşı çizilmesi ile voltammogram denilen grafiğin oluşturulmasıyla elde edilir.



**Şekil 2.5** Elektroanalitik teknikler



**Şekil 2.6** Voltametrik metotların WE-RE arasında uygulanan giriş potansiyel ve çıkış akım grafikleri : kronoamperometri - *chronoamperometry* (CA), döngüsel voltametri - *cyclic voltammetry* (CV), kare dalga voltmetri - *square wave voltammetry* (SWV).

Uygulanan potansiyel sinyal dalga biçimine bağlı olarak çeşitli voltametri ölçümleri vardır: doğrusal tarama (linear sweep), döngüsel (cyclic), kare dalga (square wave), AC, darbe (pulse), kararlı durum mikroelettrot. Şekil 2.6'de bazı voltametri tekniklerinin elektrot-elektrolit arasına uygulanan sinyal biçimleri ve bunun sonucunda elde edilen akım sinyal biçimleri verilmiştir: kronoamperometri - *chronoamperometry* (CA), döngüsel voltametri - *cyclic voltammetry* (CV), kare dalga voltmetri - *square wave voltammetry* (SWV).

#### **2.2.1.1 Kronoamperometri**

Kronoamperometri (CA), WE-RE arasına sabit bir potansiyelin uygulandığı ve potansiyelin neden olduğu elektrotta meydana gelen faradik işlemlerden ortaya çıkan akımın, uygulanan potansiyelin bir fonksiyonu olarak izlediği bir elektrokimyasal tekniktir. Bu teknikte elektroliz türün kimliği tepe oksidasyon akımının tepe noktası redoks akımının tepe noktasına karşı oranından elde edilir. Bu teknikte verinin çözünürlüğü, herhangi bir bekleme süresi gerektirmedikinden kullanılan ölçüm cihazının örnekleme hızına bağlıdır.

CA yönteminin dezavantajı düşük seçiciliğe sahip olmasıdır. Ayrıca uygulanan potansiyelin sonucunda elektrolit içerisinde bulunan tüm türler oksitlenerek akıma katkıda bulunulduğundan elektrolit hakkında bilgi edinmek zorlaşır. CA yöntemi sadece indirgenme veya yükseltgenme akımlarının tespitinde kullanılabilir.

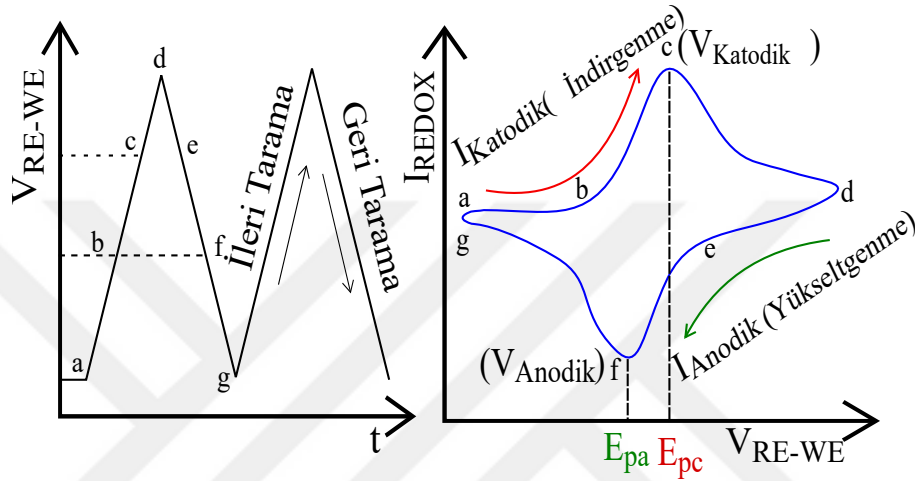
#### **2.2.1.2 Kare dalga voltametrisi**

Kare dalga voltametrisi (SWV), simetrik bir kare dalga formunun temel merdiven potansiyelinin üzerine bindirilmesiye oluşan büyük genlikli dalganın WE ve RE arasına uygulandığı bir diferansiyel tekniktir. Bu tekniğin karakteristik parametrelerinin analizi yardımıyla WE'nin kinetiğinin ve mekanizmasının değerlendirilmesini sağlar. Ayrıca, bu teknikte faradik ve faradik olmayan akımlar arasındaki bozulma hızındaki fark nedeniyle akımın iki kez örneklenmesiyle şarj akımı etkisini en aza indirir. Bu nedenle her iki akım arasında artan bir orana yol açarak bu yöntem daha iyi hassasiyet sağlayabilir ve diğer voltametri tekniklerine göre daha düşük algılama sınırı sergiler. Biyomedikal alanındaki bir çok uygulamalarda seçiciliği, duyarlılığı ve algılama sınırını genişletmek için uygun bir yöntemdir.

#### **2.2.1.3 Döngüsel voltametri**

Voltametri tekniğinde içerisinde en yaygın olarak kullanılan tekniklerden biri döngüsel voltametridir (CV). Kataliz dahil olmak üzere belirli kimyasal reaksiyonları

incelemek için kullanılır. CV deneyinde WE'nin potansiyeli zamanla doğrusal olarak yükselir. Doğrusal tarama voltametrisinden farklı olarak, bir CV deneyinde ayarlanan potansiyele ulaşıldıktan sonra, WE'nin potansiyeli, başlangıç potansiyeline dönmek için ters yönde yükselir. Potansiyel olarak bu rampa döngüleri gerektiği kadar tekrar edilebilir. WE'den algılanan akım, WE'ye uygulanan potansiyele karşı çizilerek döngüsel voltagram oluşturulur. Tepe akımların potansiyelleri, elektrokimyasal reaksiyon ve elektrolitteki tersinirliğin bir göstergesini sunar. Bununla birlikte, tarama hızı, nörotransmitterin biyolojik sinyal yanıtını algılaması için genellikle çok düşüktür.



**Şekil 2.7** Döngüsel voltametri çalışma prensibi. (a) WE-RE arasına uygulanan döngüsel potansiyel grafiği. (b) Uygulanan potansiyele karşı, WE üzerinden algılanan akımın döngüsel voltammogram grafiği

Döngüsel voltametri Şekil 2.7(a) üzerinden örneklendirebilir. İlk olarak negatif bir tarama gerçekleştirilecektir. (a) noktası yüksek potansiyel, (d) noktası düşük potansiyel olsun. (a) noktasından (b) noktasına doğru bir tarama gerçekleştirilirse elektronların enerji yükselecek ve elektrottan analit çözeltiye doğru bir elektron geçişi gerçekleşecek ve indirgenme akımı gerçekleşecektir. Bu işlem süresince (c) noktasında bir tepe noktası oluşmuştur. Bunun sebebi analitin indirgenme potansiyeline ulaşıldıktan sonra indirgenebilir analitin konsantrasyonu tükendikçe katodik akımın azalmasından dolayıdır. Düşük potansiyel olan (d) noktasından yüksek potansiyel olan (g) noktasına doğru bir pozitif tarafa gerçekleştirilirse eğer elektronların enerjisi düşecek ve analit içerisindeki yüksek seviyedeki elektronlar düşük seviye olan tarafa doğru hareket edecektir. Böylece bir yükseltgenme akımı gerçekleşecektir. Elektrot yüzeyindeki alt tabak oksitlendiğinde (f) noktasında ise bir tepe noktası oluşacaktır (12). Bununun sonucunda oluşan voltammogram grafiği Şekil 2.7(b)'de verilmiştir.

# 3

## POTANSİYOSTAT DEVRE TASARIMI

---

Literatür taramasında tartışıldığı gibi potansiyostat tasarımlarının çeşitli elektrokimyasal analizlerde kullanılabilmesi için geniş akım aralığına sahip olmalıdır. Bu nedenle geniş akım aralığında yüksek lineerlik ve doğrulukta akım ölçümü gereklidir. Ayrıca potansiyostat devreleri nA ve pA seviyesindeki akım ölçümleri için düşük gürültüye sahip olarak tasarlanmalıdır. Bu çalışmada tasarlanan potansiyostat devresinin Şekil 3.1’de blok diagramı gösterilmiştir. Potansiyostat devresi bir kontrol yükseltecisinden ve çıkış akımını ölçmek için bir akım taşıyıcı devresinden oluşur. Kontrol yükselteci devrenin kararlı bir şekilde çalışmasını sağlayarak RE’ye gerekli potansiyelin uygulanmasını sağlar. Tasarlanan akım taşıyıcı devresi bir OTA’ya geribesleme olarak bağlanmış olan ve çift yönlü akımları ölçebilen akım aynasından oluşur. Akım taşıyıcı devresi akım kopyalama işlemini yüksek lineerlik ve doğrulukta sağlayarak WE akımını çıkışa iletir.

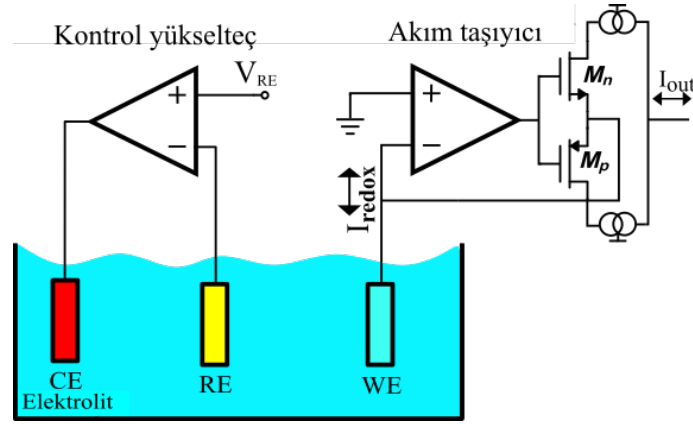
Bu yapıda akım taşıyıcı devresi kullanılarak geleneksel potansiyostat devrelerindeki dezavantajları ortadan kaldırır. Geleneksel yapılarda WE direkt olarak TIA’ya bağlanması nedeniyle elektrolit ve elektrot arasındaki yük değişimlerini etkileyerek düşük akım ölçümü zorlaştırır. Fakat önerilen yapıda akım taşıyıcı devresi WE için bir tampon görevi görür. Ayrıca, geniş akım dinamik akım aralığı için düşük gürültüde yüksek lineerlik ve doğruluğa sahiptir.

Önerilen devre tasarımı 2 parçadan oluşur:

- Kontrol yükselteci
- Akım taşıyıcı devresi

### 3.1 Kontrol Yükselteci

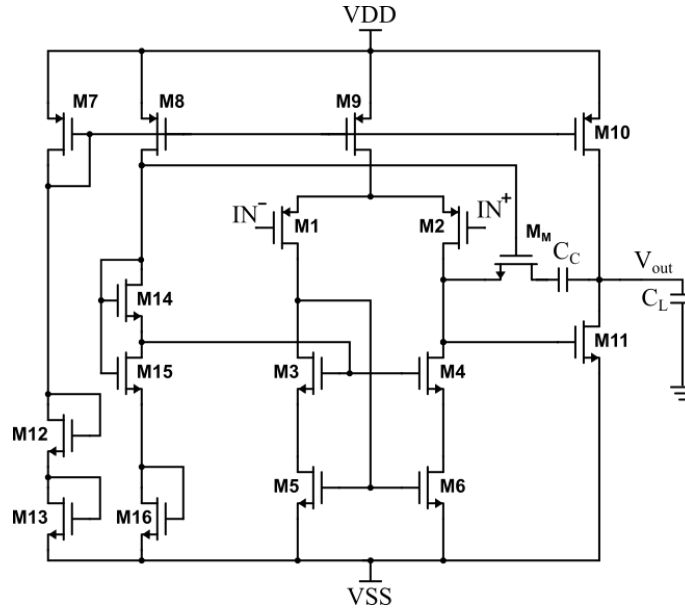
Elektrokimyasal analiz için RE’ye gerekli potansiyeli uygulayan ve uygularken potansiyostat devresinin kararlı olarak çalışmasını sağlayan kontrol yükselteci



Şekil 3.1 Tasarlanan potansiyostat devresinin genel şeması

Şekil 3.2’de gösterilmiştir. Kullanılan kontrol yükselteci devresi iki aşamadan oluşur; giriş aşaması yüksek kazanç sağlar, çıkış aşaması kimyasal analiz için CE’ye gerekli akımı sağlayarak potansiyostat devresinin kararlılığını korur.

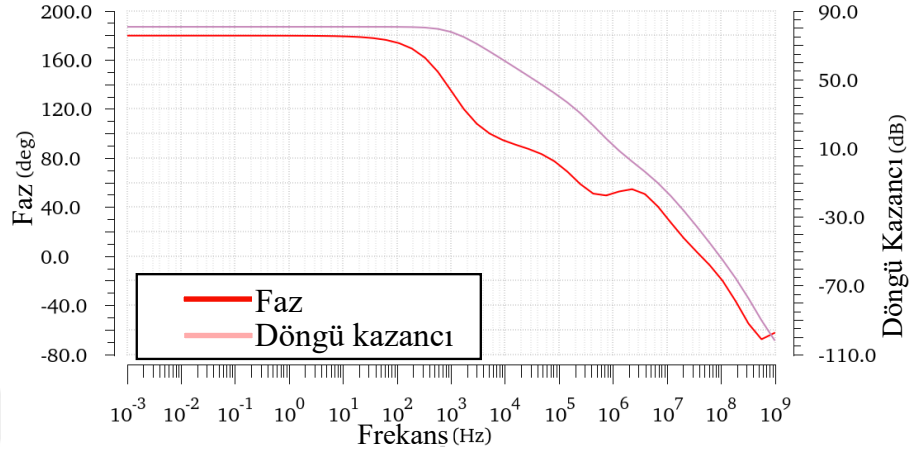
Potansiyostat devresi geniş bir dinamik akım aralığına sahip olduğundan ve bu nedenle değişken yük koşulları, geri besleme sisteminde kararlılığı sağlamak için frekans kompanzasyonu gereklidir. Kullanılan kontrol yükseltecinde kararlılığı sağlamak için Miller kompanzasyonu kullanılır. Kontrol yükselteci RE ve CE arasında bağlandığından Şekil 2.4’de  $C_{CE}$  kapasitansı yük olarak kullanılır. Bu yük kapasitansı 1 nF olarak seçilmiştir. Ayrıca akım kaynağı olarak yüksek sinyal salınımlı akım aynası (high swing current mirror) kullanılarak çıkış sinyal salınımları artırılır.



Şekil 3.2 Kontrol yükselteci devre şeması

### 3.1.1 Kararlılık Cevabı Analizi

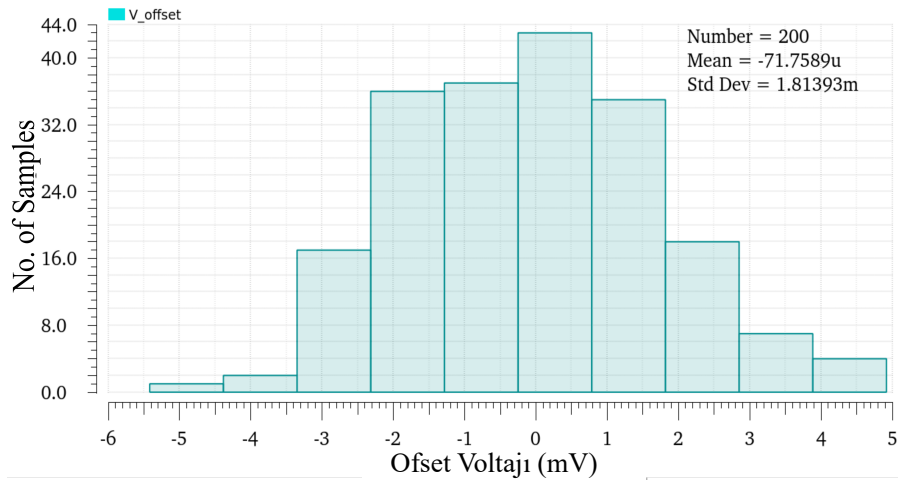
Şekil 3.3’de kontrol yükseltici devresinin 1 nF yük altında kararlılık cevabı gösterilmiştir. Buna göre faz marjın  $55^\circ$ ’dir ve bu çeşitli yük koşulları altında potansiyostat kararlılığının korunduğu anlamına gelir. Kontrol yükseltici devresinin kazanç band genişliği ve DC kazancı sırasıyla 3 MHz ve 80 dB’dir.



Şekil 3.3 Kontrol yükselticisi kararlılık simülasyonu

### 3.1.2 Ofset Voltaj Simülasyonu

Kontrol yükseltcinin elektrolit çözeltiye yüksek doğrulukta bir voltaj uygulayabilmesi için iki giriş arasındaki ofset voltajı önemlidir. Devrenin iki giriş arasındaki ofset voltajının Monte Carlo analizi ve uyumsuzluk simülasyonu Şekil 3.4’de gösterilmiştir. Kontrol yükseltici devresinin maksimum ofset voltajı 5.5 mV’ur ve bu potansiyelin doğru bir şekilde uygulanması için yeterlidir.

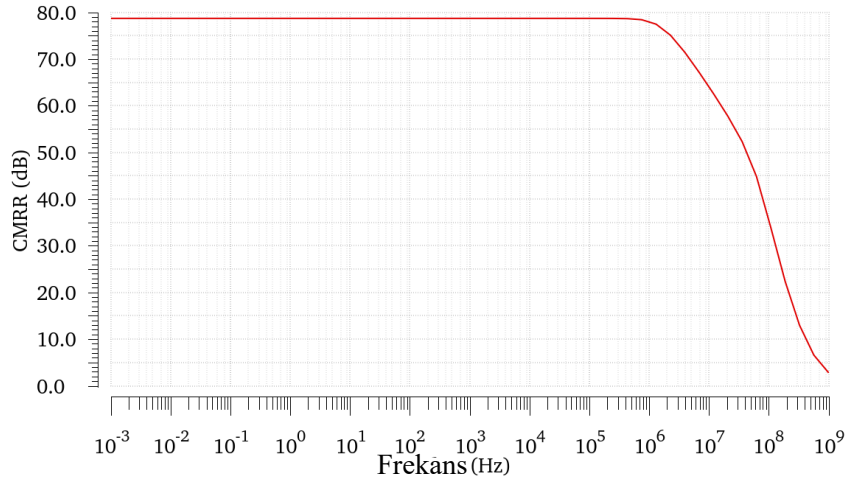


Şekil 3.4 Kontrol yükselticisinin iki giriş arasındaki ofset voltajının Monte-Carlo analizi

### 3.1.3 Ortak Mod Reddetme Oranı (CMRR)

Ortak mod kazancının diferansiyel mod kazancına oranı kullanılarak hesaplanan CMRR'nin simülasyonu Şekil 3.5'de gösterilmiştir. Formül 3.1'e göre hesaplanan CMRR, simülasyon sonucunda 78 dB olarak bulunmuştur.

$$CMRR = 20 \log \left( \frac{A_{DM}}{A_{CM}} \right) \quad (3.1)$$



Şekil 3.5 Kontrol yükseltecinin Ortak Mod Reddetme Oranı (CMRR)

### 3.1.4 Giriş Ortak Mod Aralığı (ICMR)

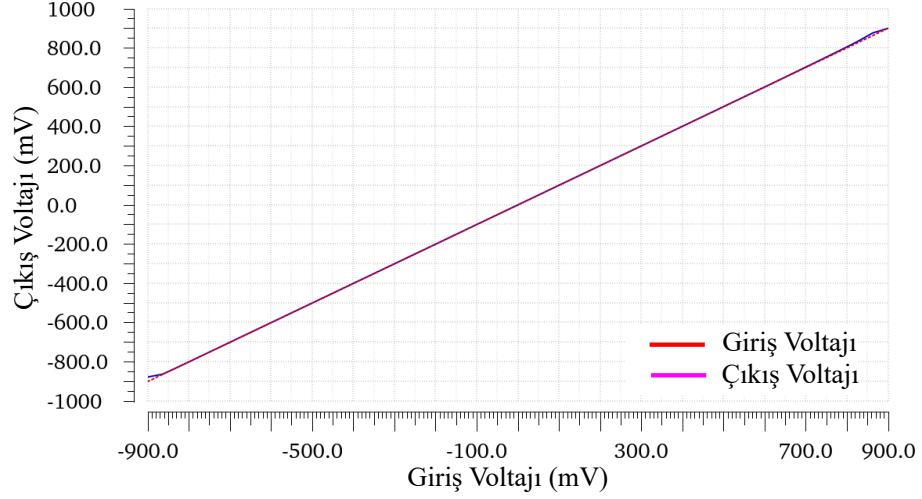
Kontrol yükseltecin giriş ortak mod aralığı, yükseltecin diferansiyel giriş sinyalleri için doğrusal bir yükselteç gibi davrandığı veya giriş voltajı transistörlerin doyma bölgesinde çalıştığı ortak giriş voltaj aralığıdır. Devrenin girişine -0.9 V'tan +0.9 V'ta bir sinyal uygulandığında çıkıştaki voltajın değişimi incelenir ve bunun sonucunda ICMR, Şekil 3.6'de gösterildiği gibi -0.85 mV ve +0.84 mV aralığındadır.

### 3.1.5 Performans Özeti

Kontrol yükseltecinin performans özeti ve tasarlanma sürecinde kullanılan transistör boyutları Tablo 3.1'de gösterilmiştir.

## 3.2 Akım Taşıyıcı Devre Tasarımı

Akım taşıyıcı devresinin temel prensibi sensör akımını başka bir devreye iletmek ve daha sonra bu iletilen akımı işlemektir. Algılanan elektrot akımını düşük gürültülü ve yüksek doğrulukta kopyalamak önemlidir. Ayrıca geniş dinamik akım aralığı için



**Şekil 3.6** Kontrol yükseltecisinin Giriş Ortak Mod Aralığı (ICMR) simülasyonu

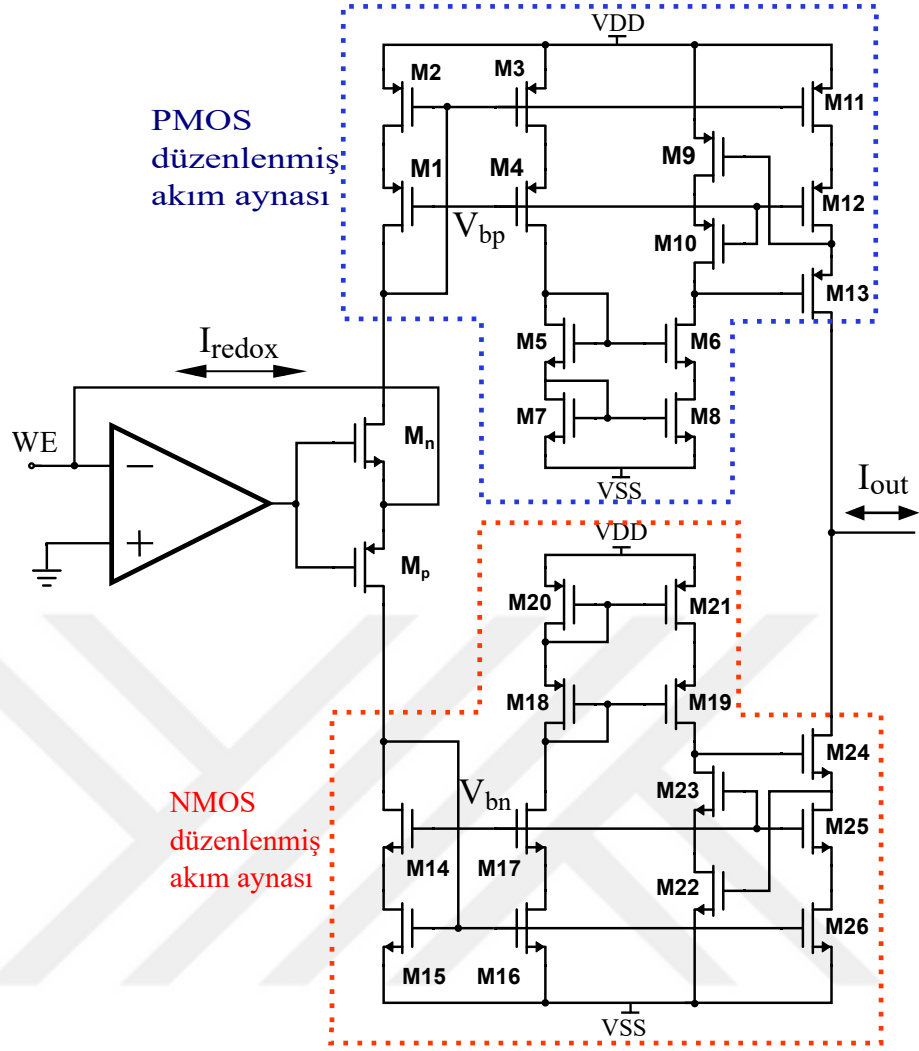
**Tablo 3.1** Kontrol yükseltecisinin devre performansı ve transistör boyutları

| Tasarım özellikleri          | Değerler  | Transistörler | W( $\mu$ m)/L( $\mu$ m) |
|------------------------------|-----------|---------------|-------------------------|
| Öngerilim Akımı ( $\mu$ A)   | 35        | M1,M2         | 48/1                    |
| Ofset Voltajı ( $\mu$ V)     | 69        | M3-M6,M8      | 6/0.5                   |
| DC Kazanç (dB)               | 80        | M7,M9         | 12/0.5                  |
| GBW (MHz)                    | 3         | M10           | 4*80/0.5                |
| PSRR (dB)                    | 76        | M11           | 4*56/0.5                |
| Faz Marjı (deg)              | 55        | M12,M13       | 40/0.5                  |
| CMRR (dB)                    | 78        | M14           | 10/0.5                  |
| ICMR(mV)                     | $\pm 840$ | M15           | 2.5/0.5                 |
| Eşdeğer Giriş                | 242       | M16           | 2/0.5                   |
| Gürültüsü ( $nV/\sqrt{Hz}$ ) |           |               |                         |

tasarlanan devre yapıları yüksek lineerliğe de sahip olmalıdır. Bu çalışmada bahsedilen gereksinimler göz önünde bulundurularak akım taşıyıcı devresi tasarlanmıştır.

Akım taşıyıcı devresi Şekil 3.7’de gösterildiği gibi bir OTA’ nın çıkışına negatif geri besleme ile bağlı  $M_N$  ve  $M_P$  transistörlerinden oluşur. Negatif geri besleme OTA’nın eviren girişine bağlı  $W_E$ ’nin potansiyeli, OTA’nın evirmeyen girişine bağlı toprak potansiyeli tarafından sanal olarak topraklanır. Böylece  $W_E$ ’nin potansiyel değişimi, kontrol yükselteç devresi tarafından kontrol edilen  $R_E$  potansiyeli tarafından gerçekleştirilir.  $M_N$  ve  $M_P$  transistörlerin çıkışına ise sırasıyla negatif ve pozitif akımların kopyalama işlemini gerçekleştiren PMOS ve NMOS düzenlemiş akım aynaları (regulated-current mirror) kullanılır.

Tasarlanan akım taşıyıcı devresi üç parçadan oluşur:



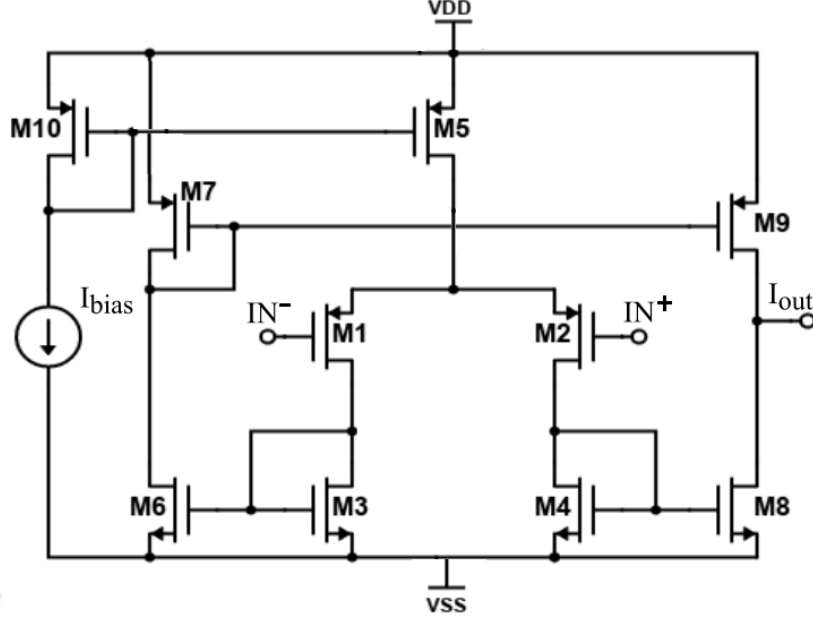
Şekil 3.7 Tasarlanan akım taşıyıcı devresi

- OTA
- NMOS-düzenlenmiş akım aynası
- PMOS-düzenlenmiş akım aynası

### 3.3 OTA Tasarımı

Akım taşıyıcı devresinde Şekil 3.8 akım aynası temeline dayanan OTA kullanılır. Bu OTA'nın avantajları geniş çıkış voltaj aralığı, düşük güç tüketimi ve az sayıda transistör kullanılarak tasarlanabilmesidir.

Akım taşıyıcı devresinin girişe yönlendirilen gürültünün minimum seviyede olması için kullanılan OTA düşük gürültüye sahip olacak şekilde tasarlanmalı. Bu nedenle  $g_m/I_D$  tasarım metodolojisi tercih edilir.



Şekil 3.8 Akım aynası temelli OTA şeması

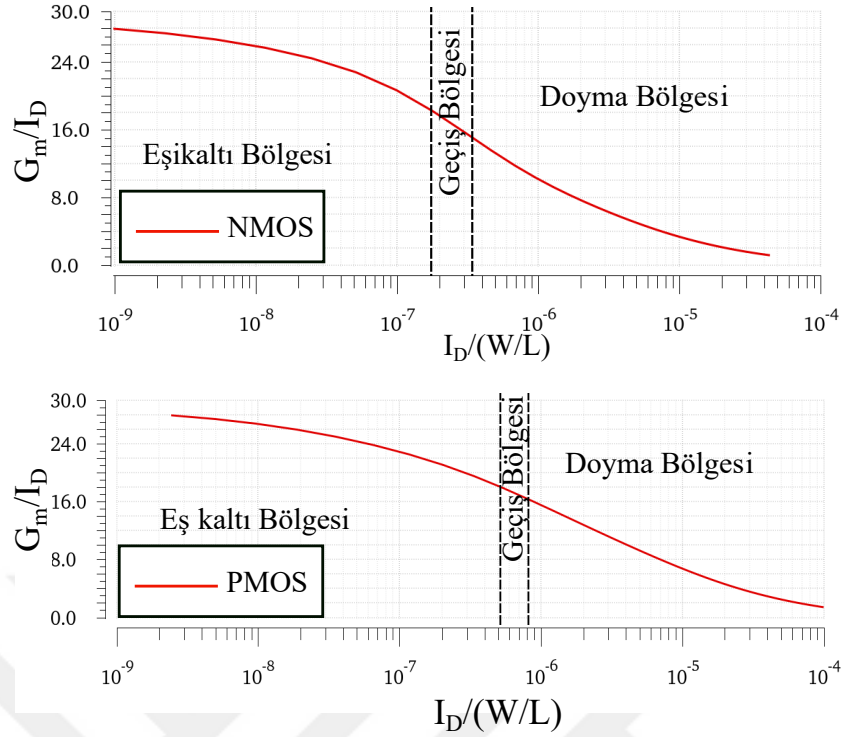
$g_m/I_D$  tasarım metodolojisi OTA'nın titreşim (flicker) ve termal gürültüsünü azaltmak için kullanılır. Ayrıca, transistor kapı (gate) taşıyıcılarının daha az hareketi nedeniyle flicker gürültüsüne katkısı azaldığından, girişte NMOS transistorleri yerine PMOS transistorleri tercih edilir.

$g_m/I_D$  tasarım metodolojisinde aşağıdaki adımlar takip edilir:

- İlk olarak OTA için öngerilim akımı, güç tüketimi ve gürültü değerleri hedeflenir.
- OTA'nın giriş transistörleri (M1-M2) için Şekil 3.9'de yüksek  $g_m/I_D$  değeri seçilebilmesi için akan akımda herhangi bir azalma olmaksızın yüksek  $V_{gs}$ , büyük transistor genişliği (W) ve düşük transistor uzunluğu (L) seçilir. Böylece giriş transistörleri eşikaltı(sub-threshold) bölgede çalışarak gürültü minimum seviyeye indirilir.
- Son olarak, diğer transistörler için küçük W ve büyük L değeri seçilerek düşük  $g_m/I_D$  değeri elde edilir. Böylece transistörler geçiş (transition) veya doyma (saturation) bölgede çalıştırılır.

Bir OTA tasarımında transistörlerin termal gürültü katkısı aşağıdaki formül ile ifade edilebilir:

$$\overline{i_{n,th}^2} = [4k_B T \gamma g_m] \cdot \Delta f, \quad (3.2)$$



Şekil 3.9 0.18  $\mu\text{m}$  CMOS TSMC teknolojisi için  $g_m/I_D$  simülasyonu

burada,  $k_B$  Boltzman sabiti,  $T$  mutlak sıcaklık,  $g_m$  transistörün geçiş iletkenliği (transconductance),  $\gamma=2$  veya  $2/3$  sırasıyla doyma veya eşikaltı bölgesi için seçilebilir. Transistörlerin titreşim gürültü katkısı ise aşağıdaki formül ile ifade edilebilir:

$$\overline{i_{n,1/f}^2} = \left[ \frac{K_f g_m^2}{C_{ox} L W f} \right] \cdot \Delta f \quad (3.3)$$

burada,  $K_f$  sürece bağlı sabit,  $C_{ox}$  transistörün oxit kapasitansı,  $W$  ve  $L$  sırasıyla transistörün genişlik ve uzunluğudur.

Denklem 3.2 ve denklem 3.3 toplanarak  $g_m^2$ 'e bölünür ve transistörün toplam gürültü katkısı hesaplanır:

$$v_{n,in}^2 = \left[ \frac{4k_B T \gamma}{g_m} + \frac{K_f}{C_{ox} L W f} \right] \cdot \Delta f \quad (3.4)$$

Denklem 3.4 kullanılarak OTA'nın flicker ve termal gürültü katkısı aşağıdaki gibi hesaplanır:

$$v_{n,in,OTA}^2 = \frac{16 k_B T}{3 g_{m1}} \left[ 1 + \frac{g_{m3}}{g_{m1}} + \frac{g_{m6}}{g_{m1}} + \frac{g_{m7}}{g_{m1}} \right] \Delta f + 2 \left( \frac{1}{f} \right) \left[ \frac{K_p}{W_1 L_1 C_{ox}} + \frac{K_n}{W_3 L_3 C_{ox}} \left( \frac{g_{m3}}{g_{m1}} \right) + \frac{K_p}{W_6 L_6 C_{ox}} \left( \frac{g_{m6}}{g_{m1}} \right) + \frac{K_p}{W_7 L_7 C_{ox}} \left( \frac{g_{m7}}{g_{m1}} \right) \right] \Delta f \quad (3.5)$$

Denklem 3.5, OTA' nın giriş transistörlerini (M1,M2) gürültünün ana kaynağı olduğunu gösterir. Hem termal gürültü hem de titreşim gürültü katkısını azaltmak için giriş transistörleri,  $g_m$  değerinin maksimum olarak seçildiği eşikaltı bölgede çalıştırılmalıdır. Bu nedenle, titreşim ve termal gürültü katkısının azaltılması için transistörlerin geçiş iletkenlikleri  $g_{m1,2} \gg g_{m3,4,6,8}, g_{m7,9}$  olarak seçilmelidir. Bu, giriş transistörlerinin  $g_m/I_D$  oranının yüksek seçilir ve eşikaltı bölgede çalışırken, diğer transistörlerin  $g_m/I_D$  oranı düşük seçilir ve doyma bölgesinde çalıştığı anlamına gelir. Şekil 3.9'e göre yüksek  $g_m/I_D$  oranı için giriş transistörlerin genişliği büyük, uzunluğu küçük olarak ayarlanır. Düşük  $g_m/I_D$  oranı için diğer transistörlerin genişliği küçük, uzunluğu büyük olacak şekilde ayarlanır. OTA için seçilen  $g_m$  değerleri ve parametreleri Tablo 3.2'de verilmiştir.

**Tablo 3.2** OTA'daki transistörler için çalışma parametreleri

| Transistörler | W( $\mu$ m)/L( $\mu$ m) | $g_m / I_D$ ( $V^{-1}$ ) | $I_D$ (A) |
|---------------|-------------------------|--------------------------|-----------|
| M1,M2         | 400/10                  | 24.43                    | 1.2 $\mu$ |
| M6,M3,M4,M8   | 12/18                   | 13.04                    | 1.2 $\mu$ |
| M7,M9         | 6/18                    | 5.24                     | 1.2 $\mu$ |
| M5            | 3/18                    | 1.55                     | 2.4 $\mu$ |
| M10           | 3/18                    | 13.04                    | 2.8 $\mu$ |

OTA' nın gerekli  $g_m$  optimizasyonu yapıldıktan sonra Şekil 3.10'de gösterildiği gibi giriş referanslı gürültü 1 kHz için 46 nV/ $\sqrt{Hz}$ 'dir. Ayrıca, giriş referanslı entegre gürültüsü 0.01 Hz - 1 kHz bant genişliğinde 2.85  $\mu$ V'dir.

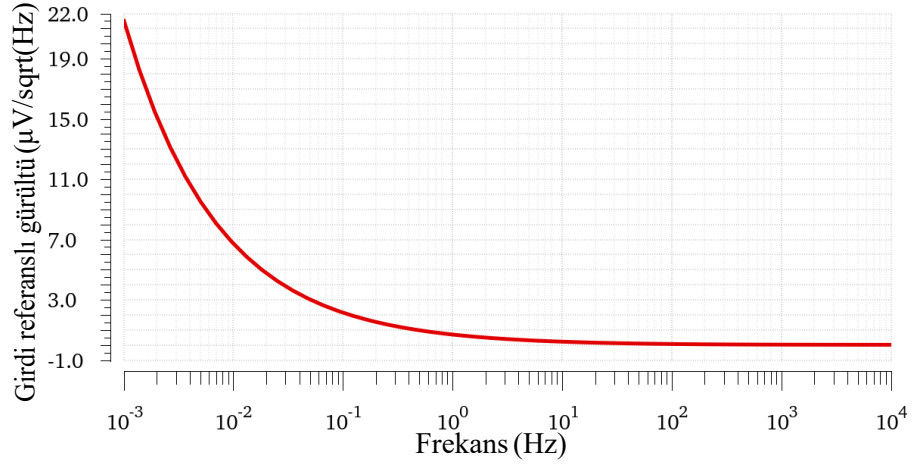
### 3.3.1 Ofset Volataj Simülasyonu

OTA' nın iki giriş arasındaki ofset voltajının Monte Carlo analizi ve uyumsuzluk simülasyonu Şekil 3.11'de gösterilmiştir. Buna göre, OTA' nın maksimum ofset voltajı 0.65 mV'tur.

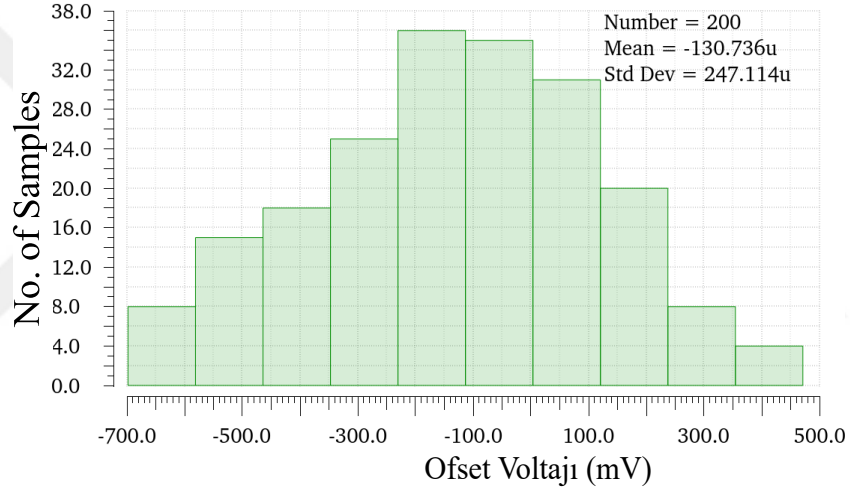
### 3.3.2 Ortak Mod Reddetme Oranı (CMRR)

Ortak mod kazancının diferansiyal mod kazancına oranı kullanılarak hesaplanan CMRR'nin simülasyonu Şekil 3.12'de gösterilmiştir ve simülasyon sonucunda 73 dB

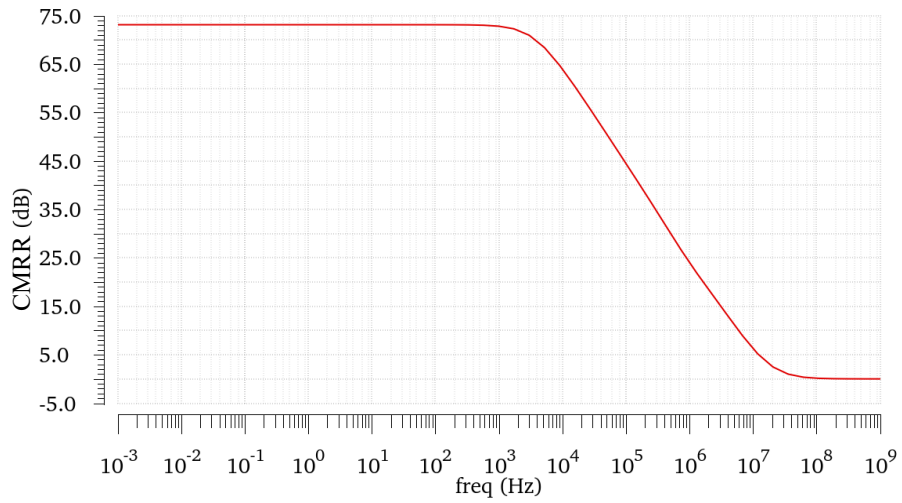
olarak bulunmuştur.



Şekil 3.10 OTA'nın giriş kaynaklı gürültüsü.



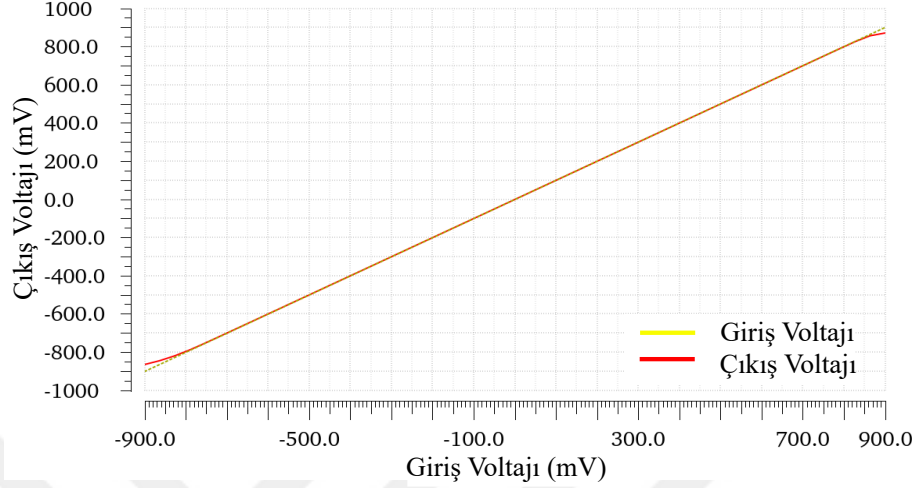
Şekil 3.11 OTA girişleri arasındaki ofset simülasyonu.



Şekil 3.12 OTA'nın ortak mod reddetme oranı

### 3.3.3 Giriş Ortak Mod Aralığı (ICMR)

OTA'nın girişine -0.9 V'tan +0.9 V'ta bir sinyal uygulandığında çıkıştaki voltajın değişimi incelenir ve bunun sonucunda ICMR, Şekil 3.13'de gösterildiği gibi -0.85 mV ve +0.8 mV aralığındadır.



Şekil 3.13 OTA'nın giriş ortak mod aralığı (ICMR) simülasyonu

### 3.3.4 Performans Özeti

OTA'nın performans özeti ve tasarlanma sürecinde kullanılan transistör boyutları Tablo 3.3'de gösterilmiştir.

Tablo 3.3 OTA tasarım parametreleri

| Tasarım özellikleri           | Değerler           |
|-------------------------------|--------------------|
| Öngerilim Akımı               | 2.4 $\mu$ A        |
| $C_L$                         | 5 pF               |
| DC Kazanç                     | 58 dB              |
| GBW                           | 0.3 MHz            |
| PSRR                          | 70 dB              |
| Faz Marjı                     | 60°                |
| CMRR                          | 73 dB              |
| Eşdeğer Giriş Gürültüsü 1 kHz | 46 nV/ $\sqrt{Hz}$ |
| Offset Voltajı                | 133 $\mu$ V        |

## 3.4 Düzenlenmiş Akım Aynası Tasarımı

Akım aynasının çıkış empedansını ve doğruluğunu artırmak için düzenlenmiş kaskod topolojisi kullanılır. Çıkış empedansını, çıkış voltajı salınımlarını ve doğruluğu artırmak için iyileştirilmiş aktif geri beslemeli kaskod akım aynası (IAFCCM) tasarımı

önerilir[31]. Ancak, IAFCCM yeterli çıkış empedansına sahip olmadığı için çıkış akımı çıkış düğümündeki voltajdan etkilenebilir. Çıkış empedansını ve doğruluğunu artırmak için üç aşamalı bir geri besleme akım aynası (TFCM) önerilir[32]. Öte yandan, üç aşamalı geri besleme devresi nedeniyle devreyi stabilize etmek için ek kompanzasyon gereklidir. Bu nedenle,[33]'de yapılan çalışmada iyileştirilmiş çıkış empedansı ve yüksek doğruluk ile akım aynası önerilir. Bu devrede yüksek akım doğruluğu elde edilse de çıkış empedansı TFCM'ye göre düşüktür.

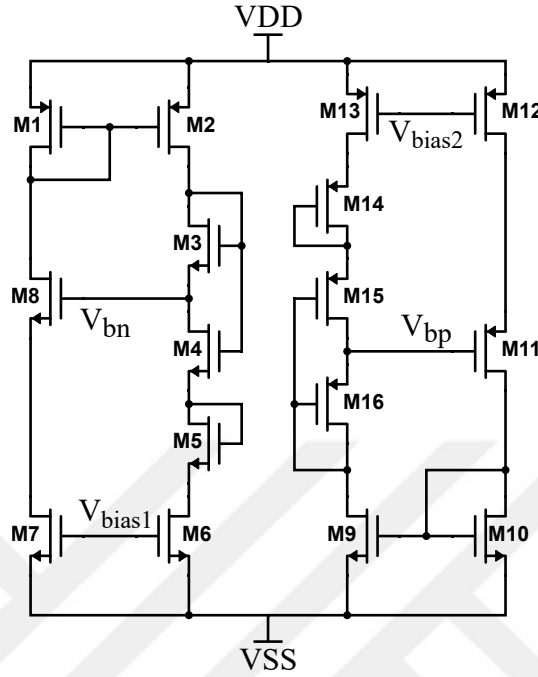
Bu akım aynası tasarımında yüksek lineerlik ile birlikte yüksek doğrulukta akım kopyalama işlemini gerçekleştirmek hedeflendi. Ayrıca çıkış direnci yeterli bir şekilde yüksek tutarak kopyalanan akımın çıkıştaki voltaj dalgalanmalarından etkilenmemesi sağlandı. Tasarım detayı, NMOS düzenlenmiş akım aynası için açıklanmıştır. Düzenlenmiş akım ayna girişindeki yüksek salınımlı akım aynası (high swing current mirror) M14,M15,M16,M17 transistörlerinden oluşur ve M14 ve M17 transistörlerinin kapı (gate) voltajları  $V_{bn}$  tarafından polarlanır.  $V_{bn}$  için Şekil 3.14'deki öngerilimlama devresi kullanılır. Bu devrede giriş akımı tarafından değiştirilen direnç değerine göre kapısı girişe bağlı olan ve doğrusal bölgede çalışan MOS transistörünü direnç olarak kullanır. Burada  $V_{bias1}$  ve  $V_{bias2}$  sırasıyla NMOS akım aynası için  $V_{G15}$ 'e PMOS akım aynası için  $V_{G2}$ 'ye bağlanır. Böylece akım akım aynasındaki transistörleri istenilen akım aralığında doyma bölgesinde çalışması sağlanır. Geniş çıkış aralığı ve alçak gerilim boşluk payı (voltage headroom) için kullanılır. M19,M20,M21 transistörleri,  $I_{M14}$  ve  $I_{M22}$  akımını eşleştirmek için kullanılır. Giriş ve çıkış akımını eşleştirmek için, transistör boyutları  $V_{GS25} = V_{GS17}$  ve  $V_{GS26} = V_{GS16}$  olacak şekilde ayarlanır. M25 ve M26 transistörleri, çıkış empedansının arttırılmasına ve çıkış akımı doğruluğunun M18-M21 transistörleri tarafından kopyalanan giriş akımına bağımlılığının azaltılmasına katkıda bulunur. Ayrıca, M22 transistörünün geçit kaynağı voltajı, M26 ve M25'in boşaltma (drain) kaynağı voltajının toplamına eşittir ( $V_{GS22} = V_{DS25} + V_{DS26}$ ). Bu durumda  $V_{GS22} = V_{GS16}$  eşitliği sağlanarak giriş ve çıkış akımı eşitliği sağlanır. Çıkış akımının doğruluğunu arttırmak için M17 transistörünün kapı voltajı, M23,M25 transistörlerinin kapı voltajına bağlanır. Transistör boyutları Tablo 3.4'da verilmiştir. Şekil 3.15'da gösterilen geri besleme devresini kullanarak, akım aynasının çıkış empedansı aşağıdaki denklemlerle tahmin edilebilir;

$$V_1 = I_{out} \cdot (r_{d25} + r_{d26}) \quad (3.6)$$

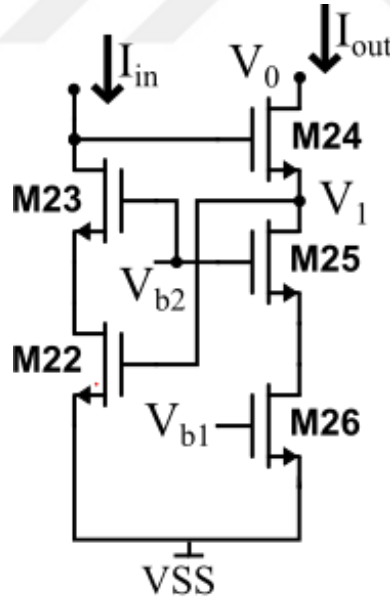
$$I_{out} = g_{m24} V_{gs24} + \frac{V_{d24}}{r_{d24}} \quad (3.7)$$

$$I_{out} = g_{m24} [g_{m22} (-g_{m23} r_{d22} r_{d23}) - 1] V_1 + \frac{V_o - V_1}{r_{d24}} \quad (3.8)$$

$$R_{out} = g_{m24}g_{m23}g_{m22}r_{d24}r_{d23}r_{d22} \cdot (r_{d26} + r_{d25}) + g_{m24}r_{d24}(r_{d25} + r_{d26}) + r_{d24} + r_{d25} + r_{d26} \quad (3.9)$$



Şekil 3.14 Akım taşıyıcı için öngerilim devresi

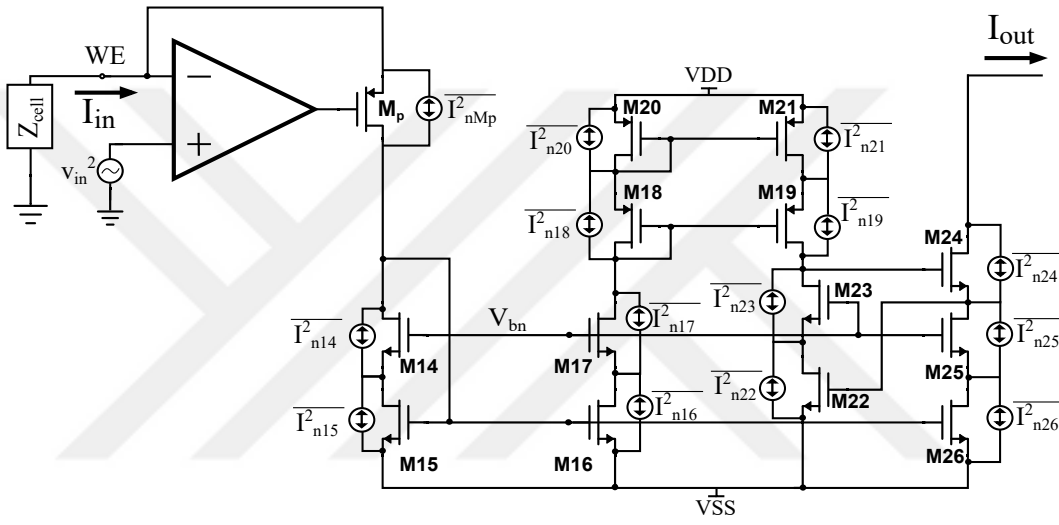


Şekil 3.15 NMOS çifti düzenlenmiş akım aynasının geri besleme devresi.

Akım taşıyıcının gürültü analizi için basitleştirilmiş bir gürültü modeli Şekil 3.16'de gösterilmektedir. Burada NMOS düzenlenmiş akım aynası aktif PMOS düzenlenmiş akım aynası pasifken gürültü modellemesi yapılmıştır. NMOS düzenlenmiş akım aynası pasif, PMOS düzenlenmiş akım aynası aktifken aynı yol izlenerek gürültü

**Tablo 3.4** Düzenlenmiş akım aynasının transistör boyutları

| Transistör       | L( $\mu\text{m}$ )/W( $\mu\text{m}$ ) |
|------------------|---------------------------------------|
| M1,M4,M12,M10    | 0.5/100                               |
| M2,M3,M11,M13,M9 | 3/300                                 |
| M5-M8            | 0.5/25                                |
| M14,M17,M25,M23  | 0.5/20                                |
| M15,M16,M26,M24  | 4/80                                  |
| M18-M21          | 2/150                                 |



**Şekil 3.16** Akım taşıyıcı devresinin gürültü modeli.

analizi devrenin diğer yarısı içinde yapılabilir. Benzer bir akım taşıyıcı devresinin gürültü analizi, OTA'nın açık döngü kazancı ve  $M_p$  geri besleme transistörünün geçiş iletkenliği değerlerinin gürültü katkısını azalttığı için  $I_{np}^2$ 'ın ihmal edilebilir olduğunu göstermektedir.  $M_p$  [29]. Bu nedenle, akım taşıyıcının çıkış gürültü gücü aşağıdaki gibi hesaplanabilir;

$$I_{n,OUT}^2 = \left| \frac{1}{Z_{cell}} \right|^2 v_{in}^2 + \frac{1}{A_2} (I_{n26}^2 + I_{n25}^2) + I_{n24}^2 + \frac{1}{A_1} (I_{n17}^2 + I_{n16}^2) + I_{n18}^2 + I_{n19}^2 + I_{n20}^2 + I_{n21}^2 + I_{n22}^2 + I_{n23}^2, \quad (3.10)$$

burada  $Z_{cell}$ , WE ve RE arasındaki eşdeğer empedansı,  $v_{in}^2$ , OTA'nın giriş kaynaklı gürültüsü,  $I_{n,x}$ ,  $M_x$  transistörlerin akım gürültüsü,  $A_1$ , M14-M15 ve M17-M16 transistörleri arasındaki akım oranı ve  $A_2$  M14-M15 ve M26-M25 transistörleri arasındaki akım oranıdır. Bu tasarımda akım oranları 1'e 1 olacak şekilde seçilir.

Çözeltilinin direnci çok küçük ve elektrot direnci çok büyük olduğundan,  $Z_{cell}$  (3.11) şeklinde ifade edilebilir:

$$Z_{cell} = R_{s,WE} + \frac{R_{WE}}{1 + j\omega R_{WE} C_{dl,WE}} \approx \frac{1}{j\omega C_{dl,WE}}, \quad (3.11)$$

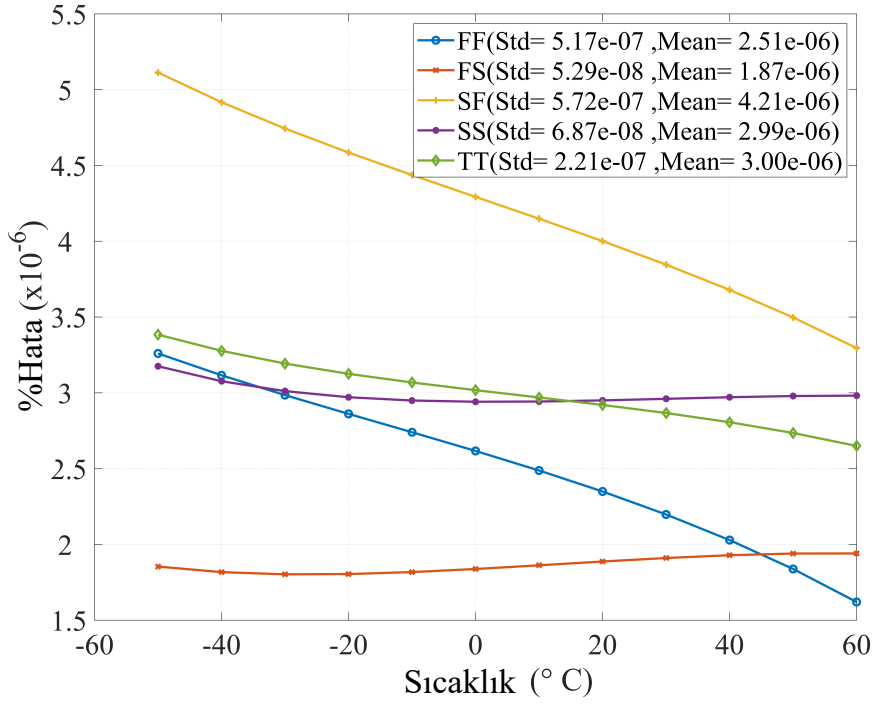
burada  $C_{dl,WE}$  WE'nin çift katmanlı kapasitörüdür. Sonuç olarak devrenin gürültüsü denklem 3.11'deki gibi verilebilir.

$$I_{n,OUT}^2 = (2\pi f)^2 C_{dl,WE}^2 v_{in}^2 + I_{n26}^2 + I_{n25}^2 + I_{n24}^2 + I_{n17}^2 + I_{n16}^2 + I_{n18}^2 + I_{n19}^2 + I_{n20}^2 + I_{n21}^2 + I_{n22}^2 + I_{n23}^2 \quad (3.12)$$

Tasarlanan akım aynasının yüksek doğrulukta akım kopyalama işlemini gerçekleştirebilmesi için transistörlerin çok iyi eşleşmesi gerekmektedir. Devre tasarımında uyumsuzluk genellikle sistematik ve rastgele hatalardan meydana gelir. Bu tasarımda uyumsuzluğun minimum düzeyde tutulmasını hedeflemiştir ve tasarlanan PMOS ve NMOS düzenlenmiş akım aynalarının Monte Carlo simülasyonu süreç varyasyonu ve uyumsuzluk için gerçekleştirilmiş ve sırasıyla Tablo 3.5 ve Tablo 3.6'de verilmiştir. Elde edilen sonuçlar devrenin geniş akım aralığında akım kopyalama işlemi için iyi uyumluluğa sahip olduğunu gösterir. Ayrıca, Şekil 3.17'da devrenin 10  $\mu A$  giriş akımı için -50°C ve 60 °C sıcaklık ve süreç varyasyonu altında akım kopyalama işleminde yüzde hata oranı verilmiştir. Sonuçlar sıcaklık ve süreç varyasyonlarının akım hata oranı üzerinde ihmal edilebilir olduğunu gösterir.

**Tablo 3.5** NMOS çiftinin düzenlenmiş akım aynasının çıkış akımı için Monte Carlo simülasyon karakteristikleri

|                                              | Min(A)      | Maks(A)     | Std Dev (A) | Ort (A)       |
|----------------------------------------------|-------------|-------------|-------------|---------------|
| <b>I<sub>in</sub>=50 nA</b>                  | 49 n        | 51.61 n     | 291.5 p     | 49.9999 n     |
| <b>I<sub>in</sub>=100 nA</b>                 | 98.03 n     | 101.2 n     | 569.6 p     | 100.001 n     |
| <b>I<sub>in</sub>=1 <math>\mu A</math></b>   | 982.4 n     | 1.011 $\mu$ | 5.098 n     | 1.00001 $\mu$ |
| <b>I<sub>in</sub>=10<math>\mu A</math></b>   | 9.868 $\mu$ | 10.08 $\mu$ | 38.02 n     | 10.0001 $\mu$ |
| <b>I<sub>in</sub>=50 <math>\mu A</math></b>  | 49.59 $\mu$ | 50.25 $\mu$ | 119.9 n     | 49.9999 $\mu$ |
| <b>I<sub>in</sub>=100 <math>\mu A</math></b> | 99.36 $\mu$ | 100.4 $\mu$ | 185.3 n     | 99.996 $\mu$  |
| <b>I<sub>in</sub>=150 <math>\mu A</math></b> | 149.2 $\mu$ | 150.5 $\mu$ | 236 n       | 149.999 $\mu$ |
| <b>I<sub>in</sub>=200 <math>\mu A</math></b> | 199 $\mu$   | 200.6 $\mu$ | 278.7 n     | 199.997 $\mu$ |
| <b>I<sub>in</sub>=400 <math>\mu A</math></b> | 398.5 $\mu$ | 400.7 $\mu$ | 398.8 n     | 399.7 $\mu$   |



Şekil 3.17 NMOS çifti düzenlenmiş akım aynasının sıcaklık ve süreç varyasyonları altında hata yüzdesi.

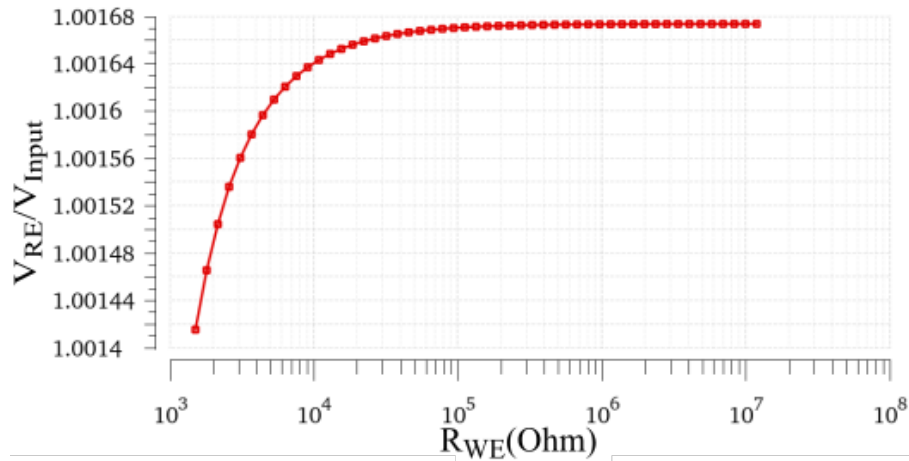
Tablo 3.6 PMOS çiftinin düzenlenmiş akım aynasının çıkış akımı için Monte Carlo simülasyon karakteristikleri

|                         | Min (A) | Maks(A) | Std Dev (A) | Ort (A)   |
|-------------------------|---------|---------|-------------|-----------|
| I <sub>in</sub> =50 nA  | 49.58 n | 50.65 n | 215.32 p    | 50.03 n   |
| I <sub>in</sub> =100 nA | 99.16 n | 101.3 n | 424.94 p    | 100.061 n |
| I <sub>in</sub> =1 µA   | 0.966 n | 1.052 µ | 4.2001 n    | 1.0025 µ  |
| I <sub>in</sub> =10 µA  | 9.94 µ  | 10.09 µ | 30.57 n     | 10.004 µ  |
| I <sub>in</sub> =50 µA  | 49.81 µ | 50.28 µ | 94.91 n     | 50.015 µ  |
| I <sub>in</sub> =100 µA | 99.7 µ  | 100.4 µ | 147.368 n   | 100.024 µ |
| I <sub>in</sub> =150 µA | 149.6 µ | 150.5 µ | 189.917 n   | 150.031 µ |
| I <sub>in</sub> =200 µA | 199.5 µ | 200.6 µ | 226.660 n   | 200.036 µ |
| I <sub>in</sub> =400 µA | 399.2 µ | 400.6 µ | 333.816 n   | 399.90 µ  |

Potansiyostat devresinin simülasyonu Şekil 2.4 elektrokimyasal eşdeğer devresi kullanılarak gerçekleştirilmiştir. Burada  $R_{WE}$  değeri  $1.5 \text{ k}\Omega$  ve  $12 \text{ M}\Omega$  arasındaki değerler seçilmiştir ve bu elektrot akımının  $50 \text{ nA}$  ve  $400 \mu\text{A}$  arasında değişime eşittir.  $R_{CE}$  değeri  $1 \text{ k}\Omega$  ve  $C_{CE}$  değeri  $1 \text{ nF}$  olarak seçilir ve bu yük koşullarında tasarlanan potansiyostat devresi çözeltiye  $\pm 0.8 \text{ mV}$  aralığında potansiyel uygulayabilir.

#### 4.1 Potansiyostatın Uyguladığı Voltaj Doğruluğu ve Kararlılığı

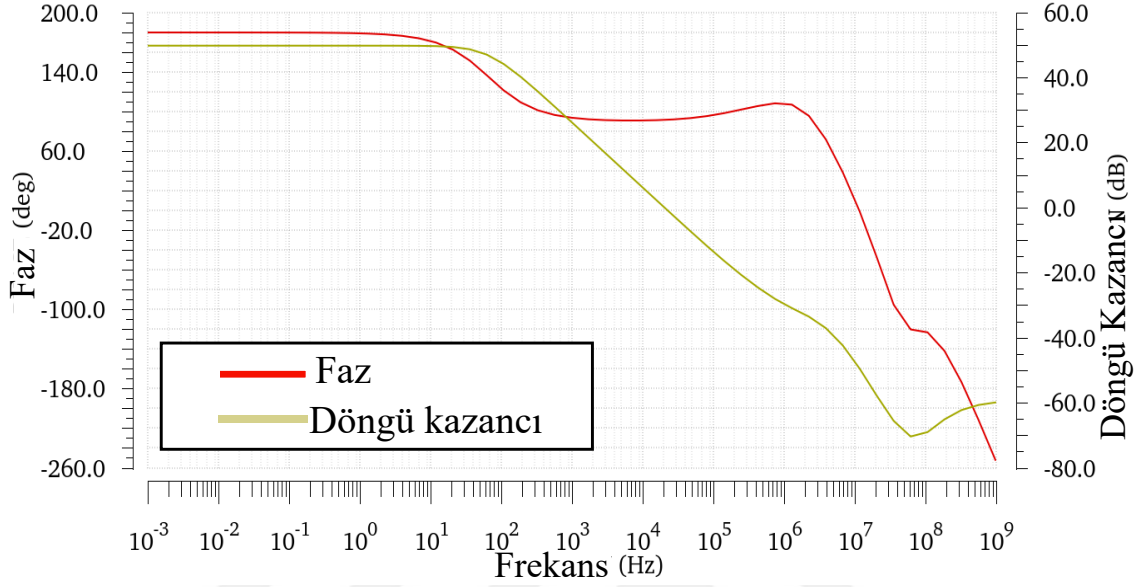
Tasarlanan potansiyostat devresinin  $R_{WE}$  değeri  $1.5 \text{ k}\Omega$  ve  $12 \text{ M}\Omega$  aralığındayken uyguladığı voltajın doğruluk grafiği Şekil 4.1’de gösterilmiştir. Sonuçlar potansiyostat devresinin yüksek yük koşullarında uygulanan voltaj ve çıkış voltaj oranının  $1.0014$ - $1.00168$  aralığında olduğunu ve yüksek doğrulukta voltaj uygulayabildiğini gösterir.



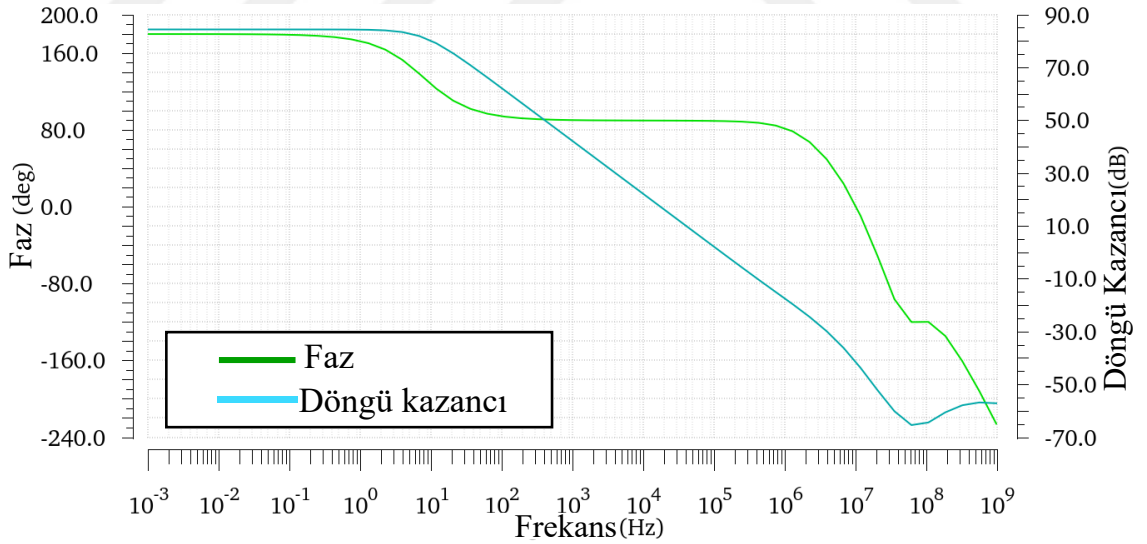
Şekil 4.1 Kontrol yükselticisinin doğruluğu

Şekil 4.2- 4.5 aralığında gösterildiği gibi potentiostat devresinin kararlılığını göstermek için algılama akımının değerini belirleyen  $R_{WE}$  değeri  $1 \text{ k}\Omega$ ,  $100 \text{ k}\Omega$ ,  $1 \text{ M}\Omega$  ve  $12 \text{ M}\Omega$  ile değiştirilerek kararlılık simülasyonu gerçekleştirildi. Elde edilen simülasyonun performans özeti Tablo 4.1’de verildi. Ayrıca Fig 4.6 potansiyostat

devresinin kapasitif yük koşullarında kararlılık simülasyonunu göstermektedir. Maksimum ve minimum akımları temsil eden  $R_{WE}$  ve  $C_{dl,WE}$  için sırasıyla  $12\text{ M}\Omega$  -  $50\text{ nF}$  ve  $1.5\text{ k}\Omega$  -  $1\text{ nF}$  değerleri kullanılır . Simülasyon sonuçları, potansiyostat devresinin maksimum ve minimum akım için sırasıyla  $88.79^\circ$  ve  $87.62^\circ$  faz marjı ile yüksek kararlılığa sahip olduğunu göstermektedir.

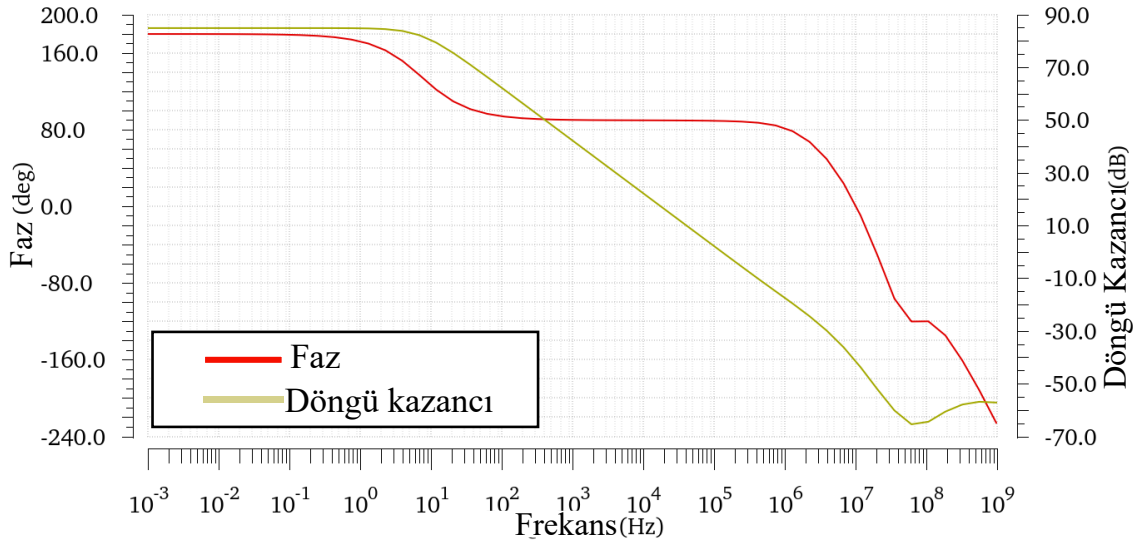


Şekil 4.2  $R_{WE} = 1.5\text{ k}\Omega$  değeri için potansiyostat devresinin kararlılığı

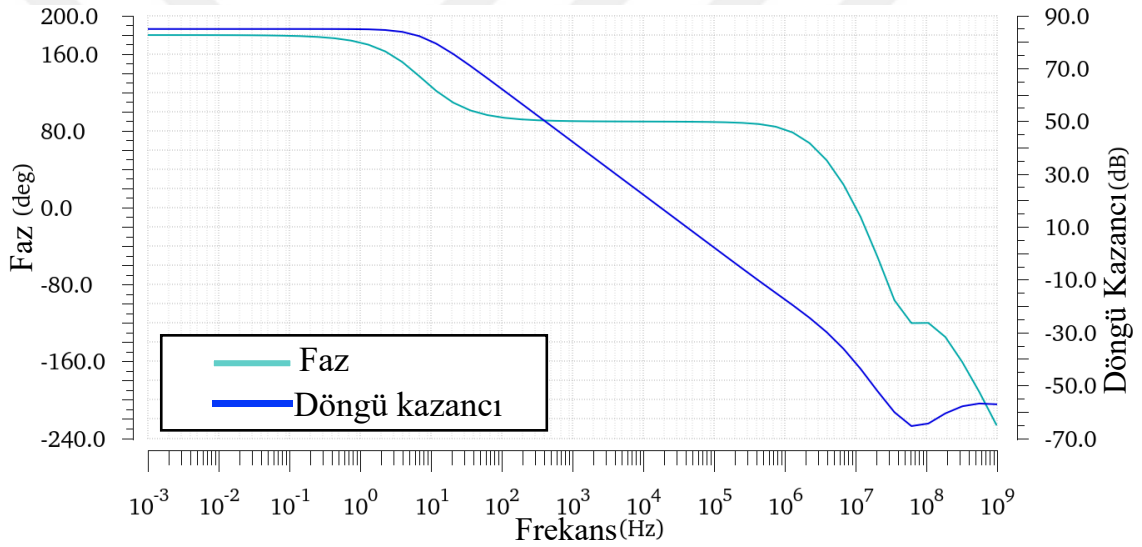


Şekil 4.3  $R_{WE} = 100\text{ k}\Omega$  değeri için potansiyostat devresinin kararlılığı

Tablo 4.2’de, kontrol yükselteç devresinin maksimum ve minimum akımı ne kadar yeterli sağladığını görmek için işlem köşeleri analizi yapılır. Sonuçlar, kontrol yükselteç devresinin farklı yük koşulları altında yeterli akım sağladığını göstermektedir.



Şekil 4.4  $R_{WE}=1\text{ M}\Omega$  değeri için potansiyostat devresinin kararlılığı



Şekil 4.5  $R_{WE}=12\text{ M}\Omega$  değeri için potansiyostat devresinin kararlılığı

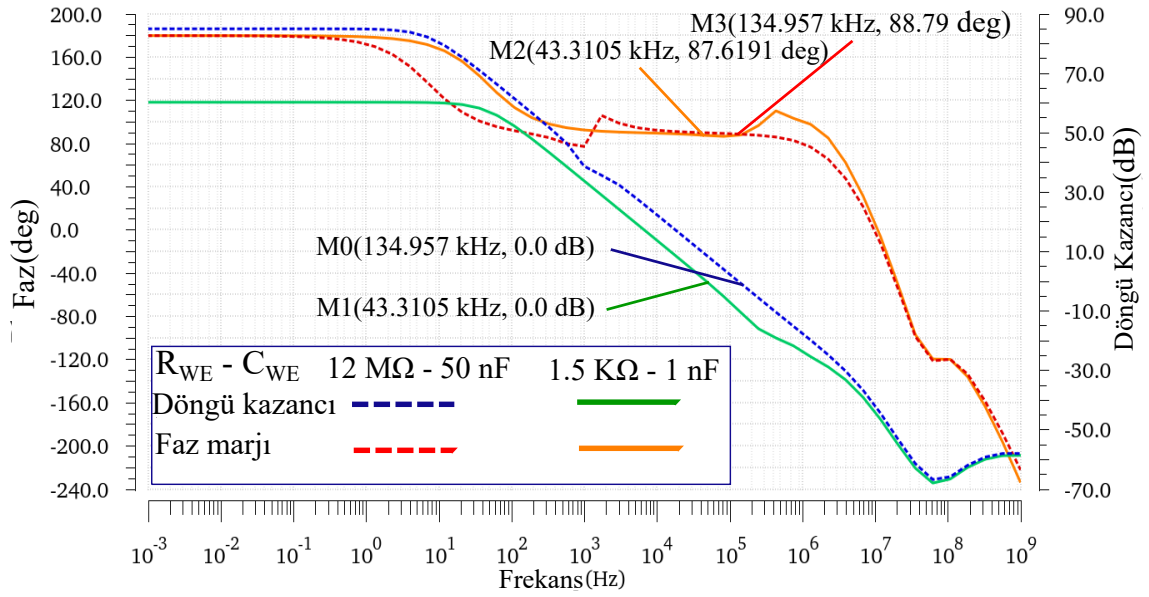
Tablo 4.1 Potansiyostat kararlılık analizi performans özeti

| RWE            | Kazanç [dB] | Kazanç bant genişliği | Faz marjı | Çıkış akımı |
|----------------|-------------|-----------------------|-----------|-------------|
| 1 k $\Omega$   | 49.862      | 23.178 kHz            | 91.901°   | 392.6 $\mu$ |
| 100 k $\Omega$ | 84.472      | 21.025 kHz            | 89.928°   | 6.004 $\mu$ |
| 1 M $\Omega$   | 84.927      | 133.963 kHz           | 89.31°    | 600.5 n     |
| 12 M $\Omega$  | 85.98       | 133.963 kHz           | 89.3°     | 50.05 n     |

## 4.2 Potesiyostat Akım Okuma Simülasyonu

### 4.2.1 Akım Lineerliği

Tasarlanan potansiyostat devresinin  $\pm 50\text{ nA}$  ve  $\pm 400\text{ }\mu\text{A}$  arasında elektrot akımı ve çıkış akımı simülasyonu Şekil 4.7’de gösterilmiştir. Doğruluğu ve doğrusallığı



**Şekil 4.6** Farklı kapasitif ve resistif yük koşulları için potansiyostat devresinin kararlılık analizi

**Tablo 4.2** Farklı  $R_{WE}$  değerleri için kontrol yükselticisinin process corner analizi.

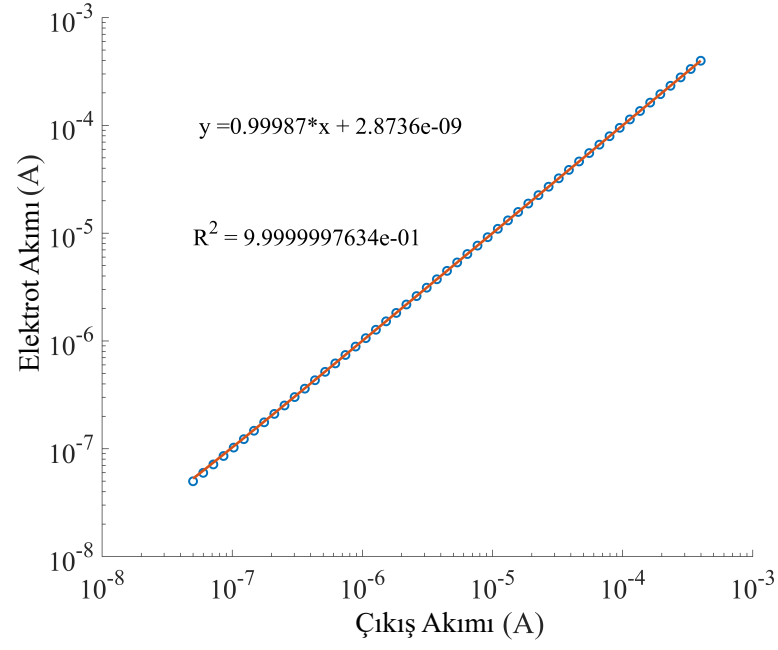
| İşlem Köşeleri | Elektrot Akımı    |                  |
|----------------|-------------------|------------------|
|                | $R_{WE}$ : 1.5 kΩ | $R_{WE}$ : 12 MΩ |
| FF             | 400.6 $\mu A$     | 50.08 nA         |
| SS             | 400.37 $\mu A$    | 50.068 nA        |
| FS             | 400.71 $\mu A$    | 50.1 nA          |
| SF             | 400.44 $\mu A$    | 50.07 nA         |

değerlendirmek için doğrusal regresyon kullanılır. Sonuçlar negatif yönde akım için  $R^2=0.999999993$  ve pozitif yönde akım için  $R^2=0.999999976$  ile potansiyostat devresinin geniş dinamik akım ölçüm aralığı için yüksek lineerliğe sahip olduğunu gösterir.

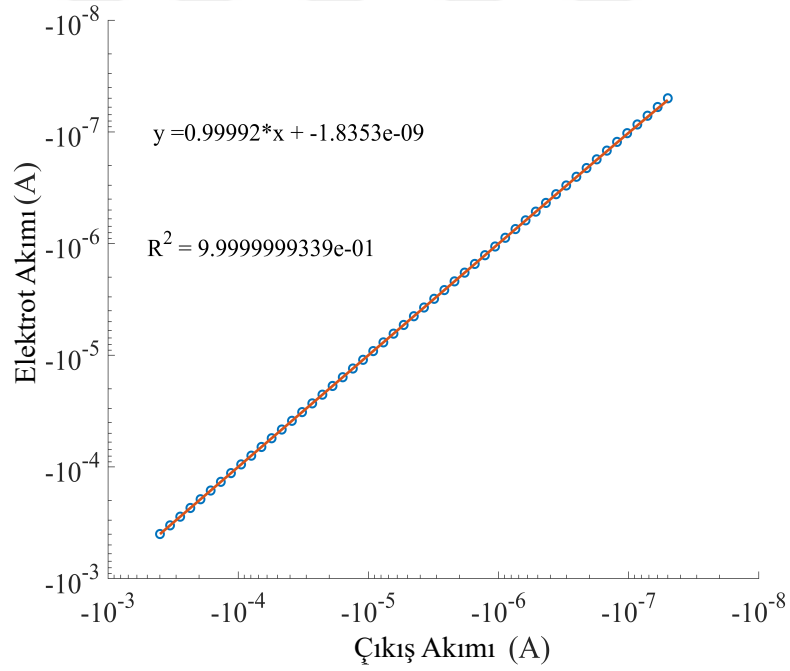
#### 4.2.2 Akım Doğruluğu

Potansiyostat devresinin  $\pm 50$  nA ve  $\pm 400$   $\mu A$  elektrot akımına karşı çıkış akımının yüzde hata transfer oranı Şekil 4.8'de gösterilmiştir. Yüzde hata transfer oranı aşağıdaki formüle göre simule edilmiştir:

$$\%Hata = \left( \frac{I_{OUT} - I_{WE}}{I_{WE}} \right) \times 100 \quad (4.1)$$



(a)



(b)

**Şekil 4.7** potansiyostat devresinin simülasyon sonuçları. (a) 50 nA'dan 400  $\mu$ A'ya kadar potansiyostatın pozitif akım doğrusallığı. (b) -50 nA'dan -400  $\mu$ A'ya kadar potansiyostatın negatif akım doğrusallığı.

Transistörlerdeki sızıntı akımı, düzenlenmiş akım aynasına göre potansiyostattaki hata oranının daha yüksek olmasına neden olur. NMOS çifti aktifken ve PMOS çifti kapatıldığında oluşan sızıntı akımı şu şekilde tanımlanabilir:

$$I_{Npair,in} = I_{WE} - I_{M_n,cutoff}, \quad (4.2)$$

burada  $I_{M_n,cutoff}$ ,  $M_n$  transistörünün kesim bölgesinde çalışırken sızıntı akımıdır,  $I_{Npair,in}$ , NMOS çifti düzenlenmiş akım aynasının giriş akımıdır.

$$I_{Npair,out} = I_{Npair,in} + I_{Npair,in} \Delta E_{CM}, \quad (4.3)$$

burada  $I_{Npair,out}$  ve  $\Delta E_{CM}$  sırasıyla NMOS çifti düzenlenmiş akım aynasının çıkış akımı ve hata oranıdır. Son olarak, çıkış akımı ile elektrot akımı arasındaki fark şu şekilde tanımlanabilir:

$$I_{OUT} - I_{WE} = (I_{WE} - I_{M_n,cutoff}) \Delta E_{CM} - (I_{M_n,cutoff} + I_{Ppair,out,cutoff}), \quad (4.4)$$

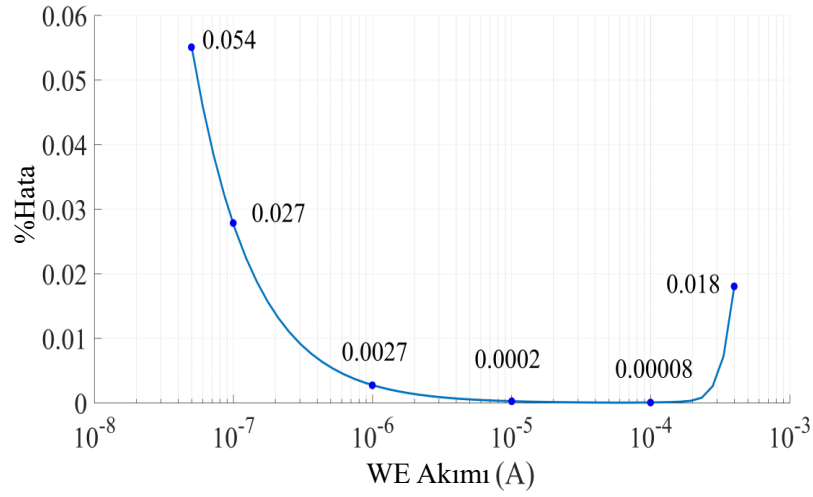
ve benzer şekilde, PMOS çifti aktifken ve NMOS çifti kapalı durumdayken kaçak akım hesaplanabilir.

50 nA elektrot akımı için potansiyostat devresinde yüksek akım aktarım hatası vardır. Bu nedenle, Fig. 4.9b ve Fig. 4.9a, bir Monte-Carlo simülasyonundan cihaz uyumsuzlukları altında sırasıyla 50 nA ve -50 nA elektrot akımı için yüzde hata oranını gösterir. Monte-Carlo simülasyonu  $3\sigma$  ve 200 örnekleme ile gerçekleştirilmiştir. Sonuç olarak %0.42 ve %0.41 standart sapma ile ortalama hata %0.025 ve %0.115 olarak hesaplanmıştır ve hata oranları 50 nA ve -50 nA için sırasıyla %1.3 ve %1.12'dir. Sonuçlar, maksimum akım aktarım hatasının %1.3 olduğunu gösterir.

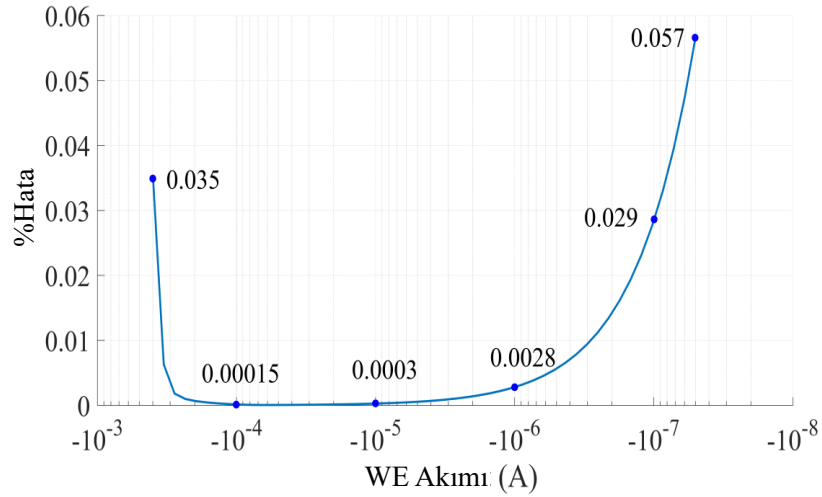
Tablo 4.3, sıcaklık, besleme gerilimi ve süreç varyasyonları altında 50 nA'dan 400  $\mu$ A'ya kadar elektrot akımlarının en iyi ve en kötü durum doğruluğunu gösterir. Nominal süreç varyasyonu (TT),  $T=-30^\circ\text{C}$  ve 1.8V besleme voltajı durumunda, en iyi sonuç  $\%2.01 \times 10^{-6}$  hata oranıdır. Hızlı süreç varyasyonu (FF),  $T=60^\circ\text{C}$  ve 1.8V besleme gerilimi durumunda, en kötü sonuç %0.6 hata oranıdır. En kötü durum, elektrot akımı en küçük olduğunda gözlemlenir. Bu analizlerde sıcaklık ve süreç varyasyonlarının doğruluk üzerindeki etkisinin yüksek olduğu görülmüştür. Besleme voltajındaki değişiklikler için doğruluk üzerindeki etkisi ihmal edilebilir.

**Tablo 4.3** Bir potansiyostat devresinde akım doğruluğunun PVT analizi.

| Parametreler                                        | Doğruluk %                        |                  |
|-----------------------------------------------------|-----------------------------------|------------------|
|                                                     | En iyi durum                      | En kötü durum    |
| Süreçler (FF-SS-TT-FS-SF)<br>Sıcaklık (-50)-60 (°C) | TT<br>-30 $\%2.01 \times 10^{-6}$ | FF<br>60 $\%0.6$ |
| Süreçler (FF-SS-TT-FS-SF)<br>VDD $\pm\% 10$         | TT<br>$\%37.6 \times 10^{-6}$     | FF<br>$\%0.11$   |

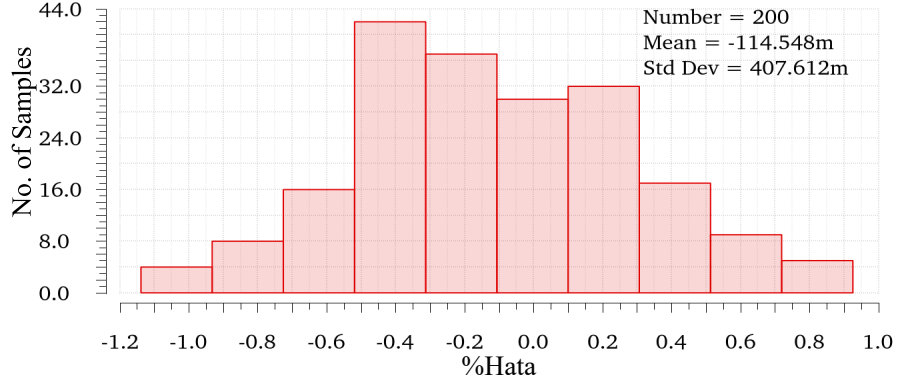


(a)

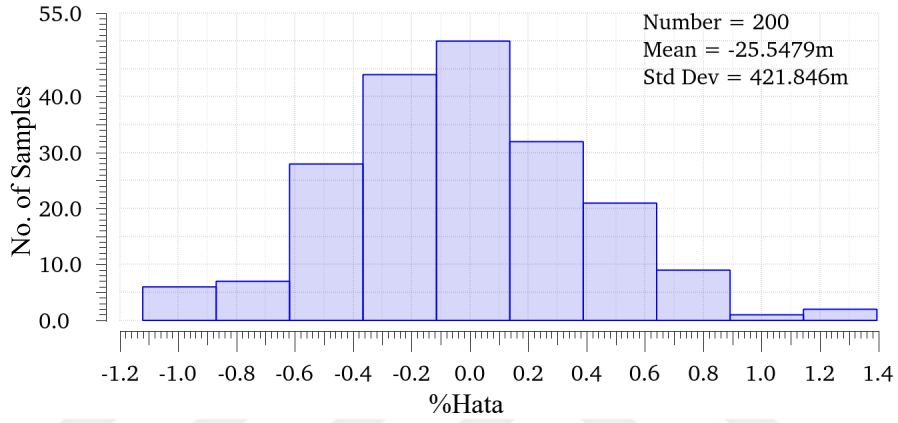


(b)

**Şekil 4.8** Potansiyostat devresinin simülasyon sonuçları. (a) 50 nA'dan 400  $\mu$ A'ya kadar potansiyostatın akım hata yüzdesi. (a) -50 nA'dan -400  $\mu$ A'ya kadar potansiyostatın akım hata yüzdesi.



(a)



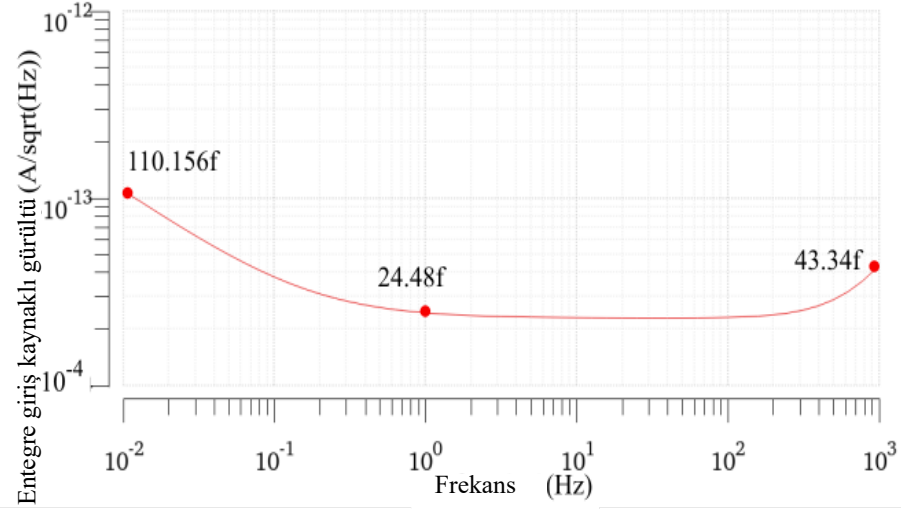
(b)

Şekil 4.9 (a) 50 nA (b) -50 nA elektrot akımları için yüzde hata akım transfer oranının Monte-Carlo simülasyonu

Simüle edilmiş akım taşıyıcı devresinin giriş referanslı gürültüsü Şekil 4.10'da verilmiştir ve entegre giriş kaynaklı gürültü, 0.01 Hz - 1 kHz bant genişliği içinde 0.974 pA'dır. Bu, potansiyostat devresinin geniş bir frekans aralığında nA seviyesinde akımı ölçebildiğini gösterir. Potansiyostat devresinin minimum ölçülebilir akım değeri 1 nA'dır. Bu nedenle potansiyostat devresi 112 dB dinamik aralığa sahiptir.

### 4.3 Potansiyostat Güç Tüketimi

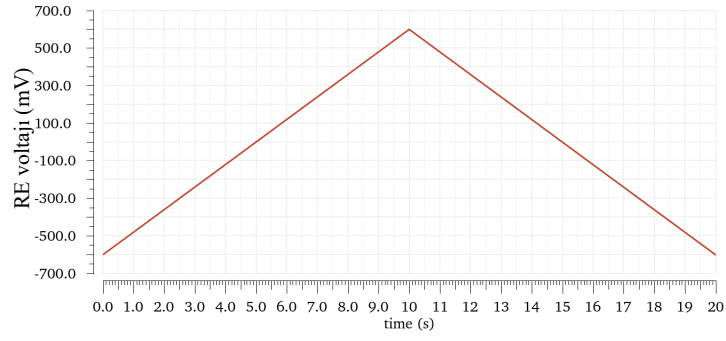
Potansiyostat devresinin güç tüketimi toplamda 5.63 mW olup, 400  $\mu$ A elektrot akımı uygulandığında sırasıyla 2.45 mW ve 3.17 mW kontrol yükselteç ve akım taşıyıcı devresi tarafından tüketilmektedir. Statik durumda, güç tüketimi kontrol yükselteci için 1.98 mW ve akım taşıyıcı için 13  $\mu$ W ve toplam 1.993 mW tüketimidir. Kontrol yükselteç devresinin çıkış aşaması elektrokimyasal eşdeğer hücreye yeterli akım sağlayacak şekilde polarlandığından, akım okuma devresine göre yüksek güç tüketimine sahiptir. Akım taşıyıcı devresinin minimum güç tüketimine sahip olmasının nedeni, OTA'nın  $g_m/I_D$  metodolojisi ile tasarlanmış olmasıdır.



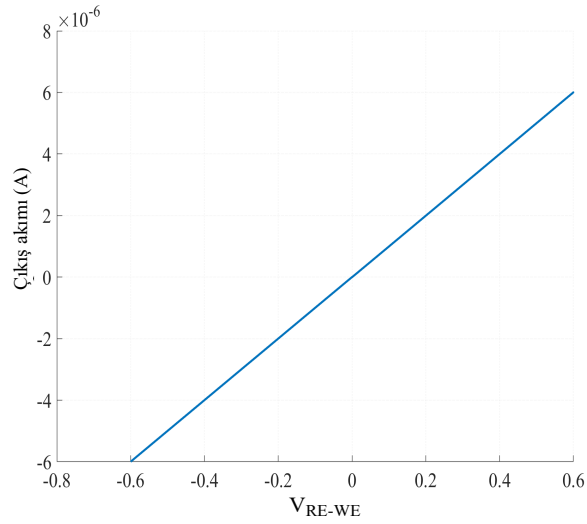
Şekil 4.10 Potansiyostat devresinin entegre giriş kaynaklı gürültüsü

#### 4.4 Döngüsel Voltammogram Potansiyostat Test Sonuçları

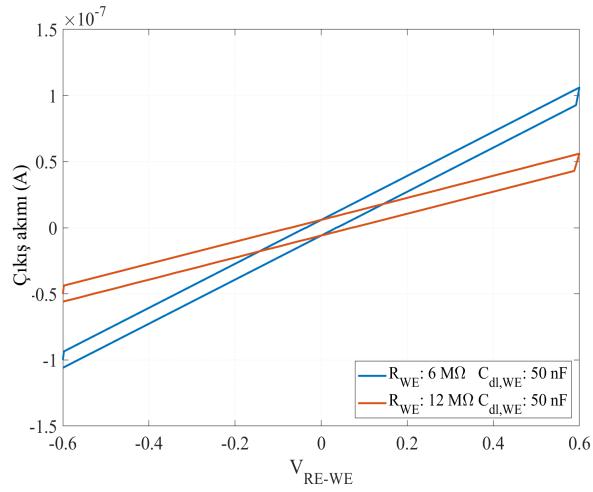
Tasarlanan potansiyostat devresinin simülasyon ortamında döngüsel voltametri simülasyonu gerçekleştirildi ve Şekil 4.11'de döngüsel voltammogram sonucu gösterilmiştir. İlk olarak elektrokimyasal eşdeğer devresi kullanılarak kontrol yükselticinin yük olarak kullandığı  $R_{CE}$  ve  $C_{CE}$  değerleri sırasıyla 0.5 k $\Omega$  ve 1 nF olarak seçildi. Elektrot akımını temsil eden  $R_{WE}$ , 100 k $\Omega$  olarak belirlendi. Şekil 4.11a'de gösterildiği gibi WE ve RE arasında kontrol yükselticinin girişinden 50 mHz  $V_{p-p}$  1.2 V rampa sinyali uygulanır. Uygulanan bu potansiyel sonucunda potansiyostat devresinin çıkışında  $\pm 6 \mu A$  lik bir akım meydana gelir ve bu akımın uygulanan potansiyele karşı oluşan voltammogram grafiği Şekil 4.11b'de verilmiştir. Bu grafikte beklenildiği gibi  $V_{WE-RE}$  potansiyeli ve  $I_{WE}$  akımı doğrusal bir sinyal meydana getirir çünkü eşdeğer devrede eğrisel bir doğru oluşturacak herhangi bir kapasitif yük kullanılmamıştır. Bu nedenle ikinci aşamada elektrokimyasal eşdeğer devrede kapasitif yük olarak WE'nin çift katmanlı kapasitans değerini temsil eden  $C_{WE}$  kullanıldı. Başlangıçta,  $R_{WE}$  ve  $C_{WE}$  değerleri 12 M $\Omega$  ve 50 nF ardından 6 M $\Omega$  ve 50 nF olarak seçildi ve Şekil 4.11c'deki döngüsel voltammogram olarak elde edildi. Bu durumda oluşan döngüsel voltammogram grafiği Şekil 2.7 gibi indirgenme ve yükseltgenme akımlarını temsil edildiği daha belirgin bir grafik elde edilmiştir.



(a)



(b)



(c)

**Şekil 4.11** Potentiostat devresi test simülasyon sonucu. (a) Potansiyostat devresine 50 mHz  $V_{p-p}$  1.2 V uygulanan  $V_{WE-RE}$  potansiyeli. (b)  $R_{WE} = 100 \text{ K}\Omega$  iken elde edilen döngüsel voltammogram. (c) 12 M $\Omega$ , 50 nF ve 6 M $\Omega$ , 50nF yük varken elde edilen döngüsel voltammogram.

## 5 SONUÇ VE ÖNERİLER

Bu çalışmada çeşitli potansiyostat tasarımları tartışıldı ve geniş dinamik akım aralığında yüksek lineerlik ve akım doğruluğuna sahip bir CMOS potansiyostat tasarlandı.

Tasarlanan potansiyostat kontrol yükselteç ve akım okuma devresi olan akım taşıyıcı devresi olmak üzere iki bölümden oluşur. Kontrol yükselteci geniş dinamik akım aralığında potansiyostatın kararlılığını koruyarak RE'ye yüksek doğrulukta gerekli potansiyeli uygular. Akım taşıyıcı devresi bir OTA ve düzenlenmiş akım aynalarından oluşur. Akım okuma devresinin düşük gürültüye sahip olabilmesi için OTA,  $g_m/I_D$  tasarım metodoloji kullanılarak tasarlanmıştır. Düzenlenmiş kaskod akım aynası ise yüksek doğruluk ve lineerlikte algılanan akımı çıkışa iletir. Tasarlanan akım taşıyıcı devresi  $R^2=0.999999993$  ve %1.3 maximum hata oranıyla 50 nA-400  $\mu$ A geniş dinamik akım aralığında ölçüm yapabilmektedir. Ayrıca, potansiyostat devresinin entegre giriş kaynaklı gürültüsü 0.01 Hz - 1 kHz bant genişliğinde 0.912 pA'dır. Potansiyostat devresinin statik güç tüketimi 1.993 mW'dir. Kontrol yükselteç ve akım okuma devresi sırasıyla 1.98 mW ve 13  $\mu$ W tüketir ve 400  $\mu$ A elektrot akımı için maksimum güç tüketimi 5.63 mW'tur

Tablo 5.1, sistemin performans özetini ve son teknoloji tasarımlarla karşılaştırmasını gösterir. Bu tablodan, akım taşıyıcı tabanlı potansiyostat devresinin, aynı veya farklı akım okuma devrelerine sahip diğer potansiyostatlara kıyasla yüksek doğruluk ve doğrusallığa sahip olduğu açıktır. Ölçüm akımı aralığı, diğer potansiyostat devresi ile karşılaştırılabilir ve geniş bir dinamik aralığına sahiptir. Ayrıca geniş bir akım aralığında nA seviyesindeki akım değerlerinin ölçümü için devrenin düşük gürültüye sahip olduğu görülmektedir. Ancak devre, minimum 1 nA algılanabilir akımla düşük çözünürlüğe sahiptir. Bu potansiyostat devresinin odak noktası, düşük gürültü ile geniş bir akım aralığında yüksek doğruluk ve doğrusallık sağlamaktır.

**Tablo 5.1** Performans özeti ve karşılaştırma

|                                                                                  | Bu Çalışma                       | [17]                                   | [27]                                 | [34]                                | [15]               | [35]                     |
|----------------------------------------------------------------------------------|----------------------------------|----------------------------------------|--------------------------------------|-------------------------------------|--------------------|--------------------------|
| <b>Teknoloji (<math>\mu\text{m}</math>)</b>                                      | 0.18                             | 0.35                                   | 0.13                                 | 0.18                                | 0.18               | 0.18                     |
| <b>Güç kaynağı (V)</b>                                                           | $\pm 0.9$                        | 3.3                                    | 3 / 1.5                              | 3.3                                 | 1.8                | 1.8                      |
| <b>Akım Aralığı (A)</b>                                                          | $\pm 50 \text{ n} - \pm 400 \mu$ | $\pm 24 \text{ p} - \pm 350 \text{ n}$ | $\pm 10 \text{ n} - \pm 1 \text{ m}$ | $\pm 1 \text{ n} - \pm 1 \text{ m}$ | $\pm 18 \mu$       | $100 \text{ p} - 50 \mu$ |
| <b>Giriş Kaynaklı Gürültü (<math>\text{A}/\sqrt{\text{Hz}}</math>) ( @1 kHz)</b> | 0.024 p                          | 0.012 p                                | -                                    | 2.4 p                               | -                  | -                        |
| <b>Dinamik Aralık (dB)</b>                                                       | 112                              | 84                                     | 147                                  | 120                                 | 152                | 136                      |
| <b>Çözünürlük (A)</b>                                                            | 1 n                              | -                                      | 91.7 p                               | -                                   | 0.9 p              | 14 p                     |
| <b>Güç Verimliliği<sup>1</sup></b>                                               | 0.098                            | -                                      | 0.66                                 | 0.072                               | 0.59               | -                        |
| <b>Güç Tüketimi</b>                                                              | 5.63 mW                          | 4 $\mu\text{W}$                        | 3 mW                                 | 13.86 mW                            | 60.8 $\mu\text{W}$ | 51 $\mu\text{W}$         |
| <b>Çift Yönlü Akım</b>                                                           | Evet                             | Evet                                   | Evet                                 | Evet                                | Evet               | Hayır                    |
| <b>Doğrusallık (<math>R^2</math>)</b>                                            | 0.999999993                      | -                                      | 0.999997                             | 0.9991                              | 0.999              | 0.999999998              |
| <b>Maks. Mevcut Hata Oranı</b>                                                   | %1.3                             | < %5                                   | < %2                                 | -                                   | -                  | %4.27                    |
| <b>Okuma Türü</b>                                                                | Akım taşıyıcı                    | Akım taşıyıcı                          | Akım taşıyıcı                        | R-TIA ve C-TIA                      | I / F çevirici     | Akım aynası              |
| <b>Simülasyon veya Ölçüm</b>                                                     | S                                | Ö                                      | Ö                                    | Ö                                   | Ö                  | Ö                        |

<sup>1</sup>Güç Verimliliği= Akım Aralığı/Güç Tüketimi

Yapılan bu çalışmada, potansiyostat devresi geniş dinamik akım aralığında yüksek doğruluk ve lineerlikte akım ölçümü yapabilmektedir. Böylece önerilen potansiyostat devresi sıvıdaki ağır metal iyonlarının tespiti başta olmak üzere çeşitli elektrokimyasal analizler için kullanılabilir. Devrenin daha düşük akım ölçümlerini gerçekleştirebilmek için daha yüksek çözünürlükte akım ölçümü yapabilmelidir. Bu nedenle, akım taşıyıcı deresinde farklı ölçekleme faktörlerine sahip programlanabilir bir akım aynası kullanılabilir, böylece devre daha geniş bir akım aralığında daha yüksek çözünürlükte akım ölçülebilir.



- [1] S. Parsnejad, Y. Gtat, T.-Y. Lin, X. Liu, P. B. Lillehoj, A. J. Mason, "Self-ranging thumb-sized multichannel electrochemical instrument for global wearable point-of-care sensing," in *2018 IEEE 61st International Midwest Symposium on Circuits and Systems (MWSCAS)*, IEEE, 2018, pp. 57–60.
- [2] P. Wei *et al.*, "Impact analysis of temperature and humidity conditions on electrochemical sensor response in ambient air quality monitoring," *Sensors*, vol. 18, no. 2, p. 59, 2018.
- [3] H. Jafari, L. Soleymani, R. Genov, "16-channel cmos impedance spectroscopy dna analyzer with dual-slope multiplying adcs," *IEEE transactions on biomedical circuits and systems*, vol. 6, no. 5, pp. 468–478, 2012.
- [4] J. P. Hart, S. A. Wring, "Recent developments in the design and application of screen-printed electrochemical sensors for biomedical, environmental and industrial analyses," *TrAC Trends in Analytical Chemistry*, vol. 16, no. 2, pp. 89–103, 1997. DOI: [https://doi.org/10.1016/S0165-9936\(96\)00097-0](https://doi.org/10.1016/S0165-9936(96)00097-0).
- [5] K. Hensley, M. L. Maidt, Z. Yu, H. Sang, W. R. Markesbery, R. A. Floyd, "Electrochemical analysis of protein nitrotyrosine and dityrosine in the alzheimer brain indicates region-specific accumulation," *Journal of Neuroscience*, vol. 18, no. 20, pp. 8126–8132, 1998. DOI: <https://doi.org/10.1523/JNEUROSCI.18-20-08126.1998>.
- [6] G. Hanrahan, D. G. Patil, J. Wang, "Electrochemical sensors for environmental monitoring: Design, development and applications," *Journal of Environmental Monitoring*, vol. 6, no. 8, pp. 657–664, 2004. DOI: <https://doi.org/10.1039/B403975K>.
- [7] M. M. Ahmadi, G. A. Jullien, "Current-mirror-based potentiostats for three-electrode amperometric electrochemical sensors," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 56, no. 7, pp. 1339–1348, 2008. DOI: <https://doi.org/10.1109/TCSI.2008.2005927>.
- [8] H. Son *et al.*, "A low-power wide dynamic-range current readout circuit for ion-sensitive fet sensors," *IEEE transactions on biomedical circuits and systems*, vol. 11, no. 3, pp. 523–533, 2017. DOI: [10.1109/TBCAS.2016.2643784](https://doi.org/10.1109/TBCAS.2016.2643784).
- [9] H. Li, C. S. Boling, A. J. Mason, "Cmos amperometric adc with high sensitivity, dynamic range and power efficiency for air quality monitoring," *IEEE transactions on biomedical circuits and systems*, vol. 10, no. 4, pp. 817–827, 2016. DOI: <https://doi.org/10.1109/TBCAS.2016.2571306>.

- [10] Y.-F. Liang, C.-Y. Huang, B.-D. Liu, "A voltammetry potentiostat design for large dynamic range current measurement," in *2011 International Conference on Intelligent Computation and Bio-Medical Instrumentation*, IEEE, 2011, pp. 260–263. DOI: <https://doi.org/10.1109/ICBMI.2011.44>.
- [11] J. K. Rosenstein, M. Wanunu, C. A. Merchant, M. Drndic, K. L. Shepard, "Integrated nanopore sensing platform with sub-microsecond temporal resolution," *Nature methods*, vol. 9, no. 5, p. 487, 2012. DOI: <https://doi.org/10.1038/nmeth.1932>.
- [12] D. Kim, B. Goldstein, W. Tang, F. J. Sigworth, E. Culurciello, "Noise analysis and performance comparison of low current measurement systems for biomedical applications," *IEEE transactions on biomedical circuits and systems*, vol. 7, no. 1, pp. 52–62, 2012.
- [13] C.-L. Hsu, H. Jiang, A. Venkatesh, D. A. Hall, "A hybrid semi-digital transimpedance amplifier with noise cancellation technique for nanopore-based dna sequencing," *IEEE transactions on biomedical circuits and systems*, vol. 9, no. 5, pp. 652–661, 2015.
- [14] M. Haberler, I. Siegl, C. Steffan, M. Auer, "Mismatch reduction techniques for current-mirror based potentiostats," in *2020 43rd International Convention on Information, Communication and Electronic Technology (MIPRO)*, IEEE, 2020, pp. 99–103.
- [15] J.-H. Tsai, Y.-C. Chen, Y.-T. Liao, "A power-efficient bidirectional potentiostat-based readout ic for wide-range electrochemical sensing," in *2018 IEEE International Symposium on Circuits and Systems (ISCAS)*, IEEE, 2018, pp. 1–5. DOI: <https://doi.org/10.1109/ISCAS.2018.8351107>.
- [16] Y.-C. Chen, S.-Y. Lu, Y.-T. Liao, "A microwatt dual-mode electrochemical sensing current readout with current-reducer ramp waveform generation," *IEEE transactions on biomedical circuits and systems*, vol. 13, no. 6, pp. 1163–1174, 2019. DOI: [10.1109/TBCAS.2019.2922273](https://doi.org/10.1109/TBCAS.2019.2922273).
- [17] H. M. Jafari, R. Genov, "Chopper-stabilized bidirectional current acquisition circuits for electrochemical amperometric biosensors," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 60, no. 5, pp. 1149–1157, 2013. DOI: <https://doi.org/10.1109/TCSI.2013.2248771>.
- [18] K. Abdelhalim, R. Genov, "Compact chopper-stabilized neural amplifier with low-distortion high-pass filter in 0.13  $\mu\text{m}$  cmos," in *2012 IEEE International Symposium on Circuits and Systems (ISCAS)*, IEEE, 2012, pp. 1075–1078. DOI: <https://doi.org/10.1109/ISCAS.2012.6271415>.
- [19] J. Xu, Q. Fan, J. H. Huijsing, C. Van Hoof, R. F. Yazicioglu, K. A. Makinwa, "Measurement and analysis of current noise in chopper amplifiers," *IEEE Journal of Solid-State Circuits*, vol. 48, no. 7, pp. 1575–1584, 2013. DOI: <https://doi.org/10.1109/JSSC.2013.2253217>.
- [20] S. Fischer *et al.*, "Low-noise integrated potentiostat for affinity-free protein detection with 12 nv/rt-hz at 30 hz and 1.8 pa rms resolution," *IEEE Solid-State Circuits Letters*, vol. 2, no. 6, pp. 41–44, 2019. DOI: <https://doi.org/10.1109/LSSC.2019.2926644>.

- [21] M. Akbari, O. Hashemipour, "Design and analysis of folded cascode otas using gm/id methodology based on flicker noise reduction," *Analog Integrated Circuits and Signal Processing*, vol. 83, no. 3, pp. 343–352, 2015. DOI: <https://doi.org/10.1007/s10470-015-0535-x>.
- [22] B. Saidulu, A. Manoharan, K. Sundaram, "Low noise low power cmos telescopic-ota for bio-medical applications," *Computers*, vol. 5, no. 4, p. 25, 2016. DOI: <https://doi.org/10.3390/computers5040025>.
- [23] M. M. Elbadry, M. Y. Makkey, M. Abdelgawad, M. Atef, "Design technique for regulated cascode transimpedance amplifier using gm/id methodology," *Microelectronics Journal*, vol. 95, p. 104676, 2020. DOI: <https://doi.org/10.1016/j.mejo.2019.104676>.
- [24] J. Ou, P. M. Ferreira, J.-C. Lee, "Experimental demonstration of gm/id based noise analysis," *Circuits and Systems*, vol. 2014, 2014. DOI: [10.4236/cs.2014.54009](https://doi.org/10.4236/cs.2014.54009).
- [25] H. M. Jafari, K. Abdelhalim, L. Soleymani, E. H. Sargent, S. O. Kelley, R. Genov, "Nanostructured cmos wireless ultra-wideband label-free pcr-free dna analysis soc," *IEEE Journal of Solid-State Circuits*, vol. 49, no. 5, pp. 1223–1241, 2014.
- [26] W.-C. Liu, S.-T. Wu, B.-D. Liu, C.-L. Wei, "Cmos electrochemical measurement circuit for biomolecular detection," *International Journal of Electronics*, vol. 105, no. 9, pp. 1467–1486, 2018. DOI: <https://doi.org/10.1080/00207217.2018.1460872>.
- [27] M. Haberler, I. Siegl, C. Steffan, M. Auer, "A bidirectional current-mirror-based potentiostat using a slice-based class-ab amplifier," *IEEE Solid-State Circuits Letters*, vol. 3, pp. 298–301, 2020. DOI: <https://doi.org/10.1109/LSSC.2020.3013667>.
- [28] S.-Y. Lu *et al.*, "A review of cmos electrochemical readout interface designs for biomedical assays," *IEEE Sensors Journal*, 2021. DOI: <https://doi.org/10.1109/JSEN.2021.3056443>.
- [29] H. Li, S. Parsnejad, E. Ashoori, C. Thompson, E. K. Purcell, A. J. Mason, "Ultracompact microwatt cmos current readout with picoampere noise and kilohertz bandwidth for biosensor arrays," *IEEE transactions on biomedical circuits and systems*, vol. 12, no. 1, pp. 35–46, 2017. DOI: <https://doi.org/10.1109/TBCAS.2017.2752742>.
- [30] A. J. Bard, L. R. Faulkner, *et al.*, "Fundamentals and applications," *Electrochemical Methods*, vol. 2, no. 482, pp. 580–632, 2001.
- [31] A. Zeki, H. Kuntman, "Accurate and high output impedance current mirror suitable for cmos current output stages," *Electronics letters*, vol. 33, no. 12, pp. 1042–1043, 1997. DOI: <https://doi.org/10.1049/el:19970743>.
- [32] K.-H. Cheng, C.-C. Chen, C.-F. Chung, "Accurate current mirror with high output impedance," in *ICECS 2001. 8th IEEE International Conference on Electronics, Circuits and Systems (Cat. No. 01EX483)*, IEEE, vol. 2, 2001, pp. 565–568. DOI: <https://doi.org/10.1109/ICECS.2001.957539>.
- [33] K.-H. Cheng, C. Chen, P. Li, "A high accurate and high output impedance current mirror," in *Proc. WSEAS Conf. CSCC*, Citeseer, 2002, pp. 41–43. DOI: <https://doi.org/10.1109/ICECS.2001.957539>.

- [34] M. Chen, Y. Liu, Z. Li, J. Xiao, J. Chen, "A high dynamic range cmos readout chip for electrochemical sensors," *IEEE Sensors Journal*, vol. 16, no. 10, pp. 3504–3513, 2016. DOI: <https://doi.org/10.1109/JSEN.2016.2537841>.
- [35] V. Mohan, "Wide dynamic range, highly accurate, low power cmos potentiostat for electrochemical sensing applications," *Master's Thesis, University of Tennessee*, 2019. [Online]. Available: [https://trace.tennessee.edu/utk\\_gradthes/5484](https://trace.tennessee.edu/utk_gradthes/5484).



### Makale

1. S. Toprak, R. Acar Vural, O. Z. Batur, "High accuracy potentiostat with wide dynamic range and linearity," AEU - International Journal of Electronics and Communications, vol. 142, p. 154 018, 2021,ISSN: 1434-8411. DOI:<https://doi.org/10.1016/j.aeue.2021.154018>.

### Konferans Bildirisi

1. S. Toprak, R. A. Vural and O. Z. Batur, "Low Noise High Linearity Current Readout Topologies for Potentiostat Circuitry," 2021 IEEE 32nd International Conference on Microelectronics (MIEL), 2021, pp. 219-222, doi: 10.1109/MIEL52794.2021.9569170.