

Uçak Sistemleri İçin 115 V 400 Hz Evirici Tasarımı ve Uygulaması

Bahadır Şafak

YÜKSEK LİSANS TEZİ

Elektrik Elektronik Mühendisliği Anabilim Dalı

Ağustos 2019

Design and Implementation of a 115 V 400 Hz Inverter for Aircraft Systems

Bahadır Şafak

MASTER OF SCIENCE THESIS

Department of Electrical and Electronics Engineering

August 2019

Uçak Sistemleri İçin 115 V 400 Hz Evirici Tasarımı ve Uygulaması

Bahadır Şafak

Eskişehir Osmangazi Üniversitesi
Fen Bilimleri Enstitüsü
Lisansüstü Yönetmeliği Uyarınca
Elektrik Elektronik Mühendisliği Anabilim Dalı
Elektronik Bilim Dalında
YÜKSEK LİSANS TEZİ
Olarak Hazırlanmıştır

Danışman: Doç. Dr. Bünyamin Tamyürek

Ağustos 2019

ONAY

Elektrik Elektronik Mühendisliği Anabilim Dalı Yüksek Lisans öğrencisi Bahadır ŞAFAK'ın YÜKSEK LİSANS tezi olarak hazırladığı “Uçak Sistemleri İçin 115 V 400 Hz Evirici Tasarımı ve Uygulaması” başlıklı bu çalışma, jürimizce lisansüstü yönetmeliğin ilgili maddeleri uyarınca değerlendirilerek oy birliği ile kabul edilmiştir.

Danışman : Doç. Dr. Bünyamin Tamyürek

İkinci Danışman : —

Yüksek Lisans Tez Savunma Jürisi:

Üye : Doç. Dr. Bünyamin Tamyürek

Üye : Prof. Dr. Hasan Hüseyin Erkaya

Üye : Doç. Dr. Mehmet Demirtaş

Fen Bilimleri Enstitüsü Yönetim Kurulu'nun tarih ve sayılı kararıyla onaylanmıştır.

Prof. Dr. Hürriyet ERŞAHAN
Enstitü Müdürü

ETİK BEYAN

Eskişehir Osmangazi Üniversitesi Fen Bilimleri Enstitüsü tez yazım kılavuzuna göre, Doç. Dr. Bünyamin Tamyürek danışmanlığında hazırlamış olduğum “Uçak Sistemleri İçin 115 V 400 Hz Evirici Tasarımı ve Uygulaması” başlıklı YÜKSEK LİSANS tezimin özgün bir çalışma olduğunu; tez çalışmamın tüm aşamalarında bilimsel etik ilke ve kurallara uygun davrandığımı; tezimde verdiğim bilgileri, verileri akademik ve bilimsel ilke ve kurallara uygun olarak elde ettiğimi; tez çalışmamda yararlandığım eserlerin tümüne atıf yaptığımı ve kaynak gösterdiğimi ve bilgi, belge ve sonuçları bilimsel etik ilke ve kurallara uygun sunduğumu beyan ederim. 19/08/2019

Bahadır ŞAFAK

ÖZET

Uçağın aerodinamiğini etkileyen en önemli etmenlerden biri ağırlıktır. Uçaktaki ekipmanların ağırlığının ve boyutlarının küçültülmesi uçak sistemlerinin 400 Hz gerilim ile beslenmesi ile sağlanmıştır. Bu ekipmanların yer sistemlerinde test edilebilmesi, çalıştırılması, onarılması için MIL-STD-704F standardına uygun 115 V 400 Hz'lik AC gerilim üretebilen güç kaynaklarına ihtiyaç duyulmuştur.

Bu çalışmada nominal gerilimi 220 V olan tek-faz AC şebeke doğrultularak elde edilen 310 V DC gerilimi 115 V 400 Hz AC gerilime dönüştüren 1 kW gücünde üç faz evirici sistemi tasarlanmış ve uygulaması gerçekleştirilmiştir. Sistem, bir köprü doğrultucu, DC bara, TO 247 kılıf IGBT tabanlı üç-faz evirici, IGBT kapı sürme devreleri, alçak geçiren LC filtre ve kontrol sisteminden oluşmaktadır. Eviricinin çıkış gerilimindeki harmonik bozunumun düşük olması ve doğru akım barasından daha iyi yararlanmak amacı ile anahtarlama elemanları Uzay Vektör Darbe Genişlik Modülasyonu (SVPWM) tekniği kullanılarak kontrol edilmiştir. Hem yüksek gerilim hem de düşük gerilim tarafındaki IGBT'lerin açma ve kapama kontrolleri 20 kHz anahtarlama frekansında IR2110 sürücü entegresi ile sağlanmıştır. Evirici çıkışında, anahtarlama sonucu elde edilen yüksek frekanslı darbe dizisi şeklindeki gerilim alçak geçiren filtre üzerinden geçirilerek 115 V 400 Hz sinüs dalga formu elde edilmiştir. Kontrol sisteminde ise akım çevrimi ve gerilim çevrimi olmak üzere iki çevrim kullanılmıştır. Zamana bağlı kontrol sinyalleri Clarke ve Park (dq) dönüşüm tekniği kullanılarak zamana bağlı olmayan sinyallere dönüştürülür. Döner referans eksenli bu sinyaller PI kontrol tekniğiyle kontrol edildikten sonra ters dq dönüşümü uygulanarak üç faz sabit referans eksen vektörlerine dönüştürülür.

MATLAB/Simulink ve PLECS yazılımları kullanarak tasarımı doğrulanan kontrol sistemi Texas Instruments firmasına ait TMS320F28335 Dijital Sinyal İşleme (DSP) kontrolcüsünde gerçekleştirilmiştir. Deneyisel doğrulama 1 kW prototip üzerinde gerçekleştirilmiş ve başarılı sonuçlar alınmıştır. Test sonuçlarına göre üç faz gerilimler yüksek doğrulukla ve tam yük altında %0,6 harmonik bozunum ile elde edilmiştir.

Anahtar kelimeler: 400 Hz Evirici, SVPWM, DSP, Kaskad PI Kontrol.

SUMMARY

One of the most importing factors which affects aerodynamics of an aircraft is the weight. Reducing the weight and dimensions of the equipment in the aircraft was achieved by supplying the aircraft systems with 400 Hz voltage. The power source which can generate 115 V 400 Hz AC signal appropriate with MIL-STD-704F standard is requiremend for testing, working and repair of these systems at ground services.

In this study, a 1 Kw three phase inverter system is designed and implemented which converts 310 V DC voltage to 115 V 400 Hz AC voltage. The 310 V DC obtained by rectifying nominal voltage 220 V AC single phase grid voltage. The system consists of a bridge rectifier, DC bus, TO 247 package IGBT based three phase inverter, IGBT gate driver circuits, LC low pass filter and control system. The switching elements were controlled by using the Space Vector Puls Width Modulation (SVPWM) technique in order to make better use of DC bus and get low harmonic distortion in the output voltage of inverter. The on and off controls of the IGBTs on both the high voltage side and low voltage side are provided with the IR2110 driver integrate at a switching frequency of 20 kHz. At the output of the inverter, 115 V 400 Hz sine wave form obtained by the voltage in the form of a high frequency pulse sequence as a result of switching is passed through the low pass filter. Two loop which are current loop and voltage loop are used at control system. Time-varient control signals transform to time-invariant control signals by Clarke and Park (dq) transformation technic. After these rotating referance frame signals are controlled with PI control technic, these signals transform to three phase constant reference frame vectors with apply inverse dq transformation.

Desing of control system validated by using MATLAB/Simulink and PLECS softwares is performed with TMS320F28335 Digital Sinyal Processor (DSP) controller of Texas Instruments. Experimental verification was performed on 1 kW prototype and successful results were obtained. According to the test results, three phase voltages were obtained with high accuracy and 0,6% harmonic distortion at a full load.

Keywords: 400 Hz Inverter, SVPWM, DSP, Cascade PI Control.

TEŞEKKÜR

Tez çalışmam süresince desteğini hep hissettiğim danışman hocam Doç. Dr. Bünyamin Tamyürek'e, teknik destekte bulunan Uğur Bilge'ye ve aileme en içten duygularıyla teşekkür ederim.



İÇİNDEKİLER

	<u>Sayfa</u>
ÖZET	vi
SUMMARY	vii
TEŞEKKÜR	viii
İÇİNDEKİLER	ix
ŞEKİLLER DİZİNİ	x
ÇİZELGELER DİZİNİ	xi
SİMGELER VE KISALTMALAR DİZİNİ	xiv
1. GİRİŞ VE AMAÇ	1
2. LİTERATÜR ARAŞTIRMASI	2
2.1. Literatür Taraması	2
2.2. MIL-STD-704F Uçak Elektriğinin Karakteristik Standardı	6
2.3. Kontrol Sistemleri İçin DSP	7
2.4. Tek Fazlı Evirici Devresi	10
2.5. Üç Fazlı Evirici Devresi	12
2.6. DC Gerilim Hesabı	17
2.7. Evirici Girişindeki ve Çıkışındaki Anlık Güç	17
2.8. Filtre Devreleri	19
2.8.1. LC Filtre Modeli	21
2.8.2. LC Filtre Dizaynı	21
3. ÜÇ FAZLI EVİRİCİNİN MODELLENMESİ	24
3.1. Üç Fazlı Eviricinin Matematiksel Hesabı	24
3.2. Üç Fazlı Eviricinin Güç Kısımının Matematiksel Modeli	25
3.3. Akım ve Gerilim Vektörlerinin Döner (dq) Referans Eksende Sentezi	30
4. MATERYAL VE YÖNTEM	36
4.1. Materyal	36
4.1.1. Güç Kısımının Devre Elemanları	36
4.1.2. TMS320F28335'e Genel Bakış	38
4.2. Yöntem	40
4.3. Üç Faz Eviricinin Kontrolü	41
4.3.1. Akım (İç) Çevriminin Kontrolü	42

İÇİNDEKİLER (devam)

	<u>Sayfa</u>
4.3.2. Gerilim (Dış) Çevriminin Kontrolü	50
4.3.3. Uzak Vektör Darbe Genişlik Modülasyonu (SVPWM)	54
5. BULGULAR VE TARTIŞMA	63
5.1. SVPWM'in Simülasyon Sonuçları	63
5.2. Tasarlanan Kontrol Stratejisinin Doğrulanması	68
5.3. Deneysel Sonuçlar	71
6. SONUÇ VE ÖNERİLER	80
6.1. Tezin Genel Katkıları.....	81
6.2. Gelecek Çalışmalar	82
KAYNAKLAR DİZİNİ.....	83

ŞEKİLLER DİZİNİ

<u>Sekil</u>	<u>Sayfa</u>
2.1. Yarım Dalga Tek Faz Evirici Devresi	10
2.2. Yarım Dalga Tek Faz Evirici Devresinin Bir Anahtarlama Periyodunda Çalışması ...	12
2.3. Trafolu Üç Faz Evirici Devresi	13
2.4. Dört Kablolu Üç Faz Evirici Devresi	14
2.5. Geleneksel Üç Faz Evirici Devresi.....	14
2.6. Üç Faz Evirici Tarafından Üretilen Gerilim Vektörleri	16
2.7. Üç Fazlı Eviricinin Tek Fazına Ait Çıkış Gerilimi, Akımı ve Gücü.....	18
2.8. Filtre Devreleri	20
2.9. LC Filtre Modeli.....	21
3.1. Üç Faz Eviricinin Devre Yapısı.....	25
3.2. Üç Fazlı Eviricinin Tek Faz Eşdeğer Devresi	25
3.3. $q(t)$ ve Evirici Çıkışı Gerilim Dalga Şekli	26
3.4. Modülasyon Şeması.....	27
3.5. Yarım Köprü Evirici Eşdeğer Devresi.....	28
3.6. Clarke Dönüşüm Vektörü.....	31
3.7. Park Dönüşüm Vektörü	32
3.8. Kublaj Terimlerinin Gösterimi	35
4.1. Anahtarlama Elemanlarının Sürücü Devresi	37
4.2. TMS320F28335'in Blok Diyagramı	39
4.3. Üç Faz Evirici Sistemin Kontrol Yapısı	41
4.4. Akım Çevriminin Kontrol Diyagramı	42
4.5. Eviricinin Açık Çevrim Darbe Cevabı (Kontrol kompanzasyonu Olmadan)	43
4.6. Eviricinin Açık Çevrim Kök Yer Eğrisi (Kontrol Kompanzasyonu Olmadan)	44
4.7. Eviricinin Frekans Cevabı (Tam Yük ve Yüksüz Durum İçin).....	46
4.8. Akım Çevrimindeki Kublaj Terimlerinin Gösterimi	47
4.9. Akım Kapalı Çevriminin Frekans Cevabı	49
4.10. Akım Kapalı Çevriminin Darbe Cevabı	49
4.11. Gerilim Çevriminin Kontrol Diyagramı	50
4.12. Gerilim Çevriminin Darbe Cevabı (Kontrol Kompanzasyonu Olmadan).....	51
4.13. Gerilim Çevriminin Kök Yer Eğrisi(Kontrol Kompanzasyonu Olmadan)	51

ŞEKİLLER DİZİNİ (devam)

<u>Sekil</u>	<u>Sayfa</u>
4.14. Gerilim Çevrimindeki Kublaj Terimlerinin Gösterimi.....	52
4.15. Gerilim Kapalı Çevriminin Frekans Cevabı.....	53
4.16. Gerilim Kapalı Çevriminin Darbe Cevabı.....	53
4.17. Anahtarlama Konumları	55
4.18. Anahtarlama Vektörleri ve Kısımları	57
4.19. SPWM ve SVPWM'de Maksimum Lineer Kontrol Geriliminin Karşılaştırması	57
4.20. Üç Faz Referans Eksen ile Döner Referans Eksen Arasındaki İlişki.....	58
4.21. Sektör 1'de Referans Vektörün Gösterimi	60
4.22. Her Bir Sektör İçin Anahtarlama Örnekleri	61
5.1. Simülasyon Devre Şeması	64
5.2. Ters Park Dönüşümü	64
5.3. Evirici Çıkışının Faz-Faz Arası Gerilimi.....	65
5.4. Evirici Çıkışının Faz-Faz Arası Gerilimin Harmonik Spektrumu.....	65
5.5. Evirici Çıkışının Faz-Nötr Arası Gerilimi	66
5.6. Evirici Çıkışının Yük Gerilimleri	66
5.7. Evirici Çıkışı Yük Gerilimlerinin Harmonik Spektrumu	67
5.8. Çeşitli Yük Altında Gerilimlerin ve Akımların Clarke Dönüşümü.....	69
5.9. Çeşitli Yük Altında Gerilimlerin ve Akımların Park Dönüşümü	70
5.10. Kublaj Terimlerinin Gösterimi	72
5.11. Deney Düzenekinin Genel Görünümü	72
5.12. PWM Sinyalleri	73
5.13. Tam Yük Altında (1 kW) Faz-Nötr Arası Çıkış Gerilimleri	74
5.14. Tam Yük Altında (1 kW) Faz-Nötr Arası Çıkış Gerilimlerinin Harmonik Değerleri	75
5.15. Tam Yük Altında (1 kW) ArasıYük Akımları	76
5.16. 450 W Yük Altında Faz-Nötr Arası Çıkış Gerilimleri	76
5.17. 200 W Yük Altında Faz-Nötr Arası Çıkış Gerilimleri	77
5.18. Geçici Hal Testi	78

ÇİZELGELER DİZİNİ

<u>Çizelge</u>	<u>Sayfa</u>
2.1. MIL-STD-704F Çalışma Limitleri	7
2.2. Yarım Dalga Tek Faz Eviricinin Anahtarlama Kombinasyonu	10
2.3. Tasarım Parametreleri.....	15
2.4. Üç Faz Evirici İçin Olası Anahtarlama Gerilimleri ve Gerilim Vektörleri	16
4.1. Güç Kısmında Kullanılan Malzemeler	37
4.2. Anahtarlama Vektörleri, Faz-Nötr ve Faz-Faz Arası Gerilimler.....	54
4.3. Her Bir Sektör İçin Anahtarlama Zamanı.....	61

SİMGELER VE KISALTMALAR DİZİNİ

<u>Kısaltmalar</u>	<u>Açıklama</u>
AC	Alternatif Akım
DC	Doğru Akım
DSP	Dijital Sinyal İşleme
PWM	Darbe Genişlik Modülasyonu
PI	Oransal ve İntegral Kontrolörü
PR	Oransal Rezonans Kontrolör
SPWM	Sinüzoidal Darbe Genişlik Modülasyonu
SVPWM	Uzay Vektör Darbe Genişlik Modülasyonu
f	Temel Frekans
f_c	Köşe Frekansı
f_s	Anahtarlama Frekansı
i_o	Çıkış Akımı
i_c	Kondansatör Akımı
i_L	Bobin Akımı
v_o	Çıkış Gerilimi
v_c	Kondansatör Gerilimi
L	Bobin
C	Kondansatör
S1, S2, S3, S4, S5, S6	Anahtarlama Eleman Numaraları
ω	Açısal Frekans
m_a	Modülasyon İndeksi
THD	Toplam Harmonik Bozunum

1. GİRİŞ VE AMAÇ

Modern güç elektroniği uygulamaları, elektronik kartlar üzerindeki güç dağılımının miliwatt seviyelerinden güç üretim sistemlerinin megawatt seviyelerine kadar geniş bir yelpazede kullanılmaktadır. Modern güç elektroniği sistemlerinde dijital sinyal işlemcilerinin kullanılması özellikle karmaşık kontrol dizaynı gerektiren uygulamalarda matematiksel işlemlerin yapılmasında kolaylık sağladığı için kontrol sistemi tasarımında esneklik ve avantaj sağlar. İyi bir evirici sisteminden, hem yük değişimine bakmaksızın toplam harmonik bozunum (THD) ve gerilim düzenlemesi manasında mükemmel sürekli hal performansı hem de yük değişimleri sırasında hızlı bir tepki vermesi istenir. Çünkü çıkış gerilimindeki harmonik bozunumlar ekstra güç kaybına ve rezonansa sebep olabilir. Bu yüzden eviricilerin kontrol devresi çıkış gücünü kontrol etmenin yanında çıkış geriliminde oluşan harmonikleri de engellemelidir. Bu tezin amacı ise, uçak sistemlerine ait ünitelerin yer sistemlerinde çalıştırılması, test edilmesi ve onarılması için MIL-STD-704F standardına uygun 115 V 400 Hz'lik AC gerilim üretebilen evirici sistemi tasarlamak ve gerçekleştirmektir.

Bu tez çalışmasında filtre elemanlarına ait değerlerin hesaplanması, PI kontrolörlere ait K_p ve K_i parametrelerin hesaplanması, sistem kararlılık analizleri ve eviricinin çıkış gücü gibi niceliklere ait hesaplamalar MATLAB ile (Versiyon: R2017a) yapılmıştır. Hazırlanan devrenin simülasyonu PLECS yazılımında yapılarak sistemin doğruluğu teyit edilmiştir. Ayrıca tasarlanan kontrol stratejisini muteber kılmak için eviricinin prototipi oluşturulup dijital sinyal işlemcisi olan TMS320F28335 ile test edilmiştir.

Giriş bölümüyle başlayan tez 6 bölümden oluşmaktadır. Bölüm 2'de literatür araştırması, eviriciler ve filtreler hakkında genel bilgi vererek dizayn edilecek eviricinin türü belirlenip, filtre tasarımı yapılmıştır. Bölüm 3'te üç faz eviricinin güç kısmının ve kontrol kısmının matematiksel modellenmesi yapılmıştır. Bölüm 4'te tasarımda kullanılacak materyaller tanıtılıp akım çevriminin kontrolü, gerilim çevriminin kontrolü ve SVPWM tasarlanmıştır. Bölüm 5'te dizayn edilen kontrol stratejisi simülasyon ve deneysel olarak doğrulanmıştır. Bölüm 6'da ise, sonuç ve öneriler takdim edilmektedir.

2. LİTERATÜR ARAŞTIRMASI

2.1. Literatür Taraması

Üç faz iki seviyeli darbe genişlik modülasyonlu, gerilim kaynaklı eviriciler topolojisi çağımızın uygulamalarında en çok uygulanan topolojidir. Yük dağılımı ve referansın değişmesi düşünüldüğünde yüksek performanslı bu sistemler için kontrolün hızlı tepki göstermesi çok önemlidir. Birçok evirici uygulaması, yüksek anahtarlama frekanslarında uzay vektör modülasyonu ile birleştirilmiş lineer kontrolör kullanır. Tek bir anahtarlama periyodunda +DC ve -DC'nin kısa devre olmasını engellemek için eviricinin her bir fazında bulunan yüksek ve düşük gerilim tarafı anahtarlama elemanlarını, aynı anda iletme sokmamak şartıyla değişik zamanlarda sırasıyla iletme sokarak devrenin kontrolü sağlanır. Evirici sistemlerinde, sistem performansı ve ilişkili kontrol stratejileri üzerine son zamanlarda kayda değer farklı kontrol algoritma çalışmaları yapılmıştır. Literatürde bazı yazarlar tarafından uyarlanan çeşitli referans eksenleri ile birlikte kullanılan kontrol teknikleri bulunmaktadır. Bu referans eksen kontrolörleri:

1. Üç faz sabit referans eksen (abc) kontrolörleri,
2. Sabit referans eksen ($\alpha\beta$) kontrolörleri,
3. Döner referans eksen (dq) kontrolörleri,

Evirici sistemlerinde yaygın kullanılan kontrol stratejileri aşağıda kısaca anlatılacaktır.

- Histerezis kontrol, güç dönüştürücülerin lineer olmayan yapısında avantaj sağlar ve yarı iletken elemanların anahtarlama konumunu, ölçülen değerin referans değeriyle karşılaştırılmasıyla belirli bir miktar hata için Histerezis genişliği düşünülerek belirlenir. Bu kontrol stratejisinin kökeni analog elektroniğe dayanmakta ve dijital platformda uygulamak için yüksek bir örnekleme frekansı gerekir. Histerezis genişliği ve sistemin lineer olmayışı, bazı uygulamalarda rezonans problemlerine sebep olan anahtarlama frekansının değişken olmasına yol açar. Bu da anahtarlama frekansını kontrol edecek modifikasyonların yapılmasını ortaya çıkarır (Jiao, 2017).

- Kestirimci (Predictive) kontrolörün ana karakteristiği, kontrol edilen değişkenin gelecek davranışını tahmin eden sistem modelinin kullanmasıdır. Bu bilgi önceden tanımlanmış optimizasyon kriterlerine göre kontrolör tarafından optimum hareketi elde etmek için kullanılır. Optimal hareket, bir sonraki örnekleme anında ölçüm ile tahmin arasındaki hatayı sıfıra denk getirecek anahtarlama durumlarını belirlemektir. Kestirimci kontrolün bir avantajı konseptin sezgisel ve çok basit olmasıdır. Ayrıca güç sistemlerinde geniş bir yelpazede kullanılabilir ve ölü zamanın oluşturduğu dezavantajları da ortadan kaldırabilir. Ancak sürekli zaman kontrol yapısı düşünüldüğünde bazı kestirimci kontrolü daha kararlı yapmak için kontrolörün değişkenleri çok karmaşık ve yorumlaması zor olabiliyor. Bu da bazı kestirimci uygulamalarını çok karmaşık hale getirebiliyor. Kestirimci kontrolde temel fikir (Rodriguez ve Cortes, 2012):

- Değişkenlerin gelecek davranışını tahmin edecek bir modelin kullanılması,
- Sistemin istenilen davranışı temsil edecek bir cost fonksiyonu bulmak,
- Bu cost fonksiyonu minimum edecek optimal hareketi belirlemektir.

- En iyi bilinen kestirimci kontrol stratejilerinden biri olan dead beat kontrol, bir örnekleme zamanı içerisinde hatayı sıfır yapacak olan bir modülatör kullanılarak uygulanacak gerilimi hesaplayan sistem modelinin kullanımıdır. Bu kontrol stratejisi çekici bir kontrol metodudur. Çünkü sürekli hal hatasını sınırlı örnekleme periyodunda sıfır olana kadar azaltır. Güzel bir sürekli hal performansına ve hızlı dinamik tepkiye sahip olması ilave avantaj sağlamaktadır. Ancak bu kontrol metodu parametre belirsizliğine ve sistemin kararsızlığına sebep olabilecek ölçüm gürültülerine hassastır (Jiao, 2017).

- Eviricinin çıkış gerilimine ait referans değeri ve eviricinin çıkış gerilimi periyodik olduğu için sürekli halde çıkış gerilimi üzerindeki yüklerin bozunum etkisi de periyodiktir. Bu fikri düşünerek, yüksek kaliteli çıkış gerilimi elde etmek için kullanılan yöntemlerden biri de tekrarlamalı (repetitive) kontroldür. Repetitive kontrol, kapalı sistemlerde çıkış gerilimindeki periyodik bozulmaları düzeltmek için verimli bir çözümdür. Tekrarlamalı kontrolör, bir temel periyot boyunca çıkış geriliminin davranışını gözlemleyerek çıkış gerilimi üzerindeki yük akımının etkilerini öğrenir ve bir sonraki periyotta evirici referans gerilimini şekillendirerek çıkış gerilimini düzeltir. Temel çıkış gerilim periyodu üzerine kurulan kontrol yapısı, temel periyottan daha kısa zaman aralığında sistemin başlamasına

ve yük dinamiklerine tepki vermesi beklenilmez. Ancak beşinci veya onuncu periyoda doğru yüksek kaliteli çıkış gerilimi elde edilir ve tekrarlamalı kontrol metodunu yüksek band genişliği kontrol yapısıyla birleştirerek sistemin dinamik performansı geliştirilebilir. Ancak, kararlılık anlamında evirici sisteminde bazı bilgilerin eksikliğinden dolayı kontrolör dizaynı zor olabilir. Örneğin kararsızlığın bazı ana sebepleri, kontrol edilen sistemin kazancını ve açısını değiştirebilen parametre değişiklikleri olabilir. Diğer bir örnek, sistem gecikmelerindeki değişim, çıkış ve referans sinyalleri arasındaki istenmeyen faz kaymasına sebep olabilir (Tang vd., 2016; Chai, 2013).

- PI kontrolör, integral teriminin dinamiğinden dolayı sürekli hal hatası olmaksızın sinüzoidal sinyal takip edemez. Sinüzoidal sinyalin takip edilememesi, güzel bir dinamik elde etmek için şebeke geriliminin ileri yönde besleme olarak kullanım ihtiyacını doğurmuştur. Fakat oransal rezonans (PR) kontrolör, bu bahsedilen dezavantajdan etkilenmeyen ve sinüzoidal referans sinyal ile daha iyi çalışabilen kontrol sistemidir. Bu kontrolör rezonans frekansında kazanç temin ederken diğer frekanslarda hiç bir kazanç sağlamaz. İki boyutlu sabit referans ekseninde $(\alpha\beta)$ çalışan bu kontrolör, değişen şebeke frekanslarında çalışmakta zorlanırken, sürekli hal hatasını yok etme yeteneğinden dolayı popülerdir. Eşitlik (2.1)'de oransal rezonans (PR) kontrolörün transfer fonksiyonu verilmiştir. K_P oransal kazanç terimi ve K_I parametresi integral kazanç parametresidir. ω_o şebekenin açısal frekansına ayarlanan rezonans frekanstır. PR kontrolörün esas büyüklüğü artarken K_I parametresi artar, rezonans parçası büyürken K_P parametresi artar. PR kontrol temel frekansta sonsuz kazanç temin edebilir bu temel frekans PR kontrolörün sürekli hal hatasını bertaraf edebilmesine sebep olmaktadır. Sabit referans ekseninde $(\alpha\beta)$ PR kontrolör, döner referans ekseninde (dq) PI kontrolöre denktir (Liu, 2012).

$$G_{RP}(s) = K_P + \frac{K_I s}{s^2 + \omega_o^2} \quad (2.1)$$

Sinyallerin ayırık sisteme dönüştürülmesinde kullanılan Tustin dönüşüm yönteminin sebep olduğu uygulama hatalarından dolayı yukarıda anlatılan PR kontrolör, rezonans frekansındaki kaymalara hassastır. Rezonans frekans kaymasına daha az hassas olan eşitlik

2.2’de görülen ve ideal olmayan PR kontrolör, rezonans kontrol parçası için rezonans frekansı etrafında bir band genişliği (ω_b) temin eder (Zammit vd., 2014; Jin vd., 2017).

$$G_{RP}(s) = K_P + 2K_i \frac{\omega_b s}{s^2 + 2\omega_b s + \omega_0^2} \quad (2.2)$$

- Herhangi bir lineer kontrolör, güç dönüştürücüleriyle birlikte kullanılabilir. En çok tercih edilen lineer kontrolör oransal integral (PI) kontrolörüdür. Lineer kontrol stratejisi sık sık koordinat dönüştürme gereksiniminin yanında lineer olmayan sisteme uygulanmış lineer kontrolör, dinamik anlamda kötü bir performans sergileyebilir. Ayrıca günümüzün dijital uygulamaları, lineer kontrolörlere yakın örneklenmiş data dizini gerektirir. Bu gereksinimlerin tümü, matris ve çok seviyeli dönüştürücüler gibi bazı güç dönüştürücüleri için çok zorlayıcı olan bir kontrol stratejisini başarabilmek için bir kaç dizayn adımı ve düşüncesini gerektirir. Dahası güç dönüştürücü sistemler, lineer kontrolör dizaynına doğrudan adapte edilemeyen toplam harmonik bozunum, maksimum anahtarlama frekansı, maksimum akım gibi teknik gereksinimlere ve bir kaç sistemsel sınırlamalara maruz kalır (Bahrani vd., 2011; Yepes vd., 2014)

- Bulanık mantık denetleyicileri, matematiksel bir modeli olmayan karmaşık sistemler için sadeliği ve uyarlanabilirliği nedenleriyle evirici kontrol sistemlerinde kullanımı arttı. Bu metod, bir sistemin işlevsel kurallarını belirlemek için insanların sözlü ve sembolik ifadeler yerine sayısal ifadeler kullanan bir yöntem olarak ifade edilebilir. Bulanık mantık, mantıksal ilişkilere dayanarak oluşturulur ve kesin verilere dayalı değerlendirme yerine, yaklaşık değerlendirme kullanılır. Bütün veriler 0 ile 1 arasındaki değerler olarak gösterilir. Bulanık mantıktaki bilgiler “büyük”, “küçük”, “daha” veya “az” gibi sözlüdür. Bulanık mantık denetleyici tasarlamak için tasarımcı, yapay karar vericinin kapalı devre sistemde nasıl davranması gerektiği hakkında bilgi toplaması gerekir ayrıca sistem dinamiklerini anlamaya ve sistemin dışarıdan yardım almadan nasıl kontrol edileceğine dair bir takım kurallar belirler (Passino ve Yurkovich, 1998; Mengi vd., 2012).

- Kayma kipli kontrol (Sliding Mode Control) yaklaşımı, belirsiz koşullarda çalışan karmaşık yüksek dereceli doğrusal olmayan dinamik sistemlerde kontrolör tasarlamak için kullanılan temel araçlardan biri görülmektedir. İdeal bir kayma kipli kontrol, sistem

durumu kayma modunu düzenleyen dinamik denklemi sağladığı sürece mevcudiyetini korur. Genelde bu kayma hareketini sağlamak için sayısız anahtarlama gerektirmektedir. Kayma kipli kontrolörün avantajı, kayma kipi modundaki parametre değişimlerine ve bozulmalarına karşı duyarsız olmasıyla tam modelleme gereksinimini ortadan kaldırmıştır. Kayma kipli kontrol iki aşamadan oluşmaktadır. Birinci aşamada, stabilize ve referans izleme performansı gibi bir davranışı temsil eden kayma yüzeyini belirlemektir. İkinci aşamada, sistemin davranışını kayan yüzeye yakınlaştırmak için bir geri besleme tasarlamaktır. Tasarlanan sistemin davranışı, değişken yapılı kontrol sistemini bu yüzey üzerine gelmesini ve bu yüzey üzerinde tutacak şekilde tasarlanmalıdır (Saner, 2015; Köse vd., 2011).

- Kaskad bağlı PI kontrol stratejileri araştırmacılar arasında büyük ilgi uyandırmaktadır. Kolay uygulanabilirlik, iyi bir dinamik tepki, kontrol edilen sistemin değişen parametrelerine karşı duyarsızlığından dolayı geniş bir kullanımı vardır. Kaskad kontrol, özellikle bozunum durumlarında, geleneksel tek çevrim kontrolörün performansını geliştirmek için en etkili sistemlerden biridir. Kaskad kontrol yapısı biri iç diğeri dışta olmak üzere iki çevrimden oluşmaktadır. Kaskad kontrol yapısı yük geriliminin ve akımının kalitesini aynı anda geliştirir. Dış çevrimdeki kontrolör içteki kontrolöre referans sinyal sağlamaktadır. Bu da eviricinin çıkış gerilimindeki ve akımındaki bozunumların eş zamanlı iyileşme sağlaması için önemli özelliktir. Kaskad bağlı kontrol konfigürasyonu iki kontrolörün ayarlanmasını gerektirmektedir. Genel yaklaşım ilk önce iç çevrimdeki kontrolörü optimize etmek daha sonra iç çevrim sabit kabul edilip dış çevrimdeki kontrolör ayarlanır (Zhong vd., 2013; Badis vd., 2019).

Uçak sistemleri için 115 V AC 400 Hz evirici tasarımı ve uygulamasına geçilmeden önce; uçak elektriğinin karakteristik standardı, kontrol sistemleri için DSP, evirici türleri ve filtreler hakkında aşağıda kısaca bahsedilecektir.

2.2. MIL-STD-704F Uçak Elektriğinin Karakteristik Standardı

Bu standart elektriksel uçak ünitelerinin beslemesinde kullanılacak elektrik enerjisinin gereksinimlerini ve karakteristik özelliklerini tanımlar. Kullanılan ekipmanlar, güç anahtarlama ve elektromanyetik bozunumların kontrolü için uçağın spesifik

gereksinimleriyle uygun olmalıdır. Elektromanyetik bozunumlar ve gerilim sınırlayıcılar bu standart kapsamında değildir. Uçak ünitelerini besleyecek elektrik gücü belirli özelliklere sahip olduğu sürece bu üniteler belirlenen tüm çalışma koşullarında istenilen performansı sağlayacaktır. Bu ünitelerin kullanımı elektrik güç sisteminde herhangi bir ters etki veya elektrik güç sisteminde bozunumlara sebep olmamalıdır. 0,5 kVA'dan daha fazla güç gerektiren ekipmanlar sürekli halde üç faz dengelenmiş yük olarak konfigüre edilmelidir. Ayrıca toplam yükü 30 kVA'dan büyük olan ekipmanların dengesiz yük durumu kendisinin üç faz toplam yükünün %3,33'den büyük olmamalıdır. Tek faz veya üç faz olan elektrik güç kaynağı sistemlerin gerilim dalga şekli sinüs, nominal gerilimi 115 volt ve frekansı 400 Hz olan sinüs dalga şeklindedir ve normal çalışma limitleri Çizelge 2.1'de verilmiştir.

Çizelge 2.1. MIL-STD-704F Standardı Çalışma Limitleri

Sürekli Hal Karakteristikleri	Limitler
Sürekli Hal Gerilimi	108.0 – 118.0 Volt RMS
Gerilim Dengesizliği	Maksimum 3.0 Volt RMS
Gerilim Modülasyonu	Maksimum 2.5 Volt RMS
Faz Açısı Farkı	116° - 124°
Bozunum Faktörü	Maksimum 0.05
DC Bileşen	±0.10 Volt
Sürekli Hal Frekansı	393 – 407 Hz
Frekans Modülasyonu	4 Hz
Tepe Gerilim Değeri	±271.8 Volt

2.3. Kontrol Sistemleri için DSP

Dijital bilgisayarların gelişmesiyle birlikte kontrol mühendisliği alanındaki gelişmeler hız kazandı. Analog uygulamalar esnek olmayan tasarım zorluğu, güvenilirlik problemleri gibi nedenlerle sık sık onarım veya önleyici bakım gerektirdiklerinden ve bileşenlerin kapasitesi sıcaklık/yıpranmayla değiştiğinden dolayı sistemin performansını korumak için periyodik ayarlamalar gerektirmektedir. Analog tasarımların bu tarz sınırlamalarının üstesinden gelmek için bilgisayarlar sistem performansını geliştirecek araç

olarak görülmeye başlandı. Analog tasarımlar genellikle basit kontrol teknikleriyle sınırlıdır. Çünkü her bir fonksiyon ilave devre elemanları gerektirir. Ayrıca dijital bilgisayar, kontrol sistemi tasarımcılarına aşağıdaki faydaları sağlamaktadır.

- Çok sayıda sensörden geri besleme alan karmaşık, çok değişkenli doğrusal veya doğrusal olmayan sistemlerin kontrolünü daha kolay sağlar,
- Donanımsal değişimlerden ziyade yazılımsal değişimlerle kontrol algoritmalarının ayarlanması ve modifikasyonu daha kolaydır,
- Adaptasyon, tahmin, optimizasyon ve çevirim içi tanımlamalar gibi gelişmiş yöntemler daha kolay uygulanabilir,
- Sistem simülasyonunun gelişmiş analizi ve tasarlanan dizaynın daha kolay hata ayıklaması yapılabilir,
- Gelişmiş tasarımlı ve daha uygun maliyetli ürün üretimini sağlar,

Her ne kadar dijital uygulamalar analog sistemlerin mirasına sahip ve analiz etmek için biraz daha zor olsalar da bu zorluklarla karşı karşıya kalan kontrol mühendisleri çok etkili analiz ve sentez teknikleri geliştirdiler. Bilgisayarlar daha yaygın hale geldikçe dijital kontrol, pratik sistemlerde uygulanmaya başlandı. DSP'nin mimarisi, tekrarlı çarpma ve toplama işlemlerini içeren sinyal tipi algoritmalar için özel olarak optimize edilmiştir. Çarpma ve toplama işlemleri temel işlemler olarak kaldığı için durum değişken kontrolörleri, kalman filtreleri, en küçük kareler metodu, bu işlemleri kullanan vektör/matris denklemlerinin ortak örnekleridir. Bu matematiksel örnekler, hemen hemen tüm dijital sinyal işleme algoritmalarında çarpma, toplama ve matris işlemlerinin temel önemine işaret etmektedir. Buradaki işlemler, benzer şekilde dijital mantık, tahmin ve kestirim algoritmalarının yanı sıra bulanık mantık, sinir ağları, ve kontrol sistemi tasarımlarına uygulanan algoritmalar gibi akıllı kontrol teknikleri için de temeldir.

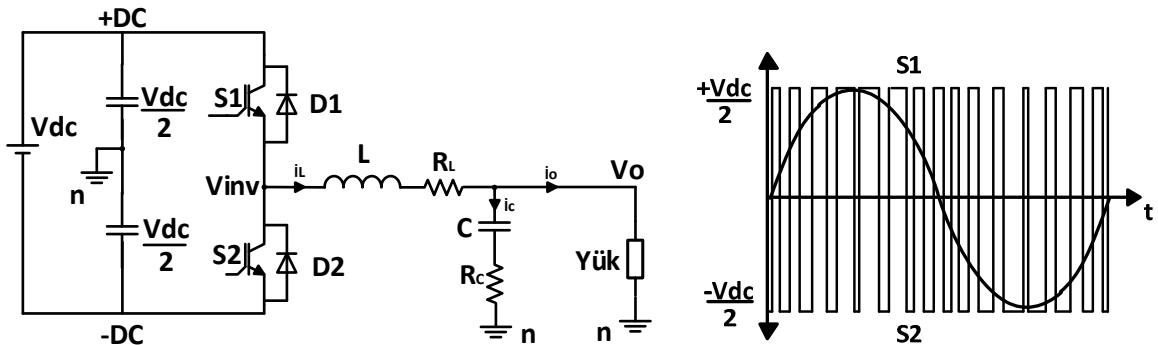
DSP tabanlı kontrol sistemleri, düşük kaliteli basit ürünlerden karmaşık, yüksek performanslı ürünlere kadar çok çeşitli uygulamalarda ve ürünlerde kullanılmaktadır. DSP'lerin mevcut ve olası uygulamalarından bazıları şunlardır:

- **Otomotiv:** Otomotiv uygulamalarındaki birçok kontrol sistemi, DSP'lerin sofistike kontrol görevlerini yerine getirmesini gerektirmektedir. Elektrikli motorlar ve elektronik kontrolörler, otomotiv kontrolünde otonom sistemlerin gelişmesine çok büyük katkılar sağlamaktadır. Ayrıca elektrikli motorların kullanılması, mekanik ve hidrolik kontrol sistemlerine göre daha iyi kullanım ve daha iyi çalışma performansı sağlar.
- **Endüstriyel Uygulamalar:** Servo ve DC motorlara oranla daha ucuz ve daha kolay temin edilebilen AC motorlar, endüstriyel hareket kontrol uygulamalarında oldukça popüler hale gelmiştir. Bu tür hareket kontrolü gerektiren elektrikli makinelerin değişken hızlarda ve yüksek verimlilikte sessiz ve sorunsuz çalışması artık düşük maliyetli DSP'ler ve güç elektroniği ile sağlanabilmektedir. Örnekler arasında ısıtma, havalandırma ve iklimlendirme sistemleri (HVAC), fanlar, ısı pompaları, kompresörler, motorlar ve jeneratörler gibi uygulamalar bulunur. Yüksek performanslı anahtarlama güç kaynakları, kesintisiz güç kaynakları (UPS), endüstriyel sürücüler ve güç dönüştürücüleri de DSP'lerden yararlanır. Üretim prosesleri, endüstriyel robotlar ve hassas takım makineleri gibi karmaşık sistemler, hem yüksek hassasiyetli servo sistemleri kontrol etmek için hem de yoğun görüntü işleme prosesleri için DSP'leri kullanır.
- **Ofis Ekipmanları:** Günümüzde yazıcılarda ve fotokopi makinelerindeki konum ve hız kontrolü güvenilir, düşük maliyetli AC motorlarla sağlanır. Bu ürünlerin otomasyonu, yüksek hızlarda, yüksek performanslı kompakt DSP'ler ile kontrol edilir.
- **Aktif Gürültü ve Aktif Sarsıntı Kontrol Sistemleri:** Endüstriyel, tıbbi, ve otomotiv sistemleri (daha sessiz kabinler, motorlu titreşim bastırma kontrolleri gibi), multimedya bilgi alma (MIR) sistemleri, işitme cihazları, üretim ve inşaat makineleri aktif gürültü ve titreşim kontrolünün uygulanması için iyi adaylardır. Bu tür sistemler karmaşık algoritmaların gerçek zamanlı olarak uygulanmasını gerektirir. DSP'lerin bu tür uygulamaları gerçekleştirme yeteneği, bu uygulamalar için kullanılmıştır.

- **Robotik:** Endüstriyel, askeri ve uzay uygulamaları için çok eksenli, çok değişkenli doğrusal ve doğrusal olmayan sistemlerin kontrol edilmesi DSP'ler için iyi bir adaydır. Görsel ve yüksek performanslı sensörler, bir uygulamaya hızlıca büyük miktarda işlenecek sinyal datası ekleyebilir. DSP'ler servo motor kontrolünden görüntü sinyal işlemcilere kadar çeşitli robotik uygulamalarda ana kontrolör olarak kullanılmıştır.

2.4. Tek Faz Evirici Devresi

Statik eviriciler, DC-AC dönüşümü gerektiren birçok güç kaynağında kullanılır. Tek faz uygulamalarda yarım köprü ve tam köprü eviriciler temel devre topolojisini temsil ederler. DC gerilimi AC gerilime dönüştürmede kullanılan tek faz yarım köprü eviriciye ait temel devre Şekil 2.1'de görülmektedir. Bu devre DC kaynaktan, DC gerilim arasına iki adet kondansatörün seri bağlanarak orta ucuyla nötr noktasının oluşturulmasından, iki adet anahtarlama elemanının DC bara olarak adlandırılan DC gerilim arasına bağlanıp ortak uçlarına LC filtrenin bağlanmasıyla ve filtre çıkışına bağlanan yükten oluşmaktadır. DC gerilim kaynağından ve DC kapasitörlerden beslenen devrede, akım anahtarlama elemanlarından geçip LC filtre ve yük üzerinden nötr noktasında devreyi tamamlar.



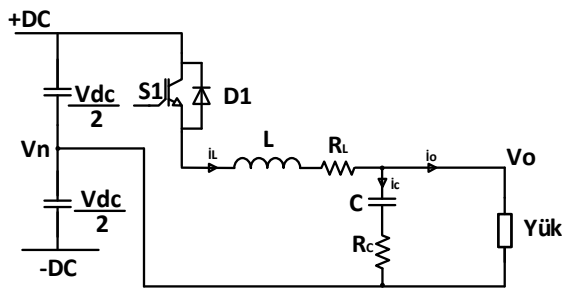
Şekil 2.1. Yarım Dalga Tek Faz Evirici Devresi

Şekil 2.1'den fark edilebileceği gibi her iki anahtarlama elemanı aynı anda ilettime sokulamaz aksi takdirde DC kaynak üzerinde bir kısa devre oluşur. Bu kısa devre akımı anahtarlama elemanlarına ve eviricinin kendisine zarar verebilir. Evirici çıkış gerilimi, anahtarlama elemanlarının ilettime veya kesime sokulmasına bağlı olarak Çizelge 2.2'de gösterildiği gibi $+\frac{V_{dc}}{2}$ veya $-\frac{V_{dc}}{2}$ volt olabilir.

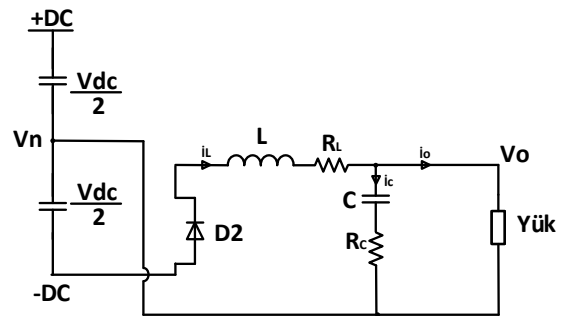
Çizelge 2.2. Yarım Dalga Tek Faz Eviricinin Anahtarlama Kombinasyonu

Durum	S1	S2	Evirici Çıkış Gerilimi
I	ON	OFF	$+V_{dc}/2$
II	OFF	ON	$-V_{dc}/2$

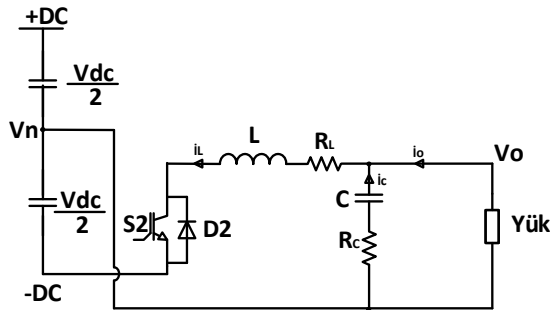
Şekil 2.2 bir anahtarlama periyodunda yarım dalga evirici devresinin çalışmasını göstermektedir. Yükler genellikle endüktif bileşenler içerdiğinden yük akım dalga formu gerilim dalga formundan biraz geride kalır. Bu yüzden ters yönlü diyotlar, karşılık gelen anahtarlama elemanı kesime girdiğinde oluşan endüktif yük akımlarına bir yol sağlaması için her bir yarı iletken anahtarlama elemanlarına bağlanmıştır. Anahtarlama elemanı S1 iletme geçtiğinde yüke uygulanan gerilim $+\frac{V_{dc}}{2}$ ’ye denk gelecektir ve S1 üzerinden akan akım yükü besleyecektir (pozitif akım). S1 kesime sokulup S2 iletme geçirildiğinde yüke uygulanan gerilim $-\frac{V_{dc}}{2}$ ’ye denk gelecek ve yük akımı sıfıra düşene kadar D2 diyotu üzerinden kaynağın alt yarısından akmaya devam edecektir. Benzer şekilde S2 kesime sokulup S1 iletme geçirildiğinde yük akımı D1 diyotu üzerinden kaynağın üst yarısından akmaya devam edecektir. D1 ve D2 iletimdeyken enerji kaynağa geri aktarılır ve bu diyotlara geri besleme diyotları denir (Rashid, 2013).



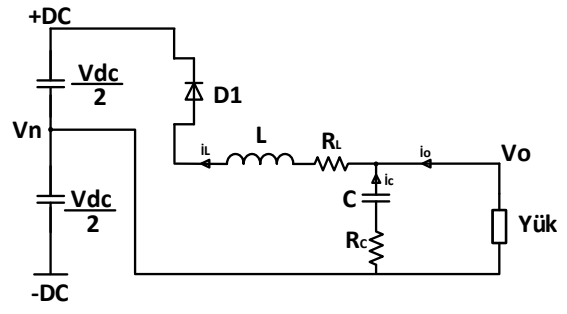
a) Yük Akımının S1 Üzerinden Akması



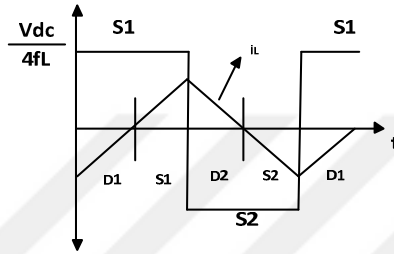
b) Yük Akımının D2 Üzerinden Akması



c) Yük Akımının S2 Üzerinden Akması



d) Yük Akımının D1 Üzerinden Akması



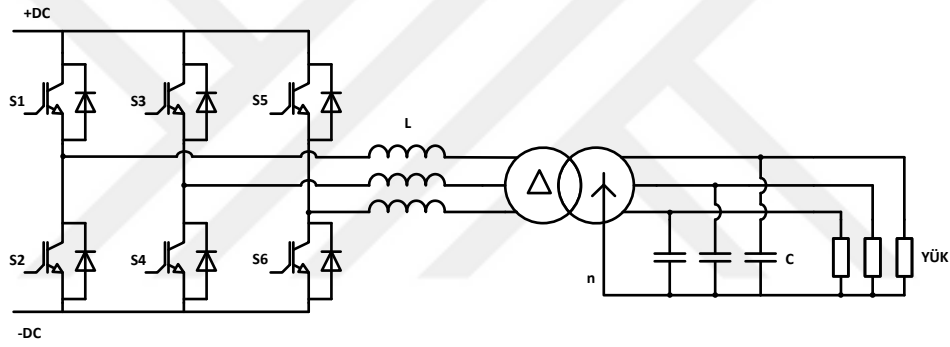
e) Endüktif Yüklü Yük Akımı

Şekil 2.2. Yarım Dalga Evirici Devresinin Bir Anahtarlama Periyodunda Çalışması; a) Yük Akımının S1 Üzerinden Akması, b) Yük Akımının D2 Üzerinden Akması, c) Yük Akımının S2 Üzerinden Akması, d) Yük Akımının D1 Üzerinden Akması, e) Endüktif Yüklü Yük Akımı

Kondansatör üzerindeki gerilim dengesi, her bir kondansatörün şarj ve deşarj olma sırasında eviricide üretilen gerilimin dengesine bağlıdır. Yarım köprü evirici uygulamaları DC gerilimin verimli şekilde kullanılabilmesi için anahtarlama cihazlarının uygun oranda kullanılmasını gerektirir. DC kondansatörler üzerindeki gerilim kendi kendini dengeleyebilir çünkü bir anahtarlama periyodunda pozitif ve negatif DC kondansatörlerden çekilen ortalama akım aynı ve nötr noktasının potansiyeli sabit kalmaktadır. Evirici akımı DC kondansatör üzerinden devreyi tamamladığı için çekilen yük akımında dengesizlik olduğunda DC gerilimin orta noktasında dalgalanma oluşur.

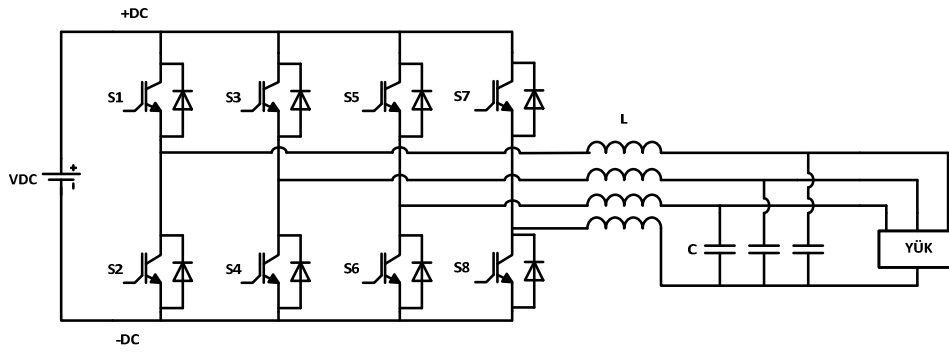
2.5. Üç Faz Evirici Devresi

Üç fazlı evirici sistemleri temelde gerilim kaynağı eviriciler ve akım kaynağı eviriciler olmak üzere iki ana türe ayrılır. Gerilim kaynağı eviricilerde en popüler topolojiler trafolu üç faz evirici, dört kablolu üç faz evirici ve üç kablolu üç faz evirici devreleridir. Üç fazlı eviricilerin dengesiz yüklenmesi durumunda yani her hangi bir faz yükünün diğer fazlardaki yüklerden farklı olması durumunda sıfır noktasında kayma meydana gelir. Bu da her bir fazın çıkış geriliminde farklılıkların oluşmasına sebep olur. Şekil 2.3’de görüldüğü gibi sıfır noktası oluşturmak için UPS uygulamalarında genellikle Δ/Y veya Δ/Z bağlantılı izolasyon trafosu kullanılır. Eviricilerde tek faz yükleri besleyebilmek için trafonun Y bağlantısının orta noktasından nötr bağlantısı temin edilir.



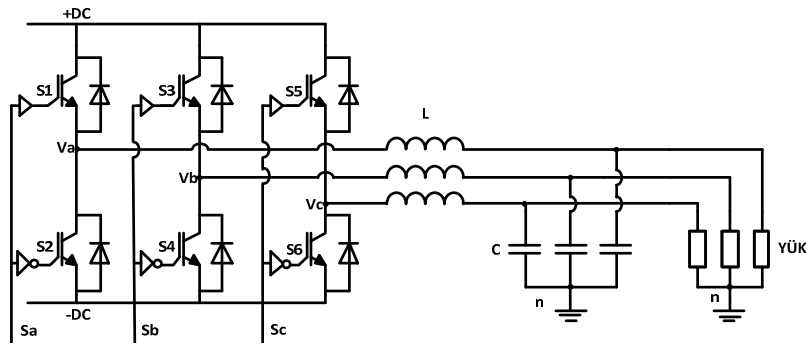
Şekil 2.3. Trafolu Üç Faz Evirici Devresi

Şekil 2.4’de gösterilen dört kablolu üç faz evirici olarak adlandırılan trafosuz evirici teknolojilerinde dördüncü bir faz ile bir nötr hattı oluşturulmuştur. Düşük güçlü uygulamalarda tek faz yüklerde nötr bağlantısı oluşturmak için eviricinin dördüncü fazı kullanılabilir. Bu dördüncü faz nötr akımını DC kondansatörü üzerinden dolaşmasını önler. Nötr noktasının gerilimi bu dördüncü fazdan kontrol edildiği için bütün yük şartları altında dengelenmiş çıkış gerilimi elde edilir.



Şekil 2.4. Dört Kablolü Üç Faz Evirici Devresi

Şekil 2.5’de gösterilen geleneksel üç fazlı gerilim kaynağı eviriciler, UPS ve motor sürücü uygulamalarında genellikle kullanılır. Üç fazlı gerilim kaynağı eviriciler altı anahtarlama elemanından, +DC, -DC bağlantı noktalarından ve AC çıkış noktalarından (V_a, V_b, V_c) oluşur. Gerilim kaynağı evirici oluşturmak için DC güç kaynağı DC terminallerine bağlanırken LC filtre AC terminallerine bağlanır. Normalde eviriciye bağlanacak yüklerin dengeli yük olduğu varsayılır ve toprak akımının olmayacağı düşünülür. Burada S_a , A fazına ait anahtarlama sinyali; S_b , B fazına ait anahtarlama sinyali ve S_c , C fazına ait anahtarlama sinyalidir.



Şekil 2.5. Geleneksel Üç Faz Evirici Devresi

Anahtarlama elemanlarını belirli sürelerde aç/kapa yaparak DC gerilim PWM gerilime çevirir. Anahtarlama elemanlarının açma/kapama hareketleri bir dijital sinyal kontrolör tarafından kontrol edilir. Kontrolör, anahtarlama elemanlarının giriş sinyali olan açma/kapama sinyallerini belirli bir sıra ve zamana göre anahtarlama elemanlarını iletime sokarak eviricinin çıkışında sinüzoidal gerilim oluşmasını sağlar (Zhang, 1998). Bu çalışmada, trafosuz üç faz evirici devresi tasarlanacak olup sistem parametreleri Çizelge 2.3’de verilmiştir.

Çizelge 2.3 Tasarım Parametreleri

Güç	1 kW
Giriş Gerilimi (V_{DC})	310 V
Çıkış Gerilimi (V_o)	115 V
Anahtarlama Frekansı (f_s)	20 kHz
Çıkış Frekansı (f)	400 Hz
THD	% 5

Eviricinin anahtarlama durumları, güç aygıtlarının anahtarlama sinyalleri S_a , S_b ve S_c tarafından aşağıdaki gibi belirlenir.

$$S_a = \begin{cases} 1, & S_1 \text{ on ve } S_2 \text{ off durumunda} \\ 0, & S_1 \text{ off ve } S_2 \text{ on durumunda} \end{cases}$$

$$S_b = \begin{cases} 1, & S_3 \text{ on ve } S_4 \text{ off durumunda} \\ 0, & S_3 \text{ off ve } S_4 \text{ on durumunda} \end{cases}$$

$$S_c = \begin{cases} 1, & S_5 \text{ on ve } S_6 \text{ off durumunda} \\ 0, & S_5 \text{ off ve } S_6 \text{ on durumunda} \end{cases}$$

Vektörel formda ifade edilmek istendiğinde

$$\vec{S} = \frac{2}{3}(S_a + \sigma S_b + \sigma^2 S_c), \quad \text{burada } \sigma = e^{j\left(\frac{2\pi}{3}\right)} \quad (2.3)$$

Evirici tarafından üretilen uzay vektör çıkış gerilimleri aşağıdaki şekilde tanımlanabilir.

$$\vec{V}_i = \frac{2}{3}(v_a + \sigma v_b + \sigma^2 v_c), \quad (2.4)$$

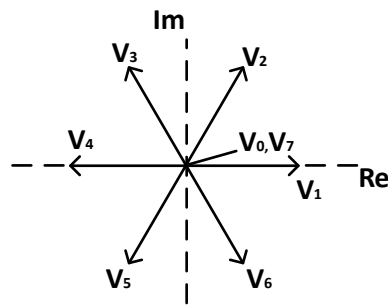
Buradaki v_a , v_b ve v_c nötr noktasına göre eviricinin faz gerilimi olup yüke uygulanan gerilim vektörü $\vec{V}_i$, anahtarlama durumuyla ilişkilidir.

$$\vec{V}_i = V_{DC} \cdot S \quad (2.5)$$

Çizelge 2.4’den görüldüğü gibi anahtarlama sinyallerinin bütün kombinasyonları düşünüldüğünde sekiz adet anahtarlama durumundan sekiz adet gerilim vektörü elde edilir. Elde edilen bu vektörlerin gösterimi Şekil 2.6’da gösterilmiştir.

Çizelge 2.4. Üç Faz Evirici İçin Olası Anahtarlama Gerilimleri ve Gerilim Vektörleri

S_a	S_b	S_c	V_i
0	0	0	$V_0 = 0$
1	0	0	$V_1 = \frac{2}{3}V_{DC}$
0	1	0	$V_2 = \frac{V_{DC}}{3} + j\frac{\sqrt{3}}{3}V_{DC}$
1	1	0	$V_3 = -\frac{V_{DC}}{3} + j\frac{\sqrt{3}}{3}V_{DC}$
0	0	1	$V_4 = -\frac{2V_{DC}}{3}$
1	0	1	$V_5 = -\frac{V_{DC}}{3} - j\frac{\sqrt{3}}{3}V_{DC}$
0	1	1	$V_6 = \frac{V_{DC}}{3} - j\frac{\sqrt{3}}{3}V_{DC}$
1	1	1	$V_7 = 0$



Şekil 2.6. Üç Faz Evirici Tarafından Üretilen Gerilim Vektörleri

Fark edildiği gibi $V_0 = V_7 = 0$ V olduğundan bu çalışmada evirici, yedi farklı gerilim vektörü ile doğrusal olmayan ayrık sistem olarak düşünülmektedir. Vektörel gösterim kullanarak filtre akımı $\vec{I}_L$, çıkış gerilimi $\vec{V}_o$, ve çıkış akımı $\vec{I}_o$ uzay vektör olarak şu şekilde ifade edilebilir.

$$\vec{I}_L = \frac{2}{3} (i_{La} + \sigma i_{Lb} + \sigma^2 i_{Lc}) \quad (2.6)$$

$$\vec{V}_o = \frac{2}{3} (v_{oa} + \sigma v_{ob} + \sigma^2 v_{oc}) \quad (2.7)$$

$$\vec{I}_o = \frac{2}{3} (i_{oa} + \sigma i_{ob} + \sigma^2 i_{oc}) \quad (2.8)$$

Burada i_{La} , i_{Lb} ve i_{Lc} sırasıyla A, B ve C fazlarının filtre bobini üzerinden akan akım; v_{oa} , v_{ob} ve v_{oc} sırasıyla A, B ve C fazlarının çıkış gerilimleri; i_{oa} , i_{ob} ve i_{oc} sırasıyla A, B ve C fazlarının çıkış akımlarıdır.

2.6. DC Gerilim Hesabı

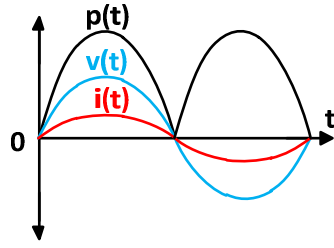
Pratikte DC gerilim seviyesinin seçimi, anahtarlama elemanlarının dayanabileceği gerilim seviyesi ile arzu edilen çıkış gerilimi arasındaki bir dengeye göre yapılır. SVPWM’de altıgenin boyutu DC gerilim ile belirlenir ve her bir anahtarlama vektörünün uzunluğu DC gerilimin $2/3$ katına eşittir. Dengeli yük altında, referans vektörün alabileceği maksimum değer, altıgenin içerisine çizilmiş ve yarıçapı DC gerilimin $1/\sqrt{3}$ katına eşit olan çembere eşittir. Geçici durumlar için %10 ek gerilime ihtiyaç duyulduğu düşünüldüğünde minimum gerekli DC gerilim:

$$V_{DC} = \sqrt{2} \cdot \sqrt{3} \cdot V_o = \sqrt{2} \cdot \sqrt{3} \cdot 115,1,1 = 309,6 \text{ V} \quad (2.9)$$

Evirici sisteminin istenilen çıkış gerilimini üretebilmesi için minimum 310 V DC gerilime ihtiyaç duymaktadır. Bu gerilim, nominal değeri 220 V AC olan şebeke geriliminin doğrultulmasıyla elde edilmiştir.

2.7. Evirici Giriş ve Çıkışındaki Anlık Güç

Üç fazlı eviricinin tek fazına ait çıkış gerilimi, akımı ve gücü Şekil 2.7’de görüldüğü üzere güç, temel frekansta iki kez salınım yapmaktadır.



Şekil 2.7. Üç Fazlı Eviricinin Tek Fazına Ait Çıkış Gerilimi, Akımı ve Gücü

Dengelenmiş üç fazlı evirici sistemlerinde gerilimlerin veya akımların değerleri üç faz için aynıdır ve 120° faz farkına sahiptir. Ayrıca akımların, kendi faz gerilimlerinden ϕ açısı kadar geride olduğu kabul edilir.

$$\left. \begin{aligned} v_a(t) &= \sqrt{2} \cdot V_{LN} \cdot \sin(\omega t) \\ v_b(t) &= \sqrt{2} \cdot V_{LN} \cdot \sin(\omega t - 120^\circ) \\ v_c(t) &= \sqrt{2} \cdot V_{LN} \cdot \sin(\omega t + 120^\circ) \end{aligned} \right\} \quad (2.10)$$

$$\left. \begin{aligned} i_a(t) &= \sqrt{2} \cdot I_o \cdot \sin(\omega t - \phi) \\ i_b(t) &= \sqrt{2} \cdot I_o \cdot \sin(\omega t - 120^\circ - \phi) \\ i_c(t) &= \sqrt{2} \cdot I_o \cdot \sin(\omega t + 120^\circ - \phi) \end{aligned} \right\} \quad (2.11)$$

Burada V_{LN} eviricinin faz nötr arası çıkış gerilim olup I_o yük akımıdır. Her bir faz için anlık güç aşağıda hesaplanmıştır.

$$\left. \begin{aligned} p_a(t) &= V_{LN} \cdot I_o \cdot \cos\phi \{1 - \cos 2\omega t\} - V \cdot I \cdot \sin\phi \cdot \sin 2\omega t \\ p_b(t) &= V_{LN} \cdot I_o \cdot \cos\phi \{1 - \cos 2(\omega t - 120^\circ)\} - V \cdot I \cdot \sin\phi \cdot \sin 2(\omega t - 120^\circ) \\ p_c(t) &= V_{LN} \cdot I_o \cdot \cos\phi \{1 - \cos 2(\omega t + 120^\circ)\} - V \cdot I \cdot \sin\phi \cdot \sin 2(\omega t + 120^\circ) \end{aligned} \right\} \quad (2.12)$$

Üç faz anlık güç:

$$p_{3\sim}(t) = p(t) = v_a(t) \cdot i_a(t) + v_b(t) \cdot i_b(t) + v_c(t) \cdot i_c(t) \quad (2.13)$$

$$p_{3\sim}(t) = p(t) = \sqrt{3} \cdot V_{LL} \cdot I_L \cdot \cos\phi = 3 \cdot V_{LN} \cdot I_L \cdot \cos\phi \quad (2.14)$$

Bu sonuç dengeli üç faz sistem için toplam anlık gücün, ortalama aktif güce eşit olduğunu gösterir. Ayrıca evirici devresi ideal ve enerjiyi depolayan DC kondansatörlerin

devreye bağlanmadığı ve anahtarlama elemanlarının kayıpları oluşmadığı varsayıldığında eviricinin giriş ve çıkışındaki anlık güçleri bir periyotta birbirine eşittir. Yani güç dönüşüm verimliliği %100 varsayıldığında evirici çıkışındaki anlık güç değişimi eviricinin giriş tarafına da yansıtılır.

$$V_{DC} \cdot I_{DC} = 3 \cdot V_{LN} \cdot I_L \cdot \cos\phi \quad (2.15)$$

$$I_{DC} = \frac{3 \cdot V_{LN} \cdot I_L \cdot \cos\phi}{V_{DC}} \quad (2.16)$$

DC gerilimdeki dalgalanma, bir periyotta eviricinin çalışmasını sınır noktalarında etkileyebilir ve temel frekansında maksimum güç noktasından sapmasına sebep olabilir. Bu yüzden DC kondansatör, eviricinin girişinden çıkışına akan güç akışındaki dalgalanmayı düzeltmeye yetecek kadar büyük seçilmelidir.

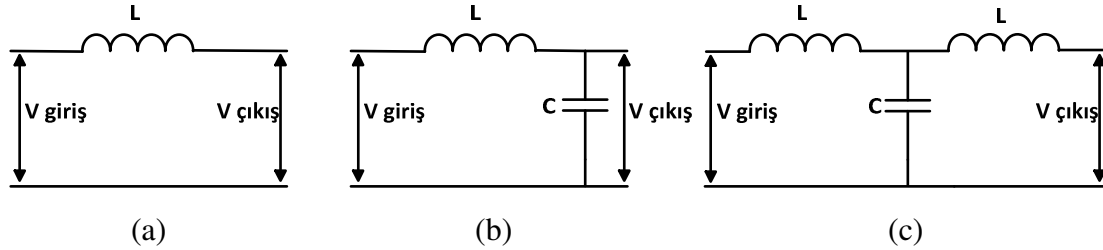
2.8. Filtre Devreleri

Bütün eviriciler için bağlanan yükün türüne bakmaksızın evirici çıkışında stabil, saf sinüzoidal gerilim dalga formu üretme yeteneği önemli bir gereksinimdir. Bu yeteneği başarılı bir şekilde sürdürmenin ana esaslarından biri alçak geçiren filtredir. Alçak geçiren filtreler, temiz bir sinüzoidal dalga şekline ihtiyaç duyan yüklere uygulanır. Evirici çıkışına uygulanan pozitif ve negatif DC gerilim darbeleri sabit anahtarlama frekansına ve geniş harmonik dağılıma sahiptir. Anahtarlama gürültüleri ve yüksek frekanslı harmonikler bobin ve kondansatör sayesinde sönümlenir.

Genelde alçak geçiren filtreler, harmonik bileşenlerin filtre çıkışına geçişini azaltırken, temel frekans bileşenlerinin geçişine izin verecek şekilde dizayn edilmeli ve ayarlanabilir evirici çıkış frekansı için filtre maksimum temel frekansın üzerinde ayarlanmalıdır.

Pasif filtre elemanları uygun şekilde dizayn edilmezse filtre çıkışında temiz bir sinüzoidal dalga şekli elde edilemeyip evirici kontrol sistemi kararsız şekilde davranabilir. Yüksek güç kalitesi ve düşük bozunum elde etmek için güç filtresi, harmonikleri belirli bir

seviyeye düşürmeli. Birçok filtre çeşidi olmasına rağmen evirici sistemlerinde ana filtre topolojileri Şekil 2.7’de görüldüğü gibi L, LC ve LCL tipi filtreler kullanılmaktadır (Hojabri vd., 2015; Liu, 2012).



Şekil 2.8. Filtre Devreleri; a) L tipi, b) LC tipi, c) LCL Tipi

1. L tipi filtre Şekil 2.7’te görüldüğü gibi sadece bobinden oluşur ve birinci dereceden filtre olup -20dB/decade sönümleme gücüne sahiptir. Bu tür filtreler, anahtarlama frekansı bileşenlerinin düşük seviyede sönümlenmesini başarır. Bu yüzden harmoniklerin uygun bir seviyede sönümlenmesini başarmak için evirici anahtarlama frekansı temel frekanstan çok daha büyük olmalıdır.

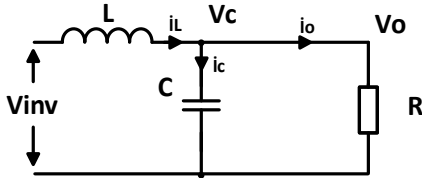
2. LC tipi filtre ikinci dereceden filtre olup -40dB/decade sönümleme gücüne sahiptir. Bu tür filtrelerde paralel bağlı kondansatör anahtarlama frekansının bileşenlerini sönümlemeye yarar ayrıca bu kondansatör kontrol frekansı aralığında yüksek reaktans sunarken anahtarlama frekansında düşük reaktans üretecek şekilde seçilmelidir.

3. LCL tipi filtre üçüncü dereceden filtre olup -60db/decade sönümleme kazancına sahiptir. Bu tür filtreler, düşük anahtarlama frekanslarında harmonik bozunum seviyelerini azaltabilir. Ancak rezonanstan dolayı dinamik ve sürekli hal giriş akım bozunumuna sebep olabilir.

LC filtreler L filtreden daha iyi performans sergilediği ve LCL filtreden daha az karmaşık olduğu için bu çalışmada tasarlanan sistem için uygun bir filtre türüdür.

2.8.1. LC Filtre Modeli

LC filtre Şekil 2.7'deki blok diyagramda görüldüğü üzere modellenmiştir. Bu model iki denklemle tanımlanabilir bunlardan birincisi bobinin dinamiğini ikincisi kondansatörün dinamiğini tanımlar.



Şekil 2.9. LC Filtre Modeli

Filtre bobininin vektörel formda denklemi:

$$L \frac{di_L}{dt} = (v_{inv} - v_c) \quad (2.17)$$

Çıkış geriliminin dinamik davranışı aşağıdaki gibi ifade edilebilir.

$$C \frac{dv_c}{dt} = (i_L - i_o) \quad (2.18)$$

Yük değişimlerine karşı hızlı bir dinamik tepki sağlamak için filtrenin bobin akımı (i_L) ayrıca filtre kondansatörü üzerindeki gerilim (v_c) eviricinin çıkış gerilimine (v_o) eşit olduğundan eviricinin kontrolü için bu iki parametre geri besleme olarak kullanılacaktır.

2.8.2. LC Filtre Dizaynı

Köşe frekansı veya rezonans frekansı olarakta bilinen kesim frekansı (f_c), sistemde akan enerjinin doğrudan geçmesinden ziyade azaltılmaya (sönümlenmeye) başladığı andaki frekans tepkisindeki bir sınırdır. Kesim frekansındaki sönümleme karakteristiği ikinci dereceden filtre tasarımında önemli bir kritik faktördür. Kesim frekansı yakınlarında kazanç çok büyük olabilir ve bu frekansta gürültüyü yükseltebilir. Alçak geçiren LC filtrenin kesim frekansı ile filtre elemanları arasındaki ilişki (2.19) eşitliğinde verildiği gibidir.

$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad (2.19)$$

LC filtrenin kesim frekansı (2.20) eşitliğinde görüldüğü üzere, güzel bir sistem dinamiği elde etmek ve rezonans problemlerinden kaçınmak için f ile temsil edilen temel frekansın 5 katı ile f_s ile temsil edilen örnekleme frekansının 0,2 katı arasında olmalıdır (Sujan, 2018).

$$5f < f_c < 0,2f_s \quad (2.20)$$

20 kHz örnekleme frekansında filtre çıkışında 400 Hz temel frekansta saf sinüzoidal gerilim üretmek için kesim frekansı 3.25 kHz olarak seçildi. Harmonik bozunumu minimum yapmak için evirici çıkış empedansı minimum yapılmalı bu yüzden belirli bir kesim frekansında kondansatör maksimum ve bobin minimum değerde olmalıdır. Bu da filtrenin maliyetini, hacimsel büyüklüğünü azaltır. Yüksek güç gerektiren uygulamalardaki anahtarlama frekansı eviricinin verimliliği düşünülerek seçilir çünkü anahtarlama kayıpları eviricideki toplam kayıpların büyük bir kısmını oluşturur. Anahtarlama frekansını arttırarak filtre elemanlarının boyutlarının ve maliyetinin düşürülmesi arzulansa da verimlilik bir sınır teşkil eder. Bobin, filtre akımındaki dalgalanmayı belirler ve düşük frekanslı harmonik bileşenleri azaltır. Akımdaki dalgalanma doluluk oranı (d) %50 iken maksimum olmaktadır. Bu dalgalanmanın değeri yük akımının tepe değerinin %20'den daha az olması kabul edilir. Dalgalanmanın miktarı DC gerilime, yük akımına ve anahtarlama frekansına bağlıdır.

Bu çalışmadaki evirici uygulamasında filtre bobinin dalgalanma akımı, yük akımının tepe değerinin %20'si seçilmiştir. DC gerilim ve anahtarlama frekansı sabit olduğu için bobin değeri (2.21) eşitliğinden hesaplanabilir.

$$L = \frac{1}{8} \cdot \frac{V_{DC(filtre)}}{f_s \cdot \Delta I_L} \quad (2.21)$$

Burada;

$$V_{DC(filtre)} = \frac{V_{DC}}{3} = 103,33 \text{ V} \text{ ve } \Delta I_L = 0,2 \cdot \sqrt{2} \cdot \frac{115}{40} = 0.81 \text{ A} \quad (2.22)$$

$$L = \frac{1}{8} \cdot \frac{V_{DC(filtre)}}{f_s \cdot \Delta I_L} = \frac{1}{8} \cdot \frac{103,33}{20000 \cdot 0,81} = 0,8 \text{ mH} \quad (2.23)$$

Filtre bobin değeri hesaplandıktan sonra kondansatör değeri eşitlik (2.24) kullanılarak hesaplanır.

$$C = \frac{1}{(2\pi \cdot f_c)^2 \cdot L} = \frac{1}{(2\pi \cdot 3250)^2 \cdot 0,008} = 2,99 \mu F \cong 3 \mu F \quad (2.24)$$

Kondansatör ne çok büyük ne de çok küçük değerli olmalı. Eğer küçük değerli kondansatör seçilirse LC filtrenin sönümleme kapasitesini azaltır, büyük değerli seçilirse yüksek reaktif güce sebebiyet verir. İkinci dereceden transfer fonksiyona sahip olan ideal bir LC filtre yüksüz durumda çalıştırıldığında kazancı rezonans frekansında sonsuz olmaktadır. Böyle bir durum kontrol uygulamaları için zorlayıcı bir durumdur. Fakat pratikte bobinin ve kondansatörün içsel dirençleri filtre için belirli bir miktar sönümleme sağlar ve rezonans kazancını sonlu bir değere getirir. Rezonans frekansından aşağıdaki frekansların kazancı yaklaşık 1'e yakın olup faz gecikmesi 0° 'ye yakındır. Yani LC filtreye uygulanan düşük frekanslı gerilimler genliklerinde ve fazında bir değişme olmadan filtre çıkışına geçerler. Rezonans frekansında filtre kazancı en büyüktür. Filtre girişine rezonans frekansında küçük genlikli bir gerilim uygulandığında filtrenin çıkış gerilimi yükseltilmiş ve giriş gerilimine göre faz kayması yaşanmıştır. Bu frekans etrafında çıkış geriliminin harmoniklerini kontrol etmek zordur. Rezonans frekansından büyük frekanslarda filtre kazancı keskin bir şekilde düşmekte olup yüksek frekanslı bileşenler filtrelenmiş olur.

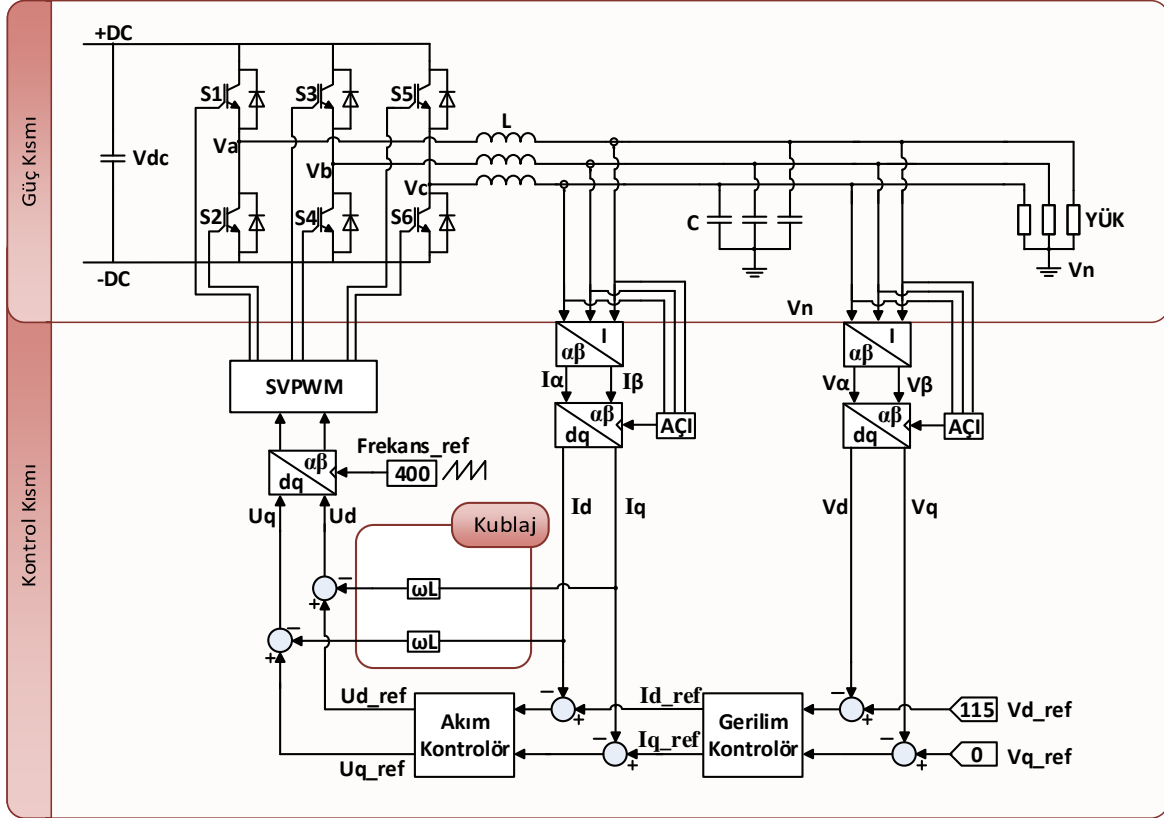
3. ÜÇ FAZ EVİRİCİNİN MODELLENMESİ

3.1. Üç Fazlı Eviricinin Matematiksel Modellenmesi

Sistem tasarımının ilk adımı sistemin matematiksel modelinin çıkarılmasıdır. Sistem tasarımına yönelik çalışmalar bilgisayar destekli simülasyon programlarında tasarlanarak, dizayn edilen kaskad bağlı PI kontrollü evirici sisteminin performansını tahmin etmeye ayrıca oluşabilecek hatalar ve problemler daha önceden tespit edilerek donanım ve kontrol devrelerinde meydana gelebilecek olumsuzlukların minimum seviyeye düşürülmesi sağlanır. PWM eviricileri, doyum limitleri altında sabit bir kazançlı lineer yükselteç olduklarından gerilim kaynağına bağlı olarak modellenenebilir. Eviricinin matematiksel modeli gerçek model evirici gibi bir anahtarlama periyodunda aynı gerilim vektörlerini üretir ve PWM sinyalleri seçilen anahtarlama periyodu içinde güncellenir. Pratikte maksimum evirici çıkış gerilimi DC gerilimin seviyesiyle sınırlanır. Eviricilerin her bir fazı için çıkış gerilimi yarım dalga eviricilerde DC gerilim değerinin yaklaşık yarısıyla, tam dalga eviricilerde ise DC gerilim değeriyle limitlenir. Eğer referans değer bu aralık içerisindeyse evirici referans değere eşit çıkış gerilimi üretebilir aksi taktirde evirici doyuma girerek çıkış gerilimi bu limitin üzerine çıkamaz ve bu yüzden lineerlik kaybolur (Çetinkaya, 2006).

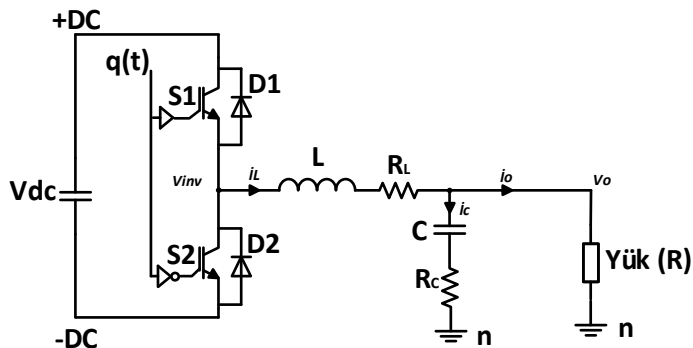
Sistemin matematiksel modelini çıkarırken devre yapısı Şekil 3.1’de görüldüğü gibi güç kısmı ve kontrol kısmı olmak üzere iki kısma ayrılmıştır. Güç kısmı; anahtarlama elemanları, bobin ve kondansatörden oluşan alçak geçiren LC filtre ve yük kısmını içeren yüksek akım ve gerilimin bulunduğu kısımdır. Kontrol kısmı, dijital sinyal işlemcisi TMS320F28335 olup burada sinyaller her bir işlem için ayrı gösterilen denklem bloklarında dijital olarak işlenmektedir. Buradaki denklem blokları, giriş sinyalleri ve blokların içerisindeki değişkenler arasındaki sayısal bağlantıyı sağlayarak standart matematiksel fonksiyonlar ve şartlarla yazılmış kodları çalıştırıp blok çıkışına gönderilecek dataları üretir. Kontrol sistemi için üç fazlı geri besleme bobin akımı ve çıkış gerilim vektörleri, üç faz sabit referans ekseninden iki boyutlu döner referans eksenine dq dönüşümü kullanarak dönüştürülür. Elde edilen bu sinyaller PI kontrol tekniğiyle kontrol edildikten sonra ters dq dönüşümü uygulayarak SVPWM için referans sinyallere

dönüştürülür. Daha sonra SVPWM yöntemi kullanılarak anahtarlama elemanlarına uygulanacak üç fazlı PWM sinyalleri üretilir.



Şekil 3.1. Üç Faz Eviricinin Devre Yapısı

3.2. Üç Fazlı Eviricinin Güç Kısımının Matematiksel Modellenmesi

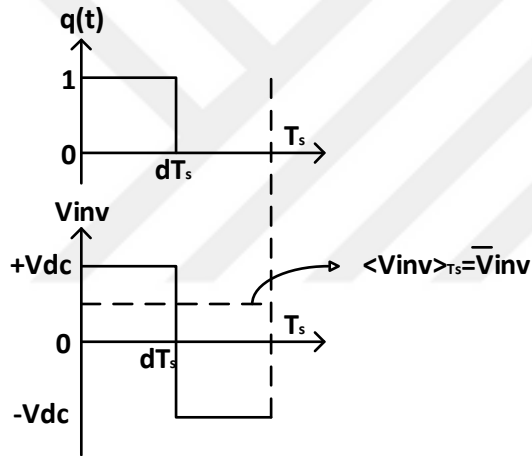


Şekil 3.2. Üç Faz Eviricinin Tek Faz Eşdeğer Devresi

Şekil 3.2’de üç fazlı eviriciye ait tek faz eşdeğer devresi görülmektedir. Burada $q(t)$ anahtarlama fonksiyonu olup; $q(t) = 1$ iken S1 anahtarlama elemanı iletime geçip S2 anahtarlama elemanının kesime girmesiyle $v_{inv(t)} = +V_{dc}$ olur. Benzer şekilde $q(t) = 0$ iken S1 anahtarlama elemanı kesime girip S2 anahtarlama elemanının iletime geçmesiyle $v_{inv(t)} = -V_{dc}$ olur.

$$q(t) = \begin{cases} 1, & v_{inv} = +V_{dc} \\ 0, & v_{inv} = -V_{dc} \end{cases} \quad (3.1)$$

Şekil 3.3’de örnek bir anahtarlama anı için $q(t)$ anahtarlama fonksiyonu ve ona bağlı olarak yarım dalga evirici çıkışında elde edilen gerilim dalga şekli görülmektedir.



Şekil 3.3. $q(t)$ ve Evirici Çıkışı Gerilim Dalga Şekli

Evirici geriliminin bir anahtarlama periyodu boyunca anlık ortalaması aşağıdaki gibi hesaplanır.

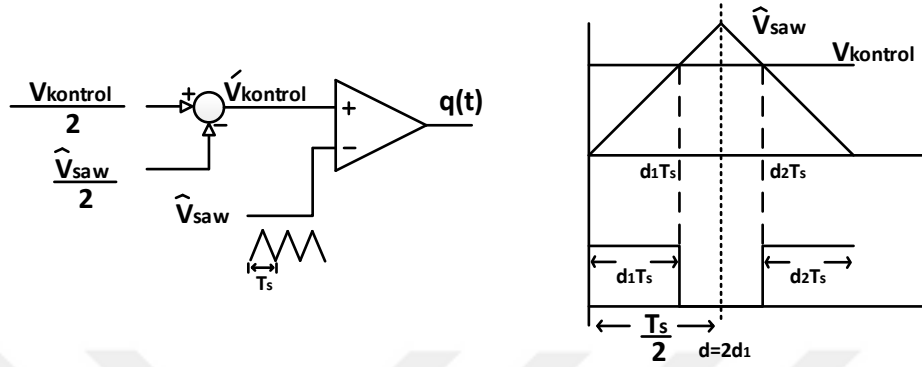
$$\bar{v}_{inv} = \langle v_{inv}(t) \rangle_{T_s} = \frac{1}{T_s} \left[\int_0^{dT_s} V_{dc} dt - \int_{dT_s}^{T_s} V_{dc} dt \right] \quad (3.2)$$

$$= \frac{1}{T_s} [V_{dc} \cdot dT_s - V_{dc} \cdot T_s + V_{dc} \cdot dT_s] \quad (3.3)$$

$$\bar{v}_{inv} = V_{dc} \cdot (2d - 1) \quad (3.4)$$

Birçok uygulamada doluluk oranı (d) bir kontrol sinyalinin bir taşıyıcı dalga (genellikle testere dişi üçgen dalga) ile karşılaştırılmasıyla elde edilir.

Şekil 3.4 $q(t)$ anahtarlama sinyalinin ve doluluk oranının nasıl elde edildiğini göstermektedir.



Şekil 3.4. Modülasyon Şeması

Üçgen benzerlik oranı kullanılarak doluluk oranı aşağıdaki gibi hesaplanır.

$$d = 2d_1 = \frac{\dot{v}_{kontrol}}{\hat{v}_{saw}} \quad d_1 = \frac{\dot{v}_{kontrol}}{2 \cdot \hat{v}_{saw}} \quad (3.5)$$

Burada $d_1 = d_2$ ayrıca $\dot{v}_{kontrol}$ yerine $\frac{\dot{v}_{kontrol}}{2} + \frac{\hat{v}_{saw}}{2}$ yazdığımızda,

$$d = \frac{\dot{v}_{kontrol}}{2 \cdot \hat{v}_{saw}} + 0,5 \quad (3.6)$$

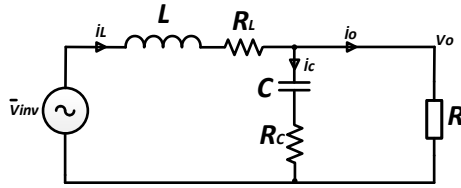
Eşitlik (3.6) eşitlik (3.4)'de yerine yazılırsa evirici çıkışı anlık ortalama gerilim kontrol fonksiyonu cinsinden aşağıdaki gibi elde edilir.

$$\bar{v}_{inv} = V_{dc} \cdot \frac{\dot{v}_{kontrol}}{\hat{v}_{saw}} = v_{dc} \cdot m_a \cdot \sin(\omega t) \quad (3.7)$$

Burada m_a modülasyon endeksi olup değeri eşitlik (3.8)'den elde edilir.

$$m_a = v_{dc} \cdot \frac{\dot{v}_{kontrol}}{\hat{v}_{saw}} \quad (3.8)$$

Bu noktadan sonra yarım köprü evirici için Şekil 3.5 kullanılarak durum denklemleri elde edilir.



Şekil 3.5. Yarım Köprü Evirici Eşdeğer Devresi

Üç fazlı eviricinin matematiksel modeli elde edilirken ortalama model yönteminden yararlanılır. Bu yöntemde evirici elemanları lineer kazançlı kabul edilip, LC filtrenin karakteristik özellikleriyle ifade edilmektedir. Üç fazlı eviricide her bir faz özdeş yapıda olup bir birinden bağımsız şekilde kontrol edilebilmektedir. Bu sebeple eviricinin matematiksel modeli için tek faza ait durum denklemleri çıkarıldıktan sonra üç faz için ayrı ayrı uygulanır.

$$L \frac{di_L}{dt} = \bar{v}_{inv} - v_o - R_L \cdot i_L \quad (3.9)$$

$$\frac{di_L}{dt} = \frac{(\bar{v}_{inv} - v_o)}{L} - \frac{R_L \cdot i_L}{L} = -\frac{R_L}{L} \cdot i_L - \frac{1}{L} \cdot v_o + \frac{1}{L} \cdot \bar{v}_{inv} \quad (3.10)$$

Eşitlik (3.10)'da filtre bobinine ait durum denklemi elde edilmiştir. Benzer şekilde çıkış voltajına ait durum denklemi aşağıdaki gibi elde edilir.

$$i_L = i_c + i_o \quad \text{burada} \quad i_o = \frac{v_o}{R} \quad (3.11)$$

$$C \cdot \frac{dv_c}{dt} = i_L - \frac{v_o}{R} \quad (3.12)$$

$$\frac{dv_c}{dt} = \frac{(i_L - i_o)}{C} = \frac{1}{C} \cdot i_L - \frac{1}{C} \cdot \frac{v_o}{R} \quad (3.13)$$

$$v_o = v_c \quad (3.14)$$

$$\frac{dv_o}{dt} = \frac{1}{C} \cdot i_L - \frac{1}{C} \cdot \frac{v_o}{R} \quad (3.15)$$

Filtre kondansatörüne ait ESR (R_c) direncinin büyük olması nedeniyle kondansatör direncinin evirici sistemine katkısı çok küçük olduğu için ihmal edilmiştir. Eviricinin çıkış gerilimi, filtre kondansatörü üzerindeki gerilime eşittir. Bobin akımı ve çıkış gerilimine ait durum denklemleri düzenlendiğinde eşitlik (3.16) elde edilir (Tamyurek, 2013).

$$\begin{bmatrix} \frac{di_L}{dt} \\ \frac{dv_o}{dt} \end{bmatrix} = \begin{bmatrix} -R_L/L & -1/L \\ 1/C & -1/RC \end{bmatrix} \cdot \begin{bmatrix} i_L \\ v_o \end{bmatrix} + \begin{bmatrix} 1/L \\ 0 \end{bmatrix} \cdot \bar{v}_{inv} \quad (3.16)$$

Güç kısmının durum denklemleri olan bobin akımı eşitlik (3.10) ve çıkış gerilimi eşitlik (3.15) denklemleri üç faz için ayrı ayrı uygulandığında

$$\frac{d}{dt} \begin{bmatrix} i_{La} \\ i_{Lb} \\ i_{Lc} \end{bmatrix} = -\frac{R_L}{L} \cdot \begin{bmatrix} i_{La} \\ i_{Lb} \\ i_{Lc} \end{bmatrix} - \frac{1}{L} \cdot \begin{bmatrix} v_{oa} \\ v_{ob} \\ v_{oc} \end{bmatrix} + \frac{1}{L} \cdot \begin{bmatrix} v_{inva} \\ v_{invb} \\ v_{invc} \end{bmatrix} \quad (3.17)$$

$$\frac{d}{dt} \begin{bmatrix} v_{oa} \\ v_{ob} \\ v_{oc} \end{bmatrix} = \frac{1}{C} \cdot \begin{bmatrix} i_{La} \\ i_{Lb} \\ i_{Lc} \end{bmatrix} - \frac{1}{C} \cdot \begin{bmatrix} i_{oa} \\ i_{ob} \\ i_{oc} \end{bmatrix} \quad (3.18)$$

$$\begin{bmatrix} \frac{di_{L,abc}}{dt} \\ \frac{dv_{o,abc}}{dt} \end{bmatrix} = \begin{bmatrix} -R_L/L & -1/L \\ 1/C & -1/RC \end{bmatrix} \cdot \begin{bmatrix} i_{L,abc} \\ v_{o,abc} \end{bmatrix} + \begin{bmatrix} 1/L \\ 0 \end{bmatrix} \cdot \bar{v}_{inv,abc} \quad (3.19)$$

elde edilir.

Evirici çıkışındaki üç fazlı bobin akımı ve çıkış gerilimini Clarke dönüşüm tekniği kullanılarak $\alpha\beta$ uzayında akım ve gerilim uzay vektörüne dönüştürülür. Bu uzay vektörleri Park dönüşümü kullanılarak döner referans ekseninde zamana bağlı olmayan iki boyutlu dq sinyallerine dönüştürülür. Kontrol sistemi için üç fazlı geri besleme akım ve gerilim vektörleri, üç faz sabit referans ekseninden iki boyutlu döner referans eksenine dq dönüşümü kullanarak dönüştürülmesiyle edilen bu sinyaller, PI kontrol tekniğiyle kontrol edildikten sonra ters dq dönüşümü uygulayarak $\alpha\beta$ uzayında gerilim uzay vektörüne dönüştürülür. Bu $\alpha\beta$ uzayında gerilim vektörleri SVPWM'e uygulanarak anahtarlama elemanlarını tetikleyecek üç fazlı sinyallere dönüştürülür.

3.3. Akım ve Gerilim Vektörlerinin Döner (dq) Referans Ekseninde Sentezi

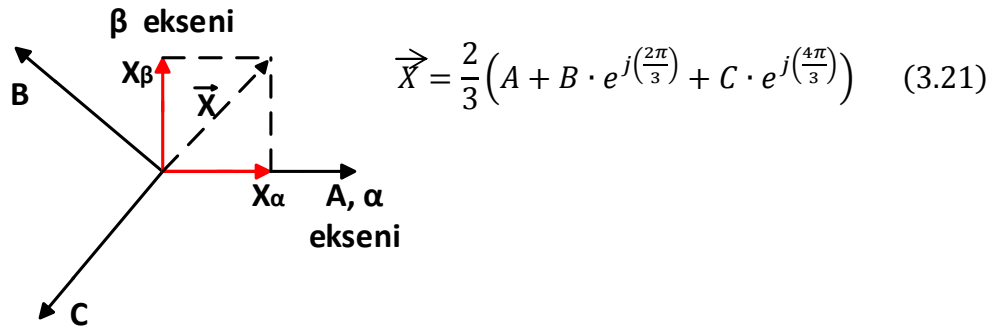
Üç fazlı sistemlerde Clarke dönüşümü, dengelenmiş üç faz vektörleri bir birine dik iki boyutlu referans uzay vektörlerine dönüştürmek için sık sık kullanılır. Park dönüşümü bir referans açısı girişine sahip olup ' ω ' açısal hızında dönen bir referans eksen tanımlayarak iki boyutlu statik referans ekseninde parametrelerin zaman değişgenini elimine etmeye izin verir ve genellikle üç faz elektrik makinelerin modellerinde kullanılır. Eğer referans açısı, Park dönüşümünün girişine uygulanan iki boyutlu $\alpha\beta$ sinyalin frekansı ile aynı hızda dönüyorsa bu frekans bileşenine karşılık gelen sonraki çıkış sinyali sabit zamanlı olacaktır (Dong, 2009).

Üç faz sistemlerin üç faz sabit referans ekseninden iki boyutlu döner referans eksenine dönüşümü aşağıdaki adımlar izlenerek kolayca yapılabilir.

1. Eşitlik (3.20)'de verilen Clarke dönüşümü kullanılarak akım ve gerilim vektörleri iki faza dönüştürülür. Diğer bir deyişle üç faz sabit referans eksen bileşenleri uygun merkeze konumlandırılmış iki boyutlu bir birine dik sabit referans eksen üzerine yansıtılır.

$$\begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} = \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} A \\ B \\ C \end{bmatrix} \quad (3.20)$$

Burada A, B, C üç faza ait akım veya gerilim vektörleri olup belirli bir büyüklükte ve yönde dönmektedirler. $\vec{X}$ vektörü akım veya gerilim vektörlerinin sabit referans eksenindeki referans vektörü olup X_α , X_β iki boyutlu sabit referans eksen üzerine yansıtılmış bileşenleri temsil eder. Şekil 3.6'da Clarke dönüşümünün vektörel gösterimi bulunmaktadır.



Şekil 3.6. Clarke Dönüşüm Vektörü

Bobin akımı ve çıkış gerilimine Clarke dönüşümü uygulayarak iki boyutlu sabit referans eksenindeki değerleri bulunur.

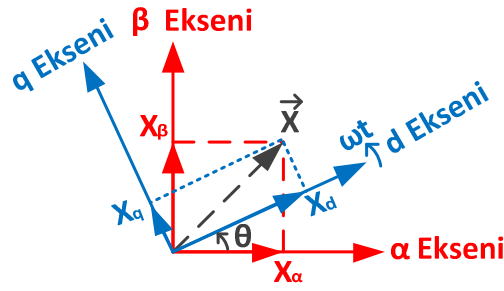
$$\begin{bmatrix} i_{\alpha} \\ i_{\beta} \end{bmatrix} = \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} i_{La} \\ i_{Lb} \\ i_{Lc} \end{bmatrix} \quad (3.22)$$

$$\begin{bmatrix} v_{\alpha} \\ v_{\beta} \end{bmatrix} = \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} v_{oa} \\ v_{ob} \\ v_{oc} \end{bmatrix} \quad (3.23)$$

2. İki boyutlu sabit referans eksenindeki (X_{α} ve X_{β}) vektörlerini belirli bir açısal hız (ω) ile dönen iki boyutlu döner referans eksenine eşitlik (3.24)'de verilen Park dönüşümü (X_d ve X_q) kullanılarak dönüştürülür. Sisteme bu dönüşüm uygulandığında AC değişkenler (akım ve gerilim) döner referans ekseninde belirli bir frekansta zamanda sabit kalırlar.

$$\begin{bmatrix} X_d \\ X_q \end{bmatrix} = \begin{bmatrix} \cos \omega t & \sin \omega t \\ -\sin \omega t & \cos \omega t \end{bmatrix} \cdot \begin{bmatrix} X_{\alpha} \\ X_{\beta} \end{bmatrix} \quad (3.24)$$

Park dönüşüm matrisi, sabit ve ω açısal hızı ile dönen döner eksen bileşenleri arasındaki ilişkiyi temsil eden ortogonal matristir.



Şekil 3.7. Park Dönüşüm Vektörü

Sabit referans eksenindeki (α, β) vektörleri, dq düzleminin ω sabit hızı ile döndüğü için bu döner referans ekseninde sabit vektörlerdir. Döner referans eksenin açısı eşitlik (3.25) ile bulunur. Buradaki $\omega(rad/sec)$ açısal frekanstır.

$$\theta = \int \omega(t) dt \quad (3.25)$$

İki boyutlu sabit referans eksenindeki AC büyüklüklerle temsil edilen akım (i_α, i_β) ve gerilim (v_α, v_β) sinyal bilgilerine Park dönüşümü uygulandığında bu sinyallere ait döner referans eksenindeki DC büyüklüklerini temsil edilen $(i_d, i_q$ ve $v_d, v_q)$ değerleri bulunur.

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \cos \omega t & \sin \omega t \\ -\sin \omega t & \cos \omega t \end{bmatrix} \cdot \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (3.26)$$

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = \begin{bmatrix} \cos \omega t & \sin \omega t \\ -\sin \omega t & \cos \omega t \end{bmatrix} \cdot \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \quad (3.27)$$

Eşitlik (3.9) ve (3.12)'i sabit referans eksen $(\alpha\beta)$ bileşenleri olarak yazdığımızda bobin akımı ve kondansatör gerilimi aşağıdaki gibi olur.

$$\left. \begin{aligned} L \cdot \frac{di_\alpha}{dt} &= v_{inv\alpha} - v_{o\alpha} - R_L \cdot i_\alpha \\ L \cdot \frac{di_\beta}{dt} &= v_{inv\beta} - v_{o\beta} - R_L \cdot i_\beta \end{aligned} \right\} \quad (3.28)$$

$$\left. \begin{aligned} C \cdot \frac{dv_{c\alpha}}{dt} &= i_{\alpha} - \frac{v_{o\alpha}}{R} \\ C \cdot \frac{dv_{c\beta}}{dt} &= i_{\beta} - \frac{v_{o\beta}}{R} \end{aligned} \right\} \quad (3.29)$$

Burada i_{α} , $v_{o\alpha}$ ve $v_{c\alpha}$ " α " kanalının bobin akımı, çıkış gerilimi ve kondansatör gerilimi; i_{β} , $v_{o\beta}$ ve $v_{c\beta}$ " β " kanalının bobin akımı, çıkış gerilimi ve kondansatör gerilimidir.

$$\left. \begin{aligned} v_{o\alpha} &= C \cdot \frac{dv_{c\alpha}}{dt} \cdot R_c + v_{c\alpha} \\ v_{o\beta} &= C \cdot \frac{dv_{c\beta}}{dt} \cdot R_c + v_{c\beta} \end{aligned} \right\} \quad (3.30)$$

Eşitlik (3.30)'u eşitlik (3.28) ve (3.29)'de yerine koyarsak

$$\left. \begin{aligned} L \cdot \frac{di_{\alpha}}{dt} &= v_{inv\alpha} - (C \cdot \frac{dv_{c\alpha}}{dt} \cdot R_c + v_{c\alpha}) - R_L \cdot i_{\alpha} \\ L \cdot \frac{di_{\beta}}{dt} &= v_{inv\beta} - (C \cdot \frac{dv_{c\beta}}{dt} \cdot R_c + v_{c\beta}) - R_L \cdot i_{\beta} \end{aligned} \right\} \quad (3.31)$$

$$\left. \begin{aligned} C \cdot \frac{dv_{c\alpha}}{dt} &= i_{\alpha} - \frac{(C \cdot \frac{dv_{c\alpha}}{dt} \cdot R_c + v_{c\alpha})}{R} \\ C \cdot \frac{dv_{c\beta}}{dt} &= i_{\beta} - \frac{(C \cdot \frac{dv_{c\beta}}{dt} \cdot R_c + v_{c\beta})}{R} \end{aligned} \right\} \quad (3.32)$$

Güç kısmının sabit referans ekseninde matematiksel modeli, eşitlik (3.33) ve (3.34)'de verilmiştir.

$$\frac{d}{dt} \begin{bmatrix} i_{\alpha} \\ i_{\beta} \end{bmatrix} = \frac{1}{L} \cdot \begin{bmatrix} v_{inv\alpha} \\ v_{inv\beta} \end{bmatrix} - \frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_c}{R + R_c} \right) \begin{bmatrix} i_{\alpha} \\ i_{\beta} \end{bmatrix} - \frac{1}{L} \cdot \left(1 - \frac{R \cdot R_c}{R + R_c} \right) \begin{bmatrix} v_{o\alpha} \\ v_{o\beta} \end{bmatrix} \quad (3.33)$$

$$\frac{d}{dt} \begin{bmatrix} v_{c\alpha} \\ v_{c\beta} \end{bmatrix} = \left(\frac{R}{C \cdot (R + R_c)} \right) \begin{bmatrix} i_{\alpha} \\ i_{\beta} \end{bmatrix} - \left(\frac{1}{C \cdot (R + R_c)} \right) \begin{bmatrix} v_{c\alpha} \\ v_{c\beta} \end{bmatrix} \quad (3.34)$$

(3.33) ve (3.34) eşitliklerinden elde edilen sabit referans eksene ait matematiksel modellere Park dönüşüm matrisi uygulayarak üç faz eviricinin döner referans (dq) eksenindeki matematiksel modeli elde edilir.

$$\begin{aligned} T &= \begin{bmatrix} \cos \omega t & \sin \omega t \\ -\sin \omega t & \cos \omega t \end{bmatrix} \\ T^{-1} &= \begin{bmatrix} \cos \omega t & -\sin \omega t \\ \sin \omega t & \cos \omega t \end{bmatrix} \end{aligned} \quad (3.35)$$

$$\begin{aligned} \begin{bmatrix} i_d \\ i_q \end{bmatrix} &= T \cdot \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \\ \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} &= T^{-1} \cdot \begin{bmatrix} i_d \\ i_q \end{bmatrix} \end{aligned} \quad (3.36)$$

Burada " T " dönüşüm matrisi olup eşitlik (3.33) ve (3.34)'e dönüşüm uygulandığında

$$\begin{aligned} \frac{d}{dt} \left(T^{-1} \cdot \begin{bmatrix} I_d \\ I_q \end{bmatrix} \right) &= \frac{1}{L} \cdot \begin{bmatrix} v_{invd} \\ v_{invq} \end{bmatrix} \cdot T^{-1} - \frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_c}{R + R_c} \right) \begin{bmatrix} i_d \\ i_q \end{bmatrix} \cdot T^{-1} - \frac{1}{L} \\ &\cdot \left(1 - \frac{R \cdot R_c}{R + R_c} \right) \begin{bmatrix} v_{od} \\ v_{oq} \end{bmatrix} \cdot T^{-1} \end{aligned} \quad (3.37)$$

$$\frac{d}{dt} (T^{-1} \cdot \begin{bmatrix} V_{cd} \\ V_{cq} \end{bmatrix}) = \left(\frac{R}{C \cdot (R + R_c)} \right) \begin{bmatrix} i_d \\ i_q \end{bmatrix} \cdot T^{-1} - \left(\frac{1}{C \cdot (R + R_c)} \right) \begin{bmatrix} v_{cd} \\ v_{cq} \end{bmatrix} \cdot T^{-1} \quad (3.38)$$

$$\frac{d}{dt} (T^{-1}) = \begin{bmatrix} -\omega \cdot \sin \omega t & -\omega \cdot \cos \omega t \\ \omega \cdot \cos \omega t & -\omega \cdot \sin \omega t \end{bmatrix} \quad (3.39)$$

$$T \frac{d}{dt} (T^{-1}) = \begin{bmatrix} 0 & -\omega \\ \omega & 0 \end{bmatrix} \quad (3.34)$$

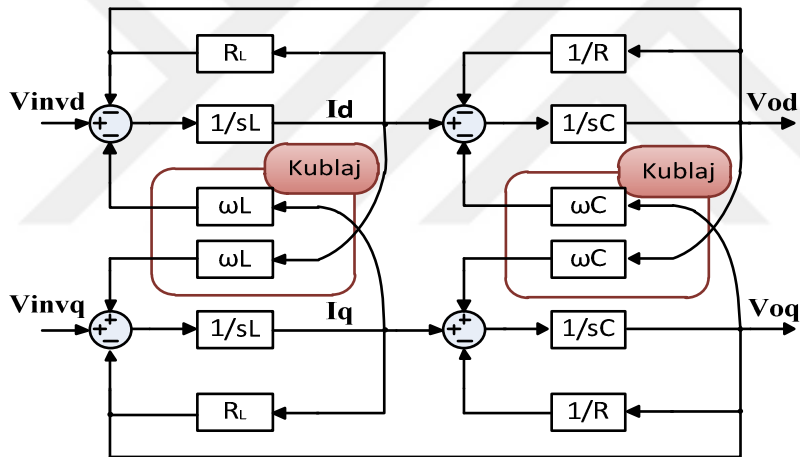
$$\begin{aligned} \frac{d}{dt} \left(\begin{bmatrix} I_d \\ I_q \end{bmatrix} \right) &= \frac{1}{L} \cdot \begin{bmatrix} v_{invd} \\ v_{invq} \end{bmatrix} + \begin{bmatrix} 0 & -\omega \\ \omega & 0 \end{bmatrix} \cdot \begin{bmatrix} i_d \\ i_q \end{bmatrix} - \frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_c}{R + R_c} \right) \begin{bmatrix} i_d \\ i_q \end{bmatrix} - \frac{1}{L} \\ &\cdot \left(1 - \frac{R \cdot R_c}{R + R_c} \right) \begin{bmatrix} v_{od} \\ v_{oq} \end{bmatrix} \end{aligned} \quad (3.40)$$

$$\frac{d}{dt} \left(\begin{bmatrix} I_{cd} \\ I_{cq} \end{bmatrix} \right) = \left(\frac{R}{C \cdot (R + R_c)} \right) \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} 0 & -\omega \\ \omega & 0 \end{bmatrix} \cdot \begin{bmatrix} v_{cd} \\ v_{cq} \end{bmatrix} - \left(\frac{1}{C \cdot (R + R_c)} \right) \begin{bmatrix} v_{cd} \\ v_{cq} \end{bmatrix} \quad (3.41)$$

Eşitlik (3.40) ve (3.41) ile sistemin döner referans ekseninde matematiksel modeli elde edilmiş olur. Daha önce bahsedildiği gibi kondansatör direncinin sisteme etkisi çok az olması nedeniyle ihmal edildiğinde eviricinin çıkış gerilimi kondansatör gerilimine eşit olup üç fazlı eviricinin döner referans ekseninde (dq) matematiksel modeli (3.42) ve (3.43) eşitlikleriyle elde edilir.

$$\frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} = \frac{1}{L} \cdot \begin{bmatrix} v_{invd} \\ v_{invq} \end{bmatrix} + \begin{bmatrix} 0 & -\omega \\ \omega & 0 \end{bmatrix} \cdot \begin{bmatrix} i_d \\ i_q \end{bmatrix} - \frac{R_L}{L} \cdot \begin{bmatrix} i_d \\ i_q \end{bmatrix} - \frac{1}{L} \cdot \begin{bmatrix} v_{od} \\ v_{oq} \end{bmatrix} \quad (3.42)$$

$$\left. \begin{aligned} \begin{bmatrix} v_{od} \\ v_{oq} \end{bmatrix} &= \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} v_{cd} \\ v_{cq} \end{bmatrix} \\ \frac{d}{dt} \begin{bmatrix} v_{od} \\ v_{oq} \end{bmatrix} &= \frac{1}{C} \cdot \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} 0 & -\omega \\ \omega & 0 \end{bmatrix} \cdot \begin{bmatrix} v_{od} \\ v_{oq} \end{bmatrix} - \left(\frac{1}{C \cdot R} \right) \begin{bmatrix} v_{od} \\ v_{oq} \end{bmatrix} \end{aligned} \right\} \quad (3.43)$$



Şekil 3.8. Kublaj Terimlerinin Gösterimi

Eşitlik (3.42) ve (3.43) da görüldüğü gibi d ve q kanallarına ait durum denklemleri elde edilmiş olup, d ve q bileşenleri arasında çapraz kublaj terimleri oluşmaktadır. Oluşan kublaj terimlerinin sisteme olan etkisi Şekil 3.8’de gösterilmiştir.

4. MATERİYAL VE YÖNTEM

4.1. Materyal

Sistemin tasarımı, Şekil 3.1’de görülen geleneksel üç fazlı yarım köprü evirici devresi oluşturarak gerçekleştirilmiştir. Anahtarlama elemanları, uygulanacak DC gerilime dayanabilecek ve üzerinden akacak akımı taşıyabilecek seviyede olmalıdır. Ayrıca anahtarlama frekansında çalışabilecek kadar hızlı açma kapama yapabilmelidir. Tasarlanan devre, kaskad kontrolör (gerilim ve akım çevrimi) uygulaması için gereken tüm gereksinimleri içermektedir.

- Güç modülü ve kontrolör modül arasında izole edilmiş ara yüzü,
- Tüm geri besleme sinyallerinin kontrolör modül öncesinde ölçeklendirilmesi,
- Evirici çıkışı akım sensörü,
- Evirici çıkışı gerilim sensörü,
- DSP’nin dahili bir ADC çevre birimi bulunmaktadır.

DSP tabanlı kontrol sisteminde yazılım esnekliği, kontrol algoritmalarının hızlı bir şekilde geliştirilmesini kolaylaştırır. PWM sinyalleri TMS320F28335 kontrolörün dahili PWM birimi tarafından üretilir. Evirici temel frekansı 400 Hz ve anahtarlama frekansı 20 kHz olarak uygulanmaktadır.

4.1.1. Güç Kısımının Devre Elemanları

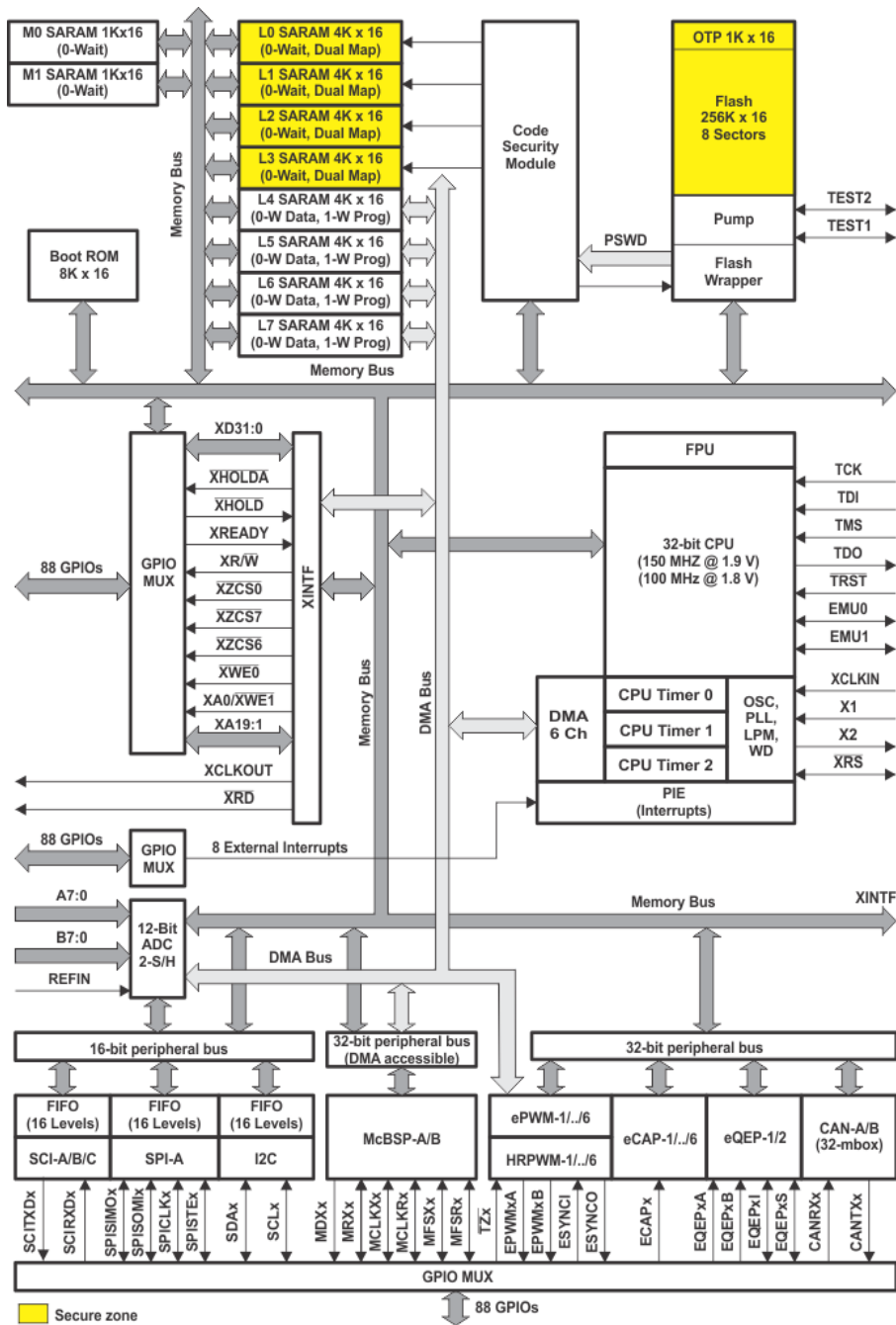
Eviricinin bir fazına ait anahtarlama elemanları ve sürücü devresi Şekil 4.1’de görülmektedir. Evirici, 20 kHz anahtarlama frekansına kadar çalışabilen, endüstriyel standartlarda TO 220 kılıfında 500 V dayanımı olan ters yönde bağlanmış diyotla oluşan altı adet n-tipi IGBT’lerden oluşmaktadır. Anahtarlama elemanlarının anahtarlama sırasında oluşan düşük yükselme süreli ancak yüksek genlikli gerilim yükselmelerini sınırlamak için temelde bir birine paralel bağlı diyot ve dirençten ayrıca bu iki elemana seri bağlı kondansatör ile oluşturulan RCD sönümlleme filtreleri (snubber devresi) anahtarlama elemanlarına bağlanarak koruma sağlanır. Hem yüksek gerilim hem de düşük gerilim

DSP kontrolör içerisinde bulunan analog dijital dönüştürücü 12 bit olduğu için 0-3 V arasındaki analog giriş gerilimi 2^{12} (4096) seviyede örneklenir. 16 ayrı kanaldan 12,5 MHz hızında okunan sonuçlar bireysel olarak adreslenebilen 16 adet sonuç kaydedicisinde depolanır.

4.1.2 TMS320F28335'e Genel Bakış

Dijital kontrolör ailesinden TMS320C2000, ultra hızlı ADC dönüştürücüleri, güçlü CAN modülleri ile kullanım kolaylığı sağlar. TMS320C28x ve TMS320C24x yüksek hassasiyetli kontrol DSP'leridir. Bunlar endüstriyel kontrol, optik ağlar ve otomotiv sektöründeki kontrol uygulamalarını hedefler. F28335 DSP'nin bilgi işleme birimi 32 bitlik bir işlemciden ve donanımsal olarak virgüllü sayılarla işlem yapabilen hassas 32 bitlik noktalama biriminden (FPU) oluşur. Ayrıca, F28335'in CPU'su, 8 yollu bir veri akış yoluna sahiptir. Bu da CPU'yu bir sistem saati süresinde sekiz komutu aynı anda yürütebilir hale getirir. 150 MHz sistem saati, işlemci üzerindeki osilatör ve faz kilitleyici çevrim (PLL) devresi tarafından sağlanır. Osilatör tarafından üretilen 50 MHz'lik saat sinyali, PLL devresi tarafından üçe katlanarak 150 MHz elde edilir. F28335, program ve veriler için bağımsız mantıksal bellek alanları ve ayrılmış bellek taşıyıcıları olduğu anlamına gelen Harvard Bus Architecture'i kullanır. F28335'in fiziksel hafızası 34 Kx16 SARAM, 256 Kx16 Flash, 8 Kx16 salt okunur hafıza (ROM), 1 Kx16 bir kez programlanabilir belleği (OTP) ve kaydedicileri içerir. SARAM, OTP ve Flash hafızaları pratik taleplere göre atanır ve kullanılır. ROM, DSP üreticisi tarafından önceden programlanmıştır. ROM'da bulunan program, DSP'nin önyüklemesi için standart bir prosedür ve matematiksel fonksiyonlar için bazı optimize edilmiş kodlar sağlar. Kaydediciler, DSP'nin ve her bir çevre biriminin davranışını kontrol eder. Ayrıca F28335 doğrudan bellek erişimi (DMA) özelliğine de sahiptir. DMA veri yolu ile veri, DSP'nin bir kısmından diğer kısmına CPU ile etkileşime girmeden iletilebilir bu da datanın iletim hızını artırır. Temel olarak DSP'ler endüstriyel uygulamalar için tasarlandığından, F28335'in birçok çevresel devresi vardır. Örneğin, 16 kanallı, 12 bitlik ADC modülü, PWM modülü ve enkoder modülü motor kontrol amacıyla kullanılabilir. Kontrolör alan ağı (CAN) modülü, seri haberleşme ara yüz (SCI) modülü, seri çevre ara yüz (SPI) modülü, çok kanallı tamponlanmış seri port (McBSP) modülü ve tümleşik devre (I2C) modülü ile beş çeşit iletişim sağlanabilir.

F28335’de 96 adet kesme bulunmaktadır. Bu kesmeler, bazı kesmeleri etkinleştiren veya devre dışı bırakabilen, kesmelerin önceliklerini belirleyen ve CPU'ya yeni bir kesmenin meydana geldiğini bildiren çevresel kesme genişleme (PIE) bloğu tarafından yönetilir. Ortak test eylem grubu (JTAG) ara yüzü gerçek zamanlı hata ayıklamayı destekler. JTAG yardımı ile kullanıcı, işlemciyi durdurmadan hafızanın ve kayıtların içeriğini izleyebilir ve değiştirebilir. Bahsedilen özellikleri sunan F28335’in fonksiyonel blok şeması, Şekil 4.2’de gösterilmiştir.



Şekil 4.2 TMS320F28335’in Blok Diyagramı

4.2. Yöntem

Genellikle endüstriyel güç sistemlerinde evirici çıkış gerilimini kontrol eden ve harmonik bozunumunu azaltan çeşitli kontrol metotları bulunmaktadır. Çıkış geriliminin kalitesi genellikle gerilim kontrolörünün band genişliği artırılarak geliştirilebilir. Ancak yüksek band genişlikli kontrol metotları, sistem değişkenlerinin yüksek doğruluk ve minimum zaman gecikmesiyle ölçülmesini gerektirir bu da maliyeti ve yapısal karmaşıklığı artırır.

Şebekeye bağlı evirici sistemlerinde eviricilerin faz kilitlemeli çevrime (PLL) sahip olması çok önemlidir. Eviricinin çıkış geriliminin fazını kontrol etmek için PLL bileşenleri, şebeke gerilimini ölçerek faz açısını ve şebeke frekansını takip etmek için referans olarak kullanılır. Ayrıca PLL, eviricinin çıkış gerilimini şebeke gerilimiyle senkronize etmek için kullanılır. Bu çalışmada tasarlanan evirici şebekeye bağlı çalışmayacağı için PLL devresine ihtiyaç duyulmamıştır.

Bu bölümde DC giriş gerilimi maksimum yük altında temel frekansta bir periyot boyunca sabit olduğu düşünülerek kaskad bağlı çevrimle kontrol edilen eviricinin kontrol dizaynı tanımlanacak. Genellikle akım (iç) kontrol çevriminde ya filtrenin bobini üzerinden akan akım ya da filtre kondansatörü üzerinden akan akım geri besleme sinyali olarak kullanılır. Bu çalışmada akım çevrimi hızlı bir dinamik tepki vermesi için sistemin bobin akımını düzenlerken dış çevrim filtrenin kondansatörü üzerindeki sistemin çıkış gerilimini düzenler. Transfer fonksiyonu eşitlik (4.1)'de verilen geleneksel PI kontrolörler sinüzoidal sinyalleri takip ederken sürekli hal hatasını sifıra indirgeyemediği için döner referans (dq) eksen kontrolörler ve sabit referans eksen PR kontrolörleri geliştirilerek uygulamalarda kullanılmaya başlandı.

$$G_{PI} = \left(K_p + \frac{K_i}{s} \right) = \left(\frac{K_p s + K_i}{s} \right) \quad (4.1)$$

Döner referans (dq) kontrol, kontrol sistemlerinde AC büyüklüklerin sebep olduğu izleme hatasını sıfırlayabilmek için kullanılır. Sabit referans eksenindeki ($\alpha\beta$) AC büyüklükler döner referans ekseninde DC büyüklükler olmaktadır. Çünkü döner referans

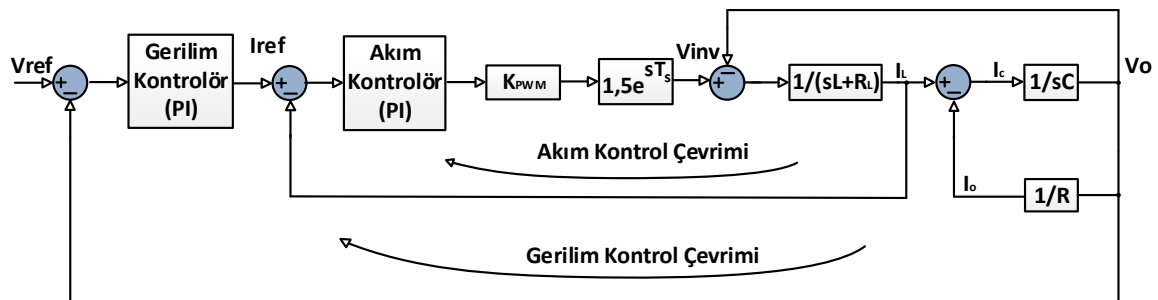
eksen ile AC büyüklükler aynı temel açısal frekansta döner. Bu metodun en büyük avantajı AC bileşenlerini üretmeden DC bileşenlerde uygulamasının kolay olmasıdır. Ayrıca kaskad bağlı PI kontrolör dizaynı dijital uygulamalar için kolay bir yöntemdir.

4.3. Üç Faz Eviricinin Kontrolü

Kontrol aşamasının amacı eviricinin yük değişikliklerine bakmaksızın önceden ayarlanmış sabit bir çıkış gerilimi üretmesini sağlamaktır. Üç fazlı eviricinin kontrol yapısı Şekil 4.3'de görülmektedir. Kontrol sistemi kaskad bir yapı olarak kurgulanmıştır. Kaskad PI kontrolör sistemleri, sistem parametrelerinin değişmesinden fazla etkilenmediği ve uygulamalarda parametrelerinin adaptif olarak ayarlanma kolaylığı sağladığı için tercih edilmiştir. PI kontrolörün katsayıları sistemin oturma zamanı, aşım miktarına, köşe frekansına ve örnekleme frekanslarına göre belirlenir. (Cherati vd., 2011).

İç çevrim geri besleme olarak filtre bobin akımını kullanır ve akım kontrolörü PI kontrolördür. Dış çevrim geri besleme sinyali olarak yük gerilimini kullanır ve gerilim kontrolörü olarak PI kontrolü kullanılır. K_{PWM} PWM kazancı olup eşitlik (4.2)'de verilmiştir (Zhang vd., 2007). Kontrol sistem gecikmesi $1,5e^{sT_s}$ olarak alınmıştır.

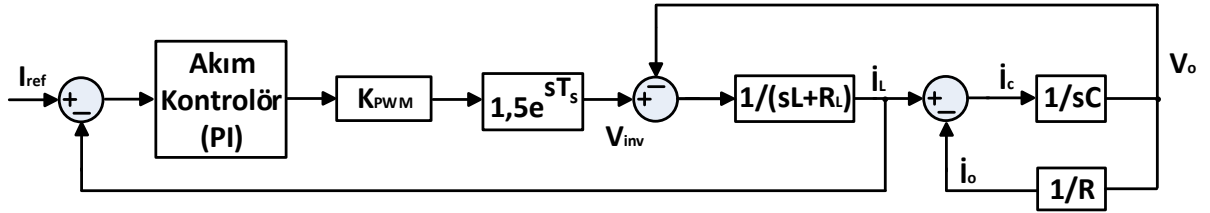
$$K_{PWM} = \frac{\sqrt{3}V_{ref}}{V_{dc}} = \frac{\sqrt{3} \cdot \sqrt{2} \cdot 115}{310} = 0.90 \quad (4.2)$$



Şekil 4.3. Üç Faz Evirici Sistemin Kontrol Yapısı

4.3.1. Akım (İç) Çevriminin Kontrolü

Genellikle giriş bozunumlarına hızlı dinamik tepki verebilmek için filtrenin bobin akımı geri besleme olarak kullanılır. Akım çevriminin kontrol diyagramı Şekil 4.4'de görülmektedir.

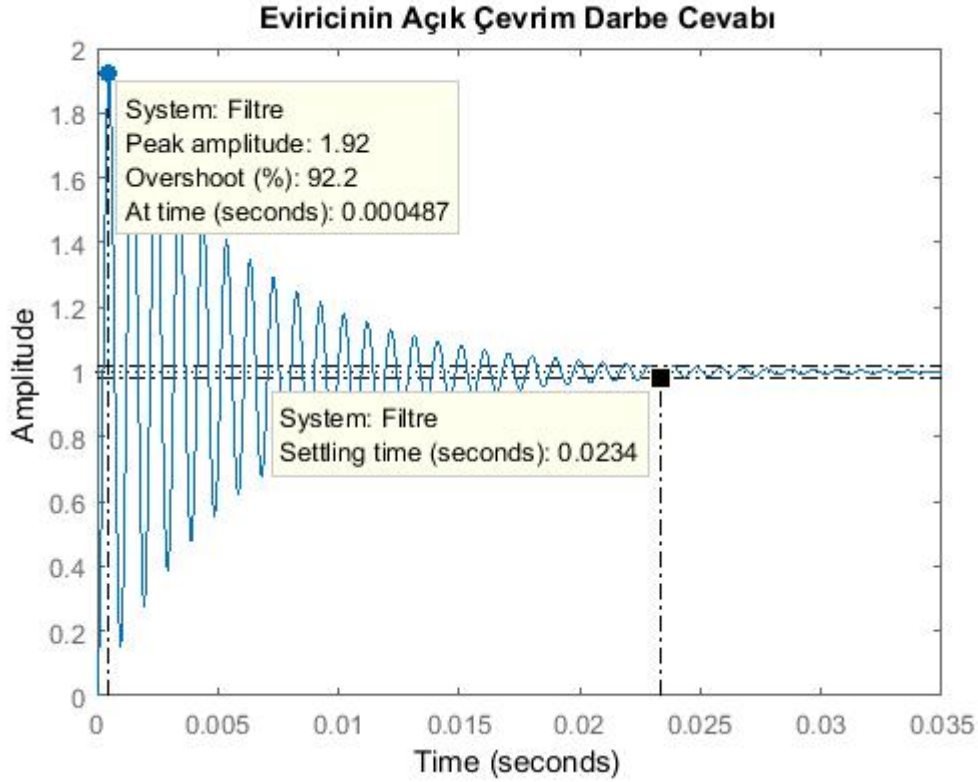


Şekil 4.4. Akım Çevriminin Kontrol Diyagramı

Akım çevriminde kontrolör olarak bir PI kontrolör kullanılmıştır ve PI kontrolör bobin akımı ve referans akımı arasındaki transfer fonksiyon kullanarak dizayn edilmiştir. Şekil 4.4'den PI kontrolör dahil edilerek sistemin $\frac{i_L}{I_{ref}}$ transfer fonksiyonu eşitlik (4.3)'de verilmiştir.

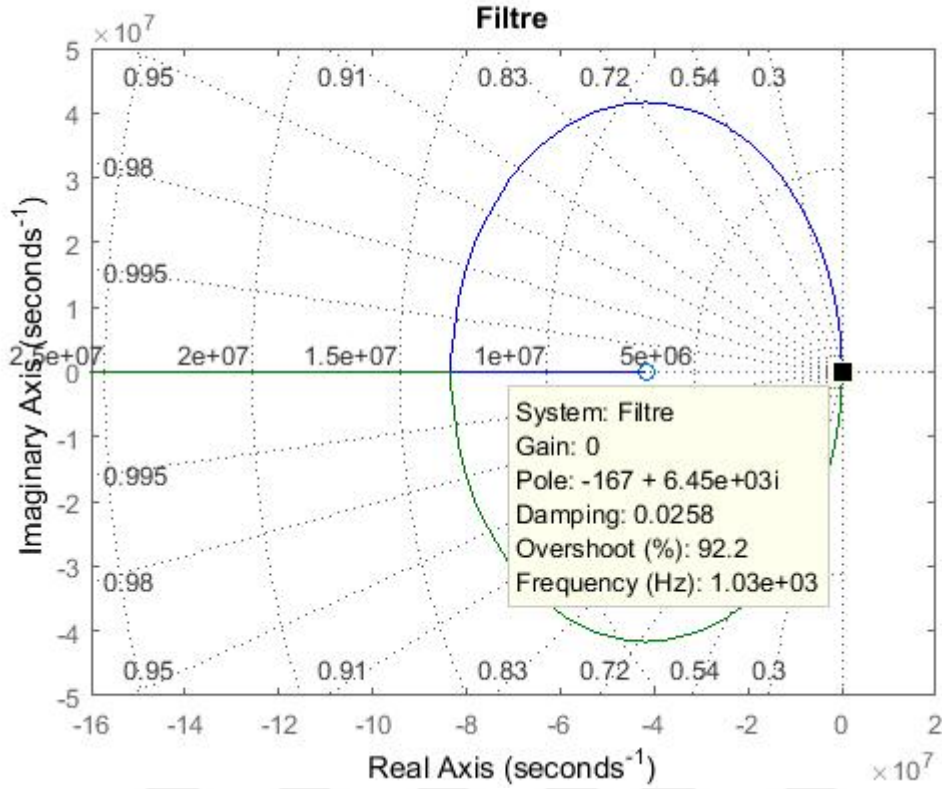
$$\frac{i_L}{i_{ref}} = \left(K_{pi} + \frac{K_{ii}}{s} \right) \cdot K_{PWM} \cdot 1,5e^{sT_s} \cdot \frac{(RCs + 1)}{LRCs^2 + (RCR_L + L)s + (R + R_L)} \quad (4.3)$$

Kontrol edilecek sistemin karakteristik özelliklerine uygulanacak kontrolör tasarımı, sistem hakkında bilgi toplamak için sistemin darbe cevabına, kök yer eğrisine ve frekans cevabına bakılarak analiz yapılır. Şekil 4.5'da herhangi bir kontrol kompanzasyonu olmadan eviricinin darbe cevabı görülmektedir. Sistemin darbe cevabından ani yük değişimi esnasında kontrol sinyalinde meydana gelecek ani değişimlere karşı sistem çıkışında oluşacak etkiler anlaşılmaktadır.



Şekil 4.5. Eviricinin Açık Çevrim Darbe Cevabı (Kontrol Kompanzasyonu Olmadan)

Şekil 4.5’den görüldüğü gibi evirici girişine genliği bir birim olan darbe sinyali uygulandığında %92,2 aşım oluşmaktadır. Bu aşımın yüksek olması ani yük değişimlerinde oluşan ve tepe değeri yüksek sinyallerin tehlikeli seviyelerde gerilim uygulaması sebebiyle sistem elemanlarına zarar vermesi olasıdır. LC filtrenin rezonans frekansı, meydana gelen darbe salınımının zamanla azalarak sönümlü olması sistemin kararlı olduğunu göstermektedir. Sisteme bir birim darbe uygulandığında sistem çıkış sinyalinin uygulanan bir birimlik darbe sinyalini %1 hata içerisinde takip etmeye başladığı nokta olan yerleşme zamanı 23,4 ms olmaktadır. Tasarlanacak kontrol sistemi, rezonans frekansında oluşan salınımları sönümleyecek ve darbe sonucu sistemin daha kısa sürede toparlanabilmesi için kazanç değerini arttıracak şekilde olmalıdır.



Şekil 4.6. Eviricinin Açık Çevrim Kök Yer Eğrisi (Kontrol Kompanzasyonu Olmadan)

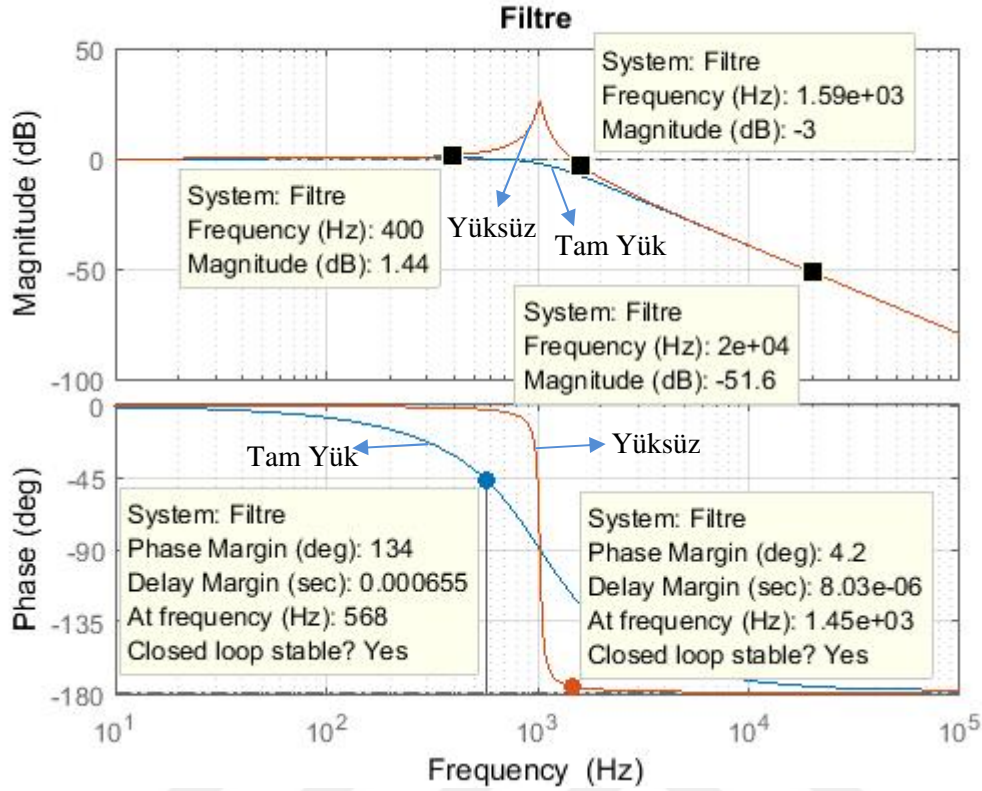
Şekil 4.6’de görüldüğü üzere eviricinin kök yer eğrisi ile sistem köklerinin eksenin sol tarafında yer almasıyla sistemin kararlı olduğu anlaşılmaktadır. Sistemin darbe cevabından da anlaşıldığı üzere sistemin köklerinin eksen üzerinde bulunduğu yere bağlı olarak sönümlleme oranı (ζ) 0,0258 olduğu ve gerilim sıçramasının %92,2 olmasından salınım değerinin yüksek olduğu anlaşılmaktadır. Sönümlleme oranı ile gerilim sıçraması (M_p) arasında eşitlik (4.4)’deki bağlantı vardır.

$$M_p = e^{-(\zeta/\sqrt{1-\zeta^2})\pi} \quad (4.4)$$

Sistem kontrolör tasarımında önemli bir rol oynayan kök yer eğrisi kutup ekleme veya sıfır ekleme yöntemiyle sistemde istenmeyen kutuplar sisteme eklenen sıfırlar ile eklenmesi istenen kutuplar, kutup ekleme ile sisteme dahil edilir. Bu tarz kontrolörler belirli bir yük profiline dayalı olarak tasarlandığından değişken yük altında çalışan sistemlerde her yük tipi için aynı performansı sağlaması zordur. Lineer yüklerde sağlanan yüksek kontrol performansı lineer olmayan yüklerde sağlanamayabilir.

Şekil 4.7’de görüldüğü gibi eviricinin tam yük (1 kW) altında ve yüksüz durumunda transfer fonksiyonunun frekans cevabı görülmektedir. Kontrolör tasarımında dikkat edilecek noktalar, sistemin tam yük altında ve yüksüz durumda çalıştırıldığında davranışdır. Eğer kontrolör bu işletim koşulları göz önüne alınarak tasarlanmazsa sistem yük değişimiyle karşılaştığında kararsız hale gelebilir. Sistem yüksüz durumda çalıştırıldığında faz kaymasının keskin bir şekilde değiştiği ve rezonans frekansında büyük genliklere sahip olduğu görülmektedir. Gerçekte eviricinin çıkış filtresine ait bobinin ve kondansatörün içsel direncinden dolayı rezonansı bir miktar sönümler. Geleneksel kontrol tasarımında rezonans frekansının oluşturduğu endişelerden kaçınmak için kontrolörün band genişliği, evirici çıkış filtresinin rezonans frekansından daha büyük olmalıdır. Eğer köşe frekansı rezonans frekansından aşağıda tasarlanırsa sistem stabil olmayabilir. Çünkü rezonans frekansındaki genlik, faz kaymasının -180° ye denk veya daha büyük değer ile kazancın 0 dB’nin yukarısına yükselmesine sebep olacaktır. Uygun bir evirici kararlılığı için sistem yüksüz çalışma koşulu altında kontrolör tasarlanmalıdır. Sonuç olarak kontrolör yüksek sönümleme faktöründen dolayı tam yük altında daha iyi performans sergileyecektir bu yüzden en kötü işletim koşulu sistemin yüksüz durumda çalıştırılmasıdır.

Eviricinin anahtarlamaının sebep olduğu çıkış gerilimindeki yüksek frekanslı bileşenler, çoğunlukla filtre tarafından süzülür. Eviricinin kendisinin veya lineer olmayan yüklerin oluşturduğu temel frekansın düşük dereceli harmonikleri uygun kontrol dizaynı ile sönümlenir.



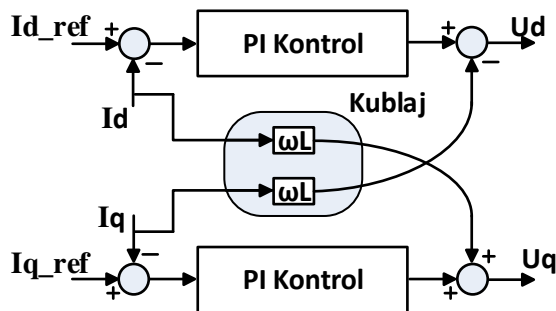
Şekil 4.7. Eviricinin Frekans Cevabı (Tam Yük ve Yüksüz Durum İçin)

Şekil 4.7’de eviricinin frekans cevabında görüldüğü gibi baskın köklerin bulunduğu frekansta sistem rezonansa gitmektedir. Grafiğe bakıldığında 400 Hz’de sistem kazancının 1,44 dB olduğu, band genişliği 1,59 kHz olduğu ve anahtarlama frekansı olan 20 kHz anahtarlama frekansı bileşenleri -51,6 dB olduğu görülmektedir. Anahtarlama frekansı bileşenleri filtreden geçirilirken süzüldüğü için çıkış gerilimi üzerinde etkileri oldukça düşürülmüş olur. Faz marjini 4,2° olup bu değerin düşük olduğu ancak kapalı çevrim cevabının kararlı olduğu görülmektedir.

Yapılan analizlerden sistem hakkında birçok bilgi elde edilmiştir. Fakat kontrolör tasarımında bazı kıstasların göz önünde bulundurulması gerekir. Bu kıstaslardan en önemlisi eviriciye bağlanacak olan yük profilinin bilinmemesi ve kontrolör her yük profili altında istenen performansı sağlayabilmelidir. Kontrolör bazı yüklerde yüksek performans ile çalışırken bazı yüklerde kararsız hale gelebilir. Bu nedenle kontrolörün daha geniş çalışma aralığına sahip olabilmesi için kazanç ve band genişliği değerlendirilerek sistemin daha geniş çalışma aralığında çalışması sağlanmalıdır. Diğer bir kısıt ise kontrolörün

kazanç değerinin artırılması sistemin band genişliğini artırmakta ve dinamik cevabının daha hızlı olmasını sağlamaktadır. Band genişliğinin artmasıyla sistemin gürültülere olan duyarlılığı artmakla beraber gürültülerin sisteme geçişi kolaylaşır. Bu kontrol sistemlerinde istenmeyen durumdur. Diğer bir kıstas ise kontrol sisteminin bir mikro işlemci sayesinde dijital olarak gerçekleştirilmesi için “s” domeninden “z” domenine geçerken Tustin yöntemi, ZOH yöntemi, Backward yöntemi gibi dönüşüm yöntemleriyle yapılırken meydana gelen kazanç ve kutup değişiklikleri sistemi birim çember dışına çıkararak kararsızlığa sebep olabilir. Ayrıca sistem, ayrık zamanda (discrete-time) çalıştırılacağı için bir örnekleme zamanı ve PWM modülasyonu sırasında yarım örnekleme zamanı gecikme oluşacağı için en az bir buçuk anahtarlama periyodu kadar zaman gecikmesi dahil edilmelidir.

Sistem parametreleri değişiminden etkilenmemesi ve bazı durumlarda parametrelerinin adaptif olarak ayarlanabilmesi ve ayrık zaman kontrol sistemleri ve işlemleri mikro işlemcilere aşırı işlem yükü getirmediğinden kaskad PI kontrol sistemi kullanılması uygulama kolaylığı sağlamaktadır. Döner referans eksenin kullanılmasıyla oluşan kublaj terimlerinin bulunduğu geri beslemeli PI kontrolör, kublaj terimlerinin evirici sisteminin üzerinde önemli bir etkisinin olduğunu gösterir. Fakat PI kontrolörün parametrelerini ayarlamak için genellikle bu kublaj terimleri ihmal edilir. Bu yüzden döner referans ekseninde PI kontrol sistemi ikinci dereceden tek giriş-tek çıkış (SISO) çevrim olarak düşünülebilir. Bu yaklaşım kontrol parametrelerinin ayarlanması için kullanışlı bir yöntem sunmakta ve PI kontrolörün parametrelerinin ayarlanmasıyla akım kontrolörün dinamik performansı bu şekilde geliştirilmiştir. Şekil 4.8, akım çevrimine ait PI kontrolörde kublaj terimlerinin sisteme olan etkisini göstermektedir (Freijedo vd., 2015).



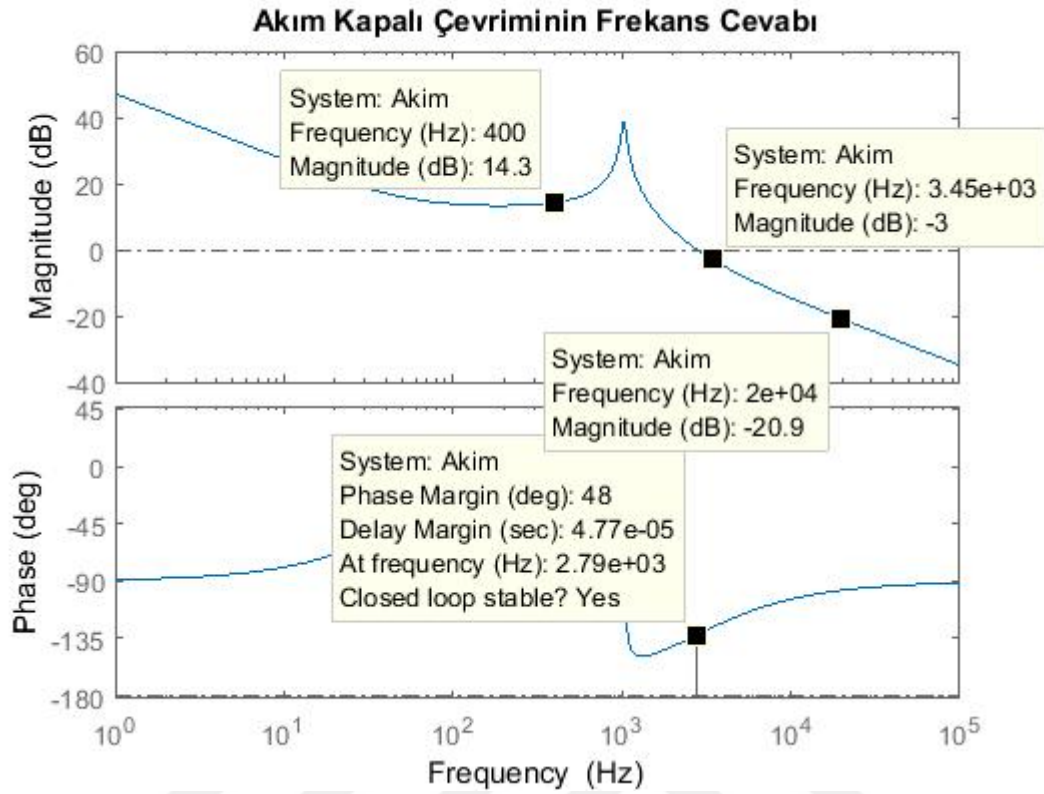
Şekil 4.8. Akım Çevrimindeki Kublaj Terimlerinin Gösterimi

PI kontrolör tasarımı Ziegler-Nicholas, kutup yerleştirme metodu, frekans cevabı yöntemleri kullanılarak yapılabilir. Ancak kontrolör dizaynında sistem kararlılığını, band genişliğinin uygunluğunu tayin etmek ve kontrolör parametrelerini belirlemede en son kullanılan metot olan MATLAB/Simulink Sisotool kullanılmıştır. Gerilim çevrimi ve akım çevrimi ayrıştırıldığı için her bir PI kontrolör ayrı ayrı dizayn edilebilir. En uygun K_p ve K_i parametrelerin hesaplanması için ilk önce içteki akım çevrimi ele alınıp bu çevrimin band genişliği dıştaki çevrimden büyük olmalıdır. Çünkü bobin akımı çıkış gerilimiyle karşılaştırıldığında daha hızlı bir tepkiye sahiptir. Faz marjı (ϕ_M) ile sönümleme oranı arasındaki ilişki eşitlik (4.5)'da görülmektedir.

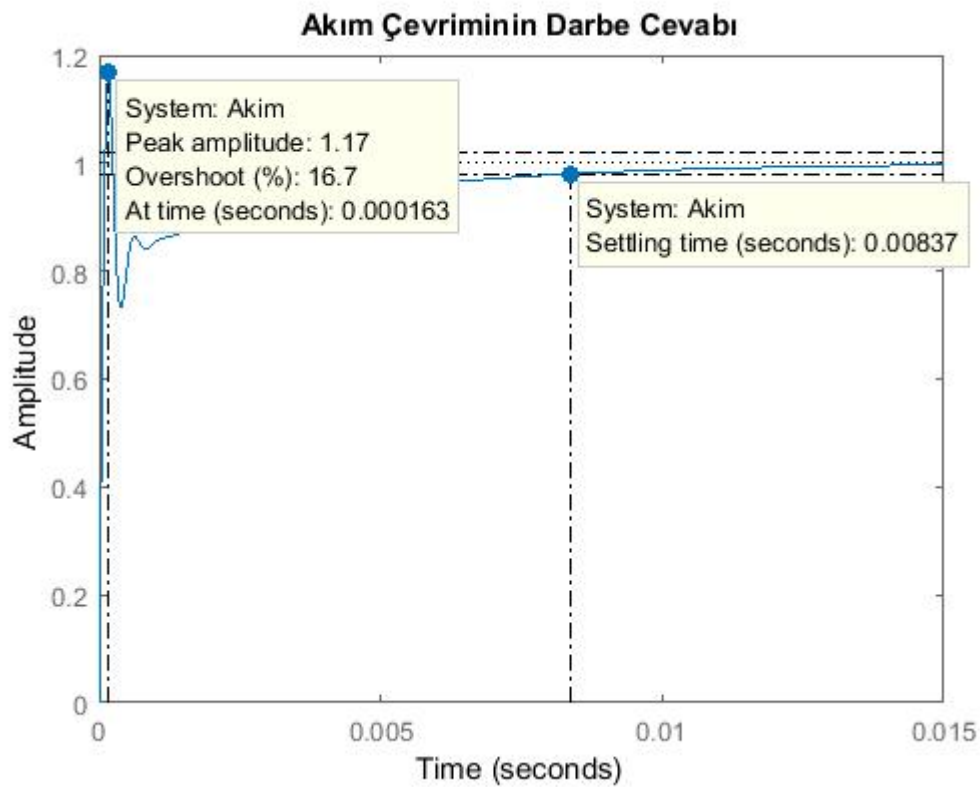
$$\phi_M = \tan^{-1} \frac{2 \cdot \zeta}{\sqrt{-2 \cdot \zeta^2 + \sqrt{1 + 4\zeta^4}}} \quad (4.5)$$

Anahtarlama frekansı 20 kHz olduğu için akım çevrimi için kontrolör band genişliği 3,25 kHz ve akım çevrimi ani yük değişimlerine hızlı cevap verebilmesi için akım sıçramasının (overshoot) %20 olması düşünülmüş olup eşitlik (4.5) ile faz marjini 48° olacak şekilde ayarlanmalıdır. Akım çevrimi için PI kontrolör eşitlik (4.3)'de verilen bobin akımı ve akım referansı arasındaki transfer fonksiyonu kullanarak dizayn edilebilir. Bu eşitlikte, ikinci dereceden transfer fonksiyonu kompanze etmek için “s” domeninin orijine kutup ve sol tarafına bir sıfır ekler. Akım kontrolörü için hesaplanması gereken parametreler Sisotool kullanılarak $K_p = 100$ ve $K_i = 1590050$ olarak hesaplanmıştır.

Şekil 4.9 akım çevriminin frekans cevabını göstermektedir. Akım kapalı çevriminin band genişliği 3,45 kHz iken faz marjini 48° dir. Akım kapalı çevriminin darbe cevabı olan Şekil 4.10'da yerleşme zamanı 8,3 ms ve akım sıçramasının % 16,7 olduğu görülmektedir.



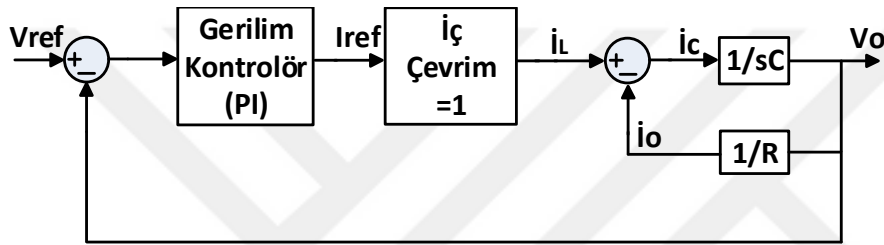
Şekil 4.9. Akım Kapalı Çevriminin Frekans Cevabı



Şekil 4.10. Akım Kapalı Çevriminin Darbe Cevabı

4.3.2. Gerilim (Dış) Çevriminin Kontrolü

Gerilim kontrolörü tasarım aşamasında iç çevrim bobin akımını kontrol ettiği için iç çevrim bir birim olarak kabul edilir ve akım kontrolörünün bulunmasından dolayı rezonans büyük ölçüde sönümlenmiştir. Bu da gerilim kontrolörünün tasarımını kolaylaştırır. Tasarlanan gerilim kontrolörü, akım kontrolörü ile aynı yük şartları altında tasarlanmıştır. Geleneksel gerilim çevrimi temel frekansta çıkış gerilimindeki sürekli hal hatasını gidermek için kullanılır. Ancak yük değişimlerine olan yavaş tepkisi istenmeyen bir durumdur. Şekil 4.11’de gerilim çevriminin kontrol diyagramı görülmektedir.

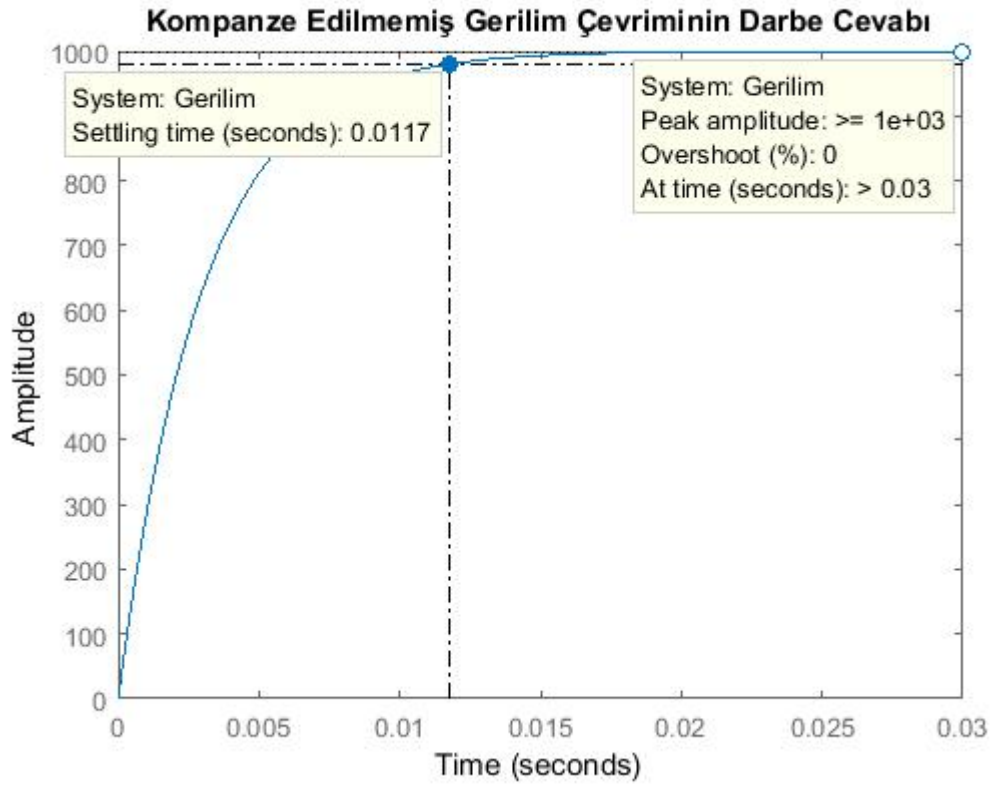


Şekil 4.11. Gerilim Çevriminin Kontrol Diyagramı

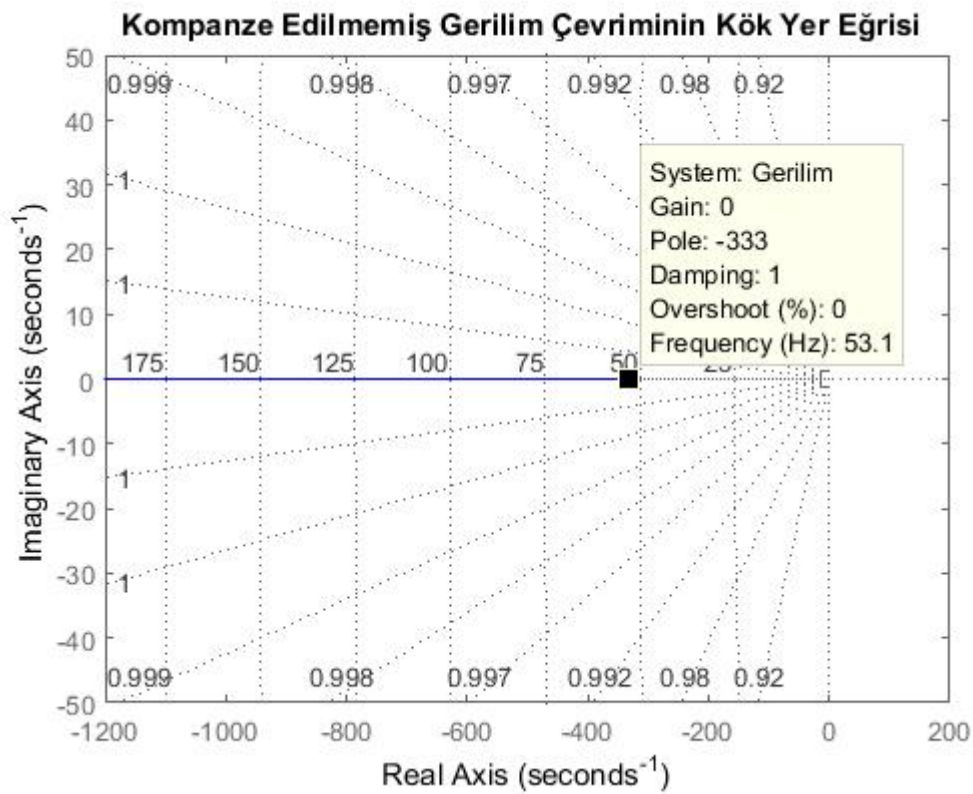
Gerilim çevrimi için kontrolör olarak PI kontrolör kullanılmıştır. Bu PI kontrolör eviricinin çıkış gerilimini kontrol ederek çıkış geriliminin sürekli olarak 115 V AC olmasını sağlar. Bu çevrime ait PI kontrolörü, eviricinin çıkış gerilimi ve referans gerilimi arasındaki eşitlik (4.6) ile verilen $\frac{V_o}{V_{ref}}$ transfer fonksiyonu kullanarak dizayn edilmiştir.

$$\frac{V_o}{V_{ref}} = \left(K_{pv} + \frac{K_{iv}}{s} \right) \cdot \frac{R}{(RC)s + 1} \quad (4.6)$$

Akım çevriminde olduğu gibi kontrol edilecek gerilim çevriminin karakteristik özelliklerine uygulanacak kontrol sisteminin tasarımı ve sistem hakkında bilgi toplamak için sistemin darbe cevabına, kök yer eğrisine ve frekans cevabına bakılarak analiz yapılır. Şekil 4.12’de gerilim kompanzasyonu bulunmadığında eviricinin darbe cevabı görülmektedir. Bu şekilden görüldüğü üzere girişine darbe sinyali uygulandığında % 0 aşım oluşmaktadır. Darbe salınımının hiç gerilim sıçraması yapmaması, yerleşme zamanının 11,7 ms olması nedeniyle gerilim çevriminin performansını arttırmak için kompanze edilmelidir.

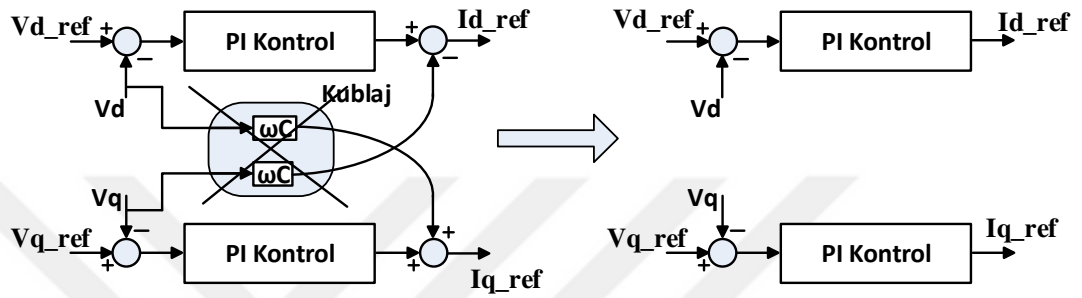


Şekil 4.12. Gerilim Çevriminin Darbe Cevabı (Kontrol Kompanzasyonu Olmadan)



Şekil 4.13. Gerilim Çevriminin Kök Yer Eğrisi (Kontrol Kompanzasyonu Olmadan)

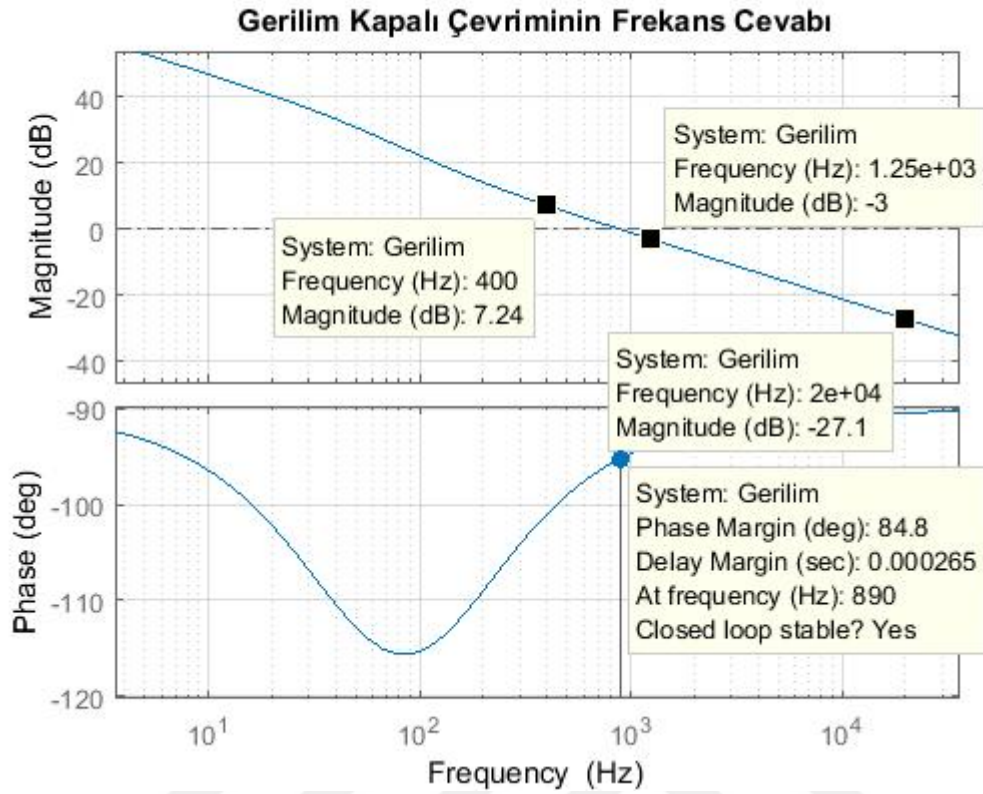
Şekil 4.13'den görüldüğü üzere gerilim çevriminin kökleri eksenin sol tarafında yer almasıyla sistemin kararlı olduğu anlaşılmaktadır. Gerilim sıçramasının %5 olması için faz marjininin 84° ve band genişliğinin 1.2 kHz olacak şekilde kompensatör ayarlanmalıdır. Gerilim kontrolünde kondansatör değerinin çok küçük olmasından dolayı kublaj terimlerinin etkisi çok az olmaktadır. Bu yüzden gerilim kontrolöründeki kublaj terimleri Şekil 4.14'de görüldüğü gibi ihmal edilmiştir.



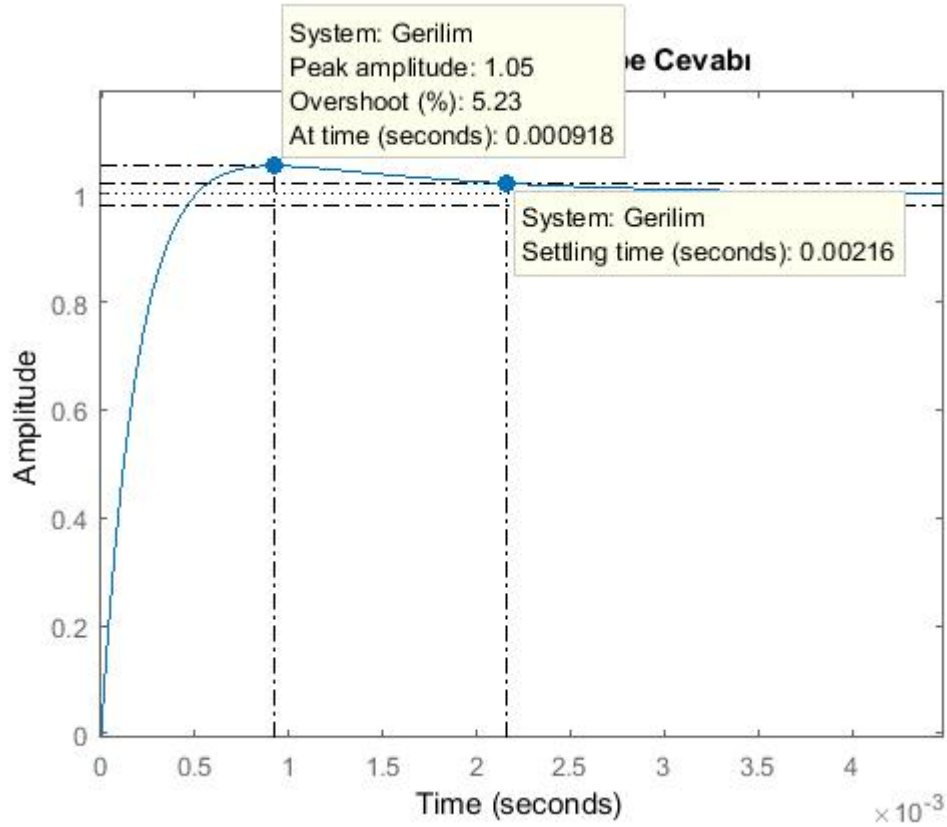
Şekil 4.14. Gerilim Çevrimindeki Kublaj Terimlerinin Gösterimi

MATLAB/Simulink programının Sisotool modülü kullanılarak gerilim kontrolörü için $K_p = 0,0166$ ve $K_i = 14$ parametreleri hesaplanmıştır.

Şekil 4.15'de gerilim çevriminin frekans cevabında görüldüğü gibi gerilim çevriminin band genişliği akım çevriminden daha küçüktür. Grafiğe bakıldığında 400 Hz'de sistem kazancının 7,24 dB olduğu, band genişliği 1,25 kHz olduğu ve anahtarlama frekansı olan 20 kHz anahtarlama frekansı bileşenleri -27,1 dB olduğu görülmektedir. Gerilim sıçramasının %5 olması istendiği için faz marjini $84,8^\circ$ olup kapalı çevrim cevabının kararlı olduğu görülmektedir. Şekil 4.16'de gerilim kapalı çevriminin darbe cevabından oturma zamanının 2 ms gerilim sıçramasının %5,23 olduğu görülmektedir.



Şekil 4.15. Gerilim Kapalı Çevriminin Frekans Cevabı



Şekil 4.16. Gerilim Kapalı Çevriminin Darbe Cevabı

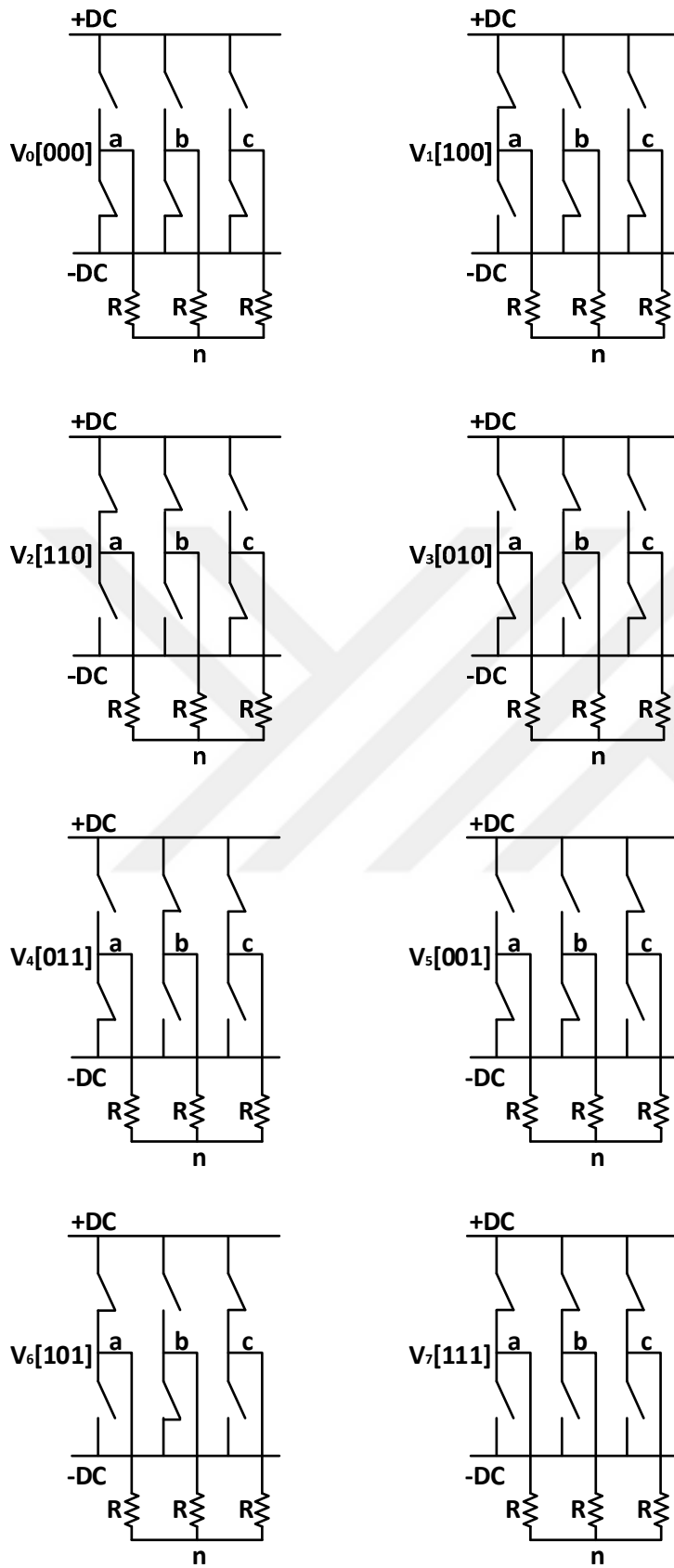
4.3.3 Uzay Vektör Darbe Genişlik Modülasyonu (SVPWM)

SVPWM tekniği, üç faz eviriciye uygulanan anahtarlama sinyallerini üretmek için kullanılır. SVPWM eviriciler geleneksel sinüzoidal PWM eviricilere göre daha düşük harmonik bozunum sağlamakta birlikte DC gerilim seviyesinde yaklaşık %15 daha verimli kullanılmasını sağlamaktadır. SVPWM eviricilerin kontrol stratejisi uzay vektör modülasyon tekniği üzerine kurulan gerilim/frekans kontrol metodudur. Üç faz iki seviyeli bir evirici altı adet aktif ve iki adet sıfır vektörü olmak üzere toplam sekiz adet anahtarlama vektörüne sahiptir. Çizelge 4.2’de bu sekiz adet vektörün faz-nötr ve faz-faz arası oluşturduğu gerilimler, Şekil 4.17’de bu sekiz adet vektörün oluşturulması için gerekli evirici anahtarlama konumları gösterilmiştir.

Çizelge 4.2 Anahtarlama Vektörleri, Faz-Nötr ve Faz-Faz Arası Gerilimler

Gerilim Vektörleri	Anahtarlama Vektörleri			Faz-Nötr Arası Gerilim			Faz-Faz Arası Gerilim		
	A	b	c	V_{an}	V_{bn}	V_{cn}	V_{ab}	V_{bc}	V_{ca}
V_0	0	0	0	0	0	0	0	0	0
V_1	1	0	0	$2/3$	$-1/3$	$-1/3$	1	0	-1
V_2	1	1	0	$1/3$	$1/3$	$-2/3$	0	1	-1
V_3	0	1	0	$-1/3$	$2/3$	$-1/3$	-1	1	0
V_4	0	1	1	$-2/3$	$1/3$	$1/3$	-1	0	1
V_5	0	0	1	$-1/3$	$-1/3$	$2/3$	0	-1	1
V_6	1	0	1	$1/3$	$-2/3$	$1/3$	1	-1	0
V_7	1	1	1	0	0	0	0	0	0

Not: Gerilim değerleri V_{DC} değeri ile çarpılmalıdır.



Şekil 4.17 Anahtarlama Konumları

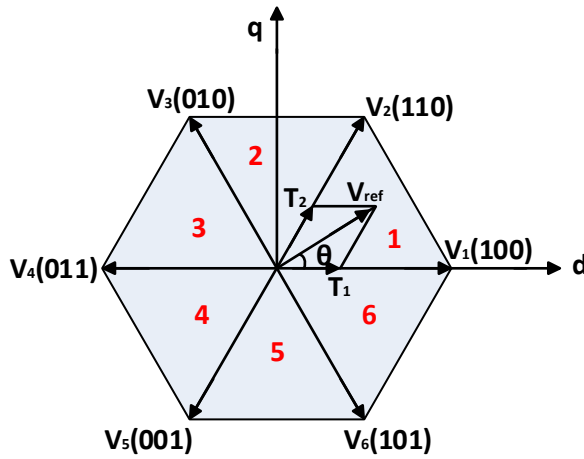
Bütün PWM uygulamaları belirli bir anahtarlama frekansı, referans sinyal frekansı ve modülasyon indeksi olarak adlandırılan giriş çıkış gerilim oranıyla gerçekleştirilir. Modülasyon indeksinin formülü eşitlik (4.9)'da verilmiştir.

$$m_a = \frac{V_{peak}}{V_{dc}} \quad (4.9)$$

Burada v_{peak} faz-faz arası gerilimlerin maksimum değeridir ve V_{dc} baralardaki DC gerilimlerin değeridir. PWM uygulamalarında modülasyonun performansı şu 5 kritere göre gerçekleştirilir.

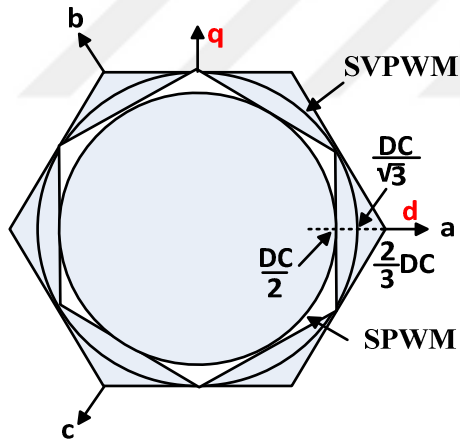
1. Çıkış gerilimindeki veya akımındaki bozunumlar
2. Güç kayıpları
3. Harmonik spektrum ve EMI
4. Dinamik performansı
5. Karmaşıklık

SPWM ile SVPWM arasındaki temel farklılık iki adet ilave $V_0(000)$ ve $V_7(111)$ sıfır vektörlerinin SVPWM tekniğinde bulunmasıdır. VSI ile ilişkili altı gerilim vektörüne ilaveten eviricinin yüksek gerilim tarafı veya düşük gerilim tarafına ait üç fazın anahtarlama elemanlarının açık olması veya kapalı olması durumuyla ilişkili iki adet sıfır vektörü vardır. Altı adet aktif ve iki adet sıfır vektörü bize daha çok çıkış gerilimi elde etmemizi sağlar. Bu yüzden SVPWM'in sekiz adet durum vektörüyle kontrol edilir. Altı aktif vektör referans eksenini Şekil 4.18'de görüldüğü gibi altı bölgeye (sektör) böler ve burada komşu iki vektörün hesaplanan zamanlarda anahtarlanmasıyla bir referans vektör elde edilir. V_{ref} vektörü V_1 ve V_2 vektörlerinin farklı zamanlarda ve oranlarda açılıp kapatılmasıyla oluşmaktadır (Kumar vd., 2010).



Şekil 4.18 Anahtarlama Vektörleri ve Kısımları

SPWM ve SVPWM arasındaki maksimum kontrol gerilimlerinin karşılaştırması Şekil 4.19’da görülmektedir. SVPWM çıkış gerilimi ve akımında daha az harmonik bileşenler üretmesinin yanında DC gerilim kullanımı SPWM’e göre $\frac{2}{\sqrt{3}}$ kat daha verimlidir. (Junk, 2005).

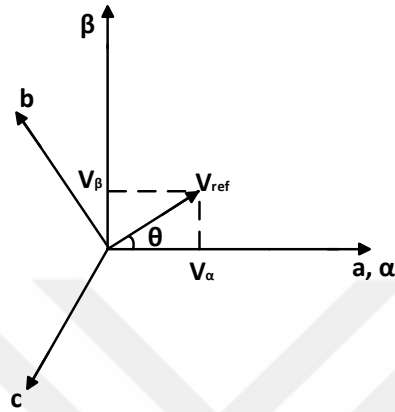


Şekil 4.19 SPWM ve SVPWM’de Maksimum Lineer Kontrol Geriliminin Karşılaştırması

SVPWM uygulaması için aşağıdaki adımlar takip edilir:

- Adım 1: v_α , v_β , v_{ref} ve θ belirlenir.
- Adım 2: Vektörlere uygulanacak zaman süresi T_0 , T_1 ve T_2 belirlenir.
- Adım 3: Her bir anahtarlama elemanının anahtarlama süresi belirlenir ($S_1 - S_6$).

Adım 1 v_α , v_β , v_{ref} ve θ belirlenmesi: Üç faz gerilim ve akım vektörlerine θ açısının başlangıç değeri sıfır kabul edilerek eşitlik (4.12)'deki dönüşümü uygulayarak Şekil 4.20'de görüldüğü gibi birbirine dik yatayda α eksen, dikeyde β eksen olan iki boyutlu referans ekseninde bulunan v_{ref} referans vektörüne dönüştürülür.



Şekil 4.20 Üç Faz Referans Eksen ile Döner Referans Eksen Arasındaki İlişki

$$v_\alpha = v_{an} - v_{bn} \cdot \cos 60 - v_{cn} \cdot \cos 60 = v_{an} - \frac{1}{2} v_{bn} - \frac{1}{2} v_{cn} \quad (4.10)$$

$$v_\beta = 0 + v_{bn} \cdot \sin 60 - v_{cn} \cdot \sin 60 = 0 + \frac{\sqrt{3}}{2} v_{bn} - \frac{\sqrt{3}}{2} v_{cn} \quad (4.11)$$

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \frac{2}{3} \cdot \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \cdot \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{bmatrix} \quad (4.12)$$

$$|v_{ref}| = \sqrt{v_\alpha^2 + v_\beta^2} \quad (4.13)$$

$$\theta = \tan^{-1} \left(\frac{V_\beta}{V_\alpha} \right) \quad (4.14)$$

Adım 2: Vektörlere uygulanacak T_0 , T_1 ve T_2 anahtarlama sürelerinin belirlenmesi:

Birinci sektör için zaman süreleri

$$\int_0^{T_s} \bar{V}_{ref} dt = \int_0^{T_1} \bar{V}_1 dt + \int_{T_1}^{T_1+T_2} \bar{V}_2 dt + \int_{T_1+T_2}^{T_s} \bar{V}_0 dt \quad (4.15)$$

$$\bar{V}_{ref} \cdot T_s = (\bar{V}_1 \cdot T_1 + \bar{V}_2 \cdot T_2) \quad (4.16)$$

$$|\bar{V}_{ref}| \cdot T_s \cdot \begin{bmatrix} \cos(\theta) \\ \sin(\theta) \end{bmatrix} = \frac{2}{3} \cdot T_1 \cdot V_{DC} \cdot \begin{bmatrix} 1 \\ 0 \end{bmatrix} + \frac{2}{3} \cdot T_2 \cdot V_{DC} \cdot \begin{bmatrix} \cos\left(\frac{\pi}{3}\right) \\ \sin\left(\frac{\pi}{3}\right) \end{bmatrix} \quad (4.17)$$

burada $0 \leq \theta \leq 60^\circ$

$$T_1 = T_s \cdot \frac{|\bar{V}_{ref}|}{\frac{2}{3} \cdot V_{DC}} \cdot \frac{\sin\left(\frac{\pi}{3} - \theta\right)}{\sin\left(\frac{\pi}{3}\right)} = T_s \cdot \frac{|\bar{V}_{ref}|}{\frac{2}{3} \cdot V_{DC}} \cdot \frac{\sin\left(\frac{\pi}{3} - \theta\right)}{\frac{\sqrt{3}}{2}} \quad (4.18)$$

$$T_2 = T_s \cdot \frac{|\bar{V}_{ref}|}{\frac{2}{3} \cdot V_{DC}} \cdot \frac{\sin(\theta)}{\sin\left(\frac{\pi}{3}\right)} = T_s \cdot \frac{|\bar{V}_{ref}|}{\frac{2}{3} \cdot V_{DC}} \cdot \frac{\sin(\theta)}{\frac{\sqrt{3}}{2}} \quad (4.19)$$

$$T_0 = T_s - (T_1 + T_2) \quad (4.20)$$

Burada T_0 , T_1 ve T_2 anahtarlama vektörlerine uygulanacak anahtarlama süreleri olup sektör numarası n olan herhangi bir sektörde anahtarlama süreleri:

$$T_1 = \frac{\sqrt{3} \cdot T_s \cdot |\bar{V}_{ref}|}{V_{DC}} \cdot \sin\left(\frac{\pi}{3} - \theta + \frac{n-1}{3}\pi\right) \quad (4.21)$$

$$T_1 = \frac{\sqrt{3} \cdot T_s \cdot |\bar{V}_{ref}|}{V_{DC}} \cdot \sin\left(\frac{n}{3}\pi - \theta\right) \quad (4.22)$$

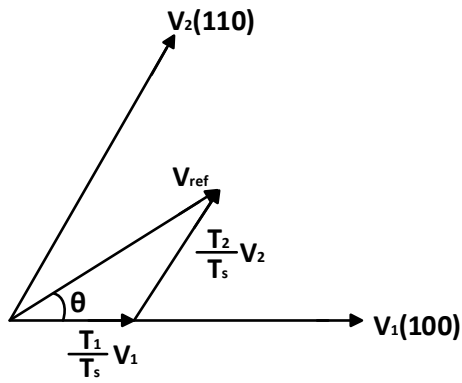
$$T_1 = \frac{\sqrt{3} \cdot T_s \cdot |\bar{V}_{ref}|}{V_{DC}} \cdot \left(\sin\frac{n}{3}\pi \cdot \cos\theta - \cos\frac{n}{3}\pi \cdot \sin\theta\right) \quad (4.23)$$

$$T_2 = \frac{\sqrt{3} \cdot T_s \cdot |\bar{V}_{ref}|}{V_{DC}} \cdot \sin\left(\theta - \frac{n-1}{3}\pi\right) \quad (4.24)$$

$$T_2 = \frac{\sqrt{3} \cdot T_s \cdot |\bar{V}_{ref}|}{V_{DC}} \cdot \left(-\cos\theta \cdot \sin\frac{n-1}{3}\pi + \sin\theta \cdot \cos\frac{n-1}{3}\pi\right) \quad (4.25)$$

$$T_0 = T_s - (T_1 + T_2) \quad (4.26)$$

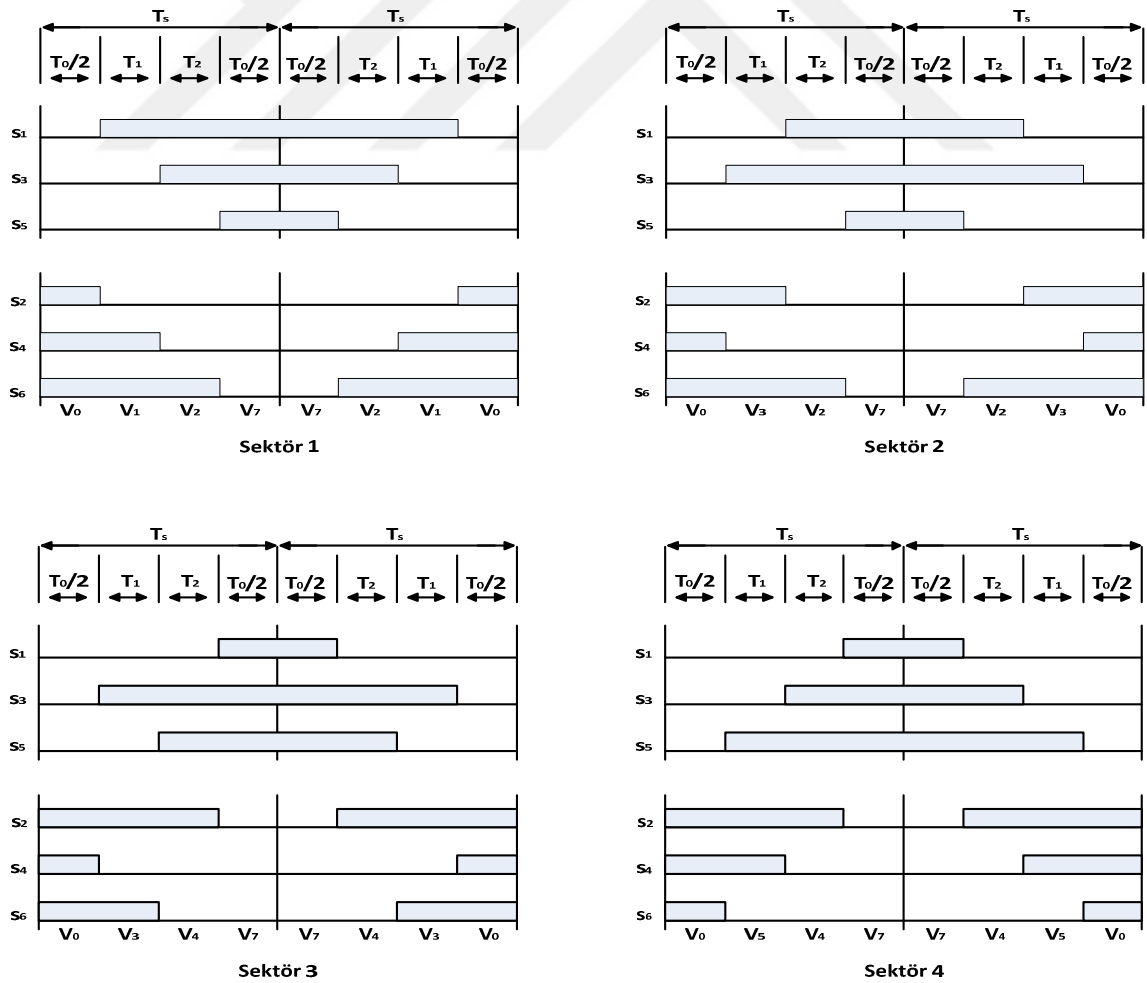
Referans vektörün sektör 1 kısmında bulunması durumu Şekil 4.21'de gösterilmiştir.

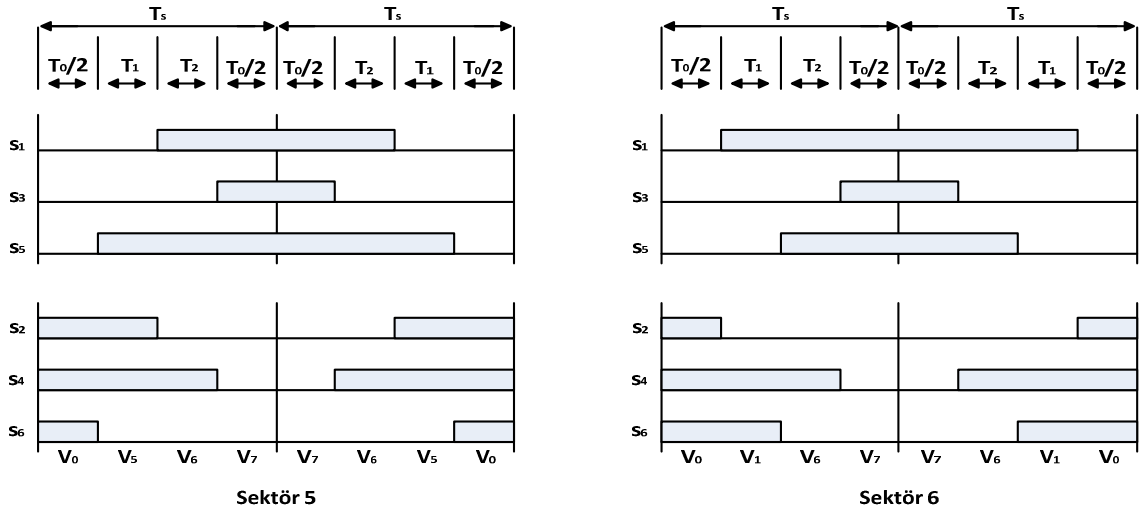


Şekil 4.21 Sektör 1’de Referans Vektörün Gösterimi

Adım 3: Her bir anahtarlama elemanın ($S_1 - S_6$) anahtarlama zamanının belirlenmesi:

Şekil 4.22’de her bir sektöre ait SVPWM anahtarlama sinyalleri görülmektedir.





Şekil 4.22 Her Bir Sektör İçin Anahtarlama Sinyalleri

Şekil 4.22'den her bir sektör için gerekli olan anahtarlama zamanları Çizelge 4.3'de özetlenmiştir.

Çizelge 4.3 Her Bir Sektör İçin Anahtarlama Zamanı

Sektör	S_1, S_3, S_5	S_2, S_4, S_6
1	$S_1 = T_1 + T_2 + (T_0/2)$ $S_3 = T_2 + (T_0/2)$ $S_5 = (T_0/2)$	$S_2 = (T_0/2)$ $S_4 = T_1 + (T_0/2)$ $S_6 = T_1 + T_2 + (T_0/2)$
2	$S_1 = T_1 + (T_0/2)$ $S_3 = T_1 + T_2 + (T_0/2)$ $S_5 = (T_0/2)$	$S_2 = T_2 + (T_0/2)$ $S_4 = (T_0/2)$ $S_6 = T_1 + T_2 + (T_0/2)$
3	$S_1 = (T_0/2)$ $S_3 = T_1 + T_2 + (T_0/2)$ $S_5 = T_2 + (T_0/2)$	$S_2 = T_1 + T_2 + (T_0/2)$ $S_4 = (T_0/2)$ $S_6 = T_1 + (T_0/2)$
4	$S_1 = (T_0/2)$ $S_3 = T_1 + (T_0/2)$ $S_5 = T_1 + T_2 + (T_0/2)$	$S_2 = T_1 + T_2 + (T_0/2)$ $S_4 = T_2 + (T_0/2)$ $S_6 = (T_0/2)$
5	$S_1 = T_2 + (T_0/2)$ $S_3 = (T_0/2)$ $S_5 = T_1 + T_2 + (T_0/2)$	$S_2 = T_1 + (T_0/2)$ $S_4 = T_1 + T_2 + (T_0/2)$ $S_6 = (T_0/2)$
6	$S_1 = T_1 + T_2 + (T_0/2)$ $S_3 = (T_0/2)$ $S_5 = T_1 + (T_0/2)$	$S_2 = (T_0/2)$ $S_4 = T_1 + T_2 + (T_0/2)$ $S_6 = T_2 + (T_0/2)$

Eğer referans vektör anahtarlama ekseninin ulaşılabilir mesafesinin dışında ise yani $T_0 + T_1$ veya $T_1 + T_2 > T_s$ anahtarlama zamanından büyükse eviricinin, gerilim doyumuna gittiği anlamına gelir. Doyum sırasında, referans vektörü altıgenin sınırları dışında tutarak maksimum ulaşılabilir gerilim üretmek için aşırı modülasyon yapılması gerekir.

$$\hat{T}_1 = \frac{T_s}{T_1 + T_2} \cdot T_1 \quad (4.27)$$

$$\hat{T}_2 = \frac{T_s}{T_1 + T_2} \cdot T_2 \quad (4.28)$$

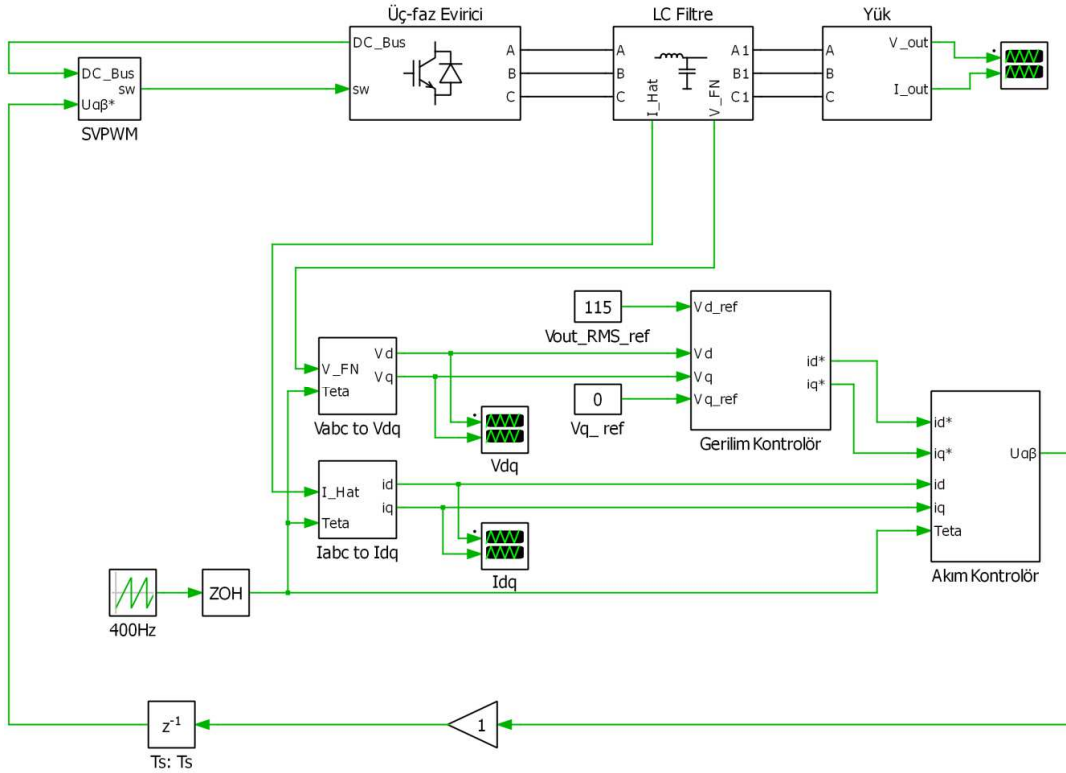
$$T_0 = 0 \quad (4.29)$$

Bu algoritmanın fiziksel etkisi, referans vektörün altıgenin içerisinde bulunduğu, çıkışın değişmediği ve lineerliği sürdüğü sürece çıkış geriliminin büyüklüğünü sabit tutar. Eğer referans vektör altıgenin limitlerini aşarsa çıkışın limitler içerisinde kalması için referans vektör altıgeni aşım miktarı kadar azaltılır.

5. BULGULAR VE TARTIŞMA

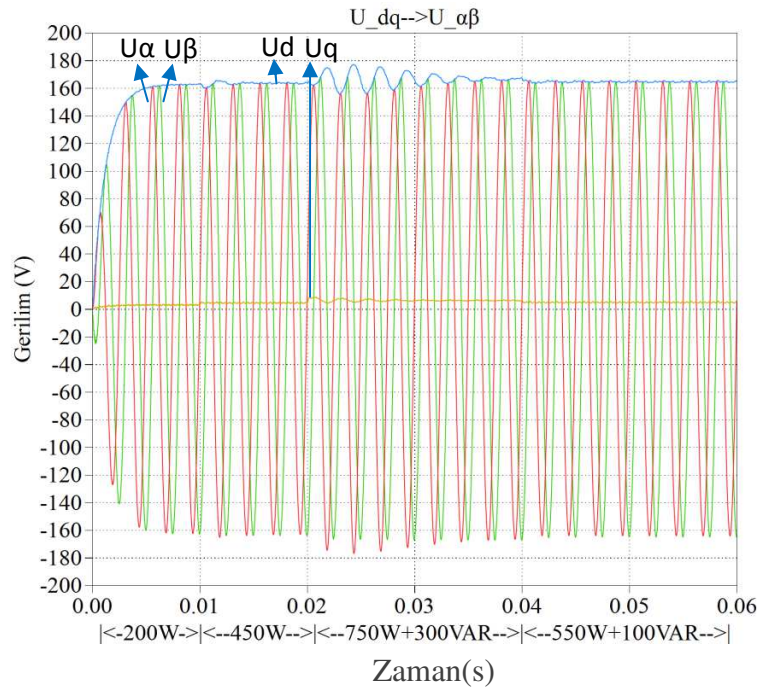
5.1. SVPWM'in Simülasyon Sonuçları

SVPWM tekniği 400 Hz temel frekanslı 115 V AC gerilim üretmek için üç faz evirici 1 kW güçte, 310 V DC gerilim ve 20 kHz anahtarlama frekansı şartları altında simülasyonu gerçekleştirilmiştir. Şekil 5.1'de devre şeması görülmektedir. Devre şeması, evirici kısmından, LC filtre, yük, SVPWM ve kontrol kısmından oluşmaktadır. Bobin akımı ve çıkış gerilimi okunarak Clarke ve Park dönüşümleriyle gerilim ve akım değişkenleri DC büyüklüklere çevrilir. Park ve ters Park dönüşümleri için gereken θ açısı frekansı 400 Hz olan testere dişi sinyalle elde edilmiştir. Gerilim kontrolünde d kanalı referansı 115 V, q kanalı referansı 0 V ayarlanıp çıkış gerilimlerine ait v_d ve v_q sinyalleri gerilim kontrolörüne giriş yaparak bu sinyaller PI kontrolör ile kontrol edilmektedir. Gerilim kontrolünün d kanalına ait çıkış sinyali akım kontrolörünün d kanalının referans sinyalidir. Benzer şekilde gerilim kontrolünün q kanalına ait çıkış sinyali akım kontrolörünün q kanalının referans sinyalidir. Akım kontrolünde bobin akımına ait i_d ve i_q sinyalleri geri besleme sinyali olarak giriş yapıp d ve q kanallarına ait sinyaller PI kontrolörle kontrol edilmektedir. Akım kontrolünün çıkış sinyallerine ters Park dönüşümü uygulayarak SVPWM için birbirine ortogonal olan AC referans sinyallere dönüştürülür. Kontrol sistemi gecikmesi eklenip SVPWM ile anahtarlama elemanları için kontrol sinyalleri üretilmiştir. Evirici kısmında kontrol sinyaline bağlı olarak DC gerilim AC gerilime dönüştürülmektedir.



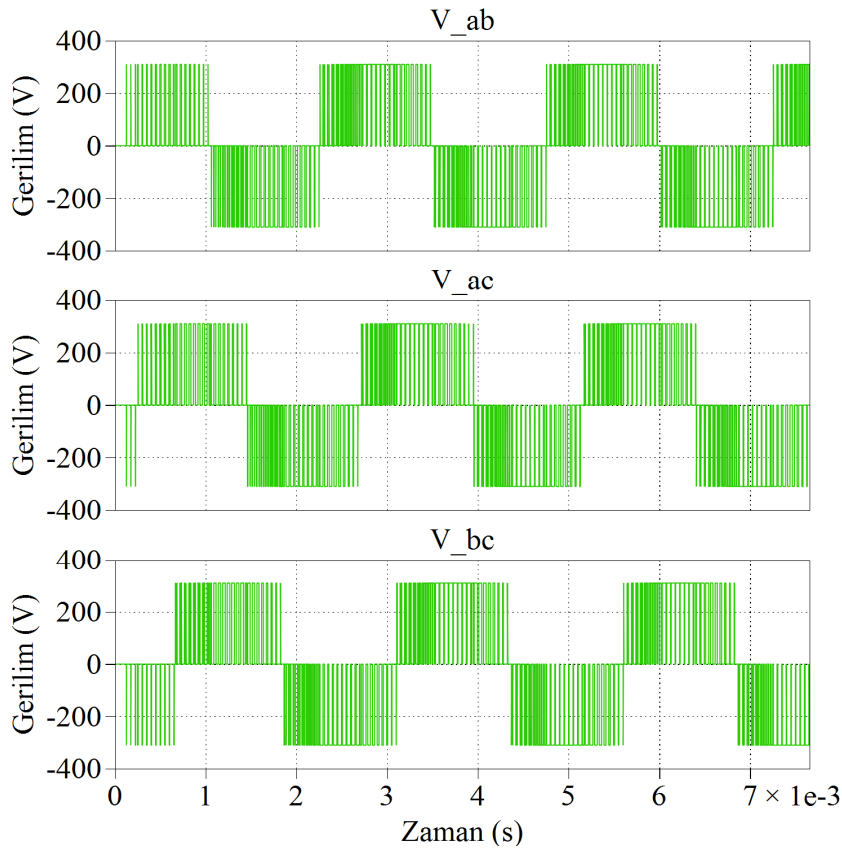
Şekil 5.1 Simülasyon Devre Şeması

Akım kontrolöründe PI kontrolörlerin çıkış sinyalleri olan U_d ve U_q sinyallerine ters Park dönüşümü uygulandığında Şekil 5.2'de görüldüğü üzere SVPWM'in referans sinyali olan U_α ve U_β sinyalleri elde edilmiştir.

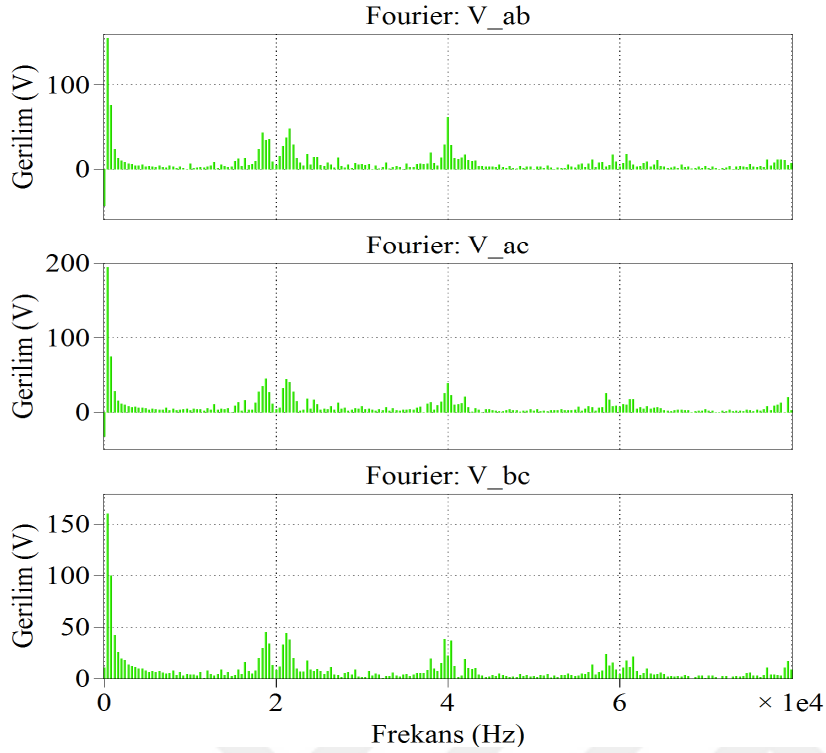


Şekil 5.2 Ters Park Dönüşümü

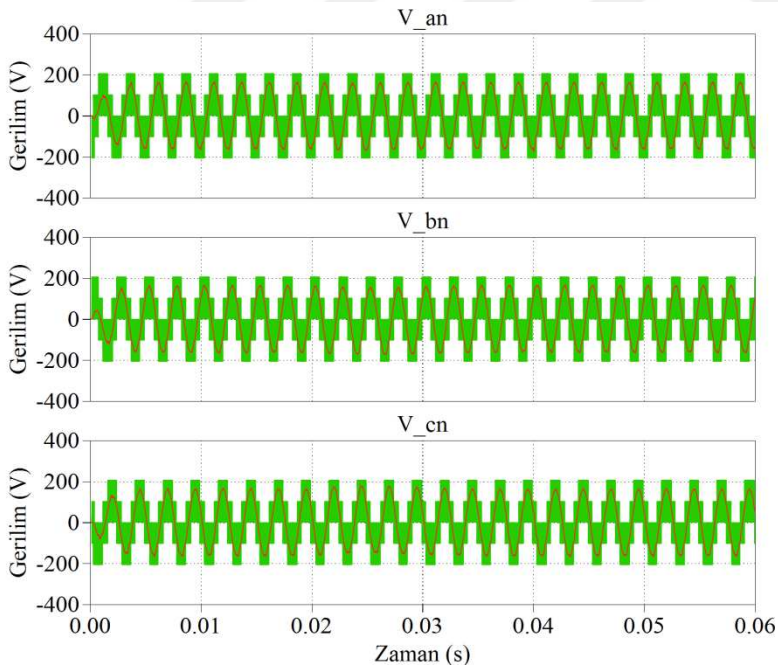
Şekil 5.3’de SVPWM uygulamasıyla evirici çıkışının faz-faz arası gerilimi ve Şekil 5.4’de faz-faz arası gerilimin harmonik spektrumu görülmektedir. Temel frekans olan 400 Hz’de ki harmonikler 277,07 V iken temel frekansın katlarındaki harmonikler sırasıyla 800 Hz’de 0,76V; 1200 Hz’de 0,09V’dur. Ayrıca anahtarlama frekansının katlarında da harmonikler oluşmaktadır. 20 kHz anahtarlama frekansındaki harmonikler 27,21 V mertebesindeyken anahtarlama frekansının katlarında sırasıyla 40 kHz’de 22,63 V; 60 kHz’de 3,00 V’dur. Tasarlanan devrenin toplam harmonik bozunumu %68’dir.



Şekil 5.3 Evirici Çıkışının Faz-Faz Arası Gerilimi

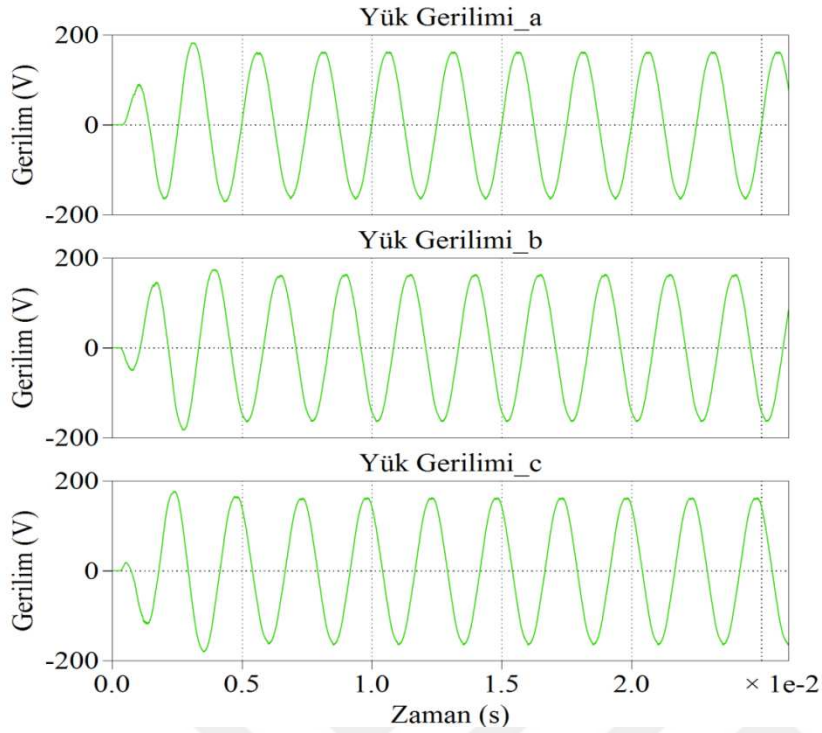


Şekil 5.4 Evirici Çıkışının Faz-Faz Arası Gerilimin Harmonik Spektrumu



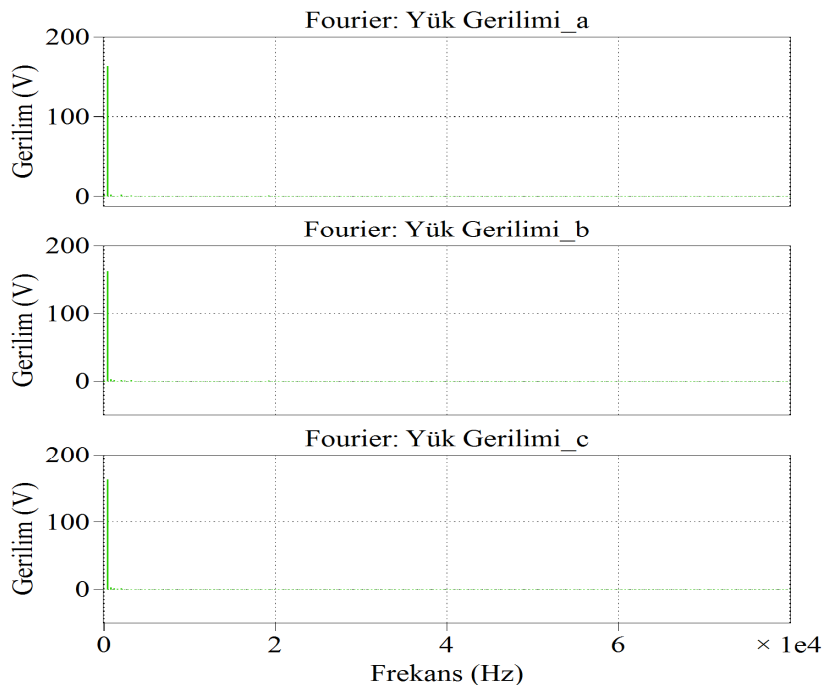
Şekil 5.5 Evirici Çıkışının Faz-Nötr Arası Gerilimi

Şekil 5.5’de sekiz adet gerilim vektörüyle oluşturulan SVPWM uygulamasının faz-nötr arası gerilimleri görülmektedir.



Şekil 5.6 Evirici Çıkışının Yük Gerilimleri

Şekil 5.6'da evirici çıkışında SVPWM ile üretilen PWM gerilimlerin LC alçak geçiren filtreden geçirildikten sonra yüksek frekanslı bileşenlerin süzülmesiyle oluşan yük gerilimleri görülmektedir.



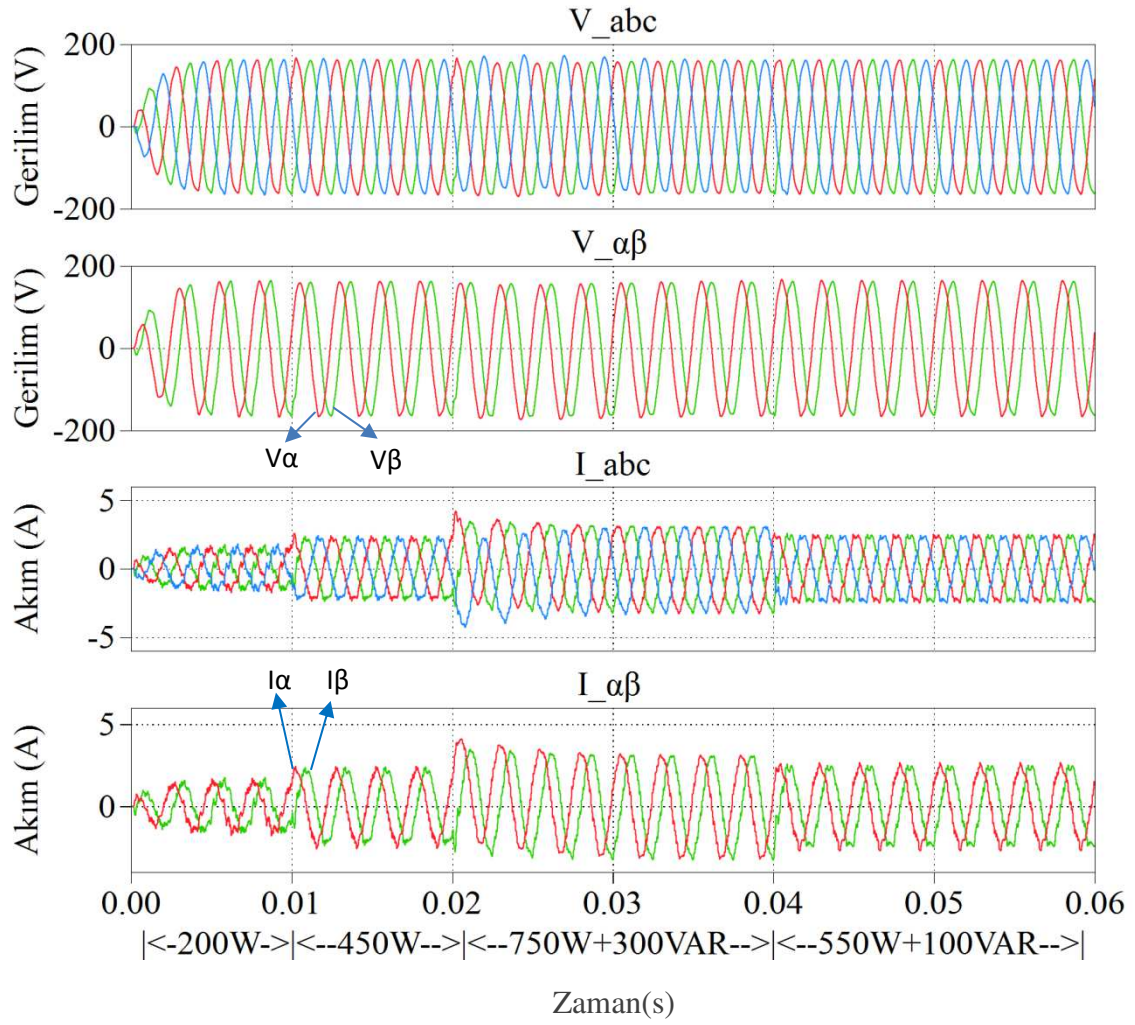
Şekil 5.7 Evirici Çıkışı Yük Gerilimlerinin Harmonik Spektrumu

Şekil 5.7’de 400 Hz’de ki harmonik 163.3 V iken temel frekansın katlarındaki harmonikler sırasıyla 800 Hz’de 1,68 V; 1200 Hz’de 0,54 V’dur. Ayrıca anahtarlama frekansının katlarında da harmonikler oluşmaktadır. 20 kHz anahtarlama frekansındaki harmonikler 0,033 V mertebesindeyken anahtarlama frekansının katlarında sırasıyla 40 kHz’de 0,011 V; 60 kHz’de 0,0004 V’dur olup toplam harmonik bozunum %1,5’dir

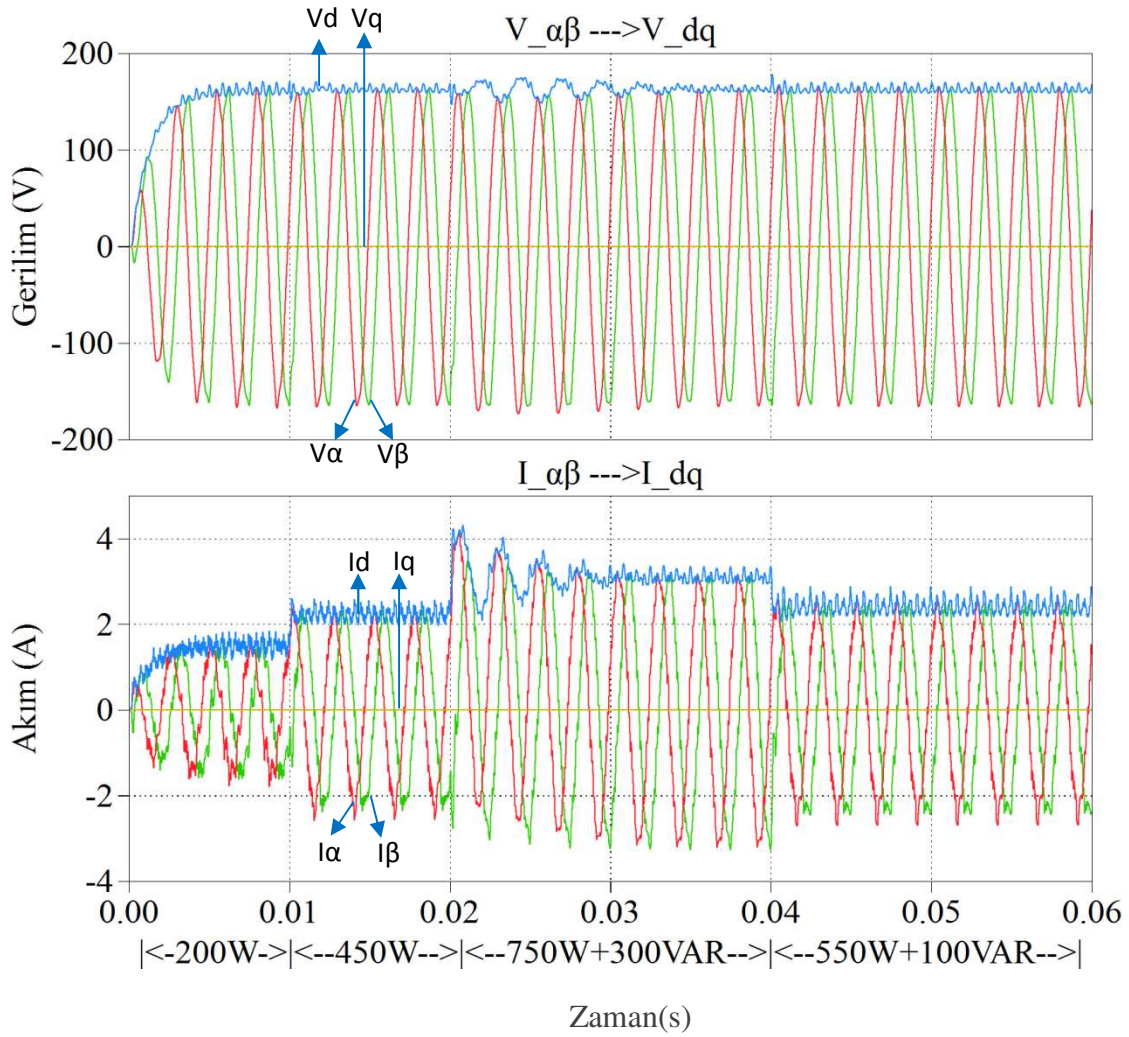
5.2. Tasarlanan Kontrol Stratejisinin Doğrulanması

Bu bölümde eviricinin tasarlanan kontrol yapısı ve stratejisini bilgisayar destekli simülasyon programıyla doğruluğu test edilecektir. Tasarlanan devre bir kaç alt devrenin kaskad bağlanmasıyla oluşmuştur (sabit referanstan döner referans eksene dönüşüm, gerilim ve akım kontrolörleri ve SVPWM). Her bir alt devre bireysel olarak çalışarak girişinde bulunan dataları işledikten sonra çıkışa vererek bir sonraki alt devreye datalar sağlamaktadır. Tasarlanan kontrol stratejisiyle simülasyonu yapılan sistemin sonuçları sürekli halde, ani yük değişimlerinde, rezistif ve endüktif yükler altında test edilerek elde edilmiştir. Simülasyon yapılan devrenin konfigürasyon şeması Şekil 5.1’de verilmiştir ve bu devrenin çıkış gerilim ve akımları 200 W, 450 W, 750 W+300 VAR, ve 550 W+100 VAR yük değerleri altında test edilecektir.

İlk adım olarak geri besleme için kullanılan üç faz gerilimler ve akımlar Clarke dönüşümü ile bir birine dik sabit referans ekseninde α ve β sinyallerine dönüştürülür. Şekil 5.8’de görüldüğü üzere sabit referans eksenindeki gerilim ve akım dalga formları (v_α, v_β ve i_α, i_β) Clarke dönüşümüyle elde edilir. Elde edilen bu sinyallerin frekansı sistemin frekansı olan 400 Hz’e eşittir. Burada v_α ve i_α , sinyalleri v_β ve i_β sinyallerine ortogonaldır. Sistemin çıkış gerilimi 115 V’da sabit olduğu için yük değişimlerinde v_α, v_β sinyallerinin seviyesi sabit kalırken i_α, i_β sinyallerinin seviyeleri yüke göre değişmektedir.



Şekil 5.8 Çeşitli Yük Altında Gerilimlerin ve Akımların Clarke Dönüşümü



Şekil 5.9 Çeşitli Yük Altında Gerilimlerin ve Akımların Park Dönüşümü

İkinci adımda Şekil 5.9’da Park dönüşümü ile sabit referans eksenindeki $\alpha\beta$ sinyalleri döner referans eksenindeki d ve q sinyallere çevrilir. Şekil 5.9’da sistemin gerilim ve akım sinyallerine ait olan v_α , v_β ve i_α , i_β sinyallerine Park dönüşümü uygulanarak elde edilen döner referans eksenindeki v_d , v_q ve i_d , i_q görülmektedir ve bu sinyaller ölçüm noktalarında çıkışın en yüksek değerleriyle doğrudan ilişkilidir. Park dönüşümünün yapılmasındaki amaç sabit referans eksenindeki AC (α, β) sinyalleri, döner referans ekseninde DC (d, q) sinyallere çevirmektir. Bu aşama eşitlik (3.26) ve (3.27)’de verilen matematiksel işlemlerle gerçekleştirilir. Şekil 5.9’da döner referans eksenindeki gerilim ve akım bileşenlerinin DC seviyeleri görülmektedir. Ayrıca v_q ve i_q bileşenlerinin sıfır olduğu görülmektedir. Clarke ve Park dönüşümleri sayesinde gerilim ve akımın DC bileşenleri (v_d ve i_d), sabit referans ekseninde sırasıyla gerilim ve akımın değerlerini temsil

etmektedir. Böylece geri besleme sinyalleri, zamana bağlı olmayan sinyallere dönüşür. Buda dc-dc dönüştürücünününe benzer bir kontrol yapısının tasarlanmasına izin verir.

Rezistif yüklerde sistem kendini daha hızlı toparlarken, endüktif yük değişimlerinde sistemin toparlanması yükün yapısından dolayı rezistif yüke göre daha uzun sürmektedir.

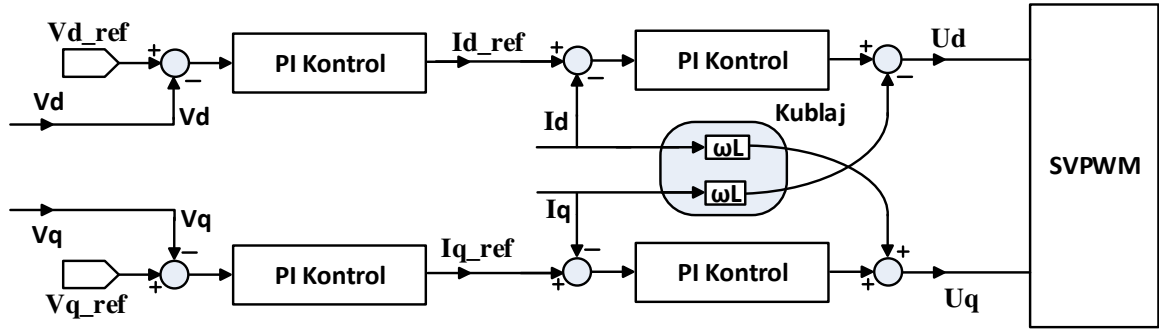
5.3. Deneysel Sonuçlar

Deneysel sonuçların ana amacı, tasarlanan eviricinin performansını göstermektir. Yük akım, çok küçük değerlikli şönt direncin devreye seri bağlanmasıyla ölçülmüştür. Bu çalışmada örnekleme frekansı, anahtarlama frekansına eşitlendiğinden 400 Hz'lik temel frekansta bir periyot için örnekleme sayısı eşitlik (5.1)'deki hesaba göre 50 adet hesaplanmıştır.

$$\text{Örnekleme sayısı} = \frac{\text{Örnekleme frekansı}}{\text{Temel frekans}} = \frac{20kHz}{400} = 50 \text{ adet} \quad (5.1)$$

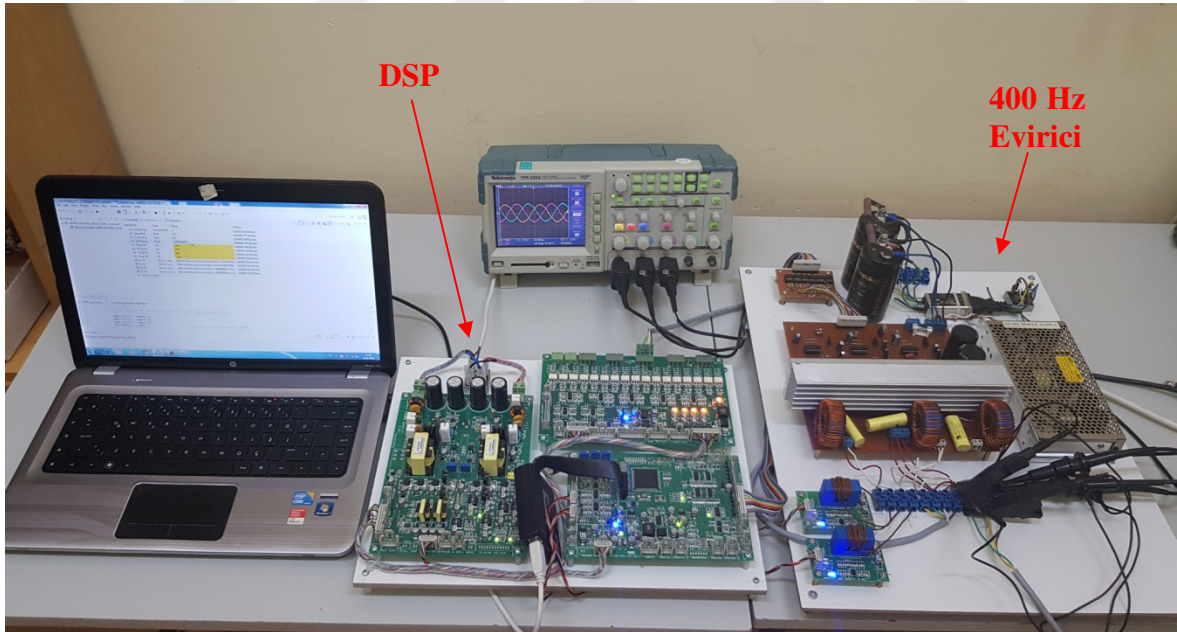
Örnekleme sayısı çok düşük olduğu durumlarda kontrolörün çıkış geriliminde meydana gelen bozuklukları tam olarak algılayamamasına veya örnekleme frekansından daha kısa sürede oluşan bozuklukları hiç algılanmamasına sebep olacaktır. Ayrıca örnekleme sayısının düşük olması sinüzoidal çıkış gerilimi üzerinde dalgalanma (ripple) oluşmasına ve toplam harmonik bozunumlarının artmasına sebep olacaktır. Örneklenecek olan gerilim ve akım dalga formları önce mikro işlemcinin okuyabileceği gerilim seviyelerine düşürüldükten sonra analog-dijital dönüştürücü (ADC) kullanarak dijital ortama aktarılır.

Kublaj terimlerini içeren kontrolör yapısı Şekil 5.10'da iki kanal (d ve q kanalı) olarak görülmektedir. Her bir kanalın gerilim çevriminde ve akım çevriminde PI kontrolör kullanımıyla gerilim çevriminden ve akım çevriminden oluşmaktadır. Gerilim kontrolü, eviricinin çıkış gerilimini ayarlayan referans sinyalle sağlanır. Gerilim geri besleme sinyalleri (v_d ve v_q) referans değerler (v_{d_ref} ve v_{q_ref}) ile karşılaştırılır. v_{d_ref} 115 V ayarlanırken v_{q_ref} bileşeni 0 V'a ayarlanmıştır. Her bir kanalda gerilim çevriminin sonucu akım çevrimine referans sinyal olarak beslenir. Kublaj terimlerinde i_d ve i_q akım bileşenleri bobin değerinden dolayı sisteme bir miktar etkide bulunur.



Şekil 5.10 Kublaj Terimlerini İçeren Kontrolör Yapısı

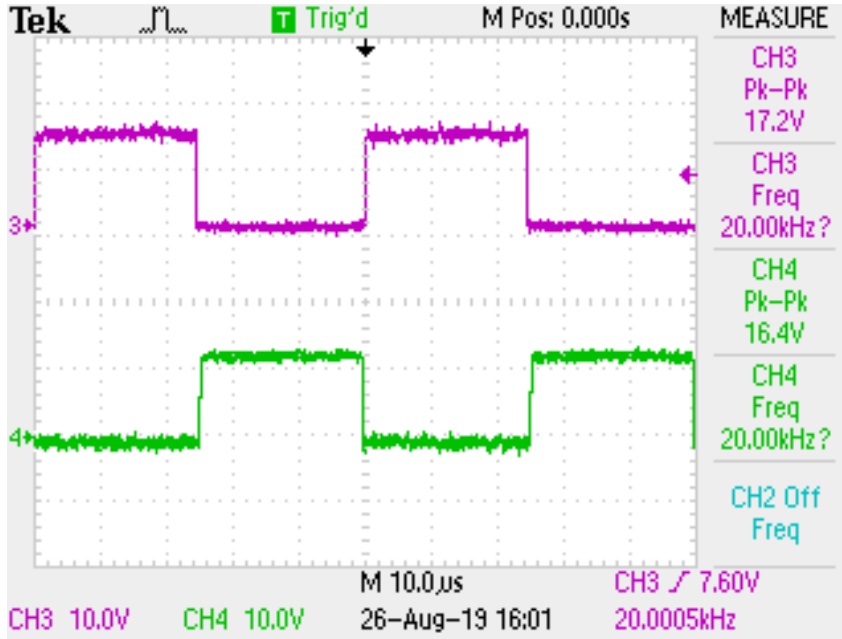
Şekil 5.11 DSP kontrol kartını, filtre ve evirici devresini, çıkış gerilimini ve akımını ölçen ölçüm devresini içeren deney düzeneği görülmektedir. Amaçlanan kontrol tekniğinin deneysel testleri tasarlanan 1 kW üç faz evirici ile gerçekleştirilmiştir. DC gerilim 310 V'a ayarlanmıştır. Anahtarlama frekansının dalgalanmalarını sönümlemek için filtre bobini $L=0,8$ mH ve filtre kondansatörü 3 uF kullanılmıştır.



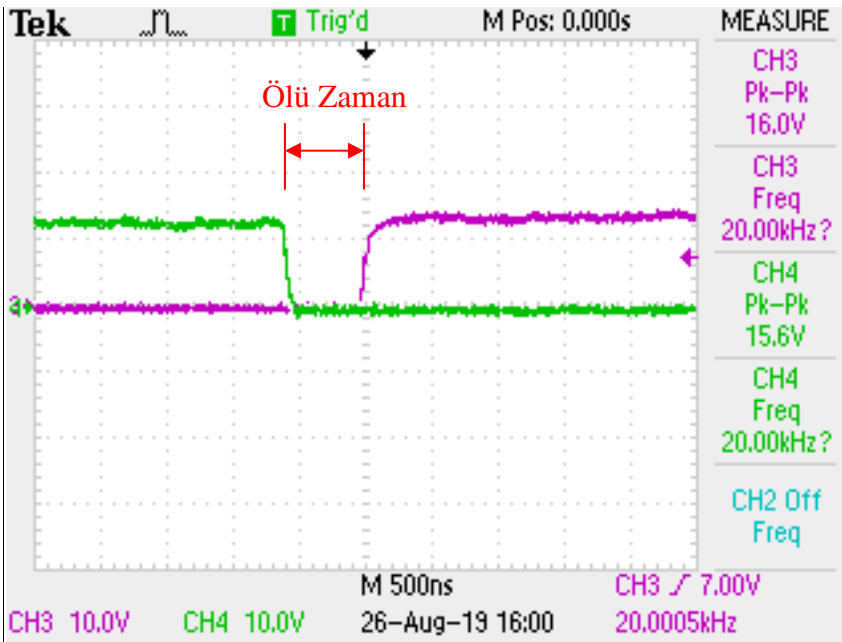
Şekil 5.11 Deney Düzenekinin Genel Görünümü

Üç fazlı eviricinin sırasıyla A fazına ait anahtarlama elemanlarının PWM sinyalleri Şekil 5.12'de görülmektedir. Bu sinyaller pozitif ve negatif gerilim arasında değişen ve darbe genişliği istenilen çıkış gerilimi ve frekansına göre değişebilen yüksek frekanslı

darbelerin peş peşe dizilmesiyle oluşmaktadır. Darbe genişliği PWM'in doluluk oranıyla orantılıdır. Şekil 5.12'de üstte görülen PWM sinyalleri +DC barasına bağlı olan IGBT'ye ve altta görülen PWM sinyalleri -DC barasına bağlı olan IGBT anahtarlama elemanlarına aittir. Bu iki PWM arasındaki sıfır volt değerindeki boşluk 0.6 mikro saniye genişliğinde ki ölü zamandır.



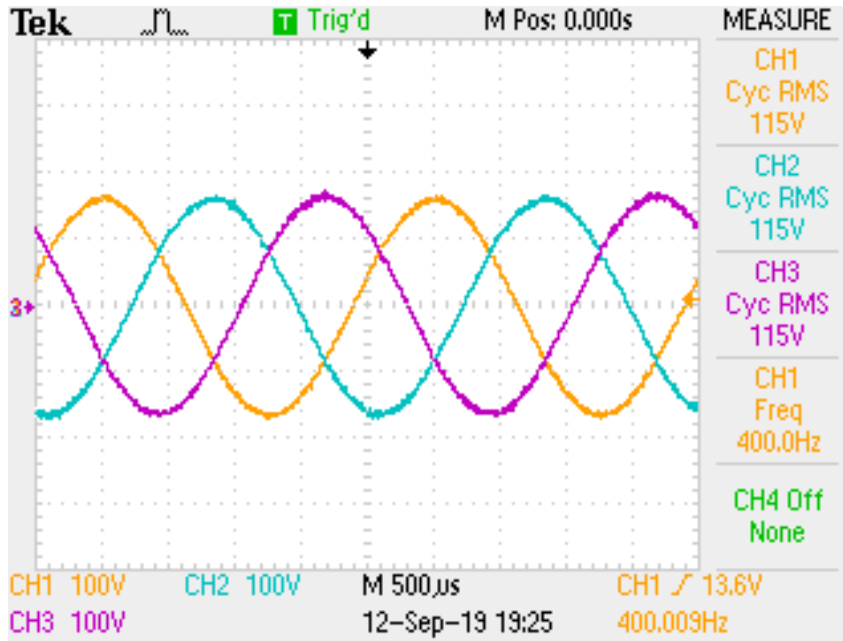
(a)



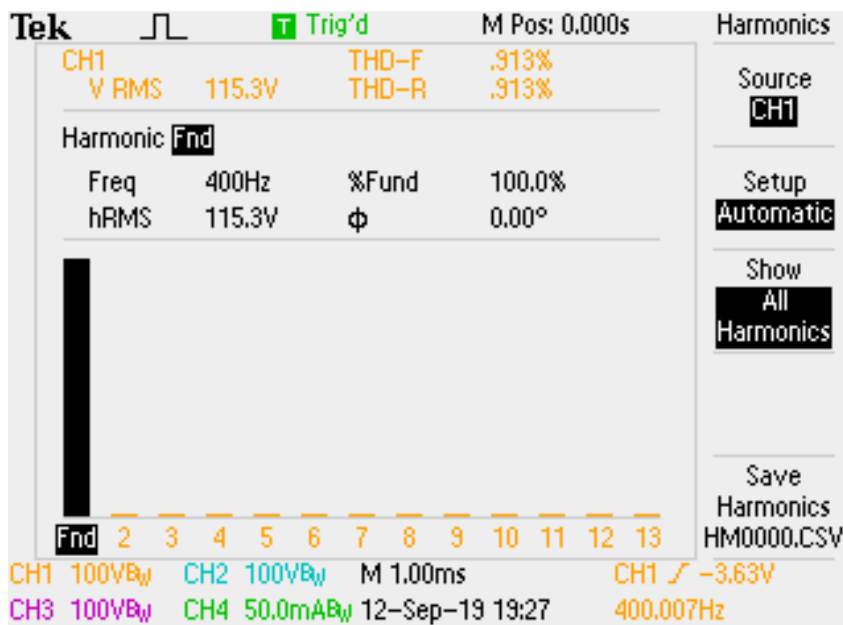
(b)

Şekil 5.12 PWM Sinyalleri a) A Fazı İçin PWM Sinyalleri b) PWM Sinyalindeki Ölü Zaman (Dikey Eksen: 10 V, Yatay Eksen: 5 µs)

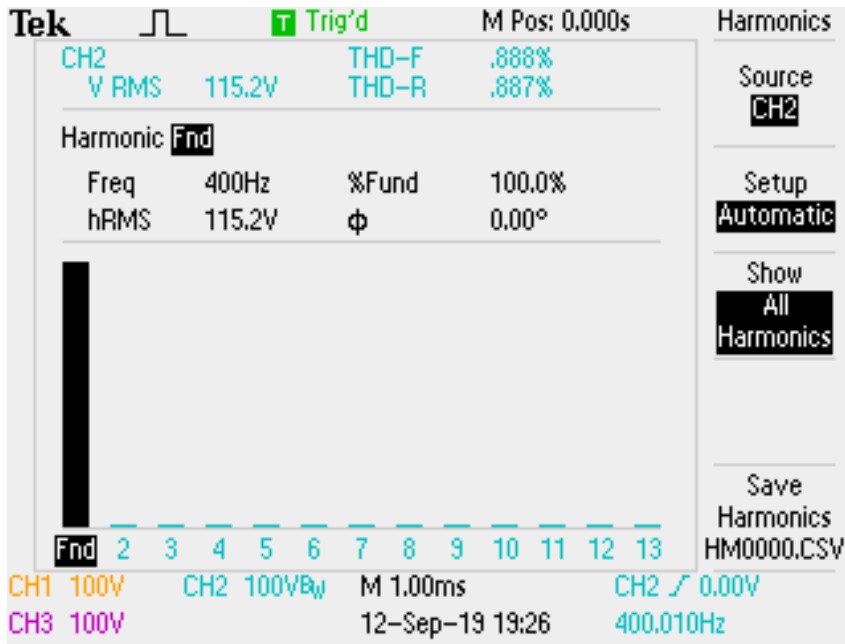
Eviricinin her bir fazına ait çıkış gerilimleri tam yük altında Şekil 5.13’de görüldüğü üzere RMS değerleri 400 Hz’de 115 V’dur. Ayrıca sırasıyla A fazına ait harmonik değer %0,91; B fazına ait harmonik değer %0,88 ve C fazlarına ait harmonik değer %0,96 olup Şekil 5.14’de görülmektedir.



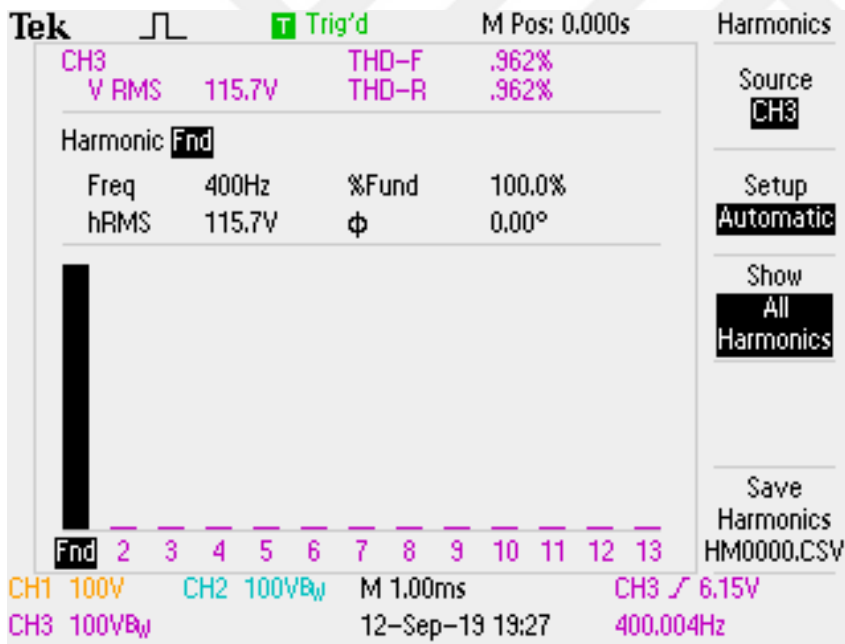
Şekil 5.13 Tam Yük Altında (1 kW) Faz-Nötr Arası Çıkış Gerilimleri (Dikey Eksen: 100 V, Yatay Eksen: 500 µs)



(a)



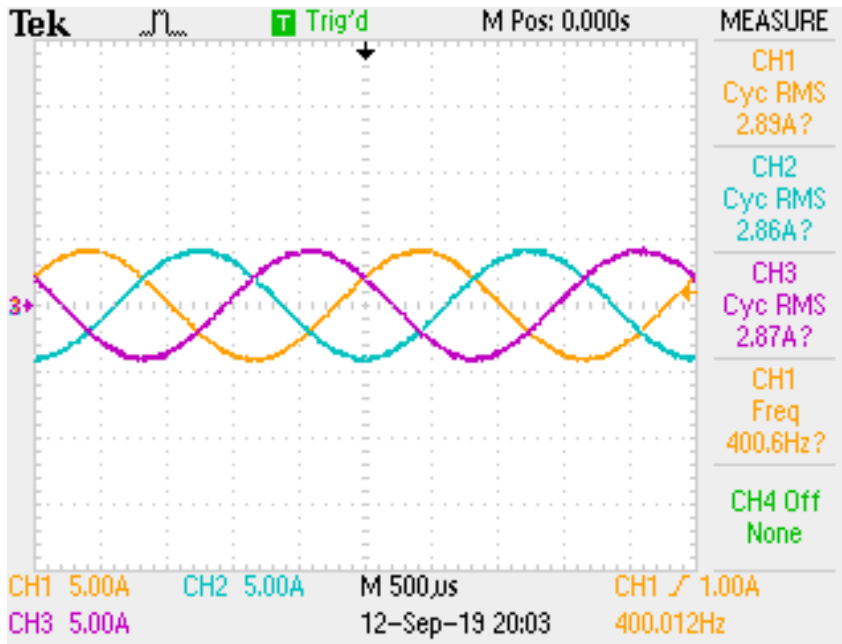
(b)



(c)

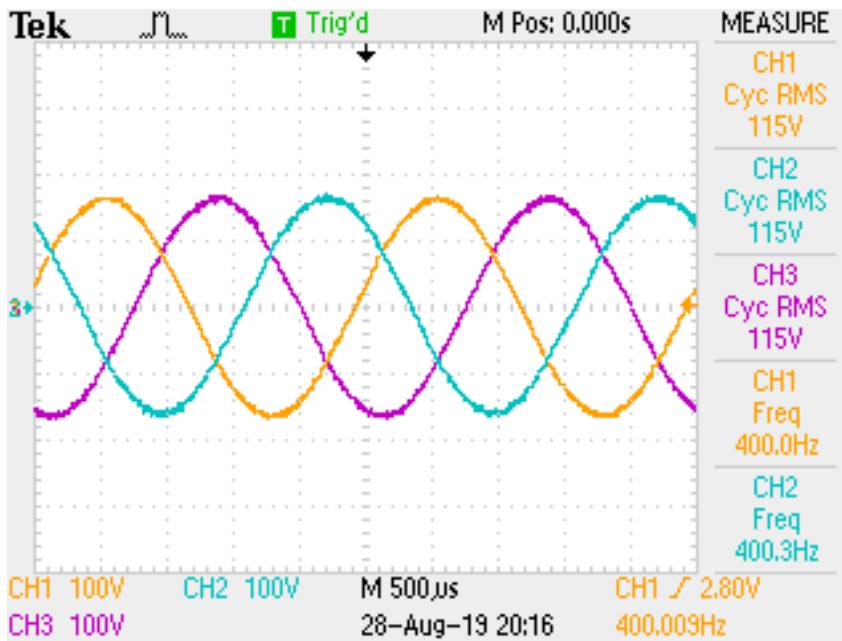
Şekil 5.14 Tam Yük Altında (1 kW) Faz-Nötr Arası Çıkış Gerilimlerinin Harmonik Değerleri a) A Fazı b) B Fazı ve c) C Fazı

Şekil 5.15'da tasarlanan eviricinin çıkışına 1000 Watt'lık rezistif yükün bağlanmasıyla tam yük altında çalıştırılan eviricinin her bir fazının çıkış akımları görülmektedir.



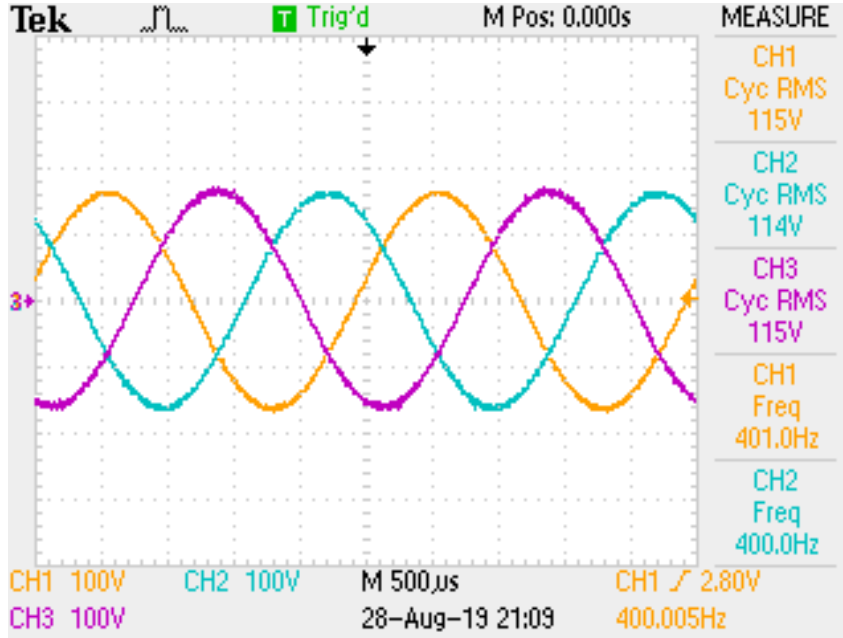
Şekil 5.15 Tam Yük Altında (1 kW) Yük Akımları (Dikey Eksen: 5 A, Yatay Eksen: 500 μ s)

Şekil 5.16'da Evirici çıkışına 450 Watt'lık rezistif yük bağlanmasıyla oluşan evirici çıkış gerilim dalga şekilleri gösterilmiş olup çıkış gerilimlerinin A fazına ait harmonik değer %0,97; B fazına ait harmonik değer %1,14 ve C fazlarına ait harmonik değer %1,00'dir.



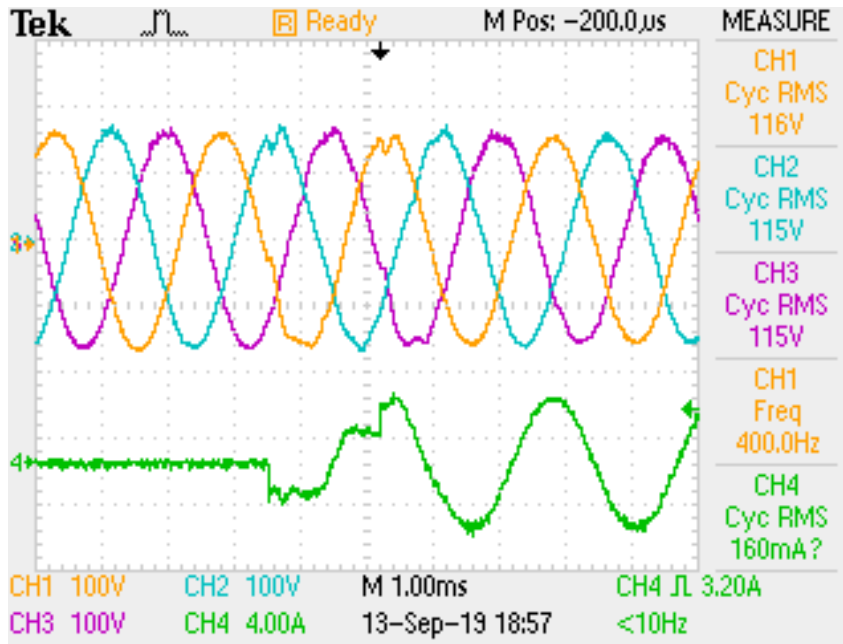
Şekil 5.16 450 W Yük Altında Faz-Nötr Arası Çıkış Gerilimleri (Dikey Eksen: 100 V, Yatay Eksen: 500 μ s)

200 Watt'lık rezistif yük bağlanmasıyla oluşan evirici çıkış gerilimi Şekil 5.17'de gösterilmiş olup çıkış gerilimlerinin A fazına ait harmonik değer %0,75; B fazına ait harmonik değer %0,84 ve C fazlarına ait harmonik değer %0,82'dir.

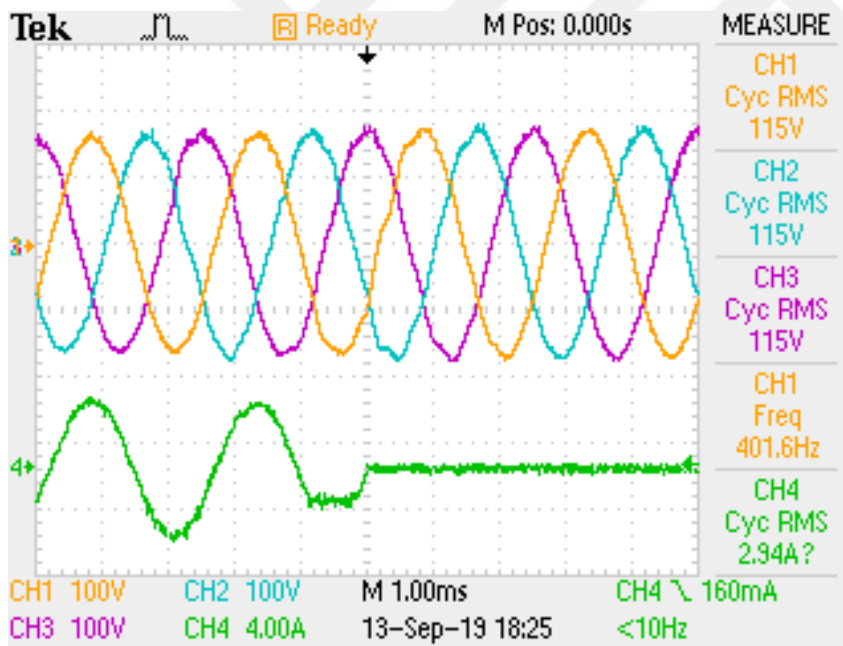


Şekil 5.17 200 W Yük Altında Faz-Nötr Arası Çıkış Gerilimleri (Dikey Eksen: 100 V, Yatay Eksen: 500 µs)

Eviriciye ani yük değişimi uygulamak ve yük değişimi esnasında çıkış geriliminin tepkisini gözlemlemek, eviricinin kararlı bir çıkış gerilimi üretip üretmediğini, akımdaki ani değişikliğe ne kadar hızlı tepki verebileceğini kontrol etmenin hızlı ve kolay yoludur. Aynı zamanda kontrol çevriminin kararlılığı, eviricinin yük düzenlemesi ve devre tasarımıyla ilgili potansiyel problemlere ışık tutar. Yüksüz ve tam yük arasında yük değişim testini yapabilmek için bir adet üç fazlı röle yüke seri olarak bağlanmıştır. Eviricinin aniden yüksüz konumdan tam yüke çıkarılıp indirilmesiyle oluşan faz nötr arası gerilimlerin test sonuçları Şekil 5.19'da görülmektedir. Burada CH4, CH1 kanalına bağlanmış olan A fazının yük akımıdır.



(a) (Dikey Eksen: 100 V ve 4 A, Yatay Eksen: 1 ms)



(b) (Dikey Eksen: 100 V ve 4 A, Yatay Eksen: 1 ms)

Şekil 5.18 Geçici Hal Testi a) Yüken Devreye Girmesi b) Yüken Devreden Çıkması

Şekil 5.18'dan görüldüğü üzere yükün aniden devreye girdiği esnada eviricinin çıkış geriliminde yaklaşık 20 V gerilim düşmesi yaşanmış ve buna karşılık tasarlanan kontrolör yaklaşık 2 ms içerisinde çıkış gerilimini düzelterek hızlı bir dinamik tepki göstermiştir. Yüken aniden devreden çıkması durumunda çıkış gerilimde 10 V yükselme

sadece bir periyot içerisinde düzeltilerek minimum düzeyde tutulmuştur. Bu da eviricinin güzel bir dinamik yapıya sahip olduğunu göstermektedir.

Evirici 1 kW yük altında girişinden 1006,5 W güç çekmekte olup evirici çıkışı A fazında 298,35 W; B fazında 297,81 W ve C fazında 302,5 W güç sağlamaktadır. Bu verilere göre eşitlik (5.2)'deki hesaplama göre evirici verimliliği %89,2 olarak bulunmuştur.

$$\text{Evirici Verimliliği} = \frac{\text{Çıkış Gücü}}{\text{Giriş Gücü}} = \frac{298,35 + 297,81 + 302,5}{1006,5} = \%89,2 \quad (5.2)$$

Yukarıdaki sonuçlardan, gerilim ve akım dalga formları, periyodik bir şekilde sabit tepe değerli gerilim ve güç faktörüne sahiptir. Rezistif yükler için çıkış akımı eviricinin çıkış gerilimini etkilememektedir. Tasarlanan kontrol sistemi, yük değişimlerine bakmaksızın evirici çıkışında sabit 115 V 400 Hz AC gerilim üretmiş olup, tam yük altındaki THD % 0,96'dır. Evirici, tam yükün devreye girmesi veya çıkması durumunda çıkış gerilimindeki 20 V'luk gerilim düşmesi ve yükselmelerine 2 ms içerisinde düzelterek hızlı bir dinamik tepki göstermiştir. Evirici istenilen bu özelliklere sahip AC çıkış gerilimini MIL-STD-704F standardına uygun şekilde üretilmiştir.

6. SONUÇ VE ÖNERİLER

Uçak sistemlerinde evirici uygulamaları için performans gereksinimleri sürekli güncellendiği için üç faz eviriciler ve kontrolörleri sürekli gelişim göstermektedir. Daha önceki çalışmalarda, çeşitli avantajlar sağlayan birçok kontrolör stratejisi sunulmuştur. Yüksek hızlı gömülü mikroişlemcilerin ve dijital sinyal işlemcilerin ortaya çıkmasıyla, döner referans ekseninde çalışabilen kontrol cihazları, yüksek hassasiyet gerektiren üç fazlı evirici uygulamaları için tercih edilir bir çözüm olmuştur. Ancak döner referans ekseninde çalışabilecek tek fazlı eviricinin kontrolör tasarımı oldukça karmaşıktır. AC sinyallerin, Clarke ve Park dönüşümünün kullanımıyla DC sinyallere çevrilmesi kontrol cihazlarını değerlendirmek ve tasarlamak için çok faydalı bir araç olduğu bulunmuştur. Zamanla değişmeyen sistemlerin kontrolü, zamanla değişen sistemlerin kontrolünden daha kolay olduğu için yüksek performanslı üç faz evirici uygulamalarında döner referans eksenin kullanımı tercih edilmiştir. Clarke ve Park dönüşümü kullandıktan sonra gerilim ve akım dalga formlarının mikroişlemciye temsil eden sinyalleri zamanla değişmeyen sinyaller olmaktadır. Bu sinyaller, akımın ve gerilimin temel bileşenlerini zamanla değişmeyen sinyal olarak görülmesini sağlar ve sürekli hal hatasını ortadan kaldırmak için PI kontrolörün integral teriminin kullanılmasına izin verir.

Çoğu durumda, tek fazlı sistemlerdeki gelişmeler üç fazlı sistemlerdeki gelişmeleri takip etmiştir. Buna göre, bu tez uçak sistemlerinde kullanılmak üzere üç fazlı eviricileri kontrol etmek için bir tür senkronize döner referans eksen yöntemi önermektedir ve aşağıdaki konulara özellikle dikkat çekilmiştir:

- **Evirici Modellemesi:** Üç fazlı evirici modellemesi döner referans eksene dayanmaktadır. Sonuç olarak, üç fazlı evirici modeli iki paralel kanal (d ve q kanalları) olarak temsil edilir. Bu nedenle, evirici modeli d ve q kanalları arasındaki kublaj terimlerini ortaya çıkarır.
- **Geri Besleme Sinyallerinin Dönüşümü (Clarke ve Park Dönüşümü):** Sınırlı hesaplama karmaşıklığı gerektiren ve zamanla değişen sinyallerin zamanla değişmeyen sinyallere dönüştürülmesine dikkat çekilmiştir.

- **Kontrolör Yapısı:** Dönüşümden sonra akım ve gerilim geri besleme sinyalleri, d ve q kanallarında (kuplaj terimleri dahil) zamanla değişmeyen bileşenler haline gelir. Her kanal bir akım çevrimi ve bir gerilim çevriminden oluşur. d ve q kanalları arasındaki kuplaj terimleri kontrolör içerisinde ayrıştırılır. Bu ayrışım, bir dq kontrol cihazının alternatif bir uygulamasına izin verir. Ayrıca d ve q kanallarındaki zamanla değişmeyen sinyaller PI kontrolör ile kontrol edilmesi dönen referans ekseninde düşük maliyetli ve yüksek performanslı üç fazlı evirici uygulamalarında iyileşmeler sağlar.
- **PWM Tekniği:** Bu tezde üç fazlı eviriciler için SVPWM algoritması araştırılarak anahtarlama elemanları için gerekli anahtarlama sinyalleri SVPWM tekniği kullanılarak üretilmiştir. Amaçlanan SVPWM algoritması test edilmiş üç faz eviricide kullanılarak DC bara geriliminin %15 daha verimli kullanılmasına imkân sağlamıştır.

6.1. Tezin Genel Katkıları

Bu tezde, evirici birimlerinin modellenmesine, kontrolüne ve analizine odaklanan, simülasyon ve deneysel sonuçlar aşağıdaki adımlara göre sunmuştur:

- 1) Döner referans eksen tabanlı bir teknik kullanarak üç fazlı evirici devrelerinin modellenmesi ve analizi,
- 2) Döner referans eksene dayalı üç faz eviriciler için kontrolör tasarımı yapmak ve PI kontrolör performansının artırılması,
- 3) Önceki çalışmalara kıyasla kontrol işlemlerine daha az bir hesaplama yükü yükleyen üç fazlı evirici için bir kontrolör yapısının elde edilmesi,
- 4) Daha düşük maliyetli DSP mikroişlemcileri, daha uygun ve kullanışlı olup, eviricinin kontrolü daha hızlı ve kolaydır,
- 5) Clarke ve Park dönüşümleriyle evirici fonksiyonlarının analizi,
- 6) DSP ve üç faz evirici devresi kullanılarak pratik bir deneysel devrenin kurulumu gerçekleştirildi. Deney prototipi çeşitli koşullar altında test edildi ve deneysel test sonuçları, simülasyonlardan elde edilen performansı onaylayıp doğrulamaktadır.

Sonuç olarak, bu tez çalışmasında uçak ünitelerinin yer sistemlerinde test edilebilmesi için MIL-STD-704F standardına uygun üç faz 1 kW gücünde bir evirici tasarımı için çeşitli filtre topolojilerinden bahsedilerek LC filtre tasarımı gerçekleştirilip bobin değeri 0,8 mH kondansatör değeri 3 μ F olarak bulunmuştur. Evirici için kontrol stratejileri tartışılmış kaskad bağlı PI kontrolör tasarlanmıştır. Ayrıca evirici sistemi modellenmiş ve kontrol tasarımı simülasyon ve deneysel sonuçlarla doğrulanmıştır. Anahtarlama elemanlarına ait PWM sinyallerinde 0,6 μ s ölü zaman tutarak yapılan deneysel sonuçlara göre evirici yük testlerinde sabit 115 V 400 Hz gerilim üreterek tam yük altında THD'si %0,96; 450 W yük altında %1,14 ve 200 W yük altında %0,84 THD elde edilerek MIL-STD-704F standardına göre %5'in altında tutulmuştur. Ani yük değişim testlerinde 1 kW yükün devreye girmesiyle oluşan gerilim düşümünü tasarlana kontrolör 2 ms içerisinde 20 V'luk farkı düzeltmiş ve 1 kW yükün devreden çıkmasıyla oluşan gerilim yükselmesini bir periyotta düzelterek hızlı bir dinamik tepki göstermiştir. Ayrıca tasarlanan prototip eviricinin verimi %89,2 çıkmıştır.

6.2. Gelecek Çalışmalar

Bu çalışmada tasarlanan evirici, uçak üniteleri için güç üreten sistemlerin küçük bir parçasıdır. Evirici sistemlerinin tasarlanması ve geliştirilmesi için önemli miktarda araştırma yapılmış olmasına rağmen, daha fazla iyileştirme için hala araştırılacak konular bulunmaktadır.

1. Bu tez, lineer olmayan yüklere yönelik döner referans ekseninde kontrol sisteminin tasarlanmasına ve performansının geliştirilmesine yönelik ön ayak olur.
2. Sert anahtarlama yarı iletken elemanların iletme veya kesime geçmesi esnasında akım ve gerilimin aynı anda bulunması nedeniyle oluşan anahtarlama kayıplarını azaltarak yüksek anahtarlama frekanslarında çalışmaya imkân veren yumuşak anahtarlama tekniğinin geliştirilmesine imkân sağlar,
3. Yüksek frekanslarda çalışan lineer ve lineer olmayan yükler için toplam harmonik bozunum değerinin düşürülmesi amacıyla gelecek çalışmalara kapı açar.

KAYNAKLAR DİZİNİ

- Jiang, S., 2013, Advanced Inverter Control For Uninterruptible Power Supplies and Grid-Connected Renewable Energy Applications, Ph.D thesis, Michigan State University, 186 p.
- Tamyurek, B., 2013, A High-Performance SPWM Controller for Three-Phase UPS Systems Operating Under Highly Nonlinear Loads, IEEE Transactions On Power Electronics, Vol. 28, No.8.
- Mattavelli, P., Buso, S., 2006, Digital Control in Power Electronics, Morgan & Claypool Publishers, p.48-57, 81-107, 115-121.
- Dong, D., 2009, Modeling and Control Design of a Bidirectional PWM Converter for Single-phase Energy Systems, M.Sc thesis, Virginia Polytechnic Institute and State University. 114 p.
- Zhang, R., 1998, High Performance Power Converter Systems For Nonlinear and Unbalanced Load/Source, Ph.D thesis, Virginia Polytechnic Institute and State University, 335 p.
- Brewer, J, Jr., Bagha, K., 2010, High Voltage Switched-Mode Power Supply for Three-Phase AC Aircraft Systems, Senior Project, California Polytechnic State University, 78 p.
- Dash, K, T., 2013, Modeling And Control Of 3- Φ Grid Connected Inverter System For Distributed Power Generation System, M.Sc thesis, National Institute of Technology, 55 p.
- Rodriguez, J., Cortes, P., 2012, Predictive Control Of Power Converters and Electrical Drives, A John Wiley & Sons Ltd.Publications p.5-38.
- Çetinkaya, S., 2006, Repetitive Control of a Three Phase Uninterruptible Power Supply with Isolation Transformer, M.Sc thesis, Middle East Technical University, 184 p.
- Ünal, S., 2009, Üç Fazlı Eviricinin Bozucu Gözlemci Tabanlı Kontrol Uygulaması, Yüksek Lisans Tezi, Fen Bilimleri Enstitüsü Yıldız Teknik Üniversitesi, 96 s.
- Jung W. J., 2005, Space Vector PWM Inverter, The Ohio State University, 35 p.
- Freijedo, D. F., Vidal, A., Yepes, G.A., vd., 2018, Tuning of Synchronous-Frame PI Current Controllers in Grid-Connected Converters Operating at a Low Sampling Rate by MIMO Root Locus, IEEE Transactions on Industrial Electronics 62 (8), 5006 - 5017.

KAYNAKLAR DİZİNİ (devam)

- Wang, Y., Wang, W., Wang, C., vd., 2016, Coupling Analysis on Current Control at Low Switching Frequency for the Three-Phase PWM Converter Based on RGA and a Novel Output Feedback Decoupling Method, IEEE Transactions on Industrial Electronics 63 (11), 6684 - 6694.
- Cherati, M. S., Azli A. N., Ayob, M.S., vd., 2011, Design of a Current Mode PI Controller for a Single-phase PWM Inverter, IEEE Applied Power Electronics Colloquium (IAPEC) 18-19 April 2011.
- Golestan, S., Monfared, M., Guerrero, M. J., vd., 2011, D-Q Synchronous Frame Controller for Single-Phase Inverters, IEEE 2011 2nd Power Electronics, Driver Systems and Technologies Conference 16-17 Feb. 2011.
- PSIM and Typhoon-HIL, 2017, 3 Phase Inverter Design with Rapid Control, s.24, 27,31.
- Akin, B., Bhardwaj, M., Sensorless Field Oriented Control of 3-Phase Permanent Magnet Synchronous Motors Using 2833x, 2013, Texas Instruments, Application Report SPRABQ4.
- Bhardwaj, M., 2013, Software Phase Locked Loop Design Using C2000 Microcontrollers for Three Phase Grid Connected Applications, 2013, Texas Instruments, Application Report SPRABT4A.
- Anonim, 2009, TMS320x2833x, 2823x Enhanced Pulse Width Modulator (ePWM) Module Texas Instruments, Application Report SPRUG04A-July 2009.
- Anonim, 2017, TIDM-HV-1PH-DC AC Voltage Source Inverter Reference Design, Texas Instruments, Application Report TIDUAY6D-November 2015.
- Yuan, L. C. Q., 2011, Vector Control of an Induction Motor Based on a DSP, M.Sc thesis, Chalmers University of Technology, 86 p.
- Alsharif, M. A. O., 2014, Neutral Point Inverter Controller Using H Infinity Techniques, M.Sc thesis, Universiti Tun Hussien, 36 p.
- Brezina, L., Brezina, T., 2011, H-Infinity Controller Design for a DC Motor Model with Uncertain Parameters, Engineering Mechanics, Vol.18, 2011, No.5/6, p. 271-279.
- Passion, M. K., Yurkovich, S., 1998, Fuzzy Control, Addison Wesley, p. 10, 11.
- Mengi, Ö. O., Altaş, H. İ., 2012, Fuzzy Logic Control for a Wind/Battery Renewable Energy Production System, Tübitak, Vol. 20, No.2, p.192, 193.

- Hojabari, M., Hojabari, M., Toudeshki, A., 2015, Passive Damping Filter Design Application for Three Phase PV Grid-Connected Inverter, International Journal of Electrical, Electronics and Data Communication, ISSN: 2320-2084 Vol 3, Issue 6, June 2015.
- Zhang, W. F., Yu, H. Y., 2007, Comparison of Three SVPWM Strategies, Journal of Electronic Science and Technology Of China, Vol. 5, No. 3, September 2007.
- Köse, E., Abacı, K., Aksoy, S., 2011, Modeling and Analysis of Mechanical Systems with PID and Sliding Mode Control, National Conference on Electrical, Electronics and Computer Engineering, 2-5 Dec. 2010
- Saner, V. B., 2015, Sliding Mode Control and Its Application, Pravara Rural Engineering College, 20 p.
- Rashid, H. M., 2016, Güç Elektroniği Yarıiletken Elemanlar, Devreler ve Uygulamaları, (Çev. S. Sünter, T. Aydemir), 4. Basımdan Çeviri, Pearson, s. 282-340.
- Liu H., 2012, Control Design of a Single-Phase DC/AC Inverter for PV Applications, M.Sc thesis, Harbin University of Science and Technology, p. 92.
- Sujan, G.P., Kishore, L., 2018, Power Quality Improvement in Aerospace Applications Using Active Filter, International Journal of Scientific Engineering and Technology Research, Vol. 07, Issue 10. October 2018, p. 1788-1791.
- Jiao, J., 2017, Current Control for a Single-Phase Grid-Connected Inverter Considering Grid Impedance, Ph.D thesis, Graduate Faculty os Auburn University, p.131.
- Tripathi, M. S., Tiwari, N.A., Singh, D., 2015, optimum design of proportional-integral controllers in grid-integrated PMSG-based wind energy conversion system, International Transactions on Electrical Energy Systems, Published online in Wiley Online Library, DOI: 10.1002/etep.2120, p. 1.
- Kumar, V.K., Michael, A.P., John, P.J., Kumar, S.S., 2010, Simulation and Comparison of SPWM and SVPWM Control for Three Phase Inverter, ARPN journal of Engineering and Applied Sciences, Vol. 5, No.7, ISSN 1819-6608.
- Badis, A, Mansouri N.M.,Boujmil H.M., Cascade Control of Grid-Connected PV Systems Using TLBO-Based Fractional-Order PID, 2019, International Journal of Photoenergy Volume 2019, Article ID 4325648.
- Zhong, C.Q., Hornik T., Cascaded Current-Voltage Control to Improve the Power Quality for a Grid-connected Inverter With a Local Load, 2013, IEEE Transactions On Industrial Electronics, Vol. 60, No. 4,1344-1355.
- Tang, M., Formentini A., Odhano S., Zanchetta P., Desing of a Repetitive Controller as a Feed-forward Disturbance Observer, 2016, 42. Annual Conference of the IEEE Industrial Electronics Society.

Chai, S., Repetitive Predictive Control and Its Applications to PMSMs, 2013, Ph.D thesis, Royal Melbourne Institute of Technology Victoria Australia, Electrical and Computer Engineering 246 p.

Anonim, 2019, Three Phase Circuits: Power Definitions and Various Components (Lectures 9-18), <https://www.scribd.com/document/281277703/three-phase-circuits-power-definitions-and-various-components>, erişim tarihi:20.08.2019.

