

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

**GİRİŞ ÇIKIŞ UYUMLU, YÜKSEK DİNAMİK ARALIKLI, Si-Ge
TRANZİSTORLU RF KARIŞTIRICI TASARIMI**

YÜKSEK LİSANS TEZİ

Zehra Gülru ÇAM

Elektronik ve Haberleşme Mühendisliği Anabilim Dalı

Elektronik Mühendisliği Programı

HAZİRAN 2013

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

**GİRİŞ ÇIKIŞ UYUMLU, YÜKSEK DİNAMİK ARALIKLI, Si-Ge
TRANZİSTORLU RF KARIŞTIRICI TASARIMI**

YÜKSEK LİSANS TEZİ

**Zehra Gülru ÇAM
(504111224)**

Elektronik ve Haberleşme Mühendisliği Anabilim Dalı

Elektronik Mühendisliği Programı

Tez Danışmanı: Prof. Dr. Osman PALAMUTÇUOĞULLARI

HAZİRAN 2013

İTÜ, Fen Bilimleri Enstitüsü'nün 504111224 numaralı Yüksek Lisans Öğrencisi **Zehra Gülru ÇAM**, ilgili yönetmeliklerin belirlediği gerekli tüm şartları yerine getirdikten sonra hazırladığı “**GİRİŞ ÇIKIŞ UYUMLU, YÜKSEK DİNAMİK ARALIKLI, Si-Ge TRANZİSTORLU RF KARIŞTIRICI TASARIMI**” başlıklı tezini aşağıda imzaları olan jüri önünde başarı ile sunmuştur.

Tez Danışmanı : **Prof. Dr. Osman PALAMUTÇUOĞULLARI**
İstanbul Teknik Üniversitesi

Jüri Üyeleri : **Prof. Dr. Nil Banu TARIM**
İstanbul Teknik Üniversitesi

Prof. Dr. Tülay YILDIRIM
Yıldız Teknik Üniversitesi

Teslim Tarihi : **2 Mayıs 2013**
Savunma Tarihi : **5 Haziran 2013**

ÖNSÖZ

Öncelikle çalışmamın başından sonuna kadar hiçbir konuda yardımını esirgemeyen Prof. Dr. Osman Palamutçuoğulları hocama değerli danışmanlığı için teşekkür ederim.

Yüksek lisans dönemi boyunca desteğini esirgemeyen İTÜ RF Laboratuvarındaki tüm hoca ve arkadaşlarıma, yüksek lisans eğitimi boyunca burs desteği sağlayan TÜBİTAK'a teşekkür ederim.

Son olarak da sonsuz sabrı için anneme ve hep arkamda hissettiğim babama teşekkürü bir borç bilirim.

Haziran 2013

Zehra Gülru ÇAM

İÇİNDEKİLER

Sayfa

ÖNSÖZ.....	v
İÇİNDEKİLER	vii
KISALTMALAR	ix
ÇİZELGE LİSTESİ.....	xii
ŞEKİL LİSTESİ.....	xiii
ÖZET.....	xv
SUMMARY	xviii
1. GİRİŞ	1
1.1 Tezin Amacı	2
1.2 Tezin Organizasyonu.....	2
2. KARIŞTIRICININ ANALİZİ	3
2.1 Doğrusal Olmayan Özellik İle Karıştırma.....	4
2.2 Anahtarlamalı Devreli Karıştırıcılar.....	5
2.3 Dönüştürücü Kazancı	9
2.4 Karıştırıcı Gürültü Sayısı	12
2.5 Doğrusallık	18
3.KARIŞTIRICI DEVRESİNİN TASARIMI	21
3.1 Kuramsal Hesaplamalar	21
3.2 Gürültü Hesaplamaları	26
3.3 Devrenin Benzetimi.....	33
4. SONUÇLAR	41
KAYNAKLAR	43
ÖZGEÇMİŞ.....	45

KISALTMALAR

AF	: Ara Frekans
AS	: Ara Sıklık
BGS	: Bant Geiren Szge
GS	: Grlt Sayısı
IP3	: nc Derece Kesiřim Noktası
RF	: Radyo Frekansısı
Si-Ge	: Silisyum-Germanyum
OB	: Ortak Baz
OE	: Ortak Emetr
YO	: Yerel Osilatr

ÇİZELGE LİSTESİ

	<u>Sayfa</u>
Çizelge 3.1 : Devrenin gürültü kaynakları.....	26
Çizelge 3.2 : Benzetimde kullanılan eleman değerleri	39
Çizelge 4.1 : Başarım parametreleri	41

ŞEKİL LİSTESİ

Sayfa

Şekil 1.1 : Temel alıcı yapısı	1
Şekil 1.2 : Alıcı üzerindeki işaretlerin sıklık bölgeleri	2
Şekil 2.1 : a. Temel anahtarlamalı karıştırıcı devresi b. Çıkış akım dalga şekli.....	6
Şekil 2.2 : Anahtarlamalı türden etkin karıştırıcının şematik gösterimi.....	7
Şekil 2.3 : Gilbert Hücresi.	8
Şekil 2.4 : Etken karıştırıcı eşdeğer devresi ve anahtarlama dalga şekli	9
Şekil 2.5 : Keskin olmayan YO geçişi.....	11
Şekil 2.6 : C_p üzerinden RS akımının kaybı.	12
Şekil 2.7 : Farklı YO seviyelerinde gürültü katkıları	13
Şekil 2.8 : Gürültü analizi için kullanılacak etken karıştırıcı	14
Şekil 2.9 : Bir tranzistor kesimdeyken gürültü etkisi ve eşdeğer devresi.....	15
Şekil 2.10 : T2 ve T3 aynı anda iletimdeyken gürültü etkisi.....	15
Şekil 2.11 : Giriş katının ve bir anahtarlama tranzistorunun gürültü etkisi.....	16
Şekil 2.12 : Gürültü hesabı için kullanılan kısmi doğrusal dalga şekli	17
Şekil 2.13 : Anahtarlama tranzistorlarının kollektör akımlarının azaltılması için eklenen akım kaynağı.....	18
Şekil 2.14 : Karıştırıcının doğrusallık parametreleri	19
Şekil 3.1 : Tasarlanan karıştırıcı devresinin blok diyagramı	21
Şekil 3.2 : Geçiş iletkenliği kuvvetlendirici katı	22
Şekil 3.3 : Çıkış eviren kuvvetlendirici katı	24
Şekil 3.4 : Çıkış evirmeyen kuvvetlendirici katı	25
Şekil 3.5 : Çıkış alçak geçiren süzgeci	25
Şekil 3.6 : Süzgece ait geri dönüş ve araya girme kaybı	25
Şekil 3.7 : Devrenin bir yarısının gürültü kaynakları	27
Şekil 3.8 : Giriş geçiş iletkenliği katının gürültü kaynakları	28
Şekil 3.9 : Kullanılan edilgen Gilbert Hücresi yapısı	30
Şekil 3.10 : Anahtarlama tranzistorlarının tümünün açık olduğu zaman	32
Şekil 3.11 : YO geriliminin fazın fonksiyonu olarak çizilmesi	32
Şekil 3.12 : RS sıklığına göre s11 yansıma katsayısı	33
Şekil 3.13 : Yerel osilatör gücüne göre gürültü sayısı.....	34
Şekil 3.14 : Yerel osilatör gücüne göre Dönüştürücü Kazancı.....	34
Şekil 3.15 : Yerel osilatör gücüne göre çıkış üçüncü derece kesişim noktası	35
Şekil 3.16 : Akım azaltmadan önce ve sonra devrenin kazancı	35
Şekil 3.17 : Akım azaltmadan önce ve sonra devrenin s11 parametresi	36
Şekil 3.18 : Akım azaltmadan önce ve sonra devrenin gürültü sayısı	36
Şekil 3.19 : Akım azaltmadan önce ve sonra devrenin çıkış üçüncü derece kesişim noktası	37
Şekil 3.20 : Farklı akım azaltma oranlarında yük direncinin değiştirilmesi ile elde edilen kazanç	37
Şekil 3.21 : Farklı akım azaltma oranlarında giriş yansıma katsayısının değişimi ...	38
Şekil 3.22 : Farklı akım azaltma oranlarında gürültü sayısının değişimi	38

Şekil 3.23 : Benzetim için kullanılan devrenin tam hali.....40

GİRİŞ ÇIKIŞ UYUMLU, YÜKSEK DİNAMİK ARALIKLI, Si-Ge TRANZİSTORLU RF KARIŞTIRICI TASARIMI

ÖZET

Gilbert karıştırıcı yapısında dayanarak 0.25µm SiGe teknolojisi ile üretilmiş tranzistorlar kullanılarak 2.15 GHz sıklığında çalışan bir etkin karıştırıcı devresi tasarlanmıştır. Girişindeki simetrik sürücü devresi birbirleriyle bağlantılı çalışan OB(ortak baz)'lı ve OE(ortak emetör)'lü devreler kullanılarak gerçekleştirilmiş ve OB'lı devreye gerilimden-seri kapasitif bölmeli edilgen ileri-besleme uygulanarak girişte geniş bantlı bir empedans uyumu sağlanmıştır. Karıştırıcının benzetimleri AWR yazılım ortamında yapılmıştır. Devrenin DC besleme gerilimi 5V olup, -2.5 dBm düzeyindeki yerel osilatör sürümü ile OIP3 değeri ve Dönüştürücü kazancı sırasıyla, 22.4 dBm 3 dB olarak bulunmuştur. Devrenin benzetim sonucu gürültü sayısı ise 11.75 dB'dir.

Tezde önerilen karıştırıcı devresi, X Bandında çalışan bir alıcı dizgesinde ikinci karıştırıcı katı olarak kullanılmak üzere, $G_c=3\text{dB}$, $\text{OIP}_3 \geq 20\text{ dBm}$ ve $\text{NF} \leq 12\text{ dB}$ isterlerini karşılayacak şekilde tasarlanmıştır. Devre temel olarak Gilbert Karıştırıcı devresi olmakla birlikte, girişte herhangi bir balun devresi kullanılmamakta ve dengesiz-dengeli dönüştürücü (BALUN) işlevi, her ikisi de geçiş iletkenliği kuvvetlendiricisi katı olarak kullanılan OB ve OE devrelerinin birlikte etkileşimli olarak çalıştırılmasıyla gerçekleşmiştir. OE'lü devreden OB'lı devreye gerilimden-seri kapasitifbölmeli edilgen zıt ileri-besleme uygulanarak girişte geniş bantlı bir empedans uyumu sağlanmıştır. Ara-Sıklık (AS) katı ise, dengeliden-dengesize dönüşüm sağlayan ve çıkış empedansı $R_L=50\Omega$ yüke uyumlu yüksek dinamikli kuvvetlendiriciden oluşmaktadır. Böylece, giriş ve çıkışta hiçbir edilgen balun devresi kullanılmadan karıştırıcı devresi tasarlanmıştır. Bunun sonucu olarak da, giriş ve çıkış katlarına yüksek empedans uyumu gereksinimi olan RS ve AS süzgeçleri dışarıdan doğrudan bağlanabilmektedir.

Empedans uyumunu sağlamak amacıyla, kapasitif gerilim bölücülü gerilimden-seri ileri-besleme devresi kullanılmıştır. Bu türden ileri-beslemeli empedans uyum devresi herhangi bir ek gürültü katkısı sağlamadığı için, diğer geri besleme kullanan yöntemlere göre büyük üstünlük sağlamaktadır.

Anahtarlayıcı tranzistorlarında kullanılan anahtarlama gerilimindeki ufak bir sapma, anahtarlama zamanını modüle ederek farksal akım dalga şeklinde bozukluğa neden olmaktadır. Bu nedenle devre elemanları, anahtarlayıcı tranzistorlar hızlı konum değişikliği yapacak şekilde seçilmişlerdir.

Anahtarlayıcı tranzistorlarından çıkışa gelen kırpışım gürültüsü, tranzistor akımı ile doğrudan orantılıdır. Gilbert hücresi üzerinden gelen akım gürültüsünü azaltmak için, dirençlerin ve anahtarlama tranzistorlarının üzerinden geçen akım, Gilbert Hücreesine bağlantı noktasına konan dirençler üzerinden DC akım katkılanarak azaltılmıştır.

SIMULTANEOUSLY MATCHED SIGE TRANSISTOR RF MIXER DESIGN WITH HIGH DYNAMIC RANGE

SUMMARY

An active mixer which is operating at 2.15 GHz and based on the Gilbert Mixer topology is designed by using 200 GHz f_T , 0.25 μm SiGe technology. Mixer is simulated with AWR software environment. The circuit exhibits an Output IP3 of 24.7 dBm and the conversion gain of 3 dB with the local oscillator power of -2.5 dBm. DC power supply voltage is 5V. The noise figure of the circuit is simulated as 11.75 dB.

Mixers are key components in both receivers and transmitters. Mixers translate signals from one frequency band to another. The output of the mixer consists of multiple images of the mixers input signal where each image is shifted up or down by multiples of the local oscillator (LO) frequency. The most important mixer output signals are usually the signals translated up and down by one LO frequency.

The voltage conversion gain is the ratio of the root mean square voltages of the IF and RF signals. The power conversion gain is the ratio of the power delivered to the load and the available RF input power. The 3rd order intercept point (IP3) is the point where the third-order term as extrapolated from small-signal conditions crosses the extrapolated power of the fundamental.

Basically mixers are classified as active and passive mixers. Although passive mixers have conversion gain less than one (lossy) and has noise figures bigger than active mixers, they present less intermodulation distortion (the bigger OIP3 values). An important advantage of passive mixers over their active counterparts is their much lower output flicker noise. However, the low gain of passive mixers makes the 1/f noise contribution of the subsequent stage critical. Additionally mixers are categorized as single-balanced and double-balanced topologies. Double-balanced topologies are more preferable than single-balanced mixers because of their isolation between ports, suppressing the unwanted signals and linearity specialities. One advantage of double-balanced mixers over their single-balanced counterparts stems from their rejection of amplitude noise in the LO waveform.

The proposed mixer circuit is designed for to be used as the second mixer stage in a RF receiver IC. The performance requirements are specified as; 3 dB Conversion Gain, Output Third Order Intercept Point (OIP3) of minimum 20 dBm, and the noise figure of maximum 12dB. The mixer is consists of a modified Gilbert Cell topology where the input voltage-current converting stage is realized by using CB and CE stages which operate interactively to provide matching at the input. The IF output amplifying stage with reasonably high dynamic range is arranged as the combination of the inverting and non-inverting stages to provide the power doubling at the output. Gilbert Cell is the most common double balanced mixer switching topology which is used in various RFIC applications. It is quite convenient to obtain the high gain with high dynamic range and low power consumption by using this circuit.

The modified version of this circuit which is presented in this work eliminates the use of any passive baluns at the both ports and provides very broadband impedance matching at the both ports.

At the input stage, an active balun topology is used. The feed-forward connection from the CE to a CB stage with capacitive voltage divider is used for to provide impedance matching at the input. This technique provides highly broadband input matching with the additional advantages of good linearity and less noise-figure than the other techniques. For a certain RF input power, all element values and ratio of capacitors which is used as voltage divider are calculated.

At the switching transistors, a small change on the switching voltage can modulate the switching time and creates distortion on the differential current waveform. Therefore, the circuit elements are selected as to provide the rapid transition of the toggling transistors. The first significant part of the total noise figure is coming from the switching transistor. Second, the noise source is transistors at the gain stage and the third is the source resistors.

Noise is measured using the noise figure (NF) definition, which is a measure of how much noise the mixer adds to the signal relative to the noise that is already present at the input signal. The noise figure of 0 dB is ideal, meaning that the mixer adds no noise. The NF of 3 dB implies that the mixer adds an amount of noise equal to that already present in the signal. For a mixer alone, a NF of 10-12 dB is typical. There are three different frequency bands which must be considered during mixer NF analysis. Firstly, transistors and resistors at the circuit produce noise at intermediate frequency (IF). Some of this noise, for example IF noise produced by collector resistors occurs at the output. Secondly, noise produced at RF and the image frequency, mixes with local oscillator at the mixer and they seen at frequency IF at the output. Collector shot noise at the gain stage is an example for this type of noise. Lastly, noises produced by LO can be transmitted to the IF output. Noise power which is transmitted to the IF output is not constant through the LO period. At the higher LO values, the dominant noise comes from the gain stage transistors. It is an expected behavior because LO causes the differential pair transistors to switch between saturation and cut off regions. At both of two stages there is no gain at the transistors, they contribute very little noise. Also, gain through the input is maximum in these conditions. So a sharply switching high amplitude LO signal is needed to obtain a high signal-to-noise ratio.

However, during finite fall and rise time, for square or sinusoidal local oscillator signal, local oscillator has zero crossings. During this time, switching transistors operate at active region. In this region, transistors act as amplifiers and noise produced at switching transistors and local oscillator, such as thermal noise due to base resistors and collector shot noises become dominant.

Flicker-noise is one the critical issues in the direct conversion mixers. There are two major mechanisms that generate the flicker noise of the switching pair devices. The first one is the direct mechanism, due to the finite slope of the switching pair transitions. In order to decrease flicker noise in the direct mechanism, the size of the switching pairs needs to be increased, and large switching devices increase the parasitic capacitance of the switching pairs, resulting in the flicker noise indirectly translating to the output. The second mechanism that generates flicker-noise is the indirect mechanism, flicker-noise mainly depends on the tail capacitance (C_p) at the node between the LO switches and RF transconductance stage. In order to decrease

the flicker-noise in CMOS active mixers, the bias current of the local oscillator (LO) switches should be small enough to lower the height of the noise pulses. The static current injection technique was proposed to reduce the bias current of the LO switches. However, the impedance of the LO switches as seen from the RF stage is increased as we reduce the bias current of the LO switches. In addition, RF leakage current flows through the injection circuit, which decreases conversion gain and also allows more RF current to be shunted by the tail capacitance (C_p) at the node between the LO switches and RF transconductance stage.

The shot- noise coming to the output from the switching transistors, which is stated as $\overline{I_n^2} = 2qI_C$ is proportional with the transistor collector current. However the noise coming to the output from the input stage, which is stated as $\overline{V_n^2} = \frac{2kT}{g_m} = 2kTV_T/I_C$ is inversely proportional with the collector current. To reduce the shot- noise coming from the Gilbert Cell, the currents which flow through the load resistors and switching transistors is decreased by injecting a current to the connection point of Gilbert Cell through resistors. In this way, collector current which flows through input transistors remains constant, and collector current which flows through switching transistors decreases. So, the collector currents become independent from each others. Noise figure is decreased by this current reduction technique. To obtain the same conversion gain, load resistors of the Gilbert Cell are increased with the current reduction ratio. Therefore, because of this increased resistor value, decreasing in the noise figure is not as high as prediction.

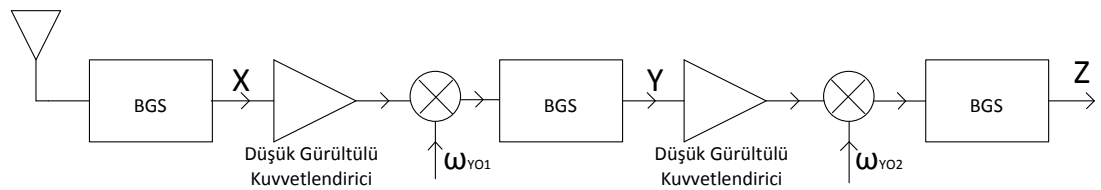
All noise sources which are both thermal and shot at the circuit is determined and calculated. The noise components of interest lie in the RF range before downconversion and in the IF range after downconversion. Noise sources at the circuit are RF and IF noise coming from switching transistors, source noise, noise coming from active balun topology including thermal noise of resistors and the shot noise of transistors. Another shot noise mechanism in active mixers arises from the finite capacitance at tail node of Gilbert Cell. Noise voltage which is at emitter of switching transistor creates a noise current because of parasitic capacitor C_p . The source of noise voltage at this node is shot- noise at the switching transistors. This noise contains both RF and IF components. To estimate the input-referred noise voltage, for each source of noise, a conversion gain is determined to the IF output; the magnitude of each noise is multiplied by the corresponding gain and add up all of the resulting powers, thus the total noise at the IF output is obtained; the output noise is divided by the overall conversion gain of the mixer to refer it to the input.

Noise figure is the ratio of this total noise power and noise power coming from the source. The terms in the total noise power statement is weighted bearing in mind that when all switching transistors are on, noise coming from amplifying stage is cancelled due to differential output. On the other hand, noise produced at switching transistors can be negligible when input stage and Gilbert Cell act as a cascade amplifier. So, the time when all switching transistors are on was calculated and noise figure equation is obtained.

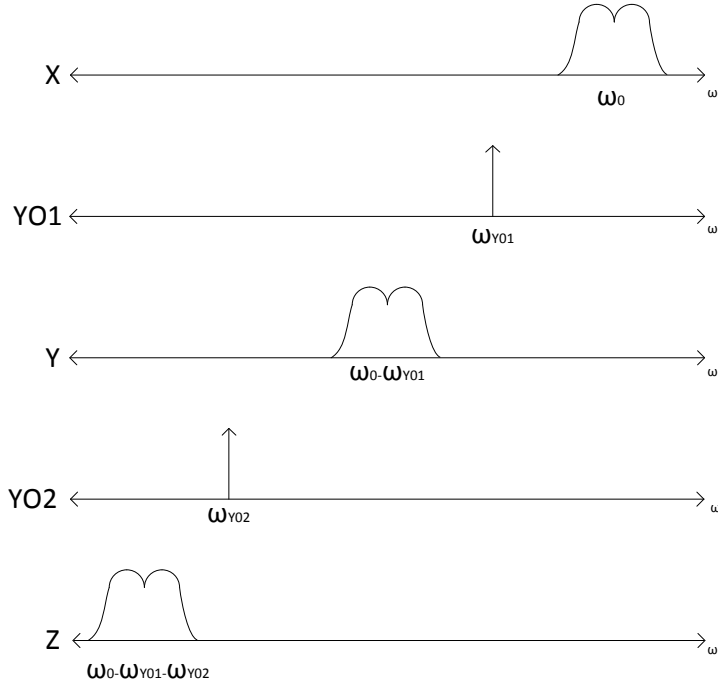
Lastly, different ratios of current reduction is tried and circuits simulated. Simulations shows that when the ratio of current reduction increases, the noise figure decreases. Input reflection coefficient has a decreasing behavior by decreasing the collector current. Output third order intercept point shows great rise with decreasing the collector current but operating point changes. Optimum values are obtained with %50 current reduction and -2.5dBm local oscillator power.

1. GİRİŞ

Karıştırıcı kablosuz haberleşme sistemlerinin en önemli parçalarından biridir. Günümüz haberleşme sistemleri keskin dinamik aralık gereklilikleri talep eder ve bir alıcı yapısının dinamik aralığı baskın olarak ilk kat karıştırıcısına bağlıdır. Çoğunlukla tüm modern radyo alıcıları süperheterodin alıcı yapısını temel alır. Süperheterodin alıcının temel çalışma prensibi karıştırma işlemine karşılık düşmektedir. Temel süperheterodin alıcı blok diyagramı Şekil 1.1’de verilmiştir. Giriş süzgeci antenden alınan işarete istenmeyen sıklık bölgesinin kaldırılmasını sağlar. Bu arkadan gelen kattaki kuvvetlendiricinin aşırı yüklenmesini önlemek için gereklidir. Düşük gürültülü kuvvetlendirici giriş işaretinin çok fazla gürültü eklenmeden kuvvetlendirilmesini sağlar. Antenden alınan işaret çok zayıf olduğundan, bozulmadan kuvvetlendirilmesi alıcı devrelerinde büyük önem taşımaktadır. Karıştırıcı alınan radyo sıklığı işaretini ara sıklık işaretine dönüştürür, bu sayede düşük sıklık bölgesindeki işaretin süzülmesi ve işlenmesi daha kolay hale gelmiş olur. Karıştırıcı devresinin diğer girişi yerel osilatör işaretidir. Karıştırıcı ile işaretin değişen sıklık bölgeleri Şekil 1.2’de gösterilmiştir.



Şekil 1.1 : Temel alıcı yapısı



Şekil 1.2 : Alıcı üzerindeki işaretlerin sıklık bölgeleri

1.1 Tezin Amacı

Bu çalışmada tasarlanan devre, bir alıcı katının ikinci kat karıştırıcısı olarak istenmiştir. Karıştırıcının isterleri, 3 dB dönüştürücü kazancı, en az 20 dBm çıkış üçüncü derece keşişim noktası, en fazla 13 dB gürültü sayısı ve 50 Ω giriş için empedans uyumu olarak belirtilmiştir. Giriş işaretinin sıklığı 2.15 GHz, istenen çıkış ara sıklığı ise 200 MHz'dir.

1.2 Tezin Organizasyonu

Bölüm 2'de karıştırma işlemi ve karıştırıcı devreleri ile ilgili açıklamalar ve analizler yapılmıştır. Bölüm 3'te tasarlanan devre açıklanmış, gürültü iyileştirme için kullanılan yöntem açıklanmıştır. Devrenin benzetimi yapılmış ve ilgili grafikler sıralanmıştır. Bölüm 4'te sonuçlar sunulmuştur.

2. KARIŞTIRICININ ANALİZİ

Karıştırıcı devresinin amacı girişine uygulanan işaretin bulunduğu sıklık bölgesini farklı bir sıklık bölgesine (işaret üzerinde taşınmakta olan bilgiyi hiç bir bozuntuya uğratmadan) aktarmaktır. Alıcı devrelerinde genelde bu dönüşüm , RS (radyo sıklığı) bölgesinden AS (Ara-Sıklık) bölgesine aktarım şeklindedir. Bilindiği gibi, sıklık domeninde öteleme iki işaret spektrumlarının katlanımı (convolution) ile gerçekleşir. Bu ise, zaman domeninde iki işaretin çarpımına denktir. Çıkış işareti, girişine uygulanan iki işaretin çarpımı ile orantılı olan devre ideal bir karıştırıcı devresi olarak kullanılabilir. Devrenin çıkışına yerleştirilen bir BGS (Band-Geçiren Süzgeç) ile istenilen sıklık aktarım bölgesi seçilir. Devrenin girişine uygulanan iki farklı işaret $a(t)$ ve $b(t)$ olarak düşünüldüğünde [1];

$$a(t) = A \sin(\omega_1 t + \phi_1) \quad (2.1)$$

$$b(t) = B \sin(\omega_2 t + \phi_2) \quad (2.2)$$

İki işaretin çarpımı sonucunda devrenin çıkışında oluşacak işaret;

$$a(t) \times b(t) = AB \sin(\omega_1 t + \phi_1) \sin(\omega_2 t + \phi_2) \quad (2.3)$$

$$a(t) \times b(t) = -\frac{AB}{2} [\cos((\omega_1 + \omega_2)t + (\phi_1 + \phi_2)) - \cos((\omega_1 - \omega_2)t + (\phi_1 - \phi_2))] \quad (2.4)$$

şeklinde yazılabilir [1]. Devrenin kullanım amacına göre, oluşan bu iki işareten biri, devre çıkışına yerleştirilen BGS ile süzülür.

Karıştırma işleminin gerçekleştirilmesi için, geçiş fonksiyonu doğrusal olmayan bir devre de kullanılabilir. Eğer yüksek genlikli yerel osilatör işareti ve giriş işareti birlikte geçiş öz-eğrisi ikinci mertebeden eğrisel olan bir devreye uygulandığında, bu iki işaret sıklıklarının toplamı ve farkları sıklıklarında iki farklı işaret çıkışta oluşur. Geçiş öz eğrisinin mertebesinin 2 den daha büyük olması durumunda ise, karıştırma işleminde bozulmalar oluşur [2].

Karıştırıcıların tanımlanmasında kullanılan belirli parametreler vardır. Gürültü Sayısı(GS), girişteki işaret ve gürültü güçlerinin oranı ile çıkışta oluşan işaret ve gürültü güçlerinin oranının oranı olarak tanımlanır. Uygulamalarda karıştırıcı devreleri alıcı katının ilk ya da ikinci katı olarak kullanıldıklarından, alıcı devresinin duyarlılığı açısından gürültü sayısının olabildiğince düşük tutulması amaçlanır. Dönüştürücü Güç Kazancı, AS çıkış gücünün kaynaktan elde edilebilir RS giriş gücüne oranı olarak tanımlanır. Karıştırıcının girişine uygulanabilecek güç aralığı, dinamik aralık olarak tanımlanır [3].

Temel olarak karıştırıcılar etkin ve edilgen olmak üzere iki farklı öbekte değerlendirilirler. Edilgen karıştırıcıların dönüştürücü kazançları birden küçük(kayıplı) ve gürültü sayıları da etkin karıştırıcılardan daha yüksek olmasına karşın, iç-modülasyon bozulmaları daha azdır (daha yüksek OIP3 değerleri). Karıştırıcılar ayrıca Tek-Dengeli ve Çift-Dengeli yapılar olarak da değerlendirilmektedirler. Kapılar arasındaki yalıtım, istenmeyen işaretlerin bastırılması ve doğrusallık açısından Çift-Dengeli karıştırıcılar, Tek-Dengeliye göre üstünlük gösterirler [1].

Gilbert-Hücresi yapısı, en çok kullanılan Çift-Dengeli karıştırıcı yapısıdır ve tümleşik devre tasarımına da çok uygundur. Dengeli yapısı sonucunda çıkışta yalnızca AS işaret bileşeni oluşur. YO ve giriş RS işaretlerinin çıkışta çok düşük düzeyde oluşmaları sonucunda, çıkıştaki süzgeçleme işlemi çok kolaylıkla (basit bir alt geçiren süzgeç kullanılarak) gerçekleştirilebilmektedir.

2.1 Doğrusal Olmayan Özellik İle Karıştırma

Sıklıkları ω_1 ve ω_2 olarak adlandırılabilen yerel osilatör ve RS işaretleri geçiş öz-eğrileri eğrisel (doğrusal olmayan) olan devreye uygulandığında, çıkışta genel olarak $m\omega_1 \pm n\omega_2$ sıklıklarında bileşenler ortaya çıkacaktır. Burada çoğunlukla $m=1$ ve $n=1$ dışındaki bileşenler, harmonikler ve iç-modülasyon ürünleri olarak adlandırılırlar ve bunlar uygun süzgeçleme ile bastırılırlar.

Eğrisel bir eleman (Örneğin; JFET ya da CMOS)ın I-V geçiş öz-eğrisi;

$$I = f(V) = a_0 + a_1V + a_2V^2 + \dots + a_nV^n \quad (2.5)$$

bağıntısıyla verilebilir [3]. Eleman üzerindeki gerilimin dışarıdan uygulanan $v_1(t) = V_1 \cos(\omega_1 t)$ ve $v_2(t) = V_2 \cos(\omega_2 t)$ işaretlerinin toplamı olması durumunda bu akım;

$$I = a_0 + a_1(v_2(t) + v_1(t)) + a_2(v_2(t) + v_1(t))^2 + \dots + a_n(v_2(t) + v_1(t))^n \quad (2.6)$$

$$= a_0 + a_1(V_2 \cos(\omega_2 t) + V_1 \cos(\omega_1 t)) + a_2(V_2 \cos(\omega_2 t) + V_1 \cos(\omega_1 t))^2 + \dots + a_n(V_2 \cos(\omega_2 t) + V_1 \cos(\omega_1 t))^n$$

İlk terim DC kutuplama akımıdır. İkinci terim ise, girişe uygulanan işaretlerin çıkışa aktarılmış biçimleridir. İstenen karıştırma ürünleri ise, a_2 katsayısına sahip olan terimdir. Daha yüksek dereceli terimler $n\omega_1 \pm m\omega_2$ sıklıklarındaki iç-modülasyon ürünleridir.

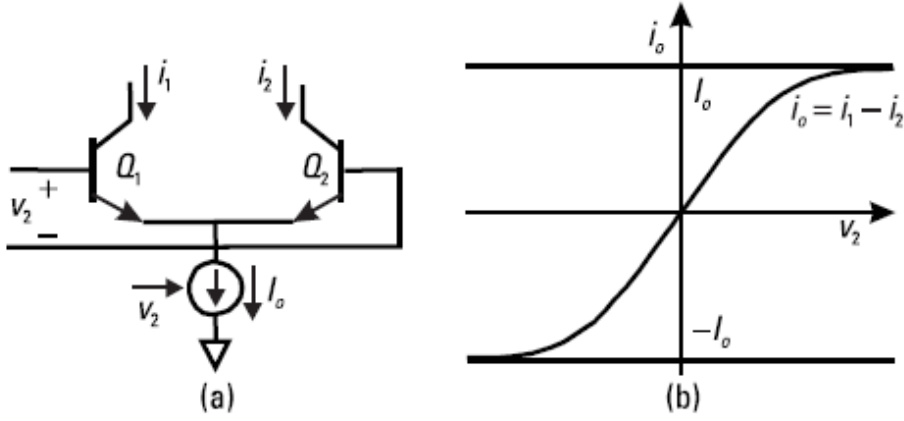
Giriş kapısına aynı anda sıklıkları ω_{21} ve ω_{22} olan iki farklı işaret uygulandığında, çıkışta $m\omega_1 \pm (k\omega_{21} + n\omega_{22})$ sıklıklarında karıştırma ürünleri ortaya çıkar. Bunlar İki-Ton iç-modülasyon ürünleri olarak adlandırılırlar [3]. Bu ürünlerden en önemlisi:

$$IM3 = \omega_1 - (2\omega_{21} \pm \omega_{22}) \quad (2.7)$$

dir. ω_{21} ve ω_{22} birbirine çok yakın iki sıklıkta olması durumunda, bu işareti süzüp atabilmek olanaksız olacağından, bu bir bozucu işaret olarak çıkışta belirecektir.

2.2 Anahtarlamalı Devreli Karıştırıcılar

Çift-kutuplu tranzistorlar kullanılarak oluşturulan farksal çift temel anahtarlamalı karıştırıcı yapısı Şekil 2.1 gösterilmiştir. Bu devrede Q1 ve Q2 tranzistorlarının akımları için $I_0 = i_1 + i_2 = \text{Sabit}$ yazılabildiğinden, akımların değerleri v_2 gerilimine bağlı olarak değişir.



Şekil 2.1 : a. Temel anahtarlama karıştırıcı devresi **b.** Çıkış akım dalga şekli [4]

I_0 kuyruk akımı da v_1 gerilimine bağlı olarak değiştirildiğinde, çıkış akımları aynı anda v_1 ve v_2 gerilimlerine bağlı olarak değişecektir. Transistör akımlarının v_2 gerilimine bağlı değişimleri için;

$$i_1 = \frac{I_0}{1 + e^{\frac{v_2}{V_T}}} \quad (2.8)$$

$$i_2 = \frac{I_0}{1 + e^{-\frac{v_2}{V_T}}}$$

bağıntıları yazılabilir. Farksal çıkış akımı ise;

$$i_o = i_1 - i_2 = I_0 \left(\frac{1}{1 + e^{\frac{v_2}{V_T}}} - \frac{1}{1 + e^{-\frac{v_2}{V_T}}} \right) = I_0 \tanh \frac{v_2}{2V_T} \quad (2.9)$$

olacaktır. Bu akım, kollektörlerde yerleşik eşit değerli yük dirençleri üzerinde farksal çıkış gerilimine dönüştürülür. Küçük giriş işaretleri için $v_2 \ll V_T$ olarak düşünüldüğünde,

$$i_o = I_0 \frac{v_2}{2V_T} \quad (2.10)$$

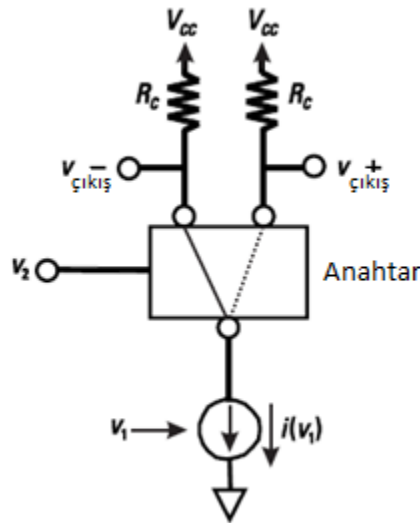
Ancak, karıştırıcı uygulamaları için genelde $v_2 \gg V_T$ seçildiğinden, (2.9) bağıntısı v_2 'nin değerine bağlı olarak $i_0 \cong \pm I_0$ olacaktır. Kuyruk akımı sabit bir I_0 değeri etrafında, $I_0 + g_{mc}v_1$ olarak değiştirildiğinde (g_{mc} :kuyruk tranzistorunun geçiş iletkenliği), (2.9) bağıntısı;

$$i_0 = (I_0 + g_{mc}v_1) \tanh \frac{v_2}{2V_T} = I_0 \tanh \frac{v_2}{2V_T} + g_{mc}v_1 \tanh \frac{v_2}{2V_T} \quad (2.11)$$

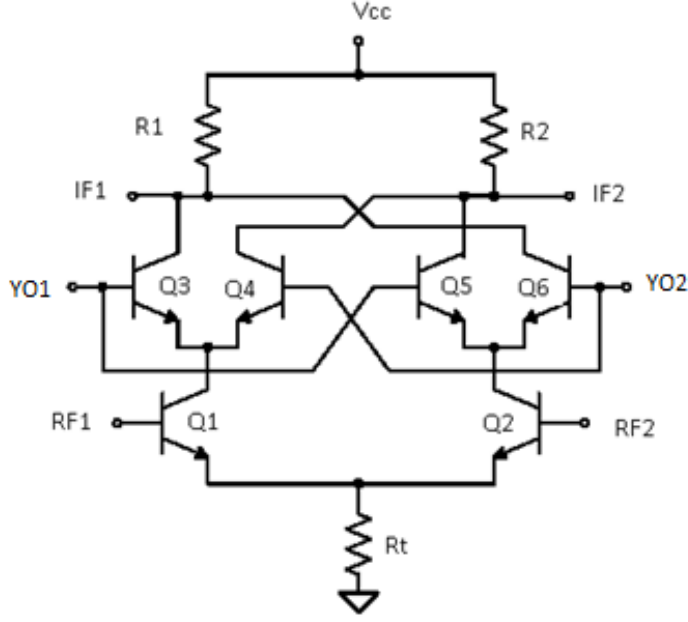
olacaktır [4]. Bu bağıntıdaki ilk terim v_2 ile orantılıdır ve genelde çıkışa yerleştirilen AS (Ara-Sıklık) süzgeci tarafından bastırılır. Diğer terim ise AS işaretini oluşturur. $v_2 \gg V_T$ için tranzistorların kollektörler dirençleri uçlarında ulaşacak olan farksal AS çıkış gerilimi;

$$v_0 = g_{mc}v_1 R_C \times S(t) \quad (2.12)$$

olarak yazılabilir. Burada $S(t)$; temel sıklığı periyodik olarak değişen v_2 işaretinin sıklığına eşit olan Simetrik Anahtarlama Fonksiyonu'dur. Bu tür karıştırıcılar kazanç katı (Geçiş-İletkenliği Kuvvetlendiricisi) ve anahtarlama katı olarak adlandırılan iki kısımdan oluşur. Bu türden karıştırıcının şematik yapısı Şekil 2.2'de gösterilmiştir. (2.11) bağıntısından görülebileceği gibi, v_2 girişiyle orantılı bir bileşen çıkışta oluşmakta ancak, v_1 girişiyle orantılı bir çıkış bulunmamaktadır. Bu tür karıştırıcılar Tek Dengeli olarak adlandırılırlar [5].



Şekil 2.2 : Anahtarlama katı türden etkin karıştırıcının şematik gösterimi.



Şekil 2.3 : Gilbert Hücresi [6]

Tek dengeli yapının iki tanesi kullanılarak oluşturulan ve v_1 girişlerinin dengeli (simetrik) olarak uygulandığı yapı kaynakçalarda Gilbert Hücresi (Şekil 2.3) olarak anılmaktadır. Buradaki v_2 girişlerine dengeli yerel osilatör işareti uygulanır. V_{YO1} geriliminin yeterince büyük, V_{YO2} işaretinin ise yeterince küçük olduğu anda, Q_3 ve Q_5 tranzistorları iletimde, Q_4 ve Q_6 tranzistorları ise kesimdedir. Bu durumda Q_3 ve Q_5 kapalı anahtarlar olarak çalışarak Q_1 'in akımının R_1 ve Q_2 'nin akımının R_2 üzerinden akmasına neden olur ve bu durum da AS uçlarından çıkışın aldığı farksal kuvvetlendirici yapısı oluştururlar. V_{YO2} geriliminin yeterince büyük, V_{YO1} geriliminin ise yeterince küçük olduğu an düşünüldüğünde, Q_4 ve Q_6 tranzistorları iletimde, Q_3 ve Q_5 tranzistorları ise kesimdedir. Bu durumda da bir farksal kuvvetlendiricisi yapısı oluşmuştur ancak, önceki duruma göre çıkış -1 ile çarpılmış durumdadır. Sonuçta Gilbert hücresi çıkışında, RS giriş işareti temel sıklığı yerel osilatör sıklığında olan ve zaman domenine göre +1 ve -1 değerlerini alan simetrik kare dalga (anahtarlama fonksiyonu) ile çarpılarak oluşmaktadır [6].

RS giriş geriliminin ;

$$v_{RS}(t) = V_{RS} \cos(\omega_{RS}t) \quad (2.13)$$

şeklinde değiştiği varsayılabilir. Simetrik Anahtarlama Fonksiyonu Fourier serisine açıldığında,

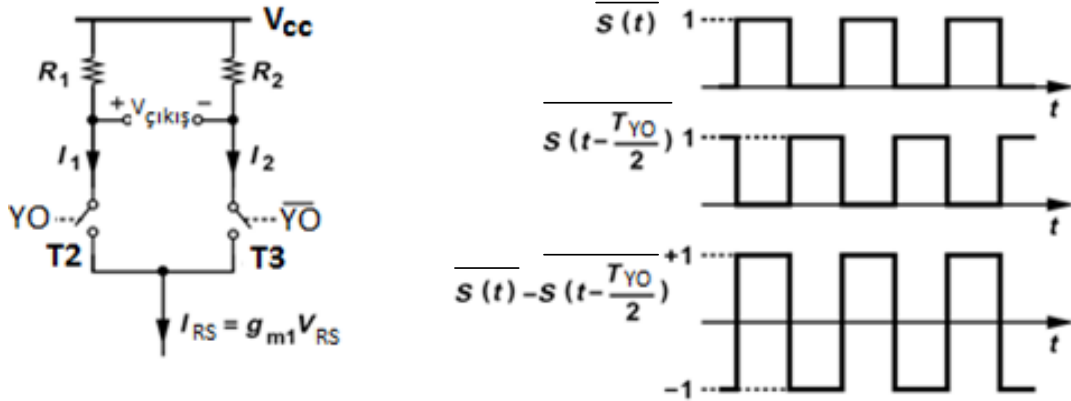
$$S(t) = \frac{4}{\Pi} \left[\cos(\omega_{YO}t) - \frac{\cos(3\omega_{YO}t)}{3} + \frac{\cos(5\omega_{YO}t)}{5} - \dots \right] \quad (2.14)$$

yazılabilir. Bu iki işaret zaman domeninde çarpılırsa;

$$V_{kar}(t) = \frac{2V_{RS}}{\Pi} \left[\cos|\omega_{YO} - \omega_{RS}| - \frac{\cos|3\omega_{YO} - \omega_{RS}|}{3} + \frac{\cos|5\omega_{YO} - \omega_{RS}|}{5} - \dots \right] + \frac{2V_{RF}}{\Pi} \left[\cos|\omega_{YO} + \omega_{RS}| - \frac{\cos|3\omega_{YO} + \omega_{RS}|}{3} + \frac{\cos|5\omega_{YO} + \omega_{RS}|}{5} - \dots \right] \quad (2.15)$$

elde edilir. (2.15) bağıntısında yalnızca sıklıkları, $n\omega_{YO} \pm \omega_{RS}$ olan bileşenler ($n=1,3,5$) gösterilmiştir. Genliklerinin harmonik mertebesiyle azalması nedeniyle, yüksek mertebeli terimler göz ardı edilmişlerdir. Çift mertebeli harmonikler ise, Gilbert hücresinin dengeli yapısı nedeniyle çıkışta oluşmamaktadır.

2.3 Dönüştürücü Kazancı



Şekil 2.4 : Etken karıştırıcı eşdeğer devresi ve anahtarlama dalga şekli

Şekil 2.4'teki devre göz önüne alındığında, T2 anahtarı RS işaret akımı I_{RS} 'i 0 ile 1 arasında değişen asimetrik anahtarlama fonksiyon $\overline{S(t)}$ ile çarparak I_1 akımını, T3 ise I_{RS} 'i $\overline{S(t)}$ nin 180° ötelenmiş olan $\overline{S(t - T_{YO}/2)}$ ile çarparak I_2 akımını

oluşturur [7]. Bu iki fonksiyonun farkı $S(t) = \overline{S(t)} - \overline{S(t - T_{YO}/2)}$ Simetrik Anahtarlama Fonksiyonu olup, Fourier Serisi olarak yazıldığında;

$$S(t) = \frac{4}{\pi} \left(\cos \omega_{YO} t - \frac{1}{3} \cos 3\omega_{YO} t + \frac{1}{5} \cos 5\omega_{YO} t - \dots \right) \quad (2.16)$$

Çıkış akımları;

$$I_1(t) = I_{RS}(t) \times \overline{S(t)} \quad (2.17)$$

$$I_2(t) = I_{RS}(t) \times \overline{S\left(t - \frac{T_{YO}}{2}\right)} \quad (2.18)$$

olacaktır. Bu durumda farksal çıkış gerilimi için;

$$V_{\text{ÇIKIŞ}}(t) = V_{CC} - I_2(t)R_2 - [V_{CC} - I_1(t)R_1] \quad (2.19)$$

yazılabilir. $R_1 = R_2 = R_C$ olması durumunda bu bağıntı;

$$V_{\text{ÇIKIŞ}}(t) = I_{RS}(t) \times R_C S(t) \quad (2.20)$$

(2.16) bağıntısı (2.20)'de kullanıldığında;

$$V_{\text{ÇIKIŞ}}(t) = I_{RF}(t) \times R_C \frac{4}{\pi} (\cos \omega_{YO} t - \frac{1}{3} \cos 3\omega_{YO} t \dots). \quad (2.21)$$

bulunur. $I_{RF}(t)$ için;

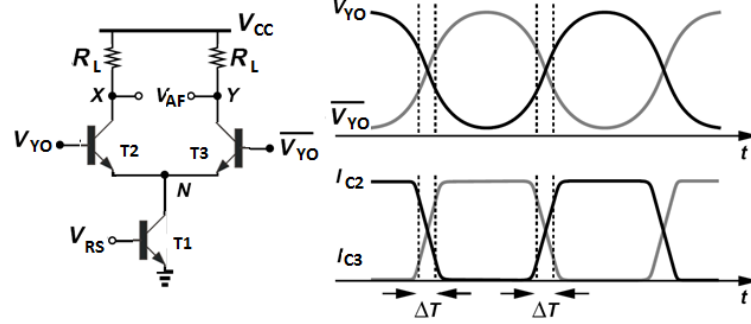
$$I_{RS}(t) = g_{m1} V_{RS} \cos \omega_{RS} t \quad (2.22)$$

yazılabildiğinden, çıkış AS gerilimi için (2.23) bulunur [7].

$$V_{AS}(t) = \frac{2}{\pi} g_{m1} R_C V_{RS} \cos \omega(\omega_{RS} - \omega_{YO})t \quad (2.23)$$

$$A_V = \frac{V_{AS}}{V_{RC}} = \frac{2}{\pi} g_{m1} R_C \quad (2.24)$$

Bu durumda da Gerilim Dönüştürücü Kazancı (2.24) bağıntısıyla verilebilir [7].



Şekil 2.5 : Keskin olmayan YO geçişi [7]

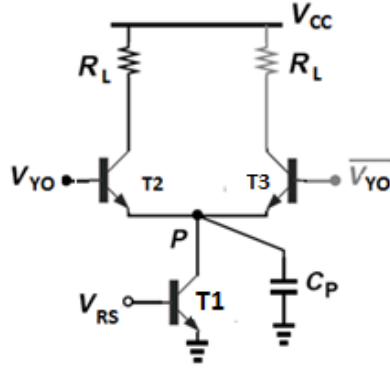
Anahtarlama fonksiyonu olarak gerçek kare dalga yerine, Şekil 2.5'de gösterilen sinusoidal olarak değişen bir yerel osilatör işareti uygulandığında, ΔT süresi boyunca her iki transistör de iletimde olacağından T1 transistörü tarafından üretilecek akım ikiye ayrılır ve ortak işaretler artacağından çıkışta bunlar görünemez. Dolayısıyla, bu süreye bağlı olarak kazanç düşecektir. ΔT gecikme süresi göz önüne alındığında (2.25) bağıntısı;

$$A_V = \frac{2}{\pi} g_{m1} R_C \left(1 - \frac{2\Delta T}{T_{YO}} \right) \quad (2.25)$$

olarak düzeltilmelidir [7].

Kazancın azalmasına neden olan diğer etken, giriş transistörünün kolektör ucundan görülen toplam kapasitedir. Şekil 2.6'daki P düğümünde görülen kapasite;

$$C_P = C_{CS1} + C_{BC1} + C_{BE2} + C_{BE3} \quad (2.26)$$



Şekil 2.6 : C_p üzerinden R_S akımının kaybı

T1 tranzistoru tarafından üretilen R_S akımı, T2 tranzistorunun emetöründen görülen direnç ile C_p kapasitesi arasında bölünür. Bu sebeple gerilim dönüştürücü kazancı $\frac{g_{m2}}{sC_p + g_{m2}}$ oranında azalır. Sonuç olarak dönüştürücü kazancı (2.27)'da gösterilen biçime döndürür [7].

$$A_V = \frac{2}{\pi} g_{m1} R_C \left(1 - \frac{2\Delta T}{T_{YO}} \right) \frac{g_{m2}}{\sqrt{C_p^2 \omega^2 + g_{m2}^2}} \quad (2.27)$$

2.4 Karıştırıcı Gürültü Sayısı

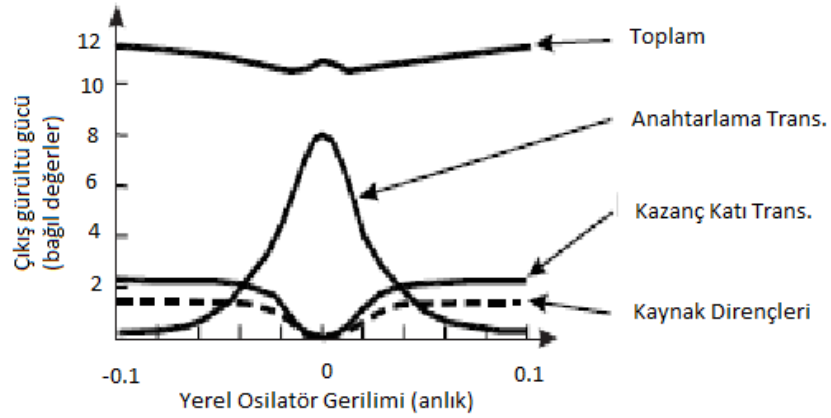
Karıştırıcı için Gürültü Sayısı en genel biçimde;

$$F = \frac{P_{0top}(\omega_{AS})}{P_{0kaynak}(\omega_{AS})} \quad (2.28)$$

bağıntısıyla tanımlanır. Burada; $P_{0tot}(\omega_{AS})$ çıkışta AS'da oluşan toplam gürültü gücünü, $P_{0(kaynak)}(\omega_{AS})$ ise, çıkışta oluşan AS'daki gürültüye yalnızca kaynak gürültüsünün katkıladığı gürültü gücüdür. Girişte R_S ve görüntü sıklıklarında oluşan toplam gürültü gücü, karıştırma işlemi sonucunda çıkışta AS'daki toplam gürültü gücü olarak belirecektir [4].

Genel olarak karıştırıcı gürültüsü için üç farklı sıklık bandından söz edilebilir. İlk olarak, devredeki tranzistor ve dirençler AS'de gürültü üretirler. Bunlardan bir kısmı, örnek olarak kollektör dirençlerinin ürettiği AS gürültüsü çıkışta belirecektir. İkinci olarak, görüntü sıklığında ve RF'te üretilen gürültü, karıştırıcıda yerel osilatör işareti ile AS bölgesine aktarılırlar. Kazanç katındaki kollektör akım gürültüsü bu tip

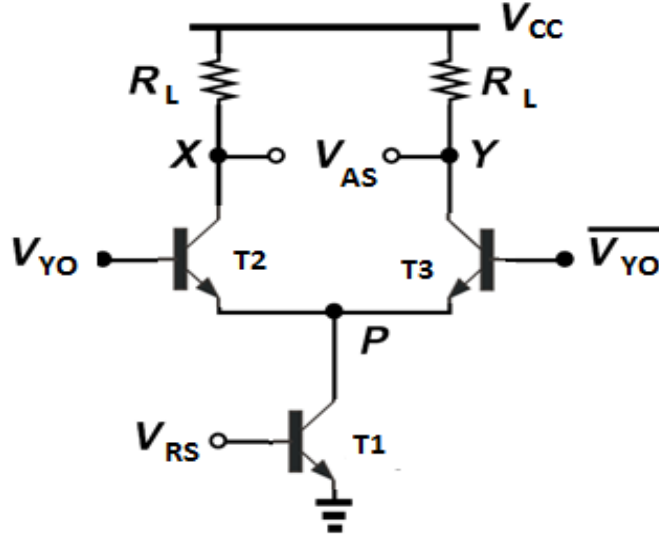
gürültüye örnek olarak verilebilir. Son olarak da YO tarafından üretilen gürültülerde AS çıkışına aktarılabilir [8]. YO periyodu boyunca AS çıkışına aktarılan gürültü güçleri sabit değildir. Şekil 2.7’de görüldüğü üzere, YO gerilimin yüksek olduğu değerlerde, baskın gürültü kazanç katındaki tranzistörlerden gelir [8]. YO farksal çift tranzistörlerinin kesim ve saturasyon bölgeleri arasında anahtarlanmasını sağladığı için bu beklenen bir davranıştır. İki durumda da tranzistörlerde kazanç olmadığı için gürültüye çok az katkıda bulunurlar. Ayrıca RS girişten itibaren kazanç bu koşullarda en fazladır. Bu yüzden keskin şekilde anahtarlanan yüksek genlikli YO işareti, yüksek işaret gürültü oranı elde etmek için gereklidir [9].



Şekil 2.7 : Farklı YO seviyelerinde gürültü katkıları [4]

Fakat sonlu yükselme ve düşme süresi boyunca kare dalga şeklinde ya da sinusoidal yerel osilatör işaretleri için, yerel osilatör gerilimi sıfırdan geçer. Bu süre boyunca anahtarlama tranzistörleri etkin bölgede çalışırlar. Bu bölgede tranzistörler kuvvetlendirici olarak çalışır ve kollektör saçma gürültüsü, baz dirençlerinden kaynaklanan ısı gürültü gibi yerel osilatör ve anahtarlama transistörlerinde oluşan gürültü baskın hale gelir [10].

Gürültünün sebep olduğu küçük gerilim değişiklikleri, akımın tamamen bir taraftan diğerine anahtarlanmasına neden olur. Zamanla değişen bu düşük genlikli gerilim, tranzistörlerin anahtarlanma zamanını modüle eder. Çıkıştaki karesel dalga şeklinin yüksekliği aynı kalmasına rağmen, gürültü sıfır geçiş zamanını geciktirir ya da ileri alır [5].



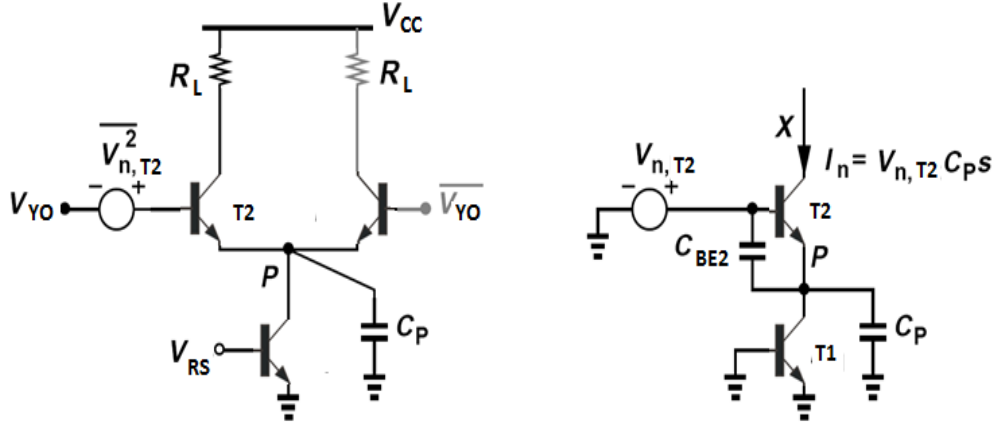
Şekil 2.8 : Gürültü analizi için kullanılacak etken karıştırıcı

Keskin bir yerel osilatör işaretinin yarım periyot süresince karıştırıcı devresine uygulanması durumunu Şekil 2.8’de gösterilmiştir. C_p parazitik kapasitesi,

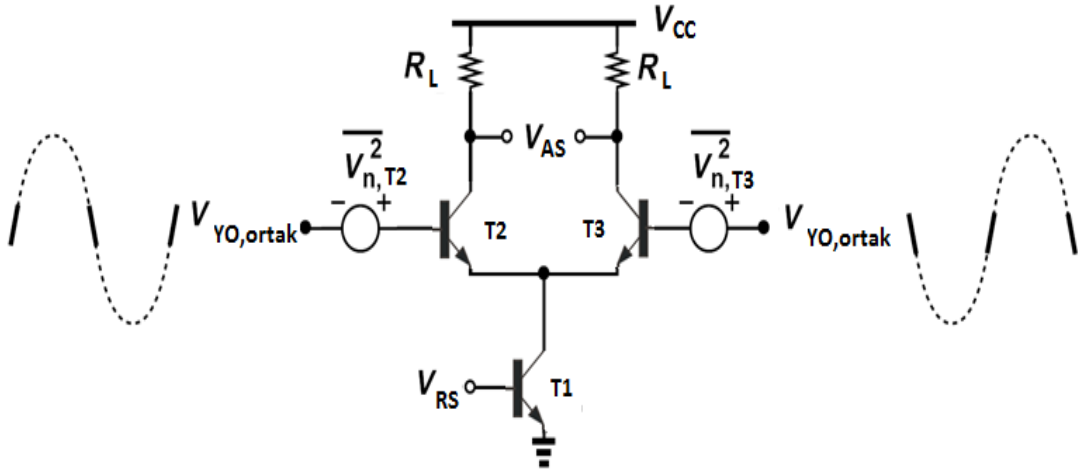
$$C_p = C_{CS1} + C_{BC1} + C_{BE2} \quad (2.29)$$

olarak ifade edilebilir [7]. Bu durumda devre, Şekil 2.9’da görüldüğü gibi P düğümünde C_p büyüklüğünde bir kapasiteye sahip kaskod yapıya dönüşür. T2 transistörünün ürettiği gürültü akımı $V_{n,T2}C_{pS}$ ’e eşittir. Bu gürültü ve T1 transistörünün ürettiği gürültü 0 ile 1 arasında değişen kare dalga ile çarpılarak çıkışa iletilir. Diğer yarı YO periyodunda ise T3 transistörü baskın rol oynayarak gürültü oluşumuna sebep olur.

Daha gerçekçi bir yaklaşımla, keskin olmayan bir yerel osilatör işareti devreye uygulandığında T2 ve T3 transistörleri belli bir süre aynı anda iletimde olurlar. Bu durumda Şekil 2.10 da görüldüğü gibi, T1 transistörünün oluşturduğu gürültü farksal çıkış sebebiyle ortak işaret olduğu için çıkışta görülmeyecek, fakat T2 ve T3 transistörlerinin sebep olduğu gürültü kuvvetlendirilerek çıkışa iletilecektir [7].



Şekil 2.9 : Bir tranzistor kesimdeyken gürültü etkisi ve eşdeğer devresi



Şekil 2.10 : T2 ve T3 aynı anda iletimdeyken gürültü etkisi

Şekildeki devre için %50 lik Darbe-Boşluk oranlı YO işaretinin uygulanması durumunda, her bir yarı YO periyodunda karıştırıcı devresi Şekil 1.11 de gösterildiği biçimde modellenebilir. Her iki anahtarlama tranzistorunun oluşturduğu ve T1 tranzistorundan gelen gürültü 0 ile 1 arasında değişen kare dalga işareti ile çarpılır. Eğer beyaz gürültü %50 darbe-boşluk oranlı anahtar ile açık-kapalı durumları arasında değiştirilirse, çıkış gürültüsü hala beyazdır fakat gücü yarılanmış olur [7].

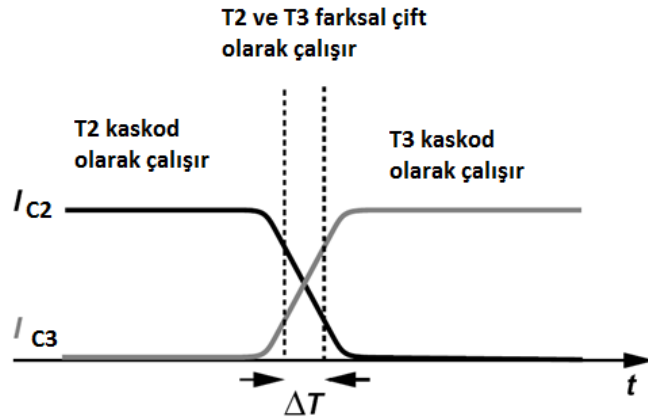
Yerel osilatör işaretinin ideal keskin kare dalga olmaması durumunda, bir YO periyodu süresince sıfır geçiş zamanında yani $2\Delta T$ süresince farksal çıkış olarak çalışan anahtarlama tranzistorları T1'den gelen gürültü katkısını yok eder. Bu süre boyunca çıkış gürültüsü $g_{m2}=g_{m3}$ kabul edilerek;

$$\overline{V_{n,farksal}^2} = 2(2kTg_{m2}R_L^2 + 4kTR_L) \quad (2.33)$$

olarak ifade edilir.

Tranzistorların iletimde kalma süreleri ile bu bileşenler ağırlıklandırıldığında, girişten gelen çıkış gürültüsü için aşağıdaki bağıntı elde edilir [7].

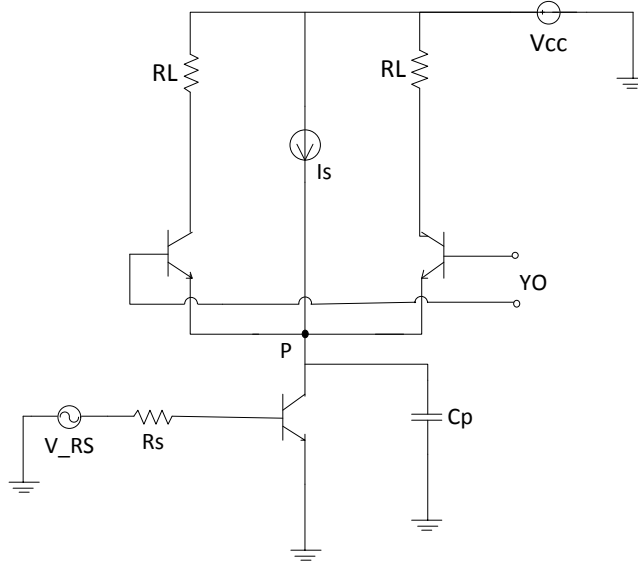
$$\overline{V_{n,gir}^2} = \frac{8kT(0.5xg_{m2}R_L^2 + R_L)\frac{2\Delta T}{T_{YO}} + \left[2kT\left(g_{m1} + \frac{C_p^2\omega^2}{g_{m2}}\right)R_L^2 + 8kTR_L\right]\left(1 - \frac{2\Delta T}{T_{YO}}\right)}{\frac{4}{\pi^2}g_{m1}^2R_L^2\frac{g_{m2}^2}{C_p^2\omega^2 + g_{m2}^2}\left(1 - \frac{2\Delta T}{T_{YO}}\right)^2} \quad (2.34)$$



Şekil 2.12 : Gürültü hesabı için kullanılan kısmi doğrusal dalga şekli

Devrede keskin anahtarlama yapıldığı varsayılırsa, gerilimdeki küçük bir değişiklik akımın farksal çiftin bir tarafından diğerine yönlendirilmesine sebep olur. Bu durumda çıkış ω_{YO} sıklığında bir kare dalgadır. Yukarıda bahsedildiği gibi, gürültü gerilimi sebebiyle sıfır geçiş zamanının değişimi Şekil 2.12'de görüldüğü gibidir. Her anahtarlama olayında anahtarlama zamanındaki değişiklik çıkış farksal akım dalga şeklinin de değişmesine neden olur [9].

Anahtarlama tranzistorlarının oluşturduğu $\overline{I_n^2} = 2qI_C$ ile belirlenen saçma gürültüsü akımı kollektör akımının azaltılmasıyla azalır. Tersine, RS kattaki tranzistorların oluşturduğu saçma gürültüsü ise $\overline{V_n^2} = \frac{2kT}{g_m} = \frac{2kTV_T}{I_C}$ bağıntısına göre kollektör akımı arttıkça azalır. Bu sebeple gürültüyü en aza indirmek için kollektör akımlarının birbirinden bağımsız olmasını sağlamak amacıyla Şekil 2.13'te görüldüğü gibi akım kaynakları devreye eklenebilir [8].



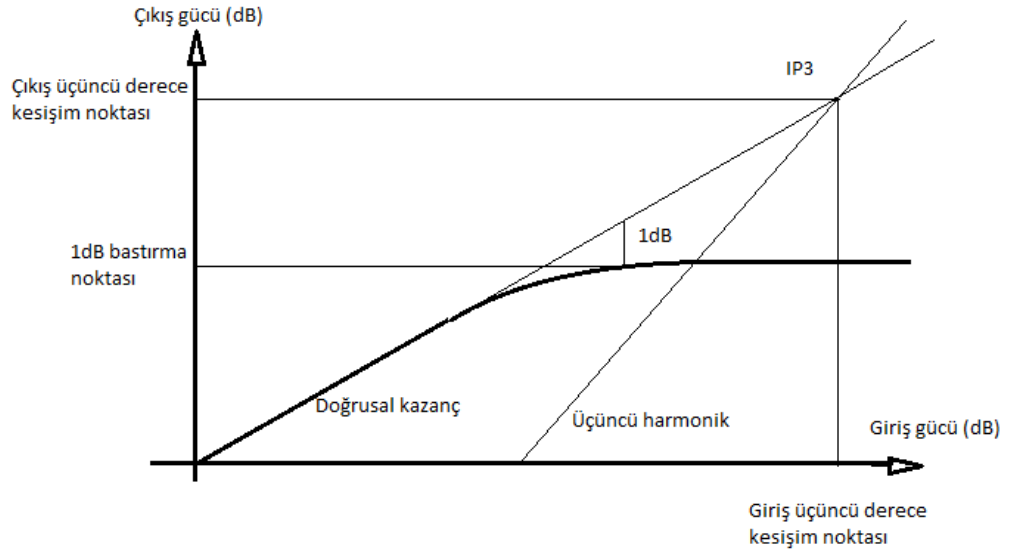
Şekil 2.13 : Anahtarlama tranzistorlarının kollektör akımlarının azaltılması için eklenen akım kaynağı [8]

Ayrıca yük dirençleri üzerinde belirli bir gerilim düşümü sağlanması için direnç değerlerinin artırılmasıyla, gerilim çevrim kazancının da artması sağlanır.

2.5 Doğrusallık

Doğrusallık temel olarak devrenin çalışma noktasına bağlıdır. Yerel osilatör gücü doğrusallığı büyük ölçüde etkiler. Çoğunlukla 1 dB Bastırım Noktası, doğrusallığın bir ölçüsü olarak tanımlanır. AS çıkış gücünün, RS giriş gücüyle orantılı olması, karıştırıcı için doğrusallık kavramını oluşturur. 1 dB Bastırım noktası, çıkış AS gücünün, girişe uygulanan RS işaretin gücüne bağlı olarak doğrusal olması beklenen değişiminden 1 dB sapışının olduğu çıkış işaret gücü olarak tanımlanır. Doğrusal karıştırma davranışının bir diğer ölçüsü ise, istenen çıkış gücü değişimi ile çıkışta oluşan üçüncü mertebeye IM ürünlerinin giriş RS işaret seviyesinin birer fonksiyonu olarak çizilmesiyle elde edilen kesişim noktasıdır [11]. Üçüncü mertebeye

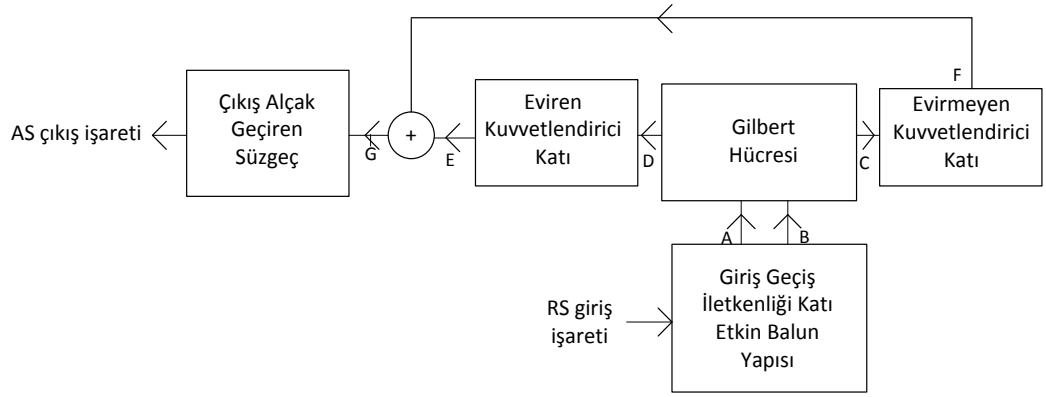
IM ürünlerinin sıklıkları $\omega_{YO} - (2\omega_{RS1} - \omega_{RS2})$ ve $\omega_{YO} - (2\omega_{RS2} - \omega_{RS1})$ olup, çıkışta sıklıkları $\omega_{YO} - \omega_{RS1}$ ve $\omega_{YO} - \omega_{RS2}$ olan doğrusal karıştırma ürünlerinin yanında yer alırlar. Kesişim noktası giriş ya da çıkış kesişim seviyeleri üzerinden belirtilebilir [11]. Şekil 2.14'te karıştırıcının doğrusallık parametreleri tanımlarına uygun olarak gösterilmiştir.



Şekil 2.14 : Karıştırıcının doğrusallık parametreleri [11]

3. KARIŐTIRICI DEVRESİNİN TASARIMI

Őekil 3.1’de tasarlanan devrenin blok diyagramı verilmiŐtir. GiriŐ geçiŐ iletkenliĐi katı olarak bir etkin balun tasarlanmıŐtır. Balun ıkıŐından alınan farksal ıkıŐ Gilbert Hücresinin farksal giriŐine uygulanmıŐtır. Gilbert Hücresinin ıkıŐ dallarından alınan akımlar aynı evreye getirilerek toplanmıŐ, devrenin ıkıŐına da bir alak geiren süzge yerleŐtirilerek ara sıklık ıkıŐ iŐareti elde edilmiŐtir.



Őekil 3.1 : Tasarlanan kariŐtırıcı devresinin blok diyagramı

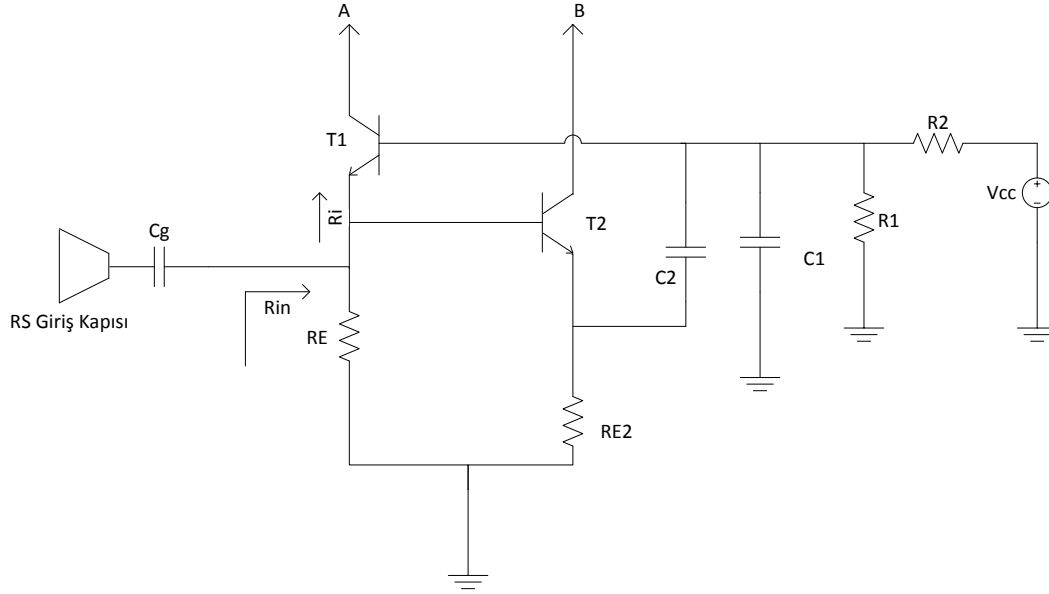
3.1 Kuramsal Hesaplamalar

Kuramsal hesaplamalar için RS giriŐ gücü olarak 6 dBm, yani 4mW alınmıŐtır. 50 Ω giriŐ direnci için giriŐ iŐaretinin genlik tepe deĐeri,

$$\frac{V_{RS}^2}{4R_S} = P_{giriŐ} \quad (3.1)$$

baĐıntısından hesaplanabilir. Buradan $v_{RS} = 0.45$ V olarak hesaplanır. GiriŐ iŐaretinin tepe deĐeri ise 0.65 V elde edilir.

Őekil 3.2’de OE lü devrenin baz akımı göz ardı edildiĐinde giriŐ akımının tepe deĐeri için;



Şekil 3.2 : Giriş geçiş iletkenliği kuvvetlendirici katı

$$\frac{V_{RF_{tepe}}}{R_{in}} = \frac{V_{RF_{tepe}}}{R_E} + \frac{V_{RF_{tepe}}}{R_i} = i_{gir,tepe} \quad (3.2)$$

yazılabilir. Burada R_i , OB'lı devrenin girişinden görülen empedanstır. OE'li devrenin emetöründeki gerilimin salınımı, büyük bir yaklaşıklıkla R_S işaretin salınımına eşit olacağından, n_2 düğümündeki DC gerilim en az 0.65V olmalıdır. Bu gerilim değeri 0.7V alındığında, n_1 düğümünün gerilimi, 0.85V baz-emetör geriliminin eklenmesiyle 1.55V olarak hesaplanır.

Girişteki empedans uyumu için ;

$$\frac{1}{R_{in}} = \frac{1}{R_E} + \frac{1}{R_i} \quad (3.3)$$

R_E üzerinden akacak olan akım, aynı zamanda T_1 tranzistorunun da akımıdır. Herhangi bir kırılma olmaması için de bu akımın tranzistordan akacak olan değişken işaret akımının tepe değerine eşit ya da daha büyük olmak zorundadır. Dolayısıyla;

$$\frac{V_{n2} + V_{BE}}{R_E} = \frac{V_{n1}}{R_E} = I_Q \geq \frac{v_{RS,tepe}}{R_i} \quad (3.4)$$

eşitsizliğinin sağlanması gerekir. Bu sonuç (3.2)'de kullanıldığında, R_E direnci 170Ω olarak hesaplanabilir. Bu durumda OB'lı devrenin girişinden görülmesi gerekli giriş direnci, $R_{in}= 50\Omega$ alınarak (3.3) bağıntısından $R_i= 71\Omega$ olarak hesaplanır.

Gilbert hücreğine giden kollardan (3.5)'te görüldüğü gibi eşit DC değerinde akım geçmektedir. I_Q , T_1 ve T_2 tranzistorlarının emetör akımı olmak üzere;

$$\frac{V_{n1} - V_{BE}}{R_{E2}} = \frac{V_{RS_{epe}}}{R_E} = I_Q \quad (3.5)$$

yazılabilir. Bu denklemin de kullanılması ile R_{E2} 71Ω ve I_Q ise 9 mA olarak elde edilir. Bu akım değeri için tranzistorların r_e direnç değerleri (3.6) bağıntısı kullanılarak 2.8Ω hesaplanabilir.

$$r_e = \frac{1}{g_{mQ}} = \frac{V_T}{I_Q} \quad (3.6)$$

Giriş empedans uyumunun sağlanması için kapasitif gerilim bölücü ile ileri-besleme uygulandığı belirtilmişti. Gerilim bölücünün direnç yerine kapasite ile gerçekleşmesi, bu yapının devrenin gürültü sayısına etkisini en aza çekmiştir. Ayrıca, ileri yönde zıt besleme yöntemi kullanıldığı için devrenin dinamiği de arttırılmıştır.

Kapasitif gerilim bölücü için OB'lı devrenin girişinden akacak olan akım (3.7)'de gösterildiği gibi yazılabilir;

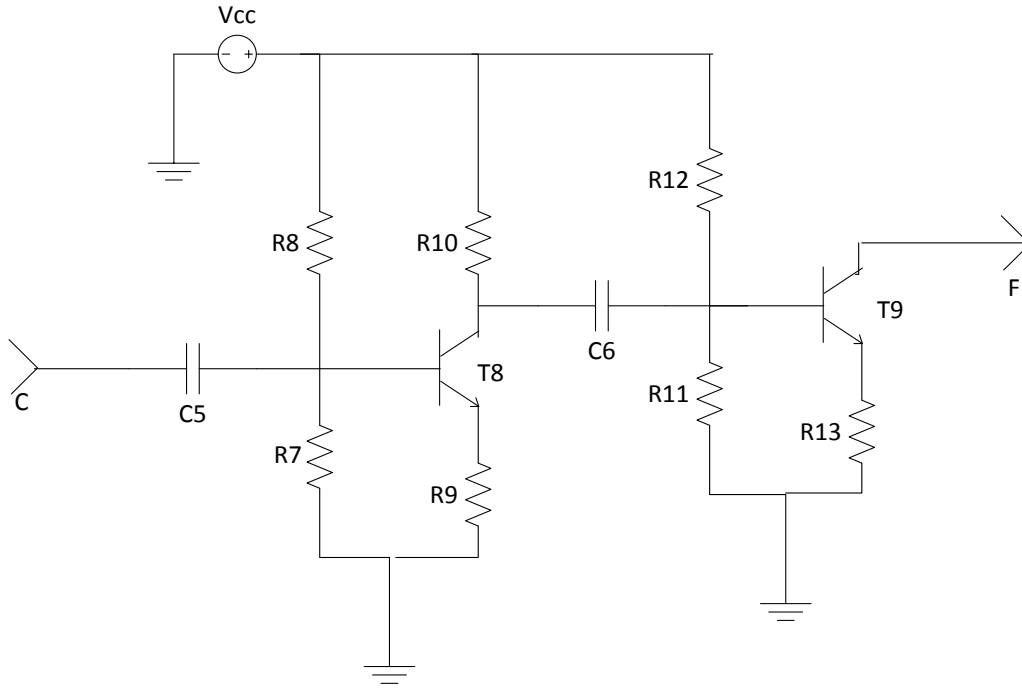
$$\left(v_{in} - v_{in} \frac{C_2}{C_1 + C_2} \right) g_{mQ} = v_{in} \frac{1}{R_i} \quad (3.7)$$

$$R_i = \left(\frac{v_{in}}{i_{in}} \right) = \frac{C_1 + C_2}{C_1} \frac{1}{g_{mQ}} \quad (3.8)$$

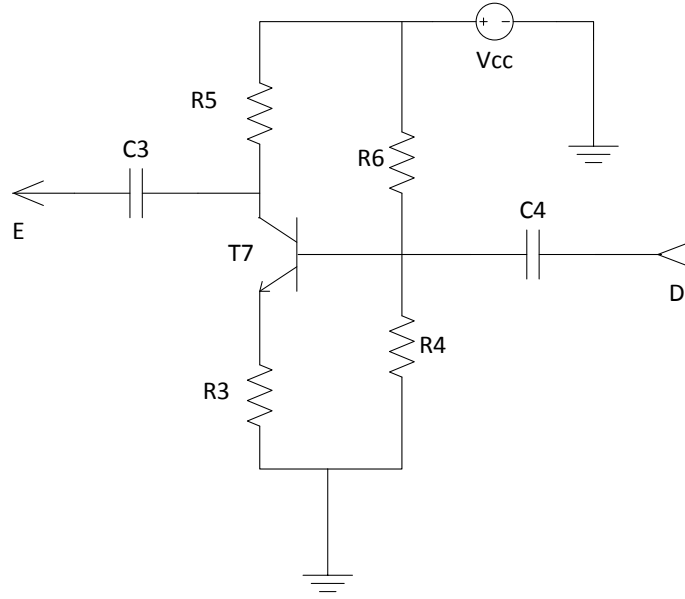
Önceki çıkarımda elde edilen $\left(\frac{v_{in}}{i_{in}} \right) = R_i = 71 \Omega$ değerine göre, (C_1/C_2) oranı, mükemmel giriş uyumu için (3.8) kullanılarak 22 olarak hesaplanmıştır. $C_1 = 90 \text{ fF}$ kapasite değerlerinin optimizasyonu sırasında en uygun değer olarak belirlenmiştir.

Yerel osilatör gerilimi, devrenin kutuplama koşulları nedeniyle 3.5 V DC değerin üzerinde salınacaktır. Gilbert hücresindeki anahtarlama tranzistorlarının yeterince iletimde olması için, 0.1V genlikli yerel osilatör gerilimine gereksinim bulunmaktadır. Bu nedenle, tranzistorların kollektör gerilimleri 3.6V'dan düşük olmamalıdır. Gilbert hücresinin yük dirençleri de bu düşünceden yola çıkılarak $R_L=155 \Omega$ hesaplanır.

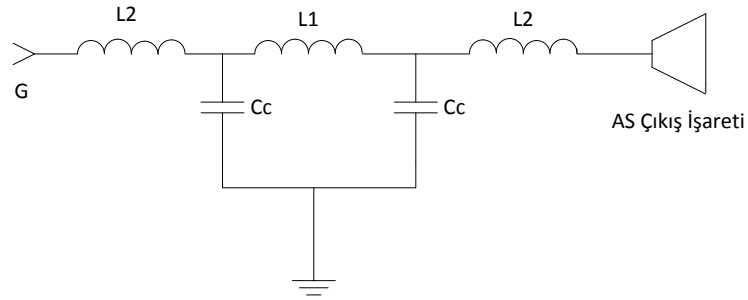
Gilbert hücresinden sonra çıkışa kadar ortak emetörlü, yüksek dinamikli yapılarla kuvvetlendirme işlemi yapılmıştır. Kullanılan yapılar Şekil 3.3 ve 3.4'te verilmiştir. Bu yapıların devamında ise beşinci dereceden Chebyshev bir alçak geçiren süzgeç ile (Şekil 3.5) işaret çıkışa aktarılmıştır. Süzgecin geçirme bandı dalgalanması 0.1 dB'dir. Bu süzgeç oluşan 4.5 GHz sıklığındaki diğer karıştırma ürününün çıkışa aktarılmaması için eklenmiştir. Aynı zamanda çıkışa iletilen yerel osilatör işaretinin ve bunun harmoniklerinin de süzülmesini sağlar. Süzgece ait geri dönüş ve araya grime kaybı grafiği Şekil 3.6'da verilmiştir.



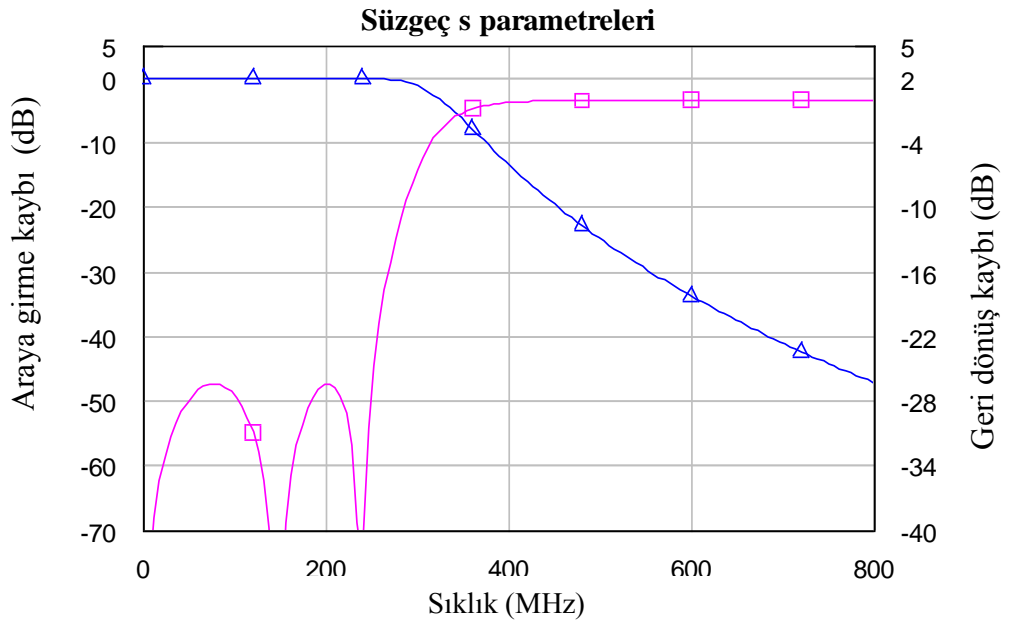
Şekil 3.3 : Çıkış evirmeyen kuvvetlendirici katı



Şekil 3.4 : Çıkış eviren kuvvetlendirici katı



Şekil 3.5 : Çıkış alçak geçiren süzgeci



Şekil 3.6 : Süzgece ait geri dönüş ve araya girme kaybı

3.2 Gürültü Hesaplamaları

Devrenin yapısında yer alan gürültü kaynakları Çizelge 3.1’de verilmiştir.

Çizelge 3.1 : Devrenin gürültü kaynakları.

Gösterim	İfade	Açıklama
$\overline{v_{nRS}^2}$	$\frac{4kT}{2g_{m-üst}}$	Anahtarlama transistörlerinden gelen RS gürültüsü
$\overline{v_s^2}$	$4kTR_S$	Kaynak gürültüsü
$\overline{I_{n1}^2}$	$\frac{1}{I_1^2} \left(\frac{R_S}{2R_i} - 1 \right)^2 + \frac{1}{I_{e1}^2} \frac{R_S^2}{R_i^2} \frac{1}{4}$	Kuvvetlendirici katından gelen gürültü. OB’lı transistör ve R_{E1} direncinden oluşur.
$\overline{v_{n2}^2}$	$\frac{4kT}{2g_{m-üst}}$	Anahtarlama transistörü T2den gelen AS gürültüsü
$\overline{I_{n2}^2}$	$\frac{4kT}{R_{E2}}$	Kuvvetlendirici katından gelen gürültü. OB’lı transistör ve R_{E2} direncinden oluşur.
$\overline{v_{n3}^2}$	$\frac{4kT}{2g_{m-üst}}$	Anahtarlama transistörü T3den gelen AS gürültüsü

Anahtarlama katı düşünüldüğünde, giriş empedansı:

$$Z_{in} = \frac{1}{g_{m-üst} + j\omega C_P} \quad (3.9)$$

Yani,

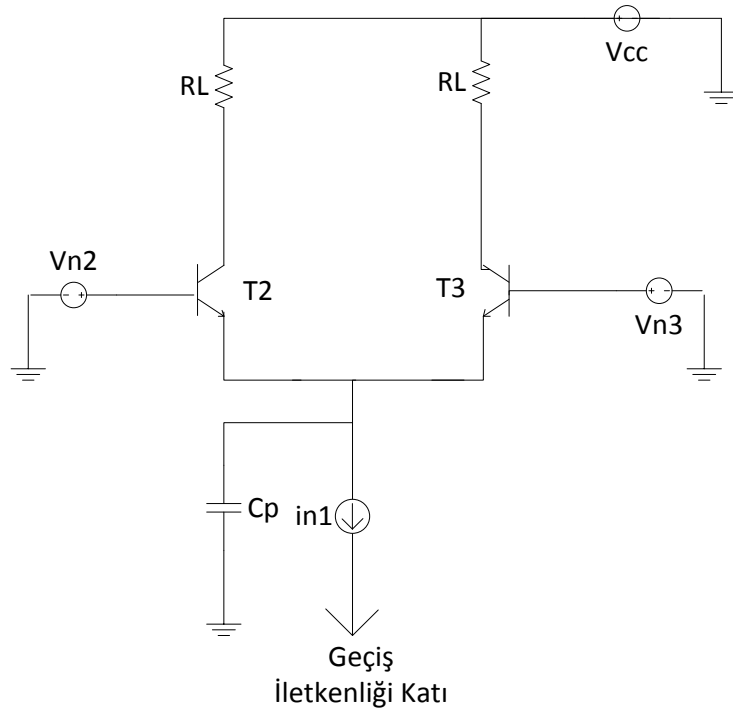
$$|Z_{in}|^2 = \frac{1}{g_{m-üst}^2 + \omega^2 C_P^2} \quad (3.10)$$

Tablodaki her terim, çıkıştaki toplam gürültünün hesaplanması için, oluşturduğu noktadan çıkışa kadar olan kazançla çarpılır. Dönüştürme kazancı (3.23)’de

$\frac{2}{\pi} g_{m-üst} R_L$ olarak belirlenmişti. Anahtarlama tranzistorunun emetöründe görülen gürültü gerilimi, parazitik kapasite C_p dolayısıyla bir gürültü akımı oluşmasına sebep olur. Bu noktadaki gürültü geriliminin kaynağı anahtarlama tranzistorlarında oluşan kıpraşım gürültüsüdür. Bu gürültü hem AS hem de RS bileşen içermektedir. OB'lı kısımdaki tranzistorlar da bu iki sıklık bileşenine sahiptirler. Bu yüzden i_{n1}^2 ve v_{n2}^2 toplam gürültü fonksiyonunda iki kez yer alırlar. Devrenin bir yarısının gürültü kaynakları Şekil 3.7'da gösterilmiştir.

Çıkışta oluşan toplam gürültü gücü;

$$\begin{aligned}
 P_{NT,çıkı} = & \overline{i_{n1}^2} \frac{1}{\pi^2} \frac{g_{m-üst}^2 R_L^2}{g_{m-üst}^2 + \omega_{RS}^2 C_P^2} + \overline{v_{nRF}^2} \frac{1}{\pi^2} \omega_{RS}^2 C_P^2 R_L^2 + \overline{i_{n1}^2} \frac{R_L^2}{4} \\
 & + \overline{v_{n2}^2} \frac{\omega_{RS}^2 C_P^2 R_L^2}{4} + 4kTR_L + \overline{v_S^2} \frac{g_{m-üst}^2 R_L^2}{g_{m-üst}^2 + \omega_{RS}^2 C_P^2} \frac{1}{\pi^2} \frac{1}{4R_i^2} \\
 & + \overline{i_{n2}^2} \frac{1}{\pi^2} \frac{g_{m-üst}^2 R_L^2}{g_{m-üst}^2 + \omega_{RS}^2 C_P^2} + \overline{v_{nRF}^2} \frac{1}{\pi^2} \omega_{RS}^2 C_P^2 R_L^2 + \overline{i_{n2}^2} \frac{R_L^2}{4} \\
 & + \overline{v_{n3}^2} \frac{\omega_{RS}^2 C_P^2 R_L^2}{4} + \overline{v_S^2} \frac{g_{m-üst}^2 R_L^2}{g_{m-üst}^2 + \omega_{RS}^2 C_P^2} \frac{1}{\pi^2} \frac{1}{4R_i^2}
 \end{aligned} \tag{3.11}$$



Şekil 3.7 : Devrenin bir yarısının gürültü kaynakları

Kaynağın çıkışta oluşturduğu gürültü gücü,

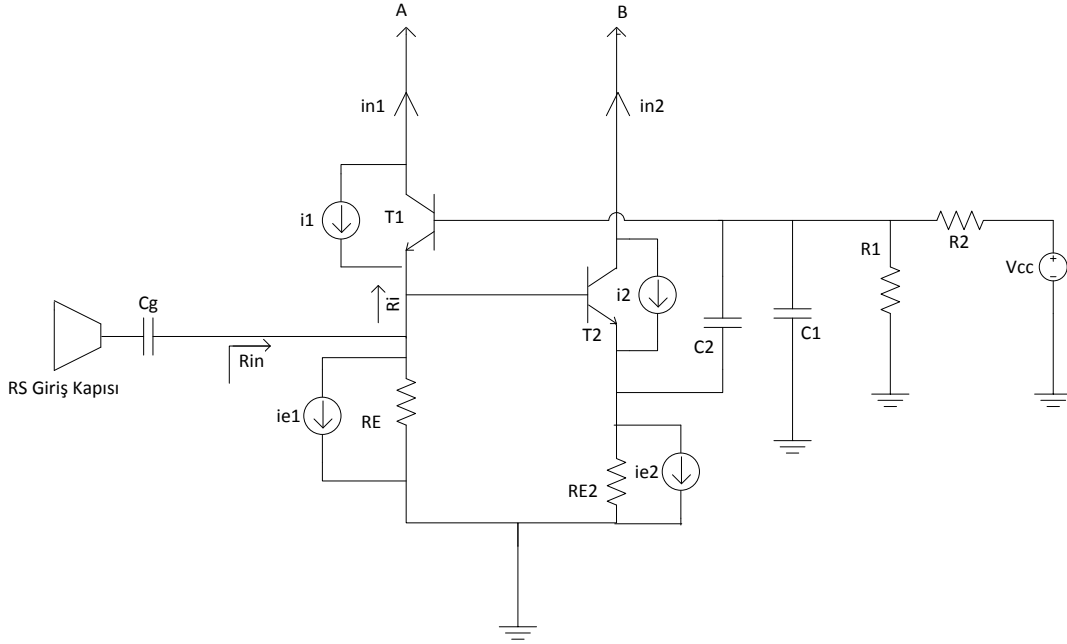
$$P_{NS,\zeta_{tkl}} = 2 \left(\begin{array}{l} \overline{v_S^2} \frac{g_{m-\text{üst}}^2 R_L^2}{g_{m-\text{üst}}^2 + \omega_{RS}^2 C_P^2} \frac{1}{\pi^2} \frac{1}{4R_i^2} \\ + \overline{v_S^2} \frac{g_{m-\text{üst}}^2 R_L^2}{g_{m-\text{üst}}^2 + \omega_{RS}^2 C_P^2} \frac{1}{\pi^2} \frac{1}{4R_i^2} \end{array} \right) \quad (3.12)$$

Dolayısıyla tanım gereği Gürültü Sayısı;

$$GS = 10 \log \left(\frac{P_{NT,\zeta_{tkl}}}{P_{NS,\zeta_{tkl}}} \right) \quad (3.13)$$

$\overline{i_{n1}^2}$ ve $\overline{i_{n2}^2}$ 'yi oluşturan ikişer gürültü kaynağı bulunmaktadır. $\overline{i_{n1}^2}$ için, bunlardan ilki R_{E1} direncinin oluşturduğu, i_{e1} ile gösterilen ısı gürültüdür. Diğeri ise i_1 ile gösterilen transistorun akım gürültüsüdür.

$$\overline{i_1^2} = 2kTg_{m-alt} \quad (3.14)$$



Şekil 3.8 : Giriş geçiş iletkenliği katının gürültü kaynakları

i_1 , $\frac{R_s}{2}$ büyüklüğünde bir direnç görür ve emetörde $i_1 \frac{R_s}{2}$ değerinde bir gerilim oluşmasına neden olur. R_i emetörden görülen dirençtir ve (3.15) ile gösterilen bir gürültü oluşmasına sebep olur.

$$\overline{i_{1,T}^2} = \left(i_1 \frac{R_S}{2} \frac{1}{R_f} - i_1 \right)^2 = \overline{i_1^2} \left(\frac{R_S}{2} \frac{1}{R_f} - 1 \right)^2 \quad (3.15)$$

i_{e1} de aynı kazancı çarpan olarak alır.

$$\overline{i_{e1}^2} = 4kT \frac{1}{R_{E1}} \quad (3.16)$$

$$\overline{i_{e1,T}^2} = \overline{i_{e1}^2} \frac{R_S^2}{4} \frac{1}{R_f^2} \quad (3.17)$$

Dolayısıyla, T1 tranzistorunun oluşturduğu toplam çıkış gürültü akımı karesel ortalaması;

$$\overline{i_{n1}^2} = \overline{i_1^2} \left(\frac{R_S}{2R_f} - 1 \right)^2 + \overline{i_{e1}^2} \frac{R_S^2}{R_f^2} \frac{1}{4} \quad (3.18)$$

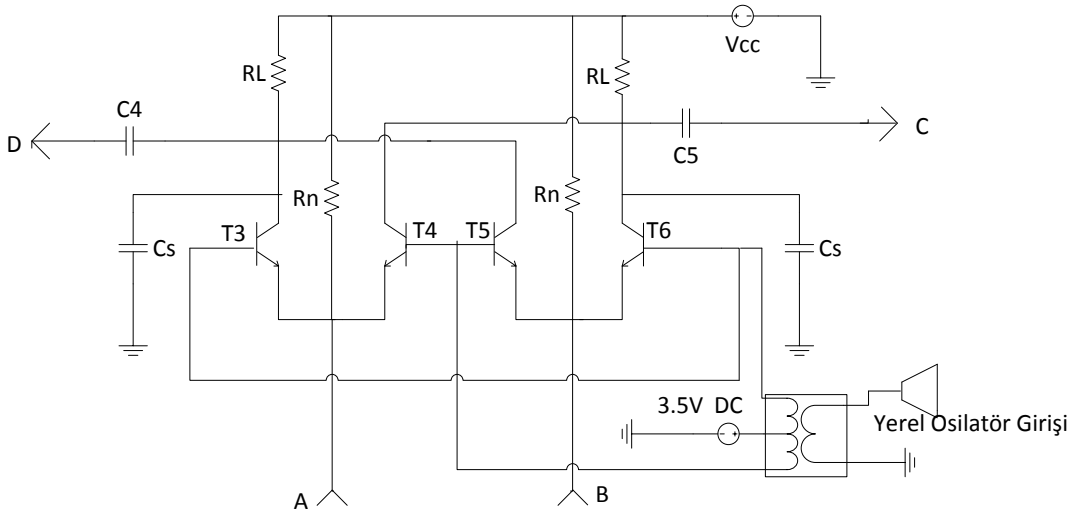
şeklinde yazılabilir. T2 tranzistoru içinde benzer hesaplamalar yapılabilir. Bu gürültü kaynakları Şekil 3.8'de gösterilmiştir.

$$\overline{i_{e2}^2} \left(R_{E2} // \frac{1}{g_{m-alt}} \right)^2 g_{m-alt}^2 \cong \overline{i_{e2}^2} \quad (3.19)$$

$$\overline{i_2^2} \left[\left(R_{E2} // \frac{1}{g_{m-alt}} \right) g_{m-alt} - 1 \right]^2 \cong 0 \quad (3.20)$$

$$\overline{i_{n2}^2} = \overline{i_{e2}^2} = 4kT \frac{1}{R_{E2}} \quad (3.21)$$

Gürültünün azaltılması için Gilbert hücrenin yük dirençlerinden ve anahtarlama tranzistorlarından geçen akımın azaltılması amaçlanmıştır. Bu yüzden Şekil 3.9'da görüldüğü gibi R_n dirençleri üzerinden doğrudan Gilbert hücrenin giriş kollarından akım uygulanmıştır. Bu sayede devrenin gürültü sayısı yaklaşık 3dB azaltılmıştır.



Şekil 3.9 : Kullanılan edilgen Gilbert Hücresi yapısı

YO geçişinin idealdeki gibi keskin olmaması sebebiyle, bir YO çevrimi süresince $2\Delta T$ kadar bir süre boyunca tüm anahtarlama tranzistorları aktif bölgede çalışır. Devre farksal çıkışlı olduğu için bu süre boyunca geçiş iletkenliği katı sadece ortak işaretlerin gürültüye katkıda bulunmasına olanak tanır. Sonuç olarak geçiş iletkenliği katından gelen gürültü $1 - \frac{2\Delta T}{T_{YO}}$ ile, anahtarlama katından gelen gürültü ise $\frac{2\Delta T}{T_{YO}}$ ile ağırlıklandırılır. Toplam çıkıştaki AS gürültü spektral yoğunluğu denklemi aşağıdaki hale gelmiş olur.

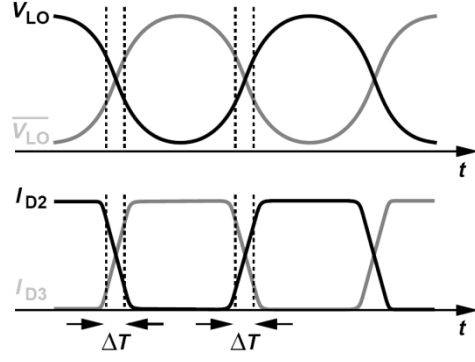
$$\begin{aligned}
P_{NT,\text{çıktı}} &= \overline{i_{n1}}^2 \frac{1}{\pi^2} \frac{g_{m-\text{üst}}^2 R_L^2}{g_{m-\text{üst}}^2 + \omega_{RS}^2 C_P^2} \left(1 - \frac{2\Delta T}{T_{YO}}\right) + \\
&\overline{v_{nRS}}^2 \frac{1}{\pi^2} \omega_{RS}^2 C_P^2 R_L^2 \frac{2\Delta T}{T_{YO}} + \overline{i_{n1}}^2 \frac{R_L^2}{4} \left(1 - \frac{2\Delta T}{T_{YO}}\right) \\
&+ \overline{v_{n2}}^2 \frac{\omega_{RS}^2 C_P^2 R_L^2}{4} \frac{2\Delta T}{T_{YO}} + 4kTR_L \\
&+ \overline{v_S}^2 \left(1 - \frac{2\Delta T}{T_{YO}}\right) \frac{g_{m-\text{üst}}^2 R_L^2}{g_{m-\text{üst}}^2 + \omega_{RS}^2 C_P^2} \frac{1}{\pi^2} \frac{1}{4R_i^2} \\
&+ \overline{i_{n2}}^2 \left(1 - \frac{2\Delta T}{T_{YO}}\right) \frac{1}{\pi^2} \frac{g_{m-\text{üst}}^2 R_L^2}{g_{m-\text{üst}}^2 + \omega_{RS}^2 C_P^2} \\
&+ \overline{v_{nRS}}^2 \frac{1}{\pi^2} \omega_{RS}^2 C_P^2 R_L^2 \frac{2\Delta T}{T_{YO}} + \overline{i_{n2}}^2 \frac{R_L^2}{4} \left(1 - \frac{2\Delta T}{T_{YO}}\right) \\
&+ \overline{v_{n3}}^2 \frac{\omega_{RS}^2 C_P^2 R_L^2}{4} \frac{2\Delta T}{T_{YO}} \\
&+ \overline{v_S}^2 \left(1 - \frac{2\Delta T}{T_{YO}}\right) \frac{g_{m-\text{üst}}^2 R_L^2}{g_{m-\text{üst}}^2 + \omega_{RS}^2 C_P^2} \frac{1}{\pi^2} \frac{1}{4R_i^2}
\end{aligned} \tag{3.22}$$

$$P_{NS,\text{çıktı}} = 2 \left(1 - \frac{2\Delta T}{T_{YO}}\right) \left(\overline{v_S}^2 \frac{g_{m-\text{üst}}^2 R_L^2}{g_{m-\text{üst}}^2 + \omega_{RS}^2 C_P^2} \frac{1}{\pi^2} \frac{1}{4R_i^2} + \overline{v_S}^2 \frac{g_{m-\text{üst}}^2 R_L^2}{g_{m-\text{üst}}^2 + \omega_{RS}^2 C_P^2} \frac{1}{\pi^2} \frac{1}{4R_i^2} \right) \tag{3.23}$$

Dolayısıyla, yine tanım gereği bu yeni durum için de Gürültü Sayısı;

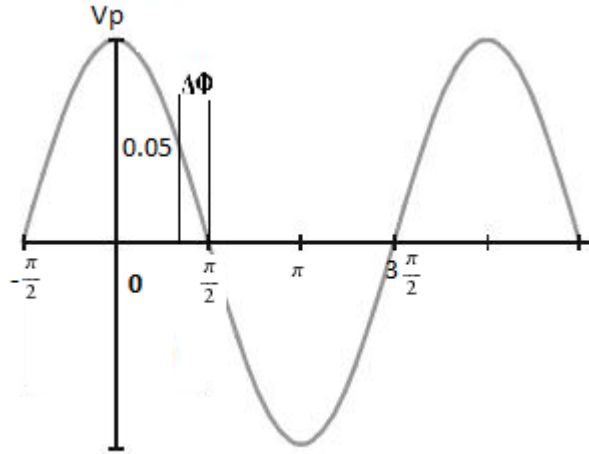
$$GS = 10 \log \left(\frac{P_{NT,\text{çıktı}}}{P_{NS,\text{çıktı}}} \right) \tag{3.24}$$

Bağıntısı kullanılarak hesaplanabilir.



Şekil 3.10 : Anahtarlama tranzistorlarının tümünün açık olduğu zaman

Şekil 3.10'da görülen, tüm anahtarlama tranzistorlarının iletimde olduğu zamanın yerel osilatör periyoduna oranını ifade eden $\frac{2\Delta T}{T_{YO}}$ katsayısını belirlemek için, YO geriliminin fazı üzerinden hesaplama yapılır. Uygulanan baz gerilimi $2V_T V_{YO}$ 'dan daha düşükken anahtarlama tranzistorları aktif bölgededir.



Şekil 3.11 : YO geriliminin fazın fonksiyonu olarak çizilmesi

$$V_p \cos\left(\frac{\pi}{2} - \Delta\varphi\right) = V_p 0.05 \quad (3.25)$$

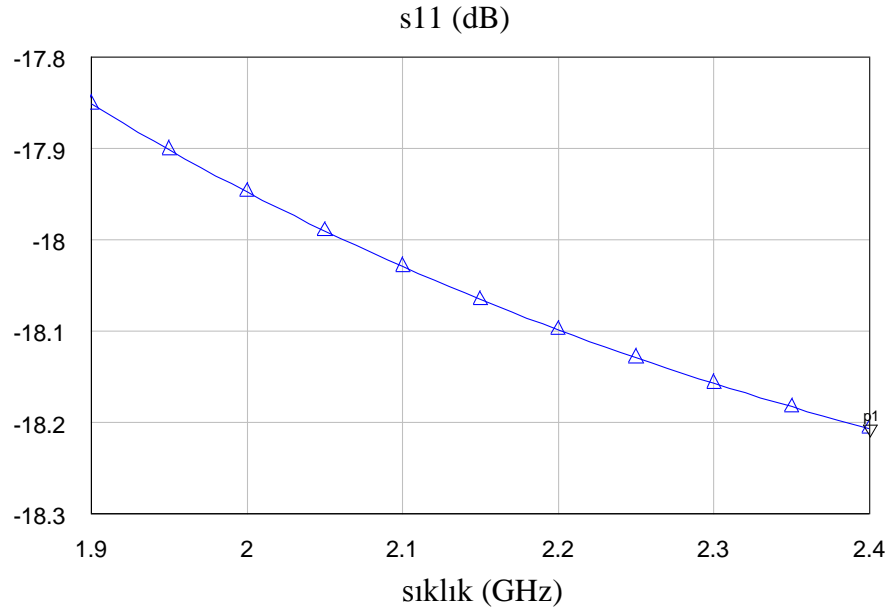
Şekil 3.11'da gösterildiği gibi, denklem (3.25)'den $\Delta\varphi$ yaklaşık olarak 0.05 radian olarak elde edilir. Bu da $\frac{2\Delta T}{T_{YO}}$ oranını 0.033 verir.

Bu hesaplamalar ile devrenin gürültü sayısının akım azaltma işleminden önce 16.3 dB olarak hesaplanır. Geçiş iletkenliği katındaki ikinci tranzistorda oluşan gürültü, gerilim bölücü yapısındaki kapasitenin üzerinden ilk tranzistordaki gürültüye eklenerek bu gürültüye azaltıcı etki yapar. Yukarıdaki hesaplarda bu korelasyon

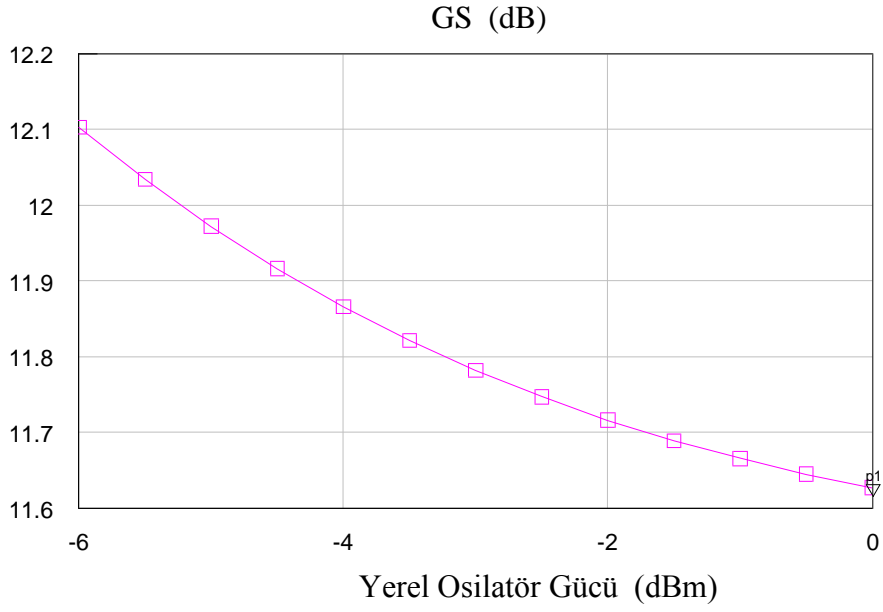
dikkate alınmadığı için devrenin gürültü sayısının 16.3 dB'den az olması beklenmektedir.

3.3 Devrenin Benzetimi

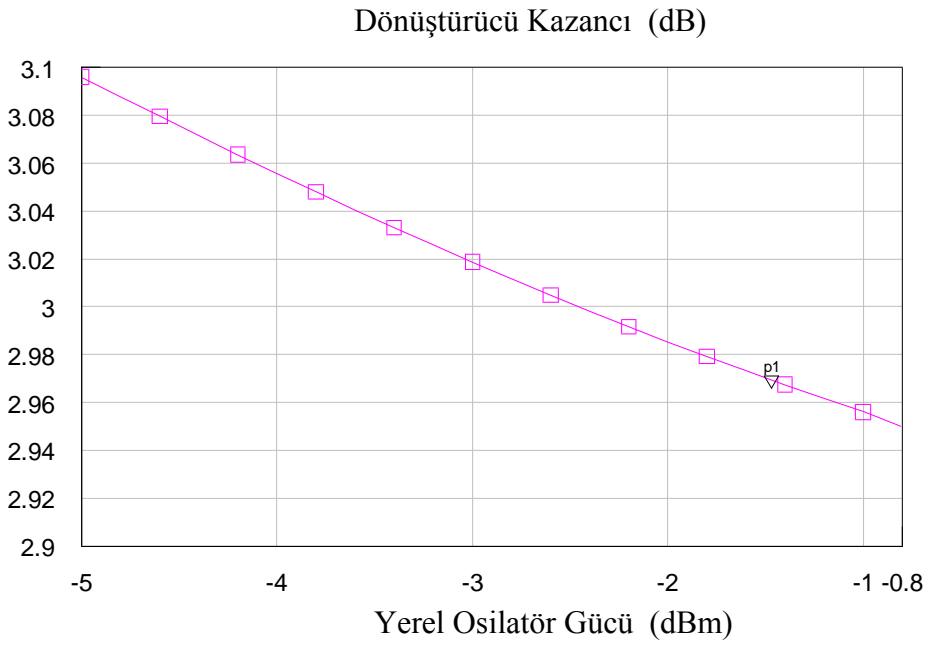
Hesaplanan değerler AWR tasarım ortamında oluşturulan devreye girilmiş ve optimizasyon yapılmıştır. Anahtarlama transistörlerinin kollektör akımlarının %60 oranında azaltılması sonucunda elde edilen benzetim sonuçları Şekil 3.12, Şekil 3.13, Şekil 3.14 ve Şekil 3.15'te verilmiştir.



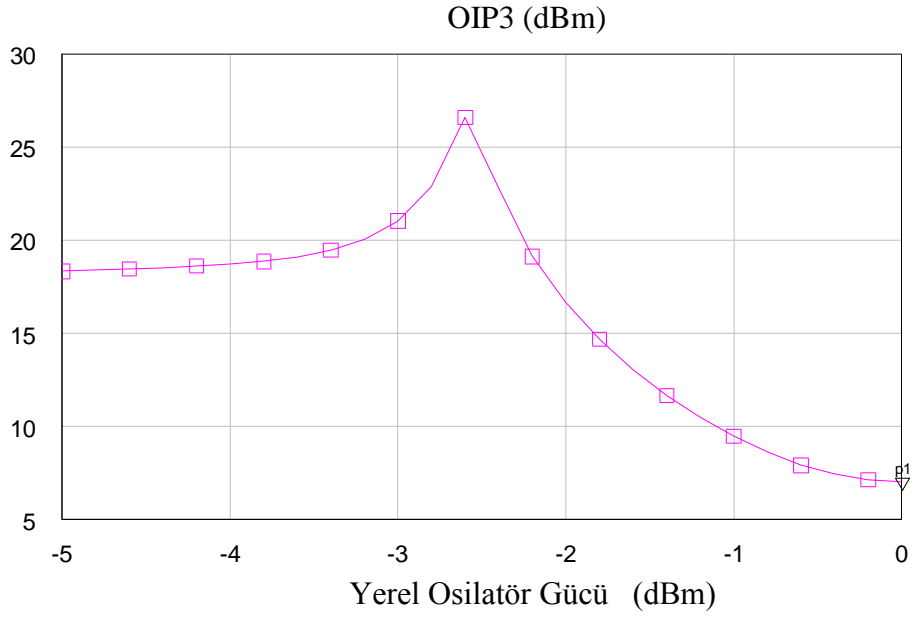
Şekil 3.12 : RS sıklığına göre s_{11} yansıma katsayısı



Şekil 3.13 : Yerel osilatör gücüne göre gürültü sayısı

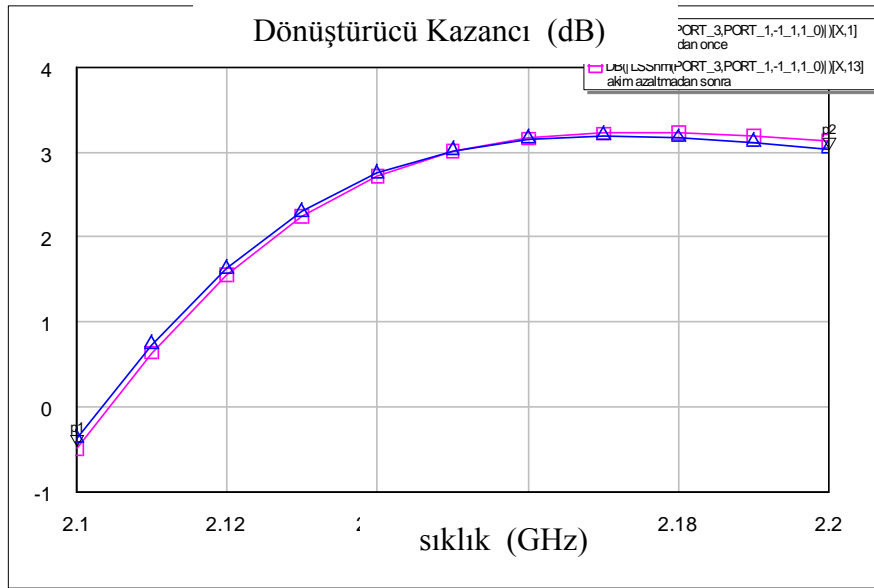


Şekil 3.14 : Yerel osilatör gücüne göre Dönüştürücü Kazancı

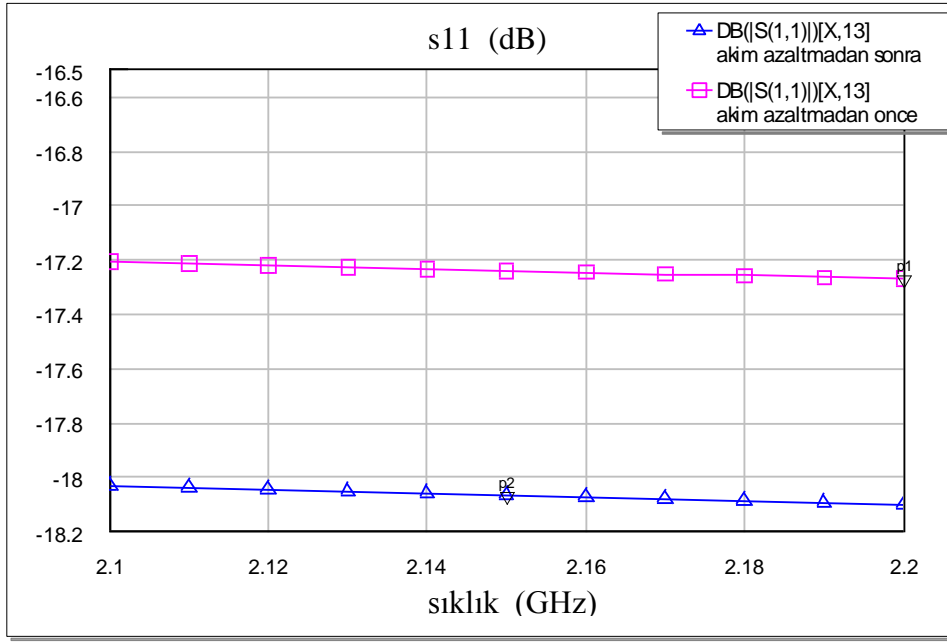


Şekil 3.15 : Yerel osilatör gücüne göre çıkış üçüncü derece kesişim noktası

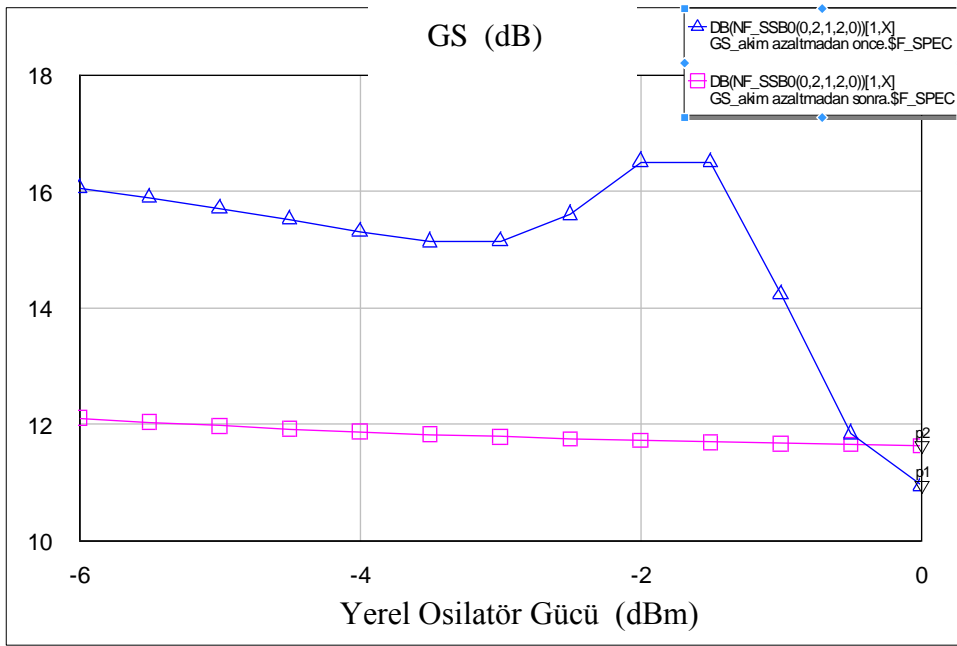
Akım azaltma işlemi uygulanmadan önce ve sonra elde edilen benzetim sonuçları Şekil 3.16, Şekil 3.17, Şekil 3.18 ve Şekil 3.19’de verilmiştir.



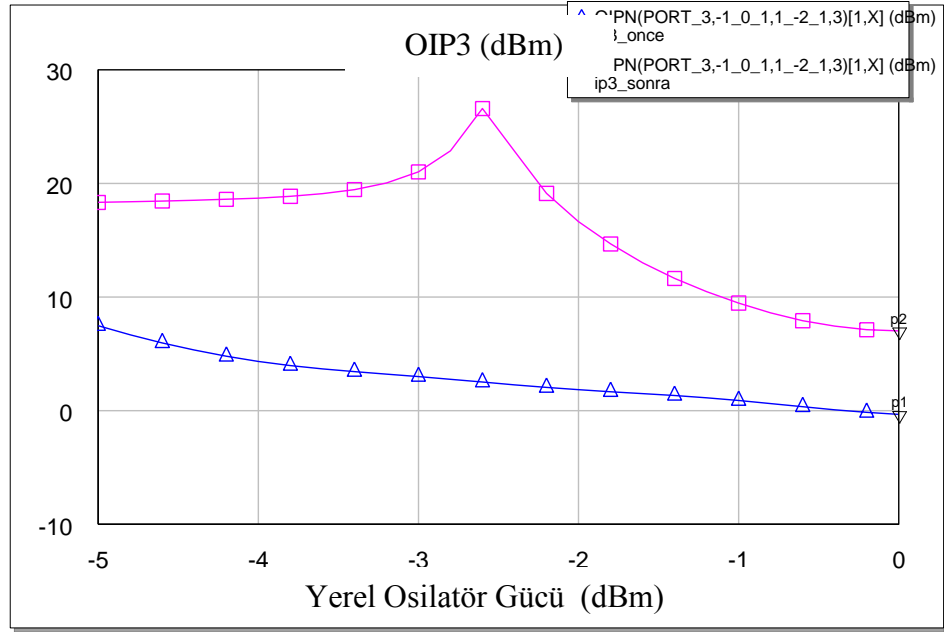
Şekil 3.16 : Akım azaltmadan önce ve sonra devrenin kazancı



Şekil 3.17 : Akım azaltmadan önce ve sonra devrenin s_{11} parametresi

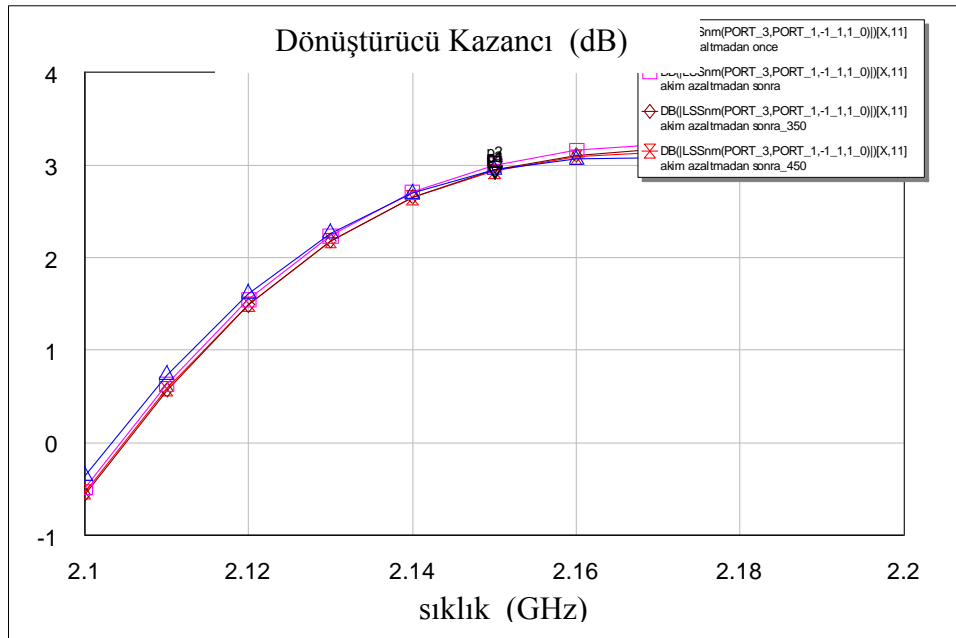


Şekil 3.18 : Akım azaltmadan önce ve sonra devrenin gürültü sayısı

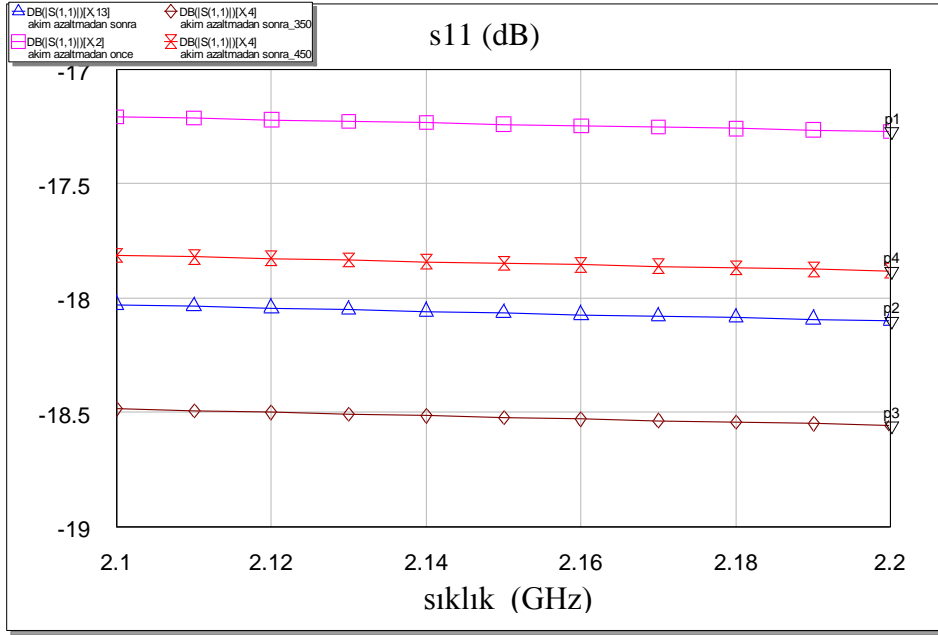


Şekil 3.19 : Akım azaltmadan önce ve sonra devrenin çıkış üçüncü derece kesişim noktası

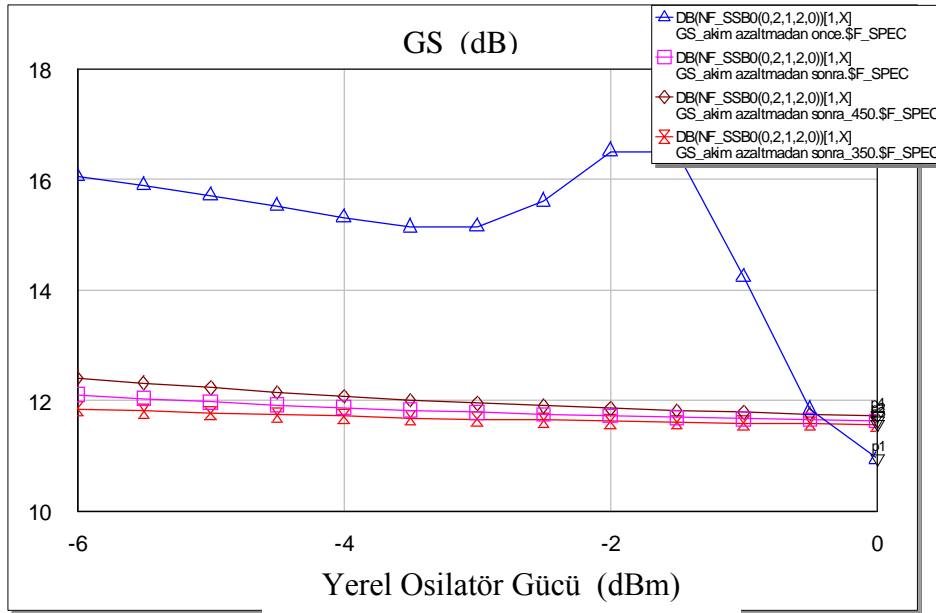
Farklı akım azaltma oranlarında elde edilen sonuçlar Şekil 3.20, Şekil 3.21 ve Şekil 3.22’de verilmiştir. Kullanılan oranlar %50, %60 ve %70’dir.



Şekil 3.20 : Farklı akım azaltma oranlarında yük direncinin değiştirilmesi ile elde edilen kazanç



Şekil 3.21 : Farklı akım azaltma oranlarında giriş yansımaya katsayısının değişimi

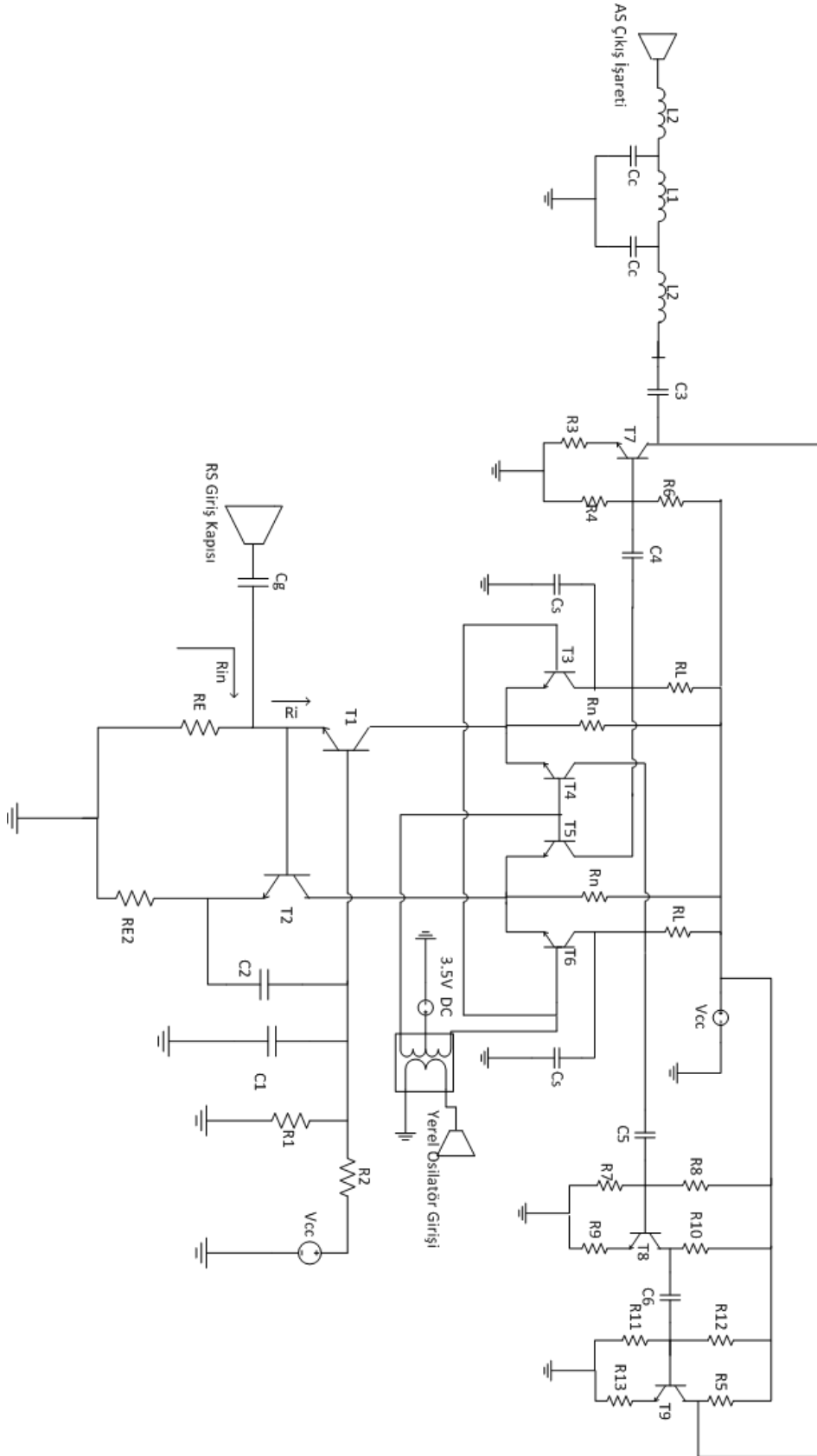


Şekil 3.22 : Farklı akım azaltma oranlarında gürültü sayısının değişimi

Yapılan hesaplamalar ve optimizasyon işlemi sonrasında devrede kullanılan eleman değerleri Çizelge 3.2’de verilmiştir. Tasarlanan ve benzetimde kullanılan karıştırıcı devresi Şekil 3.23’de gösterildiği gibidir.

Çizelge 3.2 : Benzetimde kullanılan eleman değerleri

Eleman	Değeri
Cs	2 pF
RL	155 Ω
Vcc	5 V
C4, C5	5pF
Rn	400 Ω
C1	0.02 pF
C2	0.09 pF
RE	170 Ω
RE2	71 Ω
R1	10K Ω
R2	18K Ω
Cs, C3	20 pF
R7	7K Ω
R8	15K Ω
R9	100 Ω
R10	110 Ω
R11, R4	1.4K Ω
R12,R6	3.5K Ω
R13,R3	50 Ω
R5	70 Ω
L1	50.20 nH
L2	24.07 nH
Cc	16.6 pF



Şekil 3.23 : Benzetim için kullanılan devrenin tam hali

4. SONUÇLAR

Tez çalışması kapsamında Gilbert Hücresi yapısını temel alan bir karıştırıcı devresi tasarlanmıştır. Devreye ait gürültü sayısının matematiksel ifadesi çıkarılmış ve benzetim sonucu ile hesaplanan değer uyumlu olduğu görülmüştür. Devrenin gürültü sayısının azaltılması için anahtarlama tranzistorlarının kollektör akımlarının azaltılması yöntemi denenmiş, bunun için Gilbert Hücresi'nin giriş dallarına doğrudan sabit dirençler üzerinden akım eklenmiştir. %50, %60 ve %70 akım azaltma oranları için benzetimler yapılmıştır. Gürültü sayısının kollektör akımı ile doğru orantılı olarak azaldığı görülmüş ve denenen yöntemin başarılı olduğu sonucuna ulaşılmıştır. Çıkış üçüncü dereceden kesişim noktasının da farklı kutuplama değerleri için bu yöntemle iyi sonuç verdiği görülmektedir. Giriş yansıma katsayısı da akım azaltma oranının artırılması ile iyileşmiştir. Benzetim sonuçlarına göre, hesaplanan eleman değerlerinin optimizasyonu ile amaçlanan değerlere çok yakın sonuçlar elde edilmiştir. 2.15 GHz'lik RS işaretinin, -2.5 dBm gücünde ve 2.37 GHz sıklığındaki yerel osilatör işareti kullanılarak %60 oranında akım azaltma ile 200 MHz çıkış ara sıklık aktarımında kullanılan karıştırıcı devresinin başarımları parametreleri Çizelge 4.1'de gösterilmiştir.

Çizelge 4.1 : Başarımları parametreleri

Parametre	Akım azaltmadan önce	Akım azaltmadan sonra
Çevrim kazancı	3.0dB	3.0dB
Gürültü sayısı	15.2dB	11.75dB
Giriş yansıma katsayısı (s11)	-17.2dB	-18.1dB
Çıkış üçüncü derece kesişim noktası	4.2dBm	25.1dBm

KAYNAKLAR

- [1] **Kayhan, M.**, (2007). *Sıfır AS'lı ikinci harmonik pompalamalı 5.8GHz mosfet karıştırıcı tasarımı*, (yüksek lisans tezi), İTÜ.
- [2] **Ordu, M. T.**, (1995). *İkinci harmonik savaktan pompalamalı dağılmış parametrelili karıştırıcı tasarımı*,(yüksek lisans tezi), İTÜ.
- [3] **Erdoğan, M.**, (1994). *Tek yan band yukarı karıştırıcı tasarım*, (yüksek lisans tezi), İTÜ.
- [4] **Rogers, J. and Plett, C.** (2003). Radio Frequency Integrated Circuit Design, *Artech House*, 396.
- [5] **Gilmore, R. and Besser, L.**, (2003). Practical RF Circuit Design For Modern Wireless Systems, *Artech House*, Vol. 2, 480.
- [6] **Whites, K. W.**, (2010). Mixers, Gilbert Cells, (27. ders notu), South Dakota University of Mines and Technology.
- [7] **Razavi, B.** (2012). RF Microelectronics, *Prentice Hall*, Sürüm 2.
- [8] **Razavi, B.** (1998). RF Microelectronics, *Prentice Hall*, Sürüm 1.
- [9] **Abdelghany, M. A. , Pokharel, R. K. , Kanaya, H. and Yoshida, K.**, (2009). A Low Flicker-Noise High Conversion Gain RF-CMOS Mixer with Differential Active Inductor, Korea-Japan MicroWave Conference (KJMW-2009) Proceedings.
- [10] **Guerber, J.**, (2010). Design and Analysis of a Self Biased Flicker Noise Cancelling CMOS Direct Conversion Mixer, ECE 621.
- [11] **Lee, T.H.**, (1998). The design of CMOS radio frequency integrated circuits, *Cambridge University Press*, Sürüm 2.

ÖZGEÇMİŞ

Ad Soyad: Zehra Gülru Çam

Doğum Yeri ve Tarihi: Eskişehir - 1988

E-Posta: zehragulrucam@gmail.com

Lisans: İstanbul Teknik Üniversitesi-Elektronik Mühendisliği

Yayın ve Patent Listesi:

▪ Çam Z.G., Palamutçuoğulları O., 2013: Giriş-Çıkış Uyumlu, Yüksek Dinamik Sığalı, Si-Ge Tranzistorlu RF Karıştırıcı. *Sinyal İşleme ve İletişim Uygulamaları Konferansı*, Nisan 24-26, 2013 Girne, KKTC.

TEZDEN TÜRETİLEN YAYINLAR/SUNUMLAR

▪ Çam Z.G., Palamutçuoğulları O., 2013: Giriş-Çıkış Uyumlu, Yüksek Dinamik Sığalı, Si-Ge Tranzistorlu RF Karıştırıcı. *Sinyal İşleme ve İletişim Uygulamaları Kurultayı*, Nisan 24-26, 2013 Girne, KKTC.