

**T.C.
SAKARYA UYGULAMALI BİLİMLER ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ**

ELEKTRONİK GÜÇ KARTINDA EMI FİLTRE TASARIMI

YÜKSEK LİSANS TEZİ

Pınar Çağla ÖRKMEZ

**Enstitü Anabilim Dalı : ELEKTRİK ELEKTRONİK
MÜHENDİSLİĞİ**
Tez Danışmanı : Prof. Dr. Ali Fuat BOZ

Şubat 2025

T.C.
SAKARYA UYGULAMALI BİLİMLER ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

ELEKTRONİK GÜÇ KARTINDA EMI FİLTRE TASARIMI

YÜKSEK LİSANS TEZİ

Pınar Çağla ÖRKMEZ

Enstitü Anabilim Dalı : ELEKTRİK ELEKTRONİK
MÜHENDİSLİĞİ

Bu tez 13/02/2025 tarihinde aşağıdaki jüri üyeleri tarafından oy birliği ile kabul edilmiştir.

JÜRİ	BAŞARI DURUMU
Jüri Başkanı: Prof. Dr. Ali Fuat BOZ	BAŞARILI
Üye: Doç. Dr. Mustafa DURSUN	BAŞARILI
Üye: Dr. Öğr. Üyesi Murat Erhan ÇİMEN	BAŞARILI

BEYAN

Tez içindeki tüm verilerin akademik kurallar çerçevesinde tarafımdan elde edildiğini, görsel ve yazılı tüm bilgi ve sonuçların akademik ve etik kurallara uygun şekilde sunulduğunu, kullanılan verilerde herhangi bir tahrifat yapılmadığını, başkalarının eserlerinden yararlanılması durumunda bilimsel normlara uygun olarak atıfta bulunulduğunu, tezde yer alan verilerin bu üniversite veya başka bir üniversitede herhangi bir tez çalışmasında kullanılmadığını beyan ederim.

Pınar Çağla ÖRKMEZ

13/02/2025

TEŞEKKÜR

Yüksek lisans eğitimim boyunca değerli bilgi ve deneyimlerinden yararlandığım, her konuda bilgi ve desteğini almaktan çekinmediğim, araştırmanın planlanmasından yazılmasına kadar tüm aşamalarında yardımlarını esirgemeyen, teşvik eden, aynı titizlikte beni yönlendiren değerli danışman hocam Prof. Dr. ALİ FUAT BOZ başta olmak üzere, çalışmalarında yardımcı olan Best Savunma Teknoloji'ye ve Würth Elektronik Türkiye ekibine, her zaman her koşulda yanımda olduklarını bildiğim, desteklerini hiçbir zaman eksik etmeyen sevgilimi aileme en içten teşekkürlerimi sunarım.

İÇİNDEKİLER

TEŞEKKÜR	ii
İÇİNDEKİLER	iii
KISALTMALAR	v
SİMGELER	vii
TABLolar LİSTESİ.....	viii
ŞEKİLLER LİSTESİ.....	ix
ÖZET.....	x
ABSTRACT	xi

BÖLÜM 1.

GİRİŞ	1
1.1. Literatür Araştırması	3

BÖLÜM 2.

EMC ve EMI KAVRAMLARI	12
2.1. Elektromanyetik Girişim ve Elektromanyetik Uyumluluk	12
2.2. Elektromanyetik Gürültü Türleri	13
2.2.1. İletim yoluyla oluşan elektromanyetik gürültü	14
2.2.1.1. Ortak mod EMI gürültüsü	14
2.2.1.2. Diferansiyel mod EMI gürültüsü	15
2.2.2. Radyasyon yoluyla oluşan elektromanyetik gürültü	16
2.3. Bazı EMC ve EMI standartları	16
2.3.1. MIL-STD-461-G standardı CE 102 testi	21
2.3.2. EMI Gürültü ölçümü için LISN cihazı	22

BÖLÜM 3.

MATERYAL VE YÖNTEM.....	26
3.1. DC-DC Güç Dağıtım Kartı ve EMI Filtreleme İhtiyacı.....	26
3.2. Güç Dağıtım Kartı Özellikleri	28
3.2.1. Giriş kapasitörünün seçimi.....	30
3.2.2. Bobin seçimi	31
3.2.2.1. Süreksiz iletim modu (DCM - Discontinuous Conduction Mode) ...	31
3.2.2.2. Sürekli İletim Modu (CCM - Continuous Conduction Mode).....	32
3.2.3. Çıkış kapasitör seçimi	34
3.2.4. Diyot seçimi	35
3.3. EMI Filtre Tasarım Yöntemi	37

BÖLÜM 4.

EMI FİLTRE TASARIMI VE TEST SONUÇLARI.....	44
4.1. Birincil EMI Filtre Tasarımı	44
4.2. Birincil EMI Filtre Deneysel Sonuçları	47
4.3. İkincil EMI Filtre Tasarımı	52
4.4. İkincil EMI Filtre Deneysel Sonuçları	55

BÖLÜM 5.

SONUÇLAR VE ÖNERİLER	57
5.1. Sonuçlar.....	57
5.2. Öneriler.....	58

KAYNAKLAR	59
------------------------	-----------

EKLER.....	62
-------------------	-----------

KISALTMALAR

AB	: Avrupa Birliđi
AC	: Alternatif Akım
AEF	: Aktif EMI Filtresi
ATX	: Advanced Technology Extended
CCC	: China Compulsory Certification
CCM	: Sürekli İletim Modu (Continuous Conduction Mode)
CE	: Conducted Emission (İletilen Emisyon)
CM	: Ortak Mod (Common Mode)
DA	: Doğru Akım
DC	: Doğru Akım
DCM	: Süreksiz iletim modu (Discontinuous Conduction Mode)
DM	: Fark Modu (Differential Mode)
EAC	: Eurasian Conformity
EMC	: Elektromanyetik Uyumluluk (Elektromagnetic Compability)
EMI	: Elektromanyetik Girişim (Electromagnetic Interference)
ESD	: Elektrostatik Deşarj
ESR	: Eşdeğer Seri Direnç
EUT	: Test Edilen Cihaz
FCC	: Federal Communications Commission
FMLF	: Flexible Multi-Layer Foil (Esnek Çok Katmanlı Folyo)
FM	: Frekans Modülasyonu
FPGA	: Fine-Pitch Ball Grid Array
FM	: Frekans Modülasyonu
LISN	: Hattın Empedans Stabilizasyon Ađı (Line Impedance Stabilization Network)
ODEF	: EMI Filtrelerinin Optimize Edilmiş Tasarımı
PCB	: Baskı Devre Kartı

PFC	: Güç Faktörü Düzeltmesi
PID	: Proportional Integral Derivative
PV	: Fotovoltaik
PWM	: Darbe Genişlik Modülasyonu (Pulse Width Modulation)
RE	: Radiated Emission (Yayılan Emisyon)
RF	: Radyo Frekans
IEC	: International Electrotechnical Commission
RMS	: Karekök Ortalama (Root Mean Square)
VCCI	: Voluntary Control Council for Interference by Information Technology Equipment



SİMGELER

C_{CM}	: Ortak Mod Kapasitörü
C_{DM}	: Diferansiyel Mod Kapasitörü
C_{in}	: Giriş Kapasitörü
C_{out}	: Çıkış Kapasitörü
D	: Doluluk Oranı
f_{CM}	: Ortak Mod Frekansı
f_{DM}	: Diferansiyel Mod Frekansı
f_{SW}	: Anahtarlama Frekansı
I_{out}	: Çıkış Akımı
I_{O_CM}	: Ortak Mod Çıkış Akımı
I_{O_DM}	: Diferansiyel Mod Çıkış Akımı
I_{S_CM}	: Ortak Mod Kaynak Akımı
I_{S_DM}	: Diferansiyel Mod Kaynak Akımı
L_{CM}	: Ortak Mod Endüktansı
L_{DM}	: Diferansiyel Mod Endüktansı
R_{sense}	: Akım Algılama Direnci
T_{OFF}	: Kesim Süresi
T_{ON}	: Sürekli İletim Modu Süresi
T_s	: İletim Süresi
V_{out}	: Çıkış Voltajı
V_{in}	: Giriş Voltajı
w	: Omega Sembolü
ΔI_l	: İndüktörü Anlık Akım Değişimi

TABLÖLAR LİSTESİ

Tablo 2. 1. Uluslararası MIL-STD-461-G Tanımlı Testleri	18
Tablo 2. 2. Platform Seviyesinde Uygulanacak Testlerin Gereklik Çizelgesi.....	20
Tablo 2. 3. Uluslararası EMI Standartları ve Açıklamaları	21
Tablo 5. 1. Birincil ve İkincil EMI Filtre Test Sonuçları	58

ŞEKİLLER LİSTESİ

Şekil 2.1: Elektromanyetik Unsurların Alt Sınıfları	13
Şekil 2.2: CM Gürültü Yolları Akışı	15
Şekil 2.3: DM Gürültü Yolları Akışı	16
Şekil 2.4: Tüm için CE102 limiti (EUT güç kabloları, AC ve DC) (MIL-STD-461-G, 2015).....	22
Şekil 2.5: LISN Empedans Grafiği (MIL-STD-461-G, 2015).....	23
Şekil 2.6: LISN Şematik Devresi (MIL-STD-461-G, 2015).....	24
Şekil 2.7: Genel Test Kurulum Düzenegi (MIL-STD-461-G, 2015).....	25
Şekil 3.1: Buck (Düşürücü) Devre Şeması	27
Şekil 3.2: Doluluk Oranı	28
Şekil 3.3: LT3845 Standart Devre Şematigi (EK-2).....	29
Şekil 3.4: Süreksiz İletim Modunda Buck Regülatör Bobin Voltajı.....	32
Şekil 3.5: Sürekli İletim Modunda Buck Regülatörünün Bobin Voltajı	33
Şekil 3.6: LT3845 Buck Dönüştürücü Şematigi	36
Şekil 3.7: Temel DM ve CM Filtre Şeması.....	38
Şekil 3.8: CM (LC) Filtre Eşdeğer Devresi	38
Şekil 3.9: DM (π) Filtre Eşdeğer Devresi	39
Şekil 3.10: CM Filtre Zayıflamasının Türetilmesi İçin Eşdeğer Devre	40
Şekil 3.11: Ortak Mod Filtresi Teorik Zayıflama (Maillet, 2008)	41
Şekil 3.12: DM Filtre Zayıflamasının Türetilmesi İçin Eşdeğer Devre	42
Şekil 3.13: Diferansiyel Mod Filtresi Teorik Zayıflama (Maillet, 2008)	43
Şekil 4.1: Birincil EMI Filtre Şematigi	46
Şekil 4.2: CE102 Testi Ölçüm Sistemi Kurulum Şeması (MIL-STD-461G, 2015) .	47
Şekil 4.3: CE102 Laboratuvar Ölçüm Sistemi	48
Şekil 4.4: CE102 Testi 4 Ω Yük Direnci Bağlantısı	49
Şekil 4.5: Birincil Filtre CE102 Testi Sonuç Grafiği 1. Frekans	50
Şekil 4.6: Birincil Filtre CE102 Testi Sonuç Grafiği 2. Frekans	51
Şekil 4.7: İkincil EMI Filtre Şematigi.....	54
Şekil 4.8: Spektrum Genel Görünüm Grafiği	55

ELEKTRONİK GÜÇ KARTINDA EMI FİLTRE TASARIMI

ÖZET

Günlük hayatımızda kullandığımız elektronik cihazlar, farkında olmadan birçok frekansa ve elektromanyetik gürültüye maruz kalmaktadır. Bu gürültüler, cihazların doğru ve verimli çalışmasını etkileyebilir. Elektromanyetik girişim (EMI) olarak adlandırılan bu gürültüler, özellikle yüksek frekansta çalışan devrelerde göz ardı edilirse hem ürün performansı hem de çevresel güvenlik açısından ciddi sorunlara yol açabilir. Günümüz teknolojisinin hızla ilerlemesiyle birlikte, elektronik cihazların daha kompakt ve yüksek performanslı hale gelmesi EMI sorunlarını daha da önemli hale getirmiştir. EMI, özellikle güç elektroniği alanında büyük bir öneme sahiptir ve dikkatle yönetilmelidir. Kullanılan anahtarlamalı güç dağıtım ürünlerinde EMI sorununu ortadan kaldırmak için EMI filtre çalışmaları yapılmaktadır. Yapılan EMI filtresi ile ürünlerin elektromanyetik uyumluluğu sağlanabilmekte aynı zamanda ürünlerde kullanılan dijital yada analog sinyal haberleşme protokollerinin gürültüden etkilenmeden, verimli bir iletişim kurması sağlanabilmektedir. Ayrıca, bu filtreler elektronik cihazların uzun vadede güvenilirliğini artırarak hem üretim hem de kullanım aşamasında oluşabilecek maliyetleri düşürmektedir. EMI filtresi, güç kaynağından gelen gürültü ve paraziti azaltmak aynı zamanda güç kaynağından beslenen ürünlerin verimli çalışması ve sinyalleri doğru iletebilmesi amacıyla kullanılır. EMI filtreleri, özellikle savunma, havacılık ve tıp gibi kritik alanlarda kullanılan elektronik cihazların kesintisiz ve doğru çalışması için vazgeçilmez bir rol oynar. Bu çalışmada, 300kHz'lik çalışma frekansına sahip LT3845 Buck regülatörü incelenmiştir. LT3845 entegresine giriş EMI filtresi tasarlanıp uygulanmıştır. Bu çalışma kapsamında, iki farklı EMI filtre tasarımı gerçekleştirilmiş ve bunların sistem üzerindeki etkileri değerlendirilmiştir. Bu çalışma, EMI sorunlarının yalnızca teorik düzeyde değil, pratik uygulamalarda da nasıl çözülebileceğini göstermeyi amaçlamaktadır. Tasarlanan elektronik kartta aynı zamanda CAN, RS485, RS422, RS232 ve Ethernet haberleşme protokolleri tasarımı bulunmakta ve farklı haberleşme tiplerine sahip elektronik ürünler sisteme entegre edilebilmektedir. Tasarlanan filtre, LT3845 entegresinin 12V çıkış voltajına uyum sağlayacak şekilde hesaplanmıştır. EMI filtresi, tasarımda 24V giriş- 12V çıkış değerlerine kullanılan LT3845 entegresinin girişine eklenmiştir. Tasarım, MIL-STD-461G standardına ait CE102 testine tabii tutulmuş, iletim hatlarındaki emisyon ölçümleri yapılmıştır. Elde edilen sonuçlar, tasarlanan filtrenin etkinliğini ve uygunluğunu ortaya koymaktadır.

Anahtar Kelimeler: Elektromanyetik Uyumluluk, Elektromanyetik Girişim Filtresi, Güç Dağıtım Kartı, DC-DC Dönüştürücü, EMI, EMC, MIL-STD-461G, CE102, LT3845, EMI Filtresi

EMI FILTER DESIGN ON ELECTRONIC POWER BOARD

ABSTRACT

The electronic devices we use in our daily lives are unknowingly exposed to many frequencies and electromagnetic noise. These noises can affect the correct and efficient operation of devices. If these noises, called electromagnetic interference (EMI), are ignored, especially in circuits operating at high frequencies, they can cause serious problems in terms of both product performance and environmental safety. With the rapid advancement of today's technology, electronic devices have become more compact and high-performance, making EMI issues even more important. EMI is particularly important in power electronics and must be carefully managed. EMI filter studies are carried out to eliminate the EMI problem in the switched power distribution products used. With the EMI filter, electromagnetic compatibility of the products can be ensured, and at the same time, it can be ensured that the digital or analog signal communication protocols used in the products can communicate efficiently without being affected by noise. In addition, these filters increase the reliability of electronic devices in the long term and reduce the costs that may occur during both production and use. The EMI filter is used to reduce noise and interference from the power supply, as well as to ensure that the products fed from the power supply work efficiently and transmit signals correctly. EMI filters play an indispensable role for the uninterrupted and accurate operation of electronic devices, especially in critical areas such as defense, aerospace and medicine. In this study, the LT3845 Buck regulator with an operating frequency of 300kHz is investigated. An input EMI filter has been designed and applied to the LT3845 integration. Within the scope of this study, two different EMI filter designs are realized and their effects on the system are evaluated. This study aims to show how EMI problems can be solved not only at the theoretical level but also in practical applications. The designed electronic board also includes CAN, RS485, RS422, RS232 and Ethernet communication protocols and electronic products with different communication types can be integrated into the system. The designed filter has been calculated to adapt to the 12V output voltage of the LT3845 integration. The EMI filter has been added to the input of the LT3845 integration, which is used for 24V input - 12V output values in the design. The design was subjected to the CE102 test of MIL-STD-461G standard and emission measurements were made on the transmission lines. The results obtained reveal the effectiveness and suitability of the designed filter.

Keywords: Electromagnetic Compatibility, Electromagnetic Interference Filter, Power Distribution Board, DC-DC Converter, EMI, EMC, MIL-STD-461G, CE102, LT3845, EMI Filter

BÖLÜM 1. GİRİŞ

Elektronik cihazlar, özellikle güç elektroniği alanında çalışan sistemler, yoğun ve karmaşık yapılarından dolayı elektromanyetik uyumluluk konusunda zorlanmaktadır. Elektronik güç kartları, modern elektronik cihazların vazgeçilmezi olup, modern endüstri uygulamalarından ev aletlerine kadar geniş ölçekli bir kullanım yelpazesine sahiptir. Bu güç kartları, yüksek hızda çalışan anahtarlama güç kaynakları ve diğer güç yönetimi malzemeleri ile yüksek frekansta çalışabilen bileşenler içeren ürünlerdir. Bu bileşenler, elektromanyetik gürültülerin (EMI) oluşum düzeyini önemli ölçüde arttırmakta, diğer cihazlar ile etkileşime girmesine neden olarak, sistem performansını olumsuz şekilde etkileyebilmektedir. Elektronik güç kartlarında çoğunlukla yüksek voltaj, akım ve hızlarda çalışıldığı için elektromanyetik gürültünün yayılması kaçınılmazdır. Bu gürültüler, yüksek frekanslı anahtarlama işlemlerinden yada güç kaynağından dolayı oluşabilmektedir. Oluşan bu gürültüler ise elektronik kartların kendi komponentleri üzerinde de olumsuz etkilere neden olarak; yanlış sinyaller sebebiyle değerleri yanlış okuma, hata yada cihazın arızalanması gibi istenmeyen durumlara yol açabilmektedir. EMI'nin etkilerinin minimize edilmesi, elektronik sistemlerin güvenilirliğini ve performansını arttırmak amacıyla kritik bir öneme sahiptir.

Elektromanyetik girişim (EMI), bir cihazın elektromanyetik alanlar aracılığıyla diğer cihazlara yada sistemlere zarar verebilen gürültü yayması ve bu gürültünün etkileri ve etkilerinin nasıl önlenebileceğini kapsar. EMI hem doğal olaylardan hemde insan yapımı ürünlerden kaynaklanabilir. EMI, iletimle yayılım (conducted emission) ve ışımayla yayılım (radiated emission) olarak iki ana türe ayrılır.

Elektromanyetik uyumluluk (EMC) ise, bir cihazın yaydığı gürültülerle diğer cihazlara zarar vermeden uyumlu bir şekilde çalışabilmesi ve kendi çalışma esnasında diğer cihazlardan ve ortamlardan gelen gürültülere karşı dayanıklı olmasıdır. EMC, cihaz için hem emisyon hemde bağışıklık özelliklerini kapsar. Bağışıklık, cihazın çevresinden gelen gürültülere karşı gösterdiği direnci ifade ederken, emisyon cihazın

çevresine yaydığı gürültülerin miktarını belirtir. EMC uyumsuzluğu konusuna dikkat edilmemesi, gerekli standartlara ve yönetmeliklere uyulmaması durumunda ciddi boyutta yasal sorunlar, büyük maliyet kayıpları ve itibar kaybı gibi sonuçlar meydana gelebilir. Bu sebepten dolayı elektronik güç kartların tasarımında, özellikle elektromanyetik uyumluluğu sağlamak amacıyla filtreleme çözümleri önemlidir. Filtreleme yapmak, güç kartındaki elektromanyetik gürültülerin yayılmasını engelleyerek hem cihazın kendisinin hemde etrafındaki cihazların sağlıklı çalışmasını ve korunmasını sağlar. Pasif filtre, aktif filtre, ekranlama ve topraklama çözümleri, güç kaynağı tasarımı ve anahtarlama frekansı ayarlarının yapılması, filtreleme yöntemlerindendir. EMI, EMC'nin karşısında duran bir problemdir. EMC ancak EMI'nin kontrol altına alınmasıyla sağlanabilir.

EMI'nin kontrol altına alınması belirli standartlar ile sağlandığı zaman, Dünya çapında uygulanabilirliği ve satışı gerçekleşebilir. Farklı türde standartlar olsa da en çok kabul gören standart, Amerika Birleşik Devletlerinin oluşturduğu MIL-STD askeri standartlarıdır. MIL-STD-461G, alt sistemlerin ve ekipmanların elektromanyetik girişim özellikleri için gerekliliklerini kapsar.

Mevcut literatürde, EMI'nin azaltılmasına yönelik farklı türde bir çok filtreleme yöntemleri önerilmiş olmasının yanında, bu yöntemlerin LT3845 regülatörü kullanılarak tasarlanan güç dağıtım kartındaki uygulamaları ve MIL-STD-461G CE102 standardına uygunlukları üzerine yeterince detaylı çalışma bulunmamaktadır. Bu tez çalışması, bu boşluğu doldurmayı ve EMI'nin etkilerini azaltmak için etkili filtre tasarımını araştırmayı ve gerçekleştirmeyi amaçlamaktadır.

Araştırmanın amacı, güç dağıtım kartındaki filtre tasarımını hayata geçirmek ve MIL-STD-461 standardındaki CE102 testine uygun hale getirmektir. Çalışmanın sonuçları, filtre yönteminin güç kartındaki uygulamalarının yararları hakkında bilgiler sağlayacaktır.

Bu çalışmada ilk olarak elektromanyetik uyumluluğun temelleri ve EMI kaynakları ve çözüm yöntemleri ele alınmıştır. Ardından, filtre tasarımının süreçleri detaylandırılarak, sonuçları değerlendirilmiş ve konu hakkında bundan sonra yapılabilecek çalışmalar hakkında önerilere yer verilmiştir.

1.1. Literatür Araştırması

Bu bölümde, güç dağıtım kartlarında oluşan EMI sorunlarını ve EMI filtresi kullanılarak gürültü bastırma yöntemlerini inceleyen çalışmaların özeti kronolojik olarak sunulmuştur. Aktarılan literatür çalışmalarında, EMI filtre ve DC güç dağıtım ile ilgili tasarım yaklaşımlarına da yer verilmiştir.

Çadırcı ve ark. (2005) çalışmalarında, yüksek güçlü anahtarlama güç kaynaklarında kullanılmak için MIL-STD 461 askeri standardına uygun son derece pratik bir filtre tasarım prosedürü sunmuşlardır. Filtre tasarımı prosedürü, ortak mod ve diferansiyel mod bilgilerine dayanmaktadır. 20kHz anahtarlama frekansında, 4kW çıkış gücünde, birlik güç faktörlü yükseltme dönüştürücüsü için EMI filtresi tasarlamışlardır. Filtre düzeni konuları ve komponent seçimi gibi konuları ele alarak, filtre tasarımlarının, MIL-STD 461 standardına göre geçerliliğini kanıtlamışlardır.

Wang (2005) çalışmasında, öncelikli olarak saçılma parametreleri (S-parametreleri) kullanarak elektromanyetik girişim (EMI) filtresini karakterize etmiştir. S-Parametreleri modeline bağlı olarak, EMI filtresi için yük ve kaynak empedanslarının farklı değerleriyle giriş voltaj kazançlarını türetmiştir. Ağ yaklaşımına bağlı olarak, ilerleyen süreçte tek aşamalı ve iki aşamalı EMI filtrelerindeki parazitli bağlantıların çıkarılması için S-parametrelerini kullanmıştır. Oluşturduğu EMI modelleri ile önerilen yöntemleri karşılaştırmış ve deneyler ile doğrulamıştır. Yaklaşımları ile EMI filtre performansını öngörme, tasarım ve optimizasyon açısından oldukça faydalı olduğu bildirilmiştir.

Sedlacek ve Szabo (2007) çalışmalarında, EMI filtre tasarımı ve optimizasyonu konusunda faydalı olabilecek model sentezi yöntemi üzerinde çalışmışlardır. Oluşturdukları model ile EMI uyumsuzluklarının hızlıca araştırılmasına fayda sağlamışlardır. Elde ettikleri optimizasyon yönteminin en büyük faydası, tasarlanan filtrenin çoğunlukla ulaşılabilen yazılım kullanılarak optimize edilmesini sağlaması olduğu gözlemlenmiştir.

Üner (2008) çalışmasında, elektromanyetik dalga ve kaynakları, elektromanyetik uyumluluk ve uyumlulukları belirleyen kuruluşları, elektromanyetik standartlar ve standartlara uygun testlerin nasıl yapıldığını ve güç elektroniği devrelerinde rastlanılan EMI sorunları ve sorunları engelleme yöntemleri hakkında dört ana madde üzerinde durmuştur. Filtre tasarımında, düşük frekanslı girişimlerde X kondansatörleri, yüksek frekanslı girişimlerde ise endüktans kullanılacağını

belirtmiştir. Ortak-mod filtrelerde kullanılan Y tipi kondansatörlerin ise sızıntı akımına neden olabileceğini, bu sorununda özellikle medikal uygulamalarda sorun teşkil edebileceğini belirtmiştir. Güç elektroniği devre tasarımlarında EMI konusuna önem verilmesinin, üretim sırasında ve sonrasında olabilecek sorunların en düşük seviyeye getirilmesi açısından çok önemli olduğu sonucuna ulaşmıştır.

Maillet (2008) çalışmasında, DC güç beslemeli motor sürücüsünde farklı stratejik çalışmalar yaparak hem ortak mod (CM) hem de diferansiyel mod (DM) gürültüsünü azaltmak için pasif filtre kullanmıştır. Standart bir yaklaşım izleyen Maillet, referans filtre maksadıyla kullanmak için başlangıçta mevcut filtre topolojilerini anlayıp karşılaştırma yapabilmek için temel filtre çalışması yapmış, bunun yanında, EMI filtresinin topraklama şemasını analiz etmek ve daha sonra spesifik olarak tek veya çok aşamalı filtrelerin topraklamasını incelemek için kılavuz rolü oynamıştır. Tüm filtrenin fiziksel boyutunu en az boyuta indirmek için temel filtre araştırması yapmıştır. DM kapasitörleri ve CM bobininin küçük bir EMI filtresi elde etmenin ana iki dezavantajı olduğunu göstermiştir bu yüzden nano kristal çekirdek, farklı sarım tekniği ve yeni entegre gibi yeni yöntemler öne sürerek CM şok bobinini iyileştirme çalışması yapmıştır. Nano kristal çekirdek ve ferrit çekirdek arasında karşılaştırma çalışması yapmış ve ferrit çekirdeğin orta alanını maksimum haline ulaştıran ve aynı çekirdek üzerinde hem CM hem de DM endüktanslarını arttıran yeni bir filtre yapısını ele almıştır. Filtre yapısının çalışabilirliğini test etmek amacıyla, küçük ve büyük sinyal deneylerini boyutlarda küçültme yapılarak test etmiş sonuç olarak düşük ve yüksek frekanslarda iyi bir iyileşme gözlemlemiştir. Nihai sonuç olarak, temel filtrenin hacminin üç kat azaltan ve güç testlerindeki performansları iyileştiren bir filtre versiyonu önerilmiştir.

Çabuk (2010) çalışmasında, anahtarlama güç kaynaklarında elektromanyetik girişimlerin ölçülmesi ve azaltılması için, FM teorisi ve çapraz çevirici çalışma prensiplerini esas alarak iki farklı filtre tasarımı gerçekleştirmiş ve karşılaştırma yapmıştır. FM ucu bulunan L6566B entegre ile 24W'lık AC-DC çapraz çeviri ve frekans modülasyonu PWM sinyali ile sürülen 5W'lık DC-DC çapraz çeviri tasarlanmıştır. Tasarımların EMI spektrumlarını ölçerek karşılaştırma yaptığında FM tekniğinin daha verimli EMI performansı sağladığını bildirmiştir.

Önal (2010) çalışmasında, DA/DA çeviricilerin neden olduğu elektromanyetik girişim sorununu çözmek için MIL-STD-461E standardında olan CE102 gereksinimine uygun filtre tasarımı üzerinde çalışmıştır. Yüksek çıkış gücünü elde

etmek için paralel bağı DA/DA çeviricilerin elektromanyetik girişimlerini farklı durumları ele alarak analiz etmiş ve analizlerin sonucu doğrultusunda tasarımının kuramsal altyapısını oluşturarak tasarım yöntemini belirlemiştir. Filtre tasarımını, bilgisayar yöntemleri ile doğrulayarak ilk örneği elektromanyetik girişim süzgeci üzerinde test etmiştir. Test sonuçlarında, deneysel sonuçlar ile kuramsal beklentileri karşılaştırmıştır. Tasarladığı filtrenin gürültü bastırımı açısından amacına ulaştığını bildirmiştir. Ayrıca filtre kesim frekansının hesaplanan kesim frekansında daha küçük olduğunu, ölçülen araya girme kaybı ile filtrenin gerçek durumdaki araya girme kaybı arasında da farklılık belirlediğini belirtmiştir. Gelecek çalışmalar için filtre elemanlarının tek tek ortak mod ve fark mod gürültü üzerine incelebileceğini ve inceleme sonucunda gerekli iyileştirmeler yapıldığında filtre malzemelerinin azaltılabileceğini belirtmiştir.

Majid ve Saleem (2012) çalışmalarında, yüksek frekanslı güç dönüştürücülerinde oluşan elektromanyetik girişimi azaltmak için kullanılan hat filtresinin etkilerini incelemişlerdir. 200 kHz ve 2MHz'lik buck dönüştürücülerin EMI filtre tasarıma göre simülasyon sonuçlarını karşılaştırmışlardır. İki farklı frekans aralığındaki dönüştürücülerin gürültü spektrumları incelendiğinde, 2MHz'lik buck dönüştürücüsündeki filtre elemanlarının, özellikle kondansatör ve ortak mod bobinlerinin boyutlarının bariz şekilde küçüldüğü belirtilmiştir. Tasarım ve deney sonucunda, anahtarlama frekansının MHz seviyesine çıkarılmasıyla eleman boyutlarında küçülme olduğu ve daha küçük hat filtreleri ile sürecin daha iyi optimize edilebileceği bildirilmiştir.

Yalçın (2014) çalışmasında, anahtarlama güç kaynaklarında oluşan elektromanyetik girişimin tespitini yapmış ve bu tespiti çözüm üretecek hem ortak mod hem de fark mod gürültü tiplerini ayırt etmek için bir filtre tasarımı üzerinde çalışma yapmıştır. Tasarımında ATX güç kaynağı kullanarak iletim hatlarında meydana gelen girişimleri, CISPR 22 standardına uygun olacak şekilde test etmiştir.

Aksoy (2014) çalışmasında, DC-DC çeviricilerin sebep olduğu EMI sorunlarını incelemiş, MIL-STD-461E standardında olan CE102 testine ve MIL-STD-1275D standardına uygun EMI filtre tasarlamıştır. Askeri bir cihazı gürültü kaynağı olarak kullanarak, kaynağın yaydığı 10kHz-10MHz frekans aralığında bulunan gürültüleri incelemiştir. Bu gürültüyü süzmek için gerekli tasarım ve benzetimler yapmıştır. Tasarımın bulunduğu kart cihaz ile birlikte çalıştırılarak CE102 testinden başarıyla geçtiği görülmüştür. İlave olarak platformlarda bulunan devre kesiciler ya da

diğer cihazlardan kaynaklanabilecek yüksek genlikli sinyallerin cihaza zarar vermemesi için uygun tasarım ve benzetimler de gerçekleştirilmiştir. Gürültünün filtrelenmesi için gerekli tasarımlarda eklenerek, tasarım baskı devre kartına dönüştürülerek test edilmiştir. Test sonucunda kartın MIL-STD-1275D standardı ile uyumlu hale geldiği belirtilmiştir.

Natarajan (2014) çalışmasında, DC-DC dönüştürücülerde EMI gürültüsünü azaltmak için FPGA tabanlı kaotik bir PWM tekniği ile basit bir pasif filtre kombinasyonu önermiştir. Filtrede yapılan deneyler sonucunda, yükseltici modda çalışan dönüştürücünün kaotik modda çalışması halinde, EMI gürültüsünde önemli ölçüde azalma olduğu belirlenmiştir.

Micić ve ark. (2016) çalışmalarında, BL motor sürücüler için DC-Link diferansiyel mod filtresi tasarımına yönelik analitik bir yaklaşım geliştirmişlerdir. Çalışmada, harmonik akım bileşenlerini azaltarak sistem performansını artıran bir filtre tasarımı sunulmuş, belirtilen limitler DO-160 21. bölüm veya MIL-STD-461 CE102 standartları tarafından belirlenmiştir. Filtrenin etkinliğini değerlendirmek için, ölçülen veriler ile analitik model sonuçları PSPICE ve MATLAB ile karşılaştırılmış ve hata oranları analiz edilmiştir. Sonuçlar, önerilen filtrenin harmonik bozulmayı düşürmede etkili olduğunu ve BL motor sürücü sistemlerinde güvenilir bir çözüm sunduğunu göstermektedir.

Narayasamy (2016) çalışmasında, test ortamındaki olabilecek gürültü kaynaklarını belirlemiş ve bu gürültü kaynaklarının emisyon ölçümlerine etkilerini en aza indirmek için bir yöntem geliştirmiştir. Bu yöntem, öncelikle 3 fazlı sistemlerde EMI filtresi tasarımı için doğru topolojinin seçilmesiyle başlamaktadır. Daha sonra literatürde bulunan önceki çalışmalara dayanarak filtre tasarımında kullanılan metot izlenmiştir. İzlenen metotlar sonucunda oluşturulan test sonuçları ile bir tasarım örneği oluşturulmuştur. Aktif EMI filtresi (AEF) topolojisi, empedans uyumu kriterlerine göre belirlenmiş ve DM AEF için anahtarlama modeli oluşturulmuştur. Ardından seçilen AEF topolojilerinin simülasyon sonuçlarına yer verilmiştir. Yapılan çalışmanın endüstri ve akademide bulunan güç dönüştürücü için yararlı bir referans niteliği taşıdığı belirtilmiştir.

Chaluvadi ve ark. (2017) çalışmalarında, MIL-STD-461G standardının en son sürümüne yönelik bir inceleme raporu sunmuşlardır. Çalışmada, önceki versiyonlara kıyasla yeni test gereksinimleri, genel değişiklikler ve bireysel test modifikasyonları detaylandırılmıştır. Özellikle, CS117 ve CS118 testleri eklenmiş, CS106 testi ise

kaldırılmıştır. Ayrıca, ölçüm ekipmanlarının kalibrasyon gereklilikleri, test prosedürleri ve uyumluluk seviyeleri güncellenmiştir. Bu değişikliklerin test laboratuvarları ve mühendisler için uyumluluk test süreçlerini daha verimli hale getirdiği belirtilmiştir.

Chaluvadi ve ark. (2017) çalışmalarında, MIL-STD-461G, CISPR 11 ve CISPR 25 standartlarına göre iletim emisyon testlerini karşılaştırmıştır. MIL-STD-461G, askeri sistemler için CE101 ve CE102 testlerini içerirken, CISPR 11 endüstriyel ve tıbbi cihazlara, CISPR 25 ise otomotiv sektörüne yöneliktir. Çalışma, test frekans aralıkları, kullanılan ekipmanlar ve test yöntemlerini karşılaştırarak, EMC mühendislerine test süreçlerinin optimizasyonu konusunda rehberlik sağlamaktadır.

Giglia (2017) çalışmasında, EMI filtrelerini optimize edebilmek için ODEF (EMI Filtrelerinin Optimize Edilmiş Tasarımı) adında yazılım geliştirmiştir. Bu yazılım uygulaması, farklı EMI filtre tasarım çalışmalarını paralel olarak analiz edebilen ve karşılaştırabilen grafik arabirim özelliğine sahiptir. ODEF algoritmasını, hem EMI filtre tasarım aracı olarak hem de filtre performans analizi içinde kullanılabileceğini söylemiştir. Çalışma sonucunda optimizasyon prosedürünün geliştirmeye açık olduğu da belirtilmiştir.

Giglia ve ark. (2018) çalışmalarında, güç yoğunluğu temeline dayalı, güç dönüştürücülerinde kullanılan EMI filtrelerinin otomatik tasarımında kullanılmak üzere tam bilgisayar destekli bir uygulama üzerinde durmuşlardır. Bu uygulama, ticari veri sayfalarından alınan pasif bileşen bilgilerine sahip uygun veri tabanlarını kullanabilir. Tasarlanan EMI filtresinin otomatik kapsandığı bu sistem kullanıldığında, elektromanyetik uyumluluk standartlarına uyum sağlandığı belirtilmiştir.

Micić ve ark. (2018) çalışmalarında, AC kalıcı mıknatıslı motor sürücüler için DC-Link diferansiyel mod filtresi tasarımına yönelik analitik bir yaklaşım geliştirmişlerdir. Çalışmada, harmonik akım bileşenlerini azaltarak sistem performansını artıran bir filtre tasarımı sunulmuş, belirtilen limitler DO-160 21.bölüm veya MIL-STD-461 CE102 standartları tarafından belirlenmiştir. Filtrenin etkinliğini değerlendirmek için, ölçülen veriler ile analitik model sonuçları PSPICE ve MATLAB ile karşılaştırılmış ve hata oranları analiz edilmiştir. Sonuçlar, önerilen filtrenin harmonik bozulmayı düşürmede etkili olduğunu ve AC motor sürücü sistemlerinde güvenilir bir çözüm sunduğunu göstermektedir.

Narayanasamy ve Luo (2019) çalışmalarında, literatürde sunulan farklı tür güç dönüştürücüler için çeşitli aktif EMI filtrelerinin (AEF) ve uygulamalarının gürültü

algılama, işleme ve giderme devrelerine dair geniş çaplı bir araştırmasını yapmışlardır. Bununla birlikte, farklı dönüştürücülerde aktif EMI filtrelerin ortak mod ve diferansiyel mod gürültülerine yönelik zayıflatmaların karşılaştırılmasını yapmışlardır. Aynı zamanda bu çalışmada, aktif EMI filtrelerinin (AEF) yardımcı güç kaynağı, güç kaybı ve AEF'e yönelik koruma yöntemleri gibi diğer konularda da çalışma yapmışlardır. Yapılan çalışmanın endüstri ve akademide bulunan güç dönüştürücü için yararlı bir referans niteliği taşıdığı belirtilmiştir.

Esfetanağ ve ark. (2020) çalışmalarında, elektronik komponent ölçülerini en düşük seviyeye getirmek ve tek fazlı iç içe geçmiş güç düzeltmesi faktörü (PFC) amacı olan DM EMI filtresinin tasarımı hakkında geniş çaplı bir araştırma yapmışlardır. Farklı çalışma modlarının (sürekli ve kesikli iletim modu) ve anahtarlama frekansının, gerekli olan filtre zayıflatmasının ve EMI filtre komponentlerinin boyutunu nasıl etkileyebileceğini göstermişlerdir. Aynı zamanda, aralıklı aşamaların sayısının ve optimal faz kaydırmanın gereken filtre zayıflatması üzerindeki etkisini analiz ederek, optimal faz kaydırmanın EMI filtresinin köşe frekansını minimize etmedeki etkisini tartışmışlardır. 2kW'lık aralıklı tek fazlı güçlendirme PFC dönüştürücüsünden elde edilen deneysel sonuçlar ile önerilen optimum faz kaydırma yönteminin etkinliğinin doğrulandığını belirtmişlerdir.

Kumar ve ark. (2021) çalışmalarında, DC-DC buck dönüştürücüsünün çıkış voltajını, bu voltajı değiştiren etkiler karşısında sabit tutabilmek için PID kontrolcü tasarımı yapmışlardır. PID yapısının etkinliğini ölçmek için, giriş voltajı, referans voltajı ve çıkış yükü değerlerinin değişimini içeren simülasyon denemeleri ile PID yapısında, doğrusal ve doğrusal olmayan buck dönüştürücülerin simüle edilmesini sağlamışlardır. Çalışmada, simülasyon sonuçlarına dayanarak, PID değerinin DC-DC buck dönüştürücüdeki çıkış voltajını dengeli duruma getirmek için ideal bir çözüm olduğunu belirtilmiştir.

Nguyen-Tat ve ark. (2021) çalışmalarında, MIL-STD-461F/G standardına uygun iletim emisyon testi için daha uygun maliyetli ve yüksek performanslı bir test sistemi tasarlamışlardır. Mevcut TDK CE102 test çözümünün uzun ölçüm süresi, manuel işlem gereksinimi ve ölçüm doğruluğundaki eksikliklerini gidermek amacıyla, tam otomatik bir test sistemi geliştirmişlerdir. Önerilen sistemde, giriş voltajı, referans voltajı ve çıkış yükü değişimlerini içeren simülasyon denemeleri ile farklı test cihazları ve otomatik ölçüm süreçleri kullanılarak doğrusal ve doğrusal olmayan test yapılarını analiz etmişlerdir. Simülasyon sonuçlarına dayanarak, önerilen test sisteminin daha

düşük maliyetle daha yüksek ölçüm doğruluğu sağladığı ve iletim emisyon testlerinde ideal bir çözüm sunduğu belirtilmiştir.

Azgın ve ark. (2022) çalışmalarında, güç hatları için pasif bileşenler kullanılarak EMI filtresi tasarımı gerçekleştirmişlerdir. Çalışmada, MIL-STD-461G standardındaki CE102 testi gerekliliklerini karşılayacak bir EMI filtresi oluşturulmuştur. Tasarlanan filtre, 28V DC ile beslenen ve maksimum 50W güç tüketen bir ekipmanın güç hattına entegre edilerek ortak mod ve diferansiyel mod gürültülerini bastırmayı amaçlamaktadır. Filtrenin etkinliği, LTspice simülasyonları ile değerlendirilmiş ve 500 kHz, 2 MHz ve 6 MHz frekanslarında sırasıyla 45.35 dB μ V, 69.41 dB μ V ve 88.62 dB μ V ortak mod gürültü bastırma seviyelerine ulaşıldığı, 570 kHz, 800kHz ve 2.7MHz frekanslarında sırasıyla 27.31 dB μ V, 33.3 dB μ V ve 54.7 dB μ V diferansiyel mod gürültü bastırma seviyelerine ulaşıldığı belirtilmiştir. Tasarlanan EMI filtresinin havacılık endüstrisinde güvenilir bir çözüm sunduğu ifade edilmiştir.

Karaali ve ark. (2022) çalışmalarında, gölgelendirilmiş test odalarında kullanılan güç hattı filtrelerinin CE101, CE102 ve CS101 test sonuçlarına etkilerini incelemişlerdir. Çalışmada, MIL-STD-461E/F/G standartlarına uygun olarak farklı güç hattı filtreleri ile yapılan ölçümler karşılaştırılmıştır. Filtrelerin, güç hattı empedansını, rezonans frekanslarını ve emisyon seviyelerini değiştirdiği, dolayısıyla test sonuçlarını etkileyebileceği gözlemlenmiştir. CE101 ve CE102 testlerinde filtre kullanımının ortak mod emisyon sonuçlarını önemli ölçüde değiştirdiği, ancak diferansiyel mod emisyonlara etkisinin daha az olduğu belirlenmiştir. CS101 testinde ise filtrelerin, güç hattı empedansını değiştirerek test başarı oranını etkileyebileceği sonucuna varılmıştır. Test sonuçlarının doğruluğunu artırmak için mümkünse filtre kullanılmaması veya düşük emisyonlu güç kaynaklarının tercih edilmesi gerektiği ifade edilmiştir.

Kováč ve ark. (2022) çalışmalarında, DC-DC buck dönüştürücüler için evrensel bir PSpice simülasyon modeli tasarlamışlardır. Bu model, piyasada bulunan herhangi bir entegre anahtarlama voltaj regülatörünü temsil edebilecek şekilde parametrelerle özelleştirilebilir bir yapıya sahiptir. Modelin doğruluğunu test etmek amacıyla, simülasyon sonuçları resmi üretici modelleri ve gerçek donanım ölçümleri ile karşılaştırılmıştır. Simülasyonlar kullanılarak çıkış voltajı, anahtarlama frekansı ve akım sınırları gibi parametrelerin etkileri analiz edilmiş ve elde edilen sonuçların pratik ölçümlerle büyük ölçüde uyumlu olduğu belirtilmiştir. Önerilen modelin

esnekliđi ve dođruluđu sayesinde yeni tasarımların test edilmesi için ideal bir çözüm sunduđu ifade edilmiştir.

Yiđit (2022) alıřmasında, DC-DC Buck dnřtrcye MIL-STD-461G standardına uygun CE 102 testine uygun ortak mod ve diferansiyel mod olarak EMI filtre tasarımı yapmıřtır. Bu filtreleri, LTspice programı ile optimize ederek 12V, 5V ve 3.3V ıkıř voltaj seviyelerinde simlasyon ile test etmiřtir. Filtreli ve filtresiz sonular karřılařtırıldıđında EMI filtrenin etkinliđinin bařarılı sonulandıđı belirtilmiřtir.

Hızarcı (2023) alıřmasında, endstriyel uygulamalarda kullanılan g dnřtrc devrelerinde kullanmak maksadıyla grlt modellemesi ve fitre tasarımı gerekleřtirmiřtir. Bir fazlı PFC ve  fazlı PV evirici devreleri için elektromanyetik giriřim grlt modelleri ıkartılmıř, devrelerin elektromanyetik uyumluluđu incelenmiřtir. Devamında iletilen yayının standartlarındaki sınırlar dahilinde deđerlendirme yapılarak, istenmeyen giriřimi azaltmak amacıyla filtre tasarımı gerekleřtirilmiřtir. Filtre tasarımında, kapasitrlerin tolerans deđerleri, ortak mod bobini için farklı sarım řekilleri ve empedans uyumsuzluđu konularında arařtırma yaparak tasarlanan filtrenin grlty azaltma etkileri hem simle edilerek hem de deneysel olarak incelenmiřtir. Simlasyon ve deneysel analizin sonularının birbiri ile uyumlu olduđunu bildirilmiřtir.

Jiang (2023) alıřmasında, g dnřtrclerde olan EMI grltsn azaltmak için ok katmanlı esnek folyo (FMLF) tekniđini kullanarak EMI filtre tasarımları hakkında arařtırma yapmıřtır. Kontrol edilebilir kaak endktanslı ortak mod (CM) bobini ve CM ile diferansiyel mod (DM) indktanslarını ve kapasitanslarını entegre eden EMI bobini, farklı EMI gereksinimlerine sahip mhendislik uygulamaları için nerilen iki yapıdır. Bu iki yapı ile filtre ađırlıđını ve boyutunu kltrken, grlt bastırma performansının arttırıldıđı hedeflediđini belirtilmiřtir. 500W 100kHz SiC-MOSFET invertr için geliřtirilen prototipler, yntemin geerliliđini deneysel olarak kanıtlamıřtır.

Kichouliya ve ark. (2023) alıřmalarında, MIL-STD-461G standardının CE102 test gerekliliklerine uygun g hattı EMI firtresi tasarımı gerekleřtirmiřlerdir. alıřmada, g dnřtrclerinin iletim emisyonlarını azaltmak amacıyla diferansiyel mod ve ortak mod filtre bileřenleri belirlenmiř ve optimize edilmiřtir. EMI firtresi, g dnřtrcnn giriřine yerleřtirilerek laboratuvar ortamında farklı yk kořulları ve anahtarlama frekanslarında test edilmiřtir. Yapılan deneylerde, filtre

uygulanmadan önce iletim emisyon seviyelerinin MIL-STD-461G sınırlarını aştığı, ancak tasarlanan EMI filtresi ile bu seviyelerin uyumlu hale getirildiği gözlemlenmiş, önerilen EMI filtresinin askeri standartlara uygun bir çözüm sunduğu belirtilmiştir.

Kuş (2023) çalışmasında, elektromanyetik girişimlere karşı filtre tasarımı yapmıştır. Bu tasarımda, doğru akım (DA) sistemlerinde belirlenen gerilim değerinde sabit besleme sağlayan ve yüksek hızlı anahtarlama topolojilere sahip devreler olan DA kısıyıcı devrelerini kullanmıştır. DA kısıyıcı devrelerinin kararlı çalışabilmesi için elektromanyetik filtre ve koruma devreleri tasarlanmıştır. Filtre devresinin tasarımı aviyonik standartlara da elverişli olacak şekilde, dış etmenlerden ve dâhil olduğu tüm sistemin elektronik yapılarından gelen elektromanyetik girişimlere karşı koruması amaçlanmıştır. Bu filtre devresi, MIL-STD-461, CE-102 ve CS-114 standartlarına uygun olacak şekilde ortak modda ve fark modunda filtreleme yapmaktadır. Tasarlanan filtre, DO-160 Section 22 Waveform-4 Level-3 ve MIL-STD-202 Test Method 302 “Insulation Resistance” gibi aviyonik standartlara uygun şekilde koruma sağlamaktadır. Dolayısı ile çalışmada tasarlanan filtre devrelerinin, aviyonik standartlarının gerekliliklerini başarıyla sağladığı belirtilmiştir.

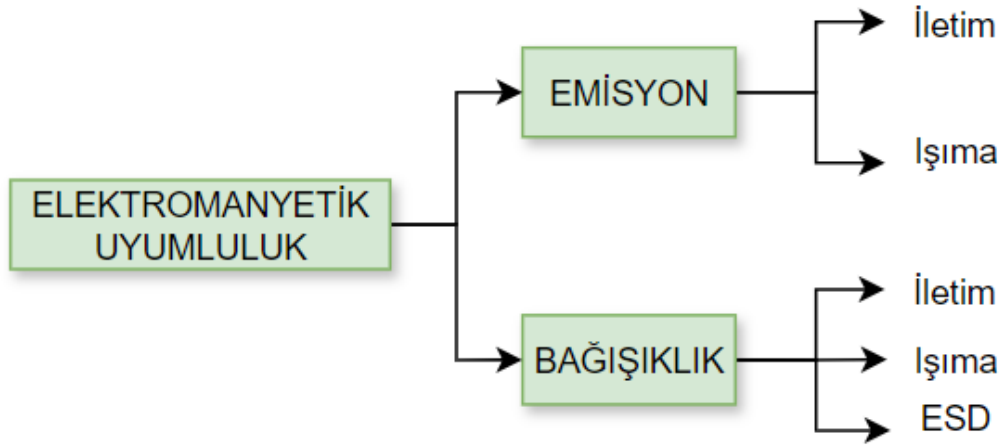
BÖLÜM 2. EMC ve EMI KAVRAMLARI

2.1. Elektromanyetik Girişim ve Elektromanyetik Uyumluluk

Elektromanyetik girişim, elektrik bulunduran bir hatta ya da devrede dış etmenlerden dolayı gerçekleşen, elektromanyetik bir ortama dahil olduğunda gerçekleşen, gerçekleşmesi istenmeyen bir girişimdir. Bir ürünün EMI'a duyarlı olabilmesi için herhangi bir elektronik devreye sahip olması yeterli olacaktır.

Elektromanyetik uyumluluk, elektrik yada elektronik sistemlerin hem radyo frekansı (RF) enerjisinin diğer cihazlara yada ortama yayılmasını önleyen hemde bu tarz gürültülerden etkilenmemesini sağlamak için çalışan bir disiplindir. EMI'dan kaynaklanan EMC zorlukları çoğunlukla elektromanyetik kirlilik, radyo frekansı müdahalesi veya elektromanyetik bozulma olarak bilinir. Temelde EMC, elektronik sistemlerin birbiriyle ve çevresindeki cihazlarla uyum içerisinde çalışmasını amaçlar. Aynı zamanda EMC gereksinimleri EMI kaynaklı zararlı etkileri düşürerek uygunluğu ve güvenliği sağlamayı amaçlar. EMC sağlanmak isteniyorsa, ortamdaki EMI kabul edilebilir seviyede olmalıdır.

Elektronik ürün tasarımı yapılırken, ürünün nihai haline geldiğinde daha az EMI'a ve daha iyi EMC'ye sahip olması istenmektedir. EMC'nin hedefi, elektronik bir ürünün elektromanyetik ortamda sağlıklı çalışması ve ortamdaki diğer cihazlara zarar vermeden çalışabilmesidir. EMC'ye ait sınıflandırmayı içeren alt unsur tablosu Şekil 2.1'de yer almaktadır. EMC'ye sahip bir ürün hem elektromanyetik gürültü üretmemeli hem de bu gürültüye karşı dayanıklı olması gereklidir. Elektromanyetik uyumluluk, meydana geldiği yayılım şartlarına göre iletimle yayılım ve ısımayla yayılım olarak iki şekilde oluşur. İletimle yayılım ürünlerin bağlı olduğu hat üzerinden gerçekleşirken, ısımayla yayılım havadan gerçekleşir.



Şekil 2.1: Elektromanyetik Unsurların Alt Sınıfları

EMC'yi sağlayabilmek için birçok yöntem bulunmaktadır. Bazı tasarımlarda/çalışmalarda bu yöntemlerden birkaçı aynı anda kullanılabilir. Ekranlama (shielding), filtreleme, topraklama, kabinet tasarımı, yasal düzenlemeler ve standartlar bu yöntemlerdendir. Ekranlamada, cihazı dış elektromanyetik sinyallerden korumak için metalik bir kalkan kullanılmaktadır. Filtrelemede, elektronik devrelerde istenmeyen frekansların bloke edilebilmek için giriş ve çıkışlarda filtre devreleri kullanılmaktadır. Topraklamada ise elektronik cihazların güvenli ve düzgün çalışabilmesi için elektriksel gürültünün toprağa iletilmesi yolu izlenmektedir. Kabinet tasarımı; cihazın elektromanyetik yayılımını sınırlandırmak için uygun bir fiziksel yapı ile beraber tasarlanmasıdır. Yasal düzenlemeler ve standartlar ise çoğu ülkenin geliştirdiği, EMC uyumluluğu sağlayabilmek adına belirli yasal düzenlemeler ve standartlardır.

2.2. Elektromanyetik Gürültü Türleri

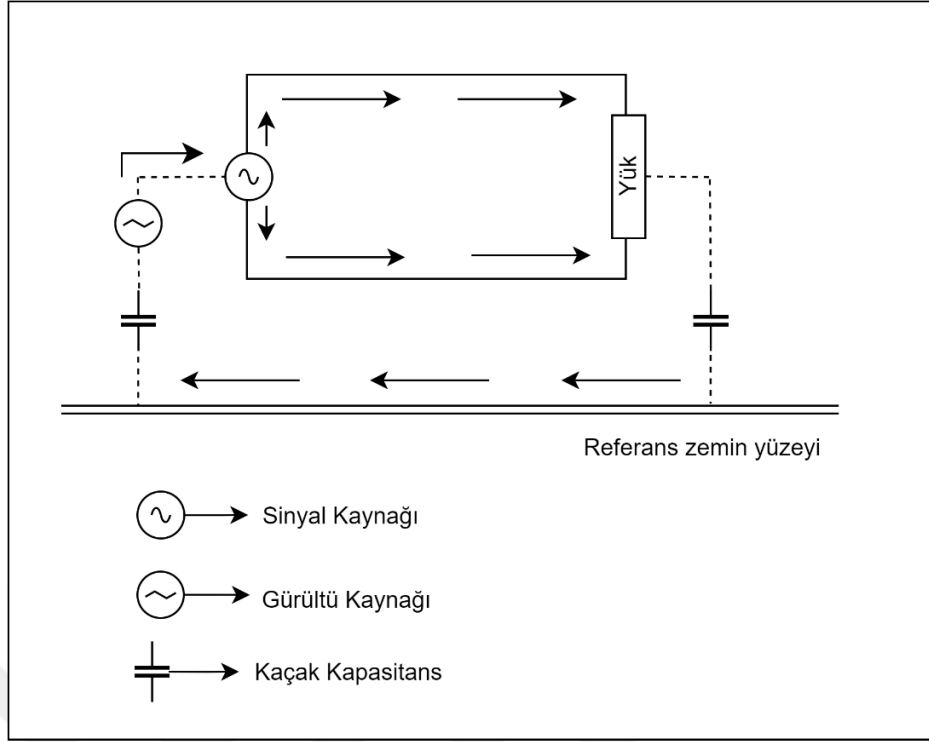
Elektromanyetik gürültü, askeri elektronik ortamlarda bulunması istenmeyen bir olgudur. Elektromanyetik sinyallerin var olduğu ortamlarda gürültü var olduğu anlaşılır ve bu sinyaller ortamda bulunan diğer cihazların da işlevini bozabilir, performansını düşürebilir ve sinyal/veri kaybına yol açabilir. Elektromanyetik gürültü, yayılım şekline göre yayılan ve iletilen gürültü olarak iki sınıfa ayrılır.

2.2.1. İletim yoluyla oluşan elektromanyetik gürültü

İletim yoluyla oluşan elektromanyetik gürültü, elektrik ve elektronik sinyallerin iletim hatları boyunca yayıldığı ve hedefe ulaştığında gürültüye neden olan bir tür istenmeyen elektriksel sinyaldir. Bu iletim hatları, kablo, anten veya diğer bağlantı elemanları aracılığıyla sinyallerin iletimini sağlar. Sinyallerin geçişi sırasında ortaya çıkan elektromanyetik etkileşimler nedeniyle gürültü meydana gelir. Bu gürültü, sinyal bütünlüğünü ve iletim kalitesini düşürebilir. İletim yoluyla oluşan EMI gürültüsünü ortak mod ve diferansiyel mod olarak iki gruba ayırabiliriz.

2.2.1.1. Ortak mod EMI gürültüsü

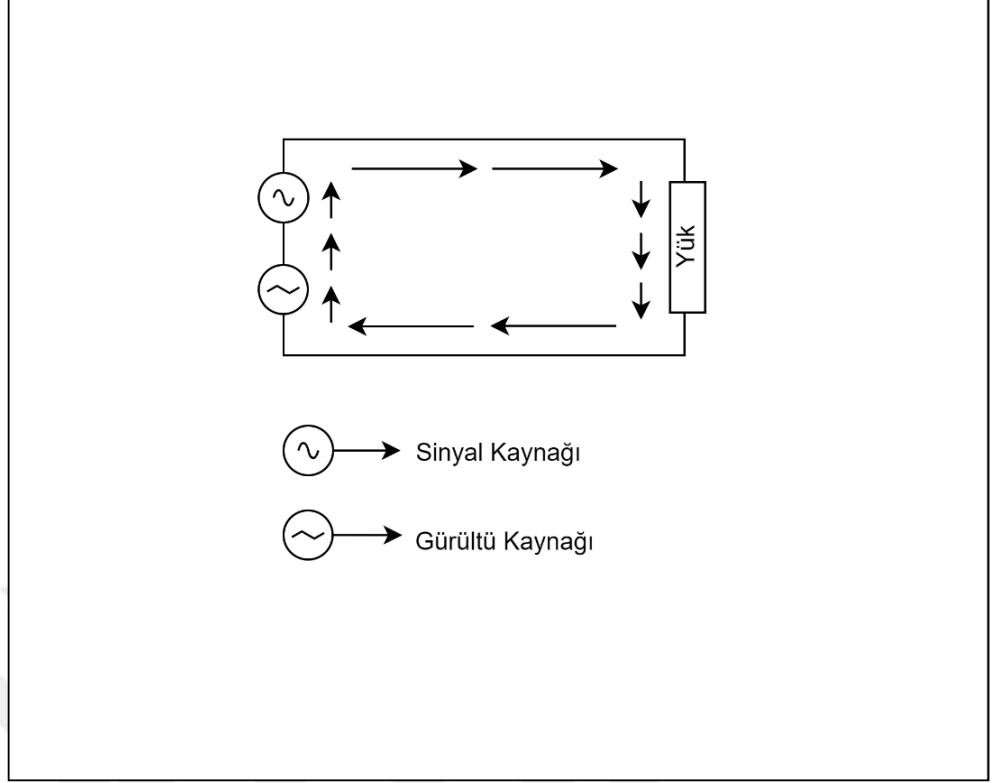
Elektriksel veya manyetik bir alanın, bir iletim hattının veya bir cihazın iki iletkeni arasındaki potansiyel fark üzerinde oluşturduğu, hem faz hem de nötr hatlardan aynı anda akan ve iletim veya işleme süreçlerini bozan bir gürültüdür. Ortak mod elektromanyetik gürültü genellikle topraklama sistemleri, güç kaynakları veya diğer harici etkilerle ilişkilendirilebilir. Elektronik sistemlerin tasarımında bu gürültüyü dikkate almak önemlidir, çünkü performansı ve güvenilirliği etkileyebilir (Özdemir ve ark, 2023). Ortak mod gürültülere sahip ürünlerin elektromanyetik uyumluluğunu yakalamak oldukça zordur. Şekil 2.2’de ortak mod gürültü akış şeması verilmiştir.



Şekil 2.2: CM Gürültü Yolları Akışı

2.2.1.2. Diferansiyel mod EMI gürültüsü

İki iletkeniden oluşan bir iletken çifti arasında meydana gelen ve iletkenler arasındaki potansiyel farkın neden olduğu gürültüyü ifade eder. Diferansiyel mod elektromanyetik gürültü, iletim hattındaki uçları veya vericileri etkileyebilir ve iletim veya işleme süreçlerini bozabilir. Gürültüyü azaltmak veya kontrol altında tutmak için çeşitli filtreleme ve izolasyon teknikleri kullanılabilir (Tufan, 2023). Şekil 2.3'te diferansiyel mod akış şeması verilmiştir.



Şekil 2.3: DM Gürültü Yolları Akışı

2.2.2. Radyasyon yoluyla oluşan elektromanyetik gürültü

Radyasyon yoluyla oluşan elektromanyetik gürültü, elektromanyetik enerjinin çevredeki nesnelerden veya kaynaklardan yayıldığı ve diğer cihazlar veya sistemlere olumsuz etkilerde bulunan bir tür gürültüdür. Bu gürültü, elektromanyetik dalgaların yayılması ve çeşitli cihazlar veya sistemlerle etkileşime girmesi tarafından oluşturulur. Radyasyon yoluyla oluşan elektromanyetik gürültü, radyo frekans ölçekli cihazlarda arıza veya yanlış çalışmaya neden olabilir. Filtre tasarımlarında bu gürültüyü gidermek uzun zaman alan, maliyetli ve meşakatli olduğu için oldukça zordur.

2.3. Bazı EMC ve EMI standartları

Dünya üzerinde birçok ülke/bölge/komisyon kendi standartlarını oluşturmuş ve bunları geliştirme çalışmalarına devam etmektedir. Ülke bazında baktığımızda bu standartları kısaca aşağıdaki gibi özetleyebiliriz. Japonya, VCCI (Voluntary Control Council for Interference by Information Technology Equipment) standardını bilgi teknolojisi cihazlarının elektromanyetik uyumluluğunu düzenlemek için kullanır. Bu standartlar Avrupa'daki EN standartlarına benzerdir. Çin, GB standartlarından GB/T

9254 standardını EMC gereksinimleri için kullanırken, EMC testinden geçen ürünler için CCC (China Compulsory Certificate) sertifikası kullanımını zorunlu tutmaktadır. Rusya ise IEC 61000 serisini temel alan GOST Standartlarını ve EMC uyumluluğunu için gerekli EAC sertifikasını kullanmaktadır. Amerika Birleşik Devletleri ise kişisel bilgisayarlar ve A, B sınıfı diğer elektronik cihazlar için FCC standartlarını kullanırken, askeri, havacılık ve savuma sektörü cihazlarında MIL-STD standartlarını zorunlu tutmaktadır.

Uluslararası standartlara baktığımızda; Uluslararası Elektroteknik Komisyonu (IEC), merkezi Cenevre’de bulunan 82 ülkenin ulusal komitelerinin üye olduğu uluslararası standart organizasyonu olup, IEC 61000 serisi EMC standartlarının en yaygın kullanıldığı küresel referansıdır. IEC 61000-3 harmonik ve voltaj dalgalanmaları, IEC 61000-4 EMC bağışıklık testleri, IEC 61000-6 ise genel uyumluluk gereksinimleri için kullanılmaktadır. Avrupa Birliği (AB), EN ve CE standartlarını kullanmaktadır. EN standartları, EMC direktifi (2014/30/EU) temel alınarak hazırlanırken, EN 61000-3-2 harmonik emisyonlar için ve EN 61000-4-2 ESD bağışıklığı için kullanılır. CE standartları ise Avrupa Birliği’nin teknik ve güvenlik standartlarına uygunluğunu ifade eder. CE işareti hazırlanırken, 2014/30/EU (EMC direktifi), 2014/35/EU (düşük gerilim direktifi), 2017/745/EU (medikal cihazlar direktifi), 2006/42/EC (makine güvenliği) gibi önemli direktifler baz alınmıştır. AB ve Avrupa Ekonomik Alanı ülkelerinde bir ürünün yasal olarak satılabilmesi için zorunlu bir ibaredir. Türkiye, AB ile Gümrük İşbirliği Anlaşması gereğince CE işareti kullanımını zorunlu tutmuştur.

Amerika’nın savunma sanayisindeki lider konumu, teknolojik üstünlüğü ve oluşturulan standardın hem güvenilir hemde iyi belgelenmiş olması Amerika savunma standartlarının küresel düzeyde benimsenmesine neden olmuştur. Bu nedenle dünya çapında geçerliliği kabul edilmiş askeri standartlar olan MIL-STD standartları, ABD tarafından belirlenmektedir. Standartlaşma çalışmaları 1930’lu yıllara dayanmaktadır. Zaman içerisinde oluşan deneyimler ve fikir anlaşmaları ile günümüzde askeri alandaki standardın son hali, 11.11.2015 tarihinde MIL-STD-461-G revizyonu olarak kararlaştırılmış ve yayınlanmıştır.

EMC standartlarının koşullarına genel açıdan baktığımızda uygulandığı sektöre göre ayrımın olduğu görülür. Bu ayrım, askeri EMC standartları ve sivil EMC standartlarıdır. İki farklı alanda ele alınan bu standartların test edilebilmesi için Türkiye’de birçok farklı test merkezleri bulunmaktadır. Tüm EMC testlerinin yapılma

amacı, test edilen birimin fonksiyonel gerekliliklerini (olumsuz olabilecek elektromanyetik ortamda) karşıladığını doğrulamak için yapılmaktadır.

Geçmişte ve günümüzde askeri projelerde kullanılan elektronik ürünlerin birçoğu, besleme gerilimini, entegre olduğu aracın ana güç dağıtıcısı olan akü, jeneratör ya da alternatöründen almaktadır. Araca entegre edilerek birlikte çalıştırılan elektronik birimlerin farklı besleme gerilim değerleri olabilmektedir. Ayrıca aynı birim içerisinde bulunan farklı elektronik malzemelerin/ünitelerin de farklı besleme gerilim ihtiyaçları olabilmektedir. Bu tür cihazların içerisindeki farklı gerilim ihtiyaçlarının karşılanabilmesi için, birim içinde DC giriş gerilimi sabit olan ve farklı DC çıkış gerilimleri verebilen dönüştürücü elektronik kartlar kullanılmaktadır. Böylece, oluşturulan birim içi elektronik güç dağıtım kartı ile farklı elektronik malzeme yada ünitelerin aynı birim içerisinde farklı DC gerilim seviyelerinde, entegre halde çalışabilmesi sağlanabilmektedir. Bu güç dağıtım kartlarında kullanılan DC-DC dönüştürücülerin anahtarlama işlemleri ise gürültü oluşturabilmektedir ve bu gürültü, iletim yoluyla oluşan elektromanyetik gürültü kaynaklarının başında gelmektedir.

Güç dağıtım kartlarında kullanılan DC-DC dönüştürücülerin anahtarlama işlemleri sonucunda oluşan elektromanyetik gürültü, MIL-STD-461-G standardındaki İletilen Emisyon (CE) ve Yayılan Emisyon (RE) testleri ile doğrudan ilişkilidir. Bu testler, güç hattı ve çevresel alanlarda oluşabilecek bu tür gürültülerin belirlenen sınırlar içerisinde kalmasını sağlamak amacıyla yapılır. MIL-STD-461-G’de tanımlanmış testler Tablo 2.1’de gösterilmektedir.

Tablo 2. 1. Uluslararası MIL-STD-461-G Tanımlı Testleri

Gerekli Test	Açıklama
CE101	İletilen emisyonlar, Ses Frekansı Akımları, Güç Hatları
CE102	İletilen Emisyonlar, Radyo Frekansı Potansiyelleri, Güç Hatları
CE106	İletilen Emisyonlar, Anten Portu
CS101	İletilen Hassasiyet, Güç Hatları
CS103	İletilen Hassasiyet, Anten Portu, Entermodyülasyon
CS104	İletilen Hassasiyet, Anten Portu, İstenmeyen Sinyallerin Reddedilmesi
CS105	İletilen Hassasiyet, Anten Portu, Çapraz Modülasyon
CS109	İletilen Hassasiyet, Yapı Akımı
CS114	İletilen Hassasiyet, Kütle Kablo Enjeksiyonu

Tablo 2. 1(Devamı). Uluslararası MIL-STD-461-G Tanımlı Testleri

Gerekli Test	Açıklama
CS115	İletilen Hassasiyet, Kütle Kablo Enjeksiyonu, Darbe Uyarımı
CS116	İletilen Hassasiyet, Sönümlü Sinüzoidal Geçici Dalgalanmalar, Kablolar ve Güç Hatları
CS117	İletilen Hassasiyet, Yıldırım İndüklemeli Geçici Dalgalanmalar, Kablolar ve Güç Hatları
CS118	İletilen Hassasiyet, Personel Kaynaklı Elektrostatik Deşarj
RE101	Radyasyonlu Emisyonlar, Manyetik Alan
RE102	Radyasyonlu Emisyonlar, Elektrik Alan
RE103	Radyasyonlu Emisyonlar, Anten Yansıma ve Harmonik Çıkışları
RS101	Radyasyonlu Hassasiyet, Manyetik Alan
RS103	Radyasyonlu Hassasiyet, Elektrik Alan
RS105	Radyasyonlu Hassasiyet, Geçici Elektromanyetik Alan

MIL-STD-461 standardı tüm platformlarda kullanılmak için oluşturulmuştur, ancak her platformun farklı ihtiyaçları olduğu için standarttaki tüm testler tüm platformlarda kullanılamamaktadır. Bu nedenle yayınlanan standart içerisinde hangi testlerin hangi platformlar için kullanılacağı belirtilmiştir. Tablo 2.2’de testler gösterilmiştir. Zorunlu tutulmayan testlerin yapılmasında da herhangi bir yasak yoktur.

Farklı platform tiplerine göre uygulanması gereken testler A (uygulanabilir) harfi ile gösterilmiştir. Kara kuvvetleri ve kara sistemleride uygulanması gereken testlerin CE102, CS106, CS114, CS115, CS116, RE102 ve RS103 olduğu belirtilmiştir. En mühim EMC testleri, CE, RE, CS ve RS testleridir. Bu testler, tüm malzemeler için oluşturulan EMC gereksinimlerinin temelini oluşturur.

Tablo 2. 2. Platform Seviyesinde Uygulanacak Testlerin Gerekliklik Çizelgesi

PLATFORMLAR	UYGULANACAK TESTLER																		
	CE 101	CE 102	CE 106	CS 101	CS 103	CS 104	CS 105	CS 109	CS 114	CS 115	CS 116	CS 117	CS 118	RE 101	RE 102	RE 103	RS 101	RS 103	RS 105
Yüzey Gemileri	A	A	L	A	S	L	S	L	A	S	A	L	S	A	A	L	L	A	L
Denizaltılar	A	A	L	A	S	L	S	L	A	S	L	S	S	A	A	L	L	A	L
Kara Kuvvetleri, Hava Araçları	A	A	L	A	S	S	S		A	A	A	L	A	A	A	L	A	A	L
Hava Araçları, Deniz Kuvvetleri	L	A	L	A	S	S	S		A	A	A	L	A	L	A	L	L	A	L
Hava Araçları, Hava Kuvvetleri		A	L	A	S	S	S		A	A	A	L	A		A	L		A	
Uzay Sistemleri		A	L	A	S	S	S		A	A	A	L			A	L		A	
Kara,Kara Kuvvetleri		A	L	A	S	S	S		A	A	A	S	A		A	L	L	A	
Kara,Deniz Kuvvetleri		A	L	A	S	S	S		A	A	A	S	A		A	L	L	A	L
Kara, Hava Kuvvetleri		A	L	A	S	S	S		A	A	A		A		A	L		A	

Yukarıda verilen çizelgede yer alan “A” harfi testin uygulanması gerektiğini, “L” harfi bu standardın ilişkili bölümlerinde belirtildiği gibi sınırlı bir şekilde uygulanması gerektiğini ve “S” harfi satın alma işlemleri sırasında tedarikçinin ilgili belgelerinde belirtilmesi gerektiğini ifade etmektedir.

2.3.1. MIL-STD-461-G standardı CE 102 testi

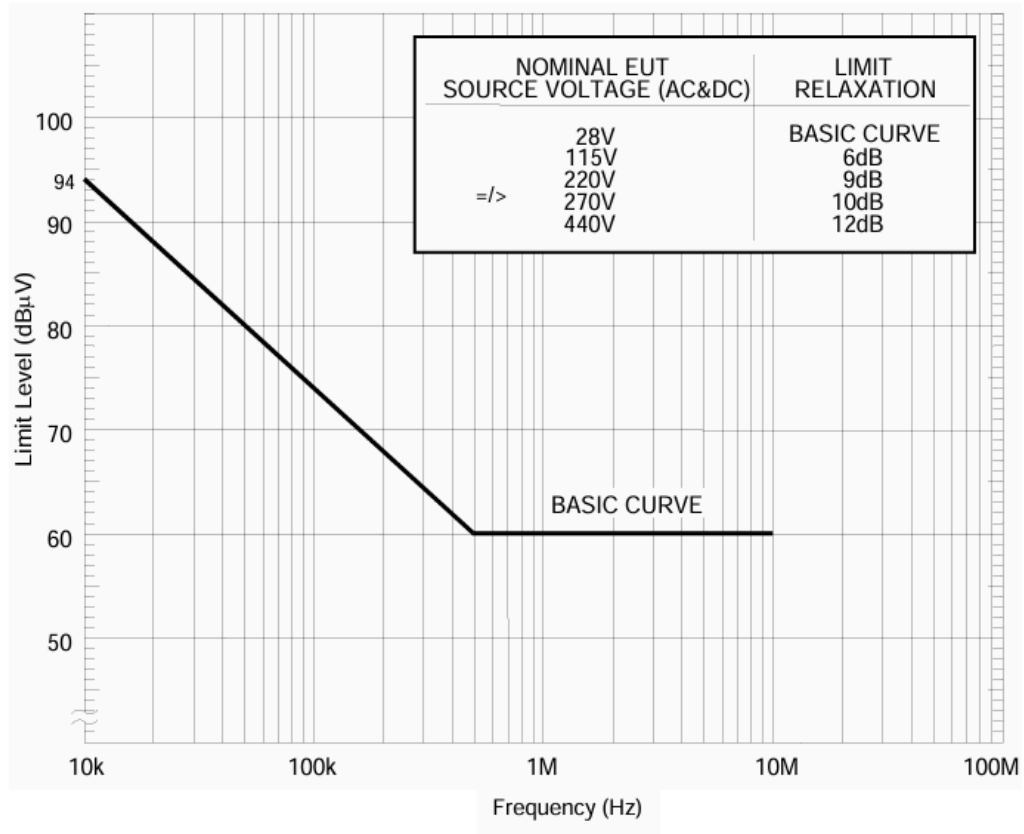
MIL-STD-461G standardı, İletilen Emisyon, İletilen Duyarlılık, Yayılan Emisyon ve Yayılan Duyarlılık gibi alt konularda testlere sahiptir. Emisyon, bir cihaz yada sistemin etrafına yaydığı elektromanyetik enerjiyi ifade eder. Duyarlılık, bir sistemin dışarıdan gelen elektromanyetik girişimlere karşı nasıl tepki verdiğini açıklar. Alt konular ve bu konuların tanımları Tablo 2.3’de gösterilmiştir.

Tablo 2. 3. Uluslararası EMI Standartları ve Açıklamaları

Test Prosedürü	Açıklama
CE 101	İletilen Emisyonlar, Güç Kabloları, 30Hz - 10kHz
CE 102	İletilen Emisyonlar, Güç Kabloları, 10kHz - 10MHz
CS 101	İletilen Duyarlılık, Güç Kabloları, 30Hz - 150kHz
CS 116	İletilen Duyarlılık, Sönümlü Geçici Sinüzoidal Sinyaller, Kablolar ve Güç Kabloları, 10kHz - 100MHz
RE 101	Yayılan Emisyonlar, Manyetik Alan, 30Hz - 100kHz
RE 102	Yayılan Emisyonlar, Elektrik Alan, 10kHz - 18GHz
RS 101	Yayılan Duyarlılık, Manyetik Alan, 30Hz- 100kHz
RS 103	Yayılan Duyarlılık, Elektrik Alan, 2MHz- 40GHz

CE102 testi, dB μ V türünde orta frekanslı voltaj ölçü testi olup, 10kHz’den 10MHz’ye kadar olan frekans bandında güç hatlarına uygulanmaktadır. Test ile ortak mod ve diferansiyol mod gürültüleri ölçülebilmekte ve uygulama esnasında, güç hem faz hattına hem de nötr hattına uygulanmaktadır. CE 102 testinin asıl amacı, güç giriş kablolarının belirtilen standartları aşıp aşmadığını kontrol etmektir. Şekil 2.4’te MIL-STD-461G standardı CE 102 testinde, test altındaki güç kabloları ve DC-DC dönüştürücülerin gerilim ihtiyacına karşılık aşılmaması gereken sınır değerleri bulunmaktadır (MIL-STD-461-G, 2015). DC-AC 28V çalışma voltajındaki ürünler için 10kHz ile 100 kHz aralığında limit değeri frekansa bağlı olarak düşmektedir.

Açıklamak gerekirse; limit değeri 10kHz’de ~95dB μ V’den başlayarak 100kHz’de ~66dB μ V’ ye kadar düşmektedir. 100kHz ile 1MHz aralığında ~66dB μ V yakın değerlerinde sabit kalır. 1MHz ile 10MHz aralığında CE102 testi uygulanmaz. CE102 testi 10MHz’e kadar olan frekanslarda gerçekleştirilir. Şekil 2.4’te verilen CE102 limit değerlerinde Nominal EUT Source Voltage (AC&DC) ifadesi, kaynak voltajına göre limit rahatlamasını açıklamaktadır. Cihazın kaynağına uygulanan gerilim değerine göre limit değerlerinde rahatlatma uygulanabilmektedir. 28V gerilim değerine sahip cihazda temel eğri (grafikteki sınır değerler) baz alınır.

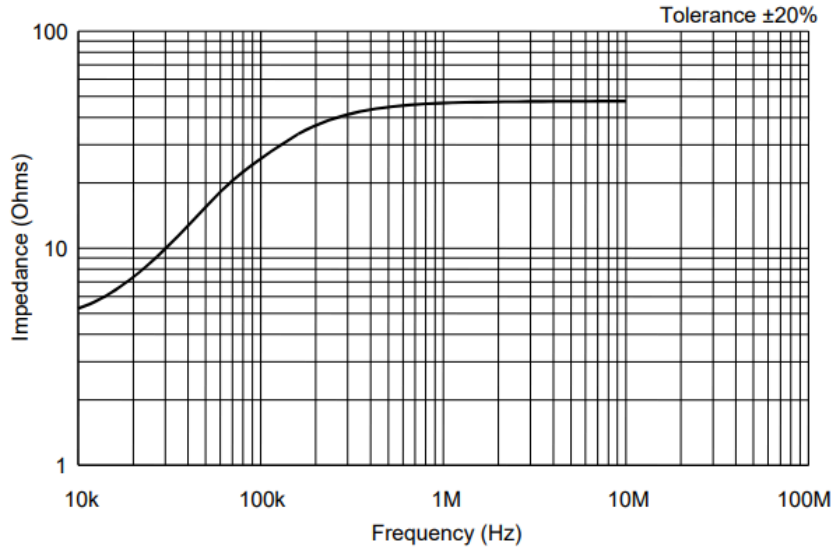


Şekil 2.4: Tüm için CE102 limiti (EUT güç kabloları, AC ve DC) (MIL-STD-461-G, 2015)

2.3.2. EMI Gürültü ölçümü için LISN cihazı

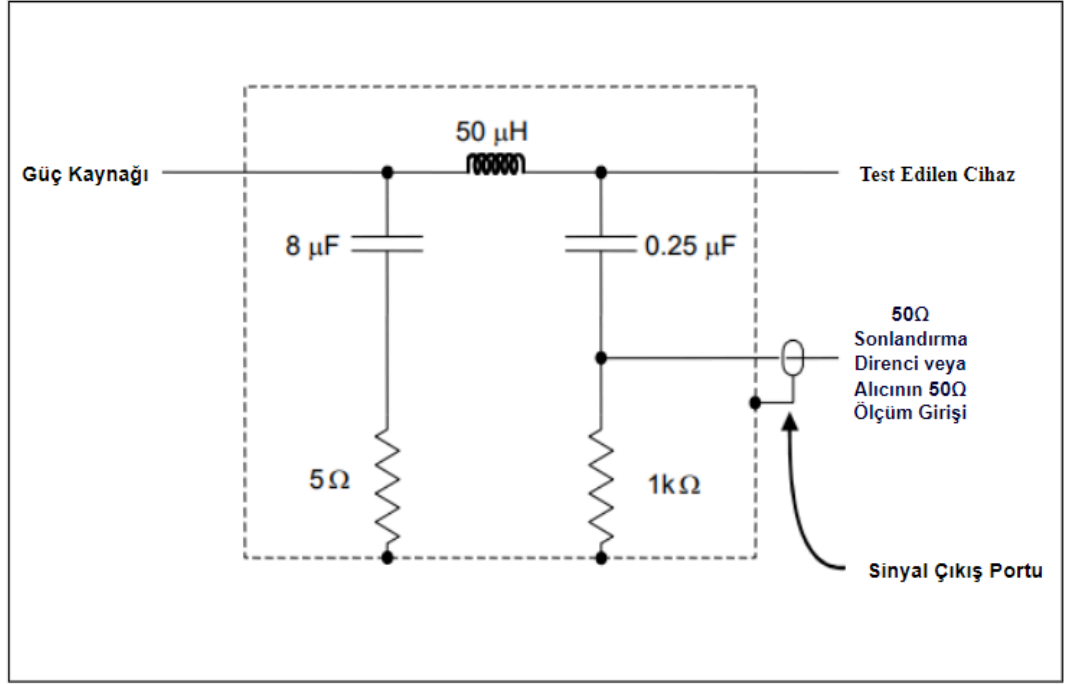
LISN cihazı, tasarlanan elektronik cihazların elektromanyetik uyumluluk testlerinde, test edilen cihazın ürettiği gürültüyü toprağa karşı ölçerek bu gürültünün standart kabul edilen empedans altında değerlendirilmesini sağlamak için kullanılır. Test edilen cihazlara giriş voltajını sağlayan güç kaynaklarının empedans değeri, aksi belirtilmedikçe, belirli bir test yönteminde, tüm testler için Hat Empedans Stabilizasyon Ağları (LISN) tarafından kontrol edilmektedir. Şekil 2.5’te LISN

Empedans grafiđi gösterilmiřtir. Ayrıca, iletilen emisyon seviyelerinin belirlenmesi için ölçüm portu sağlamaktadır (Abinaya, 2017). Ölçülen gürültüler; iletim yoluyla yayılan emisyonlardan diferansiyel mod ve ortak mod gürültüdür. Ayrıca LISN cihazı, diferansiyel mod ve ortak mod gürültülerin ayrıştırılmasını sağlayarak spektrum analizörüne bu sinyalleri iletir.



Şekil 2.5: LISN Empedans Grafiđi (MIL-STD-461-G, 2015)

MIL-STD-461-G standardındaki tüm LISN yönergelerinde yer alan devre şematigine baktığımızda, devrede kapasitörler, bobinler ve direnç elemanlarının bulunduğunu görebiliriz. Şekil 2.6'da LISN bağlantı elemanlarının devre şematik bağlantısı gösterilmektedir. LISN cihazı, test edilen cihaz ile güç kaynağı arasına, spektrum analizör ise LISN cihazının ölçüm portuna bağlanır. Test edilen cihaz çalıştırılır, çalışma durumuna göre en yüksek emisyon üretecek şekilde ayarlar yapılır. Test edilen cihaza, güç kaynağından olabildiğince temiz güç aktarımı yapılmalıdır. EMI filtreleme testleri bu ölçümler temelinde sağlanır. Şekil 2.7'de genel test kurulumu gösterilmiştir.



Şekil 2.6: LISN Şematik Devresi (MIL-STD-461-G, 2015)

BÖLÜM 3. MATERYAL VE YÖNTEM

Tezin bu kısmında askeri projelerde kullanılan elektronik ürünlerin, bir birim içinde beraber kullanılabilmesi amacıyla birim içi LT3845 entegresi kullanılarak tasarlanan 24VDC-12VDC güç dağıtım kartı (DC-DC Çevirici) ve bu kartın EMI problemlerini çözebilmek için tasarlanan filtre incelenmiştir.

DC-DC güç dağıtım kartı ile bir çok farklı çalışma voltajına sahip elektronik ürünler birlikte çalıştırılabilmektedir. Temel olarak bu karta anahtarlama DC çevirici de diyebiliriz. Bu elektronik ürünlerin sağlıklı/verimli çalışabilmesi için besleme voltajlarının temiz, gürültüsüz olması gerekmektedir. Bu nedenle, DC-DC güç dağıtım kartına EMI giriş filtresi tasarımı eklenmiştir. Eklenen EMI filtresi, güç dağıtım kartının kabiliyetlerine uyum sağlayarak verimini düşürmeyecek özellikte ve MIL-STD-461G standardı CE 102 test prosedürüne uyumlu olacak şekilde tasarlanmıştır.

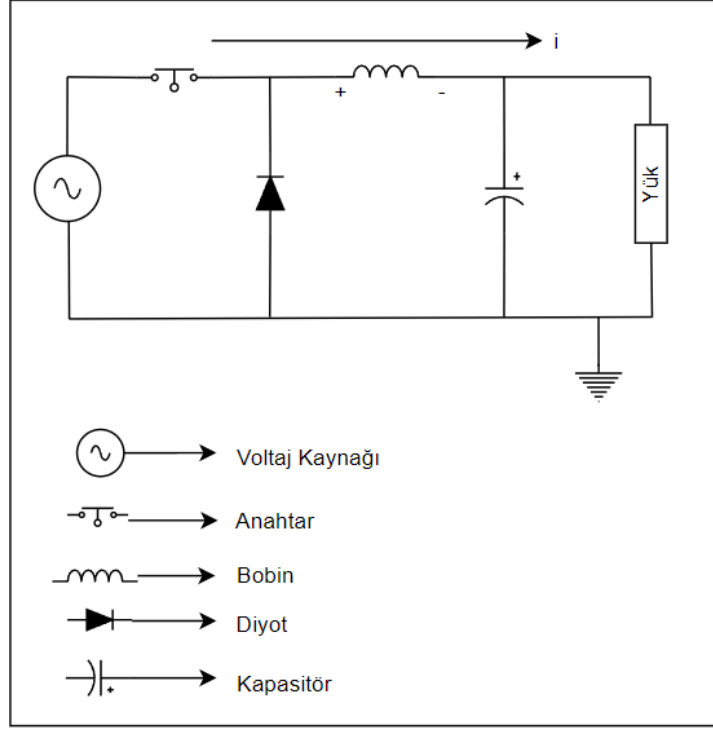
CE 102 testinin gürültü ölçümleri, laboratuvarında gerekli test koşullarında gerçekleştirilmiştir. Filtreli tasarım sonuçları incelenmiştir.

3.1. DC-DC Güç Dağıtım Kartı ve EMI Filtreleme İhtiyacı

Anahtarlama güç kaynakları farkında olmasak bile günlük hayatta her alanda karşımıza çıkmaktadır. Ayarlanabilir güç kaynaklarındaki güç yoğunluğu veriminin artırılması üzerinde son yıllarda oldukça fazla çalışmalar yapılmaktadır. Yapılan çalışmaların sonuçlarına baktığımızda, EMI filtresinin başarılı olduğu durumlarda, güç kaynaklarından alınan verimin arttığını gözlemleyebiliriz. Bu yüzden, elektromanyetik uyumluluk standartlarını karşılayabilmek için oluşan EMI seviyesinin gözardı edilebilir seviyenin altına düşürülmesi gerekmektedir (Majid, 2012).

Anahtarlama DC-DC çeviri devresinde, LT3845 entegresi kullanılarak karta uygulanan 24V DC giriş gerilimi, 12V DC çıkış gerilimine çevrilir. Elde edilen bu gerilim değeri ile elektronik karttaki diğer komponentlere ve karttan enerji alarak çalışan

elektronik ürünlere 12V giriş voltajı sağlanır. Basit düzeyde Buck dönüştürücü devre şeması Şekil 3.1’de gösterilmiştir.

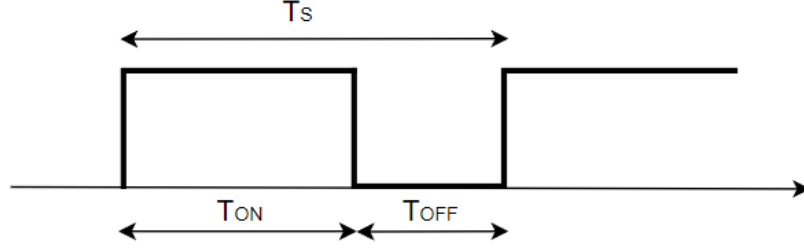


Şekil 3.1: Buck (Düşürücü) Devre Şeması

Buck dönüştürücüler, anahtarlama elemanının hızlı bir şekilde açılıp kapanmasıyla çalışır. Anahtarlama elemanı açıkken bobin enerjiyi depolar, kapandığında ise depolanan enerji diyot üzerinden çıkışa yönlendirilir. Çıkış akımındaki dalgalanmayı bastırmak ve filtreleme yapmak amacıyla bir kapasitör, çıkışta yer alır (Yiğit, 2022). Bu yapının avantajı, çıkış voltajının giriş voltajından daha düşük ve düzenli bir değere indirilmesini sağlamaktır.

DC-DC dönüştürücüler, çoğunlukla büyük yük ve besleme gerilim farklılıklarına maruz kaldığından, çıkış gerilimlerinin regülasyonu zayıf olabilir (Kumar ve ark., 2021). Anahtarlama işlemi sırasında bobinin pozitif ucundaki gerilim kare dalga şeklinde bir sinyal oluşturur. Bobinin doluluk oranı değiştirilerek, çıkış voltajı istenen seviyeye ayarlanabilir. Şekil 3.2’de verilen grafikte görüldüğü gibi sabit bobin voltajı olması durumunda bobin akımı sabit bir durumda kalmaz. Sürekli iletim modunda olan anahtarın

durumu T_{ON} ile ifade edilir ve kontrol devresi tarafından ayarlanan T_S periyodundaki iletim süresidir. T_{OFF} ise kesim süresini ifade eder.



Şekil 3.2: Doluluk Oranı

$$V_{OUT} = V_{IN} D, \quad D = \frac{T_{on}}{T} \quad (3.1)$$

Denklem 3.1’de verilen denklemden de anlaşıldığı gibi giriş voltajı ile çıkış voltajı arasında doluluk oranı vardır ($0 < D < 1$). Doluluk oranı 1’den küçük olduğu için çıkış voltajı her koşulda giriş voltajından daha düşük olmaktadır (Yiğit, 2022).

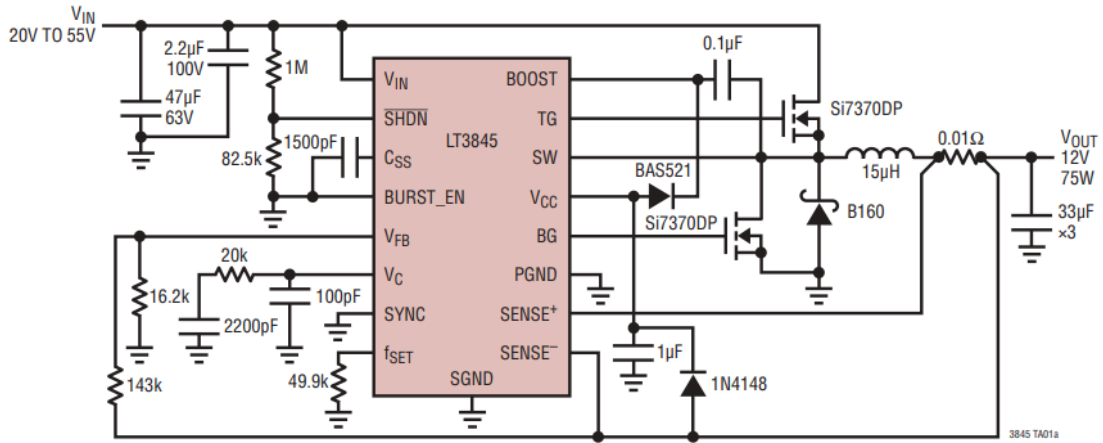
3.2. Güç Dağıtım Kartı Özellikleri

Günlük hayatta kullandığımız her elektronik ürünün içerisinde mutlaka bir adet elektronik kart bulunur. Bu kart, çoğunlukla AC-DC çevirici veya DC-DC çevirici olarak çalışır ve voltaj yükseltici, voltaj düşürücü ya da hem voltaj yükseltici hem de düşürücü devreler içerir. Bu devreler, kart üzerindeki komponentleri ve karttan beslenerek çalışan diğer elektronik ürünleri doğru gerilim değerleriyle beslemek amacıyla kullanılır. Ayrıca, bu tür güç dağıtım kartları, farklı haberleşme protokollerine sahip elektronik ürünleri tek bir kart üzerinden sisteme entegre ederek birbiriyle haberleşmelerini de sağlar.

Tasarımı yapılan elektronik kartta, güç şeması DC/DC buck dönüştürücü devresi olarak bulunmaktadır. Genellikle askeri elektronik kart tasarımlarında PCB kart giriş voltajı 12V-36V arasında kabul edilerek tasarımların yapılması tercih edilmektedir. Bu sebeple, güç dağıtım kartı tasarımımda sistem giriş voltajını 12V-36V aralığında olacak şekilde 24V kabul ederek devrelerin hesaplamaları yapılmıştır. PCB kartına entegre edilerek kullanılacak ürünlerin beslemeleri için buck dönüştürücü devresi çalışma

mantığı ile 12V, 5V ve 3V3 çıkış gerilimleri ayarlanmıştır. Giriş voltajı ilk önce 12V ‘a düşürülüp, daha sonra 5V ve 3V3 çıkışları elde edilmektedir. Bu gerilim değerlerinin elde edilebilmesi için ayarlanabilir Buck regülatörleri kullanılmıştır. EMI filtre tasarımı, 12V çıkış voltajını sağlayan, ayarlanabilir buck dönüştürücü regülatörü öncesinde tasarıma eklenmiştir.

Bu tasarımda 12V çıkış voltaj değerini elde edebilmek için Analog Devices Inc. Firmasının üretici parça kodu LT3845 olan anahtarlama güç kaynağı regülatörü kullanılmıştır (EK-1). LT3845 serisi regülatör, giriş voltajı 24V ve çıkış voltajı 12V olacak şekilde tasarıma eklendiğinde 6A’lık yükü besleyebilmektedir. Buck dönüştürücülerde kullanılan tek parça entegreler, anahtarlama regülatörü için gerekli tüm aktif fonksiyonları bünyelerinde barındırır. Şekil 3.3’te LT3845 entegresine ait giriş voltaj seviyesinin 20V ile 55V aralığında, çıkış voltajında ise 12V gerilim sağlayan standart devre şemasına yer verilmiştir.



Şekil 3.3: LT3845 Standart Devre Şematığı (EK-2)

LT3845 entegre serisi tasarımda kullanılan voltaj değerinden farklı değerlerde de çalışabilen, geniş giriş voltaj aralığına sahip bir yüksek voltaj, step-down (buck) DC/DC kontrolördür. LT3845 entegresi;

- Giriş Voltajı 20V-55V,
- Çıkış Voltajı 3.3V-36V,
- Anahtarlama Frekansı 100kHz-500kHz,
- Aşırı Yük Durumunda Akım Sınırlama,

- Aşırı Sıcaklık Durumunda Otomatik Kapanama,
- Çalışma Sıcaklık Aralığı $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$,

gibi özelliklere sahiptir. İstenilen kullanım şartlarına göre entegre özellikleri, verilen sınırlar dahilinde, ihtiyaç duyulan çıkış değerleri hesaplanarak tasarımdaki komponentler yeni değerleri ile tasarıma entegre edilerek istenilen sonuç değerlerine ulaşabilmektedir.

Bu tezde kullanılan LT3845 buck regülatöründe kullanılan komponentler, Ek-2’ de bulunan LT3845 teknik dokümanında önerilen değerlerdeki komponentler kullanılmıştır. Her ne kadar ürünün çalışma frekans aralığı 270kHz ile 330kHz arasında verilmiş olsada, bu çalışmada dokümanında önerilen 300kHz kabul edilmiş ve kullanılmıştır.

3.2.1. Giriş kapasitörünün seçimi

DC-DC voltaj dönüştürücü devrelerinde giriş kapasitörü seçimi, devrenin kararlı ve stabil çalışabilmesi için kritik öneme sahiptir. Giriş kapasitörü, dönüştürücünün yüksek frekansta anahtarlama yaparken ani akım değişimlerinin neden olduğu giriş hattındaki voltaj dalgalanmasını azaltmak, giriş voltajının sabit kalmasına yardımcı olarak regülatörün ömrünü uzatabilmek, regülatörün ani akım ihtiyacını karşılamak ve yüksek frekansta oluşabilecek EMI/RF sinyallerini filtrelemek için kullanılır.

Voltaj giriş bacağı ile toprak arasında ESR değeri az olan tantal yada alüminyum kapasitör kullanılması gerekmektedir. Bu sayede daha düşük giriş dalgalanması sağlanmaktadır. Kapasitörün, voltaj dayanımı için, giriş voltajından en az %20 daha yüksek voltaj değerine sahip olması gerekmektedir.

RMS akımı, dalgalı gerilimli sistemlerde kapasitörler tarafından tüketilen ve sürekli olarak değişen bir akım türüdür. RMS akımının etkilerini anlamak, gerilim dalgalanmalarını en aza indirmek ve elektrik sistemlerinin daha verimli çalışmasını sağlamak büyük önem taşımaktadır. RMS akımının varlığı, güç faktörünü dengeleyebilir ve reaktif gücü dengeleyebilir. Kapasitörün RMS akımı, AC akımın kapasitör üzerinden geçen ortalama değer kareköküdür yani AC dalga şeklinin eşdeğer DC değeridir. Çoğu zaman bu akım, regülatörün anahtarlama yaparken kapasitörde şarj ve deşarj durumunda ortaya çıkar. Yani RMS akımı, kapasitörün en fazla kaldırabileceği akımı belirtir. RMS

akımının yüksek olması, kapasitör eşdeğer direnci (ESR) üzerinden güç kaybederek aşırı ısınmasına, ömrünü azalmasına neden olur.

Giriş kapasitörü seçimi yapılırken, üretici tarafından uygun görülen maksimum RMS akımı bilinmelidir. Bu bilgi için üreticinin paylaştığı doküman incelenmelidir (EK-1). Kapasitörün ESR ihtiyacını karşılayabilmek için birden fazla kondansatör paralel bağlanarak endüktans değeri artırılarak ESR değeri düşürülebilmektedir. LT3845 buck regülatöründe giriş kapasitör seçimi formülü 3.2’de ve giriş kapasitörünün RMS akım formülü 3.3’te verilmiştir.

$$C_{in(BULK)} = \frac{I_{out(max)} \cdot V_{out}}{\Delta V_{in} \cdot f_{SW} \cdot V_{in(min)}} \quad (3.2)$$

$$I_{C(RMS)} = I_{out} \sqrt{\frac{V_{out}(V_{in} - V_{out})}{(V_{in})^2}} \quad (3.3)$$

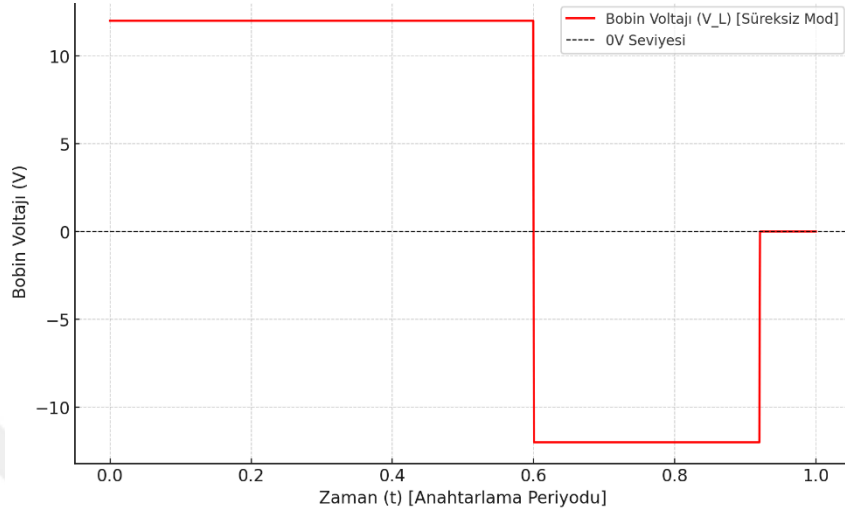
3.2.2. Bobin seçimi

Elektronik devrelerde güç dağıtımı için kullanılan ve bütün anahtarlama görevini yerine getiren regülatörlerin, Süreksiz iletim modu ve Sürekli iletim modu olarak iki tip çalışma modu bulunmaktadır.

3.2.2.1. Süreksiz iletim modu (DCM - Discontinuous Conduction Mode)

Regülatör indüktör akımı, süreksiz iletim modunda, anahtarlama süresinin bir kısmında sıfıra düşer ve daha sonra tekrar devrede ilettime devam eder. Bu mod, bobin değeri ve yük akımı düşük olduğunda, giriş geriliminin çıkış geriliminden çok daha yüksek olduğu durumlarda kullanılır. Anahtarlama regülatörlerinin süreksiz iletim modu kullanımında tasarım daha basit düzeyde tutulabilir ve aynı zamanda daha düşük yük koşullarında daha az kayıp verirken ısınma sorununun yaşanmamasını sağlar. Enerji tüketimi ve maliyet konularında süreksiz iletim modu faydalı olsa da hassasiyet oranı yüksek işlemlerde verimsiz çalışması ve EMI’ya neden olmasından dolayı süreksiz iletim

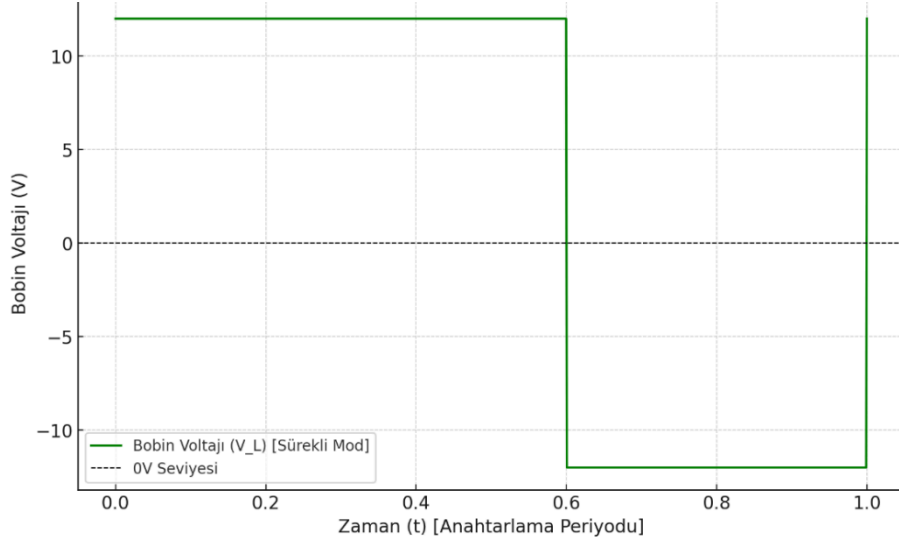
modu tercih edilmemektedir. Buck regülatörlerinin süreksiz iletim modunda çalışma durumundaki bobin voltaj grafiği Şekil 3.4'te gösterilmiştir.



Şekil 3.4: Süreksiz İletim Modunda Buck Regülatör Bobin Voltajı

3.2.2.2. Sürekli İletim Modu (CCM - Continuous Conduction Mode)

Sürekli iletim modunda, regülatör indüktör akımı anahtarlama süresi boyunca sıfır değerine düşmez. Bu mod, bobin değeri ile yük akımı yüksek olduğunda ve çıkış gerilim değeri ile giriş gerilim değerinin birbirine yakın olduğu durumlarda kullanılır. Anahtarlama regülatörlerinin sürekli iletim modu kullanımında, tasarım daha karmaşık hale gelir. Aynı şekilde yüksek güçlü yük kullanımı durumunda ısınma ve enerji kaybına yol açabilse de akım dalgalanmasının daha düşük değerde olmasını sağlayarak, regülatörün daha verimli ve daha kararlı bir çıkış vermesini sağlar. Buck regülatörlerin süreksiz iletim modunda çalışma durumundaki bobin voltaj grafiği Şekil 3.5'te gösterilmiştir.



Şekil 3.5: Sürekli İletim Modunda Buck Regülatörünün Bobin Voltajı

Düşük akım dalgalanması, daha düşük enerji kayıpları, sürekli enerji akışı, kararlı çıkış gerilimi ve düşük EMI gibi faydaları olduğundan, yüksek güç ve yüksek akım gerektiren durumlarda çoğunlukla tercih edilen mod, sürekli iletim modudur.

LT3845 entegresinin tasarımını tamamlarken, doğru bobin seçimini yapmak kritik seviyede önemli bir işlemdir. Bobin seçiminde minimum endüktans değeri, akım dalgalanması, doyma akımı ve RMS akımı kritik parametrelerdir.

Akım dalgalanmasını karşılayabilmek için gereken en düşük endüktans değeri formülü 3.4'te verilmiştir.

$$L \geq V_{out} \cdot \frac{V_{in(max)} - V_{out}}{f_{SW} \cdot V_{in(max)} \cdot \Delta I_l} \quad (3.4)$$

Akım dalgalanmasının düşük değerli olması maliyetli ve büyük manyetik elemanlar gerektirir. Aynı zamanda akım dalgalanmasının daha yüksek değerleri, giriş ve çıkış filtreleme ihtiyacını arttırır. Eğer akım dalgalanması çok yüksek ise eğim dengeleme devresini etkisizleştirir. Bu nedenle bu mod %50'den daha fazla oranda çalışma döngüsüne sahipse, kararsızlık sorununu oluşturabilir. Eğim dengeleme gereksimini karşılayabilmek için minimum endüktans hesaplanmalıdır. Minimum endüktans hesaplama formülü 3.5'te verilmiştir.

$$L_{min} > V_{out} \cdot \frac{2DC_{max}-1}{DC_{max}} \cdot \frac{R_{sense} \cdot 8,33}{f_{sw}} \quad (3.5)$$

3.2.3. Çıkış kapasitör seçimi

DC-DC voltaj dönüştürücü devrelerinde, çıkış voltajını filtreleyerek daha düzenli voltaj çıkışı sağlamak, ani yük değişimlerine karşı dengeleme yapmak ve gürültüyü bastırmak için çıkış kapasitörü kullanılması tasarımın verimli ve kararlı çalışabilmesi için önemli bir adımdır.

Çıkış kapasitörü seçimi yapılırken entegre dokümanında verilen formüle göre maksimum ESR değeri baz alınmalıdır. Maksimum ESR değer formülü 3.6'da verilmiştir(EK-1). ESR değeri entegre çıkışındaki dalgalanma gerilimini etkilemektedir. Dalgalanma gerilimi formülü 3.7'de verilmiştir. Yüksek ESR değerine sahip kapasitör kullanımında, çıkış voltajında fazla dalgalanma ve gürültü meydana gelebilirken, düşük ESR değerine sahip kapasitör kullanımında ise daha az dalgalanma gerilimi ve daha az ısınma sorunu yaşanır. Bu sayede çıkış voltajı olarak hızlı tepki veren, daha sabit bir değeri görmek mümkündür. ESR gereksinimlerini karşılamak için birden fazla kapasitör paralel bağlamak tavsiye edilen bir uygulamadır. Çok fazla düşük değerdeki çıkış voltajı için kaynağın çıkışına LC filtre kademesi eklenebilir (EK-1). ESR'yi düşürmek için endüktansı arttırmak gerekebilir. LT3845 buck regülatöründe çıkış kapasitör seçim formülü 3.8'de verilmiştir.

$$ESR(max) = \frac{(\Delta V_{OUT}) \cdot (L) \cdot (f_{sw})}{V_{OUT} \cdot (1 - \frac{V_{OUT}}{V_{IN(MAX)}})} \quad (3.6)$$

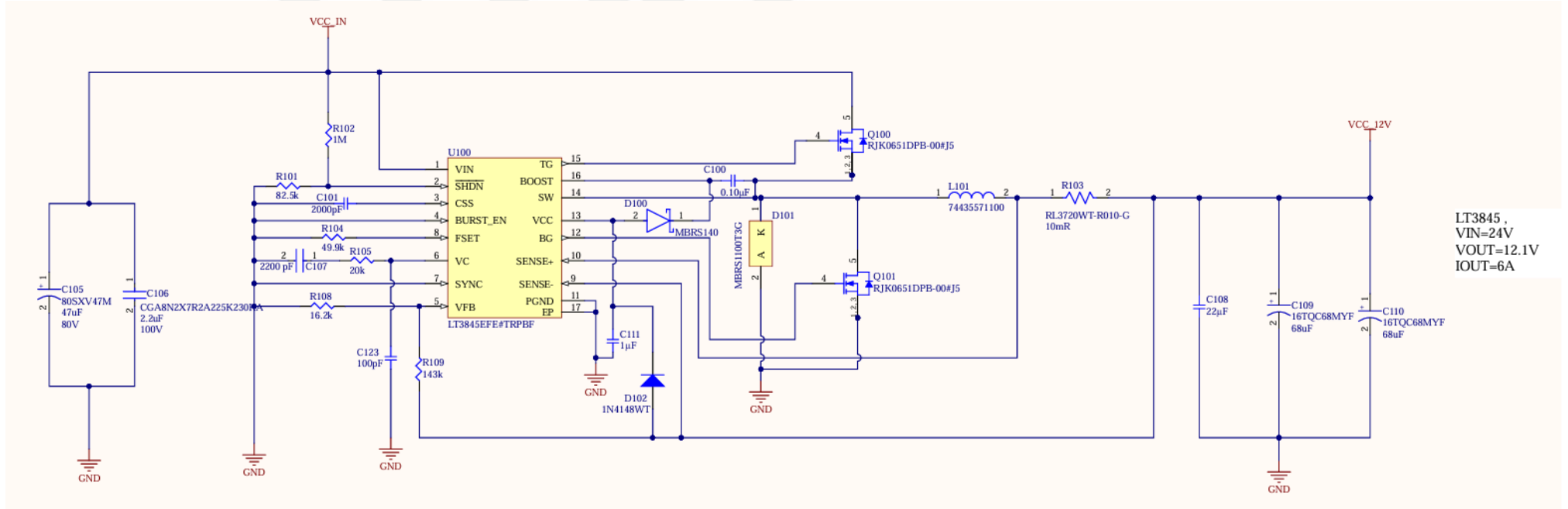
$$V_{ripple} = I_{ripple} \cdot ESR \quad (3.7)$$

$$\Delta V_{OUT} = \Delta I_L \cdot (ESR + \frac{1}{(8 \cdot f_{sw} \cdot C_{out})}) \quad (3.8)$$

3.2.4. Diyot seçimi

DC-DC voltaj düşürücü devresinde sistem verimliliği, sistem güvenilirliği ve kararlı çalışma için, tasarımda kullanılan diyot kritik öneme sahip komponentler arasında yer almaktadır. Voltaj düşürücü devrelerinde diyot, çoğu zaman serbest akım diyodu olarak kullanılır. Anahtar/mosfet kapalı konumda olduğunda, bobin üzerinden geçen akımın sürekli olması için devreyi diyot tamamlar. Diyodun devreyi hızlıca tamamlayabilmesi için düşük bir geri toparlanma süresine ve düşük ileri gerilime sahip olması gerekmektedir. Schottky diyotlar genellikle 5V ve daha düşük voltaj seviyelerindeki kullanımlar için önerilmektedir.

Tasarlanan güç dağıtım kartında aynı zamanda CAN, RS485, RS422, RS232 ve Ethernet haberleşme protokolleri tasarımı bulunmaktadır. Bu sayede tek kart ile birden fazla, farklı haberleşme tiplerine sahip elektronik ürünler sisteme entegre edilebilmektedir. Sisteme entegre edilen elektronik ürünlerin, EMI'a maruz kalmadan daha uzun ve sağlıklı çalışabilmesi için güç dağıtım kartının giriş voltajından hemen sonra EMI filtre tasarımı entegre edilmiştir. Bu filtreden geçen voltaj sayesinde, kart üzerinde daha parazitsiz bir voltaj dağıtımı gerçekleşmektedir. Şekil 3.6'da LT3845 buck dönüştürücünün tasarımdaki şematiği gösterilmiştir.

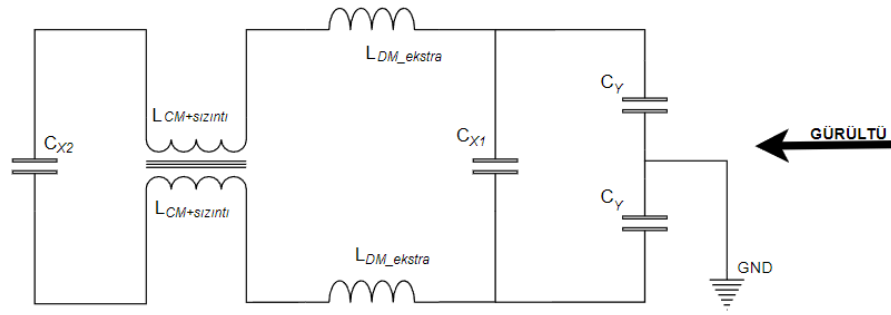


Şekil 3.6: LT3845 Buck Dönüştürücü Şematiği

3.3. EMI Filtre Tasarım Yöntemi

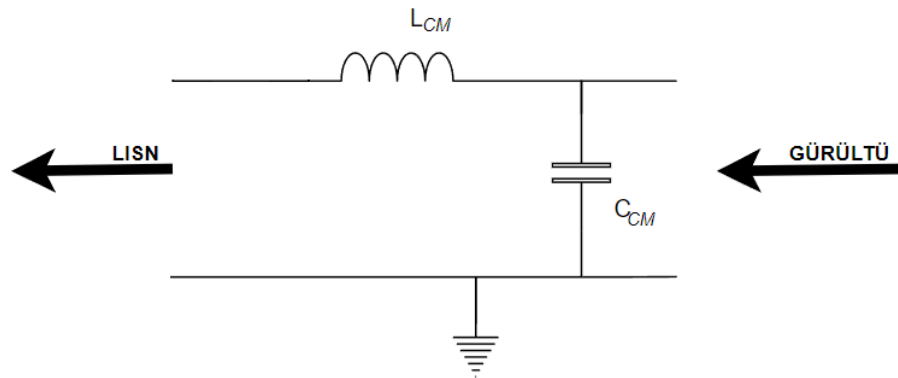
EMI'ı absorbe edebilmek için tasarımlarda kullanılabilen aktif ve pasif filtre tipleri bulunmaktadır. Bu filtreler kullanılarak tasarımların EMC kriterini sağlaması mümkündür. Aktif filtreler; opamp, transistörler ve diğer aktif komponentler kullanarak tasarlanırken, pasif filtreler ise endüktans, kapasitans ve direnç gibi pasif komponentler kullanarak tasarlanır. Tasarlanan ürünlerin EMC kriterini sağlayabilmesi için genellikle tasarıma ilk olarak yüksek frekanslı gürültüyü sönmölemek amacı ile pasif filtreler eklenir. Temel CM ve DM filtre topoloji şematığı Şekil 3.7'de yer almaktadır. Temel filtre topolojileri CM ve DM gürültüsünü etkileyen maddelerden oluşur. Çoğunlukla nano farad aralığında olan C_y kondansatörleri, teoride hem CM hem de DM gürültüsünü azaltır, ancak mikro farad aralığındaki C_{x1} ve C_{x2} kapasitörlerine kıyasla değeri çok küçüktür. Bundan dolayı DM gürültüsü üzerinde etkisi neredeyse yok denecek kadar azdır. Diğer yandan, güç hatları arasındaki C_{x1} kondansatörü, yalnızca DM gürültüsünü azaltır. C_x Kapasitörleri çoğu zaman C_y kapasitörlerinden çok daha büyük olduklarından, fark modu gürültü bastırmada daha etkilidir, ancak C_x kapasitörleri artı ve eksi hatlar arasına bağlandığı için ortak mod gürültü bastırmada etkili değildir. C_y Kapasitörleri güç hatlarından şaseye bağlandığından hem ortak mod gürültüyü bastırmada hem de artı ve eksi hatlar şase üzerinden birleştiği için fark modu bastırmada etkilidir (Aksoy, 2014).

Filtrenin ana bileşeni, ideal olarak yalnızca CM gürültüsünü bastıran ortak mod bobini L_{CM} 'dir. Yine de iki sargı arasındaki sızıntı endüktansı, DM gürültüsünü ortadan kaldırmak için kullanılır. Bazı durumlarda, CM bobini tarafından sağlanan sızıntı çok küçükse, toplam DM endüktansını artırmak için bobine seri olarak fazladan bir indüktör eklemek yardımcı olabilir.

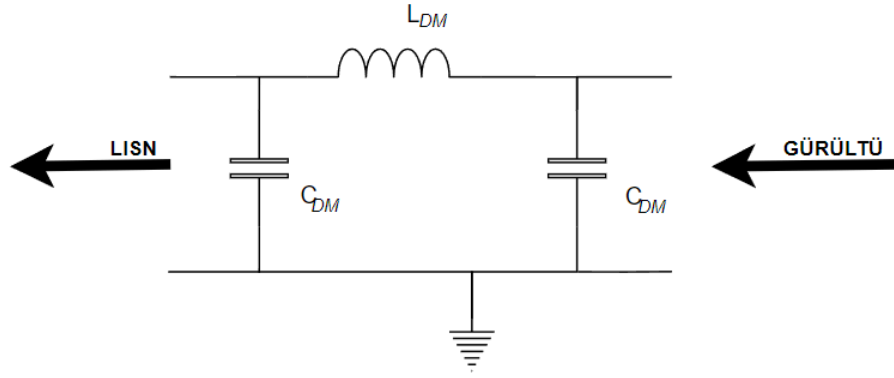


Şekil 3.7: Temel DM ve CM Filtre Şeması

CM filtresi için ağ topolojisi LC tipi filtre iken, DM filtresi için ağ topolojisi iki C_x kapasitörlü “ π ” tipi filtredir. Temel prensip filtre ve sistem arasındaki maksimum empedans uyumunu elde etmektir (Maillet, 2008). CM ve DM filtreler için eşdeğer devre görselleri sırasıyla Şekil 3.8 ve Şekil 3.9’da gösterilmektedir.

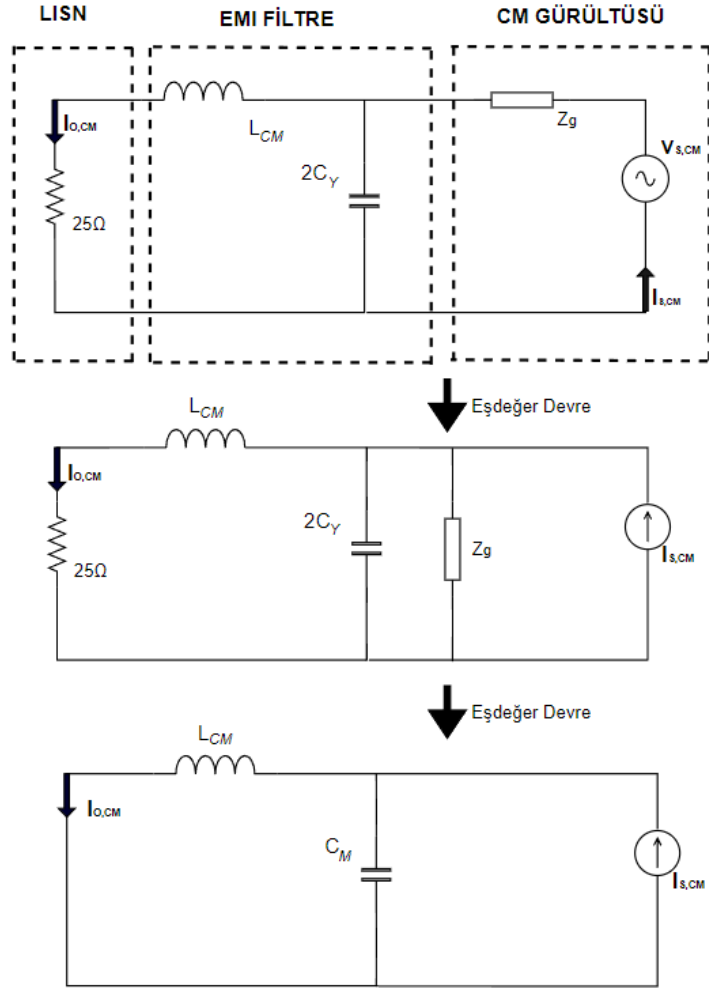


Şekil 3.8: CM (LC) Filtre Eşdeğer Devresi



Şekil 3.9: DM (π) Filtre Eşdeğer Devresi

Sistemin eşdeğer CM gürültü kaynağı, eşdeğer empedans Z_g ile seri bağlanarak, transistörün ortalama kollektör gerilimi temsil edilebilmektedir. LISN cihazında her hat için 50Ω 'luk direnç ile karakterize edilmesi gerekirken, CM ve DM filtrelerinde 100Ω paralel bağlı, yada 25Ω seri bağlı iki direnç kullanılarak karakterizasyon sağlanır. Bu yüzden, Şekil 3.10'daki eşdeğer devre referansı ile, ortak mod zayıflaması Denklem 3.9'da verilen formüldeki gibi hesaplanır (Maillet, 2008).



Şekil 3.10: CM Filtre Zayıflamasının Türetilmesi İçin Eşdeğer Devre

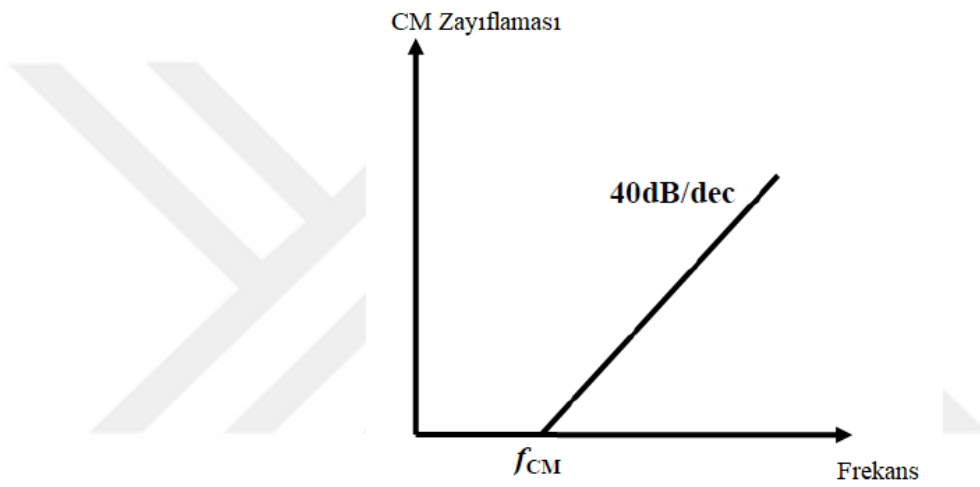
$$CM \text{ Zayıflaması} \approx \frac{V_{LISN}(\text{filtresiz})}{V_{LISN}(\text{filtreli})} \approx \frac{I_{S_CM}(25\Omega)}{I_{O_CM}(25\Omega)}$$

$$\frac{I_{S_CM}(25\Omega)}{I_{O_CM}(25\Omega)} = \frac{Z_{L_CM} + Z_{C_CM}}{Z_{C_CM}} = \frac{j\omega L_{CM} + \frac{1}{j\omega L_{CM}}}{\frac{1}{j\omega L_{CM}}} = 1 + j^2 \omega^2 L_{CM} C_{CM}$$

$$\frac{I_{S_CM}(25\Omega)}{I_{O_CM}(25\Omega)} = 0 = 1 - (2\pi f_{CM})^2 L_{CM} C_{CM}$$

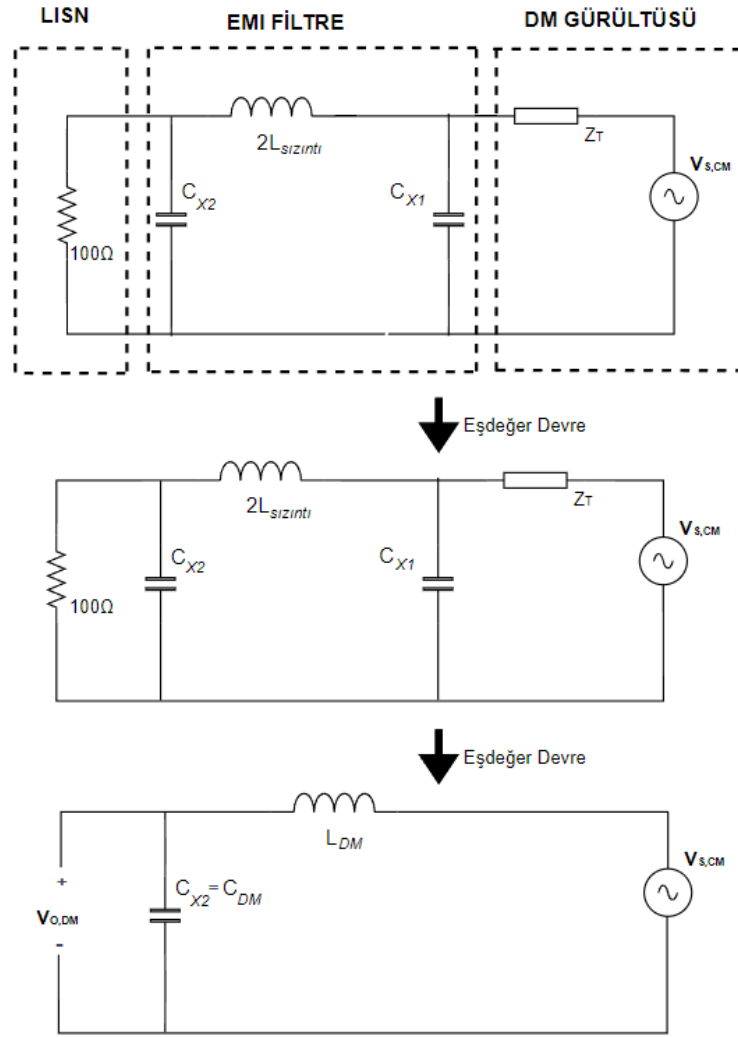
$$f_{CM} \approx \frac{1}{2\pi\sqrt{L_{CM}C_{CM}}} \text{ ve } C_{CM} = 2C_Y \quad (3.9)$$

Teorik olarak CM gürültü zayıflaması, Şekil 3.11’de verilen grafikte görüldüğü üzere, L_{CM} ve C_{CM} rezonansından geçen 40dB/dec’lik bir eğimle yaklaşık olarak hesaplanabilir. Aynı analiz DM gürültüsü için de yapılabilmektedir. Ancak, DM gürültü kaynağının karakterizasyonunu sağlamak, devrenin DM giriş empedansının hesabı sebebiyle, tanımlanması daha karmaşıktır. Basit ve belirli bir durum için tasarım sürecini anlamak için eşdeğer gürültü kaynağının düşük empedanslı Z_T ile seri bir voltaj kaynağı olduğu varsayılır (Maillet, 2008).



Şekil 3.11: Ortak Mod Filtresi Teorik Zayıflama (Maillet, 2008)

Şekil 3.12’deki eşdeğer devre referansı ile fark mod zayıflaması, Denklem 3.10’da verilen formüldeki gibi hesaplanır (Maillet, 2008).



Şekil 3.12: DM Filtre Zayıflamasının Türetilmesi İçin Eşdeğer Devre

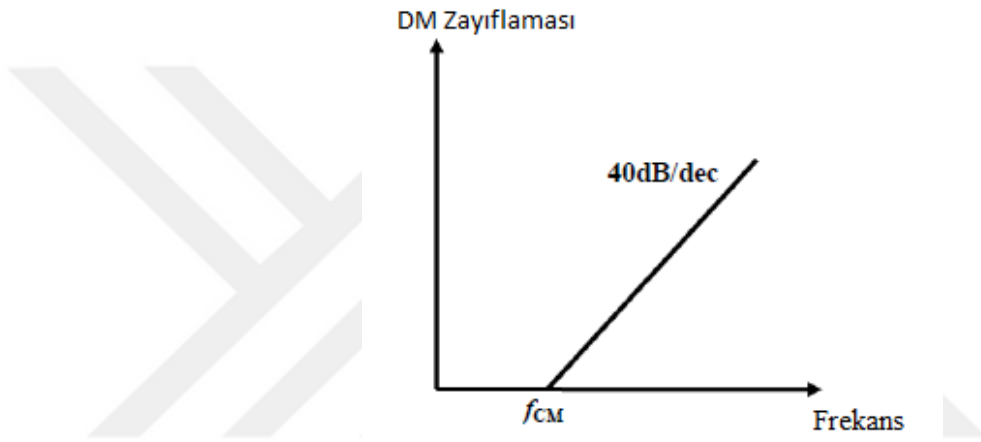
$$DM \text{ Zayıflaması} \approx \frac{V_{LISN(filtresiz)}}{V_{LISN(filtreli)}} \approx \frac{V_{S_DM(100\Omega)}}{V_{O_DM(100\Omega)}}$$

$$\frac{V_{S_DM(100\Omega)}}{V_{O_DM(100\Omega)}} = \frac{Z_{LDM} + Z_{DCM}}{Z_{CDM}} = 1 + j^2 \omega^2 L_{DM} C_{DM}$$

$$f_{DM} \approx \frac{1}{2\pi \sqrt{L_{DM} C_{DM}}} \text{ ve } C_{DM} = C_{x1} = C_{x2} \text{ ve } L_{DM} = 2L_{sızıntı} \quad (3.10)$$

Bu durumda C_{x1} kondansatöründen gelen teorik zayıflamanın önemsiz olduğu, fakat gerçek gürültü kaynağındaki empedans bilinemediğinden, bunun hesaplamalara katılmasının tercih edildiğini bilmek önemlidir (Maillet, 2008).

Şekil 3.13'te verilen grafikte görüldüğü üzere L_{DM} ve C_{DM} rezonansından geçen 40dB/dec'lik bir eğimle yaklaşık olarak hesaplanabilir. Gerçek empedans değeri bilinemediğinden temel filtre için hesaplamalar yapılarak, kapasitans değeri ayarlanabilir.



Şekil 3.13: Diferansiyel Mod Filtresi Teorik Zayıflama (Maillet, 2008)

BÖLÜM 4. EMI FİLTRE TASARIMI VE TEST SONUÇLARI

Bu bölümde, önceki bölümlerde detaylı olarak incelenen DC-DC Buck dönüştürücü devresi ve bu devreye entegre edilen EMI filtresi tasarımı ele alınmıştır. Yapılan çalışmalar sonucunda, devreye entegre edilen EMI filtresi sayesinde, dönüştürücü devresinin elektromanyetik girişim seviyesi kabul edilebilir sınırlar içerisine düşürülmüştür. Bu tasarım, özellikle güç elektroniği sistemlerinde istenmeyen elektromanyetik girişimlerin azaltılması ve sistemin elektromanyetik uyumluluğunun artırılması açısından önemli bir adım olarak değerlendirilmektedir.

4.1. Birincil EMI Filtre Tasarımı

EMI filtre tasarımında kullanılan kapasitör ve bobin değerleri, sistemin EMC'ye uyması için önemlidir. Bu değerler, devredeki gereksinimlere, çalışma frekansına ve uyum sağlaması gereken standarda uygun olacak şekilde tasarıma eklenmelidir. Bu tez çalışmasında tasarlanan EMI filtresinin MIL-STD-461G standardına ait CE102 testine uyum sağlaması amaçlanmaktadır. CE102 testi genellikle 10kHz ile 10MHz frekans değerleri arasındaki iletkenlik emisyonlarını ölçmek için kullanılır. Tasarlanan filtrenin bu frekans aralığındaki gürültüyü absorbe edebilecek şekilde tasarlanması gerekmektedir. Filtrede kullanılan bobin, yüksek frekanslı parazitleri engellerken, kapasitörler, devre üzerindeki yüksek frekanslı sinyalleri toprağa iletterek EMI etkisini azaltması için tasarıma eklenmiştir. Ayrıca olası hat kararsızlığı durumlarının önüne geçebilmek için EMI filtresinde kondansatör ile toprak arasına sönümleme direnci bağlanmıştır.

EMI filtresinde kullanılacak olan bobin ve kapasitör seçimi yapılırken, gürültüyü bastırabilecek frekans bandı hesaba katılmalıdır. Kesme frekansını hesaplama formülü 4.1'de verilmiştir. f_{co} filtrenin kesme frekansını, $C_{eş}$ eşdeğer kapasiteyi, L_{DM} bobin değerini belirtir.

$$f_{co} = \frac{1}{2 * \pi * \sqrt{C_{eş} * L_{DM}}} \quad (4.1)$$

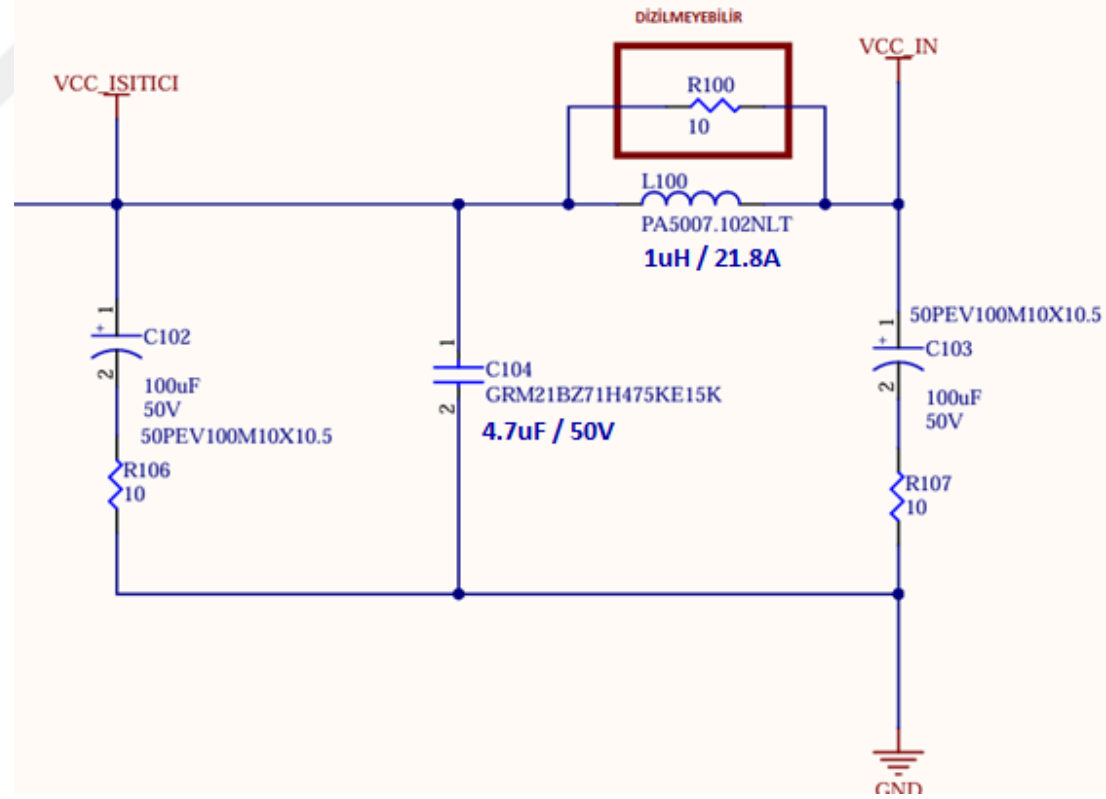
Birincil EMI filtresinde düşük ESR ile düşük geçiren filtrenin paraziti bastırması hedeflenmişti, bu sebeple 1μH değerinde bobin, 100μF ve 4.7μF kapasitör kullanılmıştır. 100μF değerindeki kapasitör güç hattındaki düzensizlikleri, giriş parazitlerini bastırırken, 4.7μF değerindeki kapasitör buck regülatörü ile uyumlu yüksek frekansı bastırmak amacıyla devrenin çıkışına eklenmiştir. 4.2’de belirtilen formül ile eşdeğer kapasitör hesaplanmış daha sonra 4.3’te belirtilen formül ile EMI filtresinin kesme frekans değeri hesaplanmıştır.

$$C_{eş} = C_{102} + C_{104} = 100\mu F + 4,7\mu F = 104,7\mu F \quad (4.2)$$

$$f_{co} = \frac{1}{2 * \pi * \sqrt{104,7 * 10^{-6} * 1 * 10^{-6}}}$$

$$f_{co} = 15,55 \text{ kHz} \quad (4.3)$$

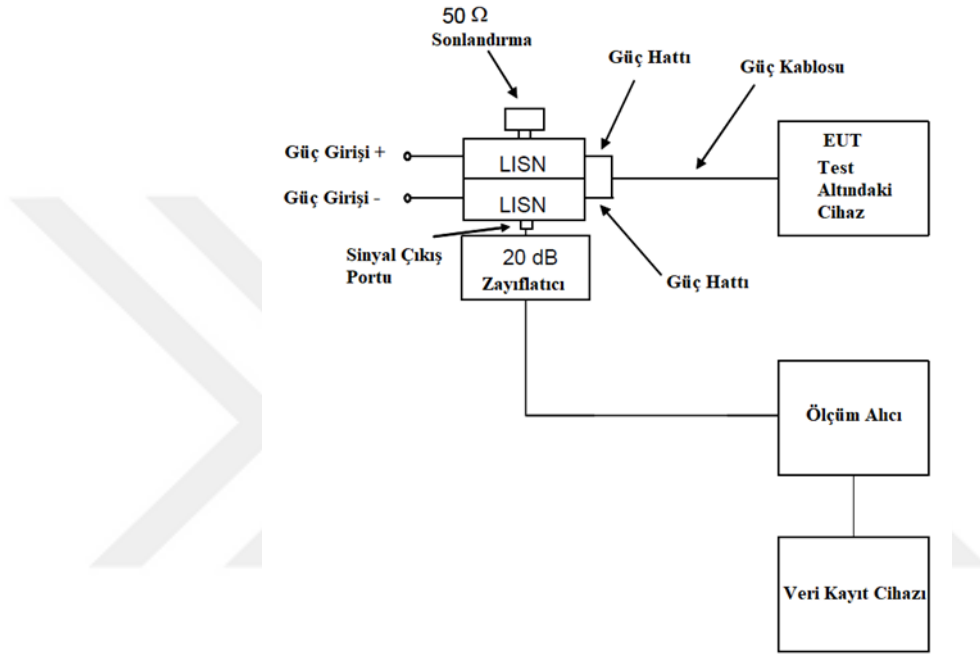
Bu tez çalışmasında güç dağıtım kartına Şekil 4.1’de görülen EMI filtre tasarımı yapılmış olup testte başarılı sonuç alınamayınca filtreye ait kapasitör ve bobin değerleri değiştirilerek tasarım tekrar hayata geçirilmiştir.



Şekil 4.1: Birincil EMI Filtre Şematiği

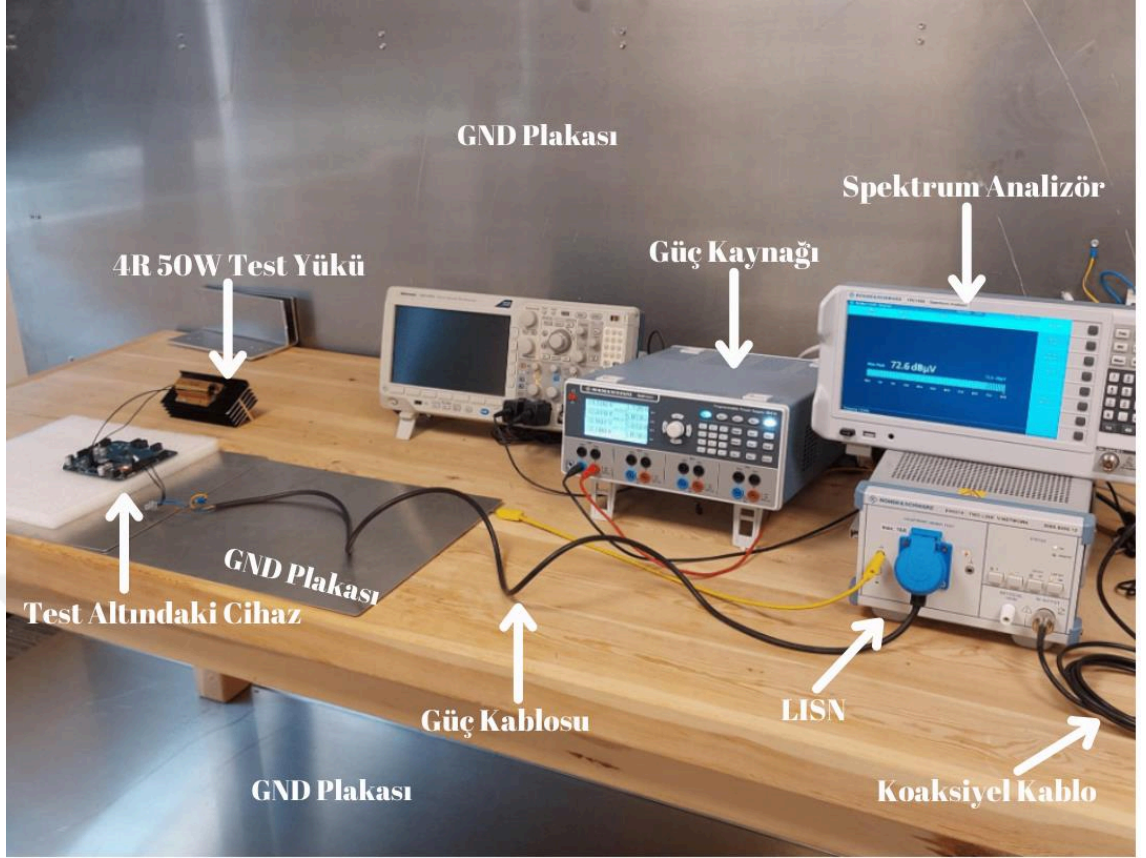
4.2. Birincil EMI Filtre Deneysel Sonuçları

Belirli voltaj seviyelerinde iletilen emisyon seviyelerini ölçmek için gereken test kurulumu Şekil 4.2’de gösterilmiştir. Kurulumda güç kaynağı, 50Ω sonlandırma direnci, EMI ölçüm portunun girişinde 20dB’lik zayıflatıcı, LISN cihazı ve alıcı bağlantıları için koaksiyel kablo ve güç hatları için güç kabloları bulunmaktadır.



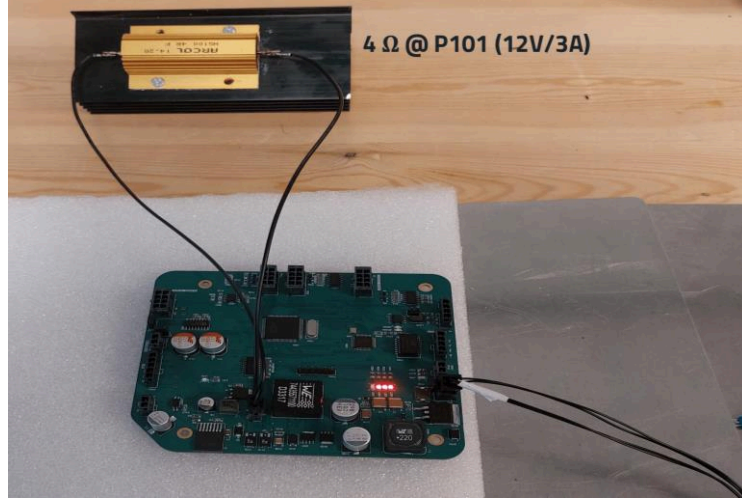
Şekil 4.2: CE102 Testi Ölçüm Sistemi Kurulum Şeması (MIL-STD-461G, 2015)

MIL-STD-461G standardında yer alan CE102 test düzeneği laboratuvar ortamında Şekil 4.3’teki gibi kurulmuştur. DC-DC dönüştürücü ve EMI filtresine sahip elektronik kart, LISN cihazına bağlanmıştır. LISN cihazında çıkan veriler 20dB’lik zayıflatıcıdan geçirilmiş ve daha sonra alıcı tarafından ölçümler yapılmıştır. Ölçüm sonuçları bilgisayar ortamında görüntülenip kaydedilmiştir.



Şekil 4.3: CE102 Laboratuvar Ölçüm Sistemi

Test edilen cihazı yük altında çalıştırabilmek için, DC-DC dönüştürücü dağıtım kartının 12V çıkış konnektörüne, 4Ω değerinde bir yük direnci bağlanmıştır çünkü en fazla gürültü 300 kHz anahtarlama frekansı ile çalışan LT3845 regülatörü tarafından üretilmektedir. Şekil 4.4'te yük direnci bağlantı görseli verilmiştir.

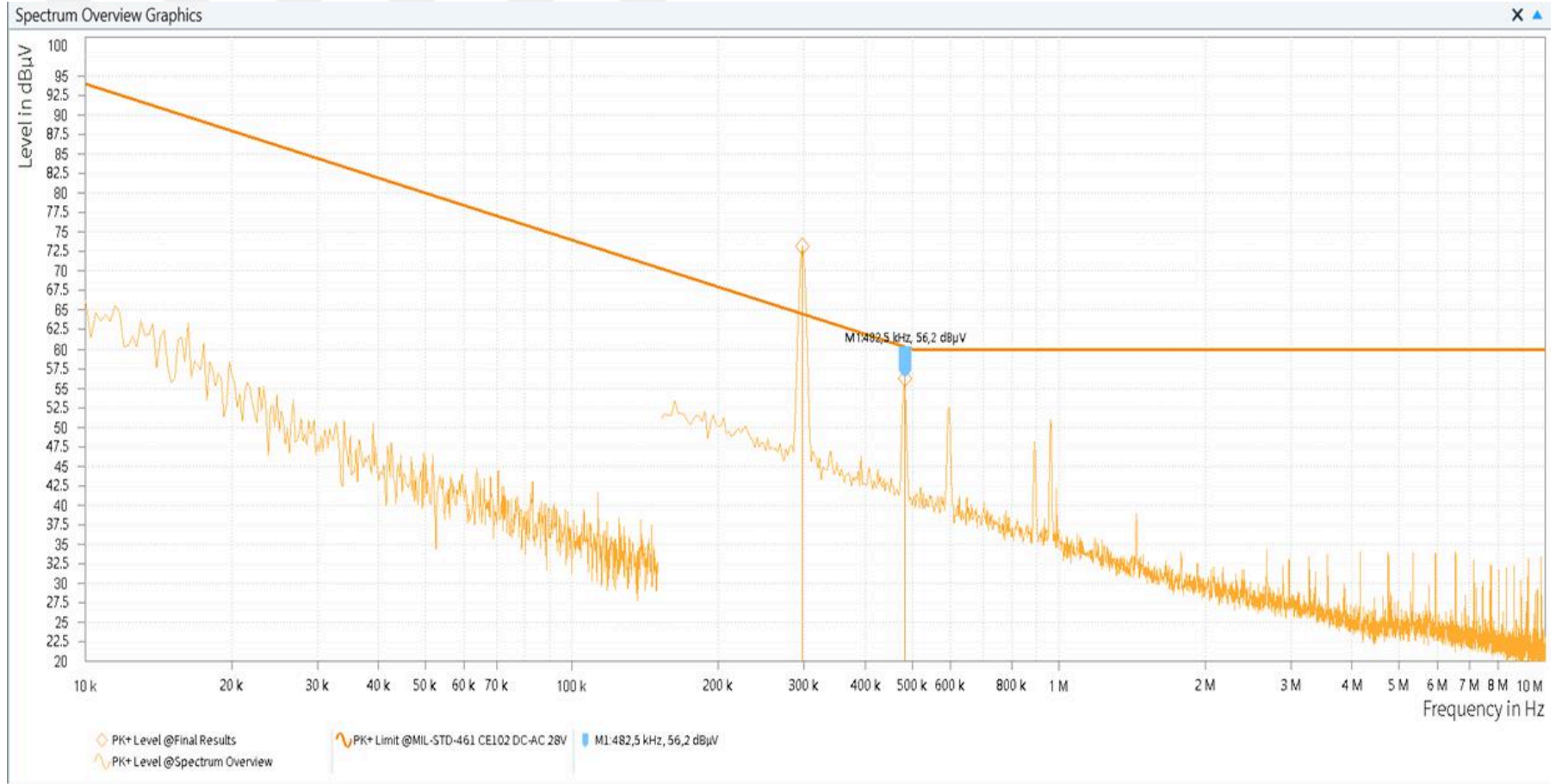


Şekil 4.4: CE102 Testi 4Ω Yük Direnci Bağlantısı

AC test ölçümlerinde faz-toprak ve nötr-toprak arasında ölçüm yapılmalıdır. Ölçüm sonuçlarından hangi ölçüm kısmında fazla gürültü çıkarsa o kısımdaki gürültüyü azaltma çalışmaları yapılmalıdır. Diğer yandan DC test ölçümlerinde durum farklıdır ve bu yüzden DC ölçümlerde genelde sadece pozitif hatta bakmak yeterlidir. DC testinin doğru şekilde yapılması durumunda, pozitif hattan alınan sonuçlar ile negatif hattan alınan sonuçlar diferansiyel olacaktır. Bu sebeple, DC-DC dönüştürücü güç dağıtım kartının girişine LISN cihazının pozitif besleme portları bağlanmıştır. Bu şartlar altında pozitif hattan alınan ölçüm sonuçları, Şekil 4.5 ve Şekil 4.6’da gösterilmektedir.



Şekil 4.5: Birincil Filtre CE102 Testi Sonuç Grafiği 1. Frekans



Şekil 4.6: Birincil Filtre CE102 Testi Sonuç Grafiği 2. Frekans

Şekil 4.5 ve Şekil 4.6'daki ölçüm sonucu grafiklerinde, X eksenini frekans aralığını Hz birimi ile belirtirken, Y eksenini güç hattındaki EMI seviyesini dB μ V birimi ile belirtir. PK+, cihazdan ölçülen EMI yayılımının belirlenen EMI standardına göre izin verilen maksimum değeridir, PK+ Margin ise cihazın EMC için ne kadar rezervi olduğunu belirtir. Pozitif değerdeki bir margin, cihazın limitin altında olduğunu ifade ederken negatif bir margin cihazın limitin üzerinde olduğunu ifade eder. Testlerde genellikle ilk PK+'nın gerçekleştiği andan itibaren süzme işlemine başlanır. Şekil 4.5 ve Şekil 4.6'daki grafikler üzerindeki turuncu limit çizgisine bakıldığında iki önemli frekans görülmektedir;

1. 297.5 kHz Frekans

- Emisyon seviyesinin 73.22 dB μ V,
- PK+ limitinin 64.51 dB μ V olduğu,
- Limitin üzerinde 8.70 dB'lik frekans olduğu gözlemlenmektedir.

Bu frekans değerinin sonuçları incelendiğinde, cihazın CE102 test limitini aştığı ve EMI filtrenin testte başarısız olduğu anlaşılmıştır.

2. 482.5 kHz Frekans

- Emisyon seviyesinin 56.20 dB μ V,
- PK+ limitinin 60.31 dB μ V olduğu,
- Limitin altında 4.10 dB'lik frekans olduğu görülmektedir.

Bu frekans değerinin sonuçları incelendiğinde, cihazın CE102 test limitinin altında kaldığı ve EMI filtresinin bu frekans aralığında gereksinimleri karşıladığı anlaşılmıştır.

Birincil EMI Filtre tasarımının CE102 testi sonuçlarına bakıldığında, EMI filtresinin MIL-STD-461G standardına ait CE102 testinde geçemediği gözlemlenmiştir. Bu sebeple test sonuçları göz önünde bulundurularak tekrar EMI filtre tasarımı yapılmıştır.

4.3. İkincil EMI Filtre Tasarımı

İkincil EMI filtre tasarımında, rezonans frekansı, bastırılmak istenilen frekans aralığında olması gerektiği anlaşılmış olup, bobin kullanımında, daha büyük bir

indüktans değeri ile daha düşük frekanslardaki gürültüyü bastırmak amacıyla 22μH değerine sahip bobin tasarıma eklenmiştir. Toplam kapasitansı azaltıp, ESR değerini düşürmek amacıyla 100μF kapasitör yerine iki adet 10μF kapasitör tasarıma eklenmiştir. Bu değişiklik ile geniş frekans bandından filtreleme yaparken, yüksek frekanslı parazitlerin yayılmasının engellenmesi planlanmıştır. Eşdeğer kapasitör hesaplaması Eşitlik 4.4'te gösterilmiştir.

$$C_{es} = C_1 + C_2 + C_{104}$$

$$C_{es} = 10 * 10^{-6} + 10 * 10^{-6} + 4,7 * 10^{-6} = 24,7\mu F \quad (4.4)$$

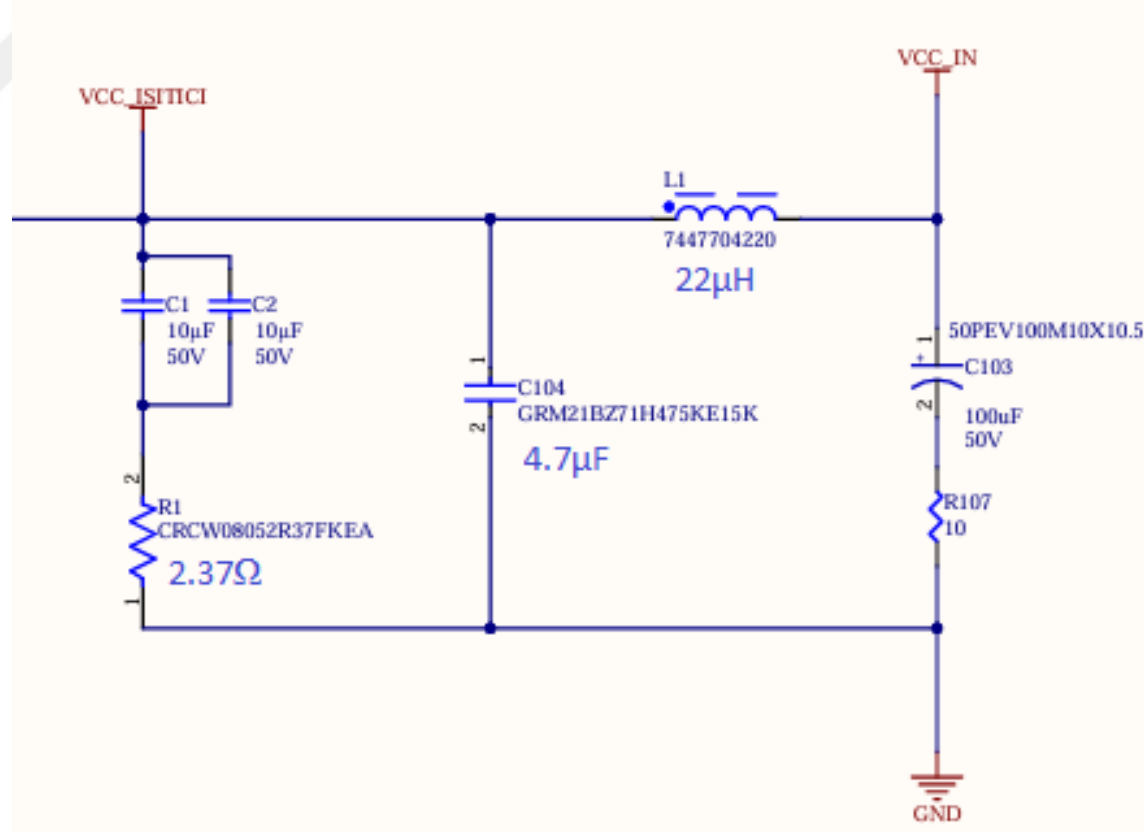
Güncellenen komponentlerin yeni değerleri ile oluşan kesme frekansı hesaplaması Eşitlik 4.5' de gösterilmiştir.

$$f_{co} = \frac{1}{2 * \pi * \sqrt{24,7 * 10^{-6} * 22 * 10^{-6}}}$$

$$f_{co} = 6,83 \text{ kHz} \quad (4.5)$$

Birincil filtrede kullanılan sönümlendirme direnci, EMI filtresinin sönümlendirme etkisini optimize edebilmesi ve rezonans frekansındaki aşırı salınımını kontrol etmek için daha düşük değeri olarak 2.37 Ω tasarıma eklenmiştir.

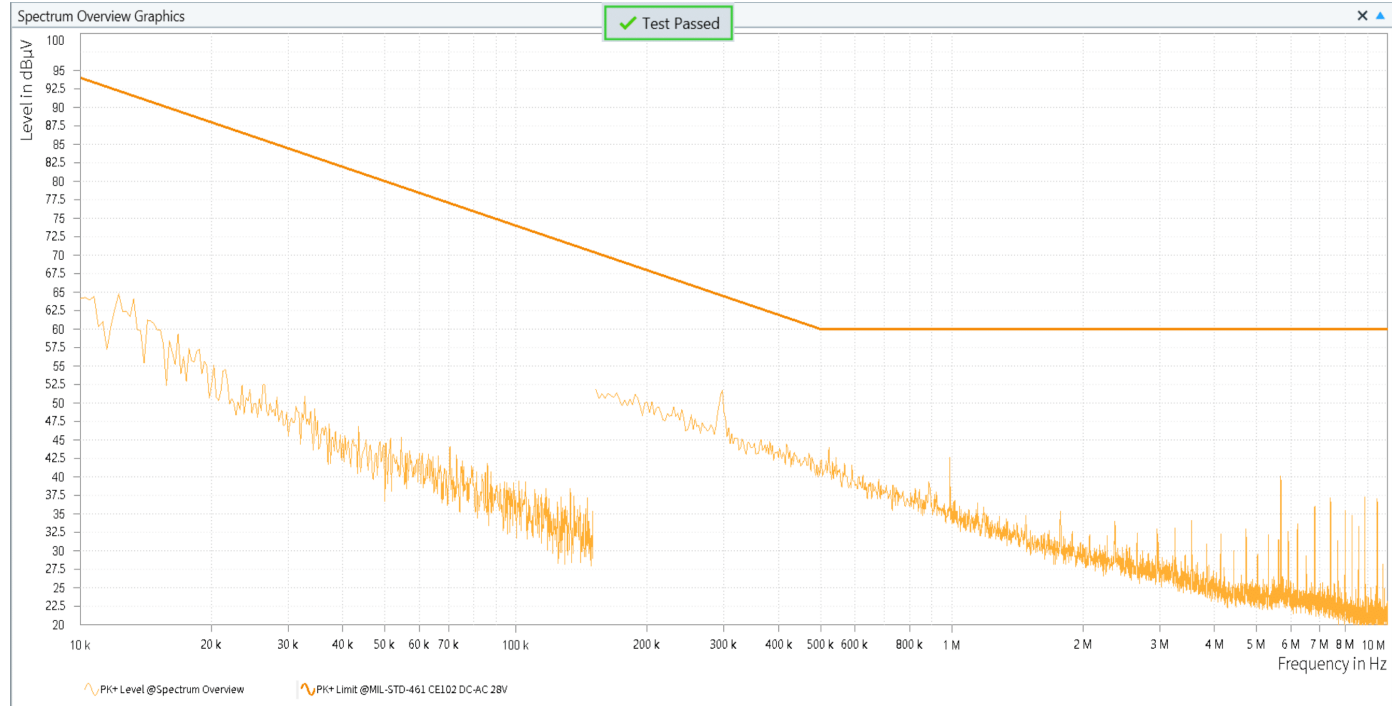
Şekil 4.7’de yeni değerleri ile eklenen komponentlerin bulunduğu ikincil EMI devre şematiği gösterilmiştir.



Şekil 4.7: İkincil EMI Filtre Şematiği

4.4. İkincil EMI Filtre Deneysel Sonuçları

Birincil EMI filtresi ile aynı test/ortam şartları altında CE102 testine tabii tutulmuş olup, pozitif hattan alınan ölçüm sonuçları, Şekil 4.8’de gösterilmektedir. DC-DC Buck dönüştürücü devresi ve bu devreye entegre edilen EMI filtresi ile ölçüm sonuçlarına bakıldığında, filtre çalışmasının kabul edilebilir seviyede olduğu gözlemlenmiştir.



Şekil 4.8: Spektrum Genel Görünüm Grafiği

Şekil 4.8'deki ölçüm sonuçları grafiğinde, X eksenini frekans aralığını Hz birimi ile belirtirken, Y eksenini güç hattındaki EMI seviyesini dB μ V birimi ile belirtir. Grafik üzerindeki turuncu limit çizgisine bakıldığında düşük frekans seviyelerinde dalgalanmalar görülse de, filtre tasarımının başarılı çalıştığı görülmektedir. EMI filtresinde kullanılan kapasitör ve bobin ile yaklaşık 22dB μ V zayıflatıldığı anlaşılmaktadır. Bu grafik sonuçlarına bakıldığında, tasarlanan EMI filtresinin, CE102 testi EMC gereksinimlerini karşıladığı ve testten başarılı geçtiği söylenebilir.



BÖLÜM 5. SONUÇLAR VE ÖNERİLER

5.1. Sonuçlar

Bu tez çalışmasında, anahtarlama bir DC-DC güç dağıtım kartı için EMI filtre tasarımı ele alınmış ve sisteme nasıl entegre edilebileceği gösterilmiştir. Bu amaçla öncelikle EMC ve EMI konularının detaylı kaynak ve literatür araştırması yapılmıştır. Bu araştırma sonuçlarına göre önce EMC ve EMI kavramlarından ve farklılıklarından bahsedilmiş ve EMI gürültü türleri açıklanmıştır. Ayrıca, EMI gürültülerinin filtrelenmesi ile oluşan EMC için uygunluk standartları hakkında bilgi verilmiş ve tez çalışmasında gerçekleştirilen MIL-STD-461G standardına ait CE102 testi açıklanmıştır.

Sonrasında, temel EMI topolojilerinden bahsedilmiş, EMI sorunlarının giderilebilmesi için tezde kullanılan LT3845 entegresinin gereksinimleri incelenmiştir. LT3845 entegresinin doğru çıkış gerilimini verebilmesi için önemli olan parametreler incelenmiştir. Malzemelerin hangi kritere göre seçilmesi gerektiğinden bahsedilmiş olup, MIL-STD-461G standardına ait CE102 testine uygun EMI hat filtresi, elektronik karta eklenmiştir. Filtre ve LT3845 buck dönüştürücüsünün 12V çıkış gerilimine sahip devre tasarımı gerçekleştirilmiş olup, tasarlanan devre test amacı ile laboratuvara gönderilmiştir.

Laboratuvardan gelen birincil EMI filtresinin CE102 test sonucu incelendiğinde, 297.5 kHz'de ölçülen PK+ seviyesi 73.22dB μ V olarak ölçülmüş ve bu değerin test limit değerinin 8.7 dB üzerinde olduğu farkedilmiştir. Bu sonuçlar, bu frekanstaki çalışmasının başarısız olduğunu göstermektedir. 482.5 kHz'de ölçülen PK+ seviyesi 56.20 dB μ V olup, limit değerinin 4.10 dB altında olduğu farkedilmektedir. Bu frekans seviyesinde CE102 testinde bir olumsuzluk görülmemiştir.

Laboratuvardan gelen ikincil EMI filtresinin CE102 test sonucu incelendiğinde,

22 μ H deęerindeki bobin, paralel baęlı 10 μ F ve 4,7 μ F kapasitör ile 2.37 Ω kullanılan sönümleme direnci sayesinde düşük ESR'li filtre etkinlięi arttırılmıř olup, CE102 testi esnasında yapılan ölçümlerde tüm frekans aralıklarında PK+ seviyelerinin limit eęrisinin altında olduęu için test başarılı kabul edilmektedir. Birincil filtrede yařanan 297.5 kHz frekans seviyesindeki problem giderilmiř olup, bu frekansta da EMI uyumluluęu saęlanmıřtır. Bu sonuçların karřılařtırması Tablo 5.1.'de belirtilmiřtir.

Tablo 5. 1. Birincil ve İkincil EMI Filtre Test Sonuçları

Teste Giren Filtre	Frekans (kHz)	PK+ Level (dB μ V)	PK+ Limit (dB μ V)	Marj (dB)	Test Sonucu
Birincil Filtre	297.5	73.22	64.51	-8.7	Başarısız
Birincil Filtre	482.5	56.20	60.31	+4.1	Başarılı
İkincil Filtre	Tüm Frekanslar	Limit Altında	Limit Altında	Limit Altında	Başarılı

Tablo 5.1.'de verilen, laboratuvarından gelen test sonuçları incelendiğinde, tasarlanan ikincil EMI filtresine sahip elektronik kartın CE102 testinden başarılı bir şekilde geçtięi ve EMC için uygun halde çalışabildięi anlařılmıřtır.

5.2. Öneriler

Yapılan çalışmada, EMI filtreli bir DC-DC anahtarlamalı güç daęıtım kartı, iletilen emisyonlara uygun şekilde tasarlanmıřtır. Gelecek çalışmalarda, bu tasarım CM filtreye çevrilebilir ve yayılan emisyonlara karřı kullanılabilirlięi araştırılabilir. Ayrıca, tasarlanan kart ve EMI filtresinin kullanıldıęı birimde, birim içi kablolama ve mekanik yapı açısından EMC (Elektromanyetik Uyumluluk) uygunluęu da deęerlendirilebilir.

Kullanılan DC-DC regülatörün, farklı giriř ve çıkıř voltaj seviyelerine uygun olacak şekilde gerekli bileřenlerin hesaplanarak tasarlanması durumunda, aynı EMI filtre tasarımının bu farklı voltaj seviyelerinde test edilmesi mümkündür. Bu sayede, küçük deęer farklılıkları ile filtreyi tasarıma entegre etmek daha kolay hale gelebilir.

KAYNAKLAR

- Azgin, I., Inan, A., Celiktaş, S., Acar, K. B., Taplamacioglu, M. C., & Demirci, M. (2022). EMI Filter Design with Passive Components for Power Lines. *2022 International Congress on Human-Computer Interaction, Optimization and Robotic Applications (HORA), Human-Computer Interaction, Optimization and Robotic Applications (HORA), 2022 International Congress On*, 1–6. <https://doi.org/10.1109/HORA55278.2022.9799967>
- Çabuk, G. (2010). *Testing and reducing electromagnetic interferences in switched mode power supplies*, (Yüksek Lisans Tezi), Dokuz Eylül Üniversitesi, Fen Bilimleri Enstitüsü, İzmir.
- Çadırcı, I., Saka, B., Eriştiren, Y. (2005), *Practical EMI-filter-design procedure for high-power high-frequency SMPS according to MIL-STD-461*, Electric Power Applications, IEE Proceedings.
- Chaluvadi, M., Vincentraj, G., & Thomas, K. G. (2017). A Comparison Study on Conducted Emission Test in International EMC Standards. *2017 IEEE International Conference on Power, Control, Signals and Instrumentation Engineering (ICPCSI), Power, Control, Signals and Instrumentation Engineering (ICPCSI), 2017 IEEE International Conference On*, 1352–1355. <https://doi.org/10.1109/ICPCSI.2017.8391931>
- Chaluvadi, M., Vincentraj, G., & Thomas, K. G. (2017). An insight into Mil-Std-461G: A study report. *2017 IEEE International Conference on Power, Control, Signals and Instrumentation Engineering (ICPCSI), Power, Control, Signals and Instrumentation Engineering (ICPCSI), 2017 IEEE International Conference On*, 1356–1359. <https://doi.org/10.1109/ICPCSI.2017.8391932>
- Esfetanaj, N. N., Saad, Y., Sakaria, O. A., Wang, H., & Davari, P., (2020), Differential mode EMI filter analysis for interleaved boost PFC converters considering optimal phase shifting, *22nd European Conference on Power Electronics and Applications (EPE'20 ECCE Europe)*, Lyon, France.
- Giglia, G. (2017). *Power density optimization of EMI filters for power electronic converters*, Dottorato di ricerca in Energia e Tecnologie dell'Informazione, Università degli Studi di Palermo, Italy.
- Giglia, G., Ala, G., Di Piazza, M. C., Giaconia, G. C., Luna, M., Vitale, G., & Zanchetta, P. (2018). *Automatic EMI filter design for power electronic converters oriented to high power density*. January 2018, Electronics, 7(1).
- Hızarcı, H. (2022), *Endüstriyel uygulamalarda kullanılan güç dönüştürücü devrelerde EMI gürültünün modellenmesi ve filtre tasarımı*, (Doktora Tezi), Sakarya Üniversitesi, Fen Bilimleri Enstitüsü, Sakarya.

- Jiang, S., Wang, P., Wang, W., Liu, Y., & Xu, D. (2023). *Full electromagnetic integration of Impedance-Balanced EMI filters for Single-Phase power converters*. *IEEE Transactions on Power Electronics*, 38(6), 7166–7182. <https://doi.org/10.1109/tpel.2023.3246177>
- Karaali, A., Akpınar, E., Gursahbaz, O. O., & Ozbey, B. (2022). The Effects of Shielded Room Power Line Filters on CE101, CE102 and CS101 Test Results. *2022 International Symposium on Electromagnetic Compatibility – EMC Europe, Electromagnetic Compatibility – EMC Europe, 2022 International Symposium On*, 691–696. <https://doi.org/10.1109/EMCEurope51680.2022.9901139>
- Kichouliya, R., Sundar, S., & Reddy, B. P. (2023). Power Line EMI Filter Design of Power Converters to Meet the Conducted Emission Specifications of MIL-STD-461G. *2023 11th National Power Electronics Conference (NPEC), Power Electronics Conference (NPEC), 2023 11th National*, 1–6. <https://doi.org/10.1109/NPEC57805.2023.10385027>
- Kova, D., Vince, T., Beres, M., Molnar, J., Dziak, J., Jacko, P., & Kovacova, I. (2022). A Universal PSpice Simulation Model of a Switched Buck Voltage Regulator. *ENERGIES*, 15(21), 8209. <https://doi.org/10.3390/en15218209>
- Kumar, N. N., Patil, S. R., Srikanth, S., & Ravichandran, S. (2021). Feedback Controller Design For A DC-DC Buck Converter. *2021 Fourth International Conference on Electrical, Computer and Communication Technologies (ICECCT)*, IEEE.
- Kuş, K. (2023), *Elektromanyetik girişimlere karşı süzgeç tasarımı*, (Yüksek Lisans Tezi), Gazi Üniversitesi, Fen Bilimleri Enstitüsü, Ankara.
- Maillet, Y. (2008), *High-density discrete passive EMI filter design for Dc-Fed motor drives*, (Doctoral dissertation), Virginia Tech, PhD Thesis, Blacksburg, Virginia.
- Majid, A., Saleem, J., & Bertilsson, K. (2012). *EMI filter design for high frequency power converters*. *11th International Conference on Environment and Electrical Engineering*, 586-589.
- Micic, D. C. (2016). An analytical approach for DC-Link DM filter design for BL motor drives. *2016 IEEE International Symposium on Electromagnetic Compatibility (EMC), Electromagnetic Compatibility (EMC), 2016 IEEE International Symposium On*, 73–81. <https://doi.org/10.1109/ISEMC.2016.7571611>
- Micic, D. C. (2018). An analytical approach for DC-link DM filter design for PM AC motor drives. *2018 IEEE International Symposium on Electromagnetic Compatibility and 2018 IEEE Asia-Pacific Symposium on Electromagnetic Compatibility (EMC/APEMC), Electromagnetic Compatibility and 2018 IEEE Asia-Pacific Symposium on Electromagnetic Compatibility (EMC/APEMC), 2018 IEEE International Symposium On*, 1240–1247. <https://doi.org/10.1109/ISEMC.2018.8393987>
- MIL-STD-461G11December2015, https://quicksearch.dla.mil/qsDocDetails.aspx?ident_number=35789
- Narayanasamy, B. (2016). *Impedance mismatching based design of passive and active EMI filters for power converters*, (Doctoral dissertation), The Ohio State University, Columbus, USA.
- Narayanasamy, B., & Luo, F. (2019). A survey of active EMI filters for conducted EMI noise reduction in power electronic converters. *IEEE Transactions on Electromagnetic Compatibility*, 61(6), 2040-2049.
- Nguyen-Tat, N., Nguyen-Xuan, L., & Nguyen, T. (2021). A Cost-Effective High-Performance Conducted Emission Test Solution to Comply with MIL-STD-461F/G

- Standard. 2021 8th NAFOSTED Conference on Information and Computer Science (NICS), Information and Computer Science (NICS), 2021 8th NAFOSTED Conference On, 435–439. <https://doi.org/10.1109/NICS54270.2021.9701470>
- Önal, E, (2010), *Elektromagnetic interference filter design compliant with CE102 requirement for parallel connected DC/DC converters*, (Yüksek Lisans Tezi), Hacettepe Üniversitesi, Fen Bilimleri Enstitüsü, Ankara.
- Özdemir M. and Altın N. (2023), Askeri Uygulamalarda Kullanılan Güç Dönüştürücüleri için Elektromanyetik Girişim Filtresi Tasarımı, *Artvin Çoruh Üniversitesi Mühendislik ve Fen Bilimleri Dergisi* . dergipark.org.tr
- Sedláček, J., & Szabó, Z. (2007). *Modeling of EMI filters*. Faculty of Electrical Engineering, Pilsen, Czech Republic.
- Tufan Ö, (2023), *Uçak içi koltuk arkası görüntüleme ünitelerinin elektromanyetik uyumluluk testlerinin analizi*, (Yüksek Lisans Tezi), Balıkesir Üniversitesi, Fen Bilimleri Enstitüsü, Balıkesir.
- Üner, İ.D, (2008), *Güç elektroniği sistemlerinde elektromanyetik uyumluluğun incelenmesi*, (Yüksek Lisans Tezi), Yıldız Teknik Üniversitesi, Fen Bilimleri Enstitüsü, İstanbul.
- Wang, X. (2018). *The EMI filter design for GaN HEMT based two-level voltage source inverter*, (Doctoral dissertation), The Ohio State University, Columbus, USA.
- Yalçın, S, (2015), *Anahtarlamalı güç kaynaklarında elektromanyetik girişimin incelenmesi ve elektromanyetik girişim süzgeci tasarımı*, (Yüksek Lisans Tezi), Akdeniz Üniversitesi, Fen Bilimleri Enstitüsü, Antalya.
- Yiğit, G, (2022), *Buck tipi DC/DC dönüştürücüler için EMI filtre tasarımı ve uygunluk ölçümleri*, (Yüksek Lisans Tezi), Konya Teknik Üniversitesi, Fen Bilimleri Enstitüsü, Konya.

EKLER

EK-A: MIL-STD-461G CE102 Teknik Dokümanı

MIL-STD-461G

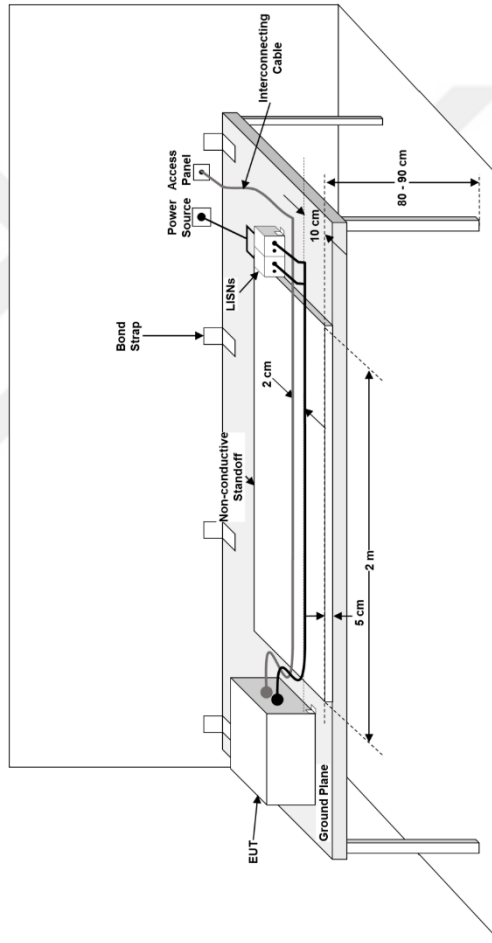


FIGURE 2. General test setup.

18

Source: <http://assist.dla.mil> -- Downloaded: 2024-12-16T06:43Z
Check the source to verify that this is the current version before use.

Şekil A. 1 MIL-STD-461G CE102 Testi Görselleri

FIGURE 6. LISN schematic.

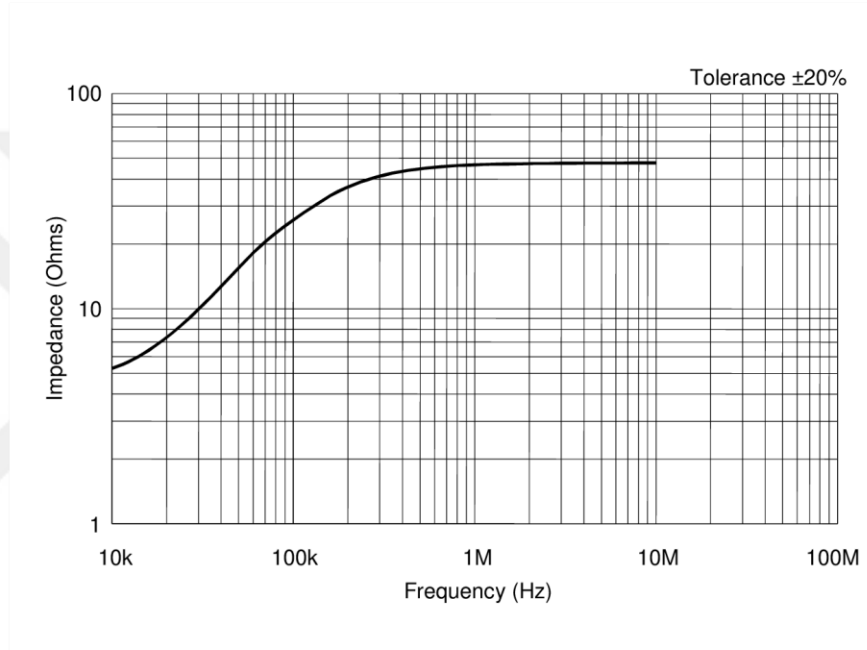


FIGURE 7. LISN impedance.

5. DETAILED REQUIREMENTS

5.1 General.

This section specifies detailed emissions and susceptibility requirements and the associated test procedures. [Table IV](#) is a list of the specific requirements established by this standard identified by requirement number and title. General test procedures are included in this section. Specific test procedures are implemented by the Government approved EMITP (see [6.3](#)). All results of tests performed to demonstrate compliance with the requirements are to be documented in the EMITR (see [6.3](#)) and forwarded to the Command or agency concerned for evaluation prior to acceptance of the equipment or subsystem. Design procedures and techniques for the control of EMI shall be described in the EMICP (see [6.3](#)). Approval of design procedures and techniques described in the EMICP does not relieve the supplier of the responsibility of meeting the contractual emission, susceptibility, and design requirements.

5.1.1 Units of frequency domain measurements.

All frequency domain limits are expressed in terms of equivalent Root Mean Square (RMS) value of a sine wave as would be indicated by the output of a measurement receiver using peak envelope detection (see [4.3.10.1](#)).

5.2 EMI control requirements versus intended installations.

[Table V](#) summarizes the requirements for equipment and subsystems intended to be installed in, on, or launched from various military platforms or installations. When an equipment or subsystem is to be installed in more than one type of platform or installation, it shall comply with the most stringent of the applicable requirements and limits. An "A" entry in the table means the requirement is applicable. An "L" entry means the applicability of the requirement is limited as specified in the appropriate requirement paragraphs of this standard; the limits are contained herein. An "S" entry means the procuring activity must specify the applicability, limit, and verification procedures in the procurement specification. Absence of an entry means the requirement is not applicable.

5.3 Emission and susceptibility requirements, limits, and test procedures.

Individual emission or susceptibility requirements and their associated limits and test procedures are grouped together in the following sections. The applicable frequency range and limit of many emission and susceptibility requirements varies depending on the particular platform or installation. The test procedures included in this section are valid for the entire frequency range specified in the procedure; however, testing only needs to be performed over the frequency range specified for the particular platform or installation.

Şekil A. 1 Şekil A. 1(devamı): MIL-STD-461G CE102 Testi Görselleri

TABLE IV. Emission and susceptibility requirements.

Requirement	Description
CE101	Conducted Emissions, Audio Frequency Currents, Power Leads
CE102	Conducted Emissions, Radio Frequency Potentials, Power Leads
CE106	Conducted Emissions, Antenna Port
CS101	Conducted Susceptibility, Power Leads
CS103	Conducted Susceptibility, Antenna Port, Intermodulation
CS104	Conducted Susceptibility, Antenna Port, Rejection of Undesired Signals
CS105	Conducted Susceptibility, Antenna Port, Cross-Modulation
CS109	Conducted Susceptibility, Structure Current
CS114	Conducted Susceptibility, Bulk Cable Injection
CS115	Conducted Susceptibility, Bulk Cable Injection, Impulse Excitation
CS116	Conducted Susceptibility, Damped Sinusoidal Transients, Cables and Power Leads
CS117	Conducted Susceptibility, Lightning Induced Transients, Cables and Power Leads
CS118	Conducted Susceptibility, Personnel Borne Electrostatic Discharge
RE101	Radiated Emissions, Magnetic Field
RE102	Radiated Emissions, Electric Field
RE103	Radiated Emissions, Antenna Spurious and Harmonic Outputs
RS101	Radiated Susceptibility, Magnetic Field
RS103	Radiated Susceptibility, Electric Field
RS105	Radiated Susceptibility, Transient Electromagnetic Field

Şekil A. 1(devamı): MIL-STD-461G CE102 Testi Görselleri

TABLE V. Requirement matrix.

Equipment and Subsystems Installed In, On, or Launched From the Following Platforms or Installations	Requirement Applicability														
	CE101	CE102	CE106	CS101	CS103	CS104	CS105	CS109	CS114	CS115	CS116	CS117	CS118	RE101	RE102
Surface Ships	A	A	L	A	S	L	S	L	A	S	L	S	A	A	L
Submarines	A	A	L	A	S	L	S	L	A	S	L	S	A	A	L
Aircraft, Army, Including Flight Line	A	A	L	A	S	S	S		A	A	A	L	A	A	L
Aircraft, Navy	L	A	L	A	S	S	S		A	A	A	L	A	L	L
Aircraft, Air Force		A	L	A	S	S	S		A	A	A	L	A		A
Space Systems, Including Launch Vehicles		A	L	A	S	S	S		A	A	A	L		A	L
Ground, Army		A	L	A	S	S	S		A	A	A	S	A	A	L
Ground, Navy		A	L	A	S	S	S		A	A	A	S	A	A	L
Ground, Air Force		A	L	A	S	S	S		A	A	A	A	A	A	L
Legend: A: Applicable L: Limited as specified in the individual sections of this standard. S: Procuring activity must specify in procurement documentation.															

Şekil A. 1(devamı): MIL-STD-461G CE102 Testi Görselleri

5.5 CE102, conducted emissions, radio frequency potential, power leads.**5.5.1 CE102 applicability.**

This requirement is applicable from 10 kHz to 10 MHz for all power leads, including returns, which obtain power from other sources not part of the EUT.

5.5.2 CE102 limits.

Conducted emissions on power leads shall not exceed the applicable values shown on Figure [CE102-1](#).

5.5.3 CE102 test procedure.**5.5.3.1 Purpose.**

This test procedure is used to verify that electromagnetic emissions from the EUT do not exceed the specified requirements for power input leads, including returns.

5.5.3.2 Test equipment.

The test equipment shall be as follows:

- a. Measurement receiver
- b. Data recording device
- c. Signal generator
- d. Attenuator, 20 dB, 50 ohm
- e. Oscilloscope
- f. LISNs

5.5.3.3 Setup.

The test setup shall be as follows:

- a. Maintain a basic test setup for the EUT as shown and described on Figures [2](#) through [5](#) and [4.3.8](#).
- b. Measurement system integrity check.
 - (1) Configure the test setup for the measurement system check as shown on Figure [CE102-2](#). Ensure that the LISN power source is disconnected.
 - (2) Connect the measurement receiver to the 20 dB attenuator on the signal output port of the LISN.
- c. EUT testing.
 - (1) Configure the test setup for compliance testing of the EUT as shown on Figure [CE102-3](#).
 - (2) Connect the measurement receiver to the 20 dB attenuator on the signal output port of the LISN.

5.5.3.4 Procedures.

The test procedures shall be as follows:

- a. Measurement system integrity check. Perform the measurement system check using the measurement system check setup of Figure [CE102-2](#).
 - (1) Turn on the measurement equipment and allow a sufficient time for stabilization.

- (2) Apply a signal level of 90 dB μ V at 10.5 kHz and 100 kHz to the power output terminal of the LISN. At 10.5 kHz and 100 kHz, use an oscilloscope, in high impedance mode, to verify that there is a proper signal level at the LISN and verify that it is sinusoidal. After establishing the proper signal at the LISN, disconnect LISN and measure resulting voltage using an oscilloscope with 50 ohm input impedance. The ratio of the LISN voltage to the 50 ohm voltage measurement must be within the following tolerances: at 10.5 kHz = -14 dB (+1 dB/-2 dB) and at 100 kHz = -3 dB (+1 dB/-2 dB).
- (3) Apply a signal level that is at least 6 dB below the limit at 10.5 kHz, 100 kHz, 1.95 MHz and 9.8 MHz to the power output terminal of the LISN. At 10.5 kHz and 100 kHz, use an oscilloscope to calibrate the signal level. At 1.95 MHz and 9.8 MHz, use a calibrated output level directly from a 50 Ω signal generator.
- (4) Scan the measurement receiver for each frequency in the same manner as a normal data scan. Verify that the measurement receiver indicates a level within ± 3 dB of the injected level. Correction factors shall be applied for the 20 dB attenuator and the voltage drop due to the LISN 0.25 μ F coupling capacitor (see Figure 6).
- (5) If readings are obtained which deviate by more than ± 3 dB, locate the source of the error and correct the deficiency prior to proceeding with the testing.
- (6) Repeat [5.5.3.4a\(2\)](#) through [5.5.3.4a\(5\)](#) for each LISN.
- b. EUT testing. Perform emission data scans using the measurement setup of Figure [CE102-3](#).
 - (1) Turn on the EUT and allow a sufficient time for stabilization.
 - (2) Select an appropriate lead for testing.
 - (3) Scan the measurement receiver over the applicable frequency range, using the bandwidths and minimum measurement times in the [Table II](#).
 - (4) Repeat [5.5.3.4b\(2\)](#) and [5.5.3.4b\(3\)](#) for each power lead.

5.5.3.5 Data presentation.

Data presentation shall be as follows:

- a. Continuously and automatically plot amplitude versus frequency profiles on X-Y axis outputs. Manually gathered data is not acceptable except for plot verification.
- b. Display the applicable limit on each plot.
- c. Provide a minimum frequency resolution of 1% or twice the measurement receiver bandwidth, whichever is less stringent, and a minimum amplitude resolution of 1 dB for each plot.
- d. Provide plots for both the measurement system check and measurement portions of the procedure.

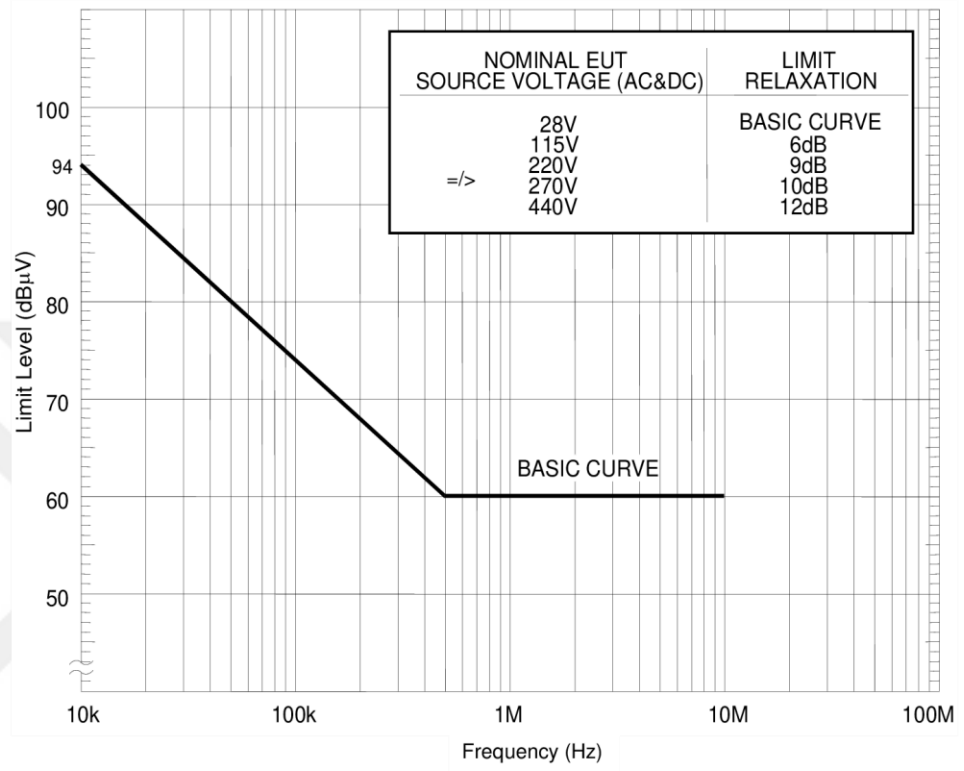


FIGURE CE102-1. CE102 limit (EUT power leads, AC and DC) for all applications.

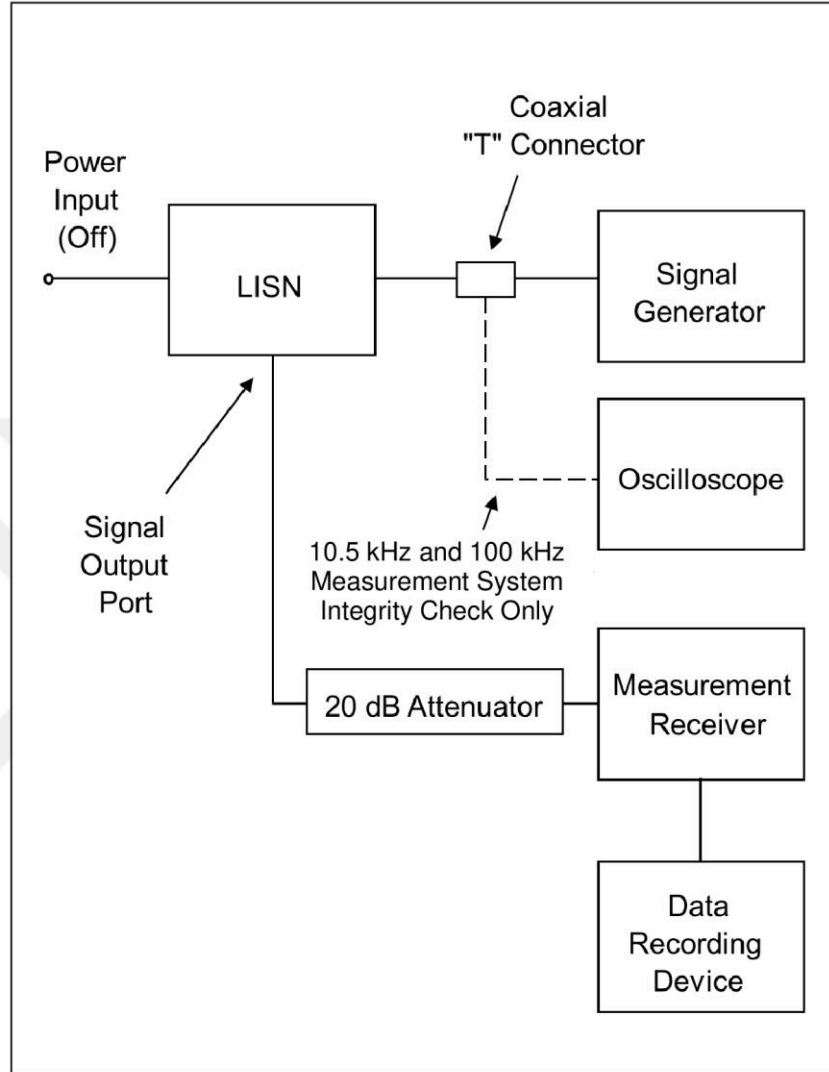


FIGURE CE102-2. Measurement system check setup.

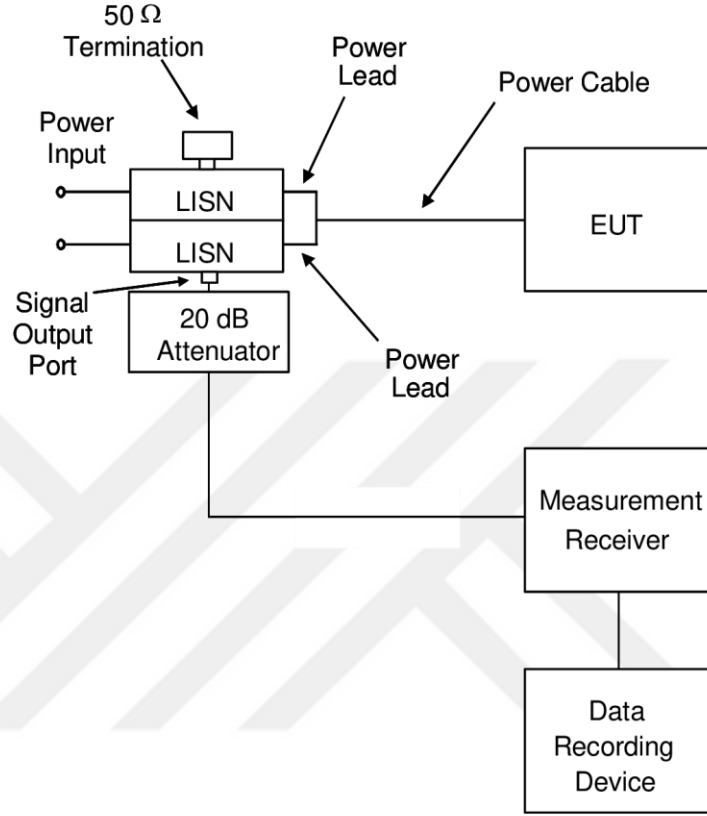


FIGURE CE102-3. Measurement setup.



LT3845

High Voltage Synchronous Current Mode Step-Down Controller with Adjustable Operating Frequency

FEATURES

- **High Voltage Operation: Up to 60V**
- **Synchronizable Up to 600kHz**
- **Adjustable Constant Frequency: 100kHz to 500kHz**
- **Output Voltages Up to 36V**
- Adaptive Nonoverlap Circuitry Prevents Switch Shoot-Through
- Reverse Inductor Current Inhibit for Discontinuous Operation Improves Efficiency with Light Loads
- Programmable Soft-Start
- 120µA No Load Quiescent Current
- 10µA Shutdown Supply Current
- 1% Regulation Accuracy
- Standard Gate N-Channel Power MOSFETs
- Current Limit Unaffected by Duty Cycle
- Reverse Overcurrent Protection
- 16-Lead Thermally Enhanced TSSOP Package, 16-Pin PDIP

APPLICATIONS

- 12V and 42V Automotive and Heavy Equipment
- 48V Telecom Power Supplies
- Avionics and Industrial Control Systems
- Distributed Power Converters

DESCRIPTION

The LT[®]3845 is a high voltage, synchronous, current mode controller used for medium to high power, high efficiency supplies. It offers a wide 4V to 60V input range (7.5V minimum start-up voltage). An onboard regulator simplifies the biasing requirements by providing IC power directly from V_{IN}.

Burst Mode® operation maintains high efficiency at light loads by reducing IC quiescent current to 120µA. Light load efficiency is also improved with the reverse inductor current inhibit function which supports discontinuous operation.

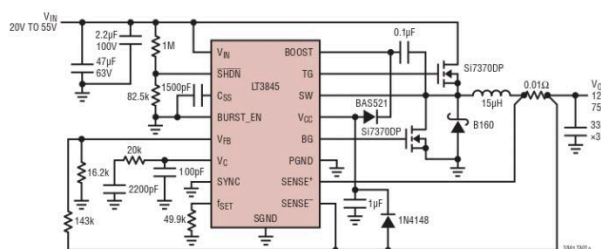
Additional features include adjustable fixed operating frequency that can be synchronized to an external clock for noise sensitive applications, gate drivers capable of driving large N-channel MOSFETs, a precision undervoltage lockout, 10 μ A shutdown current, short-circuit protection and a programmable soft-start.

The LT3845 is available in a 16-lead thermally enhanced TSSOP package and 16-pin through hole N package.

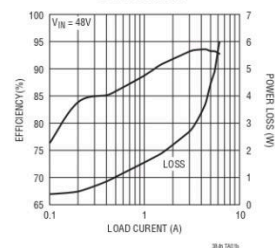
LT, **LTC**, **LTM**, **Burst Mode**, **Linear Technology** and the **Linear logo** are registered trademarks of Linear Technology Corporation. All other trademarks are the property of their respective owners. Protected by U.S. Patents, including 5481178, 6611131, 6304066, 6498466, 6580258.

TYPICAL APPLICATION

High Voltage Step-Down Regulator 48V to 12V at 75W



Efficiency and Power Loss vs Load Current



3845fd



1

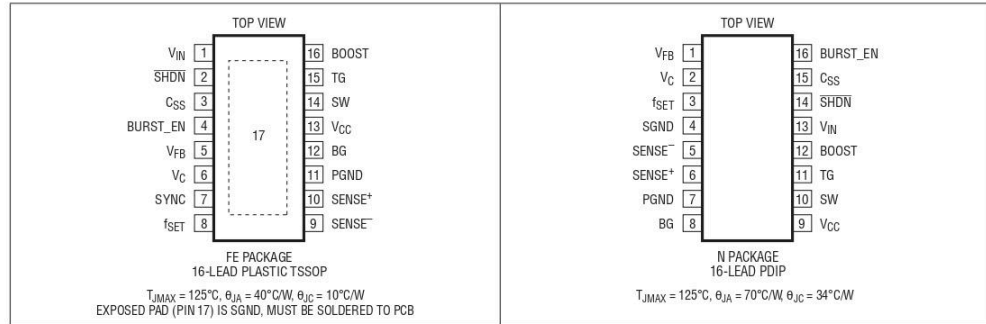
Şekil B. 1: LT3845 Teknik Özellikleri Dokümanı

LT3845

ABSOLUTE MAXIMUM RATINGS (Note 1)

Input Supply Voltage (V_{IN}).....	65V	BURST_EN Voltage.....	24V
Boosted Supply Voltage (BOOST).....	80V	SYNC, V_C , V_{FB} , C_{SS} , and $\overline{SHDN}$ Voltages.....	5V
Switch Voltage (SW) (Note 8).....	65V to -2V	$\overline{SHDN}$ Pin Currents.....	1mA
Differential Boost Voltage (BOOST to SW).....	24V	Operating Junction Temperature Range (Note 2)	
Bias Supply Voltage (V_{CC}).....	24V	LT3845E (Note 3).....	-40°C to 125°C
SENSE ⁺ and SENSE ⁻ Voltages.....	40V	LT3845I.....	-40°C to 125°C
Differential Sense Voltage (SENSE ⁺ to SENSE ⁻).....	1V to -1V	LT3845MP.....	-55°C to 125°C
		Storage Temperature.....	-65°C to 150°C
		Lead Temperature (Soldering, 10 sec).....	300°C

PIN CONFIGURATION



ORDER INFORMATION

LEAD FREE FINISH	TAPE AND REEL	PART MARKING*	PACKAGE DESCRIPTION	TEMPERATURE RANGE
LT3845EFE#PBF	LT3845EFE#TRPBF	3845FE	16-Lead Plastic TSSOP	-40°C to 125°C
LT3845IFE#PBF	LT3845IFE#TRPBF	3845FE	16-Lead Plastic TSSOP	-40°C to 125°C
LT3845MPFE#PBF	LT3845MPFE#TRPBF	3845FE	16-Lead Plastic TSSOP	-55°C to 125°C
LT3845EN#PBF	LT3845EN#TRPBF	3845N	16-Lead PDIP	-40°C to 125°C

Consult LTC Marketing for parts specified with wider operating temperature ranges. *The temperature grade is identified by a label on the shipping container. Consult LTC Marketing for information on non-standard lead based finish parts.

For more information on lead free part marking, go to: <http://www.linear.com/leadfree/>

For more information on tape and reel specifications, go to: <http://www.linear.com/tapeandree/>

3845td

ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over the full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$. $V_{IN} = 20\text{V}$, $V_{CC} = \text{BOOST} = \text{BURST_EN} = 10\text{V}$, $\text{SHDN} = 2\text{V}$, $R_{SET} = 49.9\text{k}\Omega$, $\text{SENSE}^- = \text{SENSE}^+ = 10\text{V}$, $\text{SGND} = \text{PGND} = \text{SW} = \text{SYNC} = 0\text{V}$, unless otherwise noted.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN} Operating Voltage Range (Note 4)	●	4		60	V
V_{IN} Minimum Start Voltage	●			7.5	V
V_{IN} UVLO Threshold (Falling)	●	3.6	3.8	4	V
V_{IN} UVLO Threshold Hysteresis			670		mV
V_{IN} Supply Current	$V_{CC} > 9\text{V}$		20		μA
V_{IN} Burst Mode Current	$V_{BURST_EN} = 0\text{V}$, $V_{FB} = 1.35\text{V}$		20		μA
V_{IN} Shutdown Current	$V_{SHDN} = 0\text{V}$	●	9	15	μA
BOOST Operating Voltage Range	●			75	V
BOOST Operating Voltage Range (Note 5)	●			20	V
BOOST UVLO Threshold (Rising)	$V_{BOOST} - V_{SW}$		5		V
BOOST UVLO Threshold Hysteresis	$V_{BOOST} - V_{SW}$		400		mV
BOOST Supply Current (Note 6)			1.4		mA
BOOST Burst Mode Current	$V_{BURST_EN} = 0\text{V}$		0.1		μA
BOOST Shutdown Current	$V_{SHDN} = 0\text{V}$		0.1		μA
V_{CC} Operating Voltage Range (Note 5)	●			20	V
V_{CC} Output Voltage	●		8	8.3	V
V_{CC} UVLO Threshold (Rising)			6.25		V
V_{CC} UVLO Threshold Hysteresis			500		mV
V_{CC} Supply Current (Note 6)	●		3	3.7	mA
V_{CC} Burst Mode Current	$V_{BURST_EN} = 0\text{V}$		100		μA
V_{CC} Shutdown Current	$V_{SHDN} = 0\text{V}$		20		μA
V_{CC} Current Limit	●	-40	-150		mA
Error Amp Reference Voltage	Measured at V_{FB} Pin	●	1.224	1.231	V
		●	1.215	1.245	V
V_{FB} Pin Input Current	$V_{FB} = 1.231\text{V}$		25		nA
SHDN Enable Threshold (Rising)	●	1.3	1.35	1.4	V
SHDN Threshold Hysteresis			120		mV
Sense Pins Common Mode Range	●	0		36	V
Current Limit Sense Voltage	●	90	100	115	mV
Reverse Protect Sense Voltage	$V_{SENSE}^+ - V_{SENSE}^-$, $V_{BURST_EN} = V_{CC}$		-100		mV
Reverse Current Inhibit Offset	$V_{BURST_EN} = 0\text{V}$ or $V_{BURST_EN} = V_{FB}$		10		mV
Input Current ($I_{SENSE}^+ + I_{SENSE}^-$)	$V_{SENSE(CM)} = 0\text{V}$		800		μA
	$V_{SENSE(CM)} = 2\text{V}$		-20		μA
	$V_{SENSE(CM)} > 4\text{V}$		-300		μA
Operating Frequency	●	270	300	330	kHz
Minimum Programmable Frequency	●			100	kHz
Maximum Programmable Frequency	●	500			kHz
External Sync Frequency Range	●	100		600	kHz
SYNC Input Resistance			40		k Ω
SYNC Voltage Threshold	●		1.4	2	V
Soft-Start Capacitor Control Current			2		μA
Error Amp Transconductance	●	270	340	410	μS
Error Amp DC Voltage Gain			62		dB
Error Amp Sink/Source Current			± 30		μA

3845ki



LT3845

ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over the full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$. $V_{IN} = 20\text{V}$, $V_{CC} = \text{BOOST} = \text{BURST_EN} = 10\text{V}$, $\text{SHDN} = 2\text{V}$, $R_{SET} = 49.9\text{k}\Omega$, $\text{SENSE}^- = \text{SENSE}^+ = 10\text{V}$, $\text{SGND} = \text{PGND} = \text{SW} = \text{SYNC} = 0\text{V}$, unless otherwise noted.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
TG, BG Drive On Voltage (Note 7)	$C_{LOAD} = 3300\text{pF}$		9.8		V
TG, BG Drive Off Voltage	$C_{LOAD} = 3300\text{pF}$		0.1		V
TG, BG Drive Rise/Fall Time	10% to 90% or 90% to 10%, $C_{LOAD} = 3300\text{pF}$		50		ns
Minimum TG Off Time		●	350	650	ns
Minimum TG On Time		●	250	400	ns
Gate Drive Nonoverlap Time	TG Fall to BG Rise BG Fall to TG Rise		200 150		ns ns

Note 1: Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. Exposure to any Absolute Maximum Rating condition for extended periods may affect device reliability and lifetime.

Note 2: The LT3845 includes overtemperature protection that is intended to protect the device during momentary overload conditions. Junction temperature will exceed 125°C when overtemperature protection is active. Continuous operation above the specified maximum operating junction temperature may impair device reliability.

Note 3: The LT3845E is guaranteed to meet performance specifications from 0°C to 125°C junction temperature. Specifications over the -40°C to 125°C operating junction temperature range are assured by design, characterization and correlation with statistical process controls. The LT3845I is guaranteed over the full -40°C to 125°C operating junction

temperature range. The LT3845MP is 100% tested and guaranteed over the -55°C to 125°C temperature range.

Note 4: V_{IN} voltages below the start-up threshold (7.5V) are only supported when the V_{CC} is externally driven above 6.5V.

Note 5: Operating range is dictated by MOSFET absolute maximum V_{GS} .

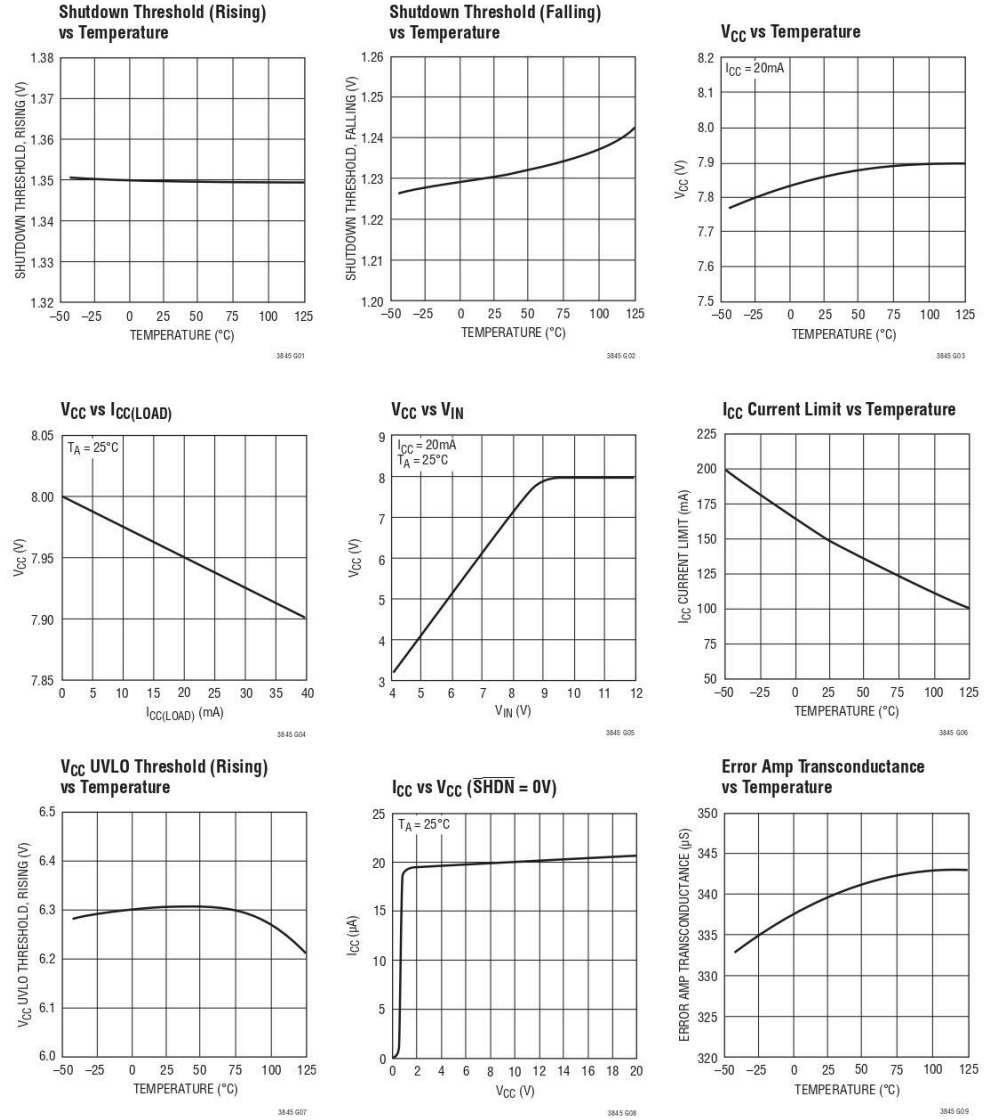
Note 6: Supply current specification does not include switch drive currents. Actual supply currents will be higher.

Note 7: DC measurement of gate drive output "ON" voltage is typically 8.6V. Internal dynamic bootstrap operation yields typical gate "ON" voltages of 9.8V during standard switching operation. Standard operation gate "ON" voltage is not tested but guaranteed by design.

Note 8: The -2V absolute maximum on the SW pin is a transient condition. It is guaranteed by design and not subject to test.

3845Id

TYPICAL PERFORMANCE CHARACTERISTICS



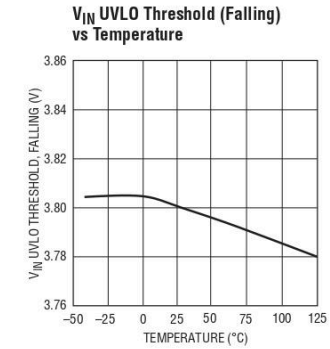
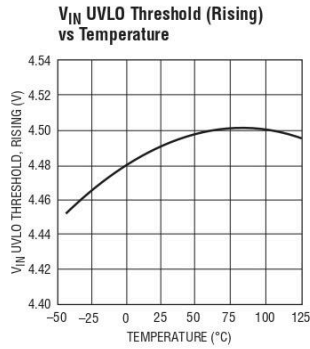
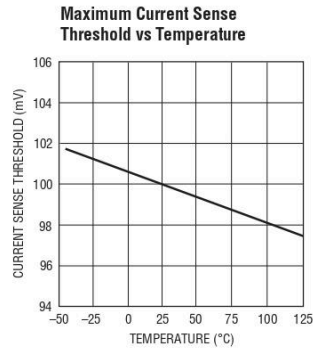
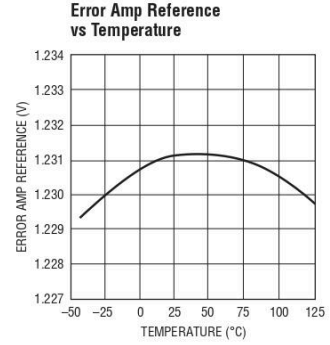
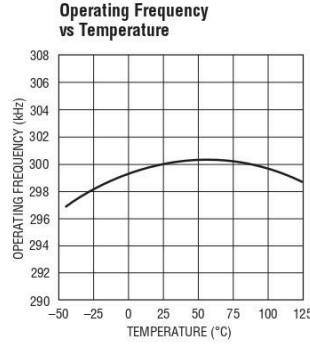
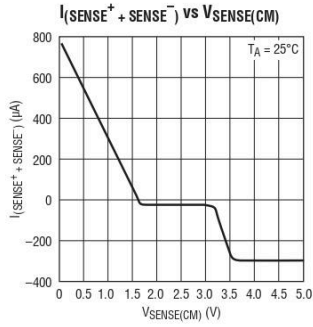
3845ki



5

Şekil B. 1(devamı): LT3845 Teknik Özellikleri Dokümanı

TYPICAL PERFORMANCE CHARACTERISTICS



3845ki

PIN FUNCTIONS

BG: The BG pin is the gate drive for the bottom N-channel MOSFET. Since very fast high currents are driven from this pin, connect it to the gate of the power MOSFET with a short and wide, typically 0.02" width, PCB trace to minimize inductance.

BOOST: The BOOST pin is the supply for the bootstrapped gate drive and is externally connected to a low ESR ceramic boost capacitor referenced to SW pin. The recommended value of the BOOST capacitor, C_{BOOST} , is at least 50 times greater than the total gate capacitance of the topside MOSFET. In most applications 0.1 μ F is adequate. The maximum voltage that this pin sees is $V_{IN} + V_{CC}$, ground referred.

BURST_EN: Burst Mode Operation Enable Pin. This pin also controls reverse-current inhibit mode of operation. When the pin voltage is below 0.5V, Burst Mode operation and reverse-current inhibit functions are enabled. When the pin voltage is above 0.5V, Burst Mode operation is disabled, but reverse-current inhibit operation is maintained. In this mode of operation ($BURST_EN = V_{FB}$) there is a 1mA minimum load requirement. Reverse-current inhibit is disabled when the pin voltage is above 2.5V. This pin is typically shorted to ground to enable Burst Mode operation and reverse-current inhibit, shorted to V_{FB} to disable Burst Mode operation while enabling reverse-current inhibit, and connected to V_{CC} pin to disable both functions. See Applications Information section.

CSS: The soft-start pin is used to program the supply soft-start function. Use the following formula to calculate C_{SS} for a given output voltage slew rate:

$$C_{SS} = 2\mu A(t_{SS}/1.231V)$$

The pin should be left unconnected when not using the soft-start function.

fSET: The fSET pin programs the oscillator frequency with an external resistor, R_{SET} . The resistor is required even when supplying external sync clock signal. See the Applications Information section for resistor value selection details.

PGND: The PGND pin is the high-current ground reference for internal low side switch driver and the V_{CC} regulator

circuit. Connect the pin directly to the negative terminal of the V_{CC} decoupling capacitor. See the Application Information section for helpful hints on PCB layout of grounds.

SENSE⁻: The SENSE⁻ pin is the negative input for the current sense amplifier and is connected to the V_{OUT} side of the sense resistor for step-down applications. The sensed inductor current limit is set to $\pm 100mV$ across the SENSE inputs.

SENSE⁺: The SENSE⁺ pin is the positive input for the current sense amplifier and is connected to the inductor side of the sense resistor for step-down applications. The sensed inductor current limit is set to $\pm 100mV$ across the SENSE inputs.

SGND: The SGND pin is the low noise ground reference. It should be connected to the $-V_{OUT}$ side of the output capacitors. Careful layout of the PCB is necessary to keep high currents away from this SGND connection. See the Application Information section for helpful hints on PCB layout of grounds.

SHDN: The SHDN pin has a precision IC enable threshold of 1.35V (rising) with 120mV of hysteresis. It is used to implement an undervoltage lockout (UVLO) circuit. See Application Information section for implementing a UVLO function. When the SHDN pin is pulled below a transistor V_{BE} (0.7V), a low current shutdown mode is entered, all internal circuitry is disabled and the V_{IN} supply current is reduced to approximately 9 μ A. Typical pin input bias current is <10nA and the pin is internally clamped to 6V. If the function is not used, this pin may be tied to V_{IN} through a high value resistor.

SW: Reference for V_{BOOST} Supply and High Current Return for Bootstrapped Switch.

SYNC: The Sync pin provides an external clock input for synchronization of the internal oscillator. R_{SET} is set such that the internal oscillator frequency is 10% to 25% below the external clock frequency. If unused the Sync pin is connected to SGND. For more information see "Oscillator Sync" in the Application Information section of this data sheet. Sync pin not available in PDIP package.

PIN FUNCTIONS

TG: The TG pin is the bootstrapped gate drive for the top N-Channel MOSFET. Since very fast high currents are driven from this pin, connect it to the gate of the power MOSFET with a short and wide, typically 0.02" width, PCB trace to minimize inductance.

V_C: The V_C pin is the output of the error amplifier whose voltage corresponds to the maximum (peak) switch current per oscillator cycle. The error amplifier is typically configured as an integrator by connecting an RC network from the V_C pin to SGND. This circuit creates the dominant pole for the converter regulation control loop. Specific integrator characteristics can be configured to optimize transient response. When Burst Mode operation is enabled (see Pin 4 description), an internal low impedance clamp on the V_C pin is set at 100mV below the burst threshold, which limits the negative excursion of the pin voltage. Therefore, this pin cannot be pulled low with a low impedance source. If the V_C pin must be externally manipulated, do so through a 1k Ω series resistance.

V_{CC}: The V_{CC} pin is the internal bias supply decoupling node. Use a low ESR, 1 μ F or greater ceramic capacitor to decouple this node to PGND. Most internal IC functions

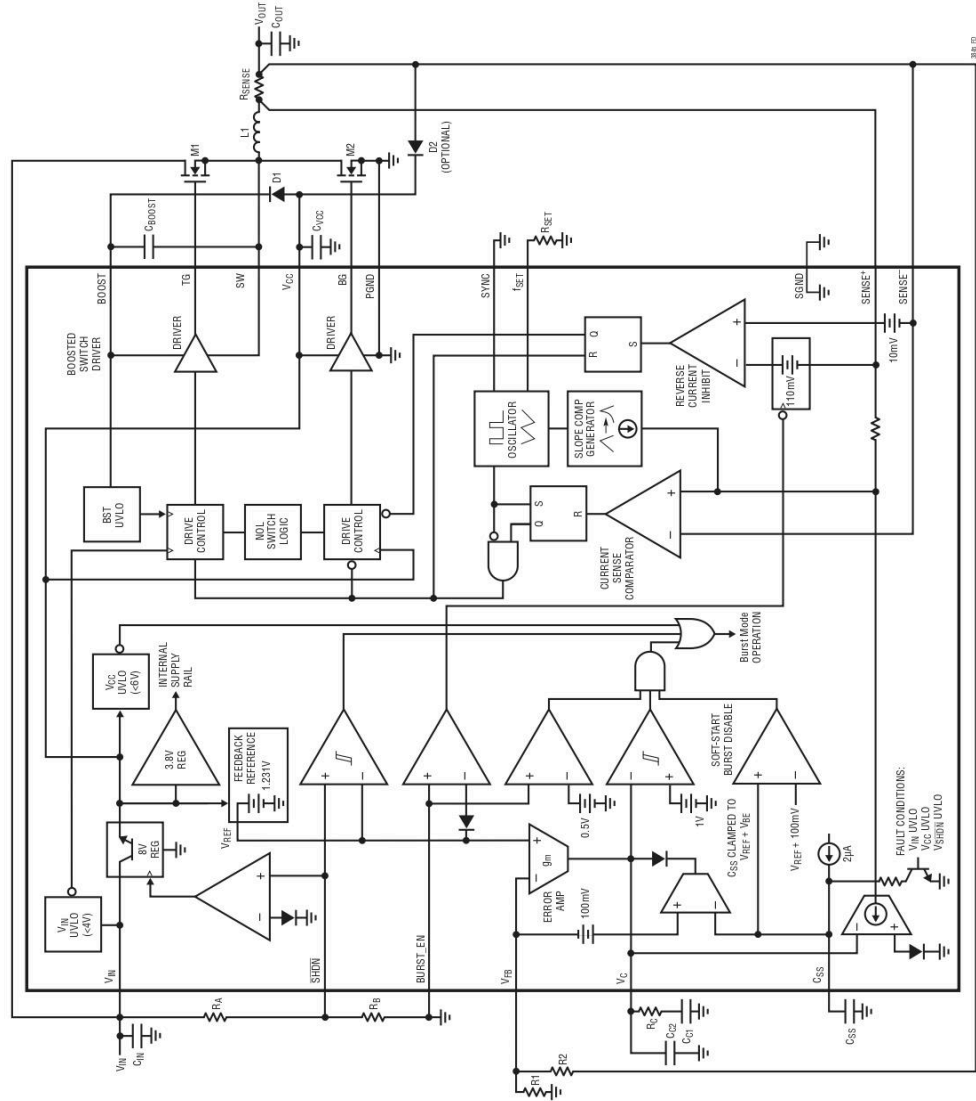
are powered from this bias supply. An external diode connected from V_{CC} to the BOOST pin charges the bootstrapped capacitor during the off-time of the main power switch. Back driving the V_{CC} pin from an external DC voltage source, such as the V_{OUT} output of the regulator supply, increases overall efficiency and reduces power dissipation in the IC. In shutdown mode this pin sinks 20 μ A until the pin voltage is discharged to 0V.

V_{FB}: The output voltage feedback pin, V_{FB}, is externally connected to the supply output voltage via a resistive divider. The V_{FB} pin is internally connected to the inverting input of the error amplifier. In regulation, V_{FB} is 1.231V.

V_{IN}: The V_{IN} pin is the main supply pin and should be decoupled to SGND with a low ESR capacitor (at least 0.1 μ F) located close to the pin.

Exposed Pad (SGND) (TSSOP Only): The exposed lead-frame is internally connected to the SGND pin. Solder the exposed pad to the PCB ground for electrical contact and optimal thermal performance.

BLOCK DIAGRAM



3845ki

Şekil B. 1(devamı): LT3845 Teknik Özellikleri Dokümanı

APPLICATIONS INFORMATION

Overview

The LT3845 is a high input voltage range step-down synchronous DC/DC converter controller IC that uses a programmable constant frequency, current mode architecture with external N-channel MOSFET switches.

The LT3845 has provisions for high efficiency, low load operation for battery-powered applications. Burst Mode operation reduces total average input quiescent currents to 120µA during no load conditions. A low current shutdown mode can also be activated, reducing quiescent current to 10µA. Burst Mode operation can be disabled if desired.

A reverse-current inhibit feature allows increased efficiencies during light loads through nonsynchronous operation. This feature disables the synchronous switch if inductor current approaches zero. If full time synchronous operation is desired, this feature can be disabled.

Much of the IC's internal circuitry is biased from an internal linear regulator. The output of this regulator is the V_{CC} pin, allowing bypassing of the internal regulator. The associated internal circuitry can be powered from the output of the converter, increasing overall converter efficiency. Using externally derived power also eliminates the IC's power dissipation associated with the internal V_{IN} to V_{CC} regulator.

Theory of Operation (See Block Diagram)

The LT3845 senses converter output voltage via the V_{FB} pin. The difference between the voltage on this pin and an internal 1.231V reference is amplified to generate an error voltage on the V_C pin which is used as a threshold for the current sense comparator.

During normal operation, the LT3845 internal oscillator runs at the programmed frequency. At the beginning of each oscillator cycle, the switch drive is enabled. The switch drive stays enabled until the sensed switch current exceeds the V_C derived threshold for the current sense comparator and, in turn, disables the switch driver. If the current comparator threshold is not obtained for the entire oscillator cycle, the switch driver is disabled at the end of the cycle for 350ns, typical. This minimum off-time mode of operation assures regeneration of the BOOST bootstrapped supply.

Power Requirements

The LT3845 is biased using an internal linear regulator to generate operational voltages from the V_{IN} pin. Virtually all of the circuitry in the LT3845 is biased via this internal linear regulator output (V_{CC}). This pin is decoupled with a low ESR, 1µF capacitor to PGND.

The V_{CC} regulator generates an 8V output provided there is ample voltage on the V_{IN} pin. The V_{CC} regulator has approximately 1V of dropout, and will follow the V_{IN} pin with voltages below the dropout threshold.

The LT3845 has a start-up requirement of V_{IN} > 7.5V. This assures that the onboard regulator has ample headroom to bring the V_{CC} pin above its UVLO threshold. The V_{CC} regulator can only source current, so forcing the V_{CC} pin above its 8V regulated voltage allows use of externally derived power for the IC, minimizing power dissipation in the IC. Using the onboard regulator for start-up, then deriving power for V_{CC} from the converter output maximizes conversion efficiencies and is common practice. If V_{CC} is maintained above 6.5V using an external source, the LT3845 can continue to operate with V_{IN} as low as 4V.

The LT3845 operates with 3mA quiescent current from the V_{CC} supply. This current is a fraction of the actual V_{CC} quiescent currents during normal operation. Additional current is produced from the MOSFET switching currents for both the boosted and synchronous switches and are typically derived from the V_{CC} supply.

Because the LT3845 uses a linear regulator to generate V_{CC}, power dissipation can become a concern with high V_{IN} voltages. Gate drive currents are typically in the range of 5mA to 15mA per MOSFET, so gate drive currents can create substantial power dissipation. It is advisable to derive V_{CC} and V_{BOOST} power from an external source whenever possible.

The onboard V_{CC} regulator will provide gate drive power for start-up under all conditions with total MOSFET gate charge loads up to 180nC. The regulator can operate the LT3845 continuously, provided the power dissipation of the regulator does not exceed 250mW. The power dissipation of the regulator is calculated as follows:

$$P_{D(REG)} = (V_{IN} - 8V) \cdot (f_{SW} \cdot Q_{G(TOTAL)} + 3mA)$$

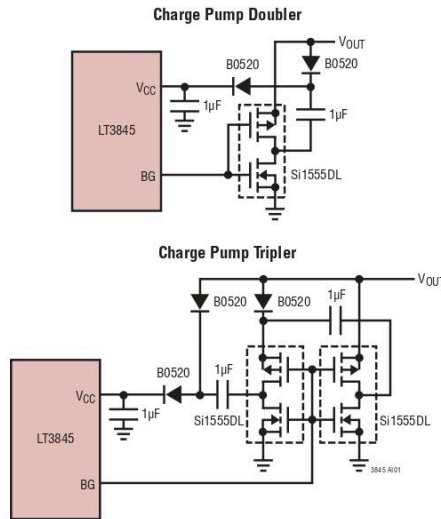
3845Id

APPLICATIONS INFORMATION

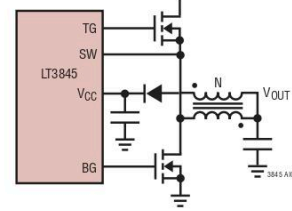
where $Q_{G(TOTAL)}$ is the total MOSFET gate charge of the TG and BG.

In applications where these conditions are exceeded, V_{CC} must be derived from an external source after start-up. Maximum continuous regulator power dissipation may be exceeded for short duration V_{IN} transients.

In LT3845 converter applications with output voltages in the 9V to 20V range, back-feeding V_{CC} and V_{BOOST} from the converter output is trivial, accomplished by connecting diodes from the output to these supply pins. Deriving these supplies from output voltages greater than 20V will require additional regulation to reduce the feedback voltage. Outputs lower than 9V will require step-up techniques to increase the feedback voltage to something greater than the 8V V_{CC} regulated output. Low power boost switchers are sometimes used to provide the step-up function, but a simple charge-pump can perform this function in many instances.



Inductor Auxiliary Winding



Burst Mode

The LT3845 employs low current Burst Mode functionality to maximize efficiency during no load and low load conditions. Burst Mode operation is enabled by shorting the BURST_EN pin to SGND. Burst Mode operation can be disabled by shorting BURST_EN to either V_{FB} or V_{CC} .

When the required switch current, sensed via the V_C pin voltage, is below 15% of maximum, the Burst Mode operation is employed and that level of sense current is latched onto the IC control path. If the output load requires less than this latched current level, the converter will overdrive the output slightly during each switch cycle. This overdrive condition is sensed internally and forces the voltage on the V_C pin to continue to drop. When the voltage on V_C drops 150mV below the 15% load level, switching is disabled and the LT3845 shuts down most of its internal circuitry, reducing total quiescent current to 120µA. When the converter output begins to fall, the V_C pin voltage begins to climb. When the voltage on the V_C pin climbs back to the 15% load level, the IC returns to normal operation and switching resumes. An internal clamp on the V_C pin is set at 100mV below the switch disable threshold, which limits the negative excursion of the pin voltage, minimizing the converter output ripple during Burst Mode operation.

During Burst Mode operation, V_{IN} pin current is 20µA and V_{CC} current is reduced to 100µA. If no external drive is provided for V_{CC} , all V_{CC} bias currents originate from the

APPLICATIONS INFORMATION

V_{IN} pin, giving a total V_{IN} current of 120 μ A. Burst current can be reduced further when V_{CC} is driven using an output derived source, as the V_{CC} component of V_{IN} current is then reduced by the converter buck ratio.

Reverse-Current Inhibit

The LT3845 contains a reverse-current inhibit feature to maximize efficiency during light load conditions. This mode of operation allows discontinuous operation and pulse-skipping mode at light loads. Refer to Figure 1.

This feature is enabled with Burst Mode operation, and can also be enabled while Burst Mode operation is disabled by shorting the BURST_EN pin to V_{FB} .

When reverse-current inhibit is enabled, the LT3845 sense amplifier detects inductor currents approaching zero and disables the synchronous switch for the remainder of the switch cycle. If the inductor current is allowed to go negative before the synchronous switch is disabled, the switch node could inductively kick positive with a high dv/dt . The LT3845 prevents this by incorporating a 10mV positive offset at the sense inputs.

With the reverse-current inhibit feature enabled, an LT3845 converter will operate much like a nonsynchronous converter during light loads. Reverse-current inhibit reduces resistive losses associated with inductor ripple currents, which improves operating efficiencies during light-load conditions.

An LT3845 DC/DC converter that is operating in reverse-current inhibit mode has a minimum load requirement of 1mA ($BURST_EN = V_{FB}$). Since most applications use output-generated power for the LT3845, this requirement is met by the bias currents of the IC, however, for applications that do not derive power from the output, this requirement is easily accomplished by using a 1.2k resistor connected from V_{FB} to ground as one of the converter output voltage programming resistors (R1). There are no minimum load restrictions when in Burst Mode operation ($BURST_EN < 0.5V$) or continuous conduction mode ($BURST_EN > 2.5V$).

Soft-Start

The soft-start function controls the slew rate of the power supply output voltage during start-up. A controlled output voltage ramp minimizes output voltage overshoot, reduces inrush current from the V_{IN} supply, and facilitates supply sequencing. A capacitor, C_{SS} , connected from the C_{SS} pin to SGND, programs the slew rate. The capacitor is charged from an internal 2 μ A current source producing a ramped voltage. The capacitor voltage overrides the internal reference to the error amplifier. If the V_{FB} pin voltage exceeds the C_{SS} pin voltage then the current threshold set by the DC control voltage, V_C , is decreased and the inductor current is lowered. This in turn decreases the output voltage slew rate allowing the C_{SS} pin voltage ramp to catch up to the V_{FB} pin voltage. An internal 100mV offset is added to the V_{FB} pin voltage relative to the C_{SS} pin voltage so that

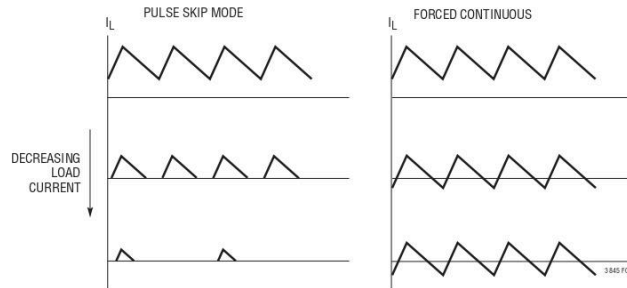


Figure 1. Inductor Current vs Mode

3845f01

APPLICATIONS INFORMATION

at start-up the soft-start circuit will discharge the V_C pin voltage below the DC control voltage equivalent to zero inductor current. This will reduce the input supply inrush current. The soft-start circuit is disabled once the C_{SS} pin voltage has been charged to 200mV above the internal reference of 1.231V.

During a V_{IN} UVLO, V_{CC} UVLO or $\overline{SHDN}$ UVLO event, the C_{SS} pin voltage is discharged with a 50 μ A current source. In normal operation the C_{SS} pin voltage is clamped to a diode above the V_{FB} pin voltage. Therefore, the value of the C_{SS} capacitor is relevant to how long of a fault event will retrigger a soft-start. If any of the above UVLO conditions occur, the C_{SS} pin voltage will be discharged with a 50 μ A current source. There is a diode worth of voltage headroom to ride through the fault before the C_{SS} pin voltage enters its active region and the soft-start function is enabled.

Also, since the C_{SS} pin voltage is clamped to a diode above the V_{FB} pin voltage, during a short circuit the C_{SS} pin voltage is pulled low because the V_{FB} pin voltage is low. Once the short has been removed the V_{FB} pin voltage starts to recover. The soft-start circuit takes control of the output voltage slew rate once the V_{FB} pin voltage has exceeded the slowly ramping C_{SS} pin voltage, reducing the output voltage overshoot during a short circuit recovery.

Adaptive Nonoverlap (NOL) Output Stage

The FET driver output stages implement adaptive nonoverlap control. This feature maintains a constant dead time, preventing shoot-through switch currents, independent of the type, size or operating conditions of the external switch elements.

Each of the two switch drivers contains a NOL control circuit, which monitors the output gate drive signal of the other switch driver. The NOL control circuits interrupt the "turn on" command to their associated switch driver until the other switch gate is fully discharged.

Antislope Compensation

Most current mode switching controllers use slope compensation to prevent current mode instability. The LT3845 is no exception. A slope-compensation circuit imposes an artificial ramp on the sensed current to increase the rising slope as duty cycle increases. Unfortunately, this additional

ramp corrupts the sensed current value, reducing the achievable current limit value by the same amount as the added ramp represents. As such, current limit is typically reduced as duty cycles increase. The LT3845 contains circuitry to eliminate the current limit reduction typically associated with slope compensation. As the slope-compensation ramp is added to the sensed current, a similar ramp is added to the current limit threshold reference. The end result is that current limit is not compromised, so an LT3845 converter can provide full power regardless of required duty cycle.

Shutdown

The LT3845 $\overline{SHDN}$ pin uses a bandgap generated reference threshold of 1.35V. This precision threshold allows use of the $\overline{SHDN}$ pin for both logic-level controlled applications and analog monitoring applications such as power supply sequencing.

The LT3845 operational status is primarily controlled by a UVLO circuit on the V_{CC} regulator pin. When the IC is enabled via the $\overline{SHDN}$ pin, only the V_{CC} regulator is enabled. Switching remains disabled until the UVLO threshold is achieved at the V_{CC} pin, when the remainder of the IC is enabled and switching commences.

Because an LT3845 controlled converter is a power transfer device, a voltage that is lower than expected on the input supply could require currents that exceed the sourcing capabilities of that supply, causing the system to lock up in an undervoltage state. Input supply start-up protection can be achieved by enabling the $\overline{SHDN}$ pin using a resistive divider from the V_{IN} supply to ground. Setting the divider output to 1.35V when that supply is at an adequate voltage prevents an LT3845 converter from drawing large currents until the input supply is able to provide the required power. 120mV of input hysteresis on the $\overline{SHDN}$ pin allows for almost 10% of input supply droop before disabling the converter.

R_{SENSE} Selection

The current sense resistor, R_{SENSE} , monitors the inductor current of the supply (See Typical Application on front page). Its value is chosen based on the maximum required output load current. The LT3845 current sense amplifier

3845Id



APPLICATIONS INFORMATION

has a maximum voltage threshold of, typically, 100mV. Therefore, the peak inductor current is $100\text{mV}/R_{\text{SENSE}}$. The maximum output load current, $I_{\text{OUT(MAX)}}$, is the peak inductor current minus half the peak-to-peak ripple current, ΔI_L .

Allowing adequate margin for ripple current and external component tolerances, R_{SENSE} can be calculated as follows:

$$R_{\text{SENSE}} = \frac{70\text{mV}}{I_{\text{OUT(MAX)}}}$$

Typical values for R_{SENSE} are in the range of 0.005Ω to 0.05Ω .

Operating Frequency

The choice of operating frequency is a trade off between efficiency and component size. Low frequency operation improves efficiency by reducing MOSFET switching losses and gate charge losses. However, lower frequency operation requires more inductance for a given amount of ripple current, resulting in a larger inductor size and higher cost. If the ripple current is allowed to increase, larger output capacitors may be required to maintain the same output ripple. For converters with high step-down V_{IN} to V_{OUT} ratios, another consideration is the minimum on-time of the LT3845 (see the Minimum On-time Considerations section). A final consideration for operating frequency is that in noise-sensitive communications systems, it is often desirable to keep the switching noise out of a sensitive frequency band. The LT3845 uses a constant frequency

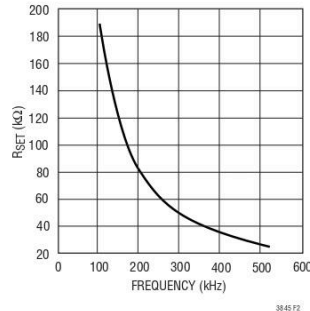


Figure 2. Timing Resistor (R_{SET}) Value

architecture that can be programmed over a 100kHz to 500kHz range with a single resistor from the f_{SET} pin to ground, as shown in Figure 2. The nominal voltage on the f_{SET} pin is 1V and the current that flows from this pin is used to charge an internal oscillator capacitor. The value of R_{SET} for a given operating frequency can be chosen from Figure 2 or from the following equation:

$$R_{\text{SET(k}\Omega)} = 8.4 \cdot 10^4 \cdot f_{\text{SW}}^{(-1.31)}$$

Table 1 lists typical resistor values for common operating frequencies.

Table 1. Recommended 1% Standard Values

R_{SET} (k Ω)	f_{SW} (kHz)
191	100
118	150
80.6	200
63.4	250
49.9	300
40.2	350
33.2	400
27.4	450
23.2	500

Inductor Selection

The critical parameters for selection of an inductor are minimum inductance value, volt-second product, saturation current and/or RMS current.

For a given ΔI_L , The minimum inductance value is calculated as follows:

$$L \geq V_{\text{OUT}} \cdot \frac{V_{\text{IN(MAX)}} - V_{\text{OUT}}}{f_{\text{SW}} \cdot V_{\text{IN(MAX)}} \cdot \Delta I_L}$$

f_{SW} is the switch frequency.

The typical range of values for ΔI_L is $(0.2 \cdot I_{\text{OUT(MAX)}})$ to $(0.5 \cdot I_{\text{OUT(MAX)}})$, where $I_{\text{OUT(MAX)}}$ is the maximum load current of the supply. Using $\Delta I_L = 0.3 \cdot I_{\text{OUT(MAX)}}$ yields a good design compromise between inductor performance versus inductor size and cost. A value of $\Delta I_L = 0.3 \cdot I_{\text{OUT(MAX)}}$ produces a $\pm 15\%$ of $I_{\text{OUT(MAX)}}$ ripple current around the DC output current of the supply. Lower values of ΔI_L require larger and more costly magnetics. Higher values of ΔI_L

APPLICATIONS INFORMATION

will increase the peak currents, requiring more filtering on the input and output of the supply. If ΔI_L is too high, the slope compensation circuit is ineffective and current mode instability may occur at duty cycles greater than 50%. To satisfy slope compensation requirements the minimum inductance is calculated as follows:

$$L_{\text{MIN}} > V_{\text{OUT}} \cdot \frac{2DC_{\text{MAX}} - 1}{DC_{\text{MAX}}} \cdot \frac{R_{\text{SENSE}} \cdot 8.33}{f_{\text{SW}}}$$

The magnetics vendors specify either the saturation current, the RMS current or both. When selecting an inductor based on inductor saturation current, use the peak current through the inductor, $I_{\text{OUT(MAX)}} + \Delta I_L/2$. The inductor saturation current specification is the current at which the inductance, measured at zero current, decreases by a specified amount, typically 30%.

When selecting an inductor based on RMS current rating, use the average current through the inductor, $I_{\text{OUT(MAX)}}$. The RMS current specification is the RMS current at which the part has a specific temperature rise, typically 40°C, above 25°C ambient.

After calculating the minimum inductance value, the volt-second product, the saturation current and the RMS current for your design, select an off-the-shelf inductor. Contact the Application group at Linear Technology for further support.

For more detailed information on selecting an inductor, please see the "Inductor Selection" section of Linear Technology Application Note 44.

MOSFET Selection

The selection criteria of the external N-channel standard level power MOSFETs include on resistance ($R_{\text{DS(ON)}}$), reverse transfer capacitance (C_{RSS}), maximum drain source voltage (V_{DS}), total gate charge (Q_{G}) and maximum continuous drain current.

For maximum efficiency, minimize $R_{\text{DS(ON)}}$ and C_{RSS} . Low $R_{\text{DS(ON)}}$ minimizes conduction losses while low C_{RSS} minimizes transition losses. The problem is that $R_{\text{DS(ON)}}$ is inversely related to C_{RSS} . In selecting the top MOSFET

balancing the transition losses with the conduction losses is a good idea while the bottom MOSFET is dominated by the conduction loss, which is worse during a short-circuit condition or at a very low duty cycle.

Calculate the maximum conduction losses of the MOSFETs:

$$P_{\text{COND(TOP)}} = I_{\text{OUT(MAX)}}^2 \cdot \frac{V_{\text{OUT}}}{V_{\text{IN}}} \cdot R_{\text{DS(ON)}}$$

$$P_{\text{COND(BOT)}} = I_{\text{OUT(MAX)}}^2 \cdot \frac{V_{\text{IN}} - V_{\text{OUT}}}{V_{\text{IN}}} \cdot R_{\text{DS(ON)}}$$

Note that $R_{\text{DS(ON)}}$ has a large positive temperature dependence. The MOSFET manufacturer's data sheet contains a curve, $R_{\text{DS(ON)}}$ vs Temperature.

In the main MOSFET, transition losses are proportional to V_{IN}^2 and can be considerably large in high voltage applications ($V_{\text{IN}} > 20\text{V}$). Calculate the maximum transition losses:

$$P_{\text{TRAN(TOP)}} = k \cdot V_{\text{IN}}^2 \cdot I_{\text{OUT(MAX)}} \cdot C_{\text{RSS}} \cdot f_{\text{SW}}$$

where k is a constant inversely related to the gate driver current, approximated by $k = 2$ for LT3845 applications.

The total maximum power dissipations of the MOSFET are:

$$P_{\text{TOP(TOTAL)}} = P_{\text{COND(MAIN)}} + P_{\text{TRAN(MAIN)}}$$

$$P_{\text{BOT(TOTAL)}} = P_{\text{COND(SYNC)}}$$

To achieve high supply efficiency, keep the total power dissipation in each switch to less than 3% of the total output power. Also, complete a thermal analysis to ensure that the MOSFET junction temperature is not exceeded.

$$T_J = T_A + P_{\text{(TOTAL)}} \cdot \theta_{\text{JA}}$$

where θ_{JA} is the package thermal resistance and T_A is the ambient temperature. Keep the calculated T_J below the maximum specified junction temperature, typically 150°C.

Note that when V_{IN} is high and f_{SW} is high, the transition losses may dominate. A MOSFET with higher $R_{\text{DS(ON)}}$ and lower C_{RSS} may provide higher efficiency. MOSFETs with higher voltage V_{DS} specification usually have higher $R_{\text{DS(ON)}}$ and lower C_{RSS} .

3845Id



APPLICATIONS INFORMATION

Choose the MOSFET V_{DSS} specification to exceed the maximum voltage across the drain to the source of the MOSFET, which is $V_{IN(MAX)}$ plus any additional ringing on the switch node. Ringing on the switch node can be greatly reduced with good PCB layout and, if necessary, an RC snubber.

In some applications, parasitic FET capacitances couple the negative going switch node transient onto the bottom gate drive pin of the LT3845, causing a negative voltage in excess of the Absolute Maximum Rating to be imposed on that pin. Connection of a catch Schottky diode from this pin to ground will eliminate this effect. A 1A current rating is typically sufficient of the diode.

The internal V_{CC} regulator is capable of sourcing up to 40mA limiting the maximum total MOSFET gate charge, Q_G , to $35mA/f_{SW}$. The Q_G vs V_{GS} specification is typically provided in the MOSFET data sheet. Use Q_G at V_{GS} of 8V. If V_{CC} is back driven from an external supply, the MOSFET drive current is not sourced from the internal regulator of the LT3845 and the Q_G of the MOSFET is not limited by the IC. However, note that the MOSFET drive current is supplied by the internal regulator when the external supply back driving V_{CC} is not available such as during start-up or short circuit.

The manufacturer's maximum continuous drain current specification should exceed the peak switch current, $I_{OUT(MAX)} + \Delta I_L/2$.

During the supply start-up, the gate drive levels are set by the V_{CC} voltage regulator, which is approximately 8V. Once the supply is up and running, the V_{CC} can be back driven by an auxiliary supply such as V_{OUT} . It is important not to exceed the manufacturer's maximum V_{GS} specification. A standard level threshold MOSFET typically has a V_{GS} maximum of 20V.

Input Capacitor Selection

A local input bypass capacitor is required for buck converters because the input current is pulsed with fast rise and fall times. The input capacitor selection criteria are based on the bulk capacitance and RMS current capability. The bulk capacitance will determine the supply input ripple voltage. The RMS current capability is used to prevent overheating the capacitor.

The bulk capacitance is calculated based on maximum input ripple, ΔV_{IN} :

$$C_{IN(BULK)} = \frac{I_{OUT(MAX)} \cdot V_{OUT}}{\Delta V_{IN} \cdot f_{SW} \cdot V_{IN(MIN)}}$$

ΔV_{IN} is typically chosen at a level acceptable to the user. 100mV to 200mV is a good starting point. Aluminum electrolytic capacitors are a good choice for high voltage, bulk capacitance due to their high capacitance per unit area.

The capacitor's RMS current is:

$$I_{CIN(RMS)} = I_{OUT} \sqrt{\frac{V_{OUT}(V_{IN} - V_{OUT})}{(V_{IN})^2}}$$

If applicable, calculate it at the worst case condition, $V_{IN} = 2V_{OUT}$. The RMS current rating of the capacitor is specified by the manufacturer and should exceed the calculated $I_{CIN(RMS)}$. Due to their low ESR (Equivalent Series Resistance), ceramic capacitors are a good choice for high voltage, high RMS current handling. Note that the ripple current ratings from aluminum electrolytic capacitor manufacturers are based on 2000 hours of life. This makes it advisable to further derate the capacitor or to choose a capacitor rated at a higher temperature than required.

The combination of aluminum electrolytic capacitors and ceramic capacitors is an economical approach to meeting the input capacitor requirements. The capacitor voltage rating must be rated greater than $V_{IN(MAX)}$. Multiple capacitors may also be paralleled to meet size or height requirements in the design. Locate the capacitor very close to the MOSFET switch and use short, wide PCB traces to minimize parasitic inductance.

Output Capacitor Selection

The output capacitance, C_{OUT} , selection is based on the design's output voltage ripple, ΔV_{OUT} and transient load requirements. ΔV_{OUT} is a function of ΔI_L and the C_{OUT} ESR. It is calculated by:

$$\Delta V_{OUT} = \Delta I_L \cdot \left(ESR + \frac{1}{(8 \cdot f_{SW} \cdot C_{OUT})} \right)$$

3845Id

APPLICATIONS INFORMATION

The maximum ESR required to meet a ΔV_{OUT} design requirement can be calculated by:

$$ESR(MAX) = \frac{(\Delta V_{OUT})(L)(f_{SW})}{V_{OUT} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right)}$$

Worst-case ΔV_{OUT} occurs at highest input voltage. Use paralleled multiple capacitors to meet the ESR requirements. Increasing the inductance is an option to lower the ESR requirements. For extremely low ΔV_{OUT} , an additional LC filter stage can be added to the output of the supply. Application Note 44 has some good tips on sizing an additional output filter.

Output Voltage Programming

A resistive divider sets the DC output voltage according to the following formula:

$$R2 = R1 \left(\frac{V_{OUT}}{1.231V} - 1 \right)$$

The external resistor divider is connected to the output of the converter as shown in Figure 3. Tolerance of the feedback resistors will add additional error to the output voltage.

Example: $V_{OUT} = 12V$; $R1 = 10k\Omega$

$$R2 = 10k\Omega \left(\frac{12V}{1.231V} - 1 \right) = 87.48k\Omega - \text{use } 86.6k\Omega \text{ } 1\%$$

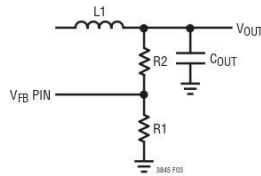


Figure 3. Output Voltage Feedback Divider

The V_{FB} pin input bias current is typically 25nA, so use of extremely high value feedback resistors could cause a converter output that is slightly higher than expected. Bias current error at the output can be estimated as:

$$\Delta V_{OUT(BIAS)} = 25nA \cdot R2$$

Supply UVLO and Shutdown

The SHDN pin has a precision voltage threshold with hysteresis which can be used as an undervoltage lockout threshold (UVLO) for the power supply. Undervoltage lockout keeps the LT3845 in shutdown until the supply input voltage is above a certain voltage programmed by the user. The hysteresis voltage prevents noise from falsely tripping UVLO.

Resistors are chosen by first selecting R_B . Then

$$R_A = R_B \cdot \left(\frac{V_{SUPPLY(ON)}}{1.35V} - 1 \right)$$

$V_{SUPPLY(ON)}$ is the input voltage at which the undervoltage lockout is disabled and the supply turns on.

Example: Select $R_B = 49.9k\Omega$, $V_{SUPPLY(ON)} = 14.5V$ (based on a 15V minimum input voltage)

$$\begin{aligned} R_A &= 49.9k\Omega \cdot \left(\frac{14.5V}{1.35V} - 1 \right) \\ &= 486.1k\Omega \text{ (499k}\Omega \text{ resistor is selected)} \end{aligned}$$

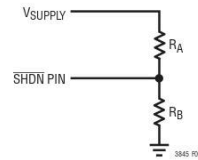


Figure 4. Undervoltage Feedback Divider

APPLICATIONS INFORMATION

If low supply current in standby mode is required, select a higher value of R_B .

The supply turn off voltage is 9% below turn on. In the example the $V_{SUPPLY(OFF)}$ would be 13.2V.

If additional hysteresis is desired for the enable function, an external positive feedback resistor can be used from the LT3845 regulator output.

The shutdown function can be disabled by connecting the $\overline{SHDN}$ pin to the V_{IN} through a large value pull-up resistor. This pin contains a low impedance clamp at 6V, so the $\overline{SHDN}$ pin will sink current from the pull-up resistor (R_{PU}):

$$I_{SHDN} = \frac{V_{IN} - 6V}{R_{PU}}$$

Because this arrangement will clamp the $\overline{SHDN}$ pin to the 6V, it will violate the 5V absolute maximum voltage rating of the pin. This is permitted, however, as long as the absolute maximum input current rating of 1mA is not exceeded. Input $\overline{SHDN}$ pin currents of $<100\mu A$ are recommended: a 1M Ω or greater pull-up resistor is typically used for this configuration.

Soft-Start

The desired soft-start time (t_{SS}) is programmed via the C_{SS} capacitor as follows:

$$C_{SS} = \frac{2\mu A \cdot t_{SS}}{1.231V}$$

The amount of time in which the power supply can withstand a V_{IN} , V_{CC} or V_{SHDN} UVLO fault condition (t_{FAULT}) before the C_{SS} pin voltage enters its active region is approximated by the following formula:

$$t_{FAULT} = \frac{C_{SS} \cdot 0.65V}{50\mu A}$$

Oscillator SYNC

The oscillator can be synchronized to an external clock. Set the R_{SET} resistor at least 10% below the desired sync frequency.

It is recommended that the SYNC pin be driven with a square wave that has amplitude greater than 2V, pulse width greater than 1 μs and rise time less than 500ns. The rising edge of the sync wave form triggers the discharge of the internal oscillator capacitor. The SYNC pin is not available in the N-Package.

Minimum On-Time Considerations (Buck Mode)

Minimum on-time $t_{ON(MIN)}$ is the smallest amount of time that the LT3845 is capable of turning the top MOSFET on and off again. It is determined by internal timing delays and the amount of gate charge required turning on the top MOSFET. Low duty cycle applications may approach this minimum on-time limit and care should be taken to ensure that:

$$t_{ON} = \frac{V_{OUT}}{V_{IN} \cdot f_{SW}} > t_{ON(MIN)}$$

where $t_{ON(MIN)}$ is 400ns worst case.

If the duty cycle falls below what can be accommodated by the minimum on-time, the LT3845 will begin to skip cycles. The output will be regulated, but the ripple current and ripple voltage will increase. If lower frequency operation is acceptable, the on-time can be increased above $t_{ON(MIN)}$ for the same step-down ratio.

Layout Considerations

The LT3845 is typically used in DC/DC converter designs that involve substantial switching transients. The switch drivers on the IC are designed to drive large capacitances and, as such, generate significant transient currents themselves. Careful consideration must be made regarding supply bypass capacitor locations to avoid corrupting the ground reference used by IC.

Typically, high current paths and transients from the input supply and any local drive supplies must be kept isolated from SGND, to which sensitive circuits such as the error amp reference and the current sense circuits are referred.

Effective grounding can be achieved by considering switch current in the ground plane, and the return current paths of each respective bypass capacitor. The V_{IN} bypass return, V_{CC} bypass return, and the source of the synchronous

3845Id

APPLICATIONS INFORMATION

FET carry PGND currents. SGND originates at the negative terminal of the V_{OUT} bypass capacitor, and is the small signal reference for the LT3845.

Don't be tempted to run small traces to separate ground paths. A good ground plane is important as always, but PGND referred bypass elements must be oriented such that transient currents in these return paths do not corrupt the SGND reference.

During the dead-time between switch conduction, the body diode of the synchronous FET conducts inductor current. Commutating this diode requires a significant charge contribution from the main switch. At the instant the body diode commutates, a current discontinuity is created and parasitic inductance causes the switch node to fly up in response to this discontinuity. High currents and excessive parasitic inductance can generate extremely fast dV/dt rise times. This phenomenon can cause avalanche breakdown in the synchronous FET body diode, significant inductive overshoot on the switch node, and shoot-through currents via parasitic turn-on of the synchronous FET. Layout practices and component orientations that minimize parasitic inductance on this node is critical for reducing these effects.

Ring waveforms in a converter circuit can lead to device failure, excessive EMI, or instability. In many cases, you can damp a ringing waveform with a series RC network across the offending device. In LT3845 applications, any ringing will typically occur on the switch node, which can usually be reduced by placing a snubber across the synchronous FET. Use of a snubber network, however, should be considered a last resort. Effective layout practices typically reduce ringing and overshoot, and will eliminate the need for such solutions.

Effective grounding techniques are critical for successful DC/DC converter layouts. Orient power path components such that current paths in the ground plane do not cross through signal ground areas. Signal ground refers to the Exposed Pad on the backside of the LT3845 IC in the TSSOP package. SGND is referenced to the (-) terminal of the V_{OUT} decoupling capacitor and is used as the converter voltage feedback reference. Power ground currents are controlled on the LT3845 via the PGND pin, and this ground references the high current synchronous switch

drive components, as well as the local V_{CC} supply. It is important to keep PGND and SGND voltages consistent with each other, so separating these grounds with thin traces is not recommended. When the synchronous FET is turned on, gate drive surge currents return to the LT3845 PGND pin from the FET source. The BOOST supply refresh surge currents also return through this same path. The synchronous FET must be oriented such that these PGND return currents do not corrupt the SGND reference. Problems caused by the PGND return path are generally recognized during heavy load conditions, and are typically evidenced as multiple switch pulses occurring during a single switch cycle. This behavior indicates that SGND is being corrupted and grounding should be improved. SGND corruption can often be eliminated, however, by adding a small capacitor (100pF to 200pF) across the synchronous switch FET from drain to source.

The high di/dt loop formed by the switch MOSFETs and the input capacitor (C_{IN}) should have short wide traces to minimize high frequency noise and voltage stress from inductive ringing. Surface mount components are preferred to reduce parasitic inductances from component leads. Connect the drain of the main switch MOSFET directly to the (+) plate of C_{IN} , and connect the source of the synchronous switch MOSFET directly to the (-) terminal of C_{IN} . This capacitor provides the AC current to the switch MOSFETs. Switch path currents can be controlled by orienting switch FETs, the switched inductor, and input and output decoupling capacitors in close proximity to each other.

Locate the V_{CC} and BOOST decoupling capacitors in close proximity to the IC. These capacitors carry the MOSFET drivers' high peak currents. Locate the small-signal components away from high frequency switching nodes (BOOST, SW, TG, V_{CC} and BG). Small-signal nodes are oriented on the left side of the LT3845, while high current switching nodes are oriented on the right side of the IC to simplify layout. This also helps prevent corruption of the SGND reference.

Connect the V_{FB} pin directly to the feedback resistors independent of any other nodes, such as the SENSE- pin. The feedback resistors should be connected between the (+) and (-) terminals of the output capacitor (C_{OUT}).

3845Id



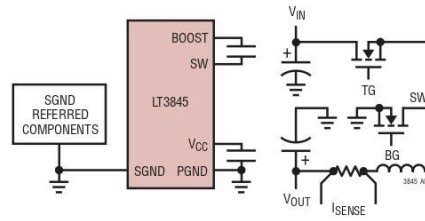
APPLICATIONS INFORMATION

Locate the feedback resistors in close proximity to the LT3845 to minimize the length of the high impedance V_{FB} node.

The $SENSE^-$ and $SENSE^+$ traces should be routed together and kept as short as possible.

The LT3845 TSSOP package has been designed to efficiently remove heat from the IC via the Exposed Pad on the backside of the package. The Exposed Pad is soldered to a copper footprint on the PCB. This footprint should be made as large as possible to reduce the thermal resistance of the IC case to ambient air.

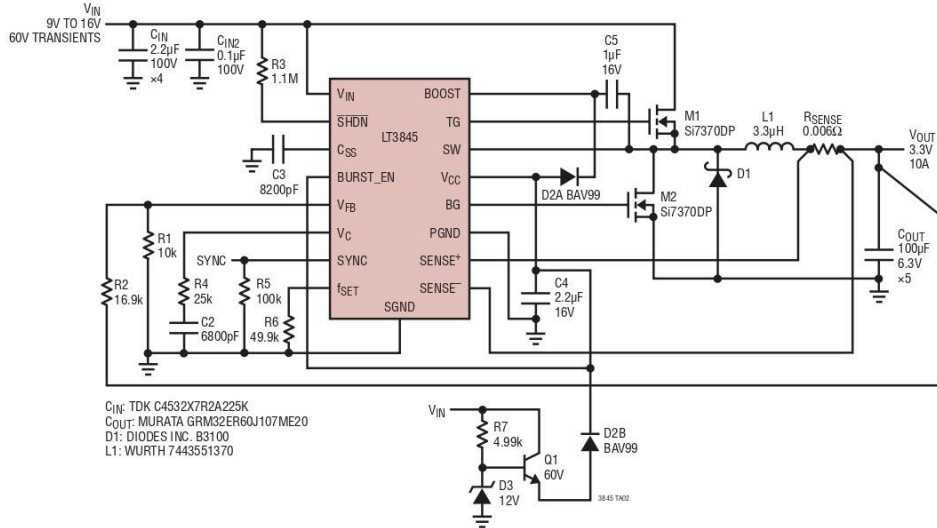
Orientation of Components Isolates Power Path and PGND Currents, Preventing Corruption of SGND Reference



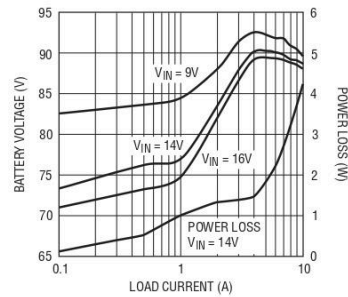
3845Id

TYPICAL APPLICATIONS

9V-16V to 3.3V at 10A DC/DC Converter Capable of Withstanding 60V Transients,
All Ceramic Capacitors and Soft-Start Enabled

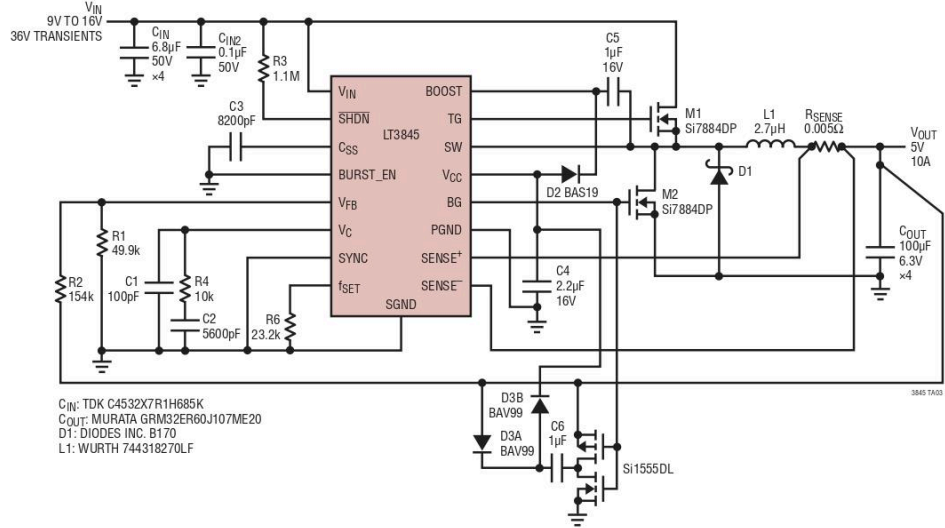


Efficiency and Power Loss

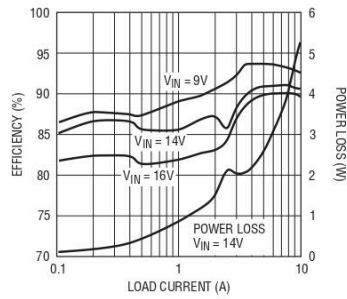


TYPICAL APPLICATIONS

9V-16V to 5V at 10A DC/DC Converter, 500kHz Frequency Operation,
Capable of Withstanding 36V Transients, All Ceramic Capacitors, Soft-Start and Burst Mode Enabled

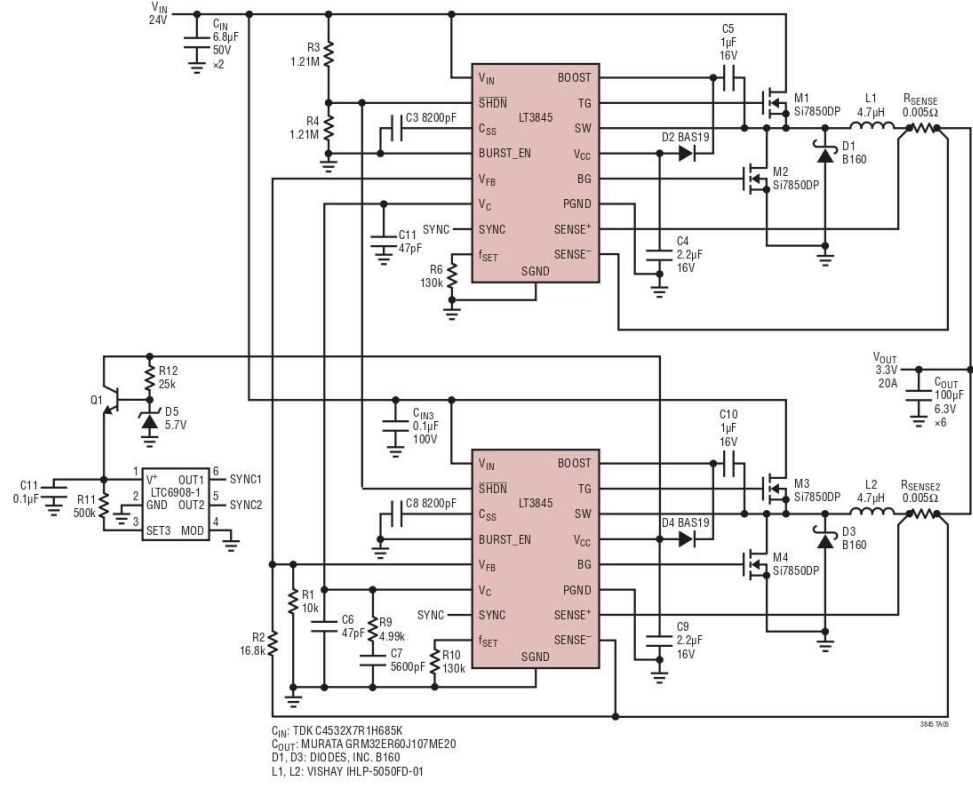


Efficiency and Power Loss



TYPICAL APPLICATIONS

9V-24V to 3.3V, 2-Phase at 10A per Phase, DC/DC Converter with Spread Spectrum Operation

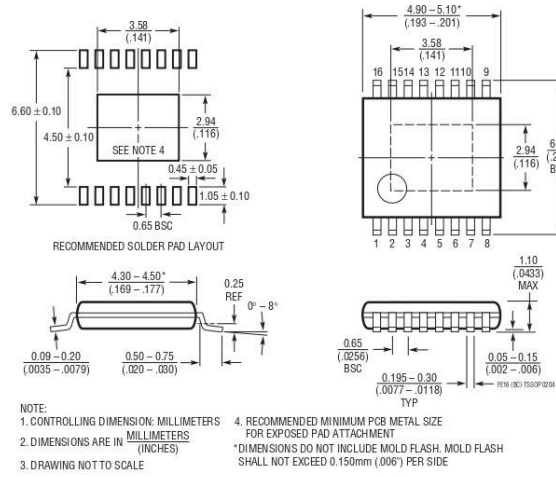


38451d

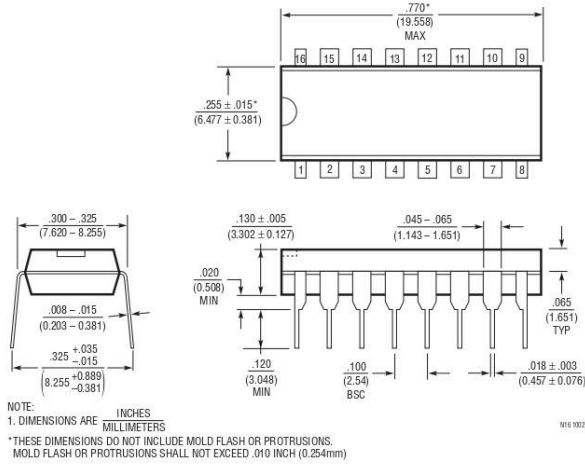
PACKAGE DESCRIPTION

FE Package 16-Lead Plastic TSSOP (4.4mm) (Reference LTC DWG # 05-08-1663)

Exposed Pad Variation BC



N Package 16-Lead PDIP (Reference LTC DWG # 05-08-1510)



3845fd

REVISION HISTORY (Revision history begins at Rev D)

REV	DATE	DESCRIPTION	PAGE NUMBER
D	1/10	Updated Features and Description	1
		Revised Absolute Maximum Ratings, Pin Configuration and Order Information to Add New Package and Grade Options	2
		Revised Electrical Characteristics	3, 4
		Revised Pin Functions	7, 8
		Updated Block Diagram	9
		Revised Oscillator SYNC Section	18
		Revised Typical Applications	21, 22, 23, 26
		Updated Related Parts List	26



Şekil B. 1(devamı): LT3845 Teknik Özellikleri Dokümanı