

T.C.

ULUDAĞ ÜNİVERSİTESİ

FEN BİLİMLERİ ENSTİTÜSÜ

ELEKTRONİK ANABİLİM DALI

Tezi Yaptığı Yer:

U.Ü. MÜHENDİSLİK FAKÜLTESİ

ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ

Tezin Adı:

TÜMDEVRELERLE MODEM SENTEZİ

Yapanın ismi:

Erdem ÖZÜTÜRK

Çalıştığı Yer:

U.Ü. MÜHENDİSLİK FAKÜLTESİ

ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ

Tezin Türü:

Yüksek LİSANS TEZİ

Yönetici:

PROF.DR.ERGÜR TUTUNCUOĞLU

BURSA Eylül 1987

T.C.
ULUDAĞ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRONİK ANABİLİM DALI

TÜMDEVRELERLE MODEM SENTEZİ

YÜKSEK LİSANS TEZİ

ERDEM ÖZÜTÜRK

Tez Danışmanı : Prof.Dr.Ergür TÜTÜNCÜOĞLU
Sınav Günü : 14.9.1987
Jüri Üyeleri : 1. Prof.Dr.Ergür TÜTÜNCÜOĞLU
2. Doç.Dr.H.Ergun BAYRAKÇI
3. Doç.Dr.Salih DİNÇER

BURSA, AĞUSTOS 1987

T. C.
Yükseköğretim Kurulu
Dokümantasyon Merkezi

İÇİNDEKİLER

	Sayfa No.
ÖNSÖZ	1
ÖZET	11-111
ABSTRACT	1v1
GİRİŞ	v-v1
1- VERİ İLETİŞİM SİSTEMİ	1
1.1. Modem	1
1.1.1- Modem Haberleşmesi Sistemleri	2
1.1.2- Modem Tipleri ve Modülasyon/ Demodülasyon Metodları	3
1.2- Multiplekser	8
1.3- Veri Geçiş Düzenleri	10
2. MİKROİŞLEMCİ SİSTEMDE SERİ VERİ AKTARIMI	11
2.1- Asenkron Veri Aktarımı	12
2.1.1- MC 6850 ACIA	13
3- MİKROBİLGİSAYAR-MODEM BAĞLANTISI	20
4- MC 6860 İLE DÜŞÜK HIZLI MODEM TASARIMI	23
4.1. MC 6860'ın Çalışması	23
4.2. MC 6860 Tümdevresinin Çevre Devreleri	28
5- TEK KIRMIK MODEM TÜM DEVRESİYLE MODEM TASARIMI	42
5.1. MSM 6946 Modemi	42
5.1.1- Tümdevrenin Bacak Tanımlaması	42
5.2. MSM 6946 ile Modem Tasarımı	48
5.3. Modemin Çalışması	53
5.4. Taşıyıcı Sezme Seviyesinin Belirlenmesi	55
5.5. Duplekser	58
6- MM74HC942 İLE MODEM TASARIMI	61
7- SONUÇ	68
8- KAYNAKLAR	69
EK-1	
EK-2	

ÖNSÖZ

Çağımıza bilgi çağı da denilmektedir. Bu bilgi çağında iletişim ağları gün geçtikçe genişlemekte, kentlerde ve ülkelerdeki bilgi depoları çeşitli projelerle birbirine bağlanmakta ve bir yerde bulunan bilimsel, teknik ya da diğer alanlardaki bilgi gereksinim duyulan başka bir yere aktarılabilir. Bu açıdan bakıldığında bilgisayarlar arasında veri iletişimini sağlayan modemler çok güncel ve önemli bir konuyu oluşturmaktadır.

Böyle bir konuda tez almamı sağlayan ve çalışmalarım sırasında her türlü yardımını esirgemeyen değerli Hocam Dekan Prof.Dr. Ergür TÖTÖNCÜÖÖLU'na teşekkürü bir borç bilirim.

ÖZET

Veri iletişimi, modem, multiplekser ve veri geçiş tesisatlarıyla gerçekleştirilir. Multiplekser birçok terminalin merkezi bilgisayarla veya terminaller arasında tek bir hattan haberleşmenin yapılarak hat maliyeti veya kira bedelinden tasarruf yapılmasını sağlar. Ses frekans bandına göre tasarlanmış mevcut olan telefon hatlarından sayısal haberleşme modemler vasıtasıyla yapılır. Haberleşmenin yapıldığı her iki uçta birer modem bulunur. Bir uçtaki terminalden gönderilecek sayısal veri o uçtaki modem tarafından frekans kaymalı anahtarlama, faz kaymalı anahtarlama ya da QAM modülasyon yöntemlerinden biriyle modüle edilerek gönderilir. Bilgisayar tarafındaki diğer uçta benzer bir modem bu modüle edilmiş işareti demodüle ederek bilgisayara tekrar sayısal işaret biçiminde verir. Anlamını Modülatör/DEModülatör kelimelerinin kısaltılmasından alan MODEM gönderilecek sayısal işareti modüle ettiği gibi, diğer uçtan gelen modüle edilmiş işareti de demodüle etmektedir.

İletişim hızı modülasyon yönteminin türüne ve hattın band genişliğine bağlıdır. Örneğin aynı anda her iki yönde iletişimin yapıldığı full-dupleks çalışmada maksimum iletişim hızı 300 bps (bps: saniyedeki bit sayısı) tir. İletişimin belli bir anda yalnızca bir yönde yapıldığı half-dupleks çalışmada ise bu hız iki katına çıkar.

Paralel bilgi baytlarıyla işlem gören bilgisayarlar da seri veri aktarımı senkron ya da asenkron şekilde UART ya da USART'larla gerçekleştirilir. Bunlar paralel bitlerden oluşan bilgiyi seri biçime çevirirler. Modemlerin ve iletişimin kontrolü, bu seri arayüz adaptörleri saklayıcılarının program kontrolü altında okunması ya da yazılmasıyla yapılır.

Tek bir kırmıkta tüm modem fonksiyonlarının sağlanmadığı modem tümdevrelerinde çevresel devrelerin sayısı tek kırmık modemlere nazaran daha fazladır. Örneğin, 6860 modem tümdevresinin dışında limitör, süzgeçler, eşik dedektörü gibi devrelerin tesis edilmesi gerekir. Duplekser, lokal modemin modülatöründen gelen işareti uzaktaki modeme iletilmek üzere telefon hattına, uzaktaki modemden gelen bilgiyi de telefon hattından alarak modemin demodülatörüne iletilmek üzere alıcı süzgecinin girişine verir. Alıcı süzgeci hatta verilmek üzere modülatörden gönderilen ve duplekser tarafından tamamiyle bastırılmamış olan lokal taşıyıcı işaretini daha da zayıflatır. Bu süzgecin çıkışı limitör ve eşik dedektörünü besler. Limitör tarafından genlikçe sınırlanmış işaret modemin demodülatör kısmına verilir. Eşik dedektörün görevi uzaktaki modemden gelen işaretin genliğinin bir referans gerilimiyle karşılaştırılarak yeteri genlikte bir işaretin gelip gelmediğini modemin içindeki modemin çalışmasını denetleyen kontrol bölümüne bildirmektir. Süzgeçlerin karakteristikleri, modemin originate modemi (haberleşmeyi ilk başlatan modem), answer modemi (originate modeme cevap veren modem) ya da otomatik answer/originate modemi (otomatik olarak hem arayabilen hem de cevap verebilen modem) olmasına göre değişir. Tek kırmık modemlerde ise bütün bu devreler tümdevre içerisinde gerçekleştirilmiştir.

ABSTRACT

The subject of this thessis is to design modem with integrated circuits. To have the knowledge of data communication system with all the system units is necessary to understand modem. Before that, at the beginning of this study, modem types and their classifications under transmission speeds and modilation methods, multiplekusers and data access arangenments are examined.

To make interconnection between modem and micro-computer, ACIA and serial data transfer in microprocessor are investigated. After these, two modems are designed with 6860 and 6946 (single chip).

Finaly, using the MM74HC942, an acoustically coupled modem is designed and set up with Atari 520ST computer.

GİRİŞ

Bilgisayarlar arasındaki haberleşmenin gerçekleşmesini sağlayan modemın incelenmesine önce bu haberleşme sistemine ana hatlarıyla göz atarak başlamak konuyu daha iyi anlamakta yardımcı olacaktır. Bu nedenle, ilk bölümde sistemi oluşturan modem, multiplekser ve veri geçiş tesisatları "veri iletişim sistemi" başlığında incelenmiştir.

Bu bölümün ilk alt bölümünde modemın ne olduğu anlatılmakta, modülasyon çeşitleri ve hızları yönünden modem tiplerinin sınıflandırılması yapılmakta ve modem konusunda kullanılan çeşitli terimlere açıklık getirilmektedir.

İkinci alt bölümde multipleksere değinilmekte ve modemle multiplekser arasındaki bağlantı, çoğullama, iletişim şekilleri ve hızları yönünden incelenmektedir. Bu bölümün son kısmını telefon hattıyla modem arasında bulunan veri geçiş tesisatları konusu oluşturmaktadır.

Modem, bir mikrobilgisayar sistemine bağlandığında bilgisayar tarafında modemın nasıl kontrol edildiğinin ve modem-bilgisayar interfeyzinde kullanılan uçların fonksiyonlarının anlaşılması için, ikinci bölümde "mikroişlemcilerde seri veri aktarımı" incelenmiştir. Bunun için 6850 asenkron seri haberleşme adaptörü üzerinde durulmuş daha sonraki üçüncü bölümde mikrobilgisayar-modem bağlantısının aynı aileden olan 6860 modemi ile nasıl gerçekleştirildiği açıklanmıştır.

Dördüncü bölümde önce tipik bir modem olan 6860 modemının nasıl çalıştığı açıklanmıştır. Daha sonraki bölümlerde bu modemın modem sistemini meydana getiren çevresel devreleri anlatılmış ve answer, originate ve otomatik answer/originate modem tasarımları yapılmıştır.

Beşinci bölümde 6946 tek kırmık modemi ile otomatik answer / originate modem tasarımı yapılmış ve nasıl çalıştığı açıklanmıştır.

Altıncı ve son bölümde önce 74HC942 modem kırmığının mimarisi üzerinde durulmuş, daha sonra bu tümdevreyle akustik kuplörlü modem tasarımı yapılmıştır.



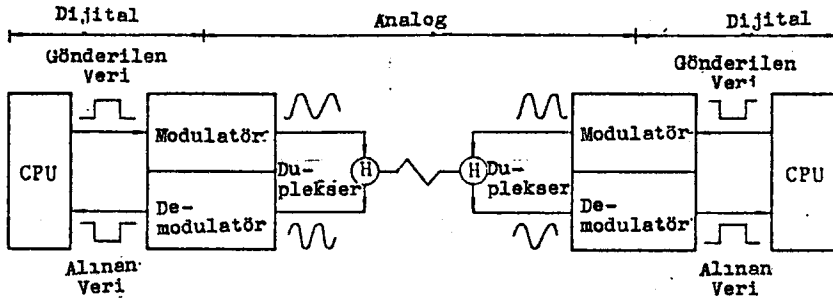
1. VERİ İLETİŞİM SİSTEMİ

Sayısal bilgi şebekeleri telefon şirketleri tarafından sağlanan ses iletim hatlarını kullanırlar. Bu hatlar analog ya da ses işaretlerini iletmek için tasarlandıklarından, terminallerden ya da bilgisayardan gönderilen sayısal darbeleri doğrudan taşımaya uygun değildirler. Bu nedenle ses şebekesini bir sayısal şebeke olarak kullanmayı sağlayacak ek teçhizatlar tesis edilmelidir. Ayrıca birçok terminali bir tek telefon hattına bağlayan düzenlerle, maliyet ve ödenmesi gereken aylık hat kirası bedeli oldukça azaltılabilir.

Ek teçhizatın üç ana bölümü ; Modem, Multiplekser ve veri geçiş düzeni (DAA - data access arrangement)dir. Şimdi, teçhizatın bu üç bölümü tek tek ele alınacaktır.

1.1. Modem

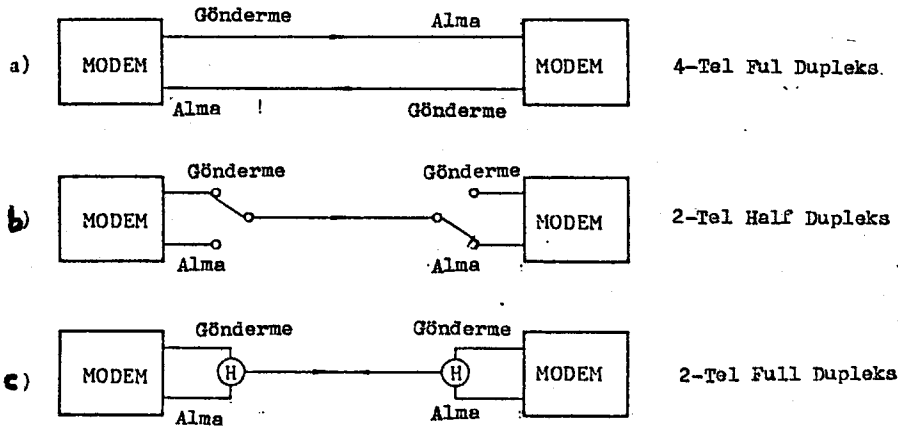
Modemler, mevcut olan telefon hatları üzerinden sayısal veri haberleşmesi yapabilmek için gerçekleştirilmiştir. Ses frekans bandına göre tasarlanmış telefon hatları dijital bilgiyi doğrudan iletmeye uygun değildir. Bu hatlarda sayısal haberleşme yapabilmek için modülasyon ya - pılması gerekir. Anlamını MODülatör / DEModülatör kelimelerinin kısaltılmışından alan MODEM gerekli olan modülasyon işlemini yaptığı gibi, veriyi diğer uçta tekrar sayısal olarak elde etmek için demodülasyon işlemini de yapar. Şekil 1.1.-1'de tipik bir modem sistemi gösterilmiştir. Burada duplekser, modülatörden gelen işareti telefon hattına, telefon hattından gelen işareti de demodülatöre iletir.



Şekil 1.1.-1 Tipik Modem Sistemi

1.1.1 - Modem Haberleşmesi Sistemleri

Modem haberleşmesi sistemleri öncelikle çalışma modlarına göre çeşitlere ayrılır. Bunlardan biri full-dupleks diğeri de half-dupleks sistemidir. Telefon hattı 2-telli sistem olduğundan full-dupleks ve half-dupleks terimleri genellikle bu iki telli sistem için kullanılır. İletim kanalı olarak 4-telli hat da kullanılabilir. Fakat bu durumda iki telefon hattına ihtiyaç duyulur ve hat maliyeti artar. Bu çalışma modu çeşitleri Şekil 1.1.1-1'de gösterilmiştir.



Şekil 1.1.1.-1 Modem Haberleşmesi Sistemleri

Bilgisayar haberleşmesinde verilerin iki yönde de transferi gerekmektedir; yani , iki nokta arasında yapılan veri iletişiminde, her iki nokta da zaman içinde hem alma hem gönderme işlemi yapar. Veri iletişiminin aynı anda her iki yönde olabilmesi full-dupleks iletişim yapıldığını, bir anda sadece bir yönde olabilmesi half-dupleks yapıldığını gösterir. Half-dupleks tekniğinde iletişim yönünü değiştirmek için belli bir süre gerekmektedir. Bu süre bilgisayar için çok uzun sayılabileceğinden ve programlama sırasında özel dikkat gerektireceğinden, çok gerekli olmadığı terminal işleminde dahi full-dupleks iletişim kullanılmaktadır. Uydu aracılığı ile haberleşmede uydunun yeryüzünden uzaklığı (43.500 km) yüzünden hattın temizlenerek haberleşmenin ters yöne çevrilmesi kabul edilemeyecek kadar uzun süre almaktadır. Bu nedenle uydu aracılığı ile haberleşmede full-dupleks iletişim zorunludur.

1.1.2- Modem Tipleri ve MODülasyon /DEMODülasyon Metodları

Modemler, iletişim hızlarına göre de sınıflandırılır. Modem hızları 300 bps (saniyedeki bit sayısı) ten 9600 bps arasındadır. Düşük hızlı modemlerin hızı 1800 bps'e kadardır ve frekans kaymalı anahtarlama modülasyon metodunu kullanırlar. Orta hızlı modemlerde faz kaymalı anahtarlama ve yüksek hızlı modemlerde ise QAM (phase quadrature amplitude modulation) metodu kullanılır.

Modemlerle ilgili standartlar belirlenmiştir. Bunlar Avrupa ve Amerika standartlarına göre sırasıyla CCITT ve BELL standartlarıdır. Tablo 1.1.2-1'de bu standartlara göre modemlerin iletişim hızları ve modülasyon sistemleri gösterilmiştir.

Veri Oranı	Modülasyon	Baud Oranı	Taşıyıcı Frekansı	Band Genişliği	Senkronizasyon	Ekü-layzır	CCITT V-serisi	Benzer BELL Standardı
300 bps	FSK	300 baud	1080±100Hz 1750±100Hz	300Hz	Asenkron Full Dupleks	Sabit	V.21	103
1200	4-faz PSK	600	1200Hz 2400Hz	1200Hz	Senkron/Asenkron Full Dupleks		V.22	212
1200	FSK	1200	1700±400Hz	1200Hz	Asenkron Half Dupleks		V.23	202
2400	4-faz PSK	1200	1800Hz	1200Hz 3dB düşümü	Senkron Half Dupleks	Otomatik	V.26 V.26 bis	201
4800	8-faz PSK	1600	1800Hz	1600Hz 3dB düşümü			V.27 V.27 bis V.27 ter	208
9600	16-faz QAM	2400	1700Hz	2400Hz 3dB düşümü			V.29	209

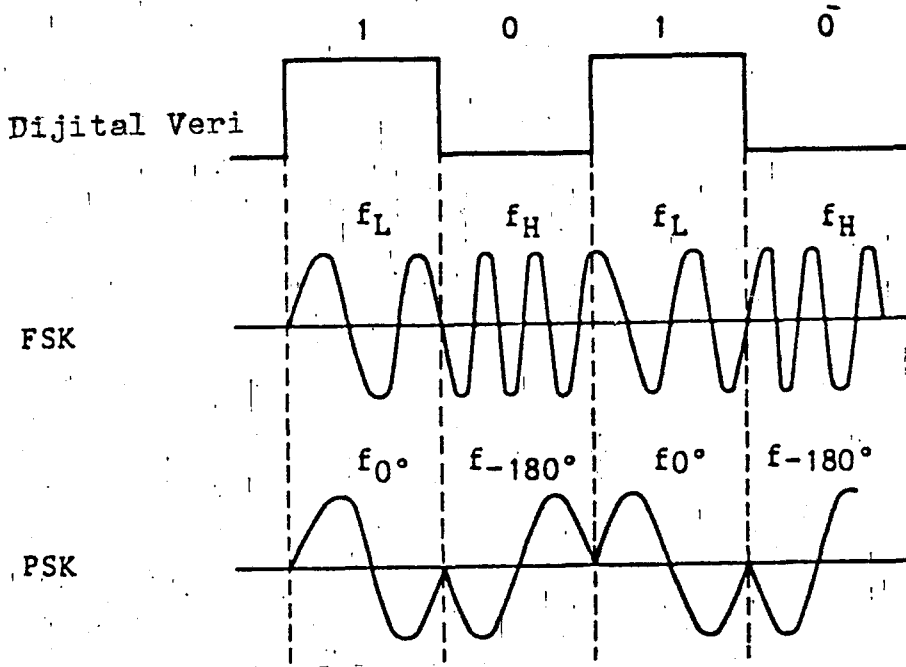
Tablo 1.1.2.- İletim Hızları ve Modülasyon Sistemleri

Şekil 1.1.2.-1'de faz kaymalı anahtarlama (PSK) ve frekans kaymalı anahtarlama (FSK) nın çalışma prensipleri çizilmiştir. FSK modülasyonu sisteminde lojik bilgi işaretleri "1" ve "0" ayrı frekanslara karşılık gelir; örneğin, "1" düşük frekansla (F_L), "0" yüksek frekansla (F_H) modüle edilir.

PSK sisteminde frekans sabit tutulur ve binari "0"a 0 derece, binari "1" e -180° atanarak modülasyon gerçekleştirilir. QAM ise PSK ve genlik modülasyonunun bileşiminden meydana gelen biraz daha kompleks bir sistemdir. Tablo 1.1.2-2 de FSK ve PSK modülasyonları için tayin edilmiş frekanslar ve fazlar gösterilmiştir.

Modem modülasyon sistemleri gözönüne alındığında modülasyon oranı (baud hızı) ve taşıyıcı frekansı üzerinde konuşmak gerekir. FSK sisteminde iletişim hızı ve modülasyon oranı birbirine eşittir. Çünkü taşıyıcı frekansı lojik-1 ve lojik-0'a birebir karşılık düşer. İki bilgi digitine dört faz açısının atandığı 4-faz PSK sisteminde ise modülasyon oranı iletişim hızının yarısı olur. Örneğin 4-faz PSK sisteminde (1200 bps) modülasyon oranı 600 baud'dur.

Full-dupleks çalışmada haberleşmenin yapıldığı uçlardaki answer ve originate adı verilen modemlerin her ikisi de telefon hattına aynı anda veri gönderir. Burada originate modemi haberleşmeyi ilk başlatan yani diğer uçtaki modemi (answer modemi) haberleşmek için telefon hattı üzerinden çağıran modemdir ; diğer bir deyişle haberleşmenin kaynaklandığı uçtaki modemdir. Answer modem ise originate modeme cevap veren modemdir. Aynı anda haberleşme yapılması için (full-dupleks) telefon hattı iki frekans bandına ayrılmıştır. Answer modemi üst frekans bandını, originate modemi ise alt frekans bandını kullanır. İşaretin bozulmadan iletimi için bu frekans bandı eğrilerinin birbiri içine girmemesi gerekir. Bu nedenle FSK sisteminde izin verilebilecek en fazla modülasyon oranı 300 baud'dur.



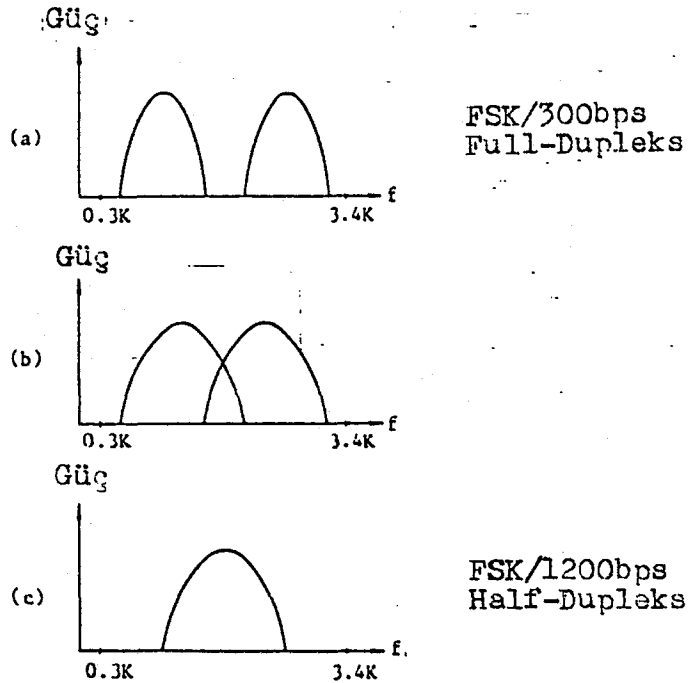
Şekil 1.1.2.-1 Modülasyon Dalga Biçimleri

FSK (300 bps)				4-faz PSK (1200 bps)				
MOD	İletilen Veri biti	CCITT V.21	Bell 103	Taşıyıcı Frekansı	Veri biti çifti	CCITT V.22		Bell 212A
						MOD 1-4	MOD 5	
ORIGINATE	Mark "1"	980Hz	1270Hz	2400Hz 1200Hz	0 0	90°	270°	90°
	Space "0"	1180Hz	1070Hz		0 1	0°	180°	0°
ANSWER	Mark "1"	1650Hz	2225Hz		1 0	180°	0°	180°
	Space "0"	1850Hz	2025Hz		1 1	270°	90°	270°

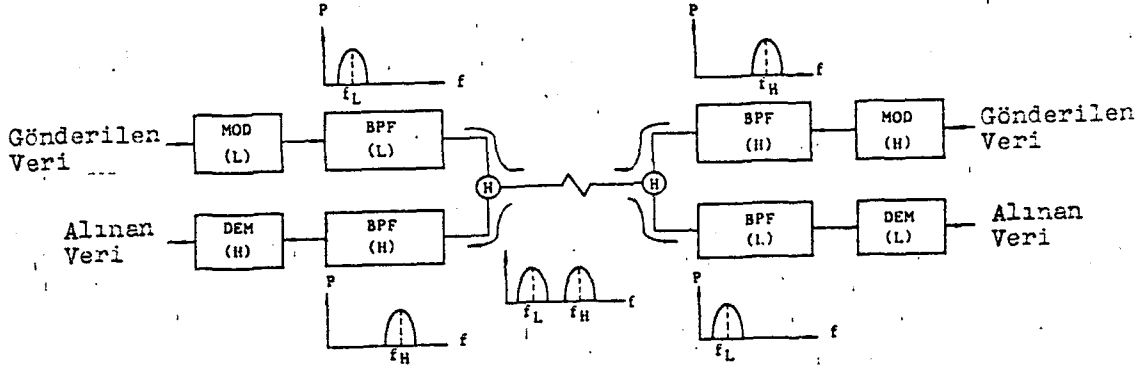
Tablo 1.1.2.-2 Analog değerlere karşılık
Dijital bilgi

Örneğin Tablo 1.1.2.-2 de CCITT V.21 protokolunda, originate modeminde işaret seviyesinde (mark) frekansın aldığı değer 980 Hz, boşluk seviyesinde (space) ise 1180 Hz dir. Eğer modülasyon oranı 1200 baud olsaydı Şekil 1.1.2-2-(b) de görüldüğü gibi her iki uçtan gönderilen işaretler birbirine karışmış olacaktır. Bu nedenle 1200 baud FSK sisteminde full-duplex haberleşme yapılamaz. Şekil 1.1.2.-3'de full-duplex haberleşme sistemi özetlenmiştir. Full-duplex uygulamada modemin kalitesini belirlemenin bir yolu modemin minimum alma seviyesi (- 49 dBm) ve maksimum gönderme seviyesi (0 dB) durumu altında gönderilen ve alınan işaretlerin karışmasından meydana gelen distorsiyon durumudur. Kaliteli bir modem bu şartlar altında % 7 distorsiyon gösterir. Böyle bir modem alınan darbe ve gönderilen darbeyi, alınan darbe gönderilen darbeden 250 defa daha zayıf olmasına rağmen ayırdedebilmelidir.

Yüksek hızlı modem kullanmak, hat maliyetini arttırmadan tesisatın imkân verdiği ölçüde daha fazla bilgi trafiği meydana getirerek reel bir tasarruf sağlar. Bununla birlikte, modemin daha yüksek hızlı olması meydana gelebilecek olan hatalara hassasiyeti arttırır. Bu durum, doğru mesajı elde etmek için hataları düzeltme tesisatının maliyetini yükseltir ve hata durumunda tekrar haberleşmede zaman kaybına neden olur.



Şekil 1.1.2. - 2 Ses frekans bandının bölüşümü



MODEM-I
Gönderme-L Bandı
Alma - H Bandı

MODEM II
Gönderme- H Bandı
Alma - L Bandı

Şekil 1.1.2. - 3 Full Dupleks haberleşme sistemi

1.2. Multiplexler

Multiplexler, birçok terminalden gelen işaretleri uzaktaki bilgisayara bir tek telefon hattından iletmek için toplar. Bilgisayar bölgesindeki başka bir multiplexer iletim hattından gelen işaretleri, uzaktaki ilgili terminalden gelen bitler ya da karakterlerden biri olan sayısal dizilere ayırır.

Multiplexlerle yapılan çoğullama telefon hattı kira bedelini düşürmek içindir. Zaman bölüşümlü çoğullama ya da frekans bölüşümlü çoğullama şeklinde olur. Frekans bölüşümlü çoğullamada, telefon hattının halen yaygın olan hatlarda 300 Hz den 3000 Hz'e kadar olan band genişliği ayrı frekans dilimlerine bölünür. Her bir veri kanalına bir frekans dilimi ayrılır. Frekans bölüşümlü çoğullama normalde

birkaç terminal bulunan ve ileride terminal sayısını arttırma zorunluluğu duyulmayacak uygulamalarda kullanılır. Genel olarak frekans bölüşümlü çoğullama düşük hızlı terminallerde asenkron olarak bilginin iletiminde uygulanır ve hepsi bir tek telefon hattı üzerinden, telefon hattının band genişliği içerisinde kalan 110 bps hızında 16 kanal ya da 150 bps hızında 8 kanalın haberleşmesinde işlem görebilir.

Zaman bölüşümlü çoğullama, hattın tüm band genişliğini kullanır, fakat her bir bilgi kanalını senkronizasyon işaretinin belirlediği zaman dilimine ayırır. Burada, çoğullama, birbirinden ayrı düşük hızdaki işaretleri birleştirir ve bu işaretlerden hat üzerinden iletilerek haberleşmek üzere bir yüksek hızlı bitler topluluğu meydana getirir. Haberleşme senkron modemler aracılığı ile gerçekleştirilir.

Zaman bölüşümlü çoğullamada farklı kanallardaki verilerin birleştirilmesinde bit ya da karakter ilâve edilmesi şeklinde iki metod kullanılır. Bit ilâve etme metodunda her bir kanaldan bir bit alınır ve bitler birleştirilerek bir kelime olarak iletilir; daha sonra bir sonraki bit örneklenir ve iletilir ve böylece işleme devam edilir. Bu kelimeler alıcı uçta orijinal mesajı oluşturmak üzere tekrar düzenlenir. Karakter ilâve etme metodunda her bir kanaldan bir karakter örneklenerek gönderilir ve alıcı uçta orijinal mesajı elde etmek için tekrar düzenleme yapılır.

Karakter ilâve edilmesi bit ilâve edilmesinden daha verimlidir ve genelde her ne kadar maliyeti arttıırırsa da tüm veri iletişim sisteminin maliyetinin biraz fazlasıyla daha büyük kanal verimi sağlar. Genel olarak konuşulursa iletişim şebekesinde elektriksel değişim sonucu (bir devrenin açılıp kapanması) bir hata meydana geldiğinde senkronizasyonun tekrar sağlanması süresi bit ilâve etmeli çoğullama da daha fazla olur. Karakter ilâve etmeli çoğullama da ise

bu tür hatalara duyarlılık daha azdır. Formatlaması ve daha az senkronize etme biti gerektirdiğinden iletilen mesajın daha uzun olabilmesi nedeniyle karakter ilâve etme yöntemi daha verimlidir. Bununla birlikte bozulan senkronizasyonunun tekrar sağlanması daha uzun zaman alır.

Multiplekser seçiminde, haberleşme şebekesinde farklı tiplerde terminalin bulunup bulunmadığını bilmek önemlidir. Eğer farklı tiplerde terminaller varsa, multiplekser, değişik hızlarda ve kodlardaki terminallerden giriş yapabilmelidir. İdeal olarak, bir multiplekser, Baudot, IBM ve ASCII kodlarıyla ve belirli terminal hızları olan 75, 110, 134.5 ve 150 bps de iş görebilmelidir. Ayrıca multipleksere girmeden önce herhangi bir değişiklik yapmaya gerek duyulmamalıdır.

Normal olarak, bir multiplekserin her bir saniyede işleyebileceği bit sayısı toplamı modemin belirli ölçüdeki iletim hızına eşit ya da küçük olabilir. Böylece aynı tipteki birçok terminal çoğullanabilir, ya da birkaç farklı tipte terminal multiplekser içinde aralarında karıştırma yapılabilir. Örneğin ASCII kodlu 8 tane 300 bps'lik terminal 2400 bps'lik hatta çoğullanabilir; ya da özel teknikler kullanılarak 8 tane 110 bps ASCII terminali ve 8 tane 134.5 bps terminali aralarında karıştırılarak aynı hatta verilebilir.

1.3. Veri Geçiş Düzenleri

Veri geçiş düzenleri (Data Access Arrangements, DAA) kullanıcının kullanacağı modemin telefon hattına bağlanmasını sağlar. Ya manuel originate/answer tipindedir ya da genelde kullanılan otomatik originate/answer dir. Manuel DAA'da veri iletişimi sağlamak üzere modemi telefon hattına bağlamak için operatörün müdahalesi gereklidir. DAA, işlemini gerçekleştirmek ve telefon hattına bağlı diğer teçhizatlardan modem devresini korumak için muhafaza tertibatını ve elektriksel kontrolleri içerir.

Manuel DAA'lar uzaktaki modemi arayabilirler ve uzaktaki modemden gelen aramaya cevap verebilirler. Böyle üniteler tesisat için hardware olarak gerçekleştirilmişlerdir.

Akustik bağlayıcılar, manuel veri geçiş teçhizatlarının bir bölümünü oluştururlar. Akustik bağlayıcıların bir avantajı portatif olmalarıdır. Modemler hardware olarak akustik kuplörlerle bağlanır. Telefon aparatı uzaktaki terminal ya da bilgisayarla bağlantıyı sağlar. Bilgisayar telefon hattına girdiğinde telefon ahizesi bağlayıcının beşiğine (akustik yuva) yuvalanır. Daha sonra sayısal işaretler modem tarafından tonlara dönüştürülür; bu ses tonları telefon ahizesinden geçerek hatla verilir.

Veri geçişi en gelişmiş şekilde /otomatik originate / answer veri geçiş düzenleriyle olur. Bunlar gerekli teçhizatları içerirler ve çağırma ya da cevap vermeyi otomatik olarak yaparlar.

2. MİKROİŞLEMCİ SİSTEMDE SERİ VERİ AKTARIMI :

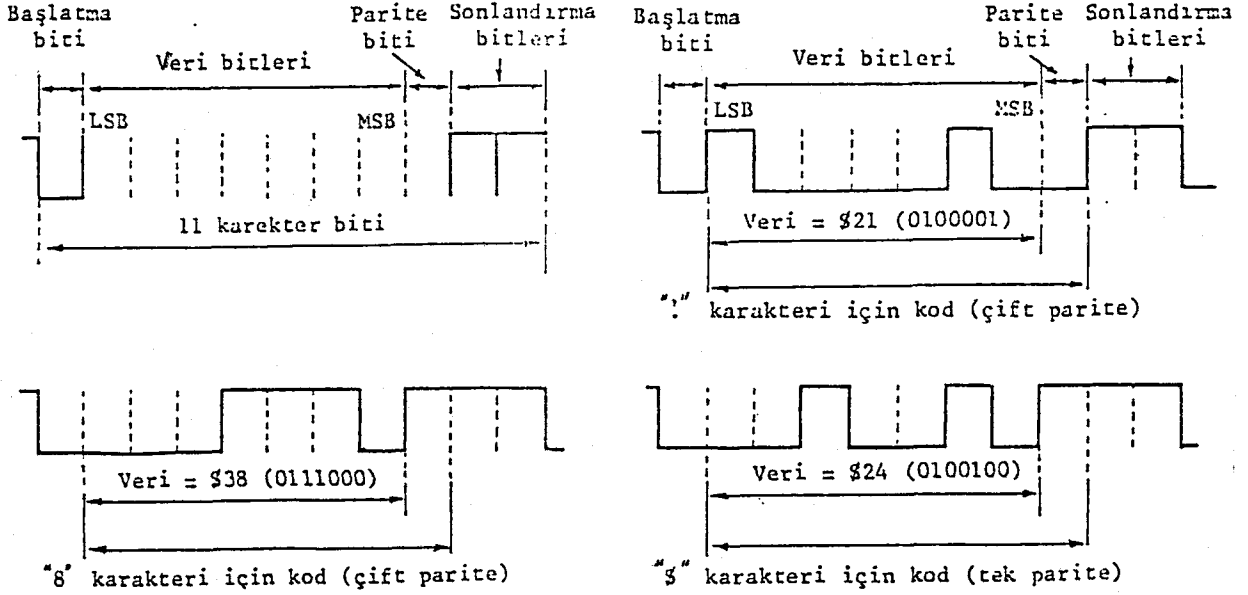
Bir mikroişlemci sisteminde, mikroişlemci ile teletype, ekran, terminal v.s. gibi çevre birimleri arasındaki veri aktarımı 8 bitlik data taşıtı üzerinden bayt bayt yapılıyorsa buna paralel veri aktarımı denilir ve senkronizasyonu sistem saati ile sağlanır. Birimler arasındaki uzaklık arttıkça gerek iletişimde hata olma olasılığı, gerekse 8 tel kullanımı ekonomik olmaktan çıkacağından paralel aktarım yerine seri veri aktarımı tercih edilir. Bu tür bir aktarımda veri bitleri tek bir hat üzerinden bit bit sıra ile, senkron veya asenkron olmak üzere iki şekilde gönderilir.

Birimler arasındaki uzaklığın 300-400 metreyi aştığı durumlarda bu seri sayısal işaret bir MODEM aracılığı ile ses tonlarına değiştirilir ve iletişim hattı olarak bir telefon devresi kullanılır.

Aşağıda modemin bilgisayara bağlantısını ve bu bağlantı meydana getirilirken modemin ilgili uçlarının fonksiyonlarını daha iyi anlamak için örnek olarak 6800 temelli sistemlerde asenkron veri aktarımı anlatılacaktır. Asıl konu modem olduğu ve modemle bağlantı biçimleri benzer olduğu için senkron veri aktarımı birimi üzerinde durulmayacaktır.

2.1. Asenkron Veri Aktarımı

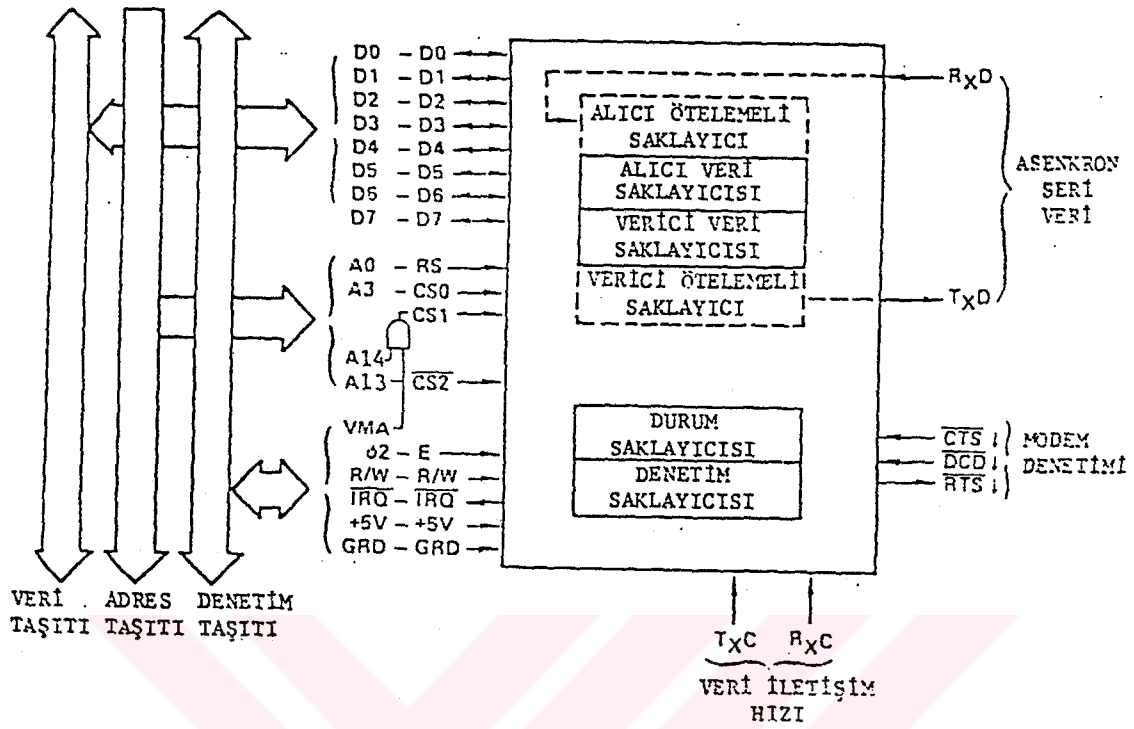
Seri veri aktarımı genellikle asenkron bir şekilde gerçekleştirilir. En yaygın olarak kullanılan format (kodlama) ASCII (American Standart Code for Information Interchange - Bilgi Alışverişi için Amerikan Standart Kodu) kodudur. Bu kodda karakter için 7 bit kullanılır. Hat üzerinden herhangi bir verinin gönderilmediği durumlarda hat "1" düzeyinde tutulur. Bir karakterin başlangıcı hattın bir bitlik süre için "0" düzeyinde tutulması (BAŞLATMA biti) ile belirlenir. Daha sonraki 7 bit gönderilen karakterin kodudur. 7 bit ile kodlanabilecek 128 ayrı karakter, büyük ve küçük A'dan Z'ye harfler, 0-9 arası rakamlar, noktalama işaretleri ve matematiksel işaretlerle çeşitli kontrol işaretlerini (boşluk, satır aralıkları, v.b.) içerir. Dokuzuncu bit ise parite bitidir. Kullanılan paritenin tek veya çift olmasına göre bu bit de "1" veya "0" olur. (Tek paritede karakterdeki "1" düzeyindeki bitler sayısı, parite biti de dahil olmak üzere, tektir. Çift paritede ise "1" ler sayısı çift olur). Daha sonra 1, 1.5 veya 2 bitlik daima "1" düzeyinde olan SONLANDIRMA bitleri (stop bits) gelir. 110 baudluk iletişim hızında iki sonlandırma biti kullanılır. Böylece bir karakter, başlatma, parite ve sonlandırma bitleri ile birlikte 11 bitden oluşur. Dolayısıyla da saniyede gönderilen karakter sayısı 10 olur. 300 baudluk iletişimde ise bir sonlandırma biti kullanılır, böylece saniyede 30 karakter gönderilebilir. Şekil 2.1.-1'de çeşitli örnekler verilmiştir. Burada veri bitlerinin 5-8 arasında değiştiği ve parite bitinin kullanılmadığı kodlama türleri olduğunu da belirtmek gerekir.



• Şekil 2.1.-1. ASCII kodlamaya bazı örnekler

2.1.1. MC 6850 ACIA

6800 ailesi kullanılan sistemlerde seri veri aktarımı 6850 ACIA (Asynchronous Communication Interface Adapter) ile gerçekleştirilir. Bir mikroişlemcinin veri taşıtından aldığı paralel veriyi TTY, CRT, yazıcı veya MODEM gibi çevre birimlerine seri biçimde aktarabilen veya bu birimlerden aldığı seri bilgiyi mikroişlemci taşıtına paralel şekilde verebilen bu birim UART (Universal Asynchronous Receiver Transmitter - Evrensel Asenkron Alıcı Verici) olarak da bilinir. Şekil 2.1.1.-1'de mikroişlemci taşıtına bağlantı biçimi ve saklayıcıları gösterilmiştir. 6850 ACIA'da 6 saklayıcı vardır. Bunlardan durum saklayıcısı (Status Register - SR) ve Alıcı Veri Saklayıcısı (Receive Data Register - RDR), sadece okunabilir, Denetim Saklayıcısı (Control Register - CR) ve Verici Veri Saklayıcısı (Transmit Data Register - TDR) ise sadece yazılabilen



Şekil 2.1.1.-1. MC 6850 ACIA

saklayıcılarıdır. Diğer iki saklayıcı Verici Ötelemeli Saklayıcı (Transmit Shift Register - Tx) ve Alıcı Ötelemeli Saklayıcı (Receive Shift Register - Rx) olup verinin paralelden seriye veya seriden paralel forma sokulması bu saklayıcılar aracılığı ile gerçekleştirilir.

Verici Veri ve Verici Ötelemeli Saklayıcıları :

Mikroişlemci gönderilecek olan baytı verici veri saklayıcısına yazar. Eğer ötelemeli saklayıcı boşsa veri buraya aktarılır ve ötelenerek seri şekilde dışarıya verilir. Bir bayt dışarıya ötelenirken bir başka bayt veri saklayıcısına yüklenebilir.

Alıcı Veri ve Alıcı Ötelemeli Saklayıcıları

Dış birimlerden ACIA'ya bilgi alıcı ötelemeli saklayıcı ile alınır. Önce başlatma ve sonlandırma bitleri alınır, geriye kalan ve gerçek veriyi (artı parite bitini) gösteren 8 bit aynı anda paralel olarak alıcı veri saklayıcısına aktarılır. İkinci bir bayt ötelemeli saklayıcı içerisine alınırken veri saklayıcısındaki bilgi mikroişlemci tarafından okunmalıdır. Aksi durumda ACIA bir baytlık bilgiyi kaybeder ve daha sonra açıklanacak olan durum saklayıcısındaki Ezme Hatası (Overrun Error) biti "1" durumuna geçer.

Denetim Saklayıcısı

Gönderilen ve alınan verinin formatını denetler. Aşağıda daha ayrıntılı açıklanmıştır.

Durum Saklayıcısı

Veri alınması veya gönderilmesi sırasındaki durumları içerir. Bu saklayıcı da aşağıda ayrıntılı olarak incelenmiştir.

Şekil 2.1.1.-1'de görülebileceği gibi ACIA birimine ve içerisindeki saklayıcılara (ötelemeli saklayıcılar hariç) ulaşabilmek için üç birim seçme hattı (CS0, CS1 ve CS2) ile R/W (Read / Write) ve RS (Register Select - Saklayıcı Seçme) hatları kullanılır. Denetim saklayıcısı ile durum saklayıcısı aynı adrese programlanır, hangi saklayıcıya ulaşılacağını R/W hattı belirler. Diğer iki saklayıcı ise genellikle bir sonraki adrese programlanır, yine R/W hattının durumu verici ve alıcı veri saklayıcılarından hangisine ulaşılacağını gösterir. Aşağıda RS ve R/W hatlarının durumlarına göre ulaşılacak saklayıcılar gösterilmiştir.

<u>RS</u>	<u>R/W</u>	<u>Saklayıcı</u>
0	0 (Yazma)	Denetim Saklayıcısı
0	1 (Okuma)	Durum Saklayıcısı
1	0 (Yazma)	Verici Veri Saklayıcısı
1	1 (Okuma)	Alıcı Veri Saklayıcısı

Denetim Saklayıcısı

Bu saklayıcının ilk iki biti (CRO ve CRL) alıcı ve verici saatlerinin kaç ile bölüneceğini belirlemek için kullanılır. Örneğin CRO = 1 ve CRL = 0 yapılırsa bu, çalışma saatinin 16 ile bölüneceği anlamına gelir. Dolayısıyla da 300 baudluk bir iletişim hızı için saat frekansının 4800 Hz olması gerekir. Alıcı ve verici için değişik saat girişleri olduğundan veri iletişim hızları farklı yapılabilir. Aşağıda CRO ve CRL'in durumlarına göre fonksiyonları açıklanmıştır.

<u>CRL</u>	<u>CRO</u>	<u>Fonksiyonu</u>
0	0	* 1
0	1	* 16
1	0	* 64
1	1	Ana sıfırlama (Master Reset)

* 1 modu ancak alıcı saati ile veri bitlerinin senkronize edildiği durumlarda kullanılabilir.

CR2, CR3 ve CR4 veri alışverişinin nasıl bir formatta yapılacağını belirler. Örneğin CR2, CR3 ve CR4'ün hepsinin sıfır değeri (000) alması durumunda 7 bit çift parite + 2 sonlandırma biti şeklinde bir format seçilmiş olur.

Veri gönderme durumunda parite bitinin değerinin kullanıcı tarafından belirlenmesine gerek yoktur. Kullanılan pariteye (tek veya çift) göre ACIA parite bitini uygun bir şekilde belirleyip hatta aktarır.

CR5 ve CR6 Verici Kesme Denetimini ve MÖDEM'lerle kullanılan RTS (Request To send - Gönderme İsteği) denetimini sağlar. Örneğin CR5 ve CR6 "1" ve "0" sa Verici Veri Tamponu boşalır boşalmaz ACIA mikroişlemciye (IRQ bağlanmışsa) bir kesme gönderir. Böylece veri aktarımı hızlandırılabilir.

CR7 alıcı tarafın Kesme Etkinleştirme (Receive Interrupt Enable) bitidir. Bu bit "1" ise ACIA, Alıcı Veri Saklayıcısının dolu olduğu zaman veya bir Ezme Hatası veya bir Veri Taşıyıcı Sezme olayında mikroişlemciye bir kesme gönderir.

Durum Saklayıcısı

Durum bilgileri üç kaynaktan alınır; alıcı, verici ve periferel.

Alıcı Durumu :

Bit 0 : RDRF bitidir (Receive Data Register Full - Alıcı Veri Saklayıcısı Dolu) RDRF bitindeki lojik-1 seviyesi verinin Alıcı Veri Saklayıcısına transfer edilmekte olduğuna ve alınmış bilginin ACIA'den okunabileceğine işaret eder.

Alıcı Veri Saklayıcısının okunması durumlarında RDRF durum biti düşük seviyeye (low) iner. DCD (Data Carrier Detect - Veri Taşıyıcı Sezme), girişindeki bir lojik-0 seviyesi

RDRF durum bitini etkinleřtirir. $\overline{DCD}$ giriřindeki lojik-1 seviyesi ya da master sıfırlama durumu $\overline{DCD}$ giriři tekrar lojik-0 seviyesine dnnceye kadar RDRF durum bitini dřk seviyede tutar. Bu durum, $\overline{DCD}$ durum bitinin durumundan bağımsızdır.

Verici Durumu :

Bit 1 :

TDRE (Transmit Data Register Empty - Gnderme Veri Tařıyıcısı Boř) bitidir. Veri yazma emri, veri saklayıcısı dolu durumuna iřaret eden TDRE durum bitinin dřk seviyeye inmesine neden olur. Bir dahili transfer iřareti verici veri saklayıcısındaki veriyi, verici telemeli saklayıcısına transfer eder ve verici veri saklayıcısı boř durumunu gsteren TDRE bitindeki yksek seviyedeki durumu meydana getirir. $\overline{CTS}$ (Clear - To - Send - Gndermeye Hazır) giriři dřk seviyede olduėunda TDRE biti verici veri saklayıcısının o anki durumunu iřaret eder.

Periferal Durumu :

Bit 2 :

$\overline{DCD}$ (Data Carrier Detect - Veri Tařıyıcısı Sezme) bitidir. $\overline{DCD}$ giriřindeki tařıyıcı kaybını iřaret eden bir lojik-1 seviyesi řunlara neden olur: (1) $\overline{DCD}$ durum biti ykseėe ıkar; (2) RDRF biti dřk seviyeye iner; ve (3) alıcı derhal ncelenir. Alıcı kesme etkinleřtirmesi (RIE) oluřtuėu zaman tařıyıcısının kaybı: (1) kesme meydana gelmesine ($\overline{IRQ}$ ıkıřı lojik-0 seviyesine iner) ve (2) $\overline{IRQ}$ durum saklayıcısı bitinin yksek seviyeye ıkmasına neden olur.

Bit 3 :

$\overline{CTS}$ (Clear - To - Send - Gndermeye Hazır) durum

bitidir. $\overline{\text{CTS}}$ durum biti $\overline{\text{CTS}}$ girişinin durumunu sürekli olarak yansıtır. $\overline{\text{CTS}}$ girişindeki bir lojik -1 seviyesi TDRE ve $\overline{\text{IRQ}}$ durum bitlerinin değişmesine mani olacaktır. $\overline{\text{CTS}}$ girişinin, ötelemeli saklayıcıdan transfer edilmekte olan karakter ya da verici veri saklayıcısı içindeki karakter (verici öncelenmemiştir) üzerinde etkisi yoktur. Ayrıca, $\overline{\text{CTS}}$ biti master sıfırlamadan etkilenmez, $\overline{\text{CTS}}$ girişi kullanılmayacaksa toprağa bağlanmalıdır.

Bit 4 :

FE (Framing Error - Çerçeveleme Hatası) bitidir. Çerçeveleme hatası, karakter senkronizasyonunun kaybı, iletim ya da "break" (hep boşluk bilgisinin gelmesi) durumu sonucu meydana gelen ilk stop bitinin yokluğuna işaret eder.

Bit 5 :

OVRN (Overrun Error - Ezme Hatası) bitidir. OVRN durum bitindeki yüksek seviye durumu, bir miktar karakterin alınmış olduğunu fakat alıcı veri saklayıcısından okunmadığına işaret eder. Bu karakter ya da karakterlerin kaybı demektir. Eğer bir ezme durumu varsa veri okuma emri, RDRE ve OVRN durum bitlerini yükseğe çıkarır.

Bir sonraki veri okuma emri RDRE ve OVRN durum bitlerini yüksek seviyeye çıkarır. DCD girişindeki bir lojik-1 seviyesi ya da master sıfırlama OVRN durum bitini sıfırlar ve etkisizleştirir.

Bit 6 :

PE (Parity Error - Parite Hatası) bitidir. Bu bit, parite hatası varsa yüksek seviyeye çıkar. DCD girişindeki lojik-1 seviyesi ya da master sıfırlama PE durum bitini sıfırlar ve etkisizleştirir.

Bit 7 :

$\overline{\text{IRQ}}$ (Interrupt Request - Kesme İsteği) bitidir. $\overline{\text{IRQ}}$ durum bitindeki yüksek seviye daha çalışma sırasında çeşitli durumları yansıtır.

3. MİKROBİLGİSAYAR - MODEM BAĞLANTISI

Bir terminalin, uzaktaki bir terminalle ya da bir merkezdeki esas bilgisayarla bir telefon hattı üzerinden veri haberleşmesinde kullanılan MODEM'kontrolü ACIA tarafından sağlanır. Bu modem örneğin Şekil 3.-1'de görüldüğü gibi bir MC 6860 modemi olabilir. MC 6860 düşük hız modemi kullanılarak 300 bps'e kadar veri iletişimi sağlanabilir. Bu modem hakkındaki bilgi bir sonraki bölümde ayrıntılı olarak verilecektir.

Tipik bir sistem, bir lokal modem ve uzakta bunun benzeri bir modemden meydana gelir. Lokal modem, ACIA dan gelen sayısal veriyi telefon hattına iletilmesi için analog biçime çevirir. Benzer şekilde, uzaktaki modem tarafından alınan analog veri ACIA dan geçerek mikrobilgisayar sistemi tarafından kullanılabilmesi için tekrar sayısal biçime çevrilir.

MC 6860 otomatik bağlanma imkânı vermediğinden telefon kanalı manuel olarak ya da harici otomatik bağlama tesisatından geçilerek tesis edilmelidir. Telefon kanalı düzenlendikten sonra lokal modemle uzaktaki modem arasındaki el sıkışma (handshaking) işlemi aşağıda anlatılacağı gibi olur.

Program kontrolü altında modemin DTR (Data Terminal Ready - Veri Terminali Hazır) girişine bağlanmış ACIA'nın RTS (Request - to - Send - gönderme isteği) çıkışı vasıtasıyla lokal modem etkinleştirilir. Uzaktaki modem çağırma zilini (telefon zili) sezinlediğinde lokal modeme el sıkışma taşıyıcı frekansı gönderir. Uzaktaki modemin taşıyıcı frekansı lokal modem tarafından seziildiğinde lokal modem kendi CTS (Clear - to - Send - Göndermeye Hazır) çıkışını etkinleştirir. Modemin CTS çıkışı doğrudan ACIA'nın CTS girişine bağlanmıştır; ve bu girişin durumu, durum biti vasıtasıyla belirlenebilir. Bu nedenle, program kontrolü altında, lokal modemle uzaktaki modem arasındaki el sıkışmanın gerçekleşmesi durum saklayıcısı okunarak sağlanabilir. Modem

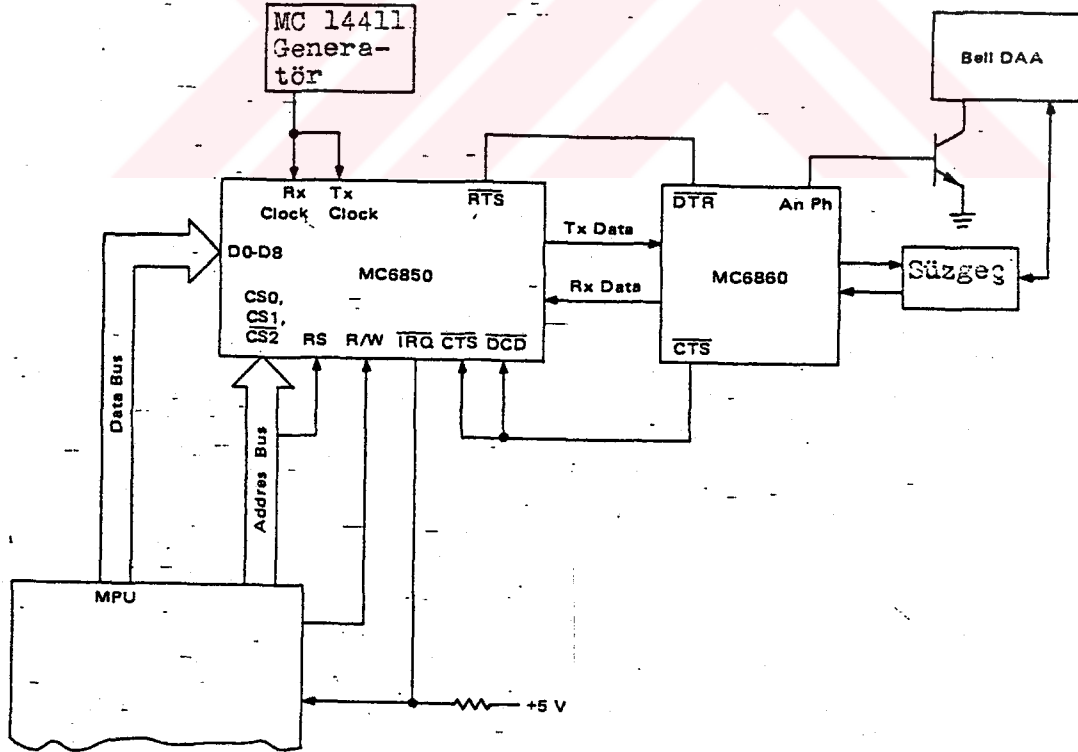
elsıkışması tamamlandıktan sonra, mikrobilgisayar sistemi-
nin program kontrolu altında veri iletişimi yapılabilir.
MC 6860 gibi düşük hız modemi yalnız bir $\overline{\text{CTS}}$ çıkışı imkânı
verdiğinden bu örnekte ACIA'nın $\overline{\text{CTS}}$ ve $\overline{\text{DCD}}$ girişleri
birlikte $\overline{\text{CTS}}$ çıkışına bağlanmıştır (Şekil 3.1.).
Böylece haberleşme linkindeki bir ayrılma ya alıcı ya da
verici sabrotinlerinde belirlenebilir.

Orta hızdaki modem sistemleri $\overline{\text{CTS}}$ ve $\overline{\text{DCD}}$ girişlerini
birbirlerinden bağımsız olarak kullanabilirler. Dört telli
sistemde $\overline{\text{CTS}}$ girişi yalnızca göndermenin yapıldığı hat çift-
tinin durumunu, $\overline{\text{DCD}}$ girişi yalnızca alıcıyla ilgili hat
çiftinin durumunu gösterir. Ayrıca, dört telli sistemde bir
hat çiftinde kanal düzenlenmesinin bozulması diğer hat çift-
tindeki iletimi engellemez.

Düşük ya da orta hız modemlerinde son karakterin tü-
mü uzaktaki modem tarafından alınıncaya kadar ACIA'nın $\overline{\text{RTS}}$
çıkışı lojik-1 seviyesine çıkmayacaktır. Bununla birlikte
ACIA, tam anlamıyla, yüklenmiş olan son karakterin tamamıyla
transfer edildiğini, bu durumda modemin etkinsizleştirilebi-
leceğini belirtmez. Bunu yapmak için ACIA'ye bir yapay
(dummy) karakter yüklenebilir ve yapay karakterin ötelemeli
saklayıcıya transfer edilmekte olduğunu gösteren verici veri
saklayıcısı boş durumu için durum saklayıcısı okunabilir. Bu
son karakterin stop bitinin yarısının transfer edilmekte ol-
duğunu gösterir. $\overline{\text{RTS}}$ yükseğe alındığında lokal modem etkin-
sizleştirilmiş olur; fakat modemi etkinsizleştirmeden önce
son karakterin uzaktaki modem tarafından okunmuş olduğundan
emin olmak gerekir.

Mikrobilgisayar sistemlerindeki gibi birçok çevre
birimlere açılan sistemlerde daha fazla işlem yapma zamanı
gerekir. Mevcut zaman içerisinde herbir ara birimi devreye
sokmak gittikçe güçleşir. Sistemin verimini arttırmak için

bir yöntem, kesme üreten sistem kullanmaktır. Böyle bir sistemde periferallerin kesme hatları MPU'nun kesme hattıyla her bir periferel MPU'ya kesme gönderebilecek şekilde OR konfigürasyonunda (paralel) bağlanır. Çevresel elemanlardan gelen herhangi bir kesme, MPU'nun o anki komutu işledikten sonra bir kesme adresine atlamasına yol açar. Kesme adresi bir sabrotinin başlangıç adresidir. Bu sabrotinde herbir çevresel elemanın durum saklayıcıları okunur. ACIA durum saklayıcısının D7 inci biti olan IRQ durum biti, bir tek MPU komutuyla (BMI-eksi ise atla) ACIA'nin verici ya da alıcı kısımlarının kesme ürettiği belirlenebilir. ACIA'nin kesme ürettiği belirlendikten sonra TDRE ve RDRF durum bitleri, farklı sabrotinlerde kontrol edilerek kesmenin nedeni belirlenir. İstenirse ACIA'nin kontrol saklayıcısı uygun programlanarak verici ya da alıcı kısımlarından gelebilecek kesmelere engel olunabilir.

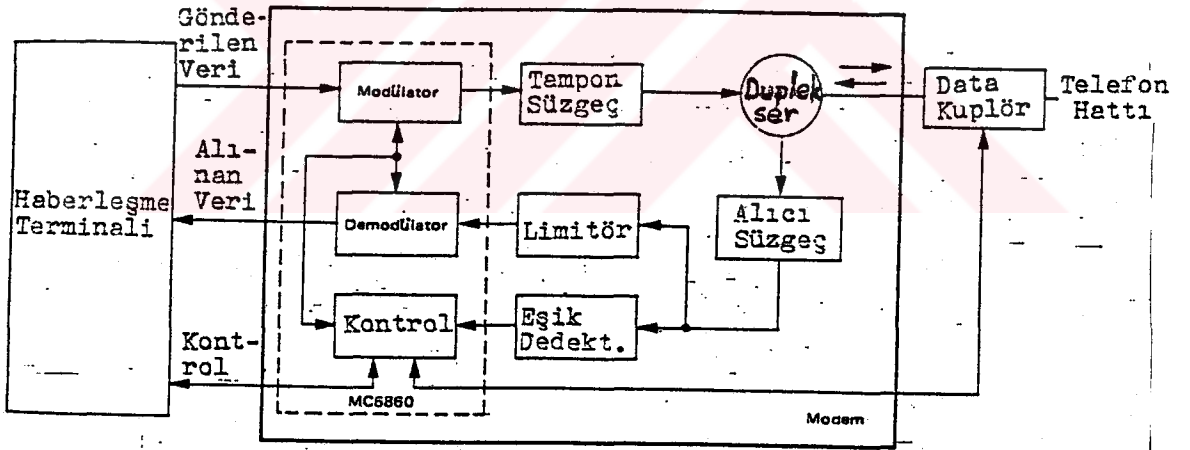


Şekil 3.1. ACIA ve MODEM interfeyzi

4. MC 6860 İLE DÜŞÜK-HIZLI MODEM TASARIMI

MC 6860 tümdevresi, içerisindeki dijital modülatör, demodülatör ve denetimsel kontrol bölümlerinden meydana gelir. Bu tümdevreyle yüksek performanslı, düşük maliyetli 100 serisi tipindeki modemler tasarlanabilir. Şekil 4.1.'de düşük hız modem sistemi blok şeması ve bağlantısı gösterilmiştir.

Bu bölümde, önce tipik bir MODEM tümdevresi olan MC 6860 tümdevresinin çalışması anlatıldıktan sonra çevresel devreleriyle birlikte oluşturulan modemin tasarımı verilecektir.



Şekil 4.1. Düşük hızlı MODEM ve bağlantısı.

4.1. MC 6860'ın Çalışması

Şekil 4.2'de gösterildiği gibi MC 6860 modemi full-dupleks, originate, otomatik cevap verme ve otomatik

, (Originate 1270 Hz., answer 2225 Hz.) karşılık düştüğü frekans kaymalı anahtarlamaadır. Modölatörden çıkan analog işaretin seviyesi, çıkışı 100 kohm'la yüklendiğinde 350 milivoltttur (RMS); bu nedenle 600 ohm'luk hat sistemine bağlanıldığında uygun işaret büyüklüğü elde etmek için dışardan bir tampon bağlamak gerekecektir.

Demodölatör :

Demodölatör bölümü düşük ya da yüksek frekans (answer ya da originate) tonu çiftini alır ve işaret ya da boşluk frekanslarını dijital yarım-kesir sezme (half-cycle detection) yöntemiyle belirleyerek Receive Data (Veri Al) çıkış ucundan lojik-1 ve lojik-0'lar şeklinde terminale ya da bilgisayara verir. Hattan gelen işaret demodölatör taşıyıcı ucuna girmeden önce band sınırlanmış (filtrelenmiş) ya da sınırlanmış (kuvvetlendirilmiş/kırılmış) olabilir. Demodölatör girişine verilen sınırlanmış giriş işareti, bit hatasını düşük tutmak için duty cycle'si % 50 $\pm$ % 4 ve giriş seviyesi TTL uyumlu olmalıdır.

Denetimsel Kontrol :

Denetimsel kontrol bölümü, otomatik cevap verme, yalnızca originate olarak çalışma, başlatılan ayrılma (initiate disconnect) ve otomatik ayrılma (automatic disconnect) gibi çalışma protokolünde belirtildiği şekilde modemler arası el sıkışmanın başlatılmasını sağlar. RS-232 arabaglaşım devreleri kullanıldığında Switch Hook ($\overline{SH}$), Ring Indicator ($\overline{RI}$) ve Answer Phone (AnPh) işaretleri CBT data küplörü ya da $\overline{CBS}$ data küplörüyle doğrudan bağlantıyı sağlar.

Veri terminali kontrolünü sağlayan diğer kontrol işaretleri: Data Terminal Ready ($\overline{DTR}$), Clear-to-Send ($\overline{CTS}$), Receive Break (Rx Brk), Transmit Break ($\overline{Tx Brk}$) ve

Break Release (Brk R) dir. Mod çıkışı, yüksekte veya alçakta olmasına göre, çevresel süzgeç blokunu göndermeye ya da almaya yönlendirir. Bu çıkış anahtarlanabilir süzgeci kontrol eder ve tam otomatik answer/originate modem sistemi oluşturulmasını sağlar. İleride böyle bir tasarım verilecektir.

Şimdi yukarıda üç bölüme ayrılan modemın nasıl çalıştığı anlatılacaktır.

Answer Modu

Zil işaretinin (Ring Indicator - RI) alınmasıyla otomatik cevap verme başlatılır. Bu ya CBS data küplöründen gelen 51 ms'lik düşük seviyedeki işaret, ya da CBT da da küplöründen gelen 20 periyod 20-47 Hz. zil işareti olabilir. Eğer haberleşme terminalinin veri göndermeye veya almaya hazır olduğunu gösteren Data Terminal Ready hattı düşük seviyedeysen Ring İndicatör işaretinin varlığı modemi Answer Modu (cevap verme modu) durumuna yerleştirir ve Answer Phone çıkışı yükseğe çıkar. Bu çıkış, data küplör içerisindeki Off Hook (OH) ve Data Transmission (DA) rölelerini aktif duruma getiren bir transistor anahtarını sürecekte şekilde tasarlanmıştır. Bu modda cevap vermek için 2225-Hz Transmit Carrier (Verici taşıyıcısı) gönderilir. Diğer uçtaki originate modemi (başlatma modemi) 2225-Hz işaretini dedekte eder ve 450 ms gecikmeden sonra (telefon şebekesindeki yankı bastırıcılarını (echo suppressors) etkinsizleştirmek için), gerekli frekans ve genlik düzeyinin karşılandığını belirten lokal cevap verme modemının (answering modem) dedekte edeceği 1270 Hz işaretini iletir.

Genlik eşiğini sezen devre modem kırmığının dışında tesis edilmiştir. Eğer işaret seviyesi uygunsa TD (Threshold Detect) girişi her 32 ms de bir 20 mikro saniye süreyle düşük seviyeye inecektir. 51 ms periyodundan daha büyük eşik süresi varsa, bu alıcı taşıyıcısının kaybını gösterir ve modem hang-up (telefonu kapama) prosedürünü başlatır.

Hang-up, RI işareti alındıktan 17 s sonra meydana gelir. Bu el sıkışmanın tekrar tesis edilmediğini gösterir. El sıkışma süresinde frekans toleransı işaret (mark) frekansından $\pm$ 100 Hz kadar olabilir.

1270 Hz işareti 150 ms süresi kadar alındığında, alınan veride devamlı işaret durumu sona erer ve veri alınmaya başlanabilir. Clear-to-Send (göndermeye hazır) çıkışı, taşıyıcının alınmasından 450 ms sonra düşük seviyeye iner ve lokal modem veri göndermeye başlayabilir (Bak Ek-1, Şekil - 1).

Otomatik Ayrılma

150 ms ya da daha fazla süreyle boşluk frekansı alınırsa modem, alma işleminin bozulduğuna ya da bittiğine işaret eden Receive Break ucunu yükseğe çıkarır. Bu durum, alıcı uçta Break Release komutu kullanıncaya kadar devam eder. Ayrıca, ESS (Enable Short Space Disconnect - Kısa boşluk süresinde ayrılmayı etkinleştirme) ucu düşük seviyede tutulduysa 0,3 s süreyle boşluk alınması ya da ELS (Enable Long Space Disconnect - Uzun süreli boşlukta ayrılmayı etkinleştirme) ucu düşük seviyede tutulduysa 1,5 saniyelik sürekli boşluk alınması durumunda otomatik ayrılma meydana gelir (Bak Ek-1, Şekil-2).

Originate Modu

Switch Hook (SH) emri alındıktan sonra modem originate modu (haberleşmeyi başlatma modu) fonksiyonuna geçer. Eğer DTR (Veri terminali hazır) girişi etkinleştirilmişse (düşük seviyedeysen) modem Answer Phone çıkışını yükseğe çıkarır. Modem, uzaktaki modemden gelecek 2225 - Hz işaretini almaya hazırdır. SH işareti alındıktan sonra 17 s süreyle sürekli olarak 2225 - Hz işareti beklenenecektir. El sıkışma gerçekleşmediğinde ayrılma meydana gelir.

Kabullenilebilir genlikteki 2225 ± 100 Hz işareti 150 ms süreyle alındıktan sonra veri çıkışındaki devamlı işaret durumu (mark durumu) sona erer ve veri alınmaya başlanabilir. 2225 - Hz işaretinin alınmasından 750 ms sonra Clear - to - Send (göndermeye hazır) çıkışı düşük seviyeye alınır (low) ve veri gönderilmeye başlanabilir (Bak Ek-1, Şekil - 3).

Başlatılan Ayrılma

Uzaktaki modeme otomatik olarak kapanmasını (hang up) emretmek için lokal modem tarafından bir ayrılma işareti gönderilir. Bu normal olarak düşük seviyede bulunan Data Terminal Ready ucunu 34 ms süreyle yükseğe çıkarmakla gerçekleştirilir. Enable Space Disconnect ucu düşük seviyede tutulmuşsa lokal modem 3 s süreyle sürekli boşluk işareti gönderir. Uzaktaki modem 3 s den önce ayrılırsa eşik sezme durumunun kaybolması Clear-to-Send durumunun kaybolmasına yol açar.

Eğer ESD ucu yüksekteyse modem 3 s sonra hang-up durumu gerçekleşinceye kadar veri transferi yapar (Bak Ek-1, Şekil-4).

4.2. MC 6860 Tümdevresinin Çevre Devreleri :

Şekil 4.1'de MC 6860 ve onun modem sistemini meydana getiren çevresel devrelerinin blok gösterimi verilmiştir. Şimdi bu devreler tek tek tasarlanacaktır.

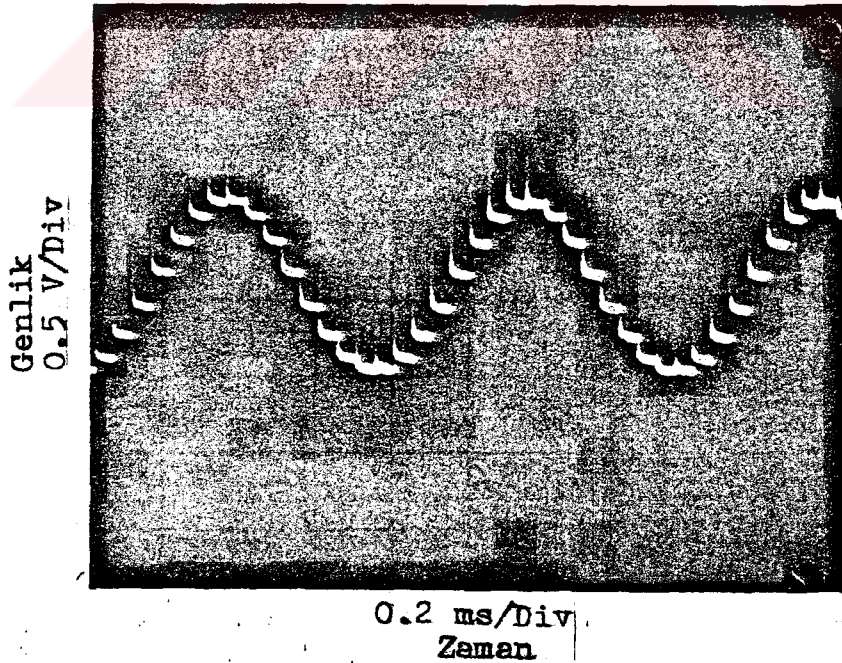
Modülatör - Tampon Bağlantısı

Modemin Transmit Data (Veri Gönderme) girişine verilen İşaret/Boşluk (Mark/Space) bilgisi, iletim için frekans kaymalı anahtarlama işaretine çevrilir. Modülatör çıkışı MC 6860 içerisindeki dijital - analog çeviricisi ile

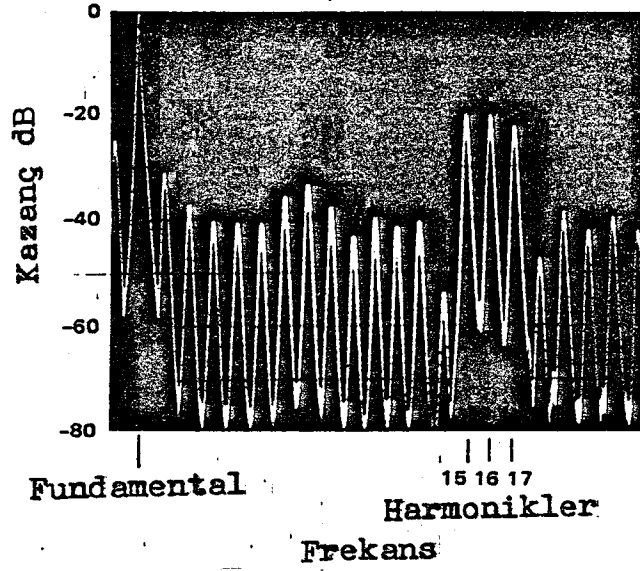
meydana getirilen yaklaşık sinüs dalgası şeklindedir. İşaretin bir kesirinde 8 tane genlik seviyesi vardır. İşaretteki her bir genlik seviyesi basamağı bileşik dalga biçiminin enerjisinin maksimum miktarı temel frekansta taşınacak şekilde optimize edilmiştir. Şekil 4.2.-1'de 1270-Hz gönderme taşıyıcısı ve Şekil 4.2.-2'de de bu işaretin spektrumu gösterilmiştir. İşaretin -30 dB kadar zayıflatılmış ikinci harmoniği vardır.

Modülatör çıkışının empedansı tipik olarak 2 k ohm'dur. Bu çıkışın 100 k ohm dan daha küçük bir empedansla yüklenmesi harmonik distorsiyonu arttıracaktır. Bu nedenle duplekser ve telefon hattı ile empedans uygunluğu sağlamak için bir tampon kuvvetlendirici gerekir. Bu tampon kuvvetlendiriciye, istenirse, uygun işaret elde etmek için süzme işlemi de yaptırılabilir.

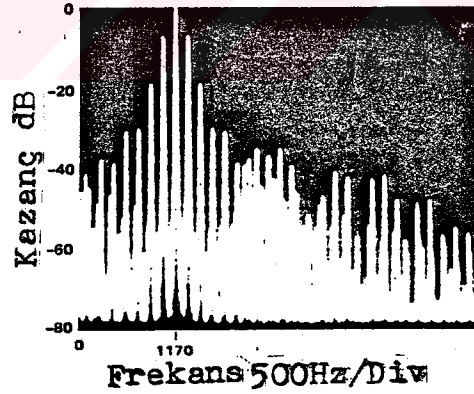
Şekil 4.2.-3'de, saniyede 300 bit hızındaki veri formatının İşaret/Boşluk değişimindeki modülasyon spektrumu gösterilmiştir. Komşu kanala düşen yan band enerjisi ya da



Şekil 4.2.-1 1270 - Hz Sinüs Dalgası



Şekil 4.2.-2 Şekil 4.2.-1'deki Sinüs Dalgasının Spektrumu



Şekil 4.2.-3 İşaret / Boşluk Değişiminde Modülasyon Spekturumu

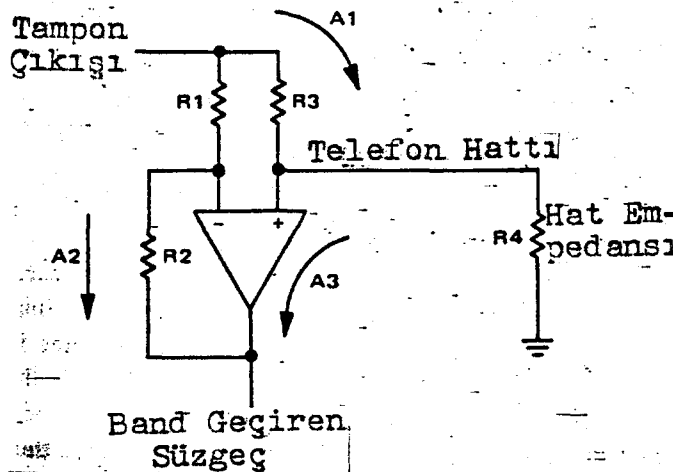
modülasyon miktarı full-duplex çalışmada önem kazanır. Bu durumda yan bantlardaki işaret duplekserden geçerek band-geçiren süzgeç ve limitörü besler. Alınan veri

işareti, limitör girişinde karışma (girişim) seviyesinde bulunacak kadar zayıfsa aşırı faz kayması meydana gelir. Bu nedenle, bu tipteki modemlerde duplekser modülatör tarafından beslenmeden önce süzme işlemi gerekir.

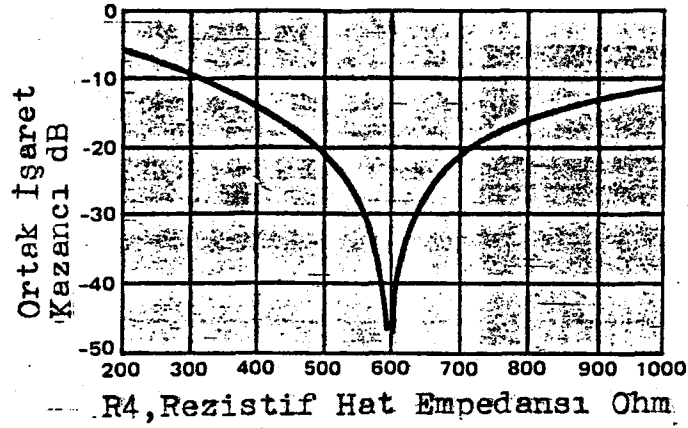
İkinci harmoniğin yol açtığı karışma, yalnızca originate modunda önem taşır. Bu modda, gönderilen işaret düşük bandda bulunur ve bunun ikinci harmoniği, karşılık veren kanalın band genişliği içine ya da yakınına düşer. Half-dupleks çalışmada, veri alındığı sürece veri taşıyıcısı işaret frekansında (1270-Hz) sabit tutulur. Tipik olarak temel frekansın - 30 dB ya da daha fazla altındaki ikinci harmonik (2540-Hz), alıcı süzgeci band genişliğinin hemen yakınına düşer ve ayrıca zayıflatılır. Full-dupleks çalışmada ikinci harmonik ve modülasyon yan bandı hemen hemen aynı miktarda enerjiye sahiptir. Bu arzu edilmeyen enerji zayıflatılmak istenirse süzgeç, aynı zamanda ikinci harmoniğin de zayıflatılmasına yol açan modülasyon yan bandının zayıflatılması için kullanılır.

Duplekser :

Duplekser, modem ile telefon hattında (data kuplöründen geçerek) interfeyz olarak iş görür. Gönderilecek işareti telefon hattına, telefon hattından gelen işareti de alıcı kısmının band geçiren süzgecine iletilmesini sağlar (Şekil 4.2.-4). Şekil 4.2.-4'de gösterilen A_1 , A_2 , A_3 kazanç ifadeleri önemlidir.



Şekil 4.2.-4 Duplekser



Şekil 4.2.-5 Hat empedansına göre ortak işaret zayıflaması.

Modülatör çıkışından telefon hattına olan kazanç;

$$A_1 = \frac{R_4}{R_3 + R_4}$$

dir. Burada R_4 , normal olarak 600 ohm'luk rezistif direnç olan hat direncidir. Hattın uygun sonlandırılması gerektiğinden R_3 , R_4 'e eşit olmalıdır. Bu nedenle

$$R_3 = R_4 = 600 \text{ ohm ve } A_1 = 0,5$$

olur.

Modülatör çıkışındaki tampondan alıcının band-geçiren süzgecine kadar olan kazanç ;

$$A_2 = - \frac{R_2}{R_1} + \left(1 + \frac{R_2}{R_1}\right) \left(- \frac{R_4}{R_3 + R_4}\right)$$

tür.

Lokal modölatörün intermodölasyon etkisini azaltmak için $A_2 = 0$ olması istenir. $R_3 = R_4$ alındığında ;

$$A_2 = 0 = - \frac{R_2}{R_1} + \left(1 + \frac{R_2}{R_1} \right) \frac{1}{2}$$

$$2 \frac{R_2}{R_1} = 1 + \frac{R_2}{R_1}$$

$$2 R_2 = R_1 + R_2$$

$$R_2 = R_1$$

olur. $R_1 = R_2$ alındığında, lokal modölatörden band-geçiren süzgece kadar olan zayıflatma işlemsel kuvvetlendiricinin ortak işaret karakteristiğine bağılı olur. Bu durumda büyük bir yaklaşıklıkla $A_2 = 0$ dır, denilebilir.

Hat empedansı dışındaki diğör empedansların tümü kontrol edilebildiğinden A_2 'yi sıfırlayabilme derecesi hat empedansı değışiminin fonksiyonu olur. Hat empedansının 200 ohm'dan 1000 ohm'a kadar olan değıerlerine göre duplekserin A_2 kazancının değıişimi Şekil 4.2.-5'de gösterilmiştir. Şekilde hat empedansının ideal olarak 600 ohm olması durumunda en büyük zayıflatmanın olduğı görölmektedir.

Telefon hattından band-geçiren süzgeç girişine kadar olan kazanç

$$A_3 = 1 + \frac{R_2}{R_1} = 2 \quad (R_1 = R_2 \text{ olduğunda})$$

dır.

Band Geçiren Süzgeç

Band geçiren süzgeç, uzaktaki modemden gelen işareti kuvvetlendirirken lokal modemden ya da telefon hattından gelen diğer işaretleri zayıflatır. İletim ortamından gelen gürültü, darbeli ya da band sınırlı (gaussian) beyaz gürültü olabilir. İstenen işarettteki en büyük karışma lokal modemden gelmektedir. Bu hem half, hem de full-duplex çalışmada mevcuttur.

Transmisyon ortamı kayıplı olduğundan lokal modemden gönderilen taşıyıcı işaretinin seviyesi alınan işaretin seviyesini aşacaktır. Bu nedenle band geçiren süzgeç lokal taşıyıcılığı kabul edilebilir seviyede zayıflatacak kadar yeterli derecede seçiciliğe sahip olmalıdır.

Band sınırlı beyaz gürültünün etkisini azaltmak için süzgecin band genişliğini azaltmak gerekir. Minimum band genişliğini belirlemek alınacak işaretin karakteristiğine bağlıdır. Gönderilmiş olan işaret alıcı tarafta frekans kaydırmalı anahtarlama şeklindeki işaretin taşıyıcısını ve ilk yan bandını (ilk Bessel fonksiyonu) seçerek elde edilebilir. Saniyede 300 bitlik hızla ve işaret/boşluk değişimli veri formatında ilk Bessel fonksiyonu taşıyıcıdan ± 150 Hz ötede meydana gelir. Diğer tüm veri formatlarının yan bandları ± 150 Hz sınırı içerisindeydir. Buna göre gerekli minimum band genişliği 300 Hz dir.

Band geçiren süzgecin çıkışı limitörü beslediği için süzgecin karakteristiğinde olabilecek dalgacıklar (passband ripple) kritik parametre değildir. Dikkat edilecek bir nokta süzgecin band genişliği boyunca faz kayması lineerliğinin sağlanmasıdır. Süzgeçten geçen tüm frekans bileşenleri aynı gecikmeye uğramalıdır ; yani faz-frekans transfer fonksiyonu lineer olmalıdır. Bu transfer fonksiyonunun eğimi zarf gecikmesi (envelop delay) olarak adlandırılır ve ;

$$T_d = \frac{\emptyset}{f} \cdot \frac{1}{360} \text{ derece/devir}$$

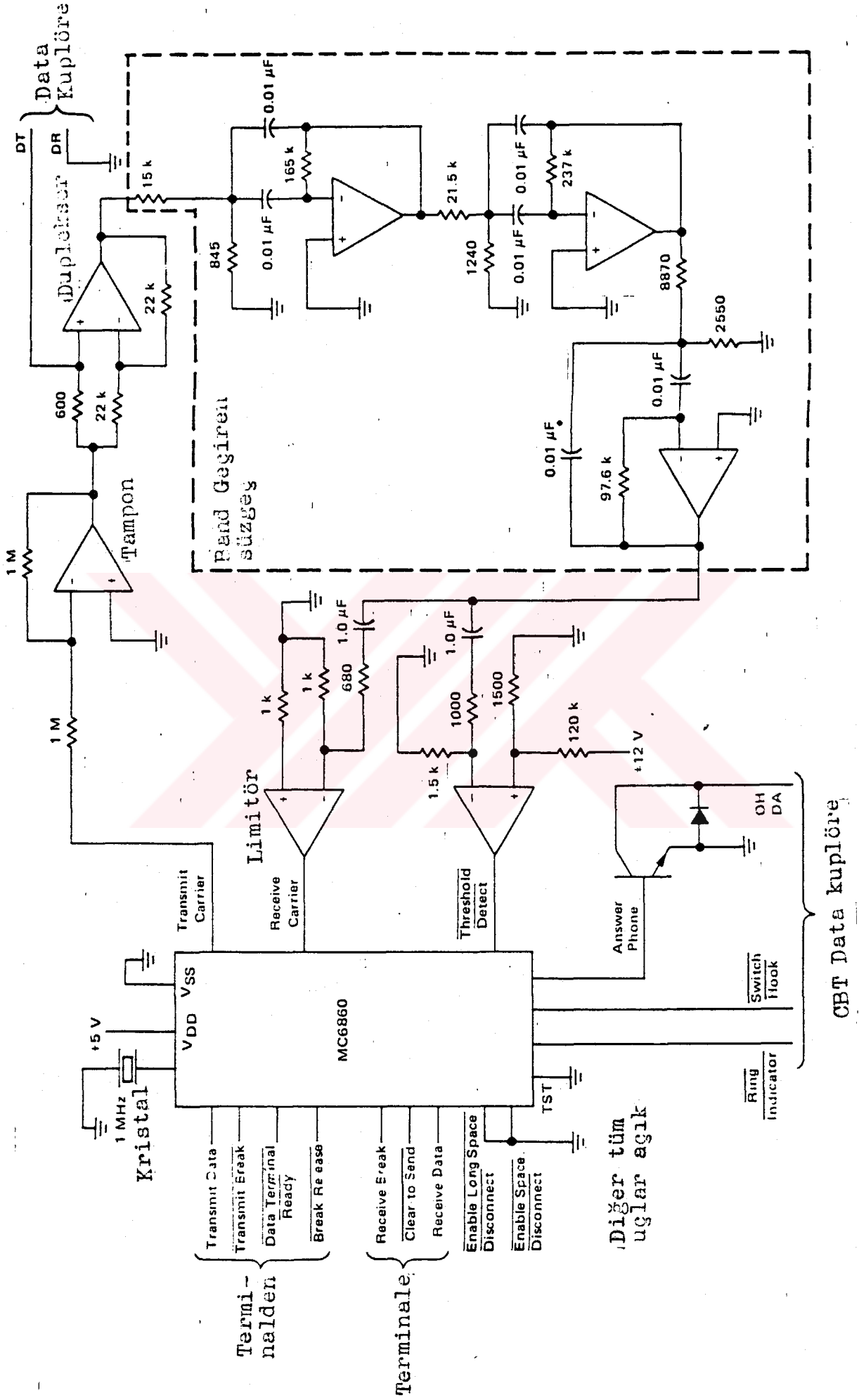
ile ifade edilir. Burada :

$\emptyset$: derece cinsinden faz değışimi
f : Hz cinsinden frekans değışimi

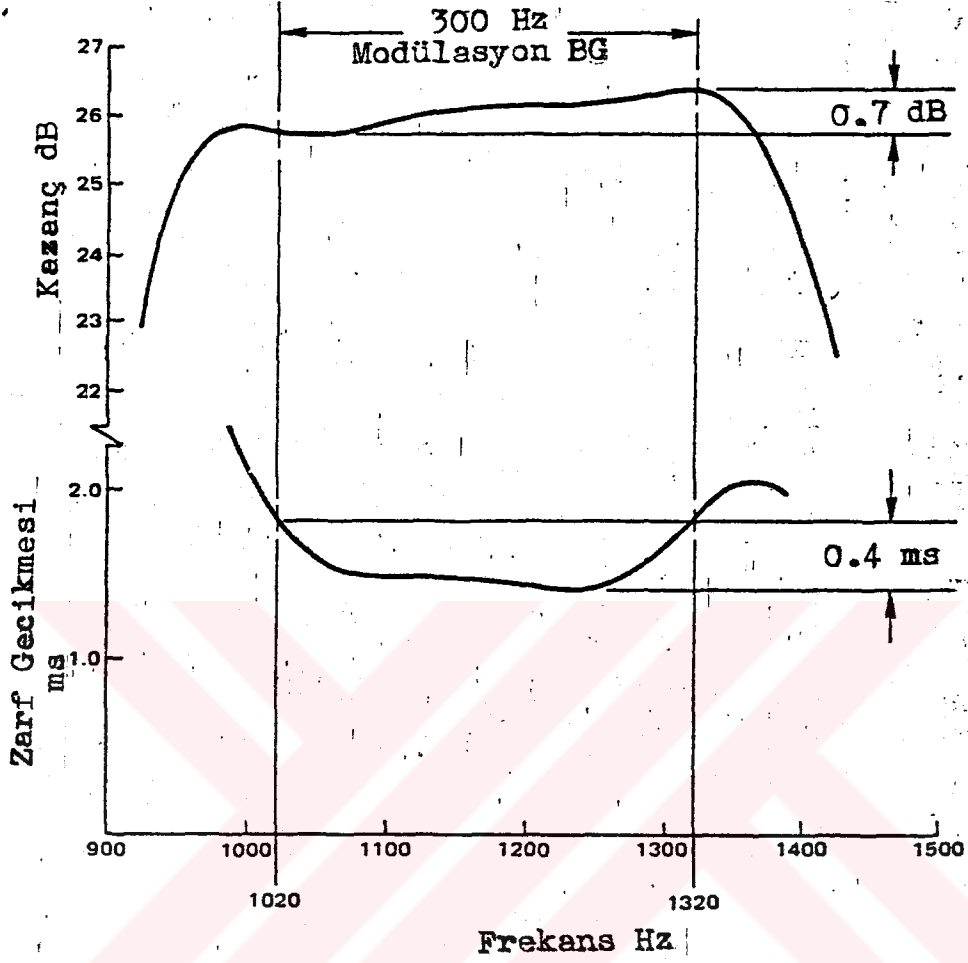
dir.

Zarf gecikmesi distorsiyonu fazla olduğunda verideki bitler birbiriyle karışabilir. Bu nedenle bu distorsiyonu düşük tutmak gerekir. Bu, merkezden band genişliğinin 2/3 uzaklığında nisbeten kolaydır. Fakat band kenarlarında sabit gecikme sağlamak çok zordur. Bu nedenle optimum band genişliği yalnızca veri hızıyla değil aynı zamanda gerekli lineer faz gecikmesi karakteristiğiyle de belirlenir. Her iki şart gözönüne alındığında -3 dB bandgenişliği 450 Hz'e çıkartılır.

Burada kullanılabilecek uygun süzgeç -3 dB band genişliği 450 Hz olan Chebychev süzgecidir. Şekil 4.2.-6'da bu şartları gerçekleyen answer modundaki band-geçiren süzgeç devresi gösterilmiştir. Süzgecin analitik cevabı eğrisi Şekil 4.2.-7'de çizilmiştir. Bu süzgeç lokal modemin gönderdiği işaretin 2225 - Hz lik taşıyıcısını band geçirme kazancına göre -35 dB zayıflatmaktadır.



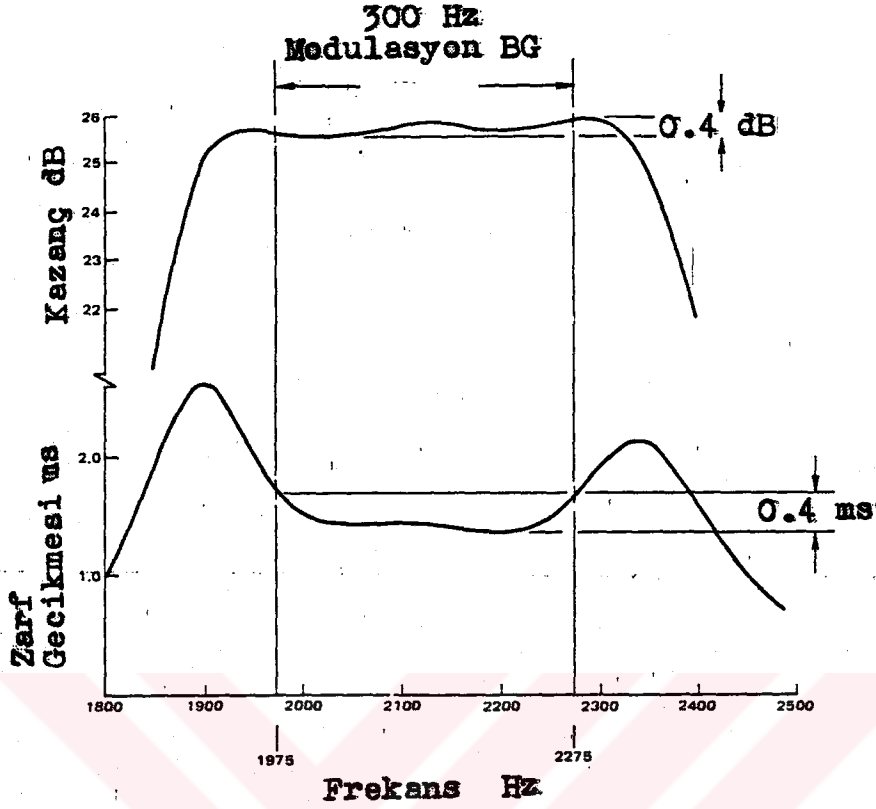
Şekil 4.2.5 Answer Modemi



Şekil 4.2.-7 Answer Modu Süzgeç Cevabı.

Originate modu için tasarlanan devre Şekil 4.2.-8 de gösterilmiştir. Buradaki süzgecin cevabı Şekil 4.2.-9 da görülebilir. Bu modda lokal modemin gönderdiği 1270 Hz taşıyıcı işareti band geçirme kazancına göre - 43 dB zayıflatılmaktadır.

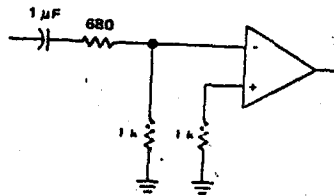
Otomatik answer / originate modem sistemi için tasarlanan Anahtarlanabilir Süzgeç /Duplekser devresi ve süzgecin cevabı Şekil 4.2.-10 (a) ve (b) de gösterilmiştir. Burada süzgeç ve duplekser mod ucuyla anahtarlanmaktadır.



Şekil 4.2.-9 Originate Süzgeç Karakteristiği.

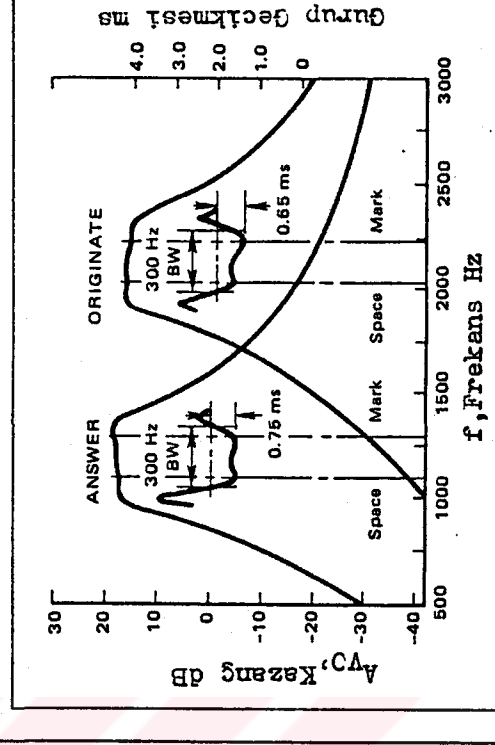
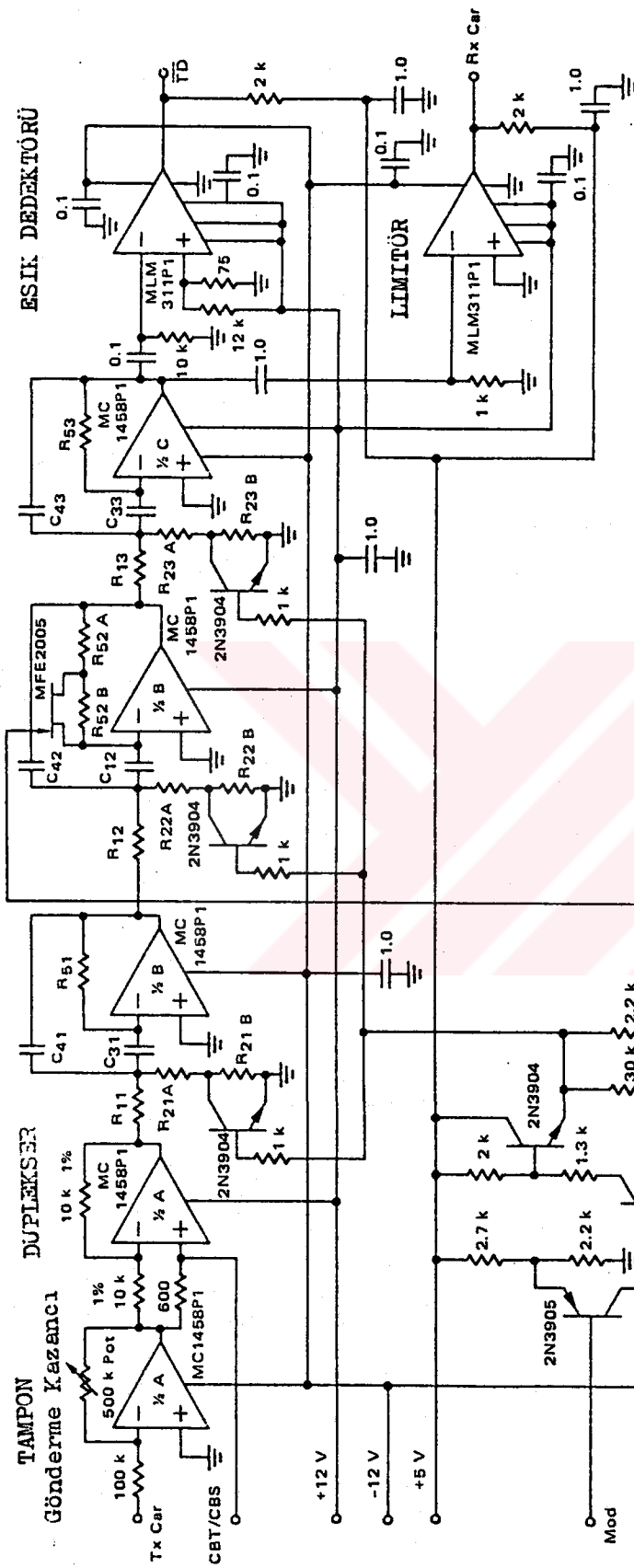
Limitör, Eşik Dedektörü

MC 6860 içindeki demodülatörün yarım kesir periyotlarını üretmesi için simetrik sınırlamaya ihtiyaç vardır. Bu yolla alınan işaretin frekansının işaret ya da boşluğa karşılık düştüğü belirlenir. Simetrik olmayan sınırlama demodülasyon işleminde hatalara neden olur ve sistemin performansı düşer. Şekil 4.2.-11'de uygun bir limitör gösterilmiştir. Eviren ve evirmeyen girişlerdeki dirençlerin



Şekil 4.2.-11 Limitör

ESKİ DEDEK TÖRÜ



Şekil 4.2.10 Otomatik Answer / Originate Modemi

aynı olması giriş ofsetini sağlamak içindir. Girişteki kondansatör, bir önceki ^{/katta} mevcut olan dC durumunu bloke eder. Şekil 4.2.-11'deki devrede 40 dB'lik kazanç sağlanır. Limitörü süren süzgecin fazla yüklenmemesi için girişe seri bir yalıtım direnci yerleştirilmiştir.

Eşik dedektörü, limitör girişindeki işaretin modemin dedekte edebileceği minimum işaret seviyesi üzerinde olup olmadığını belirlemek için kullanılır. Yalnızca genlik ölçme ile ilgili olduğundan çıkışın periyodu kritik değildir. Bu iş için giriş uçlarından biri modemin dedekte edebileceği minimum işaret seviyesiyle kutuplanmış bir komparatör kullanılabilir. İşaret seviyesi kutuplama noktası gerilimini aştığında komparatörün çıkışı düşük seviyeye giderek gelen işaretin kabul edilebilir seviyede olduğunu belirtir.

5. TEK KIRMIK MODEM TMDEVRESİYLE MODEM TASARIMI

Bu blmde, nce MSM 6946 tek kırmık (single chip) modemi anlatılacak daha sonra, bu tm devreyle otomatik answer/originate modem tasarımı yapılacaktır.

5.1. MSM 6946 Modemi

MSM 6946, BEL 103 protokolne gre alıřan, 300 bps asenkron haberleřme iin gerekleřtirilmiř ve 6860 modem tmdevresine nazaran ok daha az evresel eleman gerekti-ren tek kırmık modemidir.

5.1.1. Tmdevrenin Bacak Tanımlaması

EK-2 řekil-1'de DIP kılıfına gre paketlenmiř MSM 6946 tmdevresinin bacak tanımlamaları verilmiřtir. Bu bacakların tmdevre iinde hangi devrelerle baėlantılı olduėu EK-2 řekil-2'deki devre konfigürasyonunda gsterilmiřtir.

G Baėlantısı :

DG : V_D' nin toprak referansıdır (dijital toprak).

AG : V_A' nın toprak referansıdır (analog toprak).

V_A : Besleme gerilimi (+ 12 V)

V_D : Besleme gerilimi (+ 5 V)

Saat Baėlantısı :

x1 ve x2 : x1 ve x2 arasına baėlanmış seri rezonans kristali (3.579545 MHz $\pm$ % 0,01)ile ya da EK-2 řekil-3'deki

gibi bağlanmış x2'yi süren harici bir osilatörle sağlanan master saat uçlarıdır.

CLK : 873.9 Hz. saat çıkışıdır. Bu saat, gerektiğinde dışarıda oluşturulan gecikme devresi tarafından kullanılır.

Kontrol

LT : Dijital geriçevrim (digital loop back) de kullanılır. Lojik-1 seviyesinde tutulduğunda X_D ucundan gönderilen herhangi bir veri RD ucunda ve $\overline{RSI}$ ucundan gönderilen herhangi bir veri derhal $\overline{CS}$ ucunda görülecektir. A_{IN} ucundaki alıcı taşıyıcısından demodüle edilen herhangi bir veri, verici taşıyıcısını modüle edecek bir veri olabilir. Bu durumda, verici taşıyıcısını telefon hattına göndermek katıyen $\overline{RSI}$ ucuna değil, $\overline{CC}$ 'ye bağlıdır.

$\overline{CC}$: Dijital geri-çevrim esnasında $\overline{RSI}$ yerine kullanılır. Verici taşıyıcısını telefon hattına göndermek için bu uçtaki bilgi bir kontrol işareti olur.

$\overline{RS2}$: Tümdevre içerisinde yeteri derecede RS/CS gecikmesi sağlanamadığında bu gecikmeyi dışarıdaki bir devre meydana getirdiği zaman bu uç dışarıdaki devrenin çıkışına bağlanır (Bak EK-2, Şekil-4).

$\overline{CD1}$: Hızlı, taşıyıcı dedekleme çıkışıdır. Bu uç, tümdevre içerisindeki taşıyıcı sezme gecikme devresinin girişine tümdevre içerisinde bağlanmıştır. Tümdevre içerisindeki devre yeterince gecikme sağlayamadığında bu gecikmeyi dışarıdaki bir devre meydana getiriyorsa, $\overline{CD1}$ ucu bu devrenin girişine bağlanmalıdır (Bak EK-2 Şekil-4)

$\overline{CD2}$: Bu uç, taşıyıcı sezme gecikmesi dışarıdaki bir devre tarafından sağlandığında bu devrenin çıkışına bağlanan tümdevrenin giriş ucu olur. Diğer durumlarda (gecikme süresi tümdevre içinden sağlandığında; TS1 ve TS2 uçlarındaki bilgi lojik-1 seviyesinde olmadığında) bu uç taşıyıcı-sezme işaretinin çıkışı olur.

RD1 ve RD2 : RD1'deki bilgi alıcı taşıyıcısından demodüle edilmiş veridir ve RD2, EK-2 Şekil-5'de görülen tümdevre içerisinde demodülatörden sonraki devrenin girişidir. Genelde bu iki uç tümdevre dışından kısa devre edilir. RD1 ve RD2 uçları bir NCU (Network Control Unit) tarafından kontrol edildiği bazı durumlarda RD2 ucuna verilen bilgi RD1 ucundaki bilgi olmayabilir.

CDR1 ve CDR2 : CDR1 Tümdevre içerisindeki tampon işlemsel kuvvetlendiricisinin çıkış ucudur. CDR2 ise besleme gerilimi ve sıcaklık değişimlerine karşı kararlılığı sağlamak için evirmeyen ucu gerilim referansı devresine bağlı olan işlemsel kuvvetlendiricisinin eviren girişine bağlıdır (Bak EK-2, Şekil-6) uygun bir taşıyıcı sezme seviyesi R_8 ve R_9 oranını uygun seçerek tesis edilebilir. Bu nedenle, telefon hattı transformatöründeki alıcı taşıyıcısı kaybı R_8 ve R_9 dirençlerinin oranını ayarlayarak kompanze edilebilir. $R_8 + R_9$, 50 k ohm'dan büyük olmalıdır.

M : Answer / Originate modu seçme ucudur. Lojik-1 seviyesine bağlandığında originate modu, lojik-0 seviyesine bağlandığında answer modu seçilmiş olur.

FT : Bu uç, sadece tümdevreyi test etmek için kullanılır. Lojik-1 seviyesine bağlandığında, A_0 ucu verici süzgeci çıkışı yerine alıcı süzgeci çıkışına bağlanmalıdır.

TS1 ve TS2 : RS/CS ve taşıyıcı sezme gecikmeleri TS1 ve TS2 uçlarıyla yapılır.

Giriş/ Çıkış :

CS : Clear - to - send işareti çıkışıdır. Bu uçtaki dijital düşük seviye göndermeye hazır olduğunu bildirir. Bu çıkış RST ucunun (Request - to - Send) düşük seviyeye

inmesinden itibaren başlatılan RS/CS gecikme süresinin sonunda düşük seviyeye iner.

RSI : Request - to - Send işareti girişidir. Dijital düşük seviyede etkinleşir ve modeme verici moduna girmesi komutunu verir. Veri haberleşmesi süresi içerisinde bu uç düşük seviyede tutulmalıdır. Bu uçtaki yüksek seviye gönderme işlemini keser.

XD : Modüle edilen ve AO ucundan gönderilen veri bilgisayardan gelen dijital durumuyla bu uçtan alınır. Bu uçtaki lojik-1 seviyesi "işaret" olarak, lojik-0 seviyesi "boşluk" olarak iletilecektir. RSI ucu düşük seviyede bulunmadığı sürece AO çıkışında bir işaret görünmez.

RD : AIN girişinden gelen veri demodüle edildikten sonra bilgisayara bu uç ile verilir. CD2 (Carrier - detect) ucundaki işaret yüksek seviyede olduğunda bu uçta sadece işaret seviyesinde (lojik-1) bilgi görünür. Bu durumda verinin geçersiz olduğu anlaşılır.

SG2 ve SG1 : Bunlar tümdevrenin analog işaret topraklarıdır. SG2 yalnızca taşıyıcı sezme fonksiyonunda kullanılır. SG1 deki gerilim yaklaşık, 6 V'dur. Bundan dolayı dışarıya kondansatör kuplajı ile bağlanmalıdır.

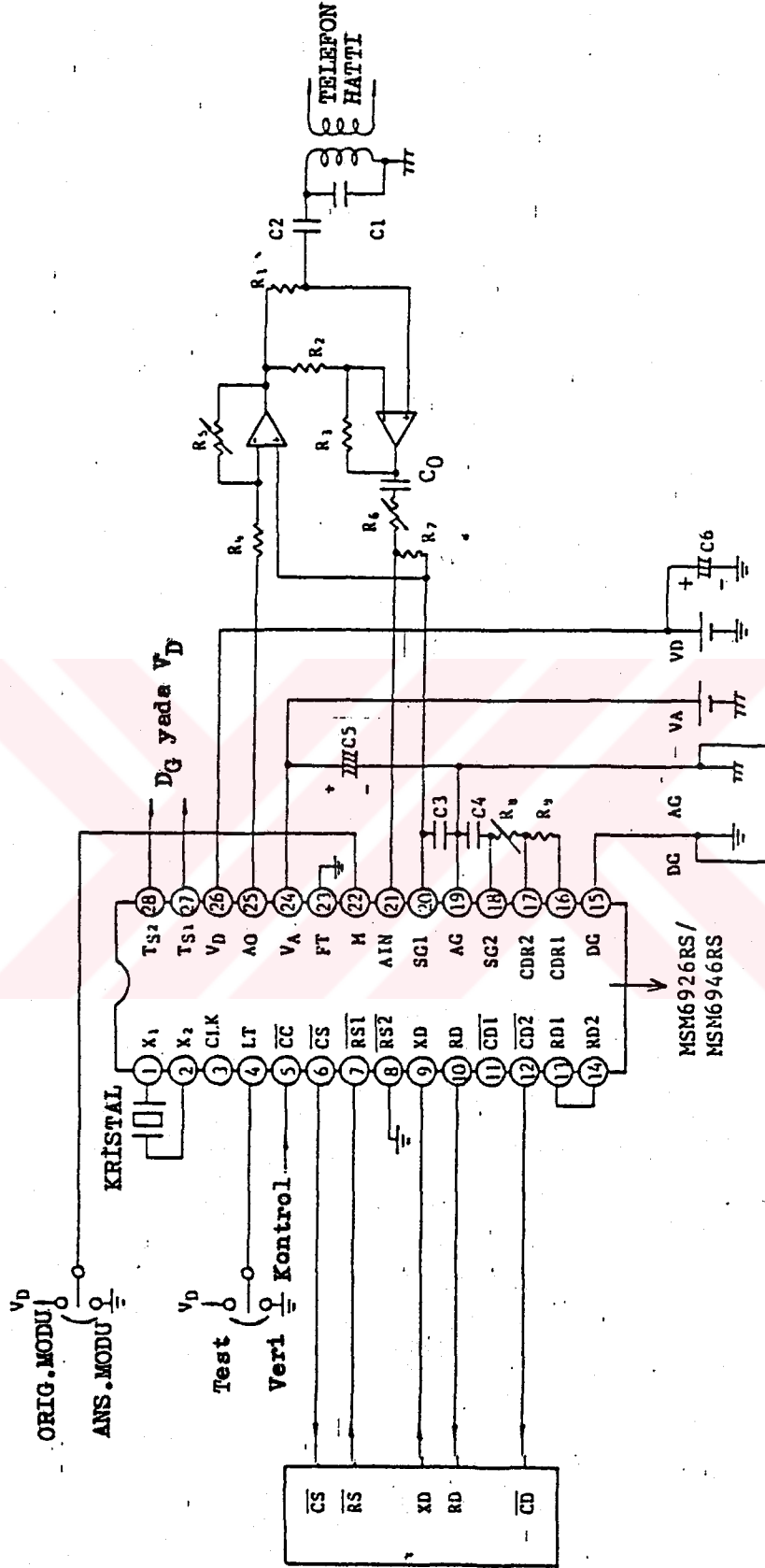
AIN : Telefon hattından gelen analog işaretinin giriş ucudur.

AO : Modemden telefon hattına giden analog işaret bu çıkış ucundan verilir.

Yukarıdaki tanımlamalara göre dışarıdan bir gecikme süresi sağlayan devre kullanılmadan gerçekleştirilmiş manuel answer /originate modemi Şekil 5.1-1'de gösterilmiştir. Modemin AO çıkışının hemen dışındaki işlemsel kuvvetlendiricili devre, modem tümdevresiyle telefon hattı arasında bir tampon oluşturur. Diğer işlemsel kuvvetlendiricili devre

İse AO'dan gönderilen işaretin AIN girişine sızmadan , telefon hattına, telefon hattından gelen işaretin AIN ucuna iletilmesini sağlayan bir duplekserdir. Bunlar hakkında ve diğer devre elemanları hakkındaki bilgi daha ileride verilecektir.





Şekil 5.1.1-1 MSM 6946 ile Manuel Modem Devresi

5.2. MSM 6946 ile Modem Tasarımı :

Burada MSM 6946 ile bir modem tasarımı yapılacaktır.

Modemin blok diyagramı Şekil 5.2.-1'de gösterilmiştir. Bu blok diyagramında modemin temel fonksiyonlarına ek olarak otomatik cevap verme fonksiyonu da bulunmaktadır. Otomatik cevap verme fonksiyonu zil işareti sezinlemesi, kontrol lojigi işlemleri ve çevrim akım kontrolundan meydana gelir.

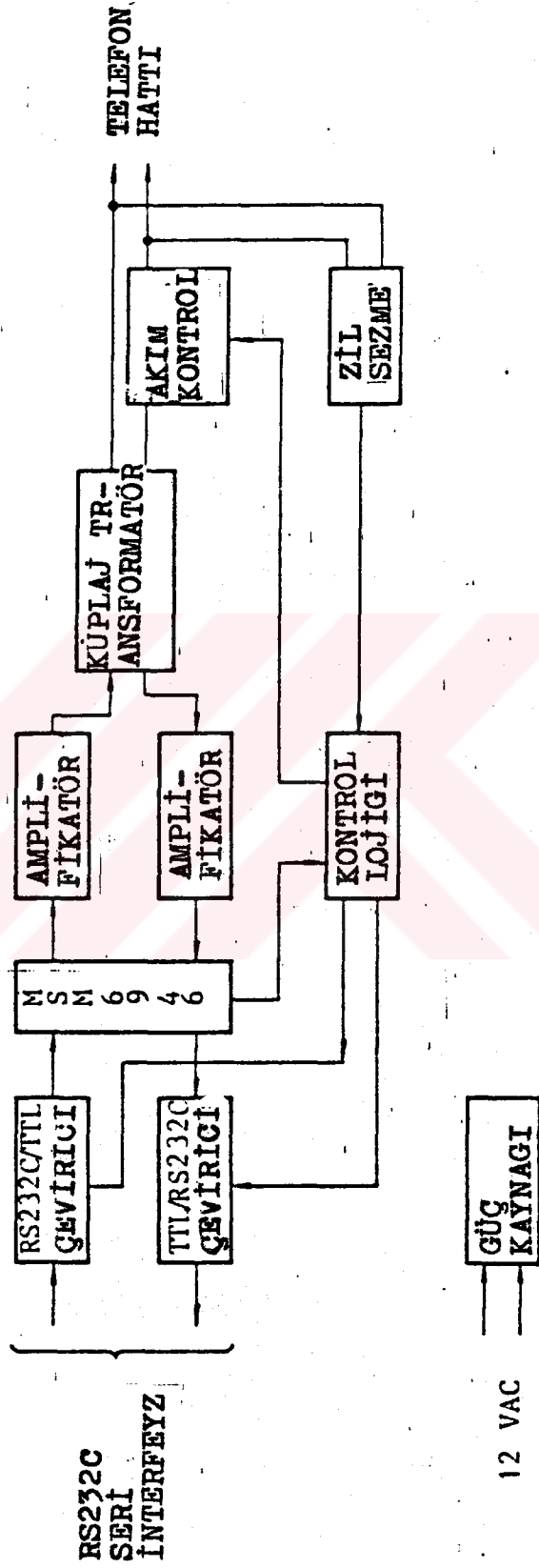
Şekil 5.2. - 2'de MSM 6946 kullanılarak tasarlanmış modemin devre şeması Tablo 5.2.-1'de de eleman listesi gösterilmiştir.

Burada U_2 bir dual işlemsel kuvvetlendiricidir ve telefon hattıyla interface devresi oluşturur.

U_3 ve U_4 seviye çeviricileridir. TTL seviyesi ile RS-232 C için gerekli 5/12 V arasında uygun dönüşüm sağlar.

U_5 , dört durumu (power ON, carrier detect, received data, transmit data) gösteren ledleri sürmek için kullanılmıştır.

Devrede beş tane anahtar vardır. SW1 güç anahtarıdır; SW2 originate/answer modu seçme anahtarıdır; SW3 modemi test etmekte kullanılan anahtardır. Anahtar TEST konumuna getirildiğinde gönderilen veri (XD) ve gönderme isteği (RS1) sırasıyla alınan veri (RD) ve göndermeye hazır (CS) tümdevre içerisinde bağlanmış olur. Böylece alınan frekans kaymalı anahtarlama işaretinden demodülasyon yapılarak elde edilmiş olan veri vericinin girişine tümdevre içerisinde bağlanarak gönderilen veri olarak iletilir ve burada tekrar modüle edilerek telefon hattına geri verilir ; SW4 telefon hattını, konuşma işareti göndermek için telefon aparatına ya da modem işlemleri için transformatöre bağlar ve SW5 otomatik cevap



Şekil 5.2.-1 Otomatik cevap vermeli modem blok şeması.

U ₁	MSM6946RS	U ₆	4N25	V _{1,2}	V39Z
U ₂	LM747CN HA17458PS	U ₇	RRD51A05(D)	T	TAMURA SEISAKUSHO DP101
U ₃	DS1488N SN75188 HD75188	U ₈	MM74C74	Z _{1,2}	IN5242
U ₄	DS1489N SN75189 HD75189	U _{9,11}	CD4538BC MSM4538RS	Z ₃	IN5231
U ₅	CD4049C MSM4049RS	U ₁₀	MM74C08 MSM4081RS	CRYSTAL	KINSEKI HC-43/U

Tablo 5.2.-1 Kullanılan Elemanlar.

verme modunu devreye bağlamak için kullanılmıştır.

Modemler arası çağırma bağlantıları tesis edildiğinde ve off-hook durumu dedekte edildiğinde tüm ledler ışık verecektir.

U₆, ring işaretini sezmek için kullanılan foto kuplördür. Aynı zamanda, modem devresini, telefon hattında meydana gelebilecek gerilim dalgalanmalarından korur.

U₇, akım çevrimini kontrol etmek için kullanılmıştır.

U₈, dual D tipi flip-flop'tur. Bunlardan biri akım çevrimi kontrol işaretini "latch" etmek için, diğeri de alıcı taşıyıcısı kaybı dedekte edildiğinde bu bilgiyi "latch" etmek için kullanılır.

U_9 , dual tek atımlı multivibratördür. Otomatik cevap verme ve çağırma bağlantısı işlemleri için gerekli olan modem çıkışını 2 saniye (billing delay) susturmak için kullanılır. Ayrıca DSR (of - hook) durumunu sona erdirmek ve modem telefon hattına bağlandıktan sonra 10 saniye içerisinde alıcı taşıyıcısı dedekte edilmediğinde de çevrimi kesme işlemlerini sağlar.

U_{10} , quad, iki girişli AND kapısıdır. Otomatik cevap verme kontrol devresinde kullanılmaktadır.

U_{11} , bir dual tek-atımlı multivibratördür. Bir tanesi (0,1 saniyelik tekrar tetiklenebilir tek atımlı) zil sezme devresine aittir. 0,1 saniye tek-atımlı olan diğeri ise telefon hattından ayrılmayı sağlamak üzere "latch"ı siler.

(3) Cevap veren modeme DSR (Data Set Ready-Veri Seti Hazır) yi etkinleştirir ve off - hook'a giderek zil çalma işlemini sona erdirir.

(4) Cevap veren modem billing delay (telefon sant-ralı merkezinde konuşma hesabı çıkarılması) için iki saniye bekler.

(5) Daha sonra verici devreye girer ve çağırın modeme cevap modu işaret tonunu (2225 - Hz) gönderir.

(6) Cevap işaret tonu çağırın modem tarafından alınır ve çağırın modem DSR'nin etkinleştirdiği veri moduna yerleşir.

(7) Çağırın modem, taşıyıcı sezme gecikmesi süresinden sonra taşıyıcının sezildiğini (CD-Carrier Detect-Taşıyıcı Sezme) ile bildirir.

(8) Bundan sonra, çağırın modem verici için susma süresini başlatır. İşaret tonunu (1270 - Hz) gönderir ve CS (Clear - to - Send - Göndermeye Hazır) gecikme süresi için saymaya başlar (veri gönderme durumuna henüz ulaşılmamıştır.)

(9) Çağırın modemden işaret tonu (1270 - Hz) alındıktan sonra cevap veren modem taşıyıcı sezme gecikme süresi sona erdiğinde CD işaretini üretir.

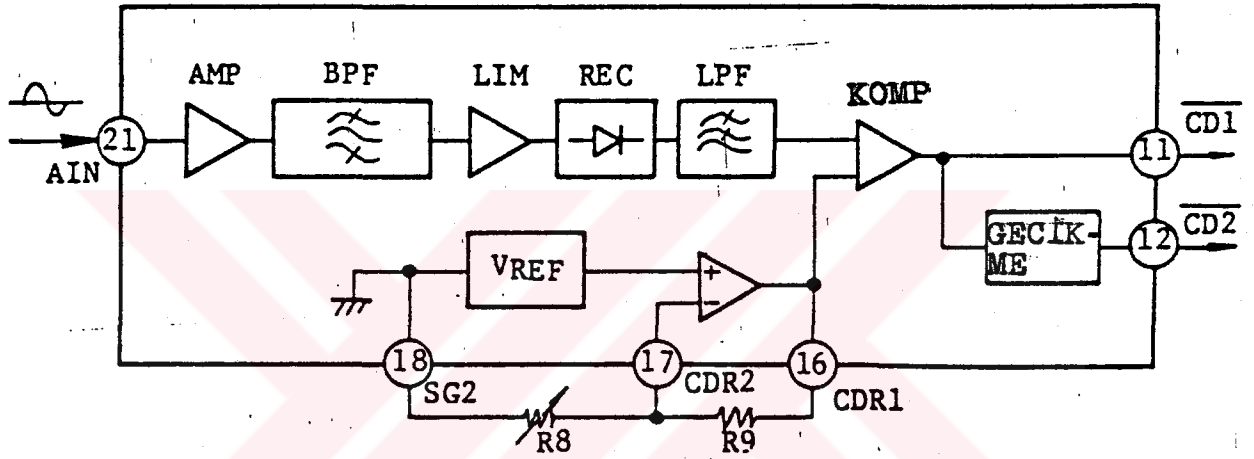
(10) Daha sonra cevap veren modemi veri iletişimine başlatacak CS işareti üretilir.

(11) Çağırın modem, CS gecikme süresinden sonra veri iletişimi konumuna girer.

Otomatik cevap verme modunda, modemler arasındaki çağırma bağlantısı, karşı taraftan belirli bir süre içerisinde cevap alınmadığında ya da belirli bir süre içerisinde devam eden taşıyıcı kaybı meydana geldiğinde kesilir.

5.4. Taşıyıcı Sezme Seviyesinin Belirlenmesi

LSI, tek kırmık modeminde, alıcı taşıyıcısı sezme seviyesinin ON ve OFF konumları arasında, dışarıdaki R_8 ve R_9 dirençlerini ayarlayarak - 43 dB den -48 dBm ye kadar değiştirilebilir (Bak Şekil 5.4.-1).



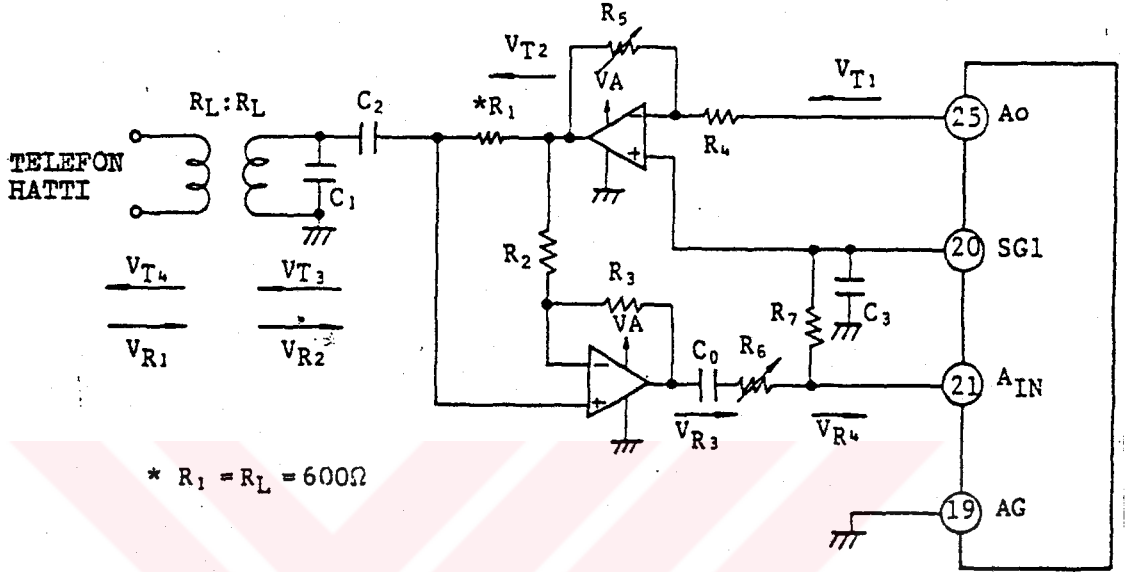
Şekil 5.4.-1 Demodülatör ve taşıyıcı seviyesi belirlenmesi.

Ayar yapıldıktan sonra 16. uç (CDR1) ile 18. uç (SG2) arasındaki gerilim 3V civarında olur. Hat transformatörü ya da diğer nedenler gelen işaretle zayıflama olduğu takdirde 21. uca (AIN) gelen işaret seviyesi kuvvetlendirilebilir (Şekil 5.4.-1)

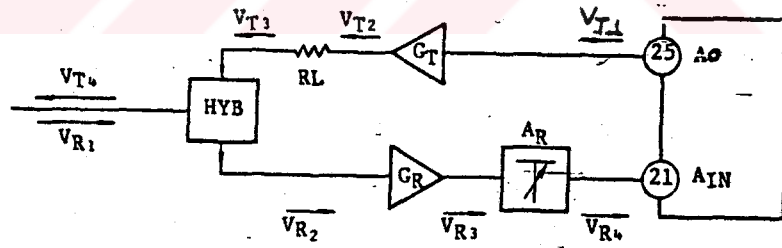
Şekil 5.4.-3, Şekil 5.4.-2'nin basitleştirilmiş çizimidir. Şekil 5.4.-3'e göre hat transformatöründeki kayıp OdB alınarak aşağıdaki eşitlikler yazılabilir.

$$V_{R4} = V_{R1} \cdot G_R \cdot A_R = V_{R1}$$

$$V_{T4} = V_{T1} \cdot G_T \cdot 1/2 = V_{T1} - 6 \text{ dB}$$



Şekil 5.4.-2 Kuvvetlendirici ve duplekser



GR	$1 + \frac{R_3}{R_2}$	2 $\approx +6\text{dB}$
AR	$\frac{R_7}{R_6 + R_7}$	1/2 $\approx -6\text{dB}$
GT	$\frac{R_5}{R_4}$	1 $\approx 0\text{dB}$

**TİPİK
TASARIM
DEĞERLERİ**

Şekil 5.4.-3 Kuvvetlendirici ve duplekser kazançlarının belirlenmesi.

Eğer alınan işaretin maksimum seviyesi -6 dBm ise AIN ucundaki seviye - 6 dBm'dir. Gönderme seviyesi 0 dBm olacaktır. Çünkü gönderilen işaret, R_1 ve transformatör direnci R_2 ile zayıflatılmaktadır.

Eğer hat transformatörü her iki doğrultuda 2 dB zayıflatma meydana getirirse R_6 (tipik değeri 51 k ohm'dan 30 k ohm'a) azaltılarak AIN de alınan işaretin seviyesi kompanse edilmelidir.

Gönderilen işaret seviyesini 0 dBm tipik değerinde tutmak için R_5 (tipik değeri 51 k ohm'dan 64 k ohm'a kadar)'in arttırılması gerekir.

Not:

$$20 \log \frac{R_7}{R_6' + R_7} = 20 \log \frac{51}{30+51} \approx - 4.0 \text{ dB} =$$

$$(- 6) + 2 \text{ dB}$$

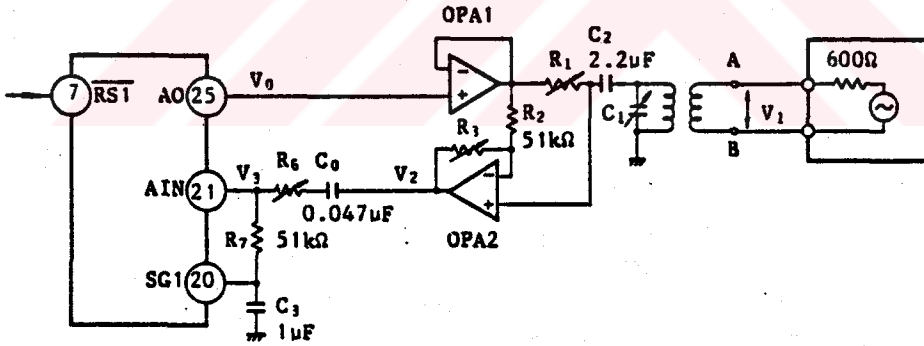
$$20 \log \frac{R_5'}{R_4} = 20 \log \frac{64}{51} \approx 2.0 \text{ dB} = (0) + 2 \text{ dB}$$

Eğer R_6 , 51 k ohm olan tipik değerinde sabit tutulur ve eğer hat transformatörü 2 dB'lik bir kayıp meydana getiriyorsa AIN ucunda alınan işaret seviyesi sınırları - 6 dB'den - 48 dBm sınırlarından 2 dB kayarak - 8 dB'den - 50 dBm'a kadar olur. Bu nedenle dedekte edilebilir en küçük işaret seviyesini sağlamak için R_8 'in değeri, tipik değeri 33 k ohm'dan, 51 k ohm'a çıkartılarak 2 dB işaret kazancı elde edilmelidir. Bu durumda AIN de alınan maksimum işaret seviyesi - 8 dBm olur.

5.5. Duplekser

Full-dupleks sistem durumunda, duplekser önemli bir rol oynar. Alınan işarettteki gönderilen işaret enerjisinin azaltılmasını sağlar.

Teorik olarak, duplekser sonsuz zayıflatma elde edecek şekilde ayarlanabilir. (cross-talk'ın olmaması); yani duplekser işlemsel kuvvetlendiricisinin eviren ve evirmeyen girişlerindeki işaretler duplekser çıkışında faz ve genlik olarak birbirini yok eder. Pratikte hat empedansının değişimi, tahmini olarak 10-15 dB arasında zayıflatma meydana getirecek kadar olur. Bundan fazla zayıflatma meydana getirmemek, duplekser elemanlarının (Şekil 5.5.-1'deki R_1 , R_2 , R_3 ve C_1) kullanılan transformatorün empedansına uygun akortlanmasına bağlıdır. Bu hattın empedans değişimini minimum duruma getirir.



Şekil 5.5.-1 Duplekser

Duplekser devresi elemanlarının değerleri Şekil 5.5.-1'de verilmiştir.

Aşağıda duplekser devresi madde madde incelenmiştir.

Duplekserin Dengelenmesi

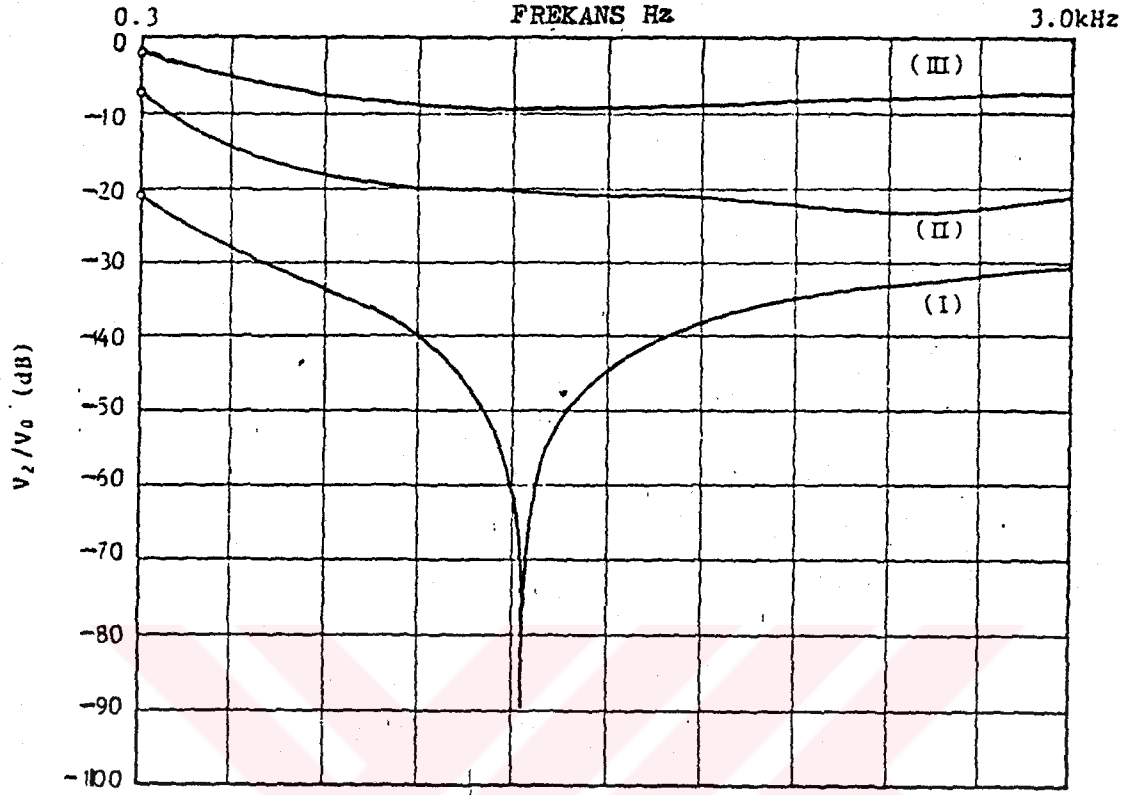
1- Önce $\overline{RSI}$ girişi V_D 'ye bağlanır (vericiyi susturmak). 600 ohm dirençli işaret kaynağı lojik-1 seviyesindeki frekansa (1270 Hz) 0 dB olarak ayarlanır. Bundan sonra R_1 , A ve B noktaları arasındaki kayıp tam 6 dB olunca kadar değiştirilir. Bu transformatörden maksimum güç transfer edilmesini sağlar.

2- R_1 , bu yeni değerine ayarlandıktan sonra işaret kaynağı kaldırılarak A ve B uçları arasına bir 600 ohm direnç bağlanır. Yani çıkış OPA 1'den geçen AO (V_O) aynı frekanstaki verici işaretidir.

3- R_3 direnci, AO çıkışındaki işaret OPA 2 çıkışında (V_2 gerilimi) minimum olarak görünecek şekilde ayarlanır. Bundan sonra C1 kondansatörü değiştirilerek V_2 geriliminin daha da düşerek yaklaşık 30 dB lik bir zayıflatma elde edilir.

1 ve 3 adımlarıyla ayarlanmış olan duplekserin crosstalk karakteristiği Şekil 5.5.-2'de gösterilmiştir. Duplekser, hat empedansının ideal 600 ohm olduğu şekilde duplekserin 1920 - Hz de bir zayıflatma kutbu olduğu gözükür.

Şekil 5.5.-2'de mevcut telefon hatlarına bağlanmış olan duplekserin pratik karakteristiği de gösterilmiştir. Şekildeki karakteristikler $V_O - V_2$ transfer karakteristiği belirlenerek çizilmiştir. Burada AIN ucundaki gerilim (V_3), V_2 geriliminden, R_6 ve R_7 dirençleri nedeniyle tipik olarak dB daha düşüktür.



- (I) 600 ohm ile sonlandırıldığında
- (II) Özel telefon hattına bağlandığında
- (III) Normal telefon hattına bağlandığında

Şekil 5.5.-2 Deneysel karışma karakteristiği.

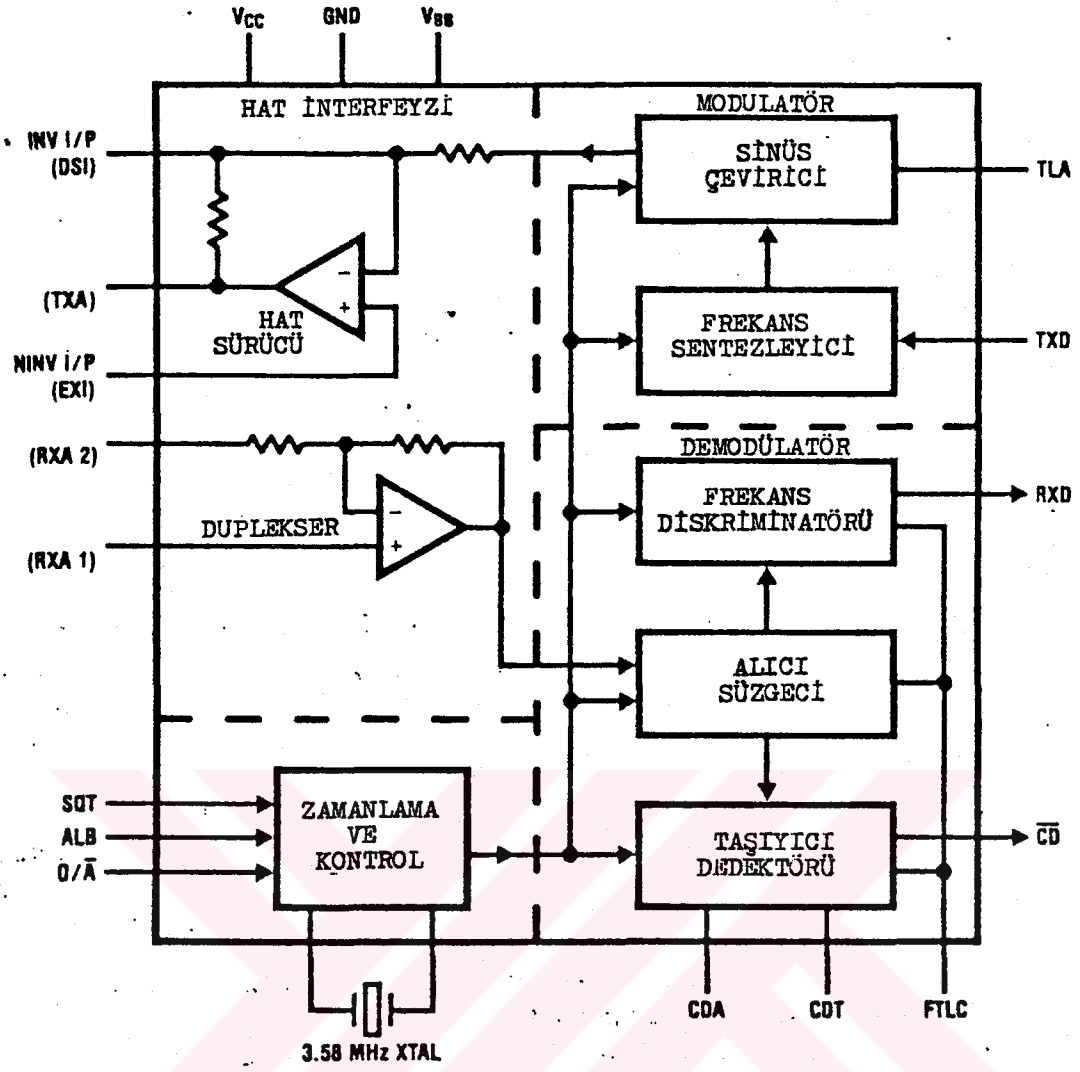
6. MM74HC942 İLE MODEM TASARIMI :

Tümdevrenin iç yapısı blok diyagramı Şekil 6.1'de gösterilmiştir. Bu modem Bell 103 tipi ile uyumludur. Hat sürücüsü ve hibrid devreleri iki işlemsel kuvvetlendiriciden meydana gelir. Alınan işaretle lokal gönderme işaretinin etkisini azaltan hibrid devresinin çıkışı programlanabilir alıcı band geçiren süzgecine bağlıdır. Bu süzgeç, frekans kaymalı anahtarlama demodülasyonunu yapan frekans diskriminatörünün girişindeki işaret-gürültü oranını artırır. Alıcı süzgecinin çıkışı, ayrıca, dışarıdan ayarlanabilen bir eşik seviyesiyle alınan işaretin genliğini karşılaştıran taşıyıcı dedektörü devresini de kontrol eder.

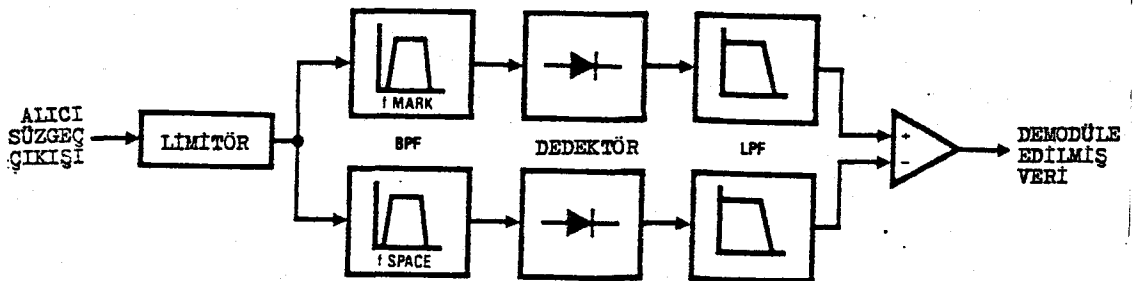
Modülatör, frekans TXD (transmit data) ve O/ $\bar{A}$ (originate/answer) girişleriyle belirlenmiş saat frekansı üreten bir frekans sentezleyiciden meydana gelir. Modüle edilmiş verici taşıyıcı işareti son olarak sinüs çeviriciden geçer.

Dahili tüm saatler ve kontrol işaretleri kırmık içerisinde 3.58 mHz TV kristalinden oluşturulan ortak saatten üretilir. Kırmık içerisindeki kontrol lojigi modemi answer ya da originate modu işlemine ya da analog geri-çevrim moduna yerleştirir. Bu iş sırasıyla O/ $\bar{A}$ ve ALB girişlerinden gelen bilgiyle gerçekleştirilir. Hat sürücüsü, kanalın tesis edilmesi esnasında SQT girişiyle tesirsiz hale getirilerek susturulabilir.

Alıcı süzgeci dokuz kutuplu anahtarlanabilir kapasitörlü band geçiren süzgeçtir. Bu süzgeç, originate ya da answer modu işlemine karşılık düşen iki banddan birine dahili lojik vasıtasıyla programlanabilir.



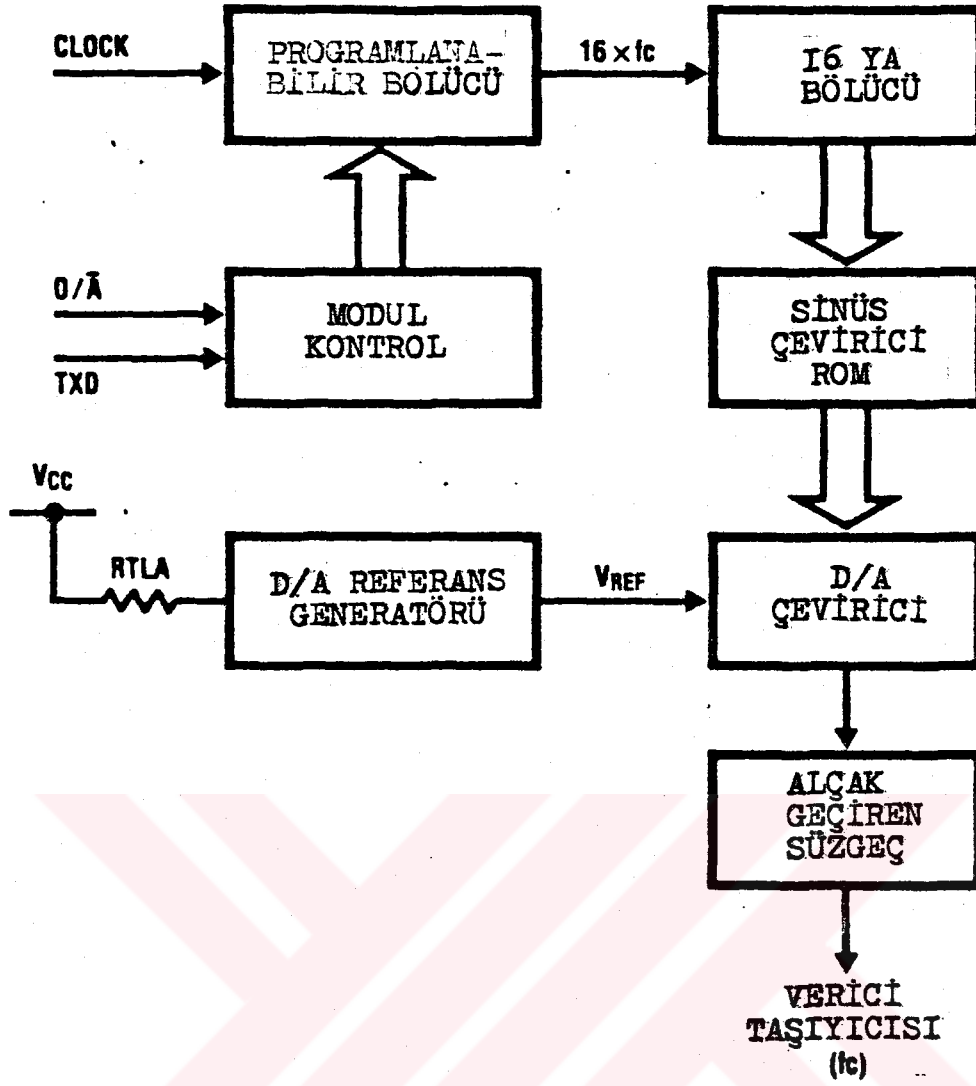
Şekil 6.1.- MM74HC942 kırımlığı mimarisi



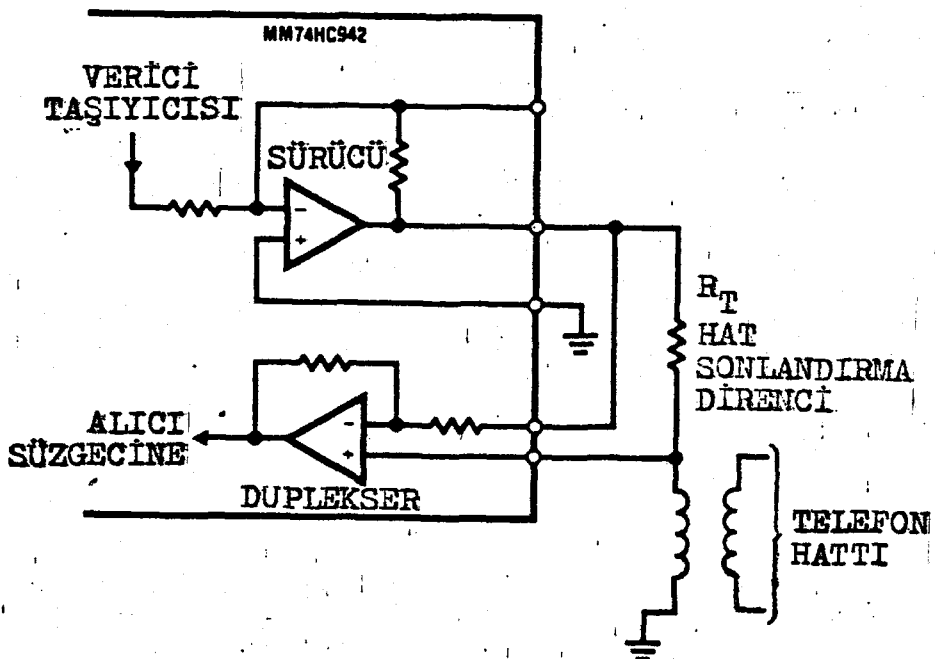
Şekil 6.2.- Frekans diskriminatörü blok diyagramı

Şekil 6.2.'de frekans diskriminatörünün blok diyagramı gösterilmiştir. Buraya giren işaret önce herhangi bir genlik değişimine karşı limitörle sınırlanmaktadır. İşaret daha sonra, band geçiren süzgeç (BPF), tam dalga dedektörü ve alçak geçiren süzgeç (LPF) den meydana gelen iki paralel kola girmektedir. Üst koldaki band geçiren süzgeç işaret (mark) frekansına, alt koldaki süzgeç de boşluk (space) frekansına, akord edilmiştir. Buradaki dedektör tam dalga doğrultucudur. Paralel kolların sonundaki alçak geçiren süzgeç işaret ve boşluk frekanslarındaki enerjiyi ölçer. Alçak geçiren süzgeçten geçen işaretler bir komparatörle karşılaştırılarak demodüle edilmiş veri elde edilmektedir.

Taşıyıcı dedektörü, dışarıdan ayarlanabilen bir eşik gerilimiyle alıcı süzgecinin çıkışını karşılaştırır. Modülatör bölümü Şekil 6.3 'de gösterilmiştir. Frekans sentezleyici ve sinüs dalga çeviricisinden meydana gelir. $O/\bar{A}$ ve TXD girişleri iki modülde çalışan programlanabilir bölücüyü ilgili bölme oranına yerleştirir. Burada gönderilen ton frekansının 16 katında saat frekansı üretilir. Daha sonra bu frekanstaki işaret bir dört bit sayıcıya girer. Burada bitler yaklaşık sinüs dalgasının bir kesrine karşılık düşen 16 gerilim seviyesini belirler. Sinüs çevirici ROM sayıcı durumunun kodunu çözer ve frekans kaymalı anahtarlama sinüs dalgasını sentezleyecek olan dijital-analog çeviriciyi sürer. Dijital analog çevirici için gerekli olan referans gerilimi dışarıdan bir dirençle (RTL) kontrol edilen bir referans generatöründen elde edilir. Böylece gönderilen işaretin seviyesi ayarlanabilir. Sentezlenmiş sinüs dalgası hat sürücü kuvvetlendiricisine verilmeden önce harmoniklerden kurtulmak için bir alçak geçiren süzgeçten geçirilir. Hat sürücüsü dışarıdan bağlanan 600 ohm'luk sonlandırma direncinden geçerek 600 ohm'luk hattı sürmek için tasarlanmış A sınıfı bir güç kuvvetlendiricidir. Tümdevre ± 5 V ile beslendiğinde hattı 0 dBm ile sürer. Şekil 6.4.'den görüldüğü gibi hat sürücü kuvvetlendiricisinin eviren ve evirmeyen her iki girişine de dışarıdan ulaşılabilir.



Şekil 6.-3 Modülatör blok diyagramı



Şekil 6.-4 Telefon hattı - Modem interfeysi

Duplekser daha önce diğer tip modemlerde kullanıldığı amaç ve şekilde kullanılmaktadır.

Bu tümdevreye tasarlanmış akustik kuplörlü MODEM Şekil 6.5.'de verilmiştir.

BACAK TANIMLAMALARI

1. DSI : Sürücü toplama girişi (Driver Summing Input) dur. Dışarıdan üretilen tonları göndermek için kullanılır.
2. ALB : Analog geri çevrim (Analog Loop Back) ucudur. Bu uçtaki yüksek seviyede lojik seviyesi modülatör çıkışının demodülatör girişine bağlanmasını sağlar. Tümdevre kırılganlığının testi için kullanılır.
3. $\overline{CD}$: Taşıyıcı sezme (carrier Detect) ucudur. Taşıyıcı işareti sezildiğinde bu uç düşük lojik seviyesine (low) iner.
4. CDT : Taşıyıcı sezme zamanlaması (Carrier Detect Timing) ucudur. Buraya bağlanan kapasitör, $\overline{CD}$ düşük seviyeye inmeden önce geçecek zaman miktarını ayarlar.
5. RXD : Alınan veri (Received Data) ucudur. Alınan veri bu uçtan çıkar.
6. V_{CC} : Pozitif besleme ucudur. Buradaki gerilim + 5 V olmalıdır.
7. CDA : Taşıyıcı sezme ayarı (Carrier Detect Adjust) ucudur. Taşıyıcı dedekte edilirken gerekli eşik seviyesi bu uç vasıtasıyla ayarlanır.
8. XTALD : Kristal sürme ucudur. XTALD ve XTALS uçları arasına 3.5795 MHz kristali bağlanır.

9. XTALS : Kristalin bağlandığı diğer uçtur.
10. FTLC : Alıcı süzgecinin performansını arttırmak için bu uca bir kapasitör bağlanır.
11. TXD : Gönderilen veri (Transmitted Data) ucudur. Gönderilecek veri bu uca verilir.
12. V_{BB} : - 5 V negatif besleme ucudur.
13. $O/\bar{A}$: Originate / Answer mod seçme ucudur.
14. SQT : Vericiyi susturma (Squelch Transmitter) ucudur. Bu uç lojik yüksek seviyede tutulduğunda verici susturulur.
15. RXAZ : Analog işaret giriş ucudur. Diğer uçtaki modemden gelen analog işaret bu uca girer.
16. RXA1 : Analog giriş ucudur.
17. TXA : Analog işaret gönderme ucudur. Hat sürücüsünün çıkışıdır.
18. EX1 : Harici giriş ucudur. Hat sürücüsünün yüksek empedanslı giriş ucudur. Dışarıda üretilen tonları göndermek için kullanılır. Kullanılmadığında toprağa bağlanmalıdır.
19. GND : 0V toprak ucudur.
20. TLA : Gönderme seviyesi ayar ucudur. Bu uçla V_{CC} arasına bağlanan bir dirençle gönderme seviyesi ayarlanabilir.

Şekil 6.5.- Akustik bağlamalı MODEM

7. SONUÇ

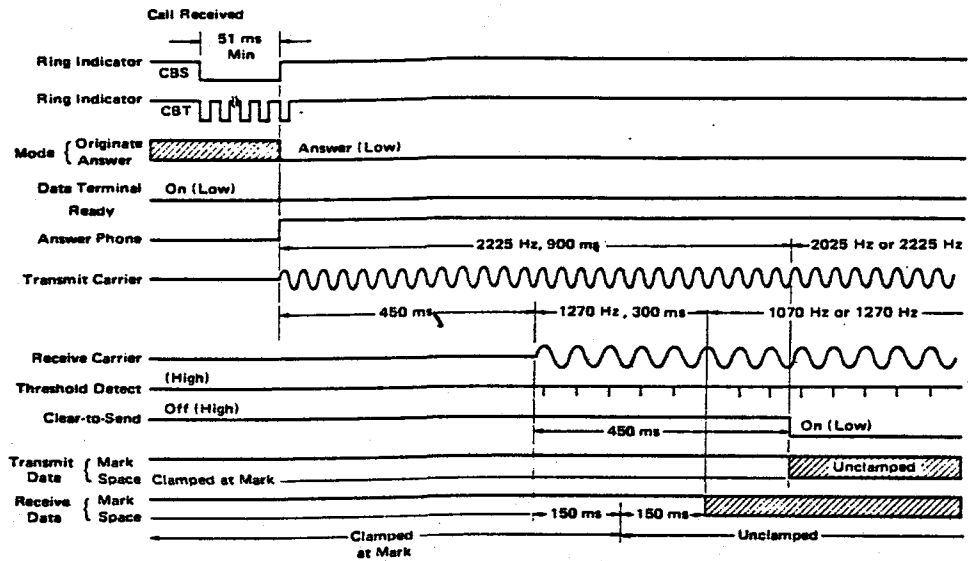
Bu tezde modem tasarımları yapılmadan önce veri iletişim sistemi incelenmiş, modem sisteminin diğer kısımlarını meydana getiren multiplekserler ve DAA'lar hakkında bilgi edinilmiştir. Mikrobilgisayarlar da seri veri aktarımı ve mikrobilgisayar-modem arayüzü bağlantılarının nasıl yapıldığı araştırılmıştır.

Pratik olarak, MM74HC942 ile akustik kuplörlü iki modem devresi kurulmuş ve bu devreler Atari 520 ST bilgisayarlarına bağlanarak Uludağ Üniversitesi Görükle Kampüsünde başarıyla çalıştırılmıştır.

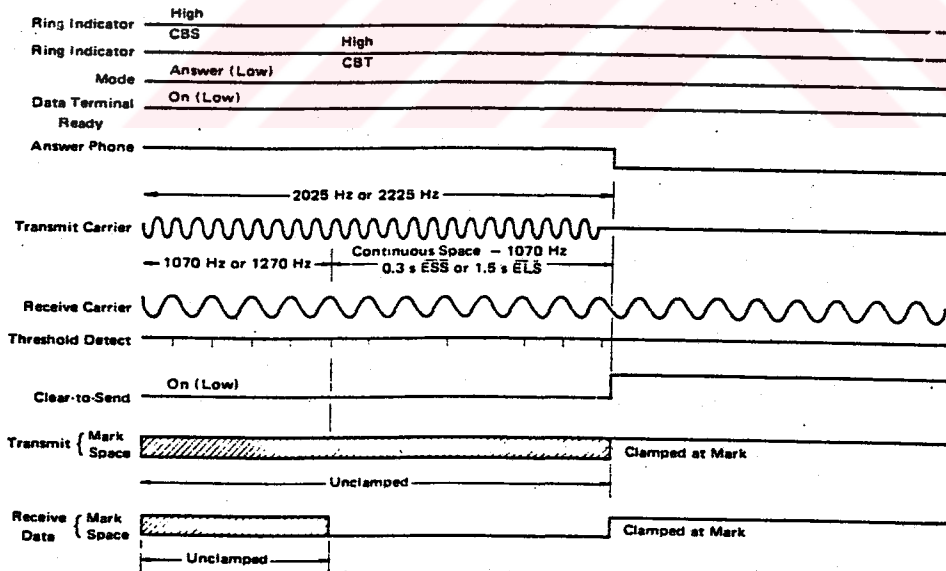
Burada, mikroişlemci kontrollü, içerisinde DAA'lar ve multiplekserler de yer alan modem sistemlerinin bulunduğunu belirtmek gerekir. Mikroişlemcili sistem, hataları düzeltme ve bir hattan maksimum yoğunlukla veri iletimi gerçekleştirerek hat performansını arttıran düzenleri içerir.

8. KAYNAKLAR

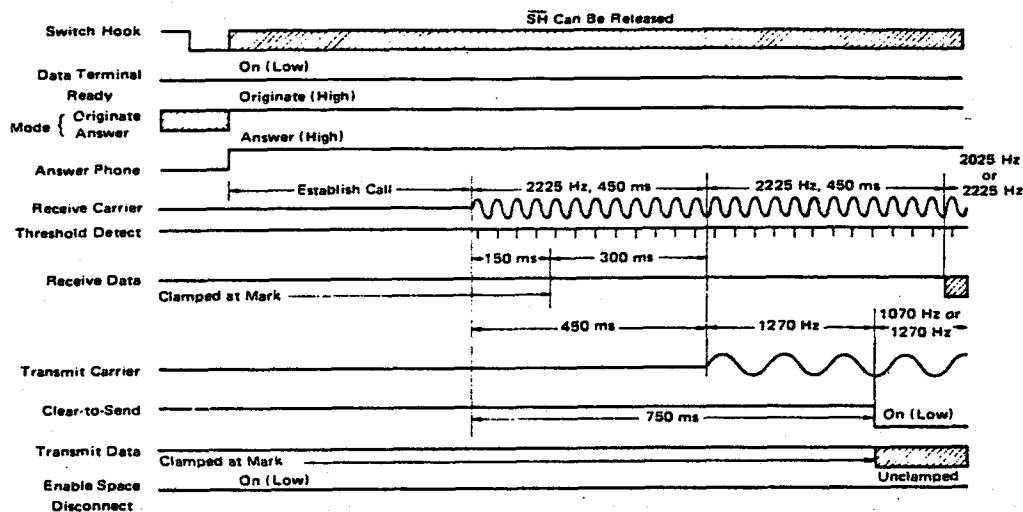
- F.R.Cronin, "Modems and Multiplexers", Data Processing Magazine, 1970
- W.B. Quirk, "What's Available in Data Transmission services", Data Processing Magazine, 1970
- J.Barth, "Using Minicomputers in Teleprocessing Systems" , Data Processing Magazine, 1970
- H.Becker, "Communications Processing for Large Data Networks", Data Processing Magazine, 1970.
- Burroughs Corporation Yay. "Introduction to Data Communications", Data Communicator No: 26, May 12 1971
- H.Taub, Digital Circuits and Microprocessors, 1982
- J.M.DeLaune "Low-Speed Modem System Design Using the MC6860", MCU/MPU Applications Manuel AN-747, Motorola Semiconductors, 1983
- K.Fronheiser, " Device Operation and System Implementation of the Asynchronous Communications Interface Adapter (MC6850)", MCU/MPU Applications Manual AN-754, Motorola Semiconductors, 1983
- Single Chip Modem Data Book, O İ Semiconductor, 1985
- Telecommunications Data Manual, Motorola Semiconductors, 1983



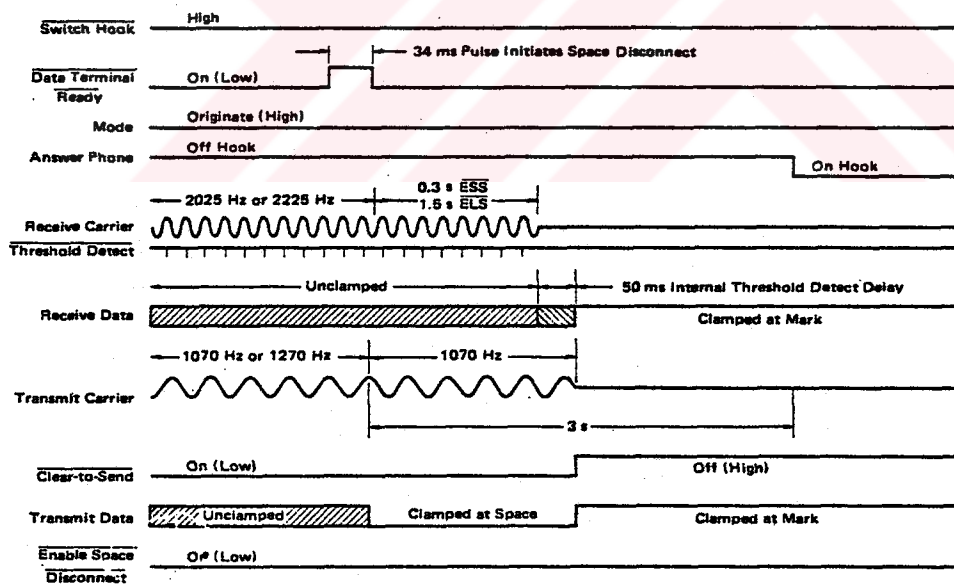
Şekil-1



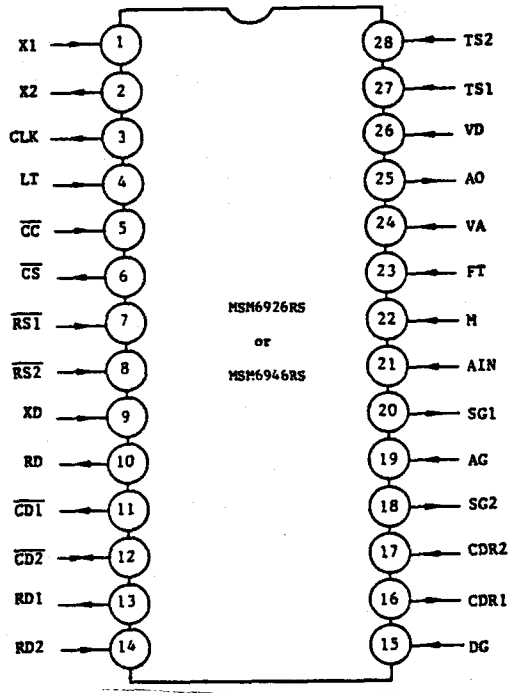
Şekil-2



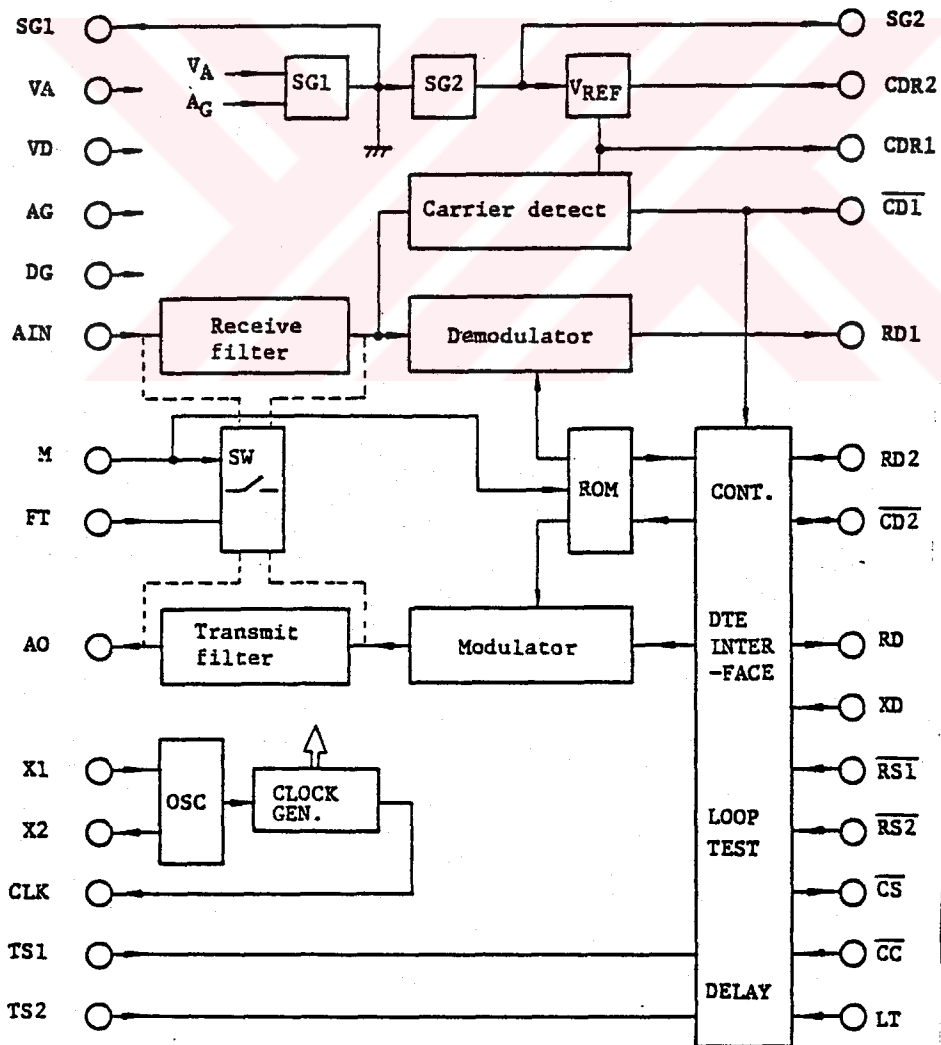
Şekil.3



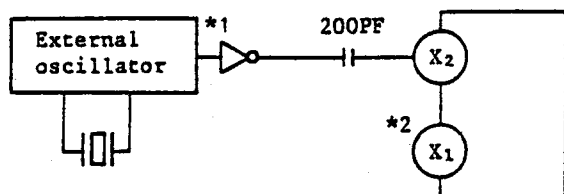
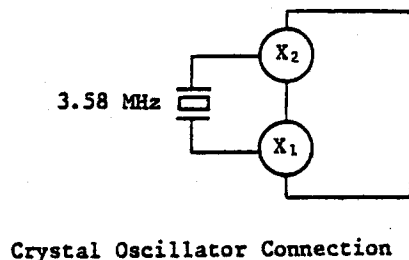
Şekil.4.



Şekil 1.

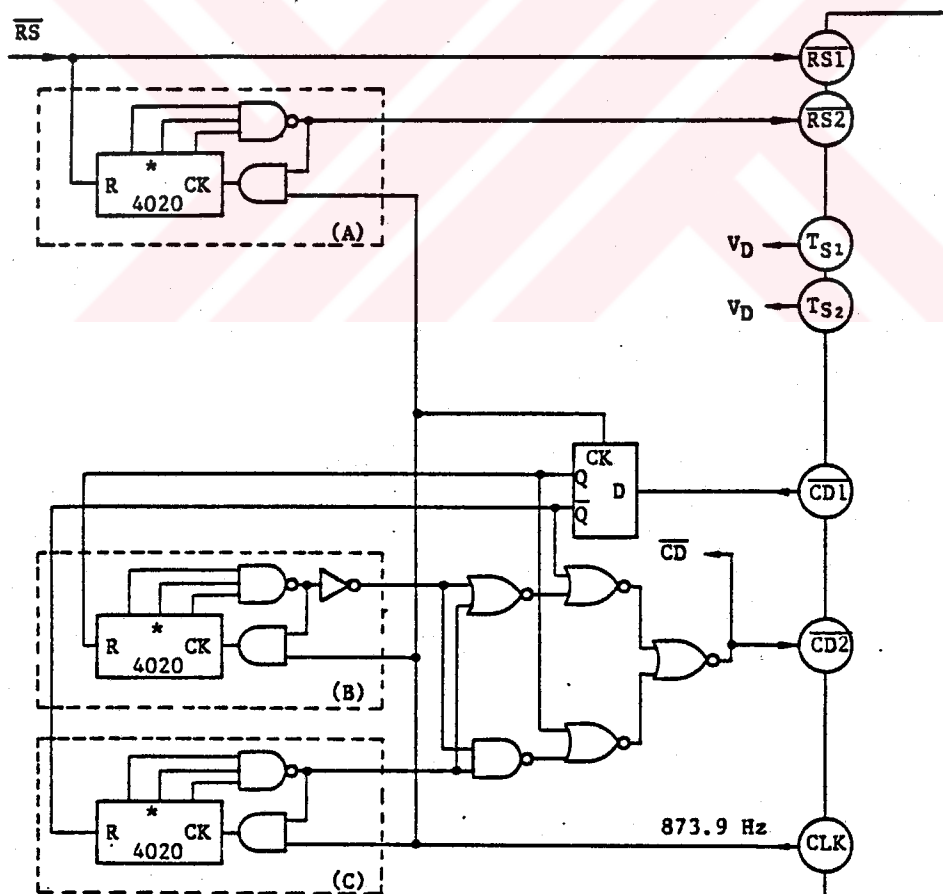


Şekil 2.



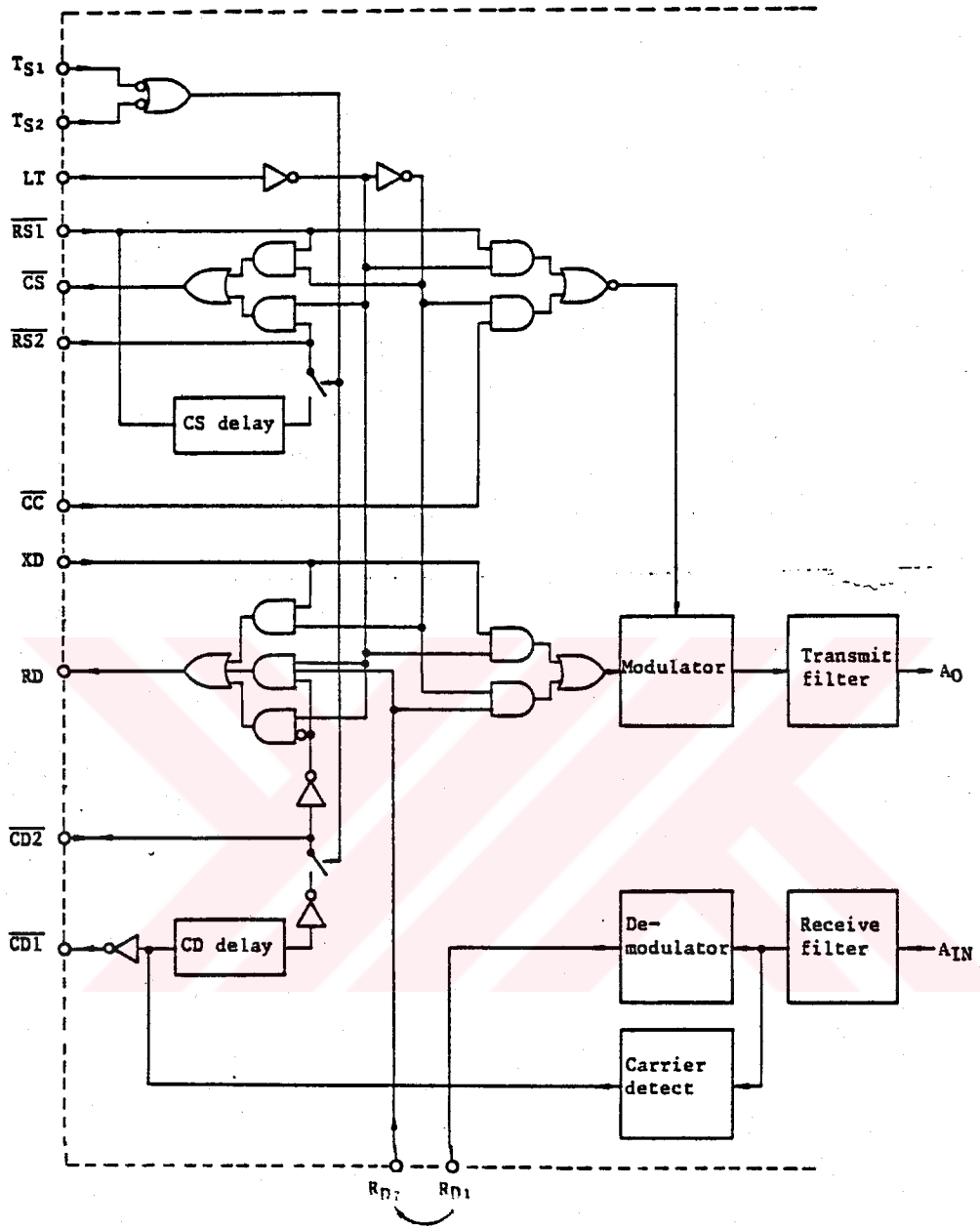
*1 TTL or Hi-Speed CMOS GATE
*2 Left unconnected

Şekil.3.

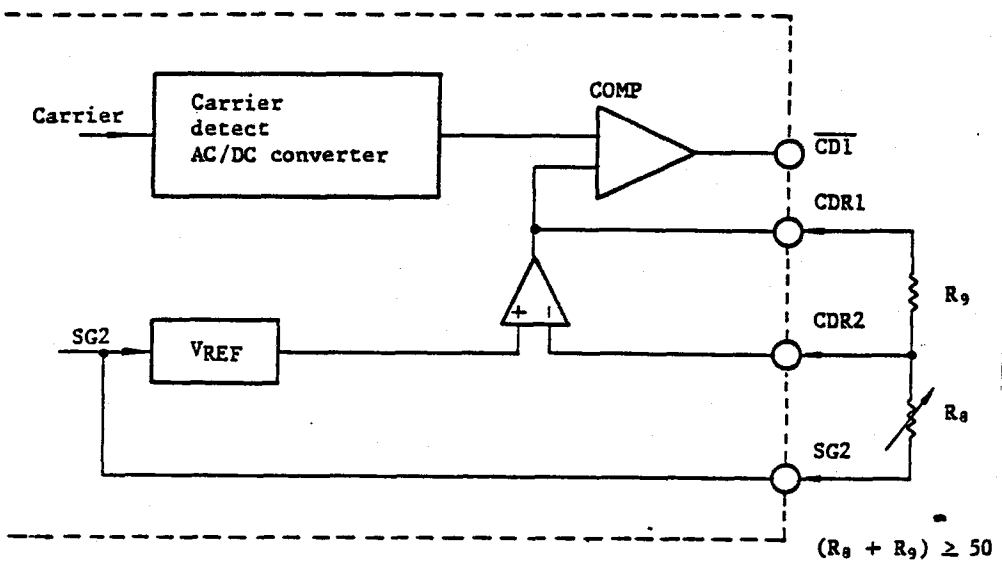


(A) RS/CS delay, (B) ... CD/ON delay, (C) ... CD/OFF delay

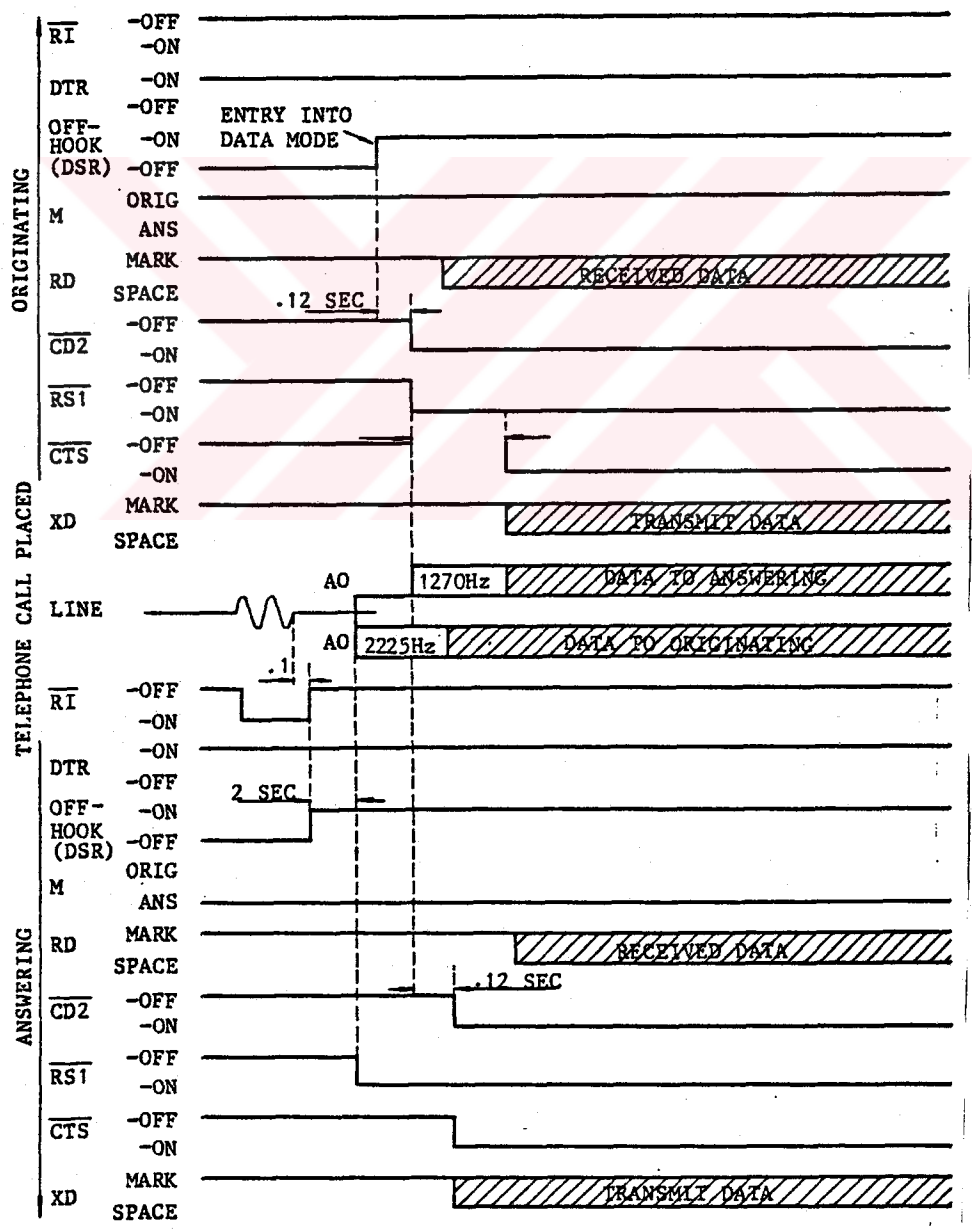
Şekil.4.



Şekil.5.



Şekil.6.



Şekil.7.



DM54ALS74A/DM74ALS74A Dual D Positive-Edge-Triggered Flip-Flops with Preset and Clear

General Description

The DM54ALS74 is a dual edge-triggered flip-flops. Each flip-flop has individual D, clock, clear and preset inputs, and also complementary Q and $\bar{Q}$ outputs.

Information at input D is transferred to the Q output on the positive going edge of the clock pulse. Clock triggering occurs at a voltage level of the clock pulse and is not directly related to the transition time of the positive going pulse. When the clock input is at either the high or low level, the D input signal has no effect.

Asynchronous preset and clear inputs will set or clear Q output respectively upon the application of low level signal.

Features

- Switching Specifications at 50 pF.
- Switching Specifications Guaranteed Over Full Temperature and V_{CC} Range.

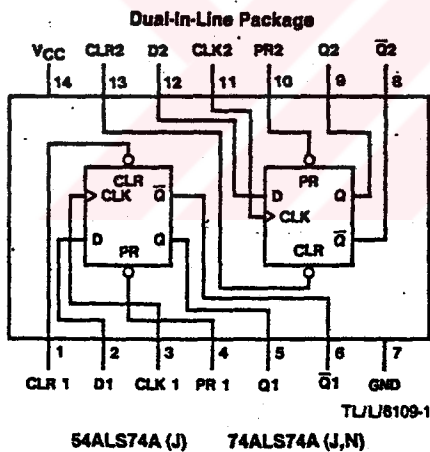
- Advanced Oxide-Isolated, Ion-Implanted Schottky TTL Process.
- Functionally and Pin-For-Pin Compatible with Schottky and LS TTL Counterpart.
- Improved AC Performance Over LS74 at Approximately Half the Power.

Absolute Maximum Ratings (Note 1)

Supply Voltage	TV
Input Voltage	TV
Operating Free Air Temperature Range	
DM54ALS	-55°C to 125°C
DM74ALS	0°C to 70°C
Storage Temperature Range	-65°C to 150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device can not be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Connection Diagram



Function Table

Inputs				Outputs	
PR	CLR	CLK	D	Q	$\bar{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	Q ₀

L = Low State, H = High State, X = Don't Care

↑ = Positive Edge Transition

Q₀ = Previous Condition of Q

* = This condition is nonstable; it will not persist when preset and clear inputs return to their inactive (high) level. The output levels in this condition are not guaranteed to meet the V_{OH} specification.

Recommended Operating Conditions

Parameter	DM54ALS74A			DM74ALS74A			Unit
	Min	Nom	Max	Min	Nom	Max	
Supply Voltage, V_{CC}	4.5	5	5.5	4.5	5	5.5	V
High Level Input Voltage, V_{IH}	2			2			V
Low Level Input Voltage, V_{IL}			0.8			0.8	V
High Level Output Current, I_{OH}			-0.4			-0.4	mA
Low Level Output Current, I_{OL}			4			8	mA
Clock frequency, f_{CLOCK}	0		30	0		34	MHz
Width of Clock Pulse, T_W	High	16.5		14.5			ns
	Low	16.5		14.5			ns
Pulse Width T_W , Preset & Clear	Low	15		15			ns
Data Setup Time, T_{SU}	Data	15†		15†			ns
	PRE or CLR Inactive	10†		10†			ns
Data Hold Time, T_H		0†		0†			ns

The (†) arrow indicates the positive edge of the Clock is used for reference.

Electrical Characteristics over recommended operating free air temperature range.

All typical values are measured at $V_{CC} = 5V$, $T_A = 25^\circ C$.

Symbol	Parameter		Conditions	Min	Typ	Max	Unit
V_{IK}	Input Clamp Voltage		$V_{CC} = 4.5V$, $I_I = -18\text{ mA}$			-1.5	V
V_{OH}	High Level Output Voltage		$I_{OH} = -400\mu A$ $V_{CC} = 4.5\text{ to }5.5V$	$V_{CC} - 2$			V
V_{OL}	Low Level Output Voltage		$V_{CC} = 4.5V$ $V_{IH} = 2V$ 54/74ALS $I_{OL} = 4\text{ mA}$		0.25	0.4	V
			74 ALS $I_{OL} = 8\text{ mA}$		0.35	0.5	V
I_I	Max High Input Current	Clock, D	$V_{CC} = 5.5V$, $V_{IH} = 7V$			0.1	mA
		Preset, Clear				0.2	mA
I_{IH}	High Level Input Current	Clock, D	$V_{CC} = 5.5V$, $V_{IH} = 2.7V$			20	μA
		Preset, Clear				40	μA
I_{IL}	Low Level Input Current	Clock, D	$V_{CC} = 5.5V$, $V_{IL} = 0.4V$			-0.2	mA
		Preset, Clear				-0.4	mA
I_O	Output Drive Current		$V_{CC} = 5.5V$, $V_O = 2.25V$	-30		-112	mA
I_{CC}	Supply Current		$V_{CC} = 5.5V$		2.4	4	mA

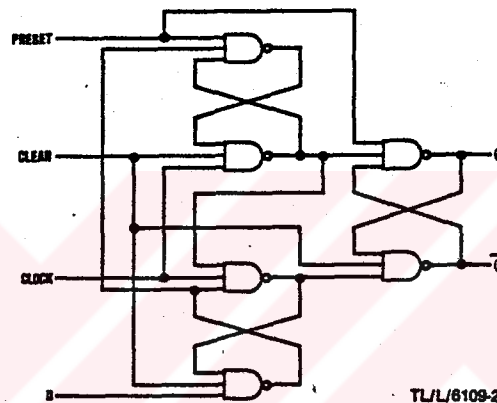
Switching Characteristics over recommended operating free air temperature range (Note 1).

All typical values are measured at $V_{CC} = 5V$, $T_A = 25^{\circ}C$.

Parameter	From	To	Conditions	DM54ALS74A			DM74ALS74A			Unit
				Min	Typ	Max	Min	Typ	Max	
FMAX			VCC = 4.5V to 5.5V RL = 500 Ω CL = 50 pF	30			34			MHz
TPLH	Preset or clear	Q		3		15	3		13	ns
TPHL				5		17	5		15	ns
TPLH	Clock	Q		5		18	5		18	ns
TPHL				5		20	5		18	ns

Note 1: See Section 1 for test waveforms and output load.

Logic Diagram





MM54HC4538/MM74HC4538 Dual Retriggerable Monostable Multivibrator

General Description

The MM54HC4538/MM74HC4538 high speed monostable multivibrators (one shots) are implemented in micro-CMOS Technology, 3.5 micron silicon gate P-well CMOS. They feature speeds comparable to low power Schottky TTL circuitry while retaining the low power and high noise immunity characteristic of CMOS circuits.

Each multivibrator features both a negative, A, and a positive, B, transition triggered input, either of which can be used as an inhibit input. Also included is a clear input that when taken low resets the one shot. The 'HC4538 is retriggerable. That is, it may be triggered repeatedly while their outputs are generating a pulse and the pulse will be extended.

Pulse width stability over a wide range of temperature and supply is achieved using linear CMOS techniques. The out-

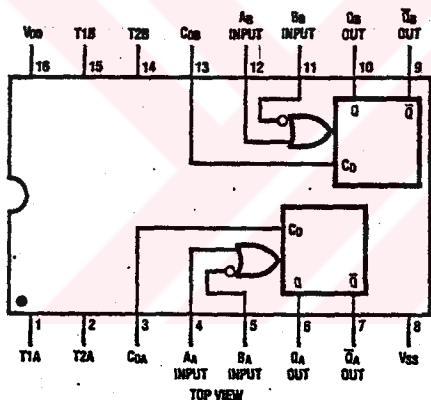
put pulse equation is simply: $PW = 0.7(R)(C)$ where PW is in seconds, R is in ohms, and C is in farads. This device is pin compatible with the CD4528, and the CD4538 one shots. All inputs are protected from damage due to static discharge by diodes to Vcc and ground.

Features

- Schmitt trigger on A and B inputs
- Wide power supply range: 2-6V
- Typical trigger propagation delay: 32 ns
- Fanout of 10 LS-TTL loads (74HC)
- Low input current: 1 μ A max

Connection and Block Diagrams

Dual-In-Line Package



Order Number MM54HC4538J or MM74HC4538J,N
See NS Package J16A or N16E

Truth Table

Inputs			Outputs	
Clear	A	B	Q	$\bar{Q}$
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	$\downarrow$	$\square$	$\square$
H	$\uparrow$	H	$\square$	$\square$

H = High Level

L = Low Level

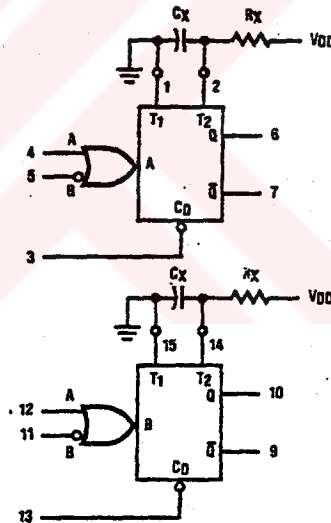
$\uparrow$ = Transition from Low to High

$\downarrow$ = Transition from High to Low

$\square$ = One High Level Pulse

$\square$ = One Low Level Pulse

X = Irrelevant



Rx AND Cx ARE EXTERNAL COMPONENTS

TL/F/5217-2

Absolute Maximum Ratings (Notes 1 and 2)

Supply Voltage (V_{CC})	-0.5 to +7.0V
DC Input Voltage (V_{IN})	-1.5 to $V_{CC} + 1.5V$
DC Output Voltage (V_{OUT})	-0.5 to $V_{CC} + 0.5V$
Clamp Diode Current (I_{IK}, I_{OK})	± 20 mA
DC Output Current, per pin (I_{OUT})	± 25 mA
DC V_{CC} or GND Current, per pin (I_{CC})	± 50 mA
Storage Temperature Range (T_{STG})	-65°C to +150°C
Power Dissipation (P_D) (Note 3)	500 mW
Lead Temperature (T_L) (Soldering 10 seconds)	260°C

Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	2	6	V
DC Input or Output Voltage (V_{IN}, V_{OUT})	0	V_{CC}	V
Operating Temp. Range (T_A)			°C
MM74HC	-40	+85	
MM54HC	-55	+125	
Input Rise or Fall Times (Reset only)			ns
(t_r, t_f) $V_{CC} = 2.0V$		1000	
$V_{CC} = 4.5V$		500	
$V_{CC} = 6.0V$		400	

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	V _{CC}	T _A = 25°C		74HC	54HC	Units
						T _A = -40 to 85°C	T _A = -55 to 125°C	
				Typ	Guaranteed Limits			
V _{IH}	Minimum High Level Input Voltage		2.0V		1.5	1.5	1.5	V
			4.5V		3.15	3.15	3.15	V
			6.0V		4.2	4.2	4.2	V
V _{IL}	Maximum Low Level Input Voltage		2.0V		0.3	0.3	0.3	V
			4.5V		0.9	0.9	0.9	V
			6.0V		1.2	1.2	1.2	V
V _{OH}	Minimum High Level Output Voltage	V _{IN} = V _{IH} or V _{IL} I _{OUT} ≤ 20 μA	2.0V	2.0	1.9	1.9	1.9	V
			4.5V	4.5	4.4	4.4	4.4	V
			6.0V	6.0	5.9	5.9	5.9	V
		V _{IN} = V _{IH} or V _{IL} I _{OUT} ≤ 4.0 mA I _{OUT} ≤ 5.2 mA	4.5V		3.98	3.84	3.7	V
			6.0V		5.48	5.34	5.2	V
V _{OL}	Maximum Low Level Output Voltage	V _{IN} = V _{IH} or V _{IL} I _{OUT} ≤ 20 μA	2.0V	0	0.1	0.1	0.1	V
			4.5V	0	0.1	0.1	0.1	V
			6.0V	0	0.1	0.1	0.1	V
		V _{IN} = V _{IH} or V _{IL} I _{OUT} ≤ 4.0 mA I _{OUT} ≤ 5.2 mA	4.5V		0.28	0.33	0.4	V
			6.0V		0.28	0.33	0.4	V
I _{IN}	Maximum Input Current (Pins 2, 14)	V _{IN} = V _{CC} or GND	6.0V		±0.5	±5.0	±10	μA
I _{IN}	Maximum Input Current (all other pins)	V _{IN} = V _{CC} or GND	6.0V		±0.1	±1.0	±1.0	μA
I _{CC}	Maximum Quiescent Supply Current	V _{IN} = V _{CC} or GND I _{OUT} = 0 μA Pins 2 and 14 = 0.5V _{CC}	6.0V	100	150	250	400	μA

Note 1: Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation Temperature Derating: Plastic "N" Package: -12mW/°C from 65°C to 85°C Ceramic "J" Package: -12mW/°C from 100°C to 125°C

Note 4: For a power supply of 5V $\pm 10\%$ the worst case output voltages (V_{OH} and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at $V_{CC} = 5.5V$ and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current (I_{IN} , I_{CC} and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

AC Electrical Characteristics $V_{CC}=5V$, $T_A=25^\circ C$, $C_L=15\text{ pF}$, $t_r=t_f=6\text{ ns}$

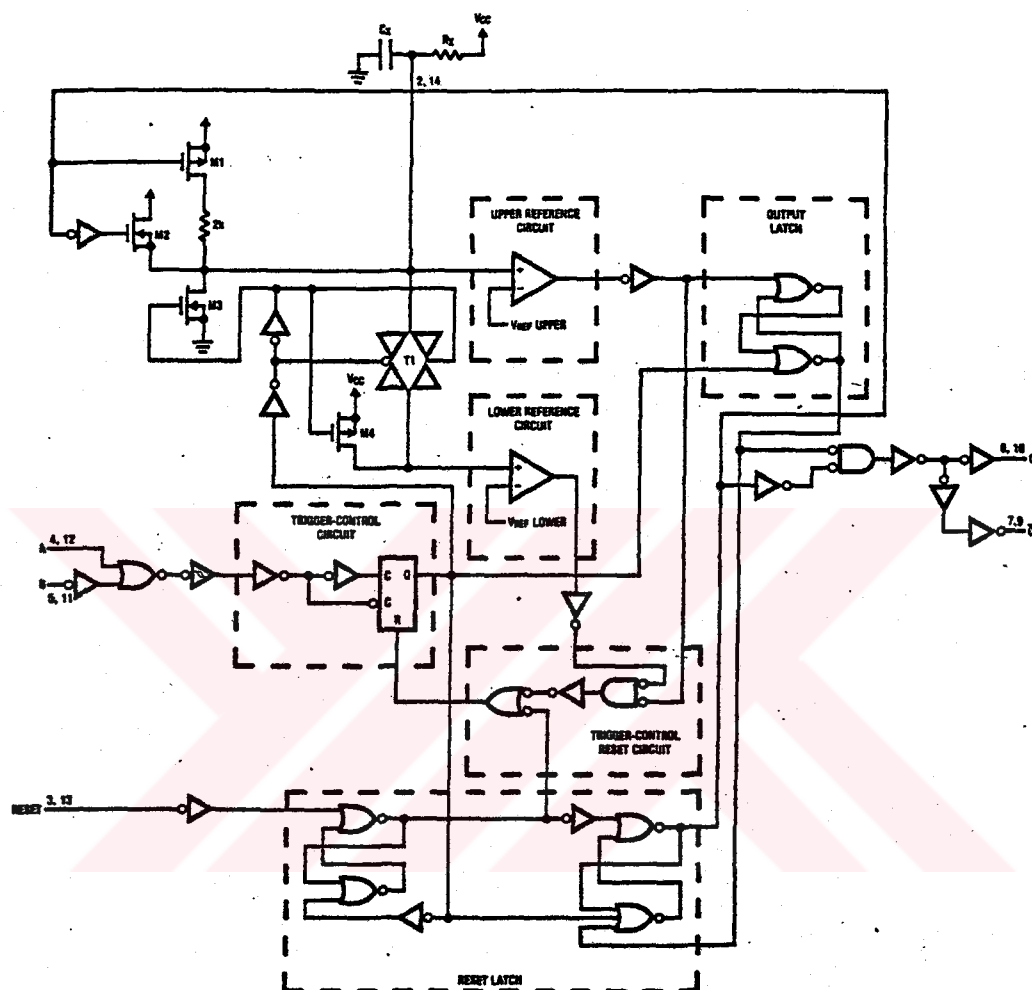
Symbol	Parameter	Conditions	Typ	Limit	Units
t_{PLH}	Maximum Propagation Delay A, or B to Q		23	45	ns
t_{PHL}	Maximum Propagation Delay A, or B to $\bar{Q}$		26	50	ns
t_{PHL}	Maximum Propagation Delay Clear to Q		23	45	ns
t_{PLH}	Maximum Propagation Delay Clear to $\bar{Q}$		26	50	ns
t_W	Minimum Pulse Width A, B or Clear		10	16	ns

AC Electrical Characteristics $C_L=50\text{ pF}$, $t_r=t_f=6\text{ ns}$ (unless otherwise specified)

Symbol	Parameter	Conditions	V _{CC}	T _A = 25°C		74HC T _A = -40 to 85°C	54HC T _A = -55 to 125°C	Units
				Typ	Guaranteed Limits			
t _{PLH}	Maximum Propagation Delay A, or B to Q		2.0V	100	250	315	373	ns
			4.5V	25	50	63	75	ns
			6.0V	21	43	54	63	ns
t _{PHL}	Maximum Propagation Delay A, or B to $\bar{Q}$		2.0V	110	275	347	410	ns
			4.5V	28	55	69	82	ns
			6.0V	23	47	59	70	ns
t _{PHL}	Maximum Propagation Delay Clear to Q		2.0V	100	250	315	373	ns
			4.5V	25	50	63	75	ns
			6.0V	21	43	54	63	ns
t _{PLH}	Maximum Propagation Delay Clear to $\bar{Q}$		2.0V	110	275	347	410	ns
			4.5V	28	55	69	82	ns
			6.0V	23	47	59	70	ns
t _{TLH} , t _{THL}	Maximum Output Rise and Fall Time		2.0V	30	75	95	110	ns
			4.5V	10	15	19	22	ns
			6.0V	8	13	16	19	ns
t _r , t _f	Maximum Input Rise and Fall Time (Reset only)		2.0V	-	1000	1000	1000	ns
			4.5V	-	500	500	500	ns
			6.0V	-	400	400	400	ns
t _w	Minimum Pulse Width A, B, Clear		2.0V	-	80	101	119	ns
			4.5V	-	16	20	24	ns
			6.0V	-	14	17	20	ns
t _{wQ}	Output Pulse Width	C _X = 12 pF R _X = 1 kΩ	Min	3.0V	283	190		ns
				5.0V	147	120		ns
			Max	3.0V	283	400		ns
				5.0V	147	185		ns
t _{wQ}	Output Pulse Width	C _X = 100 pF R _X = 10 kΩ	Min	3.0V	1.2			μs
				5.0V	1.0			μs
			Max	3.0V	1.2			μs
				5.0V	1.0			μs
t _{wQ}	Output Pulse Width	C _X = 1000 pF R _X = 10 kΩ	Min	3.0V	10.5	9.4		μs
				5.0V	10.0	9.3		μs
			Max	3.0V	10.5	11.6		μs
				5.0V	10.0	11.7		μs
C _{IN}	Maximum Input Capacitance (Pins 2 & 14)			25				pF
C _{IN}	Maximum Input Capacitance (other inputs)			5	10	10	10	pF
C _{PD}	Power Dissipation Capacitance (Note 5)	(per one shot)		150				pF
Δt _{wQ}	Pulse Width Match Between Circuits in Same Package			± 1				%

Note 5: C_{PD} determines the no load dynamic consumption, $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$, and the no load dynamic current consumption, $I_g = V_{CC} f + I_{CC}$.

Logic Diagram



TL/F/5217-3

Circuit Operation

The 'HC4538 operates as follows (refer to logic diagram). In the quiescent state, the external timing capacitor, C_x , is charged to V_{CC} . When a trigger occurs, the Q output goes high and C_x discharges quickly to the lower reference voltage ($V_{REF\ Lower} = \frac{1}{3} V_{CC}$). C_x then charges, through R_x , back up to the upper reference voltage ($V_{REF\ Upper} = \frac{2}{3} V_{CC}$), at which point the one-shot has timed out and the Q output goes low.

The following, more detailed description of the circuit operation refers to both the logic diagram and the timing diagram.

QUIESCENT STATE

In the quiescent state, before an input trigger appears, the output latch is high and the reset latch is high (#1 in logic diagram).

Thus the Q output (pin 6 or 10) of the monostable multivibrator is low (#2, timing diagram).

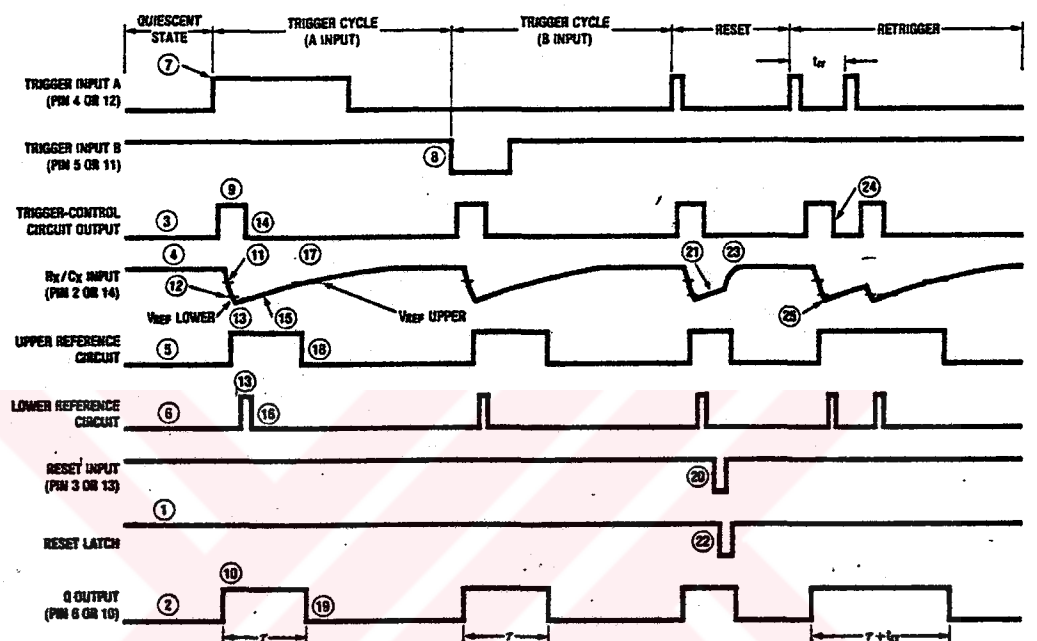
The output of the trigger-control circuit is low (#3), and transistors M1, M2, and M3 are turned off. The external timing capacitor, C_x , is charged to V_{CC} (#4), and the upper reference circuit has a low output (#5). Transistor M4 is turned on and transmission gate T1 is turned off. Thus the lower reference circuit has V_{CC} at the noninverting input and a resulting low output (#6).

In addition, the output of the trigger-control reset circuit is low.

TRIGGER OPERATION

The 'HC4538 is triggered by either a rising-edge signal at input A (#7) or a falling-edge signal at input B (#8), with the unused trigger input and the Reset input held at the voltage levels shown in the Truth Table. Either trigger signal will cause the output of the trigger-control circuit to go high (#9).

Timing Diagram



Circuit Operation (Continued)

The trigger-control circuit going high simultaneously initiates three events. First, the output latch goes low, thus taking the Q output of the 'HC4538 to a high state (#10). Second, transistor M3 is turned on, which allows the external timing capacitor, C_X, to rapidly discharge toward ground (#11). (Note that the voltage across C_X appears at the input of the upper reference circuit comparator.) Third, transistor M4 is turned off and transmission gate T1 is turned on, thus allowing the voltage across C_X to also appear at the input of the lower reference circuit comparator.

When C_X discharges to the reference voltage of the lower reference circuit (#12), the outputs of both reference circuits will be high (#13). The trigger-control reset circuit goes high, resetting the trigger-control circuit flip-flop to a low state (#14). This turns transistor M3 off again, allowing C_X to begin to charge back up toward V_{CC}, with a time constant $t = R_X C_X$ (#15). In addition, transistor M4 is turned on and transmission gate T1 is turned off. Thus a high voltage level is applied to the input of the lower reference circuit comparator, causing its output to go low (#16). The monostable multivibrator may be retriggered at any time after the trigger-control circuit goes low.

When C_X charges up to the reference voltage of the upper reference circuit (#17), the output of the upper reference circuit goes low (#18). This causes the output latch to toggle, taking the Q output of the 'HC4538 to a low state (#19), and completing the time-out cycle.

When a reset occurs, the output of the reset latch goes low (#22), turning on transistor M1. Thus C_X is allowed to quickly charge up to V_{CC} (#23) to await the next trigger signal.

RESET OPERATION

A low voltage applied to the Reset pin always forces the Q output of the 'HC4538 to a low state.

The timing diagram illustrates the case in which reset occurs (#20) while C_X is charging up toward the reference voltage of the upper reference circuit (#21). When a reset occurs, the output of the reset latch goes low (#22), turning on transistor M1. Thus C_X is allowed to quickly charge up to V_{CC} (#23) to await the next trigger signal.

RETRIGGER OPERATION

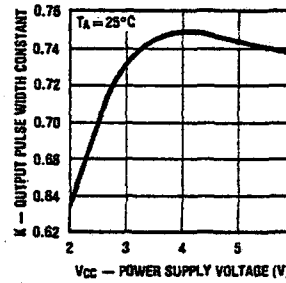
In the retriggerable mode, the 'HC4538 may be retriggered during timing out of the output pulse at any time after the trigger-control circuit flip-flop has been reset (#24). Because the trigger-control circuit flip-flop resets shortly after C_X has discharged to the reference voltage of the lower reference circuit (#25), the minimum retrigger time, t_r , is a function of internal propagation delays and the discharge time of C_X:

$$t_r(\text{ns}) \approx 72 + \frac{V_{CC}(\text{volts}) \cdot C_X(\text{pF})}{30.5}, \text{ at room temperature}$$

Circuit Operation (Continued)**POWER-DOWN CONSIDERATIONS**

Large values of C_X may cause problems when powering down the HC4538 because of the amount of energy stored in the capacitor. When a system containing this device is powered down, the capacitor may discharge from V_{CC} through the input protection diodes at pin 2 or pin 14. Current through the protection diodes must be limited to 30 mA; therefore, the turn-off time of the V_{CC} power supply must not be faster than $t = V_{CC} \cdot C_X / (30 \text{ mA})$. For example, if $V_{CC} = 5\text{V}$ and $C_X = 15 \mu\text{F}$, the V_{CC} supply must turn off no faster than $t = (5\text{V}) \cdot (15 \mu\text{F}) / 30 \text{ mA} = 2.5 \text{ ms}$. This is usually not a problem because power supplies are heavily filtered and cannot discharge at this rate.

When a more rapid decrease of V_{CC} to zero volts occurs, the HC4538 may sustain damage. To avoid this possibility, use an external clamping diode, D_X , connected from V_{CC} to the C_X pin.



TL/F/5217-5