

**T.C
FIRAT ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**



**CMOS DÜŞÜK GÜRÜLTÜLÜ
KUVVETLENDİRİCİLERDE DOĞRUSALLAŞTIRMA
TEKNİKLERİNİN İNCELENMESİ**

Esra ÖZDEMİR

**Yüksek Lisans Tezi
Elektrik Elektronik Mühendisliği Anabilim Dalı
Danışman: Doç. Dr. Mustafa TÜRK**

ELAZIĞ-2016

FIRAT ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

CMOS DÜŞÜK GÜRÜLTÜLÜ KUVVETLENDİRİCİLERDE
DOĞRUSALLAŞTIRMA TEKNİKLERİNİN İNCELENMESİ

YÜKSEK LİSANS TEZİ

ESRA ÖZDEMİR
(121113105)

Tezin Enstitüye Verildiği Tarih : 27/07/2016
Tezin Savunulduğu Tarih : 26/08/2016

Tez Danışmanı : Doç. Dr. Mustafa TÜRK (F.Ü)
Diğer Jüri Üyeleri : Yrd.Doç.Dr. Cafer BUDAK (B.Ü)
Yrd.Doç.Dr. Sencer ÜNAL (F.Ü)



AĞUSTOS-2016

ÖNSÖZ

Çalışmalarım sırasında bilimsel katkıları ile bana yardımcı olan, eğitimim süresince yardımlarını esirgemeyen, tez danışmanım ve hocam Doç.Dr.Mustafa TÜRK'e en içten teşekkür ve saygılarımı sunarım.

Aileme maddi ve manevi olarak sağladıkları tüm destekler için ve bana inandıkları için en içten sevgilerimle teşekkür ederim.

Esra ÖZDEMİR

ELAZIĞ-2016

İÇİNDEKİLER

	<u>Sayfa No</u>
ÖNSÖZ	I
İÇİNDEKİLER	II
ÖZET	V
SUMMARY	VI
ŞEKİLLER LİSTESİ.....	VII
TABLolar LİSTESİ.....	X
KISALTMALAR VE SİMGELER	XI
1. GİRİŞ	1
1.1. Amaç	1
1.2. Literatür Araştırması	2
1.3. Tezin Kapsamı ve Yapısı.....	3
2. DÜŞÜK GÜRÜLTÜLÜ KUVVETLENDİRİCİ TANIMI.....	5
2.1. Düşük Gürültülü Kuvvetlendirici Topolojileri	5
2.1.1. Ortak Kaynaklı Kuvvetlendirici	5
2.1.2. Ortak Kapılı Kuvvetlendirici	5
2.1.3. Kaskad Bağlı Kuvvetlendirici	6
2.2. İdeal Düşük Gürültülü Kuvvetlendirici Tasarımı İçin İstenen Özellikler	7
2.2.1. S Parametreleri	7
2.2.2. Yansıma Katsayısı (S_{11})	8
2.2.3. Empedans Uyumu	9
2.2.3.1. Optimum Güç Aktarımı	10
2.2.3.2. Optimum Gürültü İfadesi.....	10
2.2.3.3. İletim Hatlarında Minimum Yansıma	10
2.2.3.4. Kapasitif ve İndüktif Bölücüler.....	10
2.2.3.5. L Uyumu	12
2.2.3.5.1. RLC Olarak L Uyumu	12
2.2.3.5.2. Norton Eşdeğeri.....	13
2.2.3.5.3. Topoloji Seçimi	14
2.2.3.5.4. L-Uyumu Tasarım Denklemleri	14
2.2.3.5.5. L-Uyumu Ekleme Kaybı.....	15

2.2.3.5.6.	Reaktif Güce Karşılık Yükün Gücü	15
2.2.3.5.7.	Denklemden Anlaşılanlar	16
2.2.3.5.8.	Reaktans Soğurumu	16
2.2.3.6.	II-Uyumu	17
2.2.3.6.1.	II Seri LCR	18
2.2.3.6.2.	II Ağının Q Değeri	19
2.2.3.7.	T Uyumu	19
2.2.4.	Gürültü Analizi	20
2.2.4.1.	Yarı İletken Cihazlarda Yapısal Gürültü Kaynağı	21
2.2.4.1.1.	Isıl Gürültü	21
2.2.4.1.2.	Üretim-Birleşim Gürültüsü	22
3.	DOĞRUSAL OLMAYAN KUVVETLENDİRİCİLER VE BOZULMALARI.....	23
3.1.	Doğrusal Olmayan Sistemlerin Özellikleri ve Tanımlamaları	23
3.2.	Doğrusal Olmayan Sistem Cevabı	27
3.2.1.	Doğrusal Olmayan Sistem Modeli	29
3.3.	Doğrusalsızlığın Radyo Frekans Sistemlerine Etkisi	33
3.3.1.	Çift Ton Doğrusallık Testi	33
3.3.2.	Duyarsızlaşma	35
3.3.3.	Çapraz Modülasyon	36
3.3.4.	Ara Kiplenim Bozulmaları	37
4.	DOĞRUSALLAŞTIRMA TEKNİKLERİ.....	39
4.1.	Türev Süperpozisyonu (TS)	39
4.1.1.	Tamamlayıcı TS	41
4.1.2.	İyileştirilmiş TS	43
4.2.	Gürültü/Bozulma İptali	45
4.3	Son Bozulma(SB)	47
5.	UYGULAMALAR VE ANALİZLER.....	49
5.1.	Doğrusal Olmayan Karakteristik	50
5.2.	Türev Süperpozisyonu	53
5.2.1.	Düşük Gürültülü Kuvvetlendirici Devresi	54
5.2.2.	Giriş Empedans Uyum Devresinin Gerçekleştirilmesi	55
5.2.3.	Simülasyon Sonuçları	60

5.3.	Son Bozulma	64
5.3.1.	Empedans Uyum Devrelerinin Elde Edilmesi.....	65
5.3.2.	Simülasyon Sonuçları	72
5.4.	Gürültü Bozulma İptali	75
5.4.1.	Empedans Uyum Devrelerinin Elde Edilmesi.....	76
5.4.2.	Simülasyon Sonuçları	78
6.	SONUÇ VE YORUMLAR	82
6.1.	Türev Süperpozisyonu	82
6.2.	Son Bozulma	83
6.3.	Gürültü/Bozulma İptali	83
6.4.	Tekniklerin Karşılaştırılması ve Yorumlanması	84
	KAYNAKLAR.....	86
	ÖZGEÇMİŞ	90
	EK.....	91

ÖZET

Bu tez çalışmasında, RF (Radyo Frekans) haberleşme sistemlerinde kullanılan CMOS düşük gürültülü kuvvetlendiricilerinin (DGK) meydana getirdiği bozulmaların giderilmesi için farklı doğrusallaştırma teknikleri incelenmiştir.

Düşük gürültülü kuvvetlendiriciler veya RF kuvvetlendiriciler, zayıf sinyallerin genliğini kuvvetlendirirler ve böylece RF alıcıları olabildiğince az gürültüyle çalışırlar. DGK'lar RF ön-uç modüllerinin kritik bileşenleridir. Alıcının anteni, RF ön-uç modülünün toplam gürültüsüne sinyal zincirinde ilk aşamada veya aşamalarda en fazla katkıyı sağlar. DGK kullanıldığında, alıcı zincirinde sonraki aşamalarda oluşan gürültülerin etkisi DGK'nın kazancı yardımıyla azalırken, DGK'nın kendi gürültüsü alıcı sinyale eklenir. Bu yüzden, DGK için istenen sinyal gücünü artırırken olabildiğince az gürültü ve bozulma eklenmesi gereklidir. Bu sistemin daha sonraki aşamalarda sinyali almasına olanak sağlar. İyi bir DGK'nın düşük gürültü faktörüne ve yeterince büyük kazanç değerlerine ve yeterince büyük ara kiplenim ve baskılama noktası (IP3 ve P1dB) değerlerine sahip olması gerekir.

Çalışmada, türev süperpozisyonu, gürültü/bozulma iptali ve son bozulma olmak üzere üç farklı teknik, meydana gelen bozulmaları azaltmak için kullanılmıştır. Simülasyon sonuçlarının elde edilmesi için ilk adımda uygun düşük gürültülü kuvvetlendirici topolojisi seçilmiştir. Seçilen topolojilere her teknik uygulanarak istenilen düşük gürültülü kuvvetlendirici devreleri oluşturulmuştur. Devreler optimize edilerek devre elemanlarının uygun değerleri seçilmiştir. Daha sonra devrelerde empedans uyumunu sağlayabilmek için uygun empedans devreleri kurulmuş ve devrelerin son hali elde edilerek analiz sonuçları elde edilmiştir. Tekniklerin uygulanması için 0.18um CMOS teknolojisi kullanılmıştır. Kullanılan CMOS'a ait parametreler spice parametreleri olarak kaydedilmiş, daha sonra AWRDE programına aktararak uygun terminal sayısı ile CMOS oluşturulmuştur. DGK için sistem analizi yapılarak her bir tekniğin S parametreleri yardımıyla kazançları, giriş empedans uyumları (S11) ve gürültü faktörleri bulunmuştur. Çift ton test simülasyonu yardımıyla IIP3 performansı ölçülmüştür. Analiz ve sonuçların incelenmesi için AWR Design Environment programı kullanılmıştır. Uygulanan doğrusallaştırma tekniklerine ait analiz sonuçları daha önce yapılmış çalışmalarla karşılaştırılarak bozulmaların azalma oranlarının istenilen ölçülerde olduğu ispatlanmıştır.

Anahtar Kelimeler: CMOS, RF Haberleşme, Düşük Gürültülü Kuvvetlendirici (DGK), Doğrusallaştırma Teknikleri, AWR Tasarım Ortamı

SUMMARY

Linearization Techniques of CMOS Low Noise Amplifier

In this study, RF (radio frequency) CMOS low noise amplifier (LNA) used in the communication system different linearization techniques to eliminate the distortion caused occurred were examined.

Low noise amplifiers or RF amplifiers, amplify the weak signal amplitude of the RF receiver, so they work as little noise. LNA's are critical components of the RF front-end module. Antenna of receivers, in the first stage or phase of the RF noise in the signal chain front-end module provides a total maximum contribution. When LNA is used, the impact of the images formed at a later stage in the receiver chain of the LNA with the help of decreased earnings, the LNA will be added to their receiver signal noise. Therefore, while increasing the signal power required for the LNA it is necessary to add as little noise and distortion. This system allows it to receive signals at a later stage. A good LNA low noise factor and gain value large enough and big enough to call modulation and repression point (IP3 and p1db) must have their value.

In this study, the derivative superposition, noise / distortion cancellation and the post distortion including three different techniques are used to reduce distortion occurring. The first step in the appropriate low noise amplifier topology is selected to obtain the simulation results. Each technique applying to the chosen topology desired low-noise amplifier circuits are created. Appropriate values of the circuit elements are selected by optimizing the circuit. And then, proper impedance circuits in order to ensure compliance impedance circuit has been established and the results obtained are analyzed as the final version of the circuit. 0.18 CMOS technology is used to implement the techniques. CMOS and the parameters used in PSpice recorded parameters, then the appropriate number of terminals created CMOS AWR Design Environment transferred to the program. LNA gain for each technique with the help of S parameters for performing system analysis, input impedance matching (S11) and noise factors were found. With the help of two-tone test simulation IIP3 performance was measured. For analysis and examine the the results, the AWR Design Environment software is used. compared with linearization techniques applied to the analysis of results of studies conducted before the reduction in the rate of deterioration it has proven to be the desired dimensions.

Keywords: CMOS, RF communications, Low Noise Amplifiers (LNA), Linearization techniques, AWR Design Environment

ŞEKİLLER LİSTESİ

Sayfa No

Şekil 1.1	Radyo frekans alıcı blok şeması.....	1
Şekil 2.1	Ortak kaynaklı kuvvetlendirici.....	5
Şekil 2.2	Ortak kapılı kuvvetlendirici	6
Şekil 2.3	Kaskad bağlı kuvvetlendirici	7
Şekil 2.4	İki port için S parametreleri	7
Şekil 2.5.	Empedans uyum devresi	9
Şekil 2.6	Kapatif ve İndüktif bölücüler	11
Şekil 2.7.	L uyumlu devre topolojileri	12
Şekil 2.8.	RLC devresinde L uyumu.....	13
Şekil 2.9.	L uyumunda norton eşdeğeri.....	13
Şekil 2.10.	Kompleks yük devresi	16
Şekil 2.11.	II Uyumu Devreleri	17
Şekil 2.12.	Kaskad bağlı L uyumu devresi.....	17
Şekil 2.13.	II uyumu devresi	18
Şekil 2.14.	Seri bağlı II uyumu devresi.....	18
Şekil 2.15.	T uyumu devreleri	19
Şekil 2.16.	Gürültü kaynakları.....	20
Şekil 2.17.	MOS yapısındaki düşük frekanslı gürültü kaynağı.	22
Şekil 3.1	İdeal bir güç kuvvetlendiricisi.....	24
Şekil 3.2.	İdeal kuvvetlendirici gerilim kazancı fonksiyonu.....	24
Şekil 3.3.	Frekans bölgesi ikinci derece bozulma karakteristiği	25
Şekil 3.4.	İkinci derece kesişim noktası	26
Şekil 3.5.	Frekans bölgesi üçüncü derece bozulma karakteristiği	26
Şekil 3.6.	Üçüncü derece kesişim ve 1 dB bastırma noktaları	27
Şekil 3.7.	Doğrusal olmayan sistem.....	28
Şekil 3.8.	Doğrusal olmayan kuvvetlendiricide üçüncü dereceden arakiplenim bozulması	29
Şekil 3.9.	CMOS DC bias devresi	29
Şekil 3.10.	I_{ds} - V_{gs} grafiği	30
Şekil 3.11.	gm grafiği	30
Şekil 3.12.	$gm2$ grafiği.....	30
Şekil 3.13.	$gm3$ grafiği	30
Şekil 3.14.	Eşik altı bölgesinde $gm3$	31

Şekil 3.15.	Doyum Bölgesinde gm^3	32
Şekil 3.16.	MOSFET transistör için VGS-IIP3 eğrisi.....	32
Şekil 3.17.	Çift ton test işareti a) Zaman domen ve b) Frekans spektrumu	34
Şekil 3.18.	Frekans bölgesi yedinci derece bant içi ara-modülasyon ürünleri.	35
Şekil 4.1	a) Çift yönlü NMOS ile TS tekniği b) Ana transistörün üçüncü dereceden bozulma terimi ($g3A$),yardımcı transistör($g3B$) ve toplam çıkış($g3$)(UMC 90 nm CMOS process,(W/L)MA=20/0.08 μ m, $V_{ds}=1V$).....	40
Şekil 4.2.	TS tekniği (a) İletim bölgesinde çalışan ek transistör (b) Çift kutuplu transistörün kullanımı.	41
Şekil 4.3.	(a) ortak-kaynak yapısı ile tamamlayıcı TS (b) ortak-kapı yapısı ile tamamlayıcı TS	42
Şekil 4.4.	Geleneksel (çift yönlü-NMOS) TS ve tamamlayıcı (PMOS/NMOS) TS için kapı biasının fonksiyonu olarak g_2 ve g_3 'ün karşılaştırılması a) g_2-V_{gs} b) g_3-V_{gs} (UMC 90nm CMOS process, $V_{ds}=1V$).....	43
Şekil 4.5.	a) Geleneksel TS tekniği ve b) İyileştirilmiş TS tekniği'nin bozulma bileşenleri için vektör diyagramı.....	44
Şekil 4.6.	İyileştirilmiş TS tekniğinin devre uygulamaları	44
Şekil 4.7.	DGK'nın IIP3 ölçümü TS tekniğiyle/TS tekniği olmadan	44
Şekil 4.8.	Gürültü/Bozulma iptali a)Diferansiyel çıkış b)Tek uçlu çıkış	46
Şekil 4.9.	a)Son bozulma b) c) d) devre uygulamaları.....	47
Şekil 5.1.	CMOS parametrelerinin aktarılması ve terminallerinin belirlenmesi	50
Şekil 5.2.	Doğrusal Olmayan CMOS Devresi	51
Şekil 5.3.	CMOS'a ait üçüncü dereceden kesişim değeri.....	51
Şekil 5.4.	Doğrusal Olmayan Kaskad Düşük Gürültülü Kuvvetlendirici Devresi	52
Şekil 5.5.	DGK'ya ait üçüncü dereceden kesişim değeri	52
Şekil 5.6.	DGK'ya ait ikinci dereceden kesişim değeri.....	53
Şekil 5.7.	Kaskad düşük gürültülü kuvvetlendirici devresi.....	54
Şekil 5.8.	İyileştirilmiş Türev Süperpozisyonu Tekniği	54
Şekil 5.9.	İTS Tekniğiyle Oluşturulan Düşük Gürültülü Kuvvetlendirici Devresi	55
Şekil 5.10.	Düşük gürültülü kuvvetlendirici devresine ait küçük sinyal modeli.....	56
Şekil 5.11.	TS tekniğine ait giriş empedans uyumu devresi	59
Şekil 5.12.	TS devresine ait gürültü.....	60
Şekil 5.13.	TS devresine ait ters izolasyon.....	60
Şekil 5.14.	TS devresine ait gerilim kazancı	61
Şekil 5.15.	TS devresine ait giriş empedans kaybı	61
Şekil 5.16.	TS devresine ait S11 parametresinin Smith abağı üzerinde gösterimi	62
Şekil 5.17.	TS devresine ait kararlılık sabiti.....	62

Şekil 5.18.	Üçüncü derece kesişim değeri.....	63
Şekil 5.19.	İkinci derece kesişim değeri.....	63
Şekil 5.20.	Son bozulma tekniği devre şeması	64
Şekil 5.21.	Son bozulma tekniğiyle oluşturulan düşük gürültülü kuvvetlendirici devresi	65
Şekil 5.22.	İfilter sihirbazının görüntüsü.....	66
Şekil 5.23.	Filtre tipinin seçilmesi	66
Şekil 5.24.	Empedans devrelerinin hesabı.....	67
Şekil 5.25.	Empedans devrelerinin oluşturması	70
Şekil 5.26.	SB devresine ait giriş empedansı uyum devresi.....	71
Şekil 5.27.	SB devresine ait çıkış empedansı uyum devresi	71
Şekil 5.28.	Son bozulma devre şeması.....	71
Şekil 5.29.	SB devresine ait gürültü.....	72
Şekil 5.30.	SB devresine ait ters izolasyon	72
Şekil 5.31.	SB devresine ait kazanç	73
Şekil 5.32.	SB devresine ait giriş empedans kaybı	73
Şekil 5.33.	SB devresine ait S11 parametresinin Smith abağı üzerinde gösterimi.....	74
Şekil 5.34.	SB devresine ait üçüncü derece kesişim değeri	74
Şekil 5.35.	SB devresine ait ikinci derece kesişim değeri.....	75
Şekil 5.36.	GBİ devresine ait düşük gürültülü kuvvetlendirici devresi	75
Şekil 5.37.	GBİ devresine ait giriş empedans uyum devresi.....	78
Şekil 5.38.	GBİ devresine ait çıkış empedans uyum devresi	78
Şekil 5.39.	GBİ devresine ait giriş empedans kaybı	79
Şekil 5.40.	GBİ devresine ait kazanç	79
Şekil 5.41.	GBİ devresine ait gürültü.....	80
Şekil 5.42.	GBİ devresine ait S12.....	80
Şekil 5.43.	GBİ devresine ait ikinci dereceden kesişim değeri	81
Şekil 5.44.	GBİ devresine ait üçüncü dereceden kesişim değeri.....	81

TABLÖLAR LİSTESİ

Sayfa No

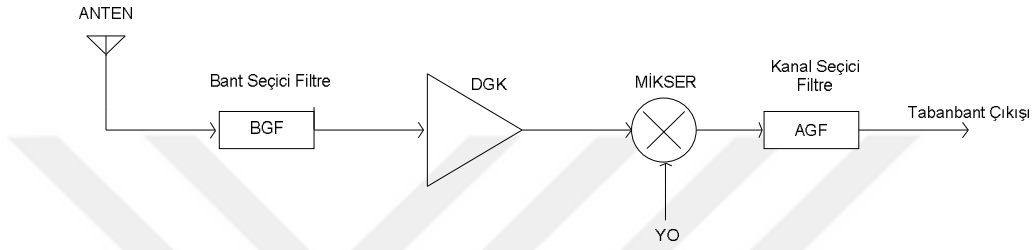
Tablo 3.1.	Doğrusalsızlık derecesine göre frekans bileşenleri	35
Tablo 5.1.	Cox değerinin çalışma bölgelerine göre formülleri.....	57
Tablo 5.2.	Cgs değerlerinin hesabı için bazı parametre değerleri	57
Tablo 5.3.	SB devresine ait giriş empedansının frekansa bağlı değişimi.....	68
Tablo 5.4.	SB devresine ait çıkış empedansının frekansa bağlı değişimi	69
Tablo 5.5.	GBİ devresine ait giriş empedansının frekansa bağlı değişimi.....	76
Tablo 5.6.	GBİ devresine ait çıkış empedansının frekansa bağlı değişimi	77
Tablo 6.1	Türev süperpozisyonu tekniğiyle daha önce yapılan çalışmalar.....	82
Tablo 6.2.	Türev süperpozisyonu tekniğinin simülasyon sonuçlarına ait değerler	83
Tablo 6.3.	Son bozulma tekniğiyle daha önce yapılan çalışmalar	83
Tablo 6.4.	Son bozulma tekniğinin simülasyon sonuçlarına ait değerler.....	83
Tablo 6.5.	Gürültü/Bozulma iptali tekniğiyle daha önce yapılan çalışmalar	84
Tablo 6.6.	Gürültü/Bozulma iptali tekniğinin simülasyon sonuçlarına ait değerler	84
Tablo 6.7.	Uygulamalara ait karşılaştırma tablosu	84

KISALTMALAR VE SİMGELER

AM-AM	: Genlik modülasyonundan, genlik modülasyonuna dönüşüm
CG	: Ortak kapı
CMOS	: Tamamlayıcı metal oksit yarı iletken
CS	: Ortak kaynak
CSO	: Karmaşık ikinci dereceden bozulma
CTB	: Üçlü bileşim darbe bozulması
dB	: Desibel
dBc	: Taşıyıcı seviyesine bağlı desibel
dBm	: 1mW referans alınarak desibel
DSM	: Delta-sigma modülasyonu
Gİ	: Gürültü ifadesi
HB	: Harmonik bozulma
IM2	: İkinci dereceden intermodülasyon
IM3	: Üçüncü dereceden intermodülasyon
IP2	: İkinci kesişim noktası
IP3	: Üçüncü kesişim noktası
DGK	: Düşük gürültülü kuvvetlendirici
MOSFET	: Metal oksit yarı iletken alan etkili transistör
PSRR	: Güç kaynağı geri çevirme oranı
PVT	: İşlem gerilim sıcaklığı
RF	: Radyo frekansı
SB	: Son bozulma
THB	: Toplam harmonik bozulma
TS	: Türev süperpozisyonu
İTS	: İyileştirilmiş Türev süperpozisyonu
TTS	: Tamamlayıcı Türev süperpozisyonu
GBİ	: Gürültü Bozulma İptali
Q	: Kalite faktörü
rps	: radyan per second

1. GİRİŞ

Kablosuz haberleşme alanında yapılan uygulamalar oldukça gelişmiştir. Kablosuz ön-uç modüllerinde düşük güçle birlikte yüksek performansa ihtiyaç duyulduğundan bu alanda çok sayıda araştırmalar yapılmıştır [1]. Bu araştırmalar günümüzde de hızlı bir şekilde devam ederken radyo frekans alıcılarında önemli bir yere sahip olan düşük gürültülü kuvvetlendiricilerin araştırmalar içinde önemli bir yere sahiptir.



Şekil 1.1 Radyo frekans alıcı blok şeması

Düşük gürültülü kuvvetlendirici, adından da anlaşıldığı gibi zayıf sinyalleri gürültü eklemeyen kuvvetlendiren Şekil 1.1'de görüldüğü gibi alıcı zincirinde antenden sonra gelen ilk bloktur. Diğer kuvvetlendiricilere göre daha az gürültü meydana gelmektedir. Friis ifadesinden bilindiği gibi, toplam sistem gürültüsü dolayısıyla alışı hassasiyetini belirleyen en baskın kat sistemin ilk katıdır [2]. Bu yüzden düşük gürültülü kuvvetlendirici sisteme az miktarda gürültü eklerken yüksek kazanç sağlamalı, düşük güç tüketmeli ve yüksek hassasiyetini sürdürmelidir. Aynı zamanda iyi bir doğrusallık için bozulmayı bastırmalı ve maksimum güç iletimi için sabit 50Ω giriş ve çıkış empedans değerine sahip olmalıdır. Yüksek doğrusallığın sağlanabilmesi kuvvetlendiricinin üçüncü dereceden kesişim noktası (IP3) değerinin geliştirilmesiyle sağlanır. Fakat istenen tüm bu özelliklerin sağlanabilmesi için doğrusallaştırma teknikleri basit olmalı ve gürültü ifadesi ve aynı zamanda kazancı olumsuz etkilememelidir. Bu yüzden düşük gürültülü kuvvetlendirici tasarımında doğrusallaştırma işlemi yeni teknikler gerektiren zorlu bir durum haline gelmiştir [3].

1.1. Amaç

Günümüzde teknolojiye önemli gelişmelere rağmen, doğrusal olmayan cihazlar kablosuz sistem ve cihazların performansını sınırlandırmaya devam etmektedir. Radyo

alıcılarının tasarımında, doğrusalsızlık radyoların güçlü sinyallerin yanında zayıf sinyallerin de alınabilme yeteneğini kısıtlar. Radyo vericilerinde ise doğrusalsızlık iletilen sinyalin diğer kullanıcı sinyalleriyle birbirine karışmasına, komşu frekans kanallarına yayılmasına neden olabilir. Bu olaylar sistemlerde bozulmaların meydana gelmesine sebep olur. Bahsedilen bozulmaların azaltılması için sistemlere uygulanan bazı doğrusallaştırma teknikleri bulunmaktadır. Bu tez çalışmasının amacı ise günümüzde sıkça kullanılan CMOS düşük gürültülü kuvvetlendiriciler için bazı doğrusallaştırma tekniklerinin incelenmesi ve sonuçlarının daha önce yapılan çalışmalarla karşılaştırılmasıdır.

1.2. Literatür Araştırması

20 yılı aşkın bir süredir devam eden çalışmalar doğrultusunda teknoloji geliştikçe haberleşme sistemleri de gelişirken bununla birlikte bu sistemlerin performansını olumsuz etkileyen problemler de devam etmektedir. Bu problemlerden en önemlisi ise haberleşme sistemlerinin performansını olumsuz etkileyen doğrusalsızlıktır. Doğrusalsızlık problemine çözüm bulmak amacıyla daha önce yapılmış bir takım çalışmalar bulunmaktadır.

P.V.R. Arjanın (2013) ve J.W Park'ın (2009) yaptığı tez çalışmalarında farklı DGK tasarımları gerçekleştirilmiştir [1,6]. Bu tez çalışmaları incelenerek ve örneklerden faydalanılarak tez çalışmasında kullanılacak doğrusallaştırma tekniklerinin küçük sinyal analizleri gerçekleştirilmiştir. V. Sorin kitabında yüksek frekanslı entegre devrelerden ve özelliklerinden bahsetmiştir. Kitabın yedinci bölümünde darbant düşük gürültülü kuvvetlendiricilerin optimizasyonu anlatılmıştır [2]. Ch. Anandini ve arkadaşlarının ve H.Zhang (2014) ve E. Sanchez-Sinencio (2011) yaptıkları yayınlarda CMOS düşük gürültülü kuvvetlendiricilerde doğrusallaştırma teknikleri incelenmiştir [3,9]. Bu öğretici yayınlardan ve kaynaklarından faydalanılarak farklı teknikler ayrıntılı olarak incelenmiştir. İncelenen tekniklerden birkaçının simülasyonları tez çalışmasında gerçekleştirilmiştir. Alparslan Ç.Y.'nin doktora tezi çalışmasında, haberleşme sistemlerinde doğrusal olmayan mikrodalga güç kuvvetlendiricilerinden kaynaklanan bozulmaların giderilmesi için farklı doğrusallaştırma teknikleri önerilmiştir [10]. Bu tezden faydalanılarak doğrusal olmayan sistemlerin tanımlamaları ve doğrusalsızlığın ölçülmesi için uygulanan çift ton test uygulaması incelenerek tez çalışmasında gerekli yerlerde bu bilgilere yer verilmiştir. K.Miehle'nin yaptığı tez çalışmasında doğrusalsızlığın temel sebebinin üçüncü dereceden bozulma olduğu düşünüldüğünden bu doğrusalsızlık ürünü yok edilerek doğrusallık elde edilmeye çalışılmıştır [11]. Bu tez çalışmasında yapılan çalışmalar incelenerek, sistemlere

uygulanan çift ton test uygulaması, hassasiyeti giderme, ara kiplenim bozulması konuları çalışılmış ve tez çalışmasında bu konulara yer verilmiştir. Yapılan diğer çalışmalarda doğrusallaştırma tekniklerinden ve simülasyon uygulamalarından bahsedilmiştir. K.Miehle'nin ve Y.S. Youn ve arkadaşlarının yaptıkları çalışmalarda üçüncü dereceden bozulmanın giderilmesiyle ilgili çalışmalar gerçekleştirmişlerdir [11,12]. Yapılan diğer çalışmalarda türev süperpozisyonu ve türev süperpozisyonunun diğer teknikleriyle [13-19], [27-34], gürültü/bozulma iptaliyle [20-23] ve son bozulmayla [24-26] ilgili bilgiler verilmiştir. Ayrıca bu tekniklere ait yapılan uygulamaların her biri incelenerek tez çalışmasının sonuçlarıyla karşılaştırılmış ve yorumlanmıştır.

1.3.Tezin Kapsamı ve Yapısı

Bu tez çalışması beş bölümden oluşmaktadır. İlk bölümde tezde çalışılan konu hakkında genel bilgiler verilmiş ve tezin amacı anlatılmıştır. Ayrıca daha önce yapılan çalışmalar hakkında bilgilere yer verilmiştir.

Düşük gürültülü kuvvetlendirici topolojilerinin tanıtıldığı ikinci bölümde, topolojilerin avantaj ve dezavantajlarından bahsedilmiştir. Daha sonra ideal bir kuvvetlendirici için belirlenen S parametreleri, gürültü, empedans uyumu, doğrusallık özellikleri kısaca açıklanmıştır.

Üçüncü bölümde, doğrusal olmayan sistemlerden ve kuvvetlendiricilerin özelliklerinden bahsedilmiştir. Ayrıca doğrusal olmayan bir sisteme iki farklı frekansa sahip bir giriş uygulandığında sistem çıkışında oluşan farklı frekans değerlerine sahip arakiplenim bozulmalarının olduğu görülmüştür. Bunun yanı sıra MOSFET'in akım ve transkonduktans karakteristikleri çıkarılarak sistem doğrusalsızlığı yorumlanmıştır.

Düşük gürültülü kuvvetlendiricilere uygulanan doğrusallaştırma tekniklerinden son zamanla sıkça tercih edilen türev süperpozisyonu, gürültü/bozulma iptali ve son bozulma tekniklerine ait bilgilere dördüncü bölümde yer verilerek, tezde incelenecek olan bu tekniklerin çalışma mantığından ve avantaj ve dezavantajlarından bahsedilmiştir. Ayrıca tekniklere ait devre şemaları gösterilmiş ve nasıl gerçekleştirileceğinden bahsedilmiştir.

Beşinci bölümde, türev süperpozisyonu, gürültü/bozulma iptali ve son bozulma olmak üzere üç teknik kullanılarak düşük gürültülü kuvvetlendirici tasarımı yapılmıştır. Simülasyon sonuçlarının elde edilmesi için ilk adımda uygun düşük gürültülü kuvvetlendirici topolojisi seçilmiştir. Seçilen topolojilere her teknik uygulanarak istenilen

düşük gürültülü kuvvetlendirici devreleri oluşturulmuştur. Devreler optimize edilerek devre elemanlarının uygun değerleri seçilmiştir. Daha sonra devrelerde empedans uyumunu sağlayabilmek için uygun empedans devreleri kurulmuş ve devrelerin son hali elde edilerek analiz sonuçları elde edilmiştir. Çalışmada 0.18um CMOS parametreleri kullanılmıştır. Tekniklerden her birinin S parametreleri yardımıyla ters izolasyon değerleri (S_{12}), giriş empedans uyumları (S_{11}), gerilim kazançları ve gürültü faktörleri bulunmuştur. Çift ton test simülasyonu yardımıyla IIP3 performansı ölçülmüştür.

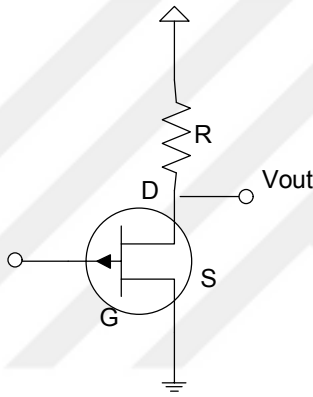
Son bölüm olan altıncı bölümde, elde edilen benzetim sonuçları yorumlanarak ele alınan tekniklerin doğrusallık, gürültü, empedans uyumu ve kazanç değerleri birbirleriyle ve daha önce yapılan çalışmalarla karşılaştırılması yapılmıştır.

2. DÜŞÜK GÜRÜLTÜLÜ KUVVETLENDİRİCİ TANIMI

2.1. Düşük Gürültülü Kuvvetlendirici Topolojileri

2.1.1. Ortak Kaynaklı Kuvvetlendirici

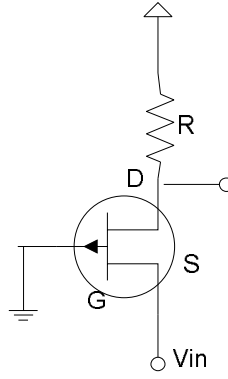
Ortak kaynaklı kuvvetlendiriciler, iyi bir gerilim ve transkondüktans değerlerine sahip olan ve yaygın olarak kullanılan kuvvetlendiricilerdir. Yüksek gerilim kazancı, yüksek giriş empedansı ve ortalama/yüksek çıkış direncine sahiptirler. Şekil 2.1’de görüldüğü gibi sinyal kapıdan girerek drenajdan ayrılır. Miller etkisine göre kuvvetlendiricinin bant genişliği azalma eğilimindedir.



Şekil 2.1 Ortak kaynaklı kuvvetlendirici

2.1.2. Ortak Kapılı Kuvvetlendirici

Ortak kapılı kuvvetlendiricilerde, giriş sinyali kaynağa uygulanır ve çıkış Şekil 2.2’de görüldüğü gibi drenajdan alınır. Ortak kapılı kuvvetlendiriciler iyi bir gerilim ve transkondüktans kuvvetlendiricileridir. Yüksek gerilim kazancına ve orta/yüksek çıkış empedansına sahiptirler. Ortak kapılı düşük gürültülü kuvvetlendiriciler genişbant empedans uyumu, yüksek ters izolasyonu ve Miller etkisinin yokluğundan dolayı ise kararlılığı ve yüksek doğrusallığı sağlar. [4] Ortak kapılı geri beslemeli kuvvetlendiriciler diğer ilgili düşük gürültülü kuvvetlendirici parametrelerini düşürmeden gürültüyü ve giriş güç uyumunu ayarlamayı amaçlarlar.



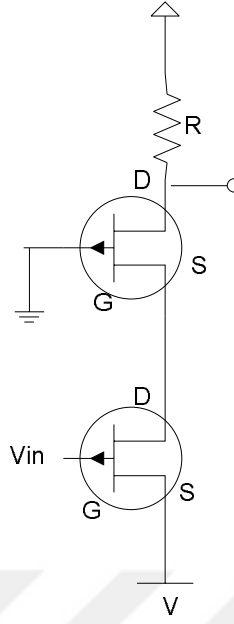
Şekil 2.2 Ortak kapılı kuvvetlendirici

2.1.3. Kaskad Bağlı Kuvvetlendirici

Bu topoloji DGK'nın gerilim kazancını iyileştirir ve çıkış empedansı koruma sağlarken aynı zamanda giriş ve çıkışı yalıtır. Düşük gürültülü kuvvetlendirici tasarlanırken, kaskad evresi Miller efekti tarafından sebep olan iletim hatları, kapasitansın değişiminin azalması için eklenir. Ayrıca, Miller efekti elendiği için çok daha büyük bant genişliği sağlanabilir [5].

Şekil 3.2'de görülen kaskad düşük gürültülü kuvvetlendirici yüksek güç kazancı, iyi bir gürültü performansı, düşük güç tüketimi ve yüksek ters izolasyon sağlarlar. Mikrodalga frekanslarının daha düşük bantlarında, kaskad transistörün üst transistörünün gürültü kaynakları, düşük transistörün çıkış empedansı tarafından bozulmaya uğrar. Sonuç olarak kaskad evresi üstün gürültü performansına sahiptir.

Maalesef çok yüksek frekanslarda kaskad devresinin mükemmel gürültü ve kazanç performansı azalır. Bunun sebebi ortak drenaj-kaynak düğümünde substrat parazitik admitansının frekans arttıkça artmasıdır. Üstteki transistörün kaynağındaki düşük empedansın sonucu olarak, drenajındaki gürültü frekanslar olarak görülür. Kaskad bağlı elemanlar genellikle mikrometre dalga frekansında kullanılırlar. Ortak kaynaklı elemanlarda olduğu gibi kaskad bağlı elemanlar darbant uygulamalar için uygundur, fakat geri besleme tekniğiyle kaskad bağlı elemanların geniş bant ve çok bantlı sistemlerde kullanılması sağlanabilir. Kaskad yapıların genişbant uygulamalarda kullanılabilmesinin diğer bir yolu da girişte karmaşık LC uyumlama ağlarının kullanılmasıdır.

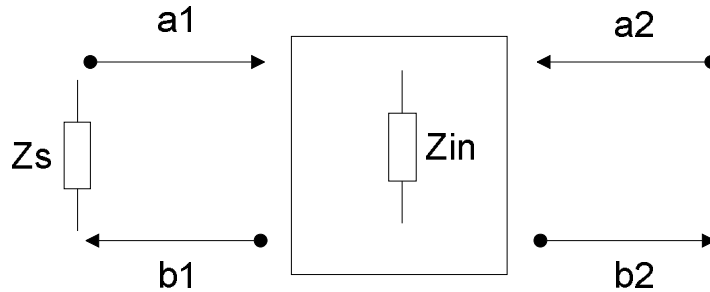


Şekil 2.3 Kaskad bağlı kuvvetlendirici

2.2. İdeal Düşük Gürültülü Kuvvetlendirici Tasarımı İçin İstenen Özellikler

2.2.1. S Parametreleri

Empedans matrisi (Z parametreleri) ve admitans matrisi (Y parametreleri) genellikle düşük frekansta çalışan iki kapılı devrenin empedans ve admitans karakteristiklerini çıkarmak için kullanılır. Fakat yüksek frekansta çalışan devreler için bu iki teknik yetersiz kalır. Ancak bunun için saçılım veya S-parametreleri kullanılabilir. Böyle bir durumda yansıyan, gelen güç dalgası ve S parametre matrisleri arasındaki ilişki, S parametreleri matrisi tarafından verilmiştir.



Şekil 2.4 İki port için S parametreleri

Burda, a_1 ve a_2 gelen dalgalar, b_1 ve b_2 yansıyan dalgalardır. Şekil 2.4’de a_1 , a_2 gelen dalga, b_1 , b_2 yansıyan dalga S parametre analizi gösterilmiştir.

$$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \times \begin{bmatrix} a_1 \\ a_2 \end{bmatrix} \quad (2.1)$$

Yukarıdaki matrisin denklem halinde gösterimi aşağıdaki gibidir.

$$b_1 = S_{11}a_1 + S_{12}a_2 \quad (2.2)$$

$$b_2 = S_{21}a_1 + S_{22}a_2 \quad (2.3)$$

$$S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2=0} \quad (2.4)$$

$$S_{12} = \left. \frac{b_1}{a_2} \right|_{a_1=0} \quad (2.5)$$

$$S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2=0} \quad (2.6)$$

$$S_{22} = \left. \frac{b_2}{a_2} \right|_{a_1=0} \quad (2.7)$$

Her iki kapıda S parametrelerinin genel açıklaması aşağıdaki gibidir:

- S_{11} giriş portu gerilim yansıma katsayısı
- S_{12} ters gerilim kazancı
- S_{21} ileri gerilim kazancı
- S_{22} çıkış portu gerilim yansıma katsayısıdır.

2.2.2. Yansıma Katsayısı (S11)

Denklem (2.4)’de yansıyan sinyal oranı b_1 den, istenen sinyal a_1 , yansıma katsayısı ayrıca Denklem (2.8)’deki gibi gösterilebilir.

$$Yansıma\ katsayısı(S_{11}) = \frac{Z_{in} - Z_s}{Z_{in} + Z_s} \quad (2.8)$$

Yansımanın miktarı Denklem (2.8)’de gösterildiği gibi S11 olarak adlandırılan sinyaller ile bulunur. Burada Z_{in} giriş empedansı, Z_s ise kaynak empedansıdır. Eğer kaynak empedansı yük empedansı ile uymaz ise yansıma meydana gelir. Kuvvetlendiriciden yansıyan sinyal geri döner ve çoklu yansıma meydana getirir. Söz konusu sinyalin

kuvvetlendirilmesinin tamamlanabilmesi için antenin çıkış direnci 50Ω olduğundan, girişinin de 50Ω 'a uyumlu olması gerekir. Yapılabilecek ikinci şey ise anten ve düşük gürültülü kuvvetlendirici arasına bant geçiren filtrenin bırakılmasıdır. Bant geçiren filtrenin karmaşıklığı, genellikle yonga dışına birkılacağı için artacaktır. Ayrıca giriş ve çıkışın uyumlu olması kendilerinden kaynaklanır. Eğer çıkış iyi bir şekilde uyumlandırılmazsa filtrenin karakteristiği değişir ve kayıplar farklı olabilir. Bundan dolayı filtreme olayı da değişebilir. Ayrıca 50Ω empedans uyumu aynı zamanda eşzamanlı güç uyumunun eşleniği alınır, çünkü empedans tamamen gerçektir. Sistem özellikleri yeterli olduğundan maksimum güç transferi gerçekleşir [6].

2.2.3. Empedans Uyumu

Empedans uyumu, devrelerin kaynağı veya RF enerjisi ve yükü arasında maksimum güç transferi sağlamak için gereklidir. Özellikle düşük genlikli sinyaller örneğin radyo ve televizyon antenlerinde empedans uyumu çok önemlidir. Mükemmel bir sinyal uyumu istendiğinde, iletilen sinyalin herbiti iyi bir şekilde iletmeli ve herhangi bir sinyal kaybı yaşanmamalıdır. Yani empedans uyumunun ilk sebebi güç verimliliğidir.

İkinci sebep ise cihazın korumasıdır. RF devrelerde uyum olmazsa yansıyan güç oluşur. Bu yansıyan güç kaynak ve yük arasındaki iletim hattında duran dalga oluşturur. İlerleyen ve yansıyan iki dalganın arasındaki faza bağlı olarak sinyal eklenir ya da çıkarılır. Bahsedilen sebeplerden dolayı empedans uyumunun önemi büyüktür.



Şekil 2.5. Empedans uyum devresi

İndüktörler ve kapasitörler empedans uyumu için kullanışlı elemanlardır. Bir blok olarak bakıldığında, bir empedans uyumlaştırıcı verilen bir yük direnci R_L ile kaynak direnci R_S 'yi değiştirir.

Genel mantığı kaybetmeden, $R_S > R_L$ olduğu varsayılırsa, ve güç uyumu faktörünün $m = R_S = R_L$ olması arzu edilir.

$R_L = V_o / \dot{I}_o$ ve $R_s = V_i / \dot{I}_i$ olduğundan, dönüşüm gerilim kazancı, $V_i = kV_o$ yardımıyla elde edilebilir.

Bloğun hafızasız pasif elemanlarla gerçekleştirildiği varsayılırsa güç eşitliği $V_i \dot{I}_i = V_o \dot{I}_o$ olarak ifade edilir.

Bu yüzden, $\dot{I}_i = k^{-1} \dot{I}_o$ eşitlikte yerine yazılarak Z_{in} ifadesi

$$Z_{in} = \frac{V_i}{\dot{I}_i} = \frac{kV_o}{k^{-1}\dot{I}_o} = k^2 \frac{V_o}{\dot{I}_o} = k^2 R_L \quad (2.9)$$

gibi yazılabilir ve bu da $k = \sqrt{m}$ eşitliğiyle empedans uyumunu sağlar. Böyle devre bloklarını gerçekleştirmenin birçok yolu vardır. Transformatörler doğal seçimlerdir fakat önümüzdeki bölümde indüktans ve kapasitelerin kullanıldığı teknikler incelenecektir.

2.2.3.1. Optimum Güç Aktarımı

Kaynak (anten) ve yükten (kuvvetlendirici) gelen güç aktarımını en yüksek seviyeye getirmek optimum güç aktarımı olarak adlandırılabilir. Çoğu kuvvetlendirici kapasitif giriş empedansına ve küçük rezistif bir kısma sahiptir.

2.2.3.2. Optimum Gürültü İfadesi

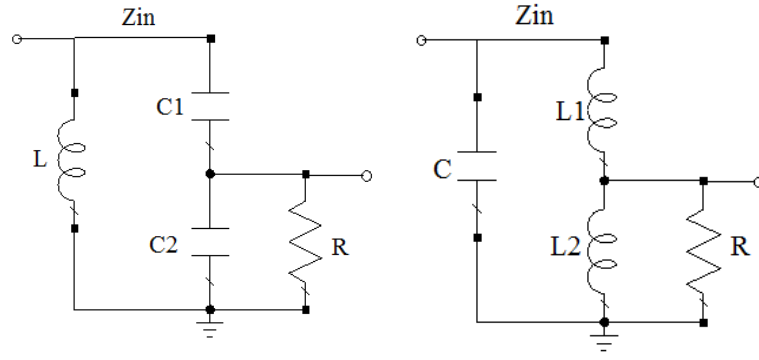
Kuvvetlendirme işlemi yapılırken en az oranda gürültü ekleyen kuvvetlendirici yapılıır. Bunun kaynak empedansına bağlı olduğu görülür, bu yüzden kaynağı dönüştürmeye ihtiyaç duyulur.

2.2.3.3. İletim Hatlarında Minimum Yansım

Yansımalar dağılmaya yani simgeler arası girişime sebep olur (analog TVlerdeki hayalet yayın) ve bu da iletim hattına (uzaklıkla değişen) bakılırken daha duyarlı giriş empedansı ile sonuçlanır.

2.2.3.4. Kapasitif ve İndüktif Bölücüler

Belkide en basit uyumlama ağırları basit gerilim bölücülerdir. Kapasitif gerilim bölücüler düşünüldüğünde, RF frekansında $R_L \gg X_2$ ise, devrenin istenildiği gibi çalıştığı görülür. Şekil 2.6'da ihmal edilen akımın R_L üzerinden aktığı varsayılırsa, akım verilen formüldeki gibi kapasitörlerden akar.



Şekil 2.6 Kapasitif ve İndüktif bölücüler

$$i = \frac{V_i}{j(X_1 + X_2)} \quad (2.10)$$

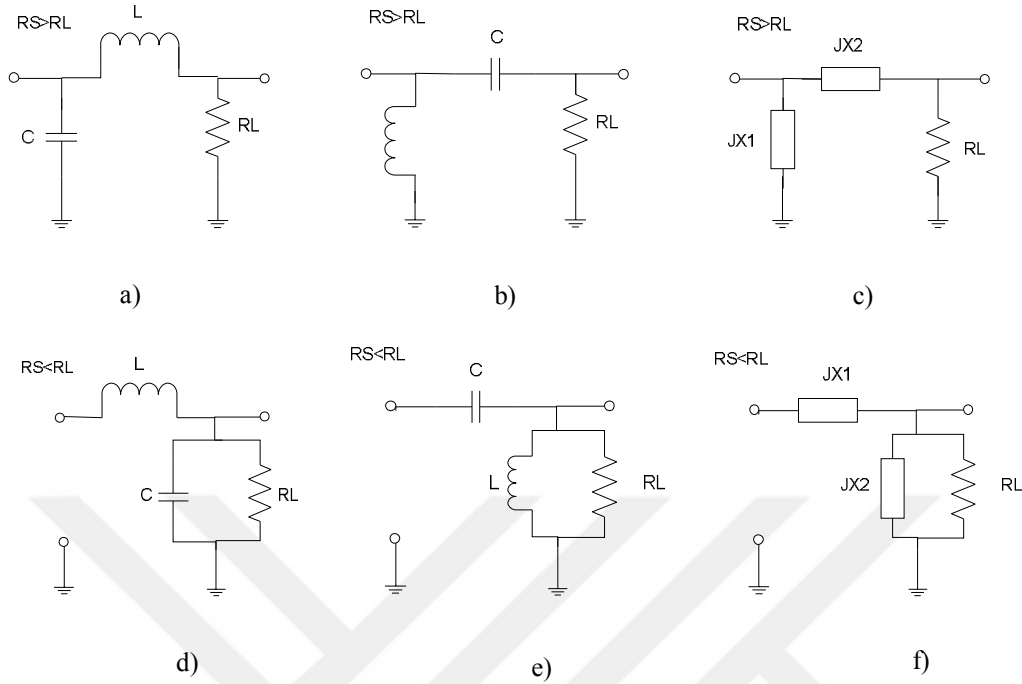
Geçen voltaj nedeniyle

$$V_0 = V_{C2} = jX_2 \times i = V_i \frac{X_2}{(X_1 + X_2)} = V_i \frac{1}{1 + \frac{C_2}{C_1}} = kV_i \quad (2.11)$$

olur ve bu yük direncinin k^2 ifadesi ile artırıldığını gösterir.

$$R_{in} \approx \left(1 + \frac{C_2}{C_1}\right)^2 R_L \quad (2.12)$$

2.2.3.5. L Uyumu



Şekil 2.7. L uyumlu devre topolojileri

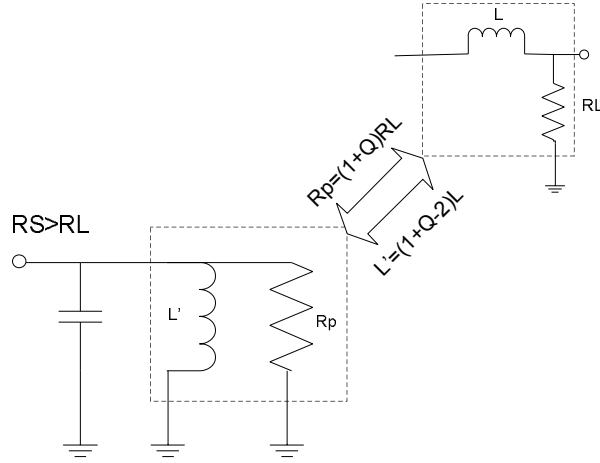
Ağ topolojilerinin şekillerinden dolayı bu ağlar L uyumlu ağlar olarak adlandırılır. L-uyumu yükün paralel bağlı olduğu devrelerde yük empedansını düşürürken, yükün seri bağlı olduğu devrelerde yük empedansını artırır.

2.2.3.5.1. RLC Olarak L Uyumu

Şekil 2.7’de gösterilen a) ve b) devrelerine bakıldığında, burda kaynağın olmadığı durumda basit seri bir RLC devresine sahip olunur.

Rezonans durumu hatırlanırsa, reaktif eleman karşısındaki gerilim, yük üzerindeki gerilimden Q zamanı kadar büyüktür. Aslında, bu empedans dönüşümünü gerçekleştirmek için yeterlidir.

Hiçbir hesaplama yapmadan, kaynaktan görülen empedansın yaklaşık Q^2 kadar R_L ’den büyük olduğu tahmin edilebilir. Üstelik devre rezonansda çalıştığından, kaynakta görülen net empedans tamamen gerçektir. Emin olmak için matematiksel hesaplama yapılır.



Şekil 2.8. RLC devresinde L uyumu

Bu adımı gerçekleştirmenin kolay yolu, yük direncinin indüktansa seri olduğu kısmı,

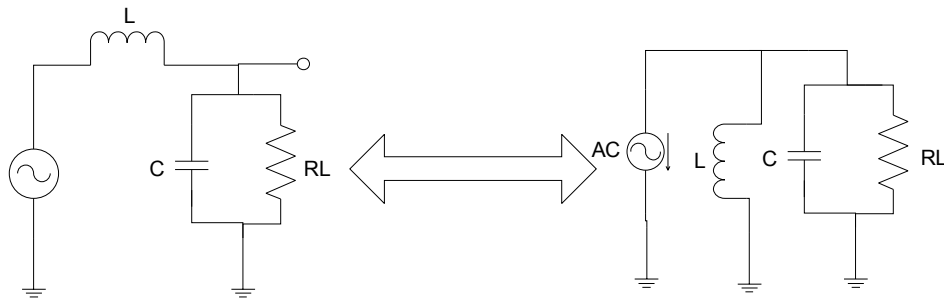
$Q = \frac{X_L}{R_L}$ ve $X'_L = X_L(1 + Q^{-2})$ olduğunda

$$R_p = (1 + Q^2)R_L \quad (2.13)$$

eşdeğer paralel yüke eşitlemek, seriden paralele dönüşüm yapmaktır.

Şuanda devre paralel RLC devresinden başka bir şey değildir ve rezonansta kaynağın sadece R_p 'yi göreceği veya R_L değerini artıracak görür. Artırma faktörü, başlangıçta tahmin edilen değere çok yakın ve kesinlikle $(1 + Q^2)$ değerine eşittir.

2.2.3.5.2. Norton Eşdeğeri



Şekil 2.9. L uyumunda norton eşdeğeri

Çalışma hakkında daha fazla fikir edinmek için aynı devrede Norton eşdeğeri düşünülür. Norton eşdeğeri kullanıldıktan sonra basit bir paralel rezonans devresi olduğundan anlaması kolay olacaktır. Rezonansta, reaktans içinden geçen akımın, yük içinde geçen akımdan Q kadar büyük olduğu biliniyor.

Seri elemanlar içindeki akım kaynak gerilimiyle kontrol edildiği için, $i_s = Q i_L$ eşitliği görülür ve böylece istenen kaynak akımı kazancı, Q^2 ifadesiyle yük direncini düşürerek elde edilir.

Tahmin edileceği gibi matematik de benzer sonuçları gösterecektir. Basitçe yükün paralelden seriye dönüşümü yapıldığında aşağıdaki denklemler elde edilir.

$$R_s = \frac{R_p}{1 + Q^2} \quad (2.14)$$

$$X'_p = \frac{X_p}{1 + Q^{-2}} \quad (2.15)$$

Elde edilen devre, basit bir seri RLC devresidir. Rezonansta, kaynak sadece azaltılmış seri R_s direncini görür.

2.2.3.5.3. Topoloji Seçimi

Sıradaki tasarım işlemi L-uyumu'na genel formu kullanılarak uygulanacaktır. Formlar arasındaki gerçek seçim uygulamaya bağlıdır. Örneğin, bazıları belki de birçok uygulamada gerekli olan AC birleştirme (DC izolasyon) tekniğini kullanır. Diğer uygulamalarda bariz seçim olan, ağlarda DC birleştirme yapılan, ortak DC gerilimi gerekli olabilir.

2.2.3.5.4. L-Uyumu Tasarım Denklemleri

$R_{hi} = \max(R_s, R_L)$ ve $R_{lo} = \min(R_s, R_L)$ yapılır. L-uyumu ağları verilen sırayla tasarlanır.

- 1) Artırma faktörü $m = \frac{R_{hi}}{R_{lo}}$ hesaplanır.
- 2) İstenen devrede Q , $(1 + Q^2) = m$ veya $Q = \sqrt{m - 1}$ yardımıyla hesaplanır.
- 3) Q 'dan istenen reaktans değeri seçilir. Eğer rezistans artılıyorsa, örneğin; $R_s > R_L$ olduğunda, o zaman $X_s = Q \cdot R_L$ olur. Eğer düşürülüyorsa $X_p = \frac{R_L}{Q}$
- 4) Etkili rezonans reaktansı hesaplanır. Eğer $R_s > R_L$ ise $X'_s = X_s(1 + Q^{-2})$ ile hesapla ve şönt reaktansını rezonans etmek için $X_p = -X'_s$ olarak seçilir. Eğer $R_s < R_L$ ise $X'_p = \frac{X_p}{(1 + Q^{-2})}$ ile hesapla ve seri reaktansı rezonans etmek için $X_s = -X'_p$ olarak seçilir.

- 5) Verilen operasyon frekansında, denklemleri gerçekleştirmek için L ve C değeri seçilir.

2.2.3.5.5. L-Uyumu Ekleme Kaybı

Uyumlama ağlarının tasarımına pasif elemanların kayıpları da dahil edilir. Q bileşeninin en zararlı etkisi, kaynaktan yüke güç transferini azaltan ilave kayıptır.

Öngörüler kullanılarak kaybın yaklaşık ifadesi elde edilebilir. Uyum ağı girişine gelen güç olan P_{in} değerinin iki bileşene sahip olduğu bilinir.

$$P_{in} = P_L + P_{diss} \quad (2.16)$$

Burda P_L yüke gelen güç ve P_{diss} ise ideal olmayan indüktör ve kapasitörler tarafından dağılan güçtür.

Bu yüzden ilave kayıplar (İK)

$$\dot{IK} = \frac{P_L}{P_{in}} = \frac{P_L}{P_L + P_{diss}} = \frac{1}{1 + \frac{P_{diss}}{P_L}} \quad (2.17)$$

olarak belirlenir.

Rezonanstaki seri RLC devrelerinde, reaktanslar karşısındaki gerilimin, R_L karşısındaki gerilimden Q kadar daha büyük olduğu bilinir. Ayrıca reaktif gücün Q faktöründen daha büyük olduğunu görülebilir. Örneğin, indüktör içindeki enerji

$$W_m = \frac{1}{4} L i_S^2 = \frac{1}{4} \frac{V_S^2}{4R_S^2} L \quad (2.18)$$

veya

$$\omega_0 \times W_m = \frac{1}{4} \frac{V_S^2}{4R_S} \frac{\omega_0 L}{R_S} = \frac{1}{2} \frac{V_S^2}{8R_S} Q = \frac{1}{2} P_L \times Q \quad (2.19)$$

olarak ifade edilebilir. Burda P_L rezonansta yükteki güçtür.

$$P_L = \frac{V_L^2}{2R_S} = \frac{V_S^2}{4.2. R_S} = \frac{V_S^2}{8R_S} \quad (2.20)$$

2.2.3.5.6. Reaktif Güce Karşılık Yükün Gücü

Toplam reaktif güç tam olarak yükteki güçten Q kadar büyüktür.

$$\omega_0 (W_m + W_e) = Q \times P_L \quad (2.21)$$

Q_c faktörü bileşeninin tanımıyla, net kalite faktörü Q_c 'nin ideal olmayan elemanlardaki güç dağılımı basit olarak aşağıdaki gibi ifade edilebilir.

$$P_{diss} = \frac{P_L \cdot Q}{Q_c} \quad (2.22)$$

Böylelikle denklemin orijinal formu kullanılarak ilave kayıp için ifade aşağıdaki gibi yazılabilir.

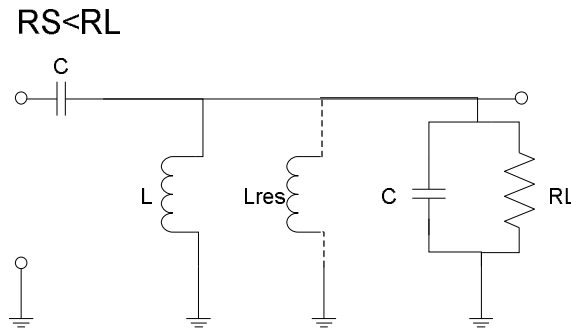
$$\dot{K} = \frac{1}{1 + \frac{Q}{Q_c}} \quad (2.23)$$

2.2.3.5.7. Denklemden Anlaşılanlar

Denklem (2.23) çok basit ve anlaşılırdır. Daha yüksek Q ağını kullanmak, örneğin; daha yüksek uyum oranı, basit tek kademeli eşleme ağıyla daha fazla ilave kayıba sebep olur. Üstelik, mutlak Q bileşeni önemli değildir fakat sadece Q_c bileşeni, Q ağını normalize eder. Böylece düşük uyum oranına ihtiyaç duyulursa, gerçek bileşenler çok fazla ilave kayıplarına maruz kalmadan ortalama kayıplı olabilirler.

Ayrıca devredeki gerçek indüktör ve kapasitörler, dağılımı modellemek için birkaç parazitik ve kabuk etkisi ile çok karmaşık bir şekilde modellenebilirler. Fakat sonuç olarak verilen frekansta, biri eşdeğer bileşen Q_c faktörünü hesaplayabilir ve Denklem (2.23)'te kullanabilir.

2.2.3.5.8. Reaktans Soğurumu



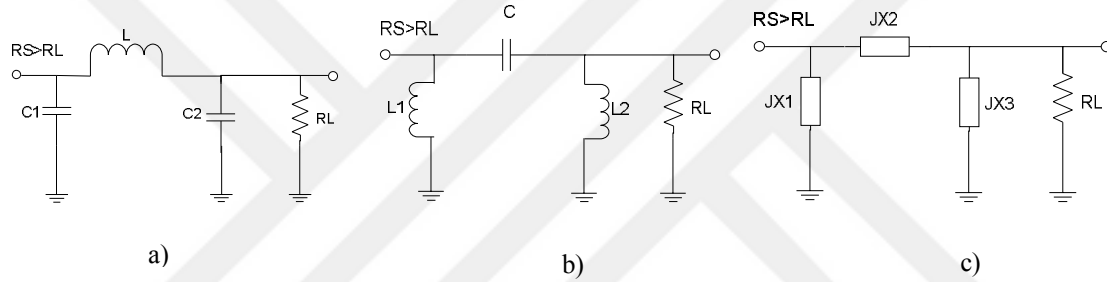
Şekil 2.10. Kompleks yük devresi

Birçok durumda yük ve kaynak empedansı genellikle kompleksirler ve bizim konumuzda şimdiye kadar sadece gerçek yük ve gerçek kaynak empedansına uygulandılar. Kompleks yüklerle uğraşmanın kolay yolu basitçe reaktif elemanlar tarafından soğurmaktır.

Örneğin, Şekil 2.10'da gösterilen kompleks yüke, L-uyumu devresini uygulamak için, istenilen çalışma frekansında, basitçe yük reaktansı rezonanstan çıkarılır. Mesela, gerçek yükü üretebilmek için, L_{res} indüktansını şönt kapasitöre ekleyebiliriz.

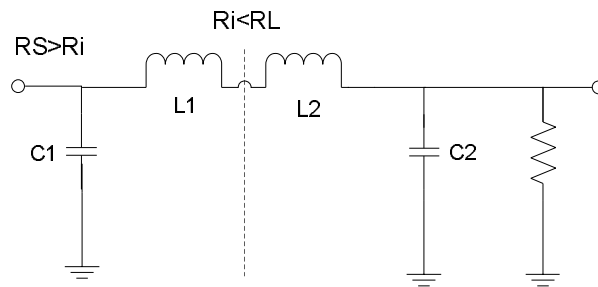
Burada tasarım işlemi aynıdır. L_{res} indüktörünü, L-uyumu elemanına şönt ekleyerek soğurabiliriz.

2.2.3.6. II-Uyumu



Şekil 2.11. II Uyumu Devreleri

L-uyumu devreleri basit ve zariftir fakat oldukça kısıtlıdır. Özellikle, devrenin Q faktörü istenilen uyum faktörü m ile sabitlenmiş olduğundan, istenildiği gibi seçilemez. Bu kısıtlama adını topolojisinden alan II-uyumu devreleriyle kolaylıkla çözülebilir.

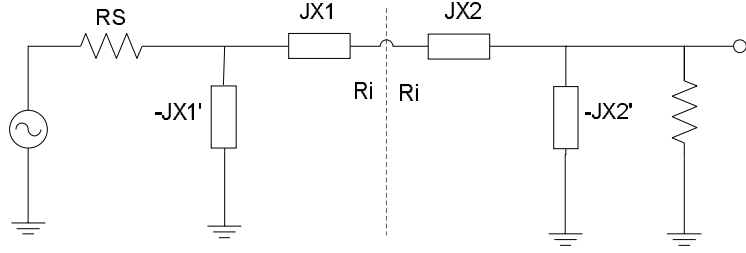


Şekil 2.12. Kaskad bağlı L uyumu devresi

II uyumu devresini oluşturma mantığı, iki tane arkadan öne L uyumunun kaskad bağlanmasının çalışılmasıyla kolaylıkla anlaşılabilir.

Bu devrede ilk L uyumu yük empedansını düşürerek orta bir değer olan R_i değerine

$$R_i = \frac{R_L}{1+Q_1^2} \text{ veya } Q_1 = \sqrt{\frac{R_L}{R_i} - 1} \text{ getirilir.}$$



Şekil 2.13. Π uyumu devresi

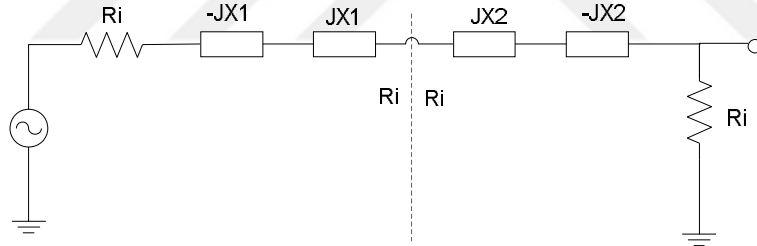
$R_i < R_L$ olduğundan, ikinci L uyumu R_i 'nin değerini R_s 'ye artırmaya ihtiyaç duyacaktır. Bu yüzden ikinci L ağının Q değeri

$$Q_2 = \sqrt{\frac{R_s}{R_i} - 1} > \sqrt{\frac{R_s}{R_L} - 1} \quad (2.24)$$

olacaktır.

Giriş ve çıkış yansıma empedanslarının ikisinde Π ağının merkezinde R_i 'ye eşit olacaktır.

2.2.3.6.1. Π Seri LCR



Şekil 2.14. Seri bağlı Π uyumu devresi

İki L ağı birleştirilirse, Π ağıyla tek aşamalı dönüşümle olabilecek Q değerinden daha yüksek Q değeri elde edilir. Genellikle Q değeri veya eşit olacak şekilde bant genişliği $B = \frac{\omega_0}{Q}$, verilen uygulamadan seçilebilen bağımsız parametredir.

Kaynak girişle birleştirildiğinde, devre merkeze kadar simetriktir. Merkezin yapısıyla ilgili devreyi seri eşdeğeriyle çizerek ağın Q değerini hesaplamak çok daha kolaydır.

2.2.3.6.2. II Ağının Q Değeri

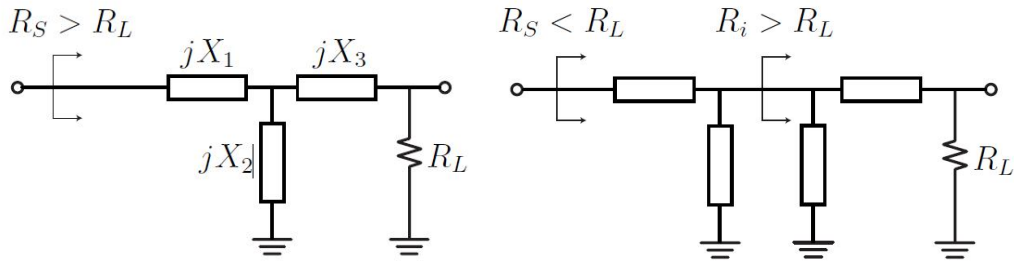
Eğer kapasitör ve indüktörler seri olarak birleştirildiyse, sonuç Q değeriyle verilen basit bir RLC devresi olur.

$$Q = \frac{X_1 + X_2}{2R_i} = \frac{Q_1 + Q_2}{2} \quad (2.25)$$

Dolaylı olarak güç uyumu farz edildiğinden, ağın Q değerini hesaplariken kaynak rezistansının eklenmiş halini yazmak önemlidir. Güç kuvvetlendiricilerinde, kaynak empedansı farklı olabilir ve yukarıdaki hesaplamanın dikkate alınması gerekebilir.

Mesela, güç kuvvetlendiricisi yüksek empedanslı akım kaynağı (A/B sınıfı çalışma) olarak modellendiğinde 2. faktör yok olur [7].

2.2.3.7. T Uyumu

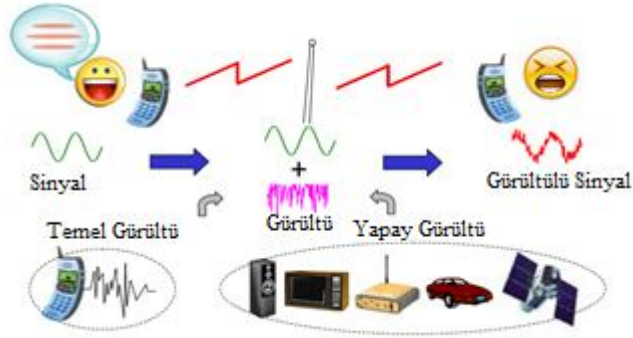


Şekil 2.15. T uyumu devreleri

T uyumu ağı, bir çift II devresinden meydana gelir. Aynı zamanda, T devresinin ayrıştırılmasıyla sondan başa iki kaskad L devresi görülür. İlk L yapısında direnç $R_i > R_s$ olacak şekilde direnç değerini artırır ve ikinci L yapısında ise direnç R_s değerine düşürülür. Böylece net Q değeri tek evreli uyumdan daha yüksek değere sahip olur. Devrenin Q değeri Denklem (2.26)'daki hesaplanabilir [7].

$$Q = \frac{1}{2} \left(\sqrt{\frac{R_i}{R_L}} - 1 + \sqrt{\frac{R_i}{R_s}} - 1 \right) \quad (2.26)$$

2.2.4. Gürültü Analizi



Şekil 2.16. Gürültü kaynakları

Gürültünün tanımı, sinyalin netliğini azaltan veya belirsizleştiren bozulma olarak açıklanabilir. Kablosuz haberleşme sırasında sinyal daima gürültüden etkilenirken alıcı gürültülü sinyaliyle başa çıkmalı ve üstesinden gelmelidir. Gürültünün kaynağı iki kategoride sınıflanabilir.

Bu kategorilerden biri çevreden gelen gürültü kaynağıdır. İstenmeyen bu sinyaller, bilgi sinyaliyle birlikte sisteme girebilir. Ayrıca, kodlama ve modülasyon devreleri diğer uygulamalardan kaynaklı elektronmanyetik girişim oluşturur. Verici sinyal diğer gürültülerle karışarak bozulur. Yapay gürültüler, daha az gürültülü ortam seçilerek veya sinyal gürültü oranı iyileştirilerek yani sinyal gücü artırılarak azaltılabilir.

Diğer gürültü kaynağı devreler veya cihazlar tarafından oluşturulan yapısal gürültülerdir. Her elektronik cihaz kendi yapısal gürültüsünü üretirken, aynı çip üzerindeki diğer cihazlar da gürültü indüklerler. Sinyalin sayısallaştırılması ve işleme algoritması kaçınılmaz bir gürültü oluşturacaktır. Temel gürültüdeki bu etkiler sistem yapısını değiştirmedikçe azalmayacaktır. Çipin üretim işlemcisine karar verildiğinde yapısal cihaz gürültüsünün miktarı sabit olacaktır. Modelleme yapısal gürültüyü anlamayı sağlar ve devrelerin tasarım iyileştirmesine yardımcı olur.

Gürültünün rastlantısallığından dolayı, karakterizasyonu için istatistiksel yaklaşımlara ihtiyaç duyulur. Genellikle, gürültü akımının ortalaması sıfırdır dolayısıyla birim frekans başına gürültünün spektral güç yoğunluğu, gürültü ifadesi için kullanılır [8].

2.2.4.1. Yarı İletken Cihazlarda Yapısal Gürültü Kaynağı

Yarı iletken cihazlarda yapısal gürültü birkaç farklı mekanizmayla üretilir. Bu mekanizmaların farkından dolayı, gürültünün frekans davranışı karmaşılaşır. MOS transistörlerde birkaç büyük gürültü çeşidi burada gösterilmiştir.

2.2.4.1.1. Isıl Gürültü

Isıl gürültü aynı zaman da ısı gürültü denklemini ilk olarak ölçen ve deneysel olarak belirleyen kişinin adı olan Johnson-Nyquist gürültüsü olarak da adlandırılır. Ayrıca dengesizlik durumları söz konusu olduğunda difüzyon gürültüsü de denebilir. Saçılan elektronları çevreleyen kafesler rastgele hareket sağlar ve bu rastgelelik elektrotlardaki ısı gürültü olarak görülür. Dirençteki bu ısı gürültünün spektral güç yoğunluğu, bilinen gürültü gerilim denklemi ile aşağıdaki gibi yazılabilir:

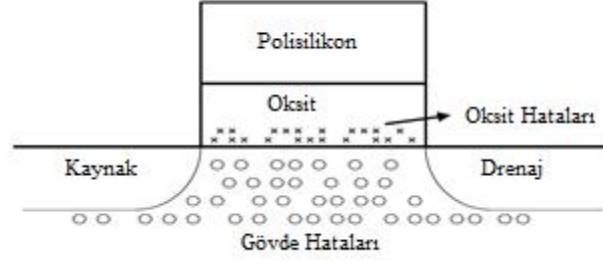
$$\overline{e_n^2} = 4k_B RT \Delta f \quad (2.27)$$

Burada k_B Boltzman sabiti, R toplam direnç değeri, Δf istenilen frekans aralığı ve T yarı iletken cihazın sıcaklığıdır.

Denklem (2.27)'de görüldüğü gibi, ısı gürültünün spektral güç yoğunluğu frekanstan bağımsız ve ısı ve dirençle doğru orantılıdır. Fakat, ısı gürültünün sonuç olarak birkaç terahertz'in altında azalmaya başlaması beklenir, çünkü elektronun saçılma olayları arasındaki ilişkisi çok yüksek frekanslardaki ısı gürültünün üretilmesini engelleyecektir. Böylece, ısı gürültünün toplam gücü, fizik kanunlarına göre sonsuz olamaz [8].

Fakat, ısı gürültü ilgilenilen frekanslar için pratik elektrik uygulamalarında Denklem (2.27)'da beklenen seviyelerde sabit kalır. Mühendislerin ısı gürültüyü genellikle beyaz gürültü olarak adlandırmalarının sebebi budur. RF uygulamaları için, frekanstan bağımsız olma özelliği ısı gürültüyü baskın bir gürültü kaynağı yapar.

2.2.4.1.2. Üretim-Birleşim Gürültüsü



Şekil 2.17. MOS yapısındaki düşük frekanslı gürültü kaynağı.

Taşıyıcı üretim-birleşim gürültü işlemcileri, akımın akışına katılan taşıyıcı sayısını azaltıp çoğaltarak akım gürültüsünü oluştururlar. Bu gürültü üretim-birleşim gürültüsü olarak adlandırılır ve akımın olmadığı denge durumunda belirlenemez. Genellikle düşük frekans gürültü davranışına sahiptir çünkü frekans fiziksel üretim-birleşim işlemcisi tarafından kısıtlanır. Fakat, çapışma iyonizasyonu oluşmaya başlarsa, daha fazla düşük frekans işlemcisi olmaz.

MOS transistörlerde üretim-birleşim gürültüsü özellikle geçiş bölgesindeki gövde silikon hatalarından kaynaklanır. Hatalar taşıyıcıları yakalayacak yada serbest bırakacak tuzakları oluştururlar [8].

3. DOĞRUSAL OLMAYAN KUVVETLENDİRİCİLER VE BOZULMALARI

RF sistemler için doğrusallık önemli bir konudur. Devrelerin doğrusalsızlığı, arakiplenim ve kazanç sıkıştırılması gibi birçok problem oluşturlar. Mikroişlemci tekniğinin gelişmesi CMOS işlemcilerini diğerlerinden çok daha ucuz yapar. Yongadaki sistem yapısı ayrıca CMOS teknolojisini gerektirir. Aynı akım tüketimi için, NMOS transistörler bipolar transistörlerden daha doğrusaldır. Yine de MOS transistörlerin doğrusallığı, CDMA/AMPS gibi en gelişmiş uygulamaların zorlu ihtiyaçlarını karşılayamaz [9].

Doğrusallaştırma tekniklerinin çalışması incelenmeden önce doğrusal olmayan sistemler ve doğrusalsızlığın radyo sistemlerine etkisi incelenmelidir. Bu bölümde, ilk olarak doğrusal olmayan sistemlerin özelliklerinden bahsedilecek, daha sonra doğrusalsızlığın radyo sistemlerine olan etkisinden bahsedilerek çift ton doğrusallık testi anlatılacaktır. Doğrusal olmayan sistem modeli gösterilerek oluşan ara kiplenim ve çapraz bozulma ürünleri hakkında bilgiler verilecektir. Doğrusal olmayan bir sistemin ölçümü yapılarak 1dB'lik bastırma noktası ve kesişim noktası ifadeleri açıklanacaktır.

3.1. Doğrusal Olmayan Sistemlerin Özellikleri ve Tanımlamaları

Bir sistemin doğrusallığı, transfer karakteristiğine bakılarak yorumlanabilir. Bir sistemin girişine farklı genlik veya frekanslara sahip işaretlerin toplamı uygulandığında, sistem çıkışı giriş işaretlerinin sistem cevabının ağırlıklı olarak toplamına eşit ise bu sistem doğrusal sistem olarak adlandırılabilir. Bu ifadeleri, matematiksel olarak açıklamak gerekirse;

$$y_1(t) = f\{x_1(t)\} \text{ ve } y_2(t) = f\{x_2(t)\} \quad (3.1)$$

iken;

$$y(t) = f\{c_1x_1(t) + c_2x_2(t)\} = c_1y_1(t) + c_2y_2(t) \quad (3.2)$$

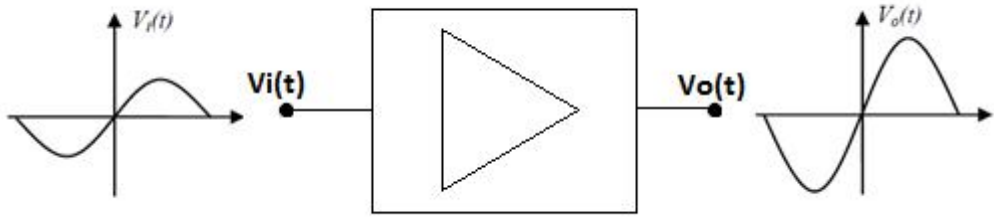
olarak ifade edilebilen sisteme doğrusal bir sistem denilebilir.

Günümüzde yapılan çoğu uygulamada sistemler doğrusal kabul edilir ancak bu sadece bir yaklaşımdır. Çünkü, aslında tüm elektronik devreler doğrusal olmayan özelliklere sahiptir ve elektronik mühendisliğinin temel gerçeklerinden birisidir. Fakat düşük işaretlerin kuvvetlendirildiği bazı devre çeşitlerinde doğrusalsızlık çok azdır. Bu yüzden

devrelerin doğrusal oldukları varsayılır. Doğrusal olmayan sistem yapılarından biri de güç kuvvetlendiricileridir. İdeal olan kuvvetlendiriciler doğrusal karakteristiklere sahiptirler ve girişleri ile çıkışları arasındaki bağlantı Denklem (3.3)'teki gibi gösterilebilir.

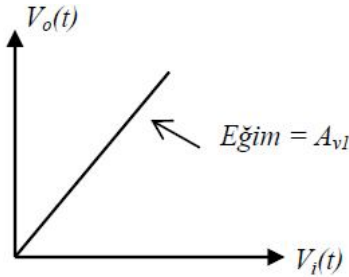
$$V_o(t) = A_{v1} V_i(t) \quad (3.3)$$

Denklem (3.3)'te $V_i(t)$ giriş gerilimini, $V_o(t)$ çıkış gerilimi ve A_{v1} ise gerilim kazancını ifade etmektedir. İdeal bir güç kuvvetlendiricisinin giriş-çıkış ilişkisi ise Şekil 3.1.'de gösterildiği gibidir.



Şekil 3.1 İdeal bir güç kuvvetlendiricisi

Giriş sinyalinin belirli bir kazanç katsayısı ile çarpılmasıyla ideal kuvvetlendiricinin transfer fonksiyonu elde edilir. Gerilim karakteristiği Şekil 3.2.'de gösterildiği gibi eğimi A_{v1} olan doğrusal bir eğridir.



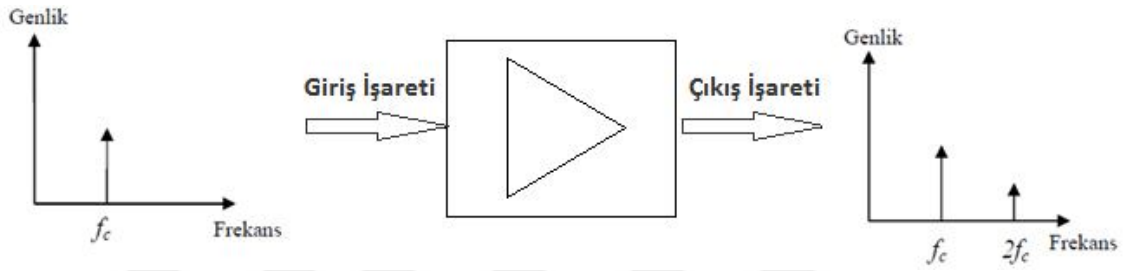
Şekil 3.2. İdeal kuvvetlendirici gerilim kazancı fonksiyonu

Çıkış işareti doğrudan giriş işaretine bağlı olan ve çıkış spektrumunda herhangi yeni bir bileşen olmayan durumlarda ideal bir kuvvetlendirici fonksiyonundan bahsedilebilir.

Doğrusal olmayan bir kuvvetlendiricinin karakteristiğinde en temel doğrusalsızlık ürünü ikinci dereceden karakteristik olarak adlandırılabilir ve bu durumda giriş ve çıkış gerilimi arasındaki bağıntı aşağıdaki gibi ifade edilebilir.

$$V_o(t) = A_{v1} V_i(t) + A_{v2} V_i^2(t) \quad (3.4)$$

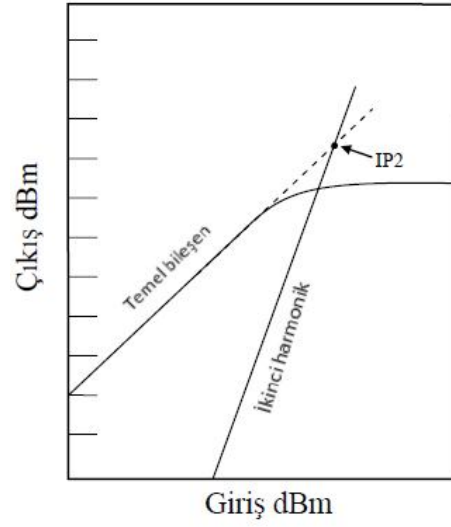
Denklem (3.4)'te A_{v2} ifadesi ikinci derece bozulma katsayısını ifade eder. Bu tip karakteristikler ikinci derece karakteristik olarak ifade edilir ve çıkış işaretinde frekans spektrumunda giriş sinyalinin temel frekansının iki katında yeni bir işaret oluşur. Oluşan yeni işarete ikinci harmonik adı verilir ve bu harmonik ikinci dereceden bozulma kaynağıdır. Şekil 3.3'te ikinci dereceden bozulmaya ait frekans spektrumu cevabı gösterilmiştir.



Şekil 3.3. Frekans bölgesi ikinci derece bozulma karakteristiği

Gösterilen bozulma karakteristiğine göre ikinci harmoniğin genliği incelendiğinde, bu genliğin giriş işaretinin karesi olduğu ve A_{v2} katsayısıyla doğru orantılı olarak arttığı gözlenmektedir. Bununla yanısıra, f_c olarak görülen temel frekans bileşeninin genliği giriş işareti ve A_{v1} katsayısı ile artmaktadır. Ve bunun sonucu olarak, temel frekansın ve ikinci harmonik bileşenlerin belli bir noktada aynı seviyede olduğu ve kesiştiği görülmektedir. Bu kesişim noktasına, ikinci dereceden kesişim noktası denir ve genellikle dBm cinsinden ifade edilir. İkinci dereceden kesişim noktasının grafik olarak gösterimi Şekil 3.4'te gösterildiği gibidir.

Kesişim noktası değeri, kuvvetlendiricinin doğrusallık derecedecesinin ölçülebilmesi için gereken ifadedir. Bu ifade sayesinde, kesişim noktasındaki değer kullanılarak doğrusal olmayan bozulmanın miktarı belirlenebilir. Doğrusallık derecesinin ölçülebilmesi için diğer bir ifade ise üçüncü dereceden bozulma ürünüdür. Üçüncü dereceden transfer karakteristiği aşağıdaki gibi gösterilebilir.

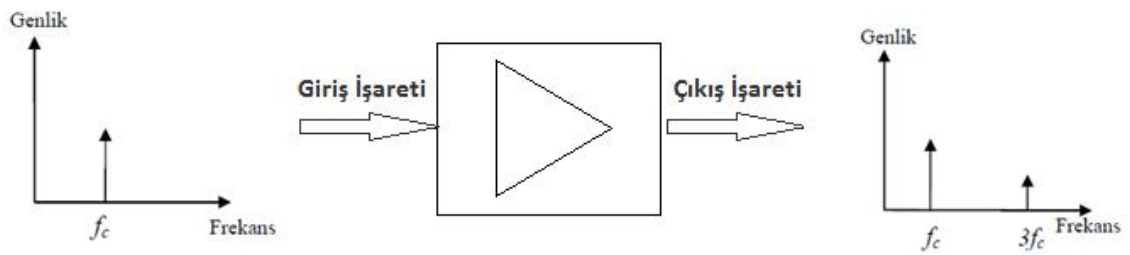


Şekil 3.4. İkinci derece kesişim noktası

$$V_0(t) = A_{v1}V_i(t) + A_{v3}V_i^3(t) \quad (3.5)$$

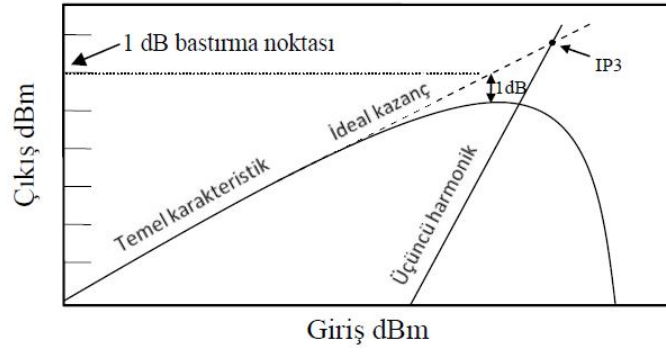
Denklem (3.5)'te üçüncü dereceden bozulma katsayısı A_{v3} ile ifade edilirken, üçüncü dereceden bozulma ürününe sahip kuvvetlendiricinin frekans spektrumunda, temel frekansın üç katı kadar yeni bir bileşen meydana gelir. Üçüncü dereceden bozulma ürünü olan bu bileşen üçüncü harmonik olarak adlandırılabilir.

Şekil 3.5'de kuvvetlendirici çıkışındaki frekans spektrumunda üçüncü harmonik bileşeni görülebilir.



Şekil 3.5. Frekans bölgesi üçüncü derece bozulma karakteristiği

Üçüncü dereceden bozulma ifadesini, ikinci dereceden bozulma ifadesine benzer olarak ifade edebiliriz. Fakat bunun yanı sıra temel karakteristik ifadesinin yapısı ikinci dereceden bozulmada farklı bir yapı oluşturur. Doğrusal olmayan kuvvetlendiriciye ait üçüncü dereceden kesişim noktası ve 1 dB bastırma noktası Şekil 3.6'da belirtildiği gibidir.



Şekil 3.6. Üçüncü derece kesişim ve 1 dB bastırma noktaları

Denklem (3.6)'da giriş işareti sinüsoidal bir işaret olarak gösterildiğinde,

$$V_i(t) = V \sin(\omega_c t) \quad (3.6)$$

ve Denklem (3.5)'de yerine bırakıldığında, çıkış işareti

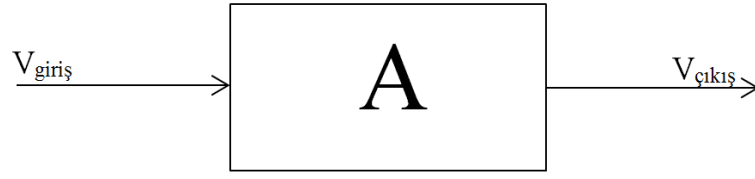
$$V_0(t) = A_{v1} V \sin(\omega_c t) + A_{v3} V^3 \sin(\omega_c t) \quad (3.7)$$

$$V_0(t) = A_{v1} V \sin(\omega_c t) + \frac{A_{v3} V^3}{4} \sin(\omega_c t) - \left(\frac{A_{v3} V^3}{4} \right) \sin(3\omega_c t) \quad (3.8)$$

olarak ifade edilebilir. Bu denklemde görüldüğü gibi üçüncü harmonikte bir işaret oluşurken, temel frekansa sahip yeni bileşenlerde ortaya çıkmaktadır ve çıkış işareti temel frekanstaki işaretten direk olarak etkilenmektedir. Bu denklemde A_{v3} katsayısı sıfırdan küçük kabul edilirse, temel karakteristikte görülen düşüş kısmı açıklanabilir. Bu düşüşün miktarı, giriş işareti genliğinin küpü doğru orantılıdır ve temel frekanstaki çıkış işareti çok yüksek oranda etkilenmektedir [10].

3.2. Doğrusal Olmayan Sistem Cevabı

Doğrusal olmayan bir sisteme iki farklı frekansa sahip bir giriş uygulandığında, bu sistem birkaç tane çapraz modüleri çıkış üretir. Çıkışta görülen bu frekans değerleri, girişe uygulanmış olan iki frekansın kombinasyonlarından meydana gelir. Şekil 3.7 'de doğrusal olmayan bir sistem modeli gösterilmektedir.



Şekil 3.7. Doğrusal olmayan sistem

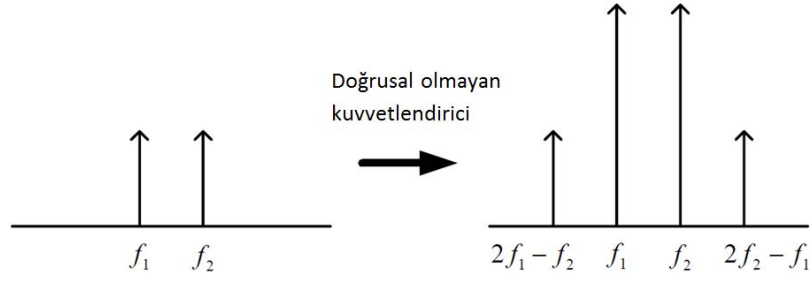
Genellikle doğrusal olmayan bir sistem Denklem (3.9)'deki gibi modellenenir.

$$V_o = a_1 V_i + a_2 V_i^2 + a_3 V_i^3 \quad (3.9)$$

Giriş gerilimi $V_i = A \cos(\omega_1 t) + A \cos(\omega_2 t)$ ω_1 ve ω_2 olarak iki farklı frekansa ve A genliğine sahip ise, çıkış gerilimi Denklem (3.10) 'daki gibi olur.

$$\begin{aligned} V_o &= a_2 A^2 \\ &+ \left(a_1 A + \frac{9a_3 A^3}{4} \right) \cos(\omega_1 t) \\ &+ \left(a_1 A + \frac{9a_3 A^3}{4} \right) \cos(\omega_2 t) + \left(\frac{a_2 A^2}{2} \right) \cos(2\omega_1 t) + \left(\frac{a_2 A^2}{2} \right) \cos(2\omega_2 t) \\ &+ (a_2 A^2) \cos((\omega_1 + \omega_2)t) + (a_2 A^2) \cos((\omega_1 - \omega_2)t) + \left(\frac{3a_3 A^3}{4} \right) \cos((2\omega_1 - \omega_2)t) \\ &+ \left(\frac{3a_3 A^3}{4} \right) \cos((2\omega_2 - \omega_1)t) + \left(\frac{3a_3 A^3}{4} \right) \cos((2\omega_1 + \omega_2)t) \\ &+ \left(\frac{3a_3 A^3}{4} \right) \cos((2\omega_2 + \omega_1)t) + \left(\frac{a_3 A^3}{4} \right) \cos(3\omega_1 t) \\ &+ \left(\frac{a_3 A^3}{4} \right) \cos(3\omega_2 t) \end{aligned} \quad (3.10)$$

Denklem (3.10) 'da, doğrusal olmayan bir sisteme iki farklı frekansa sahip giriş gerilimi uygulandığında çıkış geriliminin 12 farklı frekansa sahip olduğu görülür. Şekil 3.8' de görüldüğü gibi $2\omega_1 - \omega_2$ ve $2\omega_2 - \omega_1$ frekanslarına sahip olan arakiplenim bozulmaları, ω_1 ve ω_2 ana frekanslarına çok yakın olduğu için en problemli bozulmalardır. $2\omega_1 - \omega_2$ ve $2\omega_2 - \omega_1$ frekanslarında sinyalin gücü ana sinyalin gücüne yakın ise doğrusallaştırma işlemi zorlaşacaktır.



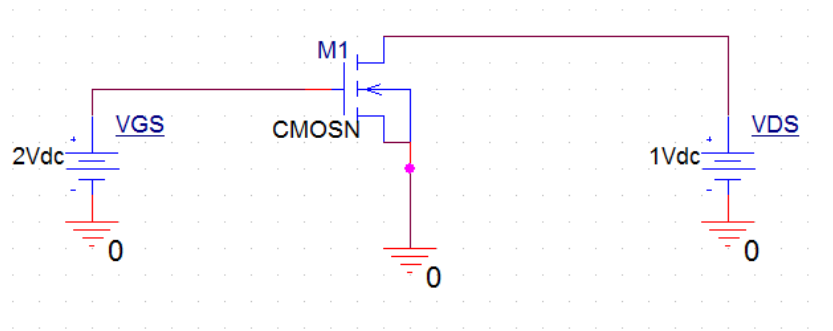
Şekil 3.8. Doğrusal olmayan kuvvetlendiricide üçüncü dereceden arakiplenim bozulması

Üçüncü derece kesişim noktası (IIP3), ω_1 ve ω_2 frekanslarındaki ana sinyalin çıkış gücünün, $2\omega_1 - \omega_2$ ve $2\omega_2 - \omega_1$ frekanslarındaki arakiplenim bozucu sinyalinin çıkış gücüne eşit olduğu giriş gücü olarak tanımlanabilir. Bu yüzden IIP3 değeri Denklem (3.11) 'deki gibi gösterilebilir.

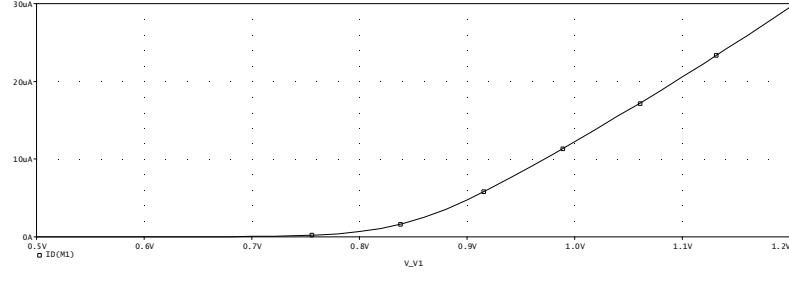
$$a_1 A_{IIP3} = \frac{3a_3 A_{IIP3}^3}{4} \rightarrow A_{IIP3} = \sqrt{\frac{4|a_1|}{3|a_3|}} \quad (3.11)$$

3.2.1. Doğrusal Olmayan Sistem Modeli

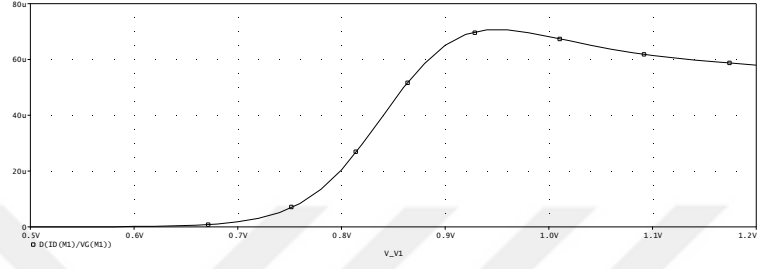
MOSFET transistörü doğrusal olmayan bir cihaz olarak modellenenebilir. Kapı-kaynak giriş gerilimi V_{gs} MOSFET transistöre uygulandığı zaman doğrusal olmayan drenaj-kaynak akımı I_{ds} üretilir. Drenaj-kaynak gerilimi V_{ds} 'in transistörün doyum bölgesinde çalışacağı gerilim değerinde sabitlenmesiyle ve V_{gs} geriliminin değişimiyle Şekil 3.9'daki I_{ds} karakteristikleri bulunabilir.



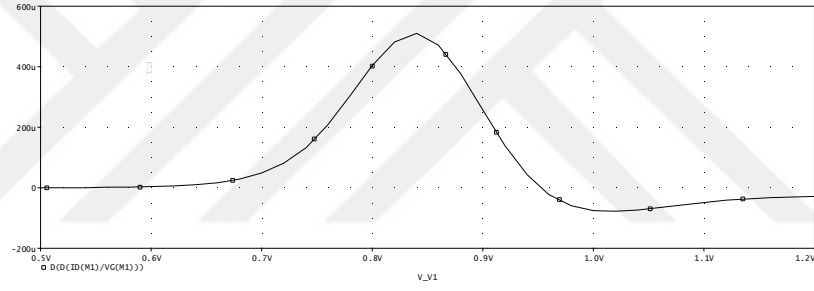
Şekil 3.9. CMOS DC bias devresi



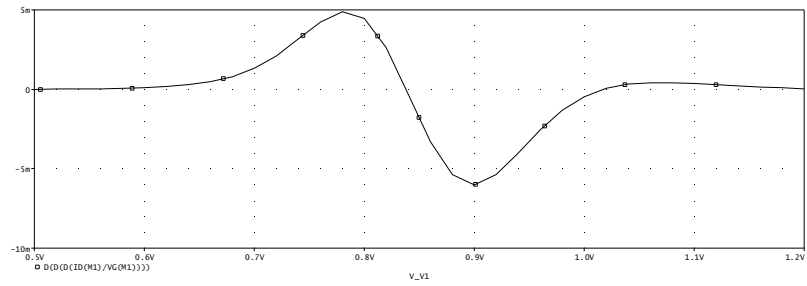
Şekil 3.10. I_{ds} - V_{gs} grafiği



Şekil 3.11. g_m grafiği



Şekil 3.12. g_{m2} grafiği



Şekil 3.13. g_{m3} grafiği

Şekil 3.10 I_{ds} 'in DC karakteristiğini, Şekil 3.11 $g_m = \frac{dI_{ds}}{dV_{gs}}$, Şekil 3.12 $g_{m2} = \frac{d^2I_{ds}}{dV_{gs}^2}$ ve Şekil 3.13 $g_{m3} = \frac{d^3I_{ds}}{dV_{gs}^3}$ transkondüktanslarını gösterir. Buna göre küçük sinyal çıkış akımı I_{ds} , Denklem (3.12)'deki gibi modellenabilir.

$$i_{ds} = g_m V_{gs} + g_{m2} V_{gs}^2 + g_{m3} V_{gs}^3 \quad (3.12)$$

Bu denklemde V_{GS} küçük sinyal giriş gerilimidir. İki frekanslı bir giriş MOSFET 'e uygulandığında, g_{m3} 'ün varlığından dolayı üçüncü dereceden bozucu sinyal üretilir.

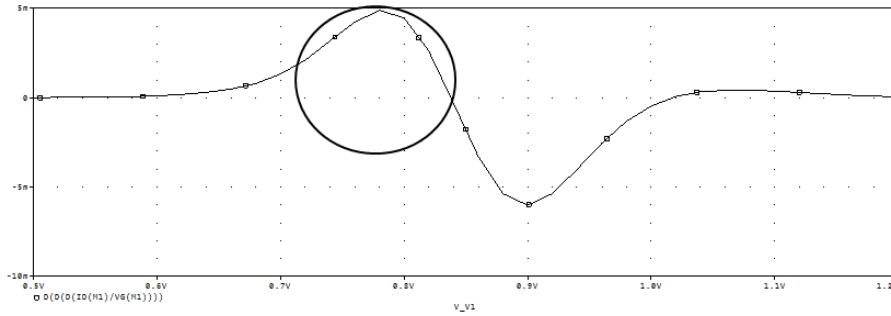
V_{GS} , eşik gerilimi V_{th} 'dan küçük olduğunda MOSFET eşikaltı bölgesinde çalışır. Bu bölgede, çıkış akımı difüzyon mekanizmasıyla üretilir ve Denklem (3.13)'deki gibi modellenenir.

$$I_{ds} \approx I_{d0} \left(1 - e^{\frac{-V_{ds}}{\phi_1}} \right) e^{\frac{(V_{gs}-V_{th})}{n\phi_1}} \quad (3.13)$$

Bu denklemde $I_{d0} = \mu C_{ox} 2n\phi_1^2 \frac{W}{L}$, μ taşıyıcı hareketliliği, C_{ox} birim alan başına düşen oksit kapasitansı, W transistör genişliği, L transistör boyu, $\phi_1 = kT/q$ ve n ise bağlantı parametresi olup kısa kanallı cihazlar için 1~2 değerindedir. Denklem (3.13), $V_{gs} \approx 0$ ve V_{ds} ve V_{th} sabit iken Taylor serisiyle ifade edilebilirler.

$$I_{ds} \approx I_0 e^{\frac{V_{gs}}{n\phi_1}} \approx I_0 \left(1 + \frac{1}{n\phi_1} V_{gs} + \frac{1}{2(n\phi_1)^2} V_{gs}^2 + \frac{1}{6(n\phi_1)^3} V_{gs}^3 + \dots \right) \quad (3.14)$$

Denklem (3.14)'de $I_0 = I_{d0} \left(1 - e^{\frac{-V_{ds}}{\phi_1}} \right) e^{\frac{-V_{th}}{n\phi_1}}$ 'dir. Üçüncü dereceden terimin katsayısı eşikaltı bölgesinde pozitif olduğu için, g_{m3} değeri de Şekil 3.14'de görüldüğü gibi pozitiftir.



Şekil 3.14. Eşik altı bölgesinde g_{m3}

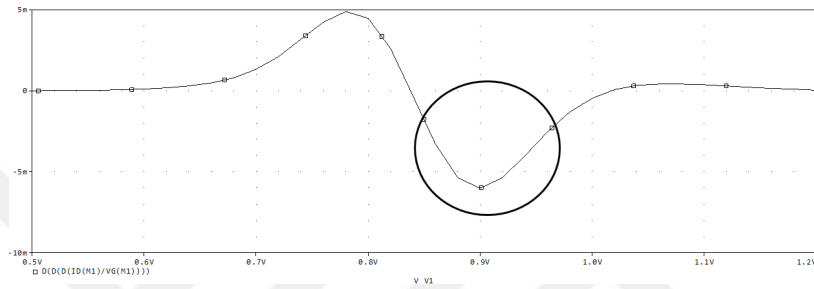
MOSFET'in çıkış akımının mekanizması, V_{gs} V_{th} 'a eşit olduğunda difüzyondan drifte ciddi bir şekilde değişir. Bu durumda, MOSFET'in çıkış akımı Denklem (3.15)'deki gibi kare kanununu izler.

$$I_{ds} = \frac{1}{2} \mu C_{ox} \left(\frac{W}{L} \right) (V_{gs} - V_{th})^2 \quad (3.15)$$

V_{gs} , V_{th} 'dan büyük olursa, çıkış akımı kare kanununu izler. Kare kanununun üstünde, kısa kanal etkisi ve hareketliliğin azalması uygulanır. Hareketlilik azaldıkça V_{gs} artacağından, çıkış akımı Denklem (3.16)'deki gibi tanımlanabilir.

$$I_{ds} \approx \frac{1}{2} \mu_0 C_{ox} \left(\frac{W}{L} \right) (V_{gs} - V_{th})^a \quad (3.16)$$

Bu denklemde a, özellikle büyük bir elektrik alanı varlığında 2'den çok az küçük bir değere sahiptir. Bu durumda, I_{ds} 'in üçüncü dereceden türevi Şekil 3.15'de görüldüğü gibi negatif olur.

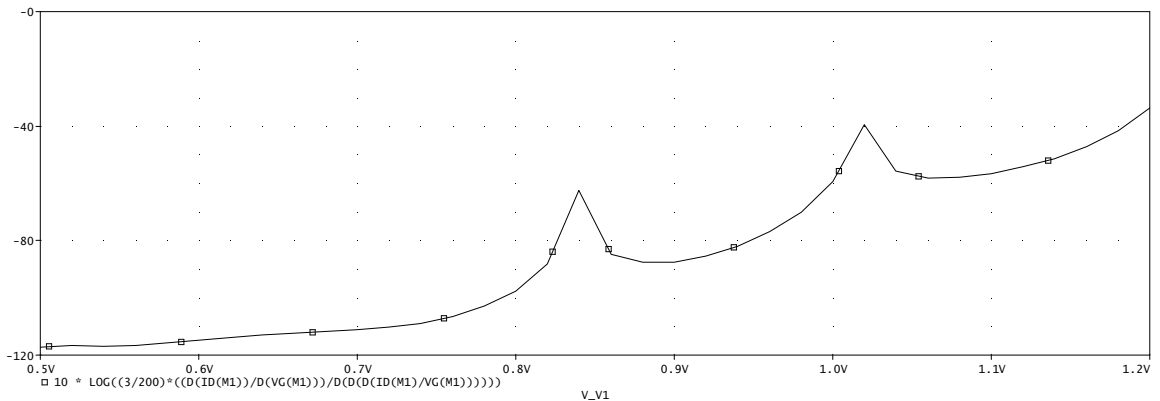


Şekil 3.15. Doyum Bölgesinde gm^3

Denklem (3.11)'den, g_m ve g_{m3} grafiklerinden faydalanarak, $R_{in}=50\Omega$ olduğunda IIP3 değeri Denklem (3.17)'deki gibi hesaplanabilir.

$$IIP3(dBm) = 10 \cdot \log \left(\frac{A_{IIP3}^2}{R_{in}} \right) = 10 \cdot \log \left(\frac{3}{4} \cdot \frac{g_m}{g_{m3}} \cdot \frac{1}{50} \right) \quad (3.17)$$

Denklem (3.17)'den ve Şekil 3.13'den IIP3 grafiğini elde edebiliriz.



Şekil 3.16. MOSFET transistör için VGS-IIP3 eğrisi

“sweet spot”, MOSFET'in çalışma noktasının eşikaltı bölgesinden doyum bölgesine geçişle oluşur. Bu nokta, güç etkili bir bölge olduğundan RF devreler için de uygundur. Güçlü evirme bölgesinde g_m değeri, DC akım arttığında orta evirme bölgesindeki kadar

artmaz. Fakat “sweet spot”, IIP3’ün sınırlı giriş sinyal gücü için bulunabildiği oldukça dar bir bölgededir. Üstelik bu nokta, eşik gerilimi değeri sıcaklık ve işlemci değıştikçe değıştiğinden, sıcaklık ve işlemci değışimine karşı hassastır. Bu yüzden, yüksek bir IIP3 değeri elde etmek için bu noktayı kullanmak etkili değildir.

Şekil 3.16’ ya göre yüksek IIP3 değeri V_{gs} değerini büyötmekle oluşturulabilir. Fakat maalesef bu seçenek yüksek güç tüketimi gerektirdiğinden uygun değildir.

3.3. Doğrusalsızlığın Radyo Frekans Sistemlerine Etkisi

Bu bölümde, doğrusalsızlığın RF sistemler üzerindeki çeşitli etkileri anlatılacaktır. İlk olarak, doğrusalsızlık karakteristiğini ifade edebilmek için kullanılan çift ton testi daha sonra doğrusalsızlık etkileri olan hassasiyetin azalması, çapraz modölasyon ve ara kiplenim ürünleri ifadeleri açıklanacaktır.

3.3.1. Çift Ton Doğrusallık Testi

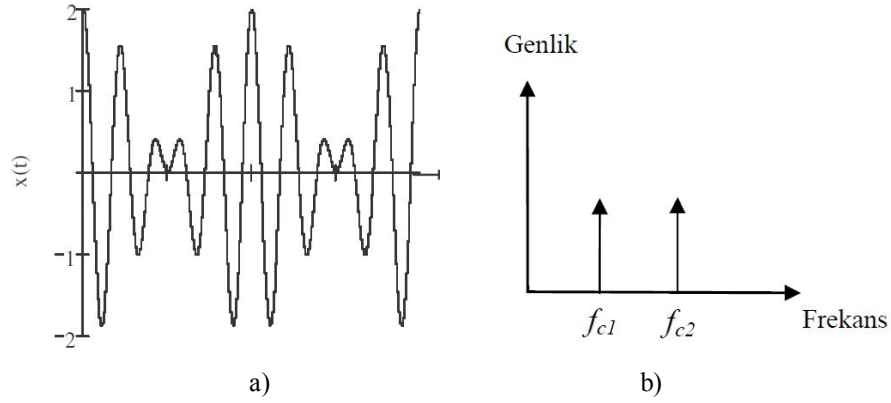
Birçok radyo sisteminde genlik modölasyon düzeni bilgi aktarımı için kullanılır. Doğrusal olmayan sistemlere ait bozulmaları inceleyebilmek için çift ton test işaretinden faydalanılabilir. Giriş işaretinin genliği değıştirilerek, kuvvetlendiriciye ait karakteristikler her bölge içinde test edilebilir. Burada kullanılan her işaret modüle edilmemiş taşıyıcılardır ve dikkatli bir şekilde test düzeneğı oluşturulursa, taşıyıcı bileşenlerden başka bileşenler spektrumda bulunmamalıdır.

Çift ton testinde giriş sinyali birbirine çok yakın iki frekans değerine sahip sinüsoidal sinyallerdir. Giriş işareti Denklem (3.18)’ deki gibi ifade edilebilir:

$$V_i = V_1 \sin(2\pi f_{c1} t) + V_2 \sin(2\pi f_{c2} t) \quad (3.18)$$

Burada f_{c1} ve f_{c2} her bir tonun taşıyıcı frekansını belirtirken V_1 ve V_2 ise genliklerini ifade etmektedir. Genellikle iki sinyalin genlikleri birbirine eşittir. ($V_1=V_2$)

Şekil 3.17(a)’da çift ton test işaretinin genliklerin $V_1=V_2=V$ iken zaman bölgesindeki dalga formu görölmektedir. Burada tepe genlik değeri $2V$ ve her sinüsoidalin iki katına eşittir. f_{c1} ve f_{c2} frekanslarına sahip olan çift ton test işaretinin spektrumu ise Şekil 3.17(b)’de gösterildiğı gibidir.



Şekil 3.17. Çift ton test işareti a) Zaman domen ve b) Frekans spektrumu

Doğrusal olmayan kuvvetlendiriciye çift ton test işareti uygulandığında, harmonik bozulmaların yanı sıra ara-kiplenim bozulmaları da ortaya çıkmaktadır. Çift ton test işareti ikinci dereceden doğrusal olmayan transfer karakteristiğine giriş işareti olarak uygulanırsa, çıkış işareti;

$$V_0(t) = A_{v1}V(\sin(2\pi f_{c1}t) + \sin(2\pi f_{c2}t)) + A_{v2}V^2(\sin(2\pi f_{c1}t) + \sin(2\pi f_{c2}t))^2 \quad (3.19)$$

olarak ifade edilebilir. Çıkış işareti gerekli basitleştirmelerle,

$$\begin{aligned} V_i(t) = & A_{v2}V^2 + A_{v1}V \sin(2\pi f_{c1}t) + A_{v1}V \sin(2\pi f_{c2}t) - \left(\frac{A_{v2}V^2}{2}\right) \cos(2\pi f_{c1}t) \\ & - \left(\frac{A_{v2}V^2}{2}\right) \cos(2\pi f_{c2}t) + (A_{v2}V^2) \cos(2\pi(f_{c1} - f_{c2})t) \\ & - (A_{v2}V^2) \cos(2\pi(f_{c1} + f_{c2})t) \end{aligned} \quad (3.20)$$

olarak gösterilebilir. Denklem (3.20)'de ilk terim bir dc bileşeni ifade ederken, orijinal tona ait işaretler ve ikinci dereceden harmonik bileşenlerden sonra denklemde ara-kiplenim ürünleri olan, $f_{c2}-f_{c1}$ ve $f_{c2}+f_{c1}$ frekanslarında yeni bileşenler görülmektedir.

Çift ton test işaretine ait daha genel bir ifade ile doğrusalsızlık derecesine bağlı olarak meydana gelen bozulma, yeni frekans bileşenleri açısından ifade edilmek istenirse;

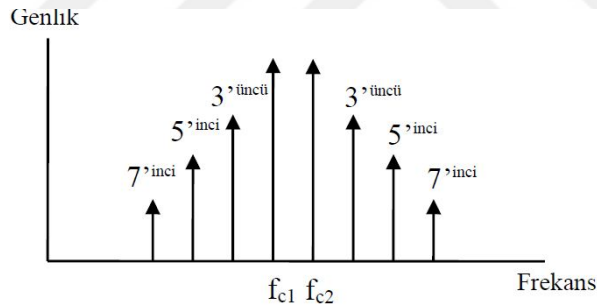
$$f_{im} = mf_{c1} \mp nf_{c2} \quad (3.21)$$

burada f_{im} bozulmayı meydana getiren frekans bileşenini, $m+n$ ise doğrusalsızlık derecesini ifade etmektedir. Buna göre üçüncü derece doğrusalsızlık karakteristiğine sahip bir kuvvetlendirici sonrası meydana gelen frekans bileşenleri Tablo 3.1' de hesaplandığı gibi olacaktır.

Tablo 3.1. Doğrusalsızlık derecesine göre frekans bileşenleri

m	n	f_{im}
3	0	$3f_{c1}$
2	1	$2f_{c1} \pm f_{c2}$
1	2	$2f_{c2} \pm f_{c1}$
0	3	$3f_{c2}$

Üçüncü derece bozulma ürünleri Şekil 3.18’de frekans bölgesinde gösterilmiştir. Şekil 3.18 de görülebileceği gibi üçüncü harmonik bileşenlerinin de içinde bulunduğu ara-kiplenim ürünlerinin frekanslar toplamı ile ifade edilen bileşenleri bir oktavlık çalışma bandının çok dışında olup basit filtreleme teknikleri ile elimine edilebilirler. Bununla birlikte kuvvetlendirilmiş orijinal çift ton test işareti ile ara-kiplenim ürünlerinin frekans farkları ile ifade edilenleri aynı bant içerisinde yer almaktadır ve bant içi ara-kiplenim bozulmalarını meydana getirmektedir.



Şekil 3.18. Frekans bölgesi yedinci derece bant içi ara-modülasyon ürünleri.

Ara-kiplenim ürünlerine ait ölçümler genellikle en yüksek seviyeli ara-kiplenim ürününün ana işaret tonlarından bir tanesine oranının ölçülmesiyle gerçekleştirilmektedir. Üçüncü derece doğrusalsızlık ürünü, çoğunlukla yarı iletken kuvvetlendiricilerde ara-kiplenim ürünlerinin en yüksek seviyeli olanıdır [14].

3.3.2. Duyarsızlaşma

RF sistemlerinin alıcılarında, doğrusalsızlığın etkilerinden biri de farklı frekans değerlerinde güçlü sinyallerin zayıf sinyalleri engellemesidir. Bu durum, güçlü bir sinyal yakındaki bir vericiden yayılırken zayıf bir sinyalin uzaktaki bir radyo göndericisinden yayılmasıyla meydana gelir. Güçlü sinyal istenilen zayıf sinyalle birlikte işlendiğinde,

radio sistemi duyarsızlaşma olarak adlandırdığımız bir etki sergileyebilirler. Bu etki tam açılımlı Denklem (3.21)'den temel terimleri elde ederek açıklanabilir.

$$\left(A_{v1}V_1 + \frac{3}{4}A_{v3}V_1^3 + \frac{3}{2}A_{v3}V_1V_2^2 \right) \cos(2\pi f_1 t) \quad (3.21)$$

Denklem (5.4)' de çıkış sinyali giriş sinyaliyle aynı frekansa sahiptir ve denklem çıkış sinyalinin doğrusal bileşenini içermektedir. A_{v1} ve A_{v3} katsayıları sırasıyla doğrusal olmayan kuvvetlendiricinin doğrusal bileşeni ve üçüncü dereceden doğrusalsızlık katsayısıdır. İstenilen zayıf sinyal genliği V_1 , güçlü sinyalin genliği V_2 'den çok küçük olursa ($V_1 \ll V_2$), Denklem (3.22) elde edilir. Bu denklemde $A_{v1} + 3A_{v3}V_2^{2/3}$ ifadesi doğrusal olmayan kuvvetlendiricinin doğrusal kazancıdır.

$$\left(A_{v1} + \frac{3A_{v3}V_2^2}{2} \right) V_1 \cos(2\pi f_1 t) \quad (3.22)$$

$A_{v3} < 0$ olduğunda, $A_{v1} + 3A_{v3}V_2^{2/3}$ olarak verilen kazanç ifadesi, V_2 'nin azalan fonksiyonudur.

3.3.3. Çapraz Modülasyon

Radio sistemlerinde doğrusalsızlığın ikincil etkisine çapraz modülasyon denir. Çapraz modülasyon, bir taşıyıcıdan diğerine iletilen modülasyonun doğrusalsızlık etkisidir. Çapraz modülasyonu açıklamak için ω_2 frekansına ω_1 frekansında sinüsoidal dalga eklenmiş genlik modülasyonlu taşıyıcı test sinyali giriş test sinyali olarak düşünülebilir. Elde edilen sinyal Denklem (3.23)'deki gibi açıklanabilir:

$$x(t) = A_1 \cos(\omega_1 t) + A_2(1 + m \cos(\omega_m t)) \cos(\omega_2 t) \quad (3.23)$$

Denklem (3.23) 'de, A_1 ve A_2 , saniyedeki radyan ω_1 ve ω_2 frekanslarındaki taşıyıcıların tepe genlikleri, m modülasyon indeksi ($0 \leq m \leq 1$), ω_m saniyedeki radyan modülasyon frekansıdır. Doğrusalsızlık denkleminin tam açılımında A_2 genliği yerine, $A_2(1 + m \cos(\omega_m t))$ bırakılarak Denklem (3.24)'deki gibi yazılır:

$$\left(c_1 A_1 + \frac{3}{4} c_3 A_1^3 + \frac{3}{2} c_3 A_1 A_2^2 (1 + m \cos(\omega_m t))^2 \right) \cos(\omega_1 t) \quad (3.24)$$

Denklem (3.24)'den görüldüğü gibi ω_1 taşıyıcısının genliği şimdi ω_1 frekansında modüle edilmemiş taşıyıcının modülasyonunu düşüren zamanla değişen genlik

modülasyonu terimi $(1 + m \cos(\omega_m t))^2$ terimini içerir. Çapraz modülasyon özellikle çoklu taşıyıcılı radyo sistemlerinde önemlidir.

3.3.4. Ara Kiplenim Bozulmaları

Radyo devrelerinde doğrusalsızlığın üçüncül etkisi ara kiplenim bozulmasıdır. Ara kiplenim bozulmaları, doğrusal olmayan devrelerin girişindeki iki sinüsoidal sinyalin çıkışta yeni frekanslı bileşenleri oluşturmasıyla meydana gelir. Genel anlamda oluşan yeni frekanslar Denklem (3.25)'deki gibi ifade edilebilir:

$$\omega = m\omega_1 + n\omega_2 \quad (3.25)$$

Denklem (3.24)'de ω , rps (radyan per second) frekanslı ω_1 ve ω_2 orijinal frekanslardan oluşan yeni frekans değeridir. m ve n değerleri sıfır dahil olmak üzere tam sayılardır. m+n bozulma derecesine eşittir.

Yeni oluşan frekansların hepsi ara kiplenim bozulmalarına ait olmak zorunda değildir. Ara kiplenim ürünleri farklı dereceden harmonik ve temel etkileşimlerin sonucudur.

Ara kiplenim ürünleri $x^2(t)$, $x^3(t)$ ve daha yüksek dereceleri terimlerle güç serisi açılımındaki gibi artarlar. $x^2(t)$ tarafından ikinci dereceden terimler, $x^3(t)$ tarafından üçüncü dereceden terimler üretilir.

Çift ton giriş sinyali Denklemi (3.18)'e dönülürse, Denklem (3.19)'daki ara kiplenim ürünlerinde ikinci dereceden ara kiplenim ürünü;

$$c_2 A_1 A_2 \cos((\omega_1 + \omega_2)t) + c_2 A_1 A_2 \cos((\omega_1 - \omega_2)t) \quad (3.26)$$

$A_1 = A_2$ için Denklem (3.26) , Denklem (3.27)'deki gibi olur.

$$c_2 A_1^2 \cos((\omega_1 + \omega_2)t) + c_2 A_1^2 \cos((\omega_1 - \omega_2)t) \quad (3.27)$$

Denklem (3.26) ve Denklem (3.27)'deki terimlerde, A_1 ve A_2 çift tonlu giriş sinyalinin genlikleri ve c_2 ikinci dereceden katsayı, ω_1 ve ω_2 rps de temel frekanslarıdır.

Üçüncü dereceden ara kiplenim ürünleri;

$$\begin{aligned} & \frac{3}{4} c_3 A_1^2 A_2 \cos((2\omega_1 + \omega_2)t) + \frac{3}{4} c_3 A_1^2 A_2 \cos((2\omega_1 - \omega_2)t) \\ & + \frac{3}{4} c_3 A_1 A_2^2 \cos((2\omega_1 + \omega_2)t) + \frac{3}{4} c_3 A_1 A_2^2 \cos((2\omega_1 - \omega_2)t) \end{aligned} \quad (3.28)$$

tekrar $A_1 = A_2$ için (3.6)'daki terimler (3.7)'deki gibi olur.

$$\begin{aligned} & \frac{3}{4}c_3A_1^3 \cos((2\omega_1 + \omega_2)t) + \frac{3}{4}c_3A_1^3 \cos((2\omega_1 - \omega_2)t) + \frac{3}{4}c_3A_1^3 \cos((2\omega_1 + \omega_2)t) \\ & + \frac{3}{4}c_3A_1^3 \cos((2\omega_1 - \omega_2)t) \end{aligned} \quad (3.29)$$

Denklem (3.28) ve Denklem (3.29)'daki terimlerde, A_1 ve A_2 genlikler ve c_3 güç serisinin üçüncü dereceden katsayısı, ω_1 ve ω_2 rps de giriş frekanslarıdır. Denklem (3.26) ve Denklem (3.29)'da harmonikler dikkate alınmamıştır.

Denklem (3.29)'a göre giriş genliği A_1 ikinci faktörle artarken, $3c_3A_1^3/4$ ifadesindeki üç değerindeki bileşenden dolayı, üçüncü dereceden ara kiplenim ürünü sekizinci faktörle artar [11].

4. DOĞRUSALLAŞTIRMA TEKNİKLERİ

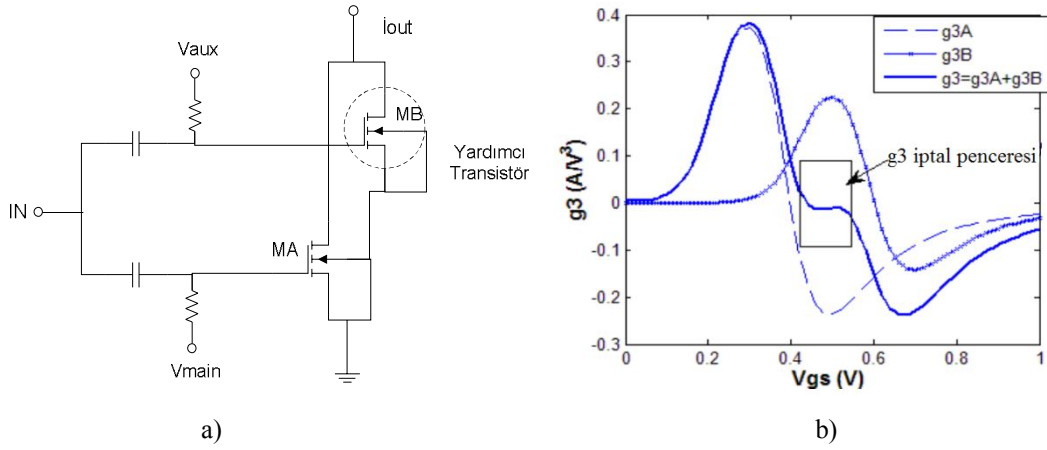
CMOS düşük gürültülü kuvvetlendiricilerde doğrusallaştırma teknikleri 8 kategoriye ayrılır. Bu teknikler geri besleme, harmonik sonlandırma, optimum biaslama, ileri besleme, türev süperpozisyonu, IM2 enjeksiyonu, gürültü/bozulma iptali ve son bozulmadır. Bu tekniklerden TS, IM2 enjeksiyonu ve gürültü/bozulma iptali, geri besleme tekniğinin özel durumlarıdır. Bahsedilen tekniklerden son zamanlarda en çok kullanılan türev süperpozisyonu, gürültü/bozulma iptali ve son bozulma tekniklerinin avantaj ve dezavantajlarından bahsedilecektir.

4.1. Türev Süperpozisyonu (TS)

Bu teknik ileri besleme tekniğinin özel bir hali olarak görülmektedir. Bu teknikle üçüncü dereceden arakiplenim bozulmasının oldukça düşük olduğu bir kuvvetlendirici tasarımı gerçekleştirilebilir.

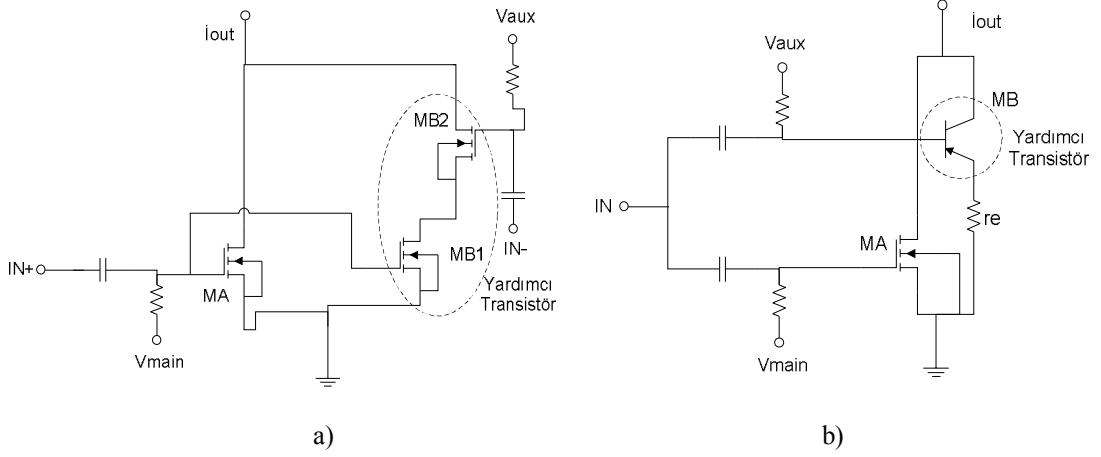
Devresinde bulunan transistörlerin farklı bölgelerde çalışma esasına dayalı bir tekniktir. “türev süperpozisyonu” olarak adlandırılmasının sebebi ise bozulmayı yok edebilmek için ana ve yardımcı transistörün drenaj akımının üçüncü türevini(g_3) eklemesidir. g_3 'ün işareti orta sınırında ve güçlü evirme bölgesinde değişir. Böylece Şekil 4.1(b)'de gösterildiği gibi uygun biaslamayla g_3 'ün sıfır olması sağlanır. Doğrusallık, sadece bir noktanın yerine sonlu bias-gerilim aralığı içerisinde iyileştirilir. Yardımcı yolda sadece zayıf evirme bölgesinde çalışan transistör olduğundan güç tüketimi oldukça düşüktür. Fakat g_3 'ün pozitif ve negatif karakteristiklerinin aynı olmamasından dolayı g_3 çalışma alanı tek bir yardımcı transistör ile oldukça dardır. Fakat bu alan, birkaç yardımcı transistör kullanılarak giriş empedans uyumu, gürültü ifadesi ve kazanç için genişletilebilir. Bu teknik kapılarının birlikte paralel bağlandığı birden fazla transistörle çalıştığından, ayrıca “çoklu kapılı transistör tekniği” olarak adlandırılır.

Şekil 4.1(a)'da TS tekniğinin çift kanallı NMOS uygulaması gösterilmiştir. M_A ve M_B sırasıyla ana ve yardımcı transistörleri belirtir ve giriş uyumlama devresi basitliği sağlamak için hariç bırakılır.



Şekil 4.1 a) Çift yönlü NMOS ile TS tekniği b) Ana transistörün üçüncü dereceden bozulma terimi (g_{3A}), yardımcı transistör (g_{3B}) ve toplam çıkış (g_3) (UMC 90 nm CMOS process, $(W/L)_{MA} = 20/0.08 \mu\text{m}$, $V_{ds} = 1\text{V}$)

Şekil 4.2(a) ve 4.2(b)'de sırasıyla yardımcı eleman olarak iletim bölgesi transistörü [12] ve çift kutuplu [13] transistör kullanılan türev süperpozisyonu tekniğinin alternatif uygulamaları gösterilmiştir. Şekil 4.2(a)'da M_{B1} ve M_{B2} transistörleri diferansiyel giriş sinyalleri tarafından sürülmüştür. M_{B1} derin iletim bölgesinde biaslanır ve M_{B2} , giriş transistörü M_A 'nın g_3 'deki negatif tepe değerini etkili bir biçimde yok etmek için, M_{B1} 'in g_3 değerindeki pozitif tepe değerini artırmaya yardım eder. Şekil 4.2(b)'de M_B çift kutuplu transistörde pozitif bir g_3 değeri sağlar ve emitör bozulma direnci, optimum bozulma iptali için M_A 'nın uyuşması için g_3 'ü azaltır.



Şekil 4.2. TS tekniği (a) İletim bölgesinde çalışan ek transistör [12] (b) Çift kutuplu transistörün kullanımı [13].

4.1.1. Tamamlayıcı TS

Şekil 4.2, ya zayıf ya da güçlü evirme bölgesinde çalışan transistör için ikinci derece terimin (g_2) pozitif işarete sahip olduğunu gösterir. Bu yüzden, bu teknikler, örneğin geleneksel türev süperpozisyonu, üçüncü dereceden bozulmayı iyileştirirken genellikle ikinci dereceden bozulmayı kötüleştirir. "Tamamlayıcı TS tekniği" NMOS/PMOS çiftini IIP2'ye değerini kötüleştirmeden IIP3'ü iyileştirmek için çalıştırır [14,15].

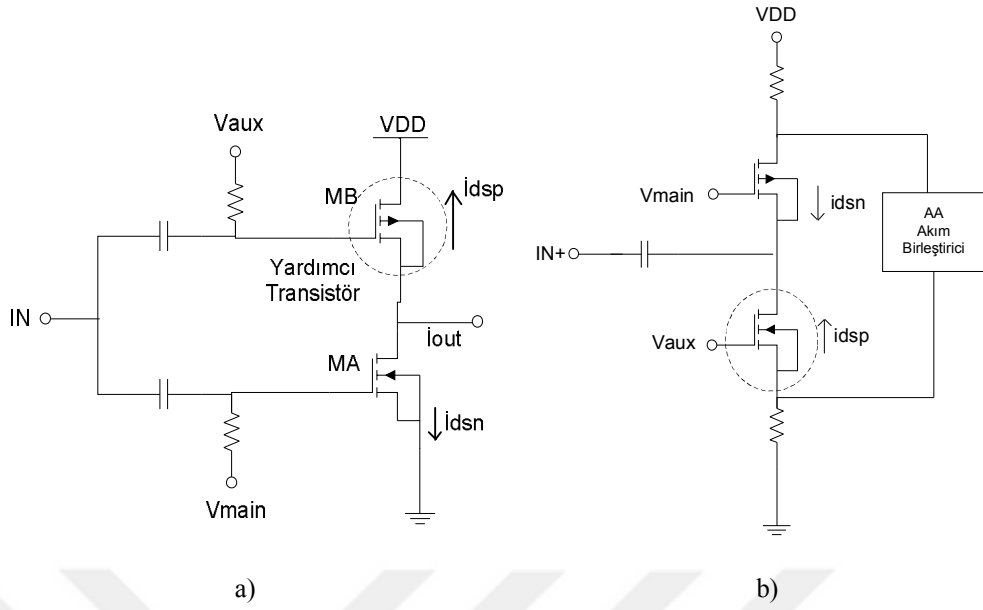
Şekil 4.3'de sırasıyla ortak-kaynak ve ortak-kapı uygulamaları gösterilir. Şekil 4.3(b)'de AC akım birleştirici, ya sinyal bant genişliği içinde ihmal edilebilir empedans ile büyük bağlantı kapasitörü ya da akım aynası olarak kullanılabilir.

NMOS/PMOS için giriş sinyali faz dışında olduğundan, çıkış akımı aşağıdaki gibi tanımlanır.

$$i_{dsn} = g_{1A}V_{GS} + g_{2A}V_{GS}^2 + g_{3A}V_{GS}^3 \quad (4.1)$$

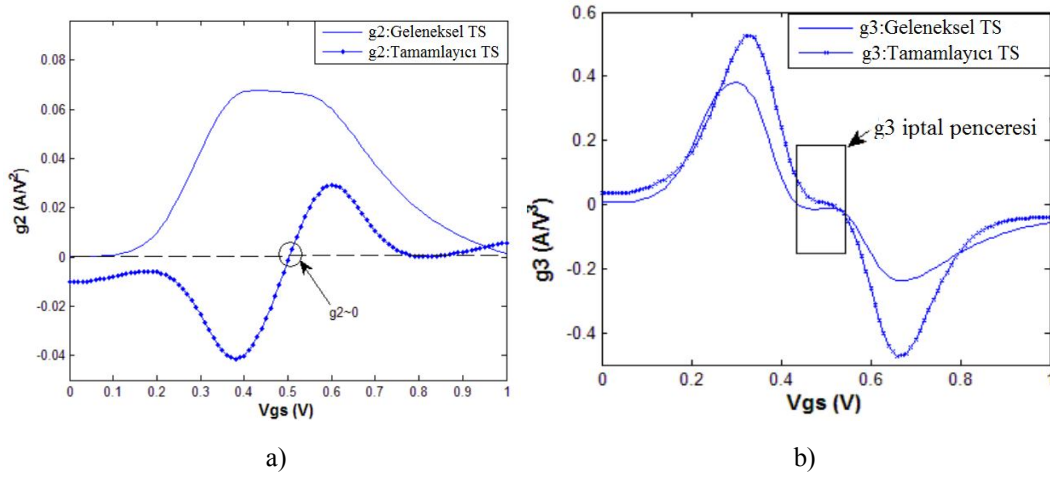
$$i_{dsp} = g_{1B}V_{GS} + g_{2B}V_{GS}^2 + g_{3B}V_{GS}^3 \quad (4.2)$$

$$i_{out} = i_{dsn} - i_{dsp} = (g_{1A} + g_{1B})V_{GS} + (g_{2A} + g_{2B})V_{GS}^2 + (g_{3A} + g_{3B})V_{GS}^3 \quad (4.3)$$



Şekil 4.3. (a) ortak-kaynak yapısı ile tamamlayıcı TS [14] (b) ortak-kapı yapısı ile tamamlayıcı TS [15].

g_{2A} ve g_{2B} aynı işarete sahip olduğundan toplam transkondüktans artar, $IM2$ terimi azalır ve g_{3A} ve g_{3B} farklı işarete sahip olduğundan $IM3$ terimi azalır. Şekil 4.4’de, geleneksel ve tamamlayıcı türev süperpozisyonu çıkış akımının ikinci(g_2) ve üçüncü dereceden(g_3) bozulması bakımından kıyaslanır. g_3 için çalışma alanı V_{GS} ’in 500mV olduğu civarda, iki durum için de mevcuttur, fakat g_2 geleneksel TS için en büyük duruma ve tamamlayıcı TS için de en küçük duruma getirilmiştir. g_3 ’ün çalışma alanı tamamlayıcı TS için daha dardır ve daha az düzdür çünkü PMOS ve NMOS cihazları farklı doğrusallık karakterlerine sahiptir, bu yüzden IIP3 iyileştirmesi çift kanallı NMOS uygulamalarındaki kadar iyi değildir. Üstelik, Denklem (4.3)’te gösterildiği gibi, ya kısmen iptal edilirken iyi bir IIP3 için g_{3A} ve g_{3B} eşleştirilir yada optimum IIP2 için g_{2A} ve g_{2B} eşleştirilir, çünkü IIP2 ve IIP3 aynı optimum biasını paylaşmazlar. IIP2 problemini hafifleten, diferansiyel türev süperpozisyonu tekniği, özünde tamamlayıcı türev süperpozisyonu ile aynıdır [16,17].



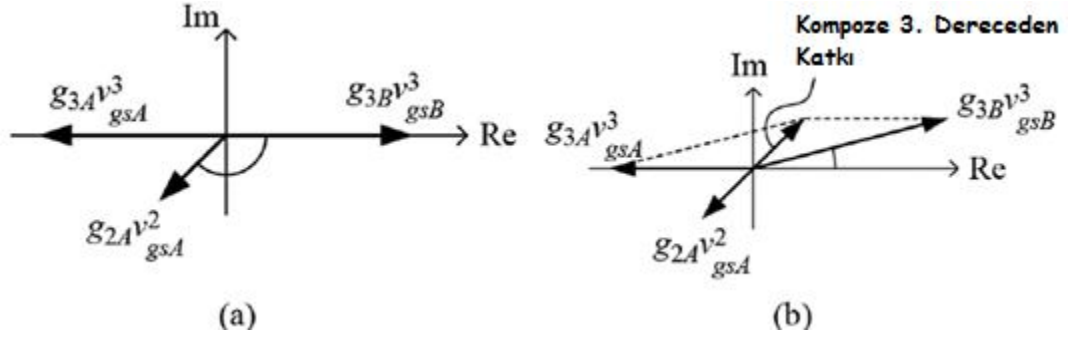
Şekil 4.4. Geleneksel (çift yönlü-NMOS) TS ve tamamlayıcı (PMOS/NMOS) TS için kapı biasının fonksiyonu olarak g_2 ve g_3 'ün karşılaştırılması a) g_2 - V_{gs} b) g_3 - V_{gs} (UMC 90nm CMOS process, $V_{ds}=1V$)

4.1.2. İyileştirilmiş TS

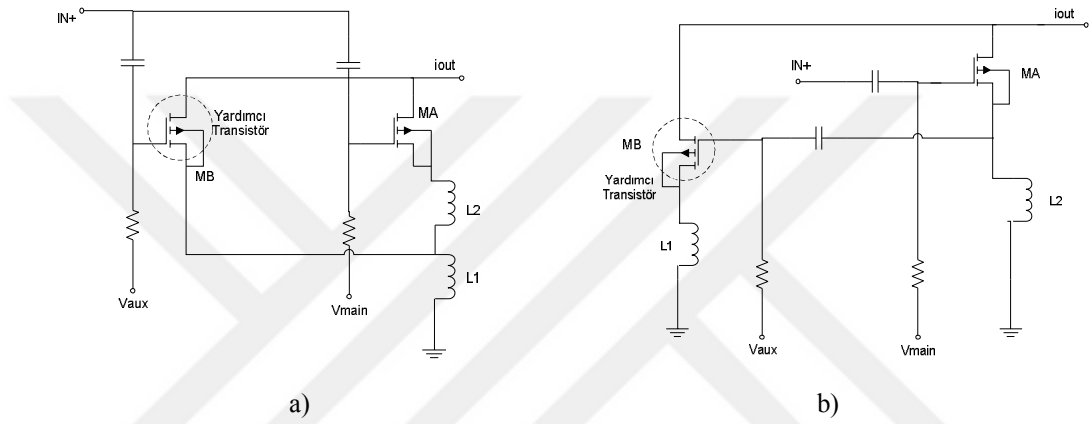
İyileştirilmiş TS tekniği, kaynaktan kapıya geri beslemeyi minimize etmek için, çip üstünde çözüm sağlar. Şekil 4.5'deki vektör diyagramı, iyileştirilmiş türev süperpozisyonu konseptini grafiksel olarak açıklar. Geleneksel TS'de, g_3 değeri birbirine ters paralel olan g_{3A} ve g_{3B} 'nin toplamıdır, fakat g_{2A} 'nın etkisiyle IM3 değeri artık olur (Not: g_{2B} ihmal edilir.) [18,19].

Şekil 4.6'da iyileştirilmiş TS tekniğinin devre uygulamaları gösterilmiştir. L_2 'nin seçimi dikkate alındığında g_{3B} 'nin açısını kararlaştırır.

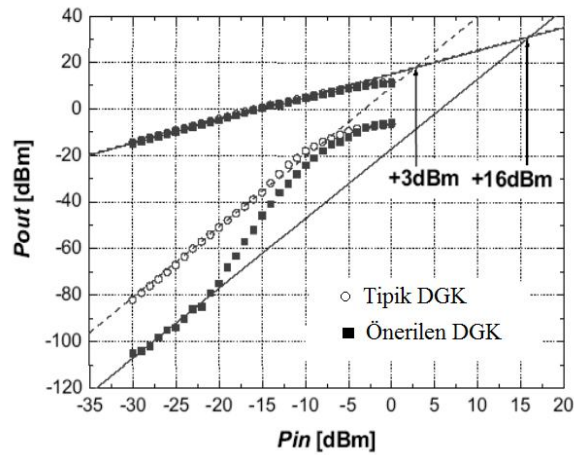
Zayıf inversiyondaki B transistörünün kanal gürültüsü ihmal edilebilir olmasına rağmen, transistörün kapı-kaynaklı gürültüsü drenaj akımıyla tersine orantılıdır ve direkt olarak M_A ana transistörün kapı gürültüsüne eklenir çünkü kapıları birbirine bağlanmıştır. M_B ayrıca giriş empedans uyumunu etkiler. İyileştirilmiş TS tekniğinin alternatif uygulaması Şekil 4.5 b)'de gösterilmiştir, direkt olarak girişe bağlamak yerine, M_B , M_A 'nın kaynağına taşınır, böylece gürültü faktörü ve giriş uyumunda azalma minimize edilir.



Şekil 4.5. a) Geleneksel TS tekniği ve b) İyileştirilmiş TS tekniği'nin bozulma bileşenleri için vektör diyagramı



Şekil 4.6. İyileştirilmiş TS tekniğinin devre uygulamaları a) [18]. b) [19].



Şekil 4.7. DGK'nın IIP3 ölçümü TS tekniğiyle/TS tekniği olmadan

TS tekniğinin sınırlandırmaları aşağıda sıralanmıştır:

1. Zayıf eviren transistör, yüksek frekansta etkili bir biçimde çalışmayabilir.

2.Zayıf-eviren transistör büyük sinyallerle başa çıkamayabilir veya bozulma-iptal aralığının sınırlandırılması sonucu, kapatılabilir.

3.Simülasyon ve ölçüm sonuçları arasındaki önemli uyumsuzluk sebebiyle zayıf eviren transistör modelleri dengesizdir.

4.Triyot bölgesi transistörünün, pozitif g_3 tepelerinin teknoloji azalması olarak düşer, böylece ana transistörlerde g_3 'ün negatif tepesiyle onların genlik uyumunun görevi karmaşıklaşır.

5.Alıştırma transistörleri farklı bölgelerde çalışır veya sıcaklık değişkenlerine duyarlı doğrusallık iyileştirmesi sonucunda, eğer imkansız değilse MOS transistörleri ile alıştırma çift kutupları zordur. Dijital kontrol bitleriyle akım biası veya manuel ayarlama pratikte iyi sonuçlar için gereklidir.

Şekil 4.7'de IIP3'ün ölçüm noktasıyla ilgili örnek gösterilmiştir. Bu örnek geleneksel TS tekniğinden olmasına rağmen, benzer özellikler tamamlayıcı, diferansiyel ve iyileştirilmiş TS tekniğinde de gözlenebilir. Aşağıda sıralanan bu özellikleri de gözlemleyebiliriz.

1.TS tekniği, şekil 4.1 b) ve 4.4'de açıklanan g_3 iptal penceresinde iyi çalışır. ($P_{in} < -20\text{dBm}$)

2.Girişler g_3 bozulma penceresi dışında olsa bile, DS metodu hala üçüncü derece tonu yardımcı transistörün g_3 'ü pozitif kaldığı sürece ana transistörün g_3 'ü negatif olan geleneksel DGK'lardan daha aşağı çekebilir.

3.TS tekniği uygulandıktan sonra, üçüncü dereceden bükülme daha küçük giriş genliklerinde daha büyük üç eğim gösterir.

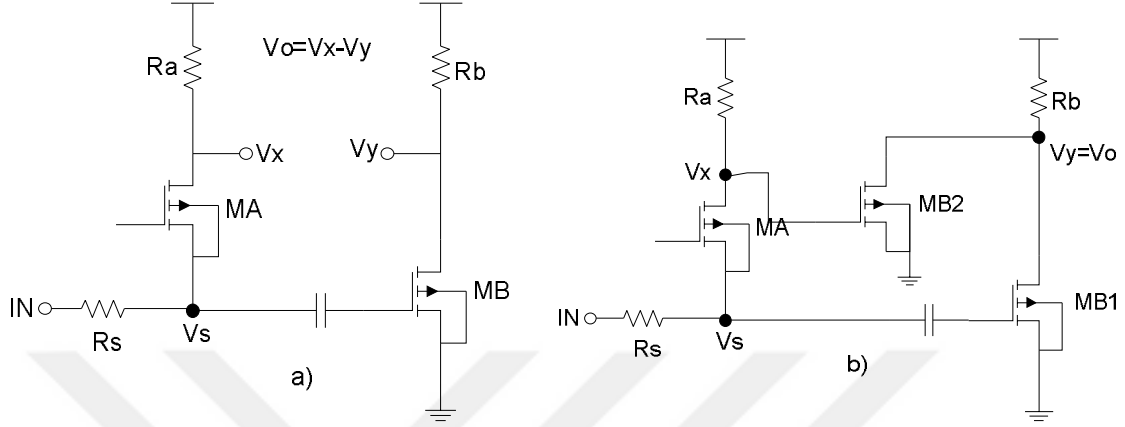
4.TS tekniği basınç noktasını ($P1\text{dB}$) iyileştirmez.

4.2. Gürültü/Bozulma İptali

Gürültü/bozulma iptali [20-23], Şekil 4.8'de CG (M_A) ve CS (M_B) paralel transistörleri gösterilmiştir. Bu devre "IN" düğümündeki besleme gerilimi ile gerçekleşir. M_A 'nın doğrusalsızlığı, V_{gs} ve V_{ds} ile kontrol edilen, drenaj ve kaynak arasındaki akım kaynağı olarak modellenilebilir. Bu yüzden, M_A 'nın CG ve CS yollarından akan her iki kanaldaki termal gürültü ve bozulması, sinyal eklenirken, çıkıştan çıkarılır. Gürültü/bozulma iptali $V_x = V_y$ eşitliğini gerektirir,

$$g_{1,MA}R_A = g_{1,MB}R_B \text{ (diferansiyel çıkış)} \quad (4.4)$$

$$g_{1,MB1}R_S = g_{1,MB1}R_A \text{ (tek uçlu çıkış)} \quad (4.5)$$



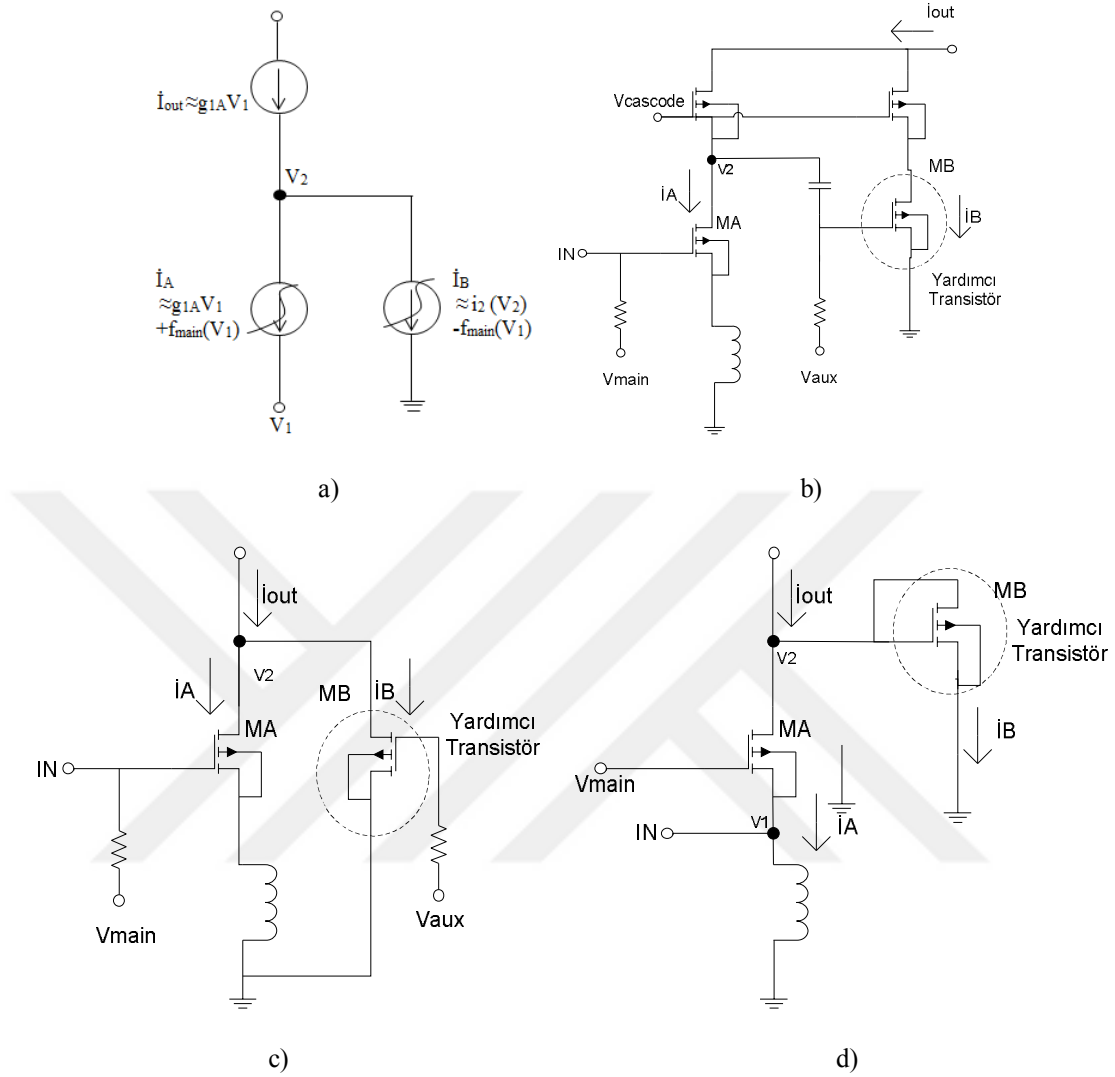
Şekil 4.8. Gürültü/Bozulma iptali a) Diferansiyel çıkış [21,23] b) Tek uçlu çıkış [22].

Önceki teknikler sadece g_m 'nin doğrusalsızlığını dengelerken, bu teknik M_A tarafından üretilen tüm yapısal bozulmaları, g_m ve g_{ds} 'in doğrusalsızlığı dahil, kaldırabilir. M_A 'nın bozulması kaldırıldıktan sonra, M_B 'nin bozulması artık doğrusalsızlığı bastırır, bu da iki terimi oluşturur:

1) M_B 'nin yapısal üçüncü dereceden bozulması

2) CG-CS kaskadından kaynaklanan ikinci dereceden etkileşim. M_B 'nin optimal biası veya tamamlayıcı TS'nin çalıştırılması doğrusallığı iyileştirir.

4.3 Son Bozulma(SB)



Şekil 4.9. a) Son bozulma b) [24] c) [25] d) [26] devre uygulamaları

Türev süperpozisyonu tekniğine benzer olarak, son bozulma tekniği (SB) ana elemanın doğrusalsızlığını kaldırmak için yardımcı transistörün doğrusalsızlığından yararlanır, fakat bu teknik iki açıdan geliştirilmiştir:

- 1) Yardımcı transistör, giriş uyumu etkisini minimize edebilmek için, direkt olarak girişe bağlanmak yerine ana elemanın çıkışına bağlanmıştır.
- 2) Tüm transistörlerin saturasyonda çalışması, daha iyi bir doğrusallık sağlar.

Şekil 4.9; üç devre şemasıyla birlikte son bozulmanın kavramsal diyagramını gösterir [24-26]. Yardımcı transistör M_B gerilimini V_2 'ye ayarlar ve ana transistör M_A 'nın doğrusal

olmayan drenaj akımını kopyalar, kısmi olarak ikinci ve üçüncü bozulma terimlerini kaldırır. M_A ve M_B 'nin doğrusal olmayan drenaj akımları aşağıdaki gibi modellenenebilir.

$$i_A = g_{1A}V_1 + \underbrace{g_{2A}V_1^2 + g_{3A}V_1^3}_{f_{\text{nonlin}}(V_1)} \quad (4.6)$$

$$i_B = g_{1B}V_2 + g_{2B}V_2^2 + g_{3B}V_2^3 \quad (4.7)$$

Daha sonra V_2 'nin V_1 ile ilişkisinde

$$V_1 = -b_1V_1 - b_2V_1^2 - b_3V_1^3 \quad (4.8)$$

b_1 - b_3 genellikle frekansa bağlıdır ve simülasyondan elde edilir. Şekil 4.9 a)'da, kaskad cihazının ideal akım tamponu olduğu farz edilir. İki doğrusal olmayan akım i_A ve i_B V_2 düğümünde toplanır, i_{out} elde edilir.

$$+i_{\text{out}} = i_A + i_B$$

$$(g_{1A} - b_1g_{1B})V_1 + \underbrace{(g_{2A} - b_1^2g_{2B} - b_2g_{2B})V_1^2}_{2.\text{dereceden bozulma}} + \underbrace{(g_{3A} - b_1^3g_{3B} - 2g_{2B}b_1b_2)V_1^3}_{3.\text{dereceden bozulma}} \quad (4.9)$$

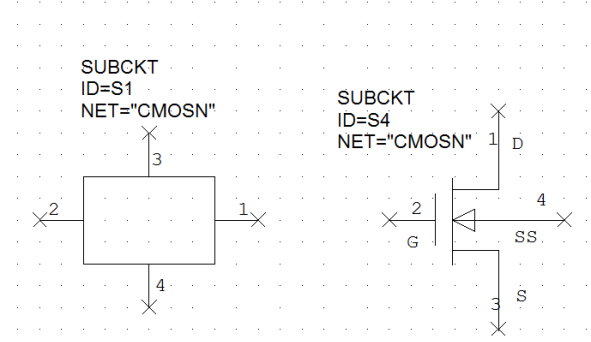
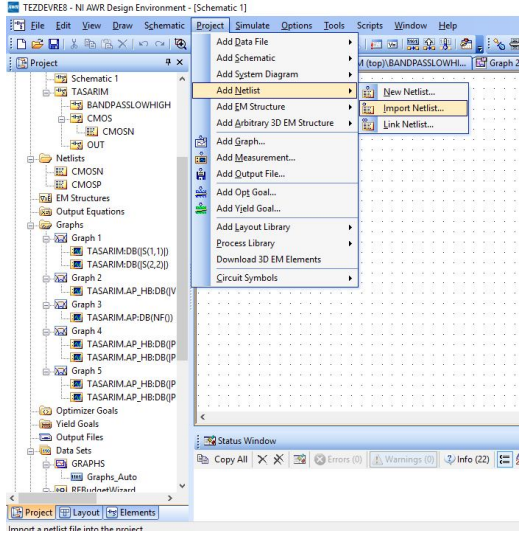
Son bozulma tekniğinde ana ve yardımcı transistörlerin her ikisi de aynı polariteyle $g_{1,2,3}$ saturasyonda çalışırlar. Bu yüzden, M_B kısmen doğrusal terimi iptal eder, fakat kazanç/Gİ yeteri kadar azaltılamaz çünkü M_B , M_A 'dan daha doğrusal olmayan sistem olarak tasarlanmıştır. (örn., $g_{2,3B}/g_{1B} \gg g_{2,3A}/g_{1A}$). Sonuç olarak, üç uygulama arasından, Şekil 4.9 b) ve 4.9 d)'deki uygulamalar daha iyi bir performansa sahiptir, çünkü tasarımda çok iyi uyuşan M_A ve M_B NMOS'tur. Şekil 4.9 c)'de, NMOS/PMOS transistörleri eşit ölçüde doğrusal olmayan duruma sahip olmalıdır, fakat PVT üzerinde eşleştirmek zordur.

5. UYGULAMALAR VE ANALİZLER

Bu bölümde, ilk adımda bir CMOS'a ve kaskad bağlı düşük kuvvetlendiriciye ait IP2 ve IP3 değerlerinin bulunması için devre kurularak analiz edilmiştir. Daha sonra, bir önceki bölümde çalışma yapılarından bahsedilen ve uygulama devreleri gösterilen gürültü/bozulma iptali, son bozulma ve türev süperpozisyonu teknikleri kullanılarak düşük gürültülü kuvvetlendirici devreleri kurulmuştur. Kullanılan devreler optimize edilerek uygun eleman değerleri seçilmiştir. Kurulan devrelerde maksimum kazanç elde etmek için empedans uyum devreleri kurulmuş ve son aşamada gerekli devreler birleştirilerek önerilen devreler tamamlanmıştır.

Her teknik giriş empedans uyumu (S11), gürültü faktörü, IP3 ve kazanç değerleri için incelenmiştir. Giriş ve çıkış empedans uyumu ayrıca Smith abağı üzerinde de gösterilmiştir. Elde edilen analiz sonuçları doğrusal olmayan sistem sonuçlarıyla karşılaştırılarak tekniklerin doğrusalsızlığa etkisi belirlenmiştir.

Kullanılan 0.18 μ m CMOS parametreleri spice parametreleri olarak kaydedilmiştir. Daha sonra kullanılan AWRDE programına aktararak uygun dört terminalli CMOS oluşturulmuş ve devre uygulamalarında kullanılmıştır. Şekil 5.1'de CMOS parametrelerinin AWRDE programından aktarımı ve dört terminalli elemanın transistör yapısına çevrilmiş durumları gösterilmiştir. Bu işlem yapıldıktan sonra devrelerin kurulumunda ihtiyaç durumuna göre NMOS veya PMOS olarak elemanlar kullanılmıştır.

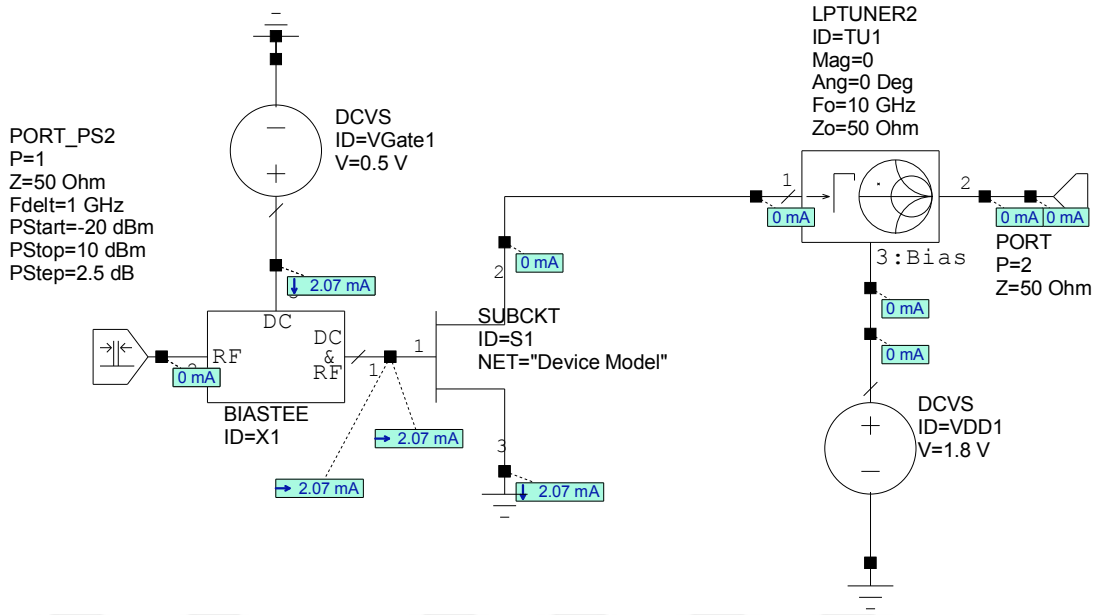


Şekil 5.1. CMOS parametrelerinin aktarılması ve terminallerinin belirlenmesi

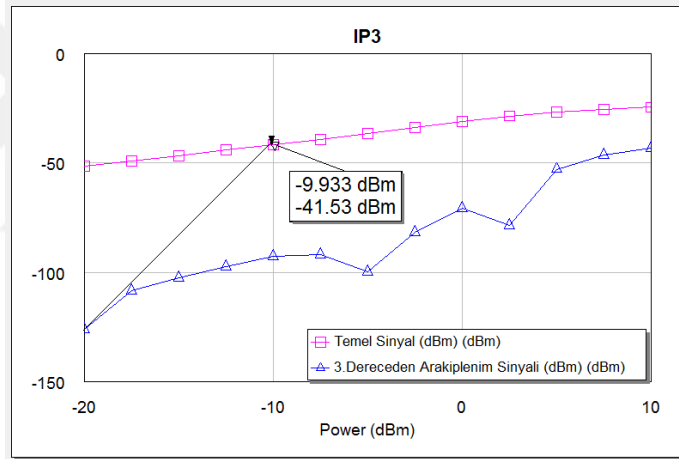
5.1. Doğrusal Olmayan Karakteristik

Sistemin doğrusal olmayan karakteristiğini çıkarabilmek için iki ayrı devre oluşturulmuştur. İlk devre bir CMOS'a ait IP3 değerinin bulunabilmesi için, ikinci devre ise doğrusallaştırma tekniği uygulanmayan kaskad bağlı düşük gürültülü kuvvetlendirici devresinin IP3 değerinin bulunması için kurulmuştur. Her iki devre için de bias değerleri 1.8V'dur. Ayrıca frekans aralığı 1-5 GHz ve IP3 değerleri 3GHz için bulunmuştur. Böylece bundan sonra anlatılacak tekniklerde karşılaştırma işlemi daha doğru olacaktır.

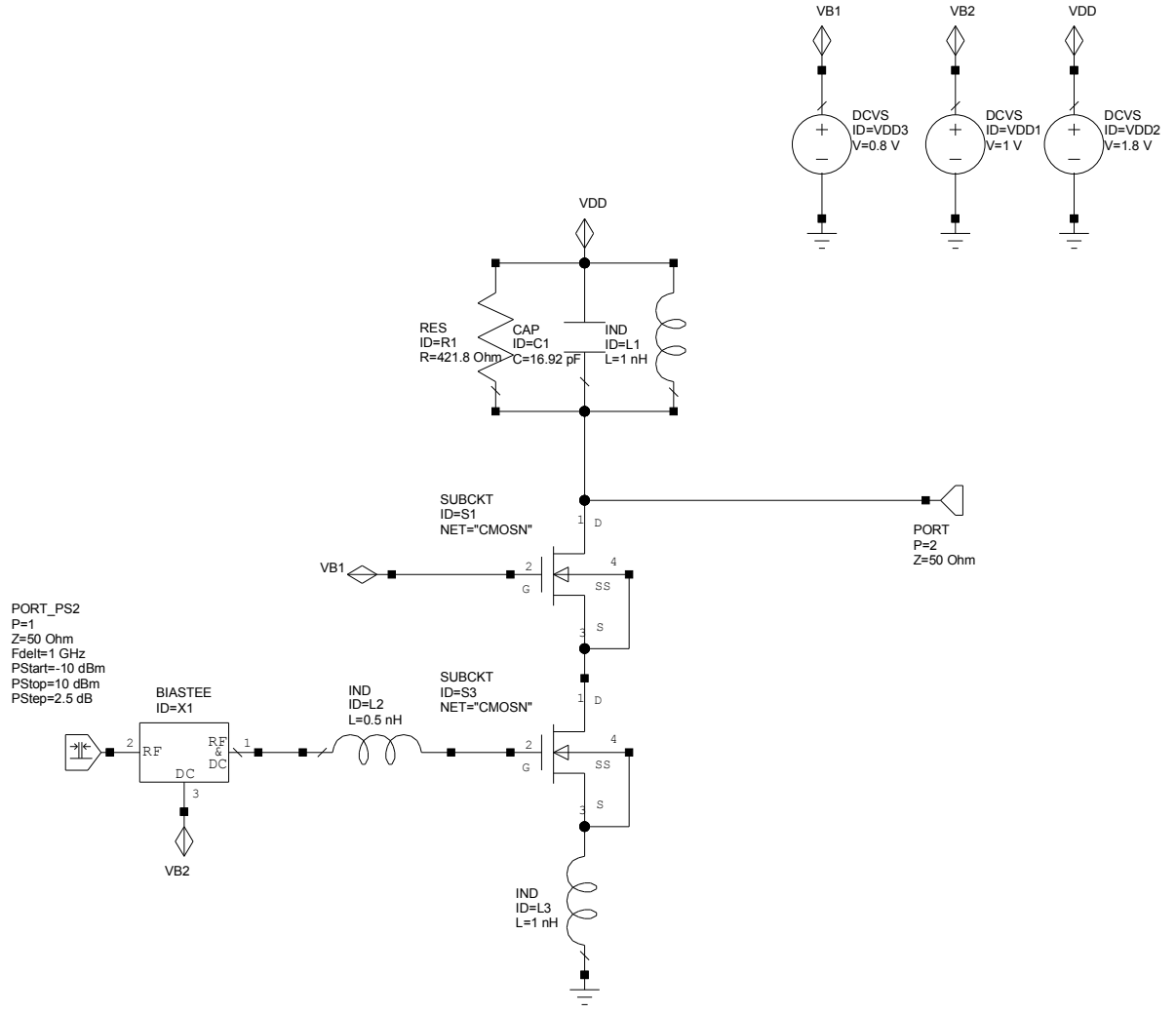
Şekil 5.3'de görüldüğü gibi bir CMOS'a ait IP3 değeri -9.933dBm iken Şekil 5.4'de kaskad bağlı düşük gürültülü kuvvetlendirici devresinde IP3 değeri 2.960dBm ve IP2 değeri 6.685 dBm'dir.



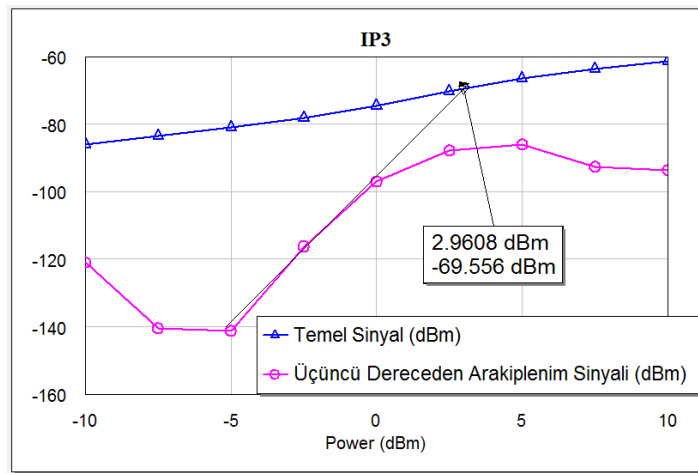
Şekil 5.2. Doğrusal Olmayan CMOS Devresi



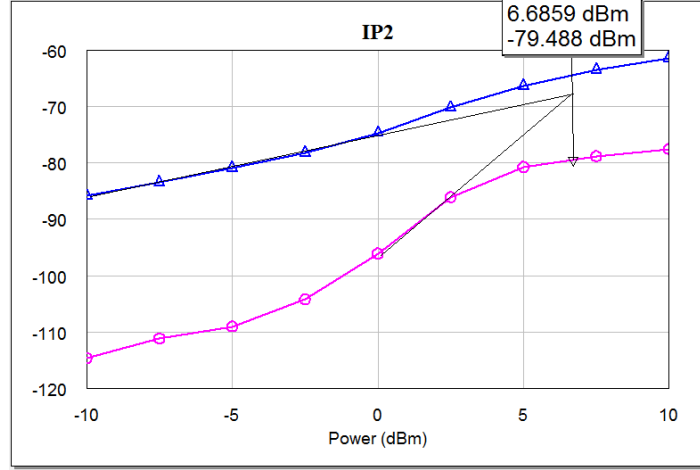
Şekil 5.3. CMOS'a ait üçüncü dereceden kesişim değeri



Şekil 5.4. Doğrusal Olmayan Kaskad Düşük Gürültülü Kuvvetlendirici Devresi



Şekil 5.5. DKG'ya ait üçüncü dereceden kesişim değeri



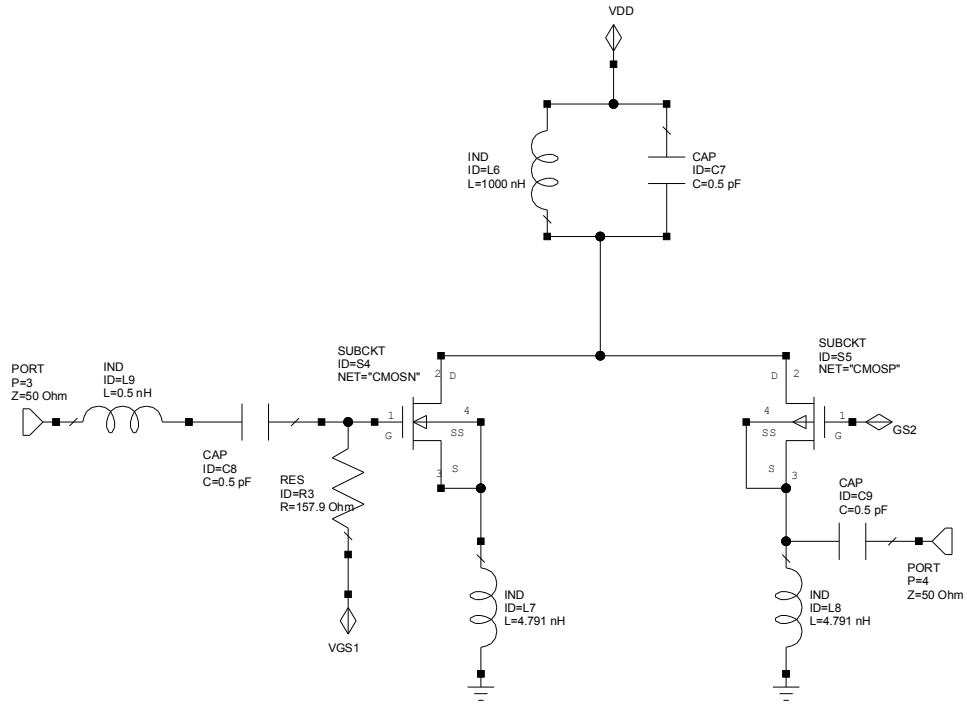
Şekil 5.6. DGK'ya ait ikinci dereceden kesişim değeri

5.2. Türev Süperpozisyonu

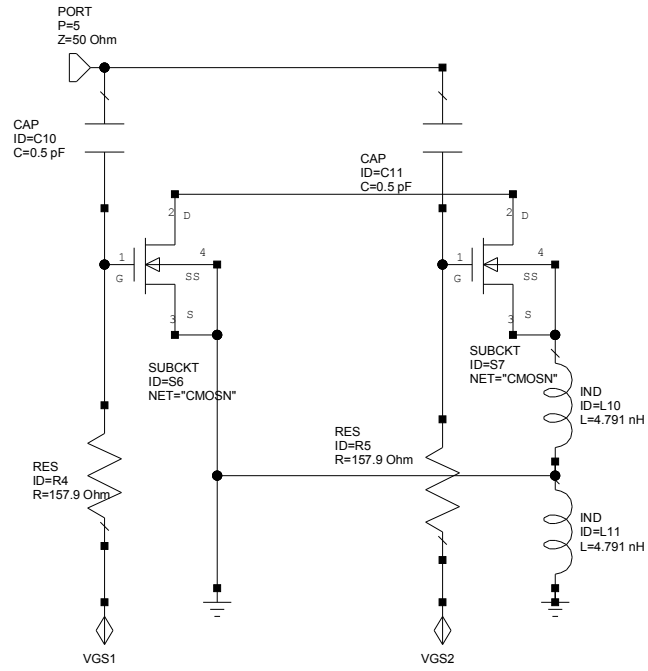
Türev süperpozisyonu (TS) tekniğinin uygulanması belirli aşamalarla gerçekleştirilmiştir. İlk olarak istenilen düşük gürültülü kuvvetlendirici topolojisi seçilir. Yüksek kazanç, iyi gürültü performansı ve düşük güç tüketimi gibi avantajlarından dolayı kaskad düşük gürültülü kuvvetlendirici topolojisi kullanılmıştır. Geleneksel türev süperpozisyonunun üçüncü dereceden bozulmayı iyileştirirken ikinci dereceden bozulmayı kötüleştirdiği bilinmektedir [34]. Bu dezavantaj sebebiyle IP2 değerine zarar vermeden IP3 değerini iyileştiren iyileştirilmiş türev süperpozisyonu tekniği tercih edilir. Bu teknik ayrıca kaynaktan kapıya geri beslemeyi minimize eder. Bu sebeple uygun topoloji belirlendikten sonra iyileştirilmiş süperpozisyon tekniği (İTS) devreye uygulanarak yeni düşük gürültülü kuvvetlendirici devresi oluşturulmuştur.

Oluşturulan devreye optimizasyon yapılmış ve uygun eleman değerleri belirlenmiştir. Bu aşamadan sonra maksimum güç iletimi için devrenin giriş empedansının 50Ω olması istendiğinden devrenin giriş empedansı hesaplanarak uygun empedans devresi kurulmuştur. Empedans devresi, düşük gürültülü kuvvetlendirici devresinin girişine uygulanmış ve devre kurulumu tamamlanmıştır.

5.2.1. Düşük Gürültülü Kuvvetlendirici Devresi

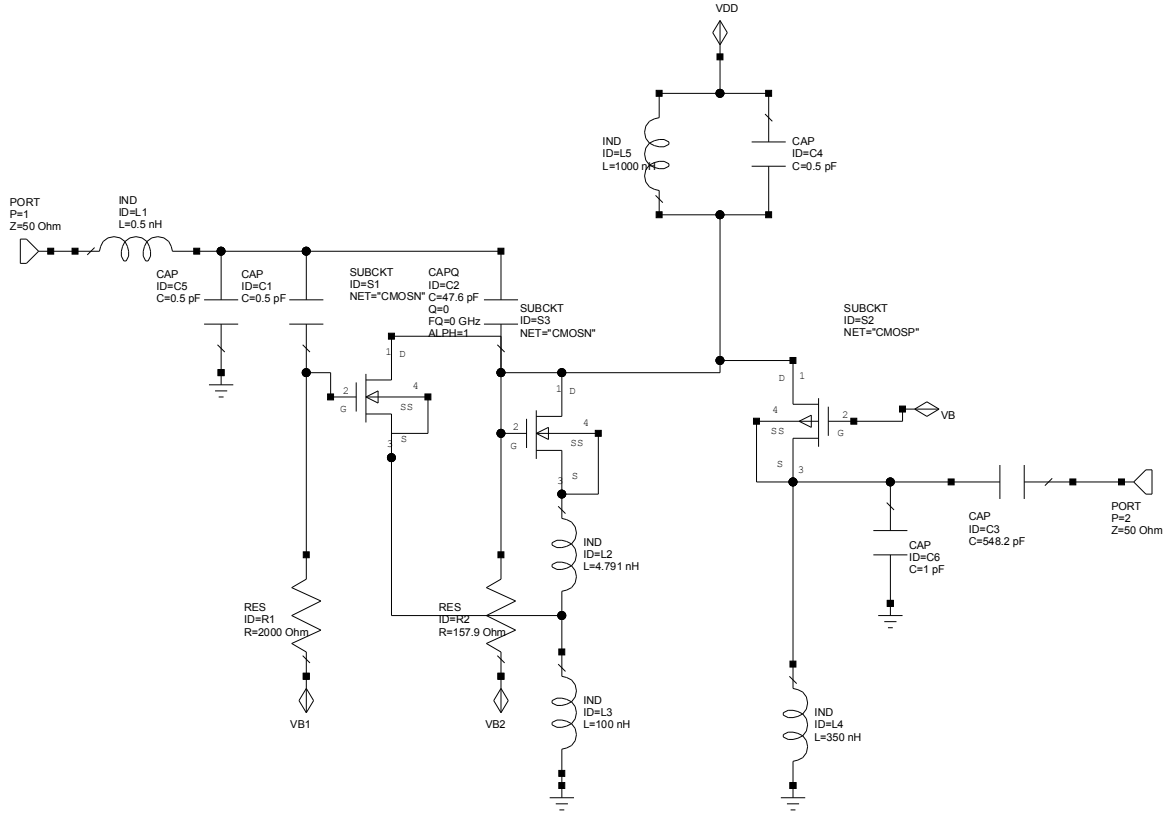


Şekil 5.7. Kaskad düşük gürültülü kuvvetlendirici devresi



Şekil 5.8. İyileştirilmiş Türev Süperpozisyonu Tekniği

Seilen kaskad kuvvetlendirici ile iyileştirilmiş türev süperpozisyonu devresi uygun bir şekilde bağlanarak önerilen düşük gürültülü kuvvetlendirici devresi oluşturulmuştur. İyileştirilmiş türev süperpozisyonunun çalışma mantığı transistörleri farklı bölgelerde çalıştırmaktır. Buna göre ana transistör saturasyon bölgesinde çalıştırılırken, yardımcı transistör zayıf evirme bölgesinde biaslanır. Devrenin çalıştığı frekans aralığını ayarlamak için ise LC tankı kullanılır.

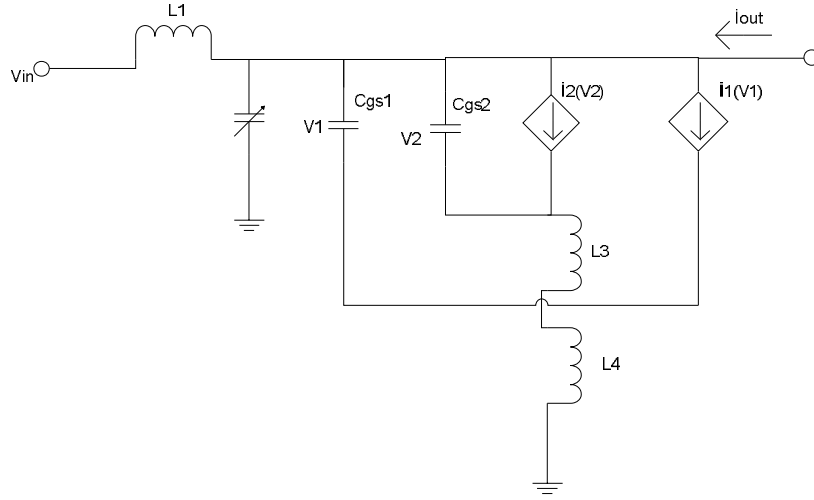


Şekil 5.9. İTS Tekniğıyle Oluşturulan Düşük Gürültülü Kuvvetlendirici Devresi

5.2.2. Giriş Empedans Uyum Devresinin Gerçekleştirilmesi

Empedans uyum devresinin gerçekleştirilebilmesi için küçük sinyal devresine ait giriş empedansı hesaplanmalıdır. Şekil 5.10’da gösterilen küçük sinyal modelinde düşük gürültülü kuvvetlendirici devresindeki transistörler bağımlı akım kaynağı olarak modellenenir. Devrede L_1 kapı indüktansı, L_3 ve L_4 ise kaynak bozulma indüktanslarıdır.

İstenen frekans değeriinde, Z_{in} ifadesinin imajiner kısmı iptal edilip reel kısmı 50Ω değeriine ayarlanmalıdır. Bu yüzden, C_1 değışirken rezonans frekansını değıştirirerek Z_{in} empedansının imajiner kısmını iptal eder. Giriş empedans uyum devresinin tasarımı, istenen frekans aralığında giriş kaybının -15 dB’den küçük olması için yapılır.



Şekil 5.10. Düşük gürültülü kuvvetlendirici devresine ait küçük sinyal modeli [32].

Z_{in} empedansı küçük sinyal modeli yardımıyla elde edilmiştir. Empedans ifadesinin elde edilmesi için düğüm analizi yöntemi kullanılmıştır. Her bir düğümden elde edilen denklemler sadeleştirilmiş ve empedans ifadesi Denklem (5.1)'deki gibi S domeninde gösterilmiştir.

$$Z_{in}(s) = s \left[L_1 + \left(\frac{C_{gs2}}{C_T} \right) L_3 + L_4 \right] + \frac{1}{sC_T} + \frac{g_{m11}L_4 + g_{m12}(L_3 + L_4)}{C_T} \quad (5.1)$$

Bu denklemde g_{m11} ve g_{m12} ifadeleri ana ve yardımcı transistörlerin transkondüktans değerlerini, C_T ise Denklem (5.2)'de gösterildiği gibi toplam kondansatörü ifade eder. Transkondüktans değerlerine ait eşitlikler Denklem (5.3) ve (5.4)'de gösterilmiştir. Eşitliklerden de görüldüğü gibi ana ve yardımcı transistörlere ait transkondüktans değerlerinin hesaplanabilmesi için ilk adımda I_{ds} ifadelerinin elde edilmesi gerekmektedir. Transistörler farklı bölgelerde çalıştığından farklı akım ifadeleri olacaktır.

$$C_T = C_{gs1} + C_{gs2} + C_1 \quad (5.2)$$

$$g_{m11} = \frac{dI_{ds1}}{dV_{gs1}} \quad (5.3)$$

$$g_{m12} = \frac{dI_{ds2}}{dV_{gs2}} \quad (5.4)$$

$$I_{ds} = \underbrace{\frac{1}{2} \mu C_{ox} \left(\frac{\omega}{L} \right)}_k (V_{gs} - V_{th})^2 \quad (5.5)$$

$$I_{ds} = k(V_{gs}^2 - 2V_{gs}V_{th} + V_{th}^2) \quad (5.6)$$

$$g_{m11} = k(2V_{gs} - 2V_{th}) \quad (5.7)$$

Transistörlere ait C_{gs} değerlerinin hesaplanabilmesi için çalışma bölgelerine göre C_{ox} formülleri Tablo 5.1’de gösterilmiştir. Tablo 5.2’de ise 0.18 μ m CMOS’a ait ifadelerin değerleri verilmiştir. Devrede kullanılan iki transistörde NMOS olduğundan değerler buna göre kullanılarak hesaplamalar yapılmıştır.

Tablo 5.1. C_{ox} değerinin çalışma bölgelerine göre formülleri

	Alt Eşik Bölgesi	Triyot	Doyum
C_{ox}	C_{ol}	$\frac{1}{2}\omega LC_{ox} + C_{ol}$	$\frac{2}{3}\omega LC_{ox} + C_{ol}$

$$C_{ol} = \omega C'_{ol} \quad (5.8)$$

Tablo 5.2. C_{gs} değerlerinin hesabı için bazı parametre değerleri

	0.18 μ m	
Parametreler	NMOS	PMOS
C_{ox}	8,42fF/ μ m ²	8,42fF/ μ m ²
C'_{ol}	0,49142fF/ μ m	0,657fF/ μ m
C_j	0,965fF/ μ m ²	1,19fF/ μ m ²
$C_{js\omega}$	0,233 fF/ μ m	0,192 fF/ μ m
PB	0,8V	0,8V
MJ	0,38	0,40
$MJS\omega$	0,13	0,33
$LDIF$	0,64 μ m	0,6 μ m

Devreye ait değerler;

$$L_1 = 0,1nH$$

$$L_3 = 100nH$$

$$L_4 = 27nH$$

$$C_1 = 0,2pF$$

$$V_{gs1} = 0,264V$$

$$V_{gs2} = 0,464V$$

$$V_{th} = 0,364506V$$

$$\omega = 1,8\mu m$$

$$L = 1\mu m$$

$$k = 380\mu A/V^2$$

$$k = V_{on} \times C_{ox} \times \frac{\omega}{L} \quad (5.9)$$

Denklem (5.10)'da eşik altı bölgesi için g_{m11} 'in eşitliği verilmiştir. Bu denklemde I_d ifadesinin bulunması gerektiğinden Denklem (5.11)'de I_d akımına ait Denklem (5.12)'de ise I_s akımına ait eşitlik verilmiştir. Bu eşitlikte C_{ox} değeri alt eşik bölgesi eşitliğine göre hesaplanır.

$$g_{m11} = \frac{k \cdot I_d}{V_{th}} \quad (5.10)$$

$$I_d = I_s \cdot e^{\frac{V_{gs1} - V_{th}}{n \cdot V_{th}}} \cdot \left(1 - e^{-\frac{V_{ds}}{V_{th}}}\right) \quad (5.11)$$

$$I_s = 2n\mu C_{ox} V_{th}^2 \frac{\omega}{L} = 256,880 \text{ nA} \quad (5.12)$$

$$I_d = 256,880 \cdot 10^{-9} \cdot 0,0641 \cdot 1 = 23,05 \text{ nA}$$

$$g_{m11} = \frac{380 \cdot 10^{-6} \cdot 23,05 \cdot 10^{-9}}{0,364} = 336,884 \text{ pA/V}$$

Denklem (5.13)'de doyum bölgesi için g_{m12} 'in eşitliği verilmiştir. Buna göre C_{ox} değeri doyum bölgesi eşitliğine göre hesaplanır. Eşitlikteki diğer değerler belirli olduğundan g_{m12} değeri hesaplanmıştır.

$$g_{m12} = \frac{1}{2} \mu_n C_{ox} \frac{\omega}{L} (2V_{gs} - 2V_{th}) \quad (5.13)$$

$$g_{m12} = 380 \cdot 10^{-6} \cdot (0,464 - 0,364) = 38\mu A/V$$

$$C_{gs1} = 1,5\mu m \cdot 0,49142 \text{ fF}/\mu m = 0,7365 \text{ fF}$$

$$C_{gs2} = \frac{2}{3} 1,5\mu m \cdot 1 \mu m \cdot 8,42 \text{ fF}/\mu m^2 + 0,7365 \cdot 10^{-15} \text{ F} = 9,1565 \text{ fF}$$

$$C_T = 0,2 \cdot 10^{-12} + 0,7365 \cdot 10^{-15} + 9,1565 \cdot 10^{-15} = 209,893 \text{ fF}$$

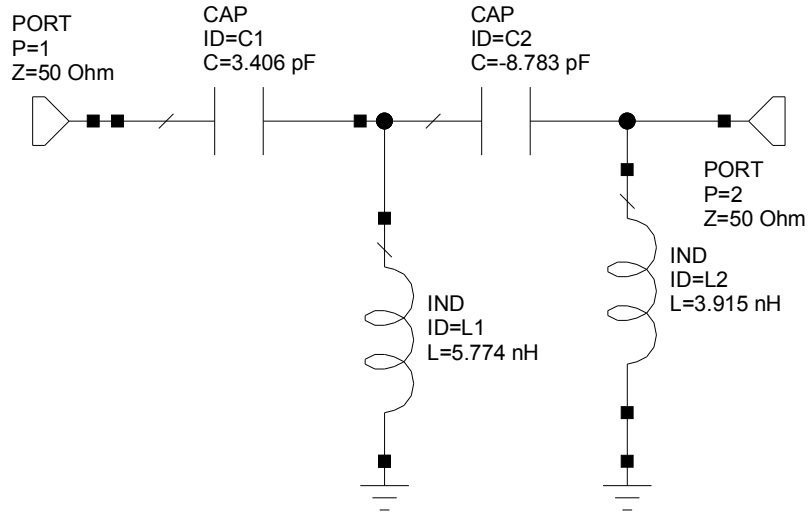
Empedans değerinin bulunması için gerekli değerler hesaplandıktan sonra S domeninden kompleks yapıya geçilir. Daha sonra devrenin reel ve imajiner kısmı Denklem (5.14)'te olduğu gibi belirtilir.

$$Z_{in}(j\omega) = j \underbrace{\left(\left(L + \left(\frac{C_{gs2}}{C_T} \right) L_3 + L_4 \right) \omega - \frac{1}{\omega C_T} \right)}_{\text{imajiner}} + \underbrace{\frac{g_{m11}L_4 + g_{m12}(L_3 + L_4)}{C_T}}_{\text{reel}} \quad (5.14)$$

$$Z_{in}(j\omega) = j \left(\left(0,1 \cdot 10^{-9} + \left(\frac{9,156 \cdot 10^{-15}}{209,893 \cdot 10^{-15}} \right) 100 \cdot 10^{-9} + 27 \cdot 10^{-9} \right) \cdot 12,566 \cdot 10^9 - \frac{1}{12,566 \cdot 209,893 \cdot 10^{-6}} \right) + \frac{0,336 \cdot 10^{-15} + 4826 \cdot 10^{-15}}{209,893 \cdot 10^{-15}}$$

$$Z_{in}(j\omega) = 16,182j + 22,99 \Omega$$

Z_{in} giriş empedansının endüktif özellikte bir devre olduğu görülmektedir. Bundan sonraki adımda amaç imajiner kısmı yok etmek ve reel kısmı 50Ω 'a ayarlamak olacaktır. İstenilen empedans değerini sağlamak için devrenin girişine empedans devresi kurulur. Kurulacak empedans devresi iki L tipi devrenin birleşiminden oluşan LL uyum devresi olarak seçilmiştir. Devrenin kurulumu üç şekilde gerçekleştirilebilir. Birincisi devreyi matematiksel hesaplamalar yardımıyla adım adım kurmak, ikincisi AWRDE programının yardımıyla imatch sihirbazından faydalanarak kurmak, üçüncüsü ise dışardan girilen değerler yardımıyla hesaplama yaparak uygun devre eleman değerlerini veren programlar yardımıyla kurmaktır. Bu uygulama için üçüncü yöntem tercih edilerek San Diego üniversitesinin empedans hesaplama sitesinden faydalanılmıştır [36].

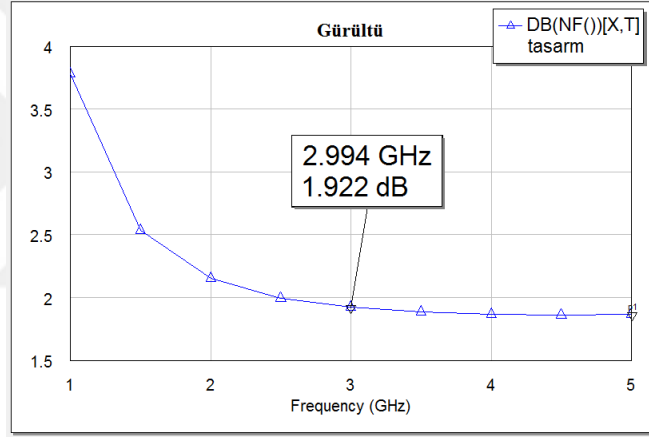


Şekil 5.11. TS tekniğine ait giriş empedans uyumu devresi

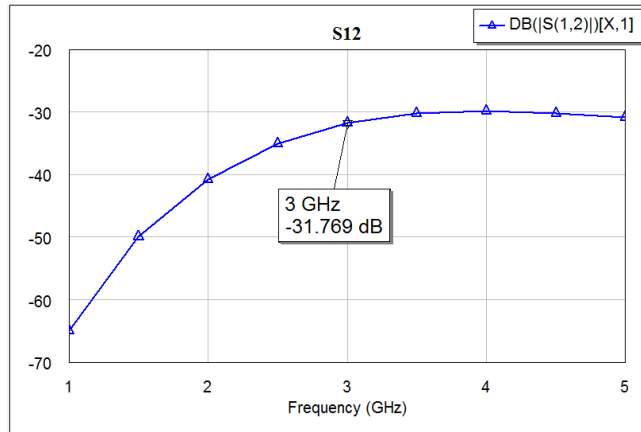
5.2.3. Simülasyon Sonuçları

Uygulaması yapılan iyileştirilmiş türev süperpozisyonuna ait analiz sonuçları incelendiğinde sisteme ait ikinci ve üçüncü dereceden kesişim değerlerinin oldukça iyi olduğu görülmüştür. Geleneksel türev süperpozisyonu yerine iyileştirilmiş türev süperpozisyonu tekniğinin kullanılmasının sonucu doğrusallık konusunda yüksek başarı elde edilmiştir.

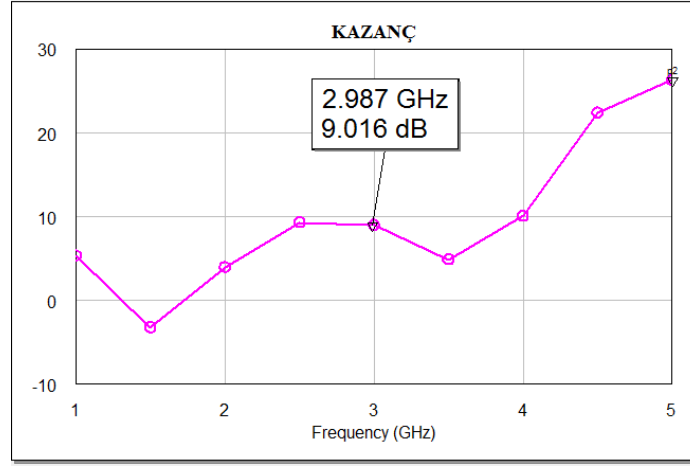
Şekil 5.12, Şekil 5.13 ve Şekil 5.14’de sırasıyla 1-5 GHz frekans aralığındaki gürültü, ters izolasyon katsayısı ve kazanç ait grafikler verilmiştir. Devrenin çalışma frekansı olan 3 GHz için değerler gösterilmiştir. Bu değerler incelendiğinde devreye eklenen gürültünün oldukça az olduğu, ters izolasyon katsayısının iyi değerlerde olduğu ve kazanç değerinin ise ortalama değerlerde olduğu görülmüştür.



Şekil 5.12. TS devresine ait gürültü

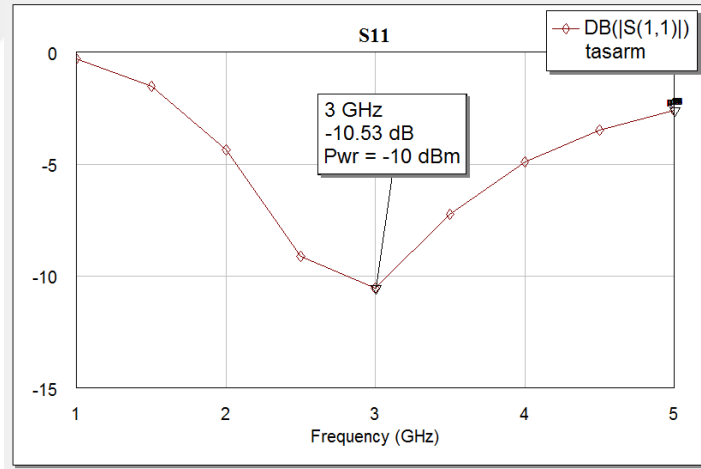


Şekil 5.13. TS devresine ait ters izolasyon

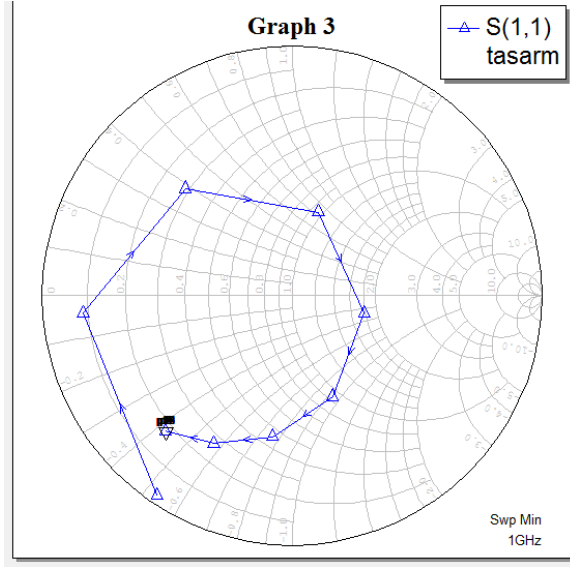


Şekil 5.14. TS devresine ait gerilim kazancı

Şekil 5.15 ve Şekil 5.16’da giriş empedans kaybı dikdörtgen grafikte ve Smith abağı üzerinde gösterilmiştir. Empedans kaybının 3 GHz frekasında -10.53 dB olduğu görülürken, devredeki kayıp Smith abağı üzerinde daha net yorumlanabilir. Abak üzerindeki eğri incelendiğinde, eğri merkezde (0,0) değerini çevrelediğinden devredeki yansımanın nispeten ideal değerlerde olduğu görülmüştür.

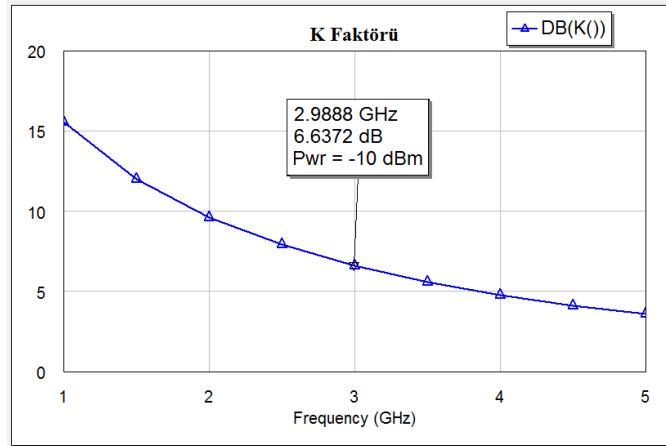


Şekil 5.15. TS devresine ait giriş empedans kaybı



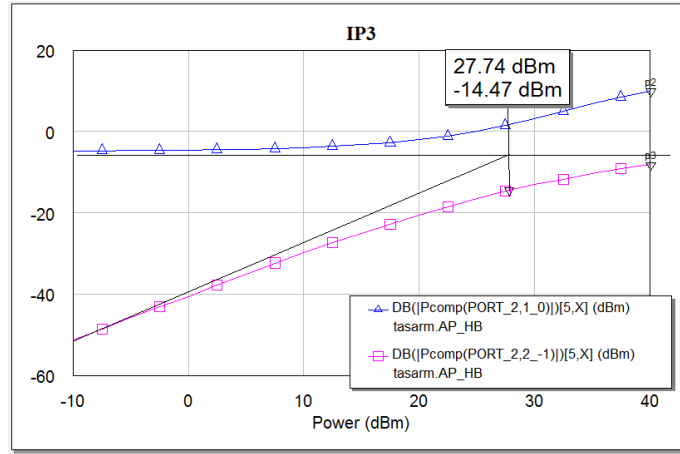
Şekil 5.16. TS devresine ait S11 parametresinin Smith abağı üzerinde gösterimi

Şekil 5.17’de devreye ait kararlılık grafiğı görölmektedir. Devrenin kararlılığıyla ilgili net bir yorum yapabilmek için K faktörü dışında, S11 ve S22 değ erlerine bakılır. S11 ve S22 değ eri sıfırdan k      , K fakt  r   birden b       devrenin kararlı olduğı s  ylenebilir. 3 GHz değ eri i  in K fakt  r   değ eri 6 iken S11 ve S22 değ eri sıfırdan k       olduğından bu devre kararlı bir devredir.

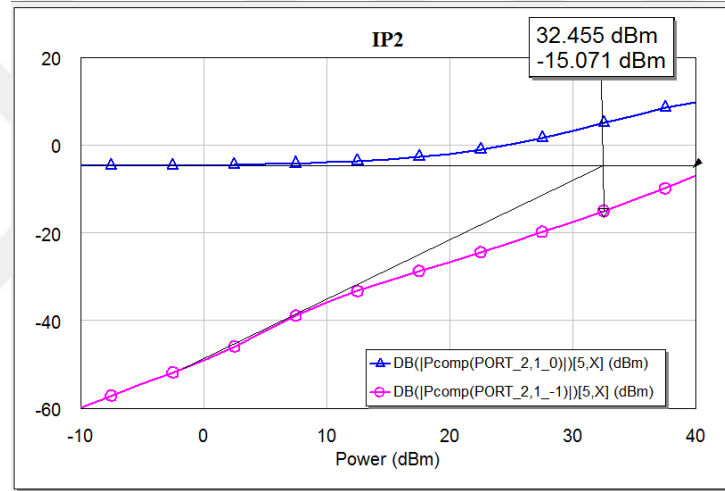


Şekil 5.17. TS devresine ait kararlılık sabiti

Şekil 5.18 ve Şekil 5.19’da devrenin        ve ikinci dereceden ke    m değ erlerine ait grafikleri verilmi  tir. Buna g  re IIP3 değ eri 27.74 dBm ve IIP2 değ eri 32.455 dBm değ erlerindedir. Bu değ erlere bakıldı  ında devrenin ikinci dereceden ke    m değ erine zarar verilmeden        dereceden ke    m değ erinin iyile  tirildiğı g  r  lm    tir. Do  rusallı  ın ise olduk  a y  ksek olduğı s  ylenebilir.



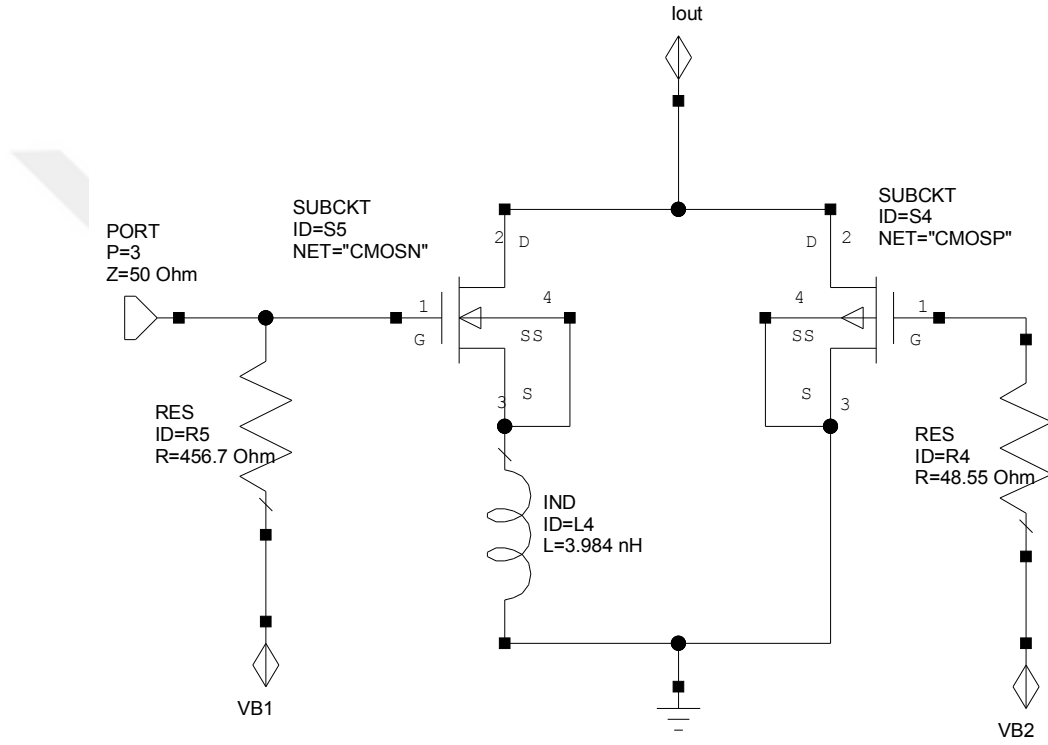
Şekil 5.18. Üçüncü derece kesişim değeri



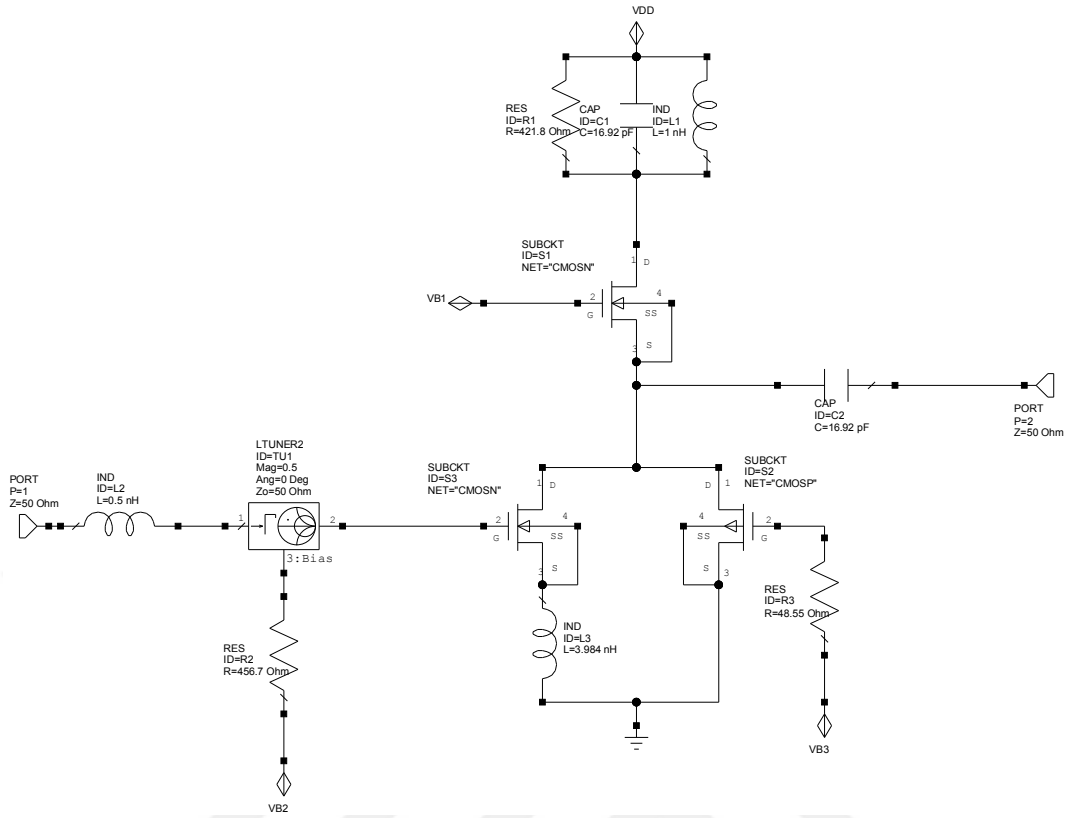
Şekil 5.19. İkinci derece kesişim değeri

5.3. Son Bozulma

Son bozulma (SB) tekniğinde türev süperpozisyonu tekniğine benzer olarak , elemanın doğrusalsızlığını gidermek için yardımcı transistörün doğrusalsızlığından faydalanılır. Giriş uyumu etkisini en düşük seviyeye getirebilmek için yardımcı transistör direk olarak girişe bağlanmak yerine ana elemanın çıkışına bağlanır. Ayrıca tüm transistörler saturasyonda çalıştırılarak daha iyi bir doğrusallık sağlanmaya çalışılır. Devre 0.8V gerilim ile beslenmiştir.



Şekil 5.20. Son bozulma tekniği devre şeması

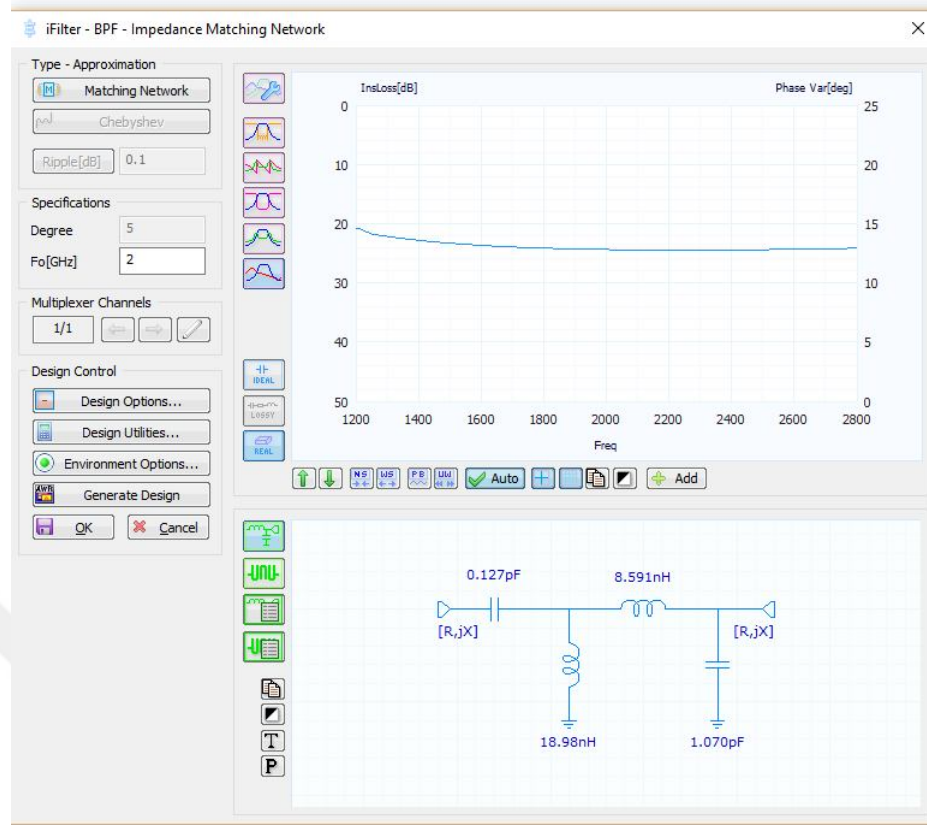


Şekil 5.21. Son bozulma tekniğiyle oluşturulan düşük gürültülü kuvvetlendirici devresi

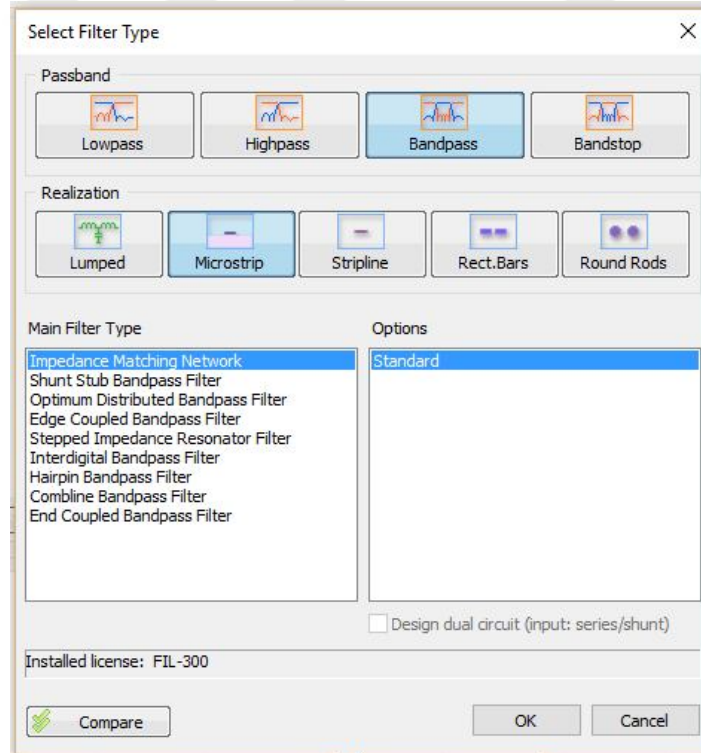
5.3.1. Empedans Uyum Devrelerinin Elde Edilmesi

Bu teknik için empedans uyum devrelerinin kurulması AWRDE programının Wizards > iFilter Filter Synthesis sihirbazı yardımıyla gerçekleştirilmiştir. Impedance Matching Network kısmından giriş ve çıkış empedansı hesaplanmış ve uygun empedans devreleri kurulmuştur.

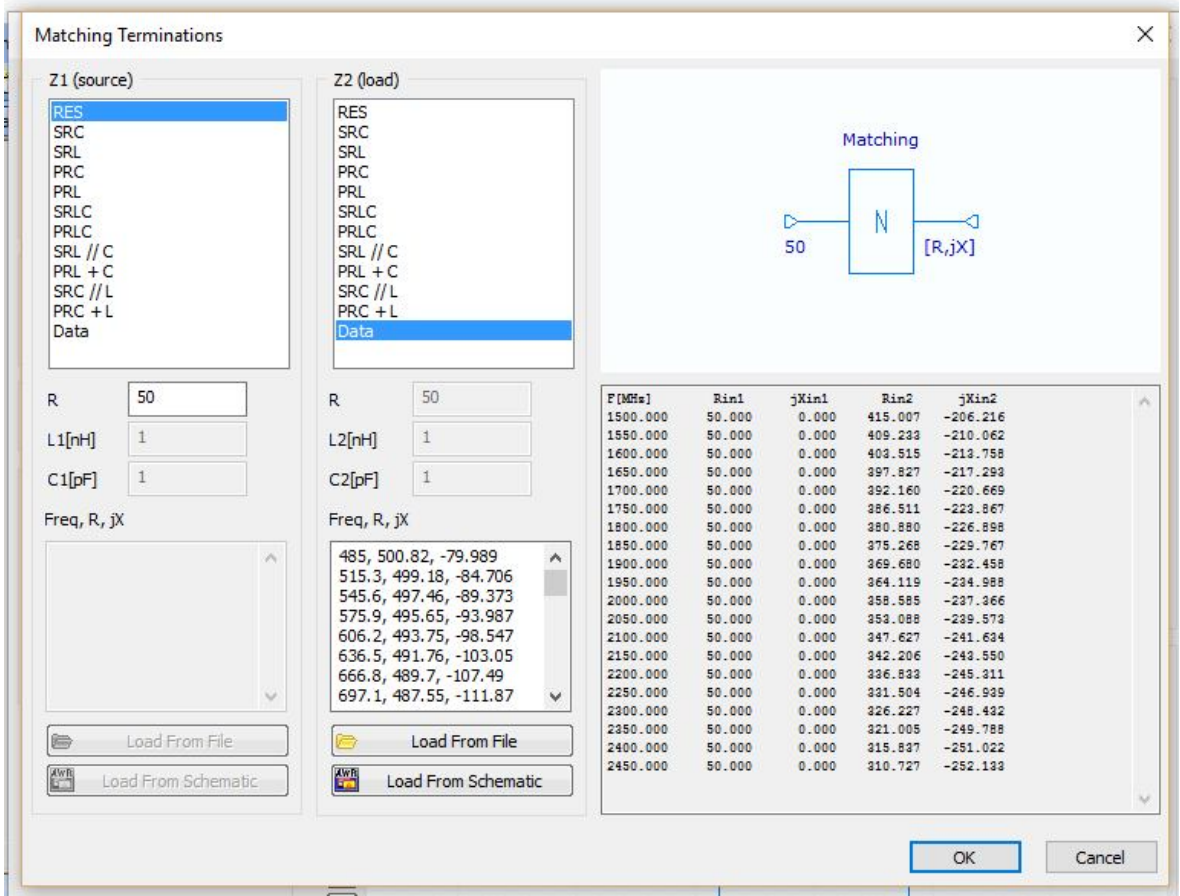
Aşağıdaki şekillerde sihirbazların görüntüsü gösterilmektedir. Şekil 5.22’de ifilter sihirbazı gösterilmektedir. Matching Network kısmı seçilerek Şekil 5.23’deki sihirbaza ulaşılır. Burda filtre tipi seçilir. Impedance Matching Network ağının seçilmesi için bant geçiren filtre seçilmelidir. Uygun seçim yapıldıktan sonra, Şekil 5.24’de empedans hesabının yapıldığı sayfa açılacaktır. Bu sayfada Z1 kaynak ve Z2 yüküdür. Giriş veya çıkış empedans devresinin hesabı için uygun port seçimleri yapılır ve düşük gürültülü kuvvetlendirici devresi yüklenerek hesaplama işlemi gerçekleştirilir.



Şekil 5.22. İfilter sihirbazının görüntüsü



Şekil 5.23. Filtre tipinin seçilmesi



Şekil 5.24. Empedans devrelerinin hesabı

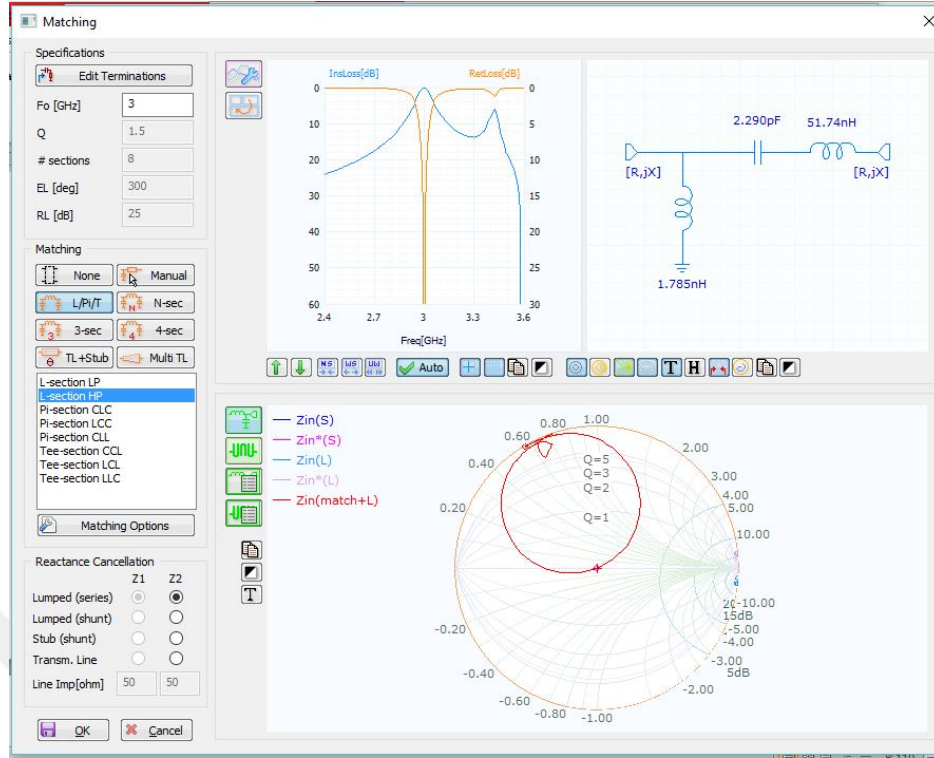
Gerçekleştirilen hesaplamalara ait değerler Şekil 5.24’de sağ alt köşede görüldüğü gibi sırasıyla frekans, giriş empedansının reel kısmı, giriş empedansının imajiner kısmı, çıkış empedansının reel kısmı ve çıkış empedansının imajiner kısmı olarak gösterilmiştir. İdeal devrelerde empedans değeri 50 Ω olduğundan sonlandırma portları da 50 Ω değerinde seçilir.

Tablo 5.3. SB devresine ait giriş empedansının frekansa bağlı değişimi

F[MHz]	R _{in1}	jX _{in1}	R _{in2}	jX _{in2}
2.500.000	18.996	114.430	50.000	0.000
2.550.000	18.984	114.623	50.000	0.000
2.600.000	18.973	114.816	50.000	0.000
2.650.000	18.960	115.010	50.000	0.000
2.700.000	18.948	115.203	50.000	0.000
2.750.000	18.935	115.397	50.000	0.000
2.800.000	18.922	115.591	50.000	0.000
2.850.000	18.908	115.785	50.000	0.000
2.900.000	18.894	115.979	50.000	0.000
2.950.000	18.880	116.173	50.000	0.000
3.000.000	18.866	116.367	50.000	0.000
3.050.000	18.851	116.562	50.000	0.000
3.100.000	18.836	116.757	50.000	0.000
3.150.000	18.820	116.951	50.000	0.000
3.200.000	18.804	117.146	50.000	0.000
3.250.000	18.788	117.342	50.000	0.000
3.300.000	18.772	117.537	50.000	0.000
3.350.000	18.755	117.733	50.000	0.000
3.400.000	18.738	117.928	50.000	0.000
3.450.000	18.721	118.124	50.000	0.000

Tablo 5.4. SB devresine ait çıkış empedansının frekansa bağlı değişimi

F[MHz]	Rin1	jXin1	Rin2	jXin2
2.500.000	50.000	0.000	3.923	-618.914
2.550.000	50.000	0.000	3.951	-606.609
2.600.000	50.000	0.000	3.980	-594.787
2.650.000	50.000	0.000	4.009	-583.430
2.700.000	50.000	0.000	4.039	-572.474
2.750.000	50.000	0.000	4.069	-561.899
2.800.000	50.000	0.000	4.099	-551.697
2.850.000	50.000	0.000	4.131	-541.879
2.900.000	50.000	0.000	4.162	-532.384
2.950.000	50.000	0.000	4.194	-523.196
3.000.000	50.000	0.000	4.227	-514.300
3.050.000	50.000	0.000	4.260	-505.725
3.100.000	50.000	0.000	4.293	-497.414
3.150.000	50.000	0.000	4.327	-489.354
3.200.000	50.000	0.000	4.362	-481.534
3.250.000	50.000	0.000	4.396	-473.971
3.300.000	50.000	0.000	4.432	-466.633
3.350.000	50.000	0.000	4.468	-459.503
3.400.000	50.000	0.000	4.504	-452.573
3.450.000	50.000	0.000	4.541	-445.851

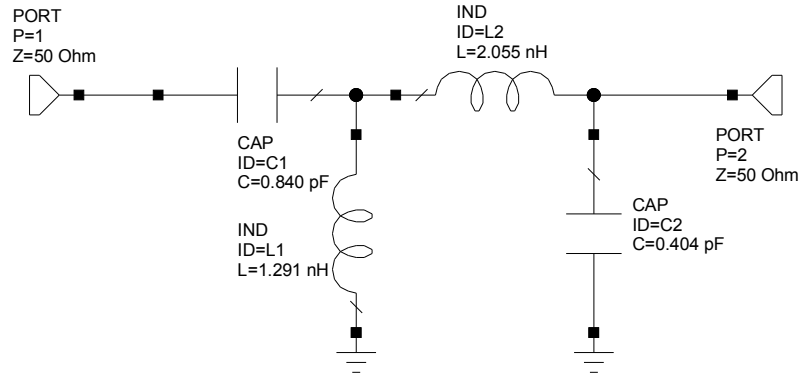


Şekil 5.25. Empedans devrelerinin oluşturması

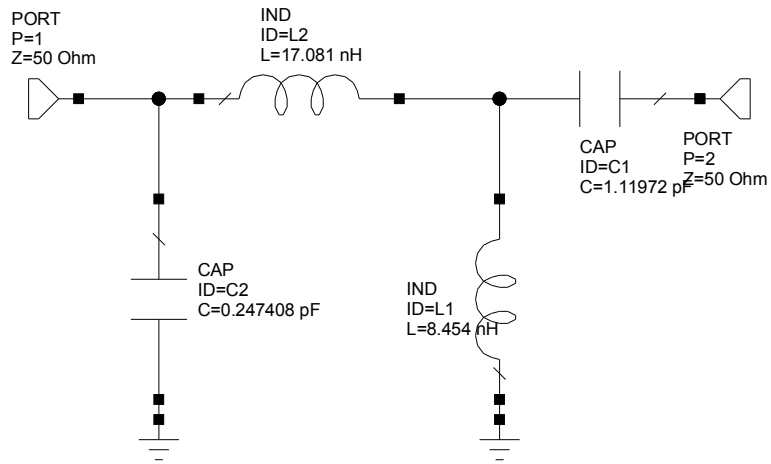
Hesaplanan giriş ve çıkış empedansları Tablo 5.3 ve Tablo 5.4’te gösterilmiştir. Devrenin çalıştığı frekans değeri 3GHz olarak kabul edildiğinden giriş empedans değeri $Z_{in} = 18.866 + j116.367$ ve çıkış empedans değeri $Z_{out} = 4.227 - j514.300j$ olarak bulunur.

Giriş ve çıkış empedans uyum devrelerinin kurulması için matematiksel hesap yapmak ve ya programı kullanarak devreleri oluşturmak mümkündür. Programdan faydalanan devreyi oluştururken uyum ağını seçebiliriz. Şekil 5.25’de sol üst kısımda devreye ait seçilebilecek frekans, Q katsayısı, EL (derece) ve RL (dB) değerleri, sol alt tarafta seçilebilecek uyum ağları görülmektedir. Sağ üst köşede seçilen devre bağlantısı, yanında giriş ve çıkış empedans kayıplarına ait grafik, altında ise kaynağa ve yüke ait giriş empedansları Smith abağı üzerinde gösterilmiştir.

Giriş ve çıkış empedans devrelerinin kurulumu için manuel seçim kullanılmıştır. Bu seçim kullanılarak kullanılan elemanların değerlerini belirlemek mümkündür. Buna göre giriş empedans devresi bant geçiren LL düşük-yüksek uyum devresi kullanılmıştır. Çıkış empedans devresinin kurulumu için de yine bant geçiren LL yüksek-düşük uyum devresi kullanılmıştır. Bu devreler adından da anlaşıldığı gibi iki L ağının birleşiminden oluşurlar.

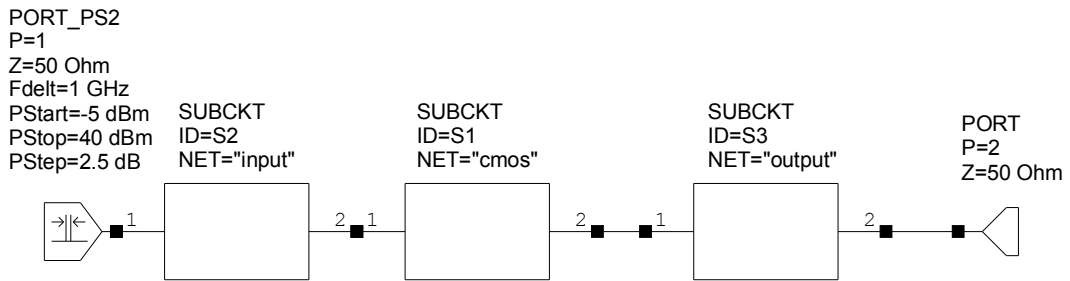


Şekil 5.26. SB devresine ait giriş empedansı uyum devresi



Şekil 5.27. SB devresine ait çıkış empedansı uyum devresi

Final aşamasında devrenin son hali için oluşturulan düşük gürültülü kuvvetlendirici devrenin girişine giriş empedans uyum devresi, çıkışına çıkış empedans uyum devresi bırakılır ve sonlandırma portları bırakılarak devrenin son hali oluşturulur.

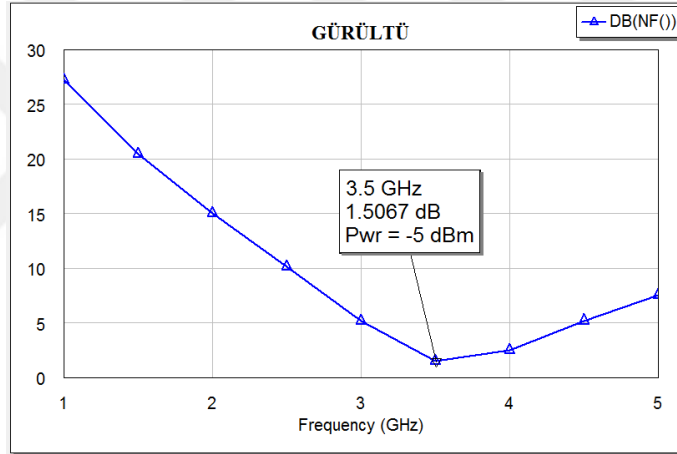


Şekil 5.28. Son bozulma devre şeması

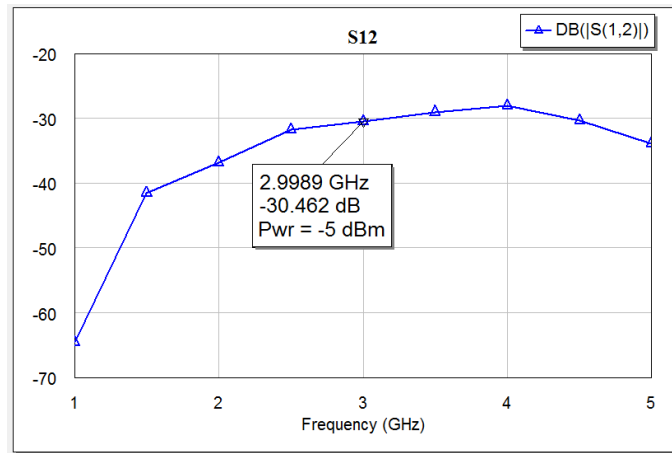
5.3.2. Simülasyon Sonuçları

Son bozulma tekniğiyle oluşturulan düşük gürültülü kuvvetlendirici devresine ait analiz sonuçlarına yer verilmiştir. Bu sonuçlara genel olarak bakıldığında ikinci ve üçüncü dereceden kesişim değerlerinin ortalama değerlerde olduğu görülmüştür. Buna göre IP3 değeri iyileşirken IP2 değerine zarar vermemiştir. Devreye eklenen gürültünün minimum seviyelerde olduğu ve yüksek kazanç değerinin elde edildiği görülmüştür.

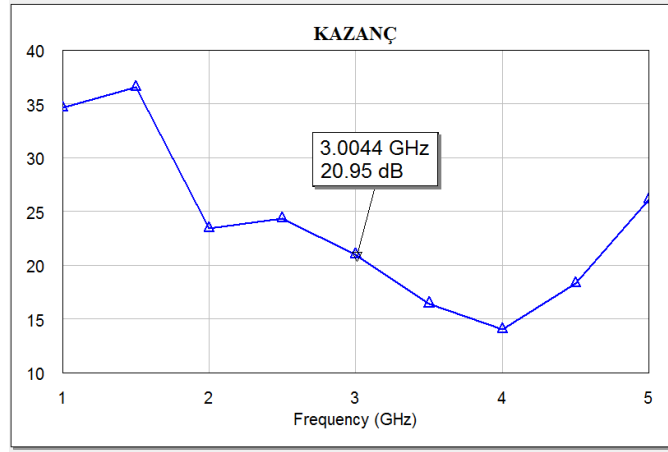
Şekil 5.29, Şekil 5.30 ve Şekil 5.31’de sırasıyla 1-5 GHz frekans aralığındaki gürültü, ters izolasyon katsayısı ve kazanç ait grafikler verilmiştir. Devrede gürültü değeri 3.5 GHz, S12 ve kazanç değerleri ise 3 GHz frekansında belirtilmiştir. Bu değerler incelendiğinde devreye eklenen gürültünün oldukça az olduğu, ters izolasyon katsayısının iyi değerlerde olduğu ve kazanç değerinin ise oldukça iyi değerde olduğu görülmüştür.



Şekil 5.29. SB devresine ait gürültü

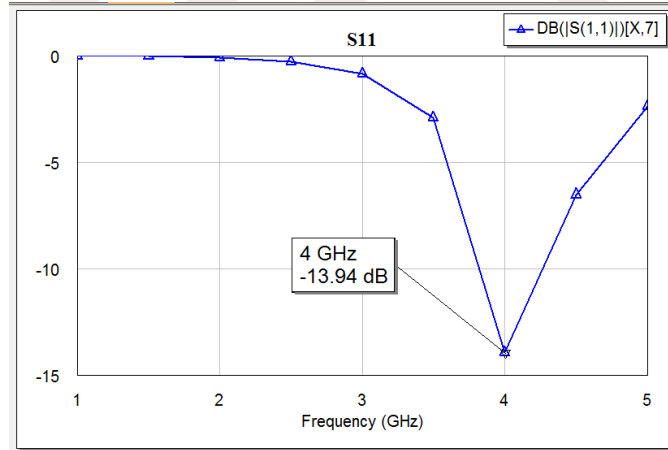


Şekil 5.30. SB devresine ait ters izolasyon

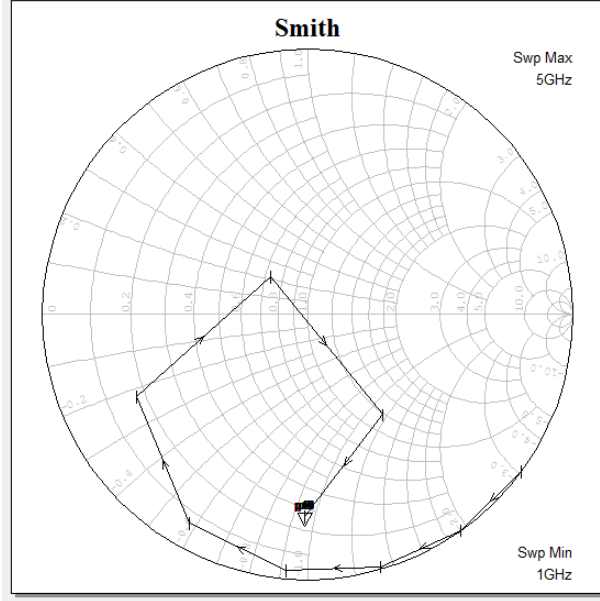


Şekil 5.31. SB devresine ait kazanç

Şekil 5.32 ve Şekil 5.33’de giriş empedans kaybı dikdörtgen grafikte ve Smith abağı üzerinde gösterilmiştir. Empedans kaybının 4 GHz frekasında -13.94 dB olduğu görülürken, devredeki kayıp Smith abağı üzerinde daha net yorumlanabilir. Abak üzerindeki eğri incelendiğinde, eğri merkezde (0,0) değerinden uzaklaşmıştır. Bu yüzden yansımanın daha fazla olduğu görülür.

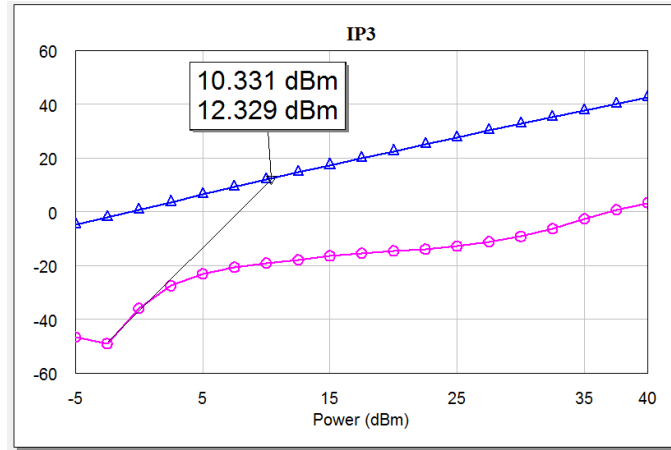


Şekil 5.32. SB devresine ait giriş empedans kaybı

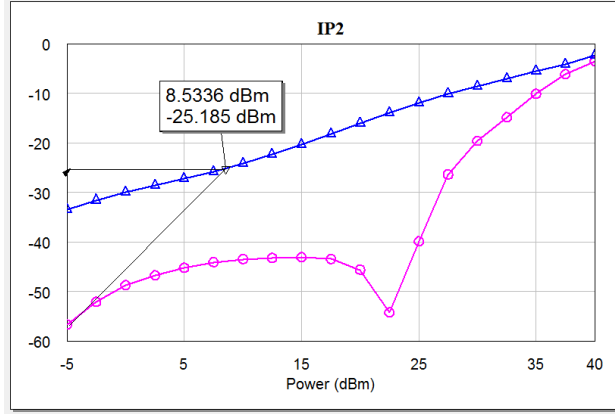


Şekil 5.33. SB devresine ait S11 parametresinin Smith abağı üzerinde gösterimi

Şekil 5.34 ve Şekil 5.35’de devrenin üçüncü ve ikinci dereceden kesişim değerlerine ait grafikleri verilmiştir. Buna göre IIP3 değeri 10.331 dBm ve IIP2 değeri 8.5336 dBm değerlerindedir. Bu değerlere bakıldığında devrenin ikinci dereceden kesişim değerine zarar verilmeden üçüncü dereceden kesişim değerinin iyileştirildiği görülmüştür. Doğrusallık ise ortalama değerlerdedir.



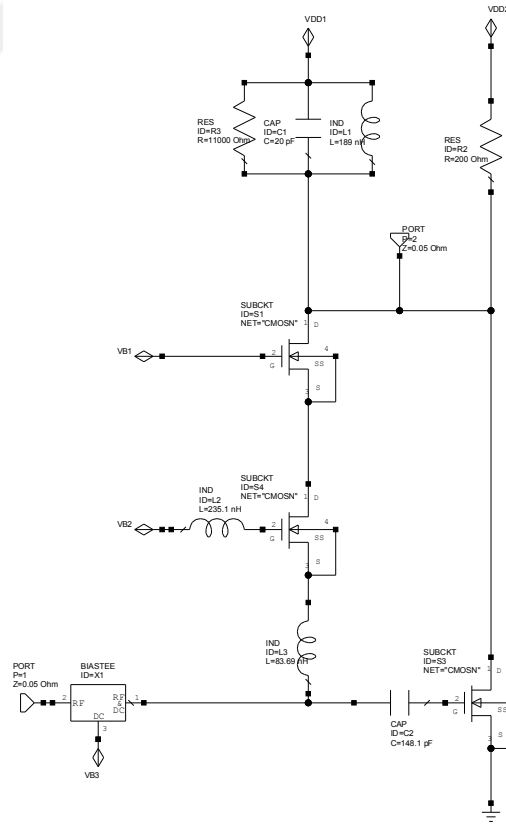
Şekil 5.34. SB devresine ait üçüncü derece kesişim değeri



Şekil 5.35. SB devresine ait ikinci derece kesişim değeri

5.4. Gürültü Bozulma İptali

Gürültü bozulma iptali (GBİ) tekniğinde de son bozulma tekniğindeki gibi kaskad düşük gürültülü kuvvetlendirici topolojisi kullanılmıştır. Seçilen topolojiyle istenilen düşük gürültülü kuvvetlendirici devresi kurulduktan sonra optimizasyon yapılarak devre eleman değerleri seçilmiştir.



Şekil 5.36. GBİ devresine ait düşük gürültülü kuvvetlendirici devresi

5.4.1. Empedans Uyum Devrelerinin Elde Edilmesi

Bir önceki teknikte olduğu gibi aynı aşamalar gerçekleştirilerek düşük gürültülü kuvvetlendiriciye ait giriş ve çıkış empedans uyum devreleri iFilter Filter Synthesis sihirbazı yardımıyla kurulmuştur.

Buna göre giriş ve çıkış empedansının frekansa bağlı değişimi Tablo 5.5 ve Tablo 5.6'da gösterildiği gibidir.

Tablo 5.5. GBİ devresine ait giriş empedansının frekansa bağlı değişimi

F[MHz]	Rin1	jXin1	Rin2	jXin2
2.500.000	282.811	-54.067	50.000	0.000
2.550.000	282.154	-55.695	50.000	0.000
2.600.000	281.443	-57.395	50.000	0.000
2.650.000	280.669	-59.178	50.000	0.000
2.700.000	279.827	-61.048	50.000	0.000
2.750.000	278.909	-63.016	50.000	0.000
2.800.000	277.898	-65.099	50.000	0.000
2.850.000	276.767	-67.327	50.000	0.000
2.900.000	275.507	-69.705	50.000	0.000
2.950.000	274.095	-72.258	50.000	0.000
3.000.000	272.497	-75.015	50.000	0.000
3.050.000	270.628	-78.055	50.000	0.000
3.100.000	268.459	-81.393	50.000	0.000
3.150.000	265.909	-85.088	50.000	0.000
3.200.000	262.865	-89.214	50.000	0.000
3.250.000	259.055	-93.951	50.000	0.000
3.300.000	254.249	-99.395	50.000	0.000
3.350.000	248.061	-105.691	50.000	0.000
3.400.000	239.843	-113.033	50.000	0.000
3.450.000	228.053	-121.728	50.000	0.000

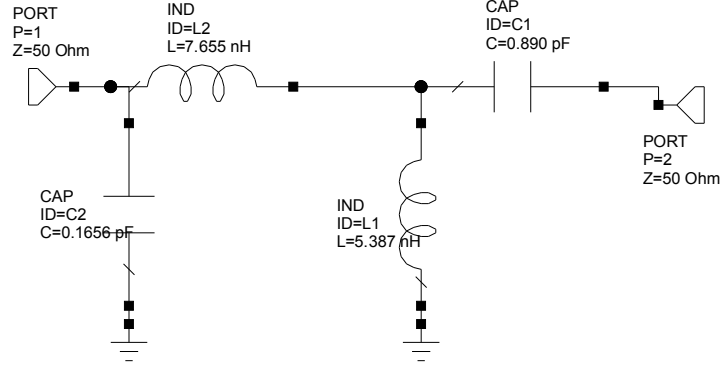
Tablo 5.6. GBİ devresine ait çıkış empedansının frekansa bağlı değişimi

F[MHz]	R _{in1}	jX _{in1}	R _{in2}	jX _{in2}
2.500.000	50.000	0.000	0.051	-3.173
2.550.000	50.000	0.000	0.049	-3.111
2.600.000	50.000	0.000	0.047	-3.051
2.650.000	50.000	0.000	0.046	-2.993
2.700.000	50.000	0.000	0.044	-2.938
2.750.000	50.000	0.000	0.042	-2.884
2.800.000	50.000	0.000	0.041	-2.833
2.850.000	50.000	0.000	0.039	-2.783
2.900.000	50.000	0.000	0.038	-2.735
2.950.000	50.000	0.000	0.037	-2.688
3.000.000	50.000	0.000	0.036	-2.644
3.050.000	50.000	0.000	0.034	-2.600
3.100.000	50.000	0.000	0.033	-2.558
3.150.000	50.000	0.000	0.032	-2.517
3.200.000	50.000	0.000	0.031	-2.478
3.250.000	50.000	0.000	0.030	-2.440
3.300.000	50.000	0.000	0.029	-2.403
3.350.000	50.000	0.000	0.029	-2.367
3.400.000	50.000	0.000	0.028	-2.332
3.450.000	50.000	0.000	0.027	-2.298

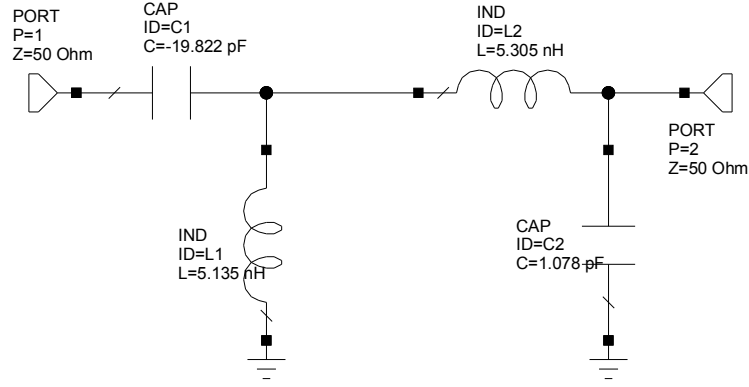
Hesaplanan giriş ve çıkış empedansları Tablo 5.5 ve Tablo 5.6’da gösterilmiştir. Devrenin çalıştığı frekans değeri 3GHz olarak kabul edildiğinden giriş empedans değeri $Z_{in} = 272.497 - 75.015j$ ve çıkış empedans değeri $Z_{out} = 0.036 - 2.644j$ olarak bulunur.

Giriş ve çıkış empedans uyum devrelerinin kurulması için matematiksel hesap yapmak ve ya programı kullanarak devreleri oluşturmak mümkündür. Programdan faydalananarak devreyi oluştururken uyum ağını seçilebilir.

Giriş ve çıkış empedans devrelerinin kurulumu için manuel seçim kullanılmıştır. Bu seçim kullanılarak kullanılan elemanların değerlerini belirlemek mümkündür. Buna göre giriş empedans devresi bant geçiren LL düşük-yüksek uyum devresi kullanılmıştır. Çıkış empedans devresinin kurulumu için de yine bant geçiren LL yüksek-düşük uyum devresi kullanılmıştır. Bu devreler adından da anlaşıldığı gibi iki L ağının birleşiminden oluşurlar.



Şekil 5.37. GBİ devresine ait giriş empedans uyum devresi

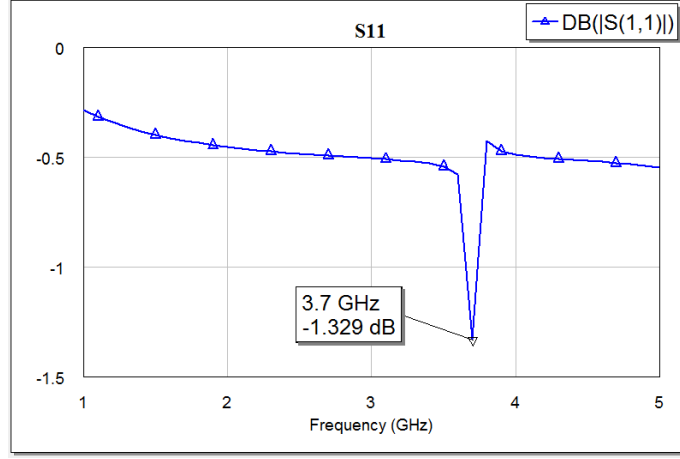


Şekil 5.38. GBİ devresine ait çıkış empedans uyum devresi

5.4.2. Simülasyon Sonuçları

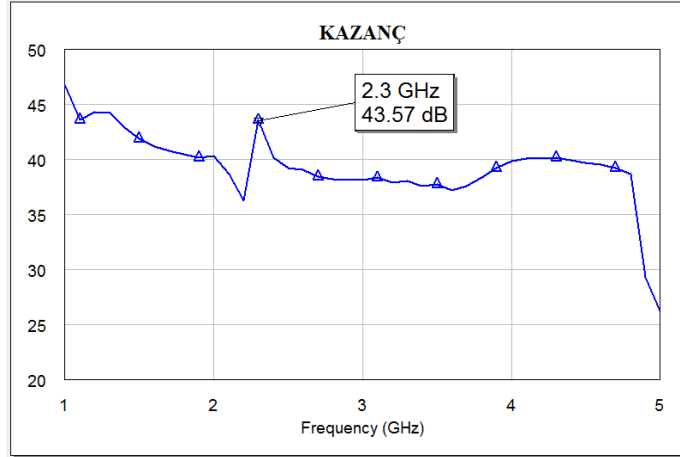
Gürültü/bozulma iptali tekniğiyle oluşturulan düşük gürültülü kuvvetlendirici devresine ait analiz sonuçları elde edilmiştir. Analiz sonuçları incelendiğinde devreye eklenen gürültü normal seviyelerin biraz üstündeyken DC güç tüketimi oldukça düşüktür.

Şekil 5.39’da giriş empedans kaybı dikdörtgen grafik üzerinde gösterilmiştir. Empedans kaybı 3.7 GHz frekasında -1.329 dB değerindedir. Diğer çalışmalara göre bu sonucun oldukça ideal olduğu ve yansımanın minimum değerlerde olduğu görülür.

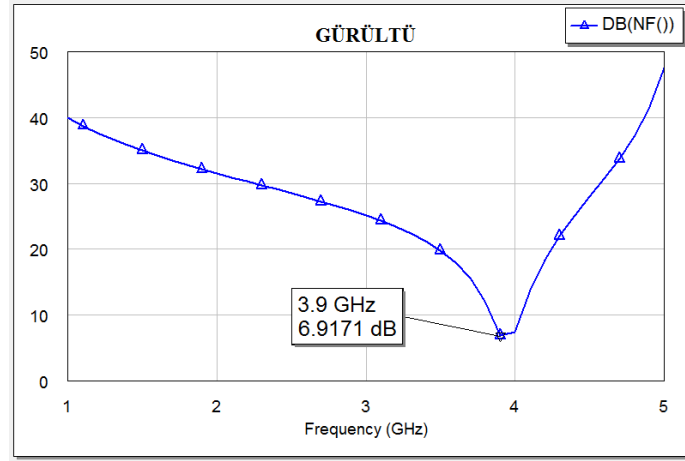


Şekil 5.39. GBI devresine ait giriş empedans kaybı

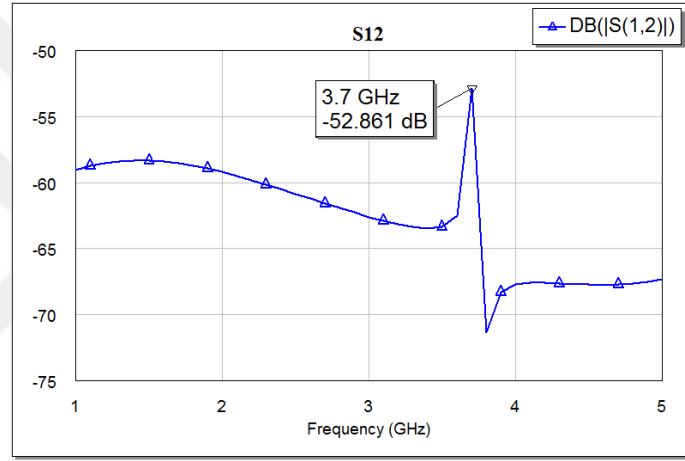
Şekil 5.40, Şekil 5.41 ve Şekil 5.42’de sırasıyla 1-5 GHz frekans aralığındaki kazanç , gürültü ve ters izolasyon katsayısına ait grafikler verilmiştir. Devrede gürültü değeri 3.9 GHz, S12 değeri 3.7 GHz ve kazanç değeri ise 2.3 GHz frekansında belirtilmiştir. Bu değerler incelendiğinde devreye eklenen gürültünün fazla olduğu, ters izolasyon katsayısı ve kazanç değerlerinin ise oldukça iyi değerlerde olduğu görülmüştür.



Şekil 5.40. GBI devresine ait kazanç

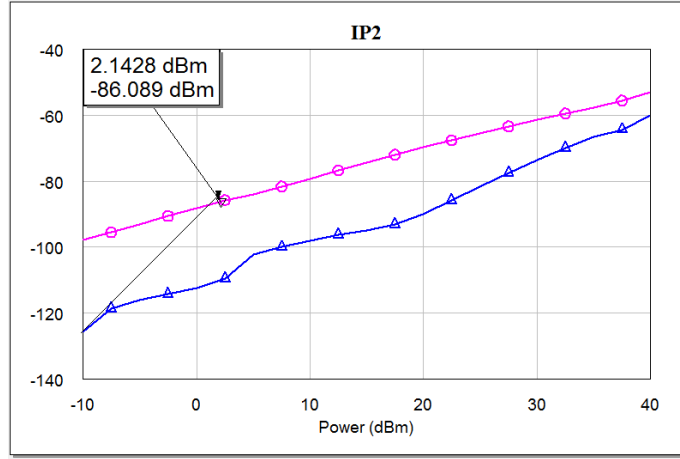


Şekil 5.41. GBİ devresine ait gürültü

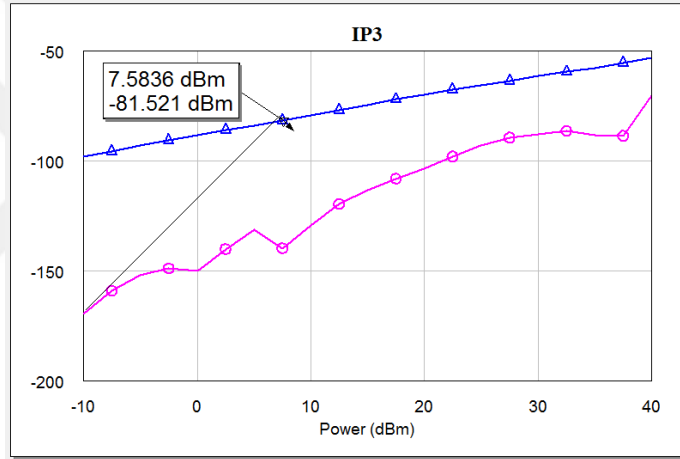


Şekil 5.42. GBİ devresine ait S12

Şekil 5.34 ve Şekil 5.35’de devrenin ikinci ve üçüncü dereceden kesişim değerlerine ait grafikleri verilmiştir. Buna göre IIP3 değeri 7.5836 dBm ve IIP2 değeri 2.1428 dBm değerlerindedir. Bu değerlere bakıldığında devrenin üçüncü dereceden kesişim değerinin iyileştirilirken ikinci dereceden kesişim değeri düşük değerlerdedir. Bu yüzden doğrusallık ortalama değerlerdedir.



Şekil 5.43. GBİ devresine ait ikinci dereceden kesişim değeri



Şekil 5.44. GBİ devresine ait üçüncü dereceden kesişim değeri

6. SONUÇ VE YORUMLAR

6.1. Türev Süperpozisyonu

Tablo 6.1’de türev süperpozisyonu ile ilgili daha önce yapılmış çalışmaların sonuçlarına yer verilmiştir. Çalışmada önerilen düşük gürültülü kuvvetlendirici devresine ait sonuçlar ise Tablo 6.2’de gösterilmiştir. Sonuçlar incelendiğinde daha önce yapılan çalışmaların geneline göre daha yüksek frekanslarda çalışılmıştır. Çalışmalarda farklı CMOS parametreleri kullanılmış ve devreler farklı gerilimlerle beslenmiştir. Bu çalışmada giriş empedans kaybı ve kazanç değerleri diğer çalışmalarla yaklaşık değerlerdedir. Fakat IP2 ve IP3 değerlerine bakıldığında IP2 değerine zarar vermeden ideal bir IP3 değeri elde edildiği görülmüştür. Diğer çalışmalara oranla yüksek IP2 ve IP3 değeri görülmüştür. Bu da gürültü, empedans uyumu ve güç tüketimi değerlerini kötüleştirmeden yüksek doğrusallık elde edildiğini gösterir.

Tablo 6.1 Türev süperpozisyonu tekniğiyle daha önce yapılan çalışmalar

	CMOS İşlemcisi	Besleme Gerilimi(V)	Frekans(GHz)	Kazanç S_{21} (dB)	Giriş Empedans Kaybı S_{11} (dB)	Gürültü İfadesi(dB)	IIP3(dBm)	DC Güç(mW)
[27]	0.18 μm	1.8	1.575-2.4	13.7	<-10	3.12	-3.01	14.4
[28]	0.18 μm	0.7	2.4	11.4	-10	2.8	-8.6	2.89
[29]	0.18 μm	-	2.5	20.1	-26.4	1.44	8.9	4.36
[30]	0.13 μm	3.3	0.3-1	11 – 16	< -11	< 2.7	> 16 (μ)	16
[31]	0.18 μm	1.8	3.1 - 10.6	13.2 - 14.8	<-11.5	<3	-3.1 - -8.6	23.7
[32]	0.13 μm	0.6	0.9	13.7	-27	1.1	+7.77	6.19
[33]	0.18 μm	1.3	0.8 – 2.5	15.1	-	1.63	+21	6
[34]	90nm	3.3	1.3	15.4	<-14	1.36	*	132

*OIP3=33.7 dBm, IMD3=-65 dBm

Tablo 6.2. Türev süperpozisyonu tekniğinin simülasyon sonuçlarına ait değerler

CMOS İşlemcisi	Besleme Gerilimi(V)	Frekans(GHz)	Kazanç (dB)	Giriş Empedans Kaybı S_{11} (dB)	Gürültü İfadesi (dB)	IIP2 (dBm)	IIP3 (dBm)	Kararlılık Katsayısı (dB)	DC Güç (mW)
0.18 μm	1.8	1-5	9.016	-10.53	1.922	32.455	27.74	6.637	14.129

6.2. Son Bozulma

Son bozulma tekniği esasında türev süperpozisyonu tekniğiyle benzer olarak çalışır. Bu teknikte ana elemanın doğrusalsızlığını kaldırmak için yardımcı transistörün doğrusalsızlığından yararlanır. Bu uygulamada, daha önce yapılan çalışmalara göre daha yüksek frekanslarda çalışılmıştır. Uygulama sonunda elde edilen sonuçlara bakıldığında ise daha düşük besleme gerilimi ve yüksek çalışma frekansı ile diğer çalışmalara oranla daha yüksek kazanç sağlandığı görülmüştür. IP2 değerine zarar verilmeden IP3 değeri ortalama değerlerde tutulabilmiş ve sisteme eklenen gürültü minimum düzeylerde olmuştur.

Tablo 6.3. Son bozulma tekniğiyle daha önce yapılan çalışmalar

	CMOS İşlemcisi	Besleme Gerilimi (V)	Frekans GHz)	Kazanç S_{21} (dB)	Giriş Empedans Kaybı S_{11} (dB)	Gürültü İfadesi (dB)	IIP3 (dBm)	DC Güç (mW)
[24]	0.25 μm	2.6	0.869-0.894	16.2	<-10	1.2	+8	-
[25]	0.18 μm	1.8	2	12.8	-	1.4	+13.3	-
[35]	0.18 μm	1.8	2	13.7	-	1.68	+10.2	-
[26]	0.13 μm	1.3	1.5-8.1	8.6~11.7	<-9	3.6~6	+11.7~14.1	2.62

Tablo 6.4. Son bozulma tekniğinin simülasyon sonuçlarına ait değerler

CMOS İşlemcisi	Besleme Gerilimi (V)	Frekans (GHz)	Kazanç (dB)	Giriş Empedans Kaybı S_{11} (dB)	Gürültü İfadesi (dB)	IIP2 (dBm)	IIP3 (dBm)	DC Güç (mW)
0.18 μm	0.8	1-5	20.95	-13.94	1.506	+8.533	+10.331	14.35

6.3. Gürültü/Bozulma İptali

Tablo 6.5’de gürültü/bozulma iptaliyle ilgili daha önce yapılmış çalışmalara ait sonuçlar gösterilmiştir. Tez çalışmasında gerçekleştirilen devreye ait sonuçlar ise Tablo 6.6’da belirtilmiştir. Bu sonuçlar incelendiğinde diğer çalışmalara göre daha yüksek

frekansta çalışılmıştır. Daha önceki çalışmalarda, bu çalışmada kullanılan farklı CMOS işlemcisiyle çalışıldığı görülmüştür. Kazancın diğer çalışmalara nispeten oldukça yüksek olduğu ve giriş empedans kaybının ise çok düşük olduğu görülmüştür. DC güç tüketimi de aynı zamanda oldukça düşüktür. Fakat gürültü kaybının daha yüksek, IP3 değerinin ise daha düşük olduğu görülmüştür.

Tablo 6.5. Gürültü/Bozulma iptali tekniğiyle daha önce yapılan çalışmalar

	CMOS İşlemcisi	Besleme Gerilimi (V)	Frekans (GHz)	Kazanç S_{21} (dB)	Giriş Empedans Kaybı S_{11} (dB)	Gürültü İfadesi (dB)	IIP3 (dBm)	DC Güç (mW)	Akım (mA)
[20]	0.25 μm	2.5	0.2-1.6	13.7	<-8	2~2.4	0	-	14
[21]	0.13 μm	1.2	2.1	5.2	-	3.0	+10.5	12.6	-
[22]	0.13 μm	1.5	0.8-2.1	14.5	-	2.6	+16	-	11.6
[23]	65nm	1.2	0.2-5.2	13-15.6	-	<3.5	>0	21	-

* Gerilim Kazancı

Tablo 6.6. Gürültü/Bozulma iptali tekniğinin simülasyon sonuçlarına ait değerler

CMOS İşlemcisi	Besleme Gerilimi(V)	Frekans(GHz)	Kazanç (dB)	Giriş Empedans Kaybı S_{11} (dB)	Gürültü İfadesi(dB)	IIP2(dBm)	IIP3(dBm)	DC Güç(mW)
0.18 μm	1.07	1-5	43.57	-1.329	6.9171	2.142	7.583	1.858

6.4. Tekniklerin Karşılaştırılması ve Yorumlanması

Tez çalışmasında, iyileştirilmiş türev süperpozisyonu, son bozulma ve gürültü/bozulma iptali teknikleri kullanılarak düşük gürültülü kuvvetlendirici devreleri gerçekleştirilmiştir. Bu tekniklerin sonuçları daha önce yapılan çalışmalarla karşılaştırılmıştır. Fakat yapılan çalışmalarda kullanılan CMOS işlemcilerinin, besleme gerilimlerinin ve frekans aralığının farklı olması karşılaştırmayı zorlaştırır.

Tablo 6.7. Uygulamalara ait karşılaştırma tablosu

Teknik	CMOS İşlemcisi	Frekans (GHz)	Kazanç (dB)	Giriş Empedans Kaybı S_{11} (dB)	Ters İzolasyon S_{12}	Gürültü İfadesi (dB)	IIP2 (dBm)	IIP3 (dBm)	DC Güç (mW)
TS	0.18 μm	1-5	9.016	-10.53	-31.769	1.922	+32.455	+27.74	14.129
SB	0.18 μm	1-5	20.95	-13.94	-30.462	1.506	+8.533	+10.331	14.35
GBİ	0.18 μm	1-5	43.57	-1.327	-52.861	6.917	+2.142	+7.583	1.858

Geleneksel türev süperpozisyonu tekniği üçüncü dereceden bozulmayı iyileştirirken genellikle ikinci dereceden bozulmayı kötüleştirir. Bu yüzden iyileştirilmiş türev süperpozisyonu tekniği tercih edilmiştir. Ve bu uygulamanın sonucunda son bozulma ve gürültü/bozulma iptali tekniklerine göre çok daha iyi IIP2 ve IIP3 değerleri elde edilmiştir. Bunun yanı sıra kazancın diğer tekniklere daha düşük olduğu görülmüştür. Giriş empedans kaybı, ters izolasyon (S12) ve DC güç tüketimi ortalama değerlerdedir.

Son bozulma tekniğinde daha iyi bir doğrusallık elde etmek için tüm transistörler saturasyonda çalıştırılmıştır. Ayrıca bu teknik için elde edilen sonuçlar incelendiğinde diğer tekniklere göre daha düşük gürültü ifadesine sahip olduğu görülmüştür. Nispeten daha iyi bir kazanç görülürken giriş empedans kaybı, ters izolasyon katsayısı, IP2 ve IP3 değerleri ve ayrıca DC güç tüketimi ortalama değerlerdedir.

Gürültü/bozulma iptali tekniğinde diğer tekniklerden farklı olarak g_m 'nin doğrusalsızlığı dengelenirken, ana transistör tarafından üretilen yapısal bozulmaların da kaldırılması amaçlanmıştır. Temel mantığına göre devresindeki giriş düğümünün beslenmesiyle teknik gerçekleştirilmiştir. Bu teknikte elde edilen sonuçlar incelendiğinde diğer tekniklere göre yüksek kazanç sağlanmıştır. Bunun yanı sıra ideal bir giriş empedans kaybı değeri elde edilmiş ve çok düşük miktarda DC güç tüketimi gerçekleşmiştir. Fakat devredeki gürültü değeri beklenenin üstünde olup, diğer tekniklerle karşılaştırıldığında ideal değerlerde gözlenmemiştir. Ayrıca, IP2 ve IP3 değerleri daha önce yapılan çalışmalara göre ortalama değerlerde olup diğer tekniklere göre daha düşük seviyelerdedir.

Sonuç olarak, yapılan çalışmalara genel olarak bakıldığında, en iyi IP2 ve IP3 performansı iyileştirilmiş türev süperpozisyonu tekniğinde, devreye en düşük gürültü eklenmesi son bozulma tekniğinde ve en yüksek kazancın elde edilmesi gürültü/bozulma iptali tekniğinde elde edilmiştir. Daha önce yapılan ve karşılaştırılma yapılan kaynak ve yayınlara bakıldığında bu sonuçların da desteklendiği görülmüştür.

İleride yapılacak çalışmalarda bu çalışmanın genişletilerek daha ideal bir düşük gürültülü kuvvetlendiricinin tasarlanması için yeni teknikler bulunması amaçlanmaktadır. Bunun yanı sıra yapılan çalışmaların AWR Design Environment programından faydalanılarak düşük gürültülü kuvvetlendirici modelinin çıkarılması ve uygulamasının gerçekleştirilmesi planlanmaktadır. Böylece, elde edilen simülasyon sonuçları ile uygulama sonuçlarının karşılaştırılması mümkün olacak ve daha sağlıklı yorumlar yapılabilecektir.

KAYNAKLAR

- [1] **Arja, P. V. R.**, 2013. A Reconfigurable SPICE-Based CMOS LNA Design in 90 nm Technology Using ADS RFIC Dynamic Link, *Master of Science*, Wright State University.
- [2] **Sorin, V.**, 2013. High-Frequency Integrated Circuits, Published in the United States of America by Cambridge University Press, New York.
- [3] **Anandini, Ch., Kumar, R., Talukdar, F.A.**, 2014. A Comparative Study of Linearization Techniques of CMOS LNA, International Journal of Recent Development in Engineering and Technology Department of Electronics & Communication Engineering.
- [4] **Yilmaz, M.**, 2015. A Two Stage X-Band Low Noise Amplifier Optimized For Minimum Noise Application, *Master of Science*, The Graduate School Of Engineering And Science Of Bilkent University, Ankara.
- [5] **Hasani, JY.**, 2008. Low Noise Amplifier Design and Optimization, Chapter IV.
- [6] **Park, J.W.**, 2009. A Highly Linear Broadband LNA, *Master of Science*, Texas A&M University.
- [7] **Niknejad, A.M.**, 2015. Matching Networks, Integrated Circuits for Communication, U.C. Berkeley Copyright.
- [8] **Oh, T.**, 2004. AC and Noise Analysis of Deep-submicron MOSFETs, *The Degree Of Doctor Of Philosophy*, Stanford University.
- [9] **Zhang, H., Sanchez-Sinencio, E.**, 2011. Linearization Techniques for CMOS Low Noise Amplifiers: A Tutorial, IEEE Transactions on Circuit and Systems-I:Regular Papers, 22-36.
- [10] **Yapıcı, A.Ç.**, 2008. Haberleşme sistemlerinde doğrusal olmayan mikrodalga güç kuvvetlendiricilerinin sebep olduğu bozulmaların doğrusallaştırma teknikleri ile giderilmesi, *Doktora Tezi*, Erciyes Üniversitesi Fen Bilimleri Enstitüsü, Kayseri.

- [11] **Miehle, K.**, 2003. A New Linearization Method For Cancellation of Third Order Distortion, *Master of Science*, The University of North Carolina.
- [12] **Youn, Y. S., Chang, J. H., Koh, K. J., Lee, Y. J. and Yu, H. K.**, 2003. A 2 GHz 16 dBm IIP3 low noise amplifier in 0.25 μm CMOS technology, in IEEE Int. Solid-State Circuits Conf. (ISSCC) Dig. Tech. Papers, 452–453.
- [13] **Xin, C. and Sánchez-Sinencio, E.**, 2004. A linearization technique for RF low noise amplifier, in Proc. IEEE Int. Circuits Syst. Symp., Vancouver, BC, Canada, 313–316.
- [14] **Im, D., Nam, I., Kim, H., and Lee, K.**, 2009. A wideband CMOS low noise amplifier employing noise and IM2 distortion cancellation for a digital TV tuner, IEEE J. Solid-State Circuits, 686–698.
- [15] **Chen, W., Liu, G., Zdravko, B. and Niknejad, A. M.**, 2008. A highly linear broadband CMOS LNA employing noise and distortion cancellation, IEEE J. Solid-State Circuits, 1164–1176.
- [16] **Geddada, H. M., Park, J. W. and Silva-Martinez, J.**, 2009. Robust derivative superposition method for linearizing broadband LNAs, IEE Electron. Lett., 435–436.
- [17] **Kim, T. W. and Kim, B.**, 2006. A 13-dB IIP3 improved low-power CMOS RF programmable gain amplifier using differential circuit transconductance linearization for various terrestrial mobile D-TV applications, IEEE J. Solid-State Circuits, 945–953.
- [18] **Aparin, V. and Larson, L. E.**, 2005. Modified derivative superposition method for linearizing FET low-noise amplifiers, IEEE Trans. Microw. Theory Tech., 571–581.
- [19] **Ganesan, S., Sánchez-Sinencio, E. and Silva-Martinez, J.**, 2006. A highly linear low noise amplifier, IEEE Trans. Microw. Theory Tech., 4079–4085.
- [20] **Bruccoleri, F., Klumperink, E. A. M. and Nauta, B.**, 2004. Wide-band CMOS low-noise amplifier exploiting thermal noise canceling, IEEE J. SolidState Circuits, 275–282.

- [21] **Jussila, J. and Sivonen, P.,** 2008. A 1.2-V highly linear balanced noise-cancelling LNA in 0.13- CMOS, *IEEE J. Solid-State Circuits*, 579–587.
- [22] **Chen, W., Liu, G., Zdravko, B. and Niknejad, A. M.,** 2008. A highly linear broadband CMOS LNA employing noise and distortion cancellation, *IEEE J. Solid-State Circuits*, 1164–1176.
- [23] **Blaakmeer, S. C., Klumperink, E. A. M., Leenaerts, D. M. W. and Nauta, B.,** 2008. Wideband balun-LNA with simultaneous output balancing, noise-canceling and distortion-canceling, *IEEE J. Solid-State Circuits*, 1341–1350.
- [24] **Kim, N., Aparin, V., Barnett, K. and Persico, C.,** 2006. A cellular-band CDMA CMOS LNA linearized using active post-distortion, *IEEE J. Solid-State Circuits*, 1530–1534.
- [25] **Kim, T.-S. and Kim, B.-S.,** 2006. Post-linearization of cascode CMOS LNA using folded PMOS IMD sinker, *IEEE Microw. Wireless Comp. Lett.*, 182–184.
- [26] **Zhang, H., Fan, X. and Sánchez-Sinencio, E.,** 2009. A low-power, linearized, ultra-wideband LNA design technique, *IEEE J. Solid-State Circuits*, 320–330.
- [27] **Loong, T. T., Hashim, A., Mustaffa, M.T., Noh, N.M.,** 2011. 1.575 GHz to 2.48 GHz multi-standard low noise amplifier using 0.18- μ m CMOS with on-chip matching, *Industrial Electronics and Applications (ISIEA), IEEE Symposium on*, 100-103.
- [28] **Dehqan, A.R., Kenarroodi, M., Kargaran, E., Khalil, M.,** 2012. Design of low-voltage low-power Dual-Band LNA with using DS method to improve linearity, *Electrical Engineering (ICEE), 2012 20th Iranian Conference on*, 88-91.
- [29] **Dai, R., Zheng, Y., He, J., Kong, W., Zou, S.,** 2014. A 2.5-GHz 8.9-dBm IIP3 current-reused LNA in 0.18- μ m CMOS technology, *Radio-Frequency Integration Technology, IEEE International Symposium on*, 1-3.
- [30] **Varga, G., Heising, C. P., Ashok A., Subbiah, I., Schrey, M., Heinen, S.,** 2015. A Highly Linear Broadband LNA for TV White Spaces and Cognitive Radio Applications, *Chair of Integrated Analog Circuits and RF Systems, German Microwave Conference*, 296 - 298, Nürnberg, Germany.

- [31] **Eslamifar, O., Shirazi, R. S.,** 2014. Design An Ultra Wide Band Low Noise Amplifier for Use in WLAN Applications, Electrical Engineering (ICEE), 2014 22nd Iranian Conference on, 111 -115, Shahid Beheshti University.
- [32] **Kukde, A. A., Kumaravel, S., Venkataramani, B.,** 2014. A High Linearity Folded Cascode Low Noise Amplifier for Wireless Receivers, Circuit, Power and Computing Technologies [ICCPCT], International Conference on, 1344-1348.
- [33] **Thacker, M. B., Awakhare, M., Khobragade, R. H., Dwaramwar, P. A.,** 2014. Multi-Standard Highly Linear CMOS LNA, Electronic Systems, Signal Processing and Computing Technologies, International Conference on, 63 – 68.
- [34] **Gao, W., Chen, Z., Liu Z., Cui, W., Gui, X.,** 2015. A Highly Linear Low Noise Amplifier With Wide Range Derivative Superposition Method, IEEE Microwave And Wireless Components Letters, 817-819.
- [35] **Kim, T. S. and Kim, B. S.,** 2008. Linearization of Differential CMOS Low Noise Amplifier Using Cross-Coupled Post Distortion Canceller, IEEE Radio Frequency Integrated Circuits Symposium., 83–86.
- [36] <http://home.sandiego.edu/~ekim/e194rfs01/jwmatcher/matcher2.html>, Impedance Matching Network Designer, 30 Ekim 1997.
- [37] https://awrcorp.com/download/faq/english/questions/import_spice.aspx, NI AWR Design Environment.

ÖZGEÇMİŞ

Kişisel Bilgiler

İsim Soyisim : Esra ÖZDEMİR
Doğum Tarihi : 14.08.1990
Doğum Yeri : ELAZIĞ
Email : esraozdemir@firat.edu.tr

Eğitim Bilgileri Derece	Üniversite/Okul	Mezuniyet Tarihi
-------------------------	-----------------	------------------

Lisans	Fırat Üniversitesi	2012
---------------	--------------------	------

Elektrik-Elektronik Müh.
Bölümü

Lise	Elazığ Anadolu Lisesi	2008
-------------	-----------------------	------

Çalışma Bilgileri	Kurum	Yıl
-------------------	-------	-----

Araştırma Görevlisi	Fırat Üniversitesi	2013-
---------------------	--------------------	-------

EK: Kullanılan 0.18µm CMOS İşlemcisinin Parametreleri

NMOS İÇİN ;

* T34B SPICE BSIM3 VERSION 3.1 PARAMETERS

* SPICE 3f5 Level 8, Star-HSPICE Level 49, UTMOST Level 8

* LOT: t34b WAF: 2005

* Temperature_parameters=Default

```
.MODEL CMOSN NMOS (                      LEVEL = 49
+VERSION = 3.1            TNOM = 27            TOX = 4E-9
+XJ = 1E-7            NCH = 2.3549E17    VTH0 = 0.3654427
+K1 = 0.576004    K2 = 4.957229E-3    K3 = 1E-3
+K3B = 2.9737261    W0 = 1E-7            NLX = 1.723907E-7
+DVT0W = 0            DVT1W = 0            DVT2W = 0
+DVT0 = 1.231759    DVT1 = 0.4149447    DVT2 = 0.0247694
+U0 = 269.2243364    UA = -1.34078E-9    UB = 2.338232E-18
+UC = 7.073002E-11    VSAT = 1.058545E5    A0 = 2
+AGS = 0.4495233    B0 = 9.441593E-9    B1 = 2.118986E-6
+KETA = -0.0137447    A1 = 4.945633E-4    A2 = 0.9142423
+RDSW = 120.7855315    PRWG = 0.5            PRWB = -0.2
+WR = 1            WINT = 0            LINT = 3.106007E-9
+XL = -2E-8            XW = -1E-8            DWG = -5.895621E-9
+DWB = 1.122587E-8    VOFF = -0.0942499    NFACTOR = 2.3768261
+CIT = 0            CDSC = 2.4E-4            CDSCD = 0
+CDSCB = 0            ETA0 = 3.109968E-3    ETAB = 1.368497E-5
+DSUB = 0.0100858    PCLM = 0.7718772    PDIBLC1 = 0.1874556
+PDIBLC2 = 2.399895E-3    PDIBLCB = -0.1            DROUT = 0.7500322
+PSCBE1 = 1.872971E10    PSCBE2 = 1.078876E-9    PVAG = 0.1370381
```



```

+DELTA = 0.01      RSH  = 6.8      MOBMOD = 1
+PRT   = 0        UTE   = -1.5      KT1    = -0.11
+KT1L  = 0        KT2   = 0.022     UA1    = 4.31E-9
+UB1   = -7.61E-18 UC1   = -5.6E-11  AT     = 3.3E4
+WL    = 0        WLN   = 1        WW     = 0
+WWN   = 1        WWL   = 0        LL     = 0
+LLN   = 1        LW    = 0        LWN    = 1
+LWL   = 0        CAPMOD = 2        XPART  = 0.5
+CGDO  = 7.41E-10  CGSO  = 7.41E-10  CGBO   = 1E-12
+CJ    = 9.703647E-4 PB   = 0.8      MJ     = 0.3804738
+CJSW  = 2.61661E-10 PBSW  = 0.8      MJSW   = 0.1424345
+CJSWG = 3.3E-10   PBSWG = 0.8      MJSWG  = 0.1424345
+CF    = 0        PVTH0 = -1.177848E-3 PRDSW  = -3.3560722
+PK2   = 1.689825E-3 WKETA = 4.25435E-3 LKETA  = -3.985678E-3
+PU0   = 4.9287387 PUA   = -2.70307E-12 PUB   = 1.093222E-23
+PVSAT = 1.159622E3 PETA0 = 1.003159E-4 PKETA  = -5.772481E-3 )

```

PMOS İÇİN ;

* T34B SPICE BSIM3 VERSION 3.1 PARAMETERS

* SPICE 3f5 Level 8, Star-HSPICE Level 49, UTMOST Level 8

* LOT: t34b WAF: 2005

* Temperature_parameters=Default

```

.MODEL CMOSP PMOS (                      LEVEL = 49
+VERSION = 3.1              TNOM = 27              TOX = 4E-9
+XJ = 1E-7              NCH = 4.1589E17              VTH0 = -0.3855043
+K1 = 0.5329848              K2 = 0.0363084              K3 = 0
+K3B = 8.7886365              W0 = 1E-6              NLX = 1.445738E-7

```

+DVT0W = 0 DVT1W = 0 DVT2W = 0
 +DVT0 = 0.5924193 DVT1 = 0.2511823 DVT2 = 0.1
 +U0 = 116.8949659 UA = 1.609128E-9 UB = 1.170986E-21
 +UC = -1E-10 VSAT = 2E5 A0 = 1.7712762
 +AGS = 0.386564 B0 = 4.059821E-7 B1 = 1.505588E-6
 +KETA = 0.0137577 A1 = 0.3827482 A2 = 0.3154458
 +RDSW = 264.6756346 PRWG = 0.5 PRWB = 0.5
 +WR = 1 WINT = 0 LINT = 1.41812E-8
 +XL = -2E-8 XW = -1E-8 DWG = -2.824968E-8
 +DWB = 3.8132E-10 VOFF = -0.09985 NFACTOR = 2
 +CIT = 0 CDSC = 2.4E-4 CDSCD = 0
 +CDSCB = 0 ETA0 = 0.0425184 ETAB = -0.0279451
 +DSUB = 0.7109697 PCLM = 2.1503585 PDIBLC1 = 5.855964E-4
 +PDIBLC2 = 0.0201164 PDIBLCB = -8.857652E-4 DROUT = 0
 +PSCBE1 = 1.769295E9 PSCBE2 = 5.120363E-10 PVAG = 15
 +DELTA = 0.01 RSH = 7.6 MOBMOD = 1
 +PRT = 0 UTE = -1.5 KT1 = -0.11
 +KT1L = 0 KT2 = 0.022 UA1 = 4.31E-9
 +UB1 = -7.61E-18 UC1 = -5.6E-11 AT = 3.3E4
 +WL = 0 WLN = 1 WW = 0
 +WWN = 1 WWL = 0 LL = 0
 +LLN = 1 LW = 0 LWN = 1
 +LWL = 0 CAPMOD = 2 XPART = 0.5
 +CGDO = 6.9E-10 CGSO = 6.9E-10 CGBO = 1E-12
 +CJ = 1.17161E-3 PB = 0.8609416 MJ = 0.4171304
 +CJSW = 2.146596E-10 PBSW = 0.8 MJSW = 0.3092478

+CJSWG = 4.22E-10 PBSWG = 0.8 MJSWG = 0.3092478
 +CF = 0 PVTH0 = 4.190792E-3 PRDSW = 12.1890274
 +PK2 = 3.574293E-3 WKETA = 0.0291767 LKETA = -2.587016E-4
 +PU0 = -2.4327366 PUA = -9.31354E-11 PUB = 1E-21
 +PVSAT = -50 PETA0 = 1E-4 PKETA = -1.931541E-3) [37]

