

**KÖPRÜSÜZ GÜÇ KATSAYISI DÜZELTME DEVRESİ TASARIM VE
KONTROLÜNDE YENİ BİR YAKLAŞIM**

Ahmet KARAARSLAN

**DOKTORA TEZİ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ**

**GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**AĞUSTOS 2011
ANKARA**

Ahmet KARAARSLAN tarafından hazırlanan KÖPRÜSÜZ GÜÇ KATSAYISI DÜZELTME DEVRESİ TASARIM VE KONTROLÜNDE YENİ BİR YAKLAŞIM adlı bu tezin Doktora tezi olarak uygun olduğunu onaylarım.

Doç. Dr. İres İSKENDER

.....

Tez Danışmanı, Elektrik Elektronik Müh. ABD

Bu çalışma, jürimiz tarafından oy birliği ile Elektrik Elektronik Mühendisliği Anabilim Dalında Doktora tezi olarak kabul edilmiştir.

Prof. Dr. Sezai DİNÇER

.....

Elektrik Elektronik Müh. ABD, Gazi Üniversitesi

Doç. Dr. İres İSKENDER

.....

Elektrik Elektronik Müh. ABD, Gazi Üniversitesi

Prof. Dr. Muammer ERMİŞ

.....

Elektrik Elektronik Müh. ABD, ODTÜ

Doç. Dr. M. Timur AYDEMİR

.....

Elektrik Elektronik Müh. ABD, Gazi Üniversitesi

Doç. Dr. Fatih ÇELEBİ

.....

Bilgisayar Müh. ABD, Ankara Üniversitesi

Tarih: 11/08/2011

Bu tez ile G.Ü. Fen Bilimleri Enstitüsü Yönetim Kurulu Doktora derecesini onamıştır.

Prof. Dr. Bilal TOKLU

.....

Fen Bilimleri Enstitüsü Müdürü

TEZ BİLDİRİMİ

Tez içindeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edilerek sunulduğunu, ayrıca tez yazım kurallarına uygun olarak hazırlanan bu çalışmada bana ait olmayan her türlü ifade ve bilginin kaynağına eksiksiz atıf yapıldığını bildiririm.

Ahmet KARAARSLAN

KÖPRÜSÜZ GÜÇ KATSAYISI DÜZELTME DEVRESİ TASARIM VE KONTROLÜNDE YENİ BİR YAKLAŞIM

(Doktora Tezi)

Ahmet KARAARSLAN

**GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

Ağustos 2011

ÖZET

Teknolojinin hızla gelişmesi ve değişmesi sonucunda ortaya çıkan yeni devre ve kontrol teknikleri nedeniyle istenmeyen harmonik akım ve gerilimlerin oluşması kaçınılmaz hale gelmiştir. Doğrusal olmayan yükler tarafından üretilen şebeke akım harmoniklerini azaltmak için güç katsayısı düzeltim devreleri geliştirilmiştir. Lineer olmayan yükler tarafından üretilen düşük güç katsayısı giriş gerilimini bozmakta ve aynı kaynağa bağlı diğer elemanları etkilemektedir. Klasik güç katsayısı düzeltim devrelerinde kontrol işlemi, giriş akımının giriş gerilimini takip etmesi ilkesine dayanarak gerçekleştirilmektedir. Giriş geriliminin sinüs formunda olmaması ve farklı harmonikler içermesi durumunda giriş akımı da sinüs formunda olmayacak ve giriş gerilimi ile aynı harmonikleri içerecektir. Bu durum, özellikle klasik güç katsayısı düzeltim devreleri bozuk giriş gerilimi ile beslendiklerinde önemli bir dezavantajdır. Önerilen kontrol yaklaşımında klasik yöntemlerde olduğu gibi giriş gerilimi doğrudan referans olarak kullanılmamaktadır. Bunun nedeni, şebeke geriliminin her zaman saf sinüs dalgalı bir sinyal olmamasıdır. Bu yöntemde, örnek alınan şebeke geriliminin sadece sıfır geçiş noktaları DSP mikroişlemcisi yardımıyla tespit edilerek ideal sinüs dalgası üretilmektedir. Böylece şebeke ile aynı faz ve frekansta sinüzoidal dalga üretilerek referans giriş gerilimi elde edilmiş olunmaktadır. Bu durumda bozuk şebeke geriliminin etkisiyle meydana gelen akım harmoniklerinin sisteme yansması önlenmektedir. Güç katsayısı

düzeltilim devrelerinde kullanılan köprü doğrultucu ve yariletken malzemeler iletim kayıplarını artırmaktadır. Bu çalışmada kullanılan dönüştürücü, köprüsüz güç katsayısı düzeltilim devresidir. Kullanılan dönüştürücünün diğer benzeri dönüştürücülerden önemli bir üstünlüğü yariletken iletim yolunda oluşan kayıpların az olmasıdır. Köprüsüz güç katsayısı düzeltilim devresinde köprü doğrultucu ortadan kalkmakta ve iki adet tek fazlı yükseltici tip dönüştürücü kullanılmaktadır. Sistem, IEC 61000-3-2 akım harmonikleri standart koşullarını başarıyla sağlamaktadır. Tasarımı, denetimi ve anahtarlama teknikleri MATLAB ortamında Simulink blokları kullanılarak yapılmıştır. Köprüsüz güç katsayısı düzeltilim devresine önerilen kontrol tekniğı uygulanmış ve deneysel çalışmaları tamamlanmıştır. Elde edilen deneysel sonuçlar ile teorik sonuçlar birbirini desteklemektedir.

Bilim Kodu	: 905.1.033
Anahtar Kelimeler	: Güç katsayısı, köprüsüz dönüştürücü, ortalama akım kontrolü, DSP, toplam harmonik bozuluma.
Sayfa Adedi	: 115
Tez Yöneticisi	: Doç. Dr. İres İSKENDER

**A NEW APPROACH FOR DESIGN AND CONTROL ON BRIDGELESS
POWER FACTOR CORRECTION CIRCUIT**

(Ph. D. Thesis)

Ahmet KARAARSLAN

**GAZİ UNIVERSITY
INSTITUTE OF SCIENCE AND TECHNOLOGY**

August 2011

ABSTRACT

Undesired voltage and current harmonics in an electricity system have become inevitable because of the new circuits and control techniques appeared with the technological growth. The power factor correction (PFC) circuits have been developed to reduce current harmonics in utility systems produced by nonlinear loads. Poor power factor generated by nonlinear loads disrupts the ac line voltage and effects the other equipments connected to the same source. In conventional PFC circuits, the switch of the converter is controlled such that the input current tracks the input ac line voltage. Since the input voltage is not always a sinusoidal wave and includes different harmonic components, the input current will not be a sinusoidal wave and will be distorted including the same harmonic components of the input voltage. This is an important disadvantage of conventional PFC converters especially when they are fed by a distorted ac line voltage. In the proposed control approach, the input voltage is not directly used as reference as in the conventional methods. This is due the fact that, the input ac mains voltage is not always a sinusoidal wave. In this method, an ideal sine wave is generated by a DSP microprocessor based on detected zero crossing points of the input voltage. Thus, a reference signal is generated with the same phase and frequency of the ac mains voltage. In this manner, the injection of the input current harmonics as the result of the distorted input voltage to the ac mains is prevented. Using bridge rectifier and

semiconductor components in these converters increases the conduction losses. The topology used in this study, is a bridgeless PFC converter. An important advantage of this topology over the similar PFC converters is that the conduction losses of the semiconductor switches are lower. This is due to minimum possible number of semiconductor switches in the current path at any instant of operation, which is two. This topology is composed of two single-phase boost converters without input rectifier as used in other PFC circuits. The system satisfies the conditions of IEC 61000-3-2 current harmonics standards successfully. The design, control and switching techniques of the circuit have been carried out using Simulink blocks in MATLAB program. The proposed method and the theoretical analysis are verified by the results of experiments carried out in the laboratory.

Science Code	: 905.1.033
Key Words	: Power factor, bridgeless converter, average current control, DSP, total harmonic distortion.
Page Number	: 115
Adviser	: Assoc. Prof. Dr. İres İSKENDER

TEŞEKKÜR

Çalışmalarımın her aşamasında desteğini hiç bir zaman esirgemeyen danışmanım Doç. Dr. İres İSKENDER'e, görüşlerinden faydalandığım ve yardımlarını esirgemeyen Dr. Özgül Salor ve ağabeyim Mehmet Karaarslan'a, yine kıymetli tecrübelerinden faydalandığım tüm dostlarıma ve en önemlisi bana her zaman maddi ve manevi desteklerini esirgemeyen anneme, babama, sevgili eşim ve kardeşime teşekkürü bir borç bilirim.

Dedemin ve anneannemin anısına...

İÇİNDEKİLER

Sayfa

ÖZET	iv
ABSTRACT.....	vi
TEŞEKKÜR.....	viii
İÇİNDEKİLER	ix
ÇİZELGELERİN LİSTESİ.....	xii
ŞEKİLLERİN LİSTESİ.....	xiii
RESİMLERİN LİSTESİ	xvi
SİMGELER VE KISALTMALAR.....	xvii
1. GİRİŞ	1
2. ELEKTRİK GÜÇ SİSTEMLERİNDE KALİTE.....	4
2.1. Güç Sistemlerinde Bozulma	4
2.2. Güç Kalite Ölçütleri ve Standartları	6
3. GÜÇ KATSAYISI ve HARMONİKLERİN TANIMI	11
3.1. Harmoniklerin Giderilmesi	12
3.2. Harmonik Büyüklüklere Ait Tanımlar ve Kavramlar	13
3.3. Sinüzoidal Olmayan Durumda Elektriksel Büyüklükler	14
3.4. Güç Katsayısı (PF) ve Toplam Harmonik Bozulum (THD)	16
4. HARMONİK SÜZGEÇLERİ	19
4.1. Pasif Süzgeçler	20
4.1.1. Seri pasif süzgeçler	20
4.1.2. Paralel (Şönt) pasif süzgeçler.....	21
4.2. Aktif Süzgeçler	22

Sayfa

4.2.1. Seri aktif süzgeçler.....	23
4.2.2. Paralel (Şönt) aktif süzgeçler	25
4.2.3. Aktif ve Pasif Süzgeçleme Prensipleri ve Özellikleri.....	26
5. DEVRELERDE BOBİN AKIMI İLETİM DURUMLARI	29
5.1. Sürekli İletim Durumu	29
5.2. Süreksiz İletim Durumu	30
6. GÜÇ KATSAYISI KONTROL TEKNİKLERİ	32
6.1. Tepe Akım Kontrol Tekniği.....	32
6.2. Sınır Akım Kontrol Tekniği.....	33
6.3. Histerisiz Akım Kontrol Tekniği	35
6.4. Ortalama Akım Kontrol Tekniği.....	36
6.5. Kontrol Tekniklerinin Karşılaştırılması.....	38
7. KÖPRÜSÜZ GÜÇ KATSAYISI DÜZELTİM DEVRESİNİN TASARIMI	40
7.1. Devre Topolojisi ve Analizi.....	40
7.1.1. Giriş gerilimi pozitif iken($V_{in}>0$).....	41
7.1.2. Giriş gerilimi negatif iken($V_{in}<0$)	42
7.2. Giriş Sargı Endüktansının Hesaplanması.....	49
7.3. Çıkış Kondansatör Değerinin Hesaplanması	50
7.4. Kullanılan Mikroişlemci ve Özellikleri	51
7.4.1. DSP TMS320F2812 mikroişlemcinin özellikleri.....	51
7.4.2. CCS programlama arayüzü	53
7.4.3. DSP sistem başlangıç ayarları	54
7.4.4. DSP kayıtlıklarının kullanımı.....	63

Sayfa

7.4.5. Analog-sayısal dönüştürücü ayarları.....	64
7.5. Devre Elemanları ve Baskı Devre Çizimleri.....	66
7.5.1. Güç devresi.....	67
7.5.2. Besleme devresi	68
7.5.3. Kontrol ve örnekleme devresi	71
8. BENZETİM ÇALIŞMALARI	75
9. DENEYSEL ÇALIŞMALAR	83
10. SONUÇ VE ÖNERİLER	91
KAYNAKLAR	93
EKLER.....	97
EK-1	98
EK-2	99
EK-3	100
EK-4	101
EK-5	104
EK-6	106
EK-7	107
EK-8	109
EK-9	110
EK-10	111
EK-11	113
ÖZGEÇMİŞ	114

ÇİZELGELERİN LİSTESİ

Çizelge	Sayfa
Çizelge 2.1. IEEE 519-1992 standardı limit değerleri	8
Çizelge 2.2. IEC 61000-3-2 Sınıf-A akım harmonik standartları	8
Çizelge 2.3. IEC 61000-3-2 Sınıf-B akım harmonik standartları	8
Çizelge 2.4. IEC 61000-3-2 Sınıf-C akım harmonik standartları	9
Çizelge 2.5. IEC 61000-3-2 Sınıf-D akım harmonik standartları	9
Çizelge 2.6. Çıkış gücü 600 W için IEC 61000-3-2 akım harmonik standartları ..	10
Çizelge 4.1. Paralel ve seri aktif süzgeçlerin karşılaştırılması	27
Çizelge 6.1. Kontrol tekniklerinin karşılaştırılması	39
Çizelge 7.1. TMS320F2812 DSP pin bağlantıları	44
Çizelge 7.2. Uyarlanır sayısal FIR süzgeç algoritması	48
Çizelge 8.1. IEC 61000-2-2 gerilim harmonik standart limit değerleri	76
Çizelge 8.2. Benzetim ve deneysel çalışmalarda kullanılan parametreler	77
Çizelge 8.3. EN 61000 3-2 akım harmonikleri limiti	80
Çizelge 9.1. Devrede güç değişiminden elde edilen değerler	90

ŞEKİLLERİN LİSTESİ

Şekil	Sayfa
Şekil 2.1. IEEE 519-1992 standardının temelini oluşturan bağlantı şekli	7
Şekil 2.2. IEC 61000 3-2 harmonik standardı algoritması.....	10
Şekil 3.1. Doğrusal olmayan bir yükün sebep olduğu harmonik bozulma durumu.	11
Şekil 4.1. Seri pasif süzgeç örneği	21
Şekil 4.2. Paralel pasif süzgeç örneği	22
Şekil 4.3. Seri aktif süzgeç örneği.....	24
Şekil 4.4. Paralel aktif süzgeç örneği	25
Şekil 4.5. Hibrit aktif süzgeç örneği	28
Şekil 5.1. Devre Durumları (I_L sürekli olduğu kabul edilirse) a) Anahtar açık (<i>on</i>) b) Anahtar kapalı (<i>off</i>)	30
Şekil 5.2. Devrenin süreksiz iletim durumu.....	31
Şekil 6.1. Tepe akım kontrol tekniği blok gösterimi ve giriş akımı dalga şekli	33
Şekil 6.2. Sınır akım kontrol tekniği blok gösterimi ve giriş akımı dalga şekli	34
Şekil 6.3. Histeresiz akım kontrol tekniği blok gösterimi ve giriş akımı dalga şekli	35
Şekil 6.4. Ortalama akım kontrol tekniği blok gösterimi ve giriş akımı Dalga şekli	37
Şekil 6.5. Benzetim sonuçlarından elde edilen ortalama akım kontrol tekniğinin akım ve gerilim dalga şekilleri (THD=3.27%, PF=0.995, $P_0=600W$)	38
Şekil 6.6. Benzetim sonuçlarından elde edilen tepe akım kontrol tekniğinin akım ve gerilim dalga şekilleri (THD=3.68%, PF=0.994, $P_0=600W$)	38
Şekil 6.7. Benzetim sonuçlarından elde edilen histeresiz akım kontrol tekniğinin akım ve gerilim dalga şekilleri (THD=3.96%, PF=0.993, $P_0=600W$)	39
Şekil 6.8. Benzetim sonuçlarından elde edilen sınır akım kontrol tekniğinin akım ve gerilim dalga şekilleri (THD=5.78%, PF=0.990, $P_0=600W$)	39

Şekil	Sayfa
Şekil 7.1. Köprüsüz güç katsayısı düzeltim devresi görünümü	40
Şekil 7.2. Giriş gerilimi pozitifken devrenin eşdeğer durumları.....	41
Şekil 7.3. Giriş gerilimi negatifken devrenin eşdeğer durumları	42
Şekil 7.4. Önerilen kontrol yönteminin blok gösterimi ve köprüsüz PFC devresi .	43
Şekil 7.5. Önerilen kontrol yönteminin blok diyagramı	45
Şekil 7.6. Uyarlanır sayısal FIR süzgecin basitleştirilmiş blok diyagramı, (b) Sayısal FIR süzgecin zamana bağlı katsayıları	46
Şekil 7.7. TMS320F2812 DSP blok şeması.....	52
Şekil 7.8. Code Composer Studio programının arayüz görünümü	53
Şekil 7.9. TMS320F2812 işlemcisinin ADC yapısı.....	65
Şekil 7.10. Önerilen kontrol yönteminde güç devresine ait devre çizimi.....	67
Şekil 7.11. Besleme devresi içinde yer alan +5 V çıkış veren devre çizimi	69
Şekil 7.12. Besleme devresi içinde yer alan +18 V çıkış veren devre çizimi	69
Şekil 7.13. Besleme devresi içinde yer alan +15/-15 V çıkış veren devre çizimi...	70
Şekil 7.14. Besleme devresi içinde yer alan +2.5 V çıkış veren devre çizimi	70
Şekil 7.15. Gerilim örnekleme devresi ve LV 25-P bağlantıları.....	72
Şekil 7.16. Akım örnekleme devresi ve LTS 25-NP bağlantıları	72
Şekil 7.17. Koruma devrelerinden yumuşak başlatma devresi	73
Şekil 7.18. Akım ve gerilim koruma devresi	73
Şekil 7.19. PWM sürücü ve yalıtım devresi	73
Şekil 8.1. Önerilen kontrol yöntemi benzetim çalışması görünümü.....	76
Şekil 8.2. Güç katsayısı düzeltimi yapılmadan çıkış gerilimi kontrolü ile elde edilen dalga şekilleri ve akım harmonik bileşenleri analizi.....	78

Şekil	Sayfa
Şekil 8.3. Önerilen ve klasik kontrol tekniği kullanılarak elde edilen sinyaller a) Klasik kontrol tekniği, b) Önerilen kontrol tekniği	78
Şekil 8.4. a- Klasik sistemin giriş akımının harmonik bileşenleri analizi b- Önerilen sistemin giriş akımının harmonik bileşenleri analizi	79
Şekil 8.5. Çıkış gerilimi, giriş gerilimi ve giriş akımı dalga şekilleri (600W' tan 300W'a ve 300W'tan 600W'a değişim).....	80
Şekil 8.6. Giriş gerilimi değişiminden elde edilen çıkış gerilimi, giriş akımı ve gerilimi	81
Şekil 8.7. Giriş akımı ve harmonikli giriş gerilimi (a) $f=48\text{Hz}$; (b) $f=52\text{Hz}$	82
Şekil 8.8. IEC 61000-3-2 akım limit değerleri ile benzetim sonuçlarının akım harmonikleri ile kıyaslanması	82
Şekil 9.1. Çıkış gerilimi kontrolü deney sonuçları; a) Giriş gerilimi ve giriş akımı sinyalleri, b) Giriş gerilimi harmonik analizi.....	84
Şekil 9.2. Çıkış gerilimi kontrolü yapılarak elde edilen sinyaller, güç katsayısı ve THD değerleri.....	85
Şekil 9.3. Önerilen ve klasik kontrol tekniği kullanılarak elde edilen sinyaller a) Klasik kontrol tekniği, b) Önerilen kontrol tekniği	85
Şekil 9.4. Giriş akımı ve harmonikli giriş gerilimi değişimi dalga şekilleri.....	86
Şekil 9.5. Çıkış gücünün tam ve yarım yük çalışma durumunda çıkış gerilimi tepkisi; a) 600W'tan 300W'a, b) 300W'tan 600W'a.....	87
Şekil 9.6. Giriş akımı ve harmonikli giriş gerilimi (a) $f=48\text{Hz}$; (b) $f=52\text{Hz}$	87
Şekil 9.7. Sinüzoidal PWM sinyali ve giriş akım dalga şekli	88
Şekil 9.8. IEC 61000-3-2 akım limit değerleri ile deney sonuçlarının akım harmonikleri ile kıyaslanması	88
Şekil 9.9. Devrenin farklı güç değerlerinde giriş gerilimi giriş akımı ve güç değerleri ekran görüntümleri.....	89

RESİMLERİN LİSTESİ

Resim	Sayfa
Resim 7.1. eZdsp F2812 kartının üstten görünümü	52
Resim 7.2. Güç devresine ait baskı devre plaket görüntüsü	67
Resim 7.3. Güç devresine ait devre görüntüsü.....	68
Resim 7.4. Besleme devresine ait devre plaket görünümü	71
Resim 7.5. Besleme devresine (5V, 18V, +15V, -15V, 2.5V) ait devre görünümü	71
Resim 7.6. Kontrol ve arayüz devresine ait baskı devre plaket görüntüsü	74
Resim 7.7. Kontrol ve arayüz devresine ait görünüm.....	74
Resim 9.1. Önerilen köprüsüz güç katsayısı düzeltim devresi deney düzeneği	83

SİMGELER VE KISALTMALAR

Bu çalışmada kullanılmış bazı simgeler ve kısaltmalar, açıklamaları ile birlikte aşağıda sunulmuştur.

Simgeler	Açıklama
A	Amper
AC	Alternatif akım
C₀	Kondansatör
D	Görev çarpanı
DC	Doğru akım
f	Şebeke frekansı
f_{sw}	Anahtarlama frekansı
Hz	Hertz
i_L	Bobin akımı
i_{ref}	Referans akımı
L	Bobin
N	Sarım sayısı
P	Aktif güç
Q	Reaktif güç
R	Direnç
R_L	Yük
S	Görünür güç
S_{1,2}	Anahtarlar
T_s	Anahtarlama periyodu
X_L	Endüktif reaktans
V	Gerilim
V_{in}	Şebeke gerilimi
V₀	Çıkış gerilimi
V_{ref}	Referans gerilimi

Kısaltmalar	Açıklama
ACC	Ortalama akım kontrolü (Average Current Control)
BCC	Sınır akım kontrolü (Boundary Current Control)
CCM	Sürekli iletim modu (Continuous Conduction Mode)
DCM	Süreksiz iletim modu (Discontinuous Conduction Mode)
DSP	Sayısal sinyal işlemcisi (Digital Signal Processor)
G_{cea}	Akım kazancı
G_{vea}	Gerilim kazancı
HCC	Histeresiz akım kontrolü (Hysteresis Current Control)
IC	Tüm devre (Integrated Circuit)
IEC	Uluslar arası elektroteknik komisyonu
IGBT	Yalıtılmış kapılı iki kutuplu transistör (Insulated Gate Bipolar Transistor)
LPF	Alçak geçirgen süzgeç (Low pass Filter)
PCC	Tepe akım kontrolü (Peak Current Control)
PF	Güç katsayısı (Power Factor)
PFC	Güç katsayısı düzeltimi (Power Factor Correction)
PWM	Darbe genişlik modülasyonu (Pulse Width Modulation)
THD	Toplam harmonik bozulum (Total Harmonic Distortion)
TÜBİTAK	Türkiye Bilimsel ve Teknolojik Araştırma Kurumu

1. GİRİŞ

Günümüzde elektrik enerjisine olan talebin hızla artması, elektrik alıcılarının çok çeşitlilik göstermesi, doğrusal olmayan yarı iletken güç elemanlarının sık kullanılması şebekeden doğrusal olmayan akımların çekilmesine, dolayısıyla harmoniklerin üretilmesine yol açmaktadır. Teknolojinin hızla gelişmesi ve değişmesi sonucunda ortaya çıkan bu yeni devre ve kontrol teknikleri nedeniyle istenmeyen harmonik akım ve gerilimlerinin oluşması kaçınılmaz hale gelmiştir. Şebekenin uzak kesimlerinde veya çok yüksek derecede reaktif güç kullanılan bir hattın sonundaki kullanıcıya istenilen saflıkta harmoniksiz şebeke geriliminin gelmesi beklenmemektedir.

Güç sistemlerinde elektrik enerjisinin verimliliğini artırmak, harmonik akımları yok etmek amacıyla pasif ve aktif devreler kullanılmaktadır. Pasif devrelerin kullanımı basit olmasına rağmen, çok yer kaplamaları, sabit bir kompanzasyon imkanı sunmaları, performanslarının şebeke parametrelerine bağlı olması ve en önemlisi şebeke ve/veya yük ile rezonans devreleri oluşturmaları nedeniyle pek tercih edilmezler. Bu nedenle, esnek, dinamik ve ayarlanabilir aktif devrelerin kullanımı daha çok tercih edilmektedir. Böylece pasif devrelerde yaşanan birçok sorun ortadan kalkmaktadır [1-5].

Elektrik tesislerinin işletme araçları olan transformatörler, motorlar, kaynak makineleri, anahtarlama elemanları çektikleri aktif güç yanında önemli miktarda reaktif güç çekerler. Çekilen reaktif güç kontrolsüz ve başıboş bırakıldığında, güç katsayısı o kadar düşer ki bu da dağıtım tesislerini aktif güç bakımından normal kapasitenin altında çalışmak zorunda bırakabilir. Bu suretle ekonomik olmayan bir işletme meydana geldiği gibi, enerji sıkıntısı da kendini gösterir.

Harmonik akımların aktığı devrelerde ilave edilen kapasite değerinin artırılması ile güç katsayısının artırılması her zaman mümkün olmamaktadır. Bu sebeple böyle durumlarda aktif devreler kullanılır. Genel olarak kullanılan güç katsayısı düzeltme devrelerinin amacı, giriş akımını rezistif yüklerde olduğu gibi mümkün olduğunca

giriş gerilimine benzetmektir. Bunun için anahtarlama teknikleri kullanılır. Aktif yöntemde, güç katsayısı farklı topolojiler kullanılarak düzeltiler. Bu topolojiler arasında en popüler olanı yükselten dönüştürücü tipidir. Fakat yükselten tipi devre topolojisinde köprü doğrultucu kullanılması, akım geçiş yönünde kullanılan yarı iletken eleman fazlalığından dolayı genellikle tercih edilmemektedir. Bu devre topolojisi yerine köprü doğrultucuyu ortadan kaldıran köprüsüz güç katsayısı düzeltim devresi kullanılmaktadır [6-10].

Klasik güç katsayısı düzeltim tekniklerinde örnek olarak alınan giriş geriliminin referans olarak gösterilmesi ve bu referans olarak kullanılan gerilimin ideal olarak kabul edilmesi her zaman mümkün olmamaktadır. Şebekenin uzak kesimlerinde veya çok yüksek derecede reaktif güç kullanılan bir hattın sonundaki kullanıcıya her zaman ideal gerilim verilememektedir. Bu da şebeke geriliminden kaynaklanacak akım harmoniklerinin ortaya çıkmasına neden olmaktadır [11-13]. Bu olumsuz durumu ortadan kaldırmak için, örnek alınan giriş geriliminin sadece sıfır geçiş noktaları tespit edilmektedir. Böylece istenilen sıfır geçişlerde sinüzoidal dalga üretilerek referans giriş gerilimi elde edilmiş olmaktadır. Giriş akımından, çıkış geriliminden ve giriş gerilimi sıfır geçiş noktalarından alınan örneklemeler ile istenilen güç katsayısı düzgün bir şekilde ve güvenli olarak elde edilmektedir. Bu çalışmada ileri besleme (feed-forward) işleminin gerçekleştirilmesi için giriş geriliminin tepe değeri sayısal sinyal işlemcisi vasıtasıyla hesaplanmakta ve kontrol işlemlerinde kullanılmaktadır. Böylece giriş gerilimde oluşabilecek değişikliklerde devrenin güç değerinin ve tepkisinin kontrolünde daha da iyileştirilmesi sağlanmaktadır [14, 15]. Ayrıca kontrol işlemi gerçekleştirilen devrede giriş geriliminden kaynaklanan harmonikler çıkış gerilimine de yansımaktadır. Bu olumsuz durumu ortadan kaldırmak, sistemin çıkış gerilim tepkisini artırmak için kontrol birimine uyarlanır sayısal FIR süzgeç tasarlanmıştır.

Geleneksel sistemlerde giriş gerilimindeki harmonikler giriş akımına da etki edeceği için sisteme istenmeyen harmonikler verilecektir. Bu nedenden dolayı istenmeyen güç kayıpları ortaya çıkacaktır. Bu kapsamda elektrik şebekesindeki yüklerin çektikleri akımların şebeke frekansında, saf sinüs dalgasında ve ilgili IEC harmonik

standartlarında belirtilen limit değerlerde olması gerekmektedir. Ancak birçok sistemde kullanılan güç elektroniği devreleri veya lineer olmayan yükler nedeniyle bu şart tam olarak sağlanamamaktadır.

Bu çalışmada, doğrusal olmayan AA/DA dönüştürücülerin şebekeden çektikleri akım harmoniklerinin yok edilmesi (IEC 61000-2-2 ve IEC 61000-3-2 standartlarında tanımlanan limit değerleri dikkate alınarak), kaynak gerilimindeki dengesizliklerinden kontrolörün etkilenmemesi, harmonik ve frekans değişimlerinde sistemden çekilecek akımın sinüs olması amaçlanmıştır [20, 21]. Bu yaklaşımda, köprüsüz güç katsayısı düzeltim devresi seçilmiş ve bu devrenin benzetim ve donanımsal gereksinimleri belirlenerek tasarımı gerçekleştirilmiştir. Önerilen sistem ve kontrol tekniği birçok endüstriyel alanda dağıtım hattındaki gerilim kalitesindeki bozulmalardan (harmonik, dengesizlik, yükselme, alçalma vb.) kaynaklanan akım harmoniklerini azaltmakta ve güç katsayısı düzeltimini sağlamaktadır. Bu amaçla; özellikle doğrusal olmayan yüklerin ürettiği harmonikler, yarı iletken teknolojilerinden kaynaklanan harmonikli sinyaller ve şebeke gerilimi dengesizliklerinin oluşturduğu akım harmoniklerinin yok edilmesi için kullanılan köprüsüz güç katsayısı düzeltim devresinin sistemin en kötü durumlardaki tepkisi ve standart limit değerleri test edilmiştir. Benzetim ve deneysel çalışmalar kapsamında ortaya çıkan sonuçlar önerilen kontrol tekniğinin sistemdeki güç katsayısını iyileştirdiği ve mevcut toplam akım harmonik bozulmasını büyük ölçüde düşürdüğünü ortaya koymaktadır.

Birinci bölümde genel giriş, amaç ve katkısı aktarılan bu tez dokuz bölümden oluşmaktadır. İkinci bölümde, güç kalite ölçütleri ve standartları verilmiştir. Güç katsayısı ile ilgi tanımlamalar ve harmonik büyüklüklere ait kavramlar üçüncü bölümde aktırılmıştır. Dördüncü bölümde ise pasif ve aktif harmonik süzgeçleri ve aralarındaki farklar incelenmiştir. Beşinci bölümde bobin akımının sürekli ve süreksiz iletim durumları incelenmiştir. Güç katsayısı düzeltim devrelerinde kullanılan kontrol teknikleri ve aralarındaki farklar altıncı bölümde verilmiştir. Yedinci bölümde önerilen devrenin tasarımı ve analizi gerçekleştirilmiştir. Sırasıyla sekizinci ve dokuzuncu bölümlerde benzetim ve deneysel çalışmalar ayrıntılı olarak verilerek son bölümde sonuç ve öneriler aktarılmıştır.

2. ELEKTRİK GÜÇ SİSTEMLERİNDE KALİTE

Vazgeçilmez bir enerji kaynağı olan elektrik enerjisinin üretilmesi, iletilmesi ve dağıtılması büyük önem arz etmektedir. Bunu gerçekleştirirken de kesintisiz, ucuz ve kaliteli bir hizmetin son kullanıcılara sunulması gerekmektedir. Ancak bu tür elektrik enerjisi pratikte bir takım çalışmalarla sağlanabilir. Güç sistemine bağlanan bazı elemanlar ve bunların yol açtığı olaylar sebebiyle giriş geriliminin sinüzoidal dalga şeklinde sapmalar olabilmektedir. Tam sinüzoidalden sapma, genellikle harmonik adı verilen bileşenlerin ortaya çıkması ile ifade edilir ve buna sebep olan etkenlerin başında ise manyetik ve elektrik devrelerindeki lineer olmayan durumlar gelmektedir [16].

Kaliteli elektrik enerjisi, şebekenin tanımlanan bir noktasında, gerilimin genlik ve frekansının anma değerlerini koruması ve gerilim dalga şeklinin sinüs biçimde bulunması şeklinde tanımlanır. Bu tanımın tersi olarak, gerilimin genliğinin değişmesi, kesintiler, gerilim darbeleri, fliker, dalga şeklinin sinüsten uzaklaşması, frekans değişimleri, üç faz dengesizlikleri ve enerji kalitesizliği olarak verilebilir. Enerji kalitesi çoğunlukla yük tarafından bozulur. Akım-gerilim karakteristiği doğrusal olmayan yükler şebekeden sinüs olmayan akımlar çeker ve bu akımlar şebekede sinüs olmayan gerilim düşümleri oluşturarak besleme noktasındaki gerilimin dalga şeklini bozarlar [17].

2.1. Güç Sistemlerinde Bozulmalar

Elektrik güç sistemlerinde enerji kalitesi tanımı, şebekenin gerilim ve frekansındaki değişimler ile şebekeden çekilen akımdaki dalga şekli bozukluklarının belirtilmesi amacıyla kullanılır. Elektrikli cihazların birçoğu şebekedeki gerilim ve frekans değişmelerine karşı hassas değildir. Bununla birlikte, son yıllarda yaygın olarak kullanılmaya başlayan elektronik devreler tarafından kontrol edilen cihazlar enerji kalitesine karşı son derece duyarlıdır. Bu kontrol devrelerinden bazıları, AC/DC sürücüler, anahtarlama güç kaynakları gibi enerji dönüştürmede kullanılan devreler ile kontrol devreleri olarak kullanılan bilgisayarlar ile programlanabilir işlemcilerdir.

Bu devreler şebekedeki bozucu etkilerden önemli ölçüde etkilenmektedirler. Bu etkilenme sonucu elektronik devreler ile kontrol edilen cihazlar veya endüstriyel tesisler hatalı çalışabilir ve hatta devre dışı kalabilir. Bu nedenle hızlı bir şekilde gelişen sanayi tesisleri ile elektrikli cihazların düzenli olarak çalışabilmesi için gerek tüketiciler gerekse şebeke açısından enerji kalitesi konusunda bazı sınırlandırmaların yapılması gerekir [18].

Elektrostatik boşalma olayları, elektromagnetik dalgalar ve işletme sırasında ortaya çıkan hatalar sonucu oluşan bozucu etkiler büyük çoğunlukla tüketici tarafından kaynaklanmaktadır. Ayrıca, aşırı sıcaklık yükselmesi, istenmeyen titreşimler ve iletken bağlantılarındaki gevşeklikler gibi mekanik veya elektriksel hatalar sonucu da bozucu etkiler oluşmaktadır. Elektrik sistemlerinde meydana gelen bozulmalar şu şekilde sıralanabilir:

Kesinti (Outage): En az bir yarım dalga boyu süresince gerilimin sıfır değerini almasıdır. Nedeni şebeke arızalarıdır.

Gerilim Darbesi (Voltage impulse): 50V ve 5kV genlikli, 0.5 ile 2ms sürelidir. Nedeni, yük ve şebeke açma kapamaları, kontaklar arasındaki ark ve yıldırımdır.

Harmonik: Gerilim ve akım dalga biçiminin ideal sinüsten uzaklaşmasıdır. Nedeni; güç elektroniği devreleri, elektro-mekanik makinelerde doyma ve ark ilkesiyle çalışan cihazlardır.

Çentik (Notches): Şebeke geriliminin bir tam dalgasında doğrultucu darbe sayısı kadar tekrarlanan çökmelerdir. Nedeni doğrultucuları besleyen transformatör ve hat endüktansının anahtarlarının aktarımını geciktirmesidir.

Frekans Değişimi: Frekansın anma değerinden sapmasıdır. Nedeni elektrik şebekesi ve generatörlerin ayar düzeneklerinin yetersizliğidir.

Gerilim Düşmesi (Voltage Sag): Gerilimin bir tam dalgadan daha uzun bir süre

%80'den daha düşük bir değere düşmesidir. Nedeni şebeke yetersizliği, aşırı yüklenme, büyük motorların yol alması ve kısa devreleridir.

Gerilim Yükselmesi (Voltage swell): Gerilimin bir tam dalgadan daha uzun bir süre %110'dan daha büyük bir değere çıkmasıdır. Nedeni yük azalması ve şebekedeki ayar zayıflığıdır.

Fliker: Gerilimin periyodik olarak 6-7 tam dalga süresince (8-9 Hz) azalması ve yükselmesidir. Nedeni ark fırını gibi dalgalı aşırı yüklerdir.

Elektromanyetik Girişim (EMI): Genliği 10V ile 100V, frekansı 10kHz ile 1GHz olan küçük enerjili bozucu bir dalgadır. Nedenleri; anahtarlama güç kaynakları, motor kontrol devreleri, telsiz yayınları ve güç hatları üzerinden yapılan haberleşmedir.

Doğru Gerilim Bileşeni: Alternatif gerilimin, pozitif yarım dalga ve negatif yarım dalga alanlarının birbirine eşit olmamasıdır.

Elektriksel Gürültü (Noise): Elektrik dalgası üzerinde geçici olarak yürüyen, hızlı transientlerin sebep olduğu bir bozulma türüdür. Faz iletkeni, nötr iletkeni veya sinyal hatlarında ortaya çıkabilir [19].

2.2. Güç Kalite Ölçütleri ve Standartları

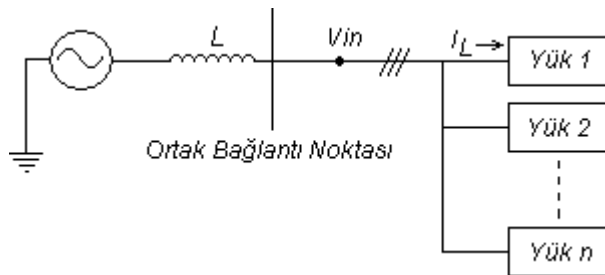
Uluslararası *IEC* ve *IEEE* standartları içinde kabul edilen harmonik bozulma değerleri belirli çerçevelerde ve limit değerlerinde oluşturulmuştur. Bu limit değerlerinin üzerinde bulunan harmonik oranlarında, elektrik sistemleri için tehlikeli ve büyük maddi zararlar oluşturabilecek problemler meydana gelebilir.

Elektrik Güç kalitesinin bozulması ile ilgili akım ve gerilim *IEC* ve *IEEE* standartları aşağıda belirtilmiştir:

1. *IEC 61000-3-2*: Elektromanyetik uyumluluk (EMC) - Kısım 3. Sınırlar, Bölüm 2: Harmonik akım emisyon sınırları (Faz başına 16 A' den küçük cihazlar).
2. *IEC 61000-2-2*: Elektromanyetik uyumluluk (EMC) - Kısım 2: Düşük frekanslı iletken dağıtımları ve düşükgerilim sistemleri işaretlemelerde uyumluluk seviyeleri [20].
3. *IEEE 519-1992*: Elektrik güç sistemlerindeki harmonik kontrol için tavsiye edilen uygulama ve gereksinimler (IEEE harmonik akım standardı) [43]

IEEE tarafında geliştirilen *IEEE 519-1992* standardı herhangi bir cihaz gereksinimine göre değil de, Şekil 2.1'de gösterildiği gibi, kullanıcının şebekeye bağlandığı ortak bağlantı noktasına göre üretilen harmonik akımları düzenler. Bu standart genellikle faz başına $110V_{rms}$ etkin şebeke gerilimini kullanan ülkelerde uygulanır. *IEEE 519-1992* standardının ortak bağlantı noktasının kısa devre akımı ve yükün maksimum akımının temel bileşenine bağlı olarak getirdiği sınırlamalar Çizelge 2.1' de aktarılmıştır. Çizelge 2.1' de aktarılan I_{sc} ortak bağlantı noktasının çekilebilecek kısa devre akımını ve I_L ise şebeke tarafından yükün maksimum akımını ifade eder.

Daha önce açıklandığı gibi, bu standardın temel aldığı değer *THD* değil *TDD* (Total Demand Distortion) dir. *TDD* hesaplanırken yükün maksimum akımı dikkate alındığından, bir cihazın *TDD* değeri nominal güç değerinde *THD*' ye eşittir. Fakat bir cihaz düşük güç değerlerinde çalıştırıldığında, *THD* değeri yükselirken *TDD* değeri düşer.



Şekil 2.1. IEEE 519-1992 standardının temelini oluşturan bağlantı şekli

Çizelge 2.1. IEEE 519-1992 standardı limit değerleri

I_{SC}/I_L	$n < 11$	$11 \leq n < 17$	$17 \leq n < 23$	$23 \leq n < 35$	$35 \leq n$	TDD(%)
<20	4,0	2,0	1,5	0,6	0,3	5,0
20<50	7,0	3,5	2,5	1,0	0,5	8,0
50<100	10,0	4,5	4,0	1,5	0,7	12,0
100<1000	12,0	5,5	5,0	2,0	1,0	15,0
1000>	15,0	7,0	6,0	2,5	1,4	20,0

Çizelge 2.2. IEC 61000-3-2 Sınıf-A akım harmonik standartları

Harmonikler [n]	Müsaade Edilebilir Harmonik Akımı [A]
Tek Harmonikler	
3	2,3
5	1,14
7	0,77
9	0,4
11	0,33
13	0,21
$15 \leq n \leq 39$	$9,15 \times (15/n)$
Çift Harmonikler	
2	1,08
4	0,43
6	0,30
$8 \leq n \leq 40$	$0,23 \times (8/n)$

Çizelge 2.3. IEC 61000-3-2 Sınıf-B akım harmonik standartları

Harmonikler [n]	Müsaade Edilebilir Harmonik Akımı [A]
Tek Harmonikler	
3	3,45
5	1,71
7	1,155
9	0,60
11	0,495
13	0,315
$15 \leq n \leq 39$	$0,225 \times (15/n)$
Çift Harmonikler	
2	1,62
4	0,645
6	0,45
$8 \leq n \leq 40$	$0,345 \times (8/n)$

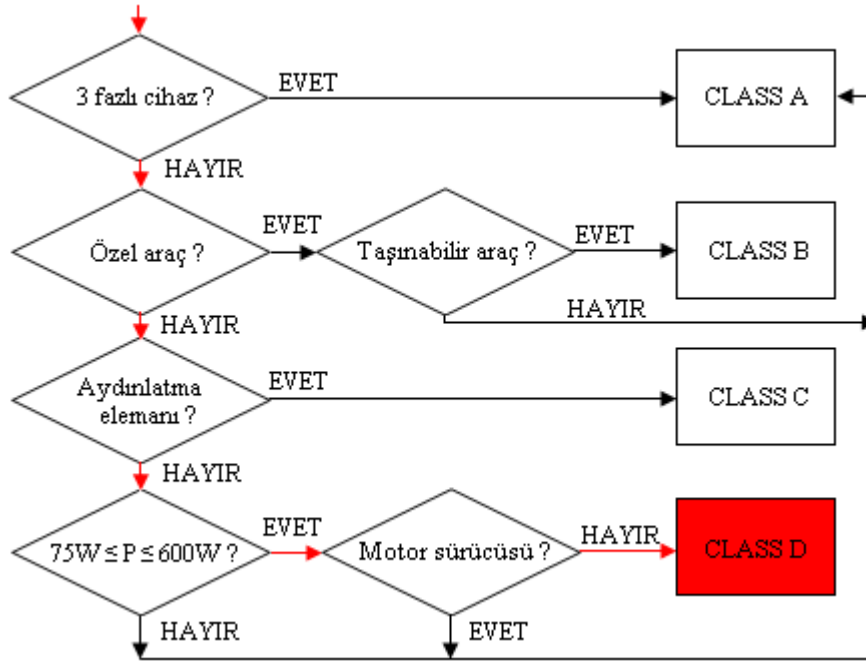
Çizelge 2.4. IEC 61000-3-2 Sınıf-C akım harmonik standartları

Harmonikler [n]	Müsaade Edilebilir Harmonik Akımı [Temel bileşenin %]
2	2
3	$30\lambda^*$
5	10
7	7
9	5
$11 \leq n \leq 39$	3
λ^* : Devrenin güç katsayısı	

Çizelge 2.5. IEC 61000-3-2 Sınıf-D akım harmonik standartları

Harmonikler [n]	Maksimum Müsaade Edilebilir Harmonik Akımı [mA/W]	Maksimum Müsaade Edilebilir Harmonik Akımı [A]
3	3,4	2,30
5	1,9	1,14
7	1,0	0,77
9	0,5	0,40
11	0,35	0,33
$13 \leq n \leq 39$	$3,85/n$	$3,85/n$

Önerilen sistemin *IEC* standartlarına (IEC 61000-3-2) göre hangi sınıfta olduğunun belirlenmesi Şekil 2.2’de gösterilmektedir. Şekilden de anlaşılacağı üzere sistem D-Sınıfı yapısına girmektedir [21, 22].



Şekil 2.2. IEC 61000 3-2 harmonik standardı algoritması

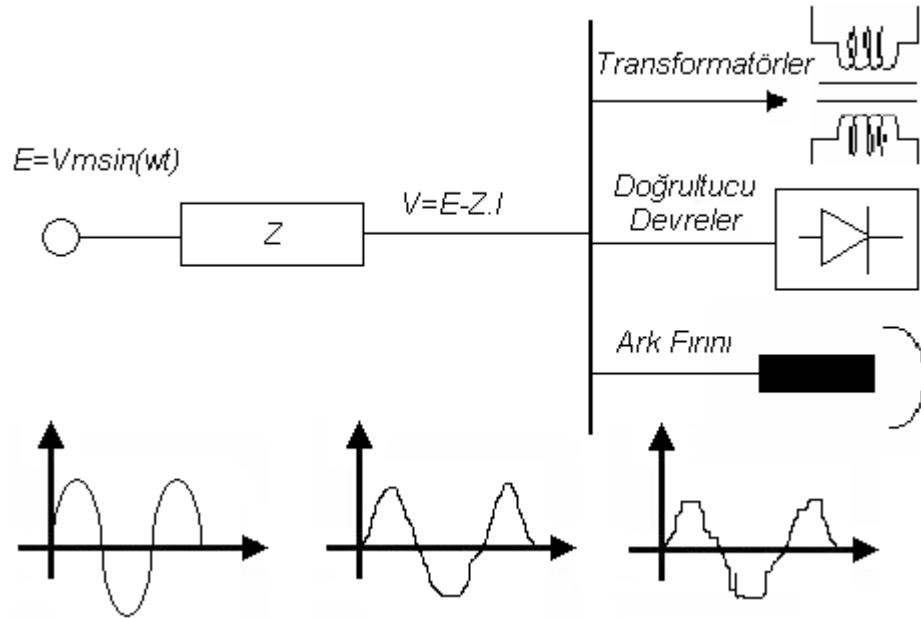
IEC61000 3-2 standartlarına göre akım harmonikleri sınır değerleri çıkış gücü 600 W devre için hesaplanarak Çizelge 2.6’te verilmektedir.

Çizelge 2.6. Çıkış gücü 600 W için IEC 61000-3-2 akım harmonik standartları

Harmonikler (n)	SINIF D (mA/W)	Müsaade Edilebilir Harmonik Akımı (A)	P=600W için müsaade edilebilir Akım (A)
3	3,40	2,30	2,040
5	1,90	1,14	1,140
7	1,00	0,77	0,600
9	0,50	0,40	0,300
11	0,35	0,33	0,210
13	3,85/13	2,25/13	0,177
$15 \leq n \leq 39$	$3,85/n$	$2,25/n$	

3. GÜÇ KATSAYISI ve HARMONİKLERİN TANIMI

Yarı iletken elemanların yapısı gereği ve sanayide kullanılan bazı doğrusal olmayan yüklerin (transformatör, ark fırınları vb.) etkisiyle; akım ve gerilim dalga biçimleri, periyodik olmakla birlikte sinüsoidal dalga ile frekans ve genliği farklı diğer sinüzoidal dalgaların toplamından meydana gelmektedir. Temel dalga dışındaki sinüzoidal dalgalara harmonik denir. Şekil 3.1’de doğrusal olmayan yüklerden kaynaklanan gerilim bozulumu gösterilmektedir. Giriş gerilimi her zaman son kullanıcıya ideal sinüs formunda gelememektedir.



Şekil 3.1. Doğrusal olmayan bir yükün sebep olduğu harmonik bozulma durumu

Sistemde meydana gelen harmoniklerin oluşma sebepleri ise aşağıda sıralanabilir;

- Manyetik devrelerde doyma.
- Güç kontrol elemanları.
- Doğrusal olmayan yükler.
- Doyma bölgesine çalışan transformatör mıknatıslanma akımları.
- İndüksiyon ısıtma.
- Yarı iletken kontrollü cihazlar.
- Tristörlü dinamik kompanzasyon.

- Deşarj lambaları.
- Kesintisiz güç kaynakları.
- Bilgisayarlar.
- Gaz deşarjlı lambalar ve elektronik balastlar.
- Akü şarj sistemleri.
- Elektrik makinelerindeki dişlerin (olukların üst kısımları) ve olukların meydana getirdiği harmonikler.
- Çıkık kutuplu senkron makinelerde hava aralığındaki relüktans değişiminin oluşturduğu harmonikler.
- Senkron makinelerde ani yük değişimlerinin manyetik akı dalga şekillerindeki bozulmalar.
- Senkron makinelerinin hava aralığı döner alanının harmonikleri.
- Doyma bölgesinde çalışan transformatörlerin mıknatıslanma akımları.
- Şebekedeki nonlineer yükler; doğrultucular, eviriciler, kaynak makineleri, ark fırınları, gerilim regülatörleri, frekans çeviriciler.
- Motorun hız kontrol düzenleri.
- Doğru akım ile enerji nakli HVDC (Yüksek Gerilim Doğru Akım).
- Statik VAR (Volt Amper Reaktif) jeneratörleri.
- Olasılıkla elektrikli taşıtların yaygınlaşması ve bunların akü şarj devrelerinin etkileri.
- Enerji tasarrufu amacıyla kullanılan aygıt ve yöntemler (güç sistemlerindeki gerilimin sınırlandırılması için kullanılan paralel reaktörler ve seri kapasitörler)
- Güç elektroniği düzeneklerinin direkt frekans çevirici ile beslenmesi [23].

3.1. Harmoniklerin Giderilmesi

Sistem üzerine olumsuz etkisi görülen harmoniklerin yok edilmesi veya zararsız hale getirilmesi önemli bir ölçüttür. Bunun için bazı önlemler alınabilir:

- Zararlı genliğe sahip harmonik mertebeleri kesinlikle süzgeçler vasıtasıyla süzölmelidir.

- Elektrik enerjisinin üretimi sırasında harmonik gerilimi üretimine sebebiyet vermemek için gerekli önlemler alınmalıdır. (Generatör kutup tasarımının uygun yapılması gibi).
- Harmonik akımları üreten transformatör gibi elemanların demir çekirdek kesitlerinin yeterli büyüklükte seçilerek manyetik devresinde doyma meydana gelmesine engel olunmalıdır.
- Transformatörlerde uygun bağlantı şekilleri kullanılarak en çok zararlı etkisi görülen 3., 5. ve 7. harmonikler sisteme verilmeyebilir.
- Harmonik akımları talep eden çeviricilerin darbe sayıları artırılarak (mesela 6 yerine 12-30 gibi) bu olumsuz etkileri kısıtlanabilir.
- Harmonik değerlerine kısıtlamalar getirilmelidir. Belirli değerlerin üzerine çıkan harmonikli yüklerin kullanılmasına izin verilmemelidir.
- En çok harmonikli akım çeken alıcıların bulunduğu sanayi kesiminde yılın belirli zamanlarında periyodik olarak yapılacak harmonik ölçümlerle kontroller yapılmalıdır. İstenilen değerlerin dışına çıkan alıcılara müsaade edilmemelidir.
- Elektrik dağıtım şirketi tarafından sistemden harmonikli akım talep eden alıcılara özel fiyat uygulaması getirilmelidir. Böylelikle alıcılar harmonikleri önleyici tedbirleri almaya zorlanacaktır [24].

Harmoniklerin önlenmesi için alınabilecek tedbirlerin en önemlileri, tasarım sırasında alınabilecek önlemler ve her harmonik kaynağı için harmonik üretmemesi için alınabilecek tedbirlerdir. Harmonikleri önlemede en etkili yol aktif ve pasif harmonik süzgeçleri tasarlamaktır.

3.2. Harmonik Büyüklüklere Ait Tanımlar ve Kavramlar

Sinüsoidal olmayan büyüklüklerin güç sistemine olumsuz etkilerinin giderilmesi, güç kalitesinin iyileştirilmesi bakımından harmoniklerin analizi ve harmonik büyüklüklerin belirlenmesi gerekliliği vardır. Gelecekte enerji sisteminde harmonik problemlerinin daha da artacağı göz önüne alınarak, doğrusal olmayan yükler içeren tesisler daha kuruluş ve tasarım aşamasında, önceden tanımlanmış ve

standartlaştırılmış harmonik büyüklüklere göre incelenmelidir.

Genellikle güç sistemleri için tanımlanan elektriksel büyüklükler, sinüzoidal sürekli hal işletim sistemleri için tanımlanmıştır. Ancak, doğrusal olmayan elemanlardan dolayı harmonikler söz konusu olduğunda, bu elektrik büyüklüklerinin yeniden tanımlanmasına ihtiyaç vardır [25].

Yapılan çalışmaların hepsinde ana hedef her zaman gerilim ve akım harmonik bozulmalarının en aza indirilmesi ilkesi ön plandadır.

3.3. Sinüsoidal olmayan durumda elektriksel büyüklükler

Güç sisteminde harmonik bileşenleri bulunan, gerilim ve akımın ani değerleri Fourier Serisi ile aşağıdaki biçimde ifade edilebilir.

$$v(t) = \sum_{n=1}^{\infty} v_n(t) = \sum_{n=1}^{\infty} \sqrt{2}V_n \sin(n\omega_1 t + \theta_n) \quad (3.1)$$

$$i(t) = \sum_{n=1}^{\infty} i_n(t) = \sum_{n=1}^{\infty} \sqrt{2}I_n \sin(n\omega_1 t + \varphi_n) \quad (3.2)$$

Burada i_n ve v_n n. harmonik akımının ve geriliminin ani değerleri olup, DC terimler basitleştirme amacıyla ihmal edilmiştir. V_n ve I_n sırasıyla, n. harmonik mertebesi için gerilim ve akımın efektif değerleridir. ω_1 , ise temel frekansa (f_1) ait açısal frekanstır. θ_n ile φ_n ise sırasıyla n. harmonik içi gerilim ve akıma ait faz açısıdır. An gücü; $p(t) = v(t)i(t)$ olarak ifade edilir ve $p(t)$ 'nin T periyodunda aktif gücü aşağıdaki gibi ifade edebiliriz.

$$P = \frac{1}{T} \int_0^T p(t) dt \quad (3.3)$$

Besleme geriliminin sinüsoidal olmaması veya yükün doğrusal olmaması

durumunda sinüsoidal olmayan (harmonikli) akım ve gerilim meydana gelir. Farklı frekanslardaki akım ve gerilimlerin aktif güce katkısı yoktur. Örneğin; 3. harmonik gerilimiyle 5. harmonik akımının çarpımı [7]. Harmonikler tarafından üretilen aktif güç, genellikle temel aktif güce oranla çok küçüktür. Ortogonal özellikler uygulandığında, Eş. 3.4 ve Eş. 3.5'te verilen harmonikli gerilim ve akımın efektif değerleri sırasıyla:

$$\tilde{I} = \sqrt{\left[\frac{1}{T} \int_0^T i^2(t) dt \right]} \quad (3.4)$$

$$\tilde{V} = \sqrt{\left[\frac{1}{T} \int_0^T v^2(t) dt \right]} \quad (3.5)$$

Pratikte, harmonik bileşenler çoğunlukla sinüzoidal şebekeye bağlı doğrusal olmayan elemanlar sebebiyle meydana gelmektedir. Bu yaklaşıma göre akım ve gerilim büyüklükleri temel ve harmonik bileşenlere ayrılarak efektif gerilim ($\tilde{V}$), akım ($\tilde{I}$) bileşenleri Eş. 3.6 ve Eş. 3.7'de verilebilir:

$$\tilde{V}^2 = \tilde{V}_1^2 + \tilde{V}_H^2 \quad (3.6)$$

$$\tilde{I}^2 = \tilde{I}_1^2 + \tilde{I}_H^2 \quad (3.7)$$

Burada I indisi temel bileşeni, H indisi ise toplam harmonik bileşenleri ifade etmektedir. Bozulma gücü aktif olmayan bir güç olup sinüzoidal işaretli doğrusal devrelerde sıfırdır. Görünür gücün karesi Eş. 3.8'de verilebilir:

$$S^2 = (\tilde{V}_1 \tilde{I}_1)^2 + (\tilde{V}_1 \tilde{I}_H)^2 + (\tilde{V}_H \tilde{I}_1)^2 + (\tilde{V}_H \tilde{I}_H)^2 = S_1^2 + S_N^2 \quad (3.8)$$

$$S_1^2 = (\tilde{V}_1 \tilde{I}_1)^2 \quad (3.9)$$

$$S_N^2 = (\tilde{V}_1 \tilde{I}_H)^2 + (\tilde{V}_H \tilde{I}_1)^2 + (\tilde{V}_H \tilde{I}_H)^2 \quad (3.10)$$

S_N ifadesinde üç bileşen yer almaktadır. $V_1 I_H$ ifadesi giriş geriliminin temel bileşeninin efektif değeri ile efektif akım harmonik bileşeninin efektif değeri ile çarpımını vermektedir. Bu güç ifadesine akım bozulum gücü denilmektedir. $V_H I_1$ ifadesi giriş geriliminin harmonik bileşeninin efektif değeri ile akımın efektif temel bileşeninin çarpımı ile oluşmaktadır. Bu güç ifadesine gerilim bozulum gücü denilmektedir. $V_H I_H$ ifadesi giriş geriliminin harmonik bileşeninin efektif değeri ile akımın harmonik bileşeninin efektif değeri ile çarpımıdır. Bu güç ifadesine harmonik görünür gücü denilmektedir. Gerilim bozulmalarından kaynaklanan giriş akımına ait harmonikli bileşenlerin $(\tilde{V}_1 \tilde{I}_H)^2$ ve $(\tilde{V}_H \tilde{I}_1)^2$ büyük bir kısmı ortadan kalkmaktadır. Görünür güç bileşeni akım bozulum ve harmonik görünür güç değerlerinden bu şekilde arındırma yapılabilir.

3.4. Güç Katsayısı (PF) ve Toplam Harmonik Bozulum (THD)

Güç katsayısı kavramı, AC güç sisteminde çekilen akımın bir yük tarafından ne kadar verimlilikle kullanıldığını ölçmek için gerekir. Sinüzoidal veya sinüzoidal olmayan durumlarda ayırt etmeksizin toplam güç katsayısı Eş. 3.11'de verilmektedir:

$$PF = \frac{P}{S} = \frac{\frac{1}{T} \int_0^T v(t) i(t) dt}{\sqrt{\frac{1}{T} \int_0^T v(t)^2 dt} \sqrt{\frac{1}{T} \int_0^T i(t)^2 dt}} \quad (3.11)$$

Akım harmonik bileşenleri;

$$I_H = \sqrt{I_2^2 + I_3^2 + \dots + I_n^2} \quad (3.12)$$

I_H : Harmonik bileşenlerinin toplam RMS değeri,

I_n : n. harmoniğin RMS değeri, olarak verilebilir.

Toplam akım harmonik bozulumu aşağıda verilmektedir:

$$THD_I = \frac{\sqrt{I_2^2 + I_3^2 + \dots + I_n^2}}{I_1} = \frac{I_H}{I_1} \quad (3.13)$$

I_1 : Temel bileşeninin RMS değeri

Toplam akım harmonik bozulumunun % olarak ifadesi şu şekilde verilmektedir:

$$THD_I(\%) = \frac{I_H}{I_1} \cdot 100 \quad (3.14)$$

Gerilim harmonik bileşenleri;

$$V_H = \sqrt{V_2^2 + V_3^2 + \dots + V_n^2} \quad (3.15)$$

V_H : Harmonik bileşenlerinin toplam RMS değeri,

V_n : n. harmoniğin RMS değeri,

Toplam gerilim harmonik bozulumu aşağıda verilmektedir:

$$THD_V = \frac{\sqrt{V_2^2 + V_3^2 + \dots + V_n^2}}{V_1} = \frac{V_H}{V_1} \quad (3.16)$$

V_1 : Temel bileşeninin RMS değeri olarak verilmektedir.

Toplam gerilim harmonik bozulunun % olarak ifadesi şu şekilde verilmektedir:

$$THD_V(\%) = \frac{V_H}{V_1} \cdot 100 \quad (3.17)$$

Harmonik büyüklüklerin sınırlandırılmasını amaçlayan standartlarda çok yaygın olarak kullanılan toplam harmonik bozulum gerilim ve akım için sırasıyla;

$$THD_V = \frac{\sqrt{\sum_{n=2}^{\infty} V_n^2}}{V_1} \quad (3.18)$$

$$THD_I = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \quad (3.19)$$

Görüldüğü gibi THD ifadesi harmonikleri içeren periyodik dalga şeklinin, tam bir sinüs dalga şeklinden sapmasını tespit için kullanılır. Sadece temel frekanstan oluşan tam bir sinüs dalga için THD sıfırdır [26].

THD değeri bir cihazın herhangi bir güç değerinde çektiği akımın etkin değerine göre hesaplanırken, *IEEE 519-1992* standardının dikkate aldığı TDD değeri ise bir cihazın çektiği maksimum akımın temel bileşenine göre hesaplanır. Eş. 3.20 ile verilen TDD (Total Demand Distortion) Toplam Harmonik Talebi ifade eder.

$$TDD(\%) = 100 \times \sqrt{\frac{I_{rms}^2 - I_{1rms}^2}{I_{Lrms}^2}} \quad (3.20)$$

Eş. 3.20’de verilen I_{Lrms} bir cihazın (yükün) çekebildiği maksimum akımı ifade eder. Cihaz düşük güçlerde çalıştırılırsa bile, TDD değeri hesaplanırken cihazın nominal güçte çekebileceği maksimum akım dikkate alınır [43].

4. HARMONİK SÜZGEÇLER

Harmoniklerin oluşturduğu zararlı etkileri engelleyebilmek için tasarım sırasında alınabilecek tedbirler çoğu kez yeterli değildir. Tasarım sırasında alınabilecek tedbirlere ek olarak harmonik akımlarının şebekeye geçmesini engellemek de harmonikleri önlemenin bir diğer yöntemidir. Bunun için sisteme eklenmesi gereken ek devrelere gereksinim vardır.

Elektrik enerji sistemine yerleştirilen ve istenilen harmonik akımlarının süzülmesini sağlayan bu devrelere “Harmonik Süzgeç” denir [27]. Harmonik süzgeçlerinin amacı akım veya gerilimdeki harmonik derecelerinin etkilerini azaltmaktır. Pasif ve aktif süzgeç olarak iki çeşit harmonik süzgeç bulunmaktadır.

Harmonik süzgeçlerin genel amacı, bir veya daha fazla akım ve gerilim harmoniklerinin etkisini azaltmak veya yok etmektir. Bir süzgecin kullanılma nedenlerinin başında;

- Bir doğrultucudan beslenen yükün gerilim harmoniğini azaltmak,
- Bir çeviricinin çıkış dalga şeklindeki harmonikleri azaltmak,
- Şebekeye geri gönderilen istenmeyen harmonik bileşenleri önlemek,
- Elektromanyetik girişimlerini yok etme, vs. gelebilir.

Harmonik süzgeçlerinde amaç, sadece özel bir frekanstaki işaretin güç sistemine veya güç sistem elemanlarına girmesini önlemek olduğundan, seri süzgeçler kullanılır. Bu süzgeç ilgili frekanstaki işarete karşı büyük bir empedans gibi davranır. Fakat bu çözüm kaynakta ortaya çıkan harmoniklerin süzülmesi için çok kullanılan bir yöntem değildir. Kaynakta harmonikleri engellemek, bu cihazların çalışmasını engellemek anlamına gelecektir. Statik dönüştürücü gibi harmonik üreten cihazlarda düşük empedanslı paralel bir süzgeç yardımıyla harmoniklerin sisteme geçmesi engellenir.

Seri süzgeçler, tüm yük akımını taşımak zorundadırlar. Buna karşılık paralel süzgeçler, hangi anma değeri gerekiyorsa ona göre tasarlanabilirler. Ayrıca paralel süzgeçler daha ekonomiktirler. En önemli özellikleri de tasarımlarının kolay olmasıdır. Bu yüzden güç sistemlerinde harmonik frekanslı akımlara düşük empedanslı bir yol sağlayan paralel süzgeçler kullanılır. Tek tek veya birleştirilmiş seri veya paralel süzgeçler ile enerji sisteminin empedansına bakılmaksızın harmonik akım veya gerilimler en aza indirgenebilir; fakat bu yöntem, her frekans için ayrı bir süzgeç devresi gerektirmesi nedeni ile oldukça pahalıdır [28].

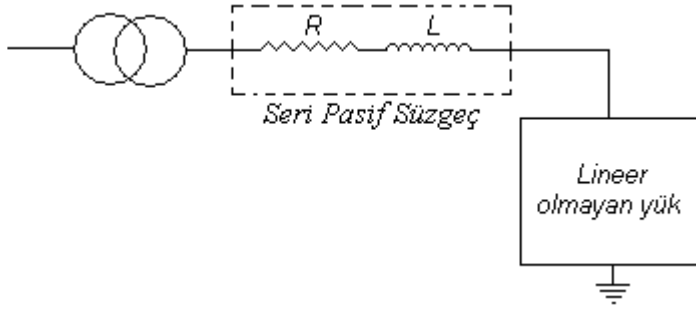
4.1. Pasif Süzgeçler

Pasif süzgeçler, kaynak ile alıcı arasına konulan ve temel frekans dışındaki bileşenleri yok eden seri veya paralel bağlı kondansatör (C), endüktans (L), direnç (R) devre elemanlarının bileşiminden oluşmaktadır. Bazı durumlarda omik direnç de ilave edilebilir. Pasif süzgeçlerde amaç, yok edilmek istenen harmonik bileşen frekansında rezonansa gelecek L ve C değerlerini belirlemektir. Her bir harmonik bileşen için onu rezonansa getirecek ayrı bir süzgeç kolu gereklidir.

4.1.1. Seri pasif süzgeçler

Seri süzgeçler adından da anlaşılacağı gibi, kaynak ile harmonik üreten eleman arasına seri olarak bağlanan endüktans (L) elemanından oluşmaktadır. Seri bağlanan bu empedans, $X_L=2\pi fL$ formülüne göre harmonik frekanslarına yüksek empedans göstererek onların geçişlerini engeller. Temel frekansta ise düşük empedans gösterirler. Seri süzgeç uygulamasına örnek bir devre Şekil 4.1’de verilmiştir.

Seri süzgeçler uygulamada; AC motor sürücü devrelerinin ve yüksek güçlü AC/DC inverterlerin girişine bağlanır. Seri süzgeçlerin uygulanmasındaki zorluklar; tüm yük akımının süzgeç üzerinden geçmesi, tam hat gerilimleri için yalıtım zorunluluğu ve hatta gerilim düşümüne neden olması şeklinde sıralanabilir [20].

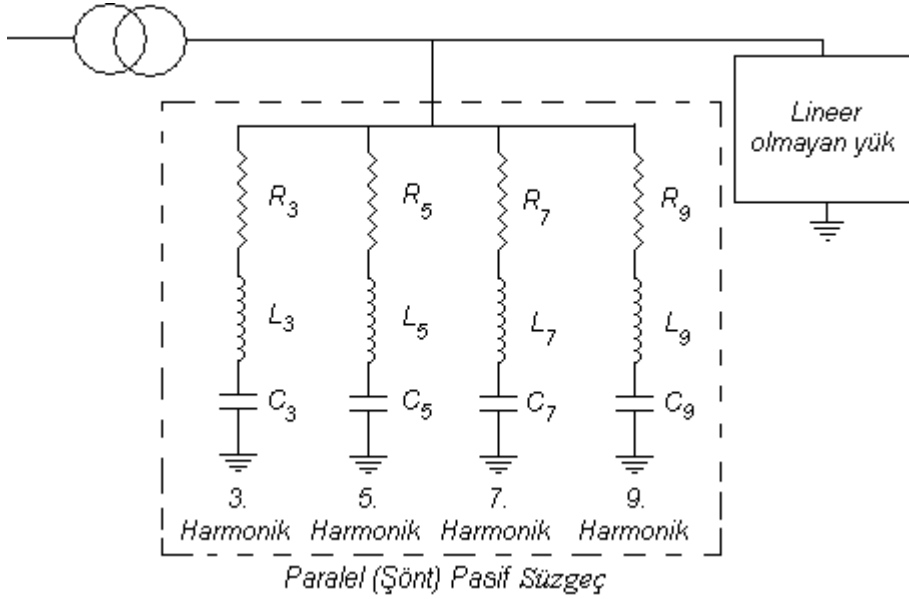


Şekil 4.1. Seri pasif süzgeç örneği

4.1.2. Paralel (Şönt) pasif süzgeçler

Paralel (şönt) pasif süzgeçler, harmonik kaynağı ile şebeke arasına kondansatör (C), endüktans (L) ve bazı durumlarda direnç (R) elemanlarının paralel olarak bağlanmasından oluşan devrelerdir.

Paralel pasif süzgeçlerde amaç, yok edilmek istenen harmonik frekansı için rezonans şartını sağlayacak L ve C değerlerini hesaplayarak bu devreyi güç sistemine bağlamaktır. Her bir harmonik frekansı için ayrı rezonans kolları oluşturularak bu kolların güç sistemine bağlanması gerekmektedir. Ancak bu işlem en etkin şekilde diğer bir ifadeyle genlik değeri yüksek harmonik frekansları için yapılmalıdır. Her harmonik bileşeni için ayrı bir rezonans kolu oluşturmak optimum bir çözüm olmayacağından, sadece genlik değeri yüksek harmonik frekansları için rezonans kolu oluşturulur. Genliği yüksek olmayan harmonik frekansları için ise bunların etkinliğini azaltacak tek bir rezonans kolu oluşturmak yeterli olacaktır [20]. Pasif süzgeç için örnek bir devre (Tek ayarlı paralel pasif süzgeç) Şekil 4.2’de görülmektedir [27].



Şekil 4.2. Paralel pasif süzgeç örneği

Paralel süzgeçlerin kullanılmasının en büyük sakıncası, güç sistemiyle paralel rezonansa girebilmesidir. Bu yüzden güç sistemine paralel pasif süzgeç uygulanmadan önce sistemin ayrıntılı bir analizinin yapılması gerekmektedir. Tek ayarlı (bant geçiren) süzgeçler, çift ayarlı süzgeçler, otomatik ayarlı süzgeçler, yüksek geçiren sönümlü süzgeçler olmak üzere dört farklı paralel pasif süzgeç çeşidi vardır [20].

4.2. Aktif Süzgeçler

Harmonikleri yok etmek ve güç katsayısını düzeltmek için pasif LC elemanlarından oluşan süzgeçler kullanılmıştır. Fakat pasif süzgeç uygulamalarında bir takım sorunlar ile karşılaşmaktadır. Pasif süzgeçler önceden belirlenmiş bir frekanstaki harmonikleri yok edebildiklerinden, özellikle harmonik bileşen sayısı arttığında zaman zaman tasarım oldukça karmaşık hale gelmektedir. Frekans değişmesi ve sisteme yeni yük eklenmesi durumunda pasif süzgeçler bu durumdan olumsuz etkilenmektedir. Ayrıca hacim olarak büyük yer kaplamakta ve şebeke empedansı ile rezonans oluşturabilmektedir. Harmonikli akım bileşenleri arttığında zaman süzgeç aşırı yüklenmekte, süzgeç kondansatörü akımın hem temel hem de harmonikli

bileşenlerine göre boyutlandırılmakta ve süzgeç karakteristiği kaynak empedansından önemli derecede etkilenmektedir.

Bu problemleri çözmek için aktif güç süzgeçleri geliştirilmiştir. Son yıllarda çeşitli aktif güç süzgeci tasarımları ve kontrol yöntemleri sunulmuştur. Günümüzde kullanım alanı gittikçe yaygınlaşan aktif güç süzgeci düşüncesinin temelleri Bird (1969) tarafından atılmış, daha sonra Ametani (1972) tarafından geliştirilmiştir [29]. Gelişen güç elektroniği teknolojisindeki gelişmelere paralel olarak 1980'li yılların başlarından itibaren kullanımı pratik bir değer kazanmış ve endüstriyel tesislerde kullanılmaya başlamıştır. Aktif süzgeçlerin en önemli avantajı mevcut dağıtımda değişiklikler yapıldığı zaman bile etkili harmonik kompanzasyonunu garanti etmesidir.

Elektronik devre elemanlarından oluşan aktif güç süzgeçlerinin bütün harmonikleri süzmesi ve ayrı kontrol devrelerine ihtiyaç göstermemesi, verimlerinin yüksek oluşu, doğrusal olmayan yüklerde kullanılabilmesi gibi üstünlükleri vardır. Genel yapı olarak aktif güç süzgeçleri, dijital kontrol birimi olan PWM inverterden ibarettir [30]. Aktif güç süzgeçleri yük tarafından çekilen harmonikleri analiz ederler ve uygun bir fazda yüke aynı harmoniği ters fazda enjekte ederek harmoniği yok ederler.

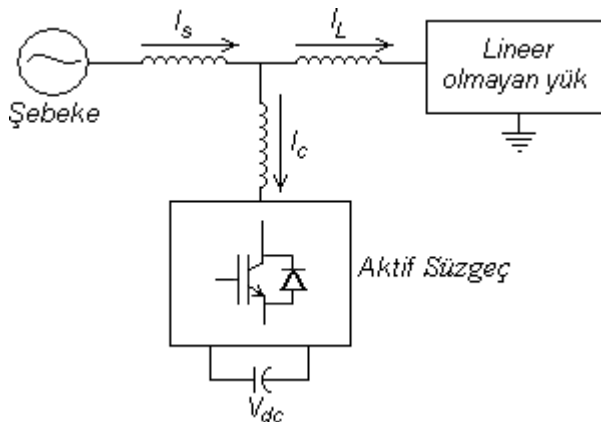
Sonuç olarak, istenilen noktada harmonik akımlar veya gerilimler sıfırlanır. Bu da harmoniklerin şebekeden çekilmemesi demektir. Güç elektroniği uygulamaları geliştikçe ve bilgisayar desteğiyle bu konu da ilerleme göstermiştir. Harmonik akımların önemli etkisi ise, iletim hattı boyunca çeşitli devre elemanları üzerinde gerilim düşümleri oluşturmalarıdır.

4.2.1. Seri aktif süzgeçler

Seri aktif süzgeçler kaynak akımını sinüzoidal olmaya zorlamak için AC kaynak ve yük arasına seri bağlanır. Yaklaşımın temel mantığı, seri aktif süzgeçlerin çıkış gerilimini kontrol ederek harmonik yalıtımını sağlamaktır. Başka bir deyişle seri aktif süzgeç, akım harmoniklerine yüksek empedans göstermektedir. Seri aktif

süzgeçler aynı zamanda, kaynak ile yük arasında harmonik yalıtım işlevi görmektedir.

Seri aktif süzgeçler harmonik akım kaynağı olarak gösterilen tristörlü dönüştürücüler için kullanıldığında, kaynak empedansının değeri yüksek olduğu için pekiyi sonuç vermemektedir. Bu tür çalışmada seri aktif süzgeçlerin kompanzasyon karakteristiği hem kaynak hem de yük empedansına bağlıdır.



Şekil 4.3. Seri aktif süzgeç örneği

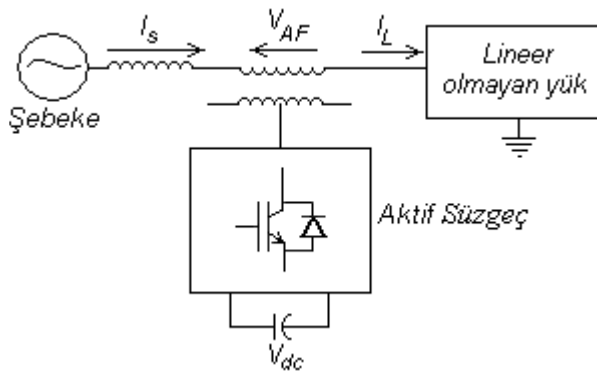
Seri aktif süzgeçlerde süzgeç kondansatörlü diyotlu doğrultucular gibi, gerilim harmoniklerini kompanse etmek için kullanıldığında, kompanzasyon karakteristiği kaynak ve yük empedansından bağımsızdır.

Bu yapıdaki aktif süzgeç PWM gerilim dalga şekli üretir. Bu dalga şekli kaynak gerilimden yük gerilimine tam bir sinüzoidal gerilim dalga biçimini korumak için eklenir veya çıkarılır. Çevirici yapısına eşlik eden böyle bir sistem herhangi bir akım kontrol geri beslemesi olmaksızın gerilim besleyen bir inverter sistemidir. Seri aktif süzgeçler, paralel aktif süzgeçlere göre endüstride daha az kullanılırlar. Özellikle bağlantı transformatörünün sekonderindeki I^2R kayıp arttığı ve süzgecin fiziksel boyutunun, akım oranının paralel süzgeçlere oranla kayda değer artış sağlamasından dolayı yüksek yük akımları taşımak zorundadırlar. Bundan dolayı temelde seri devreler ikinci plandadır.

Seri süzgeçlerin, paralel süzgeçlere olan temel üstünlüğü gerilim dalga biçimi harmoniklerinin elenmesi bakımından ideal olmasıdır. Aslında bu yapıdaki süzgeçlerin, yükün faydalanması için sistem geriliminin kalitesini arttırmak için kullanıldığı anlamına gelir. Bu yüke tam bir sinüzoidal gerilim dalgası sağlar. Gerilim hassas aletler için çok önemlidir. Şunu da not etmek gerekir ki paralel devre yapılarının çoğu seri yapılar içinde kullanılabilir. Fakat bu çalışmada sadece çevirici yapıdan söz edilmiştir.

4.2.2. Paralel aktif süzgeçler

Paralel aktif süzgeç, AC sisteme yük ile aynı genlikli ve ters fazlı harmonik akımı ilave etmek için yükle paralel yerleştirilebilen bir darbe genişlik modülasyonlu (PWM) çeviricisidir. Kontrolü yük harmonik akımını belirleme ve çıkarma devresi üzerinden gerçekleştirilir. Uygulamada en fazla karşılaşılan aktif süzgeç türüdür. Literatürde şönt aktif süzgeç olarak da yer alır.



Şekil 4.4. Paralel aktif süzgeç örneği

Paralel aktif süzgeçler akımda harmonik etkili olarak nitelendirilen tristörlü dönüştürücülerde oldukça iyi sonuç vermektedir. Bilindiği gibi, tristörlü dönüştürücüler akım harmoniklerinin genel kaynağıdır. Akım dalga şeklinin bozulması yani harmonik oluşumu, anahtarlama çalışmadan kaynaklanmaktadır. Hem bir fazlı hem de üç fazlı sistemlerde bu başarılı sonuçlar elde edilmektedir.

Bu tür süzgeç yapıları şu açıdan büyük önem taşır; bunlar endüstriyel uygulamalarda çok yaygın bir şekilde kullanılırlar. Amaç kaynağı besleyen yük akım harmoniğini yok etmektir. Aynı zamanda reaktif güç kompanzasyonuna katkı sağlayabilmek ve daha öncede belirtildiği gibi üç fazlı akımların dengelenmesine yardımcı olabilmektir. Paralel süzgeçler sadece kompanzasyon akımını taşımaya ilaveten sistem kayıpları için de küçük bir miktar aktif temel akım sağlama avantajına sahiptirler. Ayrıca bu tip devreleri geniş çapta güç değerleri için uygun hale getiren daha yüksek akımların ihtiyacını sağlamak içinde çok sayıda süzgeç paralel bağlanabilir. Bu yapı devrenin dört ayrı şeklini kapsar. Bunlar çeviricili yapılar, anahtarlama kondansatör devreleri, kafes yapılı süzgeçler ve gerilim doğrultucu tip süzgeçlerdir.

Paralel aktif süzgeç bir gerilim kaynağı harmoniklerini kompanze etmek için kullanıldığı zaman, paralel aktif süzgeç tarafından ilave edilen harmonik akımı, kaynak tarafından ziyade yük tarafına doğru akar. Çünkü gerilim kaynağı harmonikleri çok küçük bir iç direnç göstermektedir. Yani kaynağın akım harmonikleri büyüktür.

4.2.3. Paralel ve seri aktif süzgeçlerin karşılaştırılması

Uygulamada en fazla karşılaşılan aktif süzgeç türleri olan seri ve paralel aktif süzgeçlerin kendilerine özgü olumlu olumsuz yanları vardır. Gerek harmoniklerin yok edilmesinde gerekse reaktif güç kompanzasyonunda verimli sonuçlar alınabilmesi için bu hususların dikkate alınması gerekmektedir.

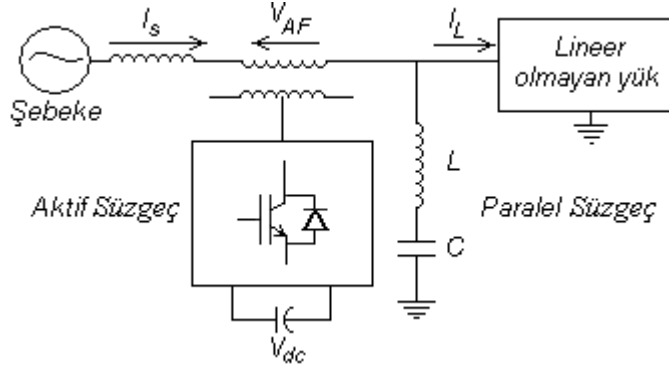
Paralel aktif süzgeç, akım harmonik etki kaynağı olarak isimlendirilen tristörlü dönüştürücüler için daha olumlu sonuçlar vermektedir. Süzgeç bu tür yükler için kaynak empedansından bağımsızdır yani kaynak empedansı paralel aktif süzgecin kompanzasyon karakteristiklerini etkilemeyecektir. Bu süzgeçler aynı zamanda reaktif güç kompanzasyonunda da kullanılmaktadır. Paralel aktif süzgeç güç sistemlerinde bağlantı noktalarına yerleştirildiği takdirde, harmonik akışı çok iyi analiz edilmeli ve yük akışı en alt düzeye indirilmelidir.

Seri aktif süzgeç gerilim kaynağı olarak çalışır. Kompanzasyon karakteristiği harmonik gerilim kaynağı için hem kaynak empedansından hem de yük empedansından etkilenmez, fakat akım harmoniği için yük empedansına bağlıdır. Kaynak ve yük arasında yalıtım vazifesi görür ve süzgeç kondansatörlü diyotlu doğrultucular için son derece olumlu sonuçlar verir. Seri aktif süzgeçler aynı zamanda AC gerilim regülasyonu içinde kullanılmaktadır. Seri ve paralel aktif süzgeçlerin karşılaştırılması daha geniş olarak ve çeşitli kriterlere göre Çizelge 4.1.'de görülmektedir [20, 24].

Çizelge 4.1. Paralel ve seri aktif süzgeçlerin karşılaştırılması

	Paralel Aktif Süzgeç	Seri Aktif Süzgeç
Temel Çalışma Prensibi	Akım kaynağı olarak çalışır.	Gerilim kaynağı olarak çalışır.
Uygulanabileceği Yükler	Endüktif ya da akım kaynağı tipi yükler için ya da akım kaynakları için (faz kontrollü tristörlü doğrultucu gibi).	Kapasitif ya da gerilim kaynağı tipi yüklerde ya da harmonik gerilim kaynaklarında kondansatör diyot doğrultucu.
Kompanzasyon Karakteristiği	Kaynak empedansından bağımsız (harmonik akım kaynağı tipi yükler için). Harmonik gerilim kaynağı tipi yüklerde ise yük empedansı düşük olduğunda kaynak empedansına bağımlı.	Harmonik gerilim kaynakları için kaynak ve yük empedansından bağımsız. Harmonik akım kaynaklarında yük empedansına bağımlı.
İlave işlevi	Reaktif güç kompanzasyonu	AC gerilim regülasyonu
Uygulamadaki Olumsuzluklar	Kapasitif ya da harmonik gerilim kaynağı tipi yüklerde yüke doğru akan aşırı akımlar meydana gelebilir.	Endüktif ya da harmonik akım kaynağı tipi yüklerde paralel pasif süzgeç ya da güç faktörü düzeltici kapasite grubu gerekir.

Diğer süzgeç yapıları (hibrit), aktif güç süzgeçleri birleşik yapı şeklinde kullanıldığında bazı uygulamalar için çok fazla yararlı ve verimli olabilir. Hibrit aktif süzgeç örneği Şekil 4.5'te verilmektedir.



Şekil 4.5. Hibrit aktif süzgeç örneği

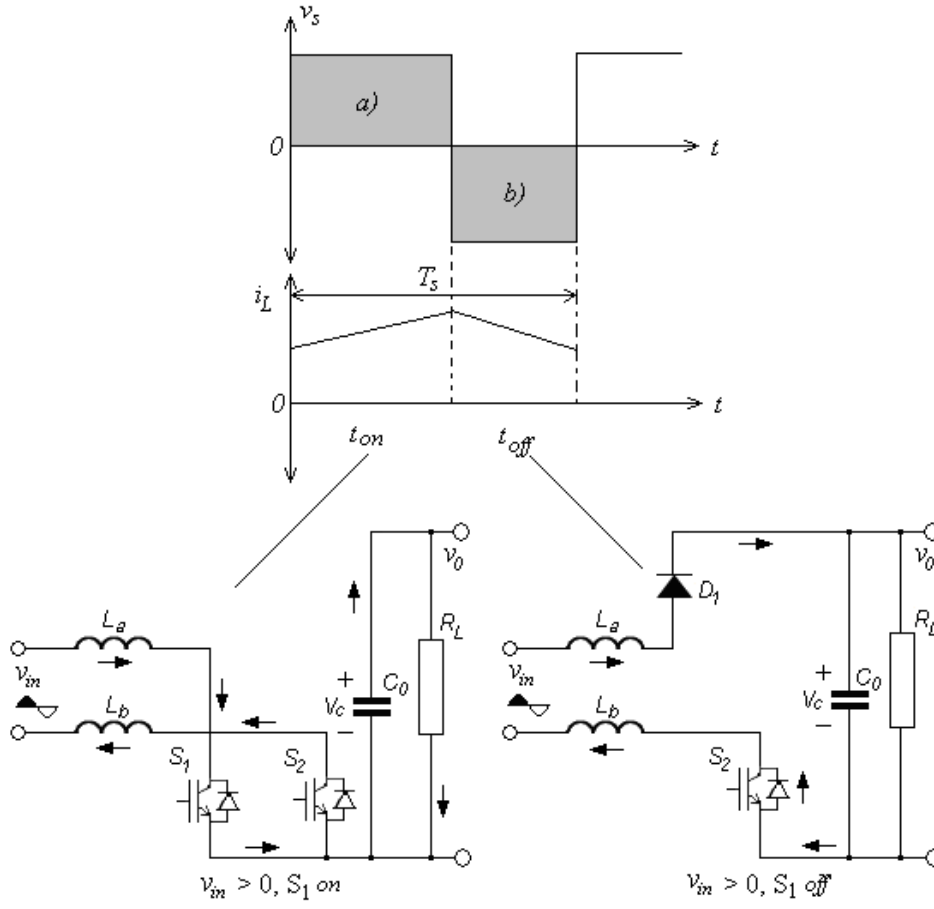
Hibrit aktif süzgeçlerde süzme işlemleri devreye hem aktif süzgeç hem de paralel pasif süzgeç eklenerek yapılmaktadır. Böylece her iki süzgecin faydalı özellikleri birlikte kullanılarak sistem daha verimli hale getirilmektedir.

5. DEVRELERDE BOBİN AKIMI İLETİM DURUMLARI

Anahtarlamaalı devrelerde sürekli ve süreksiz iletim modu olmak üzere iki farklı çalışma tekniği vardır. Bu modlar aynı devre yapılarına sahip olmalarına rağmen manyetik endüktansa (magnetizing inductance) ve çıkıştaki yüke göre çalışma modları belirlenir [31]. Bu çalışma durumları sürekli iletim durumu ve süreksiz iletim durumu olarak isimlendirilmektedir.

5.1. Sürekli İletim Durumu

Sürekli iletim durumunda devredeki anahtarın iletim ve kesimine bağlı olarak bobin akımı Şekil 5.1 'de verilmektedir. Bu modda bobin akımı kesintisiz olarak akmaktadır. Anahtar iletim modunda iken t_1 süresi kadar bobin akımı iletir. Diyot ters polarıma durumundadır. Bu durum sıfırdan büyük bir bobin gerilimine sebep olur. Bu gerilim bobin akımında lineer bir artışa sebep olur. Anahtar kesim durumuna geçince, bobinde depolanan enerjiden dolayı bobin akımı üzerinde dolaşmaya devam eder. Bu akım devresini diyot üzerinden tamamlayarak negatif bir gerilim oluşmasına sebebiyet verir. Kararlı çalışma modunda sinyal kendisini tekrarlamak zorundadır [32].



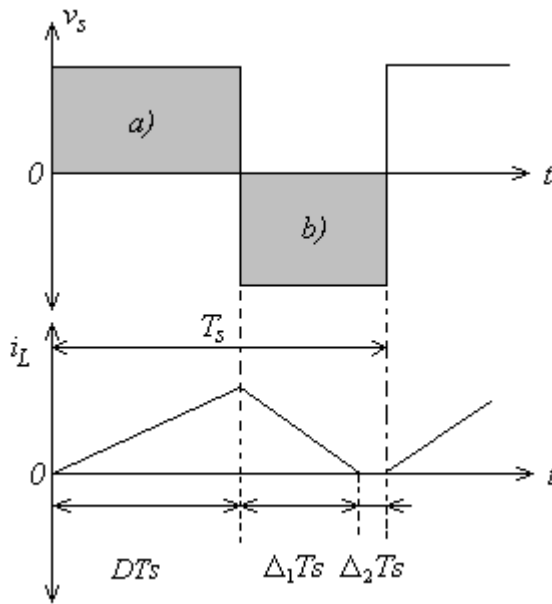
Şekil 5.1. Devre Durumları (I_L sürekli olduğu kabul edilirse)
a) Anahtar açık (*on*) b) Anahtar kapalı (*off*)

5.2. Süreksiz İletim Durumu

Süreksiz iletim modunda ise, anahtarın bir sonraki iletme geçme süresine kadar çıkış sargı endüktanstaki akım sıfıra iniyorsa giriş sargı endüktansta depolanan tüm enerji çıkış sargı endüktansına aktarılarak tam enerji transferi gerçekleştirilmiş olur. Süreksiz iletim modu dalga şekilleri Şekil 2.5’de gösterilmiştir. Devrenin kullanılacağı yerlere bağlı olarak ya v_{in} (giriş gerilimi) ya da v_o (çıkış gerilimi) sabit kalmaktadır. Devrenin süreksiz iletim durumunda her iki pozisyon da ele alınmıştır.

Şekil 5.2’de görüldüğü gibi süreksiz iletim modu çalışmasında ölü süre ($\Delta_2 T_s$) konulmuştur. Bunun sebebi sistemin çıkış yükü artırıldıkça geri besleme bilgisi doğrultusunda *PWM* karşılaştırıcısının, çıkış gerilimini, yük artışına karşı anahtarın

iletim süresini artırarak sabit tutmaya çalışmasıdır. Eğer anahtar bir sonraki iletime geçene kadar endüktans üzerindeki enerjinin tamamı aktarılamadıysa sistem sürekli iletim moduna geçer ve söz konusu olaya göre devrenin hata kuvvetlendiricisi tasarlanmadıysa sistemde istenmeyen salınımlar oluşur. Bu istenmeyen durumu engellemek ve devrenin süresiz iletim modunda çalışmasını garantilemek için sistemin periyoduna ölü süre oranı konulur. Süresiz iletim modunun kullanılan model olmasının sebebi, çıkış yük akımı ile giriş gerilimindeki değişimlere çabuk cevap vermesi ve anahtar iletime geçerken akımın sıfır olmasından dolayı anahtarlama kayıplarının olmamasıdır [33]. 150W ve altı güç değerlerine sahip devrelerde süresiz iletim durumundan yararlanılarak kontrol işlemleri gerçekleştirilmektedir.



Şekil 5.2. Devrenin süresiz iletim durumu

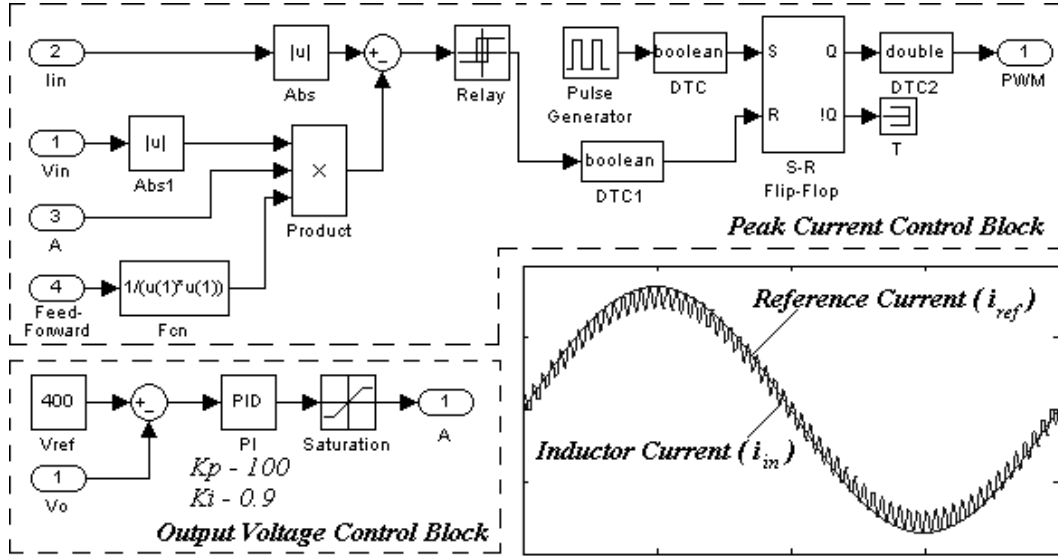
6. GÜÇ KATSAYISI KONTROL TEKNİKLERİ

Kontrol teknikleri güç katsayısı düzeltimi işlemleri gerçekleştiren devreler için vazgeçilmez konulardan biridir. Köprüsüz güç katsayısı düzeltim devresi için belirtilen bu kontrol teknikleri diğer topolojiler için de geçerlidir. Güç katsayısı düzeltimini gerçekleştiren devrelerde kullanılan kontrol teknikleri; tepe akım kontrol tekniği, sınır akım kontrol tekniği, histerisiz akım kontrol tekniği ve ortalama akım kontrol tekniği olarak çeşitli sınıflara ayrılmaktadır.

6.1. Tepe Akım Kontrol Tekniği

Şekil 6.1’de tepe akım kontrol tekniğinin giriş akım dalga şekilleri ve kontrol blokları verilmiştir. Görüldüğü gibi, anahtar bir saat sinyaliyle sabit bir frekansta iletme sokulur ve bobin akımının pozitif rampası ile harici rampanın toplamı sinüs akım referansına eriştiğinde kesime girer. Bu referans genellikle doğrultulmuş şebeke geriliminin bir kısmı v_{in} ile akım referans genliğini belirleyen gerilim hata yükselticisinin çıkışının çarpılmasıyla elde edilir. Bu yolla, referans sinyal senkronize edilmiş ve şebeke gerilimiyle her zaman orantılı olmakla birlikte birim güç katsayısını sağlayan durumdur. Şekil 6.1’de görüldüğü gibi dönüştürücü sürekli iletim durumunda çalışmaktadır.

Bu kontrol tekniğinde anahtarlama frekansı sabittir. Sadece anahtar akımının algılanması gereklidir ve bu bir akım transformatörüyle gerçekleştirilebilir ve böylece algılayıcı için direnç kullanılmasıyla oluşacak kayıpların önüne geçilmiş olunur. Bu teknik anahtar akım sınırlaması getirirken ayrı bir hata akım çoklayıcısına ihtiyaç duymamaktadır. Ancak bu avantajlarının yanında, çalışma periyodunda oluşan alt harmoniklerin %50’den büyük olması nedeniyle bir kompanzasyon ağına ihtiyaç duyması, bu ağın kullanılmasıyla giriş akımının distorsiyonunun artması ve komutasyon gürültüsüne daha duyarlı olması bu tekniğin dezavantajları olarak ortaya çıkmaktadır. Giriş akımındaki bozulma referans akım dalga şekli değiştirilerek sağlanabilir. Sabit bir akım referansı ile iyi bir giriş dalga şekli elde edilebilir.



Şekil 6.1. Tepe akım kontrol tekniği blok gösterimi ve giriş akımı dalga şekli

Avantajları

- 2) Sadece anahtar akımının algılanması ve bunun bir akım trafosuyla yapılabilmesi ile algılama direncinden kaynaklanacak kayıpların olmaması,
- 3) Akım hata yükseltici ve kompanzasyon devresine ihtiyaç olmaması,
- 4) Gerçek anahtar akım sınırlaması yapılabilmesidir.

Dezavantajları

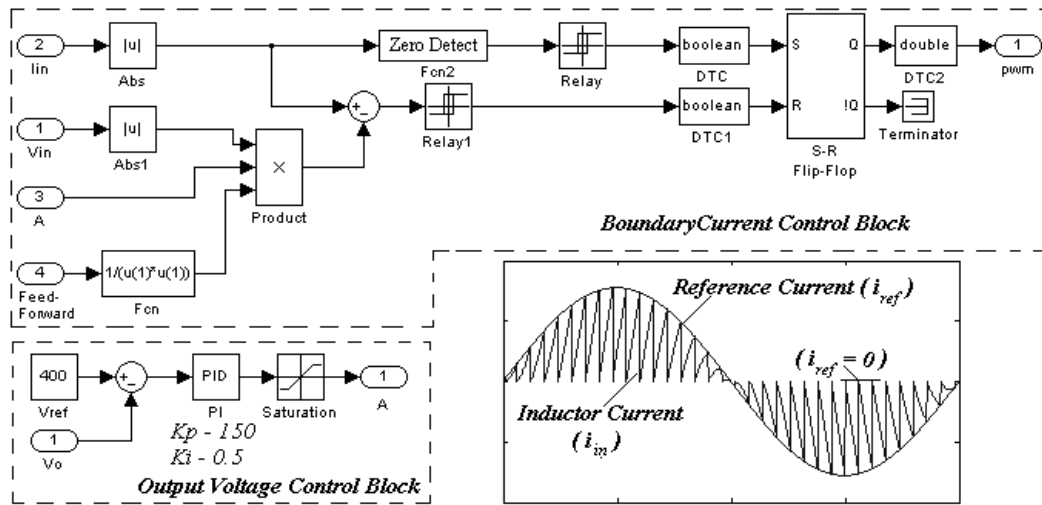
- 1) %50 üzerindeki görev çarpanı (duty-cycle) oranlarında alt harmonik salınımların olması, dolayısıyla kompanzasyon çıkışına gerek olması,
- 2) Yüksek hat gerilimlerinde ve düşük yüklerde giriş akımı bozulumu ve kompanzasyon çıkışı olması durumunda bu bozulunun artması,
- 3) Anahtarlama gürültülerine karşı denetimin duyarlı olmasıdır [34].

6.2. Sınır Akım Kontrol Tekniği

Bu yöntemde anahtarın iletim süresi şebeke periyodu boyunca sabit tutulur ve anahtar bobin akımı sıfıra düştüğünde ilettime sokulur. Böylece dönüştürücü sürekli ve süreksiz iletim durumlarının sınırlarında çalıştırılmış olur. Bu yöntemle serbest geçiş diyotu yumuşak olarak kesime girer ve anahtar sıfır akımda ilettime girer,

böylece komütasyon kayıpları azaltılmış olur. Diğer taraftan daha yüksek akım pikleri eleman streslerini ve iletim kayıplarını artırırken daha büyük giriş süzgecine gerek duymaktadır. Bu kontrol alt referans değeri histerezis kontrolün bir benzeridir, burada alt referans sıfırdır. Şekil 6.2’de sınır akım kontrol tekniğinin blok gösterimi ve giriş akım dalga şekli görülmektedir. Anlık giriş akımı tepe değerleri giriş gerilimiyle orantılı olan sıralı üçgenlerden oluşmuştur. Bu yüzden ortalama giriş akımı, şebeke periyodunda çalışma periyodu modülasyonuna gerek duymadan şebeke gerilimiyle orantılı hale gelir.

Bu teknikte, kompanzasyon rampasına ve hata akım yükselticisine gerek yoktur. Ancak anahtarlama frekansı değişkendir, bobin akımının sıfır anını yakalamak için bobin gerilimi takip edilmelidir. Kontrol, komütasyon gürültülerine duyarlıdır.



Şekil 6.2. Sınır akım kontrol tekniği blok gösterimi ve giriş akımı dalga şekli

Avantajları

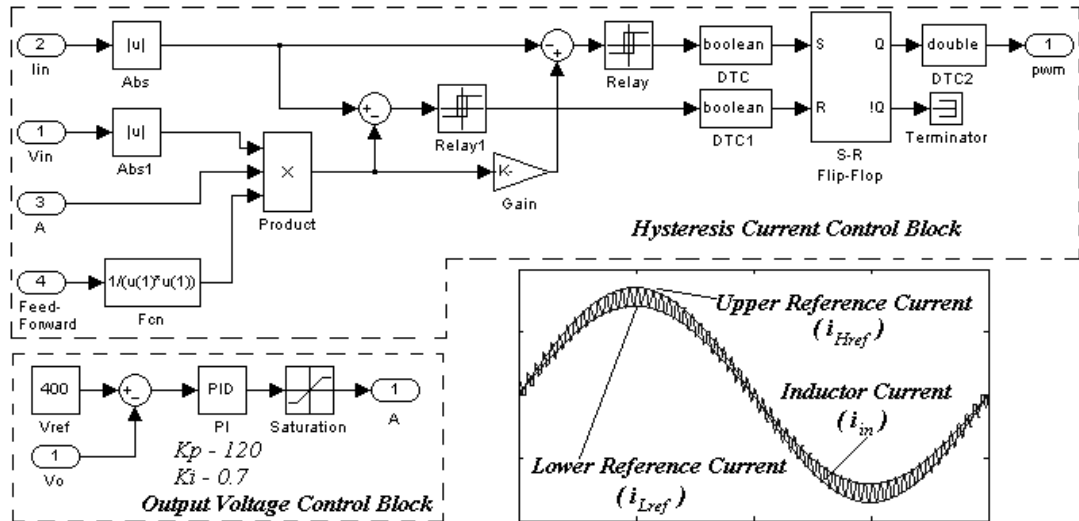
- 1) Dengeleme rampasına ihtiyaç duyulmaması,
- 2) Akım hata yükselticisine ihtiyaç duyulmaması,
- 3) Anahtar akımı algılaması yapan denetleyiciler için, anahtar akım sınırlaması olabilmesidir.

Dezavantajları

- 1) Değişken anahtarlama frekansı,
- 2) Bobin akımı sıfır geçişinin tespit edilebilmesi amacıyla indüktör geriliminin algılanmasının zorunluluğu,
- 3) Anahtar akımı algılaması yapan denetleyiciler için, denetimin anahtarlama gürültülerine duyarlı olması [34].

6.3. Histerizis Akım Kontrol Tekniği

Şekil 6.3’de görüldüğü gibi bu kontrol yönteminde, biri bobinin akımının tepe değerleri için biri de düşük değerleri için iki referansa sahiptir. Bu teknikte eğer bobin akımı alt sınırın altına düşerse anahtar ilettime geçer ve üst referansı geçtiği zaman da kesime girer. Dönüştürücü sürekli iletim durumunda çalışır. Bu teknikte kompanzasyon rampasına gerek duyulmaz ve giriş akımı dalga şeklindeki bozulmalar düşük seviyededir. Ancak bobin akımının kontrolü, komütasyon gürültüsüne duyarlılık ve değişken anahtarlama frekansı dezavantajlarıdır. Yüksek anahtarlama frekansını önlemek için anahtar, şebeke geriliminin sıfır geçişine yakın noktalarda açık tutulabilir.



Şekil 6.3. Histeresiz akım kontrol tekniği blok gösterimi ve giriş akımı dalga şekli

Avantajları

- 1) Dengeleme rampasına ihtiyaç duyulmaması,
- 2) Giriş akımı dalga şekillerindeki bozulmaların düşük seviyede olmasıdır.

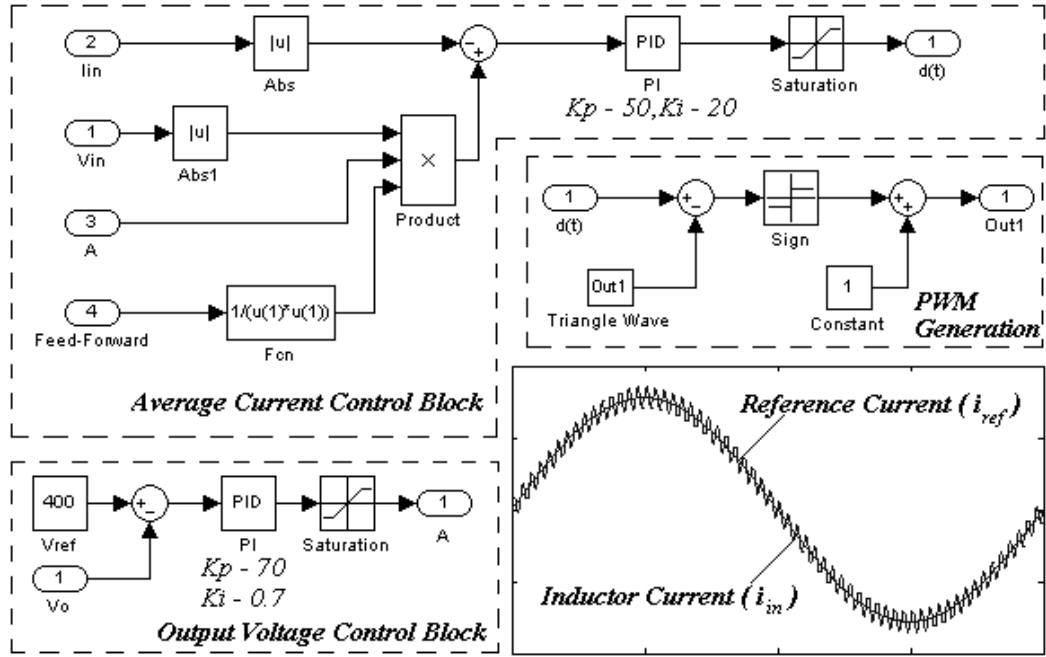
Dezavantajları

- 1) Değişken anahtarlama frekansı,
- 2) Bobin akımının algılanmasının zorunluluğu,
- 3) Anahtarlama gürültülerine karşı denetimin duyarlı olmasıdır [34].

6.4. Ortalama Akım Kontrol Tekniği

Güç katsayısı düzeltim tekniklerinde yaygın olarak kullanılan kontrol tekniği ortalama akım kontrol tekniğidir. Burada bobin akımı algılanır ve çıkışı PWM modülatörünü süren bir hata akım çoklayıcı tarafından süzgeçlenir. Bu yolla dahili akım döngüsü ortalama giriş akımı ile referansı arasındaki hatayı minimize etmeye çalışır. Şekil 6.4'te ortalama akım kontrol tekniğinin blok gösterimi ve giriş akım dalga şekli görülmektedir.

Bu metodun sabit anahtarlama frekansı vardır ve kompanzasyon rampasına gerek duymaz. Akım süzgecinden dolayı kontrol komütasyon gürültülerinden daha az etkilenir. Tepe akım kontrolünden daha iyi akım dalga şekilleri elde edilir. Ancak bobin akımı kontrol edilmelidir ve hata akım yükselticisi gerekmektedir.



Şekil 6.4. Ortalama akım kontrol tekniği blok gösterimi ve giriş akımı dalga şekli

Avantajları

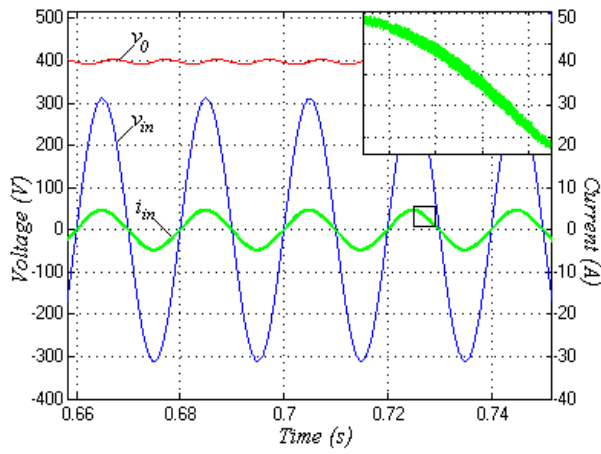
- 1) Sabit anahtarlama frekansı,
- 2) Dengeleme rampasına ihtiyaç olmaması,
- 3) Akım süzgeçlenmesi nedeniyle denetimin anahtarlama gürültülerine karşı daha az duyarlı olması,
- 4) Hat geriliminin sıfır geçişinde görev saykılı oranının 1,0'a yakın olması sonucu giriş akımı ölü açısının azalması ile, tepe akım denetimi için elde edilenden daha iyi giriş akım dalga şekillerinin elde edilmesidir.

Dezavantajları

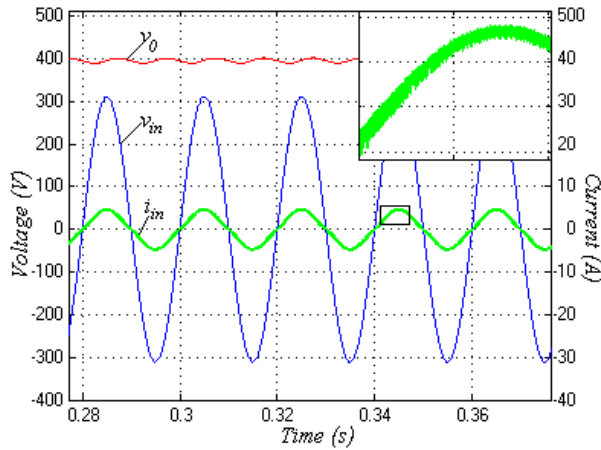
- 1) Bobin akımının algılanması zorunluluğu,
- 2) Akım hata yükselticine ihtiyaç olması ve kompanzasyon devresi tasarımının, şebeke dönüşümleri sırasında farklı çevirici işletme noktaları olacağı göz önüne alınarak tasarlanması zorunluluğudur [34].

6.5. Kontrol Tekniklerinin Karşılaştırılması

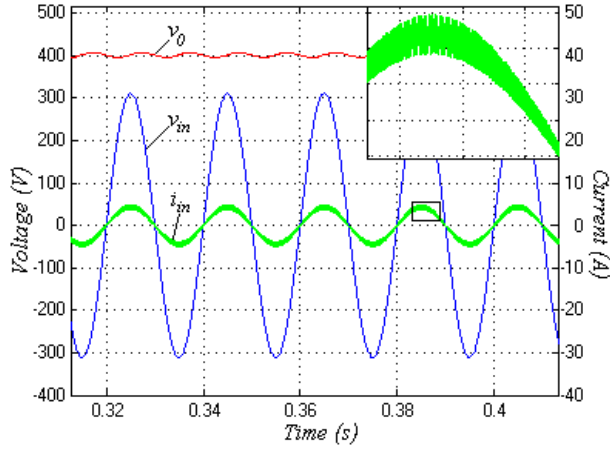
Önerilen kontrol tekniği uygulamasında Ortalama akım kontrol tekniği kullanılmıştır. Matlab/Simulink programı ile benzetimi gerçekleştirilen kontrol tekniklerinin giriş gerilimi, giriş akımı ve çıkış gerilimi dalga şekilleri Şekil 6.5-6.8’ de verilmiştir. Ortalama akım kontrol tekniğinin diğer kontrol tekniklerinden üstünlükleri Çizelge 6.1’de yer almaktadır.



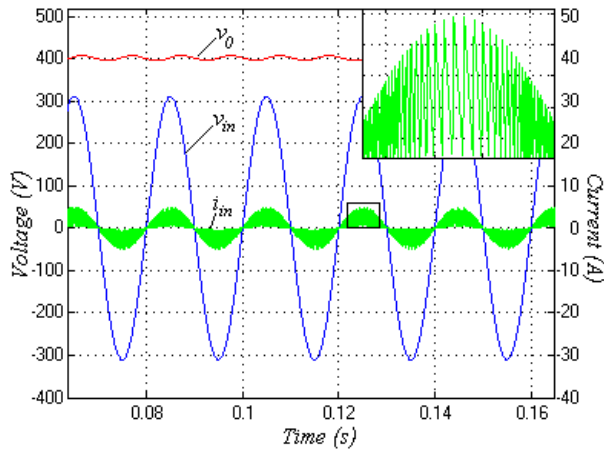
Şekil 6.5. Benzetim sonuçlarından elde edilen ortalama akım kontrol tekniğinin akım ve gerilim dalga şekilleri (THD=3.27%, PF=0.995, $P_0=600W$)



Şekil 6.6. Benzetim sonuçlarından elde edilen tepe akım kontrol tekniğinin akım ve gerilim dalga şekilleri (THD=3.68%, PF=0.994, $P_0=600W$)



Şekil 6.7. Benzetim sonuçlarından elde edilen histeresiz akım kontrol tekniğinin akım ve gerilim dalga şekilleri (THD=3.96%, PF=0.993, $P_0=600W$)



Şekil 6.8. Benzetim sonuçlarından elde edilen sınır akım kontrol tekniğinin akım ve gerilim dalga şekilleri (THD=5.78%, PF=0.990, $P_0=600W$)

Çizelge 6.1. Kontrol tekniklerinin karşılaştırılması

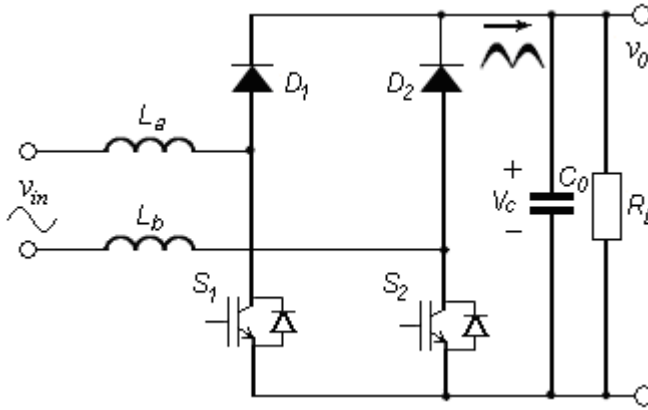
Kontrol Tekniği	THD	Döngü Sayısı	Güç	Bobin Akımı
Tepe Akım	İyi	1	İstenilen	Sürekli ve Süreksiz
Sınır Akım	İyi	1	$\leq 150W$	Süreksiz
Ortalama Akım	Çok İyi	2	İstenilen	Sürekli ve Süreksiz
Histerisiz Akım	İyi	2	İstenilen	Sürekli ve Süreksiz

7. KÖPRÜSÜZ GÜÇ KATSAYISI DÜZELTİM DEVRESİNİN TASARIMI

Bu çalışmada, köprüsüz güç katsayısı düzeltim devresinin tasarımında kullanılan yeni bir kontrol yaklaşımı hedeflenmiştir. Tasarlanan sistemin kontrolü DSP TMS320F2812 Sayısal Sinyal İşlemcisi ile sağlanmıştır. Bu yaklaşımda kontrol tekniği olarak ortalama akım kontrol tekniği kullanılmıştır. MATLAB/Simulink ortamında benzetimi yapılan devrenin, donanımı ve yazılımı deneysel olarak gerçekleştirilmiştir. Ayrıca geliştirilen sisteminin performansını ve önerilen sistemin etkinliğini test etmek için klasik kontrol yöntemleri üzerinde deneysel çalışmalar yapılarak sonuçlar karşılaştırmalı olarak verilmiştir. Deneysel çalışmalarda elde edilen sonuçlar kıyaslanarak, önerilen sistemin geçerliliği ispat edilmiştir.

7.1. Devre Topolojisi ve Analizi

Köprüsüz güç katsayısı düzeltim devresi; girişte doğrultucunun ortadan kalkması, akım geçiş yönündeki yarı iletken sayısının azalması, kayıpların minimuma inmesi ve verimin artması sonucunda güç katsayısı düzeltim devrelerinde genel olarak kullanılmaktadır. Devre topolojisi Şekil 7.1’de görülmektedir.

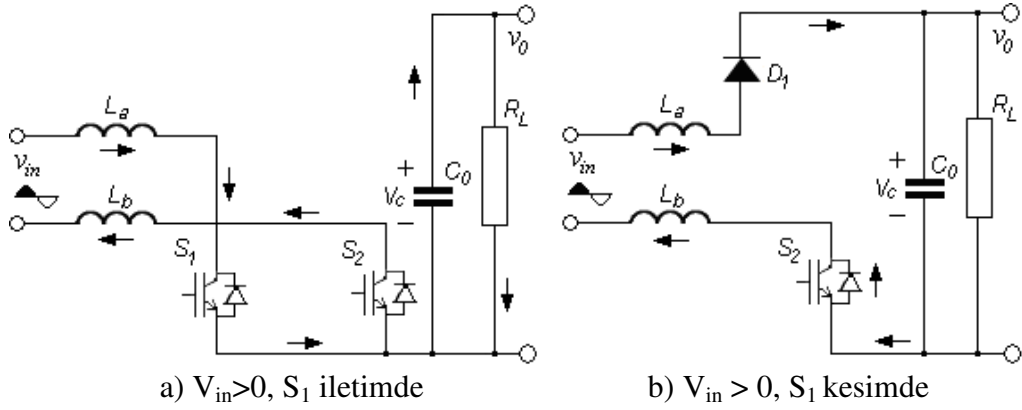


Şekil 7.1. Köprüsüz güç katsayısı düzeltim devresi görünümü

Devrenin analizi giriş geriliminin pozitif ve negatif sinyal durumlarına göre yapılmaktadır.

7.1.1. Giriş gerilimi pozitif iken ($v_{in}>0$):

Giriş gerilimi pozitif iken devre iki ayrı durumda çalışmaktadır. Şekil 7.2’de *IGBT*’lerin kapalı durumu (Şekil 7.2-a) ve açık durumu (Şekil 7.2-b) göz önüne alınarak analiz yapılmıştır.



Şekil 7.2. Giriş gerilimi pozitifken devrenin eşdeğer durumları

Giriş gerilimi pozitif ve S_1 anahtarı kapalı konumda iken $0 < t < DT$:

$$V_{in} = L \frac{di_L}{dt} \quad (7.1)$$

$$C_0 \frac{dV_c}{dt} = -\frac{V_c}{R_L} \quad (7.2)$$

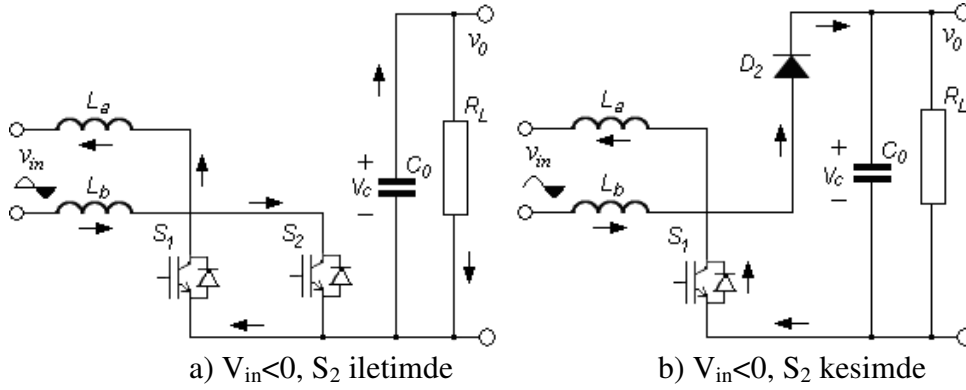
Giriş gerilimi pozitif ve S_1 anahtarı açık konumda iken $DT < t < T$:

$$V_{in} - V_c = L \frac{di_L}{dt} \quad (7.3)$$

$$C_0 \frac{dV_c}{dt} = i_L - \frac{V_c}{R_L} \quad (7.4)$$

7.1.2. Giriş gerilimi negatif iken ($v_{in} < 0$):

Giriş gerilimi negatif iken devre iki ayrı durumda çalışmaktadır. Şekil 7.3'te *IGBT*'lerin kapalı durumu (Şekil 7.3-a) ve açık durumu (Şekil 7.3-b) göz önüne alınarak analiz yapılmıştır.



Şekil 7.3. Giriş gerilimi negatif iken devrenin eşdeğer durumları

Giriş gerilimi negatif ve S_2 anahtarı kapalı konumda iken $0 < t < DT$:

$$V_{in} = L \frac{di_L}{dt} \quad (7.5)$$

$$C_0 \frac{dV_c}{dt} = -\frac{V_c}{R_L} \quad (7.6)$$

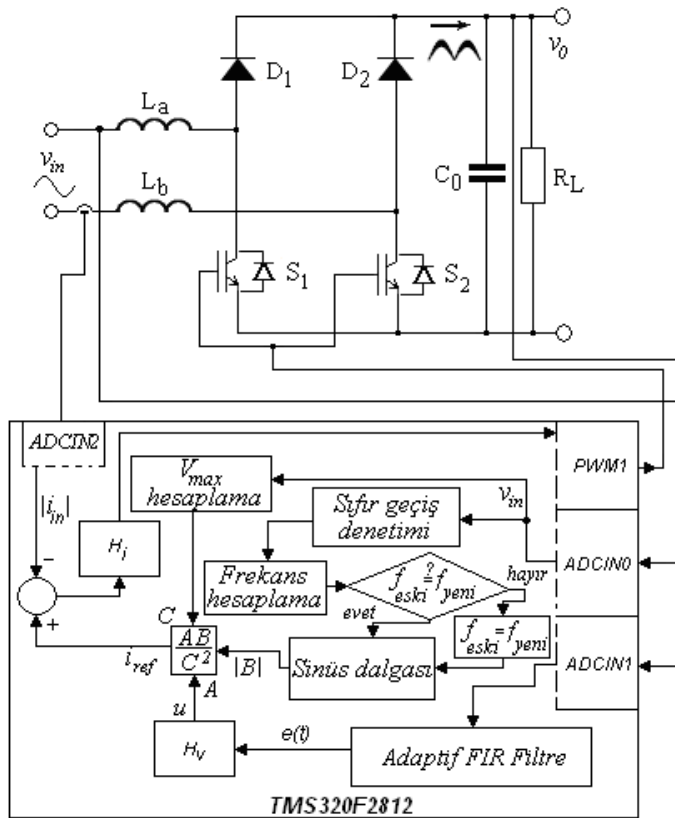
Giriş gerilimi negatif ve S_2 anahtarı açık konumda iken $DT < t < T$:

$$V_{in} - V_c = L \frac{di_L}{dt} \quad (7.7)$$

$$C_0 \frac{dV_c}{dt} = i_L - \frac{V_c}{R_L} \quad (7.8)$$

Giriş gerilimindeki bozulmaların giriş akımına olan etkisini azaltmak için gerçekleştirilen köprüsüz güç faktör düzeltim devresine yeni bir yaklaşım tekniği geliştirilmiştir. Bu yaklaşıma göre şebeke gerilimindeki herhangi bir olumsuzluk durumlarında alınan giriş gerilimindeki örneklemenin klasik yöntemlerde olduğu gibi

doğrudan kullanılmamaktadır. Örnek alınan şebeke geriliminin sadece sıfır geçiş noktaları tespit edilerek aynı fazda ve genlikte ideal sinüs elde edilmektedir. Böylece istenilen sıfır geçişlerde şebeke ile aynı faz ve frekansta sinüzoidal dalga üretilerek referans şebeke gerilimi elde edilmiş olunmaktadır. İdeal sinüs referansı ile şebeke geriliminin sıfır geçiş noktaları aynı olması sonucunda istenilen güç faktörü düzeltimi gerçekleştirilerek, şebekedeki olumsuz durumlardan kaynaklanacak istenmeyen akım harmoniklerinin sisteme yansması önlenmektedir. Alınan örnekleme sinyalleri denetim biriminden geçirilerek *PWM* sinyali üretilmekte ve devrede bulunan anahtarlara iletilerek sistemin denetimi sağlanmaktadır. Önerilen devrenin ve kontrol bloğunun görünümü Şekil 7.4' de gösterilmektedir.



Şekil 7.4. Önerilen kontrol yönteminin blok gösterimi ve köprüsüz PFC devresi

Kontrol birimi blok gösteriminde çıkış geriliminde alınan örnekleme sinyali sayısal sinyal işlemcisinin Analog-dijital girişi olan *ADCIN1* pinine girmektedir. Örnekleme alınan çıkış gerilimi üzerindeki gürültüler uyarlanır FIR süzgeç

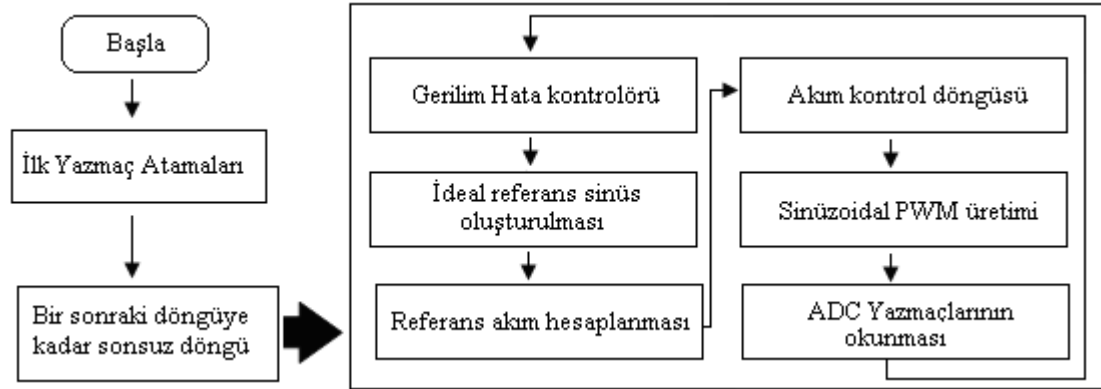
kullanılarak süzölmektedir. Böylece giriş geriliminden kaynaklanan bozulmalar kontrol birimine yansıtılmamış olunur. Çıkış gerilimi referans gerilim ile kıyaslanarak H_v olarak ifade edilen çıkış gerilim kontrolü bloğuna girmektedir. H_v Kontrolörü PI kontrolcüsü olarak çalışmaktadır. Giriş geriliminden elde edilen örnekleme sinyali sayısal sinyal işlemcisinin Analog-dijital girişi olan $ADCIN0$ pinine girmektedir. İşlemciye girişi gerçekleştirilen giriş gerilimi sıfır geçişleri tespit edilerek ideal referans sinüs sinyali elde edilmektedir. Elde edilen bu sinyal H_v kontrol bloğundan çıkan sinyal ile çarpılarak referans giriş akım sinyali üretilmektedir. İleri kutuplama (Feed Forward) işlemi uygulanarak giriş geriliminin maksimum değerinin karesi ile oranlanmaktadır. Böylece giriş geriliminde meydana gelen değişimler kontrol bloklarına hemen iletilmekte ve sistemin performansı ileri kutuplama ile artırılmaktadır. Giriş akımı sayısal sinyal işlemcisinin $ADCIN2$ girişinden örneklenmektedir. Giriş akımının kontrolü için kullanılan H_i kontrol bloğuna kullanılarak sinüzoidal PWM sinyali üretilmekte ve sayısal sinyal işlemcisinin $PWM1$ çıkışı pinine gönderilmektedir. Sinüzoidal PWM sinyalleri yükseltilerek güç devresinde yer alan $IGBT$ ' lere gönderilmektedir. Çizelge 7.1'de TMS320F2812 DSP sayısal işlemcisinin ADC ve PWM pin bağlantıları yer almaktadır.

Çizelge 7.1. TMS320F2812 DSP pin bağlantıları

TMS320F2812 Pinleri	Tanımlama
$PWM1$	S_1 ve S_2 anahtarları için PWM sinyali
$ADCIN0$	Giriş gerilimi örnekleme
$ADCIN1$	Çıkış gerilimi örnekleme
$ADCIN2$	Giriş akımı örnekleme

Sayısal sinyal işlemcisi ile gerçekleştirilen devrenin şebeke geriliminden, çıkış geriliminden ve giriş akımından örnekleme alınmaktadır. Örnekleme süresi 40µs, anahtarlama frekansı 50kHz' te çalıştırılmaktadır. Önerilen sistemin kontrol tekniğindeki yeni yaklaşıma göre şebeke gerilimindeki herhangi bir olumsuzluk durumlarında alınan örnekleminin klasik yöntemlerde olduğu gibi doğrudan kullanılmamaktadır. İdeal sinüs referansı ile şebeke geriliminin sıfır geçiş noktaları aynı olması sonucunda istenilen güç katsayısı düzeltimi gerçekleştirilerek,

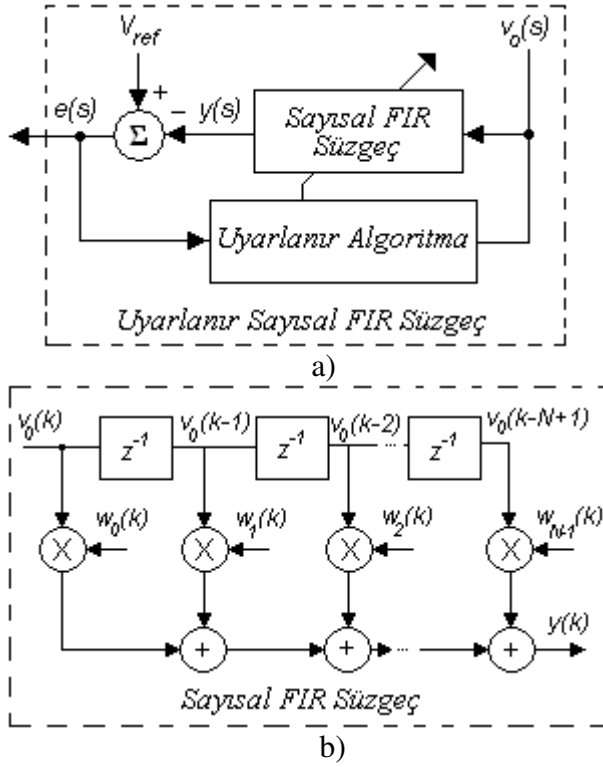
şebekedeki olumsuz durumlardan kaynaklanacak istenmeyen akım harmoniklerinin sisteme yansması önlenmektedir. Önerilen kontrol yönteminin sayısal sinyal işlemcisindeki yazılımının blok diyagramı Şekil 7.5'te yer almaktadır.



Şekil 7.5. Önerilen kontrol yönteminin blok diyagramı

Farklı kaynaklardan üretilen gürültüler sisteminin performansını artırmak için süzgeç edilmelidir. Sinyallerin değişiminin gerçekleştiği durumlar kısa bir gecikme ile algılanmak zorundadır. Herhangi bir sistemin yük değişimlerinde çıkış gerilimi kontrolörü yavaş tepki vermektedir. Gerilim denetleyicisinin hızlı yük değişikliği için hızla kararlı hal değerine ulaşamaz. Kullanılacak süzgeçler genellikle bu nedenden dolayı çok önemlidir. Süzgeçler gürültü ya da parazit gibi istenmeyen sinyalleri yok etmek için kullanılır. Önerilen kontrol yönteminde çıkış gerilimindeki gürültülerin süzülmesi ve istenilen çıkış gerilimi tepkisinin sağlanması için uyarlanır sayısal FIR süzgeci geliştirilmiştir.

Uyarlanır sayısal FIR süzgeç giriş ve çıkış sinyalleri arasındaki ilişkiyi kullanarak süzgeçleme işlemi gerçekleştirmektedir. Uyarlanır süzgeç belirli bir algoritma kullanarak istenilen süzgeç katsayılarını ayarlamaktadır. Uyarlanır sayısal FIR süzgecinin genel yapısı Şekil 7.6'da gösterilmektedir. Genel olarak, uyarlanır süzgeçler iki temel bölümden oluşur: i- Süzgeç edilecek sinyali, $v_o(k)$ üzerinde gerekli işlem uygulayarak, ii- Performansın artırılması için zamana bağlı katsayıların, $w(k)$ ayarlanması olarak ayrılabilir.



Şekil 7.6. (a) Uyarlanır sayısal FIR süzgecin basitleştirilmiş blok diyagramı, (b) Sayısal FIR süzgecin zamana bağlı katsayıları

Şekil 7.6’da verilen parametre tanımlamaları:

- $v_o(s)$: süzgeçten geçirilen çıkış gerilimi,
- $y(s)$: süzgeçten geçirilen çıkış gerilimi,
- V_{ref} : referans gerilimi,
- $e(s)$: V_{ref} ve $y(s)$ arasındaki hata,

Bu çalışmada, çıkış gerilimi için uyarlanır sayısal FIR süzgeç yapısı uygulanarak Şekil 7.6-a’da blok diyagramı gösterilmektedir. Lineer süzgeç katsayıları $e(s)$ değerini en aza indirmek için ayarlanarak kontrol algoritması çıkış geriliminde meydana gelen olumsuz durumlardan etkilenmemektedir.

Uyarlanır sayısal FIR süzgecin çıkış sinyali, $y(k)$ aşağıdaki eşitlikte verilmektedir:

$$y(k) = w^T(k)v_0(k) = \sum_{i=0}^{N-1} w_i(k)v_0(k-i) \quad (7.9)$$

Burada, $w(k) = [w_0(k) \ w_1(k) \ \dots \ w_{N-1}(k)]^T$ ağırlık vektörünü, giriş vektörünü $v_0(k) = [v_0(k) \ v_0(k-1) \ \dots \ v_0(k-N+1)]^T$ vermektedir, T transpozeyi, k zaman sabitesini ve N süzgecin derecesini belirtmektedir. Hata sinyali aşağıdaki eşitlikte verilmektedir:

$$e(k) = V_{ref} - y(k) \quad (7.10)$$

Burada, V_{ref} referans gerilimini ve $y(k)$ süzgeç çıkışını ifade etmektedir. Giriş vektörü, $v_0(k)$ ve hata sinyali $e(k)$ ' ya bağlı olarak uyarlanır katsayılar ayarlanmaktadır. Belirlenen ölçüt fonksiyonu, (β) aşağıdaki eşitlikte görülmektedir:

$$\beta = \mathcal{H}[e^2(k)] \quad (7.11)$$

γ tahmin operatörünü göstermektedir. $y(k)$ fonksiyonu eşitlik 7.9'dan alınarak eşitlik 7.10'a konulmuş, eşitlik 7.11'e yerleştirilerek aşağıdaki eşitlik elde edilmiştir:

$$\beta = \mathcal{H}[V_{ref}^2] + w^T(k)Cw(k)2w^T(k)D \quad (7.12)$$

Burada, $C = \mathcal{H}[v_0(k)v_0(k)^T]$ $N \times N$ matrisini, $D = \mathcal{H}[V_{ref}v_0(k)]$ is the $N \times 1$ vektörünü vermektedir. Karmaşık hesaplama işlemlerini ortadan kaldırmak için yaygın olarak kullanılan LMS algoritması alternatif bir algoritma olarak kullanılmıştır. Bu algoritma gerçek zamanlı olarak ağırlıkları yaklaşık çözüm bulmak için daha pratik bir yöntemdir. LMS algoritması sonraki ağırlık vektörünü, $w(k+1)$ aşağıdaki eşitlikten elde etmektedir:

$$w(k+1) = w(k) - q\nabla(k) \quad (7.13)$$

Burada, q süzgecin stabilitesini sağlamak için verilen katsayı göstermektedir. *LMS* algoritması için, n -inci adımda eğilimini, $\nabla(k)$ eşitlik hata kareler, $e^2(k)$ ortalamasının bir tahmini olarak verilebilir. Böylece, eğilimin tahmini aşağıdaki eşitlikte basitleştirilerek verilmektedir:

$$\nabla(k) = \frac{\delta[e^2(k)]}{\delta[w(k)]} = -2e(k)v_0(k) \quad (7.14)$$

Eşitlik 7.13'ten yararlanarak $w(k+1)$ ağırlık katsayısı aşağıdaki gibi basitleştirilerek kullanılmıştır:

$$w(k+1) = w(k) + 2qe(k)v_0(k) \quad (7.15)$$

Kontrol algoritmasına yerleştirilen çıktı hata ve ağırlık katsayılarının hesaplaması süzgeç tasarım sürecinde Çizelge 7.2'de gösterilmiştir. Süzgecin tasarım işleminde sonraki adım uyarlanır süzgeç katsayılarının tamini edilmesi için gerekli katsayısı ve iç veri kelime uzunluklarının elde edilmesidir [35-37].

Çizelge 7.2. Uyarlanır sayısal FIR süzgeç algoritması

Parametreler	N- süzgeç derecesi q- katsayı
İlk değer atamaları	$w_0(k) = 0$ veya $w_0(k) = randn(N,1)$ $w(k)$ ilk değer ataması j_{min} , hata kriterinin minimum değeri $v_0(k) = [v_0(k) \quad v_0(k-1) \quad \dots \quad v_0(k-N+1)]^T$, if $V_{ref} = v_0(k+1)$ $v_0(k) = [v_0(k-1) \quad v_0(k-2) \quad \dots \quad v_0(k-N)]^T$, if $V_{ref} = v_0(k)$
Hesaplamalar	$w(k+1)$ $(k+1)$ Zamanında tahmin edilen ağırlık vektörü $k = 1$ <i>Do</i>
Sonlandırma	$e(k) = V_{ref} - w^T(k)v_0(k)$ $w(k+1) = w(k) + 2qe(k)v_0(k)$ $k = k + 1$ <i>While</i> $j < j_{min}$

7.2. Giriş Sargı Endüktansının Hesaplanması

Köprüsüz PFC devresinin girişinde yer alan bobin giriş akımındaki yüksek frekanslı dalgacık akımının, Δi_L miktarını belirlemektedir. Bobindeki tepeden tepeye dalgacık akımı, normalde maksimum hat akımının 20%'si olacak şekilde seçilir. Bu aslında, yüksek frekanslı dalgacık akımının maksimum değeri olmadığından keyfi bir seçimdir. Bobin değeri görev çarpanı, D 'ye ve anahtarlama frekansına, f_s göre seçilmektedir. Önerilen devre ile ilgili temel eşitliklerden anlaşılacağı üzere giriş endüktansı giriş akımının dalgacık miktarını ve çıkış kapasitansı ise çıkış geriliminin dalgacık miktarını doğrudan etkiler. IGBT'lerin anahtarlama durumuna göre dalgacık akımı aşağıdaki eşitliklerde verilmektedir:

$$\Delta i_L = \frac{Dv_{in}}{f_{sw}L} \longrightarrow S_1, S_2 : \text{iletim} \quad (7.16)$$

$$\Delta i_L = \frac{(1-D)(v_{in} - v_0)}{f_{sw}L} \longrightarrow S_1, S_2 : \text{kesim} \quad (7.17)$$

$$\Delta i_L = \frac{v_{in}}{L} \left(1 - \frac{v_{in}}{v_0}\right) \frac{1}{f_s} \quad (7.18)$$

Bu eşitliklerden görüldüğü üzere akımın giriş endüktans değişimi giriş akımının dalgacık miktarını doğrudan etkilemektedir. Ayrıca anahtarlama frekansı, giriş ve çıkış gerilim değerleri de giriş akımı dalgacık miktarını etkilemektedir. Her iki değer de (f_s ve L) arttırıldığında zaman giriş akımının dalgacık miktarı düşer, azaltıldığı zaman ise giriş akımının dalgacık miktarı artar. Devrede kullanılacak olan L değeri aşağıdaki eşitlikten hesaplanmaktadır:

$$L = \frac{v_{in}}{\Delta i_L} \left(1 - \frac{v_{in}}{v_0}\right) \frac{1}{f_s} \quad (7.19)$$

7.3. Çıkış Kondansatör Değerinin Hesaplanması

Çıkış kondansatörünün seçiminde anahtarlama frekansı, dalgacık akımı, çıkış gerilimi, çıkış dalgacık gerilimi ve tutma zamanı önemli parametrelerdir. Kondansatörlerin taşıyabileceği akım miktarı genelde ısı artışı ile belirlenir. Tutma zamanı, giriş gerilimi kesildiğinde çıkış geriliminin belirli bir aralıkta tutulma süresidir. Tipik olarak bu değer 15-50 ms arasındadır. 400 V çıkış gerilimine sahip önerilen devrenin harici güç kaynaklarında, tutma gereksinimi, çıkıştaki her watt başına 1-2 μF arasındadır. Tutma zamanı, yükün çalışacağı minimum gerilim, çıkış gücü, yük gücü ve çıkış kondansatöründe depolanan toplam enerjinin bir fonksiyonudur. Tutma süresi cinsinden çıkış kondansatörünün sığa değeri aşağıdaki eşitlikte verilebilir:

$$C_0 = \frac{2P_0\Delta t}{v_0^2 - v_{0(\min)}^2} \quad (7.20)$$

Burada C_0 çıkış kondansatörünü, P_0 çıkış gücünü, Δt tutma zamanını, v_0 çıkış gerilimini ve $v_{0(\min)}$ ise yükün çalışacağı en düşük gerilimi göstermektedir. Çıkış geriliminin dalgacık değeri çıkış kondansatörü, çıkış gerilimi, anahtarlama frekansı ve giriş gerilimine bağlı olarak aşağıdaki eşitlikte verilmiştir [38]:

$$\Delta V_c = v_{0\max} - v_{0\min} = \frac{v_0(v_{in} - v_0)}{8LC_0f_s^2v_{in}} \quad (7.21)$$

Bu eşitlikten görüldüğü üzere çıkış kondansatör değerinin değişimi çıkış gerilim dalgacık miktarını doğrudan etkilemektedir. Çıkış kondansatör değeri arttırıldığı zaman çıkış gerilim dalgacık miktarı düşer, azaltıldığı zaman ise çıkış gerilim dalgacık miktarı artar. Çıkış kondansatör değerinin hesaplanmasında aşağıdaki eşitlik kullanılmıştır.

$$C_0 = \frac{P_{in}}{2\pi f_r \Delta V_{cpp} v_0} \quad (7.22)$$

Bu eşitlikten ΔV_{cpp} çıkış geriliminin dalgacık miktarının maksimum değerini, f_r şebeke frekansının ikinci harmoniğini, P_{in} ise giriş gücünü göstermektedir [39].

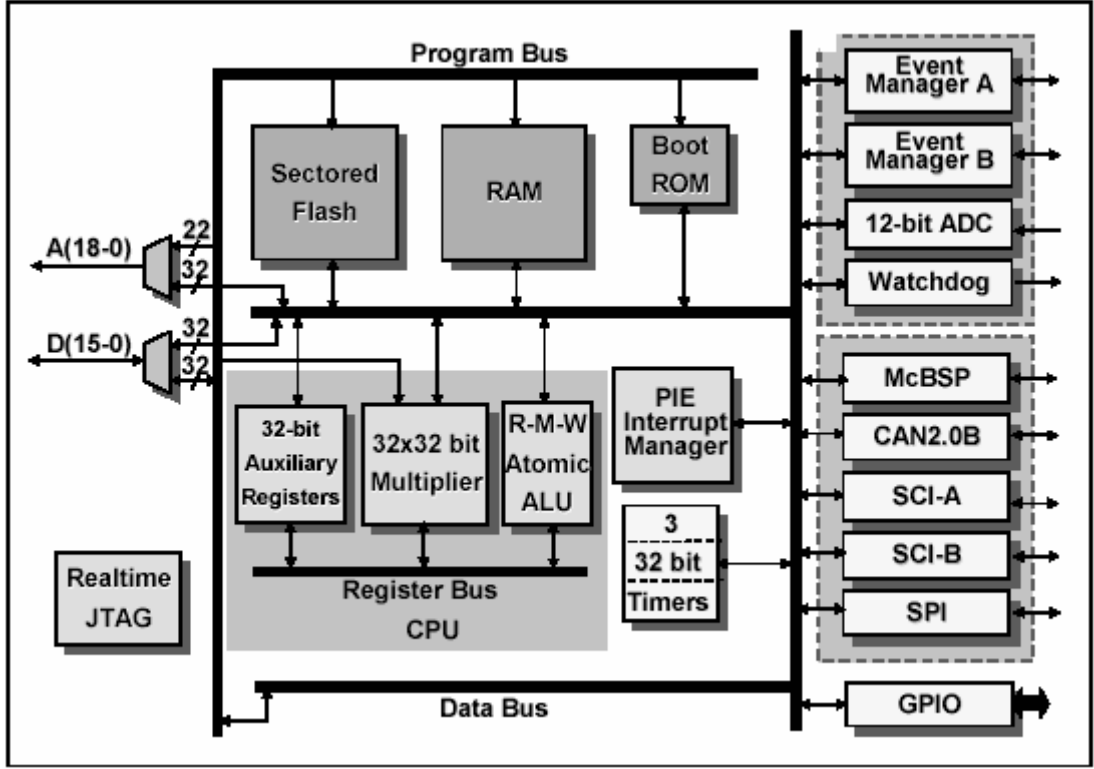
7.4. Kullanılan Mikroişlemci ve Özellikleri

Önerilen kontrol tekniği DSP TMS320F2812 sayısal işlemcisi kullanılarak kontrol işlemleri gerçekleştirilmiştir. Mikroişlemci, sabit noktalı işlem yapan 32-bit 150Mhz bir işlemci olup, 16-kanal 6.67 ns çözünürlüklü, ölü zaman ayarlı programlanabilir. PWM çıkışı, 16 kanal 12-bit 80 ns dönüşüm zamanlı A/D çevirici, 4 adet sayısal yakalama girişi ve 4 adet kare dalga kodlayıcı girişi, 16-bit 7 port programlanabilir sayısal giriş-çıkış, 18K Word RAM ve 128K Word Flash EEROM ve C/C++ programlama desteğine sahiptir. Code Composer Studio IDE adlı programla birlikte çalışmaktadır. Mikroişlemci bilgisayara paralel port (LPT) üzerinden bağlanır. İşlemciye ilişkin ilkesel bir model Şekil 7.7’de verilmiştir [40].

7.4.1. DSP TMS320F2812 işlemcisinin özellikleri

DSP TMS320F2812 işlemcisinin tez çalışmasında kullanılması aşağıdaki nedenlerden dolayı düşünülmüştür:

- 150MIPS işlem başarımı
- 18K Word RAM, 128K Word Flash EEPROM
- 30MHz Clock 20
- 6 çift tümleyenli, 4’ü bağımsız toplam 16 PWM
- Programlanabilir ölü zaman mantığı
- 12-bit 16 kanal ADC
- 56-pin Sayısal Giriş/Çıkış
- Gerçek zamanlı analiz, grafik ara yüz, değişken ve kayıtçı gözlemi
- CCS, C/C++ , Matlab, VISSIM desteği bulunmaktadır.



Şekil 7.7. TMS320F2812 DSP blok şeması

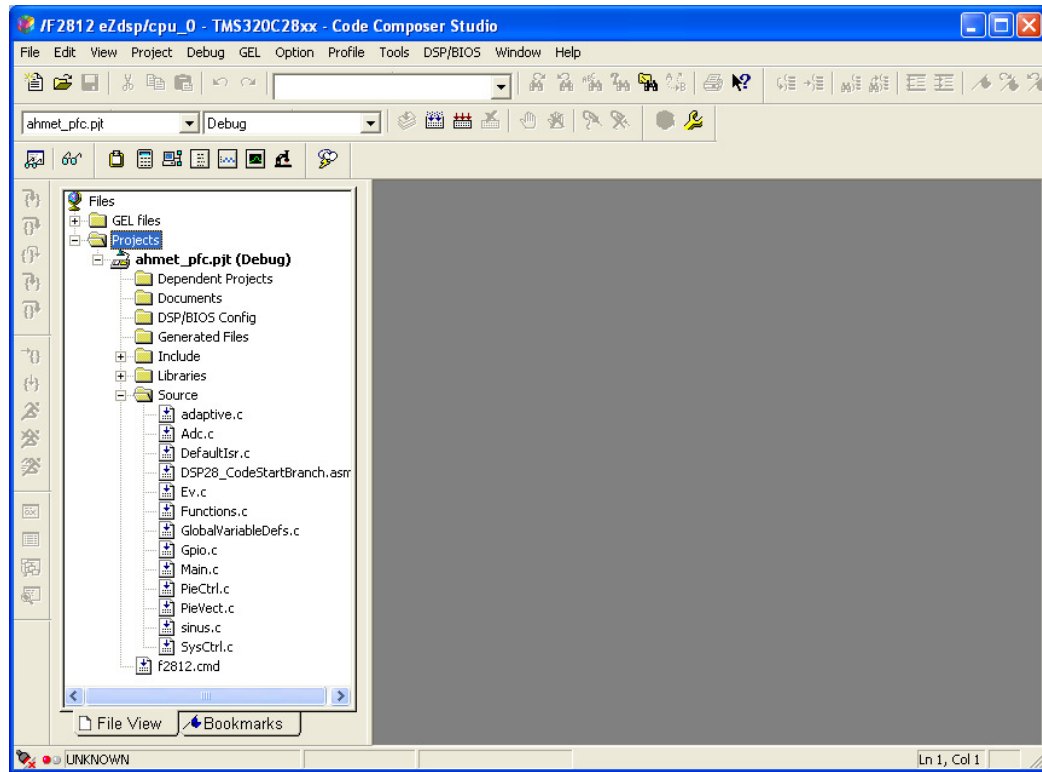
Köprüsüz güç katsayısı düzeltim devresinin kontrolü için kullanılan *TMS320F2812* sayısal işlemcisi kartının üstten görünümü Resim 7.1’de gösterildiği gibidir.



Resim 7.1. eZdsp F2812 kartının üstten görünümü

7.4.2. CCS programlama arayüzü

Texas Instruments firmasının ürettiği *TMS320F2812* sayısal işaret işlemcisi, Code Composer Studio (CCS) ile birlikte gelmektedir. İşlemcinin programlanması C++ ve assembly ile yapılabildiği gibi *MATLAB/Simulink*, *VISSIM* gibi özel paket programlar da kullanılabilir. Ancak oluşturulan program kodları yine CCS aracılığıyla işlemciye yüklenmektedir. Bu işlem için CCS kullanılan program tarafından çağrılmaktadır. Paket içeriği olarak gelen CD ile sistem kurulumu standart PC donanım kurulumu gibidir. CCS 'in yeni sürümlerinde kart bağlantısı çalışma anında kesilebilmekte ve tekrar bağlanabilmektedir. Ancak önceki sürümlerinde DSP program yüklemesi ve koşturulması bitene kadar kart ile bağlantının kesilmesine izin vermemektedir. CCS'nin ekran görünümü Şekil 7.8'de verilmektedir.



Şekil 7.8. Code Composer Studio programının arayüz görünümü

CCS ara yüzünde standart C/C++ proje oluşturma işlemleriyle, CCS örnek dosyalarından herhangi birinde ana program çatısı oluşturulabilir. CCS'de açılan her

yeni proje için kullanılan işlemciye ilişkin “*f2812.gel*” dosyası eklenmelidir. *TMS320F2812* işlemcisinin bütün birimlerinin adresleri ve adları C++ desteği ile nesne yönelimli olarak tanımlanmıştır. Bu nedenle standart olarak işlemci birimlerine ilişkin başlık dosyaları, kütüphane dosyaları ve kullanıcı tarafından değiştirilebilen kaynak dosyaları açılan projeye eklenmelidir. Bu dosyalar, kullanıcı tarafından oluşturulacak yeni denetim yazılımları gibi kaynak dosyaları ile bağlanarak çıkış dosyası üretilir ve işlemciye yüklenir. İşlemcinin kullanılan birimlerine göre giriş/çıkış kapıları, ADC girişleri, PWM çıkışları, sayısal veri çıkışları, işlemci ve kullanılan birimlerin uygun çalışma hızları mevcut kaynak dosyalarında değiştirilir [41].

7.4.3. DSP sistem başlangıç ayarları

Bu çalışmada işlemcinin bütün başlık (*.h) dosyalarının bulunduğu ana başlık klasörü (include) olarak aşağıdaki dosyalar eklenmiştir.

```
#include "GlobalPrototypes.h"    // Genel değişkenlerin tanıtıldığı başlık dosyası
#include "DSP28_SysCtrl.h"        // Sistem control/Güç durumları başlık dosyası
#include "DSP28_DevEmu.h"         // Cihaz emülasyon başlık dosyası
#include "DSP28_Xintf.h"          // Dış arayüz başlık dosyası
#include "DSP28_CpuTimers.h"      // 32-bit CPU zamanlayıcısı
#include "DSP28_PieCtrl.h"        // Çevresel arayüz kontrol başlık dosyası
#include "DSP28_PieVect.h"        // Çevresel arayüz kontrol vector tablosu
#include "DSP28_DefaultIsr.h"     // Kesme komutlarının başlık dosyası
#include "DSP28_Spi.h"            // SPI başlık dosyası
#include "DSP28_Sci.h"            // SCI başlık dosyası
#include "DSP28_Mcbsp.h"          // McBSP başlık dosyası
#include "DSP28_ECan.h"           // eCAN başlık dosyası
#include "DSP28_Gpio.h"           // Genel amaçlı giriş/çıkış başlık dosyası
#include "DSP28_Ev.h"             // Olay yöneticisi başlık dosyası
#include "DSP28_Adc.h"            // ADC başlık dosyası
#include "DSP28_XIntrupt.h"       // Dış kesmeler başlık dosyası
```

```
#include "ahmet.h"
```

```
// Tüm değişkenlerin atandığı başlık dosyası
```

DSP yongasında bulunan kendi çevresel birimlerinin (PLL, WatchDog Timer vb.) çalışma hızları ve etkin edip edilmeme durumları *DSP2812_SysCtrl.c* kaynak dosyasında ayarlanmıştır. Bu kaynak dosya, programa *InitSysCtrl();* koduyla dahil edilir. Kaynak kod dosyalarının bulunduğu (source files) bölüme de *DSP2812_SysCtrl.c* dosyası eklenmiştir. Bu dosya da sistem saat hızı ayarı en yüksek *HSPCLK* hızına oranla *PLL* çıkışı olarak 150MHz çalışma durumu elde etmek için, *SysCtrlRegs*'in koruması kaldırılarak, aşağıdaki kod eklenir. Bir sonraki satırda kayıtçılar tekrar korumaya alınır. Setlenen kayıtçı birimi koruma kodlarıyla birlikte biçimindedir.

```
EALLOW;
```

```
SysCtrlRegs.HISPCP.all = 0x0000;
```

```
EDIS;
```

Genel amaçlı giriş/çıkış kayıtçılarının ayarları kaynak dosyasında olduğundan, sayısal giriş ve çıkış olarak kullanılacak kapıların kayıtçıları yine korumalı olarak bu dosyada ayarlanır. Dosya ana program içine *InitGpio();* koduyla dahil edilir. *DSP281x_Gpio.c* kaynak dosyası da projeye eklenir. *GPIO_PortB*'nin ilk sekiz bitinin çıkış, son sekiz bitinin giriş olarak ayarlandığı kaynak kodları aşağıdaki gibidir. Genel tanımlama geçit (port) yönlendirme kayıtçısında (*GPBDIR*) yapılmaktadır.

```
EALLOW;
```

```
GpioMuxRegs.GPBMUX.all = 0x0;
```

```
GpioMuxRegs.GPBDIR.all = 0x00FF;
```

```
GpioMuxRegs.GPBQUAL.all = 0x0;
```

```
EDIS;
```

Çevresel birimlerin kesme vektör tablosu işlenirken işlemci temel kesmelerinin yetkisiz kılınması gerekir. Bunun için *CPU* kesmeleri yetkisiz kılınır ve kesme bayrakları (interrupt flag) temizlenir. Gerekli kod sırası aşağıdaki gibidir.

```
DINT;
InitPieCtrl( );
IER=0x0000;
IFR=0x0000;
InitPieVectTable();
```

Çevresel birimlerin kesme vektörleri “*DSP2812_PieCtrl.c*” kaynak dosyasında ayarlanır. Bu dosya kaynak dosyalar bölümüne dahil edilir. Bu dosyada eğer *ADC* örnekleme zamanına göre bir kesme vektörü kullanılacaksa;

```
InitAdc();
EALLOW;
PieVectTable.ADCINT = &adc_isr;
EDIS;
PieCtrlRegs.PIEIER1.bit.INTx6 = 1;
IER |= M_INT1;
EINT;
ERTM;
```

Yukarıdaki kaynak kodları girilerek elde edilmelidir. Ancak *ADC*’nin kesme vektörleri mikroişlemci zamanlayıcılarından bağımsız değildir. Bu yüzden mikroişlemcinin gerçek zamanlı kesmeleri de yetkilendirilmiştir. Eğer bir bağımsız zaman kesmesi kullanılır ve *ADC*’nin buna uyması istenirse, zamanlayıcılardan birisine ilişkin kesme vektörü ayarlanmalıdır. Ayrıca zamanlayıcının sayaç durumuna göre kesmenin zamanı da belirlenebilmektedir. Program döngüsü sonunda da kullanılan kesme vektörüne uygun bayraklar ayarlanır. *TIMER1*’in setlenen sayıcı değerine göre, sayıcı sıfırlama durumuna göre, sayıcı sonlanma durumuna göre ya da sayıcı karşılaştırma değerine (CMPR VALUE) göre kesme üretebilen bir kesme

vektörüne sahiptir. *TIMER1* devir değerine göre kesme üreten *TIMER1* zamanlayıcısı kesme vektörü kaynak kodları aşağıdaki gibi oluşturulmuştur.

```
EALLOW;
PieVectTable.T1PINT = &t1pint_isr;
EDIS;
PieCtrlRegs.PIEIER2.bit.INTx4 = 1;
IER = 0x0002;
EINT;
ERTM;
```

Genel kesme hizmet yordamları (Interrupt Service Routine) *DSP2812_DefaultIsr.c* kaynak dosyasında olup, bu dosya kaynak dosyaları bölümüne dahil edilmelidir. Kaynak kodlarını yazdığımız kesme vektörleri ayarlanmadan önce; *InitPieVectTable()*; kaynak kodu ana programa dahil edilmelidir. Ayrıca çevresel birimler başlangıç değerlerine ayarlanması için, “*DSP281x_InitPeripherals.c*” dosyası kaynak dosyaları bölümüne dahil edilip ana programa *InitPeripherals()*; kaynak kodu eklenmelidir.

Aşağıda *ahmet.h* genel amaçlı değişkenlerin ve tanımlamaların yer aldığı dosya içeriğinden örnek verilmiştir.

```
#ifndef    AHMET_H
#define    AHMET_H
#define    FILTER            1
#define    ADC_channel       2 // ADC0, ADC1 ve ADC2 aktif

/**/ Sabit Degerler /**/
#define    AFD                5
#define    PWM_period         1500 // 50kHz PWMsinyali
#define    sample_period      1500
#define    ACTRA_pos_mask     0x0002 // ACTRA pozitif
#define    ACTRA_neg_mask     0x0001 // ACTRA negatif
```

```

#define      VREF              2.46      // 400 V için referans gerilim

/**** yapı degiskenleri ****/
typedef struct {
    float32 r;                // r(k), referans deger
    float32 u;                // u(k), toplam kontrol sinyali
    float32 e1;               // e(k-1), onceki hata signal
    float32 yf;               // yf(k), cikis degiskeni
    float32 ui1;              // ui(k-1), onceki integral kontrol sinyali
    float32 u_max;            // toplam kontrol limiti
    float32 ui_max;           // Integral kontrol limiti
    array_Vsin[500];         //dizi tanimlamasi
    float32 Kp;               // P katsayisi
    float32 Ki;               // I katsayisi
    float32 Kd;               // D katsayisi
    float32 y1;               // y1 katsayisi
    float32 y2;               // y2 katsayisi
    float32 y3;               // y3 katsayisi
    float32 y5;               // y5 katsayisi
    float32 iref;             // y5 katsayisi
} PID;

/**** Global Değişken yapıları ****/
extern      PID      PFC1;
extern      PID      PFC2;
extern      PID      PFC3;
extern      int16     aFLT[AFD];    // uyarlanır süzgeç derecesi vektörü
#endif

```

İçeriklerin yer aldığı klasörde tanımlanan ahmet.h dosyasında yer alan değişkenler ve class yapısı sayesinde kontrol parametreleri istenilen C/C++ dosyalarında kullanılabilir. Devrenin kontrolünde en çok kullanılan fonksiyon yapısı ise

PID kontrol biriminin yer aldığı functions.c dosyasıdır. Bu dosyanın içeriğinde *PI* kontrolü yapısı kullanılmıştır. Bu yapıya ilişkin değişken ve nesne tanımlamaları aşağıda verilmiştir;

```
void PidCtrl1(PID *x)
{
  /*** yerel degiskenler ***/
  float32 e, up, ui, ak1;
  /*** hata ***/
  e = x->r - x->yf;
  /*** P-parametresi hesaplanmasi ***/
  up = x->Kp * e;
  /*** I- parametresi hesaplanmasi ***/
  ak1=x->Ki * (e + x->e1);
  ui = x->ui1 + ak1;
  /*** Sinirlama dongusu (anti-windup) ***/
  if(ui > x->ui_max) ui = x->ui_max;
  else if(ui < -(x->ui_max)) ui = -(x->ui_max);
  /*** D- parametresi hesaplanmasi iptal edildi***/
  // ud = x->Kd * (e - x->e1);
  /*** Kontrolcunun yenilenmesi ***/
  x->e1 = e;          /* e1 e e yi kaydet */
  x->ui1 = ui;         /*ui1 e u iyi kaydet*/
  /*** toplam kontrolcu cikisi hesaplamaasi ***/
  x->u = up + ui;
  /*** Toplam kontrolcu sinirlamasi (anti-windup) ***/
  if(x->u > x->u_max) x->u = x->u_max;
  else if(x->u < 0 ) x->u = 0;//-(x->u_max);

} //son PidCtrl1()
```

Önerilen kontrol yönteminde çıkış geriliminin süzgeçlenmesi için kullanılan program $w(k+1)$ ağırlık parametresinin hesaplanması ve elde edilen en küçük hata sinyalinin *PI* kontrolcü birimine gönderilmesi işlemlerini içermektedir. Uyarlanır FIR süzgeç program örneği aşağıdaki verilmektedir;

```
#define q 0.0005           // convergence orani
#define N 5               // süzgeç derecesi
#define NS 260            // iterasyon
float w[N];               // uyarlamalı süzgecin agirlik vektoru
float x[N];               // giris sinyali
short output;             // cikis
interrupt void int_adpf() {
    short i;
    static short buffercount=0; // sayici
    float yn, e;             //süzgeç cikisi ve hata
    x[0] = v0f[buffercount]; //süzgeç girisi
    yn = 0;                  //süzgeç cikisi ilk deger
    for (i = 0; i < N; i++) //süzgeç cikisi hesaplama
        yn += (w[i] * x[i]); //uyarlamalı süzgeç cikisi
    e = v0f[buffercount] - yn; //hata =(d+n)-yn
    for (i = N-1; i >= 0; i--) //agirliklarin guncellenmesi
    {
        w[i] = w[i] + q*e*x[i]; //guncelleme
        x[i] = x[i-1];          //giris sinyali guncelle
    }
    buffercount++;           //sayaci artir
    if (buffercount >= NS) then buffercount = 0;
    else output=v0f[buffercount];
    output_sample(output);   //cikis sinyali
    return; }
void weight()
{
    short T=0;
```

```

for (T = 0; T < 260; T++)
{
    w[T] = 0;          //ilk agirlik vektoru atama
}
int_adpf();           //kesme istegi
while(1);             //sonsuz dongu
}

```

Kontrol parametresinde elde edilen süzgeçlenmiş çıkış gerilimi ileri kutuplama işlemleri akım döngüsü ve referans giriş gerilimi üretimi yapılarak IGBT'lere istenilen PWM sinyalinin göndermekte ve güç katsayısını düzeltmektedir. Yazılımda kullanılan DefaultIsr.c dosyasında yer alan program aşağıda verilmiştir.

```

PFC3.y3 = AdcRegs.ADCRESULT0 >> 1;    // cikis gerilimi okumasi
PFC2.y2 = AdcRegs.ADCRESULT1 >> 1;    // giris gerilimi okumasi
PFC1.y1 = AdcRegs.ADCRESULT2 >> 1;    // giris akimi okumasi
/**** kontrol okumasi ****/
#if FILTER != 1
    FirFilter(&PFC3, aFLT, ADF);
#else
    PFC1.yf = (3.0/4095)*(float32)(PFC1.y1 >> 3);    //giris akimi
    PFC2.yf = (3.0/4095)*(float32)(PFC2.y2 >> 3);    //giris gerilimi
    PFC3.yf = (3.0/4095)*(float32)(PFC3.y3 >> 3);    //cikis gerilimi
#endif

PidCtrl1(&PFC3);          // PID kontrolu cagir
#define h=0.00002;
PFC2.y5 = 0.94*(PFC2.yf-0.020);          //giris gerilimi ayarlamasi
if (PFC2.y5<0) PFC2.y5=-PFC2.y5;          //giris gerilimi dogrultuluyor.
array_Vsin=PFC2.y5;
float fold=50, w=2*pi*fold, ILold=0;
int k=0;

```

```

for(i=0;i<inf;i++)
{
    if(r=0)
    {
        for (prd=0; pdr<250;pdr++)
        {
            k=k+1;
            PFC2.yf=PFC2.yf-1;
            array_Vsin(pdr+1)=PFC2.yf;
            if (array_Vsin[pdr+1]*array_Vsin[pdr]<0)
            {
                fnew=2*k*h;
                fold=fnew;
            }
            array_Vsin[pdr]=array_Vsin[pdr+1];
            if(array_Vsin[pdr+1]>array_Vsin[pdr])
            Vm=array_Vsin[pdr+1];
        }
        for(i=250;i<0;i++)
        {
            array_Vsin[i]=Vsin=Vm*sin(2*pi*fold.i.h);
            iref=(array_Vsin[i]*abs(PFC2.u)/(Vm*Vm);
        }
    }
    PidCtrl2(&PFC1&iref);           // akim dongusu PI i çağır.
    anahtar = (int16)PFC1.u;
    EvaRegs.ACTRA.all = ACTRA_neg_mask;
    EvaRegs.CMPR1 = abs(anahtar); //Sinuzoidal PWM uret

} // son ADCINT_ISR()

```

Denetim sistemleri uygulamasında en çok kullanılan birimlerden birisi de *ADC*'dir. Bu yüzden gerekli ayarlamalar sonra yapılmak üzere başlangıç ayar kodları bölümünde; `InitAdc()`; kodu yazılarak, kaynak dosyaları bölümüne “`DSP2812_Adc.c`” dosyası da eklenir. F2812 işlemcisine ilişkin genel değişken ve nesne tanımlarının yapıldığı;

`DSP281x_GlobalVariableDefs.c`
`DSP281x_CodeStartBranch.asm`

Denetim amaçlı oluşturulan ana programa başlamadan önce kütüphane ve başlık dosyalarının kaynak dosyaların derlenmesinden sonra çıkış dosyasının işlemci belleğinde yerleşeceği haritalama kodları, bağlayıcı ve yükleyici dosya kodları eklenmelidir. Bunlar;

`DSP281x_Header_nonBIOS.cmd`
`F2812_EzDSP_RAM_Ink.cmd`

Bütün bu sözü edilen dosyalar *CCS* kurulumunda mevcuttur. Örnek projelerden yola çıkarak, gerekli ekleme ve düzenleme işlemi daha kolaydır. Ancak TMS320F2812 işlemcisine ilişkin çevresel birimlerin başlık dosyalarının üretici firma web destek sitesinden indirilip kurulması gerekmektedir.

7.4.4. DSP kayıtçılarının kullanımı

TMS320F2812 mikroişlemcisinin bütün çevresel birimleri C++ desteğinde nesne olarak bit düzeyine kadar tanımlıdır. Programlamaya başlamadan önce başlık dosyaları tek tek incelenip kayıtçı nesne adları belirtilmelidir. Program yazımı sırasında *CCS*'de otomatik olarak yardımcı olmaktadır. Yapılacak işleme göre işlemci bilgi sayfalarından uygun kayıtçılar belirlenip sırasıyla düzenlenmelidir. Aşağıda genel amaçlı giriş/çıkış seçici kayıtçılarından `GPIO_PORT_A`'nın bit düzeyinde PWM çıkışı yetkilendirmesi için programdan bir örnek verilmiştir.

```

GpioMuxRegs.GPAQUAL.all = 0x0000;
GpioMuxRegs.GPADIR.all = 0x0000;
GpioMuxRegs.GPAMUX.all = 0x0003;
/* bit 15    0:    0=GPIOA15, 1=C3TRIP
   bit 14    0:    0=GPIOA14, 1=C2TRIP
   bit 13    0:    0=GPIOA13, 1=C1TRIP
   bit 12    0:    0=GPIOA12, 1=TCLKINA
   bit 11    0:    0=GPIOA11, 1=TDIRA
   bit 10    0:    0=GPIOA10, 1=CAP3_QEPI1
   bit 9     0:    0=GPIOA9,  1=CAP2_QEP2
   bit 8     0:    0=GPIOA8,  1=CAP1_QEP1
   bit 7     0:    0=GPIOA7,  1=T2PWM_T2CMP
   bit 6     0:    0=GPIOA6,  1=T1PWM_T1CMP
   bit 5     0:    0=GPIOA5,  1=PWM6
   bit 4     0:    0=GPIOA4,  1=PWM5
   bit 3     0:    0=GPIOA3,  1=PWM4
   bit 2     0:    0=GPIOA2,  1=PWM3
   bit 1     1:    0=GPIOA1   1=PWM2
   bit 0     1:    0=GPIOA0,  1=PWM1 */

```

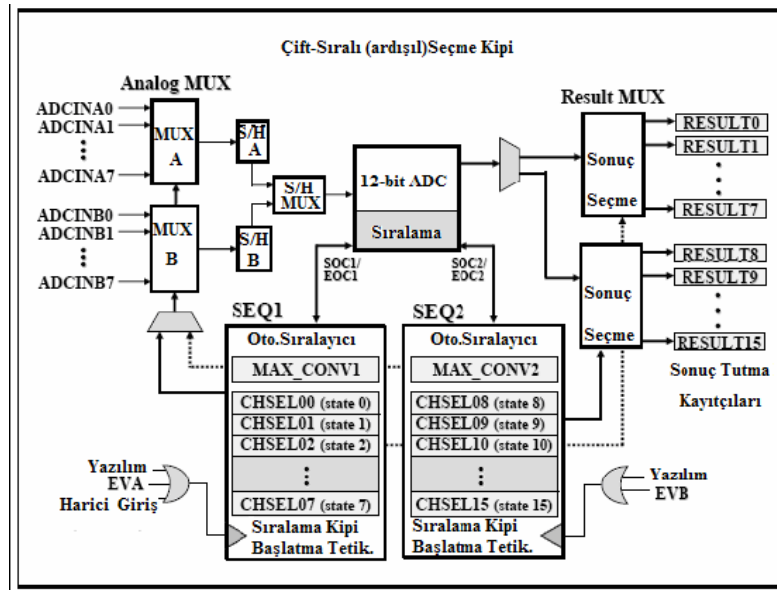
Burada; GpioMuxRegs: Genel Amaçlı Giriş/Çıkış Seçici Kayıtçısı, GPAMUX: GpioMuxRegs kayıtçısı altında bulunan A geçidi Seçicisi, bit: A geçidi seçme kayıtçısında “bit” düzeyinde işlem yapılacağı, PWM1_GPIOA0=1 ve PWM1_GPIOA1=1: A Kapısının A0 ve A1 bitleri seçileceği ve PWM çıkışı olduğu yazılan kodla belirtilmiştir.

7.4.5. Analog - sayısal dönüştürücü ayarları

TMS320F2812 mikroişlemcisi 12-bit çözünürlüklü 16 adet (2x8) 0-3 V DC analog girişi bir Analog-sayısal dönüştürücü (ADC)’ye sahiptir. Programın işlemcide koşturulması sırasında okunacak analog girişlerin sayısı ve analog işaretin hangi bacağı bağlandığı, dönüştürme sırası ve biçimi ayarlanmalıdır. Örnekleme zamanı ve

dönüştürülen işaretin sayısal değerinin ana program tarafından hangi sıklıkla alınacağı kesme vektörleriyle belirlenir. *ADC*'nin örnekleme hızı ise sistem saat hızına göre bağımsız olarak ayarlanabilmektedir (Şekil 7.9). Bu çalışmada *ADC* 25 MHz hızında ve dönüştürme biçimi sıralı kip olarak seçilmiştir. Örnekleme alınan sinyaller *ADCINA0*, *ADCINA1* ve *ADCIN2* olarak üç *ADC* giriş kullanılmıştır. Böylece okunacak akım ya da diğer analog girdiler öncelik sırasına göre dönüştürülmüştür.

Okunan analog kanal sayısı (*ADCMAXCONV*), dönüşüm yapılırken hangi kanalın hangi sonuç kayıtcısında tutulacağı (*ADCSELSEQx* ve *ADCRESULTx*), hangi olay yöneticisinin dönüşümü yeniden başlatacağı (*EVA_SOC_SEQx*) ve kesme vektörünün yeniden yetkilendirilmesi (*INT_ENA_SEQx*) her *TIMER1* periyoduna bağlı gerçekleşen kesmeler için ayarlanır. İlgili kayıtcılar (*ACTRLx*, *ADCMAXCONVxx*, *ADCCHSELSEQx*) *AdcRegs* içinde bulunur.



Şekil 7.9. TMS320F2812 işlemcisinin ADC yapısı

Üç analog giriş için kullanılan ayarlar aşağıda verilmiştir.

`AdcRegs.ADCMAXCONV.all = 0x0002; // 3 adet kanal dönüştürülmüştür.`

`AdcRegs.ADCCHSELSEQ1.bit.CONV00 = 0x0; // ADCINA0 → ADCRESULT0`

`AdcRegs.ADCCHSELSEQ1.bit.CONV01 = 0x1; // ADCINA1 → ADCRESULT1`

```
AdcRegs.ADCCHSELSEQ1.bit.CONV02 = 0x2; // ADCINA2 → ADCRESULT2
```

```
AdcRegs.ADCTRL1.all = 0x0710;
```

```
/*
bit 15  0    : reserved
bit 14   0    : RESET, 0=no action, 1=reset ADC
bit 13-12 00   : SUSMOD, 00=do not stop on emulator suspend
bit 11-8  0111 : ACQ_PS (Acquisition), 0111 = 8 x ADCCLK
bit 7     0    : CPS (Core clock)
bit 6     0    : CONT_RUN, 0=start/stop mode, 1=continuous run
bit 5     0    : reserved
bit 4     1    : SEQ_CASC, 0=dual sequencer, 1=cascaded sequencer
bit 3-0   0000 : reserved
*/
```

Sayısal değere dönüştürülen analog işaretler ADCRESULTx kayıtlarında tutulur. ADC sonuç kayıtları 16-bit olmasına rağmen dönüşüm 12-bit olduğundan tutulan sayısal bilgi normal analog değerine dönüştürülmeden önce 4-bit sağa kaydırılarak kullanılır. Örnek kod aşağıdaki gibidir [42].

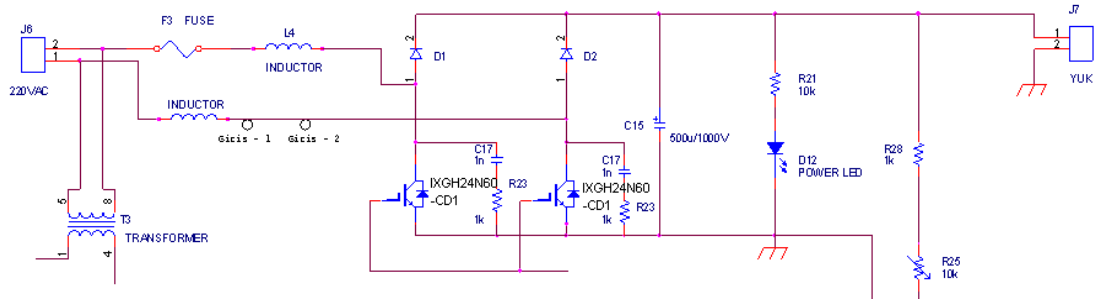
```
PFC3.y3 = AdcRegs.ADCRESULT0 >> 1;
PFC3.yf = (3.0/4095)*(float32)(PFC3.y3 >> 3);
```

7.5. Devre Elemanları ve Baskı Devre Çizimleri

Önerilen kontrol yönteminde kullanılan köprüsüz *PFC* devresi ve bu devreler için kullanılan devre elemanları bu bölüm içerisinde tanıtılmıştır. Tasarımı ve yapımı gerçekleştirilen güç devresi, besleme devresi, kontrol arayüz devresi ve *TMS320F2812* mikroişlemcisi olmak üzere dört kısımda incelenmiştir.

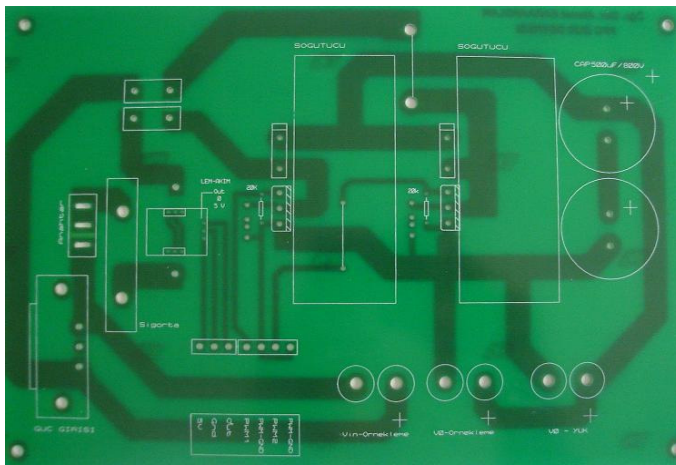
7.5.1. Güç devresi

Önerilen kontrol yöntemi köprüsüz güç katsayısı düzeltim devresinde deneysel ortamda uygulanmıştır. Köprüsüz güç katsayısı düzeltim devresi girişte doğrultucunun ortadan kalkması, akım geçiş yönündeki yarı iletken sayısının azalması, kayıpların minimuma inmesi ve verimin artması sonucunda güç katsayısı düzeltim devrelerinde genel olarak kullanılmaktadır. Güç devresine ait devre çizimi Şekil 7.10’de görülmektedir.

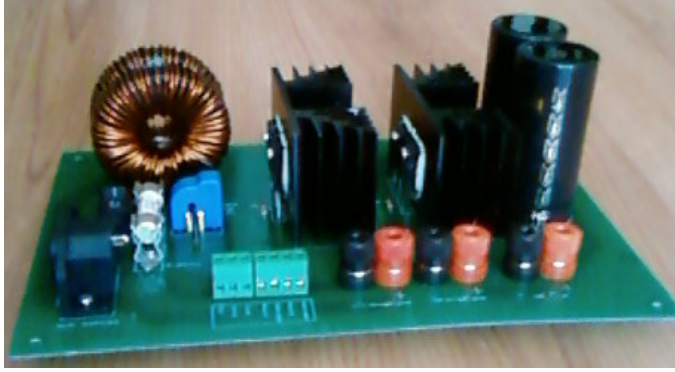


Şekil 7.10. Önerilen kontrol yönteminde güç devresine ait devre çizimi

Güç devresine ait oluşturulan baskı devre plaket görüntüsü ve deney düzeneğinde kullanılan güç devresi Resim 7.2 ve Resim 7.3’te görülmektedir.



Resim 7.2. Güç devresine ait baskı devre plaket görüntüsü

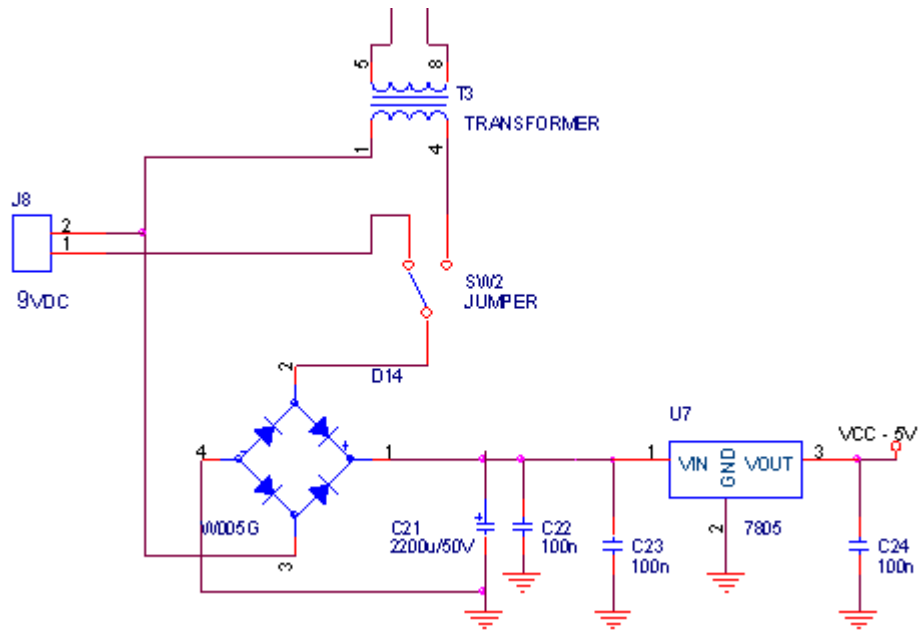


Resim 7.3. Güç devresine ait devre görüntüsü

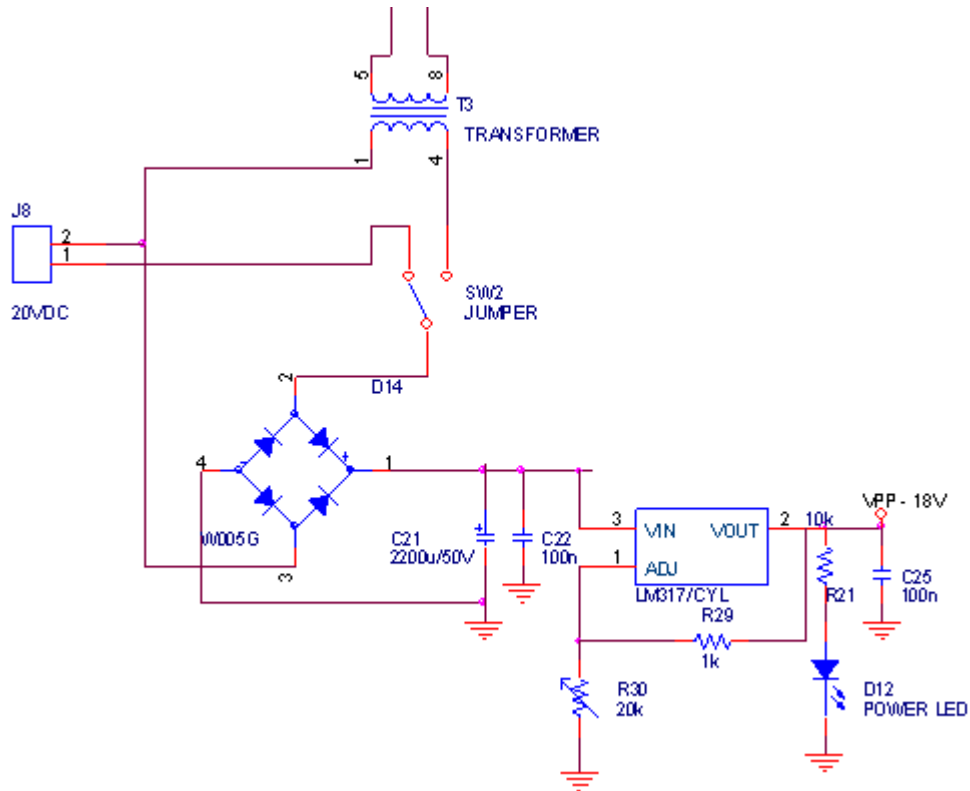
Güç devresinde yeralan malzemelerden anahtarlama elemanı olarak çalışan IXGH 24N60CD1 kodlu IGBTler kullanılmıştır. Çalışma değerleri $V_{CES} = 600 \text{ V}$, $I_{C25} = 48 \text{ A}$ ve $V_{CE(sat)} = 2.5 \text{ V}$ olarak devrede kullanılmıştır. Girişte yer alan bobinler ise 2mH değerlerinde olmakla birlikte MP4510MPFC kodlu Microlite firmasının üretmiş olduğu içerisinde yüksek frekanslarda çalışabilme özelliğine sahip amorph malzemeden yapılmış nüve kullanılmıştır. Giriş akımının ölçülmesi için LTS25-NP kodlu LEM firmasının akım sensörü yer almaktadır. IGBT'lerin soğutulması için iki adet CHEH0017 kodlu alüminyum soğutucu kullanılmıştır. Devrenin yüksek frekanslarda çalışmasından dolayı DSEI6012A kodlu hızlı diyotlar kullanılmıştır.

7.5.2. Besleme devresi

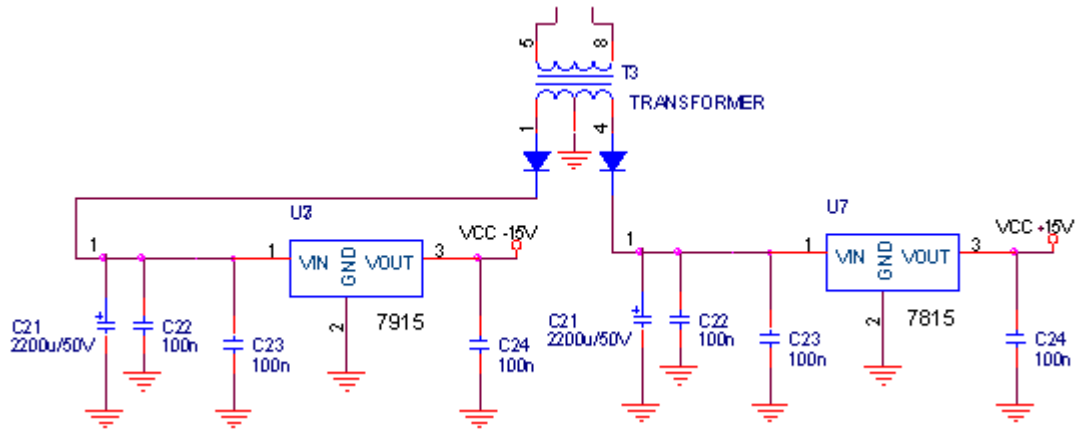
Devrede kullanılan entegrelerin ve malzemelerin dc gerilimleri için besleme devresi tasarlanmıştır. Besleme devresi girişi $220 \text{ V}_{rms}/50 \text{ Hz}$ şebeke ile beslenerek çıkışında 5V, 18V, +15V, -15V, 2.5V dc gerilimler verecek şekilde tasarlanmıştır. Besleme devresinde çıkış gerilimlerini sağlayan devre çizimleri Şekil 7.11-7.14' de sırasıyla verilmektedir. Devrenin baskı devre plaket görünümü ve deneysel çalışmalarda kullanılan devrenin görünümü Resim 7.4 ve Resim 7.5'te verilmiştir. Güç devresinde yer alan IGBT'lerin sürülmesi için kullanılan IR2113 entegresinin beslemesi kontrol biriminde kullanılan entegrelerin beslemelerinden yalıtımlı olarak tasarım gerçekleştirilmiştir.



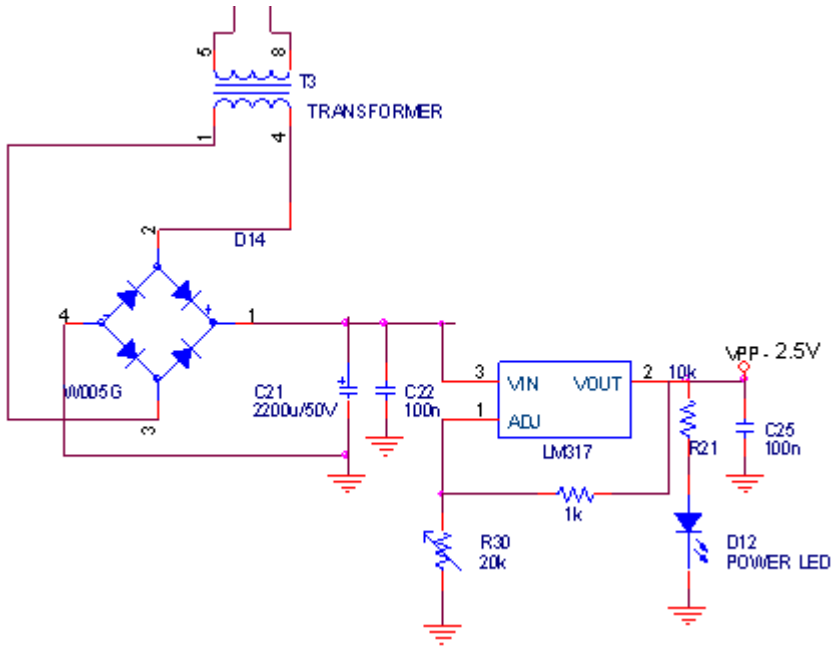
Şekil 7.11. Besleme devresi içinde yer alan +5 V çıkış veren devre çizimi



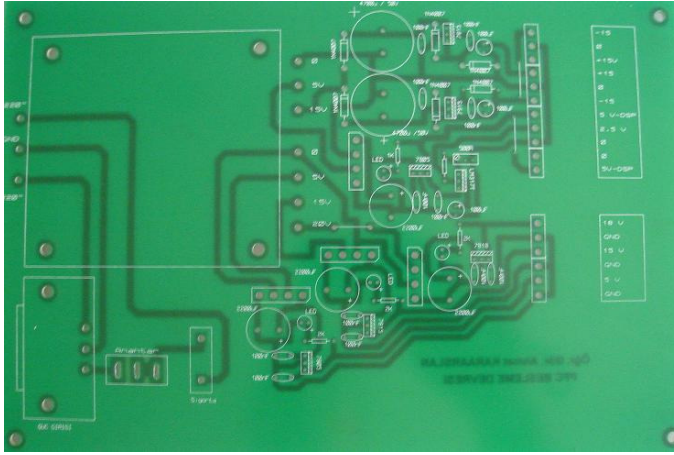
Şekil 7.12. Besleme devresi içinde yer alan +18 V çıkış veren devre çizimi



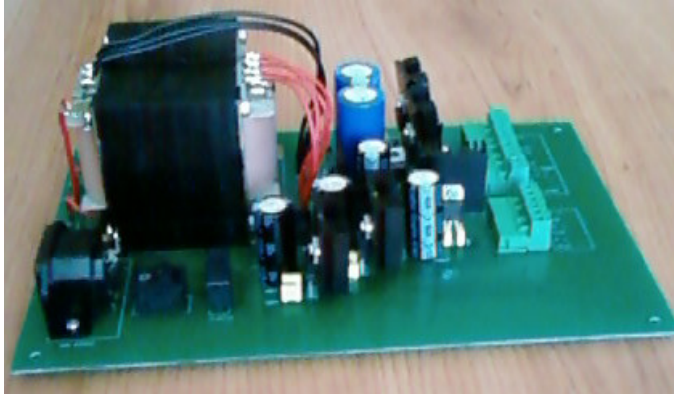
Şekil 7.13. Besleme devresi içinde yer alan +15/-15 V çıkış veren devre çizimi



Şekil 7.14. Besleme devresi içinde yer alan +2.5 V çıkış veren devre çizimi



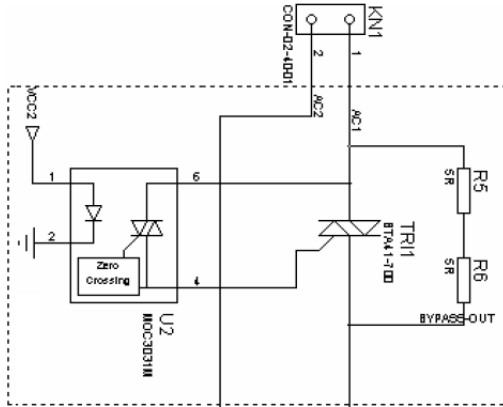
Resim 7.4. Besleme devresine ait devre plaketi görünümü



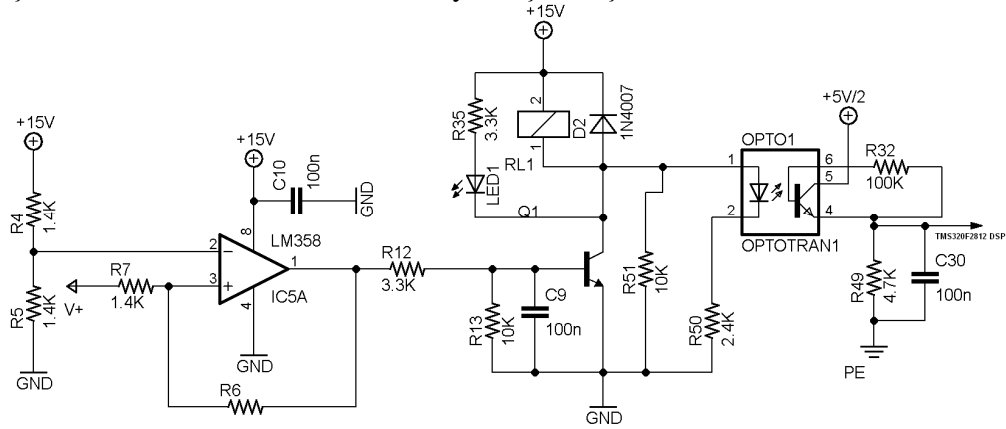
Resim 7.5. Besleme devresine (5V, 18V, +15V, -15V, 2.5V) ait devre görünümü

7.5.3. Kontrol ve örnekleme devreleri

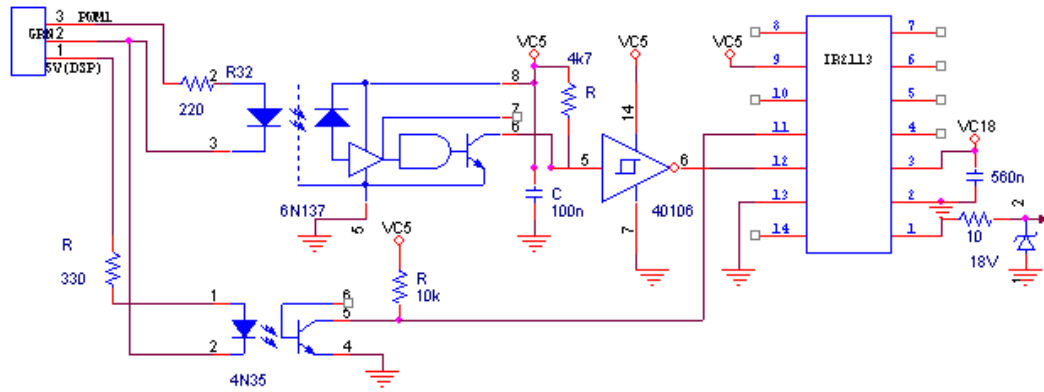
Devrenin kontrolü *TMS320F2812* DSP sayısal sinyal işlemcisi kullanılarak yapılmıştır. DSP Analog dijital çeviricisine (ADC) üç adet örnekleme sinyali uygulanmaktadır. Bu sinyaller *LEM* firmasının üretmiş olduğu gerilim örnekleme *LEM*'i *LV25-P* serisi ve akım örnekleme *LEM*'i *LTS25-NP* serisidir. Sayısal sinyal işlemcisinin ADC yazmaçlarına aktarılan örnekleme sinyallerine istenilen kontrol tekniği uygulanmakta ve güç devresinin *IGBT* anahtarlarının geçitlerine sinüzoidal *PWM* sinyali verilerek kontrol sağlanmaktadır. Önerilen yöntemde kullanılan kontrol devresini oluşturan akım ve gerilim örnekleme devre çizimleri Şekil 7.15, Şekil 7.16'da verilmektedir.



Şekil 7.17. Koruma devrelerinden yumuşak başlatma devresi

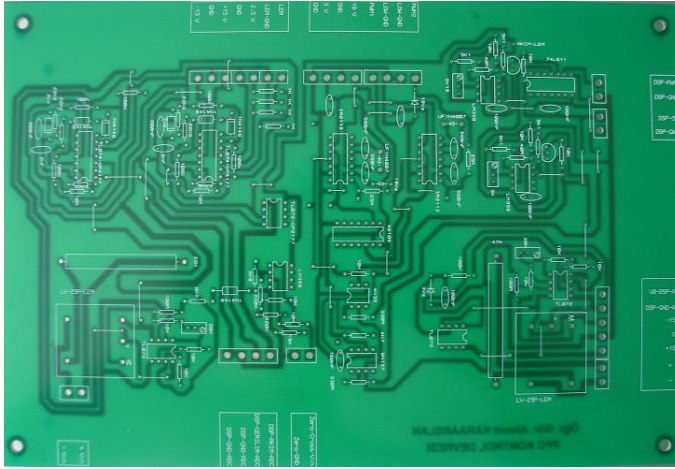


Şekil 7.18. Akım ve gerilim koruma devresi

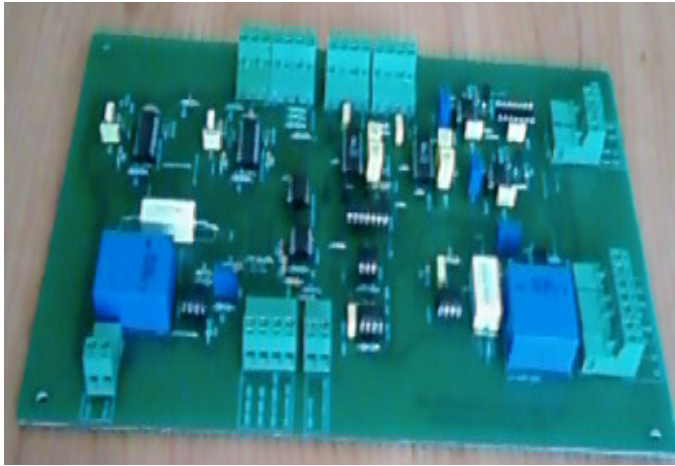


Şekil 7.19. PWM sürücü ve yalıtım devresi

Örnekleme ve kontrol devresini oluşturan *LTS25-NP*, *LV 25-P*, akım ve gerilim koruma devreleri, yumuşak başlatma devreleri birleştirilerek deneysel çalışması yapılan kontrol ve arayüz devre plaket görüntüsü ve gerçekleştirilen devre görünümü Resim 7.6 ve Resim 7.7’ de verilmiştir.



Resim 7.6. Kontrol ve arayüz devresine ait baskı devre plaket görüntüsü

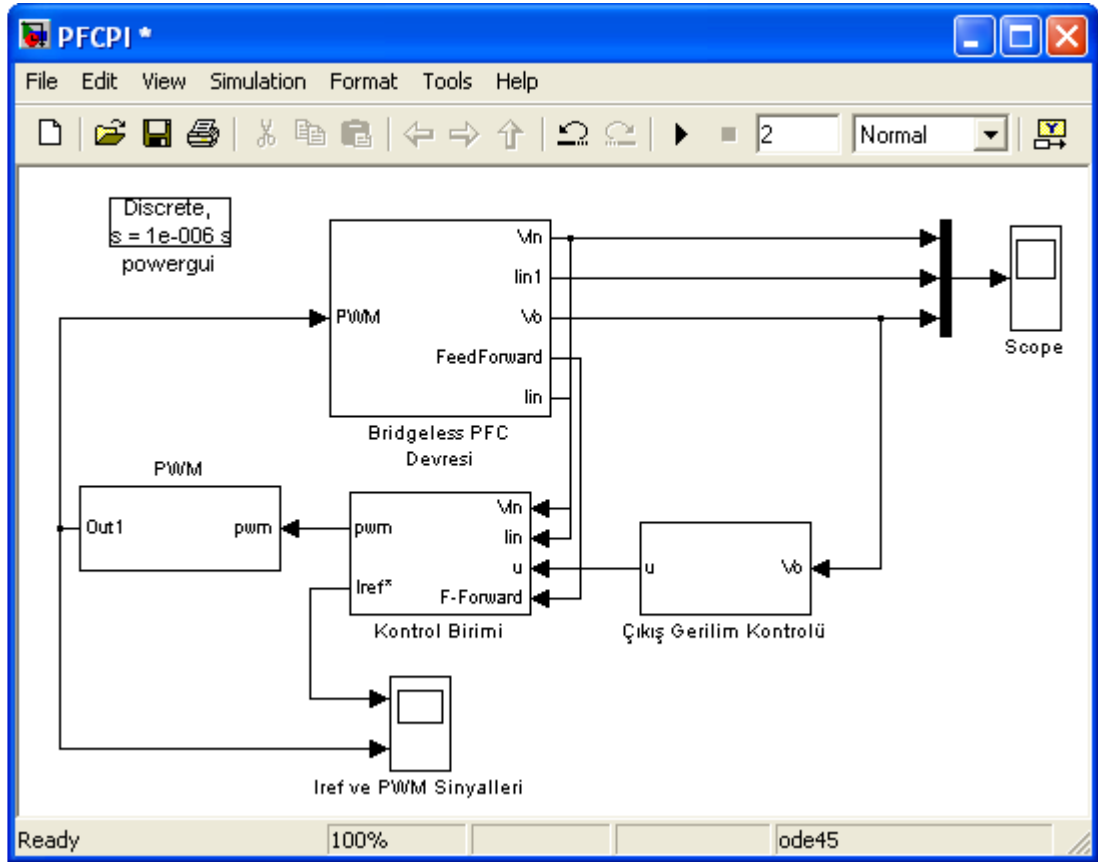


Resim 7.7. Kontrol ve arayüz devresine ait görünüm

Deneysel çalışmaları gerçekleştirilen güç devresi, besleme devresi, kontrol ve arayüz devresinin baskı devre çizimleri Ekler bölümünde ayrıntılı olarak verilmiştir.

8. BENZETİM ÇALIŞMALARI

Önerilen kontrol yönteminin benzetim çalışmaları Matlab/Simulink programı kullanılarak yapılmıştır. Benzetim çalışması ekran görünümü Şekil 8.1’de verilmiştir. Sistemin kontrolü çıkış gerilimi kontrolü, klasik kontrol tekniği ve önerilen kontrol tekniğinden yararlanılarak üç farklı şekilde test işlemi gerçekleştirilmiştir. İlk olarak çıkış gerilimi kontrolü tekniğinde devre üzerinde güç katsayısı düzeltimi gerçekleştirilmeden sadece çıkış gerilimi kontrolü yapılmaktadır. İkinci olarak klasik kontrol tekniğinde ise sistemin hem çıkış gerilimi hem de güç katsayısı düzeltimi gerçekleştirilerek kontrol için kullanılan şebeke gerilimi doğrudan kullanılmakta ve sisteme gerilimden kaynaklanan harmonik bileşenlerinin etkisi incelenmektedir. Son olarak önerilen kontrol tekniğinde ise giriş gerilimi doğrudan kullanılmamakta *TMS320F2812 DSP* mikroişlemcisi vasıtası ile aynı faz ve frekansta ideal referans gerilimi elde edilerek kontrol döngülerinde kullanılmaktadır. Benzetim çalışmasında test işlemleri gerçekleştirilen tekniklerde ortalama akım kontrol tekniğinden yararlanılarak gerilim ve akım kontrol döngülerinde *PI* kontrol yöntemi uygulanmıştır. Benzetim çalışmalarında uygulanan giriş gerilimine *IEC 61000-2-2* (Çizelge 8.1) gerilim harmonik limit değerlerinin tamamı eklenerek ($THD=\%10,8$) önerilen devre test edilmiştir. Benzetim ve deney çalışmalarında kullanılan parametre değerleri Çizelge 8.2’de gösterilmektedir.



Şekil 8.1. Önerilen kontrol yöntemi benzetim çalışması görünümü

Çizelge 8.1. IEC 61000-2-2 gerilim harmonik standart limit değerleri

Tek Harmonikler		Çift Harmonikler	
n	Gerilim Harmonikleri (%)	n	Gerilim Harmonikleri (%)
3	5	2	2
5	6	4	1
7	5	6	0,5
9	1,5	8	0,5
11	3,5	10	0,5
13	3	12	0,2
15	0,3	>12	0,2
17	2		
19	1,5		
21	0,2		
23	1,5		
25	1,5		
>25	0,2+1.3X25/h		

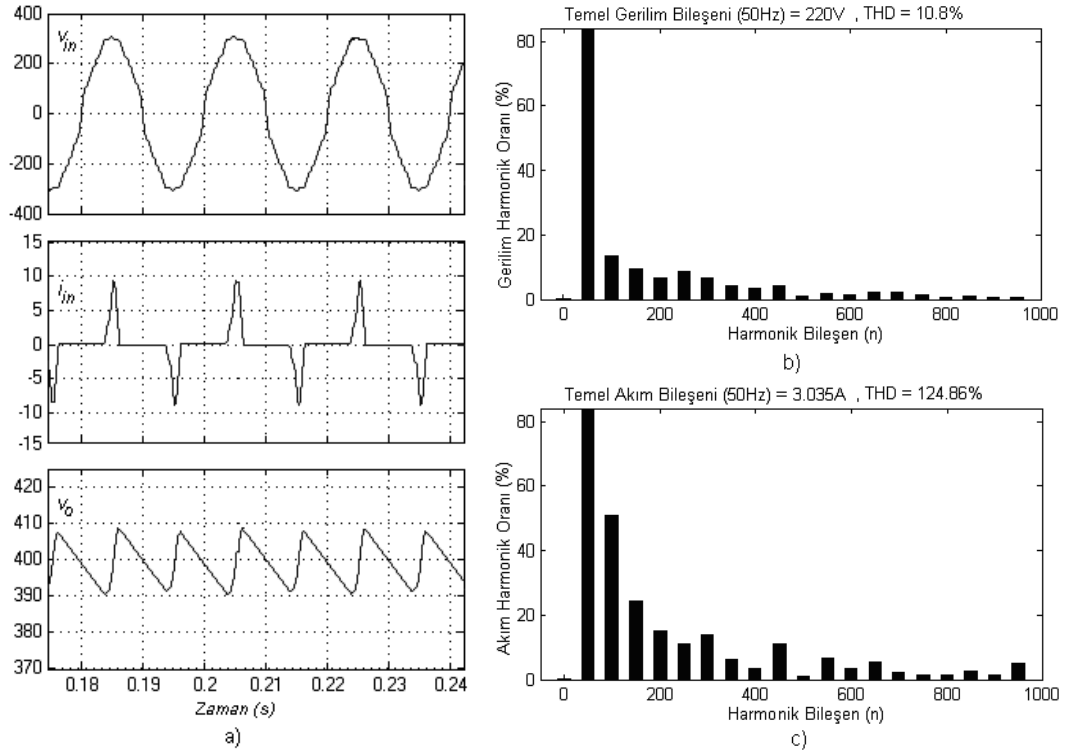
Çizelge 8.2. Benzetim ve deneysel çalışmalarda kullanılan parametreler

Çıkış Gücü	P_0	600 [W]
Çıkış Gerilimi	v_0	400 [V]
Giriş Gerilimi	v_{in}, f_{line}	220 [V _{rms} , 50 Hz]
Anahtarlama Frekansı	f_s	50 [kHz]
Hızlı Diyotlar	D_1, D_2	DSEI6012A
IGBT' ler	S_1, S_2	IXGH24N60-CD1
Bobin	L_a, L_b	2 [mH]
Kondansatör	C_0	500 [μF]

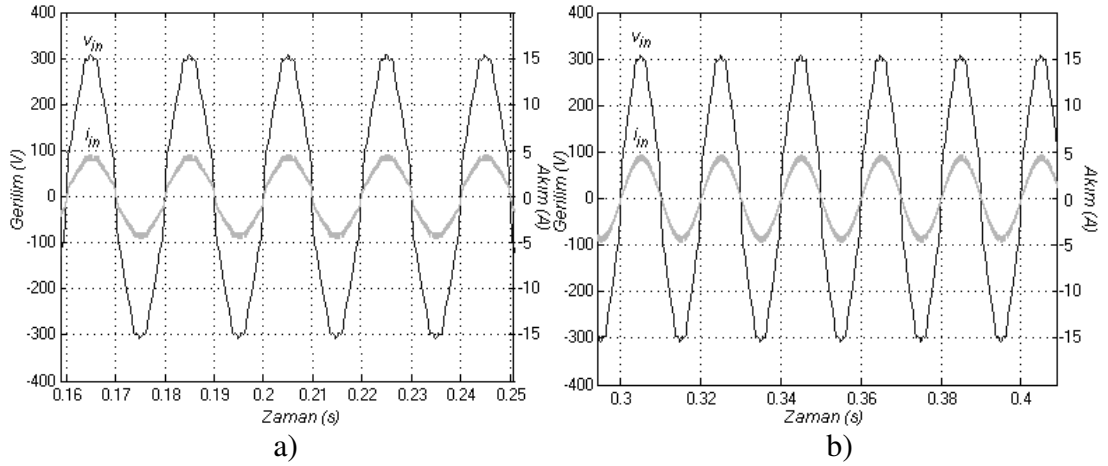
Sadece çıkış gerilimi kontrolü yapılarak elde edilen giriş gerilimi ve akımı, çıkış gerilimi dalga şekilleri benzetim sonuçları Şekil 8.2'de gösterilmektedir.

Giriş geriliminin standartlarda belirtilen maksimum sınır değerlerindeki toplam harmonik bozulumu %10,8 olarak ayarlanarak Şekil 8.2-b'de verilmiştir. Şekil 8.2-c'de giriş akımının harmonik bileşenleri analiz sonuçlarından anlaşılacağı üzere giriş güç katsayısı 0.62 ve giriş akımı THD' si %124,86 olarak elde edilmiştir. Anahtarlama devrelerinde sadece gerilim kontrolü kullanıldığında sisteme yüksek miktarda harmonik basılmaktadır. Bu da şebekeye ve şebekede kullanılan devre elemanlarına büyük zarar vermektedir.

Klasik kontrol tekniği ve önerilen kontrol tekniği Matlab/Simulink programında çalıştırıldığında giriş gerilimi, giriş akımı ve çıkış gerilimi sinyalleri Şekil 8.2'de gözlenmektedir. Şekil 8.3-a'da giriş akımındaki bozulmanın nedeni giriş gerilimindeki harmoniklerin yansımından kaynaklanmaktadır. Şekil 8.3-b'de görülen giriş akımında giriş geriliminin harmonikleri yansımamakta ve akım sinyali sinüs formunda gözlenmektedir.

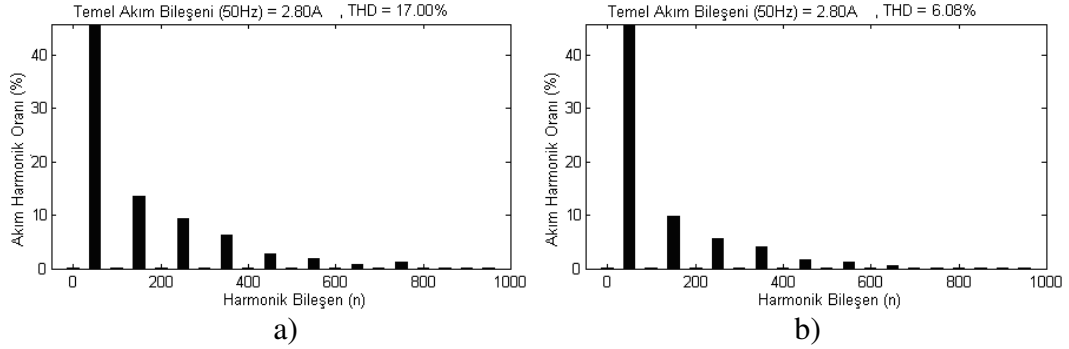


Şekil 8.2. Güç katsayısı düzeltimi yapılmadan çıkış gerilimi kontrolü ile elde edilen dalga şekilleri ve akım harmonik bileşenleri analizi



Şekil 8.3. Önerilen ve klasik kontrol tekniği kullanılarak elde edilen sinyaller; a) Klasik kontrol tekniği, b) Önerilen kontrol tekniği

Klasik kontrol tekniği ve önerilen kontrol teknikleri için akım harmonikleri analizi yapılmıştır. Bu analizler Şekil 8.4’de verilmektedir.



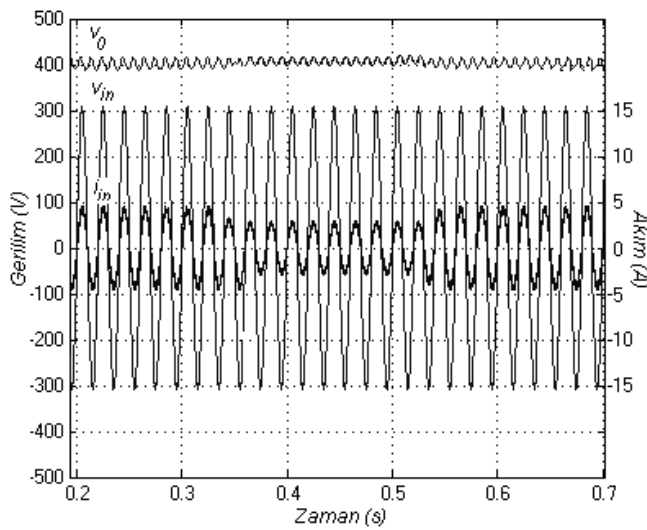
Şekil 8.4. a- Klasik sistemin giriş akımının harmonik bileşenleri analizi b- Önerilen sistemin giriş akımının harmonik bileşenleri analizi

Şekil 8.4-a' da görüldüğü üzere klasik kontrol yöntemi ile elde edilen giriş akım toplam harmonik bozulumu %17,00 iken Şekil 8.4-b'de önerilen kontrol tekniğinde giriş akım toplam harmonik bozulumu %6,08 seviyelerinde kalmıştır. Klasik kontrol tekniği ve önerilen kontrol tekniği kullanılarak elde edilen güç katsayısı değeri 0,995' tir. Elde edilen güç katsayısı değerleri her iki kontrol tekniğinde de benzerlik göstermektedir. Önerilen kontrol tekniği sistemin *THD* değerini düzenlemektedir. Elde edilen akım *THD* değerlerinden önerilen sistem klasik tekniklere göre daha üstün olduğu görülmektedir. Böylece benzetim sonuçlarından anlaşılabacağı üzere önerilen sistemin geçerliliği ispatlanmaktadır. Şebekeden kaynaklanan giriş gerilim bozulmaları klasik tekniklerle yapılan kontrol işlemlerinde giriş akımına yansımaktadır. Bunu önlemek için giriş gerilimi ile aynı fazda referans sinüs sinyali üretmek ve sayısal sinyal işlemcisinin yazılımında gerçekleştirilen programlama işlemlerinde elde edilen referans sinyali kullanmak gerekmektedir. Böylece gerilim harmoniklerinin akıma yansması önlenecektir. Önerilen sistemin *IEC 61000-3-2* akım harmonikleri limit değerleri Çizelge 8.3'te gösterilmektedir. Benzetimi ve deneysel çalışması yapılan devre Sınıf-D yapısına girmektedir.

Çizelge 8.3. EN 61000 3-2 akım harmonikleri limiti

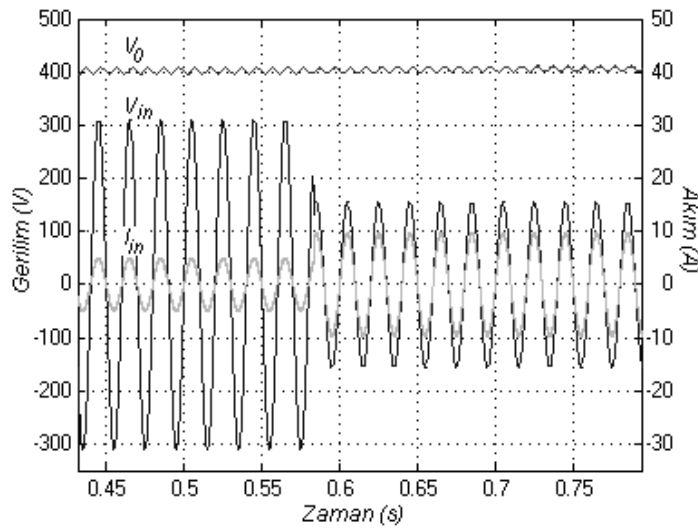
Harmonik [n]	Sınıf A [A]	Sınıf B [A]	Sınıf C [%]	Sınıf D [mA/W]
Tek Harmonikler				
3	2,3	3,45	$30 \times \lambda$	3,4
5	1,14	1,71	10	1,9
7	0,77	1,155	7	1,0
9	0,40	0,60	5	0,5
11	0,33	0,495	3	0,35
13	0,21	0,315	3	3,85/13
$15 \leq n \leq 39$	$0,15 \times 15/n$	$0,225 \times 15/n$	3	$3,85/n$
Çift Harmonikler				
2	1,08	1,62	2	-
4	0,43	0,645	-	-
6	0,30	0,45	-	-
$8 \leq n \leq 40$	$0,23 \times 8/n$	$0,345 \times 8/n$	-	-

Benzetim çalışmaları gerçekleştirilen devre tam yükte (600W) ve yarım yükte (300W) çalıştırılarak giriş gerilimi, giriş akımı ve çıkış gerilimi dalga şekilleri Şekil 8.5'te verilmiştir. Devre tam yükte çalışırken giriş güç katsayısı 0,995 iken akımın toplam harmonik bozulumu %6,08 olarak ölçülmüştür. Devre yarım yükte çalışmaya geçirildiğinde güç katsayısı 0,991 olmakla birlikte akımın toplam harmonik bozulumu %7,2 olarak tespit edilmiştir.



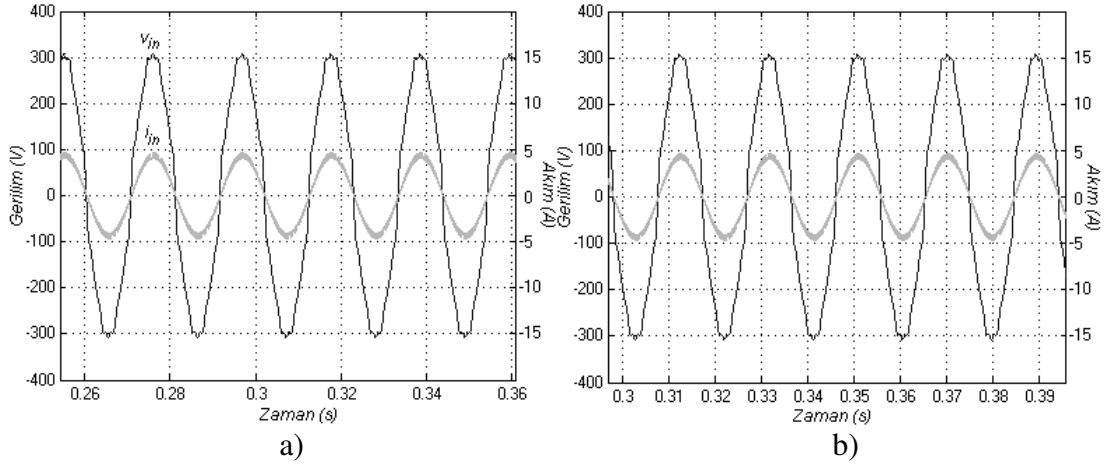
Şekil 8.5. Çıkış gerilimi, giriş gerilimi ve giriş akımı dalga şekilleri (600W' tan 300W'a ve 300W'tan 600W'a değişim)

Önerilen devrenin giriş gerilimi değişimi durumlarında tepkisi de incelenmiştir. Devre 600W, 220V_{rms}/50Hz giriş geriliminde çalıştırıldığında güç katsayısı 0,995 iken akımın toplam harmonik bozulumu %6,08 olarak ölçülmüştür. Devre 600W, 110V_{rms}/50Hz giriş geriliminde çalıştırıldığında ise 0,996 güç katsayısında ve %4,3 akımın toplam harmonik bozulumu görülmüştür. Devrenin giriş gerilimi 220V_{rms}'ten 110V_{rms}'e değişimindeki giriş gerilimi ve akımı dalga şekilleri Şekil 8.6'da verilmiştir.



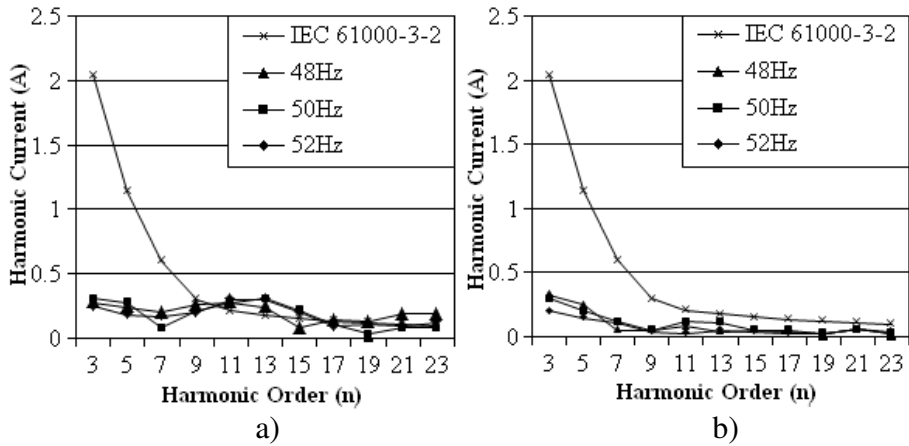
Şekil 8.6. Giriş gerilimi değişiminden elde edilen çıkış gerilimi, giriş akımı ve gerilimi

Önerilen devre 48-52 Hz arasında IEC 61000-3-2 akım harmonik limit değerlerinde çalıştırılmıştır. Devre 600W, 220V_{rms}/48Hz giriş geriliminde çalıştırıldığında güç katsayısı 0,996 iken akımın toplam harmonik bozulumu %5,2 olarak ölçülmüştür. Devre 52Hz giriş gerilimde ise 0,991 güç katsayısında ve %8,3 akımın toplam harmonik bozulumu görülmüştür. Devrenin sınır değerlerinde verilen frekanslarda çalışma durumunda giriş gerilimi ve akımı dalga şekilleri Şekil 8.7'de verilmiştir.



Şekil 8.7. Giriş akımı ve harmonikli giriş gerilimi; a) $f=48\text{Hz}$, b) $f=52\text{Hz}$

Şekil 8.8’de devrenin benzetim çalışmalarında 48-50-52 Hz frekans değişimlerinde akım harmoniklerinin IEC standartlarında belirtilen limit değerleri ile kıyaslaması verilmiştir.

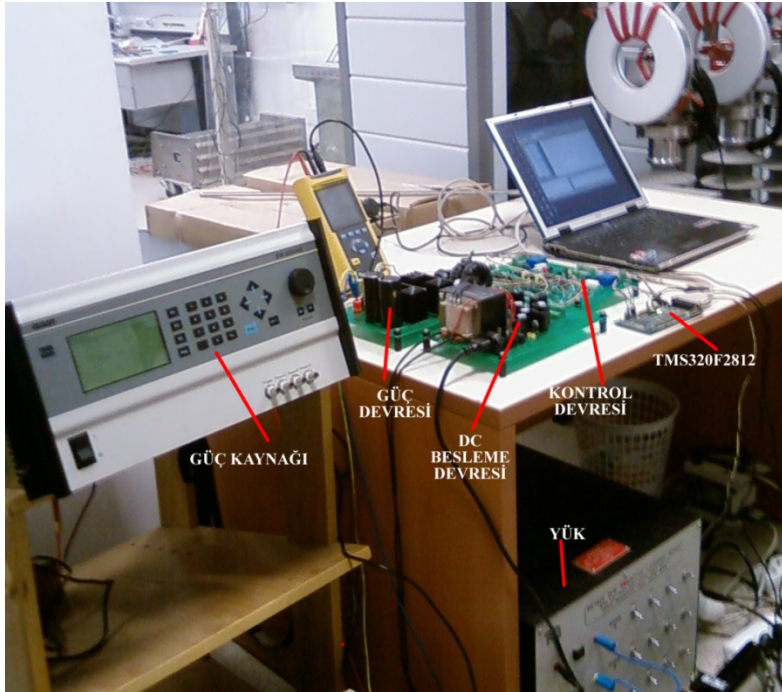


Şekil 8.8. IEC 61000-3-2 akım limit değerleri ile benzetim sonuçlarının akım harmonikleri ile kıyaslanması

Benzetim sonuçlarından anlaşılacağı üzere önerilen sistemin geçerliliği ispatlanmaktadır. Şebekeden kaynaklanan giriş gerilim bozulmaları klasik tekniklerle yapılan kontrol işlemlerinde giriş akımına yansımaktadır. Bunu önlemek için giriş gerilimi ile aynı fazda referans sinüs sinyali üretmek ve sayısal sinyal işlemcisinin yazılımında gerçekleştirilen programlama işlemlerinde elde edilen referans sinyali kullanılmıştır. Böylece gerilim harmoniklerinin akıma yansması önlenmiştir.

9. DENEYSEL ÇALIŞMALAR

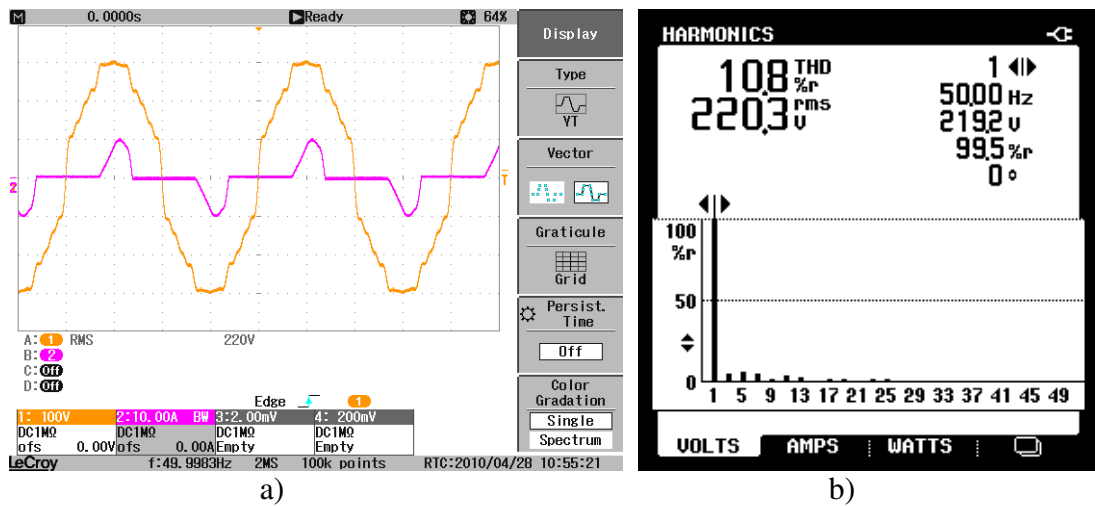
Önerilen kontrol yöntemi laboratuvar şartlarında köprüsüz güç katsayısı düzeltim devresinde deneysel ortamda uygulanmıştır. Bu teknik ortalama akım kontrol tekniğinden yararlanılarak sistemin sürekli iletim modunda çalışma durumuna göre yazılımı gerçekleştirilmiştir. Sistemin kontrolü *TMS320F2812 DSP* sayısal sinyal işlemcisi kullanılarak yapılmıştır. *DSP* Analog dijital çeviricisine üç adet örnekleme sinyali uygulanmaktadır. Bunlar giriş akımı, giriş gerilimi ve çıkış gerilimi örnekleme sinyalleridir. Bu sinyaller *LEM* firmasının üretmiş olduğu gerilim örnekleme transduceri *LEM LV25-P* serisi, akım örnekleme transduceri ise *LEM LTS25-NP* serisidir. Sayısal sinyal işlemcisinin *ADC* yazmaçlarına aktarılan örnekleme sinyallerine istenilen kontrol tekniği uygulanmakta ve güç devresinin IGBT anahtarlarının geçitlerine sinüzoidal *PWM* sinyali verilerek kontrol sağlanmaktadır. Önerilen devrenin deney düzeneği Resim 9.1’de verilmektedir.



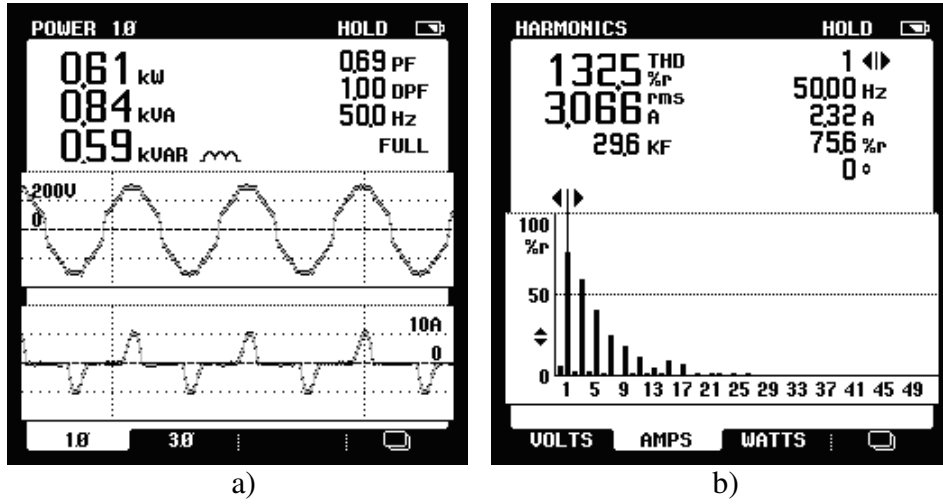
Resim 9.1. Önerilen köprüsüz güç katsayısı düzeltim devresi deney düzeneği

Deney düzeneğinde kullanılan devre elemanları ve parametre değerleri benzetim çalışmalarında kullanılan parametreler ile aynı olmakla birlikte Çizelge 8.2’de verilmiştir.

Oluşturulan deney düzeneği üzerinde çıkış gerilim kontrolü, klasik kontrol tekniği ve önerilen kontrol tekniği uygulanmıştır. Köprüsüz güç katsayısı düzeltim devresine uygulanan giriş gerilimine Çizelge 8.1’de verilen *IEC 61000-2-2* standardında belirtilen harmonik değerlerinin tamamı uygulanarak ($THD=\%10,8$) deney düzeneği üzerinde elde edilen sonuçlar karşılaştırmalı olarak verilmiştir. Şekil 9.1’de sistemin öncelikle güç katsayısı düzeltimi gerçekleştirilmeden çıkış geriliminin 400V değerinde sadece çıkış gerilim kontrolü yapılarak elde edilen giriş gerilimi, giriş akımı sinyalleri ve giriş gerilimi harmonik analizi görülmektedir. Osiloskop görüntüsünden anlaşılacağı üzere sistem sadece çıkış gerilim kontrolü yapıldığında şebekeye aşırı miktarda harmonik basmaktadır. Harmonik basılmasını Şekil 9.2’de verilen güç analizörü ekran görünümünden güç katsayısının 0,69 ve giriş akım *THD* değerinin ise 132,5% olarak elde edilmesinden anlaşılmaktadır. Böylece düşük güç katsayısı ve yüksek *THD* nedeniyle sisteme büyük miktarda harmonik basıldığı gözlenmektedir.

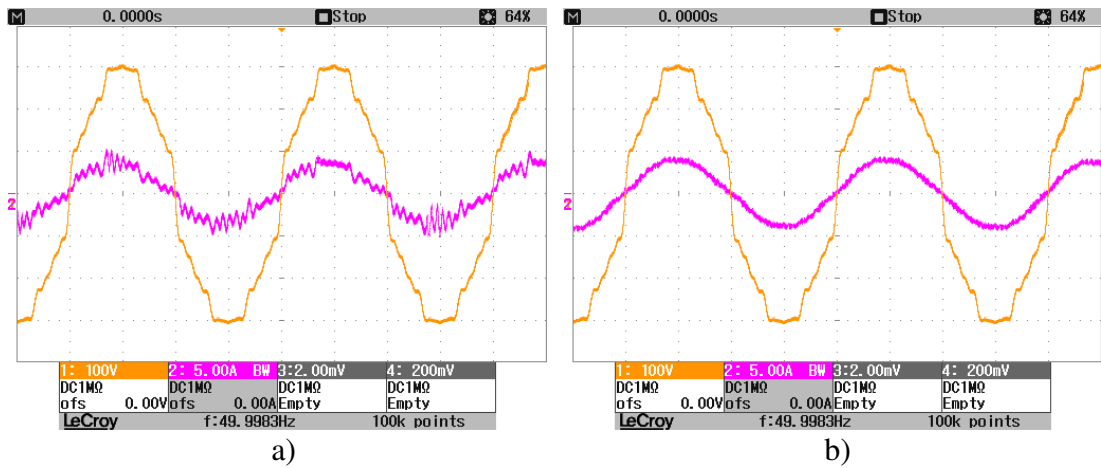


Şekil 9.1. Çıkış gerilimi kontrolü deney sonuçları; a) Giriş gerilimi ve giriş akımı sinyalleri, b) Giriş gerilimi harmonik analizi



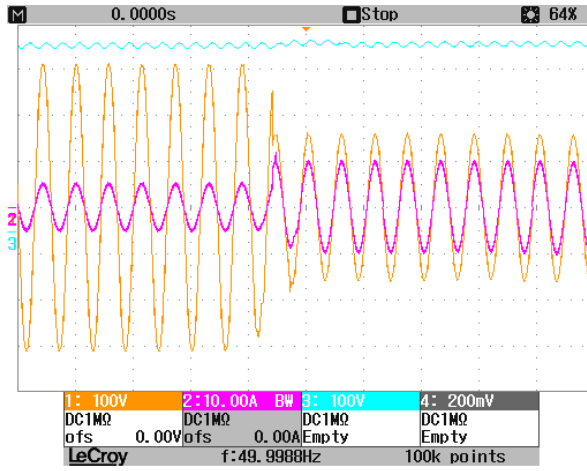
Şekil 9.2. Çıkış gerilimi kontrolü yapılarak elde edilen sinyaller, güç katsayısı ve THD değerleri

Klasik ve önerilen kontrol tekniği kullanılarak giriş gerilimi ($220 \text{ V}_{\text{rms}} / 50 \text{ Hz}$), giriş akımı sinyal görünüşleri Şekil 9.3-a ve Şekil 9.3-b’de verilmiştir. Klasik ve önerilen kontrol yöntemlerinin güç katsayısı 0,993 ve giriş akımının *THD* değerleri ise sırasıyla %19,8 ve %9,9 olarak ölçülmüştür. Klasik kontrol tekniği ile elde edilen giriş akımı toplam harmonik bozulumundan sisteme yüksek miktarda harmonik basıldığı görülmektedir. Bu veriler dikkate alındığında önerilen devrenin istenilen şekilde çalıştığı anlaşılmaktadır.



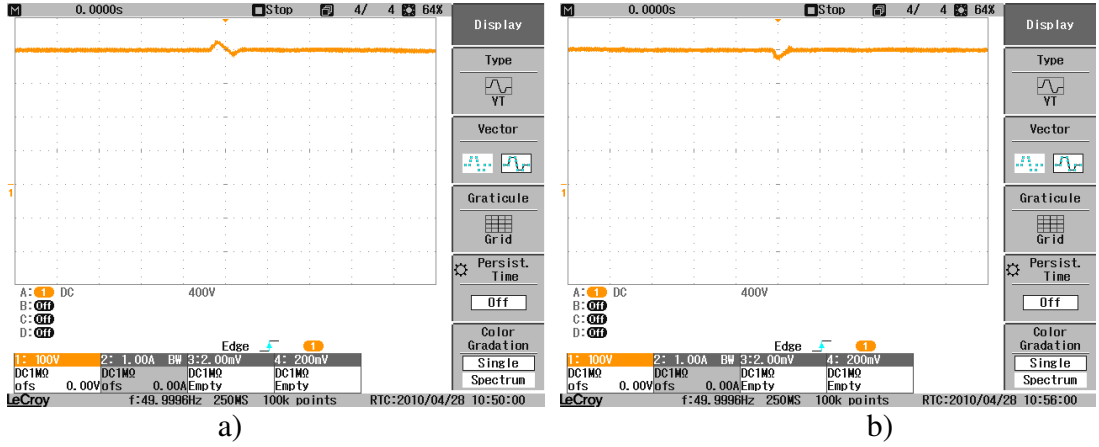
Şekil 9.3. Önerilen ve klasik kontrol tekniği kullanılarak elde edilen sinyaller;
a) Klasik kontrol tekniği, b) Önerilen kontrol tekniği

Önerilen devrenin laboratuvar ortamında giriş gerilimi değişimi durumlarında tepkisi Şekil 9.4'te verilen dalga şekillerinde görülmektedir. Devre 600W, 220V_{rms}/50Hz giriş geriliminde çalıştırıldığında güç katsayısı 0,993 iken akımın toplam harmonik bozulumu %9,9 olarak ölçülmüştür. Devre 600W, 110V_{rms}/50Hz giriş geriliminde çalıştırıldığında ise 0,995 güç katsayısında ve %7,4 akımın toplam harmonik bozulumu görülmüştür.



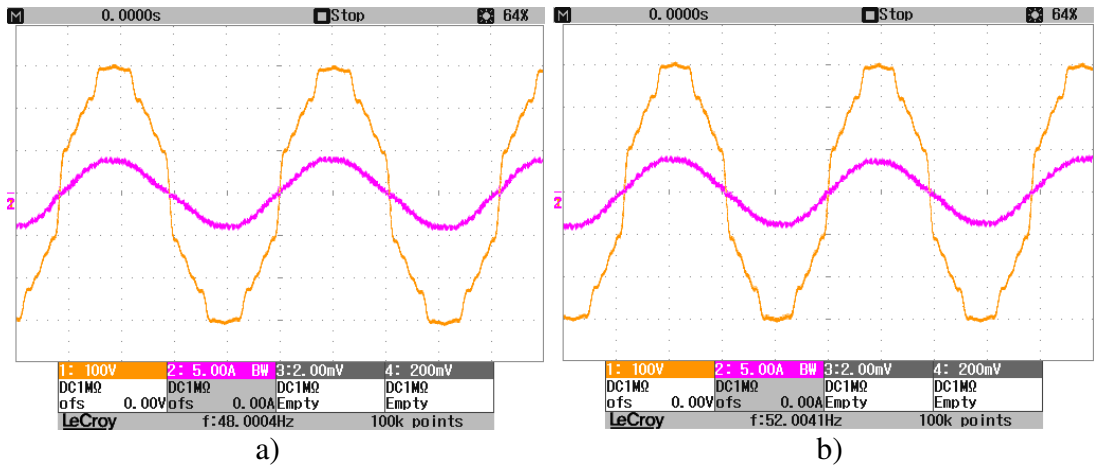
Şekil 9.4. Giriş akımı ve harmonikli giriş gerilimi değişimi dalga şekilleri

Devre çıkış gücünün tam yükte ve yarım yükte çalışma durumuna göre çıkış gerilim tepkisinin test işlemi gerçekleştirilmiştir. Şekil 9.5'te devrenin 600W güçte çalışırken aniden 300W a indirilme durumunda çıkış geriliminin tepkisini ve 300W'tan aniden 600W' ta çalışmaya geçtiği durumda çıkış geriliminin tepkisinin osiloskop görünümü yer almaktadır. Devre tam yükte çalışırken giriş güç katsayısı 0,993 iken akımın toplam harmonik bozulumu %9,9 olarak ölçülmüştür. Devre yarım yükte çalışmaya geçirildiğinde güç katsayısı 0,981 olmakla birlikte akımın toplam harmonik bozulumu %11,3 olarak tespit edilmiştir. Devredeki güç değişimlerinde çıkış gerilimi istenilen konumda kalmakta ve kontrol biriminin ani değişimlere karşı istenilen şekilde çalıştığı ispatlanmaktadır.



Şekil 9.5. Çıkış gücünün tam ve yarım yük çalışma durumunda çıkış gerilimi tepkisi; a) 600W'tan 300W'a, b) 300W'tan 600W'a

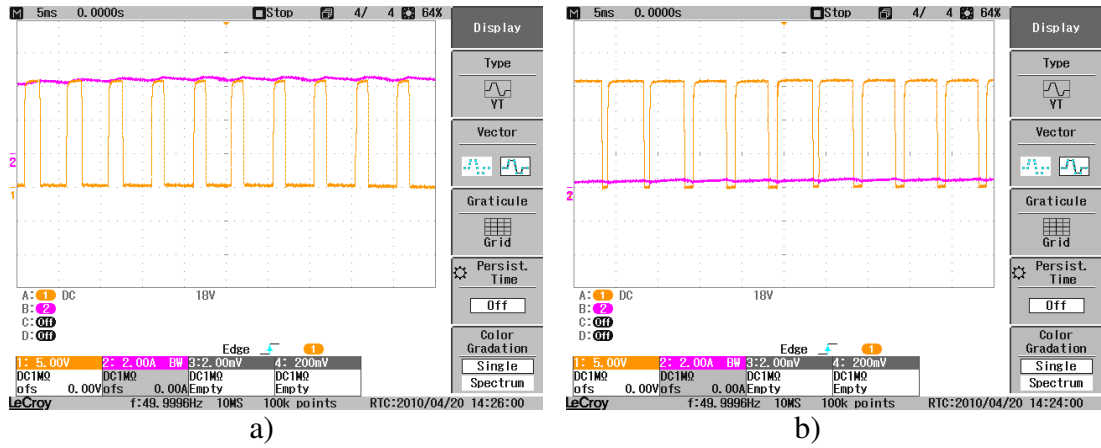
Devre 48 ve 52 Hz frekans aralığında *IEC 61000-3-2* akım harmonik limit değerlerinde çalıştırılmıştır. 600W, 220V_{rms}/48Hz giriş geriliminde çalıştırıldığında güç katsayısı 0,995 iken akımın toplam harmonik bozulumu %9,7 olarak ölçülmüştür. Devre 600W, 220V_{rms}/52Hz giriş geriliminde ise 0,991 güç katsayısında ve %10,1 akımın toplam harmonik bozulumu görülmüştür. Devrenin bu frekanslarda çalışma durumunda giriş gerilimi ve akım dalga şekilleri Şekil 9.6'da verilmiştir.



Şekil 9.6. Giriş akımı ve harmonikli giriş gerilimi; a) f=48Hz, b) f=52Hz

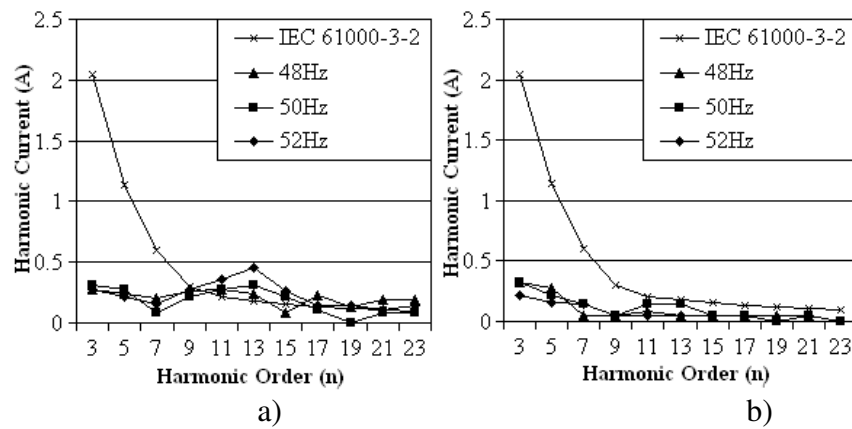
Şekil 9.7'de devrenin güç devresinde yer alan *IGBT* anahtarlama elemanlarına uygulanan sinüzoidal *PWM* sinyali ve bu sinyallere bağlı olarak elde edilen giriş akımının dalga şekli görülmektedir. Şekil 9.7-a'da minimum sinüzoidal *PWM*

sinyaline karşı maksimum giriş akımı çekimi, Şekil 9.7-b’de ise maksimum sinüzoidal *PWM* sinyaline karşı minimum giriş akımı çekimini gösteren osiloskop görünümü verilmiştir.



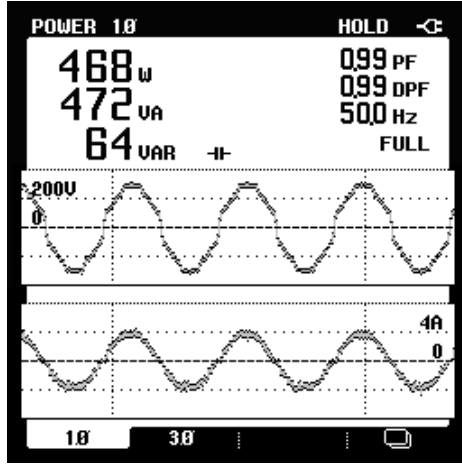
Şekil 9.7. Sinüzoidal PWM sinyali ve giriş akım dalga şekli

Şekil 9.8’de devrenin deneysel çalışmalarında 48-50-52 Hz frekans değişimlerinde akım harmoniklerinin *IEC* standartlarında belirtilen limit değerleri ile kıyaslanması verilmiştir. Şekil 9.8-a’da verilen klasik kontrol yönteminde oluşan giriş akım harmonik değerleri *IEC 61000-3-2* standartlarında belirtilen sınır değerlerini aştığı görülmektedir. Önerilen kontrol yönteminin *IEC 61000-3-2* limit değerlerini sağladığı Şekil 9.8-b’de verilen grafik görünümünden anlaşılmaktadır.

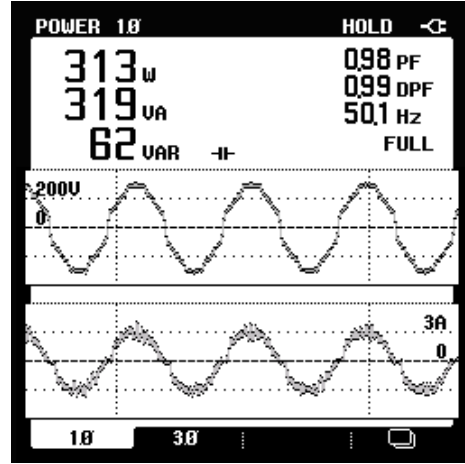


Şekil 9.8. *IEC 61000-3-2* akım limit değerleri ile deney sonuçlarının akım harmonikleri ile kıyaslanması

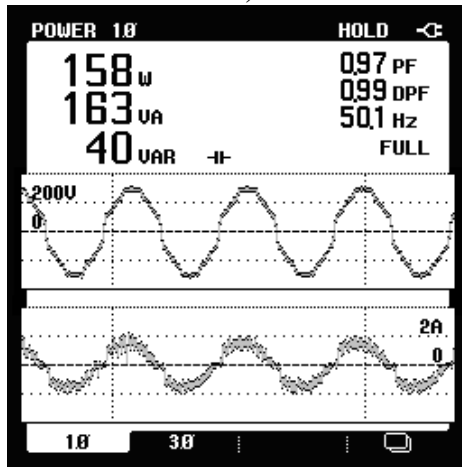
Önerilen devrenin çıkış gücünün farklı değerlerde (%75, %50, %25 güç değeri) çalışma durumu incelenmiş olup Şekil 9.9'da verilen güç analizörü ekran görüntülerinde anlaşılabacağı üzere devre 450W, 300W ve 150W çıkış gücü durumlarında da çalıştırılmıştır.



a)



b)



c)

Şekil 9.9. Devrenin farklı güç değerlerinde giriş gerilimi giriş akımı ve güç değerleri ekran görüntüleri

Önerilen devrenin farklı güç değişimlerinde elde edilen veriler incelenmiş olup Çizelge 9.1'de aktarılmıştır.

Çizelge 9.1. Devrede güç değişiminden elde edilen değerler

Giriş Gerilimi (V_{rms})	Çıkış Gerilimi (V_{dc})	Çıkış Gücü (W)	Giriş Gücü (W)	Yük (Ω)	Verim (η)	THD (%)	Güç Katsayısı (PF)
220	400	600	618	266	97,08	9,9	0,993
		450	468	355	96,15	10,2	0,991
		300	313	533	95,84	11,3	0,981
		150	158	1066	94,95	17,5	0,970

Devrenin performansı *IEC* standartlarında belirtilen *IEC 61000-3-2* ve *IEC 61000-2-2*'deki limit değerleri göz önüne alınarak test işlemleri yapılmıştır. *IEC 61000-2-2* standardında belirtilen gerilim sınır değerleri devreye uygulanarak deneyler gerçekleştirilmiştir. Standartlarda belirtilen giriş gerilimi harmonik değerlerinin tamamının uygulanması ile elde edilen şebeke gerilimine rağmen girişten çekilen akım önerilen kontrol yöntemi sayesinde giriş geriliminden kaynaklanan harmoniklerden etkilenmemekte, sinüs formuna yakın değer vermektedir. Bu durum Şekil 9.4, Şekil 9.5, Şekil 9.6 ve Şekil 9.9'daki giriş akım formlarından da anlaşılmaktadır. Verilen değerler doğrultusunda standartlarda belirtilen sınır değerleri devreye uygulanmasına rağmen sistemin performansı standartlarda verilen değerler doğrultusunda birbirini destekler niteliktedir.

10. SONUÇ VE ÖNERİLER

Günümüzde elektrik enerjisine olan talebin hızla artması, elektrik alıcılarının çok çeşitlilik göstermesi, doğrusal olmayan yarı iletken güç elemanlarının sık kullanılması şebekeden doğrusal olmayan akımların çekilmesine dolayısıyla harmoniklerin üretilmesine yol açmaktadır. Teknolojinin hızla gelişmesi ve değişmesi sonucunda ortaya çıkan bu yeni devre ve kontrol teknikleri nedeniyle istenmeyen harmonik akım ve gerilimlerinin oluşması kaçınılmaz hale gelmiştir. Şebekenin uzak kesimlerinde veya çok yüksek derecede reaktif güç kullanılan bir hattın sonundaki kullanıcıya istenilen şebeke gerilimi gelmesi beklenmemektedir. Bu sebeplerden dolayı güç sistemlerinde elektrik enerjisinin verimliliğini artırmak, harmonik akımlarını yok etmek amacıyla güç katsayısı düzeltim devreleri geliştirilmiştir.

Genel olarak literatürde yer alan güç katsayısı düzeltim devrelerinde şebeke gerilimi ideal sinüs olarak alınmakta, çekilen akım da bu gerilime göre elde edilmektedir. Fakat şebekede yer alan son kullanıcılardaki gerilim saf sinüs olmamakla birlikte harmonikler içerebilmektedir. Klasik yöntemlerde kullanılan şebeke gerilimi doğrudan kullanıldığı için sistemde yer alan gerilim harmonikleri kontrol işlemlerine büyük ölçüde etki etmektedir. Çekilen akım şebeke geriliminden etkilendiği için akımın toplam harmonik bozulumu da yüksek olmaktadır.

Bu çalışma ile oluşan bu problem dikkate alınarak bir çözüm geliştirilmiştir. Örnek alınan şebeke geriliminin sıfır geçiş noktaları TMS320F2812 sayısal sinyal işlemcisi vasıtası ile tespit edilmekte, aynı fazda ve frekansta saf referans sinüs gerilimi oluşturulmaktadır. Böylece kontrol yönteminde yapılan bir değişiklikte sistemden çekilen akımın giriş gerilimindeki olumsuz etkilerden kurtarılmış olunmaktadır.

Önerilen kontrol tekniğinin klasik kontrol tekniklerinden üstünlüğünün ispatlanması için köprüsüz güç katsayısı düzeltim devresi hem klasik kontrol hem de önerilen kontrol tekniği ile Matlab/Simulink ortamında ve laboratuvar şartlarında deneysel olarak çalıştırılmış, sonuçlar karşılaştırmalı olarak verilmiştir. Ayrıca IEC 61000–3–

2 ve IEC 61000-2-2 standart gereksinimleri incelenmiş olup, deney çalışmaları bu standartlar dikkate alınarak yapılmıştır. Giriş gerilimi IEC 61000-2-2 gerilim harmonikleri standardında belirtilen harmonik değerlerinin tamamı uygulanarak yapılmıştır. Elde edilen deney sonuçları ile standartlarda belirtilen sınır değerleri birbirini destekler niteliktedir. Önerilen kontrol tekniğinin diğer klasik kontrol tekniğine göre sistemdeki güç katsayısını iyileştirdiği ve mevcut toplam akım harmonik bozulumunu büyük ölçüde düşürdüğü ispatlanmıştır. Bu çalışma, yurtiçi ve yurt dışında yapılan çeşitli güç kalitesi problemlerinin çözümüne ve bu konuda uygulanan yöntemlerin geliştirilmesine katkı sağlayacaktır.

KAYNAKLAR

1. Bhattacharya, S., Po-Tai Cheng, Divan, D.M., “Hybrid Solutions for Improving Passive Filter Performance In High Power Applications”, *IEEE Transactions on Industry Applications*, 33(3): 732 – 747 (1997).
2. Alexa, D., “Combined Filtering System Consisting of Passive Filter with Capacitors In Parallel with Diodes and Low-Power Inverter”, *IEE Proceedings Electric Power Applications*, 146(1): 88 – 94 (1999).
3. Chen, Z., Blaabjerg, F., Pedersen, J.K., “A study of parallel operations of active and passive filters”, *Power Electronics Specialists Conference IEEE 33rd Annual*, 2(1): 1021 – 1026 (2002).
4. Rivas, D., Moran, L., Dixon, J.W., Espinoza, J.R., “Improving Passive Filter Compensation Performance with Active Techniques”, *IEEE Transactions on Industrial Electronics*, 50(1): 161 – 170 (2003).
5. De Melo Bento, A.A., da Silva, E.R.C., “Hybrid One-Cycle Controller for Boost PFC Rectifier”, *IEEE Transactions on Industry Applications*, 45(1): 268 – 277 (2009).
6. J.-H. Kim, D.-Y. Yung, S. H. Park, C. Y. Won, Y.-C. Jung and S.-W. Lee, “High efficiency soft-switching boost converter using a single switch”, *J. Power Electron.*, 9(6): 929–939 (2009).
7. Jang, Y., Jovanovic, M.M., Dillman, D.L., “Soft-Switched PFC Boost Rectifier with Integrated ZVS Two-Switch Forward Converter”, *IEEE Transactions on Power Electronics*, 21(6): 1600 – 1606 (2006).
8. Huber, L.; Yungtaek J., Jovanovic, M.M., “Performance Evaluation of Bridgeless PFC Boost Rectifiers”, *IEEE Transactions on Power Electronics*, 23(3): 1381 – 1390 (2008).
9. Gusseme, K. D., Van de Sype, M., Van den Bossche, A.P.M., Melkebeek, J.A., “Input-Current Distortion of CCM Boost PFC Converters Operated in DCM”, *IEEE Transactions on Industrial Electronics*, 54(2): 858 – 865 (2007).
10. Spiazzi, C., Mattavelli, P., Rossetto, L., “Power Factor Pre-regulators with Improved Dynamic Response”, *IEEE Transactions on Power Electronics*, 12(2): 343 – 349 (1997).
11. Salmon, J.C., “Circuit Topologies for Single-Phase Voltage-Doubler Boost Rectifiers”, *IEEE Transactions on Power Electronics*, 8(4): 521 – 529 (1993).

12. R. Redl, L. Balogh, and N. O. Sokal, "A new family of single-stage isolated power-factor correctors with fast regulation of the output voltage", *IEEE Power Elect. in Proc. PESC'94*, 1(2): 1137–1144 (1994).
13. Y. Jiang and F. C. Lee, "Single-stage single-phase parallel power factor correction scheme", *IEEE Power Elect. in Proc. PESC*, 2(1): 1145–1151 (1994).
14. Karaarslan, A., Iskender, I., "Pure Sinusoidal Input Voltage Based Bridgeless PFC Converter Using TMS320F2812 Digital Signal Processor", *6th International Conference on Electrical and Electronics Engineering Conf.*, 1: 234-238 (2009).
15. Karaarslan, A., Iskender, I., "The Comparison of Average and Hysteresis Current Mode Control Technique of Single-Phase Boost Power Factor Correction Converter", *6th International Conference on Technical and Physical Problems of Power Engineering*, 1: 470-475 (2010).
16. Erdoğan, N., "Aktif Güç Filtrelerinin İncelenmesi ve Matlab ile bir Simülasyon Örneği", Yüksek Lisans Tezi, *Yıldız Teknik Üniv. Fen Bilimleri Enstitüsü*, İstanbul, 54-61 (1989).
17. Akaigi, H., "New Trends in Active Filters for Improving Power Quality", *IEEE-PEDED Transactions*, 14(4): 416-425 (1996).
18. REID, E. W., "Power Quality Issues-Standards and Guidelines", *IEEE Trans on IA*, 32(1): (1996).
19. Sankaran, C., "Power Quality", *CRC Press*, New York, (2002).
20. Argın, M., "Güç Sistem Harmonikleri", Yüksek Lisans Tezi, *Yıldız Teknik Üniv. Fen Bilimleri Enstitüsü*, İstanbul, 29-31 (2000).
21. Sakthivel, K.N., Sisir, K. D., Kini, K.R., "Importance of Quality AC Power Distribution and Understanding of EMC Standards", *IEC 61000-3-2, IEC 61000-3-3 & IEC 61000-3-1 1*, India, (2010).
22. Electromagnetic Compatibility, "Limits for Harmonic Current Emissions (Equipment Input Current $\leq 16\text{A}$ Per Phase)", *EN 61000-3-2*, (2009).
23. Yumurtacı, R., "Elektrik Tesislerinde Harmonikler", *Birsen Yayınları*, İstanbul, 42-96 (2003).
24. Erkan, Enver, "Nonlinear Yüklerde Güç Faktörünün İyileştirilmesi", Yüksek Lisans Tezi, *Marmara Üniversitesi Fen Bilimleri Enstitüsü*, İstanbul, (1996).
25. Allan, G., "Electrical Transients in Power Systems", *Wiley Interscience*, Pennsylvania, 233-298 (1970).

26. Manjing, X., “Digital Control For Power Factor Correction”, Master of Science Thesis, *Virginia Polytechnic Institute and State University*, Virginia, (2003).
27. Sucu, M., “Elektrik Enerji Sistemlerinde Oluşan Harmoniklerin Filtrelenmesinin Bilgisayar Destekli Modellenmesi ve Simülasyonu”, Yüksek Lisans Tezi, *Marmara Üniversitesi Fen Bilimleri Enstitüsü*, (2003).
28. Leyva-Ramos, J., Ortiz-Lopez, M.G., Diaz-Saldierna, L.H., Morales-Saldana, J.A., “Switching regulator using a quadratic boost converter for wide DC conversion ratios”, *IEEE Trans. on Industrial Electronics*, 2(5): 605-613 (2009).
29. Kırıcı, A., “Harmonikli Sistemlerde Güç Faktörü Düzeltilmesinin Bilgisayar Destekli Analizi”, Yüksek Lisans Tezi, *Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü*, İstanbul, (2008).
30. Tuna, M., “Güç Faktörü Düzeltme Yöntemlerinin İncelenmesi ve Bir Uygulama Devresinin Gerçekleştirilmesi”, Yüksek Lisans Tezi, *Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü*, İstanbul, (2009).
31. Pressman, A.I., “Switching Power Supply Design Second edition”, *McGraw-Hill Inc.*, New York, 105–145, 427-470 (1998).
32. Mohan, N., Undeland, T., “Power Electronics: Converters, Applications and Design”, *Wiley Inc.*, New York, 135-143 (1989).
33. Zhao Y., “Single Phase Power Factor Correction Circuit with Wide Output Voltage Range”, Master of Science Thesis, *Virginia Polytechnic Institute and State University*, Virginia, (1998).
34. Rossetto, L., Spiazzi, G., Tenti, P., “Control Techniques for Power Factor Correction Converters”, Application notes, *Department of Electrical Engineering, University of Padova*, Italy 1-9 (1994).
35. Yamada, M., Nishihara, A., “High-speed fir digital filter with CSD coefficients implemented on FPGA”, *Proceedings of the Asia and South Pacific Design Automation Conf.*, 1:7-8 (2001).
36. Bilcu, R.C., Kuosmanen, P., Egiazarian, K., “On adaptive interpolated FIR filters”, *Acoustics, Speech, and Signal Processing, ICASSP '04, IEEE International Conference*, 2:665–668 (2004).
37. Huang, H.P., Roan, M.L., Jeng J.C. “On line adaptive tuning for PID controllers” *IEE Proceedings-Control Theory Applications*, 149(1): 60–67 (2002).
38. Rashid, M.H., “Power Electronics Circuit and Devices 3rd Edition”, *Prentice Hall*, 230-235 (2007).

39. Yiqing, Z., “Single Phase Power Factor Correction Circuit with Wide Output Voltage Range”, Master of Science Thesis, *Virginia Polytechnic Institute and State University*, Virginia, (2007).
40. Kesler, S., “Elektrik Makinaları Denetim Sistemlerinde TMS320F2812 DSP Kullanımı”, *Akademik Bilişim*, Çanakkale, 1: 685-697 (2008).
41. Yücel, F., “Dsp Tabanlı Çevrimiçi Durum İzleme Sistemi”, Yüksek Lisans Tezi, *Süleyman Demirel Üniversitesi Fen Bilimleri Enstitüsü*, Isparta, (2008).
42. Kesler, S., Akpınar S., “Sayısal İşaret İşleyiciler ve Bir Hız Denetim Sistemi İçin Programlama İlkeleri: Model TMS320F2812 DSP”, *Fırat Üniv. Mühendislik Bilimleri Dergisi*, 21(1): 71-83, (2009).
43. Recommended practices and requirements for harmonic control in electrical power systems, *IEEE 519-1992*, (IEEE harmonik akım standardı), (1992).

EKLER

EK-4. Akım sensörü ve özellikleri

Current Transducer LTS 25-NP

$$I_{PN} = 25 \text{ At}$$

For the electronic measurement of currents : DC, AC, pulsed, mixed, with a galvanic isolation between the primary circuit (high power) and the secondary circuit (electronic circuit).



16054

Electrical data

I_{PN}	Primary nominal r.m.s. current	25	At
I_P	Primary current, measuring range	$0 \dots \pm 80$	At
V_{OUT}	Analog output voltage @ $I_P = 0$	$2.5 \pm (0.625 \cdot I_P / I_{PN})$	V
N_S	Number of secondary turns ($\pm 0.1 \%$)	2000	
R_L	Load resistance	≥ 2	k Ω
R_{IM}	Internal measuring resistance ($\pm 0.5 \%$)	50	Ω
TCR_{IM}	Thermal drift of R_{IM}	< 50	ppm/K
V_C	Supply voltage ($\pm 5 \%$)	5	V
I_C	Current consumption @ $V_C = 5 \text{ V}$	Typ $28 + I_S^{(2)} + (V_{OUT} / R_L)$	mA

Accuracy - Dynamic performance data

X	Accuracy @ $I_{PN}, T_A = 25^\circ\text{C}$	± 0.2	%
	Accuracy with R_{IM} @ $I_{PN}, T_A = 25^\circ\text{C}$	± 0.7	%
ε_L	Linearity error	< 0.1	%
TCV_{OUT}	Thermal drift of V_{OUT} @ $I_P = 0$	Typ 50	Max 100 ppm/K
TCG_G	Thermal drift of the gain	Typ 50	Max 150 ppm/K
V_{OM}	Residual voltage @ $I_P = 0$, after an overload of $3 \times I_{PN}$	± 0.5	mV
	$5 \times I_{PN}$	± 2.0	mV
	$10 \times I_{PN}$	± 2.0	mV
t_{Ta}	Reaction time @ 10 % of I_{PN}	< 100	ns
t_r	Response time @ 90 % of I_{PN}	< 400	ns
di/dt	di/dt accurately followed	> 60	A/ μs
f	Frequency bandwidth (0 .. -0.5 dB)	DC .. 100	kHz
	(-0.5 .. 1 dB)	DC .. 200	kHz

General data

T_A	Ambient operating temperature	$-40 \dots +85$	$^\circ\text{C}$
T_S	Ambient storage temperature	$-40 \dots +100$	$^\circ\text{C}$
	Insulating material group	III a	
m	Mass	10	g
	Standards ⁴⁾	EN 50178 : 1997	
		IEC 60950-1: 2001	

Notes : ¹⁾ Absolute value @ $T_A = 25^\circ\text{C}$, $2.475 < V_{OUT} < 2.525$

²⁾ $I_S = I_P / N_S$

³⁾ Only due to TCR_{IM}

⁴⁾ Specification according to IEC 1000-4-3 are not guaranteed between 180 and 220 MHz.

Features

- Closed loop (compensated) multi-range current transducer using the Hall effect
- Unipolar voltage supply
- Insulated plastic case recognized according to UL 94-V0
- Compact design for PCB mounting
- Incorporated measuring resistance
- Extended measuring range.

Advantages

- Excellent accuracy
- Very good linearity
- Very low temperature drift
- Optimized response time
- Wide frequency bandwidth
- No insertion losses
- High immunity to external interference
- Current overload capability.

Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Switched Mode Power Supplies (SMPS)
- Power supplies for welding applications.

Application domain

- Industrial.

Copyright protected.

EK-4. (Devamı) Akım sensörü ve özellikleri

Current Transducer LTS 25-NP

Isolation characteristics			
V_d	R.m.s. voltage for AC isolation test, 50/60 Hz, 1 mn	3	kV
$\hat{V}_w$	Impulse withstand voltage 1.2/50 μ s	> 8	kV
		Min	
V_e	R.m.s. voltage for partial discharge extinction @ 10pC	> 1.5	kV
		Min	
dCp	Creepage distance ⁵⁾	15.5	mm
dCI	Clearance distance ⁶⁾	6.35	mm
CTI	Comparative Tracking Index (Group III a)	175	

Application examples

According to EN 50178 and IEC 61010-1 standards and following conditions :

- Over voltage category OV/3
- Pollution degree PD2
- Non-uniform field

	EN 50178	IEC 61010-1
dCp, dCI, $\hat{V}_w$	Rated isolation voltage	Nominal voltage
Single isolation	600 V	600 V
Reinforced isolation	300 V	300 V

Notes : ⁵⁾ On housing

⁶⁾ On PCB with soldering pattern UTEC93-703.

Safety



This transducer must be used in electric/electronic equipment with respect to applicable standards and safety requirements in accordance with the following manufacturer's operating instructions.



Caution, risk of electrical shock

When operating the transducer, certain parts of the module can carry hazardous voltage (eg. primary busbar, power supply).

Ignoring this warning can lead to injury and/or cause serious damage.

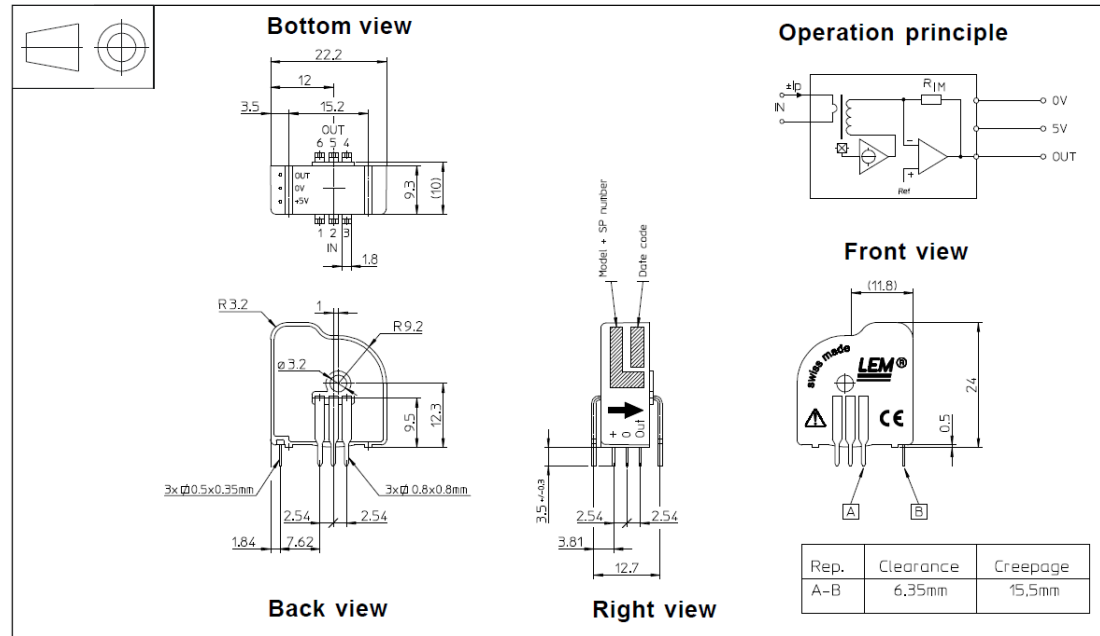
This transducer is a built-in device, whose conducting parts must be inaccessible after installation.

A protective housing or additional shield could be used.

Main supply must be able to be disconnected.

EK-4. (Devamı) Akım sensörü ve özellikleri

Dimensions LTS 25-NP (in mm. 1 mm = 0.0394 inch)



Number of primary turns	Primary nominal r.m.s. current I_{PN} [A]	Nominal output voltage V_{OUT} [V]	Primary resistance R_P [mΩ]	Primary insertion inductance L_P [μH]	Recommended connections
1	± 25	2.5 ± 0.625	0.18	0.013	
2	± 12	2.5 ± 0.600	0.81	0.05	
3	± 8	2.5 ± 0.600	1.62	0.12	

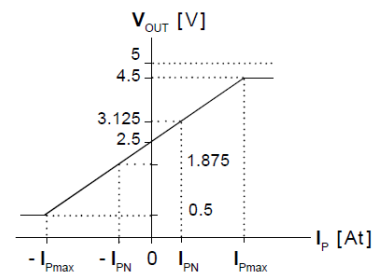
Mechanical characteristics

- General tolerance: ± 0.2 mm
- Fastening & connection of primary: 6 pins 0.8 x 0.8 mm
Recommended PCB hole: 1.3 mm
- Fastening & connection of secondary: 3 pins 0.5 x 0.35 mm
Recommended PCB hole: 0.8 mm
- Additional primary through-hole: Ø 3.2 mm

Remarks

- V_{OUT} is positive when I_p flows from terminals 1, 2, 3 to terminals 6, 5, 4.
- Temperature of the primary jumper should not exceed 100°C.

Output Voltage - Primary Current



EK-5. Gerilim sensörü ve özellikleri

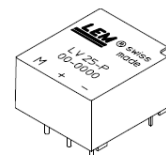
Voltage Transducer LV 25-P

For the electronic measurement of voltages : DC, AC, pulsed..., with a galvanic isolation between the primary circuit (high voltage) and the secondary circuit (electronic circuit).



$$I_{PN} = 10 \text{ mA}$$

$$V_{PN} = 10 \dots 500 \text{ V}$$



Electrical data

I_{PN}	Primary nominal r.m.s. current	10	mA
I_P	Primary current, measuring range	0 .. ± 14	mA
R_M	Measuring resistance	$R_{M \min}$ $R_{M \max}$	
	with $\pm 12 \text{ V}$	@ $\pm 10 \text{ mA}_{\max}$	30 190 Ω
		@ $\pm 14 \text{ mA}_{\max}$	30 100 Ω
	with $\pm 15 \text{ V}$	@ $\pm 10 \text{ mA}_{\max}$	100 350 Ω
		@ $\pm 14 \text{ mA}_{\max}$	100 190 Ω
I_{SN}	Secondary nominal r.m.s. current	25	mA
K_N	Conversion ratio	2500 : 1000	
V_C	Supply voltage ($\pm 5\%$)	$\pm 12 \dots 15$	V
I_C	Current consumption	10 (@ $\pm 15 \text{ V}$) + I_S	mA
V_d	R.m.s. voltage for AC isolation test ¹⁾ , 50 Hz, 1 mn	2.5	kV

Accuracy - Dynamic performance data

X_G	Overall Accuracy @ I_{PN} , $T_A = 25^\circ\text{C}$	@ $\pm 12 \dots 15 \text{ V}$	± 0.9	%
		@ $\pm 15 \text{ V} (\pm 5\%)$	± 0.8	%
ϵ_L	Linearity		< 0.2	%
I_O	Offset current @ $I_P = 0$, $T_A = 25^\circ\text{C}$		Typ	Max
I_{OT}	Thermal drift of I_O	$0^\circ\text{C} \dots +25^\circ\text{C}$	± 0.06	± 0.15 mA
		$+25^\circ\text{C} \dots +70^\circ\text{C}$	± 0.10	± 0.35 mA
t_r	Response time ²⁾ @ 90 % of $V_{P \max}$		40	μs

General data

T_A	Ambient operating temperature	0 .. +70	$^\circ\text{C}$
T_S	Ambient storage temperature	-25 .. +85	$^\circ\text{C}$
R_P	Primary coil resistance @ $T_A = 70^\circ\text{C}$	250	Ω
R_S	Secondary coil resistance @ $T_A = 70^\circ\text{C}$	110	Ω
m	Mass	22	g
	Standards ³⁾	EN 50178	

Features

- Closed loop (compensated) voltage transducer using the Hall effect
- Insulated plastic case recognized according to UL 94-V0.

Principle of use

- For voltage measurements, a current proportional to the measured voltage must be passed through an external resistor R_1 which is selected by the user and installed in series with the primary circuit of the transducer.

Advantages

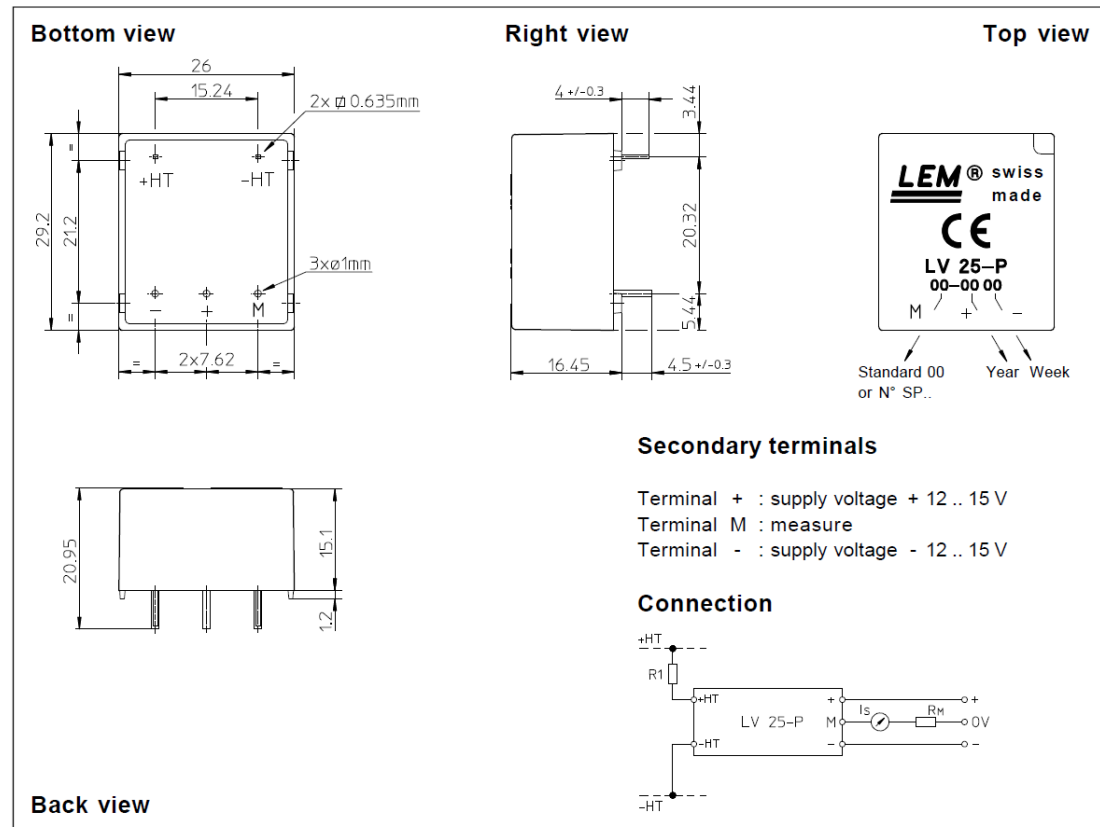
- Excellent accuracy
- Very good linearity
- Low thermal drift
- Low response time
- High bandwidth
- High immunity to external interference
- Low disturbance in common mode.

Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Power supplies for welding applications.

EK-5. (Devamı) Gerilim sensörü ve özellikleri

Dimensions LV 25-P (in mm. 1 mm = 0.0394 inch)



Mechanical characteristics

- General tolerance ± 0.2 mm
- Fastening & connection of primary 2 pins
0.635 x 0.635 mm
- Fastening & connection of secondary 3 pins $\varnothing 1$ mm
- Recommended PCB hole 1.2 mm

Remarks

- I_s is positive when V_p is applied on terminal +HT.
- This is a standard model. For different versions (supply voltages, turns ratios, unidirectional measurements...), please contact us.

Instructions for use of the voltage transducer model LV 25-P

Primary resistor R_1 : the transducer's optimum accuracy is obtained at the nominal primary current. As far as possible, R_1 should be calculated so that the nominal voltage to be measured corresponds to a primary current of 10 mA.

Example: Voltage to be measured $V_{PN} = 250$ V

- a) $R_1 = 25 \text{ k}\Omega / 2.5 \text{ W}$, $I_p = 10 \text{ mA}$ Accuracy = $\pm 0.8 \%$ of V_{PN} (@ $T_A = +25^\circ\text{C}$)
b) $R_1 = 50 \text{ k}\Omega / 1.25 \text{ W}$, $I_p = 5 \text{ mA}$ Accuracy = $\pm 1.6 \%$ of V_{PN} (@ $T_A = +25^\circ\text{C}$)

Operating range (recommended) : taking into account the resistance of the primary windings (which must remain low compared to R_1 in order to keep thermal deviation as low as possible) and the isolation, this transducer is suitable for measuring nominal voltages from 10 to 500 V.

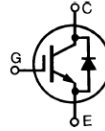
EK-6. Devrede kullanılan anahtarlama elemanı ve özellikleri

HiPerFAST™ IGBT with Diode Lightspeed Series

IXGH 24N60CD1
IXGT 24N60CD1

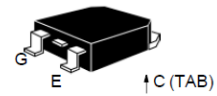
$$\begin{aligned} V_{CES} &= 600 \text{ V} \\ I_{C25} &= 48 \text{ A} \\ V_{CE(sat)} &= 2.5 \text{ V} \end{aligned}$$

Preliminary data

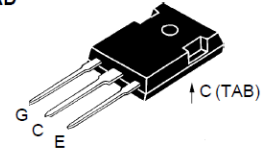


Symbol	Test Conditions	Maximum Ratings	
V_{CES}	$T_J = 25^\circ\text{C}$ to 150°C	600	V
V_{CGR}	$T_J = 25^\circ\text{C}$ to 150°C ; $R_{GE} = 1 \text{ M}\Omega$	600	V
V_{GES}	Continuous	± 20	V
V_{GEM}	Transient	± 30	V
I_{C25}	$T_C = 25^\circ\text{C}$	48	A
I_{C110}	$T_C = 110^\circ\text{C}$	24	A
I_{CM}	$T_C = 25^\circ\text{C}$, 1 ms	80	A
SSOA (RBSOA)	$V_{GE} = 15 \text{ V}$, $T_{VJ} = 125^\circ\text{C}$, $R_G = 22 \Omega$ Clamped inductive load, $L = 100 \mu\text{H}$	$I_{CM} = 48$ @ $0.8 V_{CES}$	A
P_C	$T_C = 25^\circ\text{C}$	150	W
T_J		-55 ... +150	$^\circ\text{C}$
T_{JM}		150	$^\circ\text{C}$
T_{stg}		-55 ... +150	$^\circ\text{C}$
Maximum lead temperature for soldering 1.6 mm (0.062 in.) from case for 10 s		300	$^\circ\text{C}$
M_d	Mounting torque (M3)	1.13/10 Nm/lb.in.	
Weight	TO-247	6	g
	TO-268	4	g

TO-268
(IXGT)



TO-247 AD
(IXGH)



G = Gate, C = Collector,
E = Emitter, TAB = Collector

Features

- International standard packages
JEDEC TO-247 and surface mountable TO-268
- High frequency IGBT
- High current handling capability
- Latest generation HDMOS™ process
- MOS Gate turn-on
 - drive simplicity
- Fast recovery expitaxial Diode (FRED)
 - soft recovery with low I_{RM}

Applications

- PFC circuits
- Uninterruptible power supplies (UPS)
- Switched-mode and resonant-mode power supplies
- AC motor speed control
- DC servo and robot drives
- DC choppers

Advantages

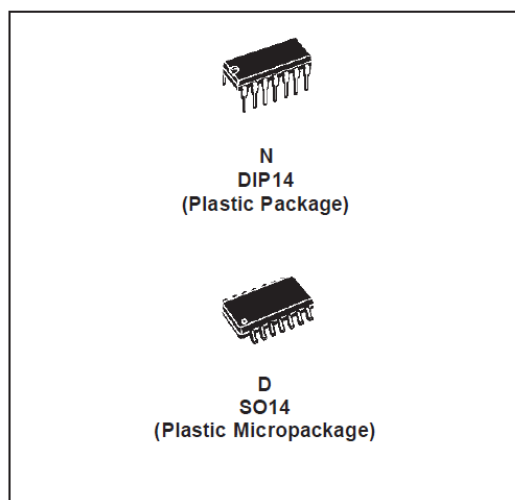
- High power density
- Very fast switching speeds for high frequency applications

Symbol	Test Conditions	Characteristic Values ($T_J = 25^\circ\text{C}$, unless otherwise specified)		
		min.	typ.	max.
BV_{CES}	$I_C = 750 \mu\text{A}$, $V_{GE} = 0 \text{ V}$	600		V
$V_{GE(th)}$	$I_C = 250 \mu\text{A}$, $V_{CE} = V_{GE}$	2.5		5.5 V
I_{CES}	$V_{CE} = 0.8 \cdot V_{CES}$ $V_{GE} = 0 \text{ V}$ $T_J = 25^\circ\text{C}$ $T_J = 150^\circ\text{C}$			200 μA 3 mA
I_{GES}	$V_{CE} = 0 \text{ V}$, $V_{GE} = \pm 20 \text{ V}$			$\pm 100 \text{ nA}$
$V_{CE(sat)}$	$I_C = I_{C110}$, $V_{GE} = 15 \text{ V}$	2.1	2.5	V

EK-7. Devrede kullanılan işlemsel yükselteç ve özellikleri


TL074
TL074A - TL074B
LOW NOISE J-FET QUAD OPERATIONAL AMPLIFIERS

- WIDE COMMON-MODE (UP TO V_{CC}^+) AND DIFFERENTIAL VOLTAGE RANGE
- LOW INPUT BIAS AND OFFSET CURRENT
- LOW NOISE $e_n = 15\text{nV}/\sqrt{\text{Hz}}$ (typ)
- OUTPUT SHORT-CIRCUIT PROTECTION
- HIGH INPUT IMPEDANCE J-FET INPUT STAGE
- LOW HARMONIC DISTORTION : 0.01% (typ)
- INTERNAL FREQUENCY COMPENSATION
- LATCH UP FREE OPERATION
- HIGH SLEW RATE : $13\text{V}/\mu\text{s}$ (typ)


DESCRIPTION

The TL074, TL074A and TL074B are high speed J-FET input quad operational amplifiers incorporating well matched, high voltage J-FET and bipolar transistors in a monolithic integrated circuit.

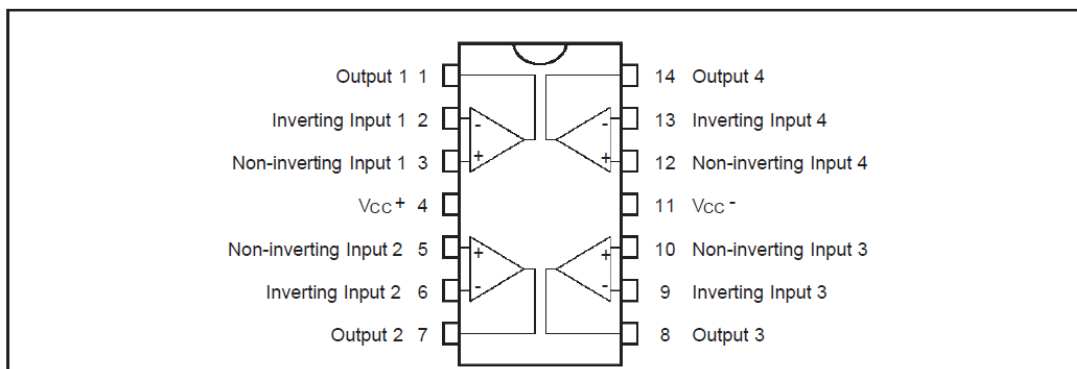
The devices feature high slew rates, low input bias and offset currents, and low offset voltage temperature coefficient.

ORDER CODE

Part Number	Temperature Range	Package	
		N	D
TL074M/AM/BM	-55°C, +125°C	•	•
TL074I/AI/BI	-40°C, +105°C	•	•
TL074C/AC/BC	0°C, +70°C	•	•

Example : TL074IN

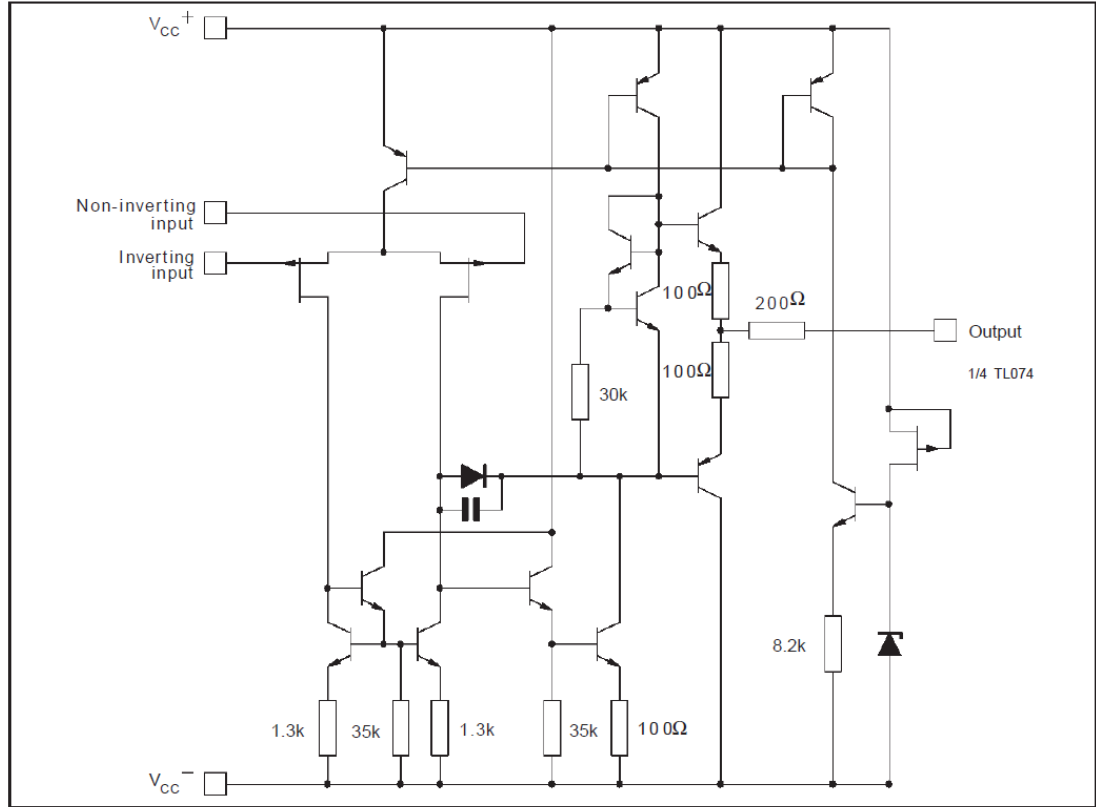
N = Dual in Line Package (DIP)
D = Small Outline Package (SO) - also available in Tape & Reel (DT)

PIN CONNECTIONS (top view)


EK-7. (Devamı) Devrede kullanılan işlemsel yükselteç ve özellikleri

TL074- TL074A - TL074B

SCHEMATIC DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	TL074M, AM, BM	TL074I, AI, BI	TL074C, AC, BC	Unit
V_{CC}	Supply voltage - note ¹⁾	± 18			V
V_i	Input Voltage - note ²⁾	± 15			V
V_{id}	Differential Input Voltage - note ³⁾	± 30			V
P_{tot}	Power Dissipation	680			mW
	Output Short-circuit Duration - note ⁴⁾	Infinite			
T_{oper}	Operating Free-air Temperature Range	-55 to +125	-40 to +105	0 to +70	°C
T_{stg}	Storage Temperature Range	-65 to +150			°C

1. All voltage values, except differential voltage, are with respect to the zero reference level (ground) of the supply voltages where the zero reference level is the midpoint between V_{CC}^+ and V_{CC}^- .

2. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 volts, whichever is less.

3. Differential voltages are the non-inverting input terminal with respect to the inverting input terminal.

4. The output may be shorted to ground or to either supply. Temperature and/or supply voltages must be limited to ensure that the dissipation rating is not exceeded.

EK-8. Devrede kullanılan 4N35 entegresi ve özellikleri

MOTOROLA SEMICONDUCTOR TECHNICAL DATA



6-Pin DIP Optoisolators Transistor Output

The 4N35, 4N36 and 4N37 devices consist of a gallium arsenide infrared emitting diode optically coupled to a monolithic silicon phototransistor detector.

- Current Transfer Ratio — 100% Minimum @ Specified Conditions
- Guaranteed Switching Speeds
- Meets or Exceeds all JEDEC Registered Specifications
- *To order devices that are tested and marked per VDE 0884 requirements, the suffix "V" must be included at end of part number. VDE 0884 is a test option.*

Applications

- General Purpose Switching Circuits
- Interfacing and coupling systems of different potentials and impedances
- Regulation Feedback Circuits
- Monitor & Detection Circuits
- Solid State Relays

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
INPUT LED			
Reverse Voltage	V_R	6	Volts
Forward Current — Continuous	I_F	60	mA
LED Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Output Detector Derate above 25°C	P_D	120 1.41	mW mW/ $^\circ\text{C}$
OUTPUT TRANSISTOR			
Collector-Emitter Voltage	V_{CEO}	30	Volts
Emitter-Base Voltage	V_{EBO}	7	Volts
Collector-Base Voltage	V_{CBO}	70	Volts
Collector Current — Continuous	I_C	150	mA
Detector Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Input LED Derate above 25°C	P_D	150 1.76	mW mW/ $^\circ\text{C}$

TOTAL DEVICE

Isolation Source Voltage ⁽¹⁾ (Peak ac Voltage, 60 Hz, 1 sec Duration)	V_{ISO}	7500	Vac(pk)
Total Device Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	250 2.94	mW mW/ $^\circ\text{C}$
Ambient Operating Temperature Range ⁽²⁾	T_A	-55 to +100	$^\circ\text{C}$
Storage Temperature Range ⁽²⁾	T_{stg}	-55 to +150	$^\circ\text{C}$
Soldering Temperature (10 sec, 1/16" from case)	T_L	260	$^\circ\text{C}$

1. Isolation surge voltage is an internal device dielectric breakdown rating.
For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.
 2. Refer to Quality and Reliability Section in Opto Data Book for information on test conditions.
Preferred devices are Motorola recommended choices for future use and best overall value.
- GlobalOptoisolator is a trademark of Motorola, Inc.

4N35*
4N36
4N37

[CTR = 100% Min]

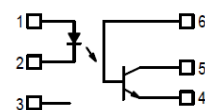
*Motorola Preferred Device

STYLE 1 PLASTIC



STANDARD THRU HOLE
CASE 730A-04

SCHEMATIC



- PIN 1. LED ANODE
2. LED CATHODE
3. N.C.
4. EMITTER
5. COLLECTOR
6. BASE

EK-9. Devrede kullanılan 6N137 entegresi ve özellikleri



HIGH SPEED-10 MBit/s LOGIC GATE OPTOCOUPLED

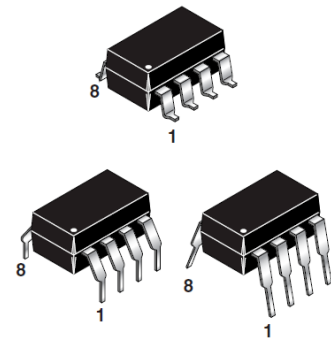
SINGLE-CHANNEL
6N137
HCPL-2601
HCPL-2611

DUAL-CHANNEL
HCPL-2630
HCPL-2631

DESCRIPTION

The 6N137, HCPL-2601/2611 single-channel and HCPL-2630/2631 dual-channel optocouplers consist of a 850 nm AlGaAs LED, optically coupled to a very high speed integrated photodetector logic gate with a strobable output. This output features an open collector, thereby permitting wired OR outputs. The coupled parameters are guaranteed over the temperature range of -40°C to $+85^{\circ}\text{C}$. A maximum input signal of 5 mA will provide a minimum output sink current of 13 mA (fan out of 8).

An internal noise shield provides superior common mode rejection of typically 10 kV/ μs . The HCPL- 2601 and HCPL- 2631 has a minimum CMR of 5 kV/ μs . The HCPL-2611 has a minimum CMR of 10 kV/ μs .

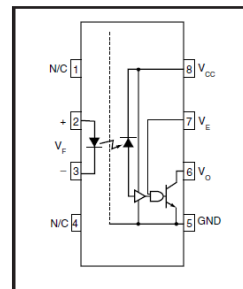


FEATURES

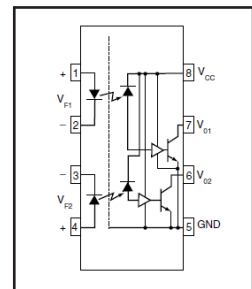
- Very high speed-10 MBit/s
- Superior CMR-10 kV/ μs
- Double working voltage-480V
- Fan-out of 8 over -40°C to $+85^{\circ}\text{C}$
- Logic gate output
- Storable output
- Wired OR-open collector
- U.L. recognized (File # E90700)

APPLICATIONS

- Ground loop elimination
- LSTTL to TTL, LSTTL or 5-volt CMOS
- Line receiver, data transmission
- Data multiplexing
- Switching power supplies
- Pulse transformer replacement
- Computer-peripheral interface



6N137
HCPL-2601
HCPL-2611



HCPL-2630
HCPL-2631

TRUTH TABLE
(Positive Logic)

Input	Enable	Output
H	H	L
L	H	H
H	L	H
L	L	H
H	NC	L
L	NC	H

EK-10. Devrede kullanılan hızlı diyot ve özellikleri

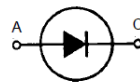


Fast Recovery Epitaxial Diode (FRED)

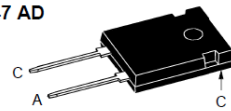
DSEI 60

 $I_{FAVM} = 60 \text{ A}$
 $V_{RRM} = 600 \text{ V}$
 $t_{rr} = 35 \text{ ns}$

V_{RSM}	V_{RRM}	Type
V	V	
600	600	DSEI 60-06A



TO-247 AD



A = Anode, C = Cathode

Symbol	Test Conditions	Maximum Ratings	
I_{FRMS}	$T_{VJ} = T_{VJM}$	100	A
I_{FAVM} ①	$T_C = 70^\circ\text{C}$; rectangular, $d = 0.5$	60	A
I_{FRM}	$t_p < 10 \mu\text{s}$; rep. rating, pulse width limited by T_{VJM}	800	A
I_{FSM}	$T_{VJ} = 45^\circ\text{C}$; $t = 10 \text{ ms}$ (50 Hz), sine	550	A
	$t = 8.3 \text{ ms}$ (60 Hz), sine	600	A
	$T_{VJ} = 150^\circ\text{C}$; $t = 10 \text{ ms}$ (50 Hz), sine	480	A
	$t = 8.3 \text{ ms}$ (60 Hz), sine	520	A
I^2t	$T_{VJ} = 45^\circ\text{C}$; $t = 10 \text{ ms}$ (50 Hz), sine	1510	A^2s
	$t = 8.3 \text{ ms}$ (60 Hz), sine	1490	A^2s
	$T_{VJ} = 150^\circ\text{C}$; $t = 10 \text{ ms}$ (50 Hz), sine	1150	A^2s
	$t = 8.3 \text{ ms}$ (60 Hz), sine	1120	A^2s
T_{VJ}		-40...+150	$^\circ\text{C}$
T_{VJM}		150	$^\circ\text{C}$
T_{stg}		-40...+150	$^\circ\text{C}$
P_{tot}	$T_C = 25^\circ\text{C}$	166	W
M_d	Mounting torque	0.8...1.2	Nm
Weight		6	g

Features

- International standard package JEDEC TO-247 AD
- Planar passivated chips
- Very short recovery time
- Extremely low switching losses
- Low I_{RM} -values
- Soft recovery behaviour
- Epoxy meets UL 94V-0

Applications

- Antiparallel diode for high frequency switching devices
- Anti saturation diode
- Snubber diode
- Free wheeling diode in converters and motor control circuits
- Rectifiers in switch mode power supplies (SMPS)
- Inductive heating and melting
- Uninterruptible power supplies (UPS)
- Ultrasonic cleaners and welders

Advantages

- High reliability circuit operation
- Low voltage peaks for reduced protection circuits
- Low noise switching
- Low losses
- Operating at lower temperature or space saving by reduced cooling

Symbol	Test Conditions	Characteristic Values	
		typ.	max.
I_R	$T_{VJ} = 25^\circ\text{C}$		200 μA
	$T_{VJ} = 25^\circ\text{C}$		100 μA
	$T_{VJ} = 125^\circ\text{C}$		14 mA
V_F	$I_F = 70 \text{ A}$; $T_{VJ} = 150^\circ\text{C}$		1.5 V
	$T_{VJ} = 25^\circ\text{C}$		1.8 V
V_{TO}	For power-loss calculations only		1.13 V
r_T	$T_{VJ} = T_{VJM}$		4.7 m Ω
R_{thJC}	0.25		0.75 K/W
R_{thCK}			K/W
R_{thJA}			35 K/W
t_{rr}	$I_F = 1 \text{ A}$; $-di/dt = 200 \text{ A}/\mu\text{s}$; $V_R = 30 \text{ V}$; $T_{VJ} = 25^\circ\text{C}$	35	50 ns
I_{RM}	$V_R = 350 \text{ V}$; $I_F = 60 \text{ A}$; $-di_F/dt = 480 \text{ A}/\mu\text{s}$	19	21 A
	$L \leq 0.05 \mu\text{H}$; $T_{VJ} = 100^\circ\text{C}$		

① I_{FAVM} rating includes reverse blocking losses at T_{VJM} , $V_R = 0.8 V_{RRM}$, duty cycle $d = 0.5$
Data according to IEC 60747

EK-10. (Devamı) Devrede kullanılan hızlı diyot ve özellikleri

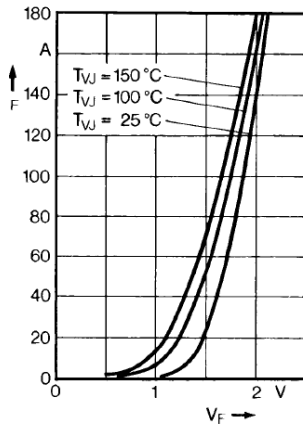
IXYS**DSEI 60, 600 V**

Fig. 1 Forward current versus voltage drop.

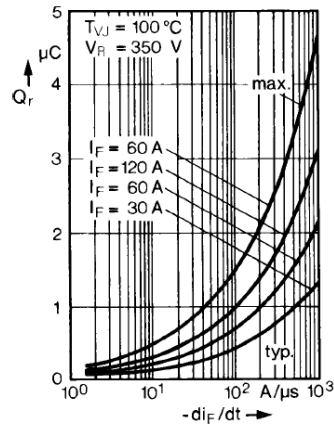
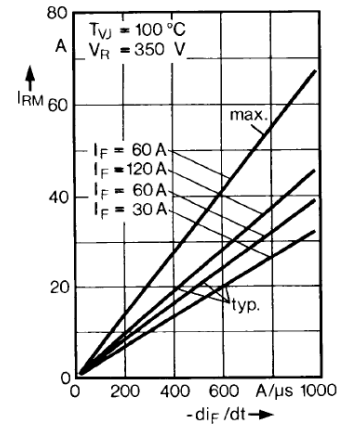
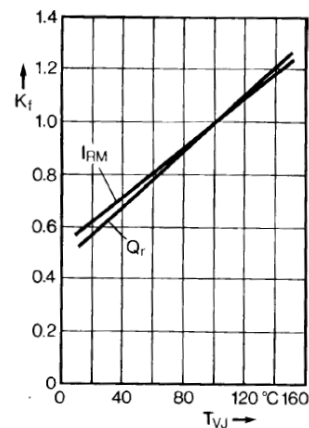
Fig. 2 Recovery charge versus $-di_F/dt$.Fig. 3 Peak reverse current versus $-di_F/dt$.

Fig. 4 Dynamic parameters versus junction temperature.

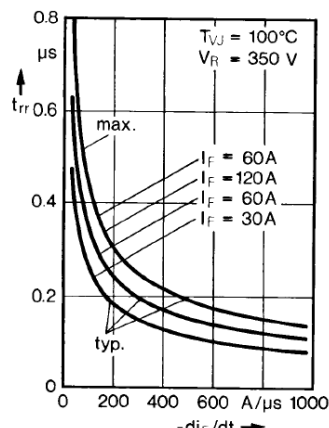
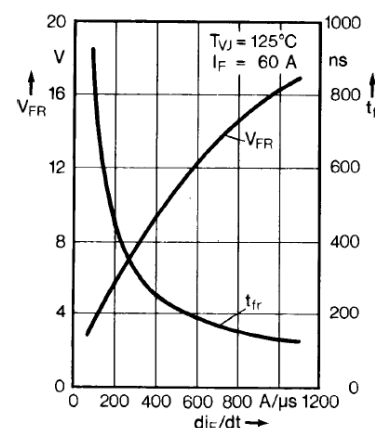
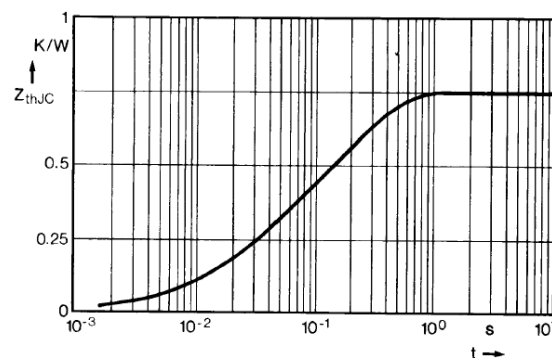
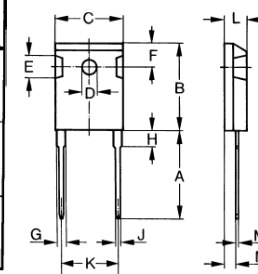
Fig. 5 Recovery time versus $-di_F/dt$.Fig. 6 Peak forward voltage versus di_F/dt .

Fig. 7 Transient thermal impedance junction to case.

Dimensions



Dim.	Millimeter Min.	Max.	Inches Min.	Max.
A	19.81	20.32	0.780	0.800
B	20.80	21.46	0.819	0.845
C	15.75	16.26	0.610	0.640
D	3.55	3.65	0.140	0.144
E	4.32	5.49	0.170	0.216
F	5.4	6.2	0.212	0.244
G	1.65	2.13	0.065	0.084
H	-	4.5	-	0.177
J	1.0	1.4	0.040	0.055
K	10.8	11.0	0.426	0.433
L	4.7	5.3	0.185	0.209
M	0.4	0.8	0.016	0.031
N	2.2	2.54	0.087	0.102

EK-11. Devrede kullanılan IR2113 sürücü entegresi ve özellikleri

International
IR Rectifier

Data Sheet No. PD60147 Rev.T

IR2110(S)/IR2113(S) & (PbF)

HIGH AND LOW SIDE DRIVER

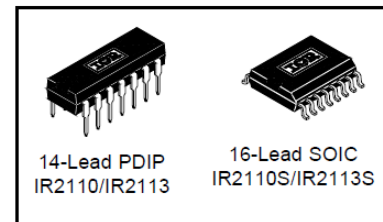
Features

- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs
- Also available LEAD-FREE

Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O+/-}}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

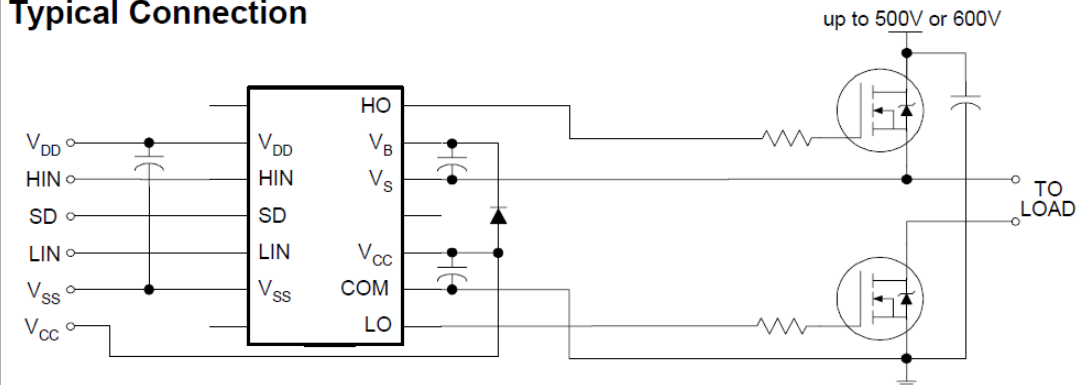
Packages



Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Typical Connection



(Refer to Lead Assignments for correct pin configuration). This/These diagram(s) show electrical connections only. Please refer to our Application Notes and Design Tips for proper circuit board layout.

ÖZGEÇMİŞ

Kişisel Bilgiler

Soyadı, adı : KARAARSLAN, Ahmet
 Uyruğu : T.C.
 Doğum tarihi ve yeri : 20.02.1981 Afyonkarahisar
 Medeni hali : Evli
 Telefon : 0 (312) 485 11 61- 1105
 Faks : 0 (312) 485 31 23
 e-mail : akaraarslan@gmail.com

Eğitim

Derece	Eğitim Birimi	Mezuniyet tarihi
Yüksek lisans	Gazi Üniversitesi /Elektrik-Elektronik Mühendisliği Bölümü	2005
Lisans	Gazi Üniversitesi/ Elektrik-Elektronik Mühendisliği Bölümü	2002
Lise	Cumhuriyet Lisesi	1998

İş Deneyimi

Yıl	Yer	Görev
2002-2006	Gazi Üniversitesi	Araştırma Görevlisi
2006-Halen	Gazi Üniversitesi	Öğretim Görevlisi

Yabancı Dil

İngilizce

Yayınlar

1. Karaarslan A., İskender İ. “Güç katsayısı düzeltim devrelerinde ortalama akım kontrol tekniği ve sayısal sinyal işlemcisi kullanarak yeni bir yöntemin uygulanması”, Gazi Üniversitesi Mühendislik-Mimarlık Fakültesi Dergisi, 26(1): 193-203, (2011).

2. Karaarslan, A., İskender, İ., “The Comparison of Average and Hysteresis Current Mode Control Technique of Single Phase Boost Power Factor Correction Converter”, 6th International Conference on Technical and Physical Problems of Power Engineering, Tebriz/İran, (2010).
3. Karaarslan, A., İskender, İ., “Pure Sinusoidal Input Voltage Based Bridgeless PFC Converter Using TMS320F2812 Digital Signal Processor”, 6th International Conference on Electrical and Electronics Engineering, Bursa, 1: 238-242 (2009).
4. Karaarslan, A., İskender, İ., “The New Control Strategy of Power Factor Correction with Bridgeless Converter”, Technical and Physical Problems of Power Engineering, University of Pitesti, Romania, (2008).
5. Karaarslan, A., İskender, İ., “PI Control of a 4 kW High-Frequency Novel Flyback Converter”, 3rd International Conference on Technical and Physical Problems in Power Engineering, Ankara, (2006).
6. İskender, İ., Karaarslan, A., “On The Comparison of Fuzzy Logic And State Space Averaging Based Sliding Control Methods Applied On An Arc Welding Machine”, Proceedings of World Academy Of Science, Engineering and Technology, 8(16): 100-105 (2005).
7. Karaarslan, A., İskender, İ., “Application of Sliding Control Method to An Arc Welding Machine and Comparing Its Performance with That of Conventional PI Method”, 3. Uluslararası Elektrik Elektronik Otomasyon Aydınlatma ve İletişim Fuarı ve Sempozyumu, Bursa, (2005).

Projeler

1. “Köprüsüz Güç Katsayısı Düzeltme Devresi için Yeni Bir Ön-Besleme Yaklaşımı”, Tübitak 108E081, 2008-2010.
2. “Yüksek Frekanslı Ark Kaynak Makinesi Tasarımı ve Yapımı”, Bilimsel Araştırmalar Projesi, 25/2004-09, 2004-2005.