



**T.C.
BURSA TEKNİK ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ**

**HESAPLAMA YÜKÜ AZALTILMIŞ MODEL ÖNGÖRÜLÜ KONTROL
YÖNTEMİNİN ÜÇ SEVİYELİ T TİPİ EVİRİCİ İÇİN UYGULANMASI**

DOKTORA TEZİ

Aykut BIÇAK

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Elektrik-Elektronik Mühendisliği Doktora Programı

EKİM 2024

**T.C.
BURSA TEKNİK ÜNİVERSİTESİ
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ**

**HESAPLAMA YÜKÜ AZALTILMIŞ MODEL ÖNGÖRÜLÜ KONTROL
YÖNTEMİNİN ÜÇ SEVİYELİ T TİPİ EVİRİCİ İÇİN UYGULANMASI**

DOKTORA TEZİ

**Aykut BIÇAK
(182331541002)
ORCID: 0000-0002-8210-7543**

**Elektrik-Elektronik Mühendisliği Anabilim Dalı
Elektrik-Elektronik Mühendisliği Doktora Programı**

**Danışman: Doç. Dr. Ayetül GELEN
ORCID: 0000-0003-4934-9644**

EKİM 2024

BTÜ, Lisansüstü Eğitim Enstitüsü'nün 182331541002 numaralı Doktora Öğrencisi Aykut BIÇAK, ilgili yönetmeliklerin belirlediği gerekli tüm şartları yerine getirdikten sonra hazırladığı “HESAPLAMA YÜKÜ AZALTILMIŞ MODEL ÖNGÖRÜLÜ KONTROL YÖNTEMİNİN ÜÇ SEVİYELİ T TİPİ EVİRİCİ İÇİN UYGULANMASI” başlıklı tezini aşağıda imzaları olan jüri önünde başarı ile sunmuştur.

Tez Danışmanı : **Doç. Dr. Ayetül GELEN**
Bursa Teknik Üniversitesi

Jüri Üyeleri :
.....
.....
.....

Teslim Tarihi :
Savunma Tarihi : 09 Ekim 2024



20.04.2016 tarihli Resmi Gazete’de yayımlanan Lisansüstü Eğitim ve Öğretim Yönetmeliğinin 9/2 ve 22/2 maddeleri gereğince; Bu Lisansüstü teze, Bursa Teknik Üniversitesi’nin abonesi olduğu intihal yazılım programı kullanılarak Lisansüstü Eğitim Enstitüsü’nün belirlemiş olduğu ölçütlere uygun rapor alınmıştır.

Bu tez, 123E237 numaralı TÜBİTAK 1002-A Hızlı Destek Programı projesi ile desteklenmiştir.

İNTİHAL BEYANI

Bu tezde görsel, işitsel ve yazılı biçimde sunulan tüm bilgi ve sonuçların akademik ve etik kurallara uyularak tarafımdan elde edildiğini, tez içinde yer alan ancak bu çalışmaya özgü olmayan tüm sonuç ve bilgileri tezde kaynak göstererek belgelediğimi, aksinin ortaya çıkması durumunda her türlü yasal sonucu kabul ettiğimi beyan ederim.

Öğrencinin Adı Soyadı: Aykut BIÇAK

İmzası:

ÖNSÖZ

Doktora eğitim yıllarım boyunca kariyerimi destekleyen kurum ve kişilere aşağıda birkaç satır ile minnettarlığımı ifade etmeye çalışmak isterim. Ayrıca bu çalışmanın ileride yapılacak akademik araştırmalara ve endüstriyel çalışmalara katkı sağlamasını arzu ederim.

Doktora eğitimim süresince desteği ve katkılarıyla beni yönlendiren tez danışmanım Sayın Doç. Dr. Ayetül Gelen'e içtenlikle teşekkürlerimi sunarım.

Doktora eğitimimde 2211-A Yurt İçi Genel Doktora Burs Programı kapsamında destek veren TÜBİTAK Bilim İnsanı Destek Programları Başkanlığına (BİDEB) teşekkür ederim.

Ayrıca, 1002-A Hızlı Destek Programı kapsamında 123E237 numaralı projeye desteklerinden dolayı TÜBİTAK'a bir kez daha teşekkür ederim.

Bu süreçte sevgi, sabır ve desteğini her zaman yanımda hissettiğim annem ve babam başta olmak üzere tüm aileme teşekkür ederim.

Bu zorlu yolculukta büyük bir özveri ile beni destekleyen eşim Büşra Bıçak'a minnet ve sevgilerimi sunarım.

Son olarak bilimin ilerlemesine katkıda bulunan ve bu yolda ilerleyen zihinlerin ufkunu aydınlatan tüm bilim insanlarına şükranlarımı sunarım. Akademik yolculuğumda eğer daha ileriye görebilmiş isem, devlerin omuzları üzerinde durduğum içindir.

Ekim 2024

Aykut BIÇAK
(Elektrik Mühendisi)

İÇİNDEKİLER

Sayfa

ÖNSÖZ.....	vi
İÇİNDEKİLER	vii
KISALTMALAR	viii
SEMBOLLER	x
ÇİZELGE LİSTESİ.....	xii
ŞEKİL LİSTESİ.....	xiii
ÖZET.....	xvi
SUMMARY	xviii
1. GİRİŞ	1
1.1 Literatür Araştırması	2
1.2 Tezin Amacı ve Orjinal Katkı	4
2. ÜÇ SEVİYELİ EVİRİCİLER VE KONTROL YÖNTEMLERİ.....	5
2.1 Üç Seviyeli Eviriciler	5
2.1.1 Kaskat H köprü evirici	6
2.1.2 Diyot kenetlemeli evirici.....	7
2.1.3 Uçan kondansatörlü evirici	9
2.1.4 Aktif nötr nokta kenetlemeli evirici	10
2.2 T Tipi Evirici	11
2.2.1 Yapısı ve çalışma prensibi	13
2.2.2 Üç fazlı T tipi eviricide gerilim uzay vektörleri.....	19
2.2.2.1 Nötr nokta gerilimi	21
2.2.2.2 Ortak mod gerilimi	23
2.3 Kontrol Yöntemleri ve Modülasyon Teknikleri	25
2.3.1 Kontrol yöntemleri	25
2.3.2 Modülasyon teknikleri	29
3. MODEL ÖNGÖRÜLÜ KONTROL.....	34
3.1 Giriş	34
3.2 Ayrık Zaman Öngörü Modeli.....	35
3.3 Maliyet Fonksiyonu.....	39
3.3.1 Birincil kontrol hedefleri.....	41
3.3.2 İkincil kontrol hedefleri	42
3.4 Ağırlık Faktörü Tasarımı.....	43
3.5 Gecikme Telafisi ve Öngörü Ufku	45
4. METOT VE BULGULAR.....	50
4.1 Ayrık Zaman Öngörü Modeli ve Önerilen Yöntem	50
4.2 Benzetim Modeli ve Sonuçları	56
4.3 Prototip Model ve Deney Sonuçları	69
5. SONUÇ VE ÖNERİLER.....	84
KAYNAKLAR	86
ÖZGEÇMİŞ.....	95

KISALTMALAR

AA	: Alternatif Akım
AD	: Alternatif Dizme
ADC	: Analog-Dijital Dönüştürücü
AG	: Alçak Gerilim
AKE	: Akım Kaynaklı Evirici
ANNK	: Aktif Nötr Nokta Kenetlemeli
DA	: Doğru Akım
DB	: Dead-beat (Ölü darbe)
DD	: Düz Dizme
DGM	: Darbe Genişlik Modülasyonu
EKE	: Empedans Kaynaklı Evirici
EMG	: Elektromanyetik Girişim
FACTS	: Flexible Alternating Current Transmission System (Esnek Alternatif Akım İletim Sistemleri)
FKD	: Faz Kilitlemeli Döngü
GKE	: Gerilim Kaynaklı Evirici
IEC	: International Electrotechnical Commission
IEEE	: Institute of Electrical and Electronics Engineers
IGBT	: Insulated-Gate Bipolar Transistor (İzole Kapılı Bipolar Transistör)
MOSFET	: Metal–Oxide–Semiconductor Field-Effect Transistor (Metal Oksit Yarıiletken Alan Etkili Transistör)
MPC	: Model Predictive Control (Model Öngörülü Kontrol)
PI	: Proportional-Integral (Oransal-İntegral)
RMS	: Root Mean Square (Karekök Ortalama)
SHE	: Seçici Harmonik Elemeli
SiC	: Silicon Carbide (Silisyum Karbür)
SSE	: Sıfır Sekans Eklemeli
STATCOM	: Static Synchronous Compensator (Statik Senkron Kompansatör)
TD	: Ters Dizme
THD	: Total Harmonic Distortion (Toplam Harmonik Bozulma)

ÜHE : Üçüncü Harmonik Eklemeli
UVM : Uzay Vektör Modülasyonu



SEMBOLLER

A_L	: Ferit nüve için endüktans faktörü
C_{GD}	: Geçit-savak kapasitesi
E_{con_F}	: İleri iletim kaybı
E_{con_R}	: Ters iletim kaybı
E_{rr}	: Ters toparlanma kaybı
E_{sw_off}	: Anahtar kapama kaybı
E_{sw_on}	: Anahtar açma kaybı
I_D	: Savak (Drain) akımı
I_{RMS}	: Yarıiletken üzerinden geçen RMS akımı
I_{nom}	: Nominal akım
I_o	: Çıkış akımı
L_f	: Filtre endüktansı
P_{TOT}	: Yarıiletken toplam güç kaybı
P_{cond}	: Yarıiletken iletim güç kaybı
P_{sw}	: Yarıiletken anahtarlama güç kaybı
Q_{rr}	: Ters toparlanma yükü
$R_{DS,on}$	: Savak-kaynak iletim direnci
R_f	: Filtre direnci
S_{abc}	: Anahtarlama durumları
T_e	: Elektromanyetik moment
T_s	: Örneklem süresi
V_{C1}, V_{C2}	: Bara kondansatör gerilimleri
V_{DA}	: DA bara gerilimi
V_{Li}, V_{Mi}, V_{Si}	: Uzay gerilim vektörleri
V_o	: Çıkış gerilimi
f_{sw}	: Anahtarlama frekansı
i_p, i_o, i_N	: Doğru akım bara akımları
i_a, i_b, i_c	: Faz akımları
t_{pl}	: Geçit-savak kapasitesi şarj/deşarj süresi

u_{DS}	: Savak-kaynak gerilimi
$u_{GS(th)}$	: Geçit-kaynak eşik gerilimi
u_{GS}	: Geçit-kaynak gerilimi
u_{gate}	: Geçit sürme gerilimi
u^{op}	: En uygun gerilim vektörü
u^p	: Öngörülen gerilim vektörü
u_{pl}	: Miller plato gerilimi
v_{a0}, v_{b0}, v_{c0}	: Evirici faz çıkış gerilimleri
v_{cmv}	: Ortak mod gerilimi
v_{cr}	: Taşıyıcı gerilim sinyali
v_{drv}	: Geçit (kapı) sinyali
$v_{g,ll}$	: Fazlararası hat gerilimi
v_{ref}	: Referans gerilim sinyali
θ_g	: Hat açısı
ψ_s	: Stator akısı
ω_f	: Açısal frekans
A	: Sürekli zaman durum matrisi
B	: Sürekli zaman giriş matrisi
C	: Sürekli zaman çıkış matrisi
F	: Ayrık zaman durum matrisi
G	: Ayrık zaman giriş matrisi
H	: Ayrık zaman çıkış matrisi
I	: Birim matris
P	: Aktif güç
Q	: Reaktif güç
S	: Görünür güç
f	: Hat frekansı
$g(k)$	: Maliyet fonksiyonu
u	: Kontrol vektörü
x	: Durum vektörü
y	: Çıkış vektörü
λ	: Ağırlık faktörü

ÇİZELGE LİSTESİ

Sayfa

Çizelge 2.1 : H köprü evirici anahtarlama durumları.	7
Çizelge 2.2 : Diyot kenetlemeli evirici anahtarlama durumları.	8
Çizelge 2.3 : Uçan kondansatörlü evirici anahtarlama durumları.	10
Çizelge 2.4 : Aktif nötr nokta kenetlemeli evirici anahtarlama durumları.	11
Çizelge 2.5 : T tipi evirici anahtarlama durumları.	14
Çizelge 2.6 : Cihazlardaki enerji kaybı dağılımı.	18
Çizelge 2.7 : Cihazlardaki anahtarlama kayıpları.	19
Çizelge 2.8 : Üç fazlı üç seviyeli T tipi eviricinin anahtarlama durumlarına göre gerilim fazörleri ve DA dal akımları.	21
Çizelge 2.9 : Anahtarlama durumları ve ortak mod gerilim büyüklükleri arasındaki ilişki.	25
Çizelge 3.1 : Maliyet fonksiyonlarına göre öngörülü birincil kontrol hedefleri.	41
Çizelge 3.2 : Maliyet fonksiyonu içerisindeki ikincil terimler.	42
Çizelge 4.1 : 7V-MPC ve 8V-MPC için aday gerilim vektörleri.	54
Çizelge 4.2 : Sistem değişkenleri.	56

ŞEKİL LİSTESİ

Sayfa

Şekil 2.1 : İki seviyeli evirici temel çalışma prensibi (a) devre şeması (b) tipik çıkış dalgası.....	5
Şekil 2.2 : Üç seviyeli kaskat H köprü evirici.	7
Şekil 2.3 : Diyot kenetlemeli evirici yapısı.	8
Şekil 2.4 : Uçan kondansatörlü evirici yapısı.	9
Şekil 2.5 : Aktif nötr nokta kenetlemeli evirici yapısı.....	10
Şekil 2.6 : T tipi evirici yapısı.	13
Şekil 2.7 : T tipi eviricinin bir faz ayağı için muhtemel çalışma aralıkları.	15
Şekil 2.8 : Negatif yönlü çıkış akımının P anahtarlama durumunda izleyeceği yollar (a) IGBT (b) düşük çıkış akımında MOSFET (c) yüksek çıkış akımında MOSFET.	15
Şekil 2.9 : Pozitif polariteye sahip çıkış geriliminde anahtarlama geçişleri (a) $I_o < 0$ durumu (b) $I_o > 0$ olması durumu.	17
Şekil 2.10 : Negatif polariteye sahip çıkış geriliminde anahtarlama geçişleri (a) $I_o < 0$ durumu (b) $I_o > 0$ olması durumu.	18
Şekil 2.11 : Üç fazlı T tipi eviricinin anahtarlama durumları ve gerilim uzay vektör diyagramı.	20
Şekil 2.12 : T tipi evirinin anahtarlama durumlarının nötr nokta gerilimine etkisi (a) sıfır gerilim vektörü (b) büyük gerilim vektörü (c) P tipi küçük gerilim vektörü (d) N tipi küçük gerilim vektörü (e) orta gerilim vektörü.....	22
Şekil 2.13 : Temel kontrol prensibi.	26
Şekil 2.14 : Eviricilerde kontrol yöntemlerinin sınıflandırılması.	26
Şekil 2.15 : Histerezis kontrol şeması.....	27
Şekil 2.16 : Modülasyon aşamalı kontrol yöntemlerinin basitleştirilmiş blok diyagramı.....	28
Şekil 2.17 : Üç seviyeli eviricilerde modülasyon teknikleri.....	30
Şekil 2.18 : Modülasyon tekniği ile evirici çıkış gerilimin üretiminin illüstrasyonu.	31
Şekil 2.19 : Üç seviyeli eviricilerde taşıyıcı tabanlı DGM teknikleri (a) Faz kaydırmalı (b) düz dizme (c) ters dizme (d) alternatif dizme.	32
Şekil 3.1 : Model öngörülü kontrol için genel kontrol şeması.	35
Şekil 3.2 : Model öngörülü kontrolde ayırıklaştırma yöntemlerinin sınıflandırılması.	36
Şekil 3.3 : Yaklaşık ayırıklaştırma yöntemlerinin örneklemelerinin karşılaştırılması (a) İleri Euler (b) Geri Euler (c) Tustin metodu.	38
Şekil 3.4 : Model öngörülü kontrol yöntemi kontrol adımları.	45
Şekil 3.5 : Model öngörülü kontrolün işleyişi (a) ideal durum (b) gerçek durum.....	46
Şekil 3.6 : Gecikme telafili tek aşamalı öngörü yaklaşımı.	47
Şekil 3.7 : İki örneklemli öngörü yaklaşımı.	48
Şekil 4.1 : Dönen dq ekseninde şebeke bağlantılı evirici modeli.	50
Şekil 4.2 : Şebeke bağlantılı T tipi evirici güç devresi.	52

Şekil 4.3 : Önerilen yöntemleri için gerilim vektör uzayının bölge dağılımı.	53
Şekil 4.4 : Önerilen model öngörülü yöntemler için blok diyagramı.	55
Şekil 4.5 : Önerilen model öngörülü kontrol yöntemlerine ait akış diyagramı.	55
Şekil 4.6 : Faz kilitlemeli döngünün uygulama blok şeması.	56
Şekil 4.7 : Klasik model öngörülü kontrolde gecikme telafili ve telafisiz yöntemlerin THD performanslarının karşılaştırılması.	57
Şekil 4.8 : Farklı değerlerde bara gerilimi ve referans akıma göre (a) THD (b) ortalama anahtarlama frekansı.	58
Şekil 4.9 : Yöntemlere göre evirici çıkış akımında oluşan THD.	59
Şekil 4.10 : Yöntemlere göre aktif güç hatalarının karşılaştırılması.	60
Şekil 4.11 : Yöntemlere göre nötr nokta gerilimindeki hatalarının karşılaştırılması.	60
Şekil 4.12 : 4 A için ortak mod gerilimi dalga biçimleri (a) Klasik MPC (b) 7V-MPC (c) 8V-MPC.	61
Şekil 4.13 : 10 A için ortak mod gerilimi dalga biçimleri (a) Klasik MPC (b) 7V-MPC (c) 8V-MPC.	62
Şekil 4.14 : 7V-MPC ve 8V-MPC stratejileri için referans güç adım cevabı.	62
Şekil 4.15 : DA bara kondansatör gerilimleri (a) 2500 W için 7V-MPC (b) 2500 W için 8V-MPC (c) 5000 W için 7V-MPC (d) 5000 W için 8V-MPC.	63
Şekil 4.16 : Hat akımları ve evirici gerilimleri (a) 7V-MPC (b) 8V-MPC.	64
Şekil 4.17 : Kısa devre oranı $k_{SC} = 20$ için IEEE 519-2022 standardına göre harmonik limitleri ve akım harmonik spektrumu (a) 2500 W'de 7V-MPC (b) 5000 W'de 7V-MPC.	64
Şekil 4.18 : Kısa devre oranı $k_{SC} = 20$ için IEEE 519-2022 standardına göre harmonik limitleri ve akım harmonik spektrumu (a) 2500 W'de 8V-MPC (b) 5000 W'de 8V-MPC.	65
Şekil 4.19 : Güç MOSFET'ine ait anahtarlama geçişleri.	66
Şekil 4.20 : Tek faz kolu için 6000 W referans gücü için anahtarlara göre güç kayıplarının dağılımı (a) 7V-MPC (b) 8V-MPC (c) Klasik MPC.	68
Şekil 4.21 : Farklı güçlere göre güç kayıpları ve verim (a) 7V-MPC (b) 8V-MPC (c) Klasik MPC.	68
Şekil 4.22 : Model öngörülü kontrol yöntemi uygulanan T tipi evirici için test düzeneğinin şeması.	69
Şekil 4.23 : T tipi evirici prototip modeli.	70
Şekil 4.24 : Geçit sürücü devresi.	71
Şekil 4.25 : Akım ölçüm devresi.	72
Şekil 4.26 : Gerilim ölçüm devresi.	73
Şekil 4.27 : Röle sürme devresi.	74
Şekil 4.28 : Deney test platformu.	75
Şekil 4.29 : Çalışma zamanlarının karşılaştırılması.	76
Şekil 4.30 : A fazı için S1 anahtarı savak-kaynak gerilimi (a) Genel grafik (b) Tek periyot grafiği.	76
Şekil 4.31 : A fazı için S3 anahtarı savak-kaynak gerilimi (a) Genel grafik (b) Tek periyot grafiği.	77
Şekil 4.32 : A fazı için S4 anahtarı savak-kaynak gerilimi (a) Genel grafik (b) Tek periyot grafiği.	77
Şekil 4.33 : A fazı için S2 anahtarı savak-kaynak gerilimi (a) Genel grafik (b) Tek periyot grafiği.	77
Şekil 4.34 : Evirici fazlararası çıkış gerilimi (a) $viab$ (b) $vibc$	78
Şekil 4.35 : Test 1 için faz gerilimleri.	79
Şekil 4.36 : Test 2 için faz gerilimleri.	79

Şekil 4.37 : Test 1 için faz gerilimlerine ait THD.	79
Şekil 4.38 : Test 2 için faz gerilimlerine ait THD.	80
Şekil 4.39 : Test 1 için faz akımları.	80
Şekil 4.40 : Test 2 için faz akımları.	80
Şekil 4.41 : Test 1 için faz akımlarına ait THD.	81
Şekil 4.42 : Test 2 için faz akımlarına ait THD.	81
Şekil 4.43 : Test 1 için akım harmonik spektrumu.	82
Şekil 4.44 : Test 2 için akım harmonik spektrumu.	82
Şekil 4.45 : Akım ve gerilim vektörlerine ait fazör diyagram (a) Test 1 (b) Test 2..	82
Şekil 4.46 : 7V-MPC için ortak mod geriliminin dalga biçimi.	83



HESAPLAMA YÜKÜ AZALTILMIŞ MODEL ÖNGÖRÜLÜ KONTROL YÖNTEMİNİN ÜÇ SEVİYELİ T TİPİ EVİRİCİ İÇİN UYGULANMASI

ÖZET

Gerilim kaynaklı eviriciler; elektrikli araçlardan motor sürücülerine, kesintisiz güç kaynaklarından yenilenebilir ve sürdürülebilir enerji kaynaklarının şebeke entegrasyonuna kadar geniş bir alanda yer almakla beraber kapsamlı bir şekilde araştırılmaktadır. Özellikle enerji kaynakları ve yükler arasında köprü görevi gören eviricilerin; verimlilik, harmonik, elektromanyetik girişim, kontrol edilebilirlik ve güvenilirlik gibi gereksinimleri karşılaması beklenmektedir.

Alçak gerilim uygulamalarında üç seviyeli T tipi evirici yapısı, yaygın olarak kullanılan iki seviyeli eviricilerin basit çalışma prensibi, düşük iletim kayıpları gibi avantajlarını üç seviyeli eviricilerin çıkış gerilimi ve akımında düşük harmonik içerik üretme, azaltılmış dv/dt oranı, anahtarlar üzerindeki gerilim stresinin azaltılması, düşük ortak mod gerilimi, anahtarlama kayıplarının azaltılması gibi üstünlükleri ile birleştirmektedir. Eviricinin yapısının yanı sıra eviriciye uygulanacak kontrol yöntemi de performans kriterleri açısından önemli rol oynamaktadır. Klasik kontrol yöntemleri genellikle dar bir çalışma aralığında iyi bir performans elde etmek için ayarlanmaktadır. Ancak, son yıllarda popüler hale gelen model öngörülü kontrol yöntemi; karmaşık ve doğrusal olmayan sistem dinamiklerini kontrol edebilirken, tasarım kriterlerinin de etkili bir şekilde kontrol yapısına eklenebilmesini mümkün kılmaktadır. Hesaplama yeteneği artan mikrodenetleyici teknolojisi ile model öngörülü kontrol yöntemi, güç elektroniği uygulamalarında önemli bir yer kazanmıştır. Bununla beraber, model öngörülü kontrol yönteminin çok seviyeli eviricilerde artan anahtarlama sayısı nedeniyle hesaplama yükü de artmaktadır. Literatürde, model öngörülü kontrol yönteminin üstün özelliklerini koruyarak hesaplama yükünün azaltılması araştırmacıların dikkatini ve ilgisini çekmektedir.

Bu tez çalışmasında klasik model öngörülü kontrol yönteminin oluşturduğu hesaplama yükünü azaltmak için uzay vektör diyagramını belirli bölgelere bölen ve sınırlı sayıda aday vektör kullanan bir algoritma önerilmiştir. Önerilen algoritmada nötr nokta gerilimini dengelemek, ortak mod gerilimini kısıtlamak gibi kriterleri değerlendiren farklı aday vektör gruplarına sahip iki strateji sunulmuştur. Önerilen model öngörülü kontrol yöntemi, mimarisi SiC MOSFET yarıiletken anahtarlar ile oluşturulan üç fazlı üç seviyeli T tipi eviriciye uygulanmıştır. Deneysel prototip oluşturularak önerilen algoritmaların etkinliğini doğrulamak için kararlı ve dinamik durumlarda davranışları incelenmiş ve ilgili uluslararası standartlara göre performansları analiz edilmiştir. Önerilen algoritmalarından 8V-MPC yöntemi klasik model öngörülü kontrol yöntemine göre hesaplama yükünü %54,2 azaltırken bir diğer önerilen yaklaşım olan 7V-MPC yöntemi hesaplama yükünü %58,8 azaltmaktadır.

Son olarak her iki yaklaşımda klasik yöntemle göre toplam harmonik bozulma, ortak mod gerilimi, nötr nokta dengesizliği gibi kriterlerde benzer ya da üstün performans

göstermektedir. Hesaplama yükü azaltılmış önerilen yaklaşımlar ile model öngörölü kontrol yöntemine yeni kısıtlar ya da hedefler eklenmesi mümkün hale gelmektedir.

Anahtar kelimeler: Üç seviyeli eviriciler, Üç seviyeli T tipi evirici, Model öngörölü kontrol, Ortak mod gerilimi, Nötr nokta gerilimi, SiC MOSFET.



APPLICATION OF A MODEL PREDICTIVE CONTROL METHOD WITH REDUCED COMPUTATIONAL LOAD FOR A THREE-LEVEL T-TYPE INVERTER

SUMMARY

Voltage source inverters have been extensively researched in a wide range of areas from electric vehicles to motor drives, from uninterruptible power supplies to grid integration of renewable and sustainable energy sources. Inverters, which act as a bridge between energy sources and loads, are expected to meet requirements such as efficiency, harmonics, electromagnetic interference, controllability, and reliability.

In low voltage applications, the three-level T-type inverter structure combines the advantages of the widely used two-level inverters such as simple operating principle, and low conduction losses with the benefits of three-level inverters such as low harmonic content generation in output voltage and current, reduced dv/dt ratio, reduced voltage stress on switches, low common mode voltage, reduced switching losses. In addition to the structure of the inverter, the control method to be applied to the inverter also plays a key role in performance criteria. Classical control methods are usually tuned to achieve satisfactory performance over a narrow operating range. However, the model predictive control method, which has become popular in recent years, can control complex and nonlinear system dynamics, while making it possible to effectively add design criteria to the control structure. With microcontroller technology, which has increased computational capability, the model predictive control method has gained a prominent place in power electronics applications. However, the computational burden of the model predictive control method increases due to the increasing number of switchings in multilevel inverters. In the literature, reducing the computational load of the model predictive control method while preserving its superior features has attracted the attention and interest of researchers.

In this thesis, an algorithm that divides the space vector diagram into specific regions and uses a limited number of candidate vectors is proposed to reduce the computational burden of the classical model predictive control method. The proposed algorithm includes two strategies, each using different candidate vector groups, which evaluate criteria such as balancing the neutral-point voltage and limiting the common-mode voltage. This model predictive control method is applied to a three-phase, three-level T-type inverter with SiC MOSFET semiconductor switches. An experimental prototype is built to verify the effectiveness of the proposed algorithms. Their behaviors in steady-state and dynamic conditions are investigated, and their performances are analyzed according to relevant international standards. Of the proposed algorithms, the 8V-MPC method reduces the computational load by 54.2% compared to the classical model predictive control method, while another approach, the 7V-MPC method, achieves an even higher reduction of 58.8%.

Finally, both approaches show similar or superior performance in criteria such as total harmonic distortion, common-mode voltage, and neutral-point imbalance compared to

the classical method. With the proposed approaches with reduced computational load, it becomes possible to add new constraints or objectives to the model predictive control method.

Keywords: Three-level inverters, Three-level T-type inverter, Model predictive control, Common-mode voltage, Neutral-point voltage, SiC MOSFET.



1. GİRİŞ

Alçak gerilim (AG) uygulamaları arasında yer alan yenilenebilir ve sürdürülebilir enerji üretim sistemlerinde kullanılan eviricilerde, güç faktörü düzeltme devrelerinde ve otomotiv evirici sistemlerinde enerjinin verimi ve kalitesi giderek daha fazla önem kazanmaktadır. Bu nedenle evirici yapıları ve kontrol yöntemleri enerjinin verimi ve kalitesi üzerine doğrudan etki etmektedir.

Klasik evirici yapısı olan iki seviyeli eviriciler, alçak gerilim uygulamalarında standart endüstriyel yapılar olarak ön plana çıkmaktadır. Basit ve ucuz yapılarına rağmen yüksek anahtarlama kayıpları nedeniyle anahtarlama frekansı arttıkça verimleri düşmektedir. Orta gerilim uygulamalarında yaygın olarak kullanılan üstün çıkış gerilimi kalitesi sunan üç seviyeli eviriciler ise seri bağlı cihazlar sayesinde anahtarlama kayıplarını azaltmaktadır. Ancak AG uygulamalarında seri bağlı cihazların sebep olduğu iletim kayıpları nedeniyle avantajlarını kaybetmektedirler. Ayrıca üç seviyeli eviricilerin yapısındaki ilave yarıiletkenler ve geçit (kapı) sürücü devreleri, potansiyel olarak düşük güvenilirlik oluşturduğundan AG uygulamalarında daha az kabul görmektedirler. Bahsedilen dezavantajların üstesinden gelmek ve üç seviyeli gerilim dalga formundan faydalanmak için alçak gerilim uygulamalarında T tipi evirici ön plana çıkmaktadır. Üç seviyeli T tipi eviricinin yapısında seri bağlı cihaz bulunmadığından iletim kayıpları ve üç seviyeli yapısı gereği anahtarlama kayıpları azaltılabilmektedir. Bu sayede üç seviyeli eviricilerin üstünlüklerini alçak gerilim uygulamalarına taşımaktadır [1–4].

Evirici yapısının yanı sıra eviriciye uygulanacak kontrol yöntemi de evirici performansı açısından kritik rol oynamaktadır. Bu kontrol stratejileri arasında histerezis akım kontrolü, gerilim yönlendirmeli vektör kontrolü, doğrudan güç kontrolü ve gelişen mikrodenetleyici teknolojisi ile artan bir ilgiye sahip olan model öngörülü kontrol yöntemi yer almaktadır [5–8]. Model öngörülü kontrol yöntemi güç dönüştürücülerinde yaygın olarak kullanılan optimizasyon tabanlı bir kontrol algoritmasıdır. Sonlu kontrol ayarlı model öngörülü kontrol yöntemi, dönüştürücülerin ayrık yapısını dikkate alarak en uygun anahtarlama durumunu elde etmek için

optimizasyon problemini çevrimiçi çözmektedir. Klasik modülasyon tabanlı yöntemlere kıyasla hızlı dinamik yanıt, kolay uygulanabilme ve kısıtlamalarda esnek ayar üstünlüklerine sahiptir [9,10].

Bununla beraber, çok seviyeli eviricilerde veya uzun öngörü ufku kullanılan yaklaşımlarda artan anahtarlama durumu sayısı hesaplama yükünü de önemli bir sorun haline getirmektedir. Bu sorunun üstesinden gelebilmek için literatürde çeşitli yöntemler önerilmiştir. Bir sonraki bölümde bu araştırmalar detaylı olarak verilmiştir.

1.1 Literatür Araştırması

Aşağıda, üç seviyeli eviricilere uygulanan model öngörülü kontrol yöntemi algoritmalarının hesaplama yükünü azaltmaya yönelik literatürde yer alan araştırmalara tarih sırası baz alınarak yer verilmektedir. Burada yapılan çalışmaların kapsamı, avantaj ve dezavantajları vurgulanmaktadır.

Xia ve ark., üç seviyeli diyot kenetlemeli evirici için sadeleştirilmiş model öngörülü kontrol yöntemini sunmuşlardır. Bu yöntemde, ilk adımda öngörülen akıma göre sistem modeli kullanılarak referans gerilim vektörü belirlenir. İkinci adımda, elde edilen referans gerilim vektörü ile aday gerilim vektörleri maliyet fonksiyonu içerisinde değerlendirilir. Böylece algoritma sistem modeli yerine maliyet fonksiyonu içerisinde çözülmektedir. Ayrıca, sadeleştirilmiş yöntemde hesaplama süresini azaltmak için 6 bölgeye ayrılan uzay vektör diyagramının her bölgesi için 12 aday gerilim vektörü tanımlanmıştır. Bu çalışmada klasik yöntemle göre hesaplama süresi önemli oranda azaltılmıştır [11].

Ngo ve ark., maliyet fonksiyonu olarak akım yerine aday gerilim vektörlerinin mutlak hatasını değerlendiren model öngörülü kontrol yöntemini T tipi evirici üzerinde test etmişlerdir. Önerilen yöntemde; eviricinin 27 aday gerilim vektörü içinden en düşük maliyet değerine sahip gerilim vektörü seçilmektedir. Klasik yöntemle göre yürütme süresinin %22 azaltıldığı gösterilmiştir [10].

Hu ve ark., şebeke bağlantılı T tipi eviriciye model öngörülü güç kontrol yöntemini uygulamışlardır. Bu çalışmada, uzay vektör diyagramı 6 bölgeye ayrılmıştır. Her bölgede biri sıfır gerilim vektörü olmak üzere 6 gerilim vektörü bulunmaktadır. Klasik model öngörülü kontrol yöntemi ile aynı cevap süresine sahip olmasının yanı sıra

hesaplama miktarının yarı yarıya azaldığı gösterilmiştir. Önerilen strateji nötr nokta gerilimi, ortak mod gerilimi gibi kriterler açısından sınanmamıştır [12].

Yang ve ark., model öngörülü güç kontrol yöntemini modifiye edilmiş T tipi eviriciye uygulamışlardır. Bu topoloji, nötr noktada bulunan çift yönlü anahtar yapısına paralel çift yönlü anahtar bağlanarak elde edilmiştir. Bu topolojide oluşan anahtarlama durumları değişmemekle beraber her faz için anahtar sayısı 4'ten 6'ya çıkmaktadır. Yöntemde ise gerilim vektörleri nötr nokta gerilim dengesini sağlayabilmek için 2 kümeye ayrılmaktadır. Kesişim kümesinde sıfır, orta ve büyük gerilim vektörleri bulunurken, fark kümelerinin birinde sadece P tipi, diğerinde ise sadece N tipi küçük vektörler bulunmaktadır. Bara gerilimleri ölçülerek büyüklüklerine göre anahtarlama durumu uygun kümeden seçilerek nötr nokta gerilimi doğal olarak dengelenmeye çalışılmaktadır. Fark kümelerinde 6 gerilim vektörü, kesişim kümesinde ise 15 gerilim vektörü yer almaktadır. Bu durum, her kontrol döngüsünde 21 gerilim vektörünün test edildiğini göstermektedir [13].

Liu ve ark., statik yük bağlantılı T tipi eviricinin ortak mod gerilimini azaltmak için çift vektörlü model öngörülü kontrol yöntemini önermişlerdir. Bu yöntemde medyan çizgi mesafesini değerlendiren bir maliyet fonksiyonu yapısı uygulanmıştır. Değerlendirme süresini azaltmak için aday gerilim vektörleri bölgelere göre gruplandırılmıştır. 6 bölgeye ayrılan uzay vektör diyagramında her bölgede 7 aday vektör bulunmaktadır. Ancak bu yöntem, çift vektör yapısından dolayı aynı örnekleme süresinde klasik yönteme göre anahtarlama frekansını oldukça attırmaktadır [14].

Wang ve ark., model öngörülü güç kontrol yöntemini şebeke bağlı T tipi eviriciye uygulamıştır. Gerilim vektör diyagramı eşit dereceli 12 bölgeye ayrılmıştır. Her bir sektörün içerisinde bulunan 7 gerilim vektörü bulunmaktadır. Böylece her kontrol döngüsünde 27 gerilim vektörü yerine 7 gerilim vektörü üzerinden algoritma çalıştırılmaktadır. Ayrıca sınır geçişlerinde yüksek dv/dt 'ye sahip olacak anahtarlama geçişleri engellenmektedir. Bununla beraber yöntem; ortak mod gerilimi, nötr nokta gerilim dengesi gibi açılardan test edilmeye ihtiyaç duymaktadır [15].

Doan ve Nguyen, model öngörülü kontrol yöntemini asimetrik T tipi eviriciye omik endüktif yük durumu için uygulamışlardır. Bu yöntemde asimetrik evirici yapısı 18 gerilim vektörü kombinasyonuna sahiptir. Önerilen yöntemde bir önceki adımda uygulanan gerilim vektörüne göre bir sonraki adımda uygulanacak gerilim vektörü

seçimi doğru akım (DA) bara gerilimi genliğine sahip gerilim sıçramalarını önleyecek şekilde konfigüre edilmiştir. Burada her örnekleme aday gerilim vektörü sayısı 9 ile 12 arasında değişmektedir. Ancak, önerilen yöntemde yine de bazı durumlarda gerilim sıçramaları meydana gelmektedir. Asimetrik T tipi eviricinin, klasik 3 seviyeli yapısına göre akımda daha fazla toplam harmoniğe sahip olduğu gösterilmiştir [16].

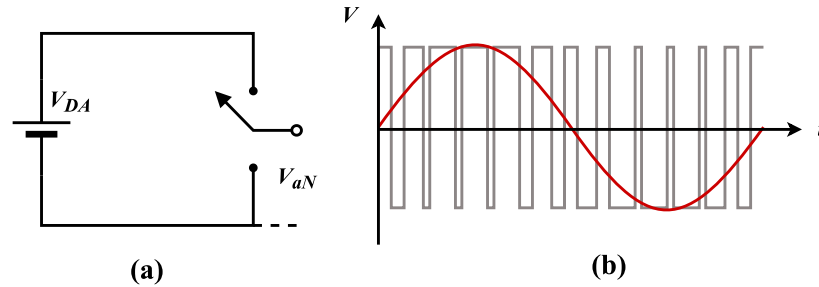
1.2 Tezin Amacı ve Orjinal Katkı

Bu tez çalışmasında, yenilenebilir ve sürdürülebilir enerji kaynaklarının şebeke entegrasyonu, enerji dağıtım ve iletim sistemleri, endüstriyel alanlar ve elektrikli araçlar gibi alçak gerilim uygulamalarında ön plana çıkan üç fazlı üç seviyeli T tipi evirici yapısına model öngörülü kontrol yönteminin uygulanması hedeflenmiştir. Klasik model öngörülü kontrol yöntemine kıyasla hesaplama yükünü azaltacak yeni yaklaşımların getirilmesi amaçlanmış ve hem benzetimsel hem de deneysel çalışmalar ile geliştiren yaklaşımların performansı analiz edilmiştir. Geliştirilen algoritmalar, T tipi eviricinin sahip olduğu nötr nokta gerilimi ve ortak mod gerilimi gibi kısıtlar dikkate alınarak analiz edilmiş ve algoritmaların geçerlilikleri sunulmuştur. Ayrıca, önerilen yöntemlerin çıkış akımları uluslararası standartlar baz alınarak test edilmiştir. Böylece klasik yöntemin kapsayıcılığı ile benzer performans gösterirken hesaplama yükünü oldukça azaltan ve yeni kısıtların eklenmesini mümkün kılan iki yeni yaklaşım önerilmiştir. Ek olarak, T tipi evirici yapısında daha düşük iletim ve anahtarlama kayıplarına sahip olan SiC MOSFET yarıiletken anahtarlar kullanılmıştır. Bu sayede, evirici veriminin hem üç seviyeli yapısı ile hem de kullanılan yarıiletken türü ve büyüklükleri ile azami seviyeye çıkarılması amaçlanmıştır.

2. ÜÇ SEVİYELİ EVİRİCİLER VE KONTROL YÖNTEMLERİ

2.1 Üç Seviyeli Eviriciler

Evirici olarak da isimlendirilen DA-AA dönüştürücüleri DA giriş beslemesini çıkışta belirlenen frekans ve genlikte simetrik bir AA (Alternatif Akım) dalga biçimine dönüştürmek için kullanılmaktadır. Eviriciler; besleme kaynağının tipi, uygulanan kontrol yöntemi, faz sayısı veya çıkış gerilimi seviyesi gibi etkenlere göre sınıflandırılabilir. DA kaynağına göre eviriciler; akım kaynaklı eviriciler (AKE), empedans kaynaklı eviriciler (EKE) ve gerilim kaynaklı eviriciler (GKE) olmak üzere üçe ayrılmaktadır. Tipik bir AKE yapısında DA kaynağına seri bobinler bağlanırken GKE yapılarında DA kaynağına paralel kondansatörler bağlanmaktadır. EKE yapılarında ise diyot, kondansatör ve bobinler bulunmaktadır. Ek olarak, faz sayısına göre evirici yapıları tek fazlı veya çok fazlı olarak kullanılabilir. Eviriciler; AA motor sürücüleri, kesintisiz güç kaynakları, elektrikli araç tahrik sistemleri gibi endüstriyel uygulamalarla beraber rüzgâr türbinleri, güneş enerjisi santralleri, yakıt pilleri gibi enerji kaynaklarının şebeke entegrasyonunda, Esnek AA sistemleri, statik VAR kompensatörleri gibi güç sistemleri uygulamalarında yaygın bir şekilde kullanılmaktadır. GKE'ler endüstriyel ve güç uygulamalarının ihtiyaç duyduğu biçimde gerilim kaynağı gibi davranması sebebiyle en yaygın kullanılan yapılardır [17,18].



Şekil 2.1 : İki seviyeli evirici temel çalışma prensibi (a) devre şeması (b) tipik çıkış dalgası.

Çıkış gerilimindeki seviyelere göre de sınıflandırılabilen eviricilerde temel gerilim kaynaklı evirici yapısı iki seviyeli eviricilerdir. Klasik iki seviyeli evirici yapısı: DA

bara tarafında paralel bir kondansatör ile her köprüde iki anahtardan ve anahtarlara ters paralel bağlı diyotlardan oluşmaktadır. Şekil 2.1’de temel çalışma prensibi gösterilen iki seviyeli evirici $+V_{DA}$ ve $-V_{DA}$ çıkış gerilimlerini üretebilmektedir.

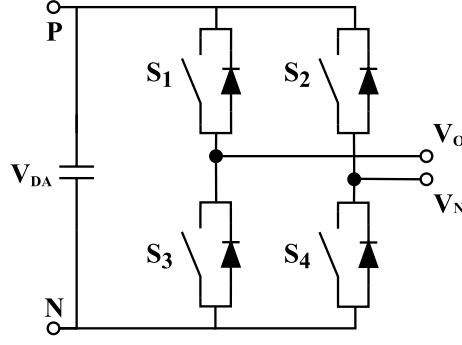
İki seviyeli eviriciler kontrol kolaylığı ve basit yapısı gibi avantajları sebebiyle genellikle alçak gerilim ve düşük güçlü uygulamalarda tercih edilmektedir. Bununla beraber, iki seviyeli eviriciler hat gerilimlerinde yüksek dv/dt oranlarına sahip olmaları, yüksek elektromanyetik girişim (EMG) gürültüsü oluşturmaları, anahtarlama elemanları üzerindeki gerilim stresleri ve harmonikler gibi önemli dezavantajlara sahip olmaları nedeniyle yüksek gerilim ve yüksek güç uygulamalarında yerini çok seviyeli eviricilere bırakmaktadır.

Orta ve yüksek gerilim uygulamalarında üç seviyeli evirici yapıları çok seviyeli evirici sınıfında en popüler seçeneklerden biridir. Üç seviyeli eviriciler orta ve yüksek gerilim uygulamalarında, iki seviyeli eviricilere kıyasla daha yüksek verimlilik, daha küçük gerilim harmonik distorsiyonu, daha düşük dv/dt oranı, daha küçük filtre boyutları, daha düşük ortak mod gerilimi, anahtarlama elemanları üzerinde daha az gerilim stresi ve azaltılmış elektromanyetik girişim gibi avantajlara sahiptir [18–20].

Yaygın olarak kullanılan klasik üç seviyeli evirici topolojileri kaskat H köprü, diyot kenetlemeli, uçan kapasitörlü ve aktif nötr nokta kenetlemeli şeklinde sıralanabilmektedir. Bu dönüştürücü yapılarının kendilerine has avantajları ve dezavantajları bulunmaktadır. Ancak, üç seviyeli eviricilerin ortak olumsuz yönleri çok sayıda anahtarlama elemanı bulunması nedeniyle güç devresinin ve dolayısıyla kontrolünün karmaşıklığıdır. Bu nedenle, alçak gerilim ile düşük güç uygulamalarında avantajlarını kaybetmektedirler. Üç seviyeli yapılarda bu sorunların üstesinden gelebilmek için alçak gerilim uygulamalarında yüksek verimlilik ve performans gösteren üç seviyeli T-Tipi evirici yapısı önerilmiştir [2,21].

2.1.1 Kaskat H köprü evirici

Kaskat H köprü eviriciler birbirine seri olarak bağlanan tek fazlı tam köprü olarak da bilinen H köprü eviricilerden oluşmaktadır. Kaskat H köprü evirici yapısı daha önceden geliştirilmiş olsa da, çok seviyeli gerilim üretebilen bir dönüştürücü topolojisini açıklayan ilk patent Baker ve Bannister tarafından 70’lerin ortalarında yayınlanmıştır [22]. Şekil 2.2’de tipik üç seviyeli H köprü devre şeması gösterilmektedir.



Şekil 2.2 : Üç seviyeli kaskat H köprü evirici.

V_{DA} bara geriliminde $+V_{DA}$, 0 ve $-V_{DA}$ olmak üzere üç ayrı seviyede çıkış gerilimi üretebilmektedir. S1 ve S4 anahtarları iletimde iken $+V_{DA}$ çıkış gerilimi üretilirken S2 ve S3 anahtarları iletimde iken $-V_{DA}$ çıkış gerilimi elde edilir. S1 ve S2 veya S3 ve S4 anahtar çiftlerinin iletimi durumunda çıkış gerilimi 0 olacaktır.

Çizelge 2.1 : H köprü evirici anahtarlama durumları.

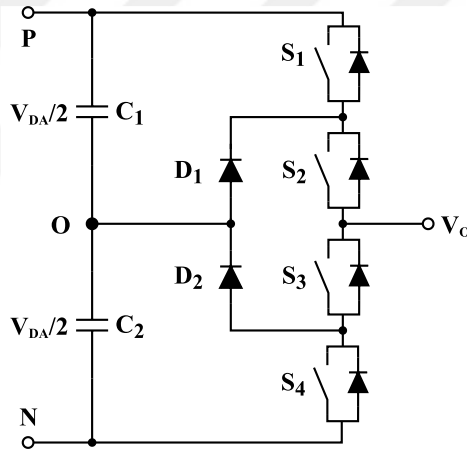
Anahtarlama Durumu	S1	S2	S3	S4	Çıkış Gerilimi
P	1	0	0	1	$+V_{DA}/2$
O	1	1	0	0	0
	0	0	1	1	0
N	0	1	1	0	$-V_{DA}/2$

Kaskat H köprü eviricide DA bara tarafında gerilimi dengelemek için ekstra kondansatöre gerek yoktur. Diyot kenetlemeli ve uçan kapasitörlü eviricilerin aksine kenetleme diyoduna yada kenetleme kondansatörüne ihtiyaç duymaz. Böylece aynı sayıda gerilim seviyesi için bu topolojilere kıyaslar daha az bileşen kullanmaktadır. Modüler formda üretimi kolaydır. Ancak yarıiletken anahtarlar DA bara geriliminin tamamını tutacak özelliğe sahip olmalıdır. Ayrıca, bu topolojilerin aksine çok fazla uygulamalarda bağımsız DA kaynaklarına ihtiyaç duyduğundan kullanım alanları kısıtlı kalmaktadır [23].

2.1.2 Diyot kenetlemeli evirici

Nötr nokta kenetlemeli olarak da adlandırılan diyot kenetlemeli evirici yapısı Nabae, Takashi ve Akagi tarafından 1981 yılında ilk çok seviyeli evirici olarak tanıtılmıştır [24]. İki seviyeli evirici yapısı ile karşılaştırıldığında düşük anahtarlama kayıpları sayesinde daha yüksek verimliliğe ve düşük harmoniklere sahiptir. Yarıiletken anahtarların gerilim tutma kapasitesi yüksek güç seviyeleri için yeterli olmadığından bu cihazlar seri bağlanarak DA bara geriliminin arttırılmasına olanak sağlamaktadır.

Böylece bu yapı orta gerilim uygulamaları için ön plana çıkmaktadır. Diyot kenetlemeli evirici devre şeması Şekil 2.3'te gösterilmektedir. Üç seviyeli evirici için, DA bara gerilimine paralel bağlı iki seri kondansatör bulunmaktadır. Eviricinin girişindeki bu iki kondansatörün ortak düğümü nötr noktayı oluşturmaktadır. Her bir kondansatör DA gerilim değerinin yarısı kadar bir gerilim ile şarj edilmektedir. Her yarım köprüde ya da faz ayağında birbirine seri bağlı ve her birinde antiparalel diyot bulunan dört yarıiletken anahtar bulunmaktadır. Ayrıca bu devreyi geleneksel iki seviyeli eviriciden ayıran ve yapıya ismini veren temel bileşen olan diyotlar anahtar gerilimlerini DA bara geriliminin yarısına kenetlemektedir. Her koldaki kenetleme diyotlarının ortak düğümü nötr noktaya bağlanmaktadır. Çıkış bağlantıları ise yarım köprünün üstünde ve altında bulunan anahtar çiftlerinin orta noktalarına bağlanmaktadır [25,26]. Kenetleme diyotları sayesinde özel gerilim dengeleme devrelerine gerek olmadan anahtarlar seri bağlanabilmektedir.



Şekil 2.3 : Diyot kenetlemeli evirici yapısı.

Diyot kenetlemeli evirici anahtarlama durumlarına göre nötr noktası referans alındığında $+V_{DA}/2$, 0 ve $-V_{DA}/2$ çıkış gerilimleri üretmektedir. Çizelge 2.2'de gösterilen anahtarlama durumları S1 ile S3 anahtarları birbirinin tümleyeni iken S2 ile de S4 anahtarı birbirlerinin tümleyeni şeklinde çalışır. Ayrıca, herhangi bir zamanda birbirlerinin tümleyeni olmamak kaydıyla yalnızca iki anahtar iletimdedir.

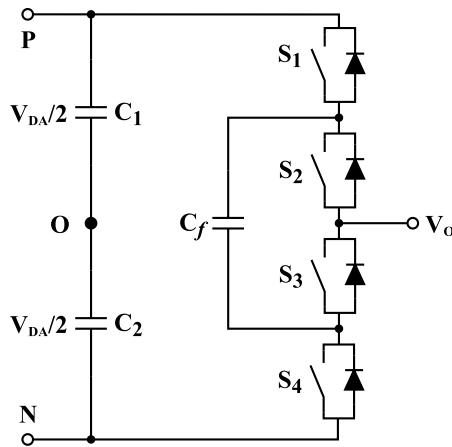
Çizelge 2.2 : Diyot kenetlemeli evirici anahtarlama durumları.

Anahtarlama Durumu	S1	S2	S3	S4	Çıkış Gerilimi
P	1	1	0	0	$+V_{DA}/2$
O	0	1	1	0	0
N	0	0	1	1	$-V_{DA}/2$

Diyot kenetlemeli eviricide seri anahtarlar nedeniyle yüksek olan iletim kayıpları anahtarlama frekansı ($f_{sw} \geq 10 \dots 16 \text{ kHz}$) yükseltilerek telafi edilmeye çalışılır. Ayrıca, nötr nokta gerilim salınımları anahtarlar üzerindeki gerilim stresini arttırmaktadır. Bu nedenle uygulanacak kontrol yönteminde DA bara kondansatör gerilimlerinin dengelenmesi dikkate alınması gerekir [27]. Ek olarak, en önemli eksikliklerinden biri anahtarlar arasındaki kullanım dağılımının eşit olmamasıdır. Bununla beraber, klasik üç seviyeli eviriciler ile karşılaştırıldığında yük güç iletim kapasitesi, basitliği ve verimliliği sayesinde endüstri alanında daha büyük bir alana sahiptir [23].

2.1.3 Uçan kondansatörlü evirici

Uçan kondansatörlü evirici yapısı 1992 yılında Meynard ve Foch tarafından alternatif bir topoloji olarak tanıtılmıştır [28]. Üç seviyeli uçan kondansatörlü evirici yapısında, üç seviyeli diyot kenetlemeli evirici yapısındaki diyotların yerini bir kondansatör almaktadır. Kondansatör gerilimi yüzer durumda olduğundan uçan kondansatörlü evirici olarak isimlendirilen bu yapı aynı zamanda kondansatör kenetlemeli evirici olarak da literatürde yer almaktadır. Kondansatör çıkışları, yarım köprü üstünde ve altında bulunan anahtar çiftlerinin orta noktalarına bağlanmaktadır. Şekil 2.4'te gösterilen kondansatör kenetlemeli eviricide diyot kenetlemeli yapının aksine kondansatörler nötr noktaya bağlanmazlar [26,29].



Şekil 2.4 : Uçan kondansatörlü evirici yapısı.

Bu konfigürasyonda sıfır çıkış gerilimi üretmek için birden fazla anahtarlama durumu bulunduğundan kondansatör gerilimlerinin dengelenmesi daha kolay bir şekilde düzenlenmektedir. Çizelge 2.3'te anahtarlama kombinasyonları ve çıkış gerilimleri

sunulmaktadır. Diyot kenetlemeli yapıdaki gibi S1 anahtarı S3'ün, S2 anahtarı ise S4'ün tümleyeni şeklinde çalışmaktadır.

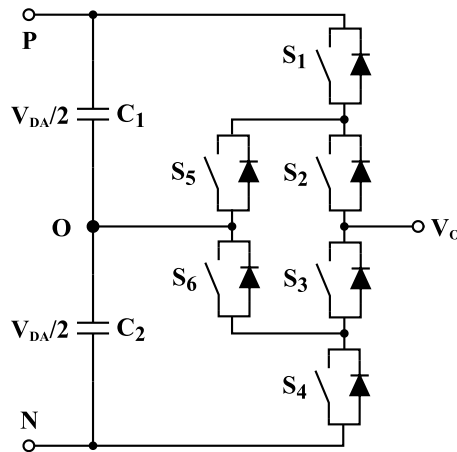
Çizelge 2.3 : Uçan kondansatörlü evirici anahtarlama durumları.

Anahtarlama Durumu	S1	S2	S3	S4	Çıkış Gerilimi
P	1	1	0	0	$+V_{DA}/2$
O	1	0	0	1	0
	0	1	1	0	0
N	0	0	1	1	$-V_{DA}/2$

Diyot kenetlemeli eviriciye kıyasla anahtarlar arasındaki güç dağılımı daha dengelidir. Ancak uçan kondansatörlerin güvenilirliği kenetleme diyotlarına göre daha düşüktür. Bununla beraber kondansatörler ön şarj devresine ihtiyaç duyabilmektedir. Kontrol şemasının uçan kondansatörlerden dolayı ek sensörlere ihtiyaç duyması karmaşıklığını arttırmaktadır. Son olarak, kondansatör gerilimlerinin dengelenmesini sağlamak için yüksek anahtarlama frekansına ihtiyaç duymaktadır [19,26].

2.1.4 Aktif nötr nokta kenetlemeli evirici

Aktif nötr nokta kenetlemeli (ANNK) evirici yapısı diyot kenetlemeli yapıdaki kenetleme diyotlarının yarıiletken anahtarlar ile yerdeğiştirmesine dayanmaktadır. ANNK eviricinin temel mimarisi Şekil 2.5'te gösterilmektedir. Bu topoloji, DA bara kondansatör gerilimlerindeki dengeleme sorununu çözmek için önerilmiştir [30].



Şekil 2.5 : Aktif nötr nokta kenetlemeli evirici yapısı.

Ayrıca, diyot kenetlemeli eviricide bazı yarı iletken anahtarlar daha etkin kullanıldığından daha fazla strese maruz kalmaktadır. Evirici çalışmada, anahtarlama kayıpları S1 ve S4 anahtarları ile D1 ve D2 kenetleme diyotlarında yoğunlaşmaktadır [31]. Aktif anahtarların eklenmesi ile beraber artan anahtarlama durumları sayesinde

en uygun anahtar seçimi ve komütasyonlar uygulanarak yarıletkenler arasında daha iyi bir enerji kaybı dağılımı sağlanır. Diyot kenetlemeli eviricinin aksine S2 ve S3 anahtarları da eşit şekilde çalıştırılabilir. Böylece çıkış gücü veya anahtarlama frekansı arttırılabilmektedir [32].

ANNK'nin her bir faz ayağında altı adet anahtarlama elemanı bulunmaktadır. Çizelge 2.4'te anahtarlama durumları ile çıkış gerilimleri gösterilmektedir. ANNK eviricide, çıkış geriliminin $+V_{DA}/2$ olduğu P çalışma durumu için S1 ve S2 anahtarları iletim durumundadır. Ayrıca, S6 anahtarı da iletimde tutularak nötr nokta ile bağlantı sağlanıp bara gerilimini bloke eden S3 ve S4 anahtarları arasında tutma geriliminin eşit olarak bölünmesi sağlanır. N çalışma durumunda ise S3 ve S4 anahtarları iletimdedir. P çalışma durumuna benzer şekilde S1 ve S2 anahtarında oluşacak gerilim stresini dengelemek için S5 anahtarı iletimde tutulmaktadır.

Çizelge 2.4 : Aktif nötr nokta kenetlemeli evirici anahtarlama durumları.

Anahtarlama Durumu	S1	S2	S3	S4	S5	S6	Çıkış Gerilimi
P	1	1	0	0	0	1	$+V_{DA}/2$
O	0	1	0	0	1	0	0
	0	1	0	1	1	0	0
	1	0	1	0	0	1	0
	0	0	1	0	0	1	0
N	0	0	1	1	1	0	$-V_{DA}/2$

ANNK, klasik diyot kenetlemeli eviriciye kıyasla daha fazla sayıda anahtarlama durumuna sahiptir. Artan anahtarlama durumu nötr noktanın üst ve alt bölümlerinin kullanımına olanak sağlar. Böylece anahtarlama kayıpları azaltılabilir [33–35]. Ancak toplam verim açısından diyot kenetlemeli evirici ile benzer performansa sahiptir. Ayrıca artan yarıletken anahtar sayısı ve ilave geçit sürücüsü gereksinimi nedeniyle maliyeti artmaktadır. Ek olarak artan anahtar sayısı kontrol karmaşıklığını da arttırmaktadır.

2.2 T Tipi Evirici

İki seviyeli evirici, basit ve ucuz yapısının yanı sıra kontrol kolaylığı ile de literatürde yer almaktadır. Ancak yüksek anahtarlama kayıpları nedeniyle yüksek frekanslı uygulamalarda verimliliğini kaybetmektedir. Bununla beraber çıkış gerilimindeki yüksek harmonikler önemli dezavantajlarından. Üç seviyeli kenetlemeli eviriciler ise orta gerilim uygulamalarında yaygın olarak kullanılmaktadır. İki seviyeli eviriciye

göre temel üstünlükleri ise daha düşük harmonikli çıkış gerilim dalga şekli üretebilirken anahtarların seri bağlantılı yapısından kaynaklı tutma geriliminin paylaşılması ve anahtarlama kayıplarının düşük olması şeklinde sıralanabilir. Ancak klasik üç seviyeli yapılar, AG uygulamalarında bu avantajlarını kaybetmektedir. Çünkü AG uygulamalarında DA bara gerilimini tutabilecek yarıiletken anahtarlar ticari olarak üretilmektedir. Bir anahtar yerine iki seri anahtar bağlanması durumunda ise iletim kayıpları artmaktadır. Ayrıca artan anahtar sayısı ve geçit sürücü devresi nedeniyle kontrol açısından iki seviyeliye göre dezavantajlıdır. Üç seviyeli evirici yapılarındaki iki seri anahtar nedeniyle her bir anahtardaki anahtarlama kaybı iki seviyeli eviricideki anahtarlama kaybının yarısı kadardır. Bununla beraber iletim kayıpları iki katına çıkmaktadır. Bu nedenle; özellikle alçak gerilim ve düşük güç uygulamalarında üç seviyeli topolojiler cazibesini yitirmektedir [21]. Üç seviyeli eviricilerde bu nitelikleri karşılamak için üç seviyeli T tipi evirici önerilmiştir [3]. Knaup tarafından geliştirilen bu topolojinin Conergy firması tarafından patenti alınmıştır [36]. Literatürde ilk olarak tek fazlı fotovoltaiik evirici için çalışma modeli açıklanmıştır [37]. T tipi evirici, aktif nötr nokta kenetlemeli eviriciye kıyasla daha az elemana sahiptir. Diğer taraftan, diyot kenetlemeli veya uçan kapasitörlü evirici ile aynı anahtar sayısına sahip olmasına rağmen kenetleme için ilave elemana ihtiyaç duymamaktadır. Ayrıca DA geriliminin tamamını bloke etmek zorunda olan seri bağlı anahtarlar bulunmadığından dengesiz gerilim paylaşımı doğal olarak oluşmamaktadır.

T tipi evirici; iki seviyeli eviricilerin basit çalışma prensibi, az eleman sayısı ve düşük iletim kayıpları gibi olumlu yönlerini üç seviyeli eviricilerin üstün çıkış gerilimi kalitesi ve düşük anahtarlama kayıpları gibi avantajlarıyla birleştirmektedir [2,4]. Özellikle T tipi eviricinin verimi 4 ile 30 kHz aralığındaki orta seviye anahtarlama frekansları için üstün seviyededir. Alçak gerilim seviyesinde ve yukarıdaki anahtarlama frekansı aralığında hem iki seviyeli eviriciden hem de üç seviyeli eviriciden daha yüksek verimlilik sunabilmektedir. İki seviyeli eviricide anahtarların komütasyon gerilimi DA bara gerilimine eşitken, T tipi eviricinin faz kolundaki anahtarların komütasyon gerilimi DA bara geriliminin yarısı kadardır. Bu sayede T tipi eviricinin anahtarlama kayıpları azalmaktadır. Diyot kenetlemeli evirici ile karşılaştırıldığında ise akım yolunda iki seri anahtar yerine tek anahtar bulunduğundan iletim kayıpları daha düşüktür. T tipi dönüştürücü yapısının evirici çalışma modunda anahtarlama frekansı düşüken iletim kayıpları baskındır. Aksine, anahtarlama

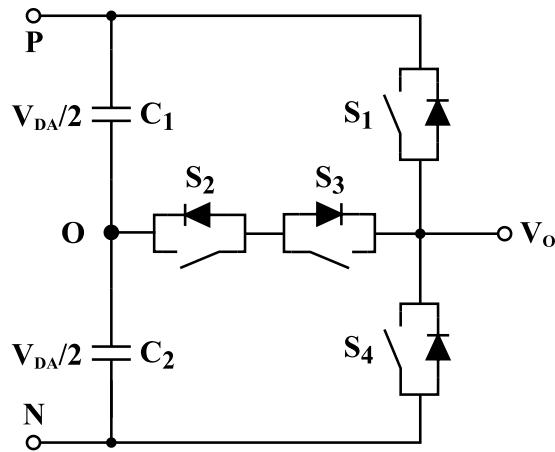
frekansı yükseldikçe anahtarlama kayıpları baskın hale gelmektedir [1]. Bununla beraber 30 kHz'in üzerindeki anahtarlama frekanslarında diyot kenetlemeli evirici verim açısından üstünlük göstermektedir.

Literatürde orta gerilim uygulamaları için T tipi eviricinin faz kolundaki tek anahtarların seri bağlı anahtarlar ile değiştirildiği yapı önerilmiştir. Bu yapı nötr nokta kılavuzlu veya transistör kenetlemeli evirici olarak da isimlendirilmektedir [38,39].

T tipi eviricilerin dezavantajlarından biri artan anahtar sayısı ile beraber iki seviyeli eviriciye göre önemli seviyede olmasa dahi kontrolünün zorlaşmasıdır. Bir diğer dezavantajı ise nötr nokta kenetlemeli eviricilerde olduğu gibi DA bara kondansatörlerindeki gerilim dengesizliğinden muzdarip olmasıdır.

2.2.1 Yapısı ve çalışma prensibi

Üç seviyeli T tipi evirici yapısı her faz kolunda iki adet yarım köprü anahtarından (S1 ve S4) ve iki adet nötr nokta kenetleme anahtarından (S2 ve S3) oluşmaktadır. Diğer bir ifade ile klasik iki seviyeli eviricinin DA bara orta noktasında sırt sırta bağlı iki anahtar ile genişletilmesi ile T tipi evirici yapısı oluşturulmaktadır. Nötr noktadaki anahtarlar çalışma prensibi açısından çift yönlü anahtar olarak bilinmektedir. Şekil 2.6'da T tipi eviricinin temel yapısı gösterilmektedir.



Şekil 2.6 : T tipi evirici yapısı.

Bu eviricinin en önemli yapısal özelliklerinden biri farklı gerilim değerlerine sahip yarıiletken anahtarlar ile inşa edilebilmesidir. Yarım köprünün üst (S1) ve alt (S4) anahtarlarının DA bara geriliminin tamamını bloke etmesi gerekirken, orta noktadaki çift yönlü anahtar (S2 ve S3) DA geriliminin yarısını bloke etmek zorundadır. Bu nedenle çift yönlü anahtar yapısı, yarım köprü anahtarlarına göre daha düşük gerilim

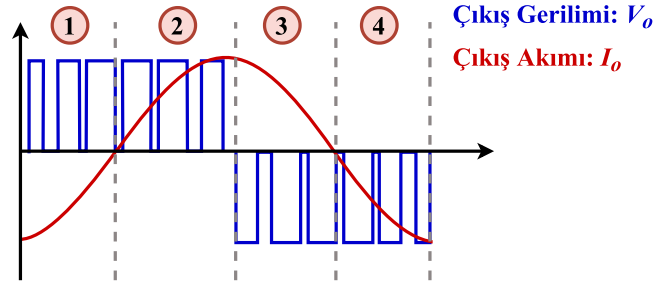
değerine sahip anahtarlardan oluşturulabilir. Bu sayede yarım köprü anahtarlarına kıyasla hem iletim kayıpları hem de anahtarlama kayıpları azaltılabilmektedir.

T tipi eviricide temel olarak bir köprü ayağının çıkışı pozitif (P), nötr (O) veya negatif (N) DA bara gerilim seviyesine bağlanabilmektedir. Bu gerilim seviyeleri nötr noktası referans alındığında sırayla $+V_{DA}/2$, 0 ve $-V_{DA}/2$ çıkış gerilimlerine denk gelmektedir. Prensip olarak S1 anahtarı iletimde iken P gerilim seviyesi, S2 ve S3 anahtarları iletimde iken nötr gerilim seviyesi ve son olarak S4 anahtarı iletimde iken N gerilim seviyesi elde edilmektedir. Ancak bu strateji akım yönüne bağlı bir komütasyon sıralaması gerektirmektedir. Komütasyonun akım yönünden bağımsız olarak çalışabilmesi için P gerilim seviyesinde sadece S1 anahtarı değil S2 anahtarı da ilettime alınır. Benzer şekilde N gerilim seviyesi için S4 anahtarı ile S3 anahtarı ilettime alınır. Son olarak, O gerilim seviyesi ise aynı şekilde S2 ve S3 olarak kalmaktadır. Bu anahtarlama dizinleri sayesinde akım yönünden bağımsız olarak akım doğal bir yolla doğru dala akmaktadır. Çizelge 2.5'te anahtarlama durumları ve nötr noktaya göre elde edilen çıkış gerilimleri gösterilmektedir. Modülasyon yapısının diyot kenetlemeli evirici yapısı ile aynı olduğu görülmektedir. Burada S3 anahtarı her zaman S1 anahtarının ve S2 anahtarı da S4 anahtarının tümleyeni olarak çalışmaktadır. Anahtarların iletim durumu "1" ile kesim durumu ise "0" ile temsil edilmektedir.

Çizelge 2.5 : T tipi evirici anahtarlama durumları.

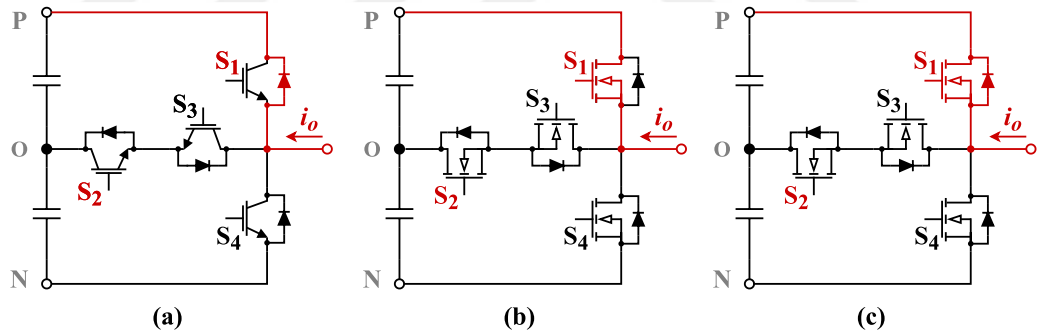
Anahtarlama Durumu	S1	S2	S3	S4	Çıkış Gerilimi
P	1	1	0	0	$+V_{DA}/2$
O	0	1	1	0	0
N	0	0	1	1	$-V_{DA}/2$

Bir faz ayağının bir döngü boyunca çalışma biçimi Şekil 2.7'de gösterildiği gibi dört aralığa bölünebilmektedir. Çıkış akımı I_o eviriciden yüke doğru aktığında pozitif yönlü tam tersi durumda ise negatif yönlü olarak tanımlanmıştır. Şekil 2.7'deki örnek çalışma aralıkları incelendiğinde birinci aralıkta çıkış gerilimi pozitif kutuplu iken çıkış akımı negatif yönlüdür. İkinci aralıkta ise hem çıkış geriliminin polaritesi hem de çıkış akımının yönü pozitifdir. Üçüncü ve dördüncü aralıklarda bu defa gerilim negatif polariteye sahipken akım yönü ise sırayla pozitif ve negatif yönlüdür. Örnek görselde tüm çalışma aralıklarının incelenebilmesi için çıkış gerilimi ve akımı arasında belli bir faz açısı olduğu kabul edilmiştir.



Şekil 2.7 : T tipi eviricinin bir faz ayağı için muhtemel çalışma aralıkları.

Çıkış akımının izleyeceği yol, T tipi eviricide kullanılacak anahtarın yapısına göre değişiklik gösterebilmektedir. Örneğin; IGBT modülü kullanılması durumunda negatif yönlü akım antiparalel gövde diyodu üzerinden akmaktadır. Ancak, ters iletim modunda çalışabilen MOSFET’ler iki farklı iletim mekanizmasına sahiptir. Burada çıkış akımı belli bir eşik değerinin altında ise anahtar ters iletim özelliği göstermektedir. Çıkış akımı yeterince yüksek olduğu durumda ise MOSFET üzerindeki gerilim düşüşünün antiparalel gövde diyodunun eşik gerilimini aşmasına neden olur. Böylece gövde diyodu iletime geçer ve çıkış akımının bir kısmını taşır [40–42].

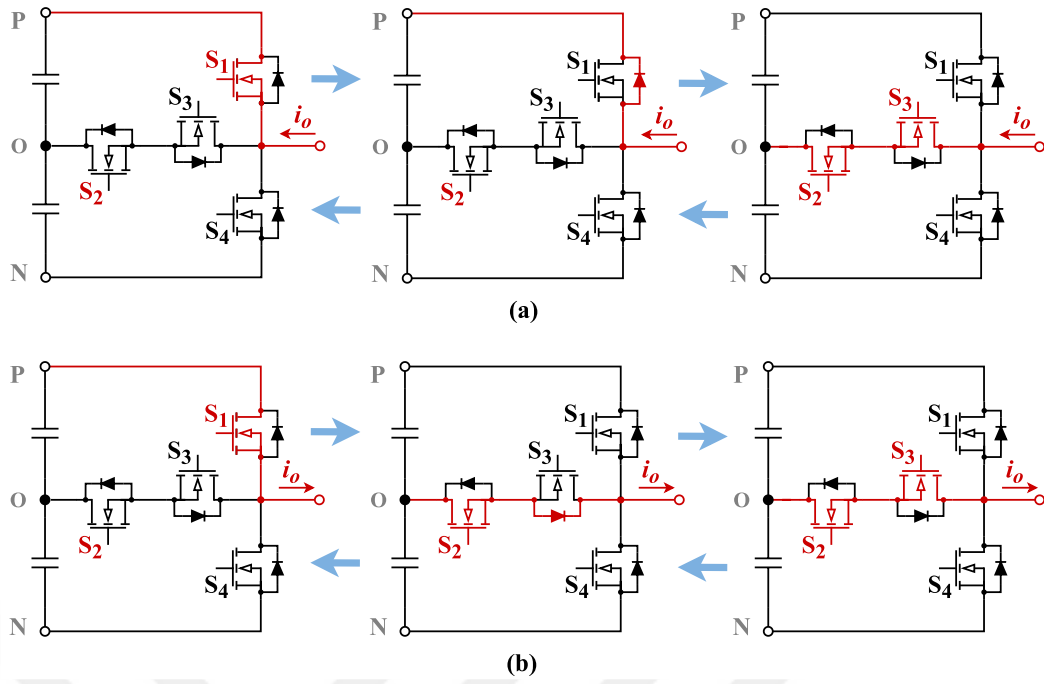


Şekil 2.8 : Negatif yönlü çıkış akımının P anahtarlama durumunda izleyeceği yollar (a) IGBT (b) düşük çıkış akımında MOSFET (c) yüksek çıkış akımında MOSFET.

IGBT’lerde çıkış akımı yönünün pozitif ya da negatif olmasına göre P, O ve N gerilim seviyelerinde akım yolu toplamda altı farklı şekilde oluşmaktadır. MOSFET’lerde ise çıkış akımının düşük olduğu durumlarda gerilim seviyelerine özgü birer akım yolu bulunmaktadır. Örnek olarak, çıkış akımının negatif ve anahtarlama durumunun ise P çıkış gerilimini ürettiği birinci çalışma aralığı ele alınmaktadır. Şekil 2.8(a)’da gösterildiği gibi S1 anahtarının IGBT olması durumunda akım D1 diyodu üzerinden akmaktadır. S1 anahtarı MOSFET olarak seçildiğinde ise çıkış akımı eşik değerinden küçük olduğunda akım yalnızca ters iletim modundaki S1 anahtarı üzerinden

akmaktadır. Yük akımı eşik değerinden yüksek olduğunda ise akımın bir kısmı S1 anahtarı üzerinden bir kısmı ise D1 diyodu üzerinden akmaktadır. Çıkış akımının düşük ve yüksek olması durumuna göre yukarıdaki çalışma durumu için izleyeceği yollar sırayla Şekil 2.8(b) ve Şekil 2.8(c)'de verilmektedir.

Şekil 2.7'de gösterilen çalışma araklıları için düşük çıkış akımı ele alındığında çıkış akımının yönüne bağlı olarak anahtarlama geçişleri sırasında kullanılacak cihazlar; yarıiletken ya da gövde diyodu olabilmektedir. İlk olarak, Şekil 2.9(a)'da birinci çalışma aralığındaki negatif yönlü çıkış akımı için, evirici P anahtarlama durumundadır. Bu çıkış gerilimi seviyesinde S1 ve S2 anahtarları aktif durumdadır. Bu durumda S1 anahtarı ters iletim modundadır. P durumundan O anahtarlama durumuna geçmek için S1 anahtarı kesime sokulur. S2 anahtarı iletimde olmasına rağmen S3 anahtarı kesimde olduğundan nötr noktadan akım akmaz. S1 anahtarı ile S3 anahtarına uygulanan geçit sinyalleri kısa devrenin önüne geçmek için ölü zaman aralığına sahiptir. Bu nedenle çıkış akımı, ölü zaman aralığında S1 anahtarının antiparalel diyodu D1 üzerinden akmaktadır. D1'in iletimi sayesinde S1 kapandığında üzerindeki gerilim sıfıra yakındır. Bu sayede, MOSFET'in kesimi yumuşak anahtarlama yöntemlerinden biri olan sıfır gerilimde anahtarlama yöntemine benzemektedir. Bu durumda MOSFET'in kesime girme kaybı ihmal edilebilir seviyededir. Kesim gecikmesinden sonra S3 anahtarı iletime geçirilir. S1 anahtarının kesimde olduğu aralıkta akım doğal olarak S2 ve S3 anahtarları üzerinden akmaktadır. Bu çalışmada S3 ileri iletim modundayken S2 ise ters iletim modundadır. Negatif akımda P'den O'ya geçişte S2 anahtarı sürekli iletimde olduğu için S2'de anahtarlama kaybı oluşmaz. Ancak O durumuna geçişte S3'te anahtarlama kaybı meydana gelir. O durumunda ise hem S2'de hem S3'te iletim kaybı vardır. Negatif akım yönü için gerilim seviyesi O'dan P'ye değiştirildiğinde ise yukarıdaki işlemin tersi takip edilmektedir. Benzer şekilde S1 anahtarı iletime girdiğinde MOSFET üzerindeki gerilim sıfıra yakın olduğundan sıfır gerilimde anahtarlama benzer bir işlem gerçekleşmektedir. Sonuç olarak negatif yönlü akımda S1 anahtarı için anahtarlama kayıpları ihmal edilebilir. Son olarak yüksek çıkış akımında S1 için hem MOSFET'in hem de antiparalel gövde diydunun iletimde olması her iki cihazdaki oluşacak kayıpların dikkate alınmasını gerektirmektedir.

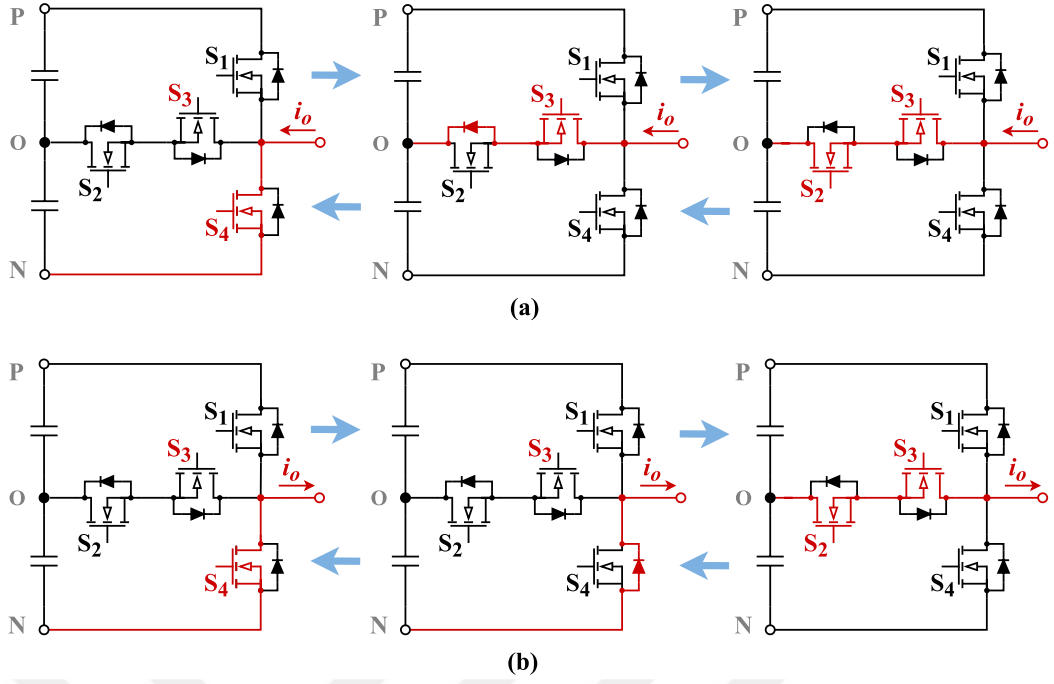


Şekil 2.9 : Pozitif polariteye sahip çıkış geriliminde anahtarlama geçişleri (a) $I_o < 0$ durumu (b) $I_o > 0$ olması durumu.

Pozitif akım yönüne sahip ikinci çalışma aralığında yukarıdaki anahtarlama sırası benzer şekilde takip edilir. Şekil 2.9(b)'de P geriliminden O gerilimine ve O geriliminden P gerilimine geçiş sırasında pozitif akım yönü için akım komütasyonu gösterilmektedir. Burada, S1 anahtarı veya tersi durumda S3 anahtarı kesime girdiğinde ölü zaman aralığı boyunca akım S2 ve D3 iletimdedir. D3 antiparalel diyodunun serbest geçişi sayesinde S3 anahtarlama sıfıra yakın gerilim altında gerçekleşir. Böylece S3 anahtarlama kayıpları bu çalışma aralığında ihmal edilebilmektedir.

Benzer prensip N gerilim seviyesi ile O gerilim seviyesi arasındaki geçişler içinde geçerlidir. Şekil 2.10(a)'da akım yönünün pozitif olduğu üçüncü çalışma aralığındaki komütasyon gösterilirken Şekil 2.10(b)'de ise dördüncü çalışma aralığındaki komütasyon tasvir edilmektedir.

Anahtarlama durumu P gerilim seviyesi ile N gerilim seviyesi arasında da geçiş yapabilmektedir. Ancak P'den N'ye ve N'den P'ye geçişlerde D2 ve D3 diyotları üzerinde $+V_{DA}/2$ 'den $-V_{DA}/2$ 'ye ya da tam tersi değişen tutma gerilimi nedeniyle nötr gerilim seviyesine ters toparlanma akımı akar. Bu durumda ters toparlanma akımı nedeniyle diyotlarda ek kayıplar oluşmaktadır.



Şekil 2.10 : Negatif polariteye sahip çıkış geriliminde anahtarlama geçişleri (a) $I_o < 0$ durumu (b) $I_o > 0$ olması durumu.

Sonuç olarak anahtarlama geçişine ve çıkış akımının yönüne bağlı olarak farklı yarı iletkenlerde anahtarlama kayıpları meydana gelmektedir. Bu kayıplar iletme ve kesime girme anındaki anahtarlama kayıpları ile diyotlardaki ters toparlanma akımının sebep olduğu kayıpları içermektedir. Ayrıca anahtarlar iletim modunda iken ters ya da ileri iletim kayıplarına sahiptir [43]. Çizelge 2.6’da cihazlar üzerindeki enerji kayıplarının çalışma aralıklarına göre dağılımı gösterilmektedir.

Çizelge 2.6 : Cihazlardaki enerji kaybı dağılımı.

Anahtar	Çalışma Aralığı			
	$V_o > 0$ $I_o < 0$	$V_o > 0$ $I_o > 0$	$V_o < 0$ $I_o < 0$	$V_o < 0$ $I_o > 0$
S1	$E_{rr} + E_{con_R}$	$E_{sw} + E_{con_F}$	0	0
S2	E_{con_R}	E_{con_F}	$E_{sw} + E_{con_F}$	$E_{rr} + E_{con_R}$
S3	$E_{sw} + E_{con_F}$	$E_{rr} + E_{con_R}$	E_{con_R}	E_{con_F}
S4	0	0	$E_{rr} + E_{con_R}$	$E_{sw} + E_{con_F}$

Örnek olarak; birinci çalışma aralığında P’den O’ya geçişte S1 anahtarı ters iletim kaybına (E_{con_R}) sahiptir. Ölü zaman aralığında S1 kesime girdiğinde gövde diyodu sayesinde anahtarlama kaybı ihmal edilir. S3 anahtarı iletme girdiğinde S3’te anahtar açma kaybı (E_{sw_on}) meydana gelirken, D1 diyodunda ise ters toparlanma kaybı (E_{rr}) oluşur. Çıkış gerilimi O seviyesine geçtiğinde S2’de ters iletim kaybı, S3’te ise ileri

iletim kaybı (E_{con_F}) bulunmaktadır. O'dan P'ye geçişte ise ek olarak S3'te anahtar kapama kaybı (E_{sw_off}) meydana gelir.

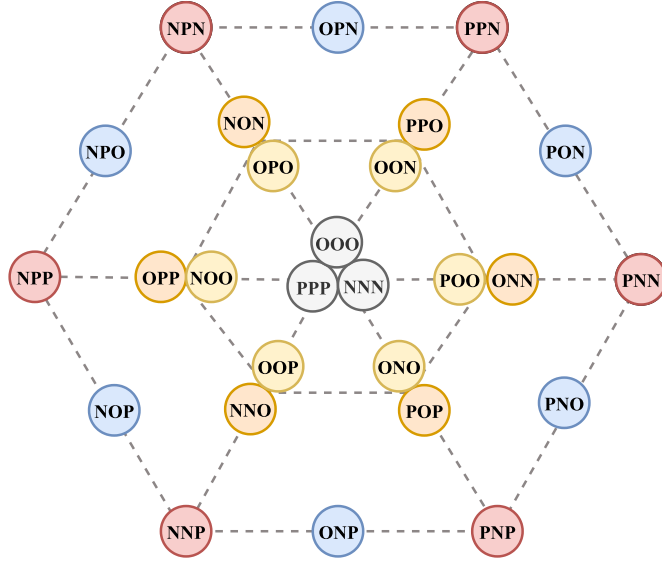
Çizelge 2.7'de anahtarlama durum geçişine ve çıkış akımının yönüne göre cihazlar üzerindeki anahtarlama kayıpları ve ters toparlanma kayıpları özetlenmektedir. Anahtarlama geçişlerinde ölü zaman aralığında diyotların ileri yönde iletme geçme kayıpları çok küçük olduğu için ihmal edilmektedir.

Çizelge 2.7 : Cihazlardaki anahtarlama kayıpları.

Anahtarlama Geçiş	Anahtarlama Enerji Kaybı	
	$I_o \geq 0$	$I_o < 0$
$P \rightarrow O$	E_{S1_off}	E_{D1_rr}, E_{S3_on}
$O \rightarrow P$	E_{D3_rr}, E_{S1_on}	E_{S3_off}
$N \rightarrow O$	E_{D4_rr}, E_{S2_on}	E_{S4_off}
$O \rightarrow N$	E_{S2_off}	E_{D2_rr}, E_{S4_on}

2.2.2 Üç fazlı T tipi eviricide gerilim uzay vektörleri

Üç fazlı üç seviyeli T tipi eviricide her faz ayağındaki P, O ve N anahtarlama durumları ele alındığında üç fazın anahtarlama kombinasyonları sonucu 27 adet gerilim uzay vektörü oluşturmaktadır. Gerilim vektörleri genliklerine göre sıfır, küçük, orta ve büyük olmak üzere 4 gruba ayrılmaktadır. Dış altıgenin köşe noktalarında 6 adet büyük gerilim vektörü (V_{Li}) bulunurken kenar orta noktalarına ise 6 adet orta gerilim vektörü (V_{Mi}) denk gelmektedir. İç altıgende ise 12 adet küçük gerilim vektörü (V_{SPi} ve V_{Sni}) ikili gruplar halinde yer almaktadır. Burada ($i = 1, \dots, 6$) değerlerini almaktadır. Küçük gerilim vektörlerini anahtarlama durumlarına göre P tipi ve N tipi olmak üzere iki gruba ayırmak mümkündür. Geriye kalan 3 vektör ise sıfır gerilim vektörüdür. Sıfır gerilim vektörleri farklı anahtarlama durumlarında oluşsa dahi aynı genlik ve vektör konumuna sahiptir. Sonuç olarak üç fazlı üç seviyeli T tipi eviricide farklı büyüklük ve pozisyonlarda 19 adet farklı gerilim vektörü bulunmaktadır. Şekil 2.11'de anahtarlama durumu kombinasyonları ile gerilim vektörleri arasındaki ilişki uzay vektör diagramında verilmektedir. Burada, anahtarlama durumları sırasıyla a, b ve c fazlarının çıkış gerilimini temsil etmektedir [44,45].



Şekil 2.11 : Üç fazlı T tipi eviricinin anahtarlama durumuları ve gerilim uzay vektör diyagramı.

DA bara kondansatör gerilimleri sabit ve dengeli varsayıldığında ve nötr nokta referans alındığında herhangi bir faz için çıkış gerilimi:

$$v_{xO} = S_x \frac{V_{DA}}{2} \quad (2.1)$$

Burada $x = \{a, b, c\}$ fazları ve $V_{DA} = V_{C1} + V_{C2}$ bara gerilimini temsil etmektedir. Ek olarak, x fazının anahtarlama durumu S_x ile gösterilmektedir. Burada anahtar P anahtarlama durumunda ise $S_x = 1$, O anahtarlama durumunda ise $S_x = 0$ ve N anahtarlama durumunda ise $S_x = -1$ olarak işleme alınmaktadır. Böylece, üç fazlı T tipi evirici tarafından üretilen çıkış gerilim vektörü aşağıdaki şekilde ifade edilebilir.

$$\vec{V} = \frac{2}{3} (v_{aO} + k \cdot v_{bO} + k^2 \cdot v_{cO}) \quad (2.2)$$

Burada v_{aO} , v_{bO} ve v_{cO} her faz için üretilen çıkış gerilimini göstermektedir. Ayrıca, $k = e^{j2\pi/3}$ değerine sahiptir.

Anahtarlama durumlarına göre oluşan gerilim vektörlerinin genlikleri ve açıları Çizelge 2.8’de verilmektedir. Burada; sıfır, küçük, orta ve büyük gerilim vektörlerinin genlikleri sırasıyla 0 , $V_{DA}/3$, $\sqrt{3}V_{DA}/3$ ve $2V_{DA}/3$ şeklindedir. Ayrıca gerilim vektörüne göre DA barasından çekilen akımların dağılımı da gösterilmektedir.

Çizelge 2.8 : Üç fazlı üç seviyeli T tipi eviricinin anahtarlama durumlarına göre gerilim fazörleri ve DA dal akımları.

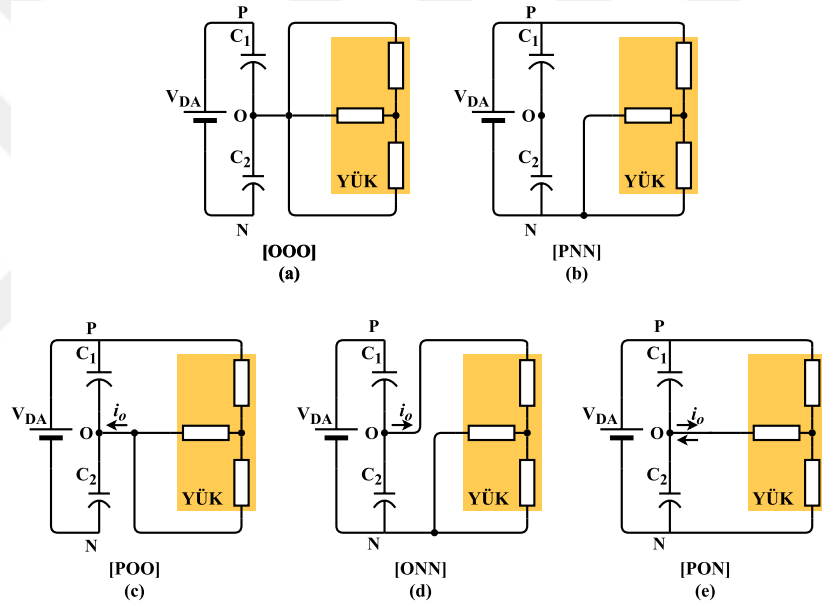
Gerilim Vektörü V	Anahtarlama Durumu S_{abc}	Gerilim Fazörü $\vec{V}$	DA Giriş Akımı		
			i_P	i_O	i_N
V_{0P}	PPP	0	0	0	0
V_{0O}	OOO	0	0	0	0
V_{0N}	NNN	0	0	0	0
V_{SP1}	POO	$(V_{DA}/3)\angle 0$	i_a	$i_b + i_c$	0
V_{SN1}	ONN	$(V_{DA}/3)\angle 0$	0	i_a	$i_b + i_c$
V_{SP2}	PPO	$(V_{DA}/3)\angle \pi/3$	$i_a + i_b$	i_c	0
V_{SN2}	OON	$(V_{DA}/3)\angle \pi/3$	0	$i_a + i_b$	i_c
V_{SP3}	OPO	$(V_{DA}/3)\angle 2\pi/3$	i_b	$i_a + i_c$	0
V_{SN3}	NON	$(V_{DA}/3)\angle 2\pi/3$	0	i_b	$i_a + i_c$
V_{SP4}	OPP	$(V_{DA}/3)\angle \pi$	$i_b + i_c$	i_a	0
V_{SN4}	NOO	$(V_{DA}/3)\angle \pi$	0	$i_b + i_c$	i_a
V_{SP5}	OOP	$(V_{DA}/3)\angle 4\pi/3$	i_c	$i_a + i_b$	0
V_{SN5}	NNO	$(V_{DA}/3)\angle 4\pi/3$	0	i_c	$i_a + i_b$
V_{SP6}	POP	$(V_{DA}/3)\angle 5\pi/3$	$i_a + i_c$	i_b	0
V_{SN6}	ONO	$(V_{DA}/3)\angle 5\pi/3$	0	$i_a + i_c$	i_b
V_{M1}	PON	$(V_{DA}/\sqrt{3})\angle \pi/6$	i_a	i_b	i_c
V_{M2}	OPN	$(V_{DA}/\sqrt{3})\angle \pi/2$	i_b	i_a	i_c
V_{M3}	NPO	$(V_{DA}/\sqrt{3})\angle 5\pi/6$	i_b	i_c	i_a
V_{M4}	NOP	$(V_{DA}/\sqrt{3})\angle 7\pi/6$	i_c	i_b	i_a
V_{M5}	ONP	$(V_{DA}/\sqrt{3})\angle 3\pi/2$	i_c	i_a	i_b
V_{M6}	PNO	$(V_{DA}/\sqrt{3})\angle 11\pi/6$	i_a	i_c	i_b
V_{L1}	PNN	$(2 V_{DA}/3)\angle 0$	i_a	0	$i_b + i_c$
V_{L2}	PPN	$(2 V_{DA}/3)\angle \pi/3$	$i_a + i_b$	0	i_c
V_{L3}	NPN	$(2 V_{DA}/3)\angle 2\pi/3$	i_b	0	$i_a + i_c$
V_{L4}	NPP	$(2 V_{DA}/3)\angle \pi$	$i_b + i_c$	0	i_a
V_{L5}	NNP	$(2 V_{DA}/3)\angle 4\pi/3$	i_c	0	$i_a + i_b$
V_{L6}	PNP	$(2 V_{DA}/3)\angle 5\pi/3$	$i_a + i_c$	0	i_b

Burada üç faz akımlarının dengeli ve bara kondansatör gerilimlerinin eşit olduğu ideal durum dikkate alınmıştır.

2.2.2.1 Nötr nokta gerilimi

T tipi eviricinin DA barası üst kondansatör (C1) ve alt kondansatör (C2) olmak üzere seri bağlı iki kondansatörden meydana gelmektedir. P gerilim seviyesi üst kondansatör gerilimine eşitken N gerilim seviyesi ise eksi işaretli olmakla beraber alt kondansatör

gerilimine eşittir. İdeal koşullarda her bir bara kondansatör gerilimi DA bara geriliminin yarısına eşittir. Ancak, anahtarlama durumları sonucunda oluşan gerilim uzay vektörleri DA barasında bulunan C1 ve C2 bara kondansatörlerinin gerilimlerini etkileyebilmektedir. Böylece, iki kondansatörün düğüm noktası olan nötr noktada gerilim dengesizliği oluşabilmektedir. Bu durum kondansatörler üzerindeki gerilim stresinin artmasına ve sistem güvenilirliğinin etkilenmesine sebep olabilir [46]. Nötr nokta gerilimindeki dengesizlik yarıiletken cihazlar üzerinde ekstra gerilim stresi oluşturarak cihazların zarar görmesine neden olabilir. Ayrıca nötr nokta gerilimindeki salınımlar çıkış geriliminde harmonikler oluşturabilmektedir [47]. Bu nedenle T tipi evirici nötr nokta geriliminin kontrol edilmesine ihtiyaç duymaktadır. T tipi eviricide her bir vektör grubunun nötr nokta gerilimi üzerindeki etkileri aşağıda belirtilmiştir.



Şekil 2.12 : T tipi evirinin anahtarlama durumlarının nötr nokta gerilimine etkisi (a) sıfır gerilim vektörü (b) büyük gerilim vektörü (c) P tipi küçük gerilim vektörü (d) N tipi küçük gerilim vektörü (e) orta gerilim vektörü.

İlk olarak Şekil 2.12(a)'da gösterilen sıfır gerilim vektörlerinden (OOO) anahtarlama durumunda faz ayaklarının hepsi nötr noktaya bağlanmasına rağmen üç faz akımlarının toplamı sıfır olduğundan kondansatör gerilimlerini etkilememektedir. Diğer sıfır gerilim vektörlerini oluşturan anahtarlama durumları (PPP) ve (NNN) uygulandığında ise herhangi bir faz ayağı nötr noktaya bağlı olmadığı için nötr nokta gerilimi etkilenmemektedir.

Büyük gerilim vektörlerinden örnek olarak seçilen Şekil 2.12(b)'de eşdeğer devresi gösterilen (PNN) anahtarlama durumuna sahip V_{L1} gerilim vektörü uygulandığında a

fazı P barasına, b ve c fazları ise N barasına bağlanmaktadır. Diğer bir ifade ile her faz ayağı ya üst kondansatöre (C1) ya da alt kondansatöre (C2) bağlanırken nötr nokta bağlantısı bulunmamaktadır. Bu durumda her iki kondansatör aynı akımla ya şarj edilmekte ya da deşarj edilmektedir. Sonuç olarak büyük gerilim vektörleri uygulandığında kondansatör gerilimleri etkilenmediğinden nötr noktada gerilim dengesizliği oluşmamaktadır.

Küçük gerilim vektörlerinde her bir vektör P ve N tipi olarak isimlendirilen iki farklı anahtarlama durumuna sahiptir. Şekil 2.12(c)'de P tipi anahtarlama durumu (POO) ve Şekil 2.12(d)'de N tipi anahtarlama durumu (ONN) örnek olarak alınmıştır. P tipi anahtarlama C1 kondansatörünü P barası ile O barası arasına bağladığından nötr noktaya akım akmaktadır. Bu durumda C1 kondansatörü deşarj olduğundan V_{C1} gerilimi azalırken V_{C2} gerilimi artmaktadır. N tipi anahtarlama ise C2 kondansatörü N barası ile O barasına bağlanmaktadır. Burada ise akım O barasından N barasına doğru akmaktadır. Bu yüzden bu anahtarlama tipinde V_{C2} gerilimi azalırken V_{C1} gerilimi artmaktadır. Sonuç olarak, nötr nokta gerilimini etkileyen küçük gerilim vektörlerinde aynı gerilim vektörünün anahtarlama tipleri nötr nokta gerilimi üzerinde ters etkiye sahiptir. Bu analiz, T tipi dönüştürücünün evirici modda çalışma durumu için geçerlidir. Doğrultucu modda çalışma durumunda ise N tipi anahtarlama durumu ile P tipi anahtarlama durumunun bara kondansatörleri üzerindeki etkileri tersine dönmektedir. Özetle, küçük gerilim vektörlerinin kondansatör gerilimi üzerindeki etkileri güç akış yönüne göre değişmektedir [48,49].

Orta gerilim vektörleri uygulandığında devreye hem C1 hem de C2 bağlanmaktadır. Ayrıca devre nötr noktaya da bağlanmaktadır. Bu durumda bara kondansatörlerinden geçen akımlar farklılık gösterebilmektedir. Akımın yönüne bağlı olarak nötr nokta geriliminde dengesizlik oluşmaktadır. Şekil 2.12(e)'de PON anahtarlama durumunun eşdeğer devresi gösterilmektedir.

2.2.2.2 Ortak mod gerilimi

Eviricilerin doğası gereği sahip oldukları özelliklerden biri olan hızlı anahtarlama işlemi nedeniyle eviriciler ortak mod gerilimi üretirler. Ortak mod gerilimin büyüklüğü anahtarlama durumuna göre değişmektedir. Bu gerilimdeki hızlı değişiklikler çeşitli olumsuz etkiler meydana getirebilmektedir. Ortak mod gerilimi sürücülerde elektromanyetik parazitlere sebep olmaktadır [50]. Ortak mod

gerilimindeki dalgalanmalar sonucu oluşan ortak mod akımı stator sargıları ile motor gövdesi arasında var olan güvenlik nedeniyle topraklanmış parazitik kondansatörler üzerinden toprağa akmaktadır. Bu durum, elektrik makinelerinin sargılarında aşırı gerilim stresi oluşturarak sargıların yalıtımının zarar görmesine neden olabilmektedir [51,52]. Ayrıca, ortak mod gerilimi elektrik makinesi mili üzerinde shaft gerilimi oluşturmaktadır. Bu durum rulmanlar üzerinden akım akmasına ve rulmanların ömrünün kısılmasına veya hasar görmesine neden olabilmektedir [53,54]. Ortak mod geriliminin bir diğer etkisi ise transformatörsüz şebeke bağlantılı fotovoltaik sistemlerde görülmektedir. Transformatörün galvanik izolasyonun olmaması fotovoltaik sistemin kaçak akımlara maruz kalmasına neden olmaktadır. Kaçak akımın büyüklüğü ortak mod gerilimindeki dalgalanmalara bağlıdır. Dalgalanma ne kadar büyük olursa kaçak akım akışı da o kadar artmaktadır. Bu durum çıkış akımının bozulmasına, iletim kayıplarının artmasına veya fotovoltaik panellerin arızalanmasına sebep olabilmektedir [46,55].

Ortak mod gerilimindeki dalgalanmanın ürettiği ortak mod veya kaçak akımı ortadan kaldırmaya veya azaltmaya yönelik yaklaşımlar; devreye fiziksel bileşen ekleme veya kontrol ya da modülasyon yöntemlerinin kullanılması şeklinde sıranabilir. Fiziksel bileşenler; maliyeti ve boyutu arttırmanın yanı sıra genel verimliliğin azalmasına neden olacak aktif veya pasif filtreleri içermektedir. Herhangi bir ek bileşene ihtiyaç duymayan kontrol yöntemleri ise ortak mod gerilimini ortadan kaldırma veya azaltma yaklaşımlarından birini benimsemektedir. Üç seviyeli eviricilerde ortak mod gerilimini ortadan kaldırmak için sınırlı sayıda gerilim vektörünün kullanılması gerekir. Ortak mod gerilimini azaltma yaklaşımları ise ortadan kaldırma yaklaşımları ile kıyaslandığında DA bara kullanımı, çıkış harmonikleri ve nötr nokta gerilim dengesi gibi ölçütler arasında da denge kurabilmektedir [9,56].

Ortak mod gerilimi; AA şebekesinin nötr (n) noktası ile DA barasının nötr noktası (O) arasındaki potansiyel fark olarak tanımlanmaktadır. Dengeli çalışma koşullarında evirici gerilimlerinin toplamının sıfıra eşit olduğu kabul ile Pozitif (P) ile negatif (N) DA baraları ile AA hattı nötr (n) noktası arasındaki potansiyel farklar evirici çıkış gerilimi cinsinden aşağıdaki gibi ifade edilebilmektedir.

$$v_{Nn} = v_{xn} - v_{xN} = -v_{ON} - \frac{v_{ao} + v_{bo} + v_{co}}{3} \quad (2.3)$$

$$v_{pn} = v_{xn} - v_{xp} = v_{po} - \frac{v_{ao} + v_{bo} + v_{co}}{3} \quad (2.4)$$

Burada $x = \{a, b, c\}$ fazları temsil etmektedir. Üç fazlı üç seviyeli T tipi eviricinin ortak mod gerilimi DA barasının nötr noktasına göre kutup gerilimleri olarak ifade edilmektedir [57].

$$v_{cmv} = \frac{v_{ao} + v_{bo} + v_{co}}{3} \quad (2.5)$$

Bara kondansatör gerilimleri dengeli ve $V_{DA}/2$ değerine eşit olduğu durumda T tipi eviricinin faz ayaklarında $\pm V_{DA}/2$ ve 0 ayırık gerilim seviyeleri üretilebilmektedir. Denklem (2.5)'te olası gerilim seviyelerine göre T tipi evirici tarafından üretilen ortak mod gerilimleri $\pm V_{DA}/2$, $\pm V_{DA}/3$, $\pm V_{DA}/6$ ve 0 değerlerinde olabilmektedir. 27 anahtarlama kombinasyonunun oluşturduğu 27 gerilim vektörü ortak mod gerilimi açısından yedi farklı gruba ayrılmaktadır. Çizelge 2.9'da anahtarlama durumlarına göre oluşan ortak mod gerilimleri büyüklüklerine göre gruplandırılmıştır.

Çizelge 2.9 : Anahtarlama durumları ve ortak mod gerilim büyüklükleri arasındaki ilişki.

Anahtarlama Durumu	Ortak Mod Gerilimi	Grup
PPP	$V_{DA}/2$	G1
PPO, OPP, POP	$V_{DA}/3$	G2
POO, OPO, OOP, PPN, NPP, PNP	$V_{DA}/6$	G3
OOO, PON, OPN, NPO, NOP, ONP, PNO	0	G4
OON, NOO, ONO, PNN, NPN, NNP	$-V_{DA}/6$	G5
ONN, NON, NNO	$-V_{DA}/3$	G6
NNN	$-V_{DA}/2$	G7

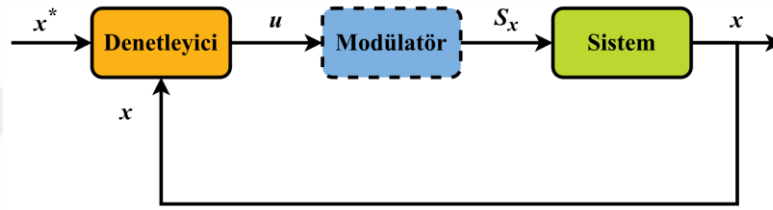
Yarı iletken cihazlar ideal anahtarlar olmadığından pratik uygulamalarda iletim çakışmalarından kaynaklanan kısa devre durumunun önüne geçebilmek için ölü zamana ihtiyaç duyulmaktadır. Ölü zaman aralığında ortak mod geriliminin oluşmasına neden olabilecek yeni durumlar oluşabilmektedir [58].

2.3 Kontrol Yöntemleri ve Modülasyon Teknikleri

2.3.1 Kontrol yöntemleri

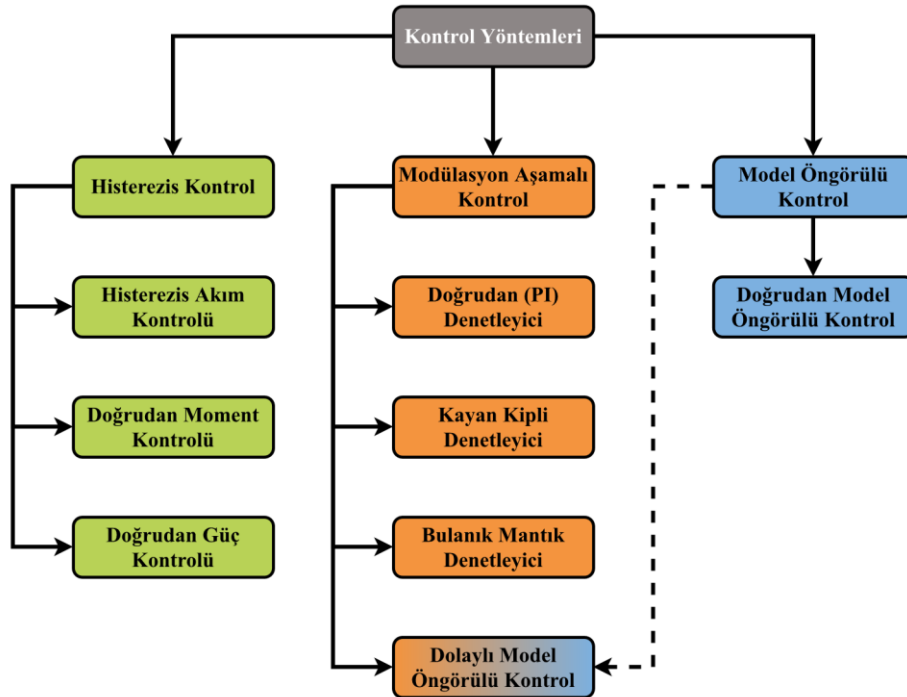
Güç elektroniği dönüştürücülerinde kontrol problemi iki temel prensibe ayrılmaktadır. İlki dolaylı kontrol problemidir. Bu problemde, kontrol edilecek sisteme bir

modülasyon aşaması eklendiğinde işlenecek değişken gerçek değerlidir. Diğer taraftan modülasyon aşamasının olmadığı doğrudan kontrol problemlerinde işlenecek değişken güç dönüştürücüsünün anahtar konumlarına karşılık gelmektedir. Şekil 2.13'te gösterilen temel kontrol prensibi x sistem çıkış değerinin, referans x^* ile karşılaştırarak u girişini işlemesine dayanmaktadır. Burada kontrol yöntemi bozucu etkilere ve model belirsizliklerine rağmen kararlılığı garanti etmeli ve kısıtlamaların karşılanmasını mümkün mertebe sağlamalıdır. Bir evirici kontrol sisteminde ise AA çıkış gerilim ve akımlarının istenen genlik ve frekansta minimum toplam harmonik bozulma (THB) ile üretilmesi amaçlanmaktadır.



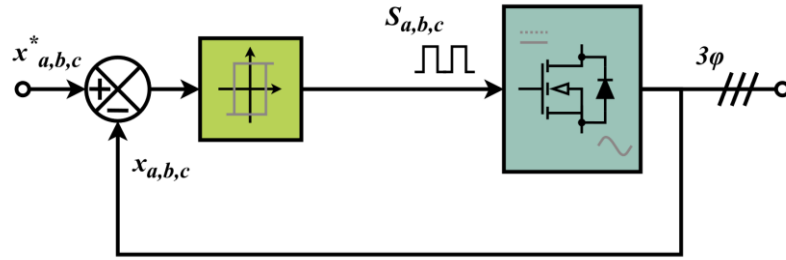
Şekil 2.13 : Temel kontrol prensibi.

Bu çalışmada eviricilerin genel kullanım alanları dikkate alındığında kontrol şemaları histeresis kontrol yöntemleri, modülasyon aşamalı kontrol yöntemleri ve model öngörülü kontrol yöntemi başlıkları altında değerlendirilmektedir. Şekil 2.14'te eviricilerde uygulanan kontrol yöntemlerine ait genel sınıflandırma gösterilmektedir.



Şekil 2.14 : Eviricilerde kontrol yöntemlerinin sınıflandırılması.

Histerezis kontrol yöntemi güç dönüştürücülerinin doğrusal olmayan doğasına uygun şekilde davranmaktadır [59]. Şekil 2.15'te gösterilen histerezis kontrol yönteminde; yük değişkeni (akım, moment, akı, güç vb.) histerezis bant sınırları içinde kalmaya zorlanacak şekilde referans değerler ile karşılaştırılarak modülasyon aşamasına ihtiyaç duymaksızın eviricinin anahtarlama durumları belirlenmektedir. Histerezis bant genişliği daraltılarak referans izleme hatası azaltılabilir. Ancak, bu durum anahtarlama frekansının artmasına dolayısıyla da yüksek anahtarlama kayıplarına sebep olabilmektedir.



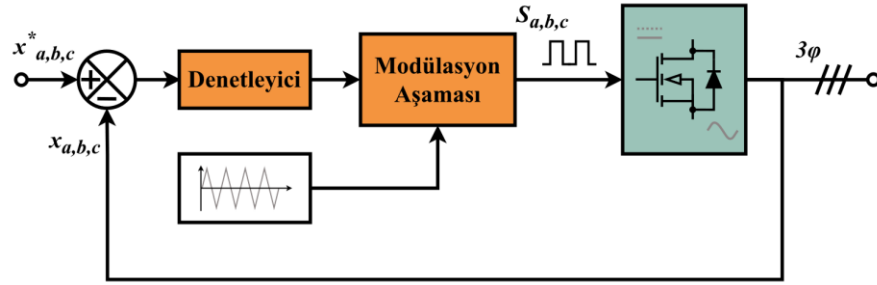
Şekil 2.15 : Histerezis kontrol şeması.

Karmaşık devrelere ve sistem değişkenlerine ihtiyaç duymayan histerezis kontrol yöntemi basit bir yapıya ve modülatörsüz yapısı sayesinde dinamik yanıt performansına sahiptir. Ancak, anahtarlama frekansı yük değişkenlerine ve çalışma şartlarına göre değişmektedir. Değişken anahtarlama frekansı ise harmonik spektrumun yayılmasına ve rezonans sorunlarına neden olabilmektedir [5,60].

Histerezis kontrol yöntemi kontrol edilecek değişkene göre farklı tekniklerde kullanılmaktadır. Akım kontrolü için histerezis akım kontrolü yöntemi kullanılmaktadır [5]. Gelişmiş teknikler ise; elektrik makinelerinin elektromanyetik momenti ile stator akısını kontrol eden doğrudan moment kontrolü ve hattın aktif ile reaktif güçlerini kontrol etmek için kullanılan doğrudan güç kontrolü şeklinde sıralanabilmektedir. Ayrıca, bu tekniklerin kontrol şemalarında histerezis karşılaştırıcıların yanı sıra anahtarlama tabloları da kullanılmaktadır [6,61,62].

Modülasyon aşamalı kontrol yöntemleri doğrusal ve doğrusal olmayan kontrol teknikleri şeklinde gruplandırılabilir. Modülasyon aşamalı kontrol tekniklerinin genel yapısı Şekil 2.16'da gösterilmektedir. Burada, x^* referans değerine göre x kontrol değişkeni düzenlenerek modülasyon aşamasında u referans girişi (modülasyon referans dalgası) üretilir. Sonrasında kullanılan modülasyon tekniği ile geçit sinyalleri

üretilerek anahtarlama işlemi yapılmaktadır. Modülasyon aşamalı kontrol yöntemleri sabit anahtarlama frekansında çalışmaktadırlar.



Şekil 2.16 : Modülasyon aşamalı kontrol yöntemlerinin basitleştirilmiş blok diyagramı.

Doğrusal kontrol tekniği olan PI (Oransal-İntegral) denetleyici, güç dönüştürücüsünü doğrusal bir model olarak çalıştırmaktadır. Sistem modeline ve parametrelerine göre tasarlanan PI denetleyici, kontrol edilecek değişkenin hatasını düzenleyerek modülasyon girişi için referans dalga formu üretmektedir.

Kayan kipli denetleyici, doğrusal olmayan kontrol tekniklerinden biridir. Sistem durumlarını önceden tanımlanmış bir kayma yüzeyi üzerinde süresiz kontrol yoluyla yüzey üzerinde tutmaya çalışmaktadır. Bu nedenle, PI denetleyiciye benzer şekilde sistem parametrelerine ihtiyaç duymaktadır. Kayan kipli denetleyici, sistem parametrelerindeki değişimlere ve harici bozulmalara karşı hassas değildir. Ancak, Kayan kipli denetleyici karmaşık matematiksel modelleme ve çatırdama etkisi gibi sorunlara sahiptir. Ayrıca çatırdama etkisi güç dönüştürücülerinde düşük kontrol doğruluğuna ve güç kayıplarına sebep olabilmektedir [63–66].

Bulanık mantık denetleyicisi, sistem modeline gerek duymadan tasarımcı tarafından sezgisel akıl yürütme ile ya da bilgi temelli yaklaşım ile tanımlanan kurallara göre tasarlanmaktadır. Bulanık mantık denetleyici şeması; bulanıklaştırma, çıkarım motoru ve durulaştırma adımlarından oluşmaktadır. Eviriciler gibi güç dönüştürücülerine doğrusal olmayan doğası sayesinde uygun bir kontrol tekniği olarak literatürde yer almaktadır. Ayrıca, bulanık mantık denetleyicisi evirici kontrol uygulamalarında kullanılan ileri teknikler arasında basitliği ile ön plana çıkmaktadır. Doğrusal PI denetleyici ile karşılaştırıldığında tüm çalışma koşulları altında daha üstün dinamik yanıt sunmaktadır. Ayrıca sistem parametrelerindeki değişimlere karşı sağlam bir yapıya sahiptir [67].

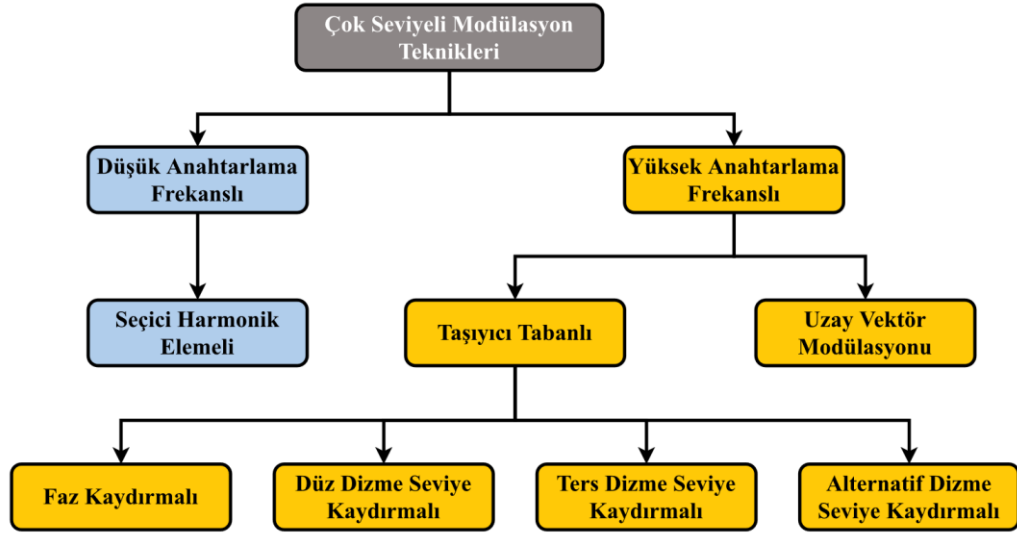
Eviricilerde kullanılan bir diğer kontrol yöntemi ise model öngörülü kontrol yöntemidir. Genel olarak bu yöntem öngörü ufkundaki davranışı kestirmek için kontrolü altındaki sistem modelini kullanmaktadır. Sonrasında, sistem hedefini tanımlayan bir maliyet fonksiyonu ile hatayı en aza indirgeyerek kontrol eylemini gerçekleştirmektedir. Literatürde eviriciler için kullanılan model öngörülü kontrol yöntemleri doğrudan ve dolaylı olarak iki grubu ayrılmaktadır. Doğrudan model öngörülü kontrol yönteminde modülasyon aşamasına gerek kalmadan, denetleyici anahtarlama sinyallerini doğrudan sisteme uygulamaktadır. Dolaylı yöntemde ise denetleyici kontrol eylemini bir tamsayı vektörü yerine gerçek değerli bir vektör olarak çıkarmaktadır [68].

Bu çalışmanın odak noktalarından biri olan doğrudan model öngörülü kontrol bir sonraki bölümde detaylı olarak incelenmektedir. Modülatör kullanan dolaylı model öngörülü kontrol yöntemleri ise modülasyon aşamalı kontrol yöntemleri başlığı altında değerlendirilmektedir. Dolaylı öngörülü kontrol tekniklerine sürekli kontrol ayarlı (Continuous-control-set) öngörülü kontrol ve ölü darbe (Dead-beat) öngörülü kontrol örnek olarak verilebilir. Sürekli kontrol ayarlı öngörülü kontrol yönteminde hesaplama yükünü azaltmak için optimizasyon işlemi çevrimdışı çözülerek modülatör giriş değişkeni üretilmektedir. DB tekniği ise kontrol eylemini hesaplamak için sistemin ayrıklaştırılmış modelini kullanmaktadır. Benzer şekilde, her örnekleme periyodunda bir sonraki örnekleme anındaki referans değere ulaşmak için hesaplanan değer modülatör kullanılarak sisteme uygulanır. DB tekniği, hızlı dinamik yanıtı sahip olmasıyla beraber sistem parametrelerindeki değişimlere karşı hassas olması osilasyonlu yanıtlar vermesine yol açabilir. Bir diğer dezavantajı ise sistem değişkenlerinin doğrusal olmayan özelliklerinin ve kısıtlarının dahil edilmesinin zor olmasıdır [69–71].

2.3.2 Modülasyon teknikleri

Eviricilerde anahtarlama sinyallerini oluşturmak için kullanılan yaklaşımlardan biri modülasyon tekniğidir. Modülasyon teknikleri, düşük anahtarlama frekansına dayalı teknikler ve yüksek anahtarlama frekansına dayalı teknikler olmak üzere Şekil 2.17’de gösterilen şekilde kategorize edilebilmektedirler. Düşük frekanslı tekniklerden seçici harmonik elemeli (SHE) yöntemde olası anahtarlama açıları önceden hesaplanarak sisteme uygulanmaktadır. Yüksek frekanslı tekniklerden taşıyıcı tabanlı modülasyon

yöntemleri ise referans bir sinyal ile taşıyıcı bir sinyalin karşılaştırılması prensibine dayanmaktadır. Bir diğer teknik olan uzay vektör modülasyonu (UVM) vektör temsiline göre darbe genişlik modülasyonu (DGM, Pulse-Width Modulation) üreten bir yöntemdir.

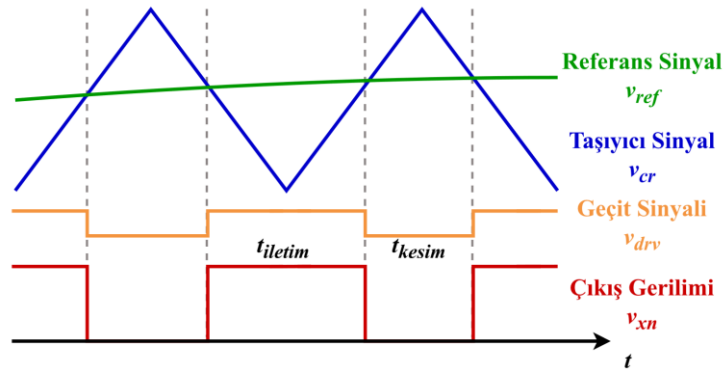


Şekil 2.17 : Üç seviyeli eviricilerde modülasyon teknikleri.

Düşük anahtarlama frekansı kategorisinde öne çıkan tekniklerden seçici harmonik elemeli (SHE) yöntemi; düşük dereceli harmonikleri ortadan kaldırmak için geliştirilmiştir. Ayrıca, SHE’de düşük anahtarlama frekansı sayesinde anahtarlama kayıpları düşüktür. Taşıyıcı tabanlı olmayan bu yöntem temel kare dalgayı çevrimdışı ön hesaplamalarla kırpan bir DGM tekniğidir. Yüksek kalitede çıkış gerilimi üreten SHE yöntemi statik senkron kompensatörler (STATCOM) ve esnek alternatif akım iletim sistemleri (FACTS) teknolojilerinde ön plana çıkmaktadır [72]. Bununla beraber, geçici koşullarda yavaş tepki vermesi ve özellikle eviricilerde artan seviye sayısı ile denklem boyutları arttığından hesaplama karmaşıklığı önemli dezavantajlarındandır [73,74].

Taşıyıcı tabanlı DGM yüksek frekanslı taşıyıcı bir sinyal (üçgen, testere dişi vb.) ile referans sinyalin (sinüs, üçüncü harmonik eklemeli, sıfır sekans eklemeli vb.) karşılaştırıp anahtarlama sinyallerinin üretilmesi ilkesine dayanmaktadır. Örnek olarak, Şekil 2.18’de referans sinyal v_{ref} ile taşıyıcı sinyal v_{cr} dalgalarının karşılaştırılması sonucu üretilen geçit (kapı) sinyali v_{drv} ve buna bağlı olarak oluşan çıkış gerilimi v_{xn} ile DA giriş gerilimi V_{DA} arasındaki ilişkiyi göstermektedir. Referans

sinyal, çıkış geriliminin hat frekansını belirlerken anahtarlama frekansı ise taşıyıcı sinyal ile ayarlanmaktadır.



Şekil 2.18 : Modülasyon tekniği ile evirici çıkış geriliminin üretimini illüstrasyonu.

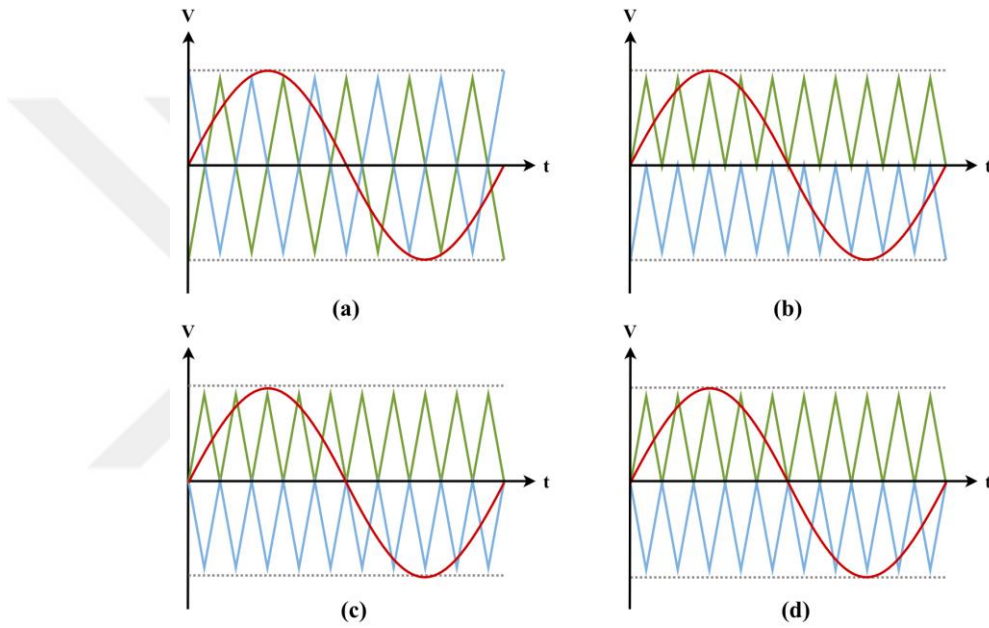
Taşıyıcı tabanlı DGM yönteminde n seviyeli bir evirici için $n - 1$ sayısında taşıyıcı sinyal kullanılmaktadır. Üç seviyeli eviricilerde kullanılan iki adet taşıyıcı sinyal seviye kaydırmalı ve faz kaydırmalı olmak üzere ikiye ayrılmaktadır.

Faz kaydırmalı teknikte tüm taşıyıcı sinyaller aynı genlik ve frekansa sahiptir. Şekil 2.19(a)'da gösterildiği gibi taşıyıcı sinyaller eviricinin seviyesine bağlı olarak belirli faz açısı ile kaydırılmaktadır. Kaskat H köprü ve uçan kondansatörlü eviriciler için daha kullanışlı bir teknik olarak literatürde yer almaktadır [75].

Seviye kaydırmalı teknikte, taşıyıcı sinyaller sıfır çizgisinin üstünde ve altında olmak üzere farklı şekillerde konumlandırılabilir. Şekil 2.19(b)'deki gibi taşıyıcı dalgalar aynı fazda ise düz dizme (DD, Phase Disposition), Şekil 2.19(c)'deki gibi üst taşıyıcı ile alt taşıyıcı arasında 180° faz farkı var ise ters dizme (TD, Phase Opposition Disposition) ve Şekil 2.19(d)'deki gibi komşu taşıyıcılar aralarında 180° faz farkına sahipse alternatif dizme (AD, Alternative Phase Opposition Disposition) olarak sınıflandırılmaktadır. Yüksek seviyeli eviricilerde farklı olmasına rağmen üç seviyeli eviricilerde TD ve AD teknikleri aynı sinyal yapısına sahiptir [76]. Performans açısından kıyaslandığında; üç seviyeli eviricilerde DD tekniği çıkış akımında daha düşük harmonik distorsiyona sahiptir [77]. Bununla beraber, nötr nokta kenetlemeli eviricilerde TD tekniği DD tekniğine göre daha düşük ortak mod gerilimi üretmektedir [53]. Üç seviyeli eviriciler için kullanılan seviye kaydırmalı teknikler benzer çıkış gerilimi değerlerine sahiptir [78].

Referans sinyalinin tipine göre kategorize edilebilen DGM teknikleri performans açısından farklılık gösterebilmektedir. En yaygın yöntem olan Sinüs DGM basitliği

nedeniyle geniş bir uygulama alanına sahiptir. Öne çıkan diğer yöntemlerden; üçüncü harmonik eklemeli (ÜHE) DGM tekniği, referans sinüs dalgasına 1/6 oranında üçüncü harmonik sinyalinin eklenmesi ile elde edilmektedir [79]. Bir diğer yöntem olan sıfır sekans eklemeli (SSE) DGM tekniğinde, referans modülasyon dalgalarına sıfır sekans üçgen dalgasının eklenmesi sonucu oluşmaktadır [80]. ÜHE ve SSE teknikleri düz tepeli dalga formları sayesinde doğrusal çalışma bölgelerinde Sinüs DGM'ye göre DA bara kullanımında %15 oranında artış sağlamaktadır. Böylece aşırı modülasyon aralığına girmeden çıkış gerilim değerini arttırabilmektedirler. Ayrıca her iki yöntem de daha düşük taşıyıcı frekans harmonik bozulma özelliğine sahiptir.



Şekil 2.19 : Üç seviyeli eviricilerde taşıyıcı tabanlı DGM teknikleri (a) Faz kaydırmalı (b) düz dizme (c) ters dizme (d) alternatif dizme.

Son olarak, uzay vektör modülasyon yöntemi çok seviyeli eviricilerde yaygın olarak kullanılan yöntemlerden biridir. UVM, her bir anahtarlama vektörünü sabit eksen takımı ($\alpha\beta$) karmaşık uzayında tanımlamaktadır. Böylece, referans gerilim vektörünün her örnekleme periyodunda bölgesi tespit edilerek, arzu edilen genlik ve konumu üretmek için gerilim vektörleri sentezlenmektedir. Taşıyıcı tabanlı DGM ile karşılaştırıldığında referans ve taşıyıcı sinyale duyulan ihtiyacı ortadan kaldırmaktadır. UVM özellikle Sinüs DGM yöntemi ile karşılaştırıldığında; çıkış geriliminde daha düşük harmonikler üretirken, gerilimin tepe değerini %15 arttırmaktadır. Ayrıca üç seviyeli eviricilerde ortak mod gerilimi, nötr nokta gerilimi, düşük anahtarlama frekansı gibi kısıtların kontrolünü sağlayabilmektedir. Ancak, eviricilerde seviye

sayısı arttıkça bölge ve anahtarlama sıralamalarının belirlenmesi UVM yöntemini karmaşık hale getirmektedir [19,75,81]. UVM, genellikle elektrik makinelerinin kontrolünde kullanılan alan yönlendirmeli kontrol ve şebeke bağlantılı dönüştürücülerin kontrolünde kullanılan gerilim yönlendirmeli kontrol yöntemlerinin modülasyon aşamasında uygulanmaktadır [82].



3. MODEL ÖNGÖRÜLÜ KONTROL

3.1 Giriş

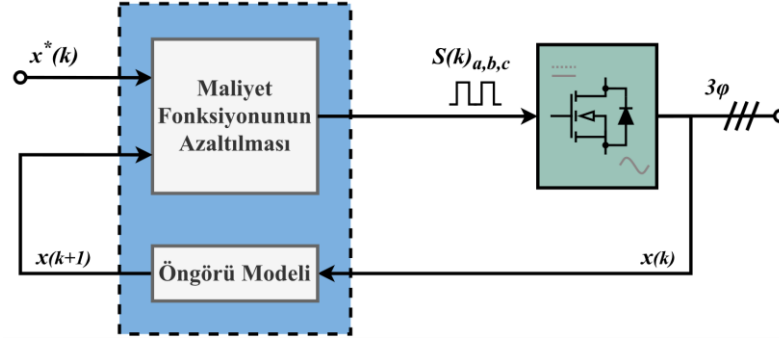
Öngörülü kontrol yaklaşımı petrol ve kimya endüstrilerinin çok değişkenli kontrol problemlerine çözüm elde etmek için kullanılmıştır. Son yıllarda, dijital kontrol teknolojisinin gelişimi sayesinde ileri ve yüksek performanslı kontrol algoritmalarının gerçekleştirilmesi mümkün hale gelmiştir. Böylece, öngörülü kontrol yöntemi elektrik mühendisliği uygulamalarında kullanılabilir hale gelmiştir. Model öngörülü kontrol yöntemi, güç elektroniği uygulamalarında sistem kısıtlarını ve sistemin doğrusal olmayan özelliklerinin üstesinden gelebilme yeteneğinin yanı sıra yüksek dinamik performansı ve tasarım kolaylığı gibi avantajları bir arada sunmaktadır [83].

Model öngörülü kontrol yaklaşımının altında yatan fikir; önceden tanımlanmış ufka kadar sistemin gelecekteki durumunu öngörmek ve bir amaç fonksiyonunda hesaplanan hatayı minimize ederek kontrol eylemini gerçekleştirme yeteneğidir. Bu süreç her örnekleme anında referans ve gerçek veriler dikkate alınarak tekrarlanmaktadır. Ayrıca, birçok farklı sisteme uygulanabilen bu yöntem, sistem içerisindeki çok değişkenli durumları yönetebilme kabiliyetine sahiptir. Başlıca avantajlarından bir diğeri modülatöre gerek duymadan kontrol sinyallerini sisteme doğrudan uygulayabilmektedir [84].

Model öngörülü kontrol yöntemi klasik kontrol yöntemlerine kıyasla daha fazla hesaplama gerektirebilmektedir. Ayrıca, sistem modelinin kalitesi kontrol yönteminin niteliği üzerinde doğrudan bir etkiye sahiptir. En önemli dezavantajı ise değişken anahtarlama frekansına sahip olmasıdır.

Bu çalışma kapsamında, güç eviricisine uygulanan model öngörülü kontrol yöntemi için genel kontrol şeması Şekil 3.1’de gösterilmektedir. Kontrol şemasında; k anında ölçülen $x(k)$ değişkenleri sistem modeli kullanılarak değişkenlerin $(k + 1)$ anındaki muhtemel değerleri hesaplanmaktadır. Hesaplanan bu öngörüler, referans değerleri x^* ve sistem kısıtlarını dikkate alan bir maliyet fonksiyonu kullanılarak

değerlendirilmektedir. Son olarak maliyet fonksiyonu değerini minimum yapan en uygun anahtarlama durumu sisteme uygulanmaktadır.



Şekil 3.1 : Model öngörülü kontrol için genel kontrol şeması.

3.2 Ayırık Zaman Öngörü Modeli

Model öngörülü kontrol yönteminin özü ayırık zaman modeline dayanmaktadır. Bu nedenle sistemin sürekli zaman modeli oluşturulduktan sonra ayrıklaştırılması gerekmektedir. Ayrıklaştırma işleminde hesaplama yükünün düşük ve hata oranının kabul edilebilir seviyede olması hedeflenmektedir. Ancak tasarımın gereksinimlerine göre modelin kalitesi ile karmaşıklığı arasında bir ödünleşme söz konusudur [85].

Model öngörülü kontrol yönteminde kontrol edilecek sistemin dinamik modeli kullanılmaktadır. Böylece kontrol edilen değişkene göre sistem durumu veya çıktısı öngörülmektedir. Sistemin dinamik durumu sürekli zamanda durum uzay denklemleri ile tanımlanabilmektedir. Bu sayede, sabit bir örneklem süresi kullanılarak sistem ayırık zaman modelinde formüle edilebilmektedir.

Durum uzay denklemleri, doğrusal zamanla değişmeyen ve doğrusal zamanla değişen olmak üzere iki gruba ayrılmaktadır. Ayrıca durum değişkenleri temsil edilecek sisteme göre bağımsız değişkenler, bağlaşıklık değişkenler ve ayrışık değişkenler içerebilmektedir. Sürekli zamanda; zamanla değişmeyen durum uzay denkleminin genel formu:

$$\dot{x}(t) = Ax(t) + Bu(t) \quad (3.1)$$

$$y(t) = Cx(t) \quad (3.2)$$

şeklinde. Burada $x(t)$ durum vektörü, $u(t)$ giriş ya da kontrol vektörü ve $y(t)$ çıkış vektörü olarak adlandırılmaktadır. Ayrıca, A durum veya sistem matrisini, B giriş veya

kontrol matrisini, C ise çıkış matrisini temsil etmektedir. Ek olarak sürekli zaman değişkenleri $t \in \mathbb{R}$ süresi içerisinde tanımlanmaktadır.

Sürekli zamanda zamanla değişmeyen durum uzay denklemlerinin ayrık zamanda karşılığı aşağıdaki şekilde tanımlanmaktadır.

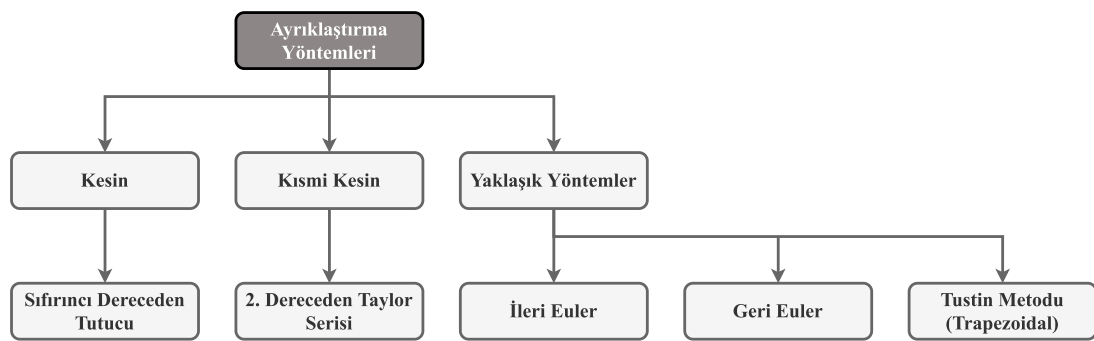
$$x(k+1) = Fx(k) + Gu(k) \quad (3.3)$$

$$y(k) = Cx(k), \quad C = H \quad (3.4)$$

Burada F ve G matrisleri sırayla A ve B matrislerinin ayrık zamandaki karşılığına denk gelmektedir. Ayrık zamanlı sistem gösterimi türetilirken çıkış matrisi C aynı kalmaktadır. Burada, $k \in \mathbb{N} = \{0, 1, 2, \dots\}$ ayrık zaman adımlarını göstermektedir.

Zamanla değişen durum uzay denklemlerinde A , B ve C matrisleri de zamanla değişen elemanlar içermektedir. Dolayısıyla F , G ve H matrisleri de ayrık zamanda zamanla değişen matrislerdir.

Sistemin sürekli zaman modeli içerisindeki diferansiyel denklemleri, ayrık zaman modelinde fark denklemlerine ayırma yöntemleri kullanılarak eşleştirilebilmektedir. Ayırma yöntemlerinin amacı basit ayrık matematiksel hesaplamalar ile ayırma hatasını en aza indirmektir. Ayırma yöntemleri Şekil 3.2’de gösterilen biçimde kesin, kısmi kesin ve yaklaşık yöntemler olmak üzere üç gruba ayrılmaktadır [68].



Şekil 3.2 : Model öngörülü kontrolde ayırma yöntemlerinin sınıflandırılması.

Sıfırıncı dereceden tutucu (Zero Order Hold) tam bir ayırma sunabilmektedir. Sıfırıncı dereceden tutucunun basitleştirilmiş durum uzay eşitliği:

$$x(k+1) = Fx(k) + Gu(k) \quad (3.5)$$

$$y(k) = Hx(k) \quad (3.6)$$

Denklem (3.5) ve (3.6)'da ayrık zaman matrislerinin sürekli zaman matrisleri cinsinden ifadeleri:

$$F = e^{AT_s}, \quad G = A^{-1}(F - I)B, \quad H = C \quad (3.7)$$

Burada I matrisi, A matrisi ile aynı boyuta sahip bir birim matristir. Ayrıca T_s tüm ayrıklaştırma yöntemlerinde örneklem süresini temsil etmektedir.

Yaklaşık ayrıklaştırma yöntemleri ileri Euler, geri Euler ve Tustin metodu olarak da bilinen çift doğrusal (bilineer) yaklaşım olarak sınıflandırılabilir. Yaklaşık ayrıklaştırma yöntemleri durum uzay denklemlerine ve transfer fonksiyonlarına uygulanabilmektedir.

İlk olarak, ileri Euler yönteminde mevcut örnekleme anı ile ileri örnekleme anı kullanılarak model yaklaşık olarak hesaplanmaktadır. Yaklaşık örneklenmiş veri modeli ile durum uzay modelinin birleştirilmesi ile eşitlik:

$$x(kT_s + T_s) \approx x(kT_s) + T_s\{Ax(kT_s) + Bu(kT_s)\} \quad (3.8)$$

Denklem (3.8)'deki ifade sadeleştirildiğinde örneklenmiş veri modeli aşağıdaki şekilde ifade edilir.

$$x(k + 1) \approx Fx(k) + Gu(k) \quad (3.9)$$

Burada, F ve G ayrık zaman matrisleri, sürekli zamanda A ve B matrislerine denk gelmektedir.

$$F \approx (I + AT_s), \quad G \approx BT_s \quad (3.10)$$

Denklem (3.10)'daki matris ifadeleri, ileri Euler yönteminin birinci dereceden Taylor serisine denk geldiğini göstermektedir.

Yaklaşık ayrıklaştırma yöntemlerinden bir diğeri olan geri Euler yönteminde ise mevcut örnekleme anı ile geri örnekleme anı kullanılarak model yaklaşık olarak hesaplanmaktadır. Ancak model öngörülü kontrol yönteminde uygulanabilmesi için değişkenlerin bir örnek ileri kaydırılması gerekmektedir.

$$x(kT_s + T_s) \approx x(kT_s) + T_s\{Ax(kT_s + T_s) + Bu(kT_s + T_s)\} \quad (3.11)$$

Denklem (3.11) sadeleştirildiğinde ayrık zaman modeli:

$$x(k + 1) \approx Fx(k) + Gu(k + 1) \quad (3.12)$$

Burada F ve G ayrık zaman matrisleri aşağıdaki şekilde tanımlanır.

$$F \approx (I - AT_s)^{-1}, \quad G \approx (I - AT_s)^{-1}BT_s \quad (3.13)$$

Son olarak, trapezoidal yöntem olarak da adlandırılan Tustin metodu geri örnekleme anı ile ileri örnekleme anını dikkate alarak yaklaşık olarak hesaplama yapmaktadır.

Ayrık zaman durum uzay modeli aşağıdaki gibi ifade edilir.

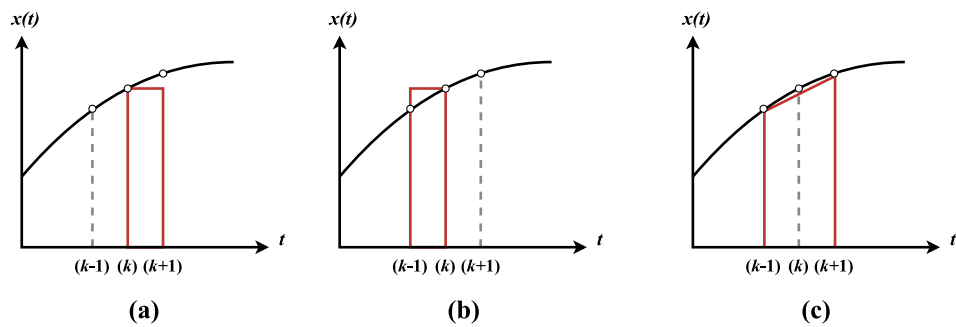
$$x(kT_s + T_s) \approx x(kT_s - T_s) + 2T_s\{Ax(kT_s) + Bu(kT_s)\} \quad (3.14)$$

Denklem (3.14)'teki ifade sadeleştirildiğinde ayrık zaman modeli ve ayrık zaman matrisleri aşağıda verilmektedir.

$$x(k + 1) \approx x(k - 1) + Fx(k) + Gu(k) \quad (3.15)$$

$$F \approx 2AT_s, \quad G \approx 2BT_s \quad (3.16)$$

Yaklaşık ayrıklaştırma yöntemlerinin örnekleme anlarının grafiksel olarak karşılaştırılması Şekil 3.3'te gösterilmiştir.



Şekil 3.3 : Yaklaşık ayrıklaştırma yöntemlerinin örnekleme anlarının karşılaştırılması
(a) İleri Euler (b) Geri Euler (c) Tustin metodu.

İleri Euler ve Trapezoidal ayrıklaştırma yöntemleri bağımsız veya çapraz bağlaışık terimlere sahip doğrusal zamanla değişen ya da değişmeyen sistemlerde

kullanılabilmektedir. Ancak, geri Euler ayrıklaştırma yöntemi çapraz bağlaışık durum deęiřkenlerine sahip sistemler için kullanışlı deęildir.

Sıfırncı dereceden tutucu Taylor serisi ile ifade edilirken, ileri Euler yöntemi Taylor serisinin sadece birinci derecesini dikkate almaktadır. Sonuç olarak Taylor serisinde dikkate alınan terim sayısı arttıkça modelin doęruluęu da artmaktadır. İkinci dereceden Taylor serisi dikkate alındığında ayrık zaman durum uzay modeli ařaęıdaki gibi ifade edilir.

$$x(kT_s + T_s) \cong (I + AT_s) x(kT_s) + (BT_s) u(kT_s) + \frac{AT_s^2}{2} \{Ax(kT_s) + Bu(kT_s)\} \quad (3.17)$$

Denklem (3.17)'deki ifade sadeleřtirildięinde ayrık zaman modeli ve ayrık zaman matrisleri ařaęıda belirtilmiřtir.

$$x(k + 1) \cong Fx(k) + Gu(k) \quad (3.18)$$

$$F \cong \left(I + AT_s + \frac{A^2T_s^2}{2} \right), \quad G \cong \left(BT_s + \frac{ABT_s^2}{2} \right) \quad (3.19)$$

Yaklařık ayrıklaştırma yöntemlerinde örnekleme zamanı ayrıklaştırma hatasını etkilemektedir. Kısmı kesin ayrıklaştırma yöntemi ise hata düzeyini azaltırken karmařıklıęı nispeten arttırmaktadır. En basit ve kullanışlı yöntem olarak ileri Euler yöntemi ön plana çıkmaktadır. Kesin ayrıklaştırma yöntemi olan sıfır dereceden tutucu yöntemi ise en yüksek doęruluęa sahiptir. Özellikle doęrusal zamanla deęiřmeyen sistemler için yaygın olarak tercih edilmektedir [86].

3.3 Maliyet Fonksiyonu

Maliyet fonksiyonu, kontrol hedeflerini içeren optimizasyon problemini formüle ederek kontrol davranışını tanımlamaktadır. Basit tasarıma ve esnek bir yapıya sahip olan maliyet fonksiyonu çok hedefli sistemleri yönetebilmektedir. Model öngörölü kontrol yönteminin en önemli özelliklerinden biri, birden fazla kontrol hedefinin tek bir maliyet fonksiyonu içerisinde ve aynı anda deęerlendirilmesine imkân sağlamasıdır. Bununla beraber, farklı birim veya büyüklükteki deęiřkenlerin tek bir maliyet fonksiyonu içerisinde birleřtirilebilmesi için kontrol hedefindeki önemine göre aęırlıklandırılması gerekmektedir. Bu nedenle her bir kontrol hedefinin

maliyetini ayarlamak için ağırlık faktörü kullanılmaktadır. Ağırlık faktörünün ayarlanması sistem performansı ve kararlılığı açısından önemli bir etkiye sahiptir. Maliyet fonksiyonuna dahil edilen değişkenler birincil ve ikincil hedefler olarak sınıflandırılmaktadır. Güç elektroniği alanındaki çalışmalarda; referans takibi veya izleme hatası olarak isimlendirilen uygulama tabanlı durumlar birincil hedef olarak sunulurken, topoloji tabanlı hedefler ise ikincil hedef olarak değerlendirilmektedir. Maliyet fonksiyonuna hangi kontrol değişkenlerinin dahil edileceği; dönüştürücü topolojisine ve uygulama amacına göre ağırlık faktörü aracılığıyla belirlenir. Böylece maliyet fonksiyonunu en aza indiren senaryonun sisteme uygulanması sağlanmaktadır.

Literatürde kullanılan maliyet fonksiyonlarının genel formu:

$$g(k) = \{x^*(k+1) - x^p(k+1)\} \quad (3.20)$$

$$g(k) = |x^*(k+1) - x^p(k+1)| \quad (3.21)$$

$$g(k) = (x^*(k+1) - x^p(k+1))^2 \quad (3.22)$$

$$g(k) = \exp|x^*(k+1) - x^p(k+1)| \quad (3.23)$$

$$g(k) = (|x^*(k) - x^p(k)| + |x^*(k+1) - x^p(k+1)|)/2 \quad (3.24)$$

şeklinde ifade edilir. Burada g ile gösterilen maliyet fonksiyonu içerisindeki $(k+1)$ örnekleme anı için kontrol değişkeninin; referans değeri x^* ile öngörülen değeri ise x^p ile temsil edilmektedir. Denklem (3.20)'de genel formu verilen maliyet fonksiyonun bir örnekleme periyodunda; hesaplanan hatanın mutlak değeri (3.21), karesel veya ikinci dereceden değeri (3.22), üssel değeri (3.23) veya integral değeri (3.24) kullanılabilir. Referans değer ile öngörülen değer arasındaki hatayı hesaplayan maliyet fonksiyonu tüm yaklaşım tiplerinde pozitif bir değeri temsil etmektedir. Maliyet fonksiyonunda tek bir kontrol hedefi dikkate alındığında mutlak, karesel ve üssel hatalar benzer sonuçları vermektedir. Ancak maliyet fonksiyonunda iki veya daha fazla hedef olması durumunda sonuçlar farklı olabilmektedir. Maliyet fonksiyonuna ek terimler eklendiğinde karesel hata hesaplamasının hata değerleri arasında oluşturduğu orantısal fark sayesinde mutlak hata hesaplamasına göre daha kolay ayırım yapılmasına yardımcı olmaktadır. İntegral maliyet fonksiyonu ise iyi bir referans takibine sahipken daha fazla sayıda hesaplamayı gerektirmektedir [83].

3.3.1 Birincil kontrol hedefleri

Maliyet fonksiyonu tek bir kontrol değişkenini içerdiğinde ağırlık faktörüne ihtiyaç duymamaktadır. Güç dönüştürücüsünün uygulama alanına göre maliyet fonksiyonunun hedef değişkeni ayarlanabilmektedir. Maliyet fonksiyonundaki birincil hedef değişkeni genellikle kontrol yöntemine de ismini vermektedir. Birincil kontrol hedefleri yükün gereksinimlerini karşılayacak şekilde belirlenmektedir. Örneğin; çok sayıda güç dönüştürme uygulamasında topolojiden bağımsız olarak akım kontrolü kullanılmaktadır. Akım değişkeni doğal, sabit ($\alpha\beta$) veya dönen (dq) eksen takımları kullanılarak kontrol edilebilmektedir. Bu yöntem öngörülü akım kontrolü olarak isimlendirilmektedir. Öngörülü gerilim kontrolü daha çok kesintisiz güç kaynağı uygulamalarında tercih edilmektedir. Burada tüketicinin yük profilinden bağımsız olarak yüksek kaliteli sinüsoidal gerilimin sağlanması hedeflenmektedir. Gerilim kontrolünde de maliyet fonksiyonları doğal, sabit ve dönen eksenler için tanımlanabilmektedir. Tekniklerden biri olan öngörülü güç kontrolünde ise aktif ve reaktif güçler ayrıştırılmış şekilde kontrolü sağlanmaktadır. Bu teknikte aktif ve reaktif güçteki hatalar aynı maliyet fonksiyonu içerisinde değerlendirilmektedir. Bu teknik şebeke bağlantılı eviricilerde, kontrollü doğrultucularda ve rüzgâr generatörü uygulamalarında kullanılmaktadır. Bir diğer teknik ise öngörülü moment ve akı kontrolüdür. Bu teknik, klasik doğrudan moment kontrolüne benzer şekilde moment ve akıyı ayrıştırılmış şekilde kontrol etmektedir. Burada histerezis karşılaştırıcı ve anahtarlama tablosunun yerini öngörü modeli ve maliyet fonksiyonu almaktadır. Yukarıda bahsedilen kontrol hedefleri ve maliyet fonksiyonları Çizelge 3.1’de özetlenmiştir.

Çizelge 3.1 : Maliyet fonksiyonlarına göre öngörülü birincil kontrol hedefleri.

Kontrol Tekniği	Maliyet Fonksiyonu
Akım Kontrolü	$g(k) = \{i^* - i^p\}$
	$g(k) = \{i_a^* - i_a^p\} + \{i_b^* - i_b^p\} + \{i_c^* - i_c^p\}$ (Doğal Eksen)
	$g(k) = \{i_\alpha^* - i_\alpha^p\} + \{i_\beta^* - i_\beta^p\}$ (Sabit Eksen)
	$g(k) = \{i_d^* - i_d^p\} + \{i_q^* - i_q^p\}$ (Dönen Eksen)
Gerilim Kontrolü	$g(k) = \{v_a^* - v_a^p\} + \{v_b^* - v_b^p\} + \{v_c^* - v_c^p\}$
Güç Kontrolü	$g(k) = \{P^* - P^p\} + \{Q^* - Q^p\}$
Moment-Akı Kontrolü	$g(k) = \{T_e^* - T_e^p\} + \lambda_\psi \{\psi_s^* - \psi_s^p\}$

Burada i_x^* ve i_x^p ($x = a, b, c, \alpha, \beta, d, q$) akım kontrolünde referans ve öngörülen akımları temsil etmektedir. Benzer şekilde v_x^* ve v_x^p terimleri ise gerilim kontrolünde

referans ve öngörülen gerilimleri göstermektedir. P aktif gücü, Q reaktif gücü, T_e elektromanyetik momenti ve ψ_s stator akısını göstermektedir.

3.3.2 İkincil kontrol hedefleri

Bazı sistemlerde birincil hedefin beraberinde; sistemin performansını, verimliliğini veya güç kalitesini arttırmak için ikincil gereksinimler veya kısıtlar kontrol hedefi olarak uygulanmaktadır. Güç dönüştürücüleri için kullanılabilecek ikincil hedeflerden biri pik akımının sınırlandırılmasıdır. Geçici durumlarda geri besleme akımı eşik değerini aşarak devre bileşenlerine zarar verebilmektedir. Maliyet fonksiyonuna bir alt fonksiyon olarak eklenebilmektedir. Bir diğer durum ise özellikle çok seviyeli dönüştürücülerde DA bara kondansatör gerilimlerinin dengelenmesidir. Bara kondansatör gerilimleri maliyet fonksiyonunda tanımlanarak yarıiletken cihazların güvenilir bir şekilde çalışması sağlanabilmektedir. Özellikle elektrik makinelerinde ciddi gerilim streslerine sebep olan ortak mod gerilimi alt maliyet fonksiyonu olarak tanımlanarak gerilimin büyüklüğü azaltılabilmektedir. Güç dönüştürücülerinde verimliliği arttırmaya yönelik anahtarlama frekansını veya anahtarlama kayıplarını azaltma hedefleri maliyet fonksiyonuna dahil edilebilmektedir. Bunların yanı sıra harmonik spektrum şekillendirmesi, seçilen harmoniklerin bertaraf edilmesi, filtre rezonanslarının azaltılması vb. ikincil kontrol hedefleri güç dönüştürücülerinde uygulanmaktadır. Çizelge 3.2’de ikincil hedeflerden bazıları listelenmiştir.

Çizelge 3.2 : Maliyet fonksiyonu içerisindeki ikincil terimler.

Kontrol Tekniği	Maliyet Fonksiyonu
Pik Akımının Sınırlandırılması	$g_{lim}(k) = \{ i^p < i^{max}\} = \begin{cases} \infty & \text{if } i^p > i^{max} \\ 0 & \text{if } i^p \leq i^{max} \end{cases}$
Bara Kondansatör Gerilimlerinin Dengelenmesi	$g_{da}(k) = \{V_{C1}^p - V_{C2}^p\}$
Ortak Mod Geriliminin Azaltılması	$g_{cmv}(k) = \{v_{cmv}^p\} = \left\{ \frac{v_{ao}^p + v_{bo}^p + v_{co}^p}{3} \right\}$
Anahtarlama Frekansının Azaltılması	$g_{sw}(k) = \{n_{sw}^p\} = \left\{ \sum_{j=1}^{N_s} \sum_{x=a,b,c} s_{xj}^p(k+1) - s_{xj}(k) \right\}$
Anahtarlama Kayıplarının Azaltılması	$g_{swl}(k) = \{P_{swl}^p\} = \left\{ \sum_{j=1}^{N_s} \Delta i_{a,j}^p \Delta v_{ds,j}^p \right\}$

Genellikle ikincil hedefler ağırlık faktörü ile maliyet fonksiyonuna dahil edilmektedir. Ağırlık faktörü çarpanının tayini hedeflerden hangisinin ödün vereceğini hangisinin ön plana çıkacağını belirlemektedir.

3.4 Ağırlık Faktörü Tasarımı

Model öngörülü kontrol, aynı anda birden fazla kontrol hedefini yönetebilmektedir. Bunun için kontrol edilecek değişkenin maliyet fonksiyonuna dahil edilmesi gerekmektedir. Belirli bir değişkeni kontrol etmekle sınırlı olmayan maliyet fonksiyonu, sistemin başka bir değişkenini, kısıtını veya gereksinimini temsil edecek gerekli terimi kabul edebilmektedir. Böylece, nihai ya da genel maliyet fonksiyonu birincil ve ikincil kontrol hedeflerinin dahil edilmesine olanak tanımaktadır [86].

$$g(k) = \lambda_{birincil} * g_{birincil}(k) + \lambda_{ikincil,1} * g_{ikincil,1}(k) + \dots + \lambda_{ikincil,n} * g_{ikincil,n}(k) \quad (3.25)$$

Burada λ ağırlık faktörünü temsil etmektedir. Birincil ve ikincil kontrol hedeflerinin maliyet fonksiyonu içerisinde ağırlıklandırılması ağırlık faktörü veya skaler sıralama ile sağlanmaktadır. Ağırlık faktörü bir kontrol hedefinin diğer kontrol hedefine nazaran, görece önemini belirlemektedir. En uygun ağırlık faktörünün seçimi önemli bir tasarım zorluğunu da beraberinde getirmektedir. Ağırlık faktörünü ayarlamak için analitik veya sayısal yöntemler ya da kontrol tasarım teorileri mevcut değildir. Genellikle, ampirik veya sezgisel yöntemlere dayalı olarak belirlenmektedir.

Kontrol edilecek değişkenlerin farklı doğaları gereği genellikle büyüklükleri de farklılık göstermektedir. Bu durum kontrol hedeflerinin maliyet fonksiyonuna eşit derecede katkıda bulunmalarını engellemektedir. Örnek olarak; (3.26)'da birincil hedef olarak akım kontrolünü, ikincil hedef olarak ise nötr nokta gerilim dengesi kontrolünü içeren maliyet fonksiyonuna sahip bir T tipi evirici dikkate alınmıştır:

$$g(k) = \lambda_i * g_i(k) + \lambda_{da} * g_{da}(k) \quad (3.26)$$

Burada λ_i ve λ_{da} sırasıyla yük akımını ve nötr nokta gerilimini düzenlemek için kullanılan ağırlık faktörleridir. Yük akımının referans takibini en iyi şekilde yapabilmesi için $\lambda_{da} = 0$ olmalıdır. Ancak bu durumda da nötr nokta gerilim dengesi kontrol edilemez. Özetle; ikincil maliyet fonksiyonlarına ait hedeflerin iyileştirilmesi, birincil hedefler üzerinde olumsuz etkiye sahiptir. Hedeflerin önem değerlerine göre ağırlıklandırılması veya sıralanması için literatürde çeşitli yöntemler yer almaktadır. Bunlardan ilki per-unit yöntemidir [87].

$$g(k) = \frac{1}{I_{nom}} * g_i(k) + \frac{\lambda_{da}}{V_{DA}} * g_{da}(k) \quad (3.27)$$

Burada I_{nom} nominal akımı, V_{DA} ise DA bara gerilimini göstermektedir. Her iki maliyet fonksiyonu da baz değerlerine bölünürken, ikincil hedeflere ağırlık faktörü de dahil edilmektedir.

Bir diğer yöntem ise çoklu maliyet fonksiyonu modelidir. Bu yöntemde ilk olarak maliyet fonksiyonu her değişken için kontrol hedeflerini gerçekleştirecek maliyet fonksiyonlarına ayrılmaktadır [88]. Yukarıda verilen T tipi evirici uygulamasında (3.26) aşağıdaki gibi bölünebilmektedir.

$$g_1(k) = \frac{1}{I_{nom}} * g_i(k), \quad g_2(k) = \frac{1}{V_{DA}} * g_{da}(k) \quad (3.28)$$

Yeni maliyet fonksiyonları üzerinden üyelik fonksiyonları tanımlanır.

$$\mu_1 = \left(\frac{g_{1,max} - g_1}{g_{1,max} - g_{1,min}} \right)^{k_1}, \quad \mu_2 = \left(\frac{g_{2,max} - g_2}{g_{2,max} - g_{2,min}} \right)^{k_2} \quad (3.29)$$

Son olarak üyelik fonksiyonları birleştirilerek karar fonksiyonu elde edilmektedir. Burada k_1 ve k_2 kontrol hedefinin önceki katsayılarıdır. Kontrol hedefleri bu katsayıların değerlerine bağlıdır [89].

$$\mu_D = \mu_1 \mu_2 \quad (3.30)$$

Böylece kontrol işlemi, karar fonksiyonunun maksimum değerindeki eylem olarak belirlenir.

Son olarak, çok amaçlı uygulamalarda ağırlık faktörlerine olan ihtiyacı ortadan kaldıran çok amaçlı sıralama tabanlı yaklaşım kullanılabilmektedir [90]. Bu yöntemde ilk olarak her bir kontrol hedefi ayrı bir maliyet fonksiyonunda tanımlanmaktadır. Maliyet fonksiyonları her bir kontrol eylemi için hata büyüklüklerine göre küçükten büyüğe olmak üzere sıralanır. Örneğin maliyet fonksiyonundaki en düşük hata en uygun eylem olarak sıralamada birinci olur. Diğer bir ifade ile sıralamada en küçük değer olan 1 sayısı atanır. Benzer şekilde yukarıdaki örnek ele alındığında:

$$g_i(k) \rightarrow r_1, \quad g_{da}(k) \rightarrow r_2 \quad (3.31)$$

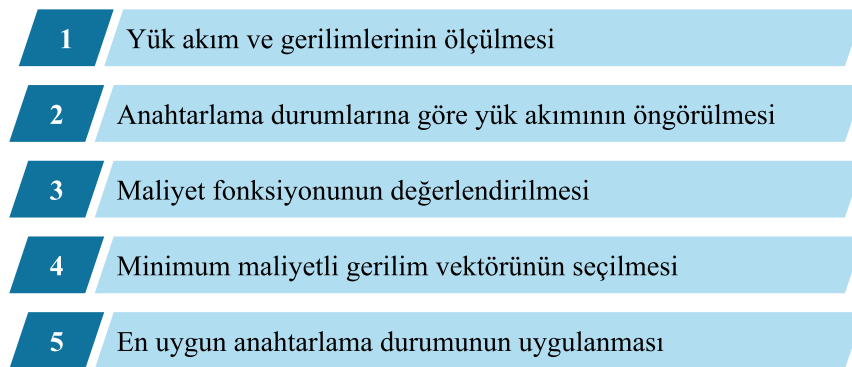
Burada r_1 ve r_2 olası anahtarlama durumlarına göre oluşan kontrol eylemlerinin uygunluklarına göre sıralamalarını temsil etmektedir. Sıralama değerleri boyutsuz ve skaler büyüklükler olduğundan uygun kontrol eylemini seçebilmek için sıralamaların (3.32)'deki gibi aritmetik ortalaması alınarak minimum sıralamaya karşılık gelen anahtarlama durumu dönüştürücüye uygulanır.

$$r(k) = \frac{r_1 + r_2}{2} \quad (3.32)$$

Bu yaklaşım, diğerlerine kıyasla deneme yanılma yöntemi gerektirmeden çok değişkenli problemlere uygulanabilmektedir.

3.5 Gecikme Telafisi ve Öngörü Ufku

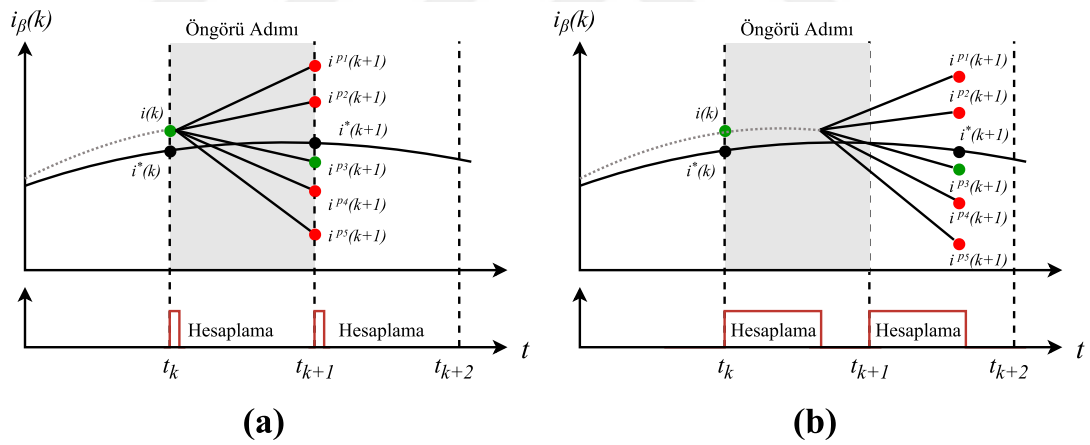
Model öngörülü kontrol yönteminde maliyet fonksiyonu; seçilecek anahtarlama durumu ile bir zaman adımında öngörülen hedefin bir sonraki zaman adımındaki referans hedefle olan hatasını en aza indirmeyi amaçlamaktadır. Ancak kontrol şeması çok sayıda hesaplama barındırdığından uygun anahtarlama durumunun tespitinde belirli bir zaman gecikmesi meydana gelmektedir. Genel anlamda öngörülü kontrol yönteminin kontrol şeması Şekil 3.4'te gösterilen adımlardan oluşmaktadır. Burada kontrol edilen değişken için yük akımı örnek olarak alınmıştır.



Şekil 3.4 : Model öngörülü kontrol yöntemi kontrol adımları.

Bilgisayar benzetim programlarında; kontrol algoritması içerisindeki hesaplamalar için gereken zaman ihmal edilebilir bir düzeyde olduğundan ideal bir senaryo temsil edilmektedir. Şekil 3.5'te analizi basitleştirmek için kontrol hedefi olarak gerçek

akımın β bileşeni dikkate alınmıştır. Bara kondansatör gerilimlerinin eşit kabul edildiği durumda, T tipi eviricinin 27 gerilim vektöründen herhangi biri uygulandığında i_β akımı için 5 farklı değer üretebileceğinden her bir anahtarlama durumu için i_β akımında 5 olası yörünge oluşmaktadır. Şekil 3.5(a)'da gösterilen ideal durumda (k) anında akımlar ölçülür ve en uygun anahtarlama durumu belirlenir. Ancak gerçek zamanlı uygulamada sinyallerin analogdan dijitale dönüştürme, algoritmadaki çevrimiçi hesaplamalar ve kontrol sinyallerinin iletimi nedeniyle gerçek akımın ölçülme anı ile en uygun anahtarlama durumunun tatbik edildiği an arasında Şekil 3.5(b)'de gösterildiği gibi zaman gecikmesi oluşacaktır. Oluşan bu zaman aralığında bir önceki durumda uygulanan gerilim vektörü uygulanmaya devam etmektedir. Böylece, idealde (k) anında uygulanması hedeflenen anahtarlama durumu, hesaplama sonrasında ya da ($k + 1$) anında uygulanabilecektir. Bu durum ise seçilen anahtarlama durumunu en uygun durum olmaktan çıkarmaktadır. Bu gecikme sonucunda gerçek akım, referans akım etrafında salınarak dalgalanmalara sebep olacaktır [91].



Şekil 3.5 : Model öngörülü kontrolün işleyişi (a) ideal durum (b) gerçek durum.

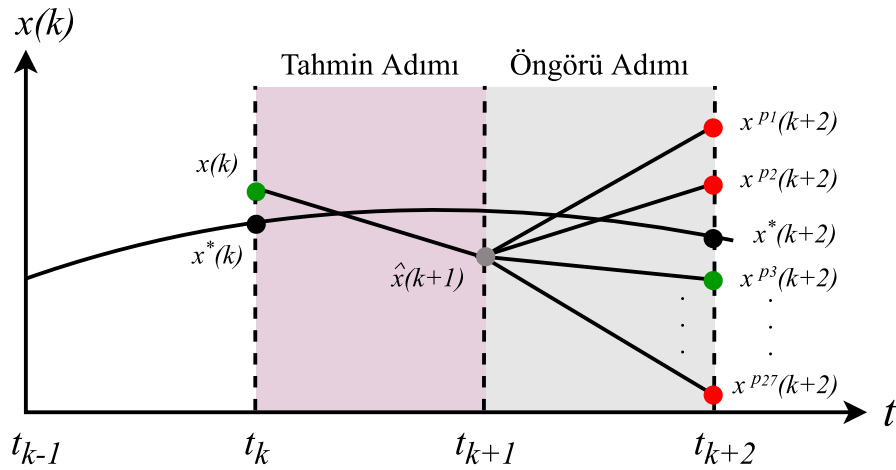
Öngörü ufkunun ($N_p = 1$) olduğu bu yaklaşım tek aşamalı öngörü ya da bir örneklemlili öngörü şeklinde isimlendirilmektedir. Tek aşamalı öngörü için maliyet fonksiyonu ve sistemin ayrık zaman durum uzay denklemi:

$$g(k) = \{x^*(k+1) - x^p(k+1)\} \quad (3.33)$$

$$x^p(k+1) = Fx(k) + Gu^p(k) \quad (3.34)$$

Burada x değeri herhangi bir kontrol hedefini temsil ederken u^p ise hatayı en aza indiren minimum maliyet değerine sahip öngörülen gerilim vektörüdür.

Hesaplama gecikmesini telafi etmek için hesaplama süresi dikkate alınarak seçilen anahtarlama durumu bir sonraki örnekleme anında uygulanır. Dolayısıyla, gecikme telafili yaklaşımlarda (k) anındaki ölçümler ile $(k + N_p)$ anındaki değerler öngörülerek uygun anahtarlama sinyali oluşturulmaktadır. Literatürde iki yöntem ön plana çıkmaktadır. Bunlardan ilki gecikme telafili modifiye edilmiş tek aşamalı öngörü yaklaşımıdır. Diğeri ise iki örneklemlilik öngörü olarak da isimlendirilen çift aşamalı öngörü yaklaşımıdır. Her iki yaklaşımda da öngörü ufku (N_p) 2'ye eşittir. Gecikme telafisi ile kontrol edilen değişkendeki dalgalanmalar azaltılarak çalışma ideal durumu yaklaştırılmaktadır.



Şekil 3.6 : Gecikme telafili tek aşamalı öngörü yaklaşımı.

Şekil 3.6'da gösterilen gecikme telafili tek aşamalı öngörü yaklaşımında $(k - 1)$ anındaki iterasyonda elde edilen ve (k) anında uygulanacak olan en uygun ile gerilim vektörü (u^{op}) diğer bir ifade ile en uygun anahtarlama durumu, $(k + 1)$ anındaki kontrol değişkenini tahmin etmek için kullanılır. Daha sonra tahmin edilen $\hat{x}(k + 1)$ ile olası anahtarlama durumu kombinasyonları $(k + 2)$ anındaki değişkenin değerini öngörmek için kullanılır. Sonuç olarak, $(k + 2)$ anındaki hatayı en aza indiren gerilim anahtarlama durumu seçilerek $(k + 1)$ örnekleme anında uygun gerilim vektörü sisteme uygulanır [86,91].

$$\hat{x}(k + 1) = Fx(k) + Gu^{op}(k) \quad (3.35)$$

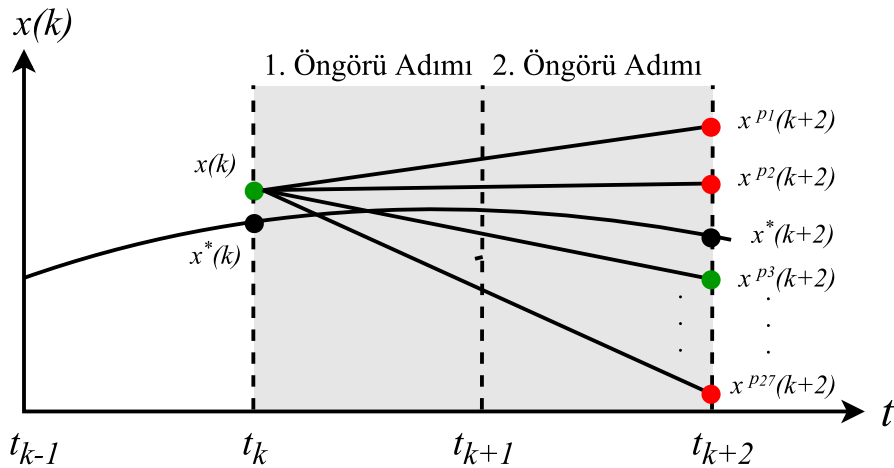
$$x^p(k+2) = F\hat{x}(k+1) + Gu^p(k+1) \quad (3.36)$$

Gecikme telafili tek aşamalı öngörü yaklaşımı, üç fazlı üç seviyeli T tipi eviricide klasik model öngörülü kontrol yöntemi açısından incelendiğinde; her örnekleme periyodunda çevrimiçi hesaplama sayısı, bir önceki iterasyonda uygulanan gerilim vektöründen 1 tahmin hesabı ve 27 aday gerilim vektöründen 27 öngörü hesabı ile toplamda 28 olmaktadır.

İki örneklemlili öngörü yaklaşımında ise Şekil 3.7’de gösterilen biçimde değişkenin $(k+1)$ anındaki tahmini yerine (k) örnekleme anında olası tüm anahtarlama durumları değerlendirilerek değişkenin önce $(k+1)$ anındaki değeri öngörülmektedir. Daha sonra her bir gerilim vektörünün $(k+2)$ anında kontrol hedefine etkisi öngörülerek, sisteme en uygun anahtarlama durumu $(k+1)$ anında uygulanmaktadır [92].

$$x^p(k+1) = Fx(k) + Gu^p(k) \quad (3.37)$$

$$x^p(k+2) = Fx^p(k+1) + Gu^p(k) \quad (3.38)$$



Şekil 3.7 : İki örneklemlili öngörü yaklaşımı.

İki örneklemlili öngörü yaklaşımı, kontrol algoritmasındaki iterasyon sayısını iki katına çıkarmaktadır. Dolayısıyla, klasik model öngörülü kontrol yöntemi uygulanan üç fazlı üç seviyeli T tipi eviricide, her bir örnekleme periyodunda çevrimiçi hesaplama sayısı 54 defa yapılmaktadır.

Öngörü ufku arttıkça maliyet fonksiyonu içerisinde yer alan öngörülen değer değişkeninin ayırık zaman adım sayısı da artmaktadır. Bu nedenle maliyet fonksiyonu içerisinde yer alan bir diğer terim olan referans değerinin de gelecekteki değerinin saptanması gerekmektedir. Referans değer gelecekteki değeri yaklaşık olarak mevcut değerine yakın ise $x^*(k + N_p) = x^*(k)$ kabul edilerek maliyet fonksiyonu oluşturulabilir. Bu durumda iki örneklemlili öngörü yaklaşımı için maliyet fonksiyonu:

$$g(k) = \{x^*(k) - x^p(k + 2)\} \quad (3.39)$$

Bu yaklaşım sonucunda referans kontrol hedefinin referans değeri takibinde iki örnek gecikme göstermesine neden olacaktır. Referans değer, kararlı durum çalışmasında sabit olduğunda bu yaklaşımın olumsuz bir etkisi yoktur. Ancak geçici durumlarda sistem cevabında gecikmeye sebep olmaktadır. Bu problemin üstesinden gelmek için hem AA hem de DA sinyallerine uygulanabilen Lagrange ekstrapolasyon yöntemi en yaygın kullanılan yaklaşımdır. Lagrange ekstrapolasyon yönteminin n dereceli formülü ile kontrol değişkeninin geçmiş ve mevcut değerleri baz alınarak gelecekteki değeri tahmin edilmektedir [93].

$$x^*(k + 1) = \sum_{l=0}^n (-1)^{n-l} \binom{n+1}{l} x^*(k + l - n) \quad (3.40)$$

Doğru akım referanslar için $n = 1$ yeterli iken, sinüsoidal referanslarda $n \geq 2$ önerilmektedir. Örnek olarak ikinci dereceden Lagrange ekstrapolasyonu kullanılarak $(k + 1)$ ve $(k + 2)$ anındaki kontrol değişkeninin gelecek referansları hesaplanıp eşitlikler birleştirildiğinde $x^*(k + 2)$ referans değeri aşağıdaki gibi ifade edilir.

$$x^*(k + 2) = 6x^*(k) - 8x^*(k - 1) + 3x^*(k - 2) \quad (3.41)$$

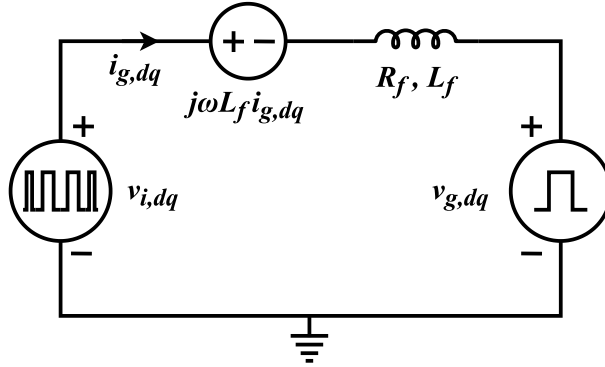
Böylece geçmiş ve mevcut değerler ağırlıklandırılarak maliyet fonksiyonundaki referans sinyalin gecikme süresinin etkisi telafi edilebilmektedir.

4. METOT VE BULGULAR

Bu bölümde model öngörülü kontrol yöntemin çalışma prensibi ve T tipi evirici prototipinin tasarımı verilmiştir. Ayrıca klasik model öngörülü kontrol yöntemi ile önerilen model öngörülü kontrol stratejilerini karşılaştıran benzetim çalışmaları verilmiştir. Benzetim çalışmalarını ve teorik analizleri doğrulamak amacıyla T tipi eviricinin prototip devresinden alınan deneysel sonuçlar sunulmuştur.

4.1 Ayırık Zaman Öngörü Modeli ve Önerilen Yöntem

Model öngörülü kontrol yönteminde ilk olarak şebeke veya yük bağlantılı evirici sistemi; doğal, sabit veya dönen (senkron) eksen çerçeveleri kullanılarak ayırık zamanda modellenmektedir. Şekil 4.1’de dönen eksen takımı referans alınarak oluşturulan sistem modeli gösterilmektedir. Modelleme ve analizi basitleştirmek için literatürde sıklıkla kullanılan L_f filtre evirici çıkışına entegre edilmiştir. Burada, şebeke filtre endüktansının iç direnci R_f ile gösterilmektedir.



Şekil 4.1 : Dönen (dq) ekseninde şebeke bağlantılı evirici modeli.

Dönen eksen çerçevesindeki değişkenler DA dalga yapısına benzeyen doğaları gereği özellikle kararlı durumlarda uzun öngörü ufkunda referans sinyalin gecikme süresinin telafisi için gerekli olan ekstrapolasyon ihtiyacını ortadan kaldırmaktadır. Ayrıca bara kondansatör gerilimleri eşit kabul edildiğinde sabit eksen takımı kullanıldığında 19 farklı büyüklükteki gerilim vektörleri α bileşeni için 9 farklı, β bileşeni için ise 5 farklı

değer üretmektedir. Dönen eksen takımında ise 19 gerilim vektörü için her adımda 19 adet farklı değer üretilmektedir.

Şebeke frekansı sabit kabul edildiğinde ω_g açısal frekansı da sabit kabul edilebilir. Dönen ekseninde, akımlar açısal frekansla orantılı olarak birbirine bağlıdır. Dönen eksen modelinin oluşturulabilmesi için üç fazlı bir sistemden elde edilen hat akım ve gerilimi gibi değişkenler (dq) eksen takımına dönüştürülür. Burada, faz açısı θ ; q eksenini hizalamasında a fazı ile q eksenini arasındaki açıyı, d eksenini hizalamasında ise a fazı ile d eksenini arasındaki açıyı göstermektedir. Aşağıda q ekseninin a fazına hizalanması durumunda oluşan dönüşüm matrisi verilmektedir.

$$\begin{bmatrix} f_d \\ f_q \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \sin \theta & \sin \left(\theta - \frac{2\pi}{3} \right) & \sin \left(\theta + \frac{2\pi}{3} \right) \\ \cos \theta & \cos \left(\theta - \frac{2\pi}{3} \right) & \cos \left(\theta + \frac{2\pi}{3} \right) \end{bmatrix} \begin{bmatrix} f_a \\ f_b \\ f_c \end{bmatrix} \quad (4.1)$$

Burada f_{dq} değişkenleri d eksenini ve q eksenini bileşenlerini (akım veya gerilim), f_{abc} değişkenleri ise üç fazlı akım veya gerilim bileşenlerini temsil etmektedir.

Üç fazlı şebeke bağlantılı sistemin Şekil 4.1'deki gibi dönen eksene dönüştürülmüş halinin dinamik sistem modeli denklemi aşağıdaki gibi ifade edilebilmektedir.

$$\frac{d}{dt} \begin{bmatrix} i_{gd}(t) \\ i_{gq}(t) \end{bmatrix} = \begin{bmatrix} -\frac{R_f}{L_f} & \omega_g \\ -\omega_g & 1 - \frac{R_f}{L_f} \end{bmatrix} \begin{bmatrix} i_{gd}(t) \\ i_{gq}(t) \end{bmatrix} + \begin{bmatrix} \frac{1}{L_f} & 0 \\ 0 & \frac{1}{L_f} \end{bmatrix} \begin{bmatrix} v_{id}(t) \\ v_{iq}(t) \end{bmatrix} + \begin{bmatrix} -\frac{1}{L_f} & 0 \\ 0 & -\frac{1}{L_f} \end{bmatrix} \begin{bmatrix} v_{gd}(t) \\ v_{gq}(t) \end{bmatrix} \quad (4.2)$$

Denklemin yalınlaştırılmış hali aşağıdaki şekilde tanımlanabilir.

$$i(t) = A i_{g,dq}(t) + B_i v_{i,dq}(t) + B_g v_{g,dq}(t) \quad (4.3)$$

Sistem modeli; çapraz bağlaık ve doğrusal zamanla değişmeyen sistemlere uygunluğu ile basit uygulanabilirliği nedeniyle ileri Euler yaklaşımı kullanılarak ayrıklaştırılmıştır. (3.8), (3.9) ve (3.10)'daki denklemler ile (4.2)'deki denklem birleştirilerek sistemin ayrık zaman modeli aşağıdaki şekilde tanımlanmaktadır.

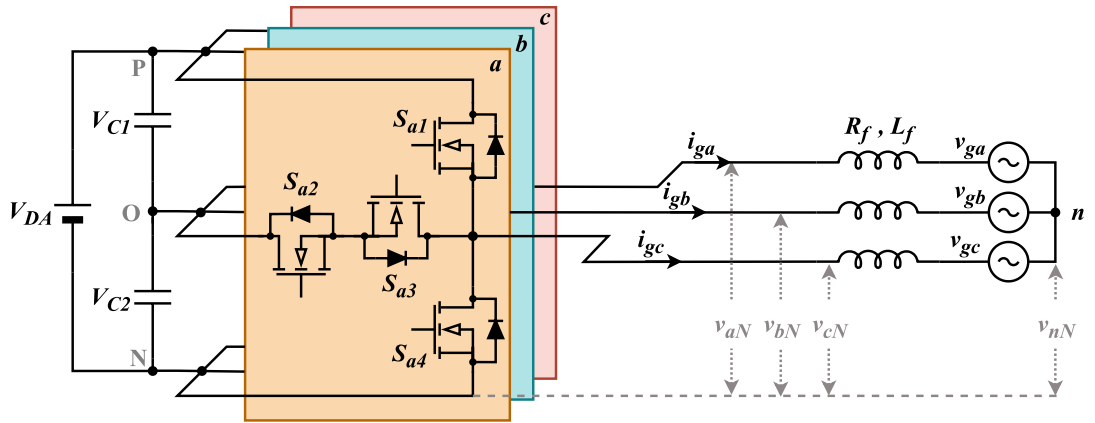
$$\begin{bmatrix} i_{gd}(k+1) \\ i_{gq}(k+1) \end{bmatrix} = \mathbf{F} \begin{bmatrix} i_{gd}(k) \\ i_{gq}(k) \end{bmatrix} + \mathbf{G}_i \begin{bmatrix} v_{id}(k) \\ v_{iq}(k) \end{bmatrix} + \mathbf{G}_g \begin{bmatrix} v_{gd}(k) \\ v_{gq}(k) \end{bmatrix} \quad (4.4)$$

Burada F ve G , sürekli zaman sistem modelindeki A ve B matrislerinin ayrık zaman modelindeki karşılığını temsil etmektedir. Ayrık zaman modelinde (4.4)'te verilen matrisler:

$$\mathbf{F} \approx [\mathbf{I} + \mathbf{A}T_s] \approx \begin{bmatrix} 1 - \frac{R_f T_s}{L_f} & \omega_g T_s \\ -\omega_g T_s & 1 - \frac{R_f T_s}{L_f} \end{bmatrix} \quad (4.5)$$

$$\mathbf{G}_i \approx \mathbf{B}_i T_s \approx \begin{bmatrix} \frac{T_s}{L_f} & 0 \\ 0 & \frac{T_s}{L_f} \end{bmatrix}, \quad \mathbf{G}_g \approx \mathbf{B}_g T_s \approx \begin{bmatrix} -\frac{T_s}{L_f} & 0 \\ 0 & -\frac{T_s}{L_f} \end{bmatrix} \quad (4.6)$$

Bir sonraki adımda ise gerilim kaynaklı eviricinin modellenmesini gerekmektedir. Şebeke akımlarının gelecekteki davranışlarını eviricinin tüm olası anahtarlama durumlarından en uygun olanı belirlemektedir. Öngörülü akım kontrolü eviricinin anahtarlama kombinasyonları sonucunda en uygun gerilim vektörünün uygulanması prensibine dayanmaktadır. Şebeke bağlantılı üç fazlı üç seviyeli T tipi eviriciye ait güç devresi Şekil 4.2'de gösterilmektedir.



Şekil 4.2 : Şebeke bağlantılı T tipi evirici güç devresi.

Burada S3 anahtarı her zaman S1 anahtarının ve S4 anahtarı da S2 anahtarının tümleyeni olarak çalışmaktadır. Her faz kolu anahtarlama sinyallerinin durumuna göre P, O veya N gerilim seviyelerinde DA barasına bağlanmaktadır. Şebekenin nötr (n) noktası referans alındığında T tipi eviricinin çıkış gerilimi DA bara kondansatörleri ve anahtarlama sinyalleri cinsinden aşağıdaki gibi ifade edilmektedir.

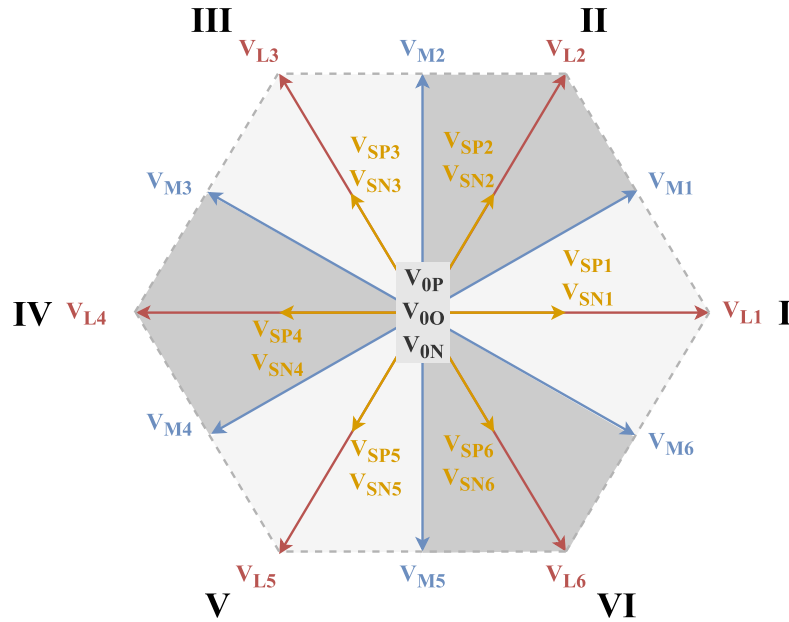
$$\begin{bmatrix} v_{an}(k) \\ v_{bn}(k) \\ v_{cn}(k) \end{bmatrix} = \frac{V_{c1}(k)}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} S_{a1}(k) \\ S_{b1}(k) \\ S_{c1}(k) \end{bmatrix} + \frac{V_{c2}(k)}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} S_{a2}(k) \\ S_{b2}(k) \\ S_{c2}(k) \end{bmatrix} \quad (4.7)$$

Burada 3 faz evirici çıkış gerilimleri (dq) ekseninde tanımlanarak sistem modeline eklenir.

Önerilen yöntemlerde hesaplama gecikmesinin telafisi için gecikme telafili tek aşamalı kontrol yöntemi uygulanmıştır. Dönen eksen akımları (3.35) ve (3.36)'ya değişken olarak eklenerek öngörü modeli oluşturulmuştur. Ayrıca, dönen eksen çerçevesi kullanılması nedeniyle referans sinyal için ekstrapolasyon yöntemi kullanılmamıştır. Sonuç olarak, birincil kontrol hedefi olarak akım kontrolünü ve ikincil hedef olarak anahtarlama frekansını içeren global maliyet fonksiyonu aşağıdaki şekilde ifade edilebilir.

$$g(k) = |i_{dq}^*(k) - i_{dq}^p(k+2)| + \lambda_{sw} |s_{xj}^p(k+1) - s_{xj}(k)| \quad (4.8)$$

Burada S_{xj} anahtarlama durumu ($x = a, b, c$) ve ($j = 1, 2, 3, 4$) her faz kolu için anahtarın iletimde girmesi durumunda (1), kesime girmesi durumunda (0) değerini alır. Maliyet fonksiyonuna dahil edilen anahtarlama frekansı hedefi; eviricinin köprü ayağı çıkışının pozitif (P) baradan negatif (N) baraya veya tam tersi durumdaki anahtarlama geçişlerini önlemek amacıyla eklenmiştir.



Şekil 4.3 : Önerilen yöntemleri için gerilim vektör uzayının bölge dağılımı.

Klasik model öngörülü kontrol (“Model Predictive Control”, MPC) yönteminde; her döngüde en uygun gerilim vektörünü bulmak için anahtarlama kombinasyonu kadar iterasyon yapılmaktadır. Üç fazlı üç seviyeli T tipi eviricide 27 farklı gerilim vektörü bulunduğundan her döngüde 27 iterasyon yapılmaktadır. Önerilen yöntemlerde; Şekil 4.3’te gösterildiği gibi uzay vektör diyagramı 6 bölgeye bölünmüştür. Faz kilitlemeli döngü (FKD) kullanılarak elde edilen hat açısı (θ_g) sayesinde gerilim vektörünün konumu tespit edilmektedir. Böylece referans gerilim vektörünün bulunduğu bölgeye göre bir anahtarlama tablosu oluşturulmuştur. Önerilen stratejilerden biri her bölgede 7 aday gerilim vektörü arasından seçim yaparken, diğeri ise her bölgede 8 aday gerilim vektörü arasından seçim yapmaktadır. Bu sayede, klasik yöntemde her döngüde 27 olan iterasyon sayısı 8 vektör (8V-MPC) ve 7 vektör (7V-MPC) yöntemlerinde sırasıyla 8 ve 7’ye düşmektedir. Böylece, referanstan uzak aday vektörleri maliyet fonksiyonu değerlendirmesine dahil edilmeyerek yöntemin hesaplama yükü azaltılabilmektedir. Çizelge 4.1’de 7V-MPC ve 8V-MPC yöntemleri için bölgelere göre aday gerilim vektörlerinin dağılımı gösterilmektedir.

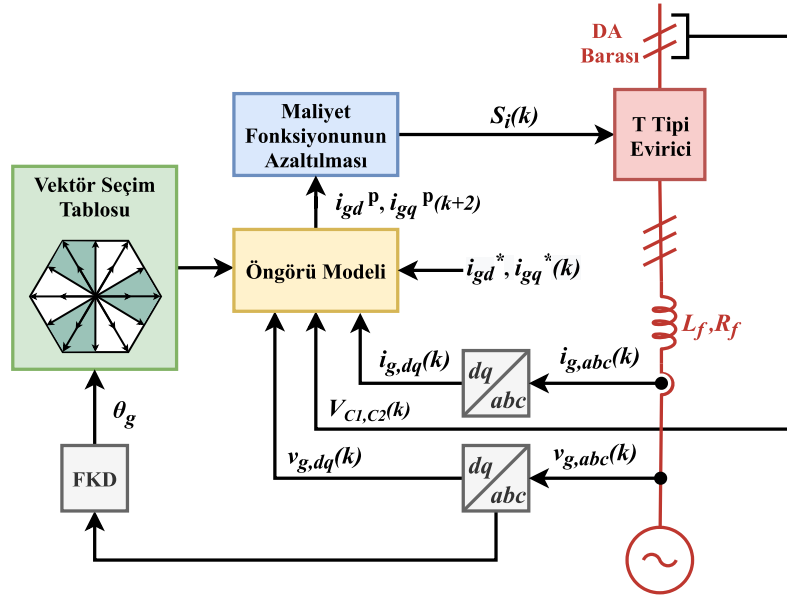
Çizelge 4.1 : 7V-MPC ve 8V-MPC için aday gerilim vektörleri.

Bölge	Aday Gerilim Vektörleri	
	Ortak Vektörler	8V-MPC
I	$V_{00}, V_{SP1}, V_{SN2}, V_{M6}, V_{M1}, V_{L1}, V_{L2}$	V_{SN1}
II	$V_{00}, V_{SN2}, V_{SP3}, V_{M1}, V_{M2}, V_{L2}, V_{L3}$	V_{SP2}
III	$V_{00}, V_{SP3}, V_{SN4}, V_{M2}, V_{M3}, V_{L3}, V_{L4}$	V_{SN3}
IV	$V_{00}, V_{SN4}, V_{SP5}, V_{M3}, V_{M4}, V_{L4}, V_{L5}$	V_{SP4}
V	$V_{00}, V_{SP5}, V_{SN6}, V_{M4}, V_{M5}, V_{L5}, V_{L6}$	V_{SN5}
VI	$V_{00}, V_{SN6}, V_{SP1}, V_{M5}, V_{M6}, V_{L6}, V_{L1}$	V_{SP6}

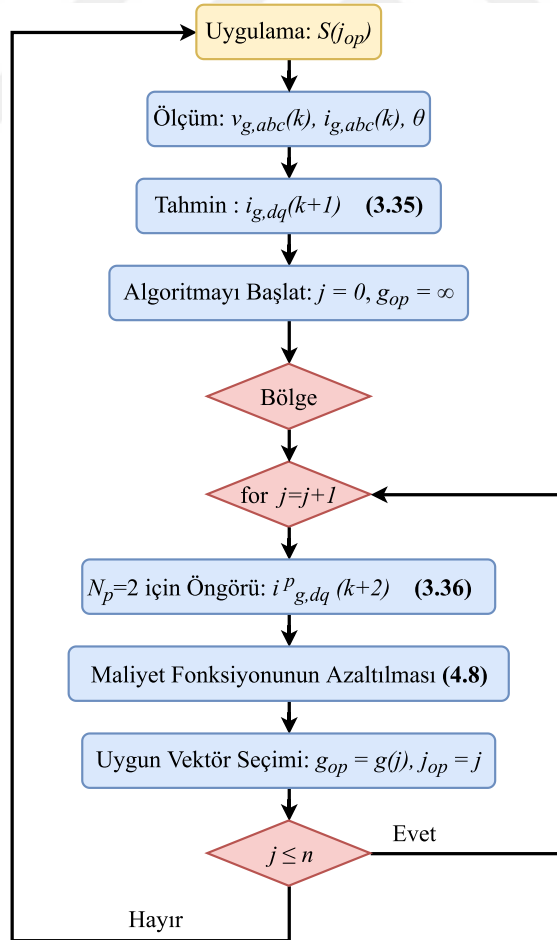
Burada ortak vektörler kümesinde hem 7V-MPC yöntemi hem de 8V-MPC yöntemi için bölgelere göre aday vektör dağılımı gösterilmektedir. Ayrıca, 8V-MPC yöntemi için dahil edilen vektörlerin bölgelere göre dağılımı verilmektedir.

Bu çalışmada kullanılan bütün yöntemlerde; her iki bara kondansatör gerilimi de ölçülerek algoritmaya geri besleme sinyali olarak verilmektedir. Her örneklemde bara kondansatör gerilimlerindeki farklılık özellikle çıkış akımı üzerinde benzer etkiye sahip olan aynı küçük gerilim vektörlerinin maliyet hesaplamasında birbirinden ayrışmasını sağlamaktadır. Kullanılacak olan yöntemlerin nötr nokta gerilimi ve ortak mod gerilimi üzerindeki etkilerini gözlemlemek için nötr nokta gerilimi ve ortak mod gerilimi kontrol hedefleri maliyet fonksiyonuna dahil edilmemiştir. Yukarıda

bahsedilen kontrol kriterleri dikkate alınarak önerilen yöntemler için oluşturulan kontrol blok diyagramı Şekil 4.4'te gösterilmektedir.

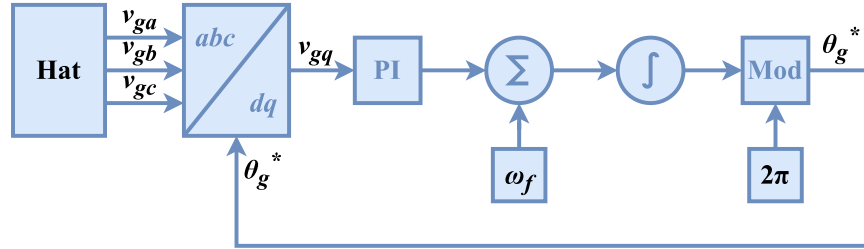


Şekil 4.4 : Önerilen model öngörülü yöntemler için blok diyagramı.



Şekil 4.5 : Önerilen model öngörülü kontrol yöntemlerine ait akış diyagramı.

7V-MPC ve 8V-MPC yöntemlerinin uygulanmasına ait akış diyagramı Şekil 4.5'te sunulmuştur. Burada en uygun gerilim vektörü j ile temsil edilirken, n ise algoritma içerisindeki bölge başına düşen toplam vektör sayısını göstermektedir. Bu sayı 7V-MPC ve 8V-MPC için sırasıyla 7 ve 8'dir.



Şekil 4.6 : Faz kilitlemeli döngünün uygulama blok şeması.

Son olarak, hem senkronizasyon hem de bölge tespiti için üç fazlı sistemlerde yaygın olarak kullanılan dönen (senkron) eksen çerçeveli FKD uygulanmıştır. Şekil 4.6'da gösterildiği gibi FKD blok diyagramında; üç fazlı hat gerilimleri dönen eksen takımına dönüştürülür. Referans çerçeve dönüşümü yapıldıktan sonra şebekenin tahmini faz açısı θ_g^* hesaplanır ve dq eksen bileşenlerini dengelemek için geri besleme sinyali olarak kullanılmaktadır. PI düzenleyici ile q eksen hat gerilimi sıfır değerine zorlanırken, dinamik tepkiyi iyileştirmek için PI çıkışına ω_f ileri beslemeli açısal frekansı eklenmektedir. Daha sonra bir mod fonksiyonu ile faz açısının 0 ile 2π arasında değişmesi sağlanmaktadır [94].

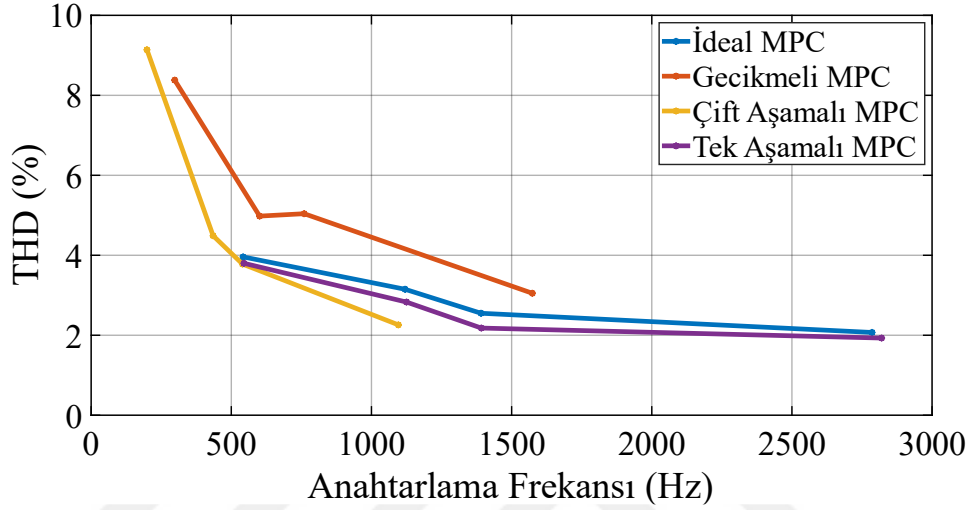
4.2 Benzetim Modeli ve Sonuçları

Bu bölümde, önerilen model öngörülü kontrol stratejilerinin avantajlarını ve uygulanabilirliğini doğrulamak amacıyla klasik MPC yöntemi ile Matlab/Simulink benzetim programı kullanılarak karşılaştırılmıştır. Benzetim modelinde kullanılan sisteme ait değişkenler ve değerleri Çizelge 4.2'de gösterilmektedir.

Çizelge 4.2 : Sistem değişkenleri.

Tanım	Değişken	Değer
DA Bara Gerilimi	V_{DA}	550 V
DA Bara Kondansatörü	C_1, C_2	470 μ F
Fazlararası Hat Gerilimi	$v_{g, ll}$	390 V
Hat Frekansı	f	50 Hz
Filtre Endüktansı	L_f	15 mH
Filtre Direnci	R_f	0,2 Ω
Örnekleme Süresi	T_s	50 μ s

Öncelikle, model öngörülü kontrol (MPC) algoritması, gerçek zamanlı uygulamalarda mikrodenetleyicilerde ölçümler ile harekete geçirme arasında gecikme ortaya çıkarmaktadır. Bu gecikmenin ve gecikme telafili yöntemlerinin etkilerini görebilmek için d eksen akımı 10 A ve q eksen akımı 0 A için klasik model öngörülü kontrol yöntemi 20 μ s ile 100 μ s arasında çeşitli örneklem sürelerinde toplam harmonik bozulma (“Total Harmonic Distortion”, THD) açısından test edilmiştir.



Şekil 4.7 : Klasik model öngörülü kontrolde gecikme telafili ve telafisiz yöntemlerin THD performanslarının karşılaştırılması.

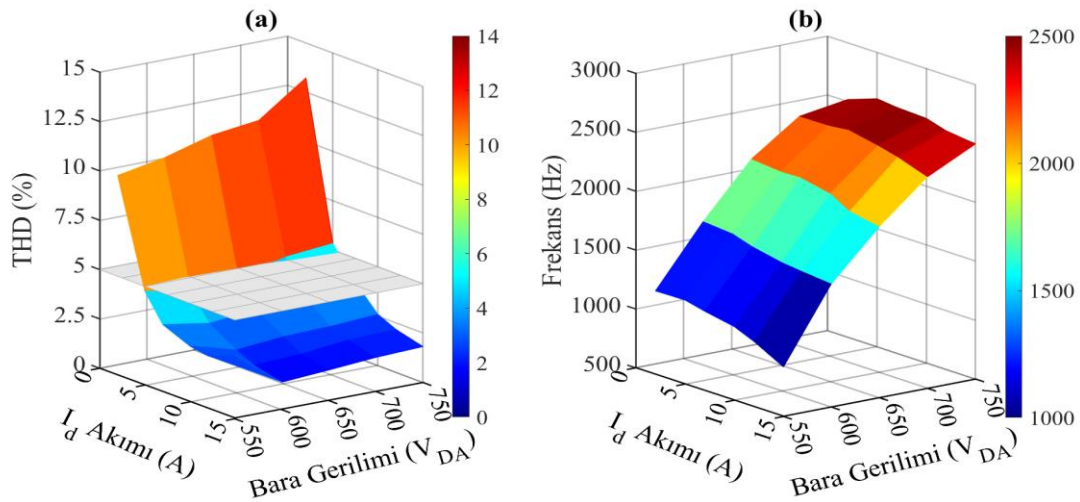
Örneklem süresi arttıkça, Şekil 4.7’de gösterilen tüm durumlarda anahtarlama frekansı azalmakta ve doğal olarak THD artmaktadır. Örneklem süresi olarak 50 μ s baz alındığında ideal durumda ortalama anahtarlama frekansı 1120 Hz iken THD %3,15 değerindedir. Bununla beraber, kontrol algoritmasına bir örneklem süresi kadar gecikme eklendiğinde; 50 μ s için ortalama anahtarlama frekansı 601 Hz’e düşerken, THD %4,98’e çıkmaktadır. Çift aşamalı yöntem uygulandığında anahtarlama frekansı 435 Hz ve THD %4,49 iken tek aşamalı yöntemde ise anahtarlama frekansı 1125 Hz ve THD %2,83 değerindedir. Burada tek aşamalı yöntem, 20 μ s ile 100 μ s arasındaki örneklem süreleri için ideal MPC’den dahi THD açısından daha iyi performans göstermektedir. Çift aşamalı yöntem 50 μ s için tek aşamalı yöntemle göre; anahtarlama frekansını %61,3 azaltırken THD’yi %58,7 arttırmaktadır. Bununla beraber, örneklem süresi arttıkça çift aşamalı yöntemde THD dramatik bir şekilde artmaktadır. Ayrıca, referans akım değeri azaldıkça THD artacağından ve benzetim çalışmalarında kullanılacak olan 50 μ s örneklem süresi için tek aşamalı yöntem THD açısından daha iyi performans gösterdiği için sonraki analizlerde tek aşamalı yöntem kullanılmıştır.

Son olarak bu analizler örneklem süresinin arttırılması yerine anahtarlama frekansının maliyet fonksiyonu ile azaltılması prensibi ile de yapılabilmektedir.

Model öngörülü kontrol yönteminde anahtarlama frekansı değişken olduğundan eviriciden elde edilen ortalama anahtarlama frekansını hesaplamak için T tipi evirici devresindeki 12 anahtarın anahtarlama frekanslarının ortalama değeri hesaplanır [95].

$$f_{sw} = \sum_{i=1}^4 \frac{f_{sw,ai} + f_{sw,bi} + f_{sw,ci}}{12} \quad (4.9)$$

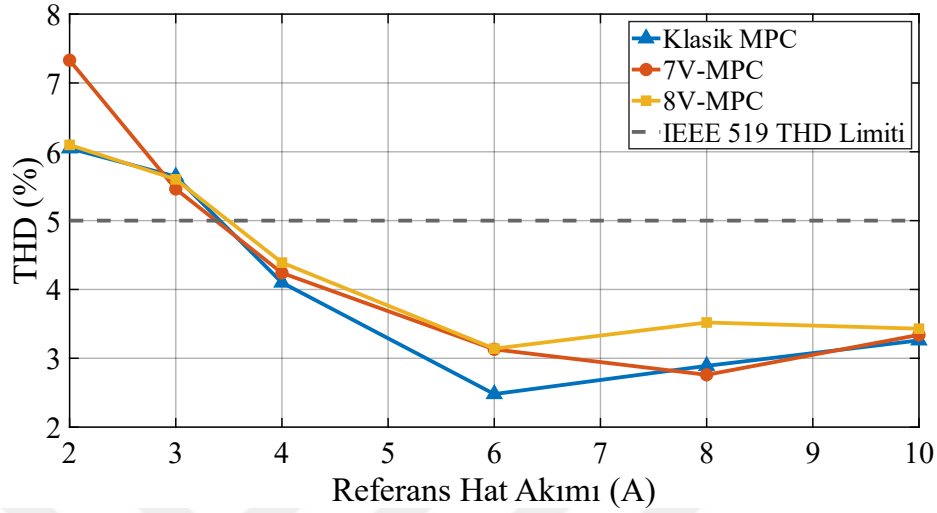
Burada $k \in \{a, b, c\}$ fazının $i \in \{1, 2, 3, 4\}$ numaralı anahtarının belirli bir zaman aralığındaki ortalama anahtarlama frekansı $f_{sw,ki}$ ile temsil edilmektedir. Burada her bir anahtar aynı ortalama frekans değerine sahip olmamanın yanı sıra, anahtarlama geçişleri farklı akım değerlerinde gerçekleşeceğinden ortalama anahtarlama frekansı f_{sw} güç kayıplarıyla doğrudan orantılı olmayacaktır.



Şekil 4.8 : Farklı değerlerde bara gerilimi ve referans akıma göre (a) THD (b) ortalama anahtarlama frekansı.

Bara gerilimin tespiti için tek aşamalı MPC yöntemi, 50 μ s örneklem süresi altında ortalama anahtarlama frekansı ve THD açısından analiz edilmiştir. Bara gerilimleri Şekil 4.8(a)'da gösterildiği gibi d eksenı akımı 5 A'dan büyük olduğunda IEEE 519-2022 standartlarında belirtilen THD'yi sağlamaktadır. En düşük THD, d eksenı akımı 15 A için %1,39 ile 600 V bara gerilimi tarafından üretilmektedir. Bununla beraber, 5 A'dan küçük değerlerde ise 550 V bara gerilimi daha düşük THD'ye sahiptir. Ayrıca, bara gerilimi 550 V iken Şekil 4.8(b)'de gösterildiği üzere tüm akım değerlerinde en düşük anahtarlama frekansına sahiptir. Ek olarak şebeke geriliminin üç faz kontrolsüz

doğrultulması ve kondansatör ile filtrelenmesi sonucunda 550 V doğal bir şekilde elde edilmektedir. Yapılan analizler sonucunda sonraki aşamalarda benzetim çalışmaları için DA bara gerilimi 550 V olarak alınmıştır.



Şekil 4.9 : Yöntemlere göre evirici çıkış akımında oluşan THD.

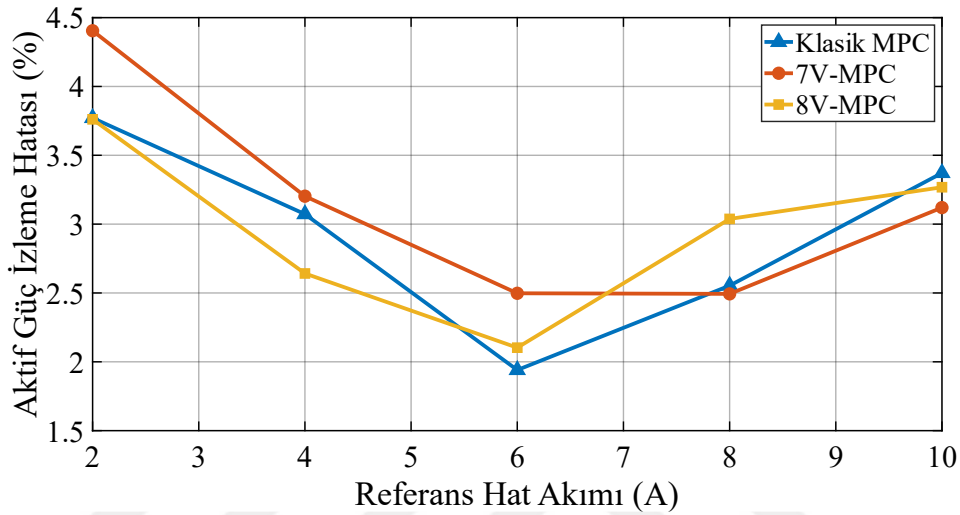
İlk olarak bu çalışma kapsamında önerilen 7V-MPC ve 8V-MPC yöntemleri klasik MPC yöntemi ile akımda meydana gelen THD açısından karşılaştırılmıştır. Şekil 4.9'da sunulan karşılaştırmada 2 ile 4 A arasında klasik MPC ile 8V-MPC THD açısından benzer performanslar gösterirken, 8 ile 10 A arasında ise klasik MPC ile bu defa 7V-MPC benzer performans göstermektedir. Her iki yöntem kendi arasında karşılaştırıldığında ise 3 A referans akımından sonra 7V-MPC daha düşük THD'ye sahiptir. Ayrıca, önerilen her iki yöntem de azaltılmış vektör sayısına rağmen klasik yöntem ile yakın performans göstermektedir. Bununla beraber 8A referans akımında 7V-MPC %2,76 ile klasik yöntemden daha düşük THD içermektedir. Son olarak, her üç yöntemde yaklaşık olarak 3,5 A akım değerinden sonra IEEE 519-2022 standartlarında belirtilen THD'yi sağlamaktadır.

Bir sonraki analizde üç yöntemde aktif güçte oluşan dalgalanmalar açısından karşılaştırılmıştır. Yöntemlere ait ortalama mutlak yüzde aktif güç hataları Şekil 4.10'da gösterilmiştir. Burada en düşük ortalama mutlak yüzde hata 6 A referans akımında %1,94 ile klasik MPC'ye aittir. Bununla beraber 2 ile 5,5 A aralığında 8V-MPC diğer yöntemlere göre aktif güçte daha düşük hataya sahiptir. Benzer şekilde 8 A değerinden büyük referans akımlarında ise 7V-MPC yöntemi aktif güçte daha az

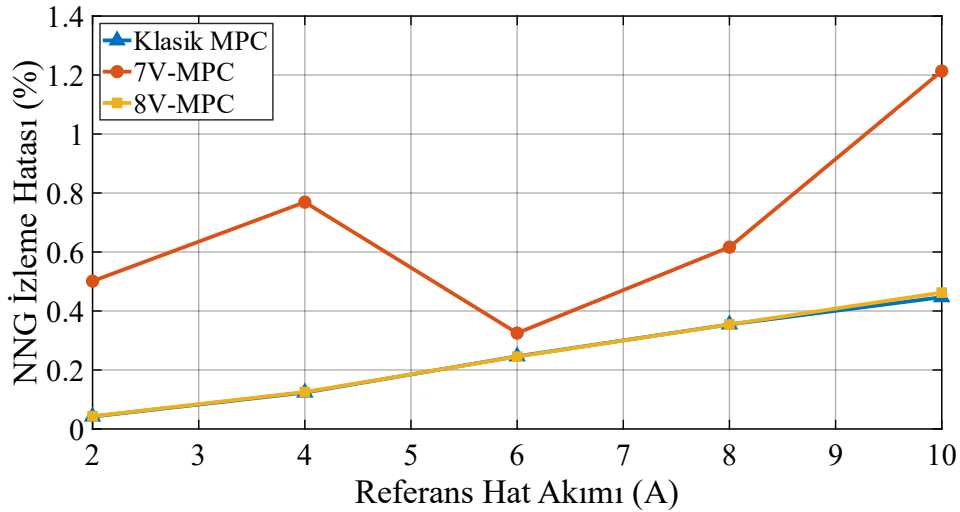
hataya sahiptir. Ortalama izleme hatası için kullanılan ortalama mutlak yüzde güç izleme hatası aşağıdaki gibi tanımlanır.

$$\%e_p = \frac{\frac{1}{n} \sum_{k=0}^n |P^*(k) - P(k)|}{S} \times 100 \quad (4.10)$$

Burada P ve S sırasıyla aktif ve görünür güçleri temsil etmektedir.



Şekil 4.10 : Yöntemlere göre aktif güç hatalarının karşılaştırılması.



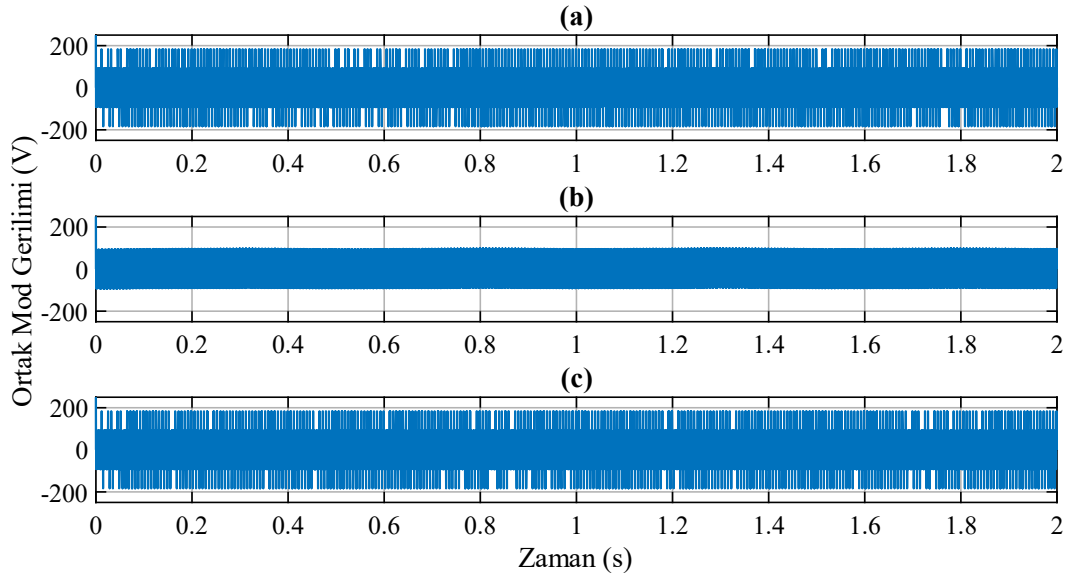
Şekil 4.11 : Yöntemlere göre nötr nokta gerilimindeki hatalarının karşılaştırılması.

Diğer bir analizde ise her üç yöntem; nötr nokta geriliminde oluşan dengesizlik açısından karşılaştırılmıştır. Burada DA bara kondansatörlerindeki gerilim sapmalarının farkı ($\Delta V = V_{C1} - V_{C2}$) kullanılarak ortalama mutlak yüzde hata hesaplanmıştır. Şekil 4.11’de gösterildiği gibi 8V-MPC ile klasik MPC benzer

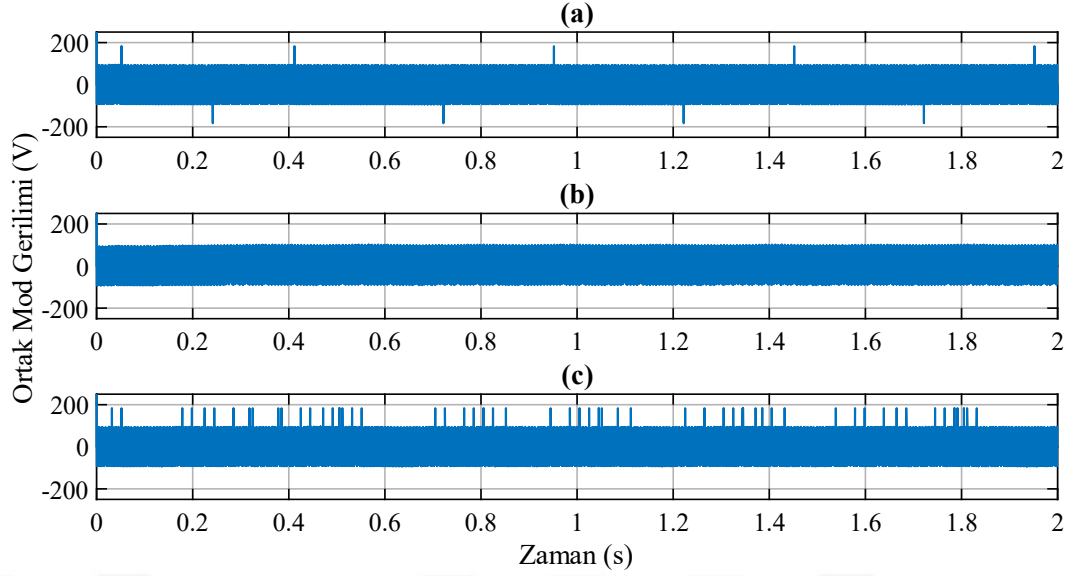
performans göstermektedir. Her iki yöntem için de referans akım arttıkça nötr nokta gerilimindeki dengesizlik artmaktadır. Her iki yöntemde de yaklaşık olarak nötr nokta gerilim hatası %0,04 ile %0,46 arasında değişirken, 7V-MPC yönteminde %0,32 ile %1,21 arasında değişmektedir. DA bara kondanstörlerine ait gerilim sapmasının yüzdesel ortalaması üç seviyeli evirici için aşağıdaki gibi tanımlanmaktadır.

$$\%e_{vc} = \frac{\frac{1}{n} \sum_{k=0}^n |V_{C1}(k) - V_{C2}(k)|}{V_{DA}} \times 100 \quad (4.11)$$

Son olarak her üç yöntemde ortak mod gerilimi dikkate alınarak karşılaştırılmıştır. Burada referans akımı 4 A için oluşan ortak mod gerilimleri Şekil 4.12’de, 10 A için oluşan ortak mod gerilimleri ise Şekil 4.13’te gösterilmektedir. 4 A referans akımda; Klasik MPC ve 8V-MPC’nin ($\pm V_{DA}/3$) olan $\pm 550/3$ V arasında salınırken, 7V-MPC stratejisinde ortak mod geriliminin ($\pm V_{DA}/6$) olan $\pm 550/6$ V ile sınırlı olduğu gözlemlenebilir. 10 A referans akımında daha seyrek olmakla beraber klasik MPC ortak mod gerilimi $\pm 550/3$ V aralığında salınırken 8V-MPC ortak mod gerilimi $-550/6$ V ile $+550/3$ V arasında salınmaktadır. Bununla beraber, 7V-MPC yönteminin salınımı $\pm 550/6$ V ile sınırlıdır. 7V-MPC stratejisinde tüm çalışma aralıklarında ortak mod gerilimi aynı değerde sınırlı iken diğer iki yöntemde ortak mod geriliminin salınımı referans akıma göre değişiklik göstermektedir.

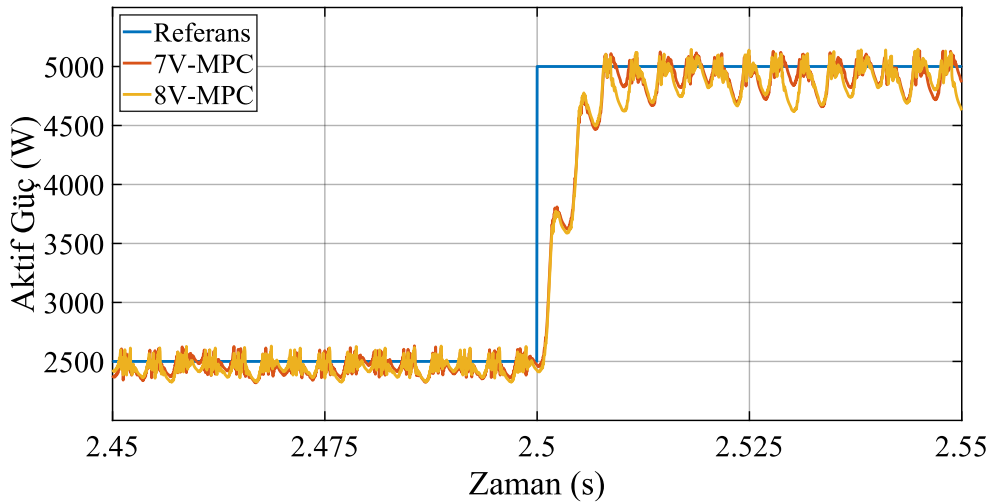


Şekil 4.12 : 4 A için ortak mod gerilimi dalga biçimleri (a) Klasik MPC (b) 7V-MPC (c) 8V-MPC.



Şekil 4.13 : 10 A için ortak mod gerilimi dalga biçimleri (a) Klasik MPC (b) 7V-MPC (c) 8V-MPC.

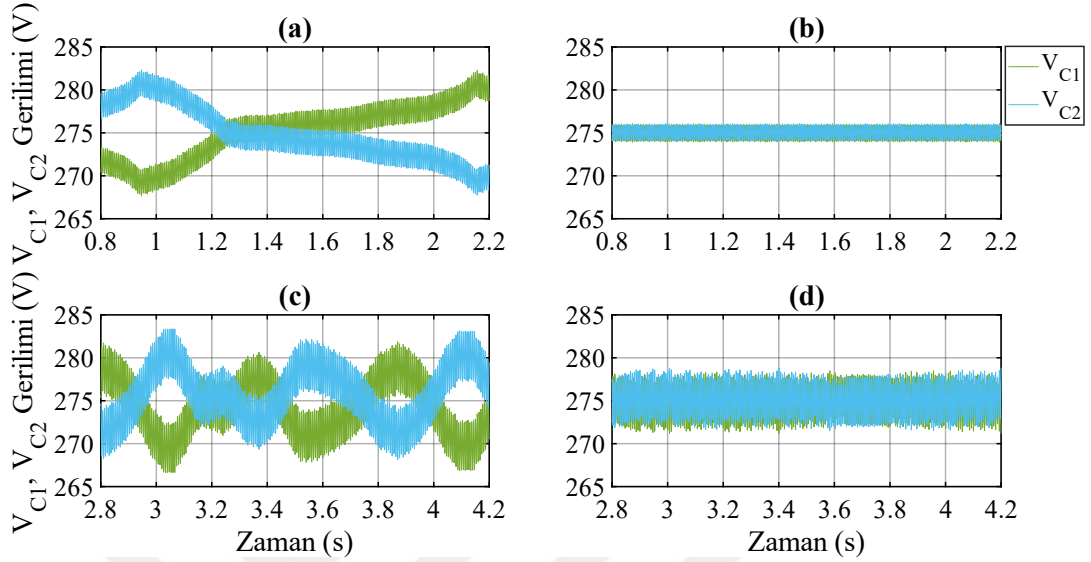
Bir sonraki aşamada 7V-MPC ve 8V-MPC yöntemlerinin kararlı ve dinamik durumdaki performansları karşılaştırılmıştır. Referans güç, 0-2,5 saniye aralığında 2500 W iken 2,5-5 saniye aralığında 5000 W olarak uygulanmıştır. Bu aralıklarda her iki yönteminde kararlı durum performansları değerlendirilmiştir. Ayrıca 2,5. saniyede referans güç değiştirilerek her iki yönteminde adım cevapları analiz edilmiştir.



Şekil 4.14 : 7V-MPC ve 8V-MPC stratejileri için referans güç adım cevabı.

Kontrol edilen sistemin aktif güç adım cevabı Şekil 4.14'te gösterilmektedir. Her iki yöntemde de aktif güçler aşım olmadan hızlı bir dinamik yanıtla referans değeri takip etmektedir. 2500 W referans gücü altında 7V-MPC yönteminde güç dalgalanması tepeden tepeye yaklaşık 400 W iken, 8V-MPC yönteminde 300 W olarak tespit

edilmiştir. 5000 W referans gücünde ise her iki yöntem yaklaşık olarak 500 W değerinde tepeden tepeye güç dalgalanması oluşturmaktadır. Ayrıca, referans değerler için her iki yöntemde 8 ms’de adım sinyaline cevap vermektedir.

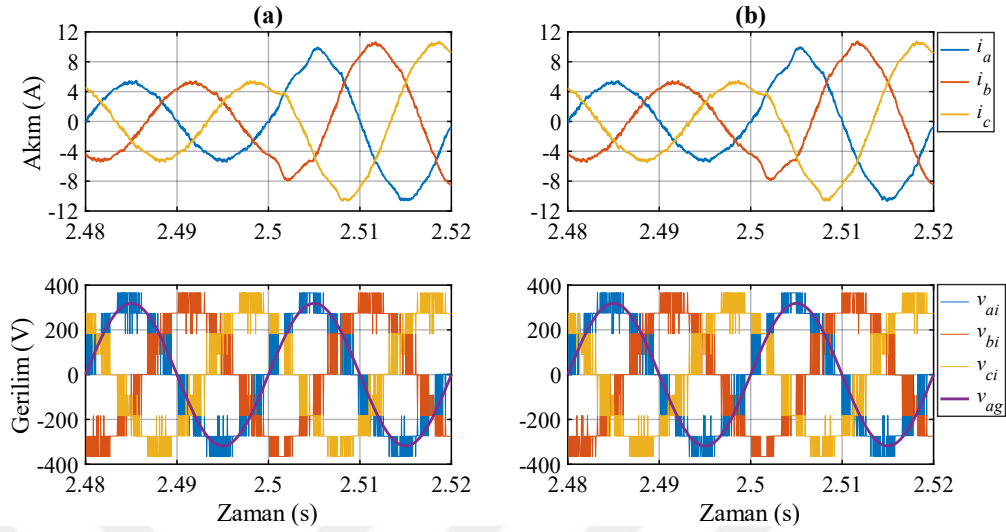


Şekil 4.15 : DA bara kondansatör gerilimleri (a) 2500 W için 7V-MPC (b) 2500 W için 8V-MPC (c) 5000 W için 7V-MPC (d) 5000 W için 8V-MPC.

Kararlı durum çalışmada; 2500 W ve 5000 W için 7V-MPC ile 8V-MPC yöntemlerine ait bara kondansatör gerilimleri Şekil 4.15’te gösterilmektedir. 2500 W referans gücünde 7V-MPC yönteminde maksimum gerilim dalgalanması 16 V iken, bu değer 8V-MPC’de 2 V değerine kadar düşmektedir. Benzer şekilde, 5000 W referans gücünde 7V-MPC yöntemi için maksimum gerilim dalgalanması 20 V iken 8V-MPC yöntemi için 8 V olarak tespit edilmiştir. Bara kondansatör gerilim dalgalanmaları açısından 8V-MPC 2500 W’de 8 kat ve 5000 W’de 2,5 kat daha düşük gerilim dalgalanmalarına sebep olmaktadır. Sonuç olarak nötr nokta gerilim dengesizliği 8V-MPC’de daha düşüktür.

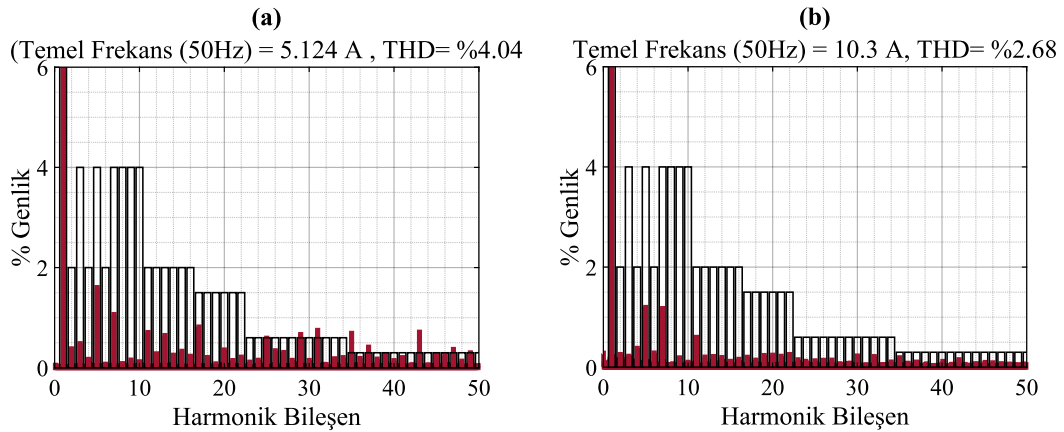
7V-MPC ve 8V-MPC için hat akımları ve evirici çıkış gerilimleri Şekil 4.16’da gösterilmektedir. Burada aktif güçlere göre akımlar ile gerilimlerin aynı fazda olduğu görülmektedir. Ayrıca 2500 W ve 5000 W referans güçleri için hat akımı harmonik içeriği IEEE 519-2022 standartlarına göre değerlendirilmiştir [96]. IEEE 519-2022 standartlarına göre kısa devre oranı $k_{SC} = 20$ için, 120 V ile 69 kV arasındaki sistemlerde akım bozulma limitleri Şekil 4.17 ve Şekil 4.18’de içi saydam çubuklar ile gösterilmektedir. IEEE 519-2014’ten farklı olarak güncel standartta; harmonik bileşeni $h \leq 6$ için çift harmonik limitleri bu aralıktaki limitin %50’si ile

sınırlandırılırken, geri kalan çift harmoniklerin tamamı tek harmonik limitleri ile aynı değerdedir.



Şekil 4.16 : Hat akımları ve evirici gerilimleri (a) 7V-MPC (b) 8V-MPC.

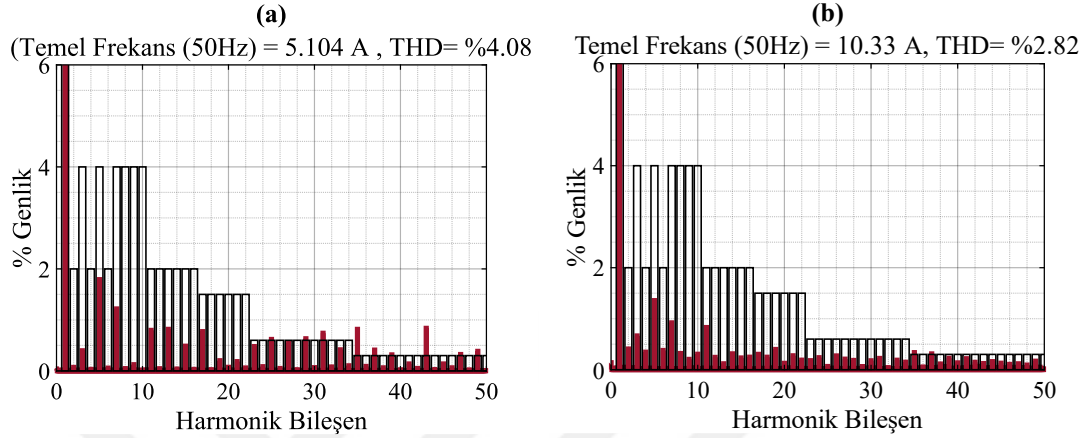
Şekil 4.17(a) ve Şekil 4.17(b) sırasıyla 7V-MPC yöntemi için 2500 W ve 5000 W referans güç değerlerinde üretilen akımın harmonik içeriğini göstermektedir. 2500 W’de THD değeri %4,04 iken 29, 31, 35, 37 ve 43. sıra harmonik bileşenlerin az da olsa harmonik limitleri ihlal ettiği görülmektedir. Bununla beraber, 5000 W referans gücünde harmonik bileşenlerin tamamının standartta belirtilen limitlerin altında kaldığı ve THD değerinin %2,68 olduğu gözlemlenmektedir.



Şekil 4.17 : Kısa devre oranı $k_{SC} = 20$ için IEEE 519-2022 standardına göre harmonik limitleri ve akım harmonik spektrumu (a) 2500 W’de 7V-MPC (b) 5000 W’de 7V-MPC.

Şekil 4.18(a)’da gösterilen 2500 W referans gücü için 8V-MPC yöntemi THD değeri %4,08 iken 25, 29, 31, 35, 37, 43, 47 ve 49. sıra harmonik bileşenlerinin az da olsa

harmonik limitleri ihlal etmektedir. Aynı güç değerindeki 7V-MPC'ye göre daha fazla harmonik bileşen limit ihlaline sahiptir. Bununla beraber, Şekil 4.18(b)'de 5000 W referans gücünde harmonik bileşenlerin 35 ve 37. harmonik bileşenler dışında geri kalanın standartta belirtilen limitlerin altında kaldığı ve THD değerinin %2,82 olduğu gözlemlenmektedir.



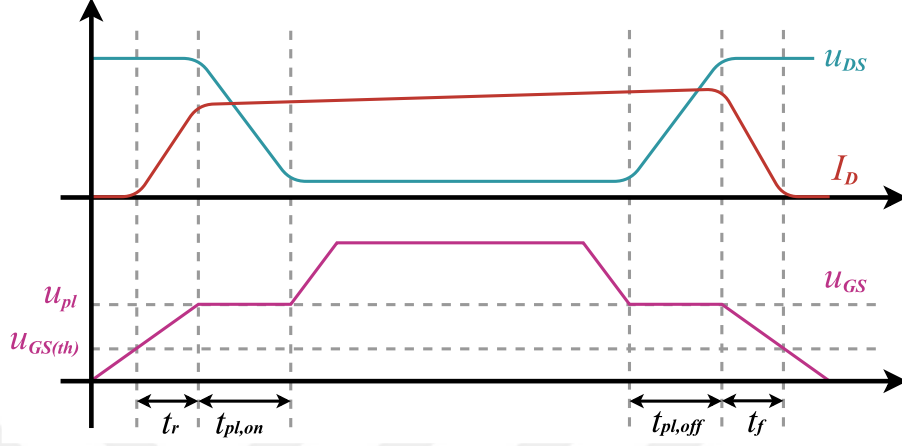
Şekil 4.18 : Kısa devre oranı $k_{SC} = 20$ için IEEE 519-2022 standardına göre harmonik limitleri ve akım harmonik spektrumu (a) 2500 W'de 8V-MPC (b) 5000 W'de 8V-MPC.

Her iki yöntemde de 2500 W için 35 ve 43. sıra harmonikleri en büyük limit ihlali yapan harmonik bileşenlerdir. 7V-MPC'de 35. harmoniğin genliği %0,69 iken 8V-MPC'de %0,82 değerinde olup standardın %0,3 olan sınırından daha büyüktür. Benzer şekilde, 7V-MPC'de 43. harmoniğin genliği %0,71 iken 8V-MPC'de %0,84 değerinde olup standardın %0,3 olan sınırından daha büyüktür. Ayrıca, akım spektrumu her iki yöntem için de geniş bir frekans aralığına yayılmaktadır. Bununla beraber, verilen güç aralıklarında her iki yöntem de IEEE 519-2022 standardının toplam harmonik bozulma sınırı olan %5'in altındadır.

Son olarak 7V-MPC ve 8V-MPC yöntemleri kayıplar ve verim açısından Klasik MPC ile karşılaştırılmıştır. Yarıiletken anahtar olarak SiC MOSFET kullanılan T tipi eviricide toplam yarıiletken kayıpları (P_{TOT}) iletim kaybı (P_{cond}) ve (P_{sw}) anahtarlama kayıplarının toplamından oluşmaktadır. İlk olarak iletim kayıpları ele alındığında FET'lerin iletimde direnç özelliği gösteren doğası gereği iletim kayıpları aşağıdaki gibi ifade edilebilmektedir.

$$P_{cond} = R_{DS,on} I_{RMS}^2 \quad (4.12)$$

Burada $R_{DS,on}$ kullanılan transistörlere ait savak-kaynak (drain-source) iletim direncini, I_{RMS} ise yarıiletken üzerinden geçen toplam RMS akımını temsil etmektedir. İletim direnci $R_{DS,on}$ sıcaklığa bağlı olarak değişmektedir. Benzetim çalışmalarında 75 °C’deki iletim direnci değerleri kullanılmıştır.



Şekil 4.19 : Güç MOSFET’ine ait anahtarlama geçişleri.

Bir diğer kayıp olan anahtarlama kayıpları (P_{sw}) iletime geçme ve kesime geçme sırasında meydana gelmektedir. **Şekil 4.19**’te bir güç MOSFET’ine ait idealleştirilmiş anahtarlama süreci sunulmuştur. İlk olarak, geçit sürücü devresi çıkışından (u_{gate}) sürme gerilimi verildiğinde geçit gerilimi eşik gerilimine ($u_{GS(th)}$) kadar yükselmektedir. Geçit gerilimi, eşik değerine ulaştığında çıkış akımına eşit olan savak (drain) akımı (I_D) yükselme süresi (t_r) boyunca nominal değerine ulaşana kadar artmaktadır. Akım yükselme süresi (t_r) MOSFET’in veri sayfasında verilmektedir. Ayrıca, akımın arttığı süre boyunca iletimde olan serbest geçiş diyodunun sebep olduğu ters toparlanma akımının neden olduğu güç kayıplarının da dikkate alınması gerekmektedir. Ters toparlanma kayıpları için ters toparlanma yükü (Q_{rr}) MOSFET veri sayfasından elde edilmektedir. MOSFET iletime geçme sırasında savak-kaynak gerilimi (u_{DS}) düşerken geçit-savak kapasitesi (C_{GD}) şarj edilmeye başlandığında geçit-kaynak (u_{GS}) gerilimi artmayı durdurur ve Miller platosu adı verilen Miller plato gerilimi (u_{pl}) değerinde şarj tamamlanana kadar sabit kalır. Geçit-savak kapasitesi (C_{GD}) şarj oluncaya kadar geçen süre ($t_{pl,on}$) anahtarlama kaybına etki etmektedir.

$$t_{pl,on} = (u_{DS} - R_{DS,on}I_D) \frac{R_G C_{GD}}{u_{gate} - u_{pl}} \quad (4.13)$$

Buradan hareketle MOSFET'in iletme geme enerjisi (4.14)'de gsterildiėi gibi formlize edilebilir.

$$E_{sw,on} = u_{DS} I_D \frac{t_r t_{pl,on}}{2} + Q_{rr} u_{DS} \quad (4.14)$$

Kesime geme sırasında ise iletme geme durumundan farklı olarak ters toparlanma kaybı meydana gelmez. Savak-kaynak geriliminin diėer bir ifade ile geit-savak kapasitesi (C_{GD}) deėarj oluncaya kadar geen sre ($t_{pl,off}$) aėaėıdaki gibi hesaplanabilmektedir. Bu sre boyunca ıkıő akımına eőit olan savak akımı (I_D) deėiőmeden kalır.

$$t_{pl,off} = (u_{DS} - R_{DS,on} I_D) \frac{R_G C_{GD}}{u_{pl}} \quad (4.15)$$

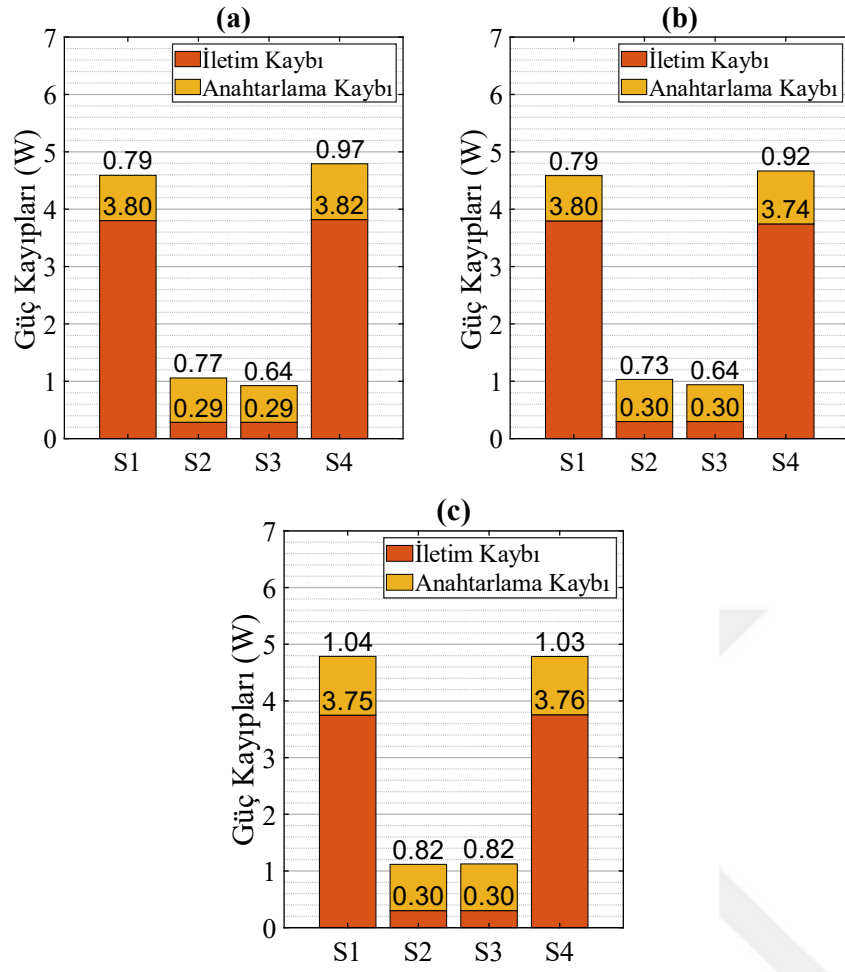
MOSFET'in kesime geme enerjisi dőme sresi (t_f) dikkate alınarak (4.16)'te gsterildiėi gibi formlize edilebilir.

$$E_{sw,off} = u_{DS} I_D \frac{t_f t_{pl,off}}{2} \quad (4.16)$$

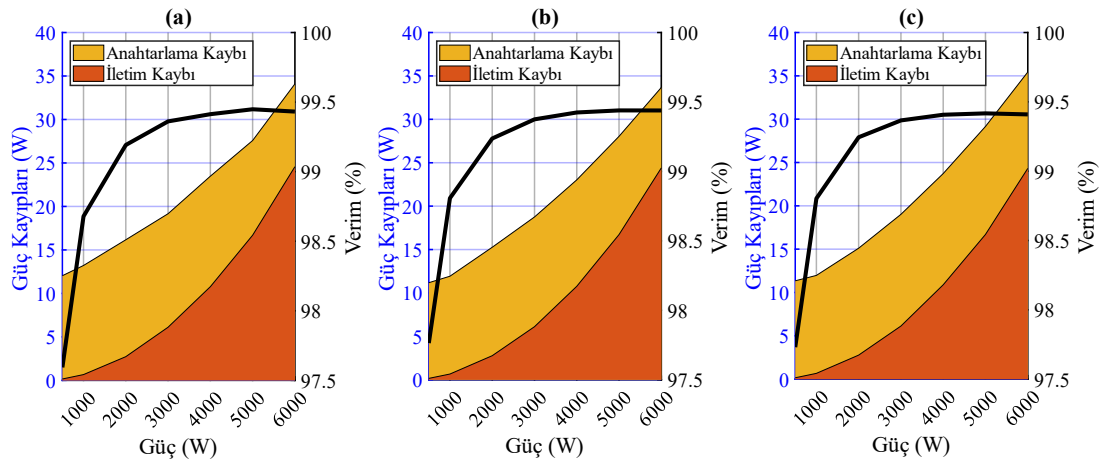
Son olarak MOSFET anahtarlama kayıpları, anahtarlama enerjileri ile ortalama anahtarlama frekanslarının (f_{sw}) arpımı sonucunda elde edilmektedir. Toplam anahtarlama kaybı ise iletme ve kesime geme durumlarında oluőan anahtarlama kayıplarının toplamıdır.

$$P_{sw} = P_{sw,on} + P_{sw,off} = (E_{sw,on} + E_{sw,off}) f_{sw} \quad (4.17)$$

Yukarıdaki denklemler dikkate alınarak benzetim yapıldıėında 6000 W referans g iin őekil 4.20'de yntemlere gre tek faz kolu iin oluőan kayıplar gsterilmektedir. Burada iletim kayıpları her  yntem iinde olduka yaknken, anahtarlama kayıpları ise ok az da olsa klasik MPC ynteminde daha fazladır. Benzer őekilde farklı gler iin yntemlerin verimi incelendiėinde yakn sonular ıkmaktadır. G kayıpları ve verimler őekil 4.21'de sunulmaktadır. En yksek verim 8V-MPC'de 5000 W referans gcnde %99,45 olarak hesaplanmıőtır. Her  yntem arasında g kayıpları aısından anlamlı bir fark bulunmamaktadır.



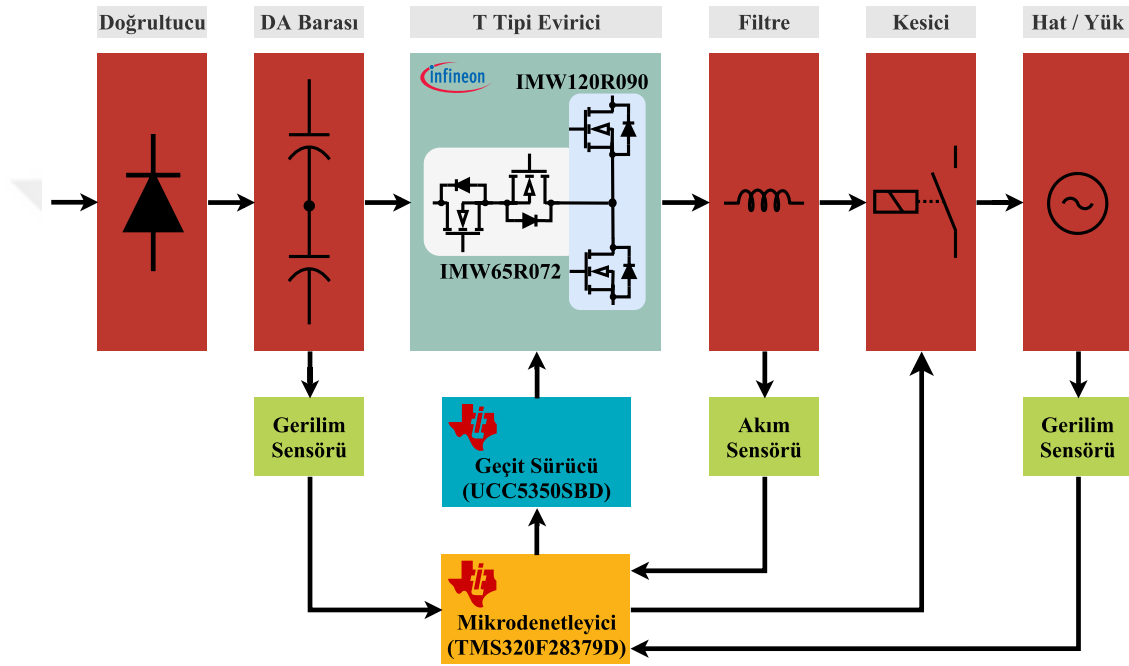
Şekil 4.20 : Tek faz kolu için 6000 W referans gücü için anahtarlara göre güç kayıplarının dağılımı (a) 7V-MPC (b) 8V-MPC (c) Klasik MPC.



Şekil 4.21 : Farklı güçlere göre güç kayıpları ve verim (a) 7V-MPC (b) 8V-MPC (c) Klasik MPC.

4.3 Prototip Model ve Deney Sonuçları

Önerilen model öngörülü kontrol yönteminin performansını deneysel olarak doğrulayabilmek için üç fazlı üç seviyeli T tipi evirici prototip modeli oluşturulmuştur. Bu bölümde T tipi eviricinin yapısı, geçit sürücü devre yapısı, ölçüm ve kontrol yapıları açıklanmaktadır. Şekil 4.22’de deneysel çalışma için test düzeneğinde kullanılan yapılar ve kontrol diyagramı gösterilmektedir. Son olarak, model öngörülü kontrol yöntemi altında çalışan T tipi eviriciye ait deneysel bulgular sunulmuştur.



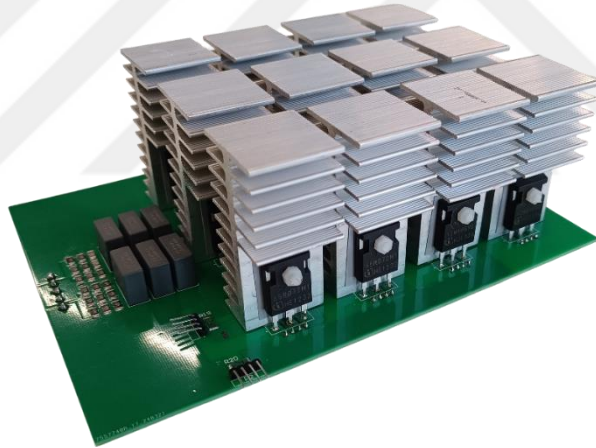
Şekil 4.22 : Model öngörülü kontrol yöntemi uygulanan T tipi evirici için test düzeneğinin şeması.

Deneysel çalışma için, benzetim testlerinde belirlenen güç değerlerine göre komponent seçimi yapılmıştır. Bununla beraber, benzetim çalışmasındaki gerilim baz değeri 1 pu olarak seçilirken deneysel testler ise 0,1 pu değerine göre yapılmıştır. Böylece DA bara gerilimi benzetim çalışmalarında 550 V iken, deneysel testler için 55 V olarak belirlenmiştir. Şebeke gerilimi, akımı ve güç ifadeleri de belirlenen oranda değişmektedir.

Bu çalışmada, eviricinin gerçek zamanlı denetimi için Texas Ins. tarafından üretilen TMS320F28379D çift çekirdekli mikrodnetleyicili geliştirme kiti kullanılmıştır. Matlab/Simulink içerisinde bulunan C2000™ mikrodnetleyici blok seti, denetleyici çevre birimlerini ve iletişim arayüzlerini yapılandırmak ve bunlara erişmek için Simulink blokları kütüphanesi içermektedir. Bu sayede mikrodnetleyicide bulunan

analog, kontrol, iletişim ve sistem çevre birimlerini kullanarak Matlab/Simulink üzerinden gerçek zamanlı çalıştırılabilir sistem tasarlanabilmektedir.

İlk olarak evirici yapısında; IGBT anahtarlara kıyasla daha düşük anahtarlama kaybına, ters toparlanma yüküne ve daha düşük iletim kaybına sahip olması nedeniyle SiC MOSFET anahtarlar tercih edilmiştir. Ayrıca SiC MOSFET'ler IGBT'ler ile benzer güç seviyelerinde çalışabilirken daha yüksek güç yoğunluğuna sahiptir. Üç seviyeli T tipi evirici mimarisi gereği yarım köprü anahtarları bara geriliminin tamamına maruz kalacağından yarım köprü anahtarları için Infineon firmasına ait IMW120R090M1H parça numaralı 1200 V, 26 A ve 90 m Ω özelliklerine sahip SiC MOSFET seçilmiştir. Nötr nokta kenetleme anahtarları ise yarım köprü anahtarlarının aksine bara geriliminin yarısına maruz kalmaktadır. Bu nedenle nötr nokta kenetleme anahtarları için Infineon firmasına ait IMW65R072M1H parça numaralı 650 V, 26 A ve 72 m Ω özelliklerine sahip SiC MOSFET tercih edilmiştir. T tipi evirici modülü Şekil 4.23'te gösterilmektedir.



Şekil 4.23 : T tipi evirici prototip modeli.

DA barası üst kondansatörü (C1) ve alt kondansatörü (C2) için 470 μ F kapasite değerinde kondansatörler seçilmiştir. Kendeil firmasına ait 400 V gerilim değerine sahip K054004710PM0E040 parça numaralı kondansatörler kullanılmıştır. Ayrıca, yüksek frekanslı parazitleri filtrelemek amacıyla bara kondansatörlerine paralel 100 nF kapasite ve 630 V gerilim değerlerine sahip film kondansatörler eklenmiştir. Aynı zamanda, sistem kapatıldıktan sonra bara kondansatörlerinin deşarj olduğundan emin olmak için DA barasına tahliye dirençleri bağlanmıştır.

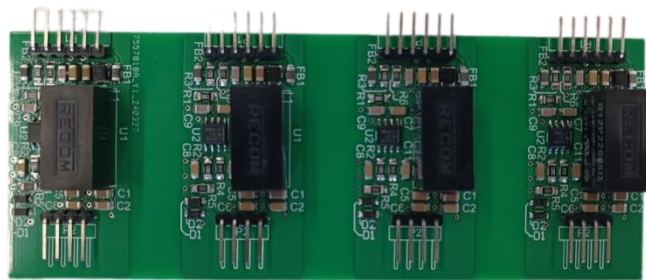
Geçit sürücüsü olarak Texas Instruments firması tarafından üretilen 5A batırma/kaynak (sink/source) akımına sahip UCC5350SBD tek kanallı izoleli geçit

sürme entegre devresi kullanılmıştır. Geçit sürücüsü, kontrol sinyalleri ile yüksek gerilimli SiC MOSFET bağlantılarını birbirinden ayıran kapasitif izolasyon bariyerine sahiptir. Kapasitif izolasyonu sayesinde yüksek güvenilirlik ve gürültülere karşı bağışıklık sağlamaktadır. Seçilen sürücü entegre devresi iletme ve kesime girme için yükselme ve düşme sürelerini ayrı ayrı kontrol eden bölünmüş çıkış özelliği bulunmaktadır. Bu sayede geçit sürücüsünde, iletme ve kesime geçme durumları için farklı değerlerde harici geçit direnci kullanılabilmektedir. Harici geçit dirençleri anahtarlama kayıplarını ve anahtarlama kaynağının gürültüyü sınırlamak için yarıiletken cihazların geçici geriliminin (dv/dt) ve geçici akımının (di/dt) hızını kontrol eder. Ayrıca, geçit sürücüsü düşük gerilim kilitleme ve düşük yayılma gecikmesi özelliklerine sahiptir.

Geçit sürücüsü veri sayfasından tepe kaynak akım sınırı dikkate alınarak harici iletim direnci $10\ \Omega$, tepe batırma akım sınırı dikkate alınarak harici kesim direnci ise $3,3\ \Omega$ olarak seçilmiştir. Harici kesim direncinin küçük olması geçit sürücüsünün Miller etkisi nedeniyle oluşabilecek parazitik iletme geçirme ihtimaline karşı bağışıklığını arttırmaktadır.

Bu çalışmada geçit sürücüsünün giriş gerilimi V_{CC1} 3,3 V olarak verilmiştir. Geçit sürücüsünün veri sayfasında; lojik 1 eşik seviyesi $0,55 \times V_{CC1}$ iken lojik 0 eşik seviyesi $0,45 \times V_{CC1}$ olarak verilmektedir. Böylece çıkış gerilimi 3,3 V olan mikrodeneleyici ile sürülmesi kolay hale gelmektedir.

SiC MOSFET'lerde parazitik açılma riskini azaltmak için negatif geçit sürme gerilimi uygulanır. Tasarlanan yapıda, bipolar çalışma için V_{CC2} ve V_{EE2} çıkış beslemelerinin tipik değerleri GND2'ye göre sırasıyla 20 V ve -5 V olarak verilmiştir. Bu işlem için ise RECOM firmasına ait 12 V giriş ve +20/-5 V çıkış gerilimi değerlerine sahip 2W gücündeki R12P22005D izoleli DA-DA dönüştürücüsü tercih edilmiştir.



Şekil 4.24 : Geçit sürücü devresi.

Son olarak Şekil 4.24'te gösterilen geçit sürücü devresine ait giriş ve çıkış tarafı besleme gerilimleri için gereken filtre devreleri, baypas (dekuplaj) kondansatörü gibi tasarımlar ve değerleri veri sayfasından faydalanarak oluşturulmuştur.



Şekil 4.25 : Akım ölçüm devresi.

Model öngörülü kontrol yönteminde geri besleme olarak kullanılan bilgilerden biri olan faz akımlarının değerlerinin ölçümü için, LEM firması tarafından üretilen LTS 25-NP galvanik izolasyonlu Hall etkili akım transdüseri kullanılmıştır. Akım ölçüm devresi Şekil 4.25'te gösterilmektedir.

Bu akım sensörü farklı bağlantı tiplerine göre primer nominal akım ölçüm aralığı değişmektedir. Bu çalışma için veri sayfasından faydalanarak primer nominal akım RMS değeri 12 A olarak belirlenmiştir. Ölçüm hassasiyeti 25mV/A olan akım sensörü çıkış sinyali olarak analog 2,5 V merkezli çıkış gerilimi üretirken, nominal primer değere göre (I_{pn}) ölçülen akım (I_p) için sekonder gerilimi ($\pm 0,600 I_p / I_{pn}$) aralığında değişmektedir. Böylece ADC (Analog-Dijital Dönüştürücü) ölçüm aralığı 0 ile 3,3 V arasında değişen mikrodenetleyici akım sensörü üzerinden sinyal gerilim bilgisi olarak doğrudan alabilmektedir.

Model öngörülü kontrol yönteminde geri besleme olarak kullanılan işaretlerden bir diğeri ise gerilim sinyalleridir. Yöntem kapsamında evirici gerilimleri, hat gerilimleri ve DA bara gerilimleri ölçümü yapılmaktadır. Bu amaçla; LEM firması tarafından üretilen 10 V ile 500 V arasında hem AA hem de DA ölçümü yapabilen LV 25-P galvanik izolasyonlu Hall etkili gerilim transdüseri kullanılmıştır. Gerilim transdüserinde ölçülecek nominal gerilim değerine göre primer akımı (I_p) 10 mA

olacak şekilde harici primer direncinin (R_1) boyutlandırılması gerekmektedir. Ayrıca, ± 15 V besleme gerilimi için ölçüm direnci (R_M) 100 Ω ile 350 Ω arasında seçilmelidir.



Şekil 4.26 : Gerilim ölçüm devresi.

Bu çalışma kapsamında tasarlanan Şekil 4.26’da tasarım modeli gösterilen gerilim ölçüm devresinde harici primer direnci; 20 k Ω , 30 k Ω veya 40 k Ω ölçeklerinden biri seçilerek farklı değerlerde ölçüm yapmaya imkân sağlamaktadır. 2500:1000 çevirme oranına sahip transdüserin nominal durumda primer akımı 10 mA iken sekonder akımı 25 mA olmaktadır. Sensörün çıkış gerilimini 0 V ile 3,3 V arasında sınırlamak için ölçüm direnci (R_M) 120 Ω olarak alınmıştır.

İlk olarak, 55V’luk DA bara geriliminde her bir kondansatör gerilimi 27,5 V olmaktadır. Ölçüm devresi üzerinden harici primer direnci 20 k Ω , ölçüm direnci ise 120 Ω olarak ayarlanmıştır. Böylece gerilim ölçüm devresi 0 ile 240 V arasında ölçüm için 0 ile 3,3 V arasında çıkış gerilimi üretmektedir. Benzer konfigürasyon kullanılarak AA faz gerilimleri de ölçülebilmektedir. Burada, ölçülen AA çıkış gerilimini mikrodenetleyicinin ADC ölçüm aralığına uygun hale getirmek için işlemsel kuvvetlendiricili bir devre tasarımı ile ölçeklendirilen çıkış geriliminin sıfır çizgisi 1,5 V’a kaydırılmaktadır.

Son olarak eviricinin şebeke veya yük ile bağlantısını sağlayan ya da acil durumlarda eviriciyi sistemden ayırmak için kullanılan röle sürme devresi Şekil 4.27’de gösterilmektedir.



Şekil 4.27 : Röle sürme devresi.

Şebekeye ya da herhangi bir yüke güç aktaran bir yapının harmonikler açısından belirli çıkış özelliklerini karşılaması beklenmektedir. Bu nedenle gerilim kaynaklı eviricilerin çıkışında filtre tasarımı gerekmektedir. Düşük güçlü uygulamalarda; eviriciler tarafından enjekte edilen harmonikler yüksek endüktanslı bir filtre eklenerek önlenabilir. Prototip modelde, kontrol yönteminin yapısını sadeleştirmek için endüktanslı bir filtre evirici çıkışına entegre edilmiştir. Sistem verileri kullanılarak filtrenin endüktans değeri hesaplanabilir:

$$L_f = \frac{V_{DA}}{8 \times f_{sw} \times \Delta I_{nom}} = \frac{550}{8 \times 1500 \times 3} = 15,2 \text{ mH} \quad (4.18)$$

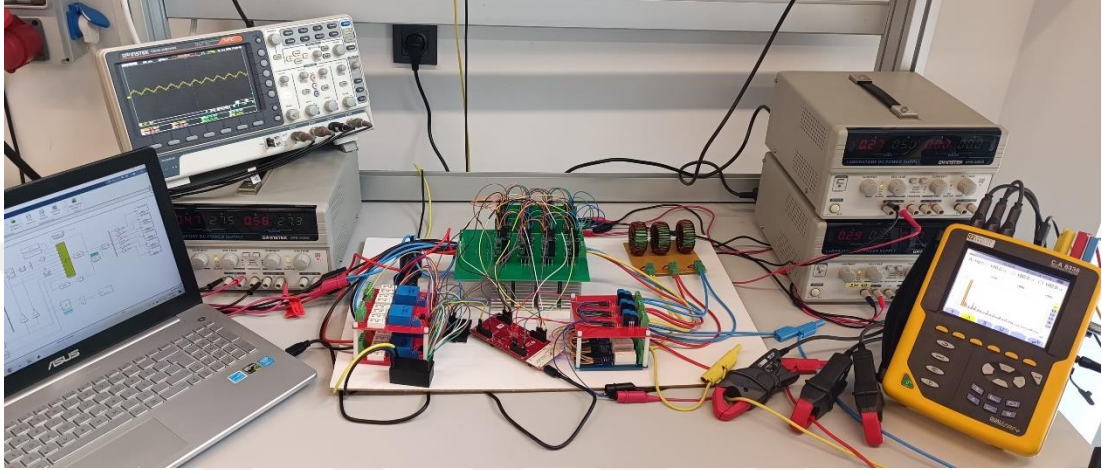
Benzetim çalışmaları dikkate alınarak maksimum akım değeri 10 A olarak alınmıştır. Kontrol yöntemi, yapısı gereği değişken anahtarlama frekansına sahip olup ortalama frekans 1500 Hz civarındadır. Nominal akımdaki dalgalanma ΔI_{nom} , %30 olarak seçilmiştir. Endüktans tasarım için seçilen ferrit toroidin endüktans faktörü A_L , 11500 nH/N² değerine sahiptir. Sarım sayısını belirlemek için endüktans faktörü kullanılmaktadır.

$$N = \sqrt{\frac{L_f}{A_L}} = \sqrt{\frac{15.2 \text{ mH}}{11500 \text{ nH/N}^2}} = 36,35 \approx 36 \quad (4.19)$$

Son olarak endüktans tasarımında sargı telinin boyutunun hesaplanması gerekmektedir. Bunun için, nominal akım %110 aşırı yük faktörü ile çarpılarak aşırı akım durumu hesaplanır. Bakır iletkenin yaklaşık olarak akım taşıma yoğunluğu 4 A/mm² olarak alındığında; endüktansın kesit değeri:

$$A_w = \frac{1,1 \times I_{nom}}{4} = \frac{11}{4} = 2,75 \text{ mm}^2 \quad (4.20)$$

Bu alanı karşılayabilmek için 1,9 mm çap değerine sahip bakır iletken kullanılmıştır. Seçilen iletkenin kesit alanı 2,835 mm² değerinde olup hesaplanan değeri karşılamaktadır. Son olarak, ölçümleri yapılan endüktansların iç direnci 0,2 Ω olarak, endüktans değeri ise 15,5 mH olarak tespit edilmiştir.

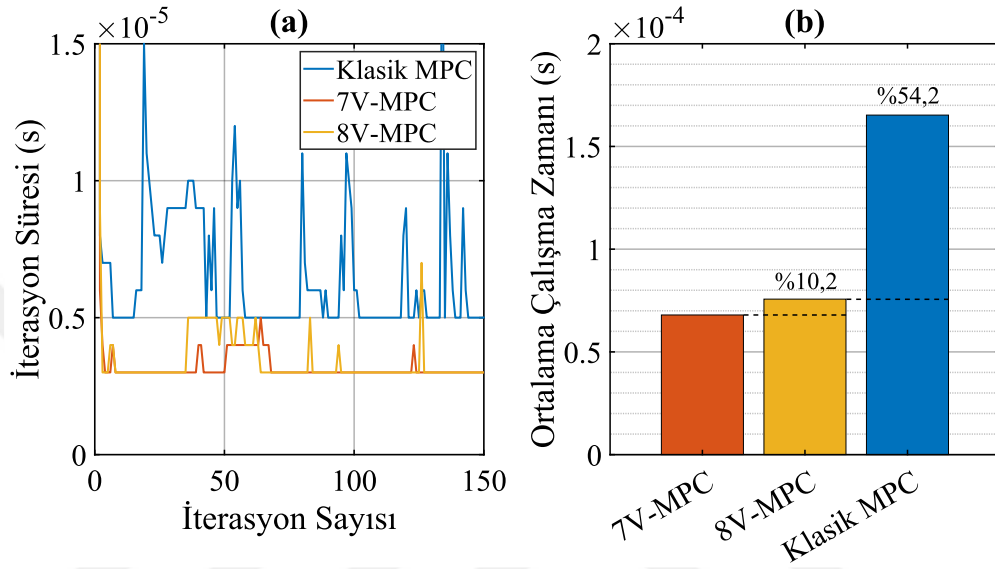


Şekil 4.28 : Deney test platformu.

Özetle; Şekil 4.28’de gösterilen deney test platformu içerisinde T tipi evirici yapısı ve sürücü devresi, akım ve gerilim sinyalleri için ölçüm devreleri ve bağlantı kontrolü için röle devresi yer almaktadır. Ayrıca, yük veya şebeke ile evirici arasında L filtre bulunmaktadır. Bununla beraber, ölçüm ve kontrol devrelerinin yukarıda değerleri verilen besleme gerilimleri DA güç kaynakları ile sağlanmaktadır. Son olarak, sinyalleri analiz etmek için GW Instek markasına ait 4 kanallı GDS-2204E osiloskop ile Chauvin Arnoux firmasına ait CA8336 güç analizörü kullanılmıştır.

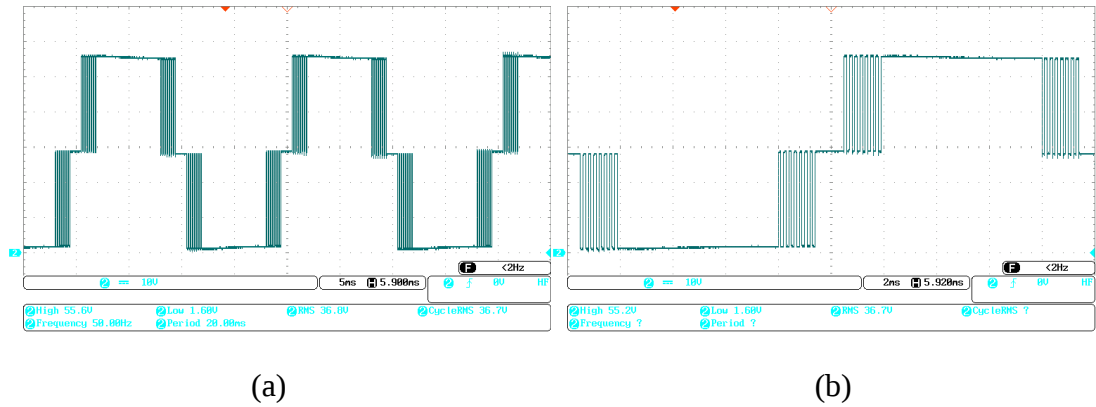
Öncelikle gerçek zamanlı çalışmalarda Klasik MPC ile önerilen stratejiler hesaplama yükü açısından iki farklı yaklaşım kullanılarak karşılaştırılmıştır. İlk olarak, önerilen algoritmaların verimliliğini doğrulamak için Matlab'daki tic-toc fonksiyonu yaklaşımı hesaplama süresini ölçmek için kullanılmıştır. Şekil 4.29(a)’da yöntemlerin iterasyon süreleri gösterilmektedir. Burada, klasik MPC yönteminde iterasyon süresi 5 µs ile 12 µs arasında değişmektedir. Önerilen stratejilerden 8V-MPC iterasyon süresi 3 µs ile 7 µs arasında değişirken, 7V-MPC stratejisinde ise iterasyon süresi 3 µs ile 5 µs arasındadır. Bir diğer yaklaşımda ise Simulink içerisindeki C2000™ mikrodenetleyici blok seti için üretilen kodun gerçek zamanlı yürütülmesinin profilinin oluşturulması

kullanılmıştır. Bu yaklaşımda ise Şekil 4.29(b)'de gösterildiği gibi klasik MPC yönteminin kullanıldığı simulink kodu ortalama çalışma süresi 165,2 μ s iken, 8V-MPC ve 7V-MPC yöntemlerinde bu süre sırasıyla 75,7 μ s ve 68 μ s'dir. Böylece 7V-MPC yönteminin kullanıldığı simulink kodunda hesaplama süresi klasik yöntemle göre %58,8 daha az iken, 8V-MPC yöntemine kıyasla hesaplama süresi %10,2 daha düşüktür.

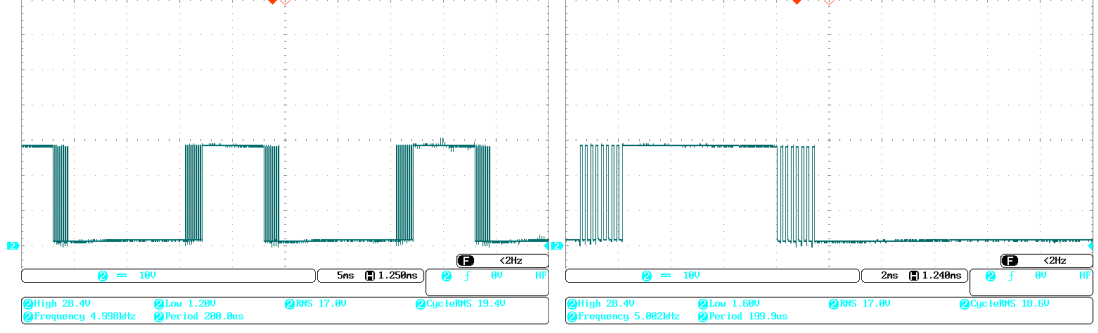


Şekil 4.29 : Çalışma zamanlarının karşılaştırılması.

Önerilen stratejilerden daha düşük hesaplama yüküne sahip olan 7V-MPC yönteminin performansını doğrulamak amacıyla aşağıdaki analizler yapılmıştır. İlk olarak evirici savak-kaynak gerilimleri ve fazlararası çıkış gerilimleri incelenmiştir. Bir sonraki adımda farklı akım değerleri için önerilen yöntemin performansı test edilmiştir. Son olarak, yöntemin ürettiği ortak mod geriliminin büyüklüğü gösterilmiştir.



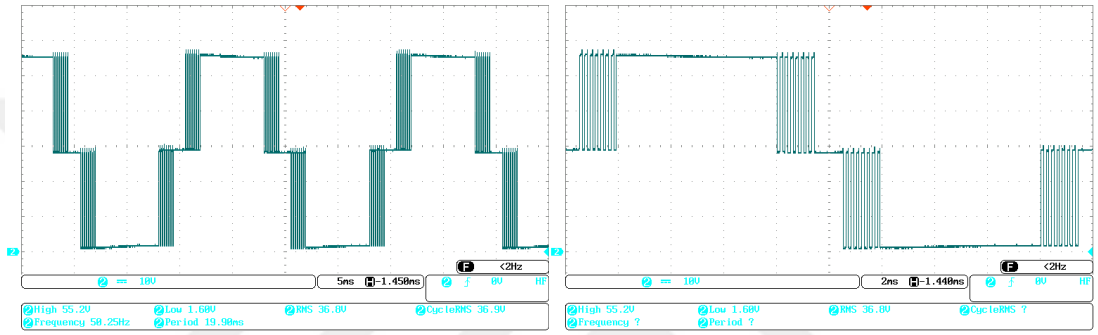
Şekil 4.30 : A fazı için S1 anahtarı savak-kaynak gerilimi (a) Genel grafik (b) Tek periyot grafiği.



(a)

(b)

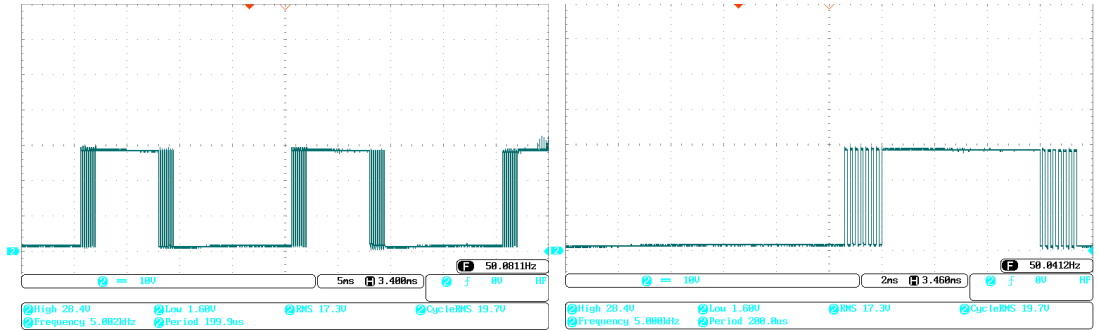
Şekil 4.31 : A fazı için S3 anahtarı savak-kaynak gerilimi (a) Genel grafik (b) Tek periyot grafiği.



(a)

(b)

Şekil 4.32 : A fazı için S4 anahtarı savak-kaynak gerilimi (a) Genel grafik (b) Tek periyot grafiği.



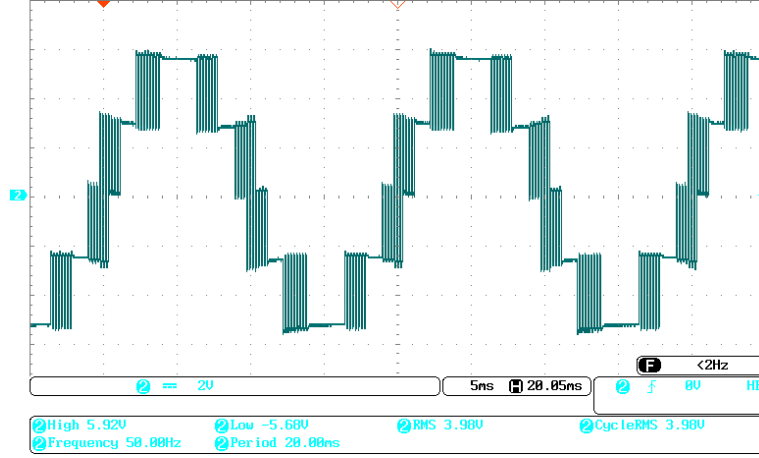
(a)

(b)

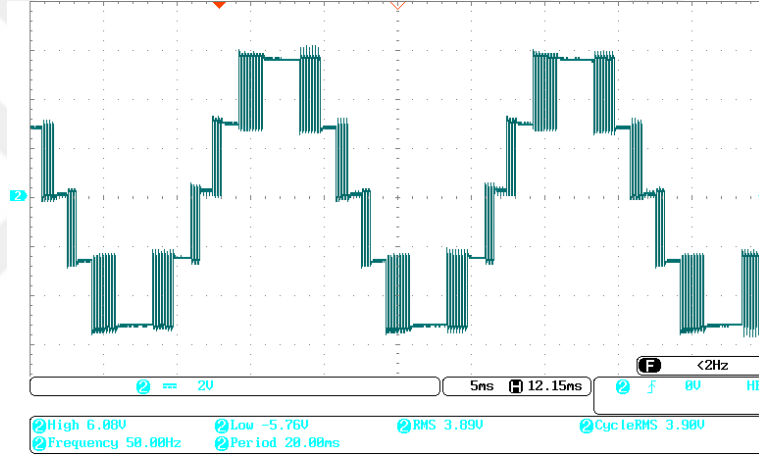
Şekil 4.33 : A fazı için S2 anahtarı savak-kaynak gerilimi (a) Genel grafik (b) Tek periyot grafiği.

İlk olarak, 7V-MPC yöntemi altında A fazı için her bir anahtarın savak-kaynak gerilimi (u_{DS}) analiz edilmiştir. Şekil 4.30 ve Şekil 4.32’de gösterilen yarım köprü anahtarları S1 ve S4 kesim durumunda 55 V olan DA geriliminin tamamını bloke etmektedir. Şekil 4.31 ve Şekil 4.33’te gösterilen nötr nokta kenetleme anahtarları S2 ve S3 ise kesim durumunda 27,5 V olan DA geriliminin yarısını bloke etmektedir.

Ayrıca, S3 anahtarı S1'in tümleyeni olarak çalışırken S2 anahtarının ise S4'ün tümleyeni olarak çalıştığı gözlemlenmektedir.



(a)

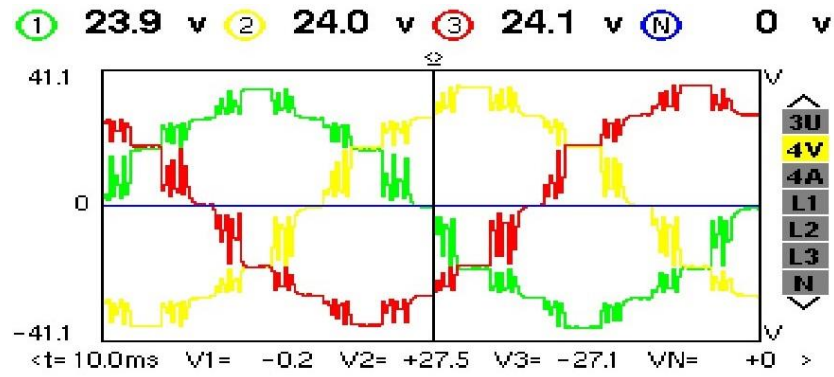


(b)

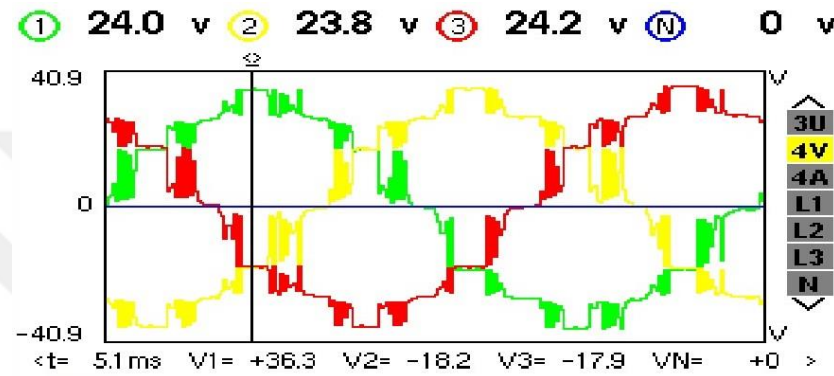
Şekil 4.34 : Evirici fazlararası çıkış gerilimi (a) v_{iab} (b) v_{ibc} .

Eviriciye ait filtrelenmemiş AB ve BC fazlararası çıkış gerilimleri Şekil 4.34'te gösterilmektedir. Burada herhangi iki faz arasındaki hat gerilimi filtrelenmeden önce beş seviyeli olarak görünmektedir. Evirici çıkış gerilimlerinin tepe noktaları yaklaşık olarak 55 V olan bara gerilimine eşittir. Gerilim sinyallerinin ölçümü 0,1 ölçek katsayısı ile çarpılarak yapılmıştır. Ayrıca fazlararası gerilimlerin RMS değeri yaklaşık 39 V olarak ölçülmüştür.

Bir sonraki adımda 7V-MPC yöntemi, 55 V DA bara gerilimi için 24 V faz gerilimleri altında 0,24 A ve 0,48 A referans faz akımları için test edilmiştir. 0,24 A değeri için bulunan değerler "Test 1" çalışması altında incelenirken, 0,48 A için elde edilen sonuçlar "Test 2" başlığı altında gösterilmektedir.



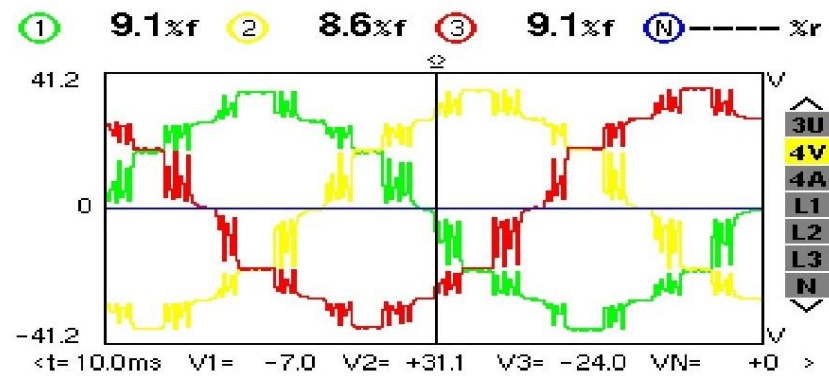
Şekil 4.35 : Test 1 için faz gerilimleri.



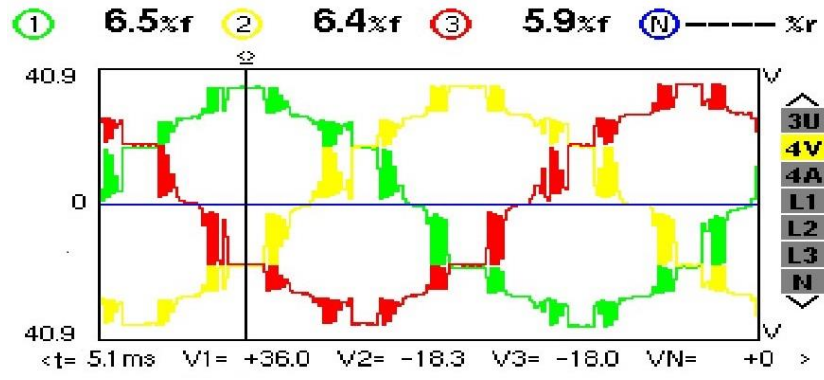
Şekil 4.36 : Test 2 için faz gerilimleri.

Şekil 4.35 ve Şekil 4.36’da kararlı durumda L filtre ile filtrelenmiş çıkış faz gerilimleri gösterilmektedir. Her iki testte de faz gerilimleri 24 V referans değerine yakındır.

Şekil 4.37’de gösterildiği gibi Test 1 için faz gerilimlerine ait THD’ler %8,6 ile %9,1 arasında değişmektedir. Test 2 için Şekil 4.38’de gösterilen faz gerilimlerine ait THD değerleri ise %5,9 ile %6,5 arasında değişiklik göstermektedir. Burada yük akımı arttıkça THD değeri de azalmaktadır.

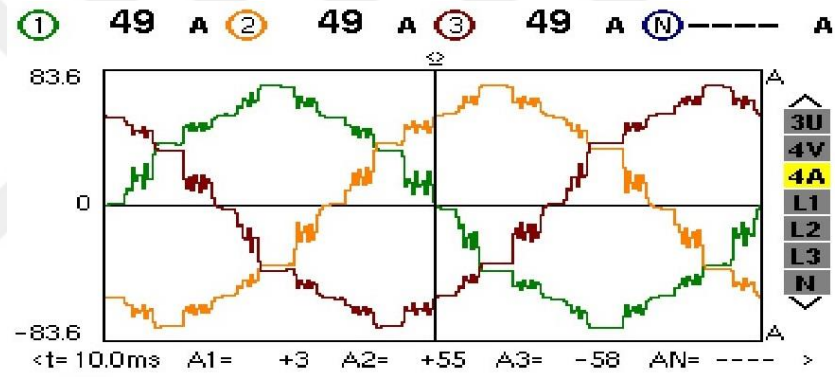


Şekil 4.37 : Test 1 için faz gerilimlerine ait THD.

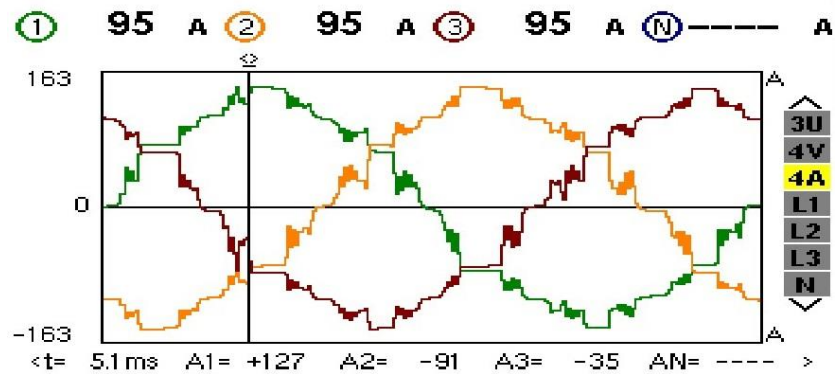


Şekil 4.38 : Test 2 için faz gerilimlerine ait THD.

Şekil 4.39 ve Şekil 4.40’da sırasıyla Test 1 ve Test 2 için ölçülen yük akımı değerleri gösterilmektedir. Burada ölçüm cihazına ait pens ampermetre, akım değerlerini 200 ölçek katsayısı ile çarparak göstermektedir. Her iki testte de ölçülen akım değerleri referans akım değerlerine yakın çıkmaktadır.



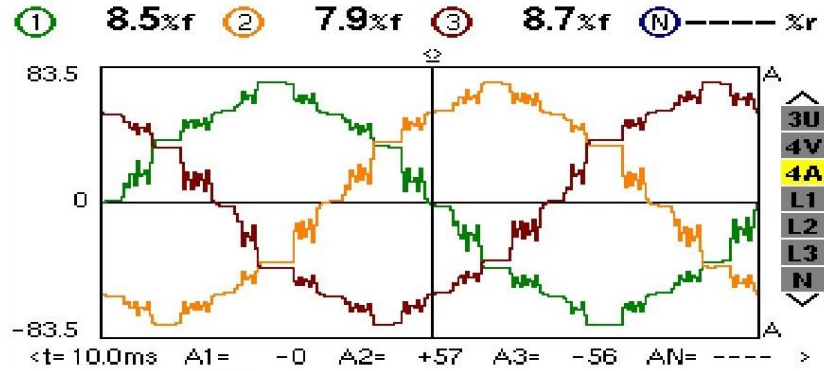
Şekil 4.39 : Test 1 için faz akımları.



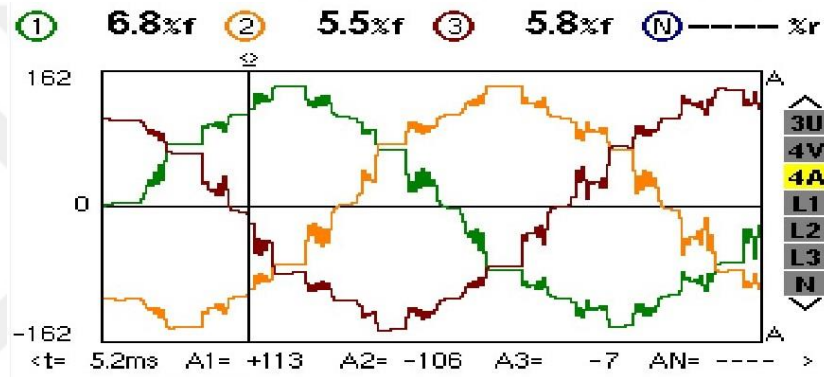
Şekil 4.40 : Test 2 için faz akımları.

Şekil 4.41 ve Şekil 4.42’de Test 1 ve Test 2 için faz akımlarına ait THD değerleri gösterilmektedir. Test 1’de akım THD değeri %7,9 ile %8,7 arasında farklılık gösterirken, bu değer Test 2’de %5,5 ile %6,8 aralığına düşmektedir. Burada artan yük

akımıyla beraber faz akımlarına ait THD değerlerinde azalma olduğu gözlemlenmektedir.



Şekil 4.41 : Test 1 için faz akımlarına ait THD.

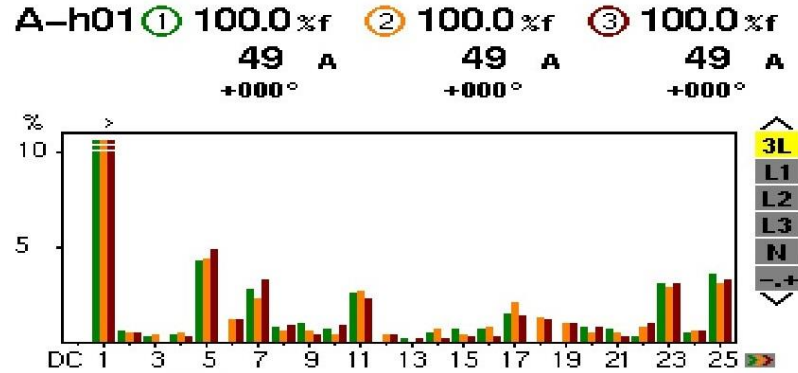


Şekil 4.42 : Test 2 için faz akımlarına ait THD.

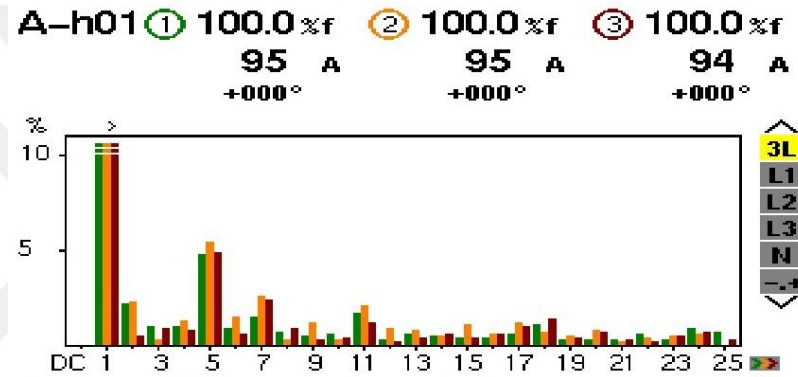
Şekil 4.43'te Test 1 için akım harmonik spektrumu gösterilmektedir. Burada; 5, 11,17, 23 ve 25. harmoniklerin IEEE 519-2022 standardında belirtilen harmonik sınırların üzerinde olduğu görülmektedir. İlk olarak, %4 olan 5. harmonik sınırı Test 1'de en yüksek durumda %4,9'dur. Limit değeri %2 olan 11. harmonikte en yüksek durumda %2,4'tür. Limit değeri %1,5 olan 17. harmonikte ise en yüksek durumda %2,1 olduğu tespit edilmiştir. Son olarak en yüksek durumda %3 olan 23. harmonik ile %3,5 olan 25. harmonik değerleri standartta verilen %0,6 limitinin üstündedir. Burada, yüksek harmonik sıralarında oluşan spektral çizgilerin yaklaşık olarak anahtarlama frekansı aralığına daha fazla yayıldığı söylenebilir.

Test 2 için akım harmonik spektrumu Şekil 4.44'te verilmektedir. Burada 2. harmonik değeri %2 olan sınır değerinde iken 5. harmonik değeri ise %5,3 ile sınır değerinin üzerindedir. Önerilen yöntemde artan akım değeri ile standartta verilen sınırları ihlal eden harmonik içerik sayısı azalmaktadır. Ancak 5. harmoniğin yaklaşık olarak her iki

durumda da benzer olduğu görülmektedir. Bununla beraber, her iki testte de diğer tüm harmonik içerikler standartta belirtilen limit değerlerin altında kalmaktadır.

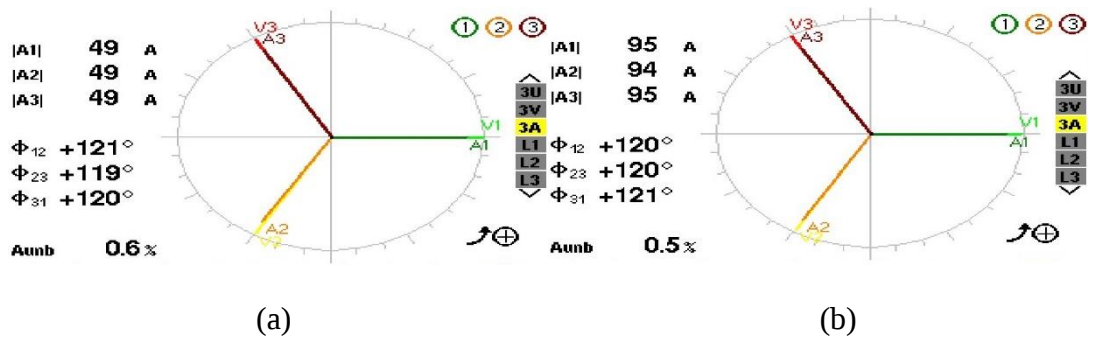


Şekil 4.43 : Test 1 için akım harmonik spektrumu.



Şekil 4.44 : Test 2 için akım harmonik spektrumu.

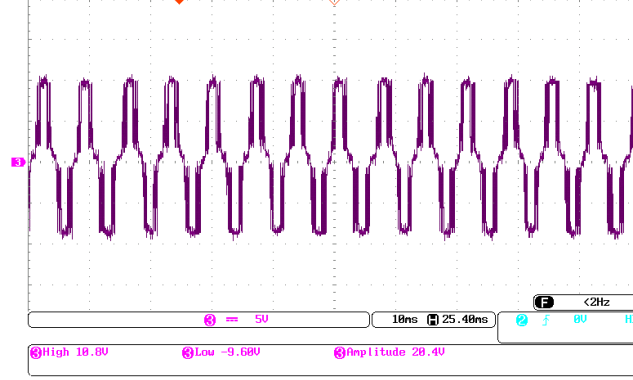
Akım ve gerilim vektörlerinin fazör diyagramı Şekil 4.45(a)'da Test 1 için, Şekil 4.45(b)'de ise Test 2 için gösterilmektedir. Her iki test için akım ve gerilim fazörleri arasındaki açının dengeli olduğu görülmektedir.



Şekil 4.45 : Akım ve gerilim vektörlerine ait fazör diyagram (a) Test 1 (b) Test 2.

7V-MPC stratejisinde üretilen ortak mod geriliminin deneysel çalışmada yaklaşık olarak 10,8 V ile -9,6 V tepe değerleri arasında salındığı Şekil 4.46'te gösterilmektedir.

Ölçülen değerlerin, teoride ve benzetim çalışmalarında tespit edilen ($\pm V_{DA}/6$) olan 9,17 V değerine yakın ve sınırlı olduğu gözlemlenmektedir.



Şekil 4.46 : 7V-MPC için ortak mod geriliminin dalga biçimi.

5. SONUÇ VE ÖNERİLER

Bu tez çalışmasında alçak gerilim uygulamaları için üç fazlı üç seviyeli T tipi evirici yapısının model öngörülü kontrol yöntemi ile denetimi üzerine hesaplama yükü azaltılmış iki yeni kontrol yaklaşımının getirilmesi amaçlanmıştır.

Model öngörülü kontrol yöntemi, klasik yöntemlere kıyasla farklı kontrol hedeflerini ve evirici yapısına göre sistem kısıtlarını denetleyebilen çoklu kontrol yapısına sahiptir. Bu çalışmanın odak noktalarından biri; farklı senaryolar için harmonik, güç hataları, nötr nokta gerilimi, ortak mod gerilimi ve hesaplama yükü gibi kriterler dikkate alınarak kontrol algoritmalarının geliştirilmesidir. Bu amaçla, her kontrol döngüsünde, T tipi eviricideki belirli aday gerilim vektörlerini denetleyen ve geleneksel model öngörülü kontrol yönteminin temel avantajlarını korumaya devam eden iki adet algoritma önerilmiştir. Geliştirilen her iki yöntem; akım harmonikleri ve güç hataları açısından yakın performanslar sergilemektedir. Bununla beraber, nötr nokta gerilim dengesizliğinin giderilmesinde 8V-MPC yöntemi öne çıkarken, ortak mod geriliminin azaltılması ve sınırlandırılması ise 7V-MPC yöntemi ile sağlanabilmektedir. Ayrıca, 8V-MPC yöntemi hesaplama yükünü klasik yönteme kıyasla %54,2 azaltırken, 7V-MPC yöntemi ise 8V-MPC yöntemine göre %10,2 düşürmektedir. Hesaplama yükünün azaltılması ile yukarıdaki kriterlerden önem arz edene göre; önerilen yöntemlerden biri seçilerek daha düşük örneklem süresi ile yüksek anahtarlama frekansı ve daha düşük harmonik içerik elde edilebilir. Ek olarak, önerilen yöntemlere klasik yöntemle göre daha fazla kontrol hedefi veya kısıt eklenmesi mümkün hale gelmektedir.

Geliştirilen algoritmaların gerçek zamanlı uygulaması için T tipi evirici yapısı, sürme devresi ve filtre tasarlanırken, geri besleme ve koruma için gerekli olan ölçüm ve kontrol devrelerinin tasarımı da yapılmıştır. Ayrıca, eviricinin yapısal olarak verimini arttırmak için SiC MOSFET tipi yarıiletken anahtarlar kullanılmıştır.

Gelecekte yapılacak çalışmalarda, sistem modeline göre değişen model öngörülü kontrol yöntemi için farklı kaynak ve yük tiplerine göre kontrol sağlamlığını arttıran

farklı algoritmaların üretilmesine yoğunlaşılabilir. Bu çalışmanın, alanında literatüre orjinal katkı sağlaması beklenmektedir.



KAYNAKLAR

- [1] **Schweizer, M., Friedli, T., & Kolar, J. W.** (2012). Comparative evaluation of advanced three-phase three-level inverter/converter topologies against two-level systems, *IEEE Transactions on industrial electronics*, 60 (12), 5515-5527.
- [2] **Schweizer, M. & Kolar, J. W.** (2013). Design and implementation of a highly efficient three-level T-type converter for low-voltage applications, *IEEE Trans Power Electronics*, 28 (2), 899–907.
- [3] **Schweizer, M., Lizama, I., Friedli, T., & Kolar, J. W.** (2010). Comparison of the chip area usage of 2-level and 3-level voltage source converter topologies, *IECON 2010-36th Annual Conference on IEEE Industrial Electronics Society*, (pp. 391-396). Glendale, AZ, USA : November 07-10.
- [4] **Schweizer, M., & Kolar, J. W.** (2011). High efficiency drive system with 3-level T-type inverter, *Proceedings of the 2011 14th European conference on power electronics and applications*, (pp. 1-10). UK : Birmingham, August 30 - September 01.
- [5] **Komurcugil, H., Bayhan, S., & Abu-Rub, H.** (2017). Variable-and fixed-switching-frequency-based HCC methods for grid-connected VSI with active damping and zero steady-state error, *IEEE Transactions on Industrial Electronics*, 64 (9), 7009-7018.
- [6] **Alonso-Martí, J., & Arnaltes, S.** (2010). Direct power control of grid connected PV systems with three level NPC inverter, *Solar Energy*, 84 (7), 1175-1186.
- [7] **Blaabjerg, F., Teodorescu, R., Liserre, M., & Timbus, A. V.** (2006). Overview of control and grid synchronization for distributed power generation systems, *IEEE Transactions on industrial electronics*, 53 (5), 1398-1409.
- [8] **Karamanakos, P., Liegmann, E., Geyer, T., & Kennel, R.** (2020). Model predictive control of power electronic systems: Methods, results, and challenges, *IEEE Open Journal of Industry Applications*, 1, 95-114.
- [9] **Wang, X., Zou, J., Ma, L., Zhao, J., Xie, C., Li, K., Meng, L. & Guerrero, J. M.** (2018). Model predictive control methods of leakage current elimination for a three-level T-type transformerless PV inverter, *IET Power Electronics*, 11 (8), 1492-1498.
- [10] **Ngo, V. Q. B., Nguyen, M. K., Tran, T. T., Choi, J. H., & Lim, Y. C.** (2019). A modified model predictive power control for grid-connected T-type inverter with reduced computational complexity. *Electronics*, 8 (2), 217.

- [11] **Xia, C., Liu, T., Shi, T., & Song, Z.** (2013). A simplified finite-control-set model-predictive control for power converters, *IEEE Transactions on Industrial Informatics*, 10 (2), 991-1002.
- [12] **Hu, B., Kang, L., Cheng, J., Zhang, Z., Zhang, J., & Luo, X.** (2019). Double-step model predictive direct power control with delay compensation for three-level converter, *IET Power Electronics*, 12 (4), 899-906.
- [13] **Yang, G., Hao, S., Fu, C., & Chen, Z.** (2018). Model predictive direct power control based on improved T-type grid-connected inverter, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 7 (1), 252-260.
- [14] **Liu, T., Chen, A., Qin, C., Chen, J., & Li, X.** (2020). Double vector model predictive control to reduce common-mode voltage without weighting factors for three-level inverters, *IEEE Transactions on Industrial Electronics*, 67 (10), 8980-8990.
- [15] **Wang, X., Zou, J., Dong, Z., Xie, C., Li, K., & Guerrero, J. M.** (2018). Novel model predictive control method to eliminate common-mode voltage for three-level t-type inverters considering dead-time effects, *Journal of Power Electronics*, 18 (5), 1458-1469.
- [16] **Doan, N. X., & Nguyen, N. V.** (2021). Improved Model Predictive Control for Asymmetric T-Type NPC 3-Level Inverter, *Electronics*, 10 (18), 1-19.
- [17] **Kabalcı, E.** (2021). *Multilevel Inverters: Introduction and Emergent Topologies*. United Kingdom, CA.: Elsevier.
- [18] **Rashid, M.H.** (2017). *Power Electronics Handbook*. United Kingdom, CA.: Elsevier.
- [19] **Çolak, I., Kabalcı, E. & Bayındır, R.** (2011). Review of multilevel voltage source inverter topologies and control Comparative evaluation of advanced schemes, *Energy Convers Management*, 52 (2), 1114–1128.
- [20] **Anthon, A., Zhang, Z., Andersen, M. A. E., Holmes, D. G., McGrath, B. & Teixeira, C. A.** (2017) The benefits of SiC mosfets in a T-type inverter for grid-tie applications, *IEEE Trans Power Electronics*, 32, 2808–2821.
- [21] **Shin, S. M., Ahn, J. H. & Lee, B. K.** (2015). Maximum efficiency operation of three-level T-type inverter for low-voltage and low-power home appliances, *Journal of Electrical Engineering and Technology*, 10, 586–594.
- [22] **Baker, R. H. & Bannister, L. H.,**(1974). Electric power converter. *U.S. Patent No. 3,867,643*. Washington, DC: U.S. Patent and Trademark Office.
- [23] **Bughneda, A., Salem, M. Richelli, A., Ishak, D. & Alatai, S.** (2021). Review of multilevel inverters for PV energy system applications, *Energies (Basel)*, 14 (6), 1-23.
- [24] **Nabae, A., Takahashi, I. & Akagi, H.** (1981). A new neutral-point-clamped PWM inverter, *IEEE Transactions on industry applications*, 5, 518-523.

- [25] **Rodríguez, J., Lai, J. S. & Peng, F. Z.** (2002). Multilevel inverters: A survey of topologies, controls, and applications, *IEEE Transactions on Industrial Electronics*, 49 (4), 724–738.
- [26] **Rodríguez, J., Bernet, S., Wu, B., Pontt, J. O. & Kouro, S.** (2007). Multilevel voltage-source-converter topologies for industrial medium-voltage drives, *IEEE Transactions on industrial electronics*, 54 (6), 2930-2945.
- [27] **Pou, J., Boroyevich, D. & Pindado, R.** (2002). New feedforward space-vector PWM method to obtain balanced AC output voltages in a three-level neutral-point-clamped converter, *IEEE Transactions on Industrial Electronics*, 49 (5), 1026–1034.
- [28] **Meynard, T. A., & Foch, H.** (1992). Multi-level choppers for high voltage applications, *EPE journal*, 2 (1), 45-50.
- [29] **Antoniewicz, K., Jasinski, M., & Stynski, S.** (2012). Flying Capacitor Converter as a wind turbine interface-modulation and MPPT issues, *IEEE International Symposium on Industrial Electronics*, (pp. 1985-1990). Hangzhou, China, May 28-31.
- [30] **Bruckner, T., & Bemet, S.** (2001). Loss Balancing in Three-Level Voltage Source Inverters applying Active NPC Switches, *IEEE 32nd Annual Power Electronics Specialists Conference* (pp. 1135–1140). Vancouver, BC, Canada : June 17-21.
- [31] **Schweizer, M., Friedli, T., & Kolar, J. W.** (2010). Comparison and implementation of a 3-level NPC voltage link back-to-back converter with SiC and Si diodes, *Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, (pp. 1527–1533). Palm Springs, CA, USA : February 21-25.
- [32] **Li, J., Huang, A. Q., Bhattacharya, S., & Tan, G.** (2009). Three-Level Active Neutral-Point-Clamped (ANPC) Converter with Fault Tolerant Ability, *Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, (pp. 840–845). Washington, DC, USA : February 15-19
- [33] **Feng, Z., Zhang, X., Wang, J., & Yu, S.** (2020). A high-efficiency three-level ANPC inverter based on hybrid SiC and Si devices. *Energies*, 13 (5), 1-14.
- [34] **Guan, Q. X., Li, C., Zhang, Y., Wang, S., Xu, D. D., Li, W., & Ma, H.** (2017). An extremely high efficient three-level active neutral-point-clamped converter comprising SiC and Si hybrid power stages, *IEEE Transactions on Power Electronics*, 33 (10), 8341-8352.
- [35] **Floricaud, D., Floricaud, E., & Gateau, G.** (2008). Three-level active NPC converter: PWM strategies and loss distribution, *34th Annual Conference of IEEE Industrial Electronics*, (pp. 3333-3338). Orlando, FL, USA : November 10-13.
- [36] **Knaup, P.** (2007). International patent application, No. WO,2007,
- [37] **Ma, L., Kerekes, T., Teodorescu, R., Jin, X., Floricaud, D., & Liserre, M.** (2009). The high efficiency transformer-less PV inverter topologies derived from NPC topology, *13th European Conference on Power*

Electronics and Applications, (pp. 1-10). Spain : Barcelona, September 08-10.

- [38] **Kouro, S., Malinowski, M., Gopakumar, K., Pou, J., Franquelo, L. G., Wu, B., Rodriguez, J., Perez, M. A. & Leon, J. I.** (2010). Recent advances and industrial applications of multilevel converters, *IEEE Transactions on industrial electronics*, 57 (8), 2553-2580.
- [39] **Peron-Guennegues, V., Conilh, C., & Leclerc, L.** (2011). A converter topology for high current density drive applications, *Proceedings of the 2011 14th European Conference on Power Electronics and Applications*, (pp. 1-8). UK : Birmingham, August 30 - September 01.
- [40] **Chuc, N. Q., Tounsi, P., Fradin, J. P., & Reynes, J. M.** (2019). Investigation of SiC MOSFET channel reverse conduction, *2019 IEEE 13th International Conference on Power Electronics and Drive Systems (PEDS)*, (pp. 1-4). France : Toulouse, July 09-12.
- [41] **Salvado, O. A., Morel, H., Buttay, C., Labrousse, D., & Lefebvre, S.** (2018). Threshold voltage instability in SiC MOSFETs as a consequence of current conduction in their body diode, *Microelectronics Reliability*, 88, 636-640.
- [42] **Rabkowski, J., & Platek, T.** (2015). Comparison of the power losses in 1700V Si IGBT and SiC MOSFET modules including reverse conduction, *2015 17th European Conference on Power Electronics and Applications (EPE'15 ECCE-Europe)*, (pp. 1-10). Switzerland : Geneva, September 08-10.
- [43] **Wang, Z., Wu, Y., Mahmud, M. H., Zhao, Z., Zhao, Y., & Mantooth, H. A.** (2019). Design and validation of a 250-kW all-silicon carbide high-density three-level T-type inverter, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 8 (1), 578-588.
- [44] **Alhosaini, W., Diao, F., Mahmud, M. H., Wu, Y., & Zhao, Y.** (2020). A virtual space vector-based model predictive control for inherent DC-link voltage balancing of three-level T-type converters, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 9 (2), 1751-1764.
- [45] **Yin, H., & Dieckerhoff, S.** (2015). Experimental comparison of DPC and VOC control of a three-level NPC grid connected converter, *2015 IEEE 6th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, (pp. 1-7). Germany : Aachen, June 22-25.
- [46] **Lak, M., Tsai, Y. T., Chuang, B. R., Lee, T. L., & Moradi, M. H.** (2021). A hybrid method to eliminate leakage current and balance neutral point voltage for photovoltaic three-level T-type inverter, *IEEE Transactions on Power Electronics*, 36 (10), 12070-12089.
- [47] **Weidong, J., Wang, L., Wang, J., Zhang, X., & Wang, P.** (2018). A carrier-based virtual space vector modulation with active neutral-point voltage control for a neutral-point-clamped three-level inverter, *IEEE Transactions on Industrial Electronics*, 65 (11), 8687-8696.

- [48] **Choi, U. M., Blaabjerg, F., & Lee, K. B.** (2014). Reliability improvement of a T-type three-level inverter with fault-tolerant control strategy, *IEEE Transactions on Power Electronics*, 30 (5), 2660-2673.
- [49] **Aly, M., & Shoyama, M.** (2014). An efficient neutral point voltage control algorithm with reduced switching losses for three level inverters, *2014 IEEE International Conference on Power and Energy (PECon)*, (pp. 330-335). Malaysia : Kuching, December 01-03.
- [50] **Durán, M. J., Riveros, J. A., Barrero, F., Guzmán, H., & Prieto, J.** (2012). Reduction of common-mode voltage in five-phase induction motor drives using predictive control techniques, *IEEE transactions on industry applications*, 48 (6), 2059-2067.
- [51] **Ogasawara, S., & Akagi, H.** (1996). Modeling and damping of high-frequency leakage currents in PWM inverter-fed AC motor drive systems, *IEEE Transactions on Industry Applications*, 32 (5), 1105-1114.
- [52] **Cacciato, M., Consoli, A., Scarcella, G., & Testa, A.** (1999). Reduction of common-mode currents in PWM inverter motor drives, *IEEE transactions on industry applications*, 35 (2), 469-476.
- [53] **Sujod, M. Z., & Erlich, I.** (2013). Harmonics and common mode voltage in a DFIG with two-level and three-level NPC converter using standard PWM techniques, *IECON 2013-39th Annual Conference of the IEEE Industrial Electronics Society*, (pp. 1650-1655). Austria : Vienna, November 10-13.
- [54] **Ramasamy, P., & Krishnasamy, V.** (2020). Minimization of common-mode voltage for five-phase three-level NPC inverter using SVPWM strategy, *Iranian Journal of Science and Technology, Transactions of Electrical Engineering*, 44, 1221-1232.
- [55] **Cavalcanti, M. C., Farias, A. M., Oliveira, K. C., Neves, F. A., & Afonso, J. L.** (2011). Eliminating leakage currents in neutral point clamped inverters for photovoltaic systems, *IEEE Transactions on Industrial Electronics*, 59 (1), 435-443.
- [56] **Zhang, X., Wu, X., Geng, C., Ping, X., Chen, S., & Zhang, H.** (2020). An improved simplified PWM for three-level neutral point clamped inverter based on two-level common-mode voltage reduction PWM, *IEEE Transactions on Power Electronics*, 35 (10), 11143-11154.
- [57] **Kimball, J. W., & Zawodniok, M.** (2010). Reducing common-mode voltage in three-phase sine-triangle PWM with interleaved carriers, *IEEE Transactions on Power Electronics*, 26 (8), 2229-2236.
- [58] **Wang, X., Zou, J., Dong, Z., Xie, C., Li, K., & Guerrero, J. M.** (2018). Novel model predictive control method to eliminate common-mode voltage for three-level t-type inverters considering dead-time effects, *Journal of Power Electronics*, 18 (5), 1458-1469.
- [59] **Brod, D. M., & Novotny, D. W.** (1985). Current control of VSI-PWM inverters, *IEEE Transactions on Industry Applications*, (3), 562-570

- [60] **Rodriguez, J., Pontt, J., Silva, C. A., Correa, P., Lezana, P., Cortés, P., & Ammann, U.** (2007). Predictive current control of a voltage source inverter, *IEEE transactions on industrial electronics*, 54 (1), 495-503.
- [61] **Bıçak, A., & Gelen, A.** (2021). Sensorless direct torque control based on seven-level torque hysteresis controller for five-phase IPMSM using a sliding-mode observer, *Engineering Science and Technology, an International Journal*, 24 (5), 1134-1143.
- [62] **Alonso-Martinez, J., Eloy-Garcia, J., Santos-Martin, D., & Arnaltes, S.** (2011). A new variable-frequency optimal direct power control algorithm, *IEEE Transactions on Industrial Electronics*, 60 (4), 1442-1451.
- [63] **Sebaaly, F., Vahedi, H., Kanaan, H. Y., Moubayed, N., & Al-Haddad, K.** (2016). Design and implementation of space vector modulation-based sliding mode control for grid-connected 3L-NPC inverter, *IEEE Transactions on Industrial Electronics*, 63 (12), 7854-7863.
- [64] **Ozdemir, S., Altin, N., Sefa, I., Zhang, Z., & Komurcugil, H.** (2022). Super twisting sliding mode control of three-phase grid-tied neutral point clamped inverters, *ISA Transactions*, 125, 547-559.
- [65] **Komurcugil, H., Biricik, S., Bayhan, S., & Zhang, Z.** (2020). Sliding mode control: Overview of its applications in power converters, *IEEE Industrial Electronics Magazine*, 15 (1), 40-49.
- [66] **Bayhan, S., & Komurcugil, H.** (2020). Sliding-mode control strategy for three-phase three-level T-type rectifiers with DC capacitor voltage balancing, *IEEE Access*, 8, 64555-64564.
- [67] **Hannan, M. A., Ghani, Z. A., Hoque, M. M., Ker, P. J., Hussain, A., & Mohamed, A.** (2019). Fuzzy logic inverter controller in photovoltaic applications: Issues and recommendations, *IEEE Access*, 7, 24934-24955.
- [68] **Harbi, I., Rodriguez, J., Liegmann, E., Makhamreh, H., Heldwein, M. L., Novak, M., Rossi, M., Abdelrahem, M., Trabelsi, M., Ahmed, M., Karamanakos, P., Xu, S., Dragicevic, R. & Kennel, R.** (2023). Model-predictive control of multilevel inverters: challenges, recent advances, and trends, *IEEE Transactions on Power Electronics*, 38 (9), 10845-10868.
- [69] **Kukrer, O.** (1996). Deadbeat control of a three-phase inverter with an output LC filter, *IEEE Transactions on power electronics*, 11 (1), 16-23.
- [70] **Cortés, P., Kazmierkowski, M. P., Kennel, R. M., Quevedo, D. E., & Rodríguez, J.** (2008). Predictive control in power electronics and drives, *IEEE Transactions on industrial electronics*, 55 (12), 4312-4324.
- [71] **Yang, Y., Xiao, Y., Fan, M., Wang, K., Zhang, X., Hu, J., Fang, G., Zeng, W., Vazquez, S. & Rodriguez, J.** (2023). A novel continuous control set model predictive control for LC-filtered three-phase four-wire three-level voltage-source inverter, *IEEE Transactions on Power Electronics*, 38 (4), 4572-4584.

- [72] **Pulikanti, S. R., Dahidah, M. S., & Agelidis, V. G.** (2010). Voltage balancing control of three-level active NPC converter using SHE-PWM, *IEEE Transactions on Power Delivery*, 26 (1), 258-267.
- [73] **Dahidah, M. S., Konstantinou, G., & Agelidis, V. G.** (2014). A review of multilevel selective harmonic elimination PWM: formulations, solving algorithms, implementation and applications, *IEEE Transactions on Power Electronics*, 30 (8), 4091-4106.
- [74] **Dahidah, M. S., & Agelidis, V. G.** (2008). Selective harmonic elimination PWM control for cascaded multilevel voltage source converters: A generalized formula, *IEEE Transactions on power electronics*, 23 (4), 1620-1630.
- [75] **Athari, H., Niroomand, M., & Ataei, M.** (2017). Review and classification of control systems in grid-tied inverters, *Renewable and Sustainable Energy Reviews*, 72, 1167-1176.
- [76] **McGrath, B. P., & Holmes, D. G.** (2002). Multicarrier PWM strategies for multilevel inverters, *IEEE Transactions on Industrial Electronics*, 49 (4), 858-867.
- [77] **Jayakumar, V., Chokkalingam, B., & Munda, J. L.** (2021). A comprehensive review on space vector modulation techniques for neutral point clamped multi-level inverters, *IEEE Access*, 9, 112104-112144.
- [78] **Bıçak, A., & Gelen, A.** (2020). Comparisons of different pwm methods with level-shifted carrier techniques for three-phase three-level t-type inverter, *2020 7th International Conference on Electrical and Electronics Engineering (ICEEE)*, (pp. 28-32). Turkey : Antalya, April 14-16.
- [79] **Dujic, D., Levi, E., Jones, M., Grandi, G., Serra, G., & Tani, A.** (2007). Continuous PWM techniques for sinusoidal voltage generation with seven-phase voltage source inverters, *2007 IEEE Power Electronics Specialists Conference*, (pp. 47-52). Orlando, FL, USA : June 17-21.
- [80] **Hava, A. M., Kerkman, R. J., & Lipo, T. A.** (1998). Carrier-based PWM-VSI overmodulation strategies: analysis, comparison, and design, *IEEE Transactions on Power Electronics*, 13 (4), 674-689.
- [81] **Qin, C., Zhang, C., Chen, A., Xing, X., & Zhang, G.** (2018). A space vector modulation scheme of the quasi-Z-source three-level T-type inverter for common-mode voltage reduction, *IEEE Transactions on Industrial Electronics*, 65 (10), 8340-8350.
- [82] **Pucci, M., & Vitale, G.** (2009). High performance VOC-FOC based wind generator system with induction machine, *2009 IEEE International Electric Machines and Drives Conference*, (pp. 1474-1479). Miami, FL, USA : May 03-06.
- [83] **Kouro, S., Cortés, P., Vargas, R., Ammann, U., & Rodríguez, J.** (2008). Model predictive control—A simple and powerful method to control power converters, *IEEE Transactions on industrial electronics*, 56 (6), 1826-1838.

- [84] **Rodriguez, J., Kazmierkowski, M. P., Espinoza, J. R., Zanchetta, P., Abu-Rub, H., Young, H. A., & Rojas, C. A.** (2012). State of the art of finite control set model predictive control in power electronics, *IEEE Transactions on Industrial Informatics*, 9 (2), 1003-1016.
- [85] **Vazquez, S., Rodriguez, J., Rivera, M., Franquelo, L. G., & Norambuena, M.** (2016). Model predictive control for power converters and drives: Advances and trends, *IEEE Transactions on Industrial Electronics*, 64 (2), 935-947.
- [86] **Yaramasu, V., & Wu, B.** (2016). *Model predictive control of wind energy conversion systems*. New Jersey, CA: John Wiley & Sons.
- [87] **Cortés, P., Kouro, S., La Rocca, B., Vargas, R., Rodríguez, J., Leon, J. I., Vazquez, S. & Franquelo, L. G.** (2009). Guidelines for weighting factors design in model predictive control of power converters and drives, *2009 IEEE International Conference on Industrial Technology*, (pp. 1-7). Churchill, VIC, Australia : February 10-13.
- [88] **Berredo, R. C., Ekel, P. Y., Martini, J. S. C., Palhares, R. M., Parreiras, R. O., & Pereira Jr, J. G.** (2011). Decision making in fuzzy environment and multicriteria power engineering problems, *International Journal of Electrical Power & Energy Systems*, 33 (3), 623-632.
- [89] **Rojas, C. A., Kouro, S., Perez, M., & Villarroel, F.** (2015). Multiobjective fuzzy predictive torque control of an induction machine fed by a 3L-NPC inverter, *2015 IEEE International Symposium on Predictive Control of Electrical Drives and Power Electronics (PRECEDE)*, (pp. 21-26). Chile : Valparaíso, February 05-06.
- [90] **Rojas, C. A., Rodriguez, J., Villarroel, F., Espinoza, J. R., Silva, C. A., & Trincado, M.** (2012). Predictive torque and flux control without weighting factors, *IEEE Transactions on Industrial Electronics*, 60 (2), 681-690.
- [91] **Cortes, P., Rodriguez, J., Silva, C., & Flores, A.** (2011). Delay compensation in model predictive current control of a three-phase inverter, *IEEE Transactions on Industrial Electronics*, 59 (2), 1323-1325.
- [92] **Yaramasu, V., Rivera, M., Narimani, M., Wu, B., & Rodriguez, J.** (2015). High performance operation for a four-leg NPC inverter with two-sample-ahead predictive control strategy, *Electric Power Systems Research*, 123, 31-39.
- [93] **Kukrer, O.** (1996). Discrete-time current control of voltage-fed three-phase PWM inverters, *IEEE Transactions on Power Electronics*, 11 (2), 260-269.
- [94] **Du, S., Dekka, A., Wu, B., & Zargari, N.** (2017), *Modular Multilevel Converters: Analysis, Control, and Applications*, Hoboken, NJ, USA, CA: John Wiley & Sons, Inc.
- [95] **Rodriguez, J., & Cortes, P.** (2012). *Predictive Control of Power Converters and Electrical Drives*. United Kingdom, CA: John Wiley & Sons, Inc.

- [96] **IEEE Standard for Harmonic Control in Electric Power Systems, IEEE Std 519-2022** (Revision of IEEE Std 519-2014) (2022) 1–31.
<https://doi.org/10.1109/IEEESTD.2022.9848440>.



ÖZGEÇMİŞ

Ad-Soyad : Aykut BIÇAK

Doğum Tarihi ve Yeri :

E-posta :

ÖĞRENİM DURUMU:

- **Lisans** : 2014, Yıldız Teknik Üniversitesi, Elektrik-Elektronik Fakültesi, Elektrik Mühendisliği Bölümü
- **Yüksek Lisans** : 2018, Bursa Teknik Üniversitesi, Elektrik-Elektronik Mühendisliği Anabilim Dalı

MESLEKİ DENEYİM VE ÖDÜLLER:

- Araştırma Görevlisi (2017 - ...)
- Elektrik Mühendisi (2014 - 2017)

TEZDEN TÜRETİLEN ESERLER, SUNUMLAR VE PATENTLER:

-
-
-

DİĞER ESERLER, SUNUMLAR VE PATENTLER:

- **Biçak, A., & Gelen, A.** (2021). Sensorless direct torque control based on seven-level torque hysteresis controller for five-phase IPMSM using a sliding-mode observer. *Engineering Science and Technology, an International Journal*, 24 (5), 1134-1143.
- **Biçak, A., & Gelen, A.** (2023). Modified Super-Twisting Algorithm-Based Model Reference Adaptive Observer for Sensorless Control of the Interior Permanent-Magnet Synchronous Motor in Electric Vehicles. *Machines*, 11 (9), 871.
- **Gelen, A., Gelen, G., & Biçak, A.** (2020). Supervisory Controller Design for Reactive Power Compensation. *Avrupa Bilim ve Teknoloji Dergisi*, 146-154.

- **Kaya S., Gelen A., & Bıçak A.** (2018). Yeni Elektrik Enerjisi Üretim Yöntemlerine Genel Bir Bakış. IV. *INES International Academic Research Congress*. Turkey : Antalya, October 30 – November 03.
- **Ordueri E., Gelen A., & Bıçak A.** (2018). Elektrik güç üretim birimlerinin şebekeye entegrasyonunda sanal güç santralleri ve mevcut uygulamaları. *International Eurasian Conference on Science, Engineering and Technology (EurasianSciEnTech 2018)*. Turkey : Ankara, November 22-23
- **Bıçak, A., & Gelen, A.** (2020). Comparisons of different pwm methods with level-shifted carrier techniques for three-phase three-level t-type inverter. *7th International Conference on Electrical and Electronics Engineering (ICEEE)* (pp. 28-32). Turkey : Antalya, April 14-16.
- **Gelen A., Gelen G., Çoban M., & Bıçak A.** (2023). Experimental Investigation of The Energy Consumption of a Mobile Robot Integrated with Manufacturing Systems. V. *International Conference on Global Practice of Multidisciplinary Scientific Studies* (pp. 1136-1150). Azerbaijan : Baku, December 10-12.