



**T.C.
İSTANBUL ÜNİVERSİTESİ-CERRAHPAŞA
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ**



DOKTORA TEZİ

**ORTA GERİLİM MOTOR SÜRÜCÜLERİ İÇİN KASKAD BAĞLI ÇOK
SEVİYELİ EVİRİCİ TASARIMI**

Adil ALAHMAD

**DANIŞMAN
Prof. Dr. Fırat KAÇAR**

Elektrik- Elektronik Mühendisliği Anabilim Dalı

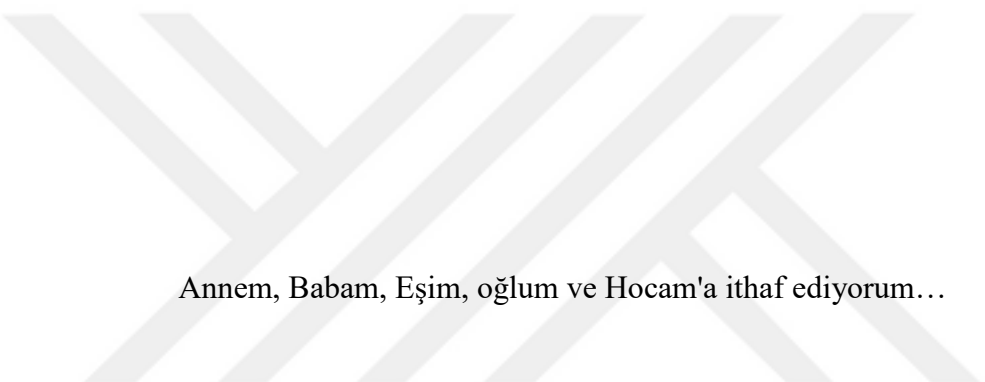
Elektrik-Elektronik Mühendisliği, Doktora Programı

Mayıs, 2024

TEZ KABUL VE ONAYI

Adil ALAHMAD tarafından, **Prof. Dr. Fırat KAÇARI** danışmanlığında hazırlanan " **Orta Gerilim Motor Sürücülerini için Kaskad Bağlı Çok Seviyeli Evirici Tasarımı** " başlıklı bu çalışma, jürimiz tarafından **07/05/2024** tarihinde yapılan sınav sonucunda **oy birliği** ile başarılı bulunarak **Doktora Tezi** olarak kabul edilmiştir.

Tez Jürisi		İmza	Sonuç
DANIŞMAN	Prof. Dr. Fırat KAÇAR		☒
	İstanbul Üniversitesi-Cerrahpaşa		Kabul
	Elektrik-Elektronik Mühendisliği		☐
	Anabilim Dalı		Ret
ÜYE	Doç. Dr. Cengiz Polat UZUNOĞLU		☒
	İstanbul Üniversitesi-Cerrahpaşa		Kabul
	Elektrik-Elektronik Mühendisliği		☐
	Anabilim Dalı		Ret
ÜYE	Dr. Öğr. Üyesi Mehmet Onur		
	Gülbahçe		☒
	İstanbul Teknik Üniversitesi		Kabul
	Elektrik-Elektronik Mühendisliği		☐
ÜYE	Dr. Öğr. Üyesi Mustafa KONAL		☒
	Tekirdağ Namık Kemal Üniversitesi		Kabul
	Elektrik-Elektronik Mühendisliği		☐
	Anabilim Dalı		Ret
ÜYE	Prof. Dr. Yasin ÖZÇELEP		☒
	İstanbul Üniversitesi-Cerrahpaşa		Kabul
	Elektrik-Elektronik Mühendisliği		☐
	Anabilim Dalı		Ret



Annem, Babam, Eşim, oğlum ve Hocam'a ithaf ediyorum...

BÜTÇE DESTEKLERİ

ORTA GERİLİM MOTOR SÜRÜCÜLERİ İÇİN KASKAD BAĞLI ÇOK SEVİYELİ EVİRİCİ TASARIMI

Bu tez çalışması için herhangi bir kurumdan bütçe desteği alınmamıştır.



TEŞEKKÜR

İstanbul Üniversitesi-Cerrahpaşa Lisansüstü Eğitim Enstitüsü'ne doktora tezi olarak sunduğum bu çalışma; Sayın Prof. Dr. Fırat KAÇAR rehberliğinde gerçekleştirilmiştir. Çalışmam boyunca hep yanımda hissettiğim, yardımlarını ve desteğini hiçbir şekilde esirgemeyen hocam Prof. Dr. Fırat KAÇAR'a teşekkürlerimi sunarım.

Tez çalışmam sürecinde yardımlarını benden esirgemeyen değerli hocalarım Doç. Dr. Cengiz Polat UZUNOĞLU ve Doç. Dr. Mehmet Onur GÜLBAHÇE'ye en içten duygularıyla teşekkürü bir borç bilirim.

Hayatımın her evresinde bana destek olan aileme ve çalışmam süresince tüm zorlukları benimle göğüsleyen, sevgi ve desteğini hiçbir zaman esirgemeyen sevgili eşim Arva ALAHMAD ve oğlum Furat ALAHMAD'a minnettarım.

Mayıs 2024

Adil ALAHMAD

İÇİNDEKİLER

Sayfa No

TEZ KABUL VE ONAYI.....	ii
BEYAN	Error! Bookmark not defined.
BÜTÇE DESTEKLERİ	iv
TEŞEKKÜR.....	v
İÇİNDEKİLER.....	vi
ŞEKİL LİSTESİ	viii
TABLO LİSTESİ.....	xii
SİMGE VE KISALTMA LİSTESİ	xiii
ÖZET	xv
ABSTRACT	xvii
1. GİRİŞ.....	1
2. KAVRAMSAL ÇERÇEVE VE GENEL KISIMLAR	6
2.1. LİTERATÜR İNCELEMESİ	6
2.2. OGS GENEL KISIMLAR	8
2.2.1. Çok Sekonderli Trafo	10
2.2.2. Çok Darbeli Doğrultucu	16
2.2.3. OGS Evirici Topolojileri	22
2.2.4. OGS Maksimum Motor Kablo Uzunluğu	32
3. YÖNTEM	35
3.1. ÇOK SEVİYELİ KHK EVİRİCİ.....	35
3.2. ÇOK SEVİYELİ KHK DC BAĞLANTININ TEKNİKLERİ.....	37
3.2.1. Simetrik DC Besleme Kademeli H-köprü.....	38
3.2.2. Asimetrik DC Besleme Kademeli H-köprü	39
3.2.3. Hibrit Asimetrik DC Besleme Kademeli H-köprü	40
3.3. ÇOK SEVİYELİ KHK MODÜLASYON YÖNTEMLERİ	41
3.3.1. Sinüzoidal PWM	42
3.3.2. PWM Uzay Vektör Modülasyonu (SPWM)	44
3.3.3. Sıfır Dizi Enjeksiyonu (ZSI)	45

3.3.4. Uzay Vektör Kontrolü Modülasyonu (SPC)	46
3.3.5. Seçici Harmonik Eliminasyonu (SHE)	47
3.4. ÇOK SEVİYELİ KHK MODÜLASYON YÖNTEMLERİ	48
3.4.1. Parçacık Sürü Optimizasyonu (PSO)	49
3.4.2. Harmoni Araması (HA).....	50
3.4.3. Öğretme-Öğrenme Tabanlı Optimizasyon (ÖÖTO)	51
3.4.4. Algoritma Karşılaştırma Çalışması	51
3.5. HARMONİK MİNİMİZASYON YÖNTEMLERİ	53
3.5.1. THD'nin Tanımlanan Amaç Fonksiyonu	56
3.5.2. THD'nin Çeşitli Amaç Fonksiyonu	57
3.5.3. THD'nin minimizasyon amaç fonksiyonu.....	58
3.5.4. THD eliminasyon amaç fonksiyonu.....	59
3.5.5. THD'nin amaç fonksiyon için optimize edilmiş anahtarlama önerilen algoritması	61
3.5.6. THD'nin amaç fonksiyon Karşılaştırması	62
4. BULGULAR	64
4.1. PROTOTİP TASARIMI VE BİLEŞENLERİN SEÇİMİ	64
4.1.1. Prototip Blok şeması	64
4.1.2. Çok-Sekonderli Transformator	65
4.1.3. Motor Sürücü Güç Devresi	70
4.1.4. Motor Sürücü Kontrol Devresi.....	73
4.2. Prototip Gerçekleştirme	73
4.2.1. PCB Tasarımıyla İlgili Dikkat Edilmesi Gerekenler.....	73
4.2.2. Prototip Baskılı Devre Kartının Tasarımı	75
4.2.3. PCB Montaj Süreci	76
4.3. KHK Motor Sürücüsünde ÖÖTO Algoritmasının Kullanılması	78
4.4. Deneysel Düzenegi	78
5. TARTIŞMA VE SONUÇLAR.....	96
6. ÖNERİLER.....	97

ŞEKİL LİSTESİ

	Sayfa No
Şekil 2.1: OGS gerilim ve güç aralıkları.	8
Şekil 2.2: OGS genel blok şeması.	9
Şekil 2.3: Y/Z-1 konfigürasyonu ve Y/Z-2 konfigürasyonu.	10
Şekil 2.4: Δ/Z faz kaydırmalı transformatörler.	12
Şekil 2.5: çok darbeli doğrultucular için faz kaydırmalı transformatörler.	13
Şekil 2.6: OGS trafo konfigürasyonu ve bağlantısı.	14
Şekil 2.7: OGS Trafo tasarım prosedürü.	15
Şekil 2.8: 6 darbeli diyot doğrultucu MATLAB simülasyonu ve dalga çıkışı.	17
Şekil 2.9: Seri 12 darbeli diyot doğrultucu MATLAB simülasyonu.	18
Şekil 2.10: 18 darbeli seri tip doğrultucu ve Fazör diyagramı.	19
Şekil 2.11: KHK için ayrılmış 12-darbeli doğrultucu.	20
Şekil 2.12: KHK için ayrılmış 18-darbeli doğrultucu.	21
Şekil 2.13: OGS yarı iletkenin gerilim ve akım değerleri (2023).	23
Şekil 2.14: OG motor sürücüler sınıflandırılması.	25
Şekil 2.15: Beş seviyeli NPC evirici.	26
Şekil 2.16: Beş seviyeli NPC evirici çıkış dalgası.	26
Şekil 2.17: Yedi seviyeli KHK evirici.	28
Şekil 2.18: Yedi seviyeli KHK evirici çıkış dalgası.	29
Şekil 2.19: OGS kablo modeli.	33
Şekil 2.20: Maksimum motor kablosu uzunluğunun.	34
Şekil 3.1: Tek fazlı H-köprüsü güç hücresi.	35
Şekil 3.2: H-köprü anahtarlama durumları ve ilgili çıkış gerilimi seviyeleri.	36

Şekil 3.3: Yedi seviyeli kademeli H-köprü sürücü.....	38
Şekil 3.4: Yedi Seviyeli KHK eviricinin tiplik simetrik DC besleme.....	39
Şekil 3.5: (a) Asimetrik KHK topoloji, (b) 1 durumu, (c) 2 durumu.	40
Şekil 3.6: KHK Eviricinin modülasyon stratejileri.	42
Şekil 3.7: Yedi seviyeli KHK evirici için faz kaydırmalı PWM.	43
Şekil 3.8: Uzay Vektör SVPWM Diyagramı.	45
Şekil 3.9: Sıfır dizi enjeksiyonu örneği.	46
Şekil 3.10: Yedi Seviyeli eviricinin Uzay Vektör Kontrolünün örneği.	47
Şekil 3.11: PSO algoritması uygulanan adımlar.....	49
Şekil 3.12: HA algoritması uygulanan adımlar.	50
Şekil 3.13: ÖÖTO algoritması uygulanan adımlar.	51
Şekil 3.14: PWM Anahtarlama.....	55
Şekil 3.15: THD'nin Tanımlanan Amaç Fonksiyonu optimize edilmiş değerleri.	56
Şekil 3.16: THD'nin Tanımlanan Amaç Fonksiyonu FFT analizi.....	56
Şekil 3.17: Çeşitli Amaç Fonksiyonu optimize edilmiş değerleri.	57
Şekil 3.18: Çeşitli Amaç Fonksiyonu optimize FFT analizi.	58
Şekil 3.19: THD'nin minimizasyon hedefi fonksiyonun optimize edilmiş değerleri.	59
Şekil 3.20: THD'nin minimizasyon hedefi fonksiyonun optimize FFT analizi.....	59
Şekil 3.21: THD eliminasyon amaç fonksiyonu optimize edilmiş değerleri.....	60
Şekil 3.22: THD eliminasyon amaç fonksiyonu optimize FFT analizi.	60
Şekil 3.23: Optimize edilmiş anahtarlama önerilen algoritması optimize edilmiş değerleri....	62
Şekil 3.24: Optimize edilmiş anahtarlama önerilen algoritması optimize.....	62
Şekil 4.1: Prototip Blok şeması.	65
Şekil 4.2: Tasarlanan trafo ve bağlantının şeması.	66
Şekil 4.3: Seçilen metal çekirdek tasarımı.	67
Şekil 4.4: Tasarlanan trafo gerçek uygulaması.....	69
Şekil 4.5: Motor Sürücü Devresi blok diyagramı.....	70

Şekil 4.6: Geçit döngüsü ve güç döngüsüdür.	74
Şekil 4.7: Güç devrelerinin 3D resmi.	76
Şekil 4.8: Prototip güç devreninin gerçekleştirilmesi.	77
Şekil 4.9: Kontrol devrelerinin 3D resmi.	77
Şekil 4.10: Prototip kontrol devreninin gerçekleştirilmesi.	78
Şekil 4.11: DC bağlantı gerilimi.	79
Şekil 4.12: Deneysel düzeneği.	80
Şekil 4.13: Bir fazlı, yedi seviyeli H-köprü motor sürücüsü.	81
Şekil 4.14: 7S-KHK çıkış gerilimi SPWM anahtarlama tekniği.	82
Şekil 4.15: 7S-KHK çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği.	82
Şekil 4.16: 7S-KHK çıkış gerilimi SPWM anahtarlama tekniği FFT analizi.	83
Şekil 4.17: ÖÖTO optimize edilmiş anahtarlama tekniği FFT analizi.	83
Şekil 4.18: 7S-KHK çıkış gerilimi SPWM anahtarlama tekniği (Test Sonuçları).	84
Şekil 4.19: 7S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları).	85
Şekil 4.20: Bir fazlı, dokuz seviyeli H-köprü motor sürücüsü.	85
Şekil 4.21: 9S-KHK çıkış gerilimi SPWM anahtarlama tekniği.	86
Şekil 4.22: 9S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği.	86
Şekil 4.23: 9S-KHK çıkış gerilimi SPWM anahtarlama tekniği FFT analizi.	87
Şekil 4.24: 9S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği FFT analizi.	87
Şekil 4.25: 9S-KHK çıkış gerilimi SPWM anahtarlama tekniği (Test Sonuçları).	88
Şekil 4.26: 9S-KHK başlangıç çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları).	88
Şekil 4.27: 9S-KHK Optimize çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları).	89
Şekil 4.28: 9S-KHK başlangıç çıkış akımının ÖÖTO anahtarlama tekniği (Test Sonuçları).	89
Şekil 4.29: 9S-KHK Optimize çıkış akımının ÖÖTO anahtarlama tekniği (Test Sonuçları).	90
Şekil 4.30: Bir fazlı, onbir seviyeli H-köprü motor sürücüsü.	90
Şekil 4.31: 11S-KHK çıkış gerilimi SPWM anahtarlama tekniği.	91
Şekil 4.32: 11S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği.	91

Şekil 4.33: 11S-KHK çıkış gerilimi SPWM anahtarlama tekniği FFT analizi.	92
Şekil 4.34: 11S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği FFT analizi.	92
Şekil 4.35: 11S-KHK çıkış gerilimi SPWM anahtarlama tekniği (Test Sonuçları).	93
Şekil 4.36: 11S-KHK başlangıç çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları)..	93
Şekil 4.37: 11S-KHK Optimize çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları)..	94
Şekil 4.38: 11S-KHK başlangıç çıkış akımının ÖÖTO anahtarlama tekniği (Test Sonuçları)..	94
Şekil 4.39: 11S-KHK Optimize çıkış akımının ÖÖTO anahtarlama tekniği (Test Sonuçları)..	95



TABLO LİSTESİ

	Sayfa No
Tablo 2.1: Y/Z Transformatörleri için Dönüş Oranı.	11
Tablo 2.2: Δ/Z Transformatörleri için Dönüş Oranı.....	13
Tablo 2.3: NPC ile KHK'nin bileşen sayıları açısından karşılaştırılması.....	30
Tablo 2.4: OGS uygulamalarının özeti.....	32
Tablo 3.1: Yüksek ve düşük anahtarlama frekansları.....	48
Tablo 3.2: Yüz tekrar sayısı için yürütülen çeşitli optimizasyon algoritmalarının.	52
Tablo 3.3: Farklı algoritmalar ile elde edilen anahtarlama açılarını kullanarak eviricinin.	53
Tablo 4.1: Tasarlanan ve çıkış ölçülen özellikler.	69
Tablo 4.2: Çalışmasının deneysel olarak doğrulanması için yük tarafının konfigürasyonu. ...	79

SİMGE VE KISALTMA LİSTESİ

Simgeler	Açıklama
δ	: Faz kaydırma açısı
Ω	: Ohm
pF	: Nano Henry
ω_{res}	: Rezonans frekansının
φ_{cr}	: İki dalga taşıyıcı arasında faz kaydırması
m_a	: Modülasyon genlik oranı
m	: Gerilim seviyesi
Kısaltmalar	Açıklama
ECPE	: Avrupa Güç Elektroniği Merkezi
Si	: Silikon
SiC	: Silikon karbür
AT&T	: Amerikan Telefon ve Telgraf
BJT	: Bipolar jonksiyonlu transistörün
DSİ	: Dijital Sinyal İşlemcilerinin
GTO	: Açılımı: Gate turn-off thyristor
IGBT	: Açılımı: insulated-gate bipolar transistor
IGCT	: Açılımı: Integrated gate-commutated thyristors
GaN	: Açılımı: Gallium nitride
MOSFET	: Metal oksit yarı iletken alan etkili transistör
JFET	: Birleşim yüzeyli alan etkili transistör
HEV	: Hibrit Elektrikli Araçlar
PWM	: Sinyal Genişlik Modülasyonu
OG	: Orta gerilim
OGS	: Orta Gerilim Sürücü
KHK	: Kaskat H-Köprüsü
THD	: Toplam harmonik bozulma

PCB	: Baskılı devre kartı
MLI	: Açılımı: Multi Level Inverter, Çok seviyeli evirici
MW	: Açılımı: MegaWatt
GKS	: Gerilim Kaynaklı Sürücü
AKS	: Akım Kaynaklı Sürücü
Y/Z	: Yıldız / Zikzaktır
Δ/Z	: Üçgen / Zikzaktır
NPC	: Açılımı: Neutral Point Clamped Inverter, Nötüre Noktaya Bağlanmış
YAF	: Yüksek anahtarlama frekansları
DAF	: Düşük anahtarlama frekansları
SVPWM	: Uzak vektörü PWM
SVC	: Uzak Vektör Kontrol
SHE	: Seçici Harmonik Eliminasyonu
SPWM	: Sinüsoidal PWM
TT-PWM	: Taşıyıcı Tabanlı PWM
ZSI	: Sıfır dizi enjeksiyonu
PSO	: Parçacık Sürü Optimizasyonu
HA	: Harmoni Araması
HAB	: Harmonik Arama Belleği
HBDAH	: Harmonik Bellek Dikkate Alma Hızı
GA	: Genetik Algoritmaya
ÖÖTO	: Öğretme-Öğrenme Tabanlı Optimizasyon
CME	: Ortak mod eliminasyonu
KSS	: Akım kaynağı doğrultucu

ÖZET

[DOKTORA TEZİ]

[ORTA GERİLİM MOTOR SÜRÜCÜLERİ İÇİN KASKAD BAĞLI ÇOK SEVİYELİ EVİRİCİ TASARIMI]

[Adil ALAHMAD]

İstanbul Üniversitesi-Cerrahpaşa

Lisansüstü Eğitim Enstitüsü

Elektrik- Elektronik Mühendisliği Anabilim Dalı

Elektrik-Elektronik Mühendisliği, Doktora Programı

[Danışman : Prof. Dr. Fırat KAÇAR]

Bu çalışma orta ve yüksek uygulamalar için verimli bir sürücüde tasarlamak ve bu konuda çözüm üretmektedir. Bunu elde etmek için ise geleneksel silikon veya silisyum karbür güç yarı iletkenlerini kullanan motor sürücü uygulaması, 3 fazlı AC eviricilerinin sistematik bir değerlendirmesini ve karşılaştırmasını yapmaktadır. OGS teknolojisinin nerede durduğu ve nereye gittiği konusunda kapsamlı ve detaylı bir inceleme sağlamak, teknolojinin mevcut durumunu ve eğilimlerini takip edip son katkılarını özetlemektedir. On bir seviyeli kaskat H-köprüsü (11S-KHK) seri bağlı beş H köprüsü eviriciden bir prototip tasarlandı, hayata geçirildi ve test edildi. Tasarlanmış cihazın 3 faz olması, çıkış gerilimi, $V_{out}= 320V$ ve çıkış akımında $I_{out}= 4A$ 'dır. Bu amaca ulaşmak için donanım aşamasının gerçekleştirilmesi ve uygun kontrol tekniklerinin uygulanması gerekmektedir. Prototip oluşturmak için analize KHK eviricinin topolojisinden ve alt modüllerinden başlamak gerekmektedir. Prototip mimari seçiminden sonra yarı iletken anahtarları, güç kaynakları ve sensörleri gibi bileşenlerin seçilmesi yapmaktadır. Daha sonra seçilen bileşenlerini bir araya getirerek elektrikselsel olarak bağlanacağı baskılı devre kartının (PCB) tasarlanması gerçekleştirilmektedir. Yüksek çıkış kalitesi ve hızlı kontrol tepkisi hedeflenerek eviricinin için uygun kontrol stratejileri uygulanacaktır. Önerilen

optimizasyon algoritması optimal kontrol tekniđi kullanarak ok seviyeli eviricilerinin performansını arttırmaktır. Eviricinin, gerilimi ve akımı kontrol stratejileri incelenmiştir. Eviricinin tüm alışma koşullarında simüle edildi. ok seviyeli modülasyon stratejisinin giriş akımı ve ıkış gerilimi harmonik içeriđi üzerindeki etkisini analiz etmektedir. Yeni bir modülasyon tekniđi kullanarak güç kalitesini iyileştirmek için 11S-KHK modeli tasarlanacaktır. Literatür taramasındaki kavramları ve sınırlamaları kullanarak, ok seviyeli eviricinin güç kalitesini iyileştirmek için öğretim-öğrenme tabanlı optimizasyon (ÖÖTO)'i kullanan yeni bir amaç fonksiyonu önerilmiştir. Önerilen işlev mevcut tüm diğerk işlevlerden daha iyi performans gösterilecektir. |

Mayıs 2024 , |135| sayfa.

Anahtar kelimeler: | Orta Gerilim Sürücü, On bir seviyeli Kaskat H-Köprüsü, Öğretim-Öğrenme Tabanlı Optimizasyon |

ABSTRACT

[Ph.D. THESIS]

**[CASCADED MULTILEVEL INVERTER DESIGN FOR MEDIUM VOLTAGE
MOTOR DRIVERS]**

[Adil ALAHMAD]

İstanbul University-Cerrahpaşa

Institute of Graduate Studies

Department of Electrical and Electronics Engineering

Electrical-Electronics Engineering, PhD Program

[Supervisor : Prof. Dr. Fırat KAÇAR]

[This study aims to simulate and design topology and provide a solution in an efficient Medium Voltage Drive (MVD) suitable for medium and high power applications. A systematic evaluation and comparison of motor drive application and three-phase AC-AC inverters using conventional silicon or silicon carbide power semiconductors is made to achieve this. It is necessary to provide a comprehensive and detailed review of where MVD technology stands and where it is going, to follow the current state and trends of the technology and to group and review its latest contributions. The eleven-level Cascade H-Bridge (11S-KHK), a prototype of five series-connected H-bridge inverters, was designed, implemented and tested, as will be explained in more detail. The main aim of this work was to create the 11L-KHK prototype, a small-scale inverter model that will be part of the drive system for an induction motor in the future. The specifications of the designed device are output voltage, three-phase, $V_{out}= 320V$ and output current $I_{out}= 2A$. The hardware phase must be carried out to achieve this goal, and appropriate inverter control techniques must be applied. To create a prototype, it is necessary to start the analysis from the KHK inverter architecture topology and submodules. After

selecting the prototype architecture, components such as switches, power supplies and sensors must be chosen. Next, the printed circuit board (PCB) needs to be designed onto which the pre-selected components will be glued and electrically connected. This may be the main challenge of this study. For the subsequent extension of these techniques to the induction motor drive system, appropriate control strategies should be applied to interface the inverter to the electrical machine, aiming for good output quality and a fast and stable control response. Önerilen çalışmanın önemli amacı, verimli bir optimizasyon algoritması kullanan optimal bir kontrol tekniği kullanarak çok seviyeli eviricilerin performansını arttırmaktır. This thesis aimed to create a small-scale model of an inverter that will be part of the drive system for an asynchronous motor. The inverter topology and architecture were examined to achieve this, along with possible voltage and current control strategies. It simulates a multi-level inverter that operates efficiently under all operating conditions of the inverter. It analyzes the effect of a multi-level modulation strategy on input current and output voltage harmonic content. The design of a multi-level inverter model to improve power quality using a new modulation technique. Using the concepts and limitations from the literature review, a new objective function using Teaching-Learning Based Optimization (TLC) is proposed to improve the power quality of multi-level inverter. The proposed function outperforms all other existing functions. The results and information provided will help ensure future progress on this project. |

May 2024, |135| pages.

Keywords: | Medium Voltage Drive, Eleven-level Cascade H-Bridge, Teaching-Learning Based Optimization|

1. GİRİŞ

Bağlantılı literatür taraması yapılacak tez kullanan teknikleri anlatacaktır. Ayrıca araştırma planını tanımlayarak amaç ve araştırma hedefleri ayrıntılı olarak verilecektir. Motor Sürücüler, bir elektrik kaynağı ile sistem bileşenleri arasında bağlantı görevi yapmaktadır ve günlük hayatımızın önemli bir parçası olmaktadır [1]. Örneğin; soğutma sistemleri, ev aletleri, maden fırınlar, elektrikli araçlarının motorları, hibrit araçların düzenekleri ve farklı yerlerde kullanılmaktadır [2]. Avrupa Güç Elektroniği Merkezi (ECPE) [3] tarafından sunulan anketlere göre, dünya çapındaki endüstriyel elektrik enerjisi tüketiminin yaklaşık %60'ı elektrik tahrikli aletler tarafından tüketilmektedir [4]. Bu oranı sadece enerji tüketimi açısından önemini göstermekle kalmaz, aynı zamanda optimize edilmiş güç elektroniği eviricileri ve motorları ile yüksek verimli değişken hızlı sürücüler uygulandığında elde edilebilecek enerji tasarruflarını da vurgulamaktadır [5].

1820'de Hans Christian Oersted, akımın geçtiği bir iletken telinin yakınında manyetik bir iğnenin saptığını keşfetti [6]. Aynı yıl, André Marie Ampère, elektrik akımları ve manyetik alanlar arasındaki etkileşime dair temelleri keşfetti [7]. Bu keşifler, “Elektromanyetik Makinelerin” güçlü bir şekilde geliştirilmesiyle sonuçlandı. Ancak bu makineler, güçlü elektrik kaynaklarının olmaması nedeniyle gerçek uygulamalarda kullanılmadı [8]. 1831'de önemli bir adım atıldı, Michael Faraday elektromanyetik indüksiyonu keşfettiğinde, u icat elektrik jeneratörlerine daha yüksek güçlü elektrik kaynakları sağladı. 1866'da Werner von Siemens, kutuplardan oluşturulan manyetik alan ilk uyarımın kullanarak DC jeneratörü geliştirdi ve "Dinamo Machine" adını verdi [9]. 1889'da Craft Michael von Dolivo-Dobrowolski, 3 fazlı sincap kafesli endüksiyon makinesini icat etti ve endüstride en yaygın kullanılan elektrik motorlarından biri oldu. Ayrıca “rötar akım” terimini buldu [10]. 1891'de Lauffen am Neckar'dan Frankfurt am Main, Almanya'da ilk 3 fazlı elektrik iletim hattı (175 km) kuruldu [11]. Bunun sonucu olarak, elektrik enerjisi iletim ve tahrik sistemlerinin büyük ölçekli uygulanması için temel oluşturulmuştur [12]. Aynı zamanda, Ward-Leonard sistemi tanıtıldı ve kısa süre sonra elektrik motoru, hız değişimi için en yaygın kullanılan kavramlardan biri haline geldi. Sonra ki yıllarda, elektrikli makinelerin ve tahrik sistemlerinin performansı ve çalışma davranışı iyileştirildi [13]. Yardımcı devreleri Ward-Leonard sistemleri kullanarak, ilk

değişken hızlı sürücülerin uygulanmasına başlandı. Bu yeni elektrikli tahrik çözümleri, buhar ve gaz motoru tahrik teknolojisinin değiştirilmesine yol açtı [14].

1920'den itibaren sanayi, ulaşım, zanaat, tarım ve hatta ev aletlerinde elektrikli tahrik sistemleri uygulandı ve elektrikli sürücülerin sayısı hızla arttı. İki farklı geliştirme yönü gözlemlenebilir [15], birincisi elektrik motorunun uygulamaya özel bir makineye entegre edildiği veya standartlaştırıldığı entegre çözümler ve ikincisi seri üretim için genel amaçlı tahrikler [16]. Hız değişkenliğini sağlamak için, 1930'lu yıllarda elektromanyetik devre kesiciler [17], direnç devreleri ve Ward-Leonard sistemleri ile yıldız-delta anahtarlamının yanı sıra, gazla doldurulmuş tüpler (tiratornlar) kullanan ilk kontrollü güç amplifikatörleri geliştirildi ve uygulandı. Bu, elektrikli tahrik teknolojisindeki modern güç elektroniğinin doğuşuydu [18]. 1947'de, elektrik ve elektronik mühendisliği için en önemli icatlardan biri, Bell Laboratories'den John Bardeen, William Shockley ve Walter Brattain, ilk çalışan kontrol edilebilir silikon (Si) anahtarı, transistörü sunduğunda yapıldı [19].

1952'de güç diyotu güç yarı iletkenleri geliştirildi [20]. 1957'de tristör, gaz veya vakum tüp teknolojisinin değiştirilmesi için çalışmalara başlandı. Aynı zamanda, yeni silikon Transistörleri teknolojisinin sağladığı analog elektronik bileşenler sayesinde kontrol teknolojisi hızla gelişti [21]. Önemli gerilim ve akım işleme yeteneklerine sahip ilk Bipolar Bağlantı Transistörleri (BJT'ler), 1960'larda tanıtıldı ve motor sürücüler için yeni nesil genişliği modülasyonu güç eviricilerinin uygulanmasını sağladı [22]. Hem yeni güç yarı iletkenleri hem de kontrol teknolojisindeki gelişmeler, elektrikli sürücülerin yayılmasını teşvik etti [23].

Mikroişlemcilerin mevcudiyeti ve tanıtılması, elektrikli tahrik teknolojisinde bir gelişme teşvikiyle sonuçlandı. Şimdiye kadar kullanılan analog kontrolörlerin yerini dijital olarak kontrol edilen güç elektroniği eviricileri aldı [24]. Blaschke tarafından bu eviricilerin alan odaklı kontrolü geliştirildi. 1971'de mikro işlemci kontrollü sürücülerde uygulanması, DC motorlarla benzer kontrol performansı ve kalitesine sahip 3 fazlı AC motorların çalıştırılmasını sağladı [25]. İlk olarak 1980'de NEC ve AT&T tarafından tanıtılan mikroişlemcilerin sürekli artan performansı ve uygulamaya özel Dijital Sinyal İşlemcilerinin (DSP'ler) geliştirilmesi, daha karmaşık kontrol algoritmalarının ve evirici modülasyon şemalarının uygulanmasını sağladı [26]. GTO'lar, IGBT'ler, IGCT'ler, yüksek gerilim MOSFET'ler gibi yeni cihazların icadı ve uygulanması ile güç yarı iletkenleri alanında da benzer bir gelişme meydana geldi [27]. IGBT'lerin icadından sonra modern düşük gerilimli tahrik sistemlerinin temelleri sağlandı. 1980'den beri, yarı iletken cihazları geliştirmek için silisyum karbür (SiC) veya galyum natür

(GaN) gibi uygun özelliklere sahip Si'den farklı yeni geniş bant aralıklı güç yarı iletken malzemeleri araştırılmıştır [28]. 2001 yılında Siemens, ilk SiC Schottky bariyer diyotunu üretti [29]. 2003 yılında ilk SiC prototip anahtarlama cihazları, öncelikle SiCED tarafından üretilen normalde açık SiC kavşak alan etkili transistörler (JFET) kullanılmaya başlandı [30]. Hibrit elektrikli araçlar (HEV'ler) veya daha fazla elektrikli uçak (MEA) uygulamaları gibi yeni uygulamalarda yollarını bulmak üzeredir; burada köklü ancak ağır hidrolik tahrik sistemlerinin yerini elektro-hidrolik veya tamamen elektrikli aktüerler almıştır [31]. Güç yarı iletken üreticileri, piyasada bulunan ilk SiC Transistörleri piyasaya sürüyorlar ve bu nedenle elektrikli tahrik uygulamaları için olası yeni nesil güç eviricilerinin bileşenlerini sağlıyorlar [32].

2003'de Peter W. Hammond ve Pa Greensburg [33], değişken hızlı bir motor sürücü ve özellikle orta gerilim motorları kullanan motorlar için (PWM) modülasyonu, sürücü yöntemleri kullanarak çalıştırma yöntemi icat etti [34]. Tek fazlı çıkışlara sahip çok sayıda güç hücresine çok fazlı güç sağlamak için bir modülasyon denetleyicisi kullanmaktadır [35]. Güç transformatörleri yıldız veya zikzak bağlantılara ve faz kaydırmalı sekonder sargılara sahip olabilir. Her bir güç hücresinin maksimum çıkış gerilimi, seri bağlantı nedeniyle hatlar arası gerilimden daha düşük olabilir. Darbe genişliği modülasyonu, güç hücresi çıkışını kontrol eder. Her çıkış fazı, DC girişini AC çıkışına dönüştürür [36]. 2005'lerin ortalarında [37], yüksek güç altında çalışabilen eviricilerin ve orta gerilim (OG) sürücülerinin gelişimi, 4.5kV geçit kapatma (GTO) transistörlerin ticari olarak temin edilebilir hale gelmesiyle başladı [38]. 2010'larda yüksek güçlü GTO yalıtımlı geçiti pipolar transistörlerin (IGBT'ler) ve geçiti komütasyonlu tristörlerin (GCT'ler) ortaya çıkışına kadar OG sürücüsü için standarttı [39]. Bu anahtarlama cihazları, üstün anahtarlama özellikleri, azaltılmış güç kayıpları ve geçiti kontrol kolaylığı nedeniyle hızla yüksek güç elektroniğinin ana alanlarına girmiştir [40].

Önerilen araştırmanın amacı, orta ve yüksek güç uygulamaları için uygun olan verimli bir Orta Gerilim Sürücüde (OGS) topoloji simüle edip tasarlamak ve çözüm sunmaktır [41]. Bunu elde etmek için ise geleneksel silikon veya silisyum karbür güç yarı iletkenlerini kullanan motor sürücü uygulaması, 3 fazlı AC-AC eviricilerinin sistematik bir değerlendirmesini ve karşılaştırmasını yapmak [42]. OGS teknolojisinin nerede durduğu ve nereye gittiği konusunda kapsamlı ve detaylı bir inceleme sağlamak, teknolojinin mevcut durumunu ve eğilimlerini takip edip son katkılarını gruplandırıp gözden geçirmek gerekir [43].

On bir seviyeli Kaskat H-Köprüsü (11S-KHK) seri bağlı beş H köprüsü eviriciden oluşur [44]. Bu evirici topolojisi, az sayıda bileşene sahip olmasının yanı sıra, toplam harmonik bozulma

(THD) açısından iyi kalitede çıktı verme ana avantajına sahiptir [45-46]. Kademeli yapısı sayesinde olası hatalı hücreleri bypass ederek hata toleransını sağlamak da mümkündür. Bu amaca ulaşmak için donanım aşamasının gerçekleştirilmesi ve uygun evirici kontrol tekniklerinin uygulanması gerekmektedir. Prototip oluşturmak için analize KHK evirici mimarisi topolojisinden ve alt modüllerinden başlamak gerekir. Prototip mimari seçiminden sonra anahtarlar, güç kaynakları ve sensörler gibi bileşenlerin seçilmesi gerekmektedir. Daha sonra önceden seçilen bileşenlerin yapılandırılıp elektriksel olarak bağlanacağı baskılı devre kartının (PCB) tasarlanması gerekir. Bu, bu çalışmanın ana zorluğu olabilir; aslında, kötü tasarlanmış bir PCB, cihazın sağlıklı çalışmasına neden olarak test ve hata ayıklama prosedürlerini zorlaştırabilir. Bu tekniklerin asenkron motor tahrik sistemine daha sonra genişletilmesi için iyi bir çıkış kalitesi ve hızlı ve kararlı kontrol tepkisi hedeflenerek eviricinin elektrik makinesine arayüzlenmesi için uygun kontrol stratejileri uygulanmalıdır. Bu süreç, sinüzoidal darbe genişliği modülasyonuna dayalı olarak 11S-KHK'ya uygulanan açık döngü kontrol stratejilerinin analizi ve simülasyonu ile başlar.

Önerilen çalışmanın önemli amacı, verimli bir optimizasyon algoritması kullanan optimal bir kontrol tekniği kullanarak çok seviyeli eviricilerin performansını arttırmaktır. Önerilen çalışma için belirlenen spesifik hedefler aşağıdaki gibidir.

- Literatür taraması yapmak ve çok seviyeli eviriciler, doğrusal olmayan yük özellikleri, mevcut dalga biçimi bozulması ve mevcut senaryolardaki toplam harmonik bozulma ve IEEE standartlarıyla ilgili harmonikler hakkında bilgi bulmak.
- AC-DC-AC eviricilerin karakteristik özelliklerini ve bileşenlerini belirlemek ve yeterli analitik modeller türetmek.
- Karakteristik sistem niteliklerinin analizi yoluyla AC-AC güç evirici topolojilerinin iç parametrelerinin karşılıklı bağımlılıkları hakkında daha iyi bir fikir edinmek.
- OGS telafisinin incelenmesi, analizi, simülasyonu ve tasarımı:
 - A. 3 fazlı transformatör 18 darbeleri doğrultucu
 - B. 3 fazlı 11S-KHK evirici
 - C. Kablo hesaplaması ve uzunluk etkisi
- Çok seviyeli eviricilere uygulanan çeşitli mevcut darbe genişliği modülasyonu (PWM) kontrol tekniklerini karşılaştırmak.
- Eviricinin tüm çalışma koşullarında verimli bir şekilde çalışan çok seviyeli bir eviricinin simüle etmek.

- Çok seviyeli modülasyon stratejisinin giriş akımı ve çıkış gerilimi harmonik içeriği üzerindeki etkisini analiz etmek.
- Çok seviyeli eviriciler için kendi kendine öğrenme yöntemlerini kullanarak en uygun modülasyon stratejisini geliştirmek.
- Endüstri odaklı evirici prototipleri ile teorik bulguları ve kavramları pratik olarak doğrulamak.
- Kademeli çok seviyeli eviriciler için seçici harmonik eliminasyon PWM kontrolü için geliştirilmiş bir formül geliştirmek.
- Yeni bir modülasyon tekniği kullanarak güç kalitesini iyileştirmek için çok seviyeli bir evirici modeli tasarlamak.

Çalışma sırasında belirlenen hedeflere yönelik olarak aşağıdaki başarılar gerçekleştirildi:

- Çok seviyeli eviricilerin güç kalitesini iyileştirmek için uygulanan çeşitli KHK konfigürasyonları ve kontrol teknikleri, ilgili komplikasyonlara ulaşmak için araştırılmıştır.
- En etkili PWM yöntemleri incelenmiş ve bu yöntemlerin karşılaştığı yüksek anahtarlama frekansı, yüksek ısı kayıpları, yüksek anahtarlama kaybı ve zayıf dönüştürücü verimliliği gibi zorluklar işaretlenmiştir. Daha sonra daha iyi sonuçlara varmak için MATLAB/Simulink kullanılarak karşılaştırmalı bir analiz yapılır ve uygulanır.
- Literatür taramasındaki kavramları ve sınırlamaları kullanarak, çok seviyeli eviricinin güç kalitesini iyileştirmek için Öğretme-Öğrenme Tabanlı Optimizasyon (ÖÖTO)'i kullanan yeni bir amaç fonksiyonu önerilmiştir. Önerilen işlev mevcut tüm diğer işlevlerden daha iyi performans gösterilmektedir.
- Deneysel simülasyon sonuçları, STM32 denetleyiciyle donatılmış 3 fazlı, on bir seviyeli kademeli H-Bridge çok seviyeli eviricinin donanım prototipi kullanılarak doğrulandı. Gerilim dalga formu ve THD analiz sonuçları simülasyon sonuçlarına benzer. Sonuçlar, KHK'nın çıkış hattı gerilimindeki THD'de, belirtilen sınırlar dahilinde düşük dereceli harmoniklerle önemli bir azalmanın elde edildiğini doğrulamaktadır.

2. KAVRAMSAL ÇERÇEVE VE GENEL KISIMLAR

2.1. LİTERATÜR İNCELEMESİ

2002'de Texas A&M üniversitesindeki güç kalitesi laboratuvar ekibi tarafından ayarlanabilir hızlı AC motor sürücü sistemleri için yeni orta gerilim PWM evirici topolojileri, OGS sistemleri için güç elektroniği blokları oluşturabilen düşük gerilimli yüksek akım IGBT sürücüleri kullanan bir modül sundu [47-48].

2004 yılında Tennessee Üniversitesi'nden Keith Jeremy McKenzie, sonuç teorisini, simetrik polinomları ve güç toplamalarını kullanarak basamaklı H-köprüleri çok seviyeli eviricide harmoniklerin ortadan kaldırılması konusunu inceledi [49-50]. Mathematica bilgisayar cebir yazılım paketi, yukarıdaki polinomları sembolik olarak çözmek için kullanıldı. Beş kaynak kullanıldığında, anahtarlama açılarının, çıkış gerilimi toplam harmonik bozulma (THD) %7'den az olacak şekilde seçilebildiği bulundu. Altı kaynak kullanıldığında, anahtarlama açıları, THD çıkış gerilimi %6'dan az olacak şekilde sıklıkla seçilebilir [51].

2006'da Weyerhaeuser Company için çalışan Warren S. Hopper tarafından VFD'li değişken hızlı sürücü buhar türbini sürücüsü veya elektrik motoru için mühendislik seçimi [52-53], iki farklı sürücü sistemi için VFD motor sürücüsünün işletme maliyetlerini ve enerji tüketimini tartıştı [54].

2007'de Tennessee Üniversitesi'nden Surin Khomfoi, bir yeniden konfigürasyon tekniği içeren yapay zeka yaklaşımlarına dayalı basamaklı H-köprüsü çok seviyeli evirici sürücüleri için arıza teşhis sistemini inceledi [55-56]. Önerilen yapay sinir ağları simülasyon test seti ve deneysel test seti ile değerlendirilmiştir [57]. Temel bileşen sinir ağı (PC-NN), NN'den genel sınıflandırma performansını yaklaşık %5 puan artırırken, genetik algoritma tabanlı seçici temel bileşen sinir ağı (PC-GA-NN), NN'den yaklaşık %7,5 daha iyi genel sınıflandırma performansına sahiptir [58-59]. Bu nedenle, bir genetik algoritmanın uygulanması, PC-NN'den sınıflandırmayı yaklaşık %2,5 oranında iyileştirir. Önerilen ağların genel sınıflandırma performansı %90'dan fazladır [60].

2012 yılında Ulusal Teknoloji Enstitüsü'nden Y.Suresh, orta ve yüksek güç uygulamaları için kaskat çok seviyeli evirici araştırmasını inceledi [61-62]. Çok seviyeli evirici aileden üretken topolojilerden biridir. Gerçekte, diğer çok seviyeli tabanlı topolojilerle karşılaştırıldığında, CMI yüksek bir modülerlik derecesine sahiptir [63]. Çünkü her evirici benzer devre topolojisine, kontrol yapısına ve modülasyona sahip bir modül olarak görülebilir. Bu nedenle bu modüllerden birinde arıza olması durumunda hızlı ve kolay bir şekilde değiştirmek mümkündür [64-65]. Ayrıca, uygun bir kontrol stratejisiyle, yükü durdurmadan hatalı modülü baypas etmek mümkündür ve bu da neredeyse sürekli bir genel kullanılabilirlik sağlar. Tüm bu özellikler, CMI'yi olağanüstü bir güç evirici yapar [66-67]. Bununla birlikte, CMI'nin en büyük sınırlamalarından biri, her H-bridge hücresi için ayrı DC kaynağının kullanılmasıdır. Bu sadece maliyeti artırmakla kalmaz, aynı zamanda sistemin güvenilirliğini de etkiler [68].

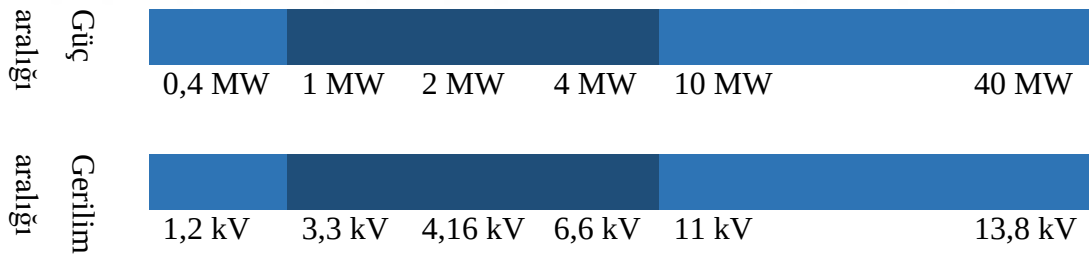
2016 yılında École de technologie supérieure'den Hani VAHEDI, güç sistemi uygulaması için çok seviyeli eviricilerin modellenmesi, geliştirilmesi ve kontrolü konusunda çalıştı. Güç sistemi uygulamalarında kullanışlı olması için çok seviyeli bir evirici topolojisi geliştirmektedir. Birçok topoloji, bir dizi anahtar ve yalıtılmış DC kaynakları kullanılarak hızla tanıtılsa da, tek DC kaynaklı çok seviyeli bir eviricise sahip olmak hala bir tartışma konusudur [69]. Aslında, izole edilen her bir DC kaynağı, endüstrileri bu konuya uygun bir şekilde girmekten kaçınmaya zorlayan, kendi kayıpları ve maliyetleri olan hacimli bir transformatör ve doğrultucu anlamına gelir. Öte yandan, tek DC kaynaklı çok seviyeli evirici topolojileri, çıkışta çok seviyeli gerilim dalga formuna sahip olmak için DC kapasitör gerilimlerini düzenlemek için ilgili kontrolörlere ihtiyaç duyar [70].

2019 yılında Gaziantep Üniversitesi'nden Hamed Atyia Soodı, tek fazlı basamaklı h-bridge çok seviyeli evirici tabanlı STATCOM'un tasarımını ve gerçekleştirilmesini inceledi [71]. Düşük güçlü tek fazlı bir STATCOM prototipi modellendi, tasarlandı ve pratik olarak uygulandı. Önerilen STATCOM, 3 basamaklı tam H köprüsüne sahip çok seviyeli bir eviriciden oluşur. Önerilen STATCOM'un hem kapasitif hem de endüktif modda çalışabilmesi amaçlanmaktadır [72]. STATCOM'un tek fazlı 220V şebekeye/şebekeden reaktif güç enjekte ettiği ve emdiği hem simülasyonlar hem de deneylerle gösterilmiştir. STATCOM'un istenen miktarda kapasitif/endüktif reaktif güç üretebilmesi için kapalı döngü kontrol şeması uygulanmıştır. STATCOM'a iyi dinamik performans sağlayan birçok kontrolör parametresini belirlemek için bazı optimizasyon yöntemleri kullanılmıştır [73].

2020'de J.C.BOSE Bilim ve Teknoloji Üniversitesi'nden Deepshikha Singla, yeni 3 fazlı pwm eviricinin sisteminin analizini ve çok amaçlı değerlendirmesini inceledi [74]. Seçici harmonik yok etme (SHE), belirli düşük dereceli harmonikleri ortadan kaldırmayı amaçlarken, filtreleme yoluyla giderilebilen bazı yüksek dereceli harmonikler mevcuttur ve bu da maliyeti artırır. Bu nedenle asıl zorluk, düşük harmonik çıkış gerilimi üreten MLI'ler için bir kontrol tekniği tasarlamaktır [75]. SHE yöntemleri, harmonikleri içeren denklemleri, bir optimizasyon algoritması kullanarak bir dizi anahtarlama açısını optimize eden bir optimizasyon problemine dönüştürür. Anahtarlama açılarının optimum değeri, minimum harmonikli çıkış gerilimi verir [76].

2.2. OGS GENEL KISIMLAR

OGS, 2,3–13,8 kV gerilim seviyesinde ve 0,4 ila 40 MW arasındaki güç oranlarını kapsamaktadır. Yük komütasyonlu sürücülere (LCI'ler) sahip senkron motor sürücülerinin sıklıkla kullanıldığı yerlerde güç oranı 100 MW'a kadar genişletilebilir [77]. Ancak, kurulan OGSlerinin çoğu, Şekil 2.1'de gösterildiği gibi 3,3 ila 6,6 kV gerilim değerlerine sahip 1-4 MW aralığındadır.

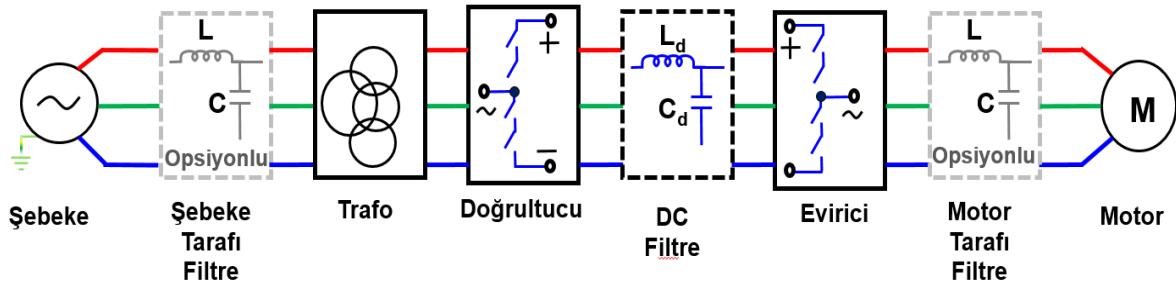


Şekil 2.1: OGS gerilim ve güç aralıkları.

OGS uygulaması için kullanılan topolojilere genel bir bakış sunulmaktadır. OGS temel olarak doğrudan evirici (AC-AC) veya dolaylı evirici (DC-bağlantılı) AC-DC-AC topolojilerle sınıflandırılabilir. OGS, çıkışları kademeli dalga biçimli gerilimler üreten bir dizi güç yarı iletken aygıtı ve kapasite gerilim kaynağı içermektedir. Anahtarların komütasyon, çıkışta yüksek gerilime elde etmek için kapasite gerilimlerinin eklenmesine izin verirken, güç yarı iletkenlerinin yalnızca düşük gerilimlere dayanması gerekmektedir [78].

Şekil 2.2'de, OGS genel blok şemasını gösterilmektedir. Sistem gereksinimlerine ve kullanılan eviricilerin tipine bağlı olarak hat ve motor tarafı filtreleri isteğe bağlayabilmektedir. Çok

sekonderli ve faz kaydırmalı transformatör, çoğunlukla hat akımı bozulmasının azaltılması için kullanılmaktadır. Doğrultucu, şebeke besleme gerilimini sabit veya ayarlanabilir DC gerilimine dönüştürmektedir. Yaygın olarak kullanılan doğrultucu topolojileri, çok darbeli diyot doğrultucuları, çoklu darbeli SCR doğrultucuları veya darbe genişlik modülasyonu (PWM) doğrultucuları içermektedir. DC filtresi, gerilim kaynağı sürücülerinde Sabit DC gerilimi sağlayan bir kapasite veya akım kaynağı sürücülerinde DC akımını yumuşatan bir indikatör olabilmektedir [79].



Şekil 2.2: OGS genel blok şeması.

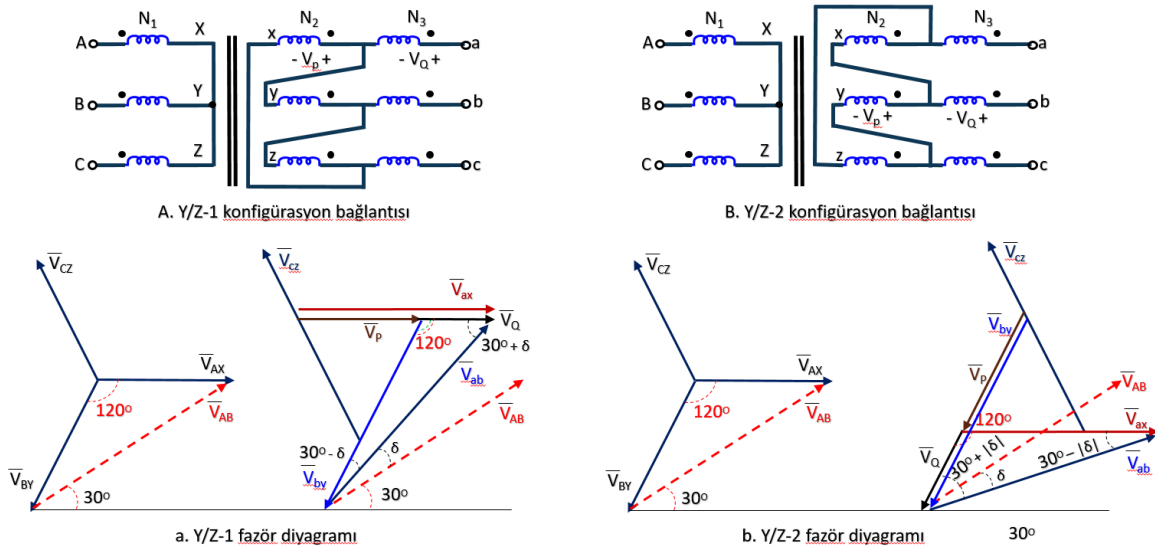
Sürücüler, genel olarak gerilim kaynaklı sürücü (GKS) ve akım kaynaklı sürücü (AKS) olarak sınıflandırılabilir. GKS, DC gerilimini ayarlanabilir büyüklük ve frekansa sahip 3 fazlı bir AC gerilimine dönüştürürken AKS, doğru akımını ayarlanabilir bir 3 fazlı alternatif akımına dönüştürülmektedir. Motor sürücüsü tasarımlarında kullanılan farklı güç evirici topolojileri ve kontrol stratejileri bulunabilmektedir [80]. Farklı tasarım yaklaşımları, sürücüsünün kullanım amacına bağlı olarak az ya da çok önemli sayılabilecek çeşitli sorunları ele almaktadır. Dalga biçimi kalitesi sorunu önemli bir sorundur ve birçok yönden ele alınabilmektedir. Pratikte, dalga biçimini filtrelemek için kapasiteler ve indikatörler kullanılabilir. Trafolu tasarımda varsa, trafonun primer veya sekonder tarafına veya her iki tarafına da filtreleme uygulanabilir. Harmonik bileşenlerin girişini sınırlandırmak dalga formunun temel bileşeninin çıkışa geçmesine izin vermek için alçak geçiren filtreler uygulanmaktadır. Böylece dalga biçiminin kalitesi ayarlanabilir [81]. Normal sürücülerin her zaman çok düşük kaliteli çıkış dalga biçimleri ürettiğine dikkat edilmektedir. Daha büyük veya yüksek güç sürücü güç talebini karşılamak bir sürü sorunları bulmaktadır [82]. Araştırma öncüleri çok sayıda güç motor sürücüsü icat etmiş olsalar da araştırmacılar hala daha az sayıda bileşenle yüksek kaliteli dalga formu üretebilen yeni bir yapı aramaktadır. Diğer terimlerle, güç kalitesinin iyileştirilmesi en büyük gereksinimdir. Yukarıdaki hususları göz önünde bulundurarak, özellikle Orta ve yüksek güç aralığında güç sürücülerinin zorlu yönleri hakkında bir taslak oluşturulacak [83].

2.2.1. Çok Sekonderli Trafo

OGS sistemlerindeki faz kaydırmalı veya çok sekonderli transformatörler önemli işleve sahiptir. Şebeke ile doğrultucu arasında harmonik filtrelemek, şebeke ile doğrultucu arasında izolasyon etmek, şebeke gerilimini doğrultucu için uygun bir gerilime dönüştürülmek ve doğrultucu, evirici tarafından üretilen mod gerilimlerini engellemektedir. Transformatör sargıları, ana bağlantının Y/Z ve Δ /Z olarak düzenlenebilmektedir [84]. Transformatördeki primer (birincil) sargı iki şekilde yıldız (Y) veya üçgen (Δ) bağlanmaktadır. Sekonder (ikincil) sargı yıldız (Y), üçgen (Δ) veya zikzaktır (Z) bağlanmaktadır. Giriş şebekeye bağlanırken çıkış çok darbeli doğrultucuya bağlanmaktadır [85]. Konfigürasyon, sarım dönüş oranları ve şebeke harmonik filtreleme ele alınmaktadır.

1. Y/Z Bağlantısı

Transformatörün primer ve sekonder gerilim, değişen bir faz açısına δ sahiptir. Y/Z bağlantısının iki konfigürasyonu vardır; Y/Z-1 konfigürasyonu bir öncü faz açısı sağlar ve Y/Z-2 konfigürasyonu bir gecikme açısı sağlamaktadır [86]. Y/Z-1 ve Y/Z-2 konfigürasyonu bağlantısı Şekil 2.3'te gösterilmiştir.



Şekil 2.3: Y/Z-1 konfigürasyonu ve Y/Z-2 konfigürasyonu.

Y/Z-1 Bağlantısı: Faz başına N_1 primer bobin sargısı ve N_2 ve N_3 sekonder bobin sargıları verilmektedir. N_2 bobini bir delta bağlantısı olduğundan N_3 bobini ile seri bağlanmaktadır.

Böyle bir bağlantı zikzak bağlantı olarak tanımlanmaktadır. Transformatör, denklem (2.1) kullanılarak hesaplanabilir. Tanımlanan bir faz kaydırma açısı δ üretilmektedir [87].

$$\delta = \angle \overline{V_{ab}} - \angle \overline{V_{AB}} \quad (2.1)$$

Where; $0^\circ \leq \delta \leq 30^\circ$, $\overline{V_{AB}}$ Primer için hatlar arası gerilim. $\overline{V_{ab}}$ sekonder için hatlar arası gerilim.

Y/Z-1 trafo konfigürasyon dönüş oranı denklem (2.2) kullanılarak hesaplanabilir.

$$\frac{N_1}{N_2 + N_3} = \frac{1}{2\sin(30^\circ + \delta)} \frac{V_{AB}}{V_{ab}} \quad (2.2)$$

Faz kaydırma açısı δ , Y/Z-1 trafo konfigürasyonunda $0 - 30^\circ$ aralığındadır.

- $N_3 = 0$ ise, sekonder bobinler bağlantıları yıldız olur ve sonuç olarak $\delta = 0^\circ$ olur.
- $N_3 = 0$ ise, sekonder bobinler bağlantıları delta olur ve $\delta = 30^\circ$ olur.

Y/Z-2 Bağlantısı: faz başına N_1 primer bobin sargısı ve N_2 ve N_3 sekonder bobinler sargıları verilmektedir. N_2 bobininin bir delta bağlantısı olduğu ve daha sonra N_3 bobini ile ters sırada bağlanmaktadır. Böyle bir bağlantı zikzak bağlantı olarak tanımlanmaktadır. Transformatör tanımlanan bir faz kaydırma açısı δ üretilmektedir. Y/Z-1 trafo konfigürasyon dönüş oranı denklem (2.3) kullanılarak hesaplanabilir [88].

$$\frac{N_1}{N_2 + N_3} = \frac{1}{2\sin(30^\circ + |\delta|)} \frac{V_{AB}}{V_{ab}} \quad (2.3)$$

Faz kaydırma açısı δ , Y/Z-2 trafo konfigürasyonunda $0 - (-30^\circ)$ aralığında negatif bir değere sahiptir. Tablo 2.1'de, Y/Z transformatörlerinin δ değerini ve dönüş oranını vermektedir. V_{AB}/V_{ab} oranı 12 darbeleri doğrultucu için 2, 18 darbeleri doğrultucu için 3 ve 24 darbeleri doğrultucu için 4'e eşittir.

Tablo 2.1: Y/Z Transformatörleri için Dönüş Oranı.

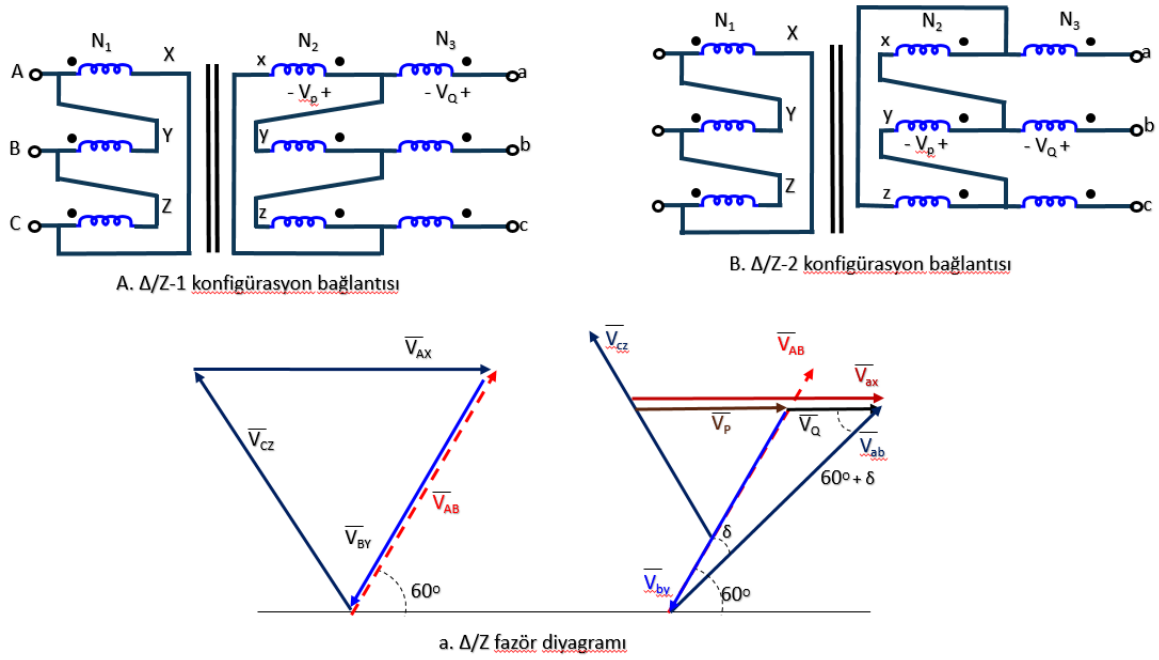
$\delta(\angle \overline{V_{ab}} - \angle \overline{V_{AB}})$		$\frac{N_3}{N_2 + N_3}$	$\frac{N_1}{N_2 + N_3}$	Sekonder bobinler sargıları
Y/Z-1	Y/Z-2			
0°	0°	1	V_{AB} / V_{ab}	12-, 18-, and 24-
15°	-15°	0.366	$0.707 V_{AB} / V_{ab}$	24-
20°	-20°	0.227	$0.653 V_{AB} / V_{ab}$	18-
30°	-30°	0	$0.577 V_{AB} / V_{ab}$	12- and 24-

2. Δ/Z Bağlantısı

Δ/Z bağlantısının iki konfigürasyonu vardır; Δ/Z -1 konfigürasyonu bir öncü faz açısı sağlar ve Δ/Z -2 konfigürasyonu bir gecikme açısı sağlar. Δ/Z -1 konfigürasyonu ve Δ/Z -2 konfigürasyonu Şekil 2.4'te gösterilmiştir. Δ/Z -1 trafo konfigürasyon dönüş oranı denklem (5) kullanılarak hesaplanabilir [89].

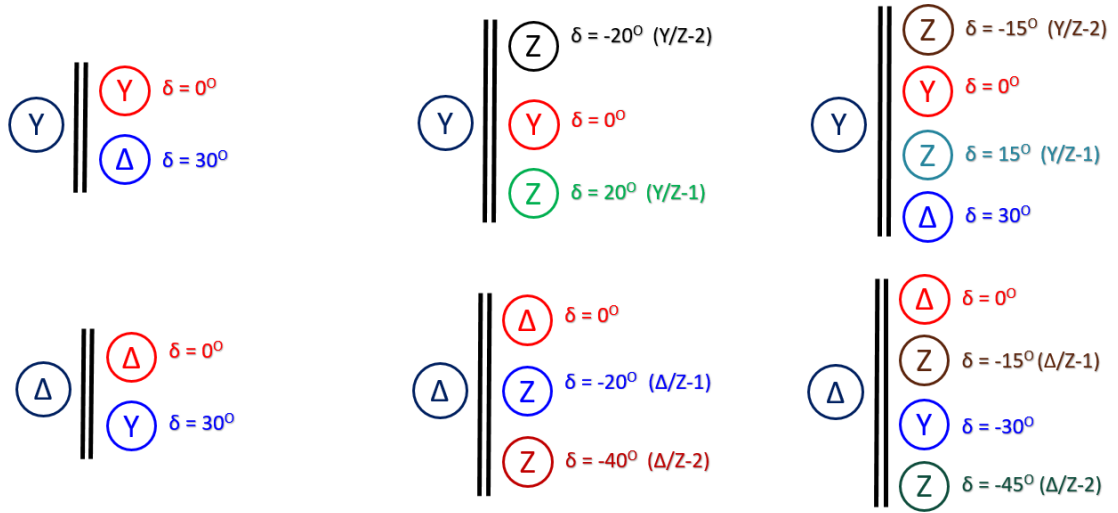
$$\frac{N_1}{N_2 + N_3} = \frac{\sqrt{3}}{2\sin(60^\circ - |\delta|)} \frac{V_{AB}}{V_{ab}} \quad (2.4)$$

Δ/Z -1 trafo konfigürasyonunda faz kaydırma açısı δ $0 - (-30^\circ)$ aralığındadır. Δ/Z -2 trafo konfigürasyonunda $(-30^\circ) - (-60^\circ)$ aralığındadır.



Şekil 2.4: Δ/Z faz kaydırmalı transformatörler.

Şekil 2.5, çok darbeli doğrultucularda kullanılan faz kaydırmalı transformatör konfigürasyonunu gösterilmektedir. Tablo 2.2'de, Δ/Z transformatörlerinin δ değerini ve dönüş oranını verir. V_{AB}/V_{ab} oranı 12 darbeli doğrultucu için 2'ye, 18 darbeli doğrultucu için 3'e ve 24 darbeli doğrultucu için 4'e eşittir. 12-çok darbeli doğrultucudaki faz kayması, iki sekonder sargı ile 30° 'dir.



Şekil 2.5: çok darbeli doğrultucular için faz kaydırmalı transformatörler.

18-çok darbeli doğrultucudaki faz kayması, 3 sekonder sargı ile 20°'dir. 24-çok darbeli bir doğrultucudaki faz kayması, dört sekonder sargı ile 15°'tir.

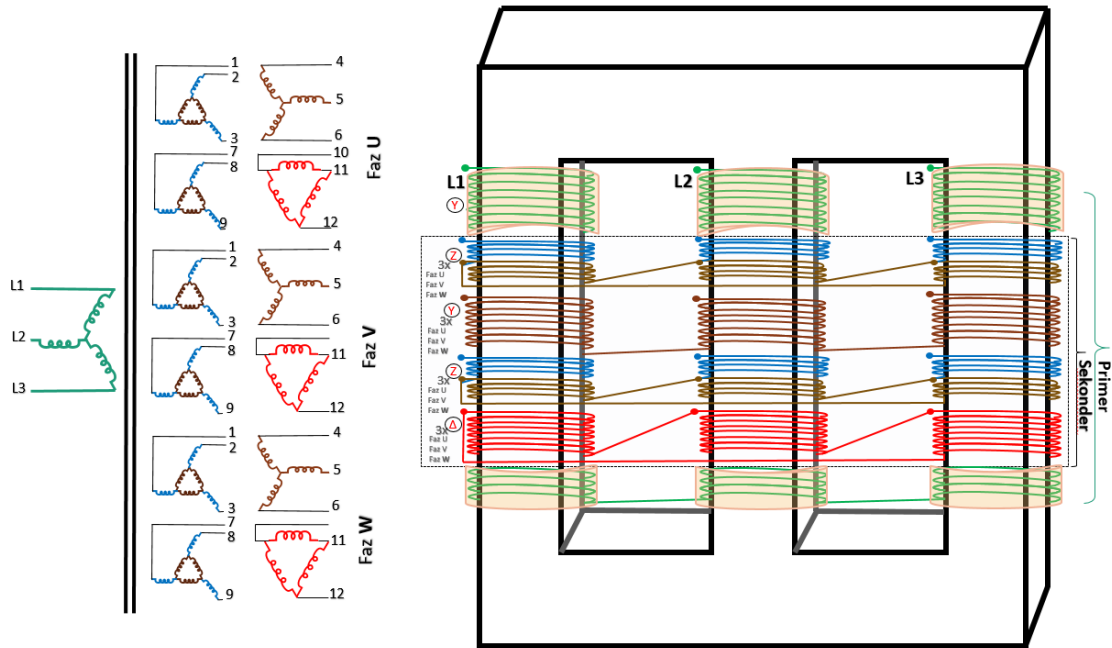
Tablo 2.2: Δ/Z Transformatörleri için Dönüş Oranı.

Zikzak Trafo	$\delta(\angle \overline{V_{ab}} - \angle \overline{V_{AB}})$	$\frac{N_3}{N_2 + N_3}$	$\frac{N_1}{N_2 + N_3}$	Sekonder bobinler sargıları
Δ/Z-1	0°	0	V_{AB} / V_{ab}	12-, 18-, and 24-
	-15°	0.366	$1.225 V_{AB} / V_{ab}$	24-
	-20°	0.532	$1.732 V_{AB} / V_{ab}$	18-
	-30°	1	$1.577 V_{AB} / V_{ab}$	12- and 24-
Δ/Z-2	-40°	0.532	$1.347 V_{AB} / V_{ab}$	18-
	-45°	0.366	$1.225 V_{AB} / V_{ab}$	24-
	-60°	0	V_{AB} / V_{ab}	18-

3. Trafo Seçim Faktörleri ve Tasarım Prosedürü

Genel olarak, OGS transformatörler, toplam alan gereksinimleri nedeniyle bakır sargılı kuru tipi kullanılmaktadır. Bakır terminal kalay veya gümüş ile kaplanmalıdır. Birincil bağlantı ucu, giriş izolatörleri ile trafo gövdesinin üst kısmında olması tercih edilmiştir. Sekonder terminaller, Şekil 2-6'te gösterildiği gibi mekanik özelliklerde detaylandırılmalıdır [90]. İkincil terminaller

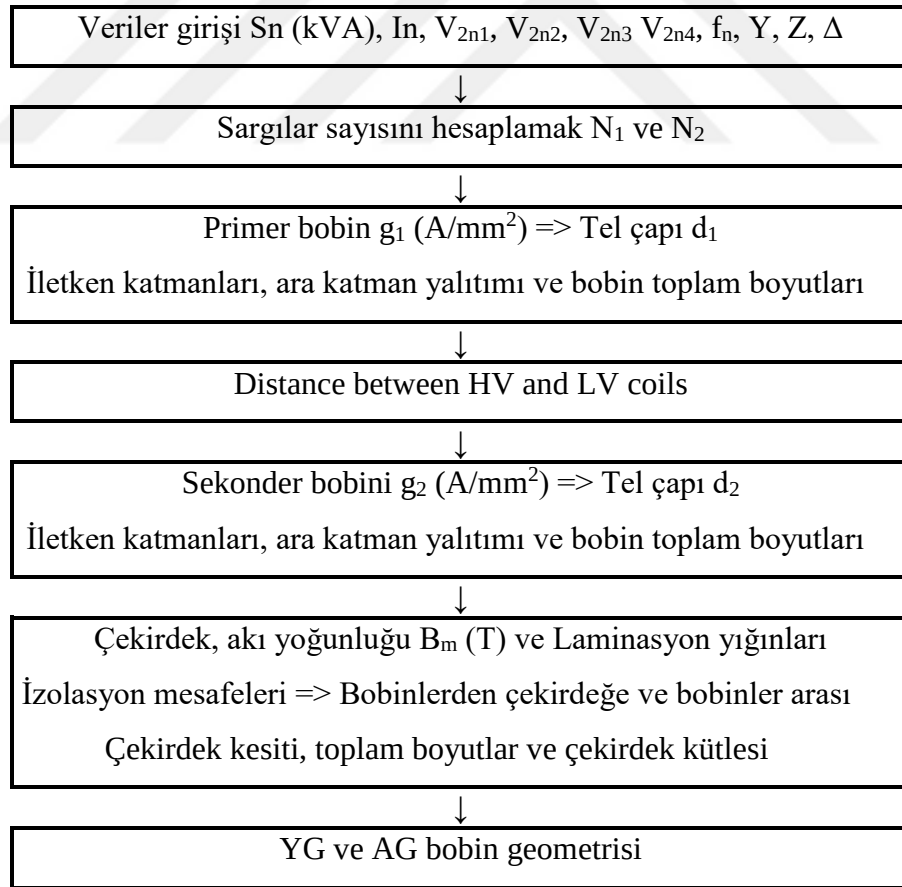
önden veya arkadan erişilebilir olmalıdır. Tüm bağlantı terminalleri, alüminyumda $2,5 \text{ A/mm}^2$ ve bakırda 3 A/mm^2 minimum akım yoğunluğu sağlayacak kadar büyük olmalıdır. Terminaller erişilebilir olmalı ve gerekli gerilim izolasyon açıklığı ile kolayca yapılmalıdır. Elektrik bağlantılarında, bağlantı noktalarından sonra görünür işaretler bulunmalıdır. WYE birincil, $\pm 5\%$ kademe standardına sahiptir. Sekonderin faz toleransı ve gerilim toleransı, akımda $\pm 3\%$ veya daha az THD sağlanmaktadır. Faz toleransı max ± 0.50 derece, gerilim toleransı $\pm 1\%$ aşılmamalıdır [91]. Darbe doğrultucu köprüsü, sekonderinin sargılardaki her faza bağlanmaktadır. Doğrultucu köprüler, gerekli DC bara gerilimini elde etmek için bağlanmaktadır. Doğrultucu yükü, harmoniği azaltmak için kapasitif bulunmaktadır. Evirici topolojisi tanımlanmalıdır. KVA, birincil Gerilim ve frekans, sistem tasarımcının tarafından belirtilmelidir. Bobin yalıtım borularındaki sıcaklık gösterge sensörleri, transformatörün sıcak noktasında bulunmalı ve transformatörün giriş ve çıkış terminallerinin karşı tarafında bulunmalıdır. Transformatör üreticileri, doğrulanmış ortalama sargı sıcaklığı ve sıcak nokta ile test verilerini sağlamalıdır.



Şekil 2.6: OGS trafo konfigürasyonu ve bağlantısı.

Muhafazanın arka tarafının üst kısmına monte edilen soğutma fanları, havayı önden kapı havalandırmalarına ve transformatör aracılığıyla muhafazaya doğru çıkarılmaktadır. Yaklaşık hava hızı 2400 kVA için $1,25 \text{ m/Sn}$ ve 2650 kVA ila 5250 kVA için $2,5 \text{ m/Sn}$ 'dir. Hizmet koşulları transformatörün beklenen ömrü, sürekli olarak en az 20 yıl çalışacak şekilde

tasarlanacaktır. Uyarma kayıplarını ve yük kaybını maddeler halinde içerecek şekilde trafo kayıpları ve verimlilik %50, %75 ve %100 yükte hesaplanabilir. %100 yükte minimum %98 verimlilik gereklidir. Her trafo sıcaklık artışı ve derecelendirmesi, minimum 20 yıllık ömür sağlayan OGS ürününde olması gereken önemli bir doğrulamadır. Transformatörün görev döngüsü 9 dakika için %100, 1 dakika için sürekli %150 aşırı yüküdür. Yükseklik standart 1000m, çalışma sıcaklığı $(-20 -40)^{\circ}\text{C}$, Nem maksimum %95 ve standart ses basıncı seviyesi (SPL) nominal yükte 75 dB'yi geçmemelidir. Doğrultucu varlığından dolayı akım dalga biçimleri bozulduğu için, trafo yük tarafından talep edilen gücün yaklaşık %10 üzerinde olmalıdır. Tasarım prosedürü, Şekil 2.7'de; dönüş sayısını hesaplayarak anma gücü ve gerilimlerle başlayın. Birinci seviyede, birincil ve ikincil bobinler için Tasarım iletkeni, yalıtımı ve düzenlemesi yapılmalıdır; ikinci seviyede çekirdek çapı ve laminasyon yığını boyutları tasarlanmalıdır. Bu prosedür fiziksel boyutları, akım yoğunluklarını ve çekirdek akı yoğunluğunu sağlar. Yine de malzeme maliyetlerinin düşürülmesini ve verimliliğin artırılmasını kapsayan bir optimizasyon çözümü değildir.



Şekil 2.7: OGS Trafo tasarım prosedürü.

Doğrultuculu trafo farklı incelenir. Güç kaynağının aşağıdaki gibi etiketlendiğini varsayarsak:

- A. Sinüzoidal ve simetrik dalga kaynağı
- B. Toplam harmonik bozulma THD = %2 ile sinüzoidal ve simetrik dalga kaynağı
- C. THD = %3,64 ile bozuk ve simetrik dalga kaynağı
- D. THD = %3,95 ile bozuk ve simetrik dalga kaynağı

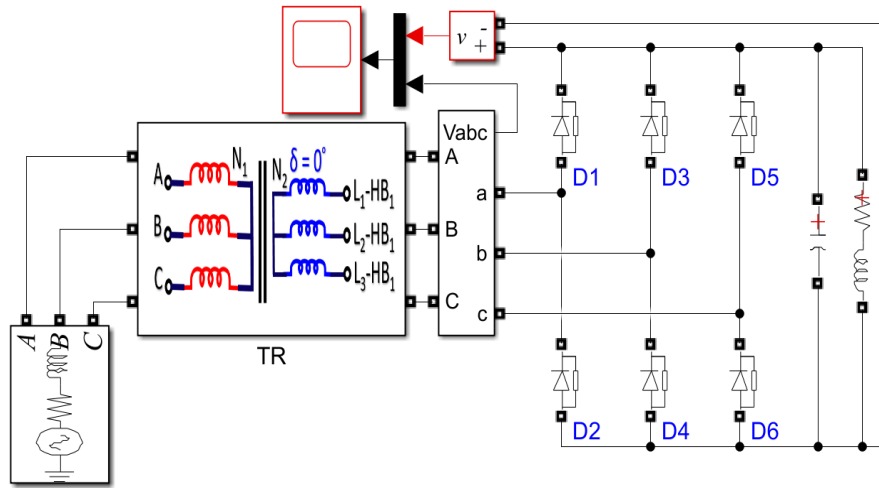
IEEE 519-2014'e göre, besleme sistemlerinde izin verilen maksimum THD %5'tir. Doğrultulmuş sistem için Matematiksel çıkış faktörü, 6-, 12-, ve 18- ve 24-darbeleri transformatörler için tablolar 2-6'da oluşturulmuş ve özetlenmiştir. 6 darbeleri sistem referans alınarak 12, 18 ve 24 darbeleri sistemler daha büyük güç ile karakterize edilir. 6 fazlı bir sistemin standart tasarımı durumunda, ağırlık 12 artıda %83, 18 darbede %121 ve 24 darbede %145 artar. Transformatörün gücünde bir artış var. 6 fazlı bir sistem güç kayıplarını 12 artıda %40, 18 darbede %64 ve 24 darbede %73 artırır.

2.2.2. Çok Darbeleri Doğrultucu

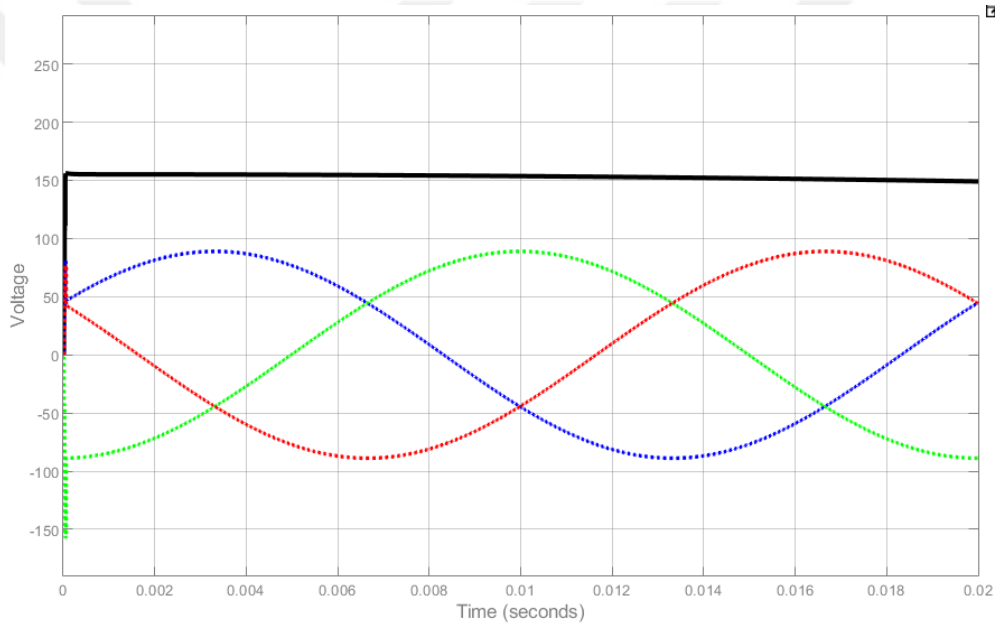
IEEE Standardı 519-2014'te belirlenen harmonik gereksinimleri karşılamak için OGS üreticileri, OGS yapılarında çok darbeleri diyot doğrultucular kullanır. 12-, 18-, 24- ve 48-darbeleri doğrultucular, faz kaydırmalı bir transformatör tarafından çalıştırılır. Çok darbeleri doğrultucunun birincil işlevi, hat akımı harmoniğinin azaltılmasıdır. Genel olarak, 30'dan fazla darbeleri doğrultucular, transformatörün karmaşık tasarımı, yüksek maliyetleri ve hemen hemen aynı çıkış etkinliği nedeniyle yalnızca pratikte kullanılır.

1. Altı Darbeleri Diyot Doğrultucu

Tam dalga, 3 fazlı kontrolsüz köprü doğrultucu devresinde her faz için iki adet olmak üzere altı diyot kullanılmaktadır. İki yarım dalga doğrultucu devresi, 3 fazlı bir tam dalga doğrultucu oluşturmak için birleştirilir. AC dalga formu girişinin altı katı olan bir frekansla bu devre, önceki yarım dalga 3 fazlı doğrultucudan daha düşük dalgalanma çıkışına sahip olma avantajına sahiptir. Ek olarak, dördüncü bir nötr (N) kablosu gerekmediğinden, tam dalga doğrultucu dengeli bir 3 fazlı, 3 telli delta bağlantılı bir kaynakla çalıştırılabilir. 6 darbeleri diyot doğrultucu diyagramı Şekil 2.8'de gösterilmektedir. OGS'de, akım ve gerilim gereksinimlerini karşılamak için iki veya daha fazla diyot seri bağlanır. MATLAB simülasyonundaki tüm diyotlar idealdir. Yükün pozitif (+) tarafı, iletken çiftin bir diyotu tarafından desteklenmektedir. Buna karşılık, diğer diyot negatif (-) tarafa güç sağlamaktadır.



A. MATLAB simülasyonu



B. Gerilim çıkış dalgası

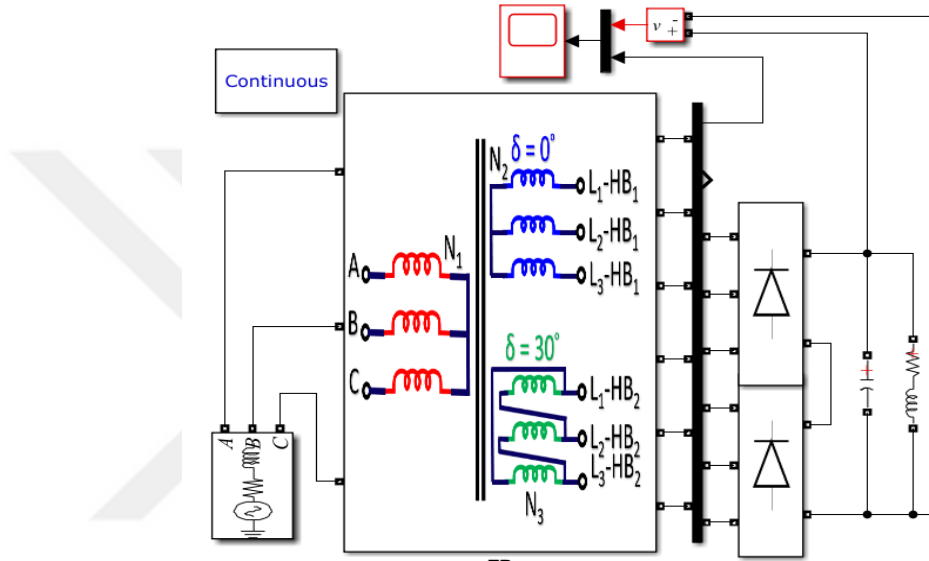
Şekil 2.8: 6 darbeleri diyot doğrultucu MATLAB simülasyonu ve dalga çıkışı.

Her diyot, bir besleme döngüsünün 120°'sini (üçte biri) iletir, ancak her bir diyot çifti, bir seferde yalnızca 60°'lik (döngünün altıda biri) çiftler halinde iletilmektedir. Bu nedenle, bir "3" sekonder trafo tarafından beslenen 3 fazlı bir doğrultucunun her fazının 360°/3 ile ayrılacağını ve 2x3 diyot gerektireceğini söylemek doğrudur.

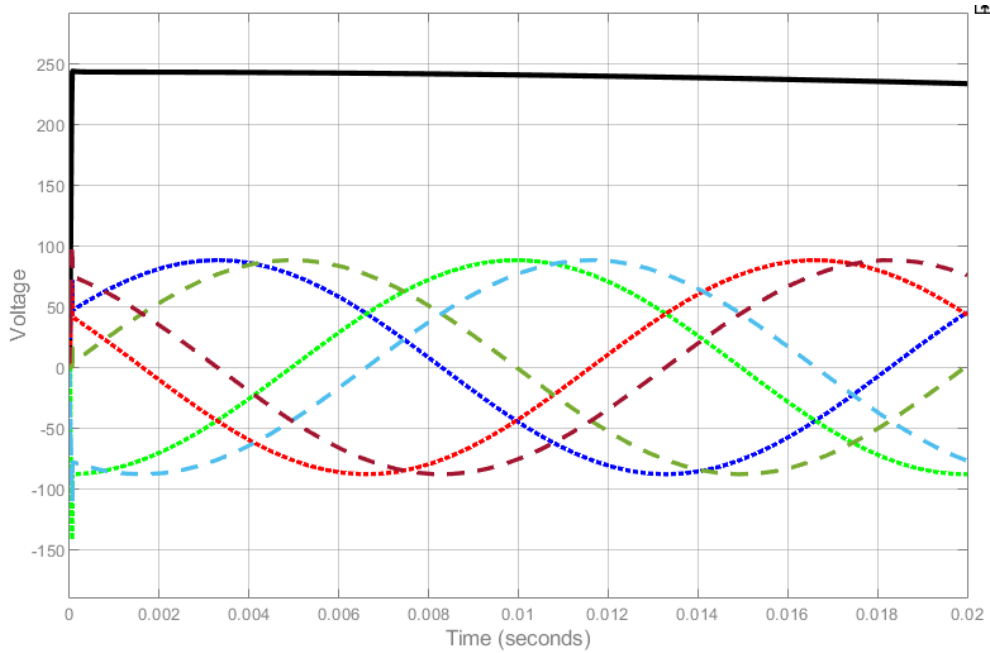
2. Seri Tip Çok Darbeleri Doğrultucular

12-, 18- ve 24-darbeleri konfigürasyonlar, DC yükü beslemek için seri doğrultuculara bağlanır.

Seri 12- Darbeli Doğrultucunun konfigürasyonu: Şekil 2.8'da gösterildiği gibi, transformatöre bağlı iki adet 6 darbeli doğrultucuya sahiptir. Transformatörün bir birincil yıldız bağlantısı ve $\delta = 0^\circ$ faz kaymalı iki sekonder sargı yıldız sargısı ve $\delta = 30^\circ$ faz kaymalı delta sargısı vardır. Doğrultucu çıkışı seri bağlanır. Her sekonder sargının RMS gerilimi $V_{ab} = V_{AB}/2$ 'dir. Doğrultucu DC çıkışı, düşük dalgalanma içeriği ile geliştirildi. V_a , V_b ve V_c 'nin birincil yıldız sargısı için fazlar olduğu ve V_{ac1} , V_{cb1} ve V_{ba1} 'in ikincil yıldız sargısı için fazlar olduğu varsayılır, ardından Şekil 2-9'da gösterildiği gibi V_{ac1} gerilim ucu V_a 30° 'dir.



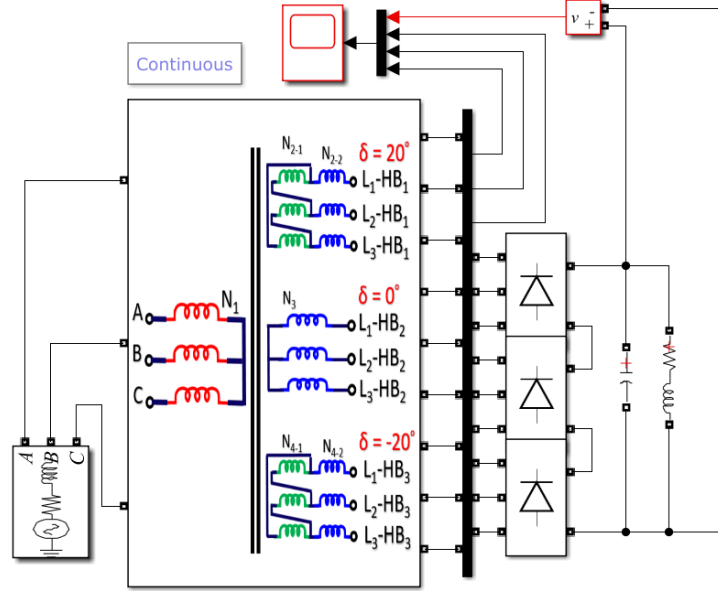
A. MATLAB simülasyonu



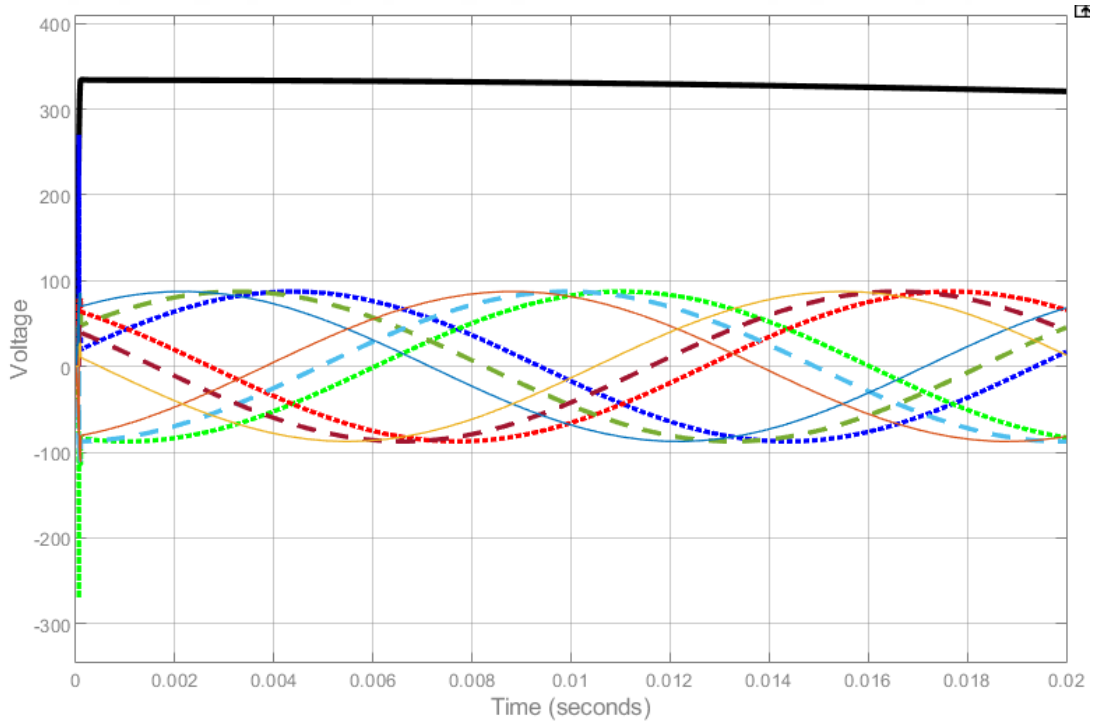
B. Gerilim çıkış dalgası

Şekil 2.9: Seri 12 darbeli diyot doğrultucu MATLAB simülasyonu.

Seri 18-Darbeli Doğrultucunun konfigürasyonu: 6 darbeli bir doğrultucunun 3 seri bağlantısının kullanılması, Şekil 2-10'da gösterildiği gibi, 18 darbeli bir doğrultucunun ana yapısıdır. Transformatörün bir yıldız primer bağlantısı ve 3 sekonder sargısı, $\delta = -20^\circ$ ile zikzak sargısı, $\delta = 0^\circ$ ile yıldız sargısı ve $\delta = 20^\circ$ faz kaydırmalı zikzak vardır.



A. MATLAB simülasyonu



B. Gerilim çıkış dalgası

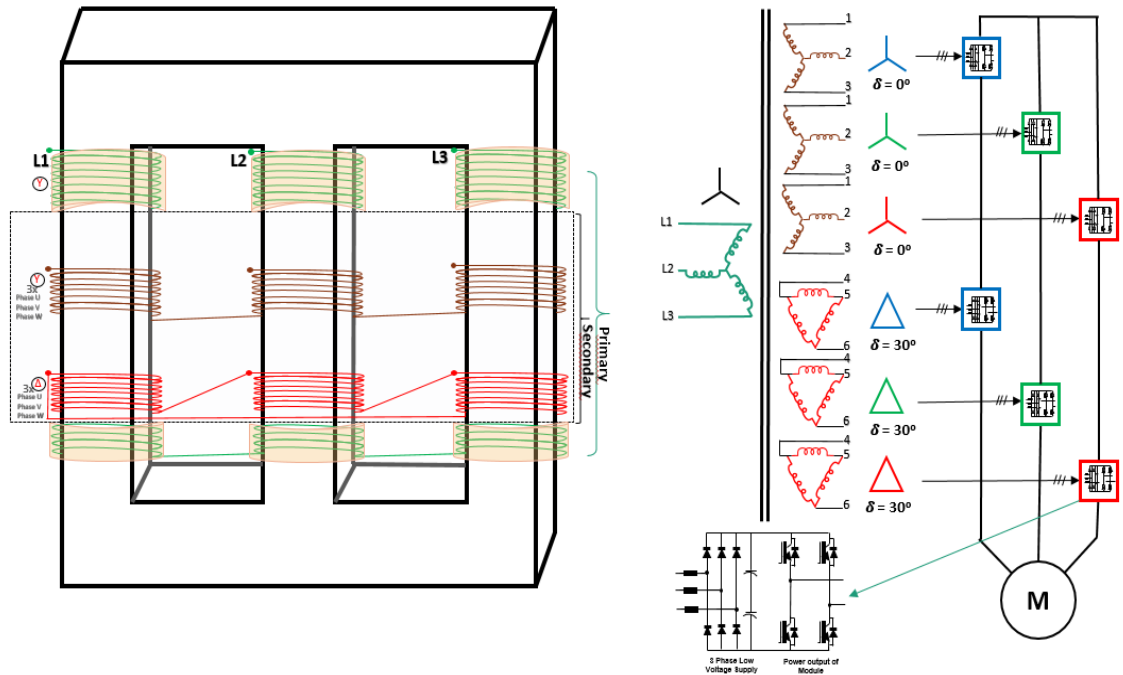
Şekil 2.10: 18 darbeli seri tip doğrultucu ve Fazör diyagramı.

Her sekonder sargının RMS gerilimi $V_{ab} = V_{AB}/3$ 'tür. Doğrultucu DC çıkışı, düşük dalgalanma içeriği ve giriş hattı akımındaki 17 ve 19 harmoniklerin kaybolması ile iyileştirildi. 18 darbe %4,6 THD'ye sahiptir.

3. Ayrılmış Tip Çok Darbeli Doğrultucular

Altı darbeli doğrultucunun 12-, ve 18- darbeli konfigürasyonunun her biri ayrı bir yük besler. Konfigürasyon analizi ve çıkış THD'si MATLAB simülasyonu ile yapılmaktadır.

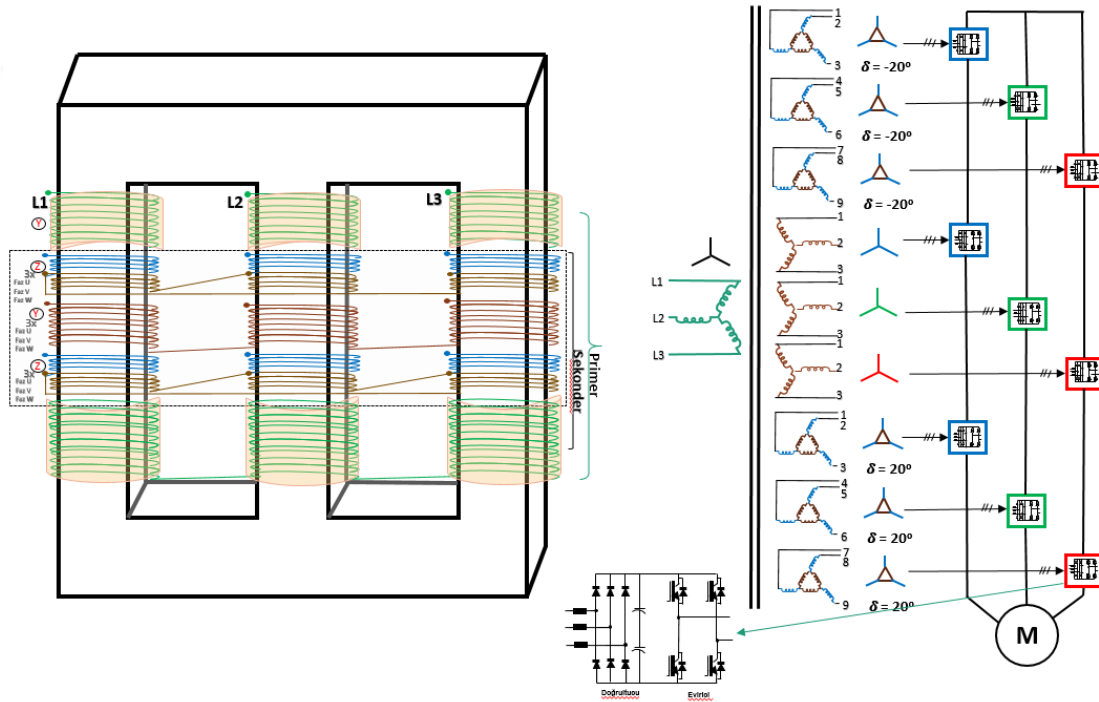
Ayrılmış 12- Darbeli Doğrultucunun konfigürasyonu, 12 darbeli ayrı tip doğrultucu konfigürasyonu, 6 darbeli seri tip doğrultucu ile aynıdır, ancak seri tipte bir DC yük yerine iki ayrı DC yük kullanılmaktadır. Şekil 2.11'de 12 darbeli ayrı tip doğrultucu ile KHK çok seviyeli evirici beslemeli sürücü gösterilmektedir. Altı sekonder sargı, faz kaydırmalı trafoyu oluşturur, 3 wye $\delta = 0^\circ$ ile bağlanır ve 3 delta $\delta = 30^\circ$ ile bağlanır. İkincil sargıların her biri altı darbeli bir diyot doğrultucuyu besler. Tüm yıldız bağlantılı sekonder sargılar, delta bağlantılı sargılar gibi aynı olduğundan, esasen 12 darbeli bir transformatördür. Altı darbeli doğrultucular, motora 3 fazlı bir AC gerilim sağlayan, çıkışları kademeli olarak bağlanan H-köprü eviricilere izole DC gerilimler sağlar. Kesintili akım çalışması genellikle seri tip doğrultucularda meydana gelmez.



Şekil 2.11: KHK için ayrılmış 12-darbeli doğrultucu.

Çünkü DC yükü serideki sekonder sargıların kaçak endüktanslarını görür ve DC'yi neredeyse tüm çalışma aralığı boyunca sürekli hale getirir. Aynı tipin güç faktörü, seri tipinden biraz daha düşüktür. Bunun başlıca nedeni, şebeke beslemesi tarafından görülen eşdeğer endüktansı etkileyen DC yük bağlantısıdır.

Ayrılmış 18- Darbeli Doğrultucunun konfigürasyonu, 18 darbeli ayrı tip doğrultucu konfigürasyonu, 6 darbeli seri tip doğrultucu ile aynıdır, ancak seri tipte bir DC yük yerine 3 ayrı DC yük kullanılmaktadır. Şekil 2.12'de 18 darbeli ayrı tip doğrultucu ile KHK çok seviyeli evirici beslemeli sürücü gösterilmektedir.



Şekil 2.12: KHK için ayrılmış 18-darbeli doğrultucu.

Dokuz sekonder sargı, faz kaydırmalı trafuyu oluşturur. 3 zikzak $\delta = -20^\circ$, 3 wye $\delta = 0^\circ$ ve 3 zikzak $\delta = 20^\circ$ ile bağlanmaktadır. Sekonder sargıların her biri altı darbeli bir diyot doğrultucuyu beslemektedir. Altı darbeli doğrultucular, motora 3 fazlı bir AC gerilim sağlayan, çıkışları kademeli olarak bağlanan H-köprü eviricileri izole DC gerilimler sağlar.

4. Seri ve Ayrılmış Tipleri Karşılaştırma

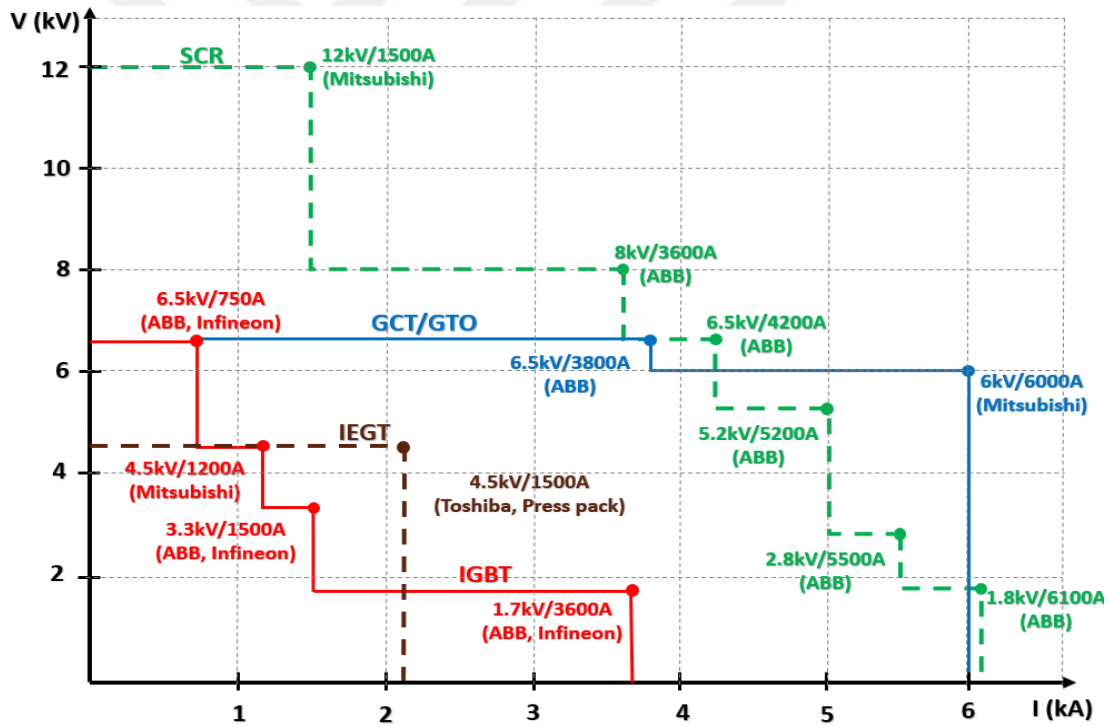
12-, 18- ve 24 darbeli diyot doğrultucuların analizi ortaya koyuyor

- 12 darbeli diyot doğrultucuların hat akımı THD'si genellikle IEEE Standardı 519-2014'te belirtilen harmonik standartları karşılamaz.
- 24 darbeli doğrultucular iyi bir harmonik performansa sahipken, 18 darbeli doğrultucular üstün bir harmonik profiline sahiptir.
- Çok darbeli doğrultucuların giriş güç faktörü de incelenmiştir. 30'dan fazla darbeli doğrultucular, trafo için daha yüksek bir maliyete sahip oldukları ve yalnızca mütevazı performans kazanımları sundukları için pratikte nadiren kullanılır.
- Çok darbeli doğrultucuların serileri ve ayrı çeşitleri, farklı çok seviyeli gerilim kaynaklı eviricilerle kullanılabilir.
- Seri tip ve ayrı tip doğrultucularla karşılaştırıldığında hat akımı THD profilleri marjinal olarak daha iyidir. Ancak, giriş güç faktörleri daha iyi olabilirdi.

2.2.3. OGS Evirici Topolojileri

OGS'nin yarı iletken anahtarlama cihazlarının geliştirilmesine devam etmektedir. Cihaz güç kayıplarının azaltıldığı yerlerde, anahtarlama frekansları yükseltildi ve geçit sürücü devreleri basitleştirildi. Yarı iletken teknolojisinin sonucu, daha iyi güvenilirlikle daha yüksek güç değerlerine ulaşır ve endüstrinin yüksek güçlü eviricilerin günlük kullanımı nedeniyle maliyetleri düşürülmektedir. Tristör ve transistör tabanlı cihazlar, farklı eviricilerde kullanılan iki ana yüksek güçlü anahtarlama bileşeni türüdür. İkincisi, yalıtımlı kapılı çift kutuplu transistör (IGBT) ve enjeksiyonla güçlendirilmiş geçiti transistörü (IEGT) içerirken, silikon kontrollü doğrultucu (SCR), geçit kapatma (GTO) tristörünü ve geçit komütasyonlu tristörünü (GCT) içermektedir. Yüksek güçlü uygulamalarda, güç MOSFET'i, yayıcı kapatma (ETO) tristör, MOS kontrollü tristör (MCT) ve statik indüksiyon tristör (SIT) gibi diğer bileşenler öne çıkan bir konuma yükselmemiştir. Şekil 2.13'te, yüksek güçlü eviriciler için ticari olarak mevcut olan başlıca anahtarlama cihazlarının gerilim ve akım oranlarını gösterilmektedir [92]. Yarı iletken üreticileri, 12 kV/1,5 kA veya 1,8 kV/6,1 kA değerinde SCR'ler sunabilmektedir. GCT cihazları, 6 kV ve 6 kA gerilim ve akım değerlerine ulaşabilmektedir. IGBT cihazlarının derecelendirmeleri nispeten düşüktür ancak 6,5 kV/0,75 kA veya 1,7 kV/3,6 kA'ya kadar çıkabilmektedir. Çıkışı kademeli dalga biçimleriyle gerilimler üreten OGS'de çeşitli güç yarı iletken cihazları ve kapasitör gerilim kaynakları kullanılmaktadır [93]. Güç yarı iletkenlerinin yalnızca daha düşük gerilimlerle direnmesi gerekirken, anahtarların değiştirilmesi, çıkışta yüksek gerilim elde etmek için kondansatör gerilimlerini gerektirmektedir. OGS'ler genellikle endüstriyel sektörde kullanılmaktadır. Bu sürücüler genellikle topoloji, yarı iletken tasarım ve

çalışma ilkeleri bakımından farklılık gösterilmektedir. Her birinin yapım, tasarım, güvenilirlik ve uygulamalar için uygulanabilirlik açısından diğerlerine göre avantajları bulunmaktadır. Harmonikler, motor uyumluluğu, rejenerasyon yetenekleri, dinamik performans ve sistem güç kesintilerine karşı sağlamlık, karşılaştırmalı kriterler olarak kullanılan standart endüstri ve uygulama gereksinimleridir. Tasarımlarda çeşitli OGS topolojileri ve kontrol şemaları uygulanmaktadır. OGS'lerin nasıl kullanılacağına bağlı olarak, belirli zorluklar az ya da çok önemli olabilir ve çeşitli tasarım teknikleri kullanılarak ele alınmaktadır. Dalga formu kalitesi, çeşitli şekillerde ele alınabilen önemli bir konudur [94]. Gerçek uygulamada, dalga formu kapasitörler ve indüktörler kullanılarak filtrelenebilir. OGS tasarımı filtreleme gerektiriyorsa, transformatörün birincil, ikincil veya iki tarafına da uygulanabilir. Alçak geçiren filtreler (LPF'ler), dalga formunun temel bileşeninin çıkışa geçmesine izin verirken harmonik bileşenlerin geçişini kısıtlamak için kullanılmaktadır.



Şekil 2.13: OGS yarı iletkenin gerilim ve akım değerleri (2023).

Eviriciler genel olarak çıkış dalgası düşük kaliteli sağlamaktır, bu nedenle çıkış dalga kalitesini iyileştirmek için devreye sıklıkla bir LPF eklenmektedir. Çok seviyeli sürücü, çıkışı kademeli dalga formları ile gerilim üreten bir dizi güç yarı iletken cihazı ve kapasite geriliminin kaynağı içermektedir. Anahtarların komütasyonu, çıkışta yüksek gerilimi elde etmek için kapasite gerilimlerinin eklenmesine izin verirken, güç yarı iletkenlerinin yalnızca düşük gerilimlere

dayanması bulunmaktadır. Bu durumlarda bütün yarı iletken cihazları seri olarak dizilmektedir, ancak öyle düzenlenirler ki, bu tür gerilimler üretme kabiliyeti kazandırmaktadır. Çıkış dalga formlarında adım sayısı arttıkça; harmoni içerik azalmaktadır [95]. Böylece bu sürücü tipi dalga şekli ve kalitesi büyük ölçüde artıracaktır. Ancak, çıkış tarafında basamaklı dalga formları oluşturmak için, farklı çok seviyeli tabanlı tipler başarıyla oluşturulmuş ve doğrulanmıştır. Ancak çok seviyeli sürücünün genel prensibi, DC bara üzerindeki birkaç farklı geriliminin seviyesinden gelen AC geriliminin dönüştürülmektedir. Giriş DC tarafındaki gerilim seviyelerinin sayısı arttıkça, çıkış gerilimi sinüzoidal dalgaya yaklaşan daha fazla adım eklemektedir. Çıkış dalga adımları hakkında genel bir fikir sunmak için, m'yi sürücünün negatif terminaline göre faz geriliminin adım sayısı ve ardından gerilimdaki adım sayısı olarak düşünün K yükünün iki fazı arasındaki denklem 2-5 ve denklem 2-6 ile verilmektedir.

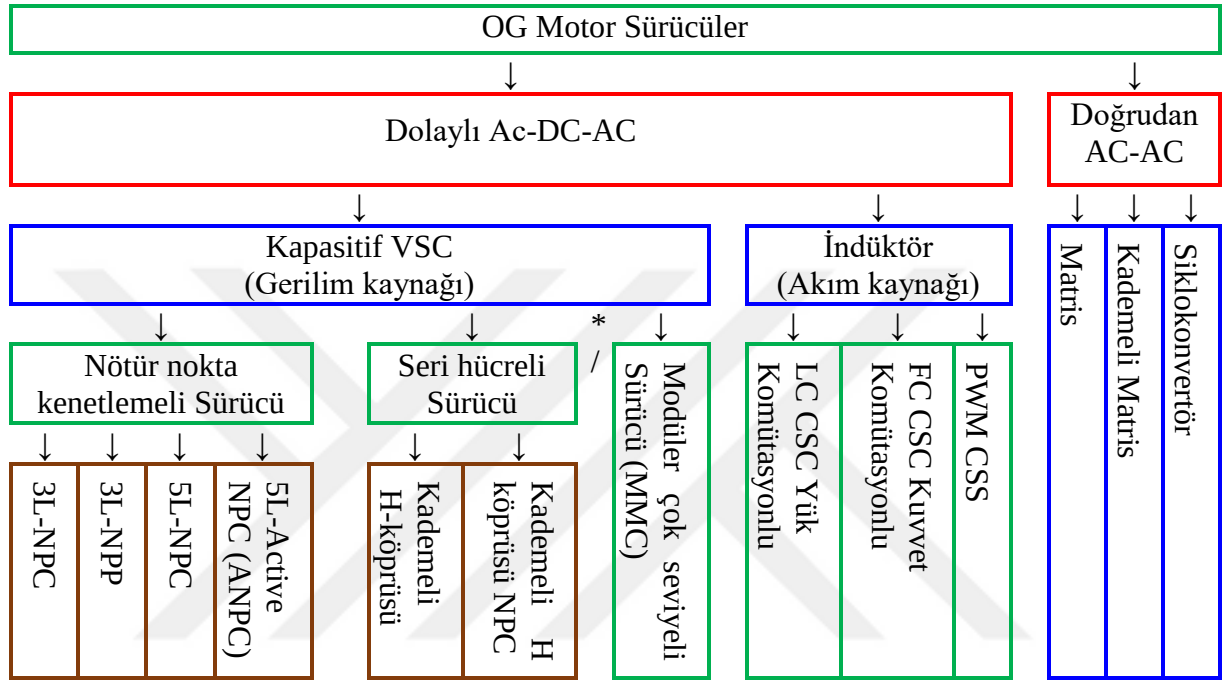
$$K = 2m+1 \quad (2-5)$$

Ve “WYE” bağlantısında 3 fazlı bir yükün faz gerilimindeki P adımlarının sayısı

$$P = 2k - 1 \quad (2-6)$$

Çok seviyeli terimi, “1981’de stelden Nabae” tarafından tanıtılan 3 seviyeli sürücü ile başlamıştır. Ancak topolojik olarak, çok seviyeli sürücüler büyük ölçüde birçok konfigürasyona bölünmüştür. Nötür nokta kenetlemeli evirici (NPC) ve kaskat H-köprü'dür (KHK) en yaygın çok seviyeli topolojileri kullanmaktadır. OGS ile ilgili çalışma ilkeleri, çok seviyeli dalga formu üretimi, benzersiz özellikler, modülasyon şemaları ve diğer bilgiler gösterilmektedir. Çok seviyeli çıkış gerilimleri oluşturmak için güç yarı iletkenlerini ve kapasitif DC kaynaklarını birleştirmenin birçok yolu bulunmaktadır. Bu nedenle, eksiksizlik ve çok seviyeli teknolojiye ilerlemelerin daha iyi anlaşılması için performanslarla birlikte klasik OGS'yi keşfetmek önemlidir [96]. OGS topolojileri kapsamlı bir şekilde analiz edilecek, belgelenecek, ticarileştirilecek ve on yılı aşkın süredir pratik uygulamalarda kullanılacaktır. OGS çeşitli şekillerde kategorize edilebilir. Basit bir sınıflandırma yöntemi, DC bağlantısının özelliklerine dayanmaktadır. 3 seviyeli OGS türü bu stratejiyi kullanılmaktadır, DC bağlantısı olmadan AC'den AC'ye dönüştürme, yani matris eviriciler, Kapasitif bir DC bağlantısı (gerilim kaynağı tipi) gerektiren AC-DC-AC dönüşümü, ve bir indüktör DC bağlantısı (akım kaynağı tipi) gerektiren AC-DC-AC dönüşümü. Bu sınıflandırma ve gerilim kaynağı topolojileri arasındaki modülerleştirmeye dayalı başka bir sınıflandırma, Şekil 2.14'te sunulmuştur.

Darbe-Genişlik Modülasyonu Akım Kaynağı eviricini ve yük değiştirmeli evirici olarak belirlenmiş kısaltmaları bulunmaktadır. Çok seviyeli çıkış gerilimleri üretmek için güç yarı iletkenlerini ve kapasite DC kaynaklarını birleştirmenin birçok yolu bulunmaktadır. Bu nedenle, çok seviyeli teknolojiye ilerlemelerin eksiksiz olması ve daha iyi anlaşılması için, performansları olan klasik çok seviyeli eviricileri keşfetmek esastır.

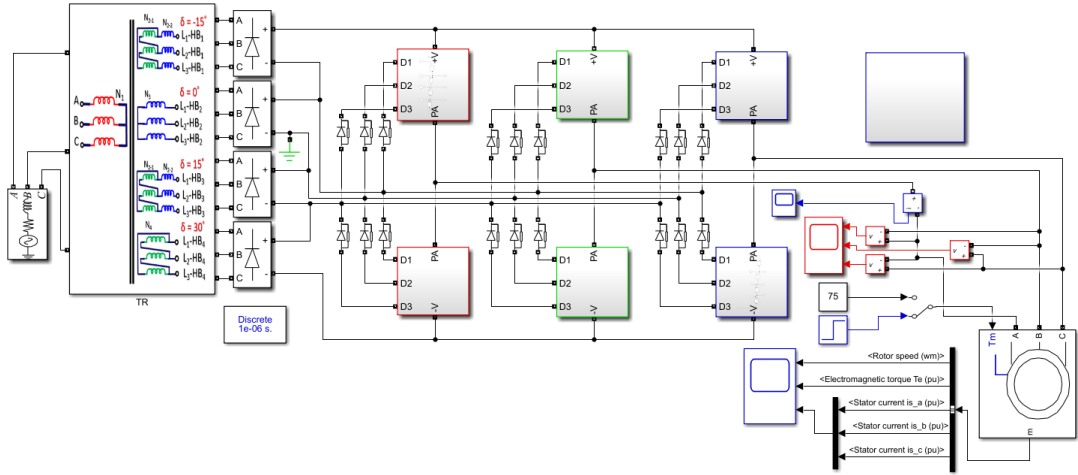


Şekil 2.14: OG motor sürücüler sınıflandırılması.

Çok seviyeli topolojiler, kapsamlı bir şekilde analiz edilmiş ve belgelenmiş ve ticarileştirilmiş ve pratik uygulamalarda on yıldan fazla bir süredir kullanılanlara atıfta bulunulacaktır.

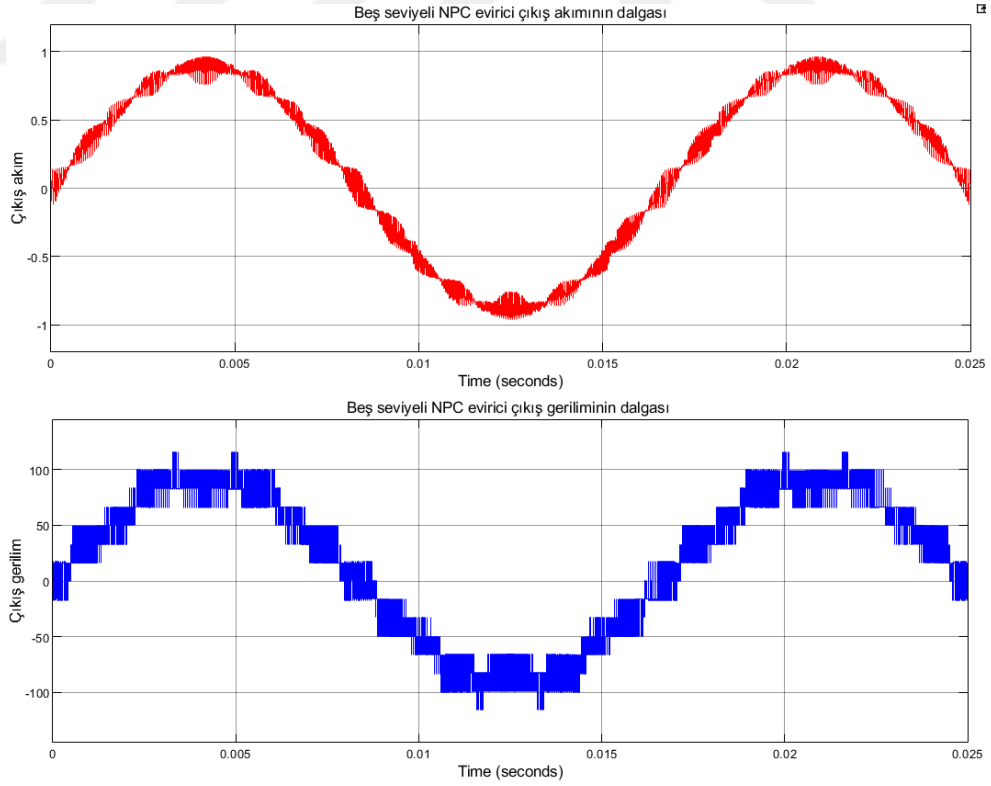
1. Nötür Noktası Kenetlemeli Evirici (NPC)

Beş seviyeli NPC evirici iyi bilinmektedir ve yıllardır kullanılmaktadır. Beş seviyeli NPC evirici Şekil 2.15'te gösterilmektedir. Topoloji, bir ana DC bara kapasitör bankası (orta gerilim seviyelerinde) ve yüksek gerilim IGBT veya GCT cihazları kullanır. Tipik olarak düşük anahtarlama frekansında (500-1000Hz) çalışır ve büyük DC pasif bileşenlere sahiptir. Bu topoloji kolayca ölçeklenemez ve aslında esas olarak yalnızca 4,16 kV'a kadar sunulur. Daha yüksek motor gerilimleri elde etmek için bir dizi cihaz bağlantısı (seri GCT/IGBT ve seri diyotlar) gerekli olacaktır. Ön uç diyot doğrultucunun sürücünün bir kopyası ile değiştirildiği varsayılarak rejeneratif çalışma mümkündür (yani, aktif ön uç olarak kullanılan başka bir NPC).



Şekil 2.15: Beş seviyeli NPC evirici.

PWM-CSR'yi dikkatli bir şekilde tasarım yapmaktadır. NPC'nin çıkış dalga biçimleri, Şekil 2.16'da gösterilmektedir. Dalga biçimleri, 24 darbeli diyot doğrultuculu bir evirici için elde edilir, ancak bazen giriş harmoniklerinin başka yollarla hafifletildiği 12 darbeli diyot versiyonu kullanılabilir.



Şekil 2.16: Beş seviyeli NPC evirici çıkış dalgası.

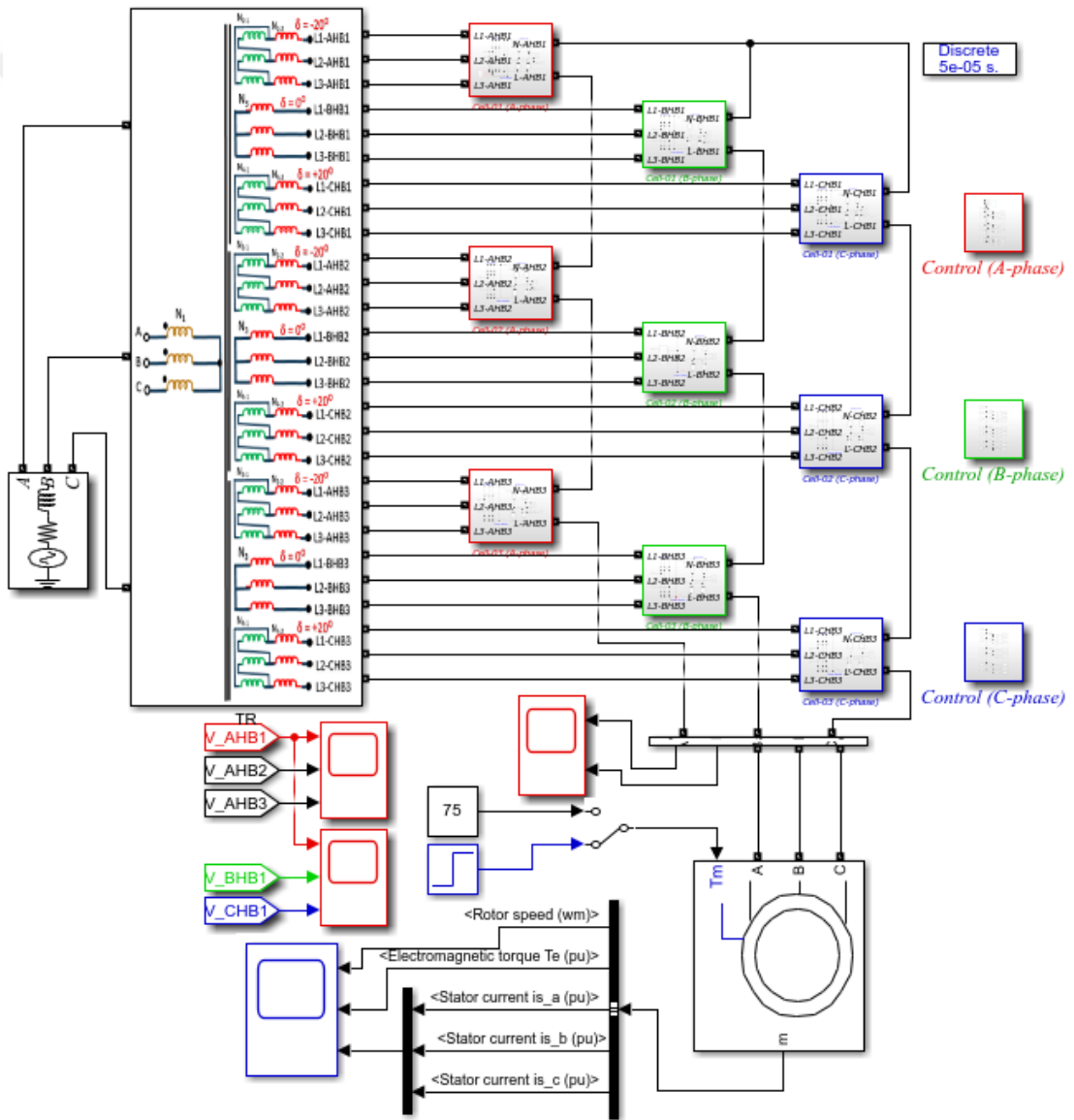
Çıkış gerilim, 3 seviyeli bir PWM dalga formuna (hattan nôtüre) ve 5 seviyeli hattan hatta dalga formuna sahiptir. Bu dalga biçiminin kalitesi, mevcut standart çapraz motorlar için uygun değildir ve uzun süreli yalıtım bozulmasının olmamasını sağlamak için genellikle bir çıkış filtresi gerekir. Bu topoloji çok iyi kontrol performansı sunar (hız/tork regülasyonu ile ilgili olarak) ve çeşitli üreticiler tescilli kontrol metodolojisi sunar. NPC, kağıt fabrikaları gibi üst düzey sistem uygulamaları için özellikle uygundur. Ayrıca, topoloji, mevcut yarı iletken derecelendirmelerinin optimuma yakın kullanımı nedeniyle 3,3 kV'da potansiyel avantajlara sahip olabilir. Ön uç, uygulamalara ve müşteri gereksinimlerine bağlı olarak 12 veya 24 darbeli diyot doğrultucu olabilir. 3 seviyeli bir IGBT tabanlı NPC doğrultucu, dört çeyrek çalışma veya rejeneratif frenleme gerektiren sürücüler için de kullanılabilir. OGS, 2,3 kV, 3,3 kV, 4,16 kV ve 6,6 kV nominal şebeke/motor gerilimlerinde çalışabilir. 2300 V uygulamaları için, NPC evirici, seri bağlı cihazları olmayan 12 adet 3300 V IGBT'den oluşur. Daha yüksek gerilimlerde çalışan sürücüler için sürücüdeki her bir anahtar konumunda seri bağlı iki IGBT kullanılabilir. Sürücü, ön uç olarak 12 darbeli bir diyot doğrultucu ve GCT cihazları kullanan 3 seviyeli bir NPC evirici içerir. Sürücünün dijital denetleyicisi sol kabine takılıdır. Merkezdeki kabin, sürücünün diyot doğrultucusunu ve hava soğutma sistemini barındırır. Evirici ve çıkış filtreleri sağ kabine monte edilmiştir. Doğrultucu için faz kaydırma transformatörü genellikle sürücü kabinlerinin dışına kurulur.

2. Çok Seviyeli Kaskat H-Köprü (KHK) Evirici

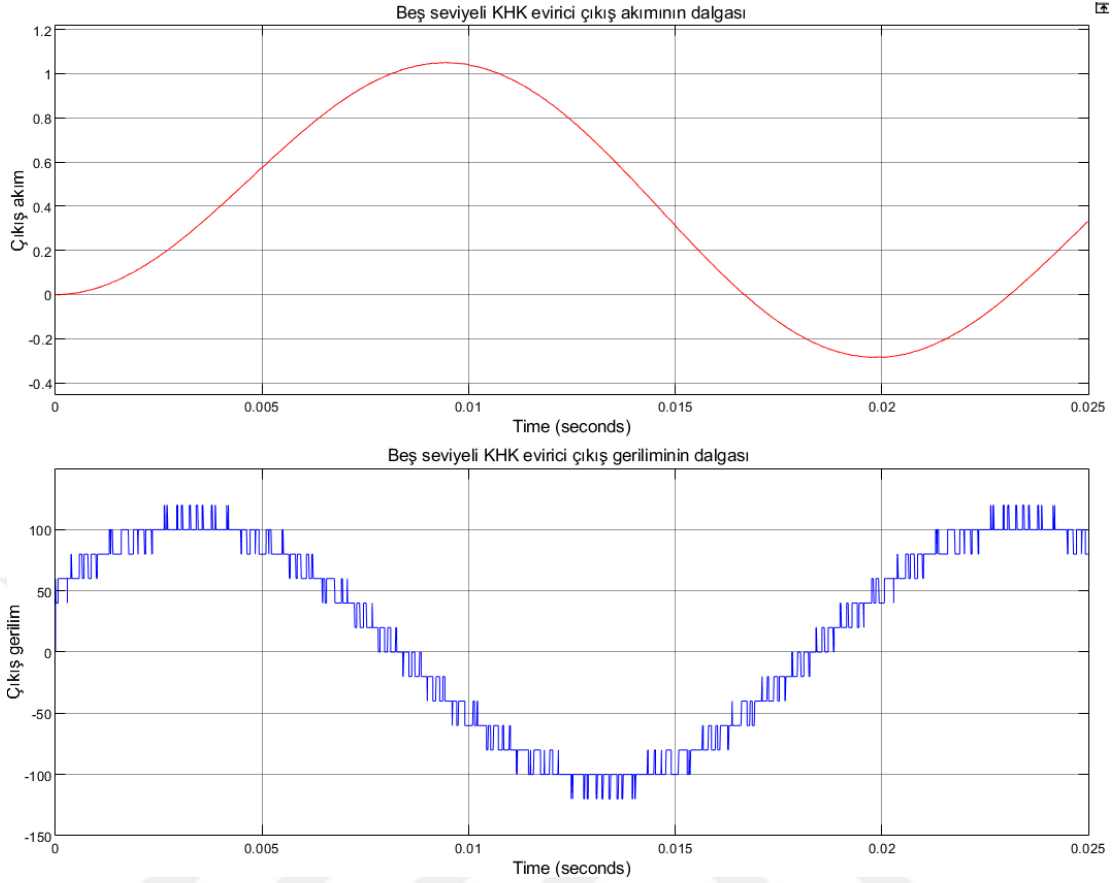
Kaskat H-Köprüsü topolojisi, "güç hücreleri" adı verilen alçak gerilim modüllerine bağlı çok sargılı bir transformatörden oluşur. Her bir güç hücresinde 3 fazlı bir diyot doğrultucu, bir düşük gerilimli DC barası (tipik olarak 900V civarında) ve H- Köprüsü evirici bulunur Şekil 2.17'de gösterilmektedir. İstenen orta gerilimi elde etmek için çıkışta çok sayıda güç hücresi seri olarak bağlanır (örneğin, 4.16kV uygulamaları için faz başına seri olarak bağlanan 4 güç hücresi, 6.6kV için 6 ve benzeri). Güç hücresindeki IGBT'ler genellikle yaklaşık 600HZ anahtarlama frekansında çalışır. Tipik çıkış dalga biçimleri Şekil 2.18'de gösterilmiştir. Bu topolojinin ana özellikleri şunlardır: çok iyi kalitede giriş dalga biçimleri; çok seviyeli çıkış gerilimi dalga biçimleri; ve çok düşük THD çıkış akımı. Genel olarak, seri bağlı güç hücrelerinin sayısı ne kadar yüksek olursa, giriş geriliminin ve akımın kalitesi ile çıkış dalga biçimlerinin kalitesi o kadar iyi olur. Çıkış motoru geriliminin hala çok adımli (PWM) bir şekil sergilediğine dikkat edilmelidir. Adım boyutu DC gerilimine bağlıdır ve çıkış gerilimi THD seri bağlı güç

hücrelerinin sayısına ve evirici anahtarlama frekansına bağlıdır. Bu topoloji, rejeneratif çalışma veya son derece hızlı yavaşlama yeteneğine sahip değildir.

Güç motordan geri beslenirse (yokuş aşağı konveyör uygulamaları, yüksek dinamik yükler veya hızlı yük kaybı gibi), DC bağlantı gerilimi artacak ve sürücünün devre dışı kalmasına neden olabilir. Temel olarak motorun kendisindeki fren enerjisini dağıtan fren dirençleri veya diğer frenleme yöntemleri gibi bu eksiklikleri iyileştirmeye yönelik stratejiler vardır. Bu topolojinin aktif bir ön uç versiyonu mümkündür, ancak genellikle ticari olarak uygun bir çözüm değildir. Sürücünün 3,3 kV ve 6,6 kV olmak üzere iki gerilim değeri vardır.



Şekil 2.17: Yedi seviyeli KHK evirici.



Şekil 2.18: Yedi seviyeli KHK evirici çıkış dalgası.

Her iki sürücü de aynı 3×1 MC modüllerini kullanır. 3 kV sürücü için, sürücüde faz başına kademeli 3 seviyeli modüllü dokuz MC modülü kullanılırken, 6,6 kV sürücüde, faz başına kademeli altı modüllü 18 MC modülü kullanılır. Sürücünün çıkış frekansı, çoğu OGS'nin hız aralığını kapsayan 120 Hz'e ulaşabilir. KHK sürücüsü farklı avantajları sahiptir. Modüler yapı, farklı güç ve gerilim değerleri ile OGS için toplu olarak üretilebilen ve üretim maliyetinde azalma sağlayan, birbirinin aynı 3×1 Güç modüllerinin birden çok biriminden oluşur. Yüksek kaliteli çıkış gerilimi ve Akım dalga formu, daha düşük bir THD ve dv/dt 'ye yol açan faz kaydırmalı kademeli 3×1 Güç modülleri tarafından üretilmektedir. Giriş akımı, faz kaydırmalı bir transformatör ve her bir Güç modülünün girişlerinde küçük bir filtre kullanılması sinüzoidaldir. Düşük gerilimli 3×1 Güç modülleri, seri bağlı yarı iletken anahtarlar olmadan evirici çıkışında yüksek AC gerilimleri üretmek için kaskat halindedir. Seri bağlı anahtarlar için eşit gerilim paylaşımı sorunları ortadan kalkar. KHK sürücüsünün ana dezavantajları şunları içermektedir. Sürücünün üretim ve işletme maliyetini artıran Güç modülleri için yalıtılmış AC kaynakları sağlamak üzere faz kaydırmalı bir transformatöre ihtiyaç duyar. Yüksek bileşen

sayısına sahiptir. KHK topolojisi çok sayıda IGBT kullanır. Dokuz modüllü bir KHK, 36 IGBT gerektirir.

3. NPC ve KHK Topolojileri Karşılaştırması

OGS topolojisinin seçimi, kayıpları, hacmi ve maliyetleri en aza indirmek için uygulama ve özellikler listesiyle doğrudan bağlantılı olsa da, bileşen sayısı genellikle en kritik rolü oynamaktadır. Bu nedenle, NPC ve KHK çok seviyeli topolojileri arasında uygun seçimi yapmak için bazı yönergeler sağlamak üzere Tablo 2.3te, gereken yarı iletkenlerin ve pasif bileşenlerin sayısını özetlemektedir. 3 seviyeli, NPC veya KHK eviricisini aynı sayıda anahtar gerektirdiğini gösterilmektedir. Bununla birlikte, kenetleme elemanlarında ve ihtiyaç duyulan DC kaynaklarının sayısında farklılık gösterilmektedir. Yalnızca bir DC kaynağı olan uygulamalar için NPC topolojisi, çeşitli bağımsız DC kaynakları sağlamak için karmaşık bir transformatör gerektiren KHK sistemine karşı bir avantaja sahiptir. Öte yandan, birden çok DC kaynağı mevcut olduğunda, en az sayıda bileşen gerektirdiğinden, KHK topolojisi makul bir çözüm olarak kabul edilebilir. DC bağlantısı kapasitörlerinin dengelenmesinin karmaşıklığına eklenen çok sayıda kenetleme elemanı, NPC eviricinin kullanımını 3 seviyeden daha fazla sınırlar. Beş seviyeli yaklaşım için, aktif nötr nokta kenetlemeli evirici tarafından kullanılan anahtar sayısı daha fazla olmasına rağmen, kenetleme diyotları gerektirmediği ve sadece 3 yüzer kondansatör kullandığı için iyi bir alternatif gibi görünmektedir. Ayrıca, DC bağlantısı iki kapasitöre bölünerek dengeleme karmaşıklığını azaltır.

Tablo 2.3: NPC ile KHK'nin bileşen sayıları açısından karşılaştırılması.

Tip	Seviye	Anahtarlar	Kenetlemeli Diyotları	DC bağlantılı kapasitörler	DC kaynakları
NPC	3	12	6	2	1
	5	24	36	4	1
	m	$6(m-1)$	$3(m-1)(m-2)$	m-1	1
KHK	3	12	0	3	3
	5	24	0	6	18
	m	$6(m-1)$	0	$3(m-1)(m-2)/2$	$3(m-1)(m-2)/2$

Eviriciler, diğer teknik spesifikasyonların yanı sıra farklı güç değerleri, ön uç konfigürasyonları, soğutma sistemleri, yarı iletken cihazlar ve kontrol şemaları sunan alandaki

birkaç üretici tarafından ticarileştirilir. NPC ve KHK, endüstride kullanılan en popüler çok seviyeli topolojilerdir.

- NPC orta gerilim cihazlarına entegre geçiti değiştirmeli tristör (IGCT) ve OG yalıtımlı geçitli bipolar transistörler (IGBT'ler)] sunarken, KHK yalnızca düşük gerilimli IGBT'ler (LV-IGBT'ler) kullanır.
- KHK daha yüksek gerilim ve daha yüksek güç seviyelerine ulaşır.
- NPC, arka arkaya rejeneratif uygulamalar için daha uygundur. KHK, rejeneratif bir seçeneği (hücre başına 3 fazlı iki seviyeli bir gerilim kaynağı eviricini (VSI)) elde etmek için önemli ölçüde daha fazla sayıda cihaza ihtiyaç duyar.
- KHK'nin genellikle 36 darbeli bir doğrultucu sistemine uyması için bir faz kaydırmalı transformatöre ihtiyacı vardır. Bu daha pahalıdır ancak giriş gücü kalitesini artırır.
- NPC daha basit bir devre yapısına sahiptir ve bu da daha küçük bir ayak izine yol açar.
- Her iki topoloji de aynı sayıda güç anahtarı kullanıldığında aynı miktarda seviye üretse de, piyasada bulunan KHK'ler daha fazla çıkış gerilimi seviyesine sahiptir. Bu nedenle, aynı çıkış gerilimi dalga biçimi kalitesi için daha düşük ortalama cihaz anahtarlama frekansları mümkündür. Bu nedenle, hava soğutması ve daha yüksek temel çıkış frekansı, değer kaybı olmadan ve bir çıkış filtresi kullanılarak elde edilebilir.

4. OGS Topoloji Uygulamaları

Yüksek güçlü OGSleri endüstride yaygın uygulamalar bulmuştur. Petrokimya endüstrisindeki boru hattı pompaları, çimento endüstrisindeki fanlar, su pompa istasyonlarındaki pompalar, ulaşım endüstrisindeki çekiş uygulamaları, metal endüstrisindeki çelik haddehaneler için kullanılabilenler ve diğer uygulamalar kullanmaktadır [97]. OGS uygulamalarının özeti tablo 2.4'te verilmektedir. OGS uygulamalarının yaklaşık %85'inin pompalar, fanlar, kompresörler ve konveyörler için teknik gereksinimler nispeten basittir ve standart bir OGS ile gerçekleştirilebilir. Kurulu toplam sürücülerin yalnızca %15'i standart olmayan sürücülerdir. OGSü için en büyük pazarlardan biri, Modifiyeli uygulamalar içindir. Yüksek güç altında evirici teknolojisindeki gelişmelerle birlikte, değişken hızlı OGSleri son otuz yılda endüstride geniş çapta kabul görmüş olsa da OG motorlarının çoğu hala sahada sabit bir hızda çalışmaktadır.

Tablo 2.4: OGS uygulamalarının özeti.

Uygulama alanı	Örnek
Petrokimya	Boru hattı pompaları, gaz kompresörleri, tuzlu su pompaları, karıştırıcılar/ekstredirler, elektrikli dalgıç pompalar, indüklenen taslak fanlar, kazan besleme suyu pompaları, su enjeksiyon pompaları
Orman ürünleri	İndüklenen fanlar, kazan besleme suyu pompaları, hamurlaştırıcılar, rafineriler, fırın sürücüler, hat milleri
Madencilik ve Metaller	Bulamaç pompaları, havalandırma fanları, kireç çözme pompaları, tandem bantlı konveyörler, torbalı fanlar, siklon besleme pompaları, kırıcılar, haddehaneler, vinçler, bobinler, sarıcılar
Su / Atık su	Kanalizasyon pompaları, biyo-kaba kule pompaları, arıtma pompaları, tatlı su pompaları, yağmur suyu pompaları
Toplu taşıma	Donanma gemileri, mekik tankerleri, buz kırıcılar, kruvazörler için tahrik. Lokomotifler, hafif raylı trenler için çekiş tahrikleri.
Çeşitli	Rüzgâr tünelleri, karıştırıcılar, test stantları, kauçuk karıştırıcılar

Büyük fanlar, pompalar veya kompresörler sabit hızlı bir motor tarafından çalıştırıldığında, hava veya sıvı akışının kontrolü, normalde kısma kontrolü, giriş damperleri ve akış kontrol valfleri gibi mekanik yöntemlerle sağlanır ve önemli miktarda enerji kaybına neden olur. OGSünün kullanılması, bazı uygulamalarda üretkenliği de arttırabilir. Bir çimento fabrikasından, büyük bir fanın hızının bir OGS tarafından ayarlanabildiği bir vaka bildirilmiştir [98]. Sabit hızda çalıştırılan fan kanatlarında toplanan tozun düzenli olarak temizlenmesi gerekiyordu ve bu da bakım için yılda önemli bir arıza/duruş süresine neden oluyordu. Değişken hızlı işletimde, bıçakların yılda yalnızca bir kez üretim dururken temizlenmesi gerekiyordu. Enerji tasarrufu ile verimlilik artışı, yatırımın 6 ay içinde geri ödemesi gerçekleştiği görülmüştür.

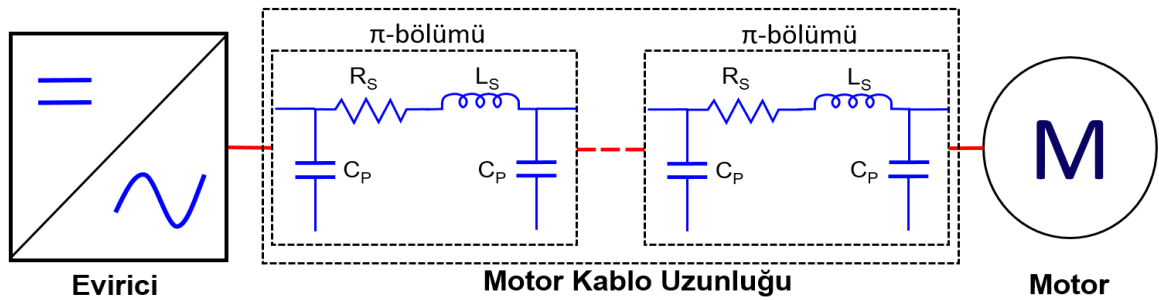
2.2.4. OGS Maksimum Motor Kablo Uzunluğu

Kablosu uzunluğu, OGS topolojisine bağlıdır. Üreticiler genellikle kataloglarında ve broşürlerinde standart kablo uzunluğunu belirtmektedir. Kablo parametreleri belirli değerler olarak sağlanır, yani direnç Ω/m (metre başına Ohm), nH/m cinsinden endüktans (metre başına nano Henry) ve pF/m cinsinden kapasitans (metre başına pico Farad). Endüktans ve kapasitans,

kablo uzunluğu boyunca kabaca eşit olarak dağıtılır. Bir devredeki L ve C bir rezonans oluşturulmaktadır.

$$\omega_{res} = \frac{1}{\sqrt{L * C}} = \frac{1}{l * \sqrt{\hat{L} * \hat{C}}} \quad (2 - 7)$$

l motor kablosu uzunluğu (m) olduğunda, L` metre başına kablo endüktansı ve C` metre başına kataloglarında ve broşürlerinde standart kablo uzunluğunu belirtmektedir. (3-7)deki denklemden, motor kablosu ne kadar uzunsa, rezonans frekansının o kadar düşük olduğu açıklamaktır. Kısa kabloların rezonans frekansı çok yüksektir bu yüzden eviricilerde yaygın bir şekilde kullanılmamaktadır. Motor kablosu uzunluğu arttıkça, rezonans frekansı ve kablo etkileşiminin gerçekleşebileceği bir aralığa düşürmektedir. Kablo rezonans, kablo için ek stres, bu kapasitansı şarj etmek ve boşaltmak için ek evirici akımı ve en önemlisi motor terminallerinde artan tepe gerilimi oluşturur. Eviricinin gerilimi temel olarak rezonans durumunda yükseltilir, böylece motor yalıtım sistemi artan gerilim tepe noktalarına tanık oluşturulur. Bu pikler, daha uzun bir süre boyunca mevcut olduğunda, artan kısmi deşarj aktivitesine ve yalıtım sisteminin daha hızlı eskimesine neden Olabilmektedir. Filtre, evirici çıkışındaki dv/dt'yi azaltarak motor daha iyi hale getirilmektedir. Ayrıca, dv/dt filtresi alçak geçiren bir filtredir ve bu nedenle daha yüksek frekansların sönümlenmesini sağlamaktadır. dv/dt filtresinin tasarımına bağlı olarak belirli bir standart motor kablosu uzunluğuna izin verilir. OGS kablo modeli şekil 3-19'da gösterilmektedir. Kablo modeli genellikle π -kesitleri kullanılarak temsil edilir. Her x metrede bir π -bölümü kullanmak iyi bir uygulamadır (örneğin, her 100 metre kablo için).



Şekil 2.19: OGS kablo modeli.

Tablo 2.5'te, maksimum motor kablosu uzunluğunun özetlenmektedir. İzin verilen uzunlukların OGS üreticisine ve çıkış filtresi tasarımına bağlı olarak değiştiğine dikkat edilmelidir.

Şekil 2.20: Maksimum motor kablosu uzunluğunun.

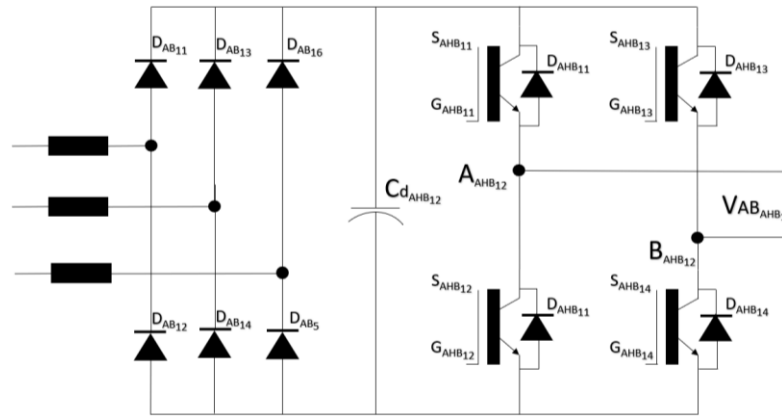
Topolojisi	Yarı iletken tipi	Çıkış filtresi	Maks. kablo uzunluğu	Maks. isteğe bağlı kablo uzunluğu
3-level (NPC)	IGBT, IGCT	Yok	~ 50 m	Uygulanamaz
		sadece çıkış jiklesi	~ 100 m	Uygulanamaz
		dv/dt filtresi	~ 300 m	~ 500 m
5-level (NPC)	IGBT, IEGCT, IGCT	dv/dt filtresi	~ 500-600 m	~ 1000 m
		sinüs filtresi	> 5000 m	İstek üzerine
Multi-level (KHK)	IGBT	Yok	~ 50 m	Uygulanamaz
		dv/dt filtresi	~ 300-500 m	~ 1000 m
		larger passive filter	> 1000 m	İstek üzerine

Matlab/Simulink gibi araçlar, güç elektroniği sistemlerini modellemek ve simüle etmek için popülerdir, ancak kabloları gerçekçi bir şekilde modellemek için çok uygun değildir. Gerçekte, OGS sürücü çıkış akımını ölçer ve bunu gerçek zamanlı motor modelinde girdi olarak kullanabilmektedir. Eşdeğer bir kablo modeli, uzunlamasına direnç, endüktans ve paralel kapasitanstan oluşmaktadır. Orta gerilim için birçok endüstriyel uygulamada, motor kabloları 200 metre kullanmaktadır. Birçok OGS, 200–500 metre aralığını "standart" olarak desteklemektedir. Daha uzun motor kabloları genellikle evirici çıkış filtresinin (dv/dt filtresi, güçlendirilmiş dv/dt filtresi, ekstra çıkış reaktörü, sinüs filtresi, vb.) kesme frekansını düşüren bir ürünle kullanmaktadır. Paralel kablo sayısı ve kablo kesiti maksimum kablo uzunluğunu etkilenmektedir. Motor terminallerindeki gerilim dalga formu, motor kablolarından etkilenebilir. Motor yalıtım sisteminin ömrü, aşırı akımların neden olduğu artan gerilim tepe noktalarından etkilenebilir. Tabii ki, gerilim yükselmeleri güç kablosunun izolasyonunu da zorlanabilir etmektedir.

3. YÖNTEM

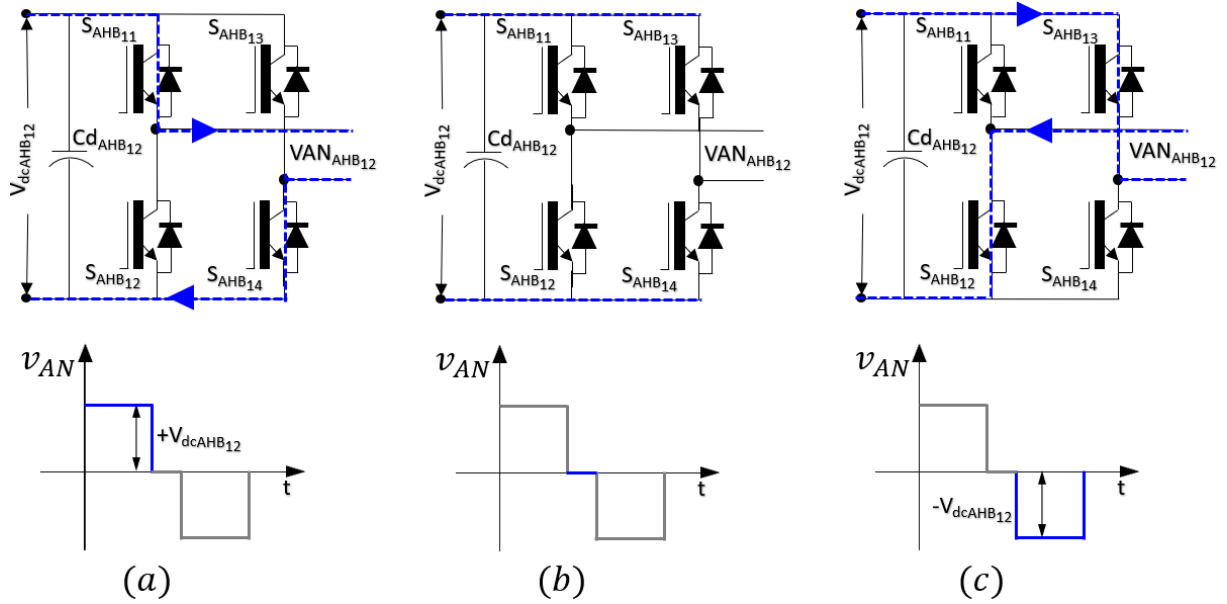
3.1. ÇOK SEVİYELİ KHK EVİRİCİ

Yüksek gücü ve orta gerilim (OG) uygulamalarında [99]'da verilen modüler kullanılması için popüler bir evirici topolojisidir. Şekil 3.1'de, Güç hücresi, çok sayıda tek fazlı H köprüsü elemanından yapılmıştır. H-köprüsü hücreleri, orta gerilim çalışmasını ve minimum harmonik bozulmayı sağlar için genellikle alternatif akım tarafında kademeli olarak bağlanmaktadır. KHK'deki güç hücrelerinin sayısı ve çalışma gerilim eviricinin maliyetini belirlemektedir. Örneğin, 3.3 kV çalışma gerilim olan yedi seviyeli OGS, 12 güç hücresi ve her çalışma gerilim 600 V olan bileşenler kullanmaktadır. Değiştirilebilir güç hücrelerinden modüler bir evirici oluşturmak, maliyetinden tasarruf etmek için mükemmel bir yaklaşımdır. KHK çok seviyeli evirici de her bir güç hücresi beslemek için ayrı DC kaynağa ihtiyaç duymaktadır. Düşük hat akımı harmonik bozulması ve yüksek giriş güç faktörü üretmek için sırasıyla 12 ve 18 darbeleri diyot doğrultucular beş ve yedi seviyeli eviricilerle kullanılabilir. Tek fazlı bir H-köprü eviricinin basitleştirilmiş bir devre şeması Şekil 3.2'de gösterilmektedir. Tek fazlı H-köprüsü güç hücresi, KHK eviricinin temel yapı parçası biridir. Taşıyıcı tabanlı iki PWM sistemi olan faz kaydırmalı ve seviye kaydırmalı modülasyonlar incelenmiş ve performansları karşılaştırılmıştır. Eviricinin iki "ayağının" her biri iki IGBT yarı iletken sahiptir. Bipolar veya unipolar modülasyon stratejileri, bir eviricinin AC çıkış gerilimini V_{AB} olacak değiştirmektedir. Eviricinin iki "ayağının" her biri iki IGBT yarı iletken bulunmaktadır. Adından da anlaşılacağı gibi, KHK çok seviyeli evirici, birkaç H-köprüsü güç hücresi ünitesi seri bağlayarak yüksek AC gerilimleri üretir.



Şekil 3.1: Tek fazlı H-köprüsü güç hücresi.

Şekil 3.2'de, 3 farklı çıkış gerilimi seviyesini ve bunlara karşılık gelen eşdeğer devreleri gösterir. Faz çıkışlarını sürücün pozitif veya negatif çubuklarına bağlayarak sıfır seviyesi oluşturulabilir.



Şekil 3.2: H-köprü anahtarlama durumları ve ilgili çıkış gerilimi seviyeleri.

Her faz ayağı, aynı gerilime sahiptir. DC kaynağını elde etmek için genellikle çok darbeli diyot doğrultucular kullanılmaktadır. Farklı anahtarlama durumları, farklı gerilim değerleri elde etmek için kullanılabilir. Örneğin, çeşitli (yedek) anahtarlama durumlarından oluşan dört set, E gerilim seviyesini oluşturabilir. Çok seviyeli eviricilerde, anahtarlama durumu faz aralığı sık görülen bir durumdur. Özellikle uzay vektör modülasyon şemaları için anahtarlama modelleri tasarlamak çok yönlülük sunabilir. Bir KHK eviricindeki gerilim seviyelerinin sayısı (3.1) denkleme göre bulunabilir.

$$m = (2H + 1) \quad (3.1)$$

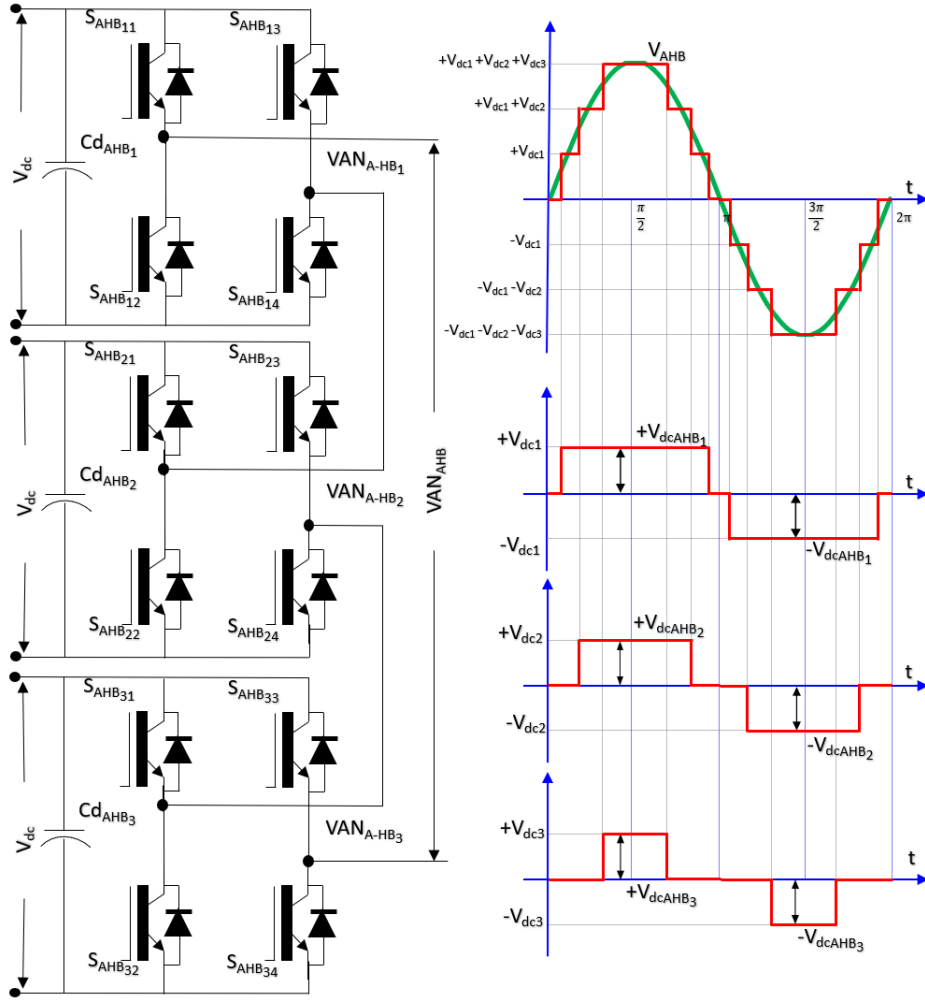
(H), her faz ayağındaki H köprüsü hücrelerinin sayısıdır. Diyot bağlı evirici gibi diğer çok seviyeli topolojilerin aksine, KHK evirici için gerilim seviyesi (m) her zaman tek bir tam sayıdır. Yukarıda açıklanan KHK eviricisine herhangi bir sayıda gerilim seviyesi eklenebilir. 3 seviyeli evirici, faz ayağı başına bir H-köprü hücresine sahiptir. Yedi seviyeli eviricide kademeli olarak 3 seviyeli H-köprüsü hücresi bulunurken, dokuz seviyeli eviricide faz ayağı başına seri olarak dört hücre bulunur. KHK eviricilerinde toplamda kaç tane aktif anahtarın (IGBT) kullanıldığını (3.2) denklem kullanılarak hesaplanabilir.

$$N_{sw} = 6 (m - 1) \quad (3.2)$$

H-köprüler yada güç hücreleri için farklı DC gerilimleri kullanılabilir. Eşit olmayan DC gerilimlerde, kaskattaki H-köprüsü hücrelerinin sayısını artırmadan gerilim seviyeleri yükseltilebilir. Bu, belirli sayıda güç hücresi için sürücü çıkış gerilimi daha fazla gerilim adımına izin verilmektedir [100]. KHK evirici, çeşitli dezavantajları olan farklı DC gerilimleri kullanılmaktadır. Modüler yapının avantajları büyük ölçüde kaybolmuştur.

3.2. ÇOK SEVİYELİ KHK DC BAĞLANTININ TEKNİKLERİ

Her H köprüsü, hat-hat geriliminin sürücü çıkış gerilimi olduğu iki gerilim kaynağı faz ayağına karşılık gelir. Tek bir H-köprü evirici, 3 farklı gerilim seviyesi üretebilir. DC bağlantı kondansatörünün kısa devresini önlemek için her bacağın yalnızca iki olası anahtarlama durumu vardır. İki ayak olduğundan, ikisinde fazlalık çıkış gerilimi olmasına rağmen dört farklı anahtarlama durumu mümkündür. İki veya daha fazla H-köprüsü seri olarak bağlandığında, bunların çıkış gerilimleri farklı çıkış seviyeleri oluşturmak için birleştirilebilir, bu da toplam Sürücü çıkış gerilimini ve ayrıca nominal gücünü artırır. KHK topolojisi, özel bir DC kaynağına sahip tek fazlı bir H-köprü sürücünden oluşan (n) ayrı hücrenin seri bağlantısına dayanmaktadır. Seviye (m) sayısı, $m = 2n + 1$ ifadesine göre izole edilmiş hücre sayısı ile orantılıdır. Örneğin, beş seviyeli kademeli bir sürücü, her biri kendi H-köprü sürücünü ve izole DC güç kaynağını içeren iki ayrı hücreden oluşur. Her bir tek fazlı H köprüsü, anahtar kombinasyonlarına göre çıkışta 3 gerilim seviyesi üretir. Pozitif bir u_{dc} üretmek için S_1 ve S_4 anahtarları açılır. $-u_{dc}$ 'ye eşit bir çıkış gerilimi için S_2 ve S_3 anahtarları açılır, S_1 ve S_4 veya S_3 ve S_2 anahtarlanarak 0'lık bir çıkış gerilimi gerçekleştirilir. Ortaya çıkan çıkış gerilimi daha sonra n adet tek fazlı H-köprü çıkış geriliminin toplamı ile sentezlenir, $u_{RN} = u_{dc1} + u_{dc2} + \dots + u_{dcn}$. Şekil 3.3'te, yedi seviyeli kademeli H-köprü sürücünün bir ayağını yapılandırmak için seri olarak bağlanmış iki adet tek fazlı H-köprü sürücünü gösterilmektedir. Kalan iki faz aynı anahtar konfigürasyonuna ve ilgili özel DC gerilim kaynağına sahiptir. Sentezlenen beş seviyeli çıkış fazı gerilimi ($\pm 3u_{dc}$, $\pm 2u_{dc}$, $\pm u_{dc}$ ve 0), iki H-köprü sürücü çıkış geriliminin $u_{RN} = \pm(u_{dc1} + u_{dc2} + u_{dc3})$ eklenmesiyle üretilir. Bu topolojinin en büyük avantajı, Her seviyenin yapısı, tek fazlı bir H-köprü eviriciden oluşan bağımsız bir hücre olarak düşünülebilir. Böylece mevcut modüler sisteme kolayca ekstra bir seviye veya hücre eklenebilir. Bununla birlikte, bahsedilen tüm avantajların yanı sıra, birden fazla izole DC kaynağının gerekliliği, bu tür topolojinin kullanımını sınırlama eğilimindedir.

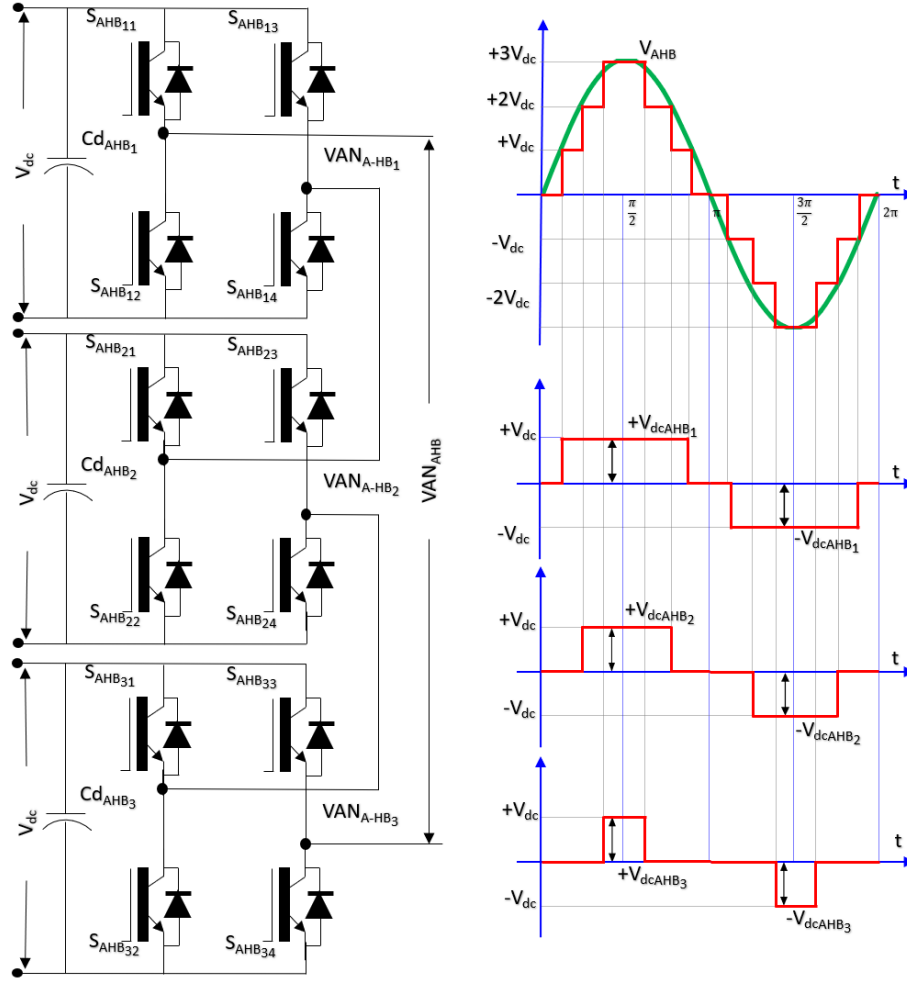


Şekil 3.3: Yedi seviyeli kademeli H-köprü sürücü.

Bir alternatif, birden fazla izole edilmiş ikincil veya hatta birkaç transformatör içeren bir transformatör kullanmaktır. Bununla birlikte, bu çözüm devreyi oldukça karmaşık hale getirme eğilimindedir. Elektrikli araç uygulamaları için düşünülen bir diğer çözüm ise, DC busları gerçekleştirmek için akü hücreleri, fotovoltailer ve biokütle gibi yenilenebilir enerji kaynaklarının kullanılmasıdır.

3.2.1. Simetrik DC Besleme Kademeli H-köprü

KHK çok seviyeli evirici, yüksek AC gerilimleri üretmek için seri bağlanmış birden fazla H-köprü güç hücresi birimini kullanır. Yedi seviyeli bir KHK eviricinin tipik bir konfigürasyonu Şekil 3.4'te gösterilmektedir; her bir faz ayağı, eşit gerilim E'ye sahip 3 izole edilmiş DC kaynağı tarafından beslenen 3 H-köprü hücresinden oluşur.



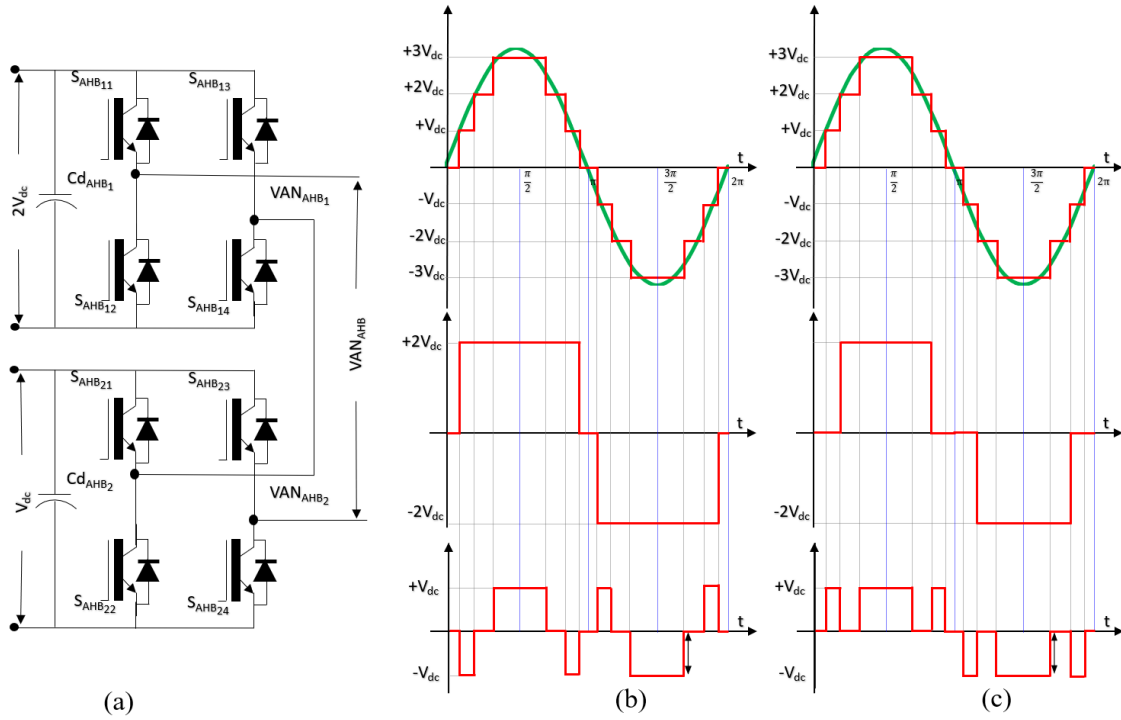
Şekil 3.4: Yedi Seviyeli KHK eviricinin tipik simetrik DC besleme.

S_{AHB11} , S_{AHB14} , S_{AHB21} , S_{AHB24} , S_{AHB31} ve S_{AHB34} anahtarları iletim geçtinde, H-köprü hücrelerinin AHB_1 , AHB_2 ve AHB_3 'ün çıkış gerilimi $V_{AHB1} = V_{AHB2} = V_{AHB3} = E$ olur ve ortaya çıkan evirici faz gerilimi $V_{AN} = V_{AHB1} + V_{AHB2} + V_{AHB3} = 3E$ olmaktadır.

3.2.2. Asimetrik DC Besleme Kademeli H-köprü

Aynı sayıda seviye üretirken DC kaynaklarının sayısını azaltmanın bir alternatifi, eşit olmayan DC gerilim kaynakları kullanılarak elde edilir. Asimetrik kademeli çok seviyeli eviriciler olarak adlandırılan bu yeni evirici sınıfı, simetrik basamaklı eviricilerle tam olarak aynı devre topolojisine sahiptir, ancak kullanılan DC gerilim besleme seviyelerinde farklılık gösterir. Faz başına n özdeş DC gerilim kaynağına sahip geleneksel H köprüsü simetrik topolojisi, faz çıkışında $(2n + 1)$ farklı gerilim seviyeleri üretebilir. Eşit olmayan DC gerilim kaynakları kullanılarak, üretilen seviye sayısı açısından performans $(2n+1 - 1)$ 'e yükseltilir, DC gerilim seviyeleri iki'nin katları arasında değişir $2 (u, 2u, 4u, \dots 2n-1u)$. Şekil 3.5'te, seri bağlı iki adet

tek fazlı H-köprü evirici, eşit DC gerilim kaynaklarını eşit olmayan değerlerle değiştirerek yedi çıkış gerilimi seviyesi üretebilmektedir. Temel olarak, H-köprü sürücün çıkış gerilimlerinin kombinasyonuna göre iki farklı anahtarlama modeli kullanılarak yedi seviyeli bir çıkış dalga formu elde edilebilir ve Şekil 3.5te gösterilmektedir.



Şekil 3.5: (a) Asimetrik KHK topoloji, (b) 1 durumu, (c) 2 durumu.

İlk H-köprü sürücünün anahtarlarını uygun şekilde açıp kapatarak, u_{dc1} çıkış gerilimi $+u_{dc}$, 0 ve $-u_{dc}$ 'ye eşit hale getirilebilirken, çıkış gerilimi u_{dc} , $2u_{dc}$, $3u_{dc}$, 0, $-2u_{dc}$ ve $-3u_{dc}$ 'ye ulaşabilir. Bu nedenle, iki kademeli sürücün çıkış gerilimlerinin toplamı ($u_{RN} = u_{dc1} + u_{dc2}$) yedi farklı çıkış gerilimi seviyesi üretebilir: $\pm 3u_{dc}$, $\pm 2u_{dc}$, $\pm u_{dc}$ ve 0. Asimetrik kademeli sürücülerde yedekli anahtarlama durumlarının varlığı, gerekli yalıtılmış dc güç kaynaklarının sayısını azaltmaya izin veren bir serbestlik derecesi yaratır.

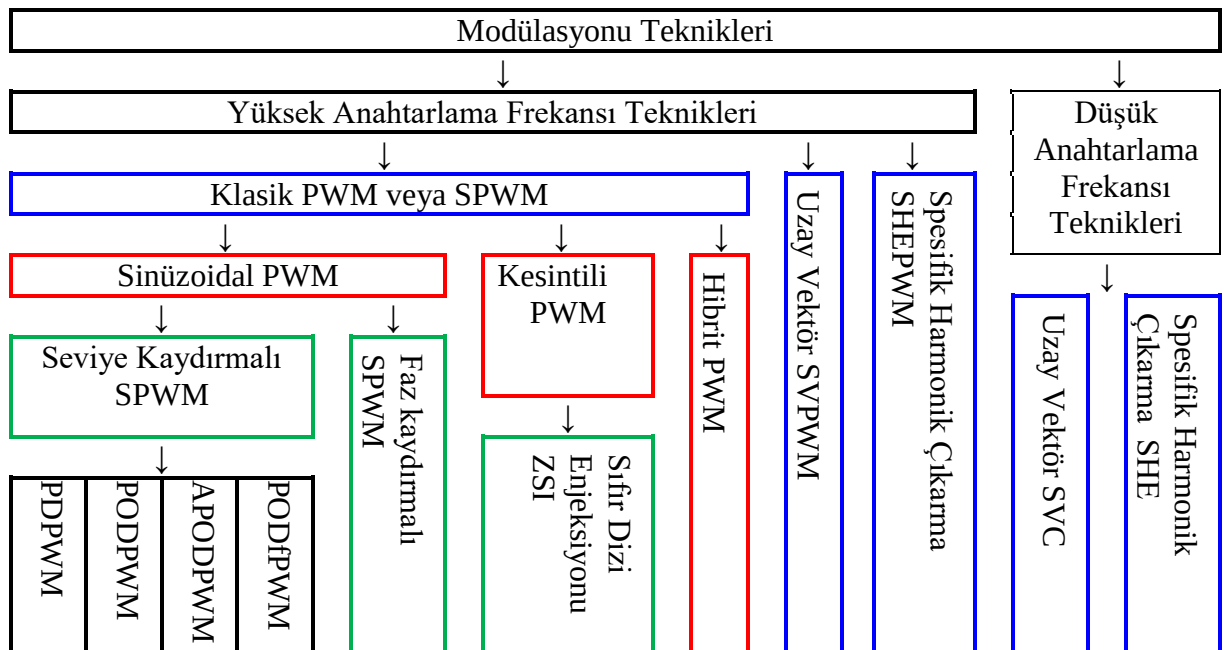
3.2.3. Hibrit Asimetrik DC Besleme Kademeli H-köprü

Hibrit asimetrik çok seviyeli eviricileri olarak bilinen çok seviyeli topolojilerin yeni bir dalı, asimetrik kademeli eviricilerin eşit olmayan DC kaynak özelliklerinden esinlenerek ortaya çıkmıştır. Bu nedenle, farklı hücrelerin güç cihazları farklı gerilim seviyelerine maruz kalır, sonuç olarak farklı gerilim engelleme özelliklerine sahip yarı iletkenler kullanılabilir. Yalıtılmış geçiti Bipolar Transistörlerin (IGBT'ler) hızlı anahtarlama frekansı kabiliyetini, geçiti kapatma

(GTO'lar) tristörleri gibi yavaş yarı iletken cihazların yüksek gerilim engelleme kabiliyeti ile birleştirmek için yeni bir yaklaşım önerilmiştir. Bu cihazlar farklı şekilde modüle edilir, böylece daha yüksek gerilimli hücreler düşük frekansta çalışır ve en düşük gerilimli hücreler yüksek frekansta çalışır. Farklı yarı iletkenlerin avantajlarını birleştirme fikri, topoloji alanına kadar genişletildi. Her bir bireysel topolojinin niteliklerini ve güçlü yanlarını ortaya çıkaran çok seviyeli bir evirici gerçekleştirmek için farklı özelliklere sahip yapılar birleştirildi.

3.3. ÇOK SEVİYELİ KHK MODÜLASYON YÖNTEMLERİ

Eviricinin yarı iletken cihazının durumunu değiştirme açık ya da kapalı işlemi modülasyon olarak bilinmektedir. Modülasyon yönteminin amacı, minimum harmoniklere sahip bir dalga biçimi sunmaktır. Modülasyon stratejisinin sahip olması gereken diğer temel gereksinimler, tasarımın basitliği ve modülerliği, iyi çıkış kalitesi, düşük iletim kayıpları, verimlilik, minimum harmonik bozulma, yüksek güç faktörü, düşük dalgalanma akımı, kolay uygulama ve düşük maliyettir. Genel olarak KHK Eviricinin modülasyon stratejileri yüksek anahtarlama frekansı ve düşük anahtarlama frekansı yöntemleri Şekil 3.6'da gösterilmektedir. Anahtarlarının tek bir periyotta birçok kez açılıp kapatılması, yüksek anahtarlama frekansı adı vermektedir. Yüksek anahtarlama frekansları (YAF) birkaç kHz'lik kullanılmaktadır ve düşük dereceli harmonikler üretmektedir. Uzak vektörü PWM (SVPWM), ve seviye kaydırmalı SPWM, en yaygın kullanılan YAF yöntemleri arasındadır. DAF kullanan teknikler aynı zamanda çok seviyeli temel anahtarlama şemaları olarak da adlandırılır.



Şekil 3.6: KHK Eviricinin modülasyon stratejileri.

spesifik harmonik çıkarma (SHE) ve uzay vektör kontrol (SVC), en yaygın kullanılan DAF yöntemleri arasındadır. DAF, anahtarlama kayıplarını en aza indirerek daha iyi verimlilik sağlamaktadır. Ayrıca, DAF'larında düşük dereceli harmonikler kaldırılır ve yüksek dereceli harmonikleri alçak geçiren filtre kullanarak kaldırabilmektedir. KHK sürücülerde mevcut modülasyon stratejilerini, avantajlarını ve dezavantajlarını anlamak için kapsamlı bir inceleme yapılmaktadır. Modülasyon yöntemi için uygun anahtarlama frekansı ve anahtarlama durumlarının uygun şekilde düzenlenmesi, istenen kalitede gerilim çıkışının üretilmesinden sorumlu faktörlerdir.

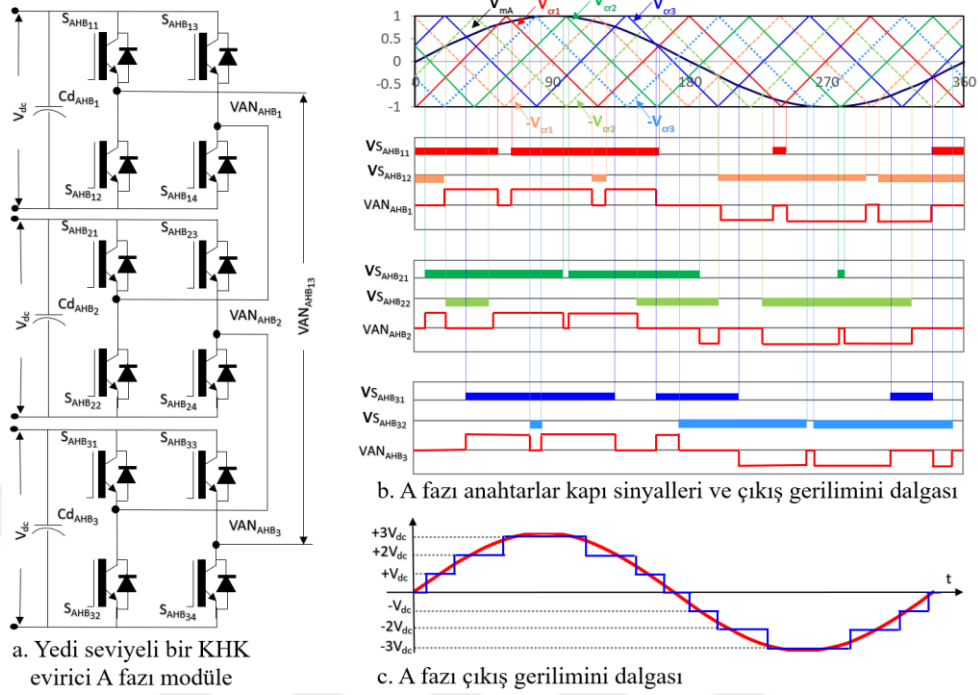
3.3.1. Sinüzoidal PWM

Sinüzoidal PWM (SPWM), endüstriyel uygulamalarda en popüler ve yaygın olarak kullanılan yöntemlerden biridir. Bu teknik, modüle edici bir sinyal olarak sinüzoidal bir referans sinyali ve istenen çıktıyı sentezlemek için birden fazla taşıyıcıyı kullanır. Taşıyıcı dalga biçimi aslında yüksek frekanslı üçgen bir dalgadır. Tekniğe farklı araştırmacılar tarafından farklı isimler verilmektedir. Bazen SPWM, m-seviyeli çıktı üretmek için (m-1) taşıyıcıları kullandığından çok seviyeli modülasyon olarak adlandırılır. Ayrıca taşıyıcı tabanlı modülasyon olduğundan taşıyıcı tabanlı PWM (CB-PWM) olarak adlandırılabilir [101]. Temel olarak sinüzoidal modülasyon sinyali, modülasyon sinyali taşıyıcı dalgayı aştığında bir anahtarlama darbesi oluşturmak için farklı taşıyıcı sinyallerle karşılaştırılır. Anahtarlama darbesi daha sonra çok seviyeli eviricinin anahtarları için açma/kapama modelini oluşturur. Taşıyıcı dalgaların sayısı çıkıştaki seviye sayısını belirler ve taşıyıcı dalgaların frekansı da eviricinin anahtarlama frekansını belirler. SPWM teknikleri, taşıyıcıların birbirleri arasında farklı seviyelere veya fazlara göre kaydırılıp kaydırılmamasına bağlı olarak seviye kaydırmalı ve faz kaydırmalı teknikler olarak da sınıflandırılır. Seviye kaydırmalı PWM'de, taşıyıcıların farklı seviyelerdeki faz yer değiştirmelerine göre birçok farklı taşıyıcı düzenlemesi mümkündür.

Faz Kaydırmalı Çok Taşıyıcılı Modülasyon

Genel olarak, m gerilim seviyelerine sahip çok katmanlı bir evirici için (m - 1) üçgen taşıyıcılara ihtiyaç bulunmaktadır. Faz kaydırmalı çok taşıyıcılı modülasyonda, tüm üçgen taşıyıcılar aynı frekansa ve dalga tepesi sahiptir. Şekil 3.7'de yedi seviyeli KHK evirici için faz kaydırmalı PWM çalışma prensibi göstermektedir. Herhangi iki dalga taşıyıcı arasında (φ_{cr}) faz kaydırması (3.3) denklemi kullanılarak hesaplanabilir.

$$\varphi_{cr} = 360^\circ / (m - 1) \quad (3.3)$$



Şekil 3.7: Yedi seviyeli KHK evirici için faz kaydırmalı PWM.

Eviricinin geçitinin sinyallerini üretmek için modüle edici (sinüzidal) dalga ve üçgen taşıyıcı dalgaları karşılaştırılmaktadır. H_1 köprüsü hücrelerinin anahtarları S_{AHB11} , ve S_{AHB14} 'in, geçitinin sinyalleri v_{cr1} ve v_{cr1} 'in v_{mA} ile karşılaştırılmasıyla üretilir, ve S_{AHB12} , ve S_{AHB13} 'in, geçitinin sinyalleri tamamlayıcı bir şekilde çalışmaktadır.

Temel frekansın pozitif yarı döngüsü sırasında, H_1 çıkış gerilimi $+V_{dc}$ ve sıfır arasında değişirken, negatif yarı döngü sırasında sıfır ve $-V_{dc}$ arasında değişir. Evirici faz gerilimini (3.4) denklem den hesaplanlanabilir.

$$V_{AN} = V_{H1} + V_{H2} + V_{H3} \quad (3.4)$$

H_1 , H_2 ve H_3 hücrelerinin çıkış gerilimleri sırasıyla v_{H1} , v_{H2} ve v_{H3} 'tür. Yedi seviyeli KHK evirici bir dalgada yedi gerilim seviye ($+3V_{dc}$, $2V_{dc}$, V_{dc} , 0 , $-V_{dc}$, $-2V_{dc}$ ve $-3V_{dc}$) oluşturmaktadır.

Seviye Kaydırmalı Çok Taşıyıcılı Modülasyon Tekniği

Faz kaydırmalı modülasyona benzer, m gerilim seviyelerine sahip çok katmanlı bir evirici için $(m - 1)$ üçgen taşıyıcılara ihtiyaç duymaktadır. Seviye kaydırmalı çok taşıyıcılı modülasyonda, tüm üçgen taşıyıcılar aynı veya farklı frekansa, dalga tepesi sahip ve üst üste yerleştirilmiştir. Modülasyon genlik oranı (m_a) denklem (3.5) kullanılarak hesaplanabilir.

$$m_a = \frac{V_m}{V_{cr}(m-1)} \quad (3.5)$$

$0 \leq m_a \leq 1$: lineer çalışma yada modülasyon altı çalışma.

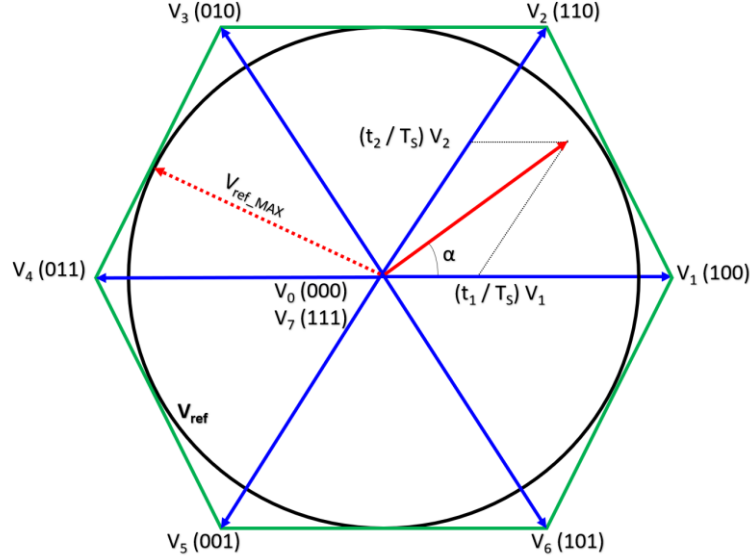
$m_a > 1$: lineer olmayan çalışma yada modülasyon üstü çalışma.

V_m , (Sinüsoidal sinyale) yada modüle edici dalgası tepe genliğidir. V_{cr} , (üçgen sinyale) taşıyıcı dalgaının tepe genliğidir. Seviye kaydırmalı PWM'de, taşıyıcıların farklı seviyelerdeki faz yer değiştirmesine göre birçok farklı taşıyıcı düzenlemesi mümkündür. PWM yöntemleri için en ünlü yöntemleri, PWM faz yöntemi (PDPWM), PWM faz Karşıtlığını yöntemi (PODPWM), alternatif PWM faz Karşıtlığı yöntemi (APODPWM) ve PWM faz karşıtlığı ile değişken frekanslı yöntemi (PODfPWM) yöntemlerde tüm taşıyıcıların frekansı aynıdır ancak PODfPWM yöntemde dış banttaki ve iç banttaki taşıyıcıların frekansı farklıdır. PDPWM'de yukarıdaki ve alttaki tüm taşıyıcılar aynı fazda yer alırken, PODPWM'de yukarıdaki ve alttaki taşıyıcılar birbirleriyle 180° faz farklı bulunmaktaadır. APODPWM de tüm taşıyıcılar sırasıyla 180° farklı bulunmaktadır. En iyi çıkışı elde etmek amacıyla yedi seviyeli seviye kaydırmalı PWM yöntemleri için en ünlü yöntemleri önerilmiş ve denenmiştir. Tüm yöntemler birbirine benzer ancak çoğunlukla PDPWM daha iyi sonuçlar verir.

3.3.2. PWM Uzak Vektör Modülasyonu (SPWM)

KHK'lerinin anahtarlama için SPWM'yi yaygın olarak 3 fazlı AC motorların kontrolünde kullanılır. SPWM'de anahtarlama süreleri döngüleri modülasyon ve taşıyıcı sinyalin karşılaştırılması yoluyla elde edilir, bu süreleri özel denklemler kullanılarak hesaplanır. Şekil 3.8'de, uzak vektör SVPWM diyagramı gösterilmektedir. SPWM sürecinin temel konsepti 3 adıma bölünmüştür; bölge belirleme, anahtarlama durumlarının seçimi ve anahtarlama sürelerinin hesaplanması. d-q düzlemi altı eşit sektöre bölünür ve en yakın 3 vektörün ağırlıklı ortalaması olarak referans gerilimi alınır. Referans vektörü istenilen/referans gerilim çıkışına göre büyüklük ve açıyla saat yönünün tersine hareket edebilir. Herhangi bir zamanda referans, dört anahtarlama durumuyla temsil edilebilen belirli bir sektöre aittir. Vektör durumunun seçimi ve anahtarlama sürelerinin hesaplanması için farklı stratejiler kullanılır, böylece üretilen

çıktı herhangi bir anahtarlama periyodunda istenen çıkış dalga biçimine yaklaşır. Çıkışta üretilen harmonikleri ve dolayısıyla verimliliği etkiler.

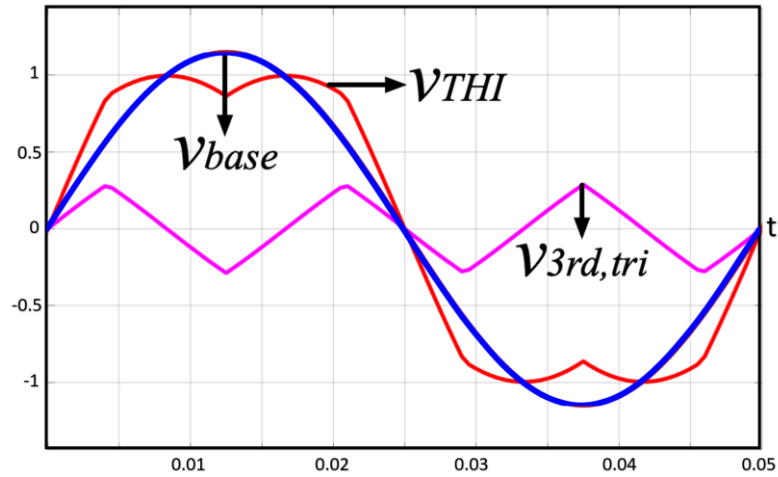


Şekil 3.8: Uzay Vektör SVPWM Diyagramı.

SVPWM avantajlar, DC hattı besleme geriliminin verimli kullanılmasını sağlar, Esnek ve kolay çevrimiçi kontrol sağlar, iyi performans, düşük akım dalgalanması ve maksimum aktarım oranı, azaltılmış harmonik bozulma ve geliştirilmiş güç faktörüdür. Bu yüzden yüksek gerilim uygulamalarında kullanıma uygundur. Düşük dereceli harmonikleri kaldıramaması, dengesiz DC gerilimlere uygulanamaması, seviye sayısı arttıkça anahtarlama durumlarının seçiminin karmaşıklığı gibi bazı dezavantajlar da vardır.

3.3.3. Sıfır Dizi Enjeksiyonu (ZSI)

KHK çok seviyeli eviricileri, DC kapasitör geriliminin dengesizliği, verimliliğini etkilenmektedir. ZSI yöntemleri, istenen çıkış gerilimini elde etmek için referans modülasyon sinyali olarak sinüzoidal sinyal kesintili şekildedir. ZSI yöntemi, DC hat kapasitör geriliminin dengesizliği probleminin çözülmesine yardımcı olabilmektedir. ZSI yöntemi sinüzoidal modülasyon sinyalini kesintili haledir. ZSI, sistemdeki dengesiz bileşeni dengelemek için hesaplanır ve referans modülasyon sinyalinin büyüklüğü veya faz açısı değiştirilerek elde edilebilir. Her 3 fazın ZSI'si çıkış büyüklüğünü değiştirmeyecek ancak nötür noktayı dengeleyecek veya uygun şekilde seçilirse DC hat geriliminin uygun şekilde kullanılmasına yol açacaktır. Sıfır dizi enjeksiyonu örneği Şekil 3.9'de gösterilmektedir.

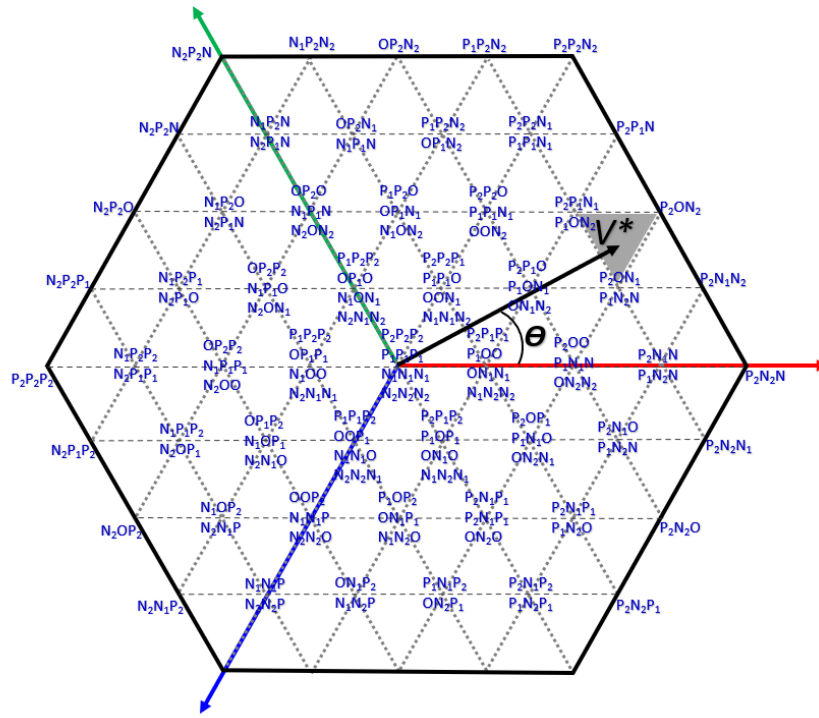


Şekil 3.9: Sıfır dizi enjeksiyonu örneği.

ZSI, PWM yöntemlerine göre çeşitli avantajlar sunmaktadır; DC hat kapasitörleri arasında gerilim dengelemenin sağlanmasına, anahtarlama kayıplarını azaltmasına, ve nötür noktanın düşük frekanslı gerilim salınımlarını kaldırmasına sağlar.

3.3.4. Uzak Vektör Kontrolü Modülasyonu (SPC)

SVPWM, SVC olarak adlandırılan çok seviyeli eviriciler için düşük anahtarlama frekanslarında veya temel frekanslarda kullanılmak üzere genişletildi. Yedi seviyeli eviricinin uzak vektör kontrolünün örneği Şekil 3.10'da verilmiştir. Uzak vektör kontrolü SVPWM'den türetilmiştir ancak en yakın 3 vektör yaklaşımını kullanarak istenen çıkışın ortalamasını üretmeyi amaçlamaz. Bunun yerine, geliştirilen ve istenen çıkış arasındaki boşluk hatası veya mesafenin minimum düzeyde olacağı bir çıkış gerilimi üretmeye çalışır. Uzak vektör kontrolü kavramı SVPWM'den türetilmiştir ancak en yakın 3 vektör yaklaşımını kullanarak istenen çıkışın ortalamasını üretmeyi amaçlamaz. Bunun yerine, geliştirilen ve istenen çıkış arasındaki boşluk hatası veya mesafenin minimum düzeyde olacağı bir çıkış gerilimi üretmeyi amaçlamaktadır. Bu nedenle, bitişik 3 vektörün tanımlanması gerekli değildir, ancak anahtarlama sırasının seçimi, yönlendirme algoritması gibi bazı algoritmalar kullanılarak yapılır. Sıra seçimi, iki eşmerkezli altıgen kullanılarak ve aralarındaki zig-zag deseni takip edilerek basitleştirilebilir. Bu, çıkış geriliminin her seviyesinin temel periyotta yalnızca bir kez izlenmesini sağlar. Anahtarlama süresinin hesaplanması gereklidir; ancak dönem boyunca sabit kalır. Bu nedenle SVC kolaylıkla daha yüksek seviyelere genişletilebilir.



Şekil 3.10: Yedi Seviyeli eviricinin Uzay Vektör Kontrolünün örneği.

SVC yaklaşık bir yöntemdir ve bu nedenle temel gerilim bileşeni istenen referans geriliminden biraz farklıdır ve yalnızca belirli harmonikler elimine edilir. Ayrıca SVPWM ile benzer avantajlar sergiler. Ancak sektör belirleme işlemini gerçekleştirmiyorsa ve sabit geçiş süresi kullanıyorsa teknik daha yüksek düzeylerde kullanışlıdır. En büyük dezavantajı ise sadece 3 fazlı eviricilere uygulanabilmesidir.

3.3.5. Seçici Harmonik Eliminasyonu (SHE)

SHE yöntemi, çok seviyeli eviricilerde en popüler kontrol tekniklerinden biridir çünkü esas olarak güç kalitesi söz konusu olduğunda büyük önem taşıyan düşük dereceli harmoniklere odaklanır. SHE, Patel ve Hoft (1974) tarafından harmonik eliminasyon teorisi kullanılarak önerilmiştir [102]. Düşük/temel anahtarlama ve yüksek/PWM anahtarlama frekanslarıyla çalışabilir. Bununla birlikte, teknik yaygın olarak temel frekansta kullanılır; burada en önemli düşük dereceli harmonikler SHE teorisi kullanılarak ortadan kaldırılır ve yüksek dereceli harmonikler filtreler kullanılarak kaldırılır. Temel frekanstaki kontrol, anahtarlama kayıplarını azaltır ve çok seviyeli eviricinin verimliliğini artırır. Ayrıca şebeke ve doğrusal olmayan yükler arasındaki kaçınılmaz harmoniklerin bastırılmasına yardımcı olur. Teknik, çok seviyeli bir eviricinin çıkışının, temel ve harmonik bileşenlerin toplamı olarak verilen Fourier serisi genişletmesi ile temsil edilebileceği gerçeğine dayanmaktadır. M-seviyeli evirici için, temel

frekansta çalıştırılabilmesi için $(m-1)$ çıkış gerilim seviyelerine veya $(m-1)/2$ anahtarlama açılarına ihtiyacımız vardır. Dolayısıyla SHE, azaltılmış harmoniklerle istenen dalga biçimini elde etmek için anahtarlama açılarını elde etmek amacıyla çözülmesi gereken bir dizi aşkın denklem içerir. Burada bir seferde giderilebilecek harmoniklerin sayısı eviricinin seviyesi ile orantılıdır. Koşul tarafından belirtilenden daha fazla harmoniği durdurmak için anahtarlama frekansı artacaktır. Bu denklemler, yinelemeli ve sayısal yöntemler kullanılarak çözülebilen doğrusal olmayan trigonometrik terimler içerir. Tablo 3.1'de her iki anahtarlama frekansı tekniği arasındaki farkı gösterilmektedir. Karşılaştırma, temel anahtarlama frekansı tekniklerinin her parametre için düşük anahtarlama frekansı tekniklerinden çok daha iyi olduğu sonucuna varmıştır.

Tablo 3.1: Yüksek ve düşük anahtarlama frekansları.

Parametreler	Yüksek anahtarlama frekansları (YAF)	Düşük anahtarlama frekansları (DAF)
THD	Düşük	Düşük
Harmonikler	Mevcut	Önemsiz
Anahtarlama Kaybı	Yüksek	Düşük
Kontrol Devresi Kompleksliği	Kompleks	Basit
Devre Modülerliği	Mümkün değil	Mümkün
Genelleme	Zor	Kolay

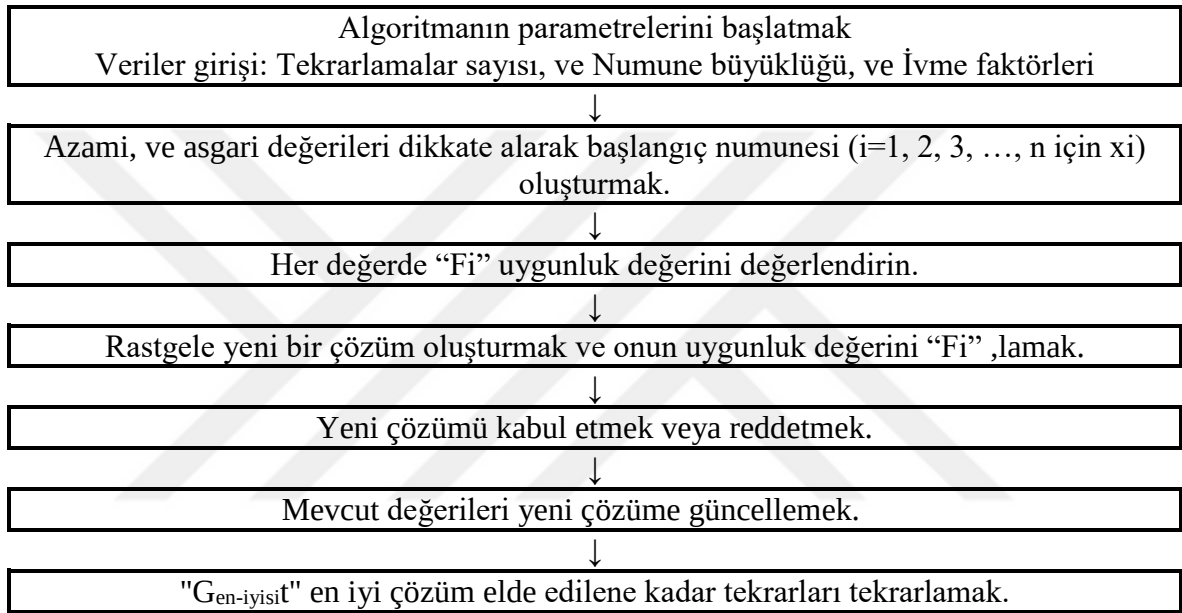
3.4. ÇOK SEVİYELİ KHK MODÜLASYON YÖNTEMLERİ

Mevcut geniş kapsamlı optimizasyon yöntemleri, uygun yöntemin seçilmesi, optimizasyon probleminin gerçek değerinin farkına varmasına ve KHK için anahtarlama anlarına karar verilmesine yol açmaktadır. Bir optimizasyon algoritması seçmek ve ardından parametrelerini ayarlamak Normalde bir deneme sürecidir bu nedenle zaman tüketir. Ayrıca bazı algoritmaların en iyi çözüme ulaşması birkaç saat alır ve bu nedenle büyük ölçekli optimizasyon çalışmalarında kullanılacak kadar verimli değildir. Çok seviyeli eviricilerin kontrolünü tasarlarlarken, KHK'nın güç hücrelerinin ateşlendiği anahtarlama anlarının, KHK'nın çıkış gerilimi dalga biçiminde minimum harmoniklere sahip olacak şekilde optimize edilmesi gerekmektedir. Optimizasyon problemlerine ilişkin net bir bilgi ve optimizasyon tekniklerinde iyi bir altyapı, uygun optimizasyon tekniklerinin seçiminde yardımcı olacaktır. Sorunu daha iyi

çözebilecek kısa listedeki algoritmalar, parçacık sürü optimizasyonu, harmoni araması, öğretme öğrenmeye dayalı optimizasyon ve guguk kuşu algoritmasıdır.

3.4.1. Parçacık Sürü Optimizasyonu (PSO)

POS, bir sorunu yinelemeli olarak optimize eden hesaplamalı bir yöntemdir. PSO, yiyecek aramak için akın eden kuşların sosyal davranışlarından ilham alır ve çeşitli arama optimizasyon problemlerine başarıyla uygulanır. Şekil 3.11'de PSO algoritması uygulanan adımlar gösterilmektedir.

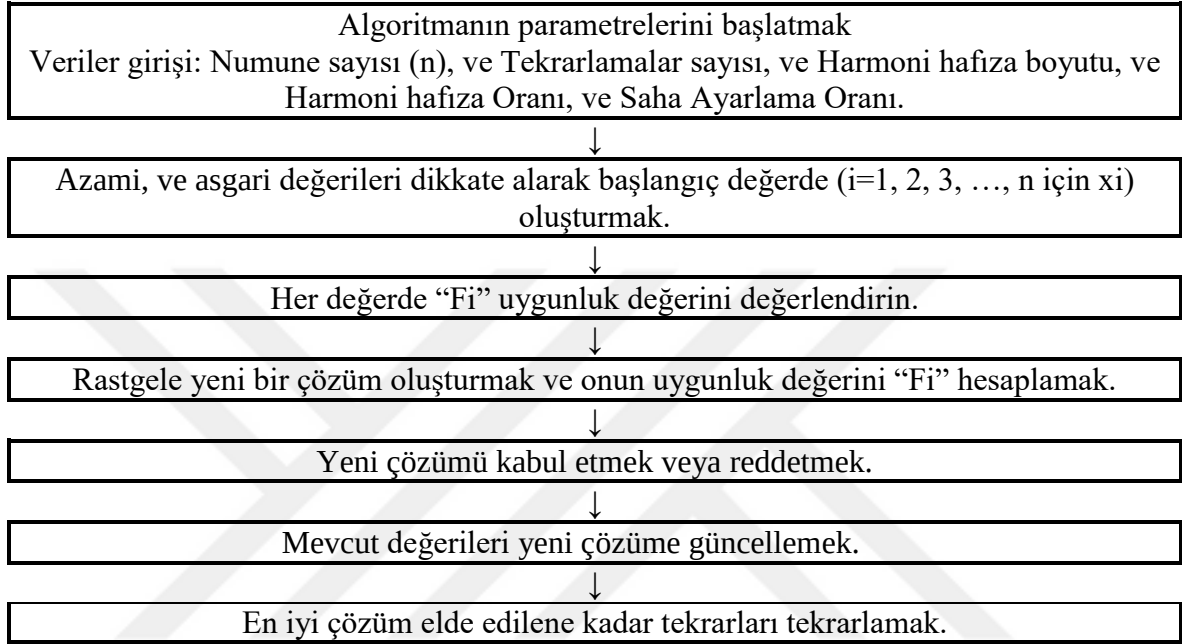


Şekil 3.11: PSO algoritması uygulanan adımlar.

Algoritma, basit matematiksel formüllere göre arama uzayında stokastik olarak hareket eden rastgele oluşturulmuş parçacıklardan (olası çözüm) oluşan bir popülasyonu kullanır. Optimizasyon, parçacıkların bir sonraki nesil için aranması ve ardından güncellenmesi yoluyla elde edildiğinden, her parçacık, arama alanındaki diğer optimum çözümlere doğru hareket eden ve daha iyi çözümler (G_{En-iyi}) olarak güncellenen hareketini (P_{En-iyi}) takip eder. PSO algoritmasının temel fikri, her parçacığın hızını, her zaman adımında “ P_{best} ” ve “ G_{best} ” noktalarına doğru değiştirmektir. BT'nın aksine PSO çaprazlama ve mutasyon gibi evrim operatörlerini kullanmaz. Ancak kısmı bir iyimserlik sorunu yaşıyor ve zaman kaybına neden olur. Algoritma, kolay uygulanması nedeniyle yaygın olarak kullanılmaktadır ve az sayıda parçacığın ayarlanması gerekir.

3.4.2. Harmoni Araması (HA)

Harmoni araması, çeşitli optimizasyon problemleriyle başa çıkmanın meta-sezgisel bir yoludur. Metasezgisel yaklaşım, yerel optimum çözümlere takılıp kalmaktan kaçınır ve küresel optimum çözümü elde etmeyi amaçlar. Spontane müzik doğaçlama eylemleri HS yöntemine ilham verir. Şekil 3.12'de HA algoritması uygulanan adımlar gösterilmektedir.

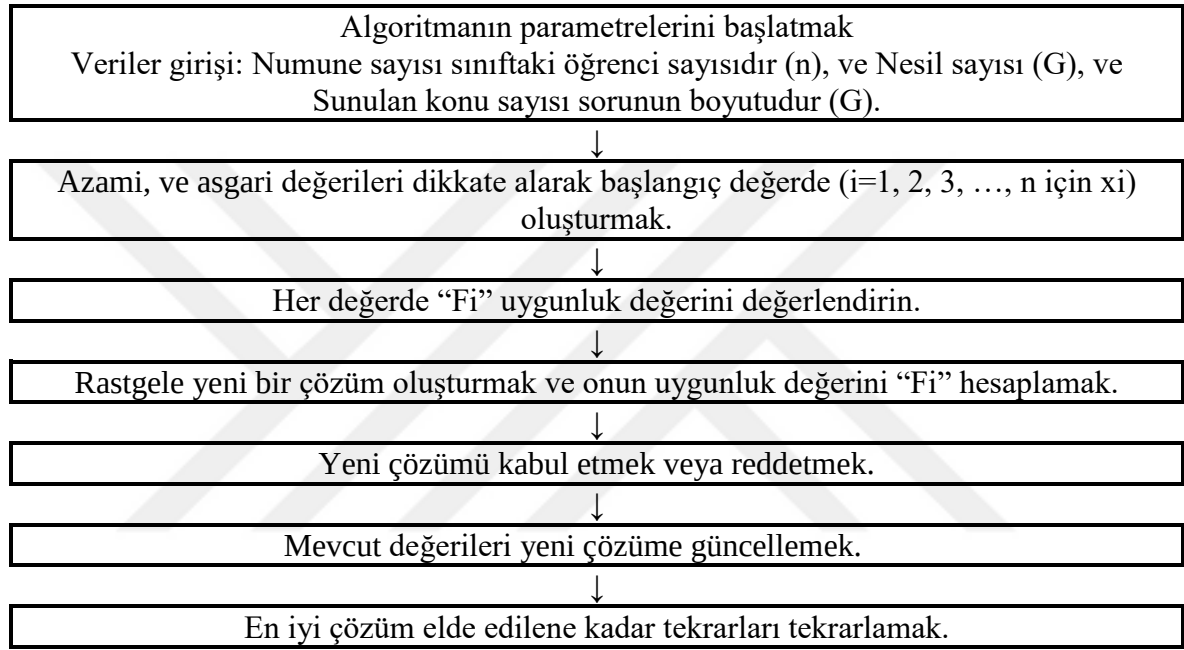


Şekil 3.12: HA algoritması uygulanan adımlar.

Müziğin güzelliğini ve uyumunu, mükemmel dengeyi arayarak bir optimizasyon işlemine dönüştürme eylemidir ve bu nedenle harmoni arama optimizasyonu olarak adlandırılmaktadır. Müzikte uyumun mükemmel durumu, bir problemin en iyi çözümüne benzer. HA algoritması, harmonik bellek boyutu (HB) olarak adlandırılan belirli bir boyutta bir harmonik arama belleği (HAB) kullanır ve harmonik bellek dikkate alma hızı (HBDH) ve ayarlama oranı (PAO) olmak üzere iki olasılık kullanır ve çözümü ideal olana kadar yenilemeye devam eder. Oranı dikkate alan harmonik hafıza, HSM'den bir bileşen seçme olasılığıdır. Perde ayarlama oranı, HAB'den bir adayın mutasyona uğrama olasılığıdır. Harmonik arama'deki kendiliğinden sonuç optimizasyonu genetik algoritmaya benzer. bir yandan, GA'da yavruların üretimi yalnızca tek bir mutasyon veya mevcut kromozomların iki çapraz geçişi kullanılarak yapılır. HA algoritmasındaki herhangi bir düzenleme, mevcut tüm HAB üyeleri kullanılarak değiştirilir. Böylece çözüm uzayının bölgelerini makul bir sürede keşfetme konusunda sağlam bir yeteneğe sahiptir. Ancak daha sonraki dönemde yararlanma yeteneği daha düşüktür.

3.4.3. Öğretme-Öğrenme Tabanlı Optimizasyon (ÖÖTO)

Sınıftaki öğretme ve öğrenme sürecinden ilham alan öğretme-öğrenim tabanlı optimizasyon, yeni bir meta-sezgisel arama algoritması olarak tanıtıldı. TLBO algoritması, algoritmaya özel parametreler gerektirmez, yalnızca popülasyon büyüklüğü ve nesil sayısı gibi standart kontrol parametrelerini gerektirir. Bu nedenle son yıllarda büyük ilgi görmüş ve birçok bilimsel ve mühendislik uygulamasını optimize etmek için yaygın olarak kullanılmıştır. Şekil 3.13'te ÖÖTO algoritması uygulanan adımlar gösterilmektedir.



Şekil 3.13: ÖÖTO algoritması uygulanan adımlar.

TLBO öğretme-öğrenme sürecinin iki aşaması 'öğretmen aşaması' ve 'Öğrenci aşaması' kullanır. Tüm popülasyonda rastgele oluşturulan çözümler öğrenen olarak kabul edilir ve aralarında en iyi çözüm öğretmen olarak kabul edilir. Optimizasyon probleminin boyutu, öğrencilere öğretilen konu sayısı olarak ele alınır ve sonucu uygunluk değeridir. Öğretmen aşaması'nda öğrenciler aynı olasılıkla öğretmenden bilgi alırlar.

3.4.4. Algoritma Karşılaştırma Çalışması

Bu bağlamda, çok seviyeli eviricilerde harmonik minimizasyonu amacına uygun en iyi algoritmanın seçilmesi için optimizasyon algoritmaları arasında bir karşılaştırma yapılmıştır. Ancak optimizasyon süreci, çözümün başlangıç popülasyonu, popülasyon büyüklüğü, arama alanının boyutu, yineleme sayısı ve tolerans gibi çeşitli faktörlere bağlıdır. Dolayısıyla bu faktörlerin değerleri tüm algoritmalar için aynı kabul edilir. Optimizasyon performansını

araştırmak için, her algoritmanın elde ettiği algoritma verimliliğini, güvenilirliğini, sağlamlığını ve çözüm kalitesini karşılaştırmak gerekir. Yedi seviyeli (üç değişken) KHK eviricileri, bir algoritmanın sağlamlığını kontrol ettiği düşünülmektedir. Harmonik minimizasyon fonksiyonunun farklı optimizasyon algoritmaları kullanılarak optimize edilmesiyle optimum anahtarlama açıları elde edilir ve ileri performans analizi yapılır. 3 fazlı, Yedi seviyeli KHK eviricilerin Simulink modelleri, KHK'deki harmonikleri en aza indirmek için çeşitli optimizasyon algoritmalarının performansını araştırmak üzere MATLAB yazılımında geliştirilmiştir. Öncelikle tüm algoritmalar için standart parametrelerin seçilmesi önemlidir. Dolayısıyla maksimum yineme, popülasyon boyutu, arama alanı, tolerans ve yürütme (çalıştırma) sayısı, rastgele başlangıç noktalarına sahip her algoritma için aynıdır. Bir algoritmanın etkinliği veya verimliliği, elde edilen performans değerine, hesaplama süresine ve optimizasyon için gereken minimum yinlemelere göre karşılaştırılabilir. Tablo 3.2, yüz tekrar sayısı için yürütülen çeşitli optimizasyon algoritmalarının verimliliğini karşılaştırmaktadır.

Tablo 3.2: Yüz tekrar sayısı için yürütülen çeşitli optimizasyon algoritmalarının.

Algoritma	Optimize Anahtarlama Açıları			Tekrar Sayısı	performans değeri	Hesaplama Süresi (Sec)
	α_1	α_2	α_3			
PSO	14.75	25.60	68.85	100	0.003	1.02
HA	3.30	16.10	38.10	100	0.000075	1.15
ÖÖDO	3.20	16.05	38.08	100	0.000072	0.85

Tablo 3.3'te, farklı algoritmalar ile elde edilen anahtarlama açılarını kullanarak eviricinin çıkış gerilimi dalga biçiminde mevcut temel bileşen ve harmonik içerik hakkındaki Yedi seviyeli KHK evirici simülasyonunun sonuçlarını özetlemektedir. Farklı optimizasyon algoritmaları, çözümün kalitesine, verimliliğine, güvenilirliğine ve sağlamlığına göre araştırılmaktadır ve karşılaştırılmaktadır. KHK'nin çıkış gerilimi dalga biçimindeki harmonik içeriği sınırlar dahilinde tutmak için bir amaç fonksiyonu sunulur ve algoritma, anahtarlama açılarını optimize etmek için kullanılmaktadır. Optimizasyon algoritmalarının sonucu, hemen hemen her algoritmanın en iyi optimize edilmiş sonuçları kendi hızlarında az çok sürede üretme eğiliminde olduğunu gösterilmektedir.

Tablo 3.3: Farklı algoritmalar ile elde edilen anahtarlama açılarını kullanarak eviricinin.

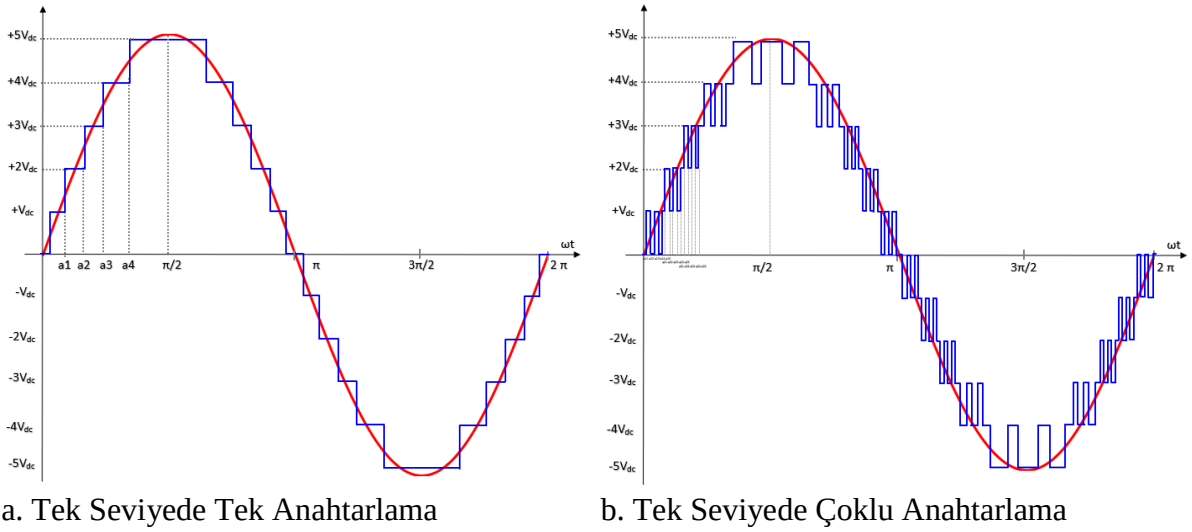
Algoritma	Gerilim		THD %	Harmonikler %								
	V _{Peak}	Sapma %		3 rd	5 Th	7 Th	9 Th	11 Th	13 Th	15 Th	17 Th	19 Th
PSO	391.4	3.0	5.8	0.1	1.6	0.9	0.3	0.2	0.7	0.8	0.4	0.8
HA	461.7	21.5	5.7	0.2	1.3	0.9	0.8	0.4	0.7	0.7	0.6	0.5
ÖÖDO	385.7	1.5	1.6	0.1	0.2	0.2	0.1	0.3	0.1	0.3	0.2	0.1

Ayrıntılı karşılaştırma, POS algoritmasının en iyi çözüme minimum sürede (0.12s) ulaştığını ve dolayısıyla kaliteli sonuçlar ürettiğini gösterilmektedir. Güvenilirlik açısından POS başarısız olur çünkü en uygun çözümü bulmak için daha fazla yinleme gerektirirler, bu da daha fazla hesaplama süresi anlamına gelmektedir. HA, daha yüksek seviyelerle uğraşırken yerel optimumlara takılıp kalarak problemin boyutlarının artmasıyla başarısız olma eğilimindedir. Böylece ÖÖDO algoritmasının etkinliği, optimum anahtarlama açılarının belirlenmesinde güvenilir ve sağlam olduğu kanıtlanmıştır. ÖÖDO Algoritmasının uygulanması da kolaydır çünkü numune büyüklüğü dışında yalnızca tek bir parametrenin değerinin ayarlanması gerekir. Ayrıca yedi seviyeli KHK motor sürücüsünün simülasyonları, PSO, HA, ve ÖÖDO tarafından optimize edilmiş farklı anahtarlama açıları kullanılarak yapılmaktadır. Analiz, öğretmeye öğrenme dayalı optimizasyon algoritmasının kullanılmasıyla elde edilen temel gerilim bileşeni sapması ve harmoniklerinin izin verilen sınırlar dahilinde kontrol edildiğini ve IEEE 519-2014 harmonik kurallarına uygun olduğunu doğrulamaktadır. Donanım prototipinin deneysel sonuçları, KHK motor sürücülerinin kontrolü için gerekli anahtarlama açılarının optimize edilmesine yönelik ÖÖDO algoritmasının kalitesini ve verimliliğini sağlar.

3.5. HARMONİK MİNİMİZASYON YÖNTEMLERİ

Çok seviyeli motor sürücüleri kontrol etmeye yönelik modülasyon tekniği, bireysel veya toplam harmonik bozulmayı en aza indirmeyi amaçlar. Harmonik minimizasyon yöntemleri, harmonikleri tamamen ortadan kaldırmak veya azaltmayı amaçlamaktadır [103]. Genellikle harmonikleri azaltmak için sinüsoidal darbe genişlik modülasyonu (SPWM) yöntemini temel alan çoklu sinyal taşıyıcıları kullanılmaktadır. SPWM yöntemleri, THD'yi azaltan ve filtrenin boyutunu küçülten ancak yüksek frekanslar anahtarlama kayıplarını daha yükseltir. Düşük frekanslar anahtarlama kayıplarını azaltır, bu da daha büyük filtre boyutunun sistem maliyetini

arttırdığı zamanına gelmektedir. Frekanslarda harmonik minimizasyon yönteminin gerçek zamanlı uygulaması, adım süresiyle gerçekleştirilebilen yerel optimuma ulaşılması nedeniyle daha kolay hale gelir, ancak düşük dereceli harmonikler yüzünden bazı uygulamalar için uygulanamaz hale gelmektedir. Genellikle THD yönteminin optimal minimizasyonu olarak adlandırılan bireysel harmonikleri ortadan kaldırmak yerine gerilim THD'sini en aza indirmeyi amaçlar. Çok seviyeli sürücünün çıkış geriliminin THD'sinin hesaplanması için türetilen formül amaç fonksiyonu olarak kullanılmaktadır. THD hesaplamasında dikkate alınan harmonikler, dalga formundaki anahtarlama açılarına ve uygulamaya bağlıdır. Düşük dereceli harmonikler harmonik sınırlar içinde olabilir veya olmayabilir. Ulaşılması gereken birçok terim olduğundan THD'yi en aza indirmek karmaşıktır. Bu nedenle, yalnızca birkaç düşük dereceli harmoniğin bu şekilde ortadan kaldırılacağını ve daha az THD'ye katkıda bulunacağını düşünmek uygundur. Bireysel harmoniklerin kabul edilebilir aralığı dahilinde gerekli seviyeye ulaşmak için düşük frekansın doğru bir şekilde kontrol edilmesi gerekmektedir. SHE yöntemi, düşük dereceli harmoniklerin spektrumları pahasına süreklilik çözümleri üretir. SHE, belirli düşük harmonikleri gidermek için kullanılan özel harmonik, eliminasyon durumundadır ve geri kalan harmonikler bir filtre kullanılarak ortadan kaldırılabilir. KHK-MS performansı temel olarak güç elektroniği anahtarlama cihazları için kullanılan kontrol stratejisine bağlıdır. Düşük frekanslı kontrol işlemi, verimliliği ve anahtarlama kayıplarını iyileştirmiştir, bu da onu yüksek frekanslı kontrol işlemine göre tercih edilir kılar. SHE, çıkış gücü kalitesini artırabildiği için en çok kullanılanıdır. SHE'nin basit fikri, her seviyede kontrollü kare dalgalar kullanarak bir merdiven dalgası şekli elde etmektir. Kademeli H-köprü çok seviyeli motor sürücüleri, Şekil 3.14'te gösterildiği gibi, farklı anahtarlama açılarına, çoklu kare dalgalara, çoklu gerilim seviyelerine sahiptir. Sürücünün anahtarlama frekansı, anahtarlama açısı sayısını gerektiren harmoniklerin ortadan kaldırılmasına bağlıdır. Birçok anahtarlama açısının aynı zamanda kullanılması elektronik cihazların sayısını artırır ve kontrol yöntemini karmaşıktırır. Seviye başına bir anahtarlama açısının kullanılması tavsiye edilir. SHE, optimum anahtarlama açılarını seçerek motor sürücüsünün çıkışındaki harmonik sayısını sınırlamak için önceden programlanmış bir tekniktir. Düşük frekansın kullanılması, küçük boyutlu filtreler tarafından ortadan kaldırılan düşük dereceli harmonikleri kaydırır. DC bağlantısındaki akım dalgalanmasını azaltır ve kullanılabilir DC hattı gerilimini artırır. Faz çıkış gerilimi merdiven dalga biçimi, Fourier serisi genişletme kullanılarak sentezlenebilir. Fourier serisi denklem (3.6) ile temsil edilebilir.



Şekil 3.14: PWM Anahtarlama.

$$v(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} (a_n \cos(\omega t) + b_n \sin(\omega t)) \quad (3.6)$$

$\omega=2\pi f_0$ olduğunda f_0 düşük frekansı ifade eder. N, harmonikleri ifade eder. Fourier katsayıları a_0 , a_n ve b_n 'dir. KHK sürücülerde fourier katsayıları tüm n'ler için $a_0=0$, $a_n=0$, tüm n çift değerler için $b_n=0$, n'nin tek değerleri için ise denklem (3.7) kullanılarak hesaplanabilir. Çıkış gerilimi dalgası (V), denklem (3.8)'deki değerlerin uygulanmasıyla hesaplanabilir.

$$b_{n(odd)} = \frac{4}{\pi} \int_0^{\pi/2} V_{dc} \sin(n\omega t) d\omega t \quad (3.7)$$

$$V(\omega t) = \frac{4V_{dc}}{\pi} \left\{ \begin{array}{l} (\cos a_1 + \cos a_2 + \dots) \frac{\sin \omega t}{1} \\ (\cos 3a_1 + \cos 3a_2 + \dots) \frac{\sin 3\omega t}{1} \\ (\cos 5a_1 + \cos 5a_2 + \dots) \frac{\sin 5\omega t}{1} \end{array} \right\} \quad (3.8)$$

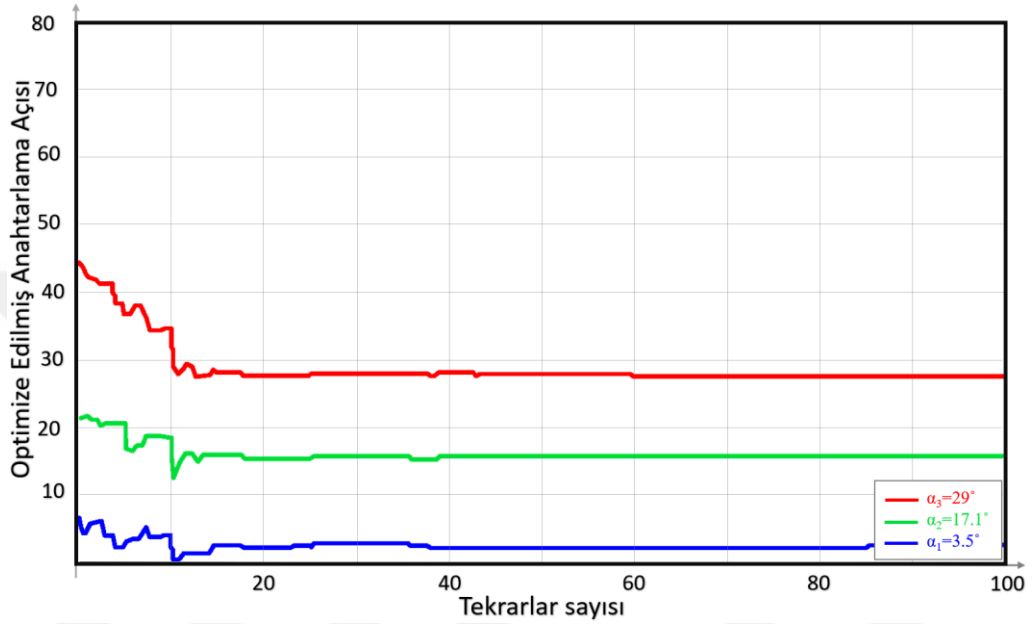
Üç fazlı sistem üçlü harmonikleri ortadan kaldırılmaktadır. KHK'de SHE yöntemi, gerekli temel bileşen değeri için yalnızca bir denklem kullanılmaktadır ve seçilen harmoniklerin ortadan kaldırılmaktadır. Değişikliklerin ve iyileştirmelerin tasarlanması için THD denklemi (3.9) kullanılabilir.

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} V_n^2}}{V_1} \quad (3.9)$$

Amaç fonksiyonu, merdiven geriliminin toplam THD'sinden ve düşük frekansın (V_{1ref}) referans değeri ile (V_1) çıkış gerilimi arasındaki farktan almaktadır.

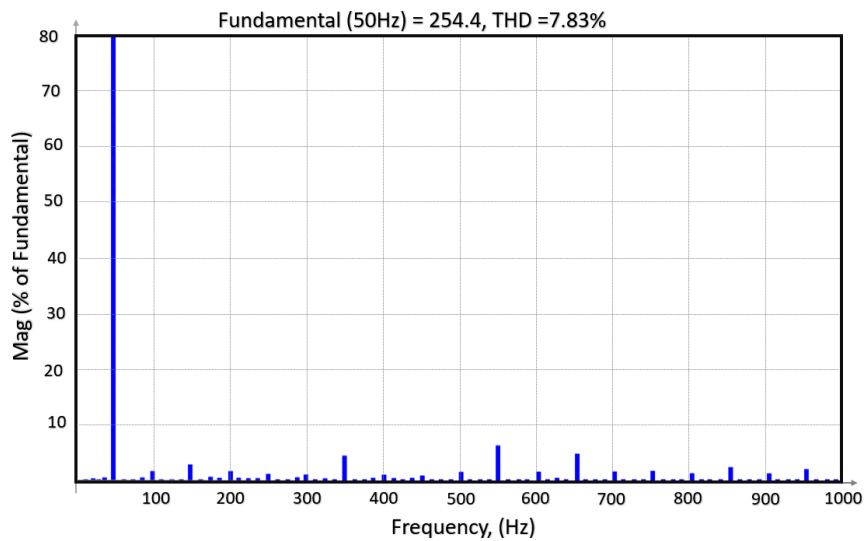
3.5.1. THD'nin Tanımlanan Amaç Fonksiyonu

THD, akım veya gerilim deformasyonunu tanımlamak için kullanılan bu yöntem için yaygın bir terimdir. Dolayısıyla THD denklemi 3 fazlı KHK için amaç fonksiyon olarak kullanılabilir. Şekil 3.15'te, THD'nin açıklanan amaç fonksiyonundan yinelemelerle optimize edilmiş değerleri gösterilmektedir.



Şekil 3.15: THD'nin Tanımlanan Amaç Fonksiyonu optimize edilmiş değerleri.

Optimize edilmiş değerler 3 fazlı, Yedi seviyeli KHK'yi simüle etmek için kullanılır; çıkış gerilimi dalga formu FFT analizi Şekil 3.16'de gösterilmektedir.



Şekil 3.16: THD'nin Tanımlanan Amaç Fonksiyonu FFT analizi.

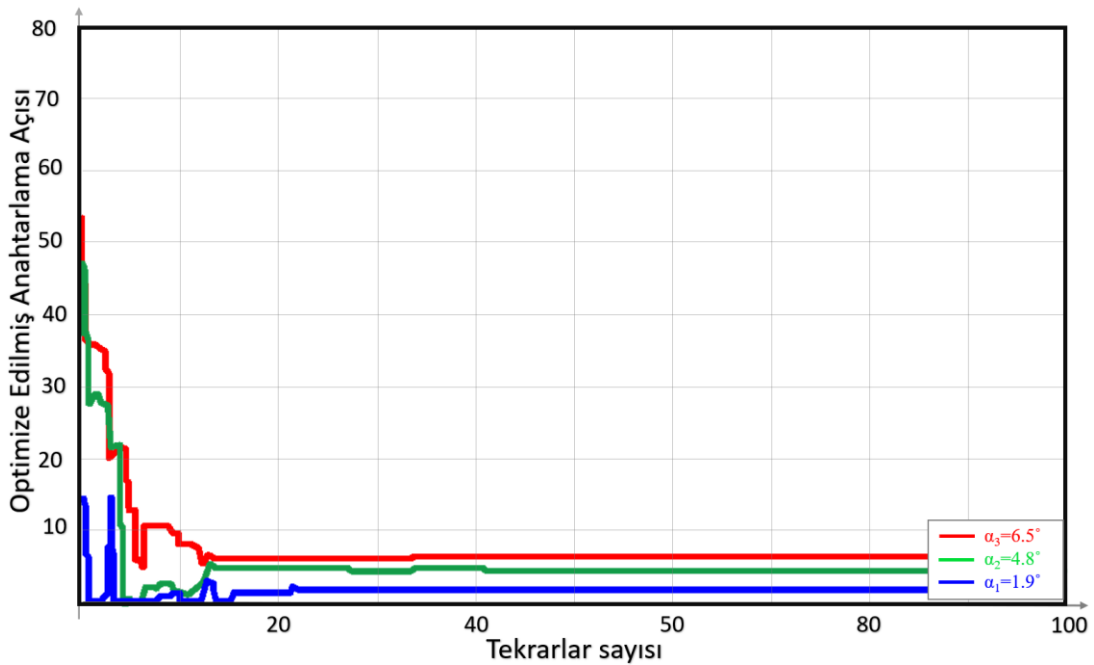
Tanımlanan amaç fonksiyonu, bireysel THD'nin 'n= 49' sayısını varsayarak on beşinci, on yedinci, on birinci ve on üçüncü harmonikleri en aza indirmeyi amaçlamaktadır. THD'nin tanımlanan amaç fonksiyonları (DFT), denklem (3.10) ile hesaplanabilir.

$$V_{DTF} = \sqrt{\left(\frac{V_3}{V_1}\right)^2 + \left(\frac{V_5}{V_1}\right)^2 + \left(\frac{V_7}{V_1}\right)^2 + \dots + \left(\frac{V_{49}}{V_1}\right)^2} \quad (3.10)$$

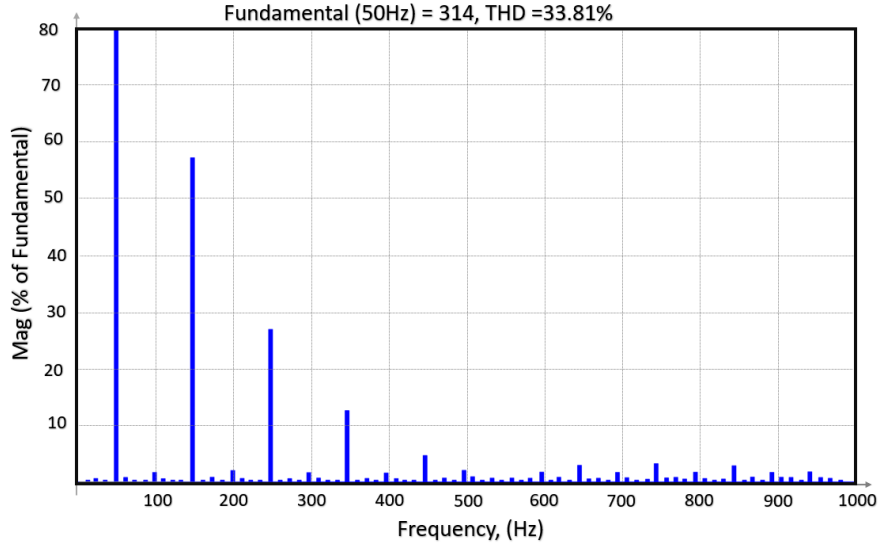
Üç Fazlı Yedi Seviyeli KHK'de açıklanan THD'nin Tanımlanan Amaç Fonksiyonu tarafından optimize edilen anahtarlama frekansları $\alpha_1=3.5^\circ$, $\alpha_2=17.1^\circ$, ve $\alpha_3=29^\circ$ 'dir. THD %7.83'e eşittir.

3.5.2. THD'nin Çeşitli Amaç Fonksiyonu

Çeşitli amaç fonksiyonu, harmonikleri ortadan kaldırmak ve en aza indirmek için SHE stratejisini geleneksel THD stratejisiyle birleştirmeyi önerir. Birçok amaç fonksiyonu ideal değildir çünkü gerilim çıkışı THD'nin ve referans hata değerini veren (ref) ile V1 arasındaki farkın toplamını alırlar. Şekil 3.17de, THD'nin çeşitli amaç fonksiyonlarından yinelemelerle optimize edilmiş değerleri gösterilmektedir. Optimize edilmiş değerler 3 fazlı, Yedi seviyeli KHK'yi simüle etmek için kullanılır; çıkış gerilimi dalga formu FFT analizi Şekil 3.18'de gösterilmektedir. Çok seviyeli KHK'nın kontrol frekansının değerini elde etmek için referans hatası ve gerçek değer, kontrol algoritmasıyla ilgili olan çarpma faktörü ile çarpılır.



Şekil 3.17: Çeşitli Amaç Fonksiyonu optimize edilmiş değerleri.



Şekil 3.18: Çeşitli Amaç Fonksiyonu optimize FFT analizi.

THD'nin çeşitli amaç fonksiyonları, denklem (3.11) ile hesaplanabilir [104].

$$THD_{STF-THD} = \sqrt{\frac{\sum_{n=3,5,7,\dots}^{49} V_n^2}{V_1^2}} \quad (3.11)$$

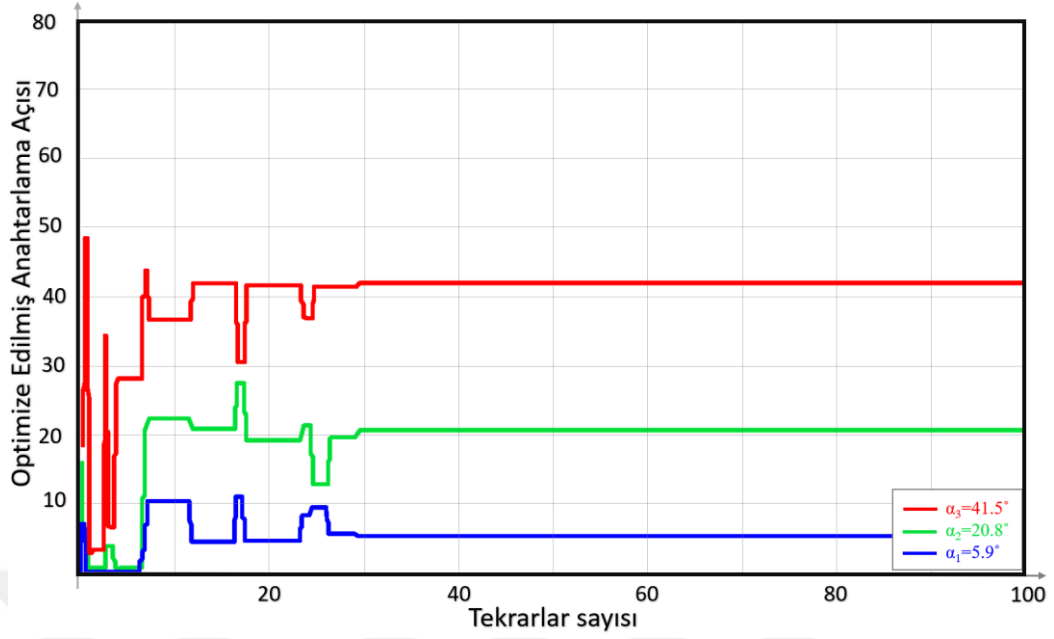
3 fazlı yedi seviyeli KHK'deki çeşitli amaç fonksiyonu işlevler tarafından optimize edilen anahtarlama frekansları $\alpha_1=1.9^\circ$, $\alpha_2=4.8^\circ$, ve $\alpha_3=6.5^\circ$ 'dir. THD %33.81'e eşittir.

3.5.3. THD'nin minimizasyon amaç fonksiyonu

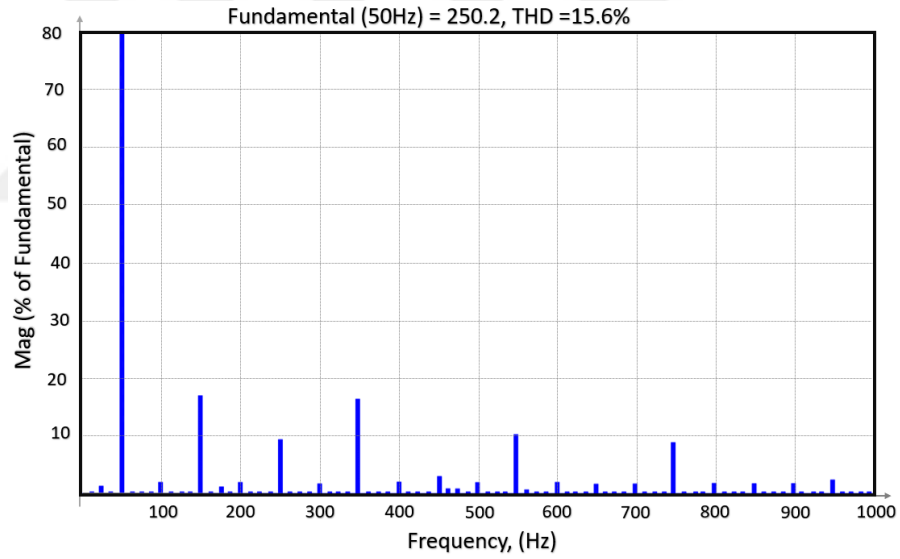
THD minimizasyonu, THD'yi azaltmak için yalnızca bazı harmonikleri ortadan kaldırmaya odaklanan çeşitli değişkenlerden oluşan karmaşık bir çözümdür. THD minimizasyon amaç fonksiyonları, temel sapmanın öncü bir kombinasyonundan oluşur. Ancak harmoniklerin sınırlı sayıda ortadan kaldırılması, düşük THD'yi veya THD minimizasyonunun optimal sonuçlarını sağlamaz. THD minimizasyon amaç fonksiyonu (MTF), denklem (3.12) kullanılarak hesaplanabilir.

$$THD_{MTF} = 100 \left| m - \frac{V_1}{V_{1(ref)}} \right| + \left| \frac{V_5+V_7+V_{11}+V_{13}}{V_{1(ref)}} \right| \quad (3.12)$$

Şekil 3.19'da, yinelemelerle THD'nin minimizasyon hedefi fonksiyonundan optimize edilmiş değerleri gösterilmektedir. Optimize edilmiş değerler, 3 fazlı, Yedi seviyeli KHK'yi simüle etmek için kullanılır ve çıkış gerilimi dalga biçimi FFT analizi, Şekil 3.20'de gösterilmektedir.



Şekil 3.19: THD'nin minimizasyon hedefi fonksiyonun optimize edilmiş değerleri.

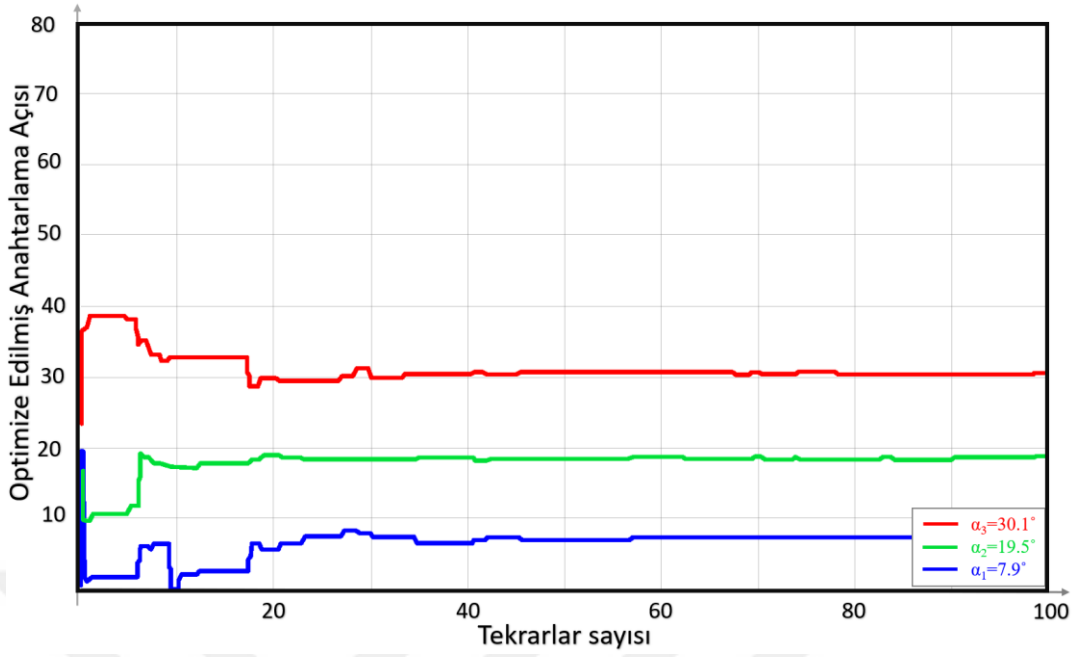


Şekil 3.20: THD'nin minimizasyon hedefi fonksiyonun optimize FFT analizi.

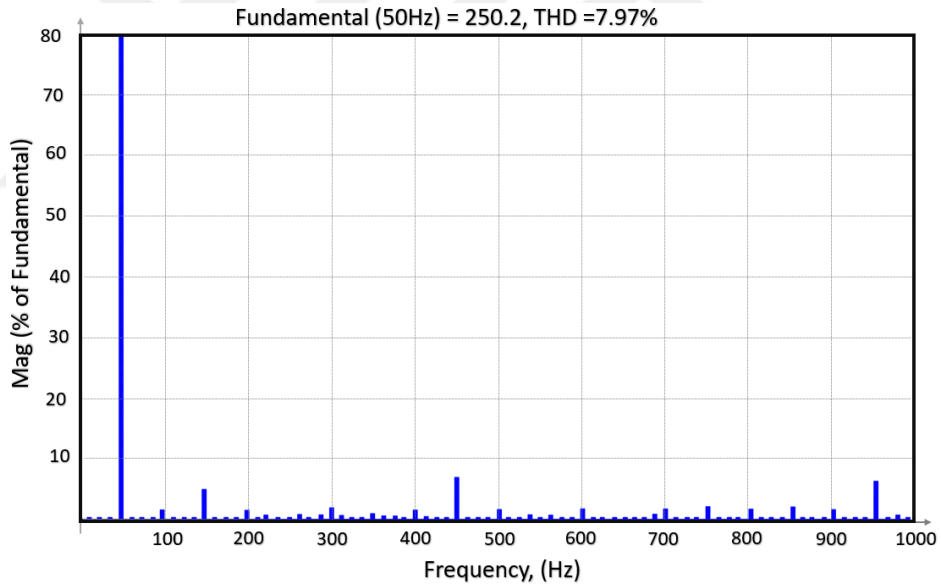
Üç Fazlı Yedi Seviyeli KHK'de THD minimizasyon hedefi işlevi tarafından optimize edilen anahtarlama frekansları $\alpha_1=5.9^\circ$, $\alpha_2=20.8^\circ$, $\alpha_3=41.5^\circ$ 'dir. THD %15.6'ya eşittir.

3.5.4. THD eliminasyon amaç fonksiyonu

Şekil 3.21'de, yinelemeli THD'nin THD eliminasyon amaç fonksiyonundan optimize edilmiş değerleri gösterilmektedir. THD eliminasyon amaç fonksiyonu, çıkış gerilimi dalga biçimi FFT analizi, Şekil 3.22'de gösterilmektedir.



Şekil 3.21: THD eliminasyon amaç fonksiyonu optimize edilmiş değerleri.



Şekil 3.22: THD eliminasyon amaç fonksiyonu optimize FFT analizi.

THD eliminasyon amaç fonksiyonu harmonikleri ortadan kaldırmayı ve kontrol frekansını istenen seviyede tutmayı amaçlamaktadır. THD eliminasyon hedefi (ETF) denklem (3.13) ile hesaplanabilir.

$$THD_{ETF} = 100 \left(\frac{V_{1(ref)} - V_1}{V_{1(ref)}} \right)^4 + \sum_{i=5,7,11,15,17} \frac{1}{h} \left(50 \frac{V_i}{V_1} \right) \quad (3.13)$$

3 fazlı yedi seviyeli KHK'de THD eliminasyon amaç fonksiyonu tarafından optimize edilen anahtarlama frekansları $\alpha_1=7.9^\circ$, $\alpha_2=19.5^\circ$, ve $\alpha_3=30.1^\circ$ 'dir. THD %7.97'ye eşittir.

3.5.5. THD'nin amaç fonksiyon için optimize edilmiş anahtarlama önerilen algoritması

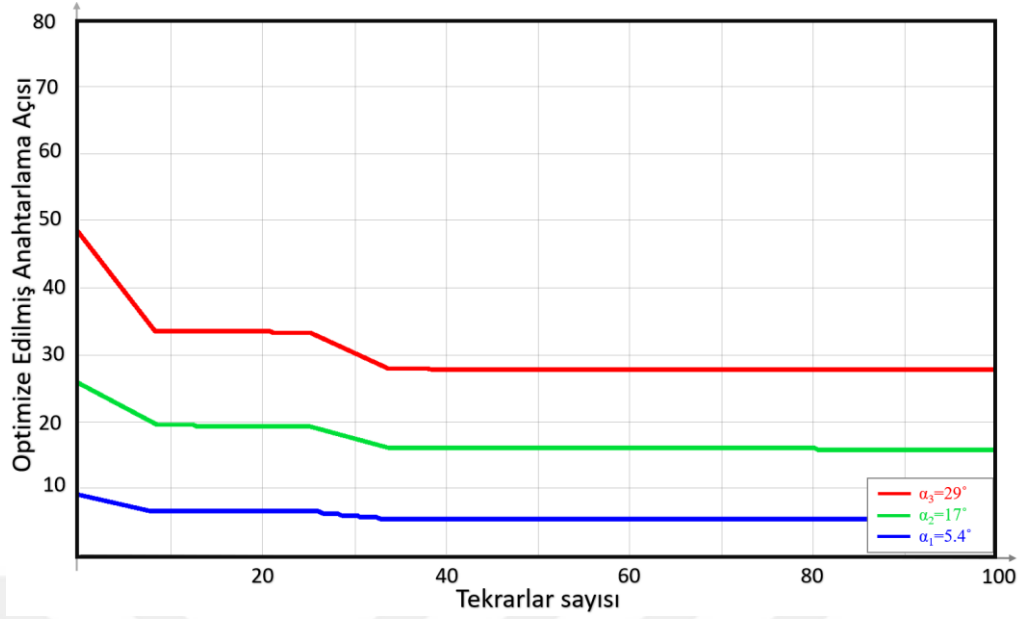
Amaç fonksiyonunu analiz etmek, gerilim bileşenini ve harmonikleri kontrol etmenin önemli olduğu fikrini vermiştir. Ancak harmoniklerin sınırlı miktarı göz önüne alındığında, anahtarlama sayısına uygun denklemlerin kullanılması istenilen özellikleri vermemektedir. Hesaptaki tüm farklı amaç fonksiyonları göz önünde bulundurularak optimize edilmiş anahtarlama algoritması, daha iyi gerilim bozulma faktörlerine göre tasarlanmış, düşük frekansı referans değerinde tutarak, gerilim sapması minimum düzeyde ve sinüzoidal ve merdiven dalgası arasındaki yer değiştirme minimum değeri olmalıdır. Optimize edilmiş anahtarlama algoritması (OSA), denklem (3.14)'te gösterildiği gibi, biri küçük kare kuvvetleri kullanan ve diğeri en az dördüncü kuvvetleri kullanan iki değişkeni birleştirir.

$$THD_{OSA} = W_1 \left(1 - \frac{V_1}{V_{1(ref)}}\right)^4 + W_2 \sum_{i=3}^{49} \left(\frac{V_i}{V_{1(ref)}}\right)^2 \quad (3.14)$$

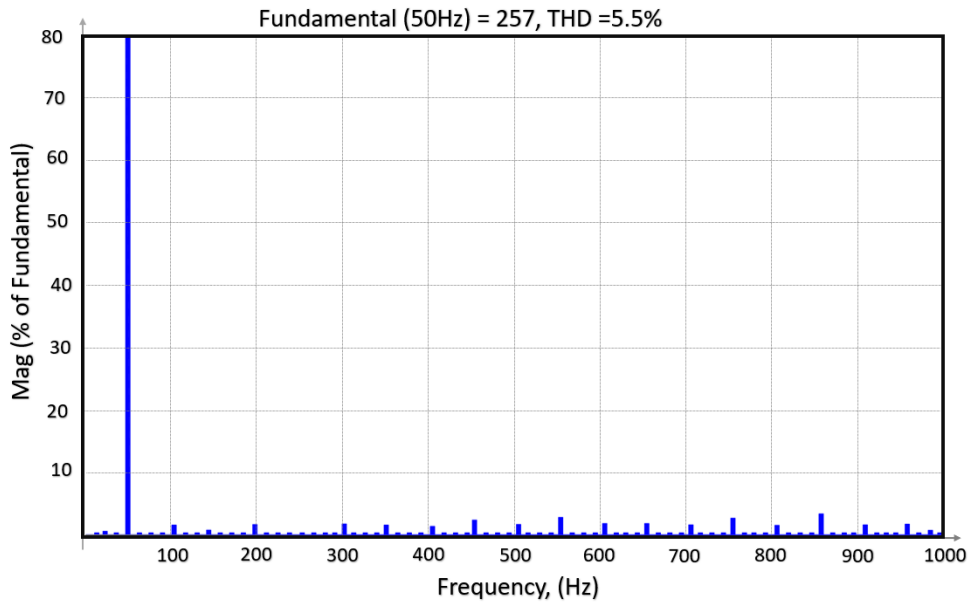
Her amaç fonksiyonun, toplam amaç fonksiyonu biriktirirken ayırt edici bir değeri ve göreceli önemi vardır. W_1 ve W_2 değerlerinin toplamı bire eşittir. W_1 ve W_2 'nin optimum değerlerini belirlemek için iki değer farklı değerlerle çözülür. Harmoniklerin değerinin minimum olduğu değişken değerleri seçilir. Buna göre denklem (3.15), denklem (3.16)'da yeniden yazılabilir.

$$THD_{OSA} = 0.1 \left(1 - \frac{V_1}{V_{1(ref)}}\right)^4 + 0.9 \sum_{i=3}^{49} \left(\frac{V_i}{V_{1(ref)}}\right)^2 \quad (3.15)$$

Şekil 3.23'te, yinelemeli THD'nin THD eliminasyon amaç fonksiyonundan optimize edilmiş değerleri gösterilmektedir. Optimize edilmiş değerler, 3 fazlı, Yedi seviyeli KHK'yi simüle etmek için kullanılır ve çıkış gerilimi dalga biçimi FFT analizi, Şekil 3.24'te gösterilmektedir.



Şekil 3.23: Optimize edilmiş anahtarlama önerilen algoritması optimize edilmiş değerleri.



Şekil 3.24: Optimize edilmiş anahtarlama önerilen algoritması optimize.

3 fazlı yedi seviyeli KHK'deki amaç fonksiyonun optimize edilmiş anahtarlama algoritması tarafından optimize edilen anahtarlama frekansları $\alpha_1=5.4^\circ$, $\alpha_2=17^\circ$, ve $\alpha_3=29^\circ$ 'dir. THD %5.5'e eşittir.

3.5.6. THD'nin amaç fonksiyon Karşılaştırması

Önerilen amaç fonksiyonu en iyi çıktı sonuçlarına sahiptir. THD'nin açıklanan amaç fonksiyonu, çeşitli amaç fonksiyonları, THD minimizasyon amaç fonksiyonu ve THD eliminasyon amaç fonksiyonu yöntemleri gibi literatürde daha önce önerilen en çok kullanılan

yöntemler tartışılmıştır. Önceki araştırma makalelerinde önerilen çeşitli amaç fonksiyonları analiz ettikten sonra, diğer algoritmaların avantajlarından yararlanılıp eksiklikleri analiz edildikten sonra harmoniklerin en aza indirilmesi için yeni bir optimize edilmiş anahtarlama algoritması tekniği sunuldu. Çeşitli geçiş değerlerinin dikkate alındığı KHK'nın çalışma aralığını genişletmek için ileri analizler yapılır. Anahtarlama açılarının optimal değerleri, değişen modülasyon indeksi değerleri ile önerilen amaç fonksiyonu kullanılarak elde edilir. Ölçüm, KHK'nın, anahtarlama frekansı ve çıkış geriliminin tam değeri ile geçiş indeksi aralığı (0,7 -1,0) içerisinde verimli bir şekilde çalıştığı sonucuna varmıştır. Daha sonra son olarak, amaç fonksiyonun geliştirilmiş bir formu, 3 fazlı yedi seviyeli KHK'nın harmonik içeriği ve çıkış gerilimine dayalı olarak önceki amaç fonksiyonlarıyla karşılaştırılır. Bırakma noktalarının değiştirilmesi, iyileştirilmesi ve anlaşılması, yüksek performanslı bir yöntem veya SHE stratejisinin iyileştirilmesini gerektiren, optimize edilmiş anahtarlama frekansı miktarına yol açar. Çözümü bulması uzun zaman alan ve çoğunlukla etkin olmayan doğrusal olmayan programlama, karma tamsayılı programlama vb. geleneksel optimizasyon tekniklerini kullanmaktan kaçınarak optimizasyon algoritmasının parametrelerini seçmek önemlidir.

4. BULGULAR

4.1. PROTOTİP TASARIMI VE BİLEŞENLERİN SEÇİMİ

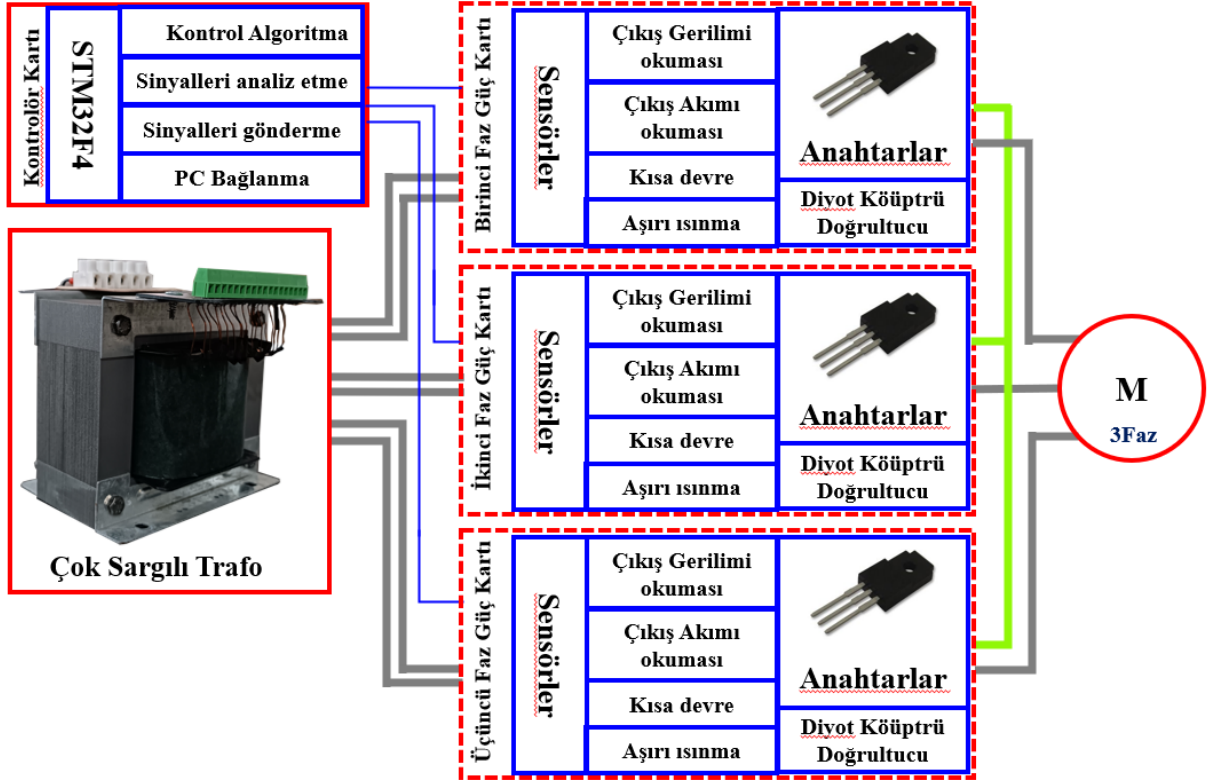
On bir Seviyeli KHK'nın teorik analizi ve simülasyonlarla elde edilen sonuçların değerlendirilmesinden sonra bu çalışmanın odak noktası motor sürücü prototipinin gerçekleştirilmesine varılmıştır. Bahsi geçen cihazın tasarım ve yapımının amacı, 3 fazlı bir asenkron motorun 3 fazını beslemesi gereken küçük ölçekli bir yedi seviyeli KHK vermektir. Dikkate değer testler gerçekleştirmek ve tam ölçekli prototip gerçekleştirmeye yardımcı olabilecek yararlı geri bildirim sonuçları toplamak için PCB tasarımına anahtarları ve yeni nesil izole sürücüler gibi yenilikçi bileşenler dahil edilmiştir. Önceki bölümlerde açıklandığı gibi bu evirici topolojisinin ana özelliği ve avantajı, seri bağlı H-köprü modüllerinin sayısını artırarak gerilim çıkış seviyelerinin sayısını da artırma olanağı sağlar. En mantıklı tasarım yaklaşımı tek bir prototipin gerçekleştirilmesinden ibarettir. Bu prosedür, tek bloklu bir PCB tasarlamaya kıyasla daha kolay yönetilebilir hale gelmektedir. Ayrıca, birden fazla H köprüsünün gerçekleştirilmesi, örneğin 11S-KHK eviricini anlamak için bir seri halinde bağlanan alt modüllerin sayısını artırır. Tasarlanan sistem Çok-Sekonderli Transformator Motor sürücü devreleri olmak üzere iki ana bölümden oluşmaktadır. Motor sürücü devreleri, kontrol devresi ve 3 adet güç devresi her faz için bir devre kullanılır.

4.1.1. Prototip Blok şeması

PCB tasarımını tanıtmak için öncelikle seçilen devre mimarisinin analiz edilmesi önemlidir. Şekil 4.1'deki devre şeması blok diyagramı temsil etmektedir. Tasarımı iki ana aşamaya ayırarak kısaca incelemek mümkündür:

- Kontrol aşaması
 - Gerilim ve akım çıkışı, kısa devre ve aşırı ısınmayı içeren güç devresinden sinyallerin alınması.
 - Sinyallerin analiz edilmesi ve kontrol algoritmasına göre karar verilmesi.
 - Anahtarlama darbelerinin üretilmesi ve güç devresindeki anahtarlara gönderilmesi.
- Güç aşaması

- Üretim anahtarlama darbelerinin kontrolden alınması.
- Kontrol sinyallerini takip edin ve buna göre çalışın.
- Şebeke ile asenkron motor arasında bağlantı
- Sinyallerin kontrol devresine gönderilmesi.



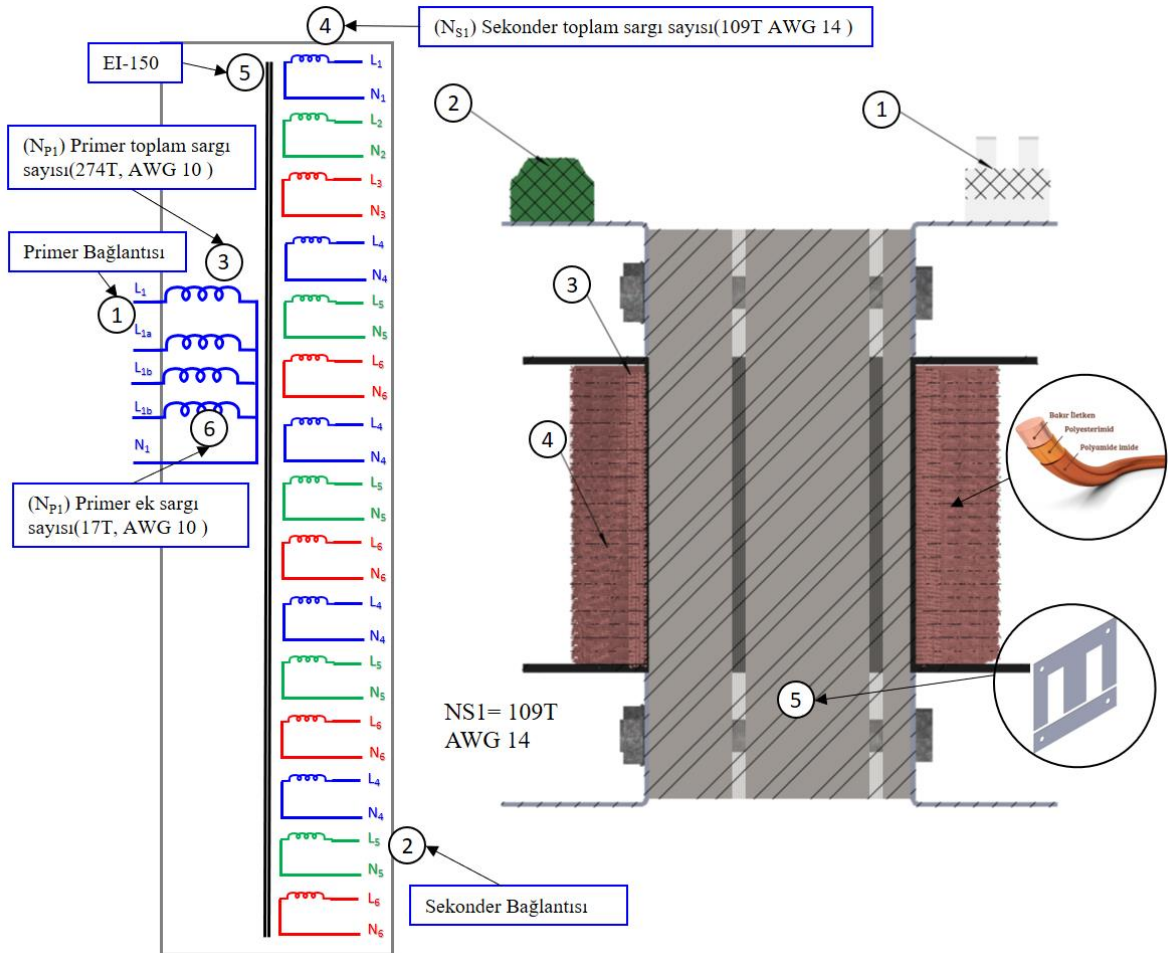
Şekil 4.1: Prototip Blok şeması.

Daha sonra mimari seçiminin ardından şemalar EasyEDA yazılımı kullanılarak gerçekleştirildi.

4.1.2. Çok-Sekonderli Transformator

Transformatör, KHK motor sürücüsünün önemli bileşenlerinden biridir. Normal çalışma veya arızalar sırasında sürücü sisteminin performansını önemli ölçüde etkilenmektedir. Bu nedenle, transformatörlerin belirli bir amaç için doğru seçilmesini ve mükemmel şekilde boyutlandırılmasını ve belirli koşullar ve düzenlemeler altında elektrik yüklerine yeterli gücü verebilmesini sağlama çok önemlidir. Frekansı değiştirmeden elektrik gücünü bir devreden diğerine aktarır. Çok darbeli transformatör, minimum güç kaybı sağlayarak güç sistemlerinin ölçeklenebilir, esnek ve uygun maliyetli olmasına yardımcı olmaktadır. Birincil ve birkaç ikincil sargı içerir. Birincil sargı ana kaynağa ve ikincil sargı KHK devresine bağlanır. Devremizde ihtiyacımıza göre düşük güçlü (4.2 kVA) tek fazlı, 50 hertz, 200-230 V giriş, ve

on beş adet 64 V çıkış güç transformatörü tasarlandı. Küçük transformatör etkilemediklerinden bakır ve çekirdek kayıplarını göz ardı edilecektir. Tasarlanan trafo ve bağlantının şeması Şekil 4.2'de gösterilmektedir.



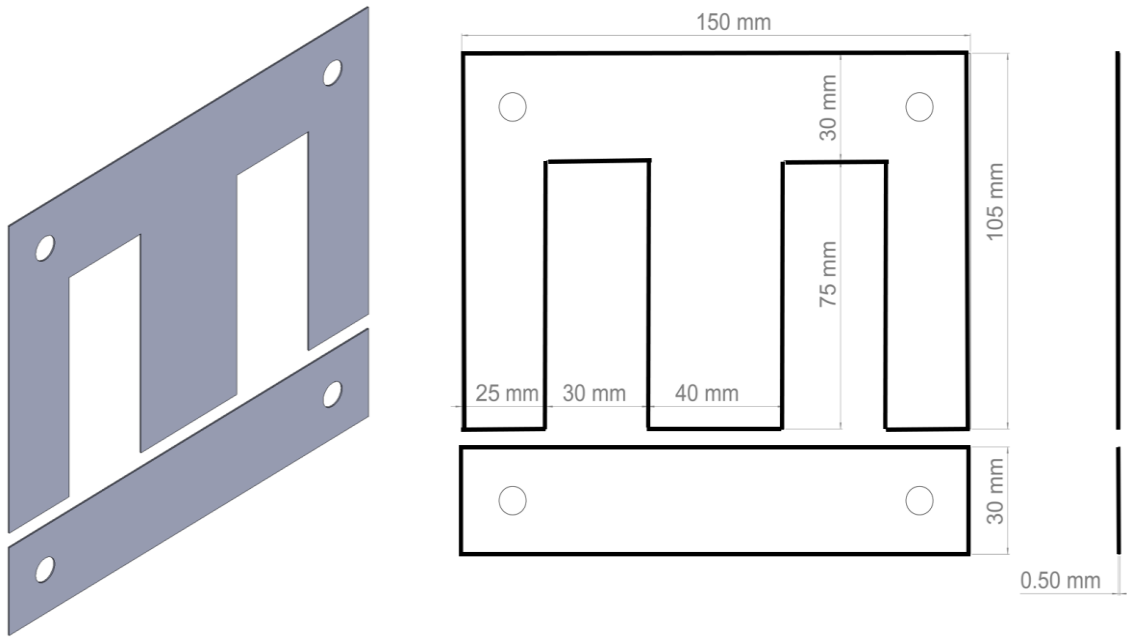
Şekil 4.2: Tasarlanan trafo ve bağlantının şeması.

1. Metal Çekirdek Hesaplamalar

Bir transformatör tasarlamak için, belirli bir değere ulaşmak amacıyla transformatörün hem ikincil hem de birincil taraflarında belirli sayıda sarıma sahip olmamız gerekir. Bu nedenle tek sargı başına gerilimin bulunması tasarlanması önceliklidir. Bu, tasarlanan transformatörün çekirdek Alanı (A_i) (4.1) denkleminde elde edilebilir.

$$A_i = \frac{1}{4.44 f B_{in} T_e} \quad (4.1)$$

Varsayımlar, güç sistemi frekansının $f = 50\text{Hz}$, Manyetik akı yoğunluğu aralığının $B_m = 1.2\text{ Wb/m}^2$, Bakır tel akım yoğunluğunun $2.2 - 2.4\text{A/mm}^2$ ve Tek sargı başına gerilimi $T_e = 1.7$ (Volt sargı Başına), yani değerlerin girilmesi (4.2) formülündeki sonuç çekirdeğin alanı bulunmaktadır. Çekirdek piyasada kolaylıkla bulunabilmektedir. Kontrolden, hazır çekirdeğin EI-150 (silikon çelik şerit EI tarafından laminasyon yapılır) elde edildiği görülüyor. Bu, 1,7 volt başına dönüşleri hesaplamak için kullanılan çekirdek alanıdır. Seçilen metal çekirdek Şekil 4.3te gösterilmektedir.



Şekil 4.3: Seçilen metal çekirdek tasarımı.

2. Primer Taraf Hesaplamaları

Şebeke Giriş Gerilimi $V_{P1}=230\text{V}$ ve verimlilik (μ) %95'te ise Primer Akım (I_1) (4.2) denklemi kullanılarak hesaplanabilir.

$$I_{P1} = \frac{s}{\mu V_{P1}} = \frac{4200}{220 * 0.975} \approx 12\text{A} \quad (4.2)$$

Primer taraftaki (N_{P1}) toplam sargı sayısı (4.3) denklemi kullanılarak hesaplanabilir.

$$N_{P1} = T_e * V_{P1} = 1.7 * 220 = 274 \text{ Turn} \quad (4.3)$$

Gerilim dalgalanmalarını önlemek için ek olarak bir bobin eklendi ve primer bobin den çekış alındı şekil (4.2)de gösterilmektedir. Primer iletkenın yarı çapı (r_{p1}), (4.4) denklemi kullanılarak hesaplanabilir. Bakır malzeme için akım yoğunluğu $\delta = 2.3 \text{ A/mm}^2$ olarak verilmiştir.

$$r_{p1} = \sqrt{\frac{I_{p1}}{\delta\pi}} = \sqrt{\frac{11.65}{2.3 * 3.14}} = 1.27mm \quad (4.4)$$

Primer iletkenın piyasada AWG 10 (çapı 2.59mm), bakır, alt yalıtım THEIC, üst yalıtım polyamidinde bulunabilmektedir.

3. Çok Darbeli Sekonder Taraftı Hesaplamalar

Çok darbeli ikincil gerilim dokuz çıkışı, her çıkış 64 V'tur. On beş çıkışı için aynı akım (I_{s1}) değeri saheptır (4.5) denklemi kullanılarak hesaplanabilir.

$$I_{s1} = \frac{s}{\text{Çok darbeli} \times V_{p1}} = \frac{4200}{15 * 64} = 4.3A \quad (4.5)$$

Sekonder taraftaki dokuz çıkışı için aynı (N_{s1}) toplam sargı sayısı değeri saheptır (4.6) denklemi kullanılarak hesaplanabilir.

$$N_{s1} = T_e * V_{p1} = 1.7 * 64 = 109 \text{ Turn} \quad (4.6)$$

Gerilim dalgalanmalarını önlemek için ek olarak bir bobin ve primer bobin den çekış alındı şekil (4.2)de gösterilmektedir. Çok darbeli ikincil iletkenın yarı çapı (r_{s1}), (4.7) denklemi kullanılarak hesaplanabilir. Bakır malzeme için akım yoğunluğu $\delta = 2.3 \text{ A/mm}^2$ olarak verilmiştir.

$$r_{s1} = \sqrt{\frac{I_{p1}}{\delta\pi}} = \sqrt{\frac{4.3}{2.3 * 3.14}} = 0.77mm \quad (4.7)$$

Se iletkenın piyasada AWG 14 (çapı 1.63mm), bakır, alt yalıtım THEIC, üst yalıtım polyamidinde bulunabilmektedir.

4. Çok-Sekonderli Trafosu Gerçekleşme

Transformatör, motor sürücü gerilimleri ve akımlarının çalışmasını takip edecek şekilde geliştirilmiştir. Tasarlanan ve çıkış ölçülen özellikler Tablo 4.1'de ayrıntılı olarak verilmiştir. Tasarlanan trafo Şekil 4.4'te gösterilmektedir. 4.2 kVA, 50 Hz, tek faz, 200-230V giriş, ve

dokuz adet 64 V çıkış çok sekonderlı transformatörü tasarlandı. Daha sonra mimari seçiminin ardından şemalar SolidWorks yazılımı kullanılarak geliştirilmiştir.

Tablo 4.1: Tasarlanan ve çıkış ölçülen özellikler.

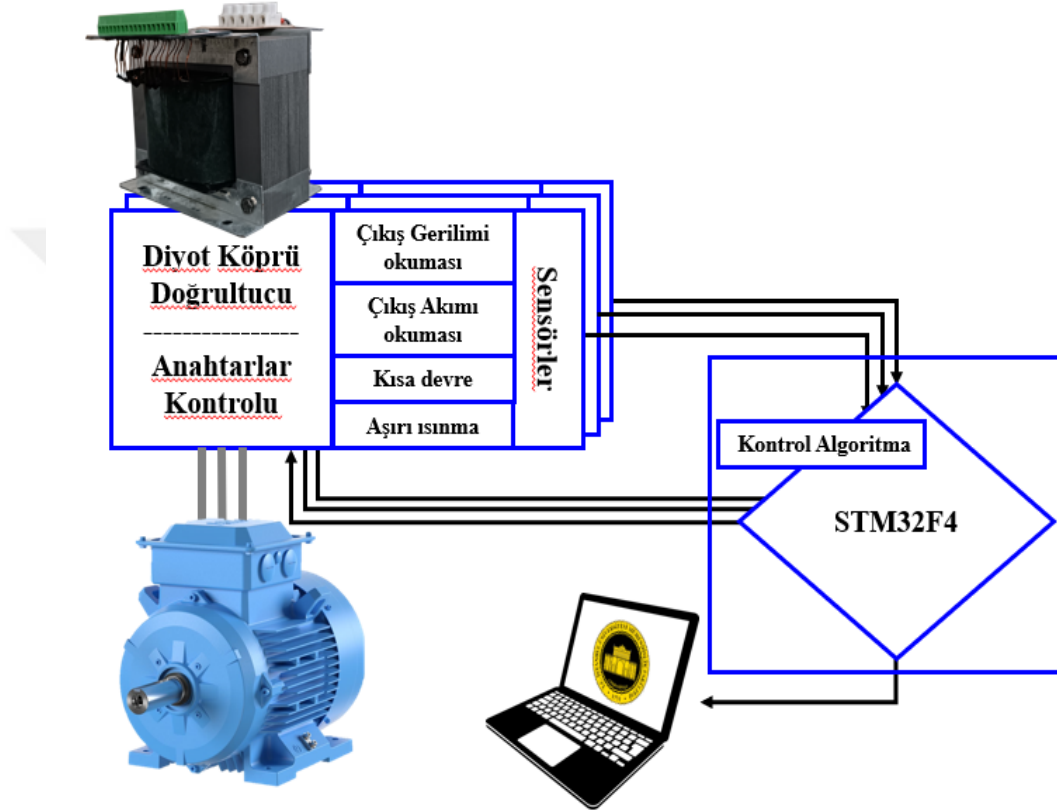
	Tasarlanan		Ölçülen		Rezistans Ω	İndüktans mH
	Gerilim (V)	Akım (A)	Gerilim (V)	Akım (A)		
Pimer	220	12	221	11.75	4	75
Sekonder L ₁ -N ₁	64	4.3	64	1.25	2	55
Sekonder L ₂ -N ₂	64	4.3	64.08	1.25	2	55
Sekonder L ₃ -N ₃	64	4.3	64.10	1.25	2	55
Sekonder L ₄ -N ₄	64	4.3	64.12	1.25	2	55
Sekonder L ₅ -N ₅	64	4.3	63.95	1.25	2	55
Sekonder L ₆ -N ₆	64	4.3	64.01	1.25	2	55
Sekonder L ₇ -N ₇	64	4.3	64.10	1.25	2	55
Sekonder L ₈ -N ₈	64	4.3	63.92	1.25	2	55
Sekonder L ₉ -N ₉	64	4.3	64.05	1.25	2	55



Şekil 4.4: Tasarlanan trafo gerçek uygulaması.

4.1.3. Motor Sürücü Güç Devresi

Eviricinin en kritik bileşenleri anahtarlama cihazlarından seçm yapılacaktır. Daha sonra sürücüler gösterilecek ve güç kaynakları ve sensörler gibi diğer özellikler analiz edilecektir. Şekil 4.5'teki devre şeması blok diyagramı temsil etmektedir. Prototipin motor sürücü devresi tasarımı EasyEDA programında çizildi.



Şekil 4.5: Motor Sürücü Devresi blok diyagramı.

1. Anahtarlama Cihazları

Güç anahtarları motor sürücüsünü oluşturan en önemli bileşendir. Güç elektroniğinde anahtarlar katı hal cihazları gibi davranır, bu da mekanik hareket olmadan anahtarlama işlemlerini sağlar anlamına gelmektedir. Anahtar, motor sürücüsünü daha yüksek anahtarlama hızlarına ulaşan ve kayıpları azaltan en kritik bileşenidir. N-kanallı güç MOSFET'i, elektroniği iletmek için verimli bir şekilde kullanılması nedeniyle güç elektroniği devrelerinde yaygın olarak kullanılmaktadır. Bu özellik, GaN'nin elektroniği silikondan 1000 kat daha verimli bir şekilde iletmeye ve daha düşük maliyetle üretilmesine olanak tanılmaktadır. Prototip, yenilikçi ve kullanışlı test sonuçlarının elde edilmesine yardımcı olmalıdır, bu nedenle modern ve yeni moda tasarım ve bileşenlerin gerçekleştirilmesi gereklidir; bu nedenle motor sürücü

prototipinde güç anahtarı olarak SPC20N65G seçilmiştir. SPC20N65G cihazı 1MHz değerlerine ulaşabilen anahtarlama hızına sahiptir. SPC20N65G cihazı 1MHz değerlerine ulaşabilen anahtarlama hızına sahiptir. Bunu başarmak için SPC20N65G'nin geçit-kaynağa gerilimi çok kısa sürede kapalı değerinden açık değerine yükselir, bu da V_{gs}'nin yükselme eğrisini tipik MOSFET'inkine kıyasla çok dik hale getirir. SPC20N65G dalga formunun değerlendirilmesi ile sistemi etkileyen parazitik kapasitansları ölçmek ve içinden geçen akımı tahmin ederek parazitik kayıpları belirlemek mümkündür. Ayrıca anahtarların, genellikle geleneksel elektrikli sürücülerden daha hızlı olan 100 kHz düzeyindeki yüksek anahtarlama hızlarında çalıştırılmaktadır. I_D=20A(V_{gs}=10V), Ultra Düşük Geçit Şarjı, Geliştirilmiş dv/dt Yeteneği, %100 Avalanche Testinden Geçti, RoHS uyumlu özelliklere sahiptir. Anahtarlama Modlu Güç Kaynakları (SMPS), PWM Motor Kontrolleri, DC'den DC'ye dönüştürücüler, LED aydınlatma ve köprü devreleri uygulamalarda kullanılmaktadır.

2. Anahtarlama Cihazları Kullanan Geçit Sürücüler

Bir SPC20N65G sürücü devresi için temel gereksinimler, V_{th}'den yeterince yüksek bir gerilimin uygulanmasından ve giriş kapasitansını yeterince şarj edecek bir sürücü kapasitesinden oluşur. Sürücünün diğer gereksinimleri, giriş sinyalinin hızlı bir şekilde yayılmasını sağlamak ve sürülen SPC20N65G'nin istenmeyen aktivasyonunun önlenmesidir (miller'ın açılmasının önlenmesi). Sürüş işlemleri, ek devre ve bileşenlerle birleştirilen mikro denetleyiciler tarafından gerçekleştirilir. Sürücü mikrokontrolörlerini kullanmanın bir avantajı, sürüş sürecinin güvenliğini ve güvenilirliğini artıran bazı özellikleri entegre etmeleridir. IR2101STRPBF, bağımsız yüksek ve düşük taraf referanslı çıkış kanallarına sahip, yüksek gerilimli, yüksek hızlı güçlü bir MOSFET ve IGBT sürücüsüdür. Çıkış sürücüler, minimum sürücü çapraz iletimi için tasarlanmış yüksek darbe akımı tampon aşamasına sahiptir. Yüzen kanal, 600 gerilime kadar çalışan yüksek taraf konfigürasyonunda bir N-kanallı güç MOSFET'ini veya IGBT'yi sürmek için kullanılabilir.

3. Optik izolatör

IS2801-4, dört kanallı optik olarak bağlanmış bir izolatördür, her kanal bir kızılötesi yayan diyottan oluşur ve optik olarak bir NPN silikon fototransistöre bağlanır. Yüksek AC İzolasyon gerilimi 3000V_{RMS}, geniş çalışma sıcaklığı aralığı -55°C ila 110°C özelliklere sahiptir. Yüksek yoğunluklu montajlı hibrit yüzeyler, endüstriyel sistem kontrolörleri, ölçüm cihazları ve sistem cihazları uygulamalarda kullanılmaktadır.

4. Akım Sensörleri

Akım sensörleri her bir PCB güç devresine eklenir; sensör, yük tarafından emilen motor sürücüsü tarafından üretilen AC'yi ölçer. ACS712ELCTR-20A-T cihazı bu amaç için seçilmiştir. ACS712, dönüştürücülerdeki ve anahtarlama güç uygulamalarında yüksek frekanslı akımları ölçmek için kullanılan kompakt bir cihazdır. Uygulamada kullanılan ACS712 fonksiyonel blok şeması Şekil 4.7'de gösterilmektedir. Sensör, yüksek yalıtım ve yüksek bant genişliğine sahip hall etkisi tabanlı akım algılama sunar. ACS712, endüstriyel, ticari ve iletişim sistemlerinde AC veya DC algılama için ekonomik ve hassas çözümler sunar. Tipik uygulamalar arasında motor kontrolü, yük algılama ve yönetimi, anahtarlama güç kaynakları ve aşırı akım arıza koruma yer alır. ACS712 doğruluğu, manyetik sinyalin hall dönüştürücüye yakınlığı sayesinde optimize edilir. Bakır iletkenin kalınlığı, cihazın 5 kata kadar aşırı akım koşullarında hayatta kalmasını sağlar. İletken yolun terminalleri sinyal kablolarından (pim 5'ten 8'e kadar) elektriksel olarak yalıtılmıştır. ACS712'nin, opto izolatörler veya diğer maliyetli izolasyon teknikleri kullanılmadan elektriksel izolasyon gerektiren uygulamalarda kullanılmasına olanak tanır.

5. Giriş DC bağlantı kapasitörleri

Bir motor sürücüsünün yüksek frekanslarda anahtarlama, DC tarafında yüksek frekanslı akımlara ve gerilim dalgalanmasına neden olur. Bu yüksek frekanslı akımlar, özellikle diğer DC kaynaklarına göre hassas ve hassas olan tek veya birden fazla aküden oluşuyorsa giriş kaynağına zarar verebilir. Bu sorunları, gerilim giriş kaynağı ile motor sürücüsü arasındaki devrede bulunan bazı kapasitörler dahil olmak üzere çözmek mümkündür. Kapasitörler, yüksek frekanslı akımların geri dönüşü için düşük empedanslı bir yol oluşturarak yalnızca düşük frekanslı akımları (ideal olarak yalnızca DC akımları) geçirmelerine izin verilir. Kapasitans değeri, maksimum gerilim dalgalanması ΔV_{max} maksimum çıkış akımı $I_{o,max}$ ve maksimum anahtarlama frekansı f_s 'den başlayarak hesaplanır; DC tarafı kapasitör değerlerini C_{DC} elde etme prosedürü 4.8 deklemine gibidir.

$$C_{DC} = \frac{1 I_{o,max}}{4 \Delta V_{max}} \quad (4.8)$$

Değerler tasarım parametrelerine göre seçilmiş olup $V_{max} = 120V$, $I_{o,max} = 1.5A$ ve $f_s = 1 \text{ kHz}$ 'dir. Denklemdaki değerlerin yerine konulması $C_{DC} = 40 \mu F$ elde edilmesini sağlar. DC tarafında kullanılması gereken kapasitörlerin, yüksek kapasite yoğunluğu, düşük parazit değerleri, düşük

kayıplar ve sıcaklık spektrumu boyunca kararlı değerler gibi bazı gereksinimleri karşılaması gerekir. Prototipte tedbir amacıyla toplam 47 μF kapasitans değeri seçilmiş ve kullanılmıştır.

4.1.4. Motor Sürücü Kontrol Devresi

Eviricinin en kritik bileşenleri mikrodenetleyici cihazlarından seçme yapılacaktır. Prototipin motor sürücü kontrol devresi tasarımı EasyEDA programında çizildi.

1. STM32F429ZGT6 Mikrodenetleyici

STM32F429ZGT6, tüm ARM® tek duyarlıklı veri işleme talimatlarını ve veri türlerini destekleyen kayan noktalı tek duyarlıklı üniteye sahip 32 bit ARM Cortex-M4 yüksek performanslı bir mikro denetleyici birimidir. Ayrıca uygulama güvenliğini artıran eksiksiz bir DSP talimatları seti ve bir bellek koruma ünitesi de uygular. Yüksek hızlı gömülü bellekler, 4 kB'ye kadar yedek SRAM ve iki APB veriyoluna, iki AHB veriyoluna ve bir 32 bitlik çoklu AHB veri yolu matrisine bağlı geniş kapsamlı geliştirilmiş I/O'lar ve çevre birimleri içerir. STM32F429ZGT6 cihazı 3 adet 12 bit ADC, iki DAC, bir düşük güçlü RTC, on iki genel amaçlı 16 bit zamanlayıcı ve iki genel amaçlı 32 bit zamanlayıcı sunar. Saat, sıfırlama ve tedarik yönetimi - POR, PDR, PVD ve BOR, düşük güç, genel amaçlı DMA, Hata ayıklama modu, gerçek rastgele sayı üretici, CRC hesaplama birimi RTC - saniyenin altında doğruluk, donanım takvimi ve 96-bit benzersiz kimlik gibi özelliklere sahiptir.

2. MS1117-3.3 Gerilim Regülatörü

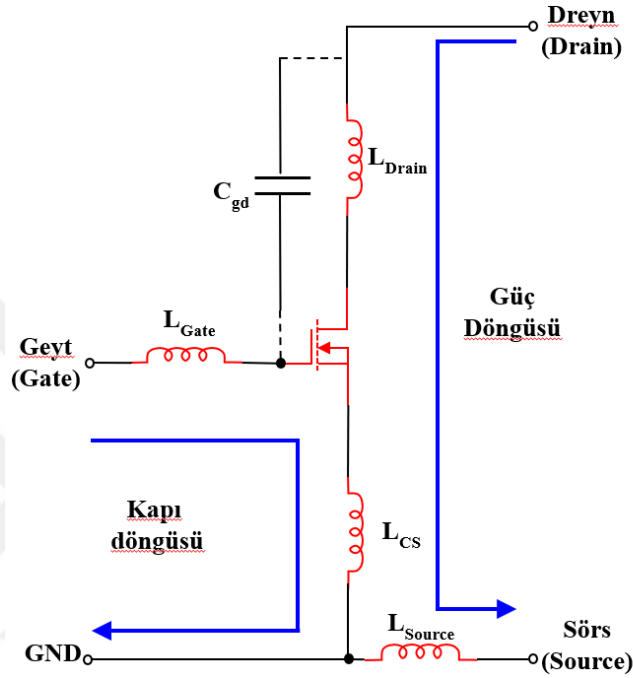
AMS1117 serisi ayarlanabilir ve sabit gerilim regülatörleri, 1A'e kadar çıkış akımı sağlayacak ve 1V giriş-çıkış farkına kadar çalışacak şekilde tasarlanmıştır. Cihazın düşme geriliminin maksimum 1,3V olması sağlar ve daha düşük yük akımlarında düşer. Akım limiti, hem regülatör hem de güç kaynağı devresindeki aşırı yük koşulları altında stresi en aza indirecek şekilde ayarlanır. MS1117'nin, yüksek verimli doğrusal regülatörler, anahtarlama malzemeleri için post regülatörler, pil şarj cihazları ve güç yönetimi uygulamalarda kullanılmasına olanak tanır.

4.2. Prototip Gerçekleştirme

4.2.1. PCB Tasarımıyla İlgili Dikkat Edilmesi Gerekenler

PCB tasarım sürecinde cihazın sağlıklı çalışmasını bozabilecek ve arızaya neden olabilecek parazitik unsurların dikkate alınması gerekmektedir. Bu unsurların varlığı kaçınılmazdır ancak

bazı tasarım çözümleri getirilerek bunların azaltılması mümkündür. PCB, bir kapasitör oluşturan, bir yalıtkanla bölünmüş belirli sayıda paralel iletken elemandan oluşur. Benzer şekilde PCB iletkenleri de tam döngüler oluşturarak bir indüktör oluşturur. PCB'nin parazitlerden en çok etkilenen bölümleri, Şekil 4.6'da gösterildiği gibi geçit döngüsü ve güç döngüsüdür.



Şekil 4.6: Geçit döngüsü ve güç döngüsüdür.

Parazit unsuru incelemek ve aynı zamanda bu istenmeyen unsurları azaltmak için bazı olası çözümleri özetlemek mümkündür. Drainden geçitiye bağlantı kapasitansı C_{gd} , kapasitif gürültü bağlantısına neden olabilir; draini ve geçiti sürücüsü bakır yolunun üst üste binmesini önleyerek bunu azaltmak mümkündür. Güç Döngüsü endüktansı L_{Drain} ve L_{Source} , draini geriliminin aşılmasına ve draini akımı/ geriliminde açma/kapama çınlamasına neden olabilir. Güç döngüsü uzunluğunu en aza indirerek ve dekaplaj kapasitörlerini güç cihazlarına mümkün olduğunca yakın yerleştirerek bunları azaltmak mümkündür. Geçit döngüsü endüktansı L_{Gate} , geçit sinyalinin aşırı/yetersiz düşmesine ve miller'in devre gelmesine neden olur. Sürücüyü MOSFET'e yakın yerleştirerek geçiti döngüsünün uzunluğunu azaltarak bu etkileri azaltmak mümkündür. Ortak kaynak endüktansı L_{CS} , bu elemanın en aza indirilmesi, geçit sürücüsü stabilitesi için kritik öneme sahiptir; geçitin çınlamasına ve salınımlara neden olabilir ve anahtarlama hızını azaltabilir. Kelvin denklemi kullanarak bunu azaltmak veya geçit tahrik döngüsünü mümkün olduğu kadar kısa hale getirmek mümkündür. Ortak kaynak endüktansı

L_{CS} , geit dgs endktansı L_{Gate} , g dgs endktansı L_{Drain} ve L_{Source} , tahliyeden geide baėlantı kapasitansı C_{gd} gibi PCB saėlıklı operasyonları zerindeki etkilerine gre parazitlerin sırayla en aza indirilmesi gerekir. PCB tasarımımda izlenen genel yaklařım, parazitik elemanların optimum dzeyde azaltılmasını amalayan, minimum mesafelere ve sıkı izlere sahip kompakt bir prototip oluřturmayı amalıyordu.

4.2.2. Prototip Baskılı Devre Kartının Tasarımı

Sz konusu cihazların ve prototipin gvenli ve saėlıklı alıřmasını saėlar alacak tm ek bileřenlerin yer aldıėı eksiksiz prototip řemalarının gerekleřtirilmesinin ardından PCB tasarımı amalamaktadır. Prototip kartı, biri kontrol devresi ve  de her faz iin birer g devresi olmak zere drt PCB'den oluřur. Prototip g devrelerinin baskısı, birinci tabaka, ikinci tabaka gsterilmektedir.

1. G Devresi iin PCB Baskı

H-kpr anahtarları, geitinin endktansını azaltmak iin ilgili geitinin direnlerine ve srclere mmkn olduėu kadar yakın yerleřtirilmiřtir. G dgs, draini ve kaynak endktansını en aza indirmek iin mmkn olduėu kadar kısa yapılmıřtır. Her PCB katmanı, g izlerini ve devrelerini aydınlatmak iin ayrı ayrı analiz edilir. Devrelerini daha iyi analiz etmek iin iki farklı alanı řaretlemek mmkndr:

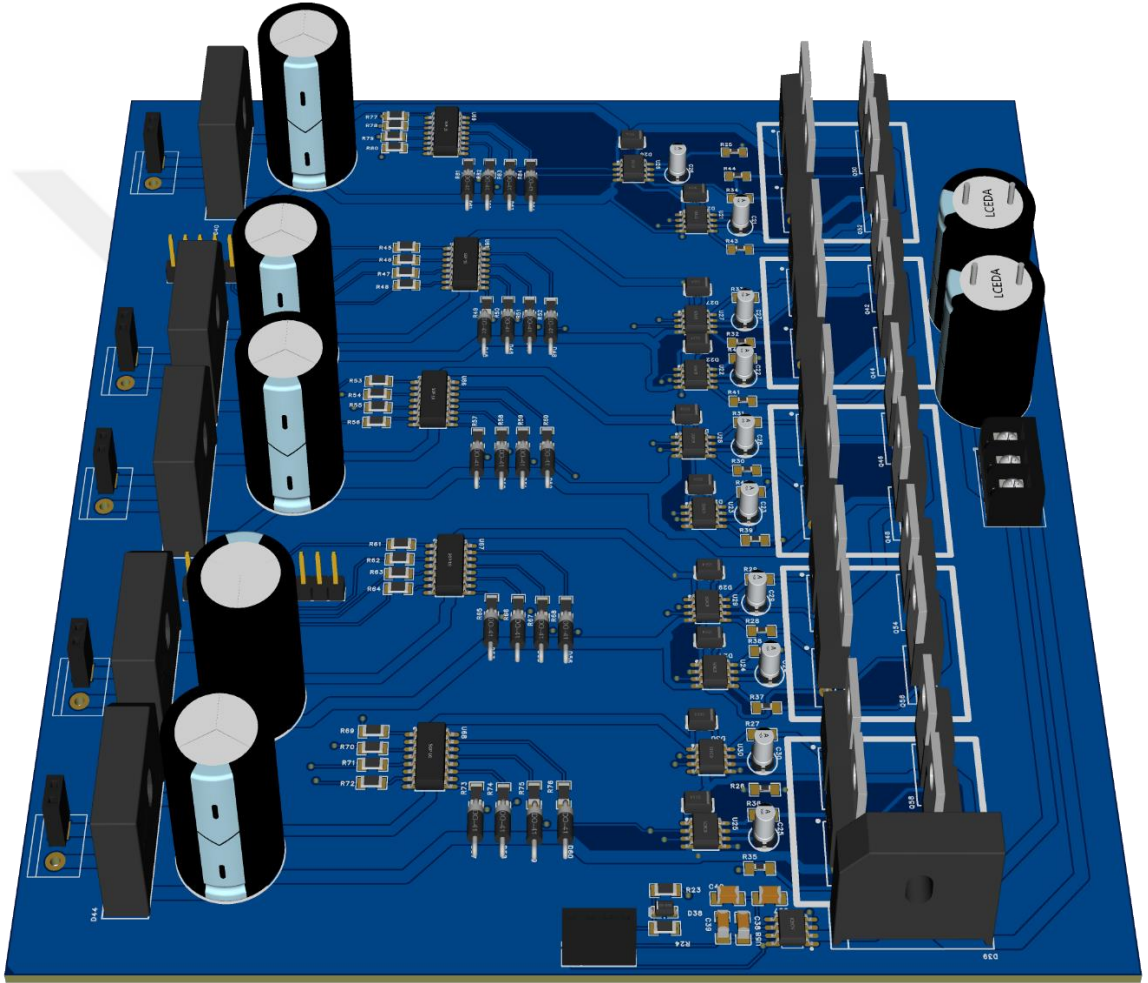
- G rayı 64 V'a sahiptir ve 3A'ya kadar tařıyabilir. G rayı devresi giriř ve ıkıř terminaline baėlanır. Doėrultucunun H-kpr diyotlarını, giriř kapasitrlerini, H-kpr anahtarlarını, ıkıř kapasitrlerini ve ilgili baėlantıları ierir.
- Kontrol rayı 5 V'a sahiptir ve 1A'den daha azını tařıyabilir. Kontrol cihazlarını g anahtarlarına baėlamak iin kullanılmıřtır. dinlenme alanı topraklama portu olarak kullanılır ve 0 V'a sahiptir.

2. Kontrol Devresi iin PCB Baskı

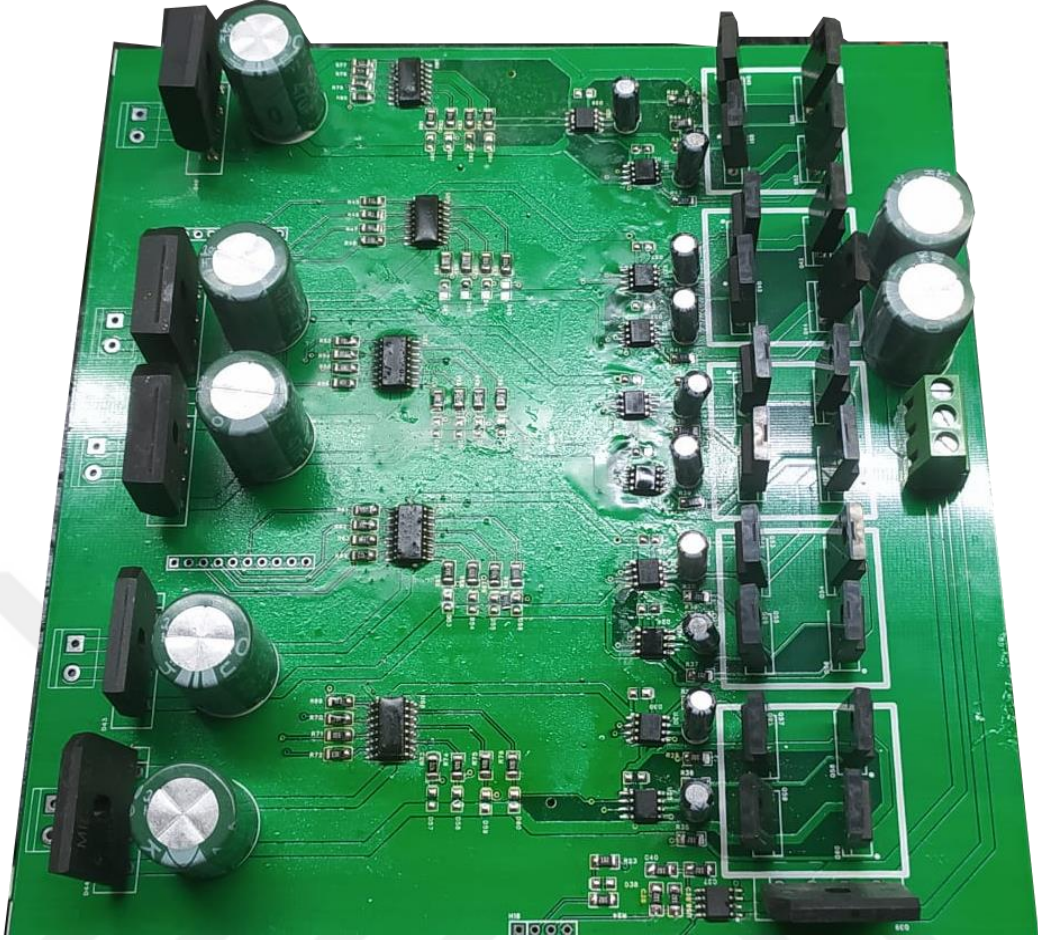
G dgs, draini ve kaynak endktansını en aza indirmek iin mmkn olduėu kadar kısa yapılmıřtır. Her PCB katmanı, g izlerini ve devrelerini aydınlatmak iin ayrı ayrı analiz edilir. PWM sinyaline ve kontrolr rayı beslemesine sahiptir. Kontrol rayı 5 V'a sahiptir ve 1A'den daha azını tařıyabilir. Optik izolatr baėlamak iin kullanılmıřtır. Kullanılan topraklama deėeri 0 V'tır.

4.2.3. PCB Montaj Süreci

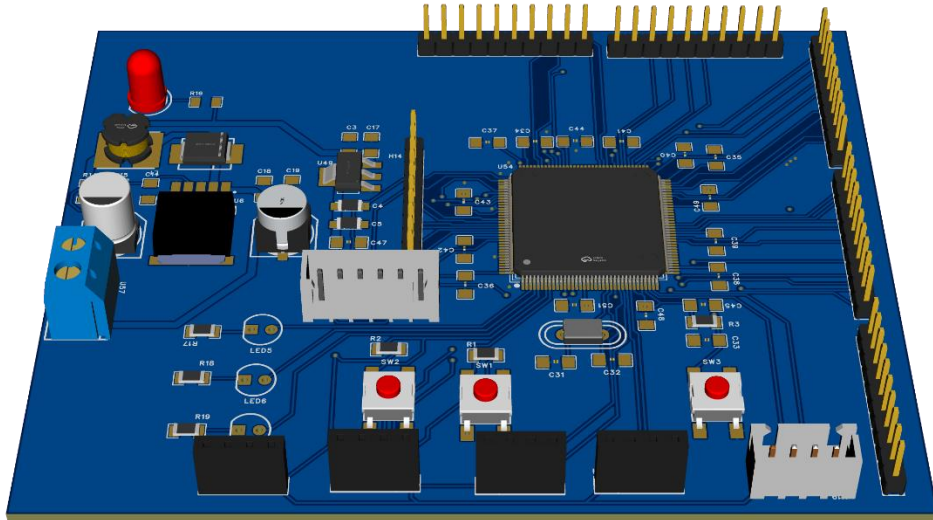
Prototip tasarımı ve gerçekleştirme süreci montaj hakkında bazı kesin bilgiler vermektedir. Devre tasarımı EasyEDA programında güç devrelerinin 3D resmi Şekil 4.7'de gösterilmektedir. Prototip güç devrenin gerçekleştirme Şekil 4.8'de gösterilmektedir. Kontrol devrelerinin 3D resmi Şekil 4.9'de gösterilmektedir. Prototip kontrol devrenin gerçekleştirme Şekil 4.10'de gösterilmektedir.



Şekil 4.7: Güç devrelerinin 3D resmi.



Şekil 4.8: Prototip güç devrenin gerçekteşirmesi.

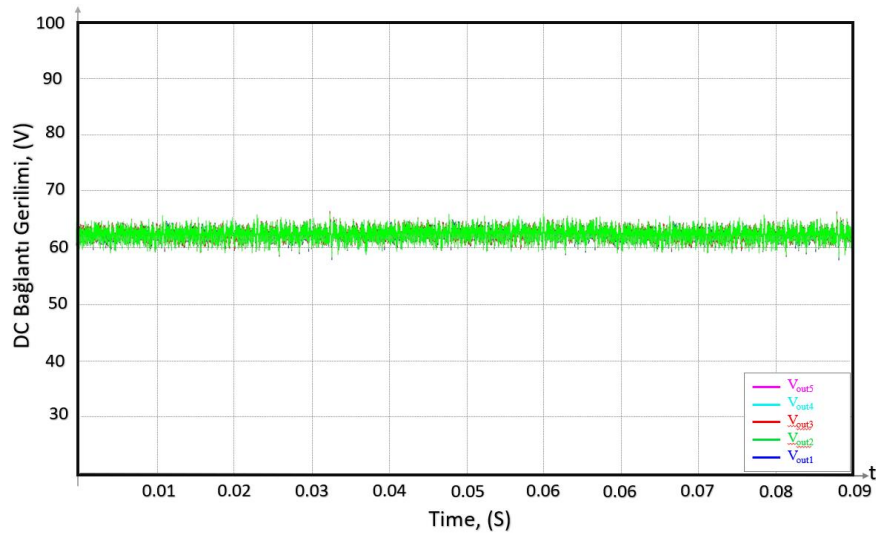


Şekil 4.9: Kontrol devrelerinin 3D resmi.

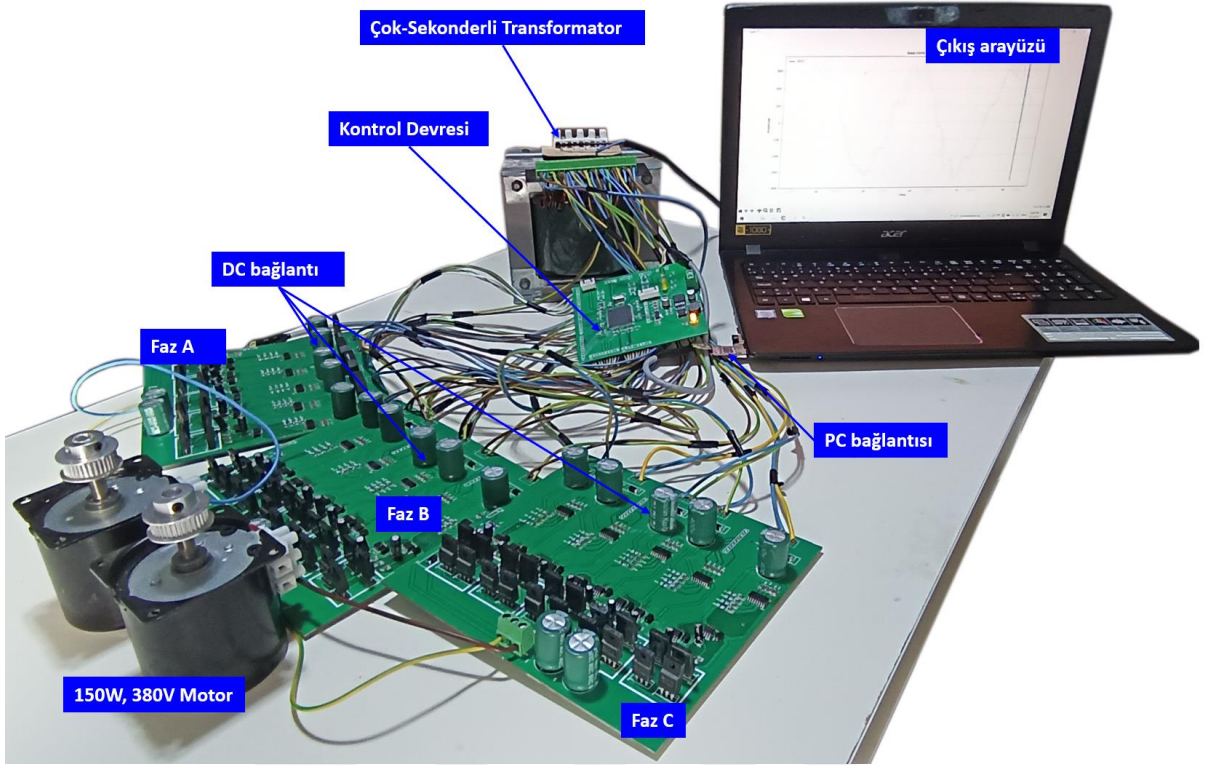
Tablo 4.2: Çalışmasının deneysel olarak doğrulanması için yük tarafının konfigürasyonu.

No	Senaryo
1	İki adet 150W motoruna bağlı ve SPWM kontrol 7S-KHK için
2	İki adet 150W motoruna bağlı ve ÖÖTO kontrol 7S-KHK için
3	İki adet 150W motoruna bağlı ve SPWM kontrol 9S-KHK için
4	İki adet 150W motoruna bağlı ve ÖÖTO kontrol 9S-KHK için
5	İki adet 150W motoruna bağlı ve SPWM kontrol 11S-KHK için
6	İki adet 150W motoruna bağlı ve ÖÖTO kontrol 11S-KHK için

DC bara kapasitör gerilim talebi toplamda 9x64V olup, H-köprü DC link başına yaklaşık 64V'luk DC gerilim verilir. İki adet 150W, 3 fazlı, 380V motordan oluşan bir yük kullanılır. Yedi seviye elde etmek için faz başına 3 hücre, dokuz seviyeye ulaşmak için faz başına dört hücre ve on bir seviye elde etmek için faz başına beş hücre için kullanılarak kontrol stratejisini test etmek için uygulanır. Daha önce tartışılan deney düzeneği kullanılarak deneysel dönüştürücüye uygulanır. DC bara kondansatör gerilimlerinin uyumunun trafo çıkışlarının uyumundan kaynaklandığı Şekil 4.11'de gösterilmektedir.

**Şekil 4.11:** DC bağlantı gerilimi.

Trafo çıkışlarının eşleştirilmesinden dolayı DC bara kondansatör gerilimlerinin eşleştiği görülmektedir. Deneysel düzeneği Şekil 4.12'de gösterilmektedir.

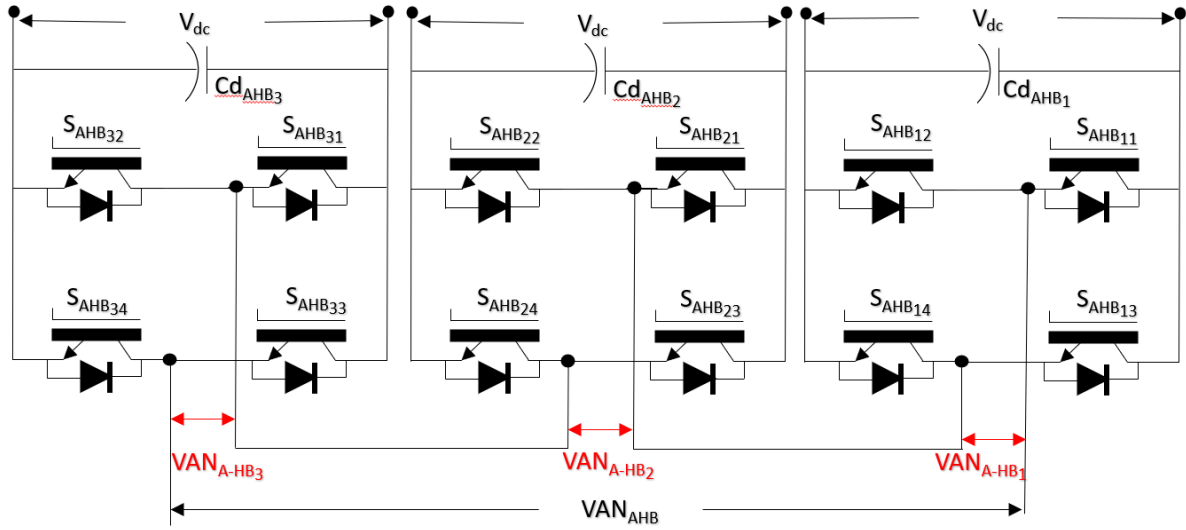


Şekil 4.12: Deneysel düzeneği.

Önerilen ÖÖTO kontrol stratejisi MATLAB kodlaması kullanılarak doğrulanmıştır. Anahtarlama darbeleri oluşturmaya yönelik program, optimize edilmiş anahtarlama açıları kullanılarak kodlanır. KHK'nin güç kalitesinin iyileştirilmesinde ÖÖTO Algoritmasının etkinliğini kanıtlamak için farklı vaka çalışmaları yapılmaktadır. Önerilen kontrol algoritmasının simülasyon sonuçları tartışılmıştır. Simülasyon kurulumu 1,5kW güç değeri, 400V, 3 Faz, 50Hz, 60 r.p.m ve 0,85 güç faktörüdür. İdeal olarak, anahtarlama frekansını artırırken THD azalır, ancak daha yüksek anahtarlama frekansları daha yüksek anahtarlama kayıpları anlamına gelir. Dolayısıyla anahtarlama frekansı için optimum değer, tek amacı THD'yi azaltmaksa sisteminizin kaldırabileceği maksimum değerdir. Ancak olumsuz etkisi anahtarlama kaybının çok yüksek olmasıdır. Bir diğer önemli husus yarı iletken anahtarların sıcaklığıdır. Bu nedenle önerilen ÖÖTO Optimize Edilmiş Anahtarlama tekniği, optimize edilmiş anahtarlama açılarını kullanır ve anahtarlama frekansı olarak 20-30kHz'lik bir darbe modeli oluşturarak minimum harmonik, THD ve kayıp sağlar. SPWM Anahtarlama tekniği yalnızca önerilen yöntem kullanılarak elde edilen sonuçların karşılaştırılması için referans olarak alınmıştır. SPWM genel olarak 1kHz-15kHz aralığındaki taşıyıcı frekansını kullanır. SPWM'nin frekansı 1.5kHz'dir. ÖÖTO algoritması başlangıçta optimizasyon anahtarlama frekansını bulmak için uygulanır.

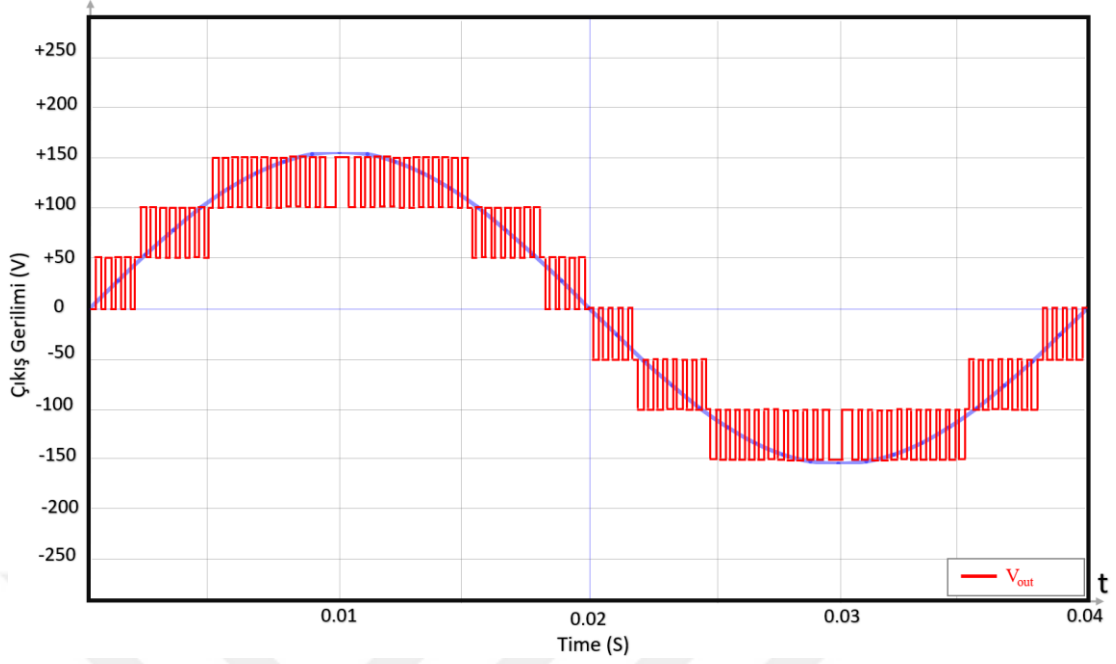
1. Yedi Seviyeli KHK

Üç fazlı yedi seviyeli H-köprü motor sürücüsü, yedi seviyeli ($\pm 3V_{DC}$, $\pm 2V_{DC}$, $\pm V_{DC}$, ve 0) faz çıkış gerilimi elde etmek için seri olarak bağlanan 3 seviyeli H-köprü motor sürücüsünden oluşmaktadır. Her H köprüsü ayrı bir DC hattı gerilimle sağlanmaktadır. Şekil 4.13'te, bir fazlı, yedi seviyeli H-köprü motor sürücüsünün yapısını gösterilmektedir. ÖÖTO Optimize edilmiş anahtarlama tekniği kullanılarak elde edilen çok seviyeli motor sürücüsünün çıkış gerilimi, SPWM anahtarlama tekniği kullanılarak elde edilen çıkış gerilimle karşılaştırılır. Simülasyon sonuçlarına göre, optimize edilmiş anahtarlama açıları için değerler ($\alpha_1=5.5^\circ$, $\alpha_2=17^\circ$, ve $\alpha_3=28^\circ$ 'dir).

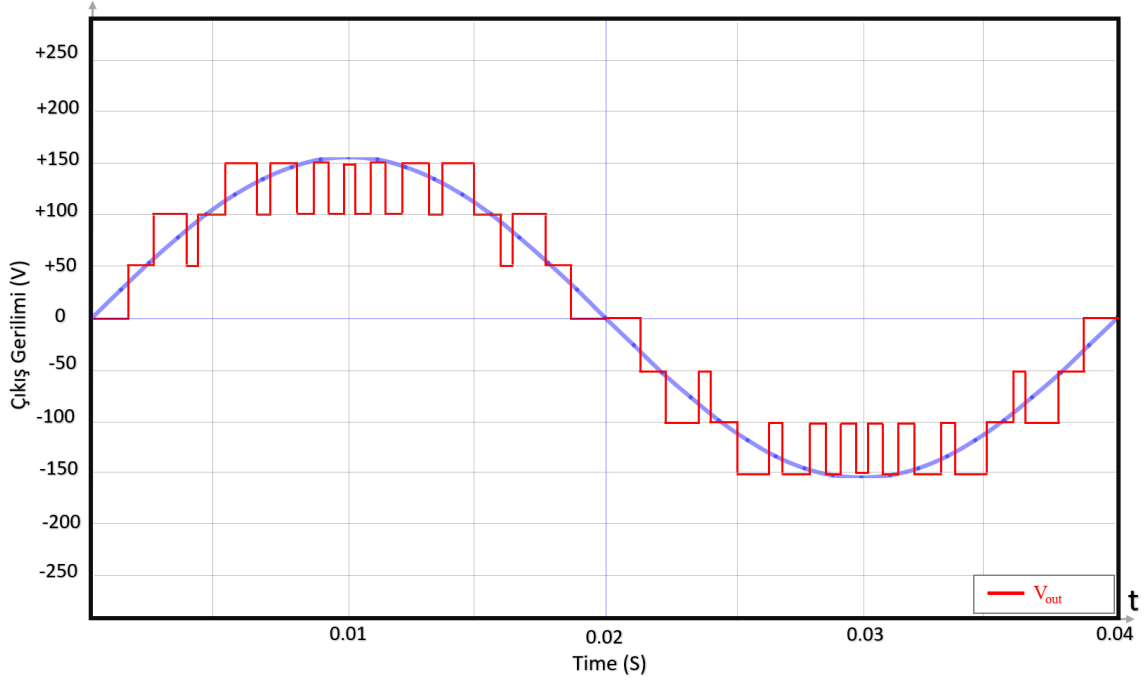


Şekil 4.13: Bir fazlı, yedi seviyeli H-köprü motor sürücüsü.

Anahtarlama darbeleri oluşturmaya yönelik program, MATLAB fonksiyonu kullanılarak Simulink'te kodlanmıştır. H-köprü motor sürücüsünün güç anahtarları kontrol sinyallerini kontrol kartından alır. Son olarak çıkış gerilimi Matlab simülasyonundan ve prototipten elde edilir. Simülasyonundan çıkış gerilimi SPWM anahtarlama tekniği $m_a=0.9$ ve $f_c=1.5\text{kHz}$ Şekil 4.14'te gösterilmektedir. Simülasyonundan çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.15'te gösterilmektedir. SPWM anahtarlama tekniği kullanılarak 3 fazlı yedi seviyeli H-köprü motor sürücü simülasyonunun FFT analizi Şekil 4.16'de gösterilmektedir. ÖÖTO optimize edilmiş anahtarlama tekniği kullanılarak seviyeli fazlı yedi seviyeli H-köprü motor sürücü simülasyonunun FFT analizi Şekil 4.16'da gösterilmektedir.



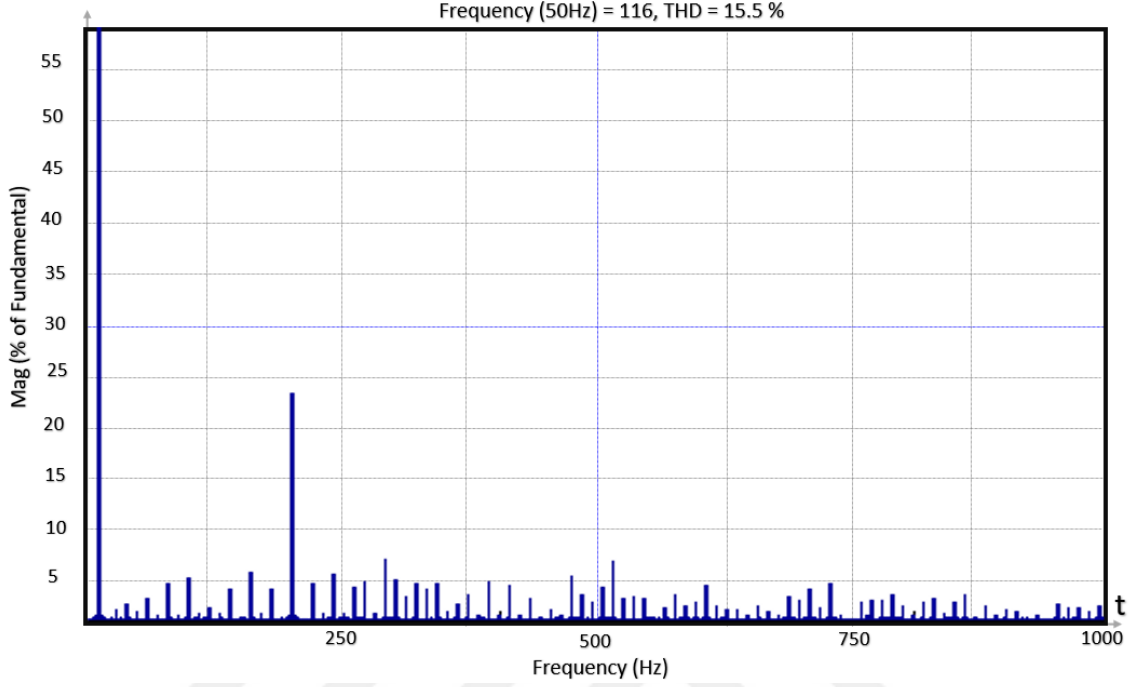
Şekil 4.14: 7S-KHK çıkış gerilimi SPWM anahtarlama tekniği.



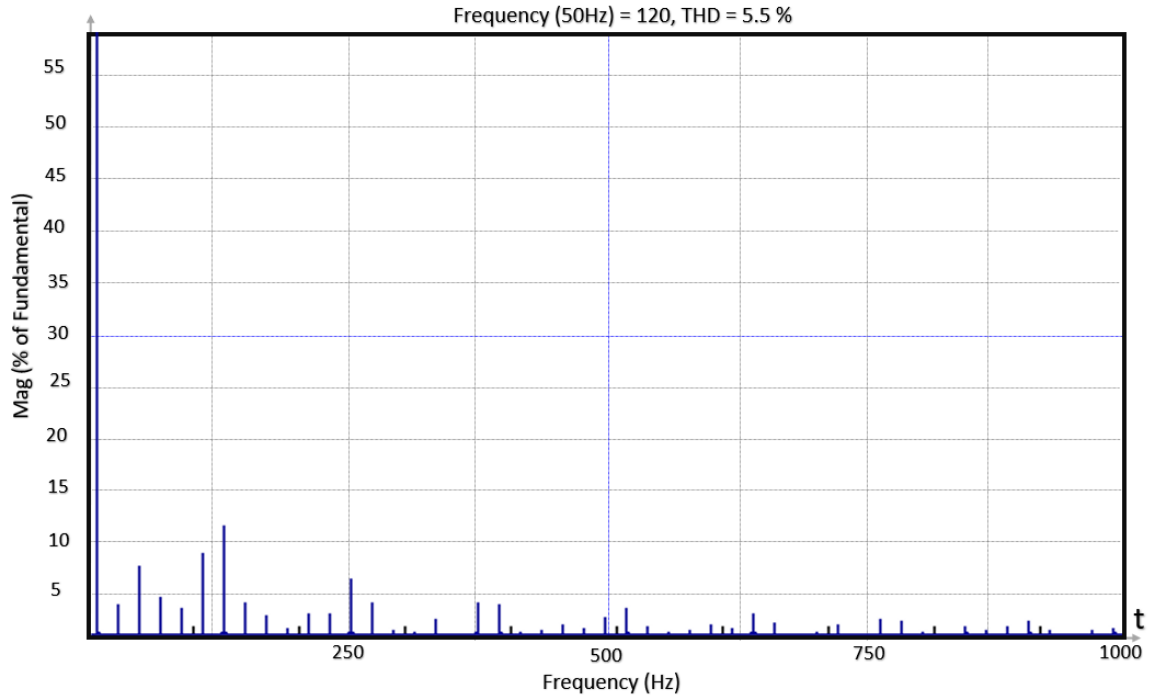
Şekil 4.15: 7S-KHK çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği.

THD'nin SPWM anahtarlama tekniği ile %15,5'ten, ÖÖTO optimize edilmiş anahtarlama tekniği ile %5,5'ten minimuma indirildiği açıkça görülmektedir. Ayrıca eşit düzen ve diğer yetersiz harmonikler de en aza indirilir. Ana odak noktası harmonikleri ve THD'yi en aza indirmek ve temel gerilimi istenen değerde tutmak olduğundan, bu parametreler modülasyon indeksinin farklı değerleri için gözlemlenir. Bu parametrelere dayanarak ÖÖTO ve SPWM arasında bir karşılaştırma yapılır. Şekil 4.16'de ve Şekil 4.17'de gösterilen grafik gösterimler

karşılaştırmayı özetlemekte ve THD en aza indirildiğinden ve temel gerilim bileşeni istenen değere yakın artırıldığından ÖÖTO'nun etkinliğini doğrulamaktadır.



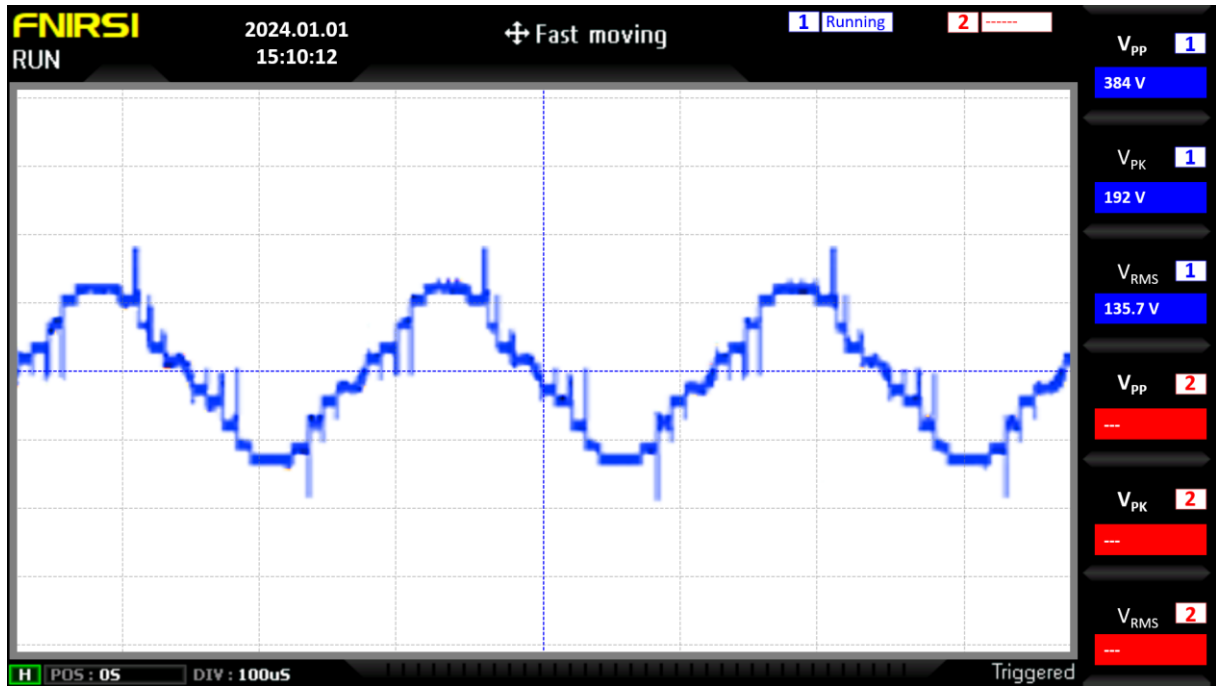
Şekil 4.16: 7S-KHK çıkış gerilimi SPWM anahtarlama tekniği FFT analizi.



Şekil 4.17: ÖÖTO optimize edilmiş anahtarlama tekniği FFT analizi.

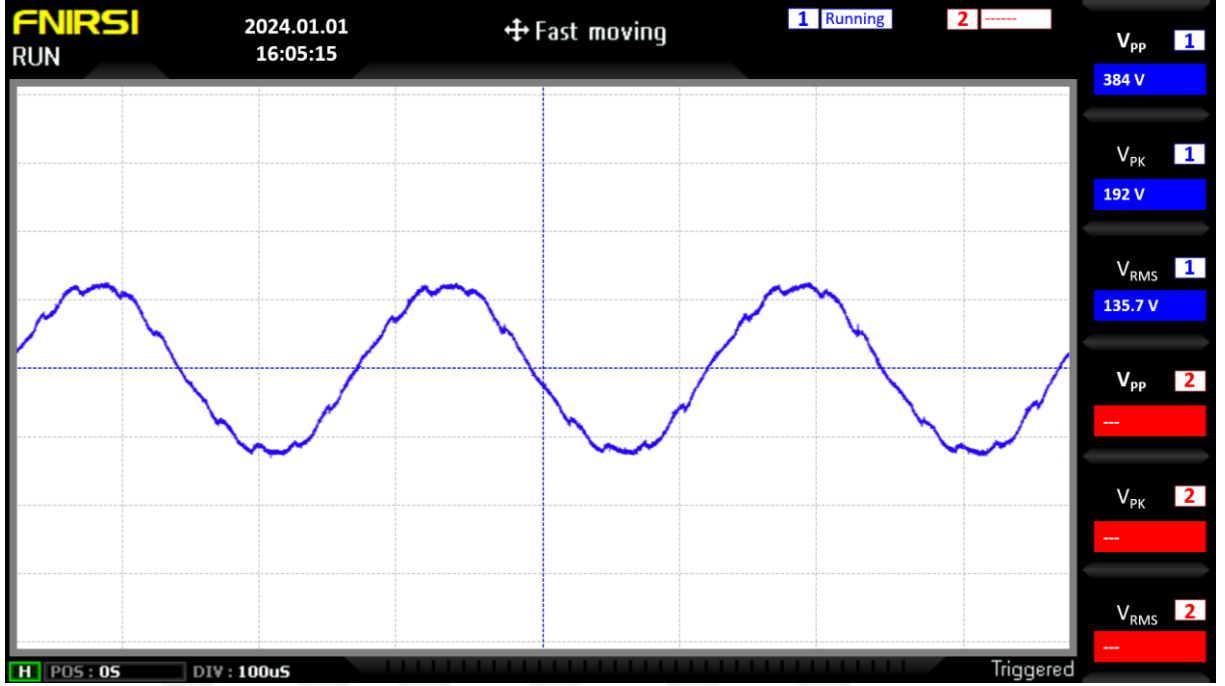
Böylece algoritma, geniş bir modülasyon indeksi aralığı için minimum harmonikler için anahtarlama açılarını verimli bir şekilde optimize eder.

Bir donanım kurulumunda öncelikle 3 fazlı, yedi seviyeli H-köprü motor sürücüsünü oluşturmak için faz başına 3 seviyeli H köprüsünün seri olarak bağlanması ve diğer gerekli ölçüm cihazlarının buna göre bağlanması gerekir. Optimize edilmiş anahtarlama açıları kullanılarak anahtarlama darbeleri oluşturmaya yönelik program STM32CubeIDE 1.114.0 yazılımında kodlanır ve kontrol kartındaki STM32F429ZGT6'ya yüklenir. Darbe modeli daha sonra arayüz konnektörü kullanılarak motor sürücü ünitesine verilir ve buradan her bir anahtara karşılık gelen geçit sinyali sağlanır. 7S-KHK motor sürücüsü, PC ekranında prototiptan çıkış gerilimi SPWM anahtarlama tekniği $m_a=0.9$ ve $f_c=1.5\text{kHz}$ Şekil 4.18'de gösterilmektedir.



Şekil 4.18: 7S-KHK çıkış gerilimi SPWM anahtarlama tekniği (Test Sonuçları).

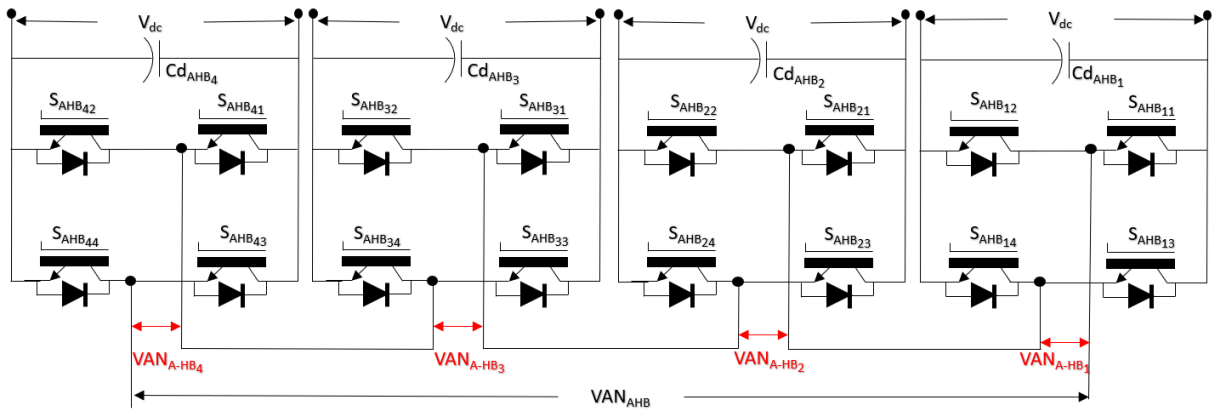
Motor sürücüsü, PC ekranında prototiptan çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.19'de gösterilmektedir. Benzer şekilde, daha iyi anlaşılması için daha yüksek seviyeler modellenebilir ve üzerinde çalışılabilir. Anahtarlama seviyeli, daha yüksek seviyeler için yeni bir optimize edilmiş anahtarlama açıları seti kullanılarak yeniden programlanmalıdır. Daha yüksek seviyeler için çıkış dalga formları daha iyi THD'ye sahip olacak ve sinüzoidal şekle düzgün şekilde benzeyecektir.



Şekil 4.19: 7S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları).

2. Dokuz Seviyeli KHK

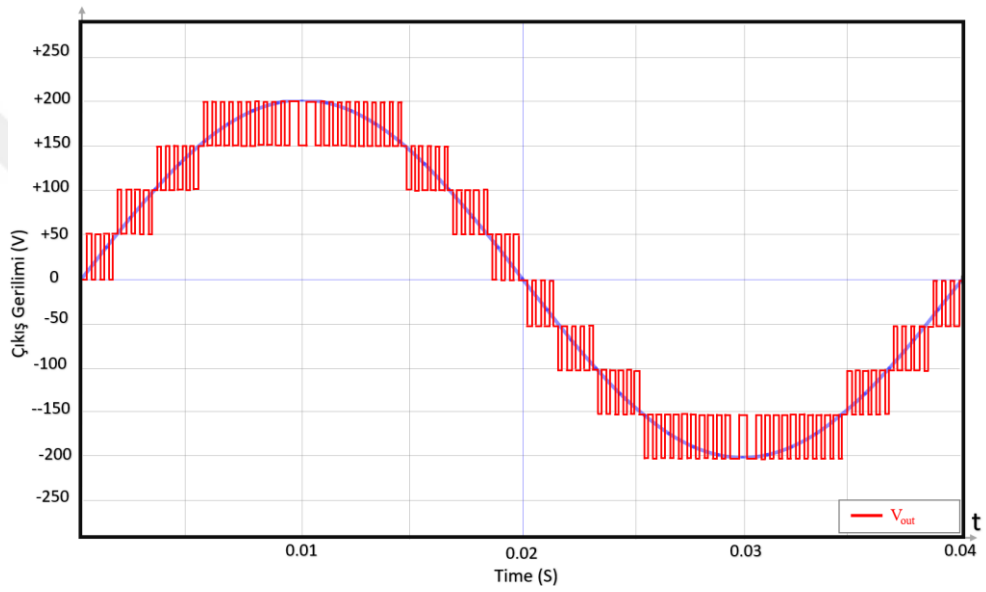
Üç fazlı dokuz seviyeli H-köprü motor sürücüsü, dokuz seviyeli ($\pm 4V_{DC}$, $\pm 3V_{DC}$, $\pm 2V_{DC}$, $\pm V_{DC}$, ve 0) faz çıkış gerilimi elde etmek için seri olarak bağlanan dört H-köprü motor sürücüsünden oluşmaktadır. Her H köprüsü ayrı bir DC hattı gerilimle sağlanmaktadır. Şekil 4.20de, bir fazlı, dokuz seviyeli H-köprü motor sürücüsünün yapısını gösterilmektedir.



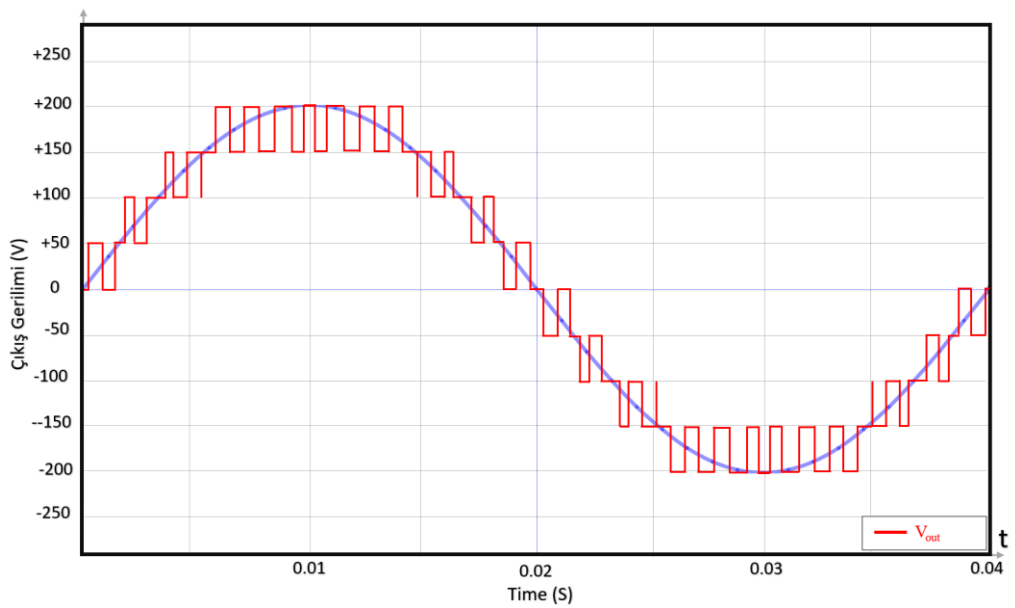
Şekil 4.20: Bir fazlı, dokuz seviyeli H-köprü motor sürücüsü.

ÖÖTO Optimize edilmiş anahtarlama tekniği kullanılarak elde edilen çok seviyeli motor sürücüsünün çıkış gerilimi, SPWM anahtarlama tekniği kullanılarak elde edilen çıkış gerilimila

karşılaştırılır. Simülasyon sonuçlarına göre, optimize edilmiş anahtarlama açıları için değerler ($\alpha_1=4.5^\circ$, $\alpha_2=15^\circ$, ve $\alpha_3=26^\circ$ 'dir) ve modülasyon indeksi $m_a=0,9$. Anahtarlama darbeleri oluşturmaya yönelik program, MATLAB fonksiyonu kullanılarak Simulink'te kodlanmıştır. H-köprü motor sürücüsünün güç anahtarları kontrol sinyallerini kontrol kartından alır. Son olarak çıkış gerilimi Matlab simülasyonundan ve prototipten elde edilir. Simülasyonundan çıkış gerilimi SPWM anahtarlama tekniği $m_a=0.9$ ve $f_c=1.5\text{kHz}$ Şekil 4.21'de gösterilmektedir. Simülasyonundan çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.22'de gösterilmektedir.

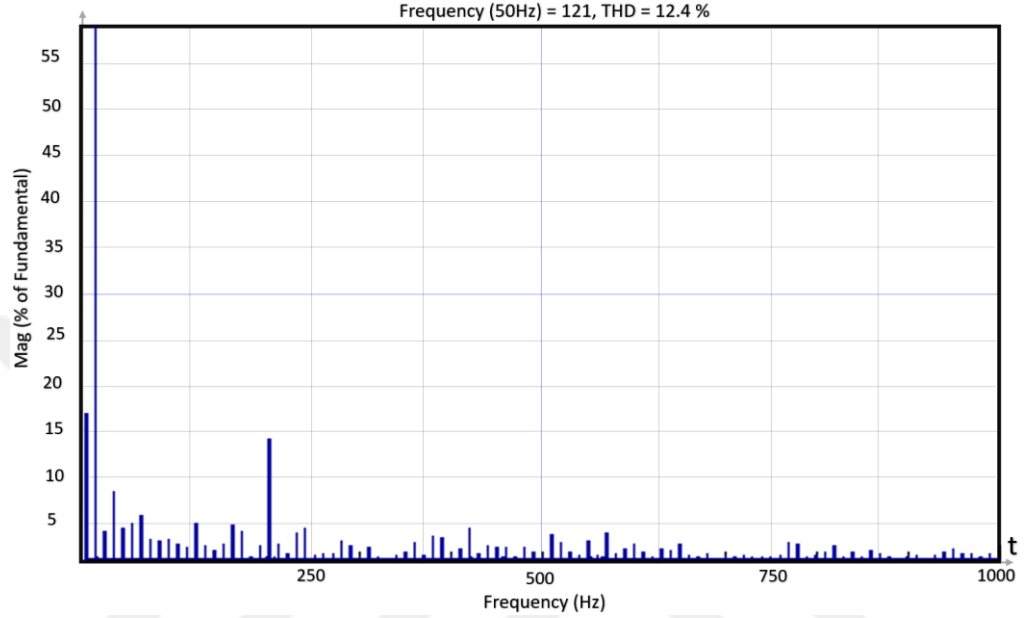


Şekil 4.21: 9S-KHK çıkış gerilimi SPWM anahtarlama tekniği.

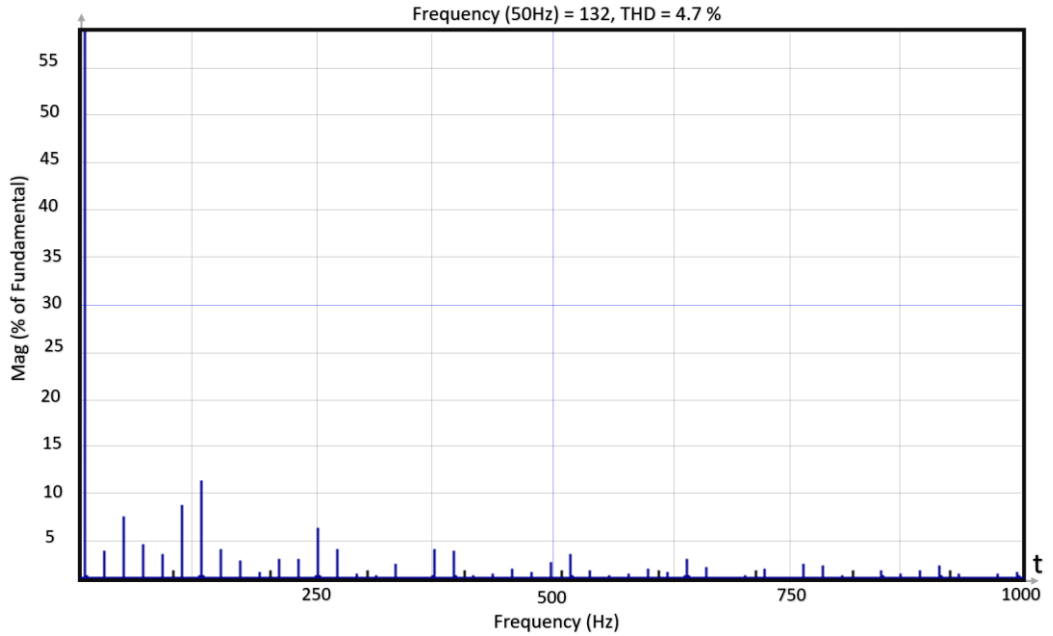


Şekil 4.22: 9S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği.

SPWM anahtarlama tekniği kullanılarak 3 fazlı yedi seviyeli H-köprü motor sürücü simülasyonunun FFT analizi Şekil 4.23'te gösterilmektedir. ÖÖTO optimize edilmiş anahtarlama tekniği kullanılarak 3 fazlı yedi seviyeli H-köprü motor sürücü simülasyonunun FFT analizi Şekil 4.24'te gösterilmektedir.



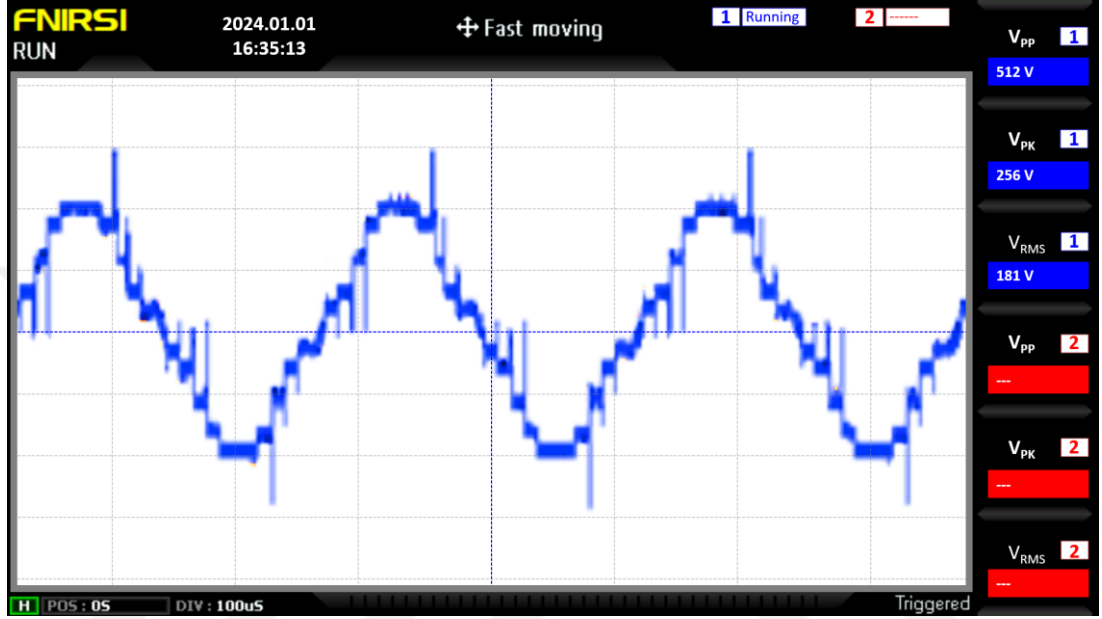
Şekil 4.23: 9S-KHK çıkış gerilimi SPWM anahtarlama tekniği FFT analizi.



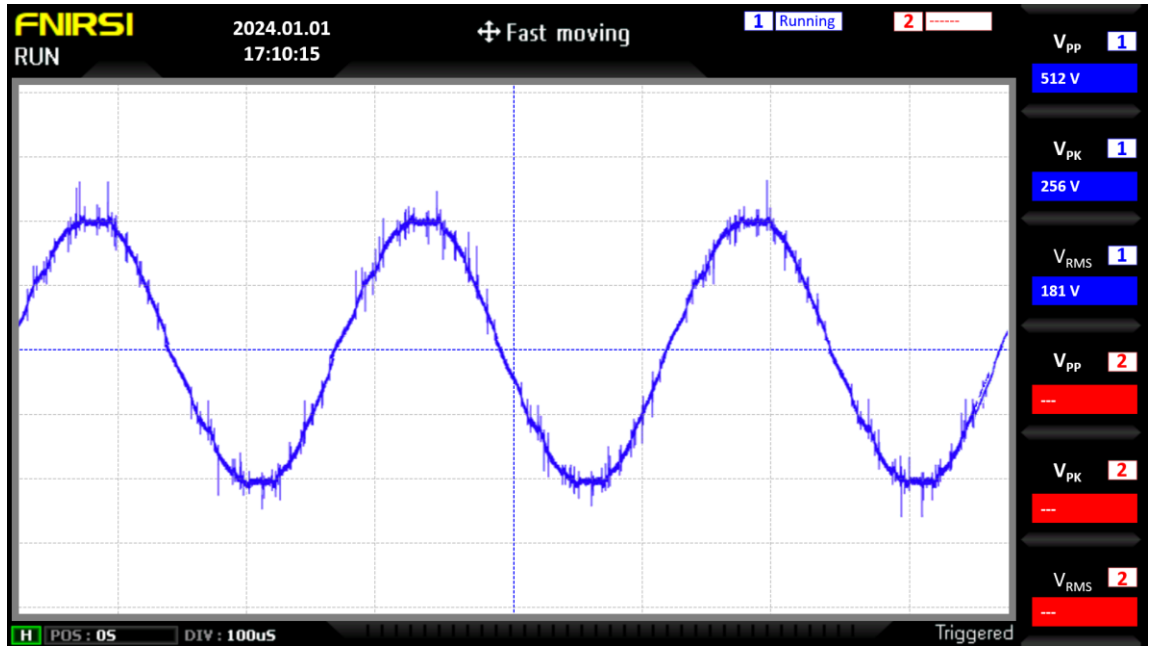
Şekil 4.24: 9S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği FFT analizi.

THD'nin SPWM anahtarlama tekniği ile %12,4'ten, ÖÖTO optimize edilmiş anahtarlama tekniği ile %4,7'ten minimuma indirildiği açıkça görülmektedir. Ayrıca eşit düzen ve diğer

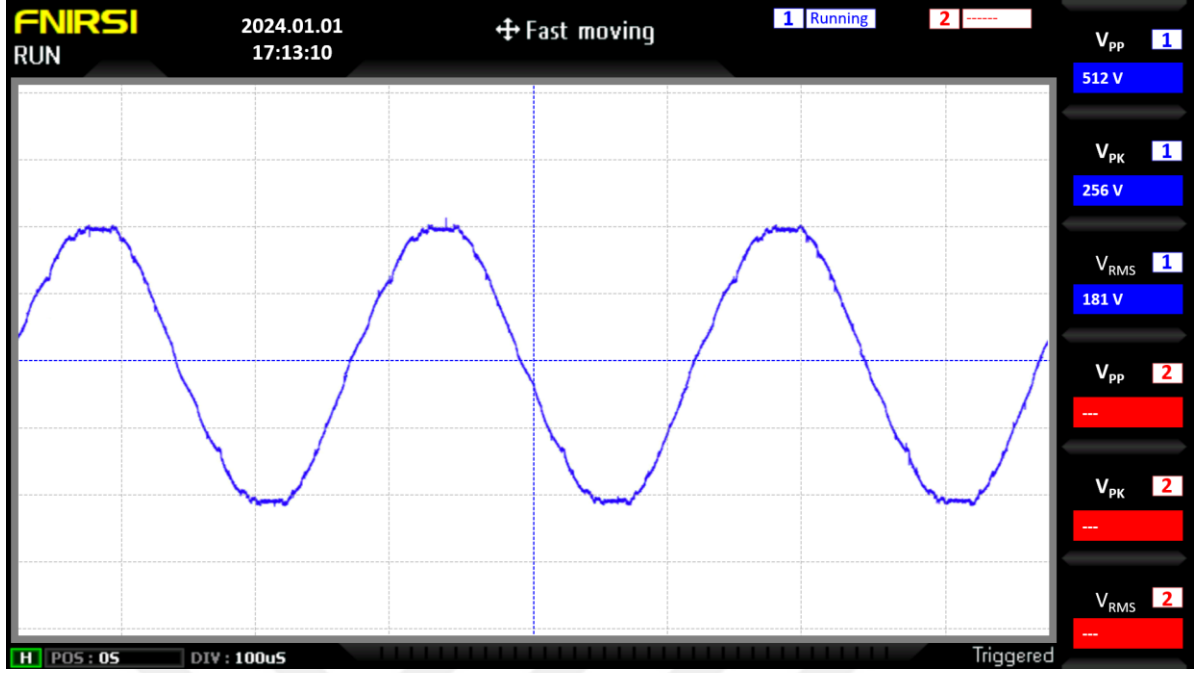
yetersiz harmonikler de en aza indirilir. 9S-KHK motor sürücüsü, PC ekranında prototiptan çıkış gerilimi SPWM anahtarlama tekniği $m_a=0.9$ ve $f_c=1.5\text{kHz}$ Şekil 4.25'te gösterilmektedir. Motor sürücüsü, PC ekranında prototiptan başlangıç çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.26'da gösterilmektedir. Optimize edilmiş çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.27'de gösterilmektedir.



Şekil 4.25: 9S-KHK çıkış gerilimi SPWM anahtarlama tekniği (Test Sonuçları).

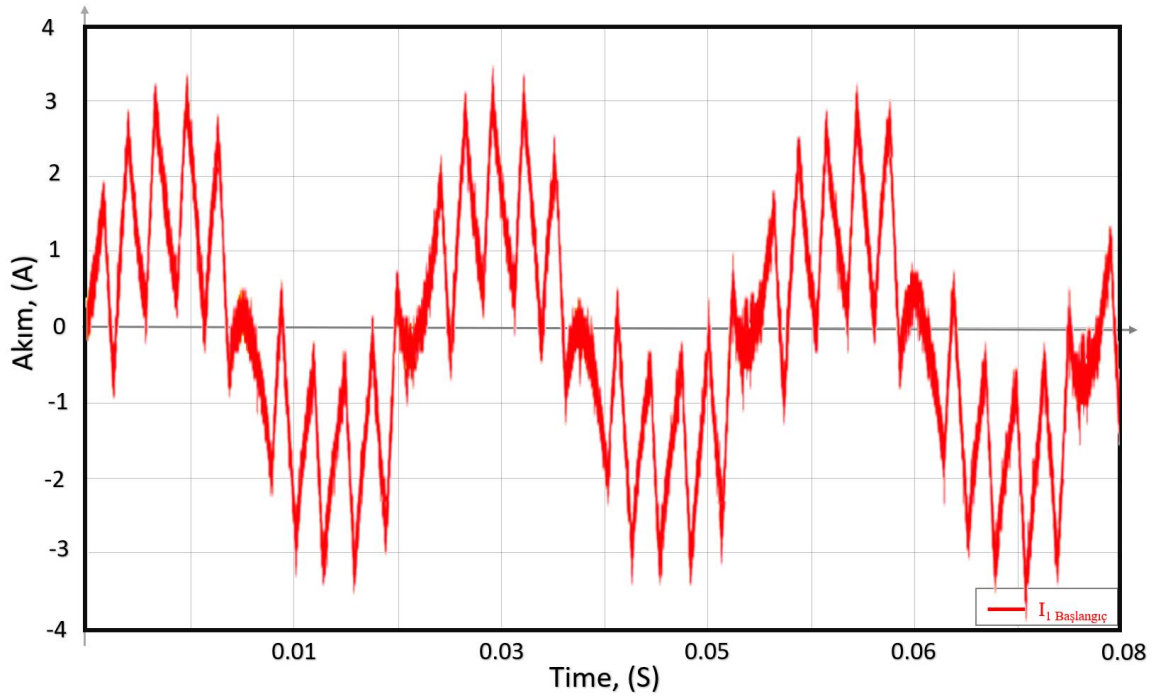


Şekil 4.26: 9S-KHK başlangıç çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları).

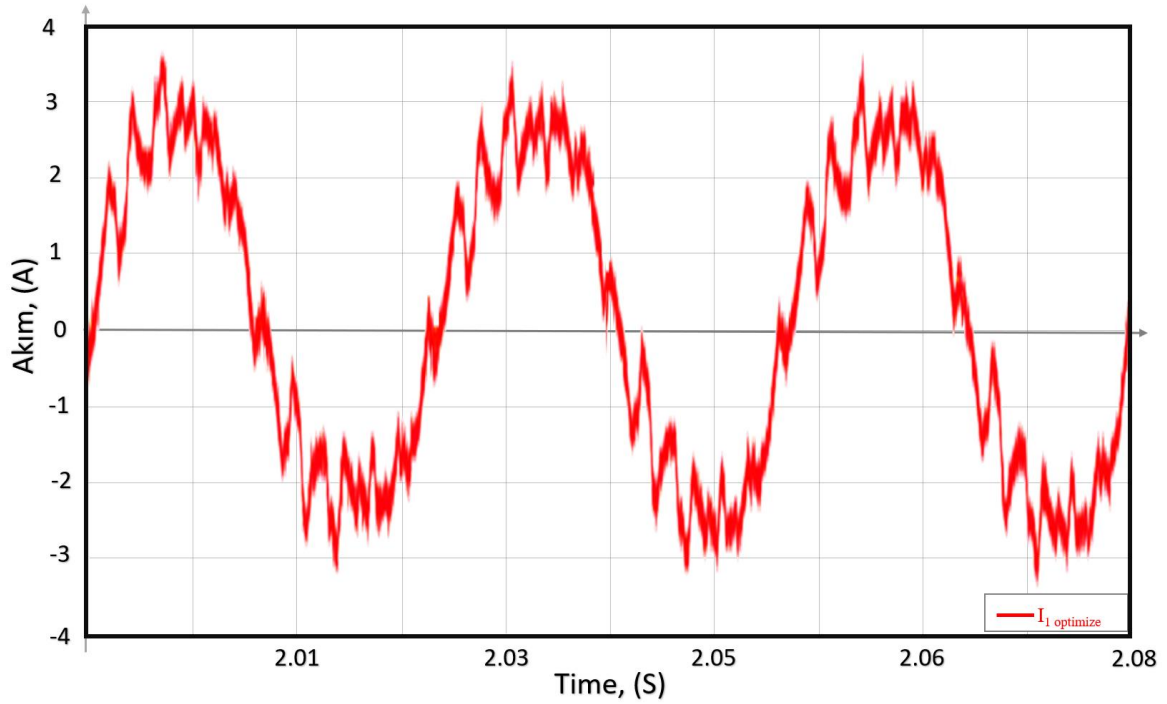


Şekil 4.27: 9S-KHK Optimize çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları).

Motor sürücüsü, PC ekranında prototiptan başlangıç çıkış akımının ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.28'de gösterilmektedir. Optimize edilmiş çıkış akımının ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.29'de gösterilmektedir.



Şekil 4.28: 9S-KHK başlangıç çıkış akımının ÖÖTO anahtarlama tekniği (Test Sonuçları).

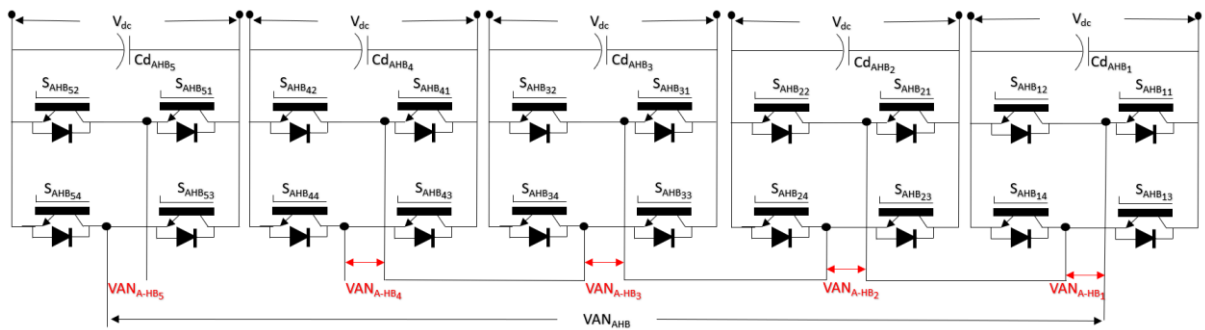


Şekil 4.29: 9S-KHK Optimize çıkış akımının ÖÖTO anahtarlama tekniği (Test Sonuçları).

Çıkış grafiklerinden, ÖÖTO algoritmasının optimize edilmiş frekansı elde etmesi yaklaşık 2 saniye sürer.

3. OnBir Seviyeli KHK

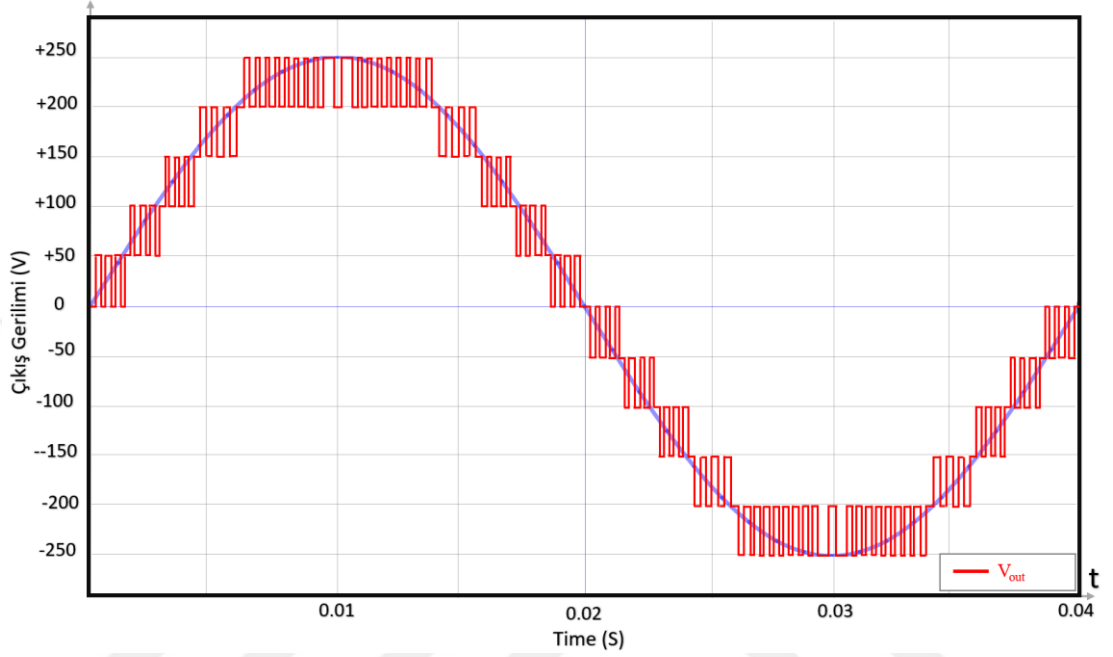
Üç fazlı onbir seviyeli H-köprü motor sürücüsü, onbir seviyeli ($\pm 5V_{DC}$, $\pm 4V_{DC}$, $\pm 3V_{DC}$, $\pm 2V_{DC}$, $\pm V_{DC}$, ve 0) faz çıkış gerilimi elde etmek için seri olarak bağlanan beş H-köprü motor sürücüsünden oluşmaktadır. Her H köprüsü ayrı bir DC hattı gerilimle sağlanmaktadır. Şekil 4.30de, bir fazlı, onbir seviyeli H-köprü motor sürücüsünün yapısını gösterilmektedir.



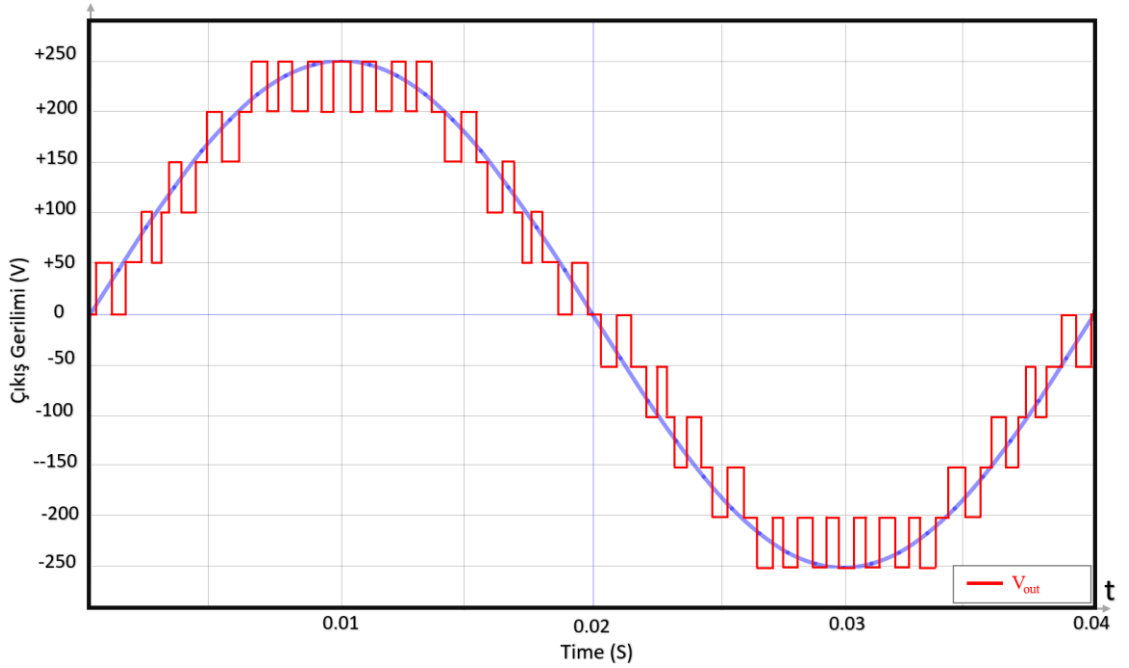
Şekil 4.30: Bir fazlı, onbir seviyeli H-köprü motor sürücüsü.

Simülasyon sonuçlarına göre, optimize edilmiş anahtarlama açıları için değerler ($\alpha_1=3.4^\circ$, $\alpha_2=13^\circ$, ve $\alpha_3=24^\circ$ 'dir) ve modülasyon indeksi $m_a=0.9$. Anahtarlama darbeleri oluşturmaya yönelik program, MATLAB fonksiyonu kullanılarak Simulink'te kodlanmıştır. H-köprü motor

sürücüsünün güç anahtarları kontrol sinyallerini kontrol kartından alır. Son olarak çıkış gerilimi Matlab simülasyonundan ve prototipten elde edilir. Çıkış gerilimi SPWM anahtarlama tekniği $m_a=0.9$ ve $f_c = 1.5\text{kHz}$ Şekil 4.31'de gösterilmektedir. Çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.32'de gösterilmektedir.

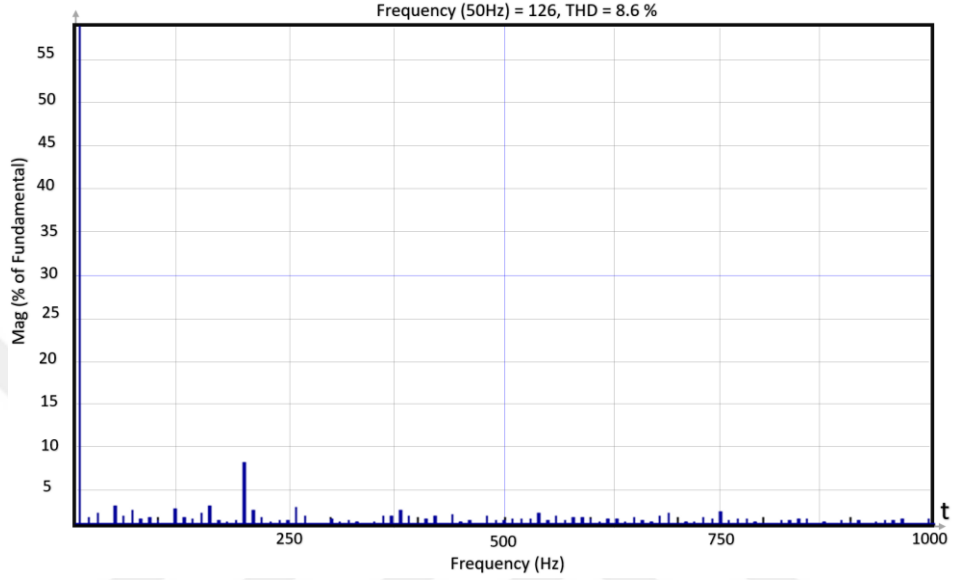


Şekil 4.31: 11S-KHK çıkış gerilimi SPWM anahtarlama tekniği.

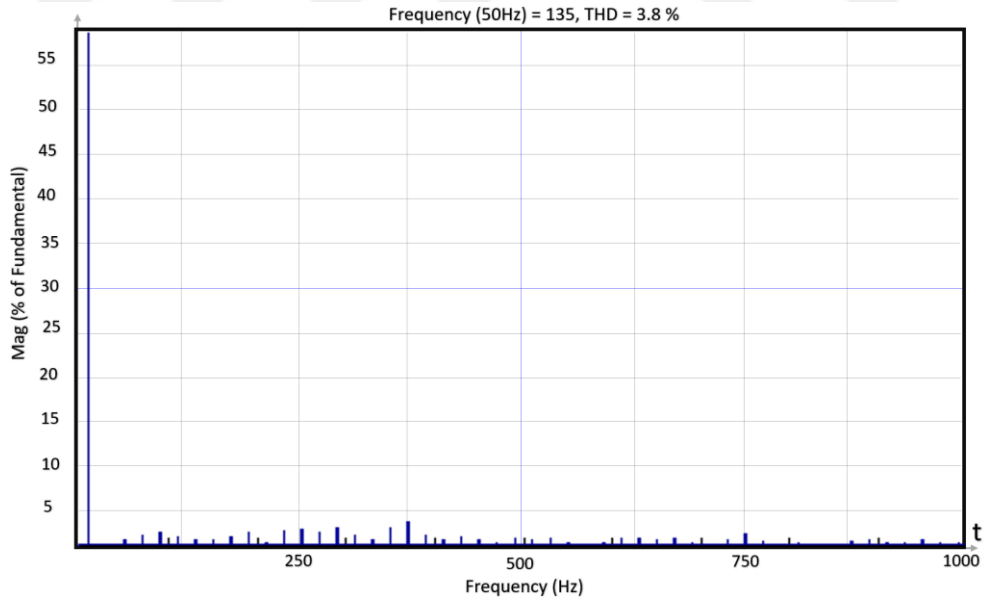


Şekil 4.32: 11S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği.

SPWM anahtarlama tekniği kullanılarak 3 fazlı yedi seviyeli H-köprü motor sürücü simülasyonunun FFT analizi Şekil 4.33'te gösterilmektedir. ÖÖTO optimize edilmiş anahtarlama tekniği kullanılarak 3 fazlı yedi seviyeli H-köprü motor sürücü simülasyonunun FFT analizi Şekil 4.34'te gösterilmektedir.



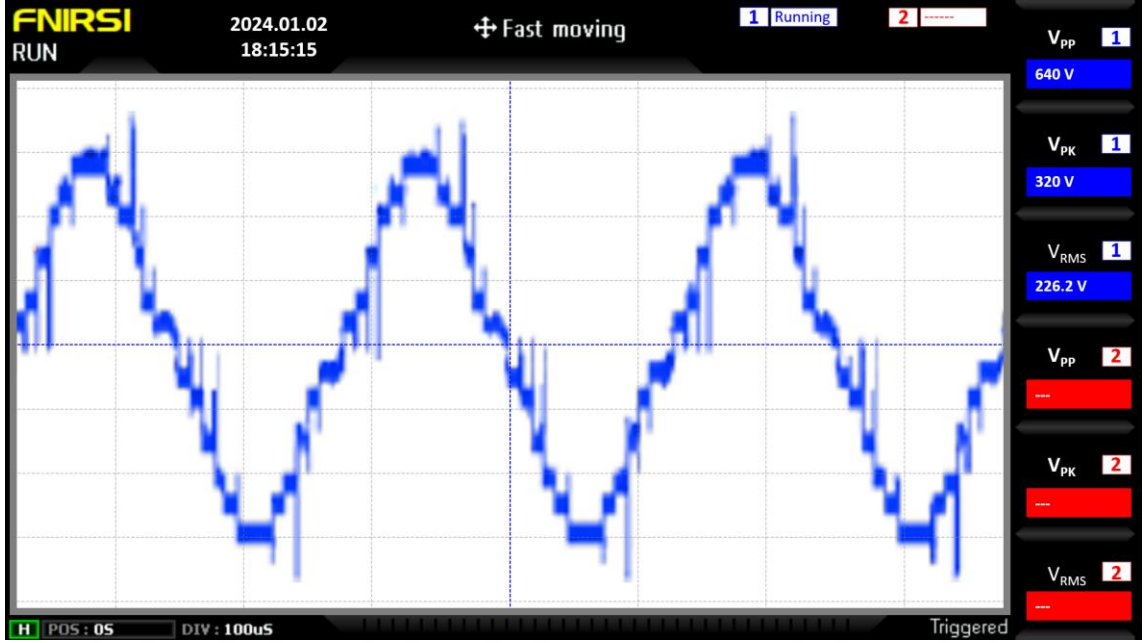
Şekil 4.33: 11S-KHK çıkış gerilimi SPWM anahtarlama tekniği FFT analizi.



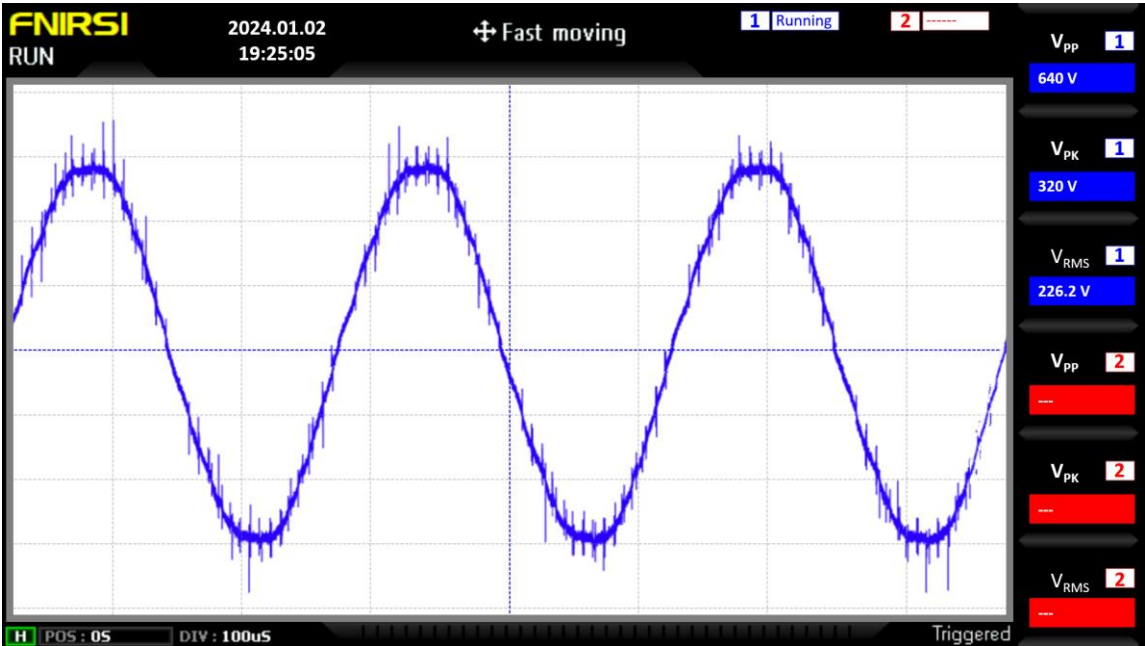
Şekil 4.34: 11S-KHK çıkış gerilimi ÖÖTO anahtarlama tekniği FFT analizi.

THD'nin SPWM anahtarlama tekniği ile %8,6'dan, ÖÖTO optimize edilmiş anahtarlama tekniği ile %3,3'ten minimuma indirildiği açıkça görülmektedir. Kurulumunda öncelikle 3 fazlı, onbir seviyeli H-köprü motor sürücüsünü oluşturmak için faz başına beş H köprüsünün seri olarak bağlanması ve diğer gerekli ölçüm cihazlarının buna göre bağlanması gerekir. 9S-KHK

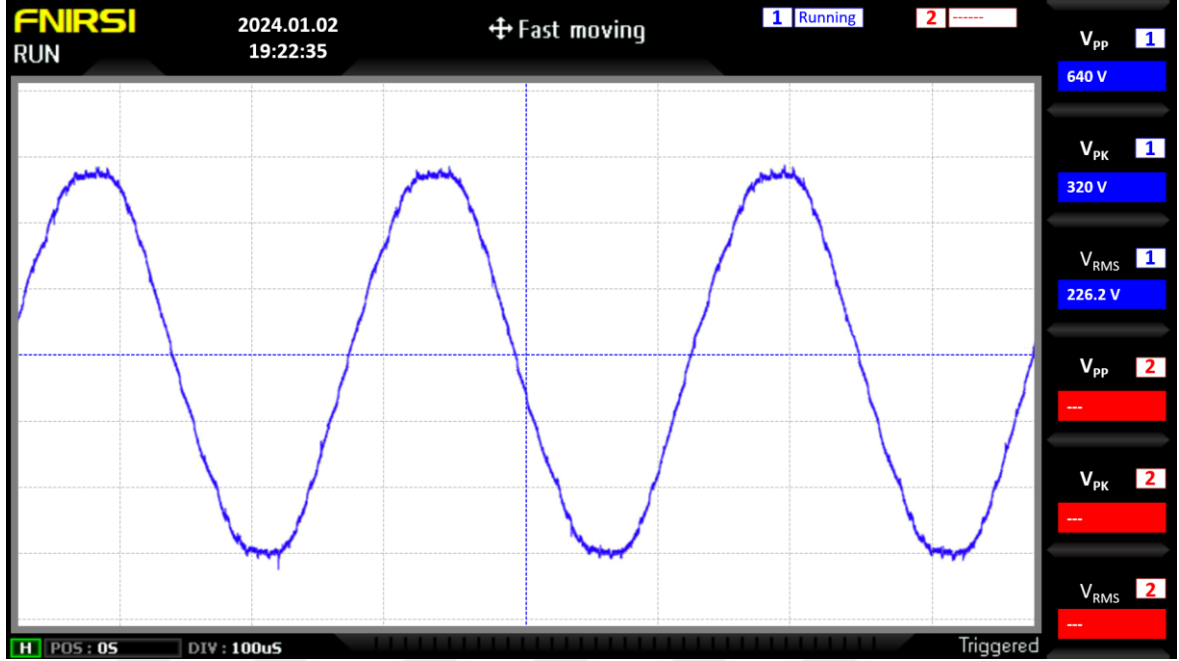
motor sürücüsü, PC ekranında prototiptan çıkış gerilimi SPWM anahtarlama tekniği $m_a=0.9$ ve $f_c = 1.5\text{kHz}$ Şekil 4.35'te gösterilmektedir. Motor sürücüsü, PC ekranında prototiptan başlangıç çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.36'da gösterilmektedir. Optimize edilmiş çıkış gerilimi ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.37'de gösterilmektedir.



Şekil 4.35: 11S-KHK çıkış gerilimi SPWM anahtarlama tekniği (Test Sonuçları).

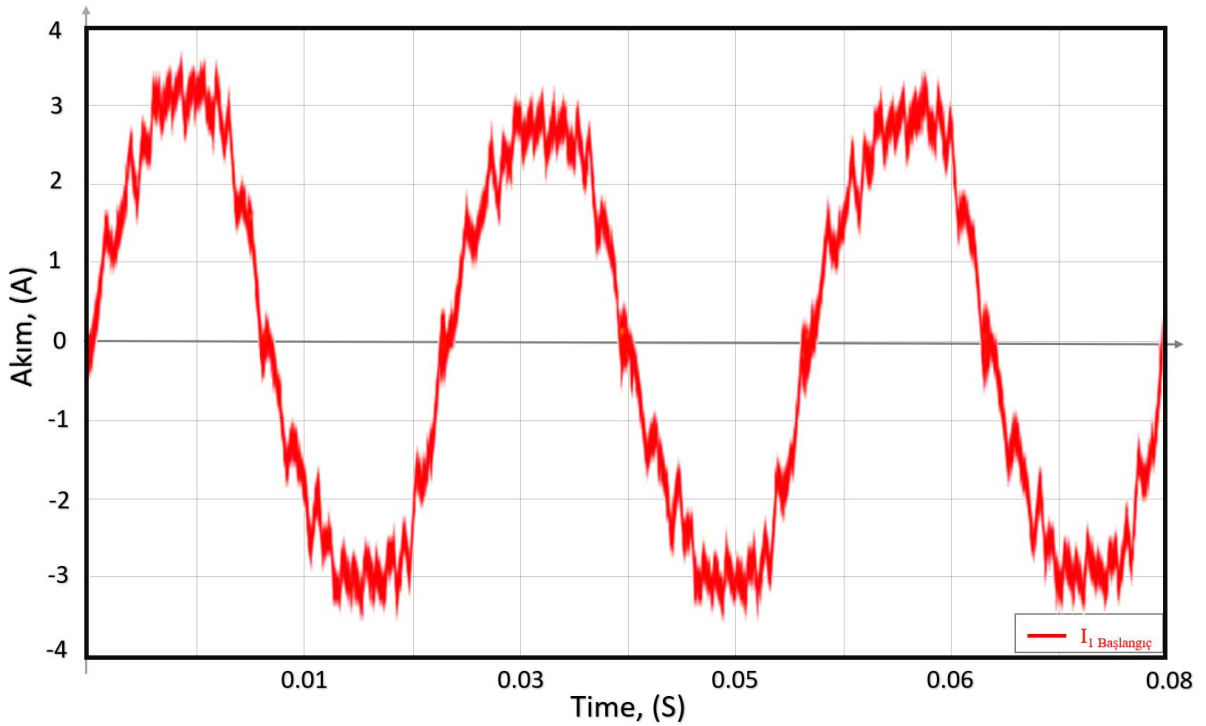


Şekil 4.36: 11S-KHK başlangıç çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları).

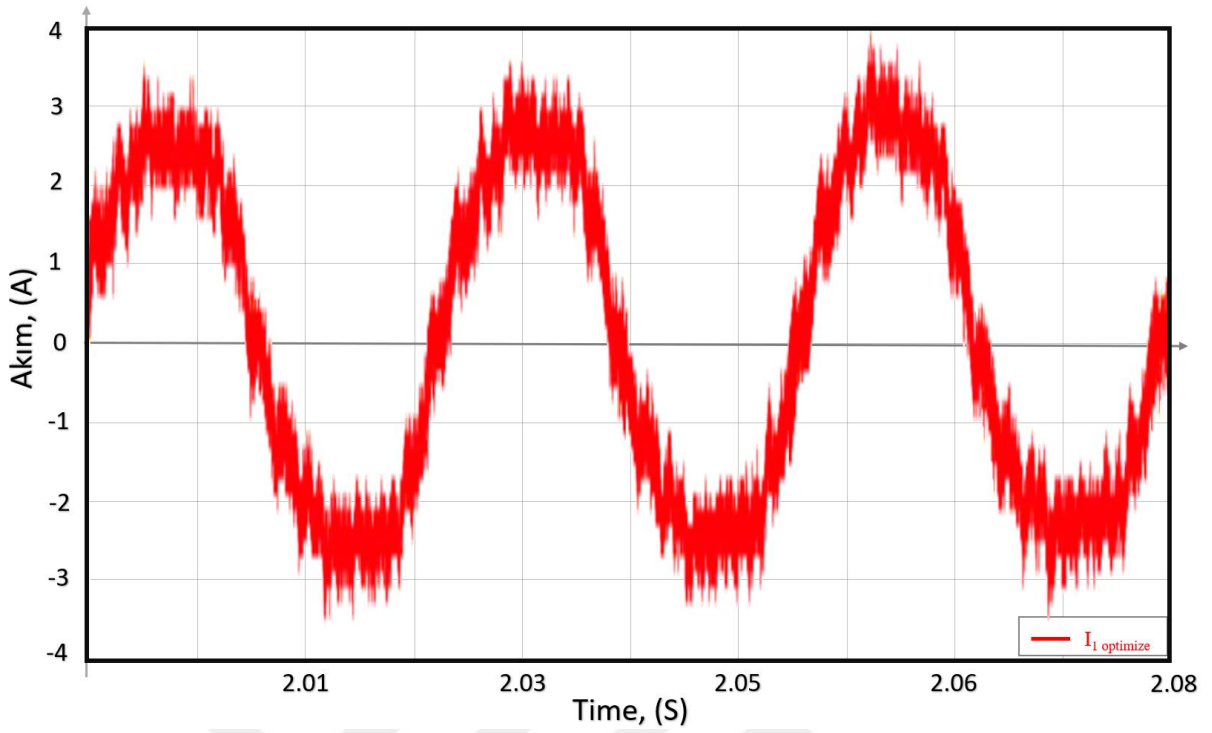


Şekil 4.37: 11S-KHK Optimize çıkış gerilimi ÖÖTO anahtarlama tekniği (Test Sonuçları).

Motor sürücüsü, PC ekranında prototiptan başlangıç çıkış akımının ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.38'de gösterilmektedir. Optimize edilmiş çıkış akımının ÖÖTO optimize edilmiş anahtarlama tekniği Şekil 4.39'de gösterilmektedir.



Şekil 4.38: 11S-KHK başlangıç çıkış akımının ÖÖTO anahtarlama tekniği (Test Sonuçları).



Şekil 4.39: 11S-KHK Optimize çıkış akımının ÖÖTO anahtarlama tekniği (Test Sonuçları).

Çıkış grafiklerinden, ÖÖTO algoritmasının optimize edilmiş frekansı elde etmesi yaklaşık 2 saniye sürmektedir.

5. TARTIŞMA VE SONUÇLAR

Önerilen algoritma, 3 fazlı KHK motorunun çeşitli konfigürasyonları için MATLAB/Simulink ve Donanım ortamında uygulanmıştır. Simülasyon ve deneysel sonuçlar, 3 fazlı KHK motor sürücülerini için ÖÖTO optimize edilmiş anahtarlama kontrol şemasının etkinliğini kanıtlamaktadır. Her konfigürasyonun simülasyon ve deneysel sonuçları SPWM ve ÖÖTO anahtarlama kontrol yöntemleri arasında karşılaştırıldı. Gözlemler, düşük dereceli tek harmoniklerin ve THD'nin kabul edilebilir bir değere düştüğünü, çift harmoniklerin ise tamamen ortadan kalktığını doğrulamaktadır. Ayrıca, 3 fazlı on bir seviyeli kademeli H-köprü motor sürücüsü modellenmiş ve güç kalitesi parametreleri açısından incelenmiştir. Bu tez, çeşitli gerilim ve akım kontrol stratejilerinin yanı sıra yedi seviyeli kademeli bir H köprüsü sunmuştur. Bir prototip yapılmış ve test edilmiştir; Bileşenlerin seçiminden test sonuçlarına kadar gerçekleştirme süreci derinlemesine analiz edilmiş ve açıklanmıştır. Farklı topolojilerin güçlü noktalarını, avantajlarını ve dezavantajlarını aydınlatmak için güç eviricilerin ve çok seviyeli eviricilerin ayrıntılı ve derin bir analizi yapılmıştır. Evirici tarafından üretilen çıkış akımını ve gerilimi kontrol etmek için çok çeşitli simülasyonlar gerçekleştirilmiştir. 11S-KHK çalışma prensibini daha iyi anlamak için, açık döngü stratejileri başlangıçta kapalı döngü tekniklerinin daha sonra uygulanmasıyla simüle edildi. Çok bantlı histerezis kontrolüne dayalı yeni bir akım kontrol algoritması MATLAB-simulink'te geliştirilmiş ve test edilmiştir. Önerilen tekniklerin yanıtını ve kararlılığını değerlendirmek için sisteme dinamik değişiklikler eklenmiştir. Asenkron motorun tek fazını simüle eden bir yükü besleyen sistemin davranışını incelemek için bazı deneyler yapılmıştır. Testlerden elde edilen tüm sonuçlar güç kalitesi açısından da analiz edilmiş ve tartışılmıştır. Prototipin bazı sakıncalarının kaldırmak ve çözmek için bazı iyileştirmeler yapılmıştır. Parazit elemanların azaltılmasıyla ilgili düşüncelerin yanı sıra PCB şeması ve tasarımı hakkında bir kılavuz verildi. Son bölümde prototip test prosedürlerine odaklanılmış, elde edilen sonuçlar açıklanmış ve tartışılmış, prototipin güçlü ve zayıf noktaları gösterilerek, bazı geri çekilmeleri çözmek ve daha iyi sonuçlar elde etmek için uygulanabilecek bazı olası iyileştirmeler gösterilmiştir. Kontrol stratejileri ve üretilen prototipin asenkron motor sürücüsünün geliştirilmesinde faydalı olacağı beklenmektedir. Elde edilen sonuçlar ve bilgiler bu alanda yapılacak çalışmaların geliştirilmesine yardımcı olacaktır.

6. ÖNERİLER

Gelecekteki araştırmalar aşağıdaki hususları başarmayı amaçlamalıdır:

- Motorları çalıştıracak en uygun kontrol stratejisinin genişletme gerekecek..
- Daha kararlı Vgs yükselişi ve düşüşü elde etmek için, örneğin AÇIK/KAPALI geçit sürücüsü dirençleri gibi bazı PCB bileşenlerinin değiştirilmesi gerekecek; ve prototipin daha yüksek giriş ve yük koşullarında tam çalışabilirliğini sağlayacak.
- Ortak mod gerilimini değerlendirmek için daha fazla test yapılması gerekecek.
- PCB entegreli akım sensörleri ile giriş ve çıkış akımını ölçmek için daha fazla test yapılması gerekmektedir.
- Ek sürücü devresinde bulunan Zener diyotunun gerilimi en iyi şekilde ayarlanmalıdır.
- 11S-KHKI performanslarını değerlendirmek ve böylece iki H köprüsü prototipini seri olarak bağlamak için daha fazla test yapılması gerekecek.
- PCB aşamaları arasındaki yalıtımı iyileştirmek için DC kapasitörlerini sürücünün üstüne ve altına dikey olarak yerleştirmek mümkündür; Bu çözüm, güç izlerinin daha optimum şekilde çizilmesine olanak tanıyacak ve arıza durumunda güç ile sürücü tarafı arasında daha iyi yalıtım sağlanmasını sağlayacak.

KAYNAKLAR

- [1].Marzoughi A., Burgos R., and Boroyevich D., 2019, Investigating Impact of Emerging Medium-Voltage SiC MOSFETs on Medium-Voltage High-Power Industrial Motor Drives, IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 7, no. 2, pp. 1371-1387, 06 June 2018, ISSN: 2168-6777, doi: 10.1109/JESTPE.2018.2844376.
- [2].Rodriguez J., Lai J-S., and Peng F. Z., 2002, Multilevel Inverter: A Survey of Topologies, Controls and Applications, IEEE Transactions on Industrial Electronics, vol. 49, no. 4, pp. 724-738, 10 Aug. 2002, ISSN: 0278-0046, doi: 10.1109/TIE.2002.801052.
- [3].Singh B., and Kant P., 2019, A 40-Pulse Multiphase Staggering Modular Transformer With Power Quality Improvement in Multilevel Inverter Fed Medium-Voltage Induction Motor Drives, IEEE Transactions on Industry Applications, vol. 55, no. 6, pp. 7822-7832, 06 August 2019, ISSN: 0093-9994, doi: 10.1109/TIA.2019.2933622.
- [4].Marzoughi A., Burgos R., Boroyevich D., and Xue Y., 2018, Design and Comparison of Cascaded H-Bridge, Modular Multilevel Converter, and 5-L Active Neutral Point Clamped Topologies for Motor Drive Applications, IEEE Transactions on Industry Applications, vol. 54, no. 2, pp. 1404-1413, 27 Oct. 2017, ISSN: 0093-9994, doi: 10.1109/TIA.2017.2767538.
- [5].Brosch A., Hanke S., Wallscheid O., and Böcker J., 2021, Data-Driven Recursive Least Squares Estimation for Model Predictive Current Control of Permanent Magnet Synchronous Motors, IEEE Transactions on Power Electronics, vol. 36, no. 2, pp. 2179-2190, 02 July 2020, ISSN: 0885-8993, doi: 10.1109/TPEL.2020.3006779.
- [6].Chang F., Roemer F. and Lienkamp M., 2020, Influence of Current Ripples in Cascaded Multilevel Topologies on the Aging of Lithium Batteries, IEEE Transactions on Power Electronics, vol. 35, no. 11, pp. 11879-11890, 20 Apr. 2020, ISSN: 0885-8993, doi: 10.1109/TPEL.2020.2989145.
- [7].Alahmad A., Kaçar F, Farsakoğlu Ö. F., and Uzunoğlu C. P., 2023, Medium-voltage drives (MVD) - Pulse width modulation (PWM) techniques, Second International Conference on

- Electronics and Renewable Systems (ICEARS) 02-04 Mar. 2023, Tuticorin, India, IEEE, ISBN:979-8-3503-4664-0, pp. 91–94, doi: 10.1109/ICEARS56392.2023.10084995.
- [8].Huang K. -P., Hsieh H. -I., and Wai R. -J., 2020, IEEE Transactions on Transportation Electrification, Phase-shifted full-bridge converter for a half-current-multiplier rectifier using an autotransformer-based filter, vol. 6, no. 1, pp. 199-212, 03 Feb. 2020, ISSN: 2332-7782, doi: 10.1109/TTE.2020.2971344.
- [9].Kumar R., Singh B., and Kant P., 2023, High Reliable Medium Voltage Drive With Reduced Component Count of Converters, IEEE Transactions on Industry Applications, vol. 59, no. 3, pp. 3627-3638, 03 Mar. 2023, ISSN: 0093-9994, doi: 10.1109/TIA.2023.3251968.
- [10]. Ambhore D., Borghate V. B., Maddugari S. K., Soni N., and Sabyasachi S., 2018, Hybrid SPWM Techniques for Five Level Cascaded H-Bridge Inverter International Conference on Power Electronics (IICPE), 13-15 Dec. 2018, Jaipur, India, IEEE, ISBN:978-1-5386-4996-1, pp. 1-5, doi: 10.1109/IICPE.2018.8709579.
- [11]. Bierhoff M.H., and Fuchs F.W., 2008, DC-Link Harmonics of Three-Phase Voltage-Source Converters Influenced by the Pulsewidth-Modulation Strategy—An Analysis IEEE Transactions on Industrial Electronics, vol. 55, no. 5, pp. 2085-2092, 02 May 2008, ISSN: 0278-0046, doi: 10.1109/TIE.2008.921203.
- [12]. Hossam A. Abd el-Ghany, Mahmoud A., Elsadd, and Eman S., 2019, A faulted side identification scheme-based integrated distance protection for series-compensated transmission lines, International Journal of Electrical Power & Energy Systems, vol. 113, no. 1, pp. 103-107, 10 Dec. 2019, ISSN 0142-0615, doi: 10.1016/j.ijepes.2019.06.021.
- [13]. Böhler et al. J., 2022, Ultra-High-Bandwidth Power Amplifiers: A Technology Overview and Future Prospects, IEEE Access, vol. 10, no. 1, pp. 54613-54633, 03 May 2022, ISSN: 2169-3536, doi: 10.1109/ACCESS.2022.3172291.
- [14]. Lahlou T., 2019, Design and Implementation of a 17-Level Cascaded H-Bridge Inverter for Battery Energy Storage Systems in the Low Voltage Grid, Thesis (Master), Technische Universität München.

- [15]. Brosch A., Rauhaus J., Wallscheid O., Zimmer D., and Böcker J., 2022, Data-Driven Adaptive Torque Oscillation Compensation for Multi-Motor Drive Systems, *IEEE Open Journal of Industry Applications*, vol. 3, no. 1, pp. 66-78, 29 Apr. 2022, ISSN: 2644-1241, doi: 10.1109/OJIA.2022.3171333.
- [16]. Cai J., Liu Z., Zeng Y., Jia H., and Deng Z., 2018, A Hybrid-Harmonic-Filter-Based Position Estimation Method for an SRM With Embedded Inductive Sensing Coils, *IEEE Transactions on Power Electronics*, vol. 33, no. 12, pp. 10602-10610, 19 Feb. 2018, ISSN: 0885-8993, doi: 10.1109/TPEL.2018.2807701.
- [17]. Qin Z., 2015, Improved design methods for robust single- and three-phase ac-dc-ac power converters, Thesis (PhD), Aalborg University.
- [18]. Chang F., Roemer F. and Lienkamp M., 2020, Influence of Current Ripples in Cascaded Multilevel Topologies on the Aging of Lithium Batteries, *IEEE Transactions on Power Electronics*, vol. 35, no. 11, pp. 11879-11890, 20 Apr. 2020, ISSN: 0885-8993, doi: 10.1109/TPEL.2020.2989145.
- [19]. Pourdadaashnia A., Farhadi-Kangarlu M. and Sadoughi M., 2021, Staircase selective harmonic elimination in multilevel inverters to achieve wide output voltage range, 12th Power Electronics, Drive Systems, and Technologies Conference (PEDSTC), 02-04 Feb. 2021, Tabriz, Iran, IEEE, ISBN:978-1-6654-0366-5, pp. 1-6, doi: 10.1109/PEDSTC52094.2021.9405826.
- [20]. Farsakoglu O. F., and Alahmad A., 2018, Comprehensive Design of Stirling Engine Based Solar Dish Power Plant with Solar Tracking System *Journal of Electrical & Electronic Systems* vol. 7, no. 1, pp. 1–5, 09 Jan. 2018, ISSN: 2332-0796, doi: 10.4172/2332-0796.1000248.
- [21]. Gupta K. K., Bhatnagar P., Vahedi H., and Al-Haddad K., 2016, Carrier based PWM for even power distribution in cascaded H-bridge multilevel inverters within single power cycle, 42nd Annual Conference of the IEEE Industrial Electronics Society (IECON), 23-26 Oct. 2016, Florence, Italy, IEEE, ISBN: 978-1-5090-3474-1, pp. 6470–6475, doi: 10.1109/IECON.2016.7793061.

- [22]. Marquez et al. A., 2020, Sampling-Time Harmonic Control for Cascaded H-Bridge Converters With Thermal Control, *IEEE Transactions on Industrial Electronics*, vol. 67, no. 4, pp. 2776-2785, 09 Apr. 2019, ISSN: 0278-0046, doi: 10.1109/TIE.2019.2908593.
- [23]. Pires V. F., Cordeiro A., Foito D., Silva J. F., and Romero-Cadaval E., 2023, Cascaded Multilevel Structure With Three-Phase and Single-Phase H-Bridges for Open-End Winding Induction Motor Drive, *IEEE Open Journal of the Industrial Electronics Society*, vol. 4, no. 1, pp. 346-361, 29 Aug. 2023, ISSN: 2644-1284, doi: 10.1109/OJIES.2023.3309652.
- [24]. Ipoum-Ngome et al. P. G., 2023, Multiobjective Model-Free Predictive Control for Motor Drives and Grid-Connected Applications: Operating With Unbalanced Multilevel Cascaded H-Bridge Inverters, *IEEE Transactions on Power Electronics*, vol. 38, no. 3, pp. 3014-3028, 03 Nov. 2022, ISSN: 0885-8993, doi: 10.1109/TPEL.2022.3218726.
- [25]. McGrath B. P., and Holmes D. G., 2002, Multicarrier PWM Strategies for Multilevel Inverters, *IEEE Transactions on Industrial Electronics*, vol. 49, no. 4, pp. 858-867, 10 Aug. 2002, ISSN: 0278-0046, doi: 10.1109/TIE.2002.801073.
- [26]. O.F. Farsakoglu, and A. Alahmad, 2018, Comprehensive Design of Stirling Engine Based Solar Dish Power Plant with Solar Tracking System, *Journal of Electrical & Electronic Systems* vol. 7, no. 1, pp. 241-248, 09 Jan. 2018, ISSN: 2332-0796, doi: 10.4172/2332-0796.1000248
- [27]. Pan et al. J., 2023, Integrated Control and Performance Analysis of High-Speed Medium-Voltage Drive Using Modular Multilevel Converter, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 11, no. 4, pp. 3692-3704, 11 Jan. 2022, ISSN: 2168-6777, doi: 10.1109/JESTPE.2022.3142052.
- [28]. Sun W., Shen J. -X., Jin M. -J., and Hao H., 2017, A Robust Magnetic Polarity Self-Sensing Method for Start Up of PM Synchronous Machine in Fanlike System, *IEEE Transactions on Industry Applications*, vol. 53, no. 3, pp. 2169-2177, 22 Feb. 2017, ISSN: 0093-9994, doi: 10.1109/TIA.2017.2672525.
- [29]. Yang Z., Sun J., Zha X., and Tang Y., 2019, Power Decoupling Control for Capacitance Reduction in Cascaded-H-Bridge-Converter-Based Regenerative Motor Drive Systems,

- IEEE Transactions on Power Electronics, vol. 34, no. 1, pp. 538-549, 23 Mar. 2018, ISSN: 0885-8993, doi: 10.1109/TPEL.2018.2818719.
- [30]. Xu W., Qu S., and Zhang C., 2023, Fast Terminal Sliding Mode Current Control With Adaptive Extended State Disturbance Observer for PMSM System, IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 11, no. 1, pp. 418-431, 23 June 2022, ISSN: 2168-6777, doi: 10.1109/JESTPE.2022.3185777.
- [31]. Quedan A., 2017, Harmonics Elimination in Three Phase Cascade Hbridge Multilevel Inverter Using Virtual Stage PWM, Thesis (Master), University of Nebraska-Lincoln.
- [32]. Suresh Y., 2012, Investigation on Cascade Multilevel Inverter for Medium and High-Power Applications, Thesis (PhD), National Institute of Technology, Rourkela.
- [33]. SHARIFZADEH M., 2021, Optimized Multilevel Inverters and Modulation Techniques for Power Electronics Applications, Thesis (PhD), Universite DU Quebec.
- [34]. Watson A. J., 2009, Selective harmonic elimination methods for a cascaded H-bridge converter, Thesis (PhD), University of Nottingham.
- [35]. Singh B., Kumar R., and Kant P., 2022, Adjustable Speed Induction Motor Drive Fed by 13-Level Cascaded Inverter and 54-Pulse Converter, IEEE Transactions on Industry Applications, vol. 58, no. 1, pp. 890-900, 15 Nov. 2021, ISSN: 0093-9994, doi: 10.1109/TIA.2021.3127855.
- [36]. Zhang C., Li B., Ye P., and Zhang H., 2021, Analog-Hall-Sensor-Based Position Detection Method With Temperature Compensation for Permanent-Magnet Linear Motor, IEEE Transactions on Instrumentation and Measurement, vol. 70, no. 1, pp. 1-11, 12 Aug. 2021, ISSN: 0018-9456, doi: 10.1109/TIM.2021.3104378.
- [37]. Alahmad A., 2023, Design of Short Circuit Indicator for Medium Voltage Systems, Bulletin of Computer Science and Electrical Engineering, vol. 4, no. 1, pp. 1-7, 23 Jun. 2023, ISSN: 2722-7324, doi: 10.25008/bcsee.v4i1.1176.
- [38]. Xiong H., Xiao J., Yang D., Zhou B., and Gao X., 2021, Displacement Estimation of Self-Sensing Magnetic Bearings Based on Biorthogonal Spline Wavelet, IEEE Access, vol.

- 9, no. 1, pp. 76213-76223, 24 May 2021, ISSN: 2169-3536, doi: 10.1109/ACCESS.2021.3082925.
- [39]. Bahia F. A. d. C., Jacobina C. B., Rocha N., da Silva I. R. F. M. P., and de Sousa R. P. R., 2019, Hybrid Asymmetric Cascaded Multilevel Inverters Based on Three- and Nine-Level H-Bridges, *IEEE Transactions on Industry Applications*, vol. 55, no. 6, pp. 6047-6060, 23 July 2019, ISSN: 0093-9994, doi: 10.1109/TIA.2019.2930600.
- [40]. Debnath T., Resalayyan R., Imthias M., Gopakumar K., Umanand L., and Jarzyna W., 2022, A Multilevel Inverter for Instantaneous Voltage Balancing of Single Sourced Stacked DC-Link Capacitors for an Induction Motor Load, *IEEE Transactions on Power Electronics*, vol. 37, no. 9, pp. 10633-10641, 31 Mar. 2022, ISSN: 0885-8993, doi: 10.1109/TPEL.2022.3163725.
- [41]. Gu B. and Lai J. -S., 2011, Control of induction machine with extended range of maximum torque capability for traction drives, *IEEE Energy Conversion Congress and Exposition*, 17-22 Sep. 2011, Phoenix, AZ, USA, IEEE, ISSN: 2329-3721, pp. 3590-3594, doi: 10.1109/ECCE.2011.6064255.
- [42]. Alahmad A. and Kaçar F., 2022, Medium-Voltage (MV) Motor Drives Topologies and Applications, *International Conference on Electrical and Computer and Energy Technologies (ICECET)* 20-22 Jul. 2022, Prague, Czech Republic, IEEE, ISBN:978-1-6654-7087-2, pp. 1-5, doi: 10.1109/ICECET55527.2022.9872584.
- [43]. Haggi H., Sun W., and Qi J., 2020, Multi-Objective PMU Allocation for Resilient Power System Monitoring, *IEEE Power & Energy Society General Meeting (PESGM)*, 02-06 Aug. 2020, Montreal, QC, Canada, IEEE, ISSN: 1944-9933, pp. 1-5, doi: 10.1109/PESGM41954.2020.9281963.
- [44]. Guo X. , Wang X., Wang C., Lu Z., Hua C., and Blaabjerg F., 2021, Improved Modulation Strategy for Singe-Phase Cascaded H-Bridge Multilevel Inverter, *IEEE Transactions on Power Electronics*, vol. 37, no. 3, pp. 2470-2474, 03 Sep. 2021, ISSN: 0885-8993, doi: 10.1109/TPEL.2021.3109982.
- [45]. Bi G., Dawei Ding D., Zhang G., Wang Q., Jing R.; Wang G., and Xu D., 2022, Adaptive Quasi-Proportional-Resonant Observer-Based Rotor Position Estimation for Sensorless

- PMSM Drives, IEEE Transactions on Power Electronics, vol. 37, no. 12, pp. 15221-15233, 05 July 2022, ISSN: 0885-8993, doi: 10.1109/TPEL.2022.3188498.
- [46]. Elmetwaly et al. A. H., 2023, Improving Power Quality Problems of Isolated MG Based on ANN Under Different Operating Conditions Through PMS and ASSC Integration, IEEE Access, vol. 11, no. 1, pp. 99822-99835, 01 Sep. 2023, ISSN: 2169-3536, doi: 10.1109/ACCESS.2023.3311369.
- [47]. Biswas S. P., Anower M. S., Haq S., Islam M. R., Rahman M. A., and Muttaqi K. M., 2023, A New Level Shifted Carrier Based PWM Technique for a Cascaded Multilevel Inverter Based Induction Motor Drive, IEEE Transactions on Industry Applications, vol. 59, no. 5, pp. 5659-5671, 24 May 2023, ISSN: 0093-9994, doi: 10.1109/TIA.2023.3279359.
- [48]. Kayal A. and Alahmad A., 2023, Controlled Islanding Solution for Blackout Prevention in Transmission Systems, Second International Conference on Electronics and Renewable Systems (ICEARS) 02-04 Mar. 2023, Tuticorin, India, IEEE, ISBN:979-8-3503-4664-0, pp. 119-123, doi: 10.1109/ICEARS56392.2023.10085170.
- [49]. Ilves K., Norrga S., Harnefors L., and Nee H., 2014, On energy storage requirements in modular multilevel converters, IEEE Transactions on Power Electronics, vol. 29, no. 1, pp. 77-88, 22 Mar. 2013 ISSN: 0885-8993, doi: 10.1109/TPEL.2013.2254129.
- [50]. Gupta K. and Khambadkone M., 2007, A simple space vector PWM scheme to operate athree-level NPC inverter at high modulation index including overmodulation region, with neutral point balancing IEEE Transactions on Industry Applications, vol. 43, no. 3, pp. 751–760, 29 May 2007, ISSN: 0093-9994, doi: 10.1109/TIA.2007.895766.
- [51]. IEEE Standards Association, 2014, IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems, IEEE Std 519-2014 (Revision of IEEE Std 519-1992), vol., no., pp.1-29, 11 June 2014, ISBN:978-0-7381-9005-1, doi: 10.1109/IEEESTD.2014.6826459.
- [52]. Perez-Basante A., Ceballos S., Konstantinou G., Pou J., Kortabarria I., and Alegría I. M. d., 2019, A universal formulation for multilevel selective harmonic-eliminated pwm

- with half-wave symmetry, *IEEE Transactions on Power Electronics*, vol. 34, no. 1, pp. 943 - 957, 26 Mar. 2018, ISSN: 0885-8993, doi: 10.1109/TPEL.2018.2819724.
- [53]. Schettino G., Nevoloso C., Miceli R., Tommaso A. O. D., and Viola F., 2021, Impact Evaluation of Innovative Selective Harmonic Mitigation Algorithm for Cascaded H-Bridge Inverter on IPMSM Drive Application, *IEEE Open Journal of Industry Applications*, vol. 2, no. 1, pp. 347-365, 24 Nov. 2021, ISSN: 2644-1241, doi: 10.1109/OJIA.2021.3130288.
- [54]. Kumar R., Singh B. and Kant P., 2024, Design and Analysis of a 54-Pulse Converter and 7-Level Hybrid Inverter for Medium Voltage Induction Motor Drive, *IEEE Transactions on Industry Applications*, vol. 60, no. 1, pp. 560-572, 11 Sep. 2023, ISSN: 0093-9994, doi: 10.1109/TIA.2023.3313594.
- [55]. Monteiro A. P., Jacobina C. B., Bahia F. A. d. C., de Sousa R. P. R., and Marinus N. S. d. M. L., 2022, Cascaded Multilevel Rectifiers for Open-End Winding PMSM, *IEEE Transactions on Industry Applications*, vol. 58, no. 4, pp. 4873-4888, 19 Apr. 2022, ISSN: 0093-9994, doi: 10.1109/TIA.2022.3168001.
- [56]. Kim J., and Cho Y., 2022, Neutral Voltage Modulation for Maximizing the Linear Modulation Region and Limp-Home Mode Operation of Multilevel Cascaded Inverters Under DC-Link Imbalance Conditions, *IEEE Access*, vol. 10, no. 1, pp. 13515-13524, 28 Jan. 2022, ISSN: 2169-3536, doi: 10.1109/ACCESS.2022.3147507.
- [57]. Mon-Nzongo D. L., Ekemb G., Song-Manguelle J., Ipoum-Ngome P. G., Jin T., and Doumbia M. L., 2019, LCIs and PWM-VSIs for the Petroleum Industry: A Torque Oriented Evaluation for Torsional Analysis Purposes, *IEEE Transactions on Power Electronics*, vol. 34, no. 9, pp. 8956-8970, 11 Dec. 2018, ISSN: 0885-8993, doi: 10.1109/TPEL.2018.2886209.
- [58]. Lee F. C., 2015, High Power High Frequency 3-level Neutral Point Clamped Power Conversion System, Thesis (PhD), Virginia Polytechnic Institute and State University.
- [59]. Li Y., Li Y., and Wang Q., 2020, Robust Predictive Current Control With Parallel Compensation Terms Against Multi-Parameter Mismatches for PMSMs, *IEEE Transactions on Energy Conversion*, vol. 35, no. 4, pp. 2222-2230, 15 June 2020, ISSN: 0885-8969, doi: 10.1109/TEC.2020.3002274.

- [60]. Meng F., Xu X., and Gao L., 2017, A simple harmonic reduction method in multipulse rectifier using passive devices, *IEEE Transactions on Industrial Informatics*, vol. 13, no. 5, pp. 2680–2692, 05 July 2017, ISSN: 1551-3203, doi: 10.1109/TII.2017.2723602.
- [61]. Saleh S., Al-Durra A. and Ahshan R., 2020, On the Ground Potentials and Grounding Circuits of Transformerless Grid-Connected Multilevel Power Electronic Converters, *IEEE Transactions on Industry Applications*, vol. 56, no. 6, pp. 6286-6297, 31 Aug. 2020, ISSN: 0093-9994, doi: 10.1109/TIA.2020.3020534.
- [62]. Reddy B. P., and Keerthipati S., 2019, Linear modulation range and torque ripple profile improvement of PPMIM drives, *IEEE Transactions on Power Electronics*, vol. 34, no. 12, pp. 12120–12127, 27 Mar. 2019, ISSN: 0885-8993, doi: 10.1109/TPEL.2019.2907782.
- [63]. Xiang D., Yang J., Hao Y., and Xu G., 2023, Two-Parameter Identification Method of Deadtime Effect Voltage Error Model During Self-Commission, *IEEE Transactions on Power Electronics*, vol. 38, no. 12, pp. 15904-15920, 24 Aug. 2023, ISSN: 0885-8993, doi: 10.1109/TPEL.2023.3308291.
- [64]. Messali A., Hamida M. A., Ghanes M., and Koteich M., 2021, Estimation Procedure Based on Less Filtering and Robust Tracking for a Self-Sensing Control of IPMSM, *IEEE Transactions on Industrial Electronics*, vol. 68, no. 4, pp. 2865-2875, 11 Mar. 2020, ISSN: 0278-0046, doi: 10.1109/TIE.2020.2978702.
- [65]. Zhang Q., Lu G., Xu Y. and Zhang C., 2020, Torsional Vibration Analysis of Shaft in an Induced Draft Fan Due to Variable Frequency Drive, *IEEE Access*, vol. 8, no. 1, pp. 174723-174735, 24 Sep. 2020, ISSN: 2169-3536, doi: 10.1109/ACCESS.2020.
- [66]. Alahmad A. and Kaçar F., 2021, Simulation of Induction Motor Driving by Bridge Inverter at 120°, 150°, and 180° Operation, 8th International Conference on Electrical and Electronic Engineering (ICEEE) 09-11 Apr. 2021, Antalya, Turkey, IEEE, ISBN:978-1-6654-4071-4, pp. 121-125, doi: 10.1109/ICEEE52452.2021.9415930.
- [67]. Sánchez-Herrera R., Andújar J. M., Márquez M., Mejías A., and Gómez-Ruiz G., 2022, Self-Tuning PLL: A New, Easy, Fast and Highly Efficient Phase-Locked Loop Algorithm, *IEEE Transactions on Energy Conversion*, vol. 37, no. 2, pp. 1164-1175, 09 Nov. 2021, ISSN: 0885-8969, doi: 10.1109/TEC.2021.3126807.

- [68]. Vijeh M., Rezanejad M., Samadaei E., and Bertilsson K., 2019, A general review of multilevel inverters based on main submodules: Structural point of view, *IEEE Transactions on Power Electronics*, vol. 34, no. 10, pp. 9479-9502, 01 Jan. 2019, ISSN: 0885-8993, doi: 10.1109/TPEL.2018.2890649.
- [69]. SHAEBOUB A., 2017, The monitoring of induction machines using electrical signals from the variable speed drive, Thesis (Master), University of Huddersfield Repository.
- [70]. Tashakor N., Kılıçtaş M., Fang J. and Goetz S. M., 2021, Switch-Clamped Modular Multilevel Converters With Sensorless Voltage Balancing Control, *IEEE Transactions on Industrial Electronics*, vol. 68, no. 10, pp. 9586-9597, 09 Oct. 2020, ISSN: 0278-0046, doi: 10.1109/TIE.2020.3028814.
- [71]. Wu X., Yang D., Yu X., Lu K., Wu T., Huang S., and Cui H., 2023, Improved Position Observer Using Adaptive Training Control-Based Filter for Interior Permanent Magnet Synchronous Motor Drives, *IEEE Transactions on Power Electronics*, vol. 38, no. 8, pp. 10128-10137, 26 May 2023, ISSN: 0885-8993, doi: 10.1109/TPEL.2023.3280254.
- [72]. SOODI H. A., 2019, Design and implementation of a single-phase cascaded H-bridge multi-level converter based STATCOM. Thesis (PhD), University of Gaziantep.
- [73]. Alahmad A., Kacar F., and Uzunoglu C. P., 2023, Optimum Design of an 18-Pulse Phase Shifting Autotransformer Rectifier to Improve the Power Quality of Cascaded H-Bridge Motor Driver, *Elektronika Ir Elektrotechnika*, vol. 29, no. 6, pp. 12-18, 22 Dec. 2023, doi: 10.5755/j02.eie.35126.
- [74]. Chakraborty C., and Rao Y. T., 2019, Performance of Brushless Induction Excited Synchronous Generator, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 7, no. 4, pp. 2571-2582, 13 Nov. 2018, ISSN: 2168-6777, doi: 10.1109/JESTPE.2018.2881068.
- [75]. Badawi et al. S., 2022, Utilization of a Reduced Switch-Count Topology in Regenerative Cascaded H-Bridge (CHB) Medium-Voltage Drives, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 10, no. 6, pp. 6938-6949, 17 Nov. 2021, ISSN: 2168-6777, doi: 10.1109/JESTPE.2021.3129137.

- [76]. Farsakoglu O. F., and Alahmad A., 2018, Design and Testing of Solar Dish-Stirling System with Solar Tracking System, *Gazi Mühendislik Bilimleri Dergisi*, vol. 4, no. 1, pp. 1–8, 29 April 2018, doi: 10.30855/gmbd.2018.04.01.001.
- [77]. Jin H., Liu Z., Zhang H., Liu Y., and Zhao J., 2018, A Dynamic Parameter Identification Method for Flexible Joints Based on Adaptive Control, *IEEE/ASME Transactions on Mechatronics*, vol. 23, no. 6, pp. 2896-2908, 30 Sep. 2018, ISSN: 1083-4435, doi: 10.1109/TMECH.2018.2873232.
- [78]. ANTIVACHIS M. M., 2020, Analysis and Multi-Objective Evaluation of New Three-Phase PWM Inverter System, Thesis (PhD), ETH Zurich.
- [79]. Farsakoğlu Ö. F., Aksoy N., Hasirci H. Y., and Alahmad A., 2018, Design and application of solar dish-gamma type stirling system, 5th International Conference on Electrical and Electronic Engineering (ICEEE), 03-05 May 2018, Istanbul, Turkey, IEEE, ISBN:978-1-5386-6392-9, pp. 242–246, doi: 10.1109/ICEEE2.2018.8391339.
- [80]. Du S., Hu J., Zhu Y., and Zhang M., 2017, An Improved Displacement Measurement Based on Model Reconstruction for Permanent Magnet Synchronous Motor, *IEEE Transactions on Instrumentation and Measurement*, vol. 66, no. 11, pp. 3044-3051, 14 Aug. 2017, ISSN: 0018-9456, doi: 10.1109/TIM.2017.2729379.
- [81]. Bolognani S., Carlet P. G., Tinazzi F., and Zigliotto M., 2021, Current Ripple Minimisation in Deadbeat Parameter-Free Predictive Control of Synchronous Motor Drives, *IEEE Open Journal of Industry Applications*, vol. 2, no. 1, pp. 278-288, 16 Sep. 2021, ISSN: 2644-1241, doi: 10.1109/OJIA.2021.3113027.
- [82]. Kaijun Xie, Mingbo Liu, Wentian Lu, Jiexuan Wu, K. Xie, and et al., 2022, International Journal of Electrical Power & Energy Systems, Discrete/continuous-time online algorithm application for time-varying optimal power flow in active distribution networks, vol. 138, no. 1, 107859, 10 June 2022, ISSN 0142-0615, doi: 10.1016/j.ijepes.2021.107859.
- [83]. López et al. Ó., 2024, Postfault Operation Strategy for Cascaded H-Bridge Inverters Driving a Multiphase Motor, *IEEE Transactions on Industrial Electronics*, vol. 71, no. 5, pp. 4309-4319, 05 June 2023, ISSN: 0278-0046, doi: 10.1109/TIE.2023.3281688.

- [84]. Chen J., Wang C., and Chen J., 2018, Investigation on the selection of electric power system architecture for future more electric aircraft, *IEEE Transactions on Transportation Electrification*, vol. 4, no. 2, pp. 563–576, 11 Jan. 2018, ISSN: 2332-7782, doi: 10.1109/TTE.2018.2792332.
- [85]. Davis T. T. and Dey A., 2019, Investigation on Extending the DC Bus Utilization of a Single-Source Five-Level Inverter With Single Capacitor-Fed H-Bridge Per Phase, *IEEE Transactions on Power Electronics*, vol. 34, no. 3, pp. 2914-2922, 06 June 2018, ISSN: 0885-8993, doi: 10.1109/TPEL.2018.2844323.
- [86]. Farokhnia N., Vadizadeh H., Fathi S. H., and Anvariasl F., 2010, Calculating the formula of line-voltage THD in multilevel inverter with unequal DC sources, *IEEE Transactions on Industrial Electronics*, vol. 58, no. 8, pp. 3359-3372, 28 Oct. 2010, ISSN: 0278-0046, doi: 10.1109/TIE.2010.2089938.
- [87]. Pal et al. S., 2021, A Cascaded Nine-Level Inverter Topology With T-Type and H-Bridge With Increased DC-Bus Utilization, *IEEE Transactions on Power Electronics*, vol. 36, no. 1, pp. 285-294, 16 June 2020, ISSN: 0885-8993, doi: 10.1109/TPEL.2020.3002918.
- [88]. Hasan M., 2018, Design, Optimization and Implementation of a High Frequency Link Multilevel Cascaded Inverter, Thesis (PhD), Curtin University.
- [89]. Pal S., Gopakumar K., Loganathan U., Abu-Rub H., and Zielinski D., 2023, A Hybrid Seven-Level Dual-Inverter Scheme With Reduced Switch Count and Increased Linear Modulation Range, *IEEE Transactions on Power Electronics*, vol. 38, no. 2, pp. 2013-2021, 26 Oct. 2022, ISSN: 0885-8993, doi: 10.1109/TPEL.2022.3217439.
- [90]. Ni et al. Z., 2023, Control of Regenerative CHB Motor Drives at Fundamental Switching Frequency, *IEEE Transactions on Power Electronics*, vol. 38, no. 3, pp. 3352-3362, 21 Nov. 2022, ISSN: 0885-8993, doi: 10.1109/TPEL.2022.3223678.
- [91]. Joca . R., 2019, An AC-DC Topology Based on an Interleaved Modular Multilevel Converter Feasible to Solid-State Transformer Applications, Thesis (PhD), Université Paris-Saclay.

- [92]. Singh B. and Kant P., 2019, Multipulse AC–DC Converter Fed 15-Level Cascaded MLI-Based IVCIMD for Medium-Power Application, *IEEE Transactions on Industry Applications*, vol. 55, no. 1, pp. 858-868, 21 Aug. 2018, ISSN: 0093-9994, doi: 10.1109/TIA.2018.2866401.
- [93]. Merabet H., Bahi T., Bedoud K., and Drici D., 2019, Real-Time Switches Fault Diagnosis for Voltage Source Inverter Driven Induction Motor Drive, *International Journal of Electrical and Electronic Engineering & Telecommunications*, vol. 8, no. 2, pp. 664-673, 10 Mar. 2019, doi: 10.18178/ijeetc.8.2.103-107.
- [94]. Kant P., and Singh B., 2020, Multiwinding Transformer Fed CHB Inverter With On-Line Switching Angle Calculation Based SHE Technique for Vector Controlled Induction Motor Drive, *IEEE Transactions on Industry Applications*, vol. 56, no. 3, pp. 2807-2815, 12 Mar. 2020, ISSN: 0093-9994, doi: 10.1109/TIA.2020.2980131.
- [95]. Pal et al. S., 2022, A Ten-Level Inverter Fed Drive Scheme with Extended Linear Modulation Range, *IEEE Transactions on Industrial Electronics*, vol. 69, no. 12, pp. 12261-12269, 15 Dec. 2021, ISSN: 0278-0046, doi: 10.1109/TIE.2021.3134055.
- [96]. Routray A., Kumar Singh R., and Mahanty R., 2019, Harmonic Minimization in Three-Phase Hybrid Cascaded Multilevel Inverter Using Modified Particle Swarm Optimization, *IEEE Transactions on Industrial Informatics*, vol. 15, no. 8, pp. 4407–4417, 23 Nov. 2018, ISSN: 1551-3203, doi: 10.1109/TII.2018.2883050.
- [97]. Sarker R., Datta A., and Debnath S., 2022, An Improved Multicarrier PWM (MCPWM) Technique With a New Harmonic Mitigation Strategy for Cascaded H-Bridge Multilevel Inverter Applications, *IEEE Transactions on Industrial Informatics*, vol. 18, no. 3, pp. 1500-1510, 08 June 2021, ISSN: 1551-3203 doi: 10.1109/TII.2021.3087458.
- [98]. Tang Z. and Akin B., 2017, Suppression of Dead-Time Distortion Through Revised Repetitive Controller in PMSM Drives, *IEEE Transactions on Energy Conversion*, vol. 32, no. 3, pp. 918-930, 08 Mar. 2017, ISSN: 0885-8969, doi: 10.1109/TEC.2017.2679701.
- [99]. Young C.-m., Chen M.-h., Lai C.-h., and Shih D.-C., 2010, A novel control for active interphase transformer using in a 24-pulse converter, *International Power Electronics*

- Conference - ECCE ASIA, 21-24 June 2010, Sapporo, Japan, IEEE, ISBN:978-1-4244-5393-1, pp. 2086–2091, doi: 10.1109/IPEC.2010.5543617.
- [100]. Wang T., Zhang H., Gao Q., Xu Z., Li J., and Gerada C., 2017, Enhanced Self-Sensing Capability of Permanent-Magnet Synchronous Machines: A Novel Saliency Modulation Rotor End Approach, *IEEE Transactions on Industrial Electronics*, vol. 64, no. 5, pp. 3548-3556, 28 Dec. 2016, ISSN: 0278-0046, doi: 10.1109/TIE.2016.2645513.
- [101]. Viatkin A., 2017, Development of a Test Bench for Multilevel Cascaded H-Bridge Converter with Self-Balancing Level Doubling Network, Thesis (Master), Università Di Bologna.
- [102]. Surana P., Gopakumar K., Umanand L., Rajashekara K., and Franquelo L. G., 2024, A Variable Speed Induction Motor Drive With 24-Stepped Voltage Waveform Throughout Modulation Range, *IEEE Transactions on Industrial Electronics*, vol. 71, no. 2, pp. 1268-1276, 27 Mar. 2023, ISSN: 0278-0046, doi: 10.1109/TIE.2023.3260354.
- [103]. Wu B., and Winter F. De, 1997, Voltage stress on induction motor in medium voltage (2300V to 6900V) PWM GTO CSI drives, *IEEE Transactions on Power Electronics*, vol. 12, no. 2, pp. 213–220, 10 Mar. 1997, ISSN: 0885-8993, doi: 10.1109/63.558730.
- [104]. Zhao Q., Diao N., X. Sun, Song C., Zhao X. and Wang Y., 2022, SVPWM for Five-Level Active Neutral-Point-Clamped Converter Based on Multispace Voltage Vector Mapping and Midpoint-Voltage Self-Balancing Strategy, *IEEE Transactions on Power Electronics*, vol. 37, no. 11, pp. 13456-13467, 27 June 2022, ISSN: 0885-8993, doi: 10.1109/TPEL.2022.3186169