

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

**BSIM MOSFET MODEL PARAMETRELERİNİN
BELİRLENMESİNE YÖNELİK ALGORİTMALAR**

**YÜKSEK LİSANS TEZİ
Müh. Şuayb YENER
(504041230)**

**Tezin Enstitüye Verildiği Tarih : 10 Temmuz 2007
Tezin Savunulduğu Tarih : 11 Haziran 2007**

Tez Danışmanı : Prof. Dr. H. Hakan KUNTMAN

Diğer Jüri Üyeleri : Yrd. Doç. Dr. Metin YAZGI

Doç. Dr. Shahram MINAEI (D.Ü.)

HAZİRAN 2007

ÖNSÖZ

Tez çalışmam boyunca, bilgilerinden ve tecrübesinden faydalandığım değerli hocam Prof. Dr. H. Hakan KUNTMAN'a değerli zamanını ayırarak yapmış olduğu katkılardan ve göstermiş olduğu yakınlıktan dolayı teşekkürlerimi sunarım.

Ayrıca, yalnızca akademik çalışmalarında değil, bana her konuda destek olan ve yardımlarını esirgemeyen Sakarya Üniversitesi'nden değerli hocam Prof. Dr. Etem KÖKLÜKAYA ile tezimle ilgili birçok aşamada kendisine danıştığım İstanbul Teknik Üniversitesi'nden Yrd. Doç. Dr. Metin YAZGI'ya teşekkürlerimi sunarım.

Çalışmalarım sırasında bana yardımcı olan İstanbul Teknik Üniversitesi'nden Arş. Gör. Tolga KAYA, Arş. Gör. Erdoğan Özgür ATEŞ, Arş. Gör. Fethi GÜR ile katkıları olan diğer çalışma arkadaşlarıma teşekkür ederim.

TÜBİTAK Laboratuvarlarında çalışma imkânı elde etmemi sağlayan Prof. Dr. Atilla ATAMAN ile Mehmet Güntekin KABULİ'ye ve diğer TÜBİTAK YİTAL çalışanlarına teşekkür ederim. Ayrıca, Sakarya Üniversitesi Metalurji ve Malzeme Mühendisliği laboratuvarlarında inceleme imkânı veren hocalarıma teşekkür ederim.

Ve tabi ki, çalışmalarım beni her zaman destekleyen, başarımda büyük pay sahibi olan aileme sevgilerimi sunarım.

Haziran 2007

Şuayb YENER

İÇİNDEKİLER

KISALTMALAR	vi
TABLO LİSTESİ	vii
ŞEKİL LİSTESİ	viii
SEMBOL LİSTESİ	xii
ÖZET	xvi
SUMMARY	xvii
1. GİRİŞ	1
1.1 Devre Benzetimleri İçin MOSFET Modellemesi	1
1.2 MOSFET Modellerinin Gelişimi	2
2. BSIM MOSFET MODELİ	6
2.1 MOSFET Transistorun Çalışma İlkesi	6
2.2 BSIM3v3 Eşik Gerilimi Modeli	9
2.2.1 Dikey Düzensiz Katkılama Etkisi	10
2.2.2 Yatay (Lateral) Düzensiz Katkılama Etkisi	12
2.2.3 Kısa Kanal Etkisi	14
2.2.4 Dar Kanal Etkisi	19
2.2.5 BSIM 3v3.3 Tam Eşik Gerilimi Modeli	20
2.3 Hareket Yeteneği Modeli	21
2.4 Gövde Yüğü Etkisi	23
2.5 Güçlü Evirtim Savak Akımı ve Kaynak – Savak Direnci Modeli (Doğrusal Çalışma Bölgesi)	23
2.5.1 İç Koşullar ($R_{ds}=0$)	23
2.5.2 Dış Koşullar ($R_{ds}>0$)	25
2.6 Güçlü Evirtim Savak Akımı ve Çıkış Direnci (Doyma Bölgesi)	26
2.6.1 Kanal Boyu Modülasyonu (CLM)	27
2.6.2 DIBL Etkisi	28
2.6.3 Taban Akımı Kaynaklı Gövde Etkisi Göz Önüne Alınmadan Oluşturulan Akım İfadesi	28
2.6.4 Taban Akımı Kaynaklı Gövde Etkisi Göz Önüne Alınarak Oluşturulan Akım İfadesi	29
2.7 Eşik Altı Çalışma Bölgesine İlişkin Savak Akımı	30

2.8	Efektif Kanal Boyu ve Kanal Geniřlięi	31
3.	MODEL PARAMETRELERİNİN BELİRLENMESİNE YÖNELİK ALGORİTMALAR	32
3.1	Parametre Çıkarım Stratejisi	32
3.2	Parametre Çıkarım Süreci	32
3.3	BSIM MOSFET Model Parametrelerinin Belirlenmesi	35
3.3.1	BSIM3v3 1. Adım Model Parametrelerinin (V_{TH0} , K_1 ve K_2) Belirlenmesi	35
3.3.2	BSIM3v3 2. Adım Model Parametrelerinin (μ_0 , U_A , U_B ve U_C) Belirlenmesi	39
3.3.3	BSIM3v3 3. ve 4. Adım Model Parametrelerinin (L_{INT} , W_{INT}) Belirlenmesi	40
3.3.4	BSIM3v3 5. Adım Model Parametrelerinin (R_{DSW} , P_{RWG} , P_{RWB} ve W_R) Belirlenmesi	41
3.3.5	BSIM3v3 6. Adım Model Parametrelerinin (N_{LX} , D_{VT0} , D_{VT1} ve D_{VT2}) Belirlenmesi	43
3.3.6	BSIM3v3 7. Adım Model Parametrelerinin (K_3 , K_{3B} ve W_0) Belirlenmesi	47
3.3.7	BSIM3v3 8. Adım Model Parametrelerinin (D_{VT0W} , D_{VT1W} ve D_{VT2W}) Belirlenmesi	49
4.	BSIM MOSFET MODEL PARAMETRELERİNİN DENEYSEL VERİLER KULLANILARAK BELİRLENMESİ	53
4.1	Parametrelerin SPICE Programından Elde Edilen Karakteristikler Kullanılarak Belirlenmesi	53
4.1.1	Çıkarıma Yönelik Seçilecek Transistorların Belirlenmesi	53
4.1.2	Parametrelerin Çıkarımı	55
4.1.3	Belirlenen Parametreler Kullanılarak SPICE Benzetimlerinin Gerçekleştirilmesi ve Karakteristiklerin Elde Edilmesi	56
4.1.4	Yöntemin Başarımının Belirlenmesi	67
4.2	Parametrelerin Ölçüm Yoluyla Elde Edilen Karakteristikler Kullanılarak Belirlenmesi	78
4.2.1	TÜBİTAK 0.7 Test Transistorları	78
4.2.2	Transistorların Ölçüme İlişkin Yapı Özellikleri ve Ölçüm Sonuçları	81
4.2.3	Belirlenen Parametreler ve Benzetim Sonuçları	83
4.2.4	Yöntemin Başarımının Belirlenmesi	89
5.	SONUÇLAR	90
	KAYNAKLAR	92
A.	BSIM3v3 PARAMETRE SETİ	94
A.1	Model Kontrol Parametreleri	94

A.2	DC Model Parametreleri	94
A.3	C-V Model Parametreleri	98
A.4	NQS Parametreleri	99
A.5	dW ve dL Parametreleri	100
A.6	Sıcaklık Parametreleri	101
A.7	Gürültü Parametreleri	102
A.8	Proses Parametreleri	103
A.9	Boyutlandırma Aralığı Parametreleri	103
A.10	Model Parametreleri Notları	104
A.10.1	Not 1	104
A.10.2	Not 2	104
A.10.3	Not 3	104
A.10.4	Not 4	105
A.10.5	Not 5	105
A.10.6	Not 6	105
A.10.7	Not 7	105
B.	BSIM3v3 DENKLEM LİSTESİ	106
B.1	Eşik Gerilimi	106
B.2	Efektif ($V_{gs}-V_{th}$)	107
B.3	Hareket Yeteneği	107
B.4	Savak Doyma Gerilimi	108
B.5	Efektif V_{ds}	109
B.6	Savak Akımı İfadesi	109
B.7	Taban Akımı	110
B.8	Polisilikon Fakirleşmiş Bölge Etkisi	110
B.9	Efektif Kanal Boyu ve Genişliği	110
B.10	Kaynak/Savak Direnci	111
B.11	Sıcaklık Etkisi	111
	ÖZGEÇMİŞ	112

KISALTMALAR

BSIM	: Berkeley Short-channel IGFET Model
CLM	: Channel Length Modulation (Kanal Boyu Modülasyonu)
DIBL	: Drain Induced Barrier Lowering
FET	: Field Effect Transistor (Alan Etkili Transistor)
IGFET	: Insulated-Gate Field-Effect Transistor (Geçidi Yalıtılmış Alan Etkili Transistor)
LDD	: Lightly Doped Drain
MOSFET	: Metal Oxide Semiconductor Field Effect Transistor (Metal Oksit Yarıiletken Alan Etkili Transistor)
NQS	: Non Quasi Static
RMSE	: Root Mean Squared Error (Ortalama Karesel Hata)
RMSPE	: Root Mean Squared Percentage Error (Yüzde Ortalama Karesel Hata)
SCBE	: Substrate Current Induced Body Effect
SPICE	: Simulation Program with Integrated Circuit Emphasis
VLSI	: Very Large Scale Integration (Çok Geniş Ölçekte Tümlleştirme)

TABLO LİSTESİ

	<u>Sayfa No</u>
Tablo 1.1: MOSFET modellerinin performans karşılaştırması.....	4
Tablo 3.1: Parametre çıkarımı öncesinde değeri bilinmesi gereken parametreler	34
Tablo 3.2: BSIM MOSFET model parametreleri çıkarım aşamaları	34
Tablo 3.3: 3. ve 4. adım parametrelerinin belirlenmesinde kullanılan elemanlar	41
Tablo 4.1: Seçilen MOSFET boyutlandırma değerleri ve kullanılan karakteristikler	54
Tablo 4.2: Çıkarımı gerçekleştirilen parametre değerleri	55
Tablo 4.3: I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre, hata analizi tablosu	76
Tablo 4.4: I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre, hata analizi tablosu	77
Tablo 4.5: Ölçüm sonuçları kullanılarak belirlenen parametre değerleri.....	83
Tablo 4.6: Yöntemin başarımına ilişkin sonuçlar	89
Tablo A.1: Model kontrol parametreleri	94
Tablo A.2: DC model parametreleri.....	94
Tablo A.3: C-V model parametreleri	98
Tablo A.4: NQS parametreleri	99
Tablo A.5: dW ve dL parametreleri	100
Tablo A.6: Sıcaklık parametreleri	101
Tablo A.7: Gürültü parametreleri.....	102
Tablo A.8: Proses parametreleri.....	103
Tablo A.9: Boyut seçim aralığı parametreleri	103

ŞEKİL LİSTESİ

	<u>Sayfa No</u>
Şekil 2.1: Temel MOSFET yapısı üç boyutlu kesit görünümü	6
Şekil 2.2: n-kanallı MOSFET Log(I_{ds})- V_{ds} karakteristiği	8
Şekil 2.3: n-kanallı MOSFET I_{ds} - V_{ds} karakteristiği	8
Şekil 2.4: n-kanallı MOSFET kesit görünümü	9
Şekil 2.5: Eşik geriliminin $\sqrt{\Phi_s - V_{BS}}$ ile değişimi	10
Şekil 2.6: Taban katkılama yoğunluğu değişimi	11
Şekil 2.7: Kanal boyunca katkılama yoğunluğu profili	13
Şekil 2.8: Basamak katkılama profili	13
Şekil 2.9: Denklem (2.15) için eşik geriliminin kanal boyu ile değişimi	14
Şekil 2.10: Farklı gövde kutuplaması şartlarında eşik gerilimi – savak gerilimi değişimi	17
Şekil 2.11: Farklı gövde kutuplaması şartlarında eşik gerilimi – kanal boyu değişimi	18
Şekil 2.12: Bazı savak gerilimi ve gövde kutuplaması değerlerinde eşik gerilimi – kanal boyu değişimi	18
Şekil 2.13: MOSFET çıkış eğrisi akım – gerilim ve çıkış direnci değişimi	27
Şekil 3.1: Parametre çıkarımında seçilen geometri özellikleri	33
Şekil 3.2: Deneysel karakteristik üzerinden V_{TH0} 'ın belirlenmesi	35
Şekil 3.3: Eşik geriliminin geçiş iletkenliği değişimi kullanılarak belirlenmesi	37
Şekil 4.1: Üretim teknolojisi – seçilecek besleme gerilimi ilişkisi	53
Şekil 4.2: Büyük boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre	57
Şekil 4.3: Büyük boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre	57
Şekil 4.4: Kısa kanallı MOSFET ($L=0.35\mu m$, $W=10\mu m$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre	58
Şekil 4.5: Kısa kanallı MOSFET ($L=0.35\mu m$, $W=10\mu m$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre	58
Şekil 4.6: Dar kanallı MOSFET ($L=10\mu m$, $W=0.35\mu m$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre	59

Şekil 4.7: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre	59
Şekil 4.8: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre	60
Şekil 4.9: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre	60
Şekil 4.10: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre	61
Şekil 4.11: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre	61
Şekil 4.12: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre	62
Şekil 4.13: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre	62
Şekil 4.14: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre	63
Şekil 4.15: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre	63
Şekil 4.16: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre	64
Şekil 4.17: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre	64
Şekil 4.18: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre	65
Şekil 4.19: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre	65
Şekil 4.20: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre	66
Şekil 4.21: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre	66
Şekil 4.22: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği eşik altı bölgesi hata analizi	68
Şekil 4.23: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği güçlü evirtim bölgesi hata analizi	68
Şekil 4.24: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği eşik altı bölgesi hata analizi	69
Şekil 4.25: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği güçlü evirtim bölgesi hata analizi	69
Şekil 4.26: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği eşik altı bölgesi hata analizi	70
Şekil 4.27: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği güçlü evirtim bölgesi hata analizi	70

Şekil 4.28: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) I_D-V_{GS} (geçiş) karakteristiği eşik altı bölgesi hata analizi	71
Şekil 4.29: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) I_D-V_{GS} (geçiş) karakteristiği güçlü evirtim bölgesi hata analizi	71
Şekil 4.30: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) I_D-V_{DS} (çıkış) karakteristiği doğrusal bölge hata analizi.....	72
Şekil 4.31: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) I_D-V_{DS} (çıkış) karakteristiği doyma bölgesi hata analizi.....	72
Şekil 4.32: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D-V_{DS} (çıkış) karakteristiği doğrusal bölge hata analizi.....	73
Şekil 4.33: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D-V_{DS} (çıkış) karakteristiği doyma bölgesi hata analizi.....	73
Şekil 4.34: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) I_D-V_{DS} (çıkış) karakteristiği doğrusal bölge hata analizi.....	74
Şekil 4.35: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) I_D-V_{DS} (çıkış) karakteristiği doyma bölgesi hata analizi	74
Şekil 4.36: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) I_D-V_{DS} (çıkış) karakteristiği doğrusal bölge hata analizi.....	75
Şekil 4.37: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) I_D-V_{DS} (çıkış) karakteristiği doyma bölgesi hata analizi	75
Şekil 4.38: Test transistorları kırmık üzerinde matrissel dizilimi.....	78
Şekil 4.39: Matris 1 - geçidi x eksenine göre paralel çizilen test transistorları yapısı	79
Şekil 4.40: Geçidi x eksenine paralel ve savak - kaynak minimum olacak şekilde tasarlanan transistor yapısı	80
Şekil 4.41: Geçidi x eksenine paralel ve savak - kaynak kare olacak şekilde tasarlanan transistor yapısı	80
Şekil 4.42: Geçidi x eksenine dik ve savak - kaynak minimum olacak şekilde tasarlanan transistor yapısı	80
Şekil 4.43: Geçidi x eksenine dik ve savak - kaynak kare olacak şekilde tasarlanan transistor yapısı	81
Şekil 4.44: Üzerinden ölçüm alınmamış transistor. (500 kat büyütme)	81
Şekil 4.45: Ölçümde kullanılan transistor yapısı. İğnelerin temas ettiği padlerde izler görülmektedir. (500 kat büyütme).....	82
Şekil 4.46: Matris 1'e ilişkin transistor yapısının bir bölümünün görünümü.....	82
Şekil 4.47: Büyük boyutlu MOSFET ($L=27\mu\text{m}$, $W=27\mu\text{m}$) I_D-V_{GS} (geçiş) karakteristiği, V_{BS} parametre, $V_{DS}=0.1\text{V}$	84
Şekil 4.48: Kısa kanallı MOSFET ($L=1.5\mu\text{m}$, $W=27\mu\text{m}$) I_D-V_{GS} (geçiş) karakteristiği, V_{BS} parametre, $V_{DS}=0.1\text{V}$	84
Şekil 4.49: Büyük boyutlu MOSFET ($L=27\mu\text{m}$, $W=27\mu\text{m}$) I_D-V_{GS} (geçiş) karakteristiği, V_{BS} parametre, $V_{DS}=1\text{V}$	85

Şekil 4.50: Kısa kanallı MOSFET ($L=1.5\mu\text{m}$, $W=27\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre, $V_{DS}=1\text{V}$	85
Şekil 4.51: Büyük boyutlu MOSFET ($L=27\mu\text{m}$, $W=27\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre	86
Şekil 4.52: Kısa kanallı MOSFET ($L=1.5\mu\text{m}$, $W=27\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre	86
Şekil 4.53: Kısa ve dar kanallı MOSFET ($L=0.7\mu\text{m}$, $W=7.5\mu\text{m}$) I_D - V_{GS} karakteristiği	87
Şekil 4.54: Kısa ve dar kanallı MOSFET ($L=0.7\mu\text{m}$, $W=4.1\mu\text{m}$) I_D - V_{GS} karakteristiği	87

SEMBOL LİSTESİ

μ_0	: T=Tnom için hareket yeteneği
μ_{eff}	: Efektif hareket yeteneği
μ_{TE}	: Hareket yeteneği sıcaklık katsayısı
A_0	: Kanal boyu için gövde yükü etkisi katsayısı
A_1	: Birincil doyma dışı etkisi parametresi
A_2	: İkincil doyma dışı etkisi parametresi
A_{CDE}	: Yığılma ve fakirleşmiş bölgeler için yük kalınlığı üstel katsayısı (capMod=3 için)
acnqs-Mod	: AC NQS modeli bayrağı
A_F	: Flicker gürültüsü üstel parametresi
A_{GS}	: A gövde için geçit kutuplaması katsayısı
A_T	: Hız doyma değeri sıcaklık katsayısı
B_0	: Kanal genişliği için gövde yükü etkisi katsayısı
B_1	: Kanal genişliği dengelemesi için gövde yükü etkisi katsayısı
binUnit	: Ölçeklendirme seçim parametresi
capMod	: Kapasite modeli bayrağı
C_{DSC}	: Savak/kaynak kanal bağlama kapasitesi
C_{DSCB}	: Cdsc'ye ilişkin gövde kutuplaması duyarlılığı
C_{DSCD}	: Cdsc'ye ilişkin savak kutuplaması duyarlılığı
C_F	: Fringing alanı kapasitesi
C_{GBO}	: Birim kanal uzunluğu başına geçit gövde örtüşme kapasitesi
C_{GD1}	: Işıklı katkılmalı savak-geçit bölgesi örtüşme kapasitesi
C_{GDO}	: LDD olmayan bölge alan kanal uzunluğu başına savak-geçit örtüşme kapasitesi
C_{GS1}	: Işıklı katkılmalı kaynak-geçit bölgesi örtüşme kapasitesi
C_{GSO}	: LDD olmayan bölge alan kanal uzunluğu başına kaynak-geçit örtüşme kapasitesi
C_{IT}	: Tuzak arabirimi kapasitesi
C_J	: Sıfır kutuplamada birim alan başına alt jonksiyon kapasitesi
C_{JSW}	: Birim alan başına kaynak/savak yan yüzey kapasitesi
C_{JSWG}	: Kaynak/savak geçit yan yüzey jonksiyonu kapasitesi perdeleme katsayısı
C_{KAPPA}	: Işıklı katkılama bölgesi örtüşme kapasitesi Fringing alanı kapasitesi katsayısı
C_{LC}	: Kısa kanal modeli sabit parametresi
C_{LE}	: Kısa kanal modeli üstel parametresi
D_{LC}	: C-V uzunluk dengeleme parametresi
D_{ROUT}	: DIBL doğrulama parametresi L bağımlılığı katsayısı
D_{SUB}	: Eşik altı bölgede DIBL etkisi katsayısı kuvveti
D_{VT0}	: Birinci dereceden kısa kanal etkisi katsayısı
D_{VT0W}	: Kısa kanal için birinci dereceden dar kanal etkisi katsayısı
D_{VT1}	: İkinci dereceden kısa kanal etkisi katsayısı
D_{VT1W}	: Kısa kanal için ikinci dereceden dar kanal etkisi katsayısı
D_{VT2}	: Kısa kanal gövde etkisi katsayısı

D_{VT2W}	: Kısa kanal için dar kanal etkisi gövde kutuplaması katsayısı
D_{WB}	: Weff'e ilişkin taban gövde kutuplaması bağımlılığı katsayısı
D_{WC}	: C-V genişlik dengeleme parametresi
D_{WG}	: Weff'e ilişkin geçit bağımlılığı katsayısı
E_F	: Flicker gürültüsü frekans üstel parametresi
E_{LM}	: Kanal Elmore sabiti
E_M	: Doyma alanı
E_{TA0}	: Eşik altı bölge DIBL etkisi katsayısı
E_{TAB}	: Eşik altı bölge DIBL etkisi gövde kutuplaması katsayısı
I_{DS}	: Kaynak/savak akımı
I_G	: Geçit akımı
I_{JTH}	: Diyot sınırlama akımı
J_{S0}	: Alan başına kaynak savak jonksiyonu doyma akımı
J_{S0SW}	: Yan yüzey doyma akımı yoğunluğu
K₁	: Birinci dereceden gövde etkisi katsayısı
K₂	: İkinci dereceden gövde etkisi katsayısı
K₃	: Dar kanal katsayısı
K_{3B}	: k3 parametresinin gövde etkisi katsayısı
K_{ETA}	: Gövde yükü etkisi gövde kutuplaması katsayısı
K_F	: Flicker gürültüsü katsayısı
K_{T1}	: Eşik gerilimi sıcaklık katsayısı
K_{T1L}	: Eşik gerilimi sıcaklık katsayısı kanal boyu bağımlılığı
K_{T2}	: Eşik gerilimi sıcaklık etkisi gövde-kutuplaması katsayısı
L	: MOSFET'in kanal boyu
L_{eff}	: Efektif kanal boyu
L_{INT}	: Kutuplamasız koşullarda uzunluk dengeleme parametresi
L_{INTNOI}	: Uzunluk düşümü dengeleme parametresi
L_L	: Uzunluk dengelemesi uzunluk bağımlılığı katsayısı
L_{LC}	: CV kanal boyu dengelemesi uzunluk bağımlılığı katsayısı
L_{LN}	: Uzunluk dengelemesi uzunluk bağımlılığı kuvveti
L_{MAX}	: Maksimum kanal boyu
L_{MIN}	: Minimum kanal boyu
L_W	: Uzunluk dengelemesi genişlik bağımlılığı katsayısı
L_{WC}	: CV kanal boyu dengelemesi genişlik bağımlılığı katsayısı
L_{WL}	: Uzunluk dengelemesi uzunluk ve genişlik çapraz terim katsayısı
L_{WLC}	: CV kanal boyu dengelemesi uzunluk ve genişlik bağımlılığı katsayısı
L_{WN}	: Uzunluk dengelemesi genişlik bağımlılığı kuvveti
M_J	: Alt jonksiyon kapasitesi perdeleme katsayısı
M_{JSW}	: Birim alan başına kaynak/savak yan yüzey kapasitesi perdeleme katsayısı
M_{JSWG}	: Kaynak/savak geçit yan yüzey jonksiyonu kapasitesi perdeleme katsayısı
mobMod	: Hareket yeteneği model seçim parametresi
M_{0IN}	: Yüzey potansiyeli geçit kutuplaması bağımlılığı katsayısı
N_{CH}	: Kanal katkılama yoğunluğu
N_{GATE}	: Poli geçit katkılama yoğunluğu
N_J	: Jonksiyon emisyon katsayısı
N_{LX}	: Yatay düzensiz katkılama parametresi
N_{OFF}	: CV zayıf yada güçlü evirtim için CV parametresi

NOIA	: Gürültü parametresi A
NOIB	: Gürültü parametresi B
NOIC	: Gürültü parametresi C
noiMod	: Gürültü modeli bayrağı
nqsMod	: NQS modeli bayrağı
NSUB	: Taban katkılama yoğunluğu
P_B	: Alt yerleştirme gerilimi
P_{BSW}	: Kaynak/savak yan yüzey jonksiyonu yerleştirme gerilimi
P_{BSWG}	: Kaynak/savak geçit yan yüzey jonksiyonu yerleştirme gerilimi
P_{CLM}	: Kanal boyu modülasyonu parametresi
P_{DIBLC1}	: Birincil çıkış direnci DIBL etkisi doğrulama parametresi
P_{DIBLC2}	: İkincil çıkış direnci DIBL etkisi doğrulama parametresi
P_{DIBLCB}	: DIBL doğruma parametresi gövde etkisi katsayısı
P_{RT}	: rdsw için sıcaklık katsayısı
P_{RWB}	: rdsw'ye ilişkin gövde etkisi katsayısı
P_{RWG}	: rdsw'ye ilişkin geçit kutuplaması etkisi katsayısı
P_{SCBE1}	: Birincil taban akımı gövde etkisi parametresi
P_{SCBE2}	: İkincil taban akımı gövde etkisi parametresi
P_{VAG}	: Early gerilimi geçit bağımlılığı
q	: Elektron yükü
R_{ds}	: Savak/kaynak seri direnci
R_{DSW}	: Birim alan başına parazitik direnç
R_{SH}	: Alan başına kaynak savak tabaka direnci
T_{CJ}	: cj için sıcaklık katsayısı
T_{CJSW}	: cjsw için sıcaklık katsayısı
T_{CJSWG}	: cjswg için sıcaklık katsayısı
T_{NOM}	: Parametre çıkarımının gerçekleştirildiği sıcaklık
T_{OX}	: Geçit oksiti kalınlığı
T_{OXM}	: Parametre çıkarımı gerçekleştirilen geçit oksiti kalınlığı
T_{PB}	: pb için sıcaklık katsayısı
T_{PBSW}	: pbsw için sıcaklık katsayısı
T_{PBSWG}	: pbswg için sıcaklık katsayısı
U_A	: Birinci dereceden hareket yeteneği bozulma katsayısı
U_{A1}	: ua için sıcaklık katsayısı
U_B	: İkinci dereceden hareket yeteneği bozulma katsayısı
U_{B1}	: ub için sıcaklık katsayısı
U_C	: Gövde etkisi hareket yeteneği bozulma katsayısı
U_{C1}	: uc için sıcaklık katsayısı
V_A	: Early gerilimi
V_{BM}	: V _{th} 'ın belirlenmesinde uygulanan maksimum V _{bs}
V_{bs}	: Taban kutuplama gerilimi
V_{BX}	: Fakirleşmiş bölge genişliğinin xt değerine eşit olduğu noktaya ilişkin V _{bs} değeri
V_{DS}	: Kaynak/savak gerilimi
V_{Dsat}	: MOSFET kaynak/savak doyma gerilimi
V_{FACTOR}	: Eşik altı bölge salınma çarpanı
V_{FB}	: Düz bant gerilimi
V_{FBCV}	: Düz-bant gerilimi parametresi (yalnızca capMod=0 için)
V_G	: Geçit gerilimi
V_{OFF}	: Büyük L ve W için eşik altı dengelemesi

V_{OFFCV}	: CV zayıf yada güçlü evirtim için CV parametresi
V_{SAT}	: $T=T_{nom}$ için hız doyma değeri
V_{TH0}	: Eşik gerilmi @ $V_{bs}=0$, Büyük kanal boyu
W	: MOSFET'in kanal genişliği
W_{eff}	: Efektif kanal genişliği
W_0	: Dar kanal parametresi
W_{INT}	: Kutuplamasız koşullarda genişlik dengeleme parametresi
W_L	: Genişlik dengelemesi uzunluk bağımlılığı katsayısı
W_{LC}	: CV kanal genişliği dengelemesi uzunluk bağımlılığı katasyısı
W_{LN}	: Genişlik dengelemesi uzunluk bağımlılığı kuvveti
W_{MAX}	: Maksimum kanal genişliği
W_{MIN}	: Minimum kanal genişliği
W_R	: W_{eff} 'e ilişkin genişlik dengeleme parametresi
W_W	: Genişlik dengelemesi genişlik bağımlılığı katsayısı
W_{WC}	: CV kanal genişliği dengelemesi uzunluk bağımlılığı katasyısı
W_{WL}	: Genişlik dengelemesi uzunluk ve genişlik çapraz terim katsayısı
W_{WLC}	: CV kanal genişliği dengelemesi uzunluk ve genişlik bağımlılığı katasyısı
W_{WN}	: Genişlik dengelemesi genişlik bağımlılığı kuvveti
X_J	: Jonksiyon derinliği
X_{PART}	: Yük bölümlleme bayrağı
X_T	: Katkılama derinliği
X_{TI}	: Jonksiyon akımı üstel sıcaklık katsayısı
α_0	: Çarpışma iyonizasyonu akımı birincil parametresi
α_1	: Boyut ölçeklendirmesinde I_{sub} parametresi
β_0	: Çarpışma iyonizasyonu akımı ikincil parametresi
γ_2	: Gövde yakınlarında gövde etkisi katsayısı
γ_1	: Yüzey yakınlarında gövde etkisi katsayısı
δ	: Efektif V_{ds} parametresi
ϵ_0	: Boşluğun dielektrik geçirgenliği
ϵ_{ox}	: Oksidin dielektrik geçirgenliği
ϵ_{si}	: Silisyumun dielektrik geçirgenliği

BSIM MOSFET MODEL PARAMETRELERİNİN BELİRLENMESİNE YÖNELİK ALGORİTMALAR

ÖZET

Geride bıraktığımız 30 yıllık süreçte, yarıiletken endüstrisi şaşırtıcı bir hızla gelişmiş; yüksek hızda çalışan, düşük güç tüketen tümdevrelerin kullanıldığı, sayıları giderek artan uygulamalar insan yaşamının her alanına girmiştir. Bu tür gelişmiş teknolojiler için önemli noktalardan biri, yüksek kalitede devre tasarımıdır.

Devre benzetimleri, devre tasarımlarının en önemli aşamalarından biridir. Benzetim sonuçlarının doğruluğu ise transistor modellerinin doğruluğuna bağlıdır. Günümüzde erişilen modern MOSFET teknolojisi ile gerçekleştirilen gelişmiş tümdevre üretiminde, kanal boyu değerleri 0.1 μ m seviyelerinin altına inmiştir. Yapıdaki karmaşıklık düzeyinin artışı, yeni fiziksel mekanizmalarla karşılaşılmasına neden olmuştur. Bu durum, tasarımcıları gelişmiş ortam ve algoritmalarla oluşturulan zorluk seviyeleri yüksek modellere yöneltmektedir. BSIM3v3, yüksek doğruluklu model gereksinimlerine yönelik geliştirilmiştir. Modelde kısa ve dar kanal etkileri gibi çok önemli olaylar iyi biçimde tanımlanmış, oluşturulan algoritmalar geniş boyutlandırma aralığında doğru sonuç verecek şekilde tasarlanmıştır. BSIM, MOSFET modellemesinin tarihi gelişiminde bir kilometre taşı olmuştur.

Bu tez çalışmasında, BSIM3v3 MOSFET model eşitliklerinden parametrelerin çıkarımına yönelik algoritmalar oluşturulmuştur. Parametrelerin belirlenmesi için MATLAB kod yapısı altında model eşitliklerinin çözümüne yönelik programlar yazılmıştır. Oluşturulan programlar, yalnızca transistor karakteristiklerinden elde edilen değerlerin giriş verisi olarak kullanılmasıyla sonuç alınacak biçimde tasarlanmıştır. Bu algoritmalar kullanılarak MOSFET BSIM model parametreleri belirlenmiştir. Çıkarımı gerçekleştirilen parametre değerleri kullanılarak SPICE programı ile transistor karakteristiklerinin elde edilmesine yönelik benzetimler yapılmıştır. Son aşamada, benzetim sonuçları ile gerçek karakteristiklere ilişkin sonuçlar karşılaştırılarak yöntemin başarımı belirlenmiştir.

BSIM MOSFET MODEL PARAMETER EXTRACTION ALGORITHMS

SUMMARY

From the last three decades, the semiconductor industry continues to grow with an amazing velocity. High-speed and low-power integrated circuit applications have permeated every aspect of human life. The critical part for these kinds of technologies is high-quality circuit design.

Circuit simulations are one of the essential parts of designing integrated circuits. The accuracy of circuit simulations depends on accuracy of the model of the transistors. Today, in the development of modern MOS technology, many new processing techniques have been introduced. The channel length of MOSFETs has been scaled down to the 0.1 μm range by developing integrated circuit fabrication. The increasing level of complexity of the device structure caused of new physical mechanisms. This leads to designers to more sophisticated models. BSIM3v3 has been developed for need of device model with high accuracy. In this model, crucial mechanisms; such as short and narrow channel effects are modeled with high accuracy in wide range of device geometries. BSIM is a historic milestone in device modeling.

In this thesis, parameter extraction algorithms are designed from the BSIM3v3 MOSFET model equations. The solution codes for the equations are written by MATLAB. The algorithms are designed to give results from only devices characteristics data. BSIM MOSFET model parameters are extracted by these algorithms. The SPICE simulations are performed using extracted parameters. Simulation results have been compared with experimental data. Hence, the work is finalized by determining the model performance and its accuracy.

1. GİRİŞ

1.1 Devre Benzetimleri İçin MOSFET Modellemesi

Günümüzde erişilen modern MOSFET teknolojisi ile gerçekleştirilen gelişmiş tümdevre üretiminde, yeni proses teknolojileri kullanılarak kanal boyu değerleri 100nm seviyelerinin altına inmiştir [1]. Yapıdaki karmaşıklık düzeyinin artışı ile yeni fiziksel mekanizmalarla karşılaşılması, tasarımcıları gelişmiş ortam ve algoritmalarla oluşturulan zorluk seviyeleri yüksek modellere yöneltmektedir.

Devre simülatörleri, devre performansını iyileştirmek, tasarım süresini kısaltmak ve devrenin fonksiyonelliğini arttırmak için yaygın şekilde kullanılmaktadır. Başta SPICE (Simulation Program with Integrated Circuit Emphasis) olmak üzere bu tür simülasyon programları ile gerçekleştirilen benzetimlerde, sonucun doğruluğu, elemanın modelinin doğruluğu tarafından belirlenmektedir. Bu bağlamda; günümüzde, gelişmiş yapıdaki elemanların doğru modellerinin oluşturulması, devre performansını doğru belirleyebilmek için her zamankinden daha önemli olmuştur [2]. Ayrıca eleman modelinin oluşturulmasında, yüksek model doğruluğu hedefinin yanında boyutlardaki değişiklik ve teknolojinin geliştirilmesine yönelik ilavelerde de modelin doğru sonuç vermesini sağlayacak ileriye yönelik uyumluluk özelliklerinin sağlaması istenir [3].

Aygıt modellemesinde; nümerik modeller, tablodan bakma (table lookup) modelleri ve analitik (kompakt) modeller olmak üzere üç model tipi söz konusudur. Devre benzetimlerinde yaygın olarak elemanın fiziksel yapısına dayalı olarak oluşturulan analitik modeller kullanılmaktadır. Nümerik modeller, yoğun hesaplama algoritmaları içeren ve bu açıdan karmaşık devrelerin çözümlemesine uygun olmayan modellerdir. Tablodan bakma modelleri ise yalnızca daha önceden incelenen sınırlı koşullar altında eleman davranışı hakkında hızlıca fikir alabilme adına kullanılır [4]. Bazı özel durumlarda kullanılan bu iki model, devre benzetimlerinde tercih edilme konusunda analitik modellerin gerisinde kalmıştır.

1.2 MOSFET Modellerinin Gelişimi

Devre benzetimleri için kompakt MOSFET modellerinin gelişimi ilk devre simülatörlerinin ortaya çıkışı ile başlamıştır. Bu tarihten günümüze MOS 1, MOS 2, MOS 3, MOS 9, EKV, Level 28, Model 9, ISIM, BSIM1 (Berkeley Short-channel IGFET Model), BSIM2, BSIM3, BSIM4 gibi yüzü aşan sayıda MOSFET modeli ortaya çıkmıştır. Bu modellerden birçoğu çok sayıda devre simülatörü tarafından desteklenmiş ancak pek azı yaygın şekilde kullanılmıştır. Bunlardan HSPICE içerisinde kullanılan Level 28 gibi bazı modeller, model eşitliklerinin anlamlarının yalnızca geliştiricileri tarafından bilindiği, lisanslı modellerdir. Tüm devre simülatörleri tarafından desteklenen MOS 1, MOS 2, MOS 3, BSIM1, BSIM2, BSIM3 ve BSIM4 modellerinde ise model eşitlikleri kullanıcıların genel erişimine açıktır [1]. Bazı MOSFET modellerinin temel özellikleri ve ortaya çıkışlarına ilişkin süreç aşağıda kısaca özetlenmiştir.

MOS 1 uzun kanallı ve düzenli katkılamaya sahip MOSFET'ler için geçmiş yıllarda kullanılan bir modeldir. Model eşitliklerinin çok basit ve anlaşılır olmasından dolayı, MOS 1 el hesaplarında ve kabaca fikir almak adına yapılan ön benzetimlerde halen kullanılmaktadır.

MOS 1 modelinin geliştirilmesi ile ortaya çıkan MOS 2 modeli, elemanın fiziksel davranışına ilişkin MOS 1 modelinden daha fazla parametre içerir. Ancak buna karşın model mikron altı boyutlarda yeterli doğruluk sağlayamaz. Ayrıca MOS 2 modelinde bazı durumlarda yakınsama problemleri ortaya çıkar.

MOS 2 modelinde karşılaşılan yakınsama problemleri ve kısa kanal etkilerinin yeterli biçimde tanımlanamaması gibi eksikleri gidermek amacıyla çok sayıda deneysel parametre ilavesi ile MOS 3 modeli oluşturulmuştur. MOS 3 modeli model doğruluğu ve çözüme yönelik işlem zamanı konusunda önceki modellere oranla önemli iyileştirmeler sağlamıştır. Ancak MOS 3 modeliyle, kısa ve dar kanal etkilerinin yeterli doğrulukta tanımlanması konusunda başarılı olunmamıştır. Ayrıca modelin ampirik parametrelere dayalı olarak oluşturulması nedeniyle, geniş aralıktaki boyutlandırma değerlerinde de doğru sonuç alınmamıştır. Genel olarak geliştirildikleri dönemde kısa ve dar kanal etkilerinin fiziksel tanımlaması yeterli düzeyde anlaşılamamış olduğundan MOS 1, 2 ve 3 modellerinin bu tür etkilere yönelik doğru sonuç vermesi sağlanamamıştır.

Kendisinden önceki modellerde yeterli doğrulukta sonuç alınamayan kısa kanal seviyelerinde doğru sonuç alınmasına yönelik BSIM ailesinden ilk olarak BSIM1 modeli geliştirilmiştir. BSIM1 ile 1µm seviyelerine kadar doğru sonuç elde edilmesi sağlanmıştır. Ancak geliştirilmesinde yine bazı uydurma parametrelerin kullanıldığı BSIM1 de model ölçeklendirebilirliği konusunda yeterli esneklik sunamamış ayrıca bu tür fiziksel olarak anlam taşımayan düzeltme parametrelerini kullanmak tasarımcıların benimsediği bir yöntem olmamıştır.

BSIM2, BSIM1'in model sürekliliği, çıkış iletkenliği ve eşik altı akımı ve bilinen diğer eksik yönleri giderilerek oluşturulmuştur. BSIM2 ile göz önüne alınan sınırlı boyutlandırma aralığında uygun doğruluk seviyesi sağlanmakla birlikte; model, geniş aralıktaki boyut değerleri ile kullanılamamaktadır. Bu durum hem BSIM2 kullanılarak farklı boyutlandırmalarda parametre çıkarımını hem de şu andaki teknolojiden geleceğe yönelik ilavelerde doğru sonuç veren modeller oluşturulmasını güç kılmaktadır.

Kendisinden önce geliştirilen modellerde sayılan eksikleri gidermek ve başarılı bir model ortaya çıkarmak adına BSIM3 modeli geliştirilmiştir. BSIM3 modelinde, kısa ve dar kanal etkileri gibi çok önemli olaylar iyi biçimde tanımlanmış, ayrıca oluşturulan algoritmalar geniş boyutlandırma aralığında doğru sonuç verecek şekilde tasarlanmıştır [1].

İlk sürüm BSIM3 1994 yılında ortaya çıkmıştır [5]. Ardından geliştirilen BSIM3v2 (BSIM3 sürüm 2) daha yüksek model doğruluğu ve ölçeklenebilirlik sağlamış ancak negatif direnç ve zayıf – güçlü evirtim geçişlerinde hatalı değişim problemlerini beraberinde getirmiştir. Bu dönemde yüksek doğruluk seviyesine sahip, açık kodlu bir modele gereksinim de yüksek oranda artmıştır.

BSIM3v2'de karşılaşılan küçük boyut etkilerini ve diğer fiziksel etkileri yüksek doğrulukta tanımlayan, geliştirilmiş model yapısı ile ilk sürüm BSIM3v3 (BSIM3v3.0), Ekim 1995'te sunulmuştur [6]. Modelde gelişmiş ölçeklendirilebilirlik ve ileriye yönelik kestirim özellikleri sağlanmıştır. Model kullanıcılar ve geliştiriciler tarafından yaygın şekilde kabul görmüş ve Advanced Micro Devices, Analog Devices, Avant!, BTA Technology, Cadence Design Systems, Compaq, Conexant Systems (Rockwell Semiconductor Systems), Hewlett Packard (HP), Hitachi, IBM, Intel, Lucent Technologies, Mentor Graphics, Motorola, NEC, Philips, Siemens,

Texas Instruments ve TSMC gibi yarıiletken teknolojisinin önde gelen kuruluşları tarafından oluşturulan kurul olan CMC (Compact Model Council) tarafından endüstri standardı MOSFET modeli olarak kabul edilmiştir [7]. Bir sonraki sürüm BSIM3v3 (BSIM3v3.1) model kararlılığında ve kaynak/savak diyot modelinde geliştirmelerle birlikte Aralık 1996'da ortaya çıkmıştır. Sonraki BSIM3v3 modeli, BSIM3v3.2 Haziran 1998'de önerilmiştir. BSIM3v3.2 quantizasyon etkisine yönelik yeni bir yük/kapasite modeli ile eşik gerilimi, taban akımı ve NQS modellerindeki geliştirmeleri içermektedir. Son versiyon BSIM3v3, BSIM3v3.3 termal gürültü iyileştirmeleri ve bazı parametre ilaveleri ile Temmuz 2005'te kullanıma sunulmuştur [8].

BSIM ailesinin en yeni üyesi olan BSIM4 2000 yılında geliştirilmiştir [9]. BSIM4, BSIM3 modeli temel alınarak özellikle 100nm seviyelerinin altında yüksek başarımlı sağlamaya yönelik geliştirilmiştir. BSIM3 modelinin kendinden önceki modellerle ilişkisi BSIM3 ile BSIM4 arasında söz konusu değildir. Yani, BSIM4, BSIM3 modelinin yerine değil bu modele alternatif olarak geliştirilmiştir. Bu bağlamda, BSIM4'ün kullanıma sunulması BSIM3 ile ilgili çalışmaları ve geliştirmeleri durdurmamıştır. Bu durumun örneği olarak, son sürüm BSIM3 olan BSIM3v3.3, altı BSIM4 sürümünün ardından ve ilk sürüm BSIM4'ten beş yıl sonra ortaya çıkmıştır.

İncelenen modellerin performans karşılaştırması Tablo 1.1 ile verilmiştir [1].

Tablo 1.1: MOSFET modellerinin performans karşılaştırması

Model	Minimum L (μm)	Minimum Tox (nm)	Model Devamlılığı	Güçlü Evirtim Bölgesi Doğruluğu	Eşik Altı Bölgesi Doğruluğu	Küçük İşaret Parametreleri	Ölçeklendirilebilirlik
MOS1	5	50	KÖTÜ	KÖTÜ	Modelde Yok	KÖTÜ	KÖTÜ
MOS2	2	25	KÖTÜ	KÖTÜ	KÖTÜ	KÖTÜ	ORTA
MOS3	1	20	KÖTÜ	ORTA	KÖTÜ	KÖTÜ	KÖTÜ
BSIM1	0.8	15	ORTA	İYİ	ORTA	KÖTÜ	ORTA
BSIM2	0.35	7.5	ORTA	İYİ	İYİ	ORTA	ORTA
BSIM3v2	0.25	5	ORTA	İYİ	İYİ	İYİ	İYİ
BSIM3v3	0.15	4	İYİ	İYİ	İYİ	İYİ	İYİ

MOSFET modellemesine yönelik çalışmalar halen hem akademik hem de endüstriyel alanda hızla sürmektedir. Bu bağlamda; BSIM MOSFET modellerinin incelenmesine ve model parametrelerinin belirlenmesine ilişkin algoritmaların oluşturulmasına yönelik bu çalışmada, ilk olarak devre benzetimlerinin devre tasarımları açısından yeri ve önemi üzerinde durulmuştur. Yine bu bölümde genel olarak MOSFET modellerinin ve özel olarak BSIM modelinin gelişimine yönelik süreç verilmiştir.

Bölüm 2’de MOS transistorun temel yapı özellikleri ve çalışma ilkesi, ele alınan modellerle ilgisi açısından incelenmiştir. Aynı zamanda çeşitli fiziksel olaylar göz önüne alınarak bunlara ilişkin BSIM modellerine yer verilmiştir.

Bölüm 3’te daha önce ele alınan BSIM modellerinden, parametrelerin çıkarımına ilişkin yöntemin aşamaları belirlenmiştir. Bununla ilgili temel strateji ve süreç ortaya konmuş, ardından parametrelerin belirlenmesine yönelik matematiksel temelli algoritmalar oluşturulmuştur.

Bölüm 4’te bir önceki bölümde geliştirilen parametre çıkarım algoritmaları kullanılarak MATLAB programı altında MOSFET karakteristikleri üzerinden BSIM parametreleri belirlenmiştir. Belirlenen model parametreleri kullanılarak değişik geometrilere sahip MOSFET’lerin farklı kutuplama koşulları altında SPICE benzetimleri gerçekleştirilmiştir. Gerçekleştirilen benzetimler sonucu elde edilen sonuçlar deneysel verilerle karşılaştırılarak hata oranları belirlenmiştir.

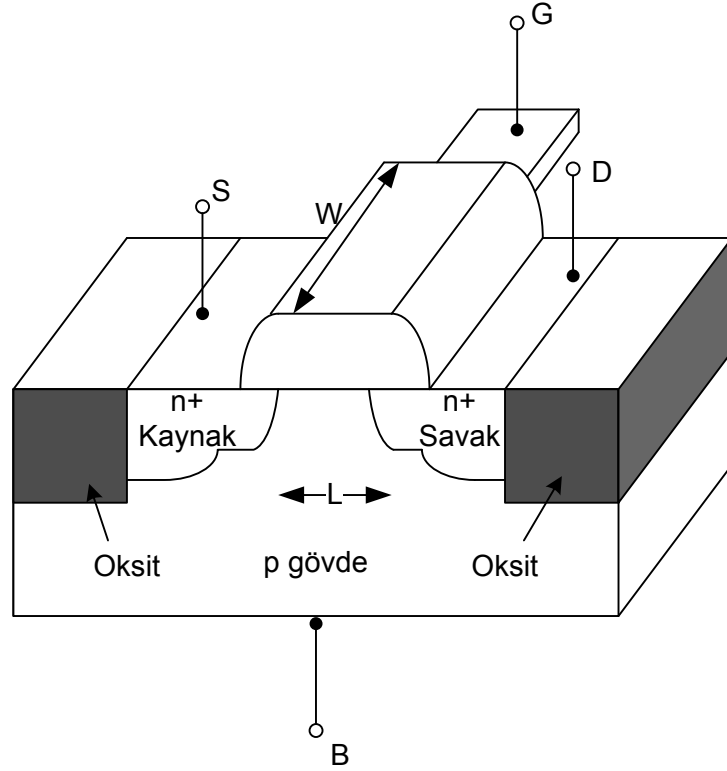
Bölüm 5’te çalışmanın bütününe ilişkin elde edilen sonuçlar verilmiştir. Geliştirilen yöntem, sağlanan başarımlar düzeyi göz önüne alınarak değerlendirilmiştir.

BSIM model setine ilişkin parametre listeleri ve model eşitlikleri sırasıyla Ek A ve Ek B’de verilmiştir.

2. BSIM MOSFET MODELİ

2.1 MOSFET Transistorun Çalışma İlkesi

MOSFET, (Metal Oxyde Semiconductor Field Effect Transistor) adından da anlaşılacağı üzere, metal oksit yarıiletken yapıda ve taşıyıcıların alan etkisi ile kontrol edildiği alan etkili transistor yapısıdır. MOS transistorlar çok küçük boyutlu olarak geliştirilebilmeleri, çok az güç harcamaları gibi birçok üstün özellikleri sayesinde VLSI (Very Large Scale Integration) teknolojisi ile üretilen günümüz gelişmiş tümdevre yapılarında yaygın şekilde kullanılmaktadır.



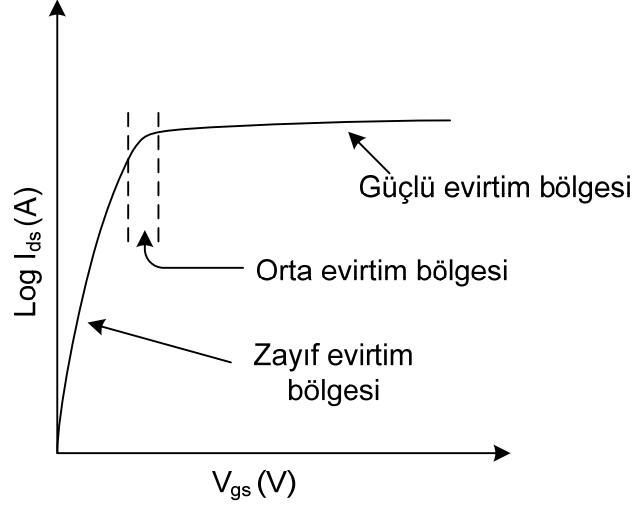
Şekil 2.1: Temel MOSFET yapısı üç boyutlu kesit görünümü

MOS transistor, savak (D), geçit (G), kaynak (S) ve gövde (B) olmak üzere dört uçlu yapıdadır. Kaynak ve savak arasında kanal doğrultusunda uzunluk kanal boyu (L), kanala çizilen normalin uzunluğu ise kanal genişliği (W) olarak adlandırılır.

Genellikle MOSFET yapısında kaynak ve savak uçları simetrik yapıdadır. Bu durum, kaynak ve savak bölgelerinin birbirlerinin yerine kullanılabileceği, seçilen uygulamada kullanılan kutuplama koşullarına göre gerçek uçların belirleneceği anlamına gelir. Temel bir MOSFET yapısı kesit görünümü Şekil 2.1’de verilmiştir.

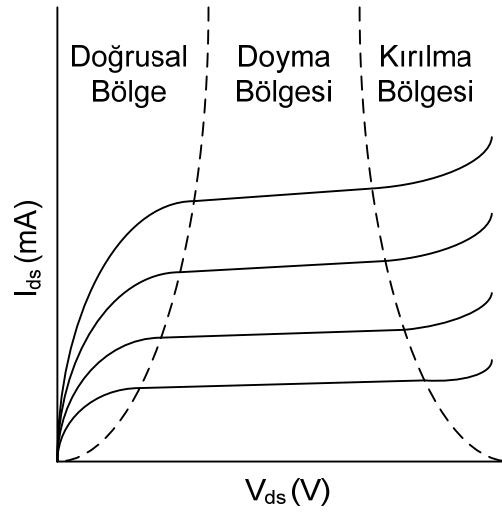
MOS transistorun geçit ucundan uygun seviyelerde bir gerilim uygulandığında kaynak ve savak arasında akım iletimini sağlayan bir evirtim tabakası oluşur. Akım değeri, geçit ve savak uçlarından uygulanacak gerilim değerine bağlı olacaktır. MOS transistorun geçit ucu yapının diğer bölümlerinden izole edildiğinden MOSFET aynı zamanda IGFET (Insulated-Gate Field-Effect Transistor) olarak da adlandırılır. BSIM (Berkeley Short-channel IGFET Model) modeline ismi verilirken de bu tanımlama temel alınmıştır.

Evirtim tabakasının oluştuğu geçit gerilimi değerine eşik gerilimi adı verilir. Eşik geriliminin doğru modellenmesi eleman karakteristiğinin tam ve doğru şekilde tanımlanabilmesi açısından çok önemlidir. Eşik gerilimi referans alınarak tüm aygıt karakteristiği üç çalışma bölgesine ayrılır. Bunlardan ilki, güçlü evirtim bölgesidir. Geçit gerilimi eşik geriliminin üzerine çıktığında, evirtim yükü yoğunluğu taban katkılama yoğunluğunun üzerinde çıkar ve MOSFET güçlü evirtimde çalışır. Bu bölgede sürüklenme akımı etkindir. İkinci bölge, eşik altı (zayıf evirtim) bölgesidir. Geçit gerilimi eşik gerilimi değerinin altına indiğinde evirtim yükü yoğunluğu da taban katkılama yoğunluğu değerinden küçük duruma gelir ve transistor eşik altı (zayıf evirtim) bölgesinde çalışır. Bu durumda difüzyon akımı etkindir. Son olarak, geçit gerilimi eşik gerilimine çok yakın değerlerde iken evirtim yükü yoğunluğu da taban katkılama yoğunluğu değeri civarında olur. Bu durumda MOSFET geçiş bölgesinde çalışır. Diğer iki bölge arasında kalan ve orta evirtim adı verilen bu bölgede hem difüzyon hem de sürüklenme akımı etkindir. Şekil 2.2 ile verilen karakteristikte bu üç bölge belirtilmiştir.



Şekil 2.2: n-kanallı MOSFET Log(IdS)-Vds karakteristiği

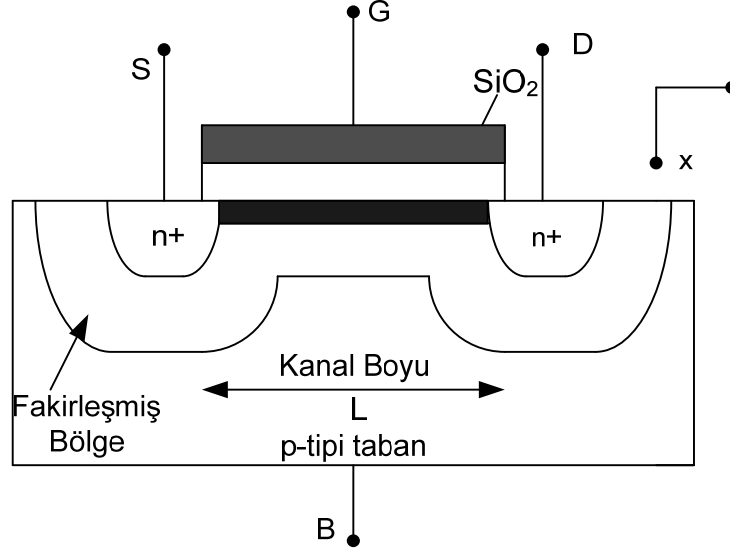
Savak gerilimi kutuplamasına bağlı olarak MOSFET doğrusal, doyma ve kırılma çalışma bölgelerinde çalışır.



Şekil 2.3: n-kanallı MOSFET Ids-Vds karakteristiği

Düzenli taban katkı yoğunluğu dağılımına, büyük kanal boyu ve genişliğine sahip bir MOSFET'in kesit görünümü Şekil 2.4 ile verilmiştir. Bu MOSFET için eşik gerilimi modeli Denklem (2.1)'deki gibi verilir.

$$V_{th} = V_{FB} + \Phi_s + \gamma \sqrt{\Phi_s - V_{bs}} = V_{Tideal} + \gamma \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s} \right) \quad (2.1)$$



Şekil 2.4: n-kanallı MOSFET kesit görünümü

Denklemden V_{FB} düz bant gerilimi, V_{Tideal} uzun kanallı elemanın sıfır kutuplama şartlarında eşik gerilimi, γ ise ifadesi (2.2)'deki gibi verilen gövde kutuplama katsayısıdır.

$$\gamma = \frac{\sqrt{2\epsilon_{si}qN_a}}{C_{ox}} \quad (2.2)$$

Bağıntıda N_a taban katkılama yoğunluğudur. Yüzey potansiyeli Φ_s aşağıdaki gibi verilir:

$$\Phi_s = 2 \frac{k_B T}{q} \ln \left(\frac{N_a}{n_i} \right) \quad (2.3)$$

Denklem (2.1) kanal katkılama yoğunluğunun sabit ve kanal boyunun yeterince uzun olması durumunda geçerlidir. Bu şartlar altında potansiyel değeri kanal boyunca sabit olur.

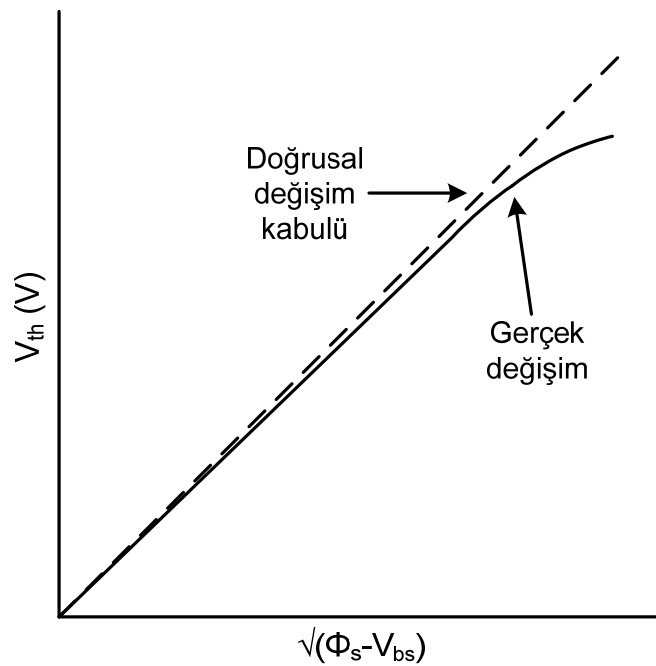
2.2 BSIM3v3 Eşik Gerilimi Modeli

Taban katkılama yoğunluğunun düzenli dağılıma sahip olmaması ve/veya kısa/dar kanallı elemanlarla çalışılması durumunda Denklem (2.1) ile verilen eşitliğin yeterli olmayacağı, doğru tanımlama için daha gelişmiş bir eşik gerilimi ifadesine gereksinim duyulacağı açıktır.

Bu bölümde düzensiz katkılama ile kısa ve dar kanal etkilerini detaylı biçimde içeren, gelişmiş BSIM3v3 MOSFET eşik gerilimi modeli incelenecektir.

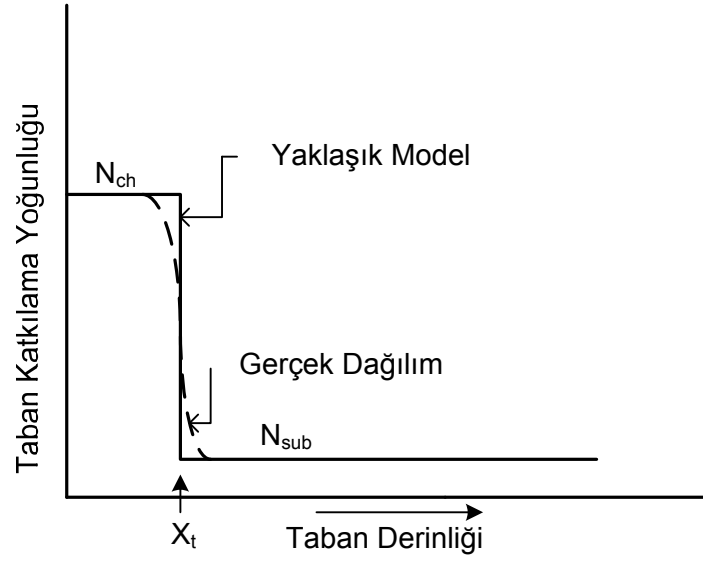
2.2.1 Dikey Düzensiz Katkılama Etkisi

Denklem (2.1), eşik geriliminin γ eğimi ile $\sqrt{\Phi_s - V_{BS}}$ ile doğrusal değiştiği kabulü sonucu ortaya çıkmaktadır. Ancak deneysel sonuçlar (Şekil 2.5) doğrusal olmayan bir bağımlılığın olduğunu ortaya koymaktadır. γ eğimi V_{bs} 'nin daha negatif değerlerinde azalmaktadır. Bu doğrusal olmayan değişim düşey doğrultuda düzensiz taban katkılamasından kaynaklanmaktadır.



Şekil 2.5: Eşik geriliminin $\sqrt{\Phi_s - V_{BS}}$ ile değişimi

Katkılama yoğunluğu, iyon implantasyonunda seçilen enerjiye bağlı olarak geçit oksiti – gövde arabiriminde gövdenin alt kısımlarına oranla daha yüksek ya da düşük seviyelerde olabilir. Bu düzensiz katkılama durumu γ eğimini gövde kutuplamasının fonksiyonu yapmaktadır. V_{th} 'nin V_{bs} 'ye bağlı analitik bir ifadesini elde etmek için yaklaşık basamak – katkılama profili kullanılabilir (Şekil 2.6).



Şekil 2.6: Taban katkılama yoğunluğu değişimi

N_A , fakirleşmiş bölge genişliği Şekil 2.6'daki gibi X_T^1 'den daha küçük olması durumunda, N_{CH} değerine, aksi durumda ise N_{SUB} değerine eşit olmaktadır. Buradan

$$V_{th} = V_{TH0} + \gamma_1 \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s} \right), \quad |V_{bs}| < |V_{bx}| \quad (2.4)$$

$$V_{th} = V_{TH0} + \gamma_1 \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s} \right) + \gamma_2 \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s - V_{bx}} \right), \quad |V_{bs}| \geq |V_{bx}| \quad (2.5)$$

olarak elde edilir. Φ_s^2 eşik anında yüzey potansiyelidir. γ_1 ve γ_2 ifadeleri (2.6) ve (2.7) 'de verilmiştir.

$$\gamma_1 = \frac{\sqrt{2q\epsilon_{si}N_{ch}}}{C_{ox}} \quad (2.6)$$

$$\gamma_2 = \frac{\sqrt{2q\epsilon_{si}N_{sub}}}{C_{ox}} \quad (2.7)$$

V_{bx} , fakirleşmiş bölge genişliğinin X_T olması durumu için gövde kutuplamasıdır.

¹ Bu tez çalışmasında BSIM3v3 model parametreleri büyük harflerle ve koyu – italik yazı tipi kullanılarak ifade edilmiştir.

² BSIM3v3 eşik gerilimi modeli eşitliklerinde $\Phi_s \equiv 2\Phi_B$ alınır.

$$\frac{qN_{ch}X_t^2}{2\epsilon_{si}} = \Phi_s - V_{bx} \quad (2.8)$$

(2.4) ve (2.5) ile verilen denklemler tek bir ifadede birleştirilirse,

$$V_{th} = V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s} \right) - K_2 V_{bs} \quad (2.9)$$

elde edilir. $V_{bs}=V_{bm}$ için (2.5) ve (2.9) aynı sonucu vermektedir:

$$\begin{aligned} & \gamma_1 \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s} \right) + \gamma_2 \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s - V_{bx}} \right) \\ &= K_1 \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s} \right) - K_2 V_{bs} \end{aligned} \quad (2.10)$$

$$K_1 = \gamma_2 - 2K_2 \sqrt{\Phi_s - V_{bm}} \quad (2.11)$$

(2.10) ve (2.11) birlikte çözülerek,

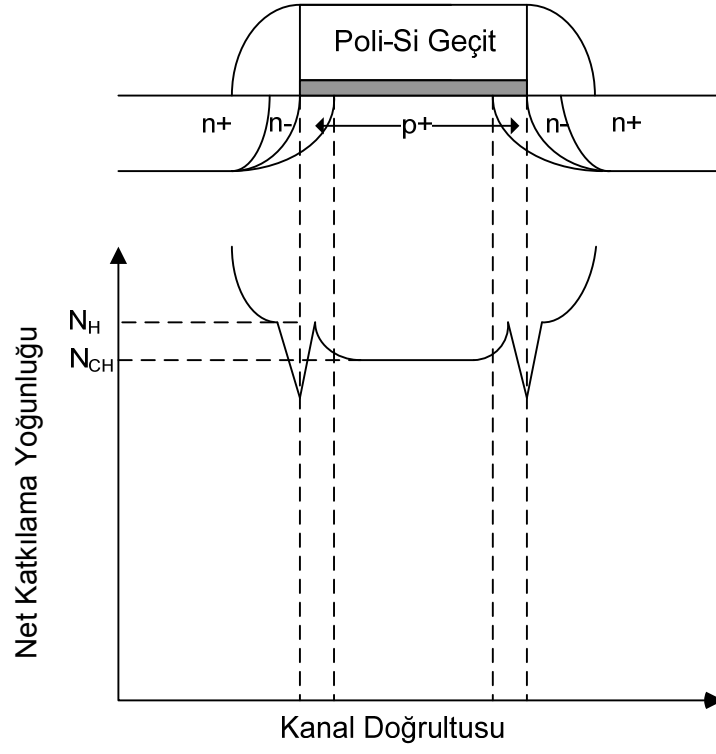
$$K_2 = \frac{(\gamma_1 - \gamma_2) \left(\sqrt{\Phi_s - V_{bx}} - \sqrt{\Phi_s} \right)}{2\sqrt{\Phi_s} \left(\sqrt{\Phi_s - V_{bm}} - \sqrt{\Phi_s} \right) + V_{bm}} \quad (2.12)$$

elde edilir. Denklem (2.12) ile belirlenen K_2 , (2.11) içerisinde kullanılarak K_1 elde edilir. Bunun yanında K_1 ve K_2 genellikle ölçüm verileri kullanılarak belirlenir.

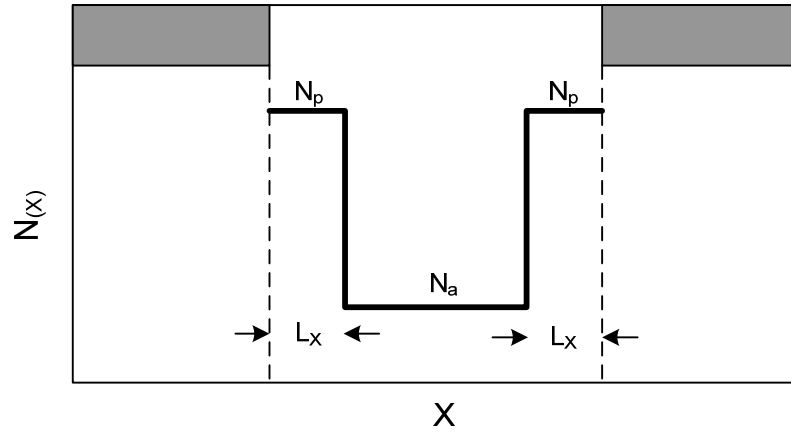
K_1 ve K_2 'nin ölçüm sonuçları kullanılarak elde edilmesinin, aynı parametrelerin hesaplama yoluyla bulunmasına göre daha iyi sonuç verdiği bilinmektedir. Ölçüm verileri mevcut ise K_1 ve K_2 buradan tespit edilir. Ölçüm verileri mevcut değilse ya da kullanıcı parametrelerin fiziksel doğaları gibi özel amaçlarla ilgileniyorsa kanal katkılama yoğunluğu ve diğer proses parametreleri (N_{CH} , N_{SUB} , X_T ve T_{OX}) kullanılarak K_1 ve K_2 (2.11) ve (2.12) ile hesaplanabilir.

2.2.2 Yatay (Lateral) Düzensiz Katkılama Etkisi

Yüksek katkılama yoğunluğundan dolayı, kaynak ve savak noktalarına yakın bölgelerde taşıyıcı düzeyi kanal ortalarına oranla daha yüksek seviyelerde olur. Bu duruma ilişkin katkılama yoğunluğu profili Şekil 2.7 ile verilmiştir. Yatay yönde düzensiz katkılamanın eşik gerilimine etkisinin belirlenmesi amacıyla kanal uzunluğu doğrultusunda ortalama kanal katkılaması, kanal boyunca basamak katkılama profili (Şekil 2.8) yaklaşımı ile belirlenebilir.



Şekil 2.7: Kanal boyunca katkılama yoğunluğu profili



Şekil 2.8: Basamak katkılama profili

Şeklin geometrisinden yararlanılarak ortalama katkılama yoğunluğu aşağıdaki gibi hesaplanır.

$$N_{eff} = \frac{N_{CH} (L - 2L_x) + N_{pocket} 2L_x}{L} = N_a \left(1 + \frac{2L_x}{L} \frac{N_{pocket} - N_{CH}}{N_{CH}} \right) \quad (2.13)$$

$$N_{eff} \equiv N_{CH} \left(1 + \frac{N_{LX}}{L} \right)$$

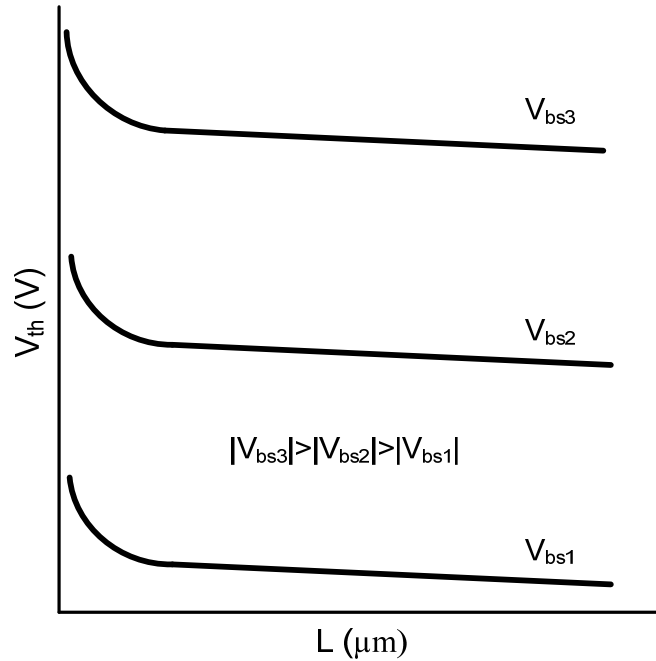
$$N_{LX} = 2L_x \frac{N_{pocket} - N_{CH}}{N_{CH}} \quad (2.14)$$

BSIM3v3 parametresi olan N_{LX} ölçüm verileri kullanılarak belirlenir. Kısa kanallı yapıda ortalama katkılama yoğunluğu değeri artacağından eşik gerilimi de buna paralel olarak artacaktır.

Yatay yönde düzensiz katkılama etkisi eşik gerilimine yansıtıldığında ifadenin yeni şekli aşağıdaki gibi olacaktır.

$$V_{th} = V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s} \right) - K_2 V_{bs} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L}} - 1 \right) \sqrt{\Phi_s} \quad (2.15)$$

Yatay düzensiz katkılama etkisinden dolayı ortaya çıkan eşik gerilimi ile L bağımlılığı Denklem (2.15) ile modellenir. Eşik geriliminin kanal boyu artışı ile azaldığı görülmektedir (Şekil 2.9). N_{LX} yatay düzensiz katkılama etkisini modelleyen, ters kısa kanal etkisini ifade eden tek parametredir.



Şekil 2.9: Denklem (2.15) için eşik geriliminin kanal boyu ile değişimi

2.2.3 Kısa Kanal Etkisi

Uzun kanallı elemanda eşik gerilimi kanal boyundan ve savak geriliminden bağımsızdır. Kanal boyu düşük seviyelere indiğinde eşik gerilimi ile kanal boyu ve

savak gerilimi arasında yüksek oranda bağımlılık oluşmaktadır. Kısa kanal etkisinin dâhil edildiği eşik gerilimi modeli (2.16) denklemi ile verilmiştir.

$$V_{th} = V_{th0} + K_1 \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s} \right) - K_2 V_{bs} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} - \Delta V_{th} \quad (2.16)$$

Kısa kanal etkisi ile eşik gerilimindeki azalışı temsil eden ΔV_{th} parametresinin belirlenebilmesi amacıyla nümerik çözümler [10], iki boyutlu yük paylaşımı yaklaşımı [11],[12], basitleştirilmiş Poisson eşitliği [13]-[15], gibi birçok model ortaya konulmuştur. ΔV_{th} 'ın tanımlanabilmesi amacıyla basit, uygun doğruluk seviyesine sahip, fiziksel temelli bir model Z. H. Liu tarafından önerilmiştir [16]. Kanal boyunca iki boyutlu Poisson denklemi çözümüne dayalı bu modele ilişkin eşitlik (2.17)'de verilmiştir.

$$\Delta V_{th} = \theta_{th}(L) \left(2(V_{bi} - \Phi_s) + V_{ds} \right) \quad (2.17)$$

Denklemde V_{bi} kaynak ve taban jonksiyonuna ilişkin yerleştirme (built-in) gerilimidir.

$$V_{bi} = \frac{k_B T}{q} \ln \left(\frac{N_{CH} N_{DS}}{n_i^2} \right) \quad (2.18)$$

Burada N_{DS} tipik değeri $1 \times 10^{20} \text{ cm}^{-3}$ seviyelerinde olan kaynak/savak katkılama yoğunluğudur. Kısa kanal etkisi katsayısı olarak isimlendirilen $\theta_{th}(L)$ 'ye ilişkin ifade de Denklem (2.19) ile verilmiştir.

$$\theta_{th}(L) = \left[\exp \left(-\frac{L}{2l_t} \right) + 2 \exp \left(-\frac{L}{l_t} \right) \right] \quad (2.19)$$

l_t karakteristik uzunluk olarak tanımlanır.

$$l_t = \sqrt{\frac{\epsilon_{si} T_{OX} X_{dep}}{\epsilon_{ox} \eta}} \quad (2.20)$$

X_{dep} tabandaki fakirleşmiş bölge genişliğidir. X_{dep} ifadesi de (2.21) ile verilmiştir.

$$X_{dep} = \sqrt{\frac{2\epsilon_{si}(\Phi_s - V_{bs})}{qN_{CH}}} \quad (2.21)$$

X_{dep} savak geriliminin etkisiyle savak bölgesi yakınlarında kanal ortasındaki değerine oranla daha yüksek seviyelere çıkar. X_{dep}/η kanal boyunca ortalama fakirleşmiş bölge genişliğini ifade eder.

Kanal boyu L azaldığında ΔV_{th} artarak V_{th} 'nin azalmasına yol açacaktır. LDD yapıdaki bir MOSFET için denklem (2.18)'deki N_{DS} , düşük katkılama seviyelerindedir. Dolayısıyla V_{bi} değeri, konvansiyonel MOSFET'lere oranla LDD MOSFET'lerde daha düşük seviyelerde olur. Bu nedenle kısa kanal etkisi ile eşik gerilimindeki düşüş LDD MOSFET'lerde daha düşük seviyelerde olur.

(2.17) bağıntısı ΔV_{th} ile savak geriliminin doğrusal bağımlı olduğunu göstermektedir. V_{th} azaldığında V_{ds} artacaktır. $L \gg l_t$ iken DIBL etkisi çok düşük seviyelerde olacaktır.

Yukarıda belirtilenlerden hareketle, savak-kaynak yük paylaşımı ve DIBL efektinin V_{TH} üzerindeki etkisi (2.19) ile tanımlanır. Modeli geniş aralıktaki L , V_{ds} , V_{bs} değerlerine uyumlu hale getirmek için D_{VT0} , D_{VT1} , D_{VT2} , D_{SUB} , E_{TA0} , E_{TAB} gibi ilave parametrelerle yük paylaşımı ve DIBL etkilerini ayrı ayrı tanımlayan ifadeler oluşturulur.

$$\begin{aligned} V_{th} = & V_{TH0} + K_1 \cdot \left(\sqrt{\Phi_s - V_{bs}} - \sqrt{\Phi_s} \right) - K_2 V_{bs} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} \\ & - D_{VT0} \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_t} \right) \right) (V_{bi} - \Phi_s) \\ & - \left(\exp \left(-D_{SUB} \frac{L_{eff}}{2l_{to}} \right) + 2 \exp \left(-D_{SUB} \frac{L_{eff}}{l_{to}} \right) \right) (E_{TA0} + E_{TAB} V_{bseff}) V_{ds} \end{aligned} \quad (2.22)$$

$$\theta_{th}(L) = D_{vt0} \left[\exp \left(-\frac{D_{vt1} L}{2l_t} \right) + 2 \exp \left(-\frac{D_{vt1} L}{l_t} \right) \right] \quad (2.23)$$

$$\Delta V_{th} = \theta_{th}(L) (V_{bi} - \Phi_s) \quad (2.24)$$

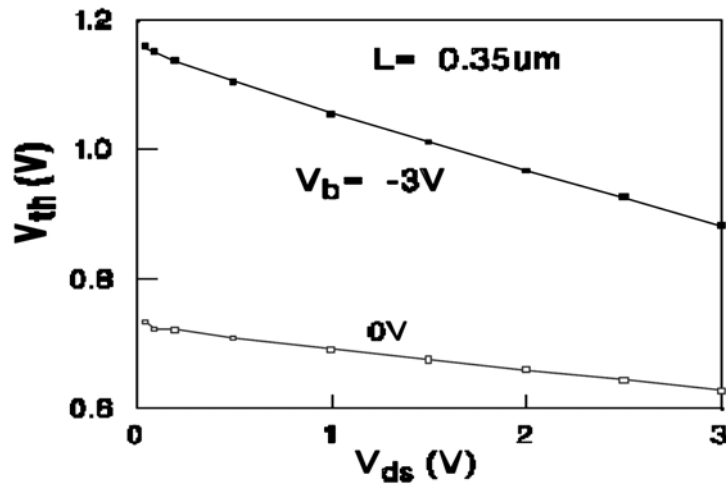
$$l_t = \sqrt{\frac{\varepsilon_{si} T_{ox} X_{dep}}{\varepsilon_{ox} \eta}} (1 + D_{vt2} V_{bs}) \quad (2.25)$$

$$\theta_{dibl}(L) = \left[\exp\left(-\frac{D_{sub} L}{2l_{t0}}\right) + 2 \exp\left(-\frac{D_{sub} L}{l_{t0}}\right) \right] \quad (2.26)$$

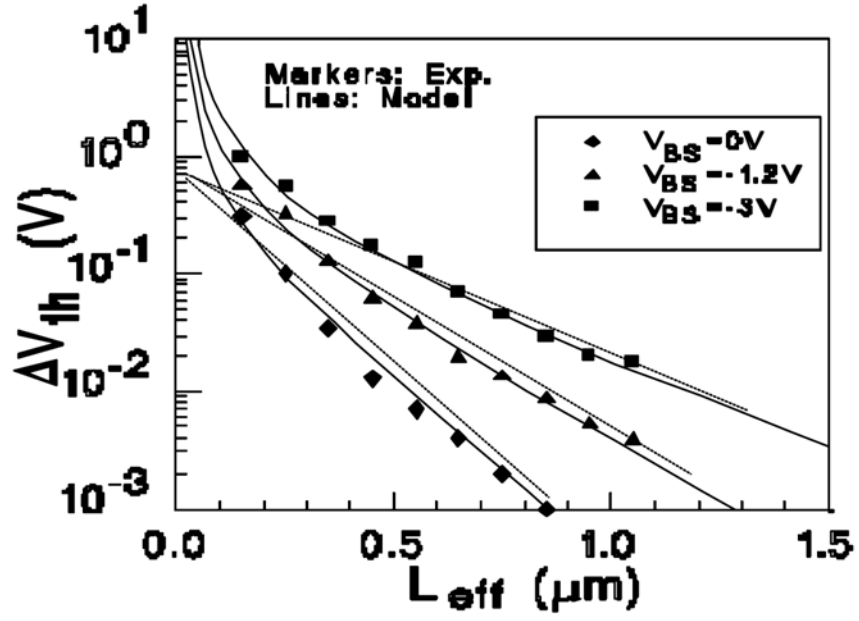
$$\Delta V_{th}(V_{ds}) = \theta_{dibl(L)} (E_{ta0} - E_{tab} V_{bs}) V_{ds} \quad (2.27)$$

Denklemlerdeki l_{t0} , sıfır gövde kutuplaması şartlarında (2.25)'den hesaplanır. X_{dep} kanal katkılama yoğunluğunun bilinmesi ile bulunabilir. Model doğruluğu yüksek oranda arttıran D_{VT0} , D_{VT1} , D_{VT2} , D_{SUB} , E_{TA0} , E_{TAB} parametreleri deneysel olarak belirlenebilir.

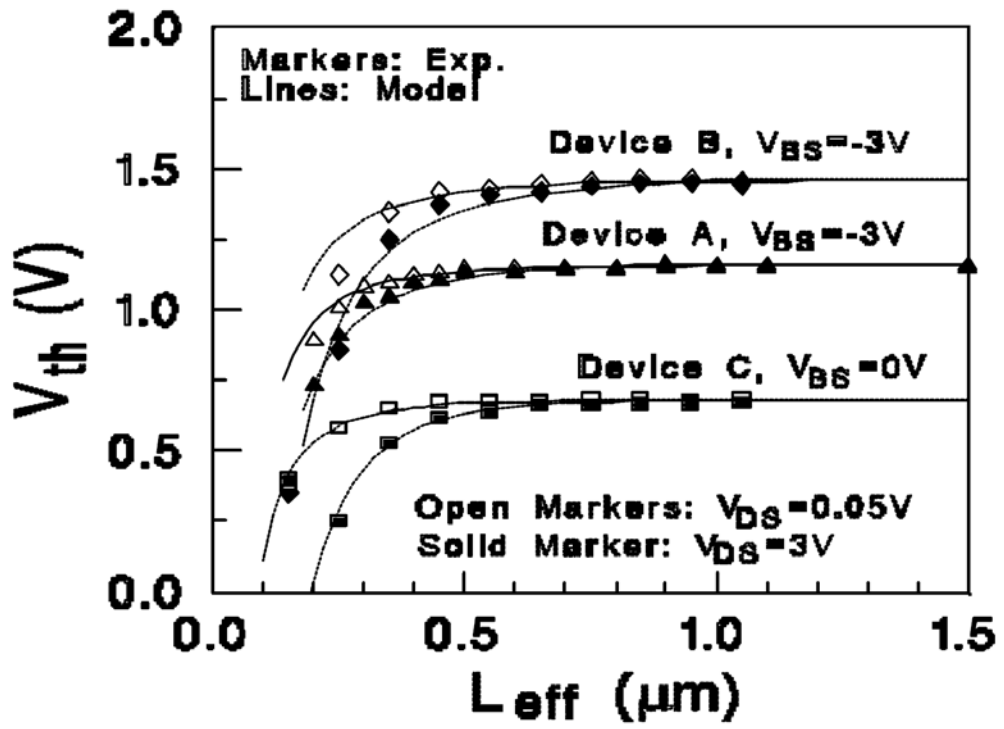
Gövde kutuplaması daha negatif düzeylere gelirse, Denklem (2.21)'den görüldüğü üzere fakirleşmiş bölge genişliği artar. Buradan l_t 'nin artışıyla ΔV_{th} artacaktır. Aynı nedenle eşik gerilimi üzerinde, DIBL etkisi ve kanal boyu bağımlılığı V_{bs} 'nin daha negatif yapılmasıyla artar. Bu durum deneysel verilerle oluşturulan Şekil 2.11 ve Şekil 2.12 ile gösterilmiştir [8]. V_{th} ile V_{ds} arasında doğrusal olmayan bir bağımlılık olduğu bilirse de [16], kabul edilebilir düzeylerde doğrusal değişim söz konusudur (Şekil 2.10).



Şekil 2.10: Farklı gövde kutuplaması şartlarında eşik gerilimi – savak gerilimi değişimi



Şekil 2.11: Farklı gövde kutuplaması şartlarında eşik gerilimi – kanal boyu değişimi



Şekil 2.12: Bazı savak gerilimi ve gövde kutuplaması değerlerinde eşik gerilimi – kanal boyu değişimi

(2.22) bağıntısında $V_{TH0} + K_1\sqrt{\Phi_s - V_{bs}} - K_2V_{bs}$ ile ΔV_{th} gövde kutuplamasının değişimine karşılık birbirlerine ters yönde etkirler. $V_{TH0} + K_1\sqrt{\Phi_s - V_{bs}} - K_2V_{bs}$ ile ΔV_{th} kaynaklı değişimler birbirlerine dengeleme yönünde olacağından eşik gerilimi, gövde kutuplamasına karşı daha az duyarlı hale gelir. Bu kompanzasyon kısa kanallı MOSFET’lerde daha baskın seviyelerde olur. Dolayısıyla, kısa kanallı MOSFET’lerde V_{th} ’nin gövde kutuplamasına bağımlılığı uzun kanallı MOSFET’lere oranla daha düşük seviyelerde olur (Şekil 2.11).

Deneysel veriler ve Denklem (2.19) ile elde edilen farklı gövde kutuplaması değerlerinde kanal boyu ile eşik gerilimi değişimi Şekil 2.12 ile verilmiştir. Model ile deneysel sonuçlar arasında daha yüksek uyum açısından (2.22) bağıntısındaki ilave terimlere ihtiyaç vardır.

2.2.4 Dar Kanal Etkisi

Tek boyutlu analizde kanal içinde gerçek fakirleşmiş bölge genişliği saçak alanlarının varlığından dolayı varsayıldığı değerine oranla daha yüksek seviyelerdedir [17]. Bu etki kanal genişliğinin küçülmesi ile daha baskın düzeylere gelerek eşik geriliminin artmasına yol açar. Söz konusu etki (2.28) eşitliği ile modellenir. Denklemin sağ tarafı ilave gerilim artışını yansıtır.

$$\frac{\pi q N_a X_{d\max}^2}{2C_{ox}W} = 3\pi \frac{T_{ox}}{W} \Phi_s \quad (2.28)$$

BSIM3v3’de deneysel yaklaşımla tüm dar kanal etkisi modeli (hem normal hem ters dar kanal etkisi) Denklem (2.29) ile verilir.

$$\Delta V_{thW} = (K_3 + K_{3B}V_{bs}) \frac{T_{ox}}{W_{eff}' + W_0} \Phi_s \quad (2.29)$$

Denklemde K_3 , K_{3B} , W_0 dar kanal etkisi BSIM parametreleri W_{eff}' efektif kanal genişliğidir.

(2.29) bağıntısı ile verilen modelin oluşturulması yaklaşımında, kanal genişliğinin kanal boyundan bağımsız olması için kanal boyu yeteri kadar büyük kabul edilmiştir. Küçük kanal boyu değerlerinde dar kanal etkisine ilişkin BSIM modeli ise Denklem (2.30) ile verilmiştir.

$$\Delta V_{thWL} = D_{VT0W} \left(\exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{2l_{tw}} \right) + 2 \exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{l_{tw}} \right) \right) (V_{bi} - \Phi_s) \quad (2.30)$$

$$l_{tw} = \sqrt{\varepsilon_{si} X_{dep} / C_{ox}} (1 + D_{VT2W} V_{bseff}) \quad (2.31)$$

Denklemdaki D_{VT0W} , D_{VT1W} ve D_{VT2W} BSIM3v3 parametrelerinin çıkarımı deneysel verilerek kullanılarak yapılır.

2.2.5 BSIM 3v3.3 Tam Eşik Gerilimi Modeli

Düzensiz katkılama dağılımları, kısa ve dar kanal koşulları gibi tüm fiziksel olaylara ilişkin etkiler birleştirilerek BSIM3v3 için tam eşik gerilimi modeli aşağıdaki gibi oluşturulur.

$$\begin{aligned} V_{th} = & V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bseff} \\ & + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + (K_3 + K_{3B} V_{bseff}) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s \\ & - D_{VT0} \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_t} \right) \right) (V_{bi} - \Phi_s) \\ & - \left(\exp \left(-D_{SUB} \frac{L_{eff}}{2l_{to}} \right) + 2 \exp \left(-D_{SUB} \frac{L_{eff}}{l_{to}} \right) \right) (E_{TA0} + E_{TAB} V_{bseff}) V_{ds} \\ & - D_{VT0W} \left(\exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{2l_{tw}} \right) + 2 \exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{l_{tw}} \right) \right) (V_{bi} - \Phi_s) \end{aligned} \quad (2.32)$$

Denklem (2.32) ile verilen BSIM3v3 modeline ilişkin eşik gerilimi bağıntısında ikinci ve üçüncü terim düşey düzensiz katkılama etkisini, dördüncü terim yatay düzensiz katkılama etkisini, beşinci terim dar kanal etkisini, altıncı ve yedinci terimler kısa kanal etkisini ve son terim ise küçük boyut (küçük kanal boyu ve genişliği) etkisini modeller.

BSIM3v3'de eşik geriliminin geçit oksiti kalınlığı bağımlılığını geliştirmek için parametrelerin çıkarımının yapıldığı nominal geçit oksiti kalınlığı olan T_{OXM} tanımlanmıştır. T_{OXM} kullanılarak bağıntı yeniden düzenlenirse,

$$\begin{aligned}
V_{th} = & V_{TH0OX} + K_{1OX} \cdot \sqrt{\Phi_s - V_{bseff}} - K_{2OX} V_{bseff} \\
& + K_{1OX} \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + (K_3 + K_{3B} V_{bseff}) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s \\
& - D_{VT0} \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_t} \right) \right) (V_{bi} - \Phi_s) \\
& - \left(\exp \left(-D_{SUB} \frac{L_{eff}}{2l_{to}} \right) + 2 \exp \left(-D_{SUB} \frac{L_{eff}}{l_{to}} \right) \right) (E_{TA0} + E_{TAB} V_{bseff}) V_{ds} \\
& - D_{VT0W} \left(\exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{2l_{tw}} \right) + 2 \exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{l_{tw}} \right) \right) (V_{bi} - \Phi_s)
\end{aligned} \tag{2.33}$$

elde edilir.

$$V_{th0OX} = V_{TH0} - K_1 \sqrt{\Phi_s} \tag{2.34}$$

$$K_{1OX} = K_1 \cdot \frac{T_{OX}}{T_{OXM}} \tag{2.35}$$

$$K_{2OX} = K_2 \cdot \frac{T_{OX}}{T_{OXM}} \tag{2.36}$$

(2.33) bağıntısının oluşturulmasında tüm V_{bs} terimleri, ifadesi (2.37) ile verilen V_{bseff} ile değiştirilmiştir.

$$V_{bseff} = V_{bc} + 0.5 \cdot \left[V_{bs} - V_{bc} - \delta_1 + \sqrt{(V_{bs} - V_{bc} - \delta_1)^2 - 4\delta_1 V_{bc}} \right] \tag{2.37}$$

Denklemden $\delta_1=0.001V$ değerindedir. V_{bc} 'ye ilişkin ifade (2.38) ile verilmiştir.

$$V_{bc} = 0.9 \left(\Phi_s - \frac{K_1^2}{4K_2^2} \right) \tag{2.38}$$

2.3 Hareket Yeteneği Modeli

Taşıyıcı yüzey hareket yeteneğinin doğru modellenmesi bir MOSFET modelinin doğruluğu açısından büyük önem taşır. Hareket yeteneği genellikle bir çok proses parametresine ve transistorun kutuplama şartlarına bağlıdır. Geçit oksiti kalınlığı,

katkılama yoğunluğu, eşik gerilimi, geçit ve taban gerilimleri hareket yeteneğinin yüksek oranda bağımlı olduğu parametrelerdir.

Güçlü evirtim bölgesi için geliştirilen hareket yeteneği modeli (2.39) denklemi ile verilmiştir. Verilen ifadeden güçlü evirtim bölgesinde hareket yeteneğinin geçit geriliminin fonksiyonu olduğu görülmektedir. Eşik altı çalışma bölgesinde V_g değişimi ile Q_{inv} değerinin ani değişmesinden dolayı hareket yeteneğinin doğru modellenmesi gerçekleştirilemez. Bu bölgede hareket yeteneği sabit değer alacak şekilde modellenir.

$$\mu_{eff} = \frac{\mu_o}{1 + (U_a + U_c V_{bs}) \left(\frac{V_{gs} + V_{th}}{T_{ox}} \right) + U_b \left(\frac{V_{gs} + V_{th}}{T_{ox}} \right)^2} \quad (2.39)$$

BSIM3v3 için birkaç farklı hareket yeteneği modeli seçeneği sunulmuştur. Bu amaçla model parametrelerinden **mobMod** seçenek parametresi kullanılır. (2.40) bağıntısı ile verilen hareket yeteneği ifadesi **mobMod**=1 değeri için tasarlanmıştır.

$$\mu_{eff} = \frac{\mu_o}{1 + (U_A + U_C V_{bseff}) \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right) + U_B \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right)^2} \quad (2.40)$$

mobMod=1 seçeneği için verilen bağıntı Denklem (2.39) ile karşılaştırıldığında güçlü evirtim bölgesinde bağıntıların aynı sonucu verdiği, eşik altı bölgede ise (2.40) ifadesinin sabit değer aldığı görülür.

Aşağıda verilen model ise **mobMod**=2 seçeneği ile kullanılan, kanal ayarlamalı elemanlar için uygun hareket yeteneği modelidir.

$$\mu_{eff} = \frac{\mu_o}{1 + (U_A + U_C V_{bseff}) \left(\frac{V_{gsteff}}{T_{OX}} \right) + U_B \left(\frac{V_{gsteff}}{T_{OX}} \right)^2} \quad (2.41)$$

mobMod=3 seçimi ile kullanılan son hareket yeteneği ifadesi de Denklem (2.42) ile verilmiştir.

$$\mu_{eff} = \frac{\mu_o}{1 + \left[U_A \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right) + U_B \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right)^2 \right] (1 + U_C V_{bseff})} \quad (2.42)$$

2.4 Gövde Yükü Etkisi

Savak geriliminin ve/veya kanal boyunun yüksek değerlerinde kanaldaki fakirleşmiş bölge genişliği kanal boyunca düzenli değişim göstermez. Gövde yükü etkisi adı verilen bu durum sonucunda kanal boyunca eşik gerilimi değeri sabit olmaz [18].

A_{bulk} sembolü ile gösterilen, gövde yükü etkisine ilişkin ifade (2.43) eşitliği ile verilmiştir. Denklemden yer alan A_0 , B_0 , B_1 parametreleri kanal boyu ve genişliği bağımlılıklarını ifade eder. K_{eta} parametresi yüksek kutuplama koşullarında etkilidir. Belirtilmesi gereken bir nokta; denklemin çıkartılışında dar kanal etkileri göz önüne alınmıştır.

$$A_{bulk} = \left(1 + \frac{K_{lox}}{2\sqrt{\Phi_s - V_{bseff}}} \left(\left(1 - A_{gs} V_{gsteff} \left(\frac{L_{eff}}{L_{eff} + 2\sqrt{X_j X_{dep}}} \right)^2 \right) \right) \right) \left(\frac{A_0 L_{eff}}{L_{eff} + 2\sqrt{X_j X_{dep}}} + \frac{B_0}{W'_{eff} + B_1} \right) \left(\frac{1}{1 + K_{eta} V_{bseff}} \right) \quad (2.43)$$

Denklemden de görüldüğü üzere, A_{bulk} kanal boyu artışı ile artmakta, küçük kanal boyu değerlerinde ise 1'e çok yaklaşmaktadır.

2.5 Güçlü Evirtim Savak Akımı ve Kaynak – Savak Direnci Modeli (Doğrusal Çalışma Bölgesi)

2.5.1 İç Koşullar ($R_{ds}=0$)

Güçlü evirtimde y doğrultusunda, kanal boyunca herhangi bir noktaya ilişkin akım ifadesi (2.44) denklemi ile verilir.

$$I_{ds} = WC_{ox} (V_{gs} - V_{th} - A_{bulk} V_{(y)}) v_{(y)} \quad (2.44)$$

Denklemden W kanal genişliğini, C_{ox} birim alanda geçit kapasitesini, $V_{(y)}$ azınlık taşıyıcıları Fermi potansiyeli ile denge Fermi potansiyelleri arasındaki farkı ve $v_{(y)}$ taşıyıcı hızlarını ifade eder.

Taşıyıcı sürüklenme hızına ilişkin ifade, Denklem (2.45) ile verilmiştir [19].

$$v = \frac{\mu_{eff} E}{1 + (E/E_{sat})}, \quad E < E_{sat} \quad (2.45)$$

$$v = v_{sat}, \quad E > E_{sat}$$

Denklemden E_{sat} taşıyıcı hızının doymaya ulaştığı kritik elektrik alanı ifade eder.

$$E_{sat} = \frac{2v_{sat}}{\mu_{eff}} \quad (2.46)$$

(2.45) denklemi kullanılarak savak akımı ifadesi yeniden oluşturulursa aşağıdaki eşitlik elde edilir.

$$I_{ds} = WC_{ox} (V_{gs} - V_{th} - A_{bulk} V_{(y)}) \frac{\mu_{eff} E}{1 + (E_{(y)}/E_{sat})} \quad (2.47)$$

Denklem yeniden düzenlenirse,

$$E_{(y)} = \frac{I_{ds}}{\mu_{eff} WC_{ox} (V_{gs} - V_{th} - A_{bulk} V_{(y)}) - I_{ds}/E_{sat}} = \frac{dV_{(y)}}{dy} \quad (2.48)$$

elde edilir. Eşitliğin $y=0$ 'dan $y=L$ 'ye ve buna karşılık $V_{(y)}=0$ 'dan $V_{(y)}=V_{ds}$ 'ye integrali alınırsa (2.49) denkleminde ulaşılır.

$$I_{ds} = \mu_{eff} C_{ox} \frac{W}{L} \frac{1}{1 + V_{ds}/E_{sat} L} (V_{gs} - V_{th} - A_{bulk} V_{ds}/2) V_{ds} \quad (2.49)$$

Denklem (2.49) ile verilen akım modeli taşıyıcı hızının doymaya ulaşmadan önceki durumu için geçerlidir.

Savak gerilimi yüksek değerler aldığı anda, savak yakınlarında yatay elektrik alan yüksek seviyelere çıkarak bu bölgedeki taşıyıcı hızının doymaya ulaşmasına neden olur. Bu durumda kanal, taşıyıcı hızlarının kaynak yakınlarında elektrik alanına bağımlı değiştiği ve doymaya ulaştığı olmak üzere iki farklı bölgeye ayrılır.

Taşıyıcıların doyma durumuna ilişkin akım ifadesi Denklem (2.50) ile verilen biçimde oluşturulur.

$$I_{ds} = WC_{ox} (V_{gs} - V_{th} - A_{bulk} V_{dsat}) v_{sat} \quad (2.50)$$

(2.49) ve (2.50) eşitliklerinden $E=E_{sat}$ ve $V_{ds}=V_{dsat}$ için doyma gerilimi V_{dsat} aşağıdaki gibi elde edilir.

$$V_{dsat} = \frac{E_{sat} L (V_{gs} - V_{th})}{A_{bulk} E_{sat} L + (V_{gs} - V_{th})} \quad (2.51)$$

2.5.2 Dış Koşullar ($R_{ds}>0$)

Parazitik kaynak/savak direnci, MOSFET performansını önemli oranda etkileyen eleman parametrelerinden biridir. Kanal boyu kısaldığında, kanal parazitik direnci kanal boyu değişimi ile aynı oranda değişmez. Bunun sonucu olarak R_{ds} değişimi karakteristik üzerinde yüksek oranda etkili olur. Parazitik direnci doğrudan modellemek ayrıntılı savak akımı ifadeleri ile sağlanır [5].

$$I_{ds} = \mu_{eff} C_{ox} \frac{W}{L} \frac{1}{1 + \frac{V_{ds}}{E_{sat} L}} \frac{(V_{gst} - A_{bulk} V_{ds}/2) V_{ds}}{1 + R_{ds} \mu_{eff} C_{ox} \frac{W}{L} \frac{(V_{gst} - A_{bulk} V_{ds}/2)}{1 + \frac{V_{ds}}{E_{sat} L}}} \quad (2.52)$$

Parazitik direncin etkisiyle V_{dsat} (2.51) denklemi ile belirlenen değerine oranla daha yüksek seviyelerde olur. Akım eşitliği olarak (2.52) denklemi göz önüne alınırsa, V_{dsat} doyma geriliminin belirlenmesi aşağıdaki gibi gerçekleştirilir.

$$V_{dsat} = \frac{-b - \sqrt{b^2 - 4ac}}{2a} \quad (2.53)$$

Denklemde yer alan a, b ve c değişkenlerine ilişkin ifadeler aşağıda verilmiştir.

$$a = A_{bulk}^2 W_{eff} v_{sat} C_{ox} R_{DS} + \left(\frac{1}{\lambda} - 1 \right) A_{bulk} \quad (2.54)$$

$$b = - \left((V_{gteff} + 2V_t) \left(\frac{2}{\lambda} - 1 \right) + A_{bulk} E_{sat} L_{eff} + 3A_{bulk} (V_{gteff} + 2V_t) W_{eff} v_{sat} C_{ox} R_{DS} \right) \quad (2.55)$$

$$c = E_{sat} L V_{gst} + 2 R_{ds} C_{ox} W V_{sat} V_{gst}^2 \quad (2.56)$$

$$\lambda = A_1 V_{gst} + A_2 \quad (2.57)$$

(2.52) eşitliğinden çok küçük V_{ds} değerleri için (tipik olarak $V_{ds}=50\text{mV}$), R_{ds} yaklaşık olarak aşağıdaki gibi belirlenir.

$$R_{ds} \cong \frac{\left(\frac{1}{I_{ds}} \mu_{eff} C_{ox} \frac{W}{L} (V_{gst} - A_{bulk} V_{ds}/2) V_{ds} \right) - 1}{\mu_{eff} C_{ox} \frac{W}{L} (V_{gst} - A_{bulk} V_{ds}/2)} \quad (2.58)$$

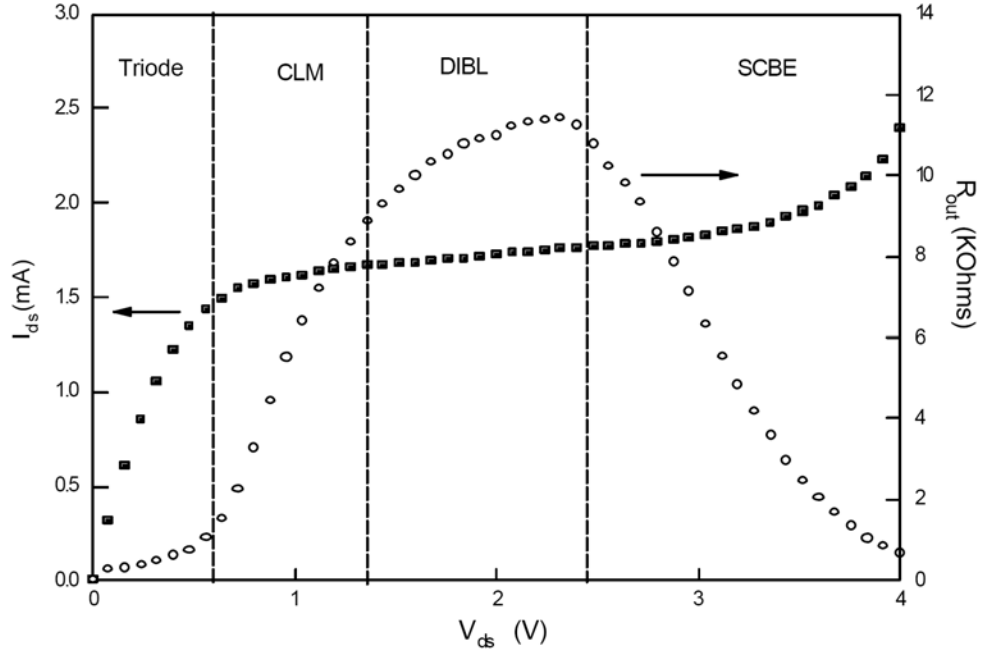
R_{DSW} , P_{RWG} , P_{RWB} ve W_R parazitik direnç parametreleri ile oluşturulan BSIM3v3 R_{ds} modeli Denklem (2.59) ile verilmiştir.

$$R_{ds} = \frac{R_{DSW} \left(1 + P_{RWG} V_{gsteff} + P_{RWB} \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) \right)}{\left(10^6 W'_{eff} \right)^{W_r}} \quad (2.59)$$

2.6 Güçlü Evirtim Savak Akımı ve Çıkış Direnci (Doyma Bölgesi)

Şekil 2.13 [1] ile verilen MOSFET karakteristiğinde akım gerilim değişimi göz önüne alınarak eğri iki parçaya ayrılabilir. Bunlar, savak akımının gerilimle yüksek oranda değiştiği ve savak akımının savak gerilimine çok zayıf şekilde bağlı olduğu bölgelerdir.

I-V değişiminin birinci dereceden türevine karşılık gelen çıkış direnci değişimi ise yapının durumu hakkında daha detaylı bilgi verir. Bu değişim göz önüne alınarak eğri dört bölgeye ayrılır. Bunlardan ilki doğrusal bölgedir. Burada savak akımının gerilimle yüksek oranda artışından dolayı çıkış direnci düşük seviyelerdedir. Doğrusal bölgeden sonraki üç bölge doyma başlangıcı ile başlar. Bunlar sırasıyla kanal boyu modülasyonu CLM (Channel Length Modulation), DIBL (Drain Induced Barrier Lowering) ve SCBE (Substrate Current Induced Body Effect) etkilerinin yer aldığı bölgelerdir.



Şekil 2.13: MOSFET çıkış eğrisi akım – gerilim ve çıkış direnci değişimi

Doyma bölgesinde savak akımının savak gerilimine zayıf biçimde bağlı olduğu ilişkiyi tanımlamak üzere Taylor serisi açılımından yararlanılabilir [5].

$$I_{ds}(V_{gs}, V_{ds}) = I_{ds}(V_{gs}, V_{dsat}) + \frac{\partial I_{ds}(V_{gs}, V_{ds})}{\partial V_{ds}}(V_{ds} - V_{dsat}) \equiv I_{dsat} \left(1 + \frac{V_{ds} - V_{dsat}}{V_A} \right) \quad (2.60)$$

Denklemden

$$I_{dsat} = I_{ds}(V_{gs}, V_{dsat}) = W V_{sat} C_{ox} (V_{gst} - A_{bulk} V_{dsat}) \quad (2.61)$$

$$V_A = I_{dsat} \left(\frac{\partial I_{ds}}{\partial V_{ds}} \right)^{-1} \quad (2.62)$$

eşitlikleri ile tanımlanır. V_A Early gerilimi olarak adlandırılır.

2.6.1 Kanal Boyu Modülasyonu (CLM)

Kanal boyu modülasyonu göz önüne alınarak Early gerilimi ifadesi

$$V_{ACLM} = I_{dsat} \left(\frac{\partial I_{ds}}{\partial L} \frac{\partial L}{\partial V_{ds}} \right)^{-1} = \frac{A_{bulk} E_{sat} L + V_{gst}}{A_{bulk} E_{sat}} \left(\frac{\partial \Delta L}{\partial V_{ds}} \right)^{-1} \quad (2.63)$$

biçiminde oluşturulur. Denklemden yer alan ΔL , taşıyıcı hızı doyma bölgesi genişliğini ifade eder. Buradan $L-\Delta L$ efektif kanal genişliğine karşılık gelir. Türev alınıp denklem düzenlenirse

$$V_{ACLM} = \frac{A_{bulk} E_{sat} L + V_{gst}}{A_{bulk} E_{sat} l} (V_{ds} - V_{dsat}) \quad (2.64)$$

bağıntısına ulaşılır. Kanal boyunca X_j 'nin düzenli değişim göstermeyesinden kaynaklanan etkiyi tanımlamak üzere P_{CLM} parametresi kullanılarak CLM etkisi ile Early gerilimi modeli Denklem (2.65) ile verilen biçimde elde edilir.

$$V_{ACLM} = \frac{1}{P_{CLM}} \frac{A_{bulk} E_{sat} L + V_{gst}}{A_{bulk} E_{sat}} (V_{ds} - V_{dsat}) \quad (2.65)$$

2.6.2 DIBL Etkisi

(2.62) denkleminde DIBL etkisi göz önüne alınarak Early gerilimi ifadesi aşağıdaki gibi oluşturulur.

$$\begin{aligned} V_{ADIBLC} &= I_{dsat} \left(\frac{\partial I_{ds}}{\partial V_{th}} \frac{\partial V_{th}}{\partial V_{ds}} \right)^{-1} \\ &= \frac{V_{gsteff} + 2v_t}{\theta_{rout} (1 + P_{DIBLCB} V_{bseff})} \left(1 - \frac{A_{bulk} V_{dsat}}{A_{bulk} V_{dsat} + V_{gsteff} + 2v_t} \right) \end{aligned} \quad (2.66)$$

θ_{rout} parametresine ilişkin ifade Denklem (2.67) ile verilmiştir.

$$\theta_{rout}(L) = P_{DIBLC1} \left[\exp\left(-\frac{D_{ROUT} L}{2l_t}\right) + 2 \exp\left(-\frac{D_{ROUT} L}{l_t}\right) \right] + P_{DIBLC2} \quad (2.67)$$

P_{DIBLC1} , P_{DIBLC2} , P_{DIBLCV} ve D_{ROUT} parametreleri DIBL etkisine ilişkin ifadeyi yüksek doğrulukta modellemek amacıyla kullanılır.

2.6.3 Taban Akımı Kaynaklı Gövde Etkisi Göz Önüne Alınmadan Oluşturulan Akım İfadesi

Doğrusal bölgede ve doyma bölgesinde geçerli olacak sürekli bir savak akımı ve çıkış direnci ifadesi oluşturmak için Early gerilimi ifadesinde V_{Asat} parametresi eklenir. V_{Asat} , $V_{ds}=V_{dsat}$ noktasına karşılık Early gerilimidir.

$$V_{Asat} = \frac{E_{sat}L + V_{dsat} + 2R_{ds}v_{sat}C_{ox}W(V_{gst} - A_{bulk}V_{ds}/2)}{1 + A_{bulk}R_{ds}v_{sat}C_{ox}W} \quad (2.68)$$

Toplam Early gerilimi ifadesi aşağıdaki gibi oluşturulur.

$$V_A = V_{Asat} + \left(\frac{1}{V_{ACLM}} + \frac{1}{V_{ADIBL}} \right)^{-1} \quad (2.69)$$

Doyma bölgesi savak akımına ilişkin tam ifade (2.70) eşitliği ile verilmiştir.

$$I_{dso} = Wv_{sat}C_{ox}(V_{gst} - A_{bulk}V_{dsat}) \left(1 + \frac{V_{ds} - V_{dsat}}{V_A} \right) \quad (2.70)$$

Early geriliminin geçit kutuplaması bağımlılığını sağlamak üzere P_{VAG} parametresi ilavesi ile Early gerilimine ilişkin son ifade Denklem (2.71) ile verilen şekilde olur.

$$V_A = V_{Asat} + \left(1 + \frac{P_{VAG}V_{gs}}{E_{sat}L_{eff}} \right) \left(\frac{1}{V_{ACLM}} + \frac{1}{V_{ADIBL}} \right)^{-1} \quad (2.71)$$

2.6.4 Taban Akımı Kaynaklı Gövde Etkisi Göz Önüne Alınarak Oluşturulan Akım İfadesi

Savak yakınlarındaki elektrik alan şiddeti yüksek seviyelere çıktığında ($>0.1\text{MV/cm}$) kaynaktan çıkan ve enerjili (hot) bazı elektronlar çarpışma iyonizasyonu (impact ionization) adı verilen duruma neden olurlar. Bu şekilde gelen taşıyıcılar silisyum atomlarına çarptıklarında elektron-delik çiftleri meydana getirirler. Oluşan bu durumun etkisiyle taban akımı I_{sub} , savak gerilimi ile üstel olarak değişir. Temel bir I_{sub} modeli [22] denklem (2.72) ile verilmiştir.

$$I_{sub} = \frac{A_i}{B_i} I_{ds} (V_{ds} - V_{dsat}) \exp \left(-\frac{B_i l}{V_{ds} - V_{dsat}} \right) \quad (2.72)$$

Toplam savak akımı ifadesi (2.73) denklemi ile verilir.

$$I_{ds} = I_{dso} + I_{sub} = I_{dso} \left[1 + \frac{(V_{ds} - V_{dsat})}{\frac{B_i}{A_i} \exp \left(\frac{B_i l}{V_{ds} - V_{dsat}} \right)} \right] \quad (2.73)$$

CLM, DIBL ve SCBE etkilerini içerecek toplam savak akımı ifadesi aşağıdaki gibi oluşturulur.

$$I_{ds} = W_{sat} C_{ox} (V_{gst} - A_{bulk} V_{dsat}) \left(1 + \frac{V_{ds} - V_{dsat}}{V_A} \right) \left(1 + \frac{V_{ds} - V_{dsat}}{V_{ASCBE}} \right) \quad (2.74)$$

Denklemden yer alan V_{ASCBE} taban akımı kaynaklı gövde etkisine (SCBE) ilişkin Early gerilimidir. V_{ASCBE} parametresine ilişkin ifade Denklem (2.75) ile verilmiştir.

$$V_{ASCBE} = \frac{B_i}{A_i} \exp \left(\frac{B_i l}{V_{ds} - V_{dsat}} \right) \quad (2.75)$$

Denklem P_{SCBE1} ve P_{SCBE2} şeklinde uygun BSIM parametreleri ile yeniden oluşturulursa (2.76) ile verilen eşitlik elde edilir.

$$\frac{1}{V_{ASCBE}} = \frac{P_{SCBE2}}{L} \exp \left(\frac{P_{SCBE1} l}{V_{ds} - V_{dsat}} \right) \quad (2.76)$$

2.7 Eşik Altı Çalışma Bölgesine İlişkin Savak Akımı

Eşik altı çalışma bölgesinde savak akımı aşağıdaki gibi ifade edilir [17], [5].

$$I_{ds} = I_{s0} \left(1 - \exp \left(-\frac{V_{ds}}{v_t} \right) \right) \exp \left(\frac{V_{gs} - V_{th} - V_{off}}{nv_t} \right) \quad (2.77)$$

$$I_{s0} = \mu_0 \frac{W}{L} \sqrt{\frac{q \epsilon_{si} N_{ch}}{2 \Phi_s}} v_t^2 \quad (2.78)$$

Denklemden yer alan parametrelerden v_t ısıt gerilim, V_{off} ise dengesizlik gerilimine karşılık gelir. Eşik altı salınma parametresi olarak adlandırılan n parametresine ilişkin ifade (2.79) denklemi ile verilmiştir.

$$n = 1 + N_{factor} \frac{C_{dep}}{C_{ox}} + \frac{C_{IT}}{C_{ox}} + \frac{(C_{DSC} + C_{DSCD} V_{ds} + C_{DSCB} V_{bseff}) \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_t} \right) \right)}{C_{ox}} \quad (2.79)$$

Denkleimde son terime ilişkin pay kısmı kaynak veya savak ile kanal arasında bağlama kapasitesi olarak adlandırılır.

2.8 Efektif Kanal Boyu ve Kanal Genişliği

Efektif kanal boyu ve genişliği ifadeleri aşağıda verilmiştir.

$$L_{eff} = L_{drawn} - 2dL \quad (2.80)$$

$$W_{eff} = W_{drawn} - 2dW \quad (2.81)$$

$$W'_{eff} = W_{drawn} - 2dW' \quad (2.82)$$

(2.81) ve (2.82) eşitliklerinin farkı, (2.81) denkleminin kutuplama bağımlılıklarını da içermesidir. dW ve dL parametrelerine ilişkin eşitlikler aşağıda verilmiştir.

$$dW = dW' + dW_g V_{gsteff} + dW_b \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) \quad (2.83)$$

$$dW' = W_{int} + \frac{W_l}{L^{Wln}} + \frac{W_w}{W^{Wwn}} + \frac{W_w}{L^{Wln} W^{Wwn}} \quad (2.84)$$

$$dL = L_{int} + \frac{L_l}{L^{Lln}} + \frac{L_w}{W^{Lwn}} + \frac{L_{wl}}{L^{Lln} W^{Lwn}} \quad (2.85)$$

Uzun kanallı eleman için efektif kanal boyu ve genişliklerinin belirlenmesinde, yeterli sonuç veren aşağıdaki eşitlikler kullanılabilir.

$$L_{eff} = L_{drawn} + XL - 2L_{int} \quad (2.86)$$

$$W_{eff} = W_{drawn} + XL - 2W_{int} \quad (2.87)$$

3. MODEL PARAMETRELERİNİN BELİRLENMESİNE YÖNELİK ALGORİTMALAR

Bu bölümde ilk olarak parametre çıkarımı için kullanılan temel yöntem ve buna ilişkin süreç belirlenmiştir. Parametre çıkarımı için kullanılacak geometri özellikleri ve ölçüm şartları detaylı biçimde ortaya konmuştur. Ardından belirlenen yöntem ve aşamalara uygun biçimde parametre çıkarım algoritmaları oluşturulmuştur.

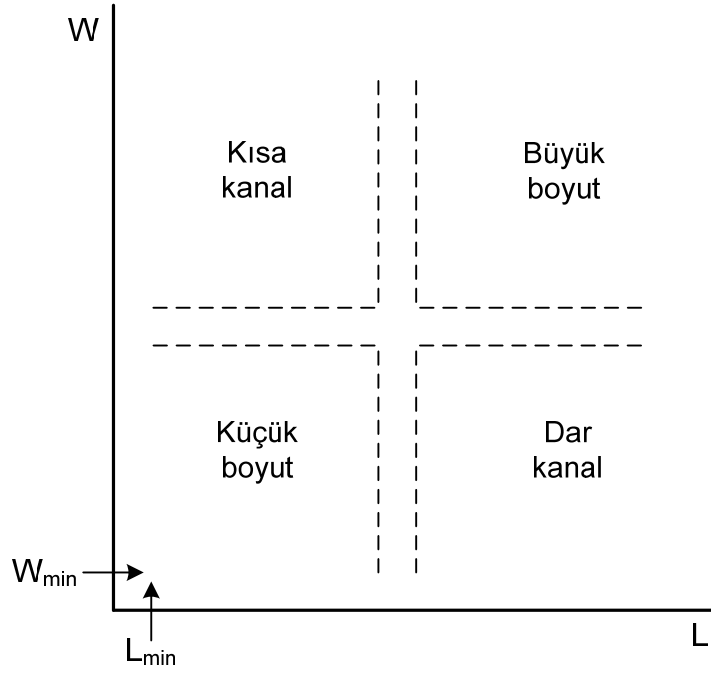
3.1 Parametre Çıkarım Stratejisi

Parametre çıkarımı için tek eleman ve grup eleman parametre çıkarımı olmak üzere iki çıkarım stratejisi mevcuttur. Tek eleman çıkarım yönteminde, model parametrelerinin çıkarımı tek elemana ait deneysel veriler kullanılarak gerçekleştirilir. Bu yöntem kullanıldığında elde edilen sonuçlar tek eleman için son derece uygun olmakla birlikte farklı geometrilerdeki diğer elemanlar için aynı doğruluk sağlanamaz. Dahası, tek eleman parametre çıkarım yöntemi çıkarımı gerçekleştirilen parametrelerin fiziksel anlamları olduğunu garanti edemez. Sonuç olarak sadece birer kanal boyu ve genişliği değerleri ile çalışılması parametrelerle geometriler arasında tanımlanamayan bağımlılıklar oluşturur.

BSIM3v3 grup eleman parametre çıkarımını kullanır. Bu yöntemde farklı geometrilere sahip elemanların aynı kutuplama koşulları altında ölçümleri gerçekleştirilir. Bu yöntemle tek eleman ölçüm metodundaki kadar mükemmel sonuçlar elde edilememekle birlikte, ilgilenilen grup içindeki tüm elemanlar için yeterli seviyelerde doğruluk sağlanır [8]. Bu çalışmada BSIM için de temel alınan grup eleman parametre çıkarım yöntemi kullanılmıştır.

3.2 Parametre Çıkarım Süreci

Grup eleman parametre çıkarım esasına göre oluşturulan parametre belirleme sürecinde, farklı boyut özelliklerine sahip eleman verileri kullanılır.



Şekil 3.1: Parametre çıkarımında seçilen geometri özellikleri

Geometri özelliklerine göre büyük boyutlu, kısa kanallı, dar kanallı ve küçük boyutlu olmak üzere dört grup MOSFET tanımlanır. Bu ayrımı yapmak ve elemanları buna göre sınıflandırmak benimsenen yöntem açısından çok önemlidir. Bu ayrım, algoritmaların oluşturulmasında temel teşkil edecektir. Dolayısıyla, parametrelerin çıkarımı için boyutlandırma değerleri referans olacak, çıkarımı gerçekleştirilecek parametreler ilgilenilen boyutlandırmanın etkili olduğu model eşitliklerinin çözümü sürecinde belirlenecektir.

Örneğin, büyük boyutta (tipik olarak $L \geq 10\mu\text{m}$, $W \geq 10\mu\text{m}$) parametreler kısa ve dar kanal etkileri ve parazitik direnç gibi küçük boyut etkilerinden bağımsızdır. Bu durumda parametreler; hareket yeteneği, büyük boyut eşik gerilimi V_{Tideal} ve düşey katkılama yoğunluğu dağılımına bağlı K_1 ve K_2 gövde etkisi katsayılarıdır. Dolayısıyla, bu boyutlandırma şartlarında çıkarımı gerçekleştirilecek parametreler bunlarla sınırlı olacaktır.

Parametrelerin belirlenmesine ilişkin model incelemelerinde genel olarak basitten zora doğru bir yöntem izlenmiş ve daha önce ele alınmayan model parametrelerinin etkili olduğu bölgeler aşama aşama göz önüne alınmıştır. Her adım sonrası göz önüne alınan durumda, yeni parametreleri belirlemek daha önce belirlenmiş parametreler de kullanılarak mümkün olmuştur.

Parametre çıkarım sürecinde, model parametrelerinin belirlenmesi öncesinde bazı parametrelerin bilinmesi gereklidir. Bu parametreler Tablo 3.1’de verilmiştir.

Tablo 3.1: Parametre çıkarımı öncesinde değeri bilinmesi gereken parametreler

Parametre	Tanımlama
T_{ox}	Geçit oksiti kalınlığı
N_{ch}	Kanal içi katkılama yoğunluğu
T	Verilerin alındığı ortam sıcaklığı
L_{drawn}	Maskelene seviyeli kanal uzunluğu
W_{drawn}	Maskelene seviyeli kanal genişliği
X_j	Jonksiyon derinliği

Belirlenen yöntem çerçevesinde oluşturulan süreç aşamaları ile çıkarımı gerçekleştirilecek parametreler Tablo 3.2’de verilmiştir.

Tablo 3.2: BSIM MOSFET model parametreleri çıkarım aşamaları

Adım #	Çıkarımı Gerçekleştirilen Parametre	Boyut Seçimi	Kullanılan Deneyisel Karakteristik
Adım 1	V_{TH0}, K_1, K_2	Büyük boyutlu eleman (Büyük W & L)	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V, V_{bs}$ parametre
Adım 2	μ_0, U_A, U_B, U_C	Büyük boyutlu eleman (Büyük W & L)	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V, V_{bs}$ parametre
Adım 3	L_{int}	Faklı ve küçük L değerlerinde, büyük ve sabit W	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V, V_{bs}$ parametre
Adım 4	W_{int}	Faklı ve küçük W değerlerinde, büyük ve sabit L	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V, V_{bs}$ parametre
Adım 5	$R_{DSW}, P_{RWB}, P_{RWG}, W_R$	Faklı W değerlerinde, sabit L	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V, V_{bs}$ parametre
Adım 6	$N_{LX}, D_{VT0}, D_{VT1}, D_{VT2}$	Faklı ve küçük L değerlerinde, büyük ve sabit W	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V, V_{bs}$ parametre
Adım 7	W_0, K_3, K_{3B}	Faklı ve küçük W değerlerinde, büyük ve sabit L	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V, V_{bs}$ parametre
Adım 8	$D_{VT0W}, D_{VT1W}, D_{VT2W}$	Küçük boyutlu eleman (Küçük ve farklı W & L)	$I_{ds}-V_{gs}$ @ $V_{ds}=0.05V, V_{bs}$ parametre

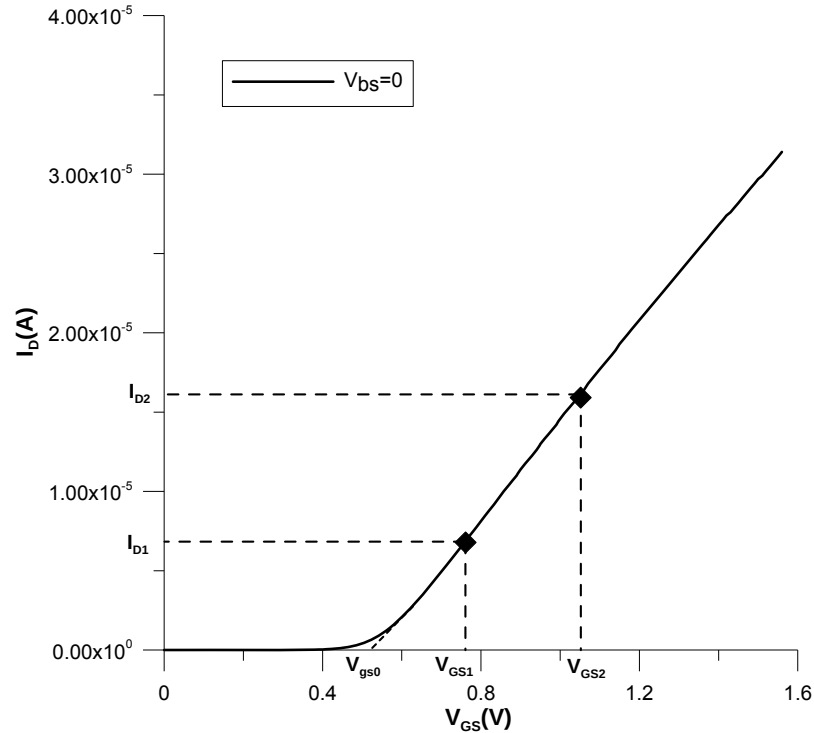
3.3 BSIM MOSFET Model Parametrelerinin Belirlenmesi

3.3.1 BSIM3v3 1. Adım Model Parametrelerinin (V_{TH0} , K_1 ve K_2) Belirlenmesi

Denklem (2.32) ile verilen BSIM3v3 tam eşik gerilimi modeli yeteri kadar büyük kanal boyu ve kanal genişliği değerleri için incelendiğinde kısa kanal, dar kanal ve küçük boyut özelliklerine ilişkin terimlerin etkileri ihmal edilebilecek düzeylerde olur. Bu yaklaşım sonucunda belirtilen etkilere ilişkin terimler göz ardı edilerek büyük kanal boyu ve kanal genişliği değerleri için eşik gerilimi modeli aşağıda verildiği biçimde oluşturulur.

$$V_{th} = V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bs} \quad (3.1)$$

Sıfır kutuplama şartlarında eşik gerilimini ifade eden V_{TH0} , deneysel olarak elde edilen transistorun geçiş karakteristiği üzerinden belirlenir. V_{TH0} , V_{ds} çok küçük seviyelerde (tipik olarak 50mV) seçilerek oluşturulan $I_{ds}-V_{gs}$ karakteristiğinden (3.2) denklemindeki gibi belirlenir [1]. V_{TH0} 'ın deneysel karakteristik üzerinden belirlenmesine yönelik grafiksel gösterim Şekil 3.2 ile verilmiştir.



Şekil 3.2: Deneysel karakteristik üzerinden V_{TH0} 'ın belirlenmesi

$$V_{TH0} = V_{gs0} - 0.5 \cdot V_{ds} \quad (3.2)$$

Denklemde V_{gs0} , $I_{ds}=0$ için geçit gerilimidir.

$$V_{gs0} = V_{gs} \Big|_{I_{ds}=0} \quad (3.3)$$

V_{gs0} küçük akımlar bölgesinde eğrinin doğrusal olduğunun kabulüyle belirlenebilir [20]. İki noktası bilinen doğru denklemi oluşturulursa (3.4) ifadesi elde edilir.

$$\frac{I_{DS} - I_{DS1}}{V_{GS} - V_{GS1}} = \frac{I_{DS2} - I_{DS1}}{V_{GS2} - V_{GS1}} \quad (3.4)$$

$I_{DS}=0$ noktası alınır ve (3.4) düzenlenirse,

$$V_{gs0} = V_{GS} \Big|_{I_{DS}=0} = \frac{V_{GS1}I_{DS2} - V_{GS2}I_{DS1}}{I_{DS2} - I_{DS1}} = \frac{V_{GS1} - (I_{DS1}/I_{DS2})V_{GS2}}{1 - I_{DS1}/I_{DS2}} \quad (3.5)$$

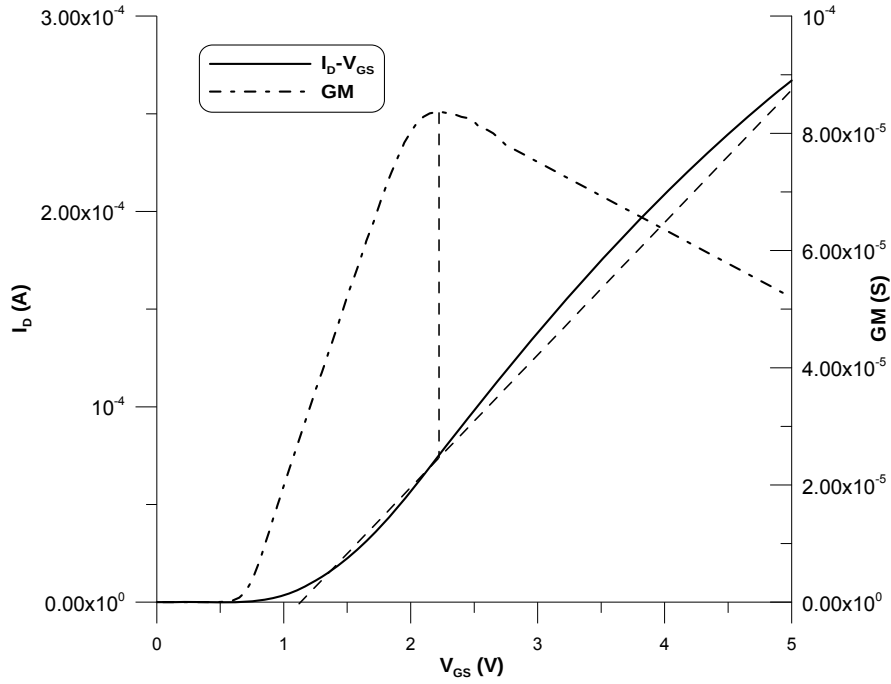
elde edilir.

Çalışma içerisinde eşik geriliminin belirlenmesine yönelik kullanılan bu yöntem ek olarak, V_{th} değerinin geçiş iletkenliği eğrisi kullanılarak belirlenmesine dayalı bir yöntem de kullanılmıştır. Her iki yöntem temelde benzer olmakla birlikte aşağıda verilen ikinci yöntem genel olarak daha doğru sonuç vermektedir.

Eşik geriliminin geniş iletkenliği değişimi yardımıyla belirlenmesine yönelik yöntemin işlem adımları aşağıda verilmiştir.

- Eşik geriliminin belirlenebilmesi için ilk olarak eşik noktası belirlenecek I_D - V_{GS} ilişkisinden geçiş iletkenliği, GM, değişimi oluşturulmuştur.
- En yüksek GM noktasının yatay (V_{GS}) ekseninde karşılık geldiği nokta belirlenmiştir.
- Belirlenen V_{GS} değerinin I_D - V_{GS} eğrisinde karşılık geldiği noktadan eğriye teğet çizilmiştir.
- Çizilen teğetin yatay ekseni kestiği nokta belirlenmiş ve V_{gs0} olarak tanımlanmıştır.
- Çok küçük V_{DS} (tipik olarak 50-100mV) değerleri için Denklem (3.2) kullanılarak eşik gerilimi belirlenmiştir.

Belirtilen işlem adımlarının uygulanışına ilişkin grafiksel gösterim Şekil 3.3'te verilmiştir.



Şekil 3.3: Eşik geriliminin geçiş iletkenliği değişimi kullanılarak belirlenmesi

V_{TH0} 'ın verilen yöntemlerle belirlenmesinin ardından diğer 1. adım parametreleri K_1 ve K_2 'nin çıkarımı, büyük boyut özelliklerine ilişkin yaklaşımla oluşturulan (3.1) denkleminin çözümü ile gerçekleştirilecektir.

Parametrelerin belirlenmesine yönelik incelemede iki farklı gövde kutuplaması şartı göz önüne alınacaktır. Bu yaklaşımdan hareketle oluşturulan iki bilinmeyenli iki denklem modeli aşağıda verilmiştir³.

$$\begin{aligned} V_{th\{1\}} &= V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bs\{1\}}} - \sqrt{\Phi_s} \right) - K_2 V_{bs\{1\}} \\ V_{th\{2\}} &= V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bs\{2\}}} - \sqrt{\Phi_s} \right) - K_2 V_{bs\{2\}} \end{aligned} \quad (3.6)$$

Denklem (3.6) matrisel formda düzenlenirse (3.7) eşitliği elde edilir.

$$\begin{bmatrix} \sqrt{\Phi_s - V_{bs\{1\}}} - \sqrt{\Phi_s} & -V_{bs\{1\}} \\ \sqrt{\Phi_s - V_{bs\{2\}}} - \sqrt{\Phi_s} & -V_{bs\{2\}} \end{bmatrix} \begin{bmatrix} K_1 \\ K_2 \end{bmatrix} = \begin{bmatrix} V_{th\{1\}} - V_{TH0} \\ V_{th\{2\}} - V_{TH0} \end{bmatrix} \quad (3.7)$$

³ Karakteristikler üzerinden farklı kutuplama koşullarında değeri belirlenen parametrelere ilişkin gösterim için, alt indis konumlandırması ile küme parantezi, “{ }” kullanılmıştır.

Matrisel biçimde ifade edilen eşitliğin çözümüne yönelik oluşturulan denklem (3.8) çözülerek $\mathbf{K}_1$ ve $\mathbf{K}_2$ belirlenir.

$$\begin{bmatrix} K_1 \\ K_2 \end{bmatrix} = \begin{bmatrix} \sqrt{\Phi_s - V_{bs\{1\}}} - \sqrt{\Phi_s} & -V_{bs\{1\}} \\ \sqrt{\Phi_s - V_{bs\{2\}}} - \sqrt{\Phi_s} & -V_{bs\{2\}} \end{bmatrix}^{-1} \begin{bmatrix} V_{th\{1\}} - V_{TH0} \\ V_{th\{2\}} - V_{TH0} \end{bmatrix} \quad (3.8)$$

Daha önce, Bölüm 2.2.1’de de değinildiği üzere $\mathbf{K}_1$ ve $\mathbf{K}_2$ parametrelerini ϵ_{si} , N_{sub} , X_t gibi bazı fiziksel parametreler ve prosese ilişkin parametrelerden yola çıkarak da belirlemek mümkündür. Bu şekilde, belirtilen parametrelerin bilinmesi durumunda, (3.9), (3.10), (3.11), (3.12), (3.13), (3.14), (3.15) ve (3.16) eşitlikleri kullanılarak $\mathbf{K}_1$ ve $\mathbf{K}_2$ ’nin belirlenmesine ilişkin gereken parametrelere ulaşılır.

$$E_{g0} = 1.16 - \frac{7.02 \cdot 10^{-4} T_{nom}^2}{T_{nom} + 1108} \quad (3.9)$$

$$V_{tm0} = \frac{k_B T_{nom}}{q} \quad (3.10)$$

$$n_i = 1.45 \cdot 10^{10} \left(\frac{T_{nom}}{300.15} \right)^{1.5} \exp \left(21.557 - \frac{E_{g0}}{2V_{tm0}} \right) \quad (3.11)$$

$$C_{ox} = \frac{\epsilon_{ox}}{T_{ox}} \quad (3.12)$$

$$\gamma_1 = \frac{\sqrt{2q\epsilon_{si}N_{ch}}}{C_{ox}} \quad (3.13)$$

$$\gamma_2 = \frac{\sqrt{2q\epsilon_{si}N_{sub}}}{C_{ox}} \quad (3.14)$$

$$\Phi_s = 2V_{tm0} \ln \left(\frac{N_{ch}}{n_i} \right) \quad (3.15)$$

$$\frac{qN_{ch}X_t^2}{2\epsilon_{si}} = \Phi_s - V_{bx} \quad (3.16)$$

Belirtilen fiziksel parametrelerin bilinmesi ve bunlara ilişkin eşitliklerin çözülmesi sonucunda Denklem (3.17) ve (3.18) ile verilen eşitliklerden K_1 ve K_2 parametrelerine ulaşılır.

$$K_1 = \gamma_2 - 2K_2\sqrt{\Phi_s - V_{bm}} \quad (3.17)$$

$$K_2 = \frac{(\gamma_1 - \gamma_2)(\sqrt{\Phi_s - V_{bx}} - \sqrt{\Phi_s})}{2\sqrt{\Phi_s}(\sqrt{\Phi_s - V_{bm}} - \sqrt{\Phi_s}) + V_{bm}} \quad (3.18)$$

3.3.2 BSIM3v3 2. Adım Model Parametrelerinin (μ_0 , U_A , U_B ve U_C) Belirlenmesi

2. adım parametreleri μ_0 , U_A , U_B ve U_C 'nin belirlenmesi için öncelikle ilk üç parametrenin grup olarak çıkarımına, bu şekilde belirlenen parametreler yardımıyla U_C 'nin belirlenmesine yönelik iki basamaklı bir çözüm metodu geliştirilmiştir.

(2.40) denklemi ile verilen hareket yeteneği modeli sıfır gövde kutuplaması şartları için uygun biçimde düzenlenirse (3.19) bağıntısı elde edilir.

$$\mu_0 - \mu_{eff} \frac{V_{gsteff} + 2V_{th}}{T_{OX}} U_A - \mu_{eff} \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right)^2 U_B = \mu_{eff} \quad (3.19)$$

Parametrelerin belirlenmesi amacıyla eşitlik matrissel formda oluşturulur ve çözüme yönelik düzenlenirse (3.20) ve (3.21) ifadelerine ulaşılır.

Deneysel olarak elde edilen karakteristikler üzerinden seçilen uygun üç geçit gerilimi ve buna karşılık elde edilen efektif hareket yeteneği kullanılarak (3.21) üzerinden μ_0 , U_A ve U_B belirlenir. Efektif hareket yeteneği büyük boyutlu eleman akım – gerilim eşitliğinden belirlenir.

$$\begin{bmatrix} 1 & -\mu_{eff\{1\}} \frac{V_{gsteff\{1\}} + 2V_{th}}{T_{OX}} & -\mu_{eff\{1\}} \left(\frac{V_{gsteff\{1\}} + 2V_{th}}{T_{OX}} \right)^2 \\ 1 & -\mu_{eff\{2\}} \frac{V_{gsteff\{2\}} + 2V_{th}}{T_{OX}} & -\mu_{eff\{2\}} \left(\frac{V_{gsteff\{2\}} + 2V_{th}}{T_{OX}} \right)^2 \\ 1 & -\mu_{eff\{3\}} \frac{V_{gsteff\{3\}} + 2V_{th}}{T_{OX}} & -\mu_{eff\{3\}} \left(\frac{V_{gsteff\{3\}} + 2V_{th}}{T_{OX}} \right)^2 \end{bmatrix} \begin{bmatrix} \mu_0 \\ U_A \\ U_B \end{bmatrix} = \begin{bmatrix} \mu_{eff\{1\}} \\ \mu_{eff\{2\}} \\ \mu_{eff\{3\}} \end{bmatrix} \quad (3.20)$$

$$\begin{bmatrix} \mu_0 \\ U_A \\ U_B \end{bmatrix} = \begin{bmatrix} 1 & -\mu_{eff\{1\}} \frac{V_{gsteff\{1\}} + 2V_{th}}{T_{OX}} & -\mu_{eff\{1\}} \left(\frac{V_{gsteff\{1\}} + 2V_{th}}{T_{OX}} \right)^2 \\ 1 & -\mu_{eff\{2\}} \frac{V_{gsteff\{2\}} + 2V_{th}}{T_{OX}} & -\mu_{eff\{2\}} \left(\frac{V_{gsteff\{2\}} + 2V_{th}}{T_{OX}} \right)^2 \\ 1 & -\mu_{eff\{3\}} \frac{V_{gsteff\{3\}} + 2V_{th}}{T_{OX}} & -\mu_{eff\{3\}} \left(\frac{V_{gsteff\{3\}} + 2V_{th}}{T_{OX}} \right)^2 \end{bmatrix}^{-1} \begin{bmatrix} \mu_{eff\{1\}} \\ \mu_{eff\{2\}} \\ \mu_{eff\{3\}} \end{bmatrix} \quad (3.21)$$

Son 2. adım parametresi U_C 'nin belirlenmesi amacıyla Denklem (2.40) uygun gövde kutuplaması koşulları için U_C cinsinden düzenlenirse aşağıdaki ifade elde edilir.

$$U_C = \frac{\mu_0 - \mu_{eff} \left[1 + U_A \frac{V_{gsteff} + 2V_{th}}{T_{OX}} + U_B \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right)^2 \right]}{\mu_{eff} V_{bseff} \frac{V_{gsteff} + 2V_{th}}{T_{OX}}} \quad (3.22)$$

İlgilenilen gövde kutuplaması şartlarında belirlenen μ_0 , U_A ve U_B parametre değerleri kullanılarak bağıntıdan U_C 'ye ulaşılır.

3.3.3 BSIM3v3 3. ve 4. Adım Model Parametrelerinin (L_{INT} , W_{INT}) Belirlenmesi

Efektif kanal boyu ve genişliğinin elde edilmesinde kullanılan 3. ve 4. adım parametrelerinin belirlenmesi, bir döngü içerisinde bu parametrelerin belirlenmesini sağlayan algoritma kullanılarak gerçekleştirilir. Bu yöntemde, W_{INT} dış çevrim içerisinde ve L_{INT} iç çevrimde tahmin edilen minimum değerinden maksimum değerine kadar arttırılır. Döngü içerisinde kullanılan tüm L_{INT} ve W_{INT} kombinasyonları için (3.23) ile verilen eşitlikten err, hata değeri farklı MOSFET'ler için hesaplanır. Belirtilen yöntemde kullanılacak MOSFET'lere ilişkin boyut özellikleri Tablo 3.3 [21] ile verilmiştir.

$$err = \left| 1 - \frac{I_j \cdot L_{effj}}{W_{effj}} \cdot \frac{W_{eff0}}{I_0 L_{eff0}} \right| \quad (3.23)$$

Denklemden “0” indisi ile kullanılan parametreler uzun kanal boyu ve genişliğine sahip elemana ilişkin, “j” indisi ile kullanılanlar ise üzerinde çalışılan ilgili

MOSFET’e ilişkin parametrelere karşılık gelmektedir. Akımlar I_{ds} - V_{gs} karakteristiğinde yüksek V_{gs} değerleri için belirlenir.

Tablo 3.3: 3. ve 4. adım parametrelerinin belirlenmesinde kullanılan elemanlar

MOSFET #	Kanal Boyu	Kanal Genişliği
0	Uzun	Geniş
1	3×Minimum	Geniş
2	1.7×Minimum	Geniş
3	Minimum	Geniş

Döngü içerisinde kullanılan L_{INT} ve W_{INT} değerlerine karşılık elde edilecek ve (3.23) denkleminde kullanılacak efektif kanal boyu ve kanal genişliği (3.24) ve (3.25) eşitliklerinden belirlenir.

$$L_{eff} = L_{drawn} - 2L_{int} \quad (3.24)$$

$$W_{eff} = W_{drawn} - 2W_{int} \quad (3.25)$$

Belirlenen hata değerleri içerisinde tüm MOSFET’ler için en kötü hata değeri ve bu değerin elde edilmesinde kullanılan L_{INT} ve W_{INT} kombinasyonları belirlenir. En kötü hata değerleri, belirlenen dört MOSFET içerisinde bu kez en küçük hata değerini sağlayan MOSFET belirlenir. Bu MOSFET’e karşılık hata değerinin elde edilmesinde kullanılan L_{INT} ve W_{INT} kombinasyonu, aranan L_{INT} ve W_{INT} değerlerine karşılık gelir [21].

3.3.4 BSIM3v3 5. Adım Model Parametrelerinin (R_{DSW} , P_{RWG} , P_{RWB} ve W_R) Belirlenmesi

Denklem (2.59) $W'_{eff}=1\mu m$ için incelenirse, denklemin paydasında parantez içindeki kısım 1’e eşit olacağından kuvvet durumundaki W_R ’nin etkisi ortadan kalkacaktır. İfade buna göre yeniden düzenlenirse,

$$R_{ds} = R_{dsw} \left(1 + P_{rwg} V_{gsteff} + P_{rwb} \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) \right) \quad (3.26)$$

bağıntısı elde edilir. (3.26) eşitliği sıfır gövde kutuplaması şartlarında ele alınırsa, denklem ilgilenilen parametrelerden yalnızca R_{DSW} ve P_{RWG} ’ye bağımlı hale gelecektir. $V_{bs}=0$ için ifade oluşturulursa,

$$R_{DS} = R_{DSW} \left(1 + P_{RWG} V_{gsteff} \right) \quad (3.27)$$

elde edilir. Karakteristik üzerinden belirlenecek farklı iki geçit-kaynak gerilimi için

$$\begin{aligned} R_{ds\{1\}} &= R_{DSW} \left(1 + P_{RWG} V_{gsteff\{1\}} \right) \\ R_{ds\{2\}} &= R_{DSW} \left(1 + P_{RWG} V_{gsteff\{2\}} \right) \end{aligned} \quad (3.28)$$

eşitlikleri elde edilir.

$$S_{5A} = R_{DSW} P_{RWG} \quad (3.29)$$

Denklemler matrissel formda düzenlenip çözüme yönelik uygun şekilde düzenlenirse, aşağıdaki eşitlikler elde edilir.

$$\begin{bmatrix} 1 & V_{gsteff\{1\}} \\ 1 & V_{gsteff\{2\}} \end{bmatrix} \begin{bmatrix} R_{DSW} \\ S_{5A} \end{bmatrix} = \begin{bmatrix} R_{ds\{1\}} \\ R_{ds\{2\}} \end{bmatrix} \quad (3.30)$$

$$\begin{bmatrix} R_{DSW} \\ S_{5A} \end{bmatrix} = \begin{bmatrix} 1 & V_{gsteff\{1\}} \\ 1 & V_{gsteff\{2\}} \end{bmatrix}^{-1} \begin{bmatrix} R_{ds\{1\}} \\ R_{ds\{2\}} \end{bmatrix} \quad (3.31)$$

$$P_{RWG} = \frac{S_{5A}}{R_{DSW}} \quad (3.32)$$

R_{DSW} ve P_{RWG} parametrelerinin belirlenmesinin ardından P_{RWB} 'nin belirlenebilmesi için (3.26) eşitliği düzenlenirse aşağıdaki denklem elde edilir.

$$P_{RWB} = \frac{\frac{R_{ds}}{R_{DSW}} - 1 - P_{RWG} V_{gsteff}}{\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s}} \quad (3.33)$$

Bir önceki adımda çıkarımı gerçekleştirilen parametreler kullanılarak P_{RWB} belirlenmiş olur.

(2.59) bağıntısı ilgilenilen son parametre W_R 'nin belirlenmesine yönelik uygun şekilde düzenlenirse Denklem (3.34) elde edilir. İfade uygun kanal genişliği için çözümlerse W_R parametresine ulaşılır.

$$W_R = \log_{(10^6 W'_{eff})} \left(\frac{R_{DSW} \left(1 + P_{RWG} V_{gsteff} + P_{RWB} \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) \right)}{R_{ds}} \right) \quad (3.34)$$

3.3.5 BSIM3v3 6. Adım Model Parametrelerinin (N_{LX} , D_{VT0} , D_{VT1} ve D_{VT2}) Belirlenmesi

Denklem (2.32) ile verilen BSIM3v3 tam eşik gerilimi modeli, küçük kanal boyu ve büyük kanal genişliğine sahip eleman için yeniden düzenlenirse dar kanal etkilerini ifade eden terimler ihmal edilebileceğinden yeni eşitlik aşağıdaki gibi olur.

$$\begin{aligned} V_{th} = & V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bs} \\ & + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} \\ & - D_{VT0} \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_t} \right) \right) (V_{bi} - \Phi_s) \end{aligned} \quad (3.35)$$

Büyük kanal boyu değerlerinde denklemdeki son iki terimin etkisi ihmal edilebilecek seviyelerde iken küçük kanal boyu değerlerinde her iki terimin de eşik gerilimine etkisi önemli düzeylerde olur. Ancak gerçekleştirilen çalışmalar sonucunda parametrelerin etkileri tam olarak incelendiğinde kısa kanal etkisini ifade eden beş numaralı terim ancak çok küçük kanal boyu seviyelerinde etkili olurken, N_{LX} 'e bağlı dört numaralı terimin daha büyük kanal boyu değerlerinde de etkili olduğu görülmüştür. Belirtilen bu yaklaşım, parametrelerin çıkarımı için temel referans noktası olacaktır.

Beş numaralı terimin etkisinin ihmal edilebildiği kanal boyu değeri için (3.35) bağıntısı yaklaşık olarak aşağıdaki gibi yazılır.

$$\begin{aligned} V_{th} \cong & V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bseff} \\ & + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} \end{aligned} \quad (3.36)$$

Bağıntı ilgilenilen parametre olan N_{LX} cinsinden düzenlenirse

$$N_{LX} = L_{eff} \left[\left(1 + \frac{V_{th} - V_{TH0} - K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) + K_2 V_{bseff}}{K_1 \sqrt{\Phi_s}} \right)^2 - 1 \right] \quad (3.37)$$

elde edilir. Denklem (3.37) kullanılarak N_{LX} belirlenir.

N_{LX} 'in çıkarımının ardından diğer altıncı adım parametrelerinin belirlenmesi için parametrelerin etkili olduğu daha küçük kanal boyu değerlerinde inceleme yapılacaktır.

Denklem (3.35) $V_{bs}=0$ için düzenlenirse,

$$D_{VT0} \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_{t0}} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_{t0}} \right) \right) = \frac{-V_{th} + V_{TH0} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s}}{(V_{bi} - \Phi_s)} \quad (3.38)$$

elde edilir. Bağlantıda karakteristik uzunluk l_t , sıfır kutuplama şartlarındaki karşılığı olan l_{t0} ile değiştirilmiştir. Denklem, bu şekli ile ilgilenilen parametrelerden yalnızca D_{VT0} ve D_{VT1} 'e bağlı hale gelmiştir.

(3.38) denklemi iki farklı boyut değeri için yazılırsa,

$$D_{VT0} \left(e^{\left(-D_{VT1} \frac{L_{eff\{1\}}}{2l_{t0}} \right)} + 2 e^{\left(-D_{VT1} \frac{L_{eff\{1\}}}{l_{t0}} \right)} \right) = \frac{-V_{th\{1\}} + V_{TH0} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff\{1\}}}} - 1 \right) \sqrt{\Phi_s}}{(V_{bi} - \Phi_s)} \quad (3.39)$$

$$D_{VT0} \left(e^{\left(-D_{VT1} \frac{L_{eff\{2\}}}{2l_{t0}} \right)} + 2 e^{\left(-D_{VT1} \frac{L_{eff\{2\}}}{l_{t0}} \right)} \right) = \frac{-V_{th\{2\}} + V_{TH0} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff\{2\}}}} - 1 \right) \sqrt{\Phi_s}}{(V_{bi} - \Phi_s)}$$

bağıntıları elde edilir.

$$s = \exp \left(-D_{VT1} \frac{L_{eff}}{2l_{t0}} \right) \quad (3.40)$$

$$Y_{6A} = \frac{-V_{th} + V_{TH0} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s}}{(V_{bi} - \Phi_s)} \quad (3.41)$$

$$2L_{eff\{1\}} = L_{eff\{2\}} = 2L_{eff} \quad (3.42)$$

İşlemlerin ve gösterimlerin sadeleştirebilmesi için (3.40) ve (3.41) ile verilen değişiklikler yapılır ve boyut değerleri arasında (3.42) ile verilen ilişki göz önüne alınırsa,

$$\begin{aligned} D_{VT0} (s + 2s^2) &= Y_{6A\{1\}} \\ D_{VT0} (s^2 + 2s^4) &= Y_{6A\{2\}} \end{aligned} \quad (3.43)$$

elde edilir.

$$\frac{s + 2s^2}{s^2 + 2s^4} = \frac{Y_{6A\{1\}}}{Y_{6A\{2\}}} \quad (3.44)$$

$$2Y_{6A\{1\}}s^3 + (Y_{6A\{1\}} - 2Y_{6A\{2\}})s - Y_{6A\{2\}} = 0 \quad (3.45)$$

İlgilenilen parametrelere ulaşılması amacıyla Denklem (3.43) kullanılarak elde edilen ve (3.45) bağıntısıyla verilen polinomun kökleri belirlenir.

Polinomun çözümünün ardından, parametrelerin yapılan değişken değiştirmeler öncesi değerlerini belirlemek için (3.46) ve (3.47) bağıntıları kullanılarak $\mathbf{D}_{VT0}$ ve $\mathbf{D}_{VT1}$ elde edilir.

$$D_{VT0} = \frac{Y_{6A\{1\}}}{s_r + 2s_r^2} \quad (3.46)$$

$$D_{VT1} = -\frac{2 \ln s_r \cdot l_{t0}}{L_{eff}} \quad (3.47)$$

$\mathbf{D}_{VT0}$ ve $\mathbf{D}_{VT1}$ 'nin de belirlenmesinin ardından çözümün üçüncü ve son aşamasında $\mathbf{D}_{VT2}$ belirlenecektir. $\mathbf{D}_{VT2}$ denklem (2.25) ile verilen karakteristik uzunluk ifadesi içerisinde yer almaktadır. Denklem (3.35) $\mathbf{D}_{VT2}$ 'nin belirlenmesine yönelik yeniden düzenlenirse (3.48) eşitliği elde edilir.

$$\exp\left(-D_{VT1} \frac{L_{eff}}{2l_t}\right) + 2 \exp\left(-D_{VT1} \frac{L_{eff}}{l_t}\right) = \frac{-V_{th} + V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s}\right) - K_2 V_{bs} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1\right) \sqrt{\Phi_s}}{D_{VT0} (V_{bi} - \Phi_s)} \quad (3.48)$$

(3.48) bağıntısında (3.49) ve (3.50) ile verilen dönüşümler yapılırsa (3.51) ifadesi elde edilir.

$$r = \exp\left(-D_{VT1} \frac{L_{eff}}{2l_t}\right) \quad (3.49)$$

$$Y_{6B} = \frac{-V_{th} + V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s}\right) - K_2 V_{bs} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1\right) \sqrt{\Phi_s}}{D_{VT0} (V_{bi} - \Phi_s)} \quad (3.50)$$

$$r + 2r^2 = Y_{6B} \quad (3.51)$$

Bu şekilde üstel ifade ortadan kaldırılarak ikinci dereceden bir bilinmeyenli (3.52) denklemi elde edilir.

$$2r^2 + r - Y_{6B} = 0 \quad (3.52)$$

(3.52) denklemi ile verilen polinomun köklerinden aşağıdaki ifade ile verilen karakteristik uzunluk belirlenir.

$$l_t = -\frac{D_{VT1} L_{eff}}{2 \ln r_r} \quad (3.53)$$

Karakteristik uzunluk ifadesi içerisinde yer alan D_{VT2} , (3.54) bağıntısı ile belirlenir.

Bu şekilde son altıncı adım parametresi de elde edilmiş olur.

$$D_{VT2} = \frac{\frac{l_t}{V_{bseff}} - 1}{V_{bseff}} \quad (3.54)$$

Denklem (3.35) doğrusal olmayan fonksiyonlar ve çok sayıda parametre içerdiğinden denklemin mevcut şekli korunarak dört parametrenin aynı anda belirlenmesi ancak zor hesaplama süreçleri sonucunda gerçekleştirilebilir. Denklemin var olan şekli ile çözümüne yönelik algoritmalar oluşturulsa bile parametrelerin belirlenmesi uzun zaman ve işlem kodu gerektirmekte, başlangıç değerlerinin uygun seçilmemesi durumunda gerçek değere çok uzak sonuçlar elde edilmesi gibi sorunlar ortaya çıkmaktadır. Bu nedenle parametrelerin belirlenmesi, geliştirilen üç aşamalı çıkarım metodu kullanılarak gerçekleştirilmiştir.

3.3.6 BSIM3v3 7. Adım Model Parametrelerinin (K_3 , K_{3B} ve W_0) Belirlenmesi

(2.32) bağıntısı büyük kanal boyu değerleri için incelendiğinde kısa kanal ve küçük boyut (hem kısa hem dar kanal) etkilerini içeren terimlerin etkileri ihmal edilebileceğinden eşitlik (3.55) biçimini alır.

$$V_{th} = V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bseff} + \left(K_3 + K_{3B} V_{bseff} \right) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s \quad (3.55)$$

(3.55) denkleminde dar kanal etkisine ilişkin parametrelerin belirlenebilmesi için öncelikle sabit gövde kutuplaması şartlarında, farklı ve küçük kanal genişliği değerleri için inceleme yapılacaktır.

Bağıntı ilgilenilen parametrelerin belirlenmesine yönelik olarak uygun şekilde düzenlenirse aşağıdaki eşitlik elde edilir.

$$\left(K_3 + K_{3B} V_{bseff} \right) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s = V_{th} - V_{TH0} - K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) + K_2 V_{bseff} \quad (3.56)$$

$$Y_{7A} = V_{th} - V_{TH0} - K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) + K_2 V_{bseff} \quad (3.57)$$

$$S_{7A} = K_3 + K_{3B} V_{bseff} \quad (3.58)$$

Çözüme yönelik işlem ve gösterimlerin basitleştirilebilmesi için (3.57) ve (3.58) ile verilen değişiklikler yapılarak aşağıdaki eşitlikler elde edilmiştir.

$$S_{7A} \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s = Y_{7A} \quad (3.59)$$

$$T_{OX} \Phi_s S_{7A} - Y_{7A} W_0 = Y_{7A} W_{eff}' \quad (3.60)$$

(3.60) bağıntısı uygun iki kanal genişliği değeri ile bu değerlere karşılık gelen diğer parametreler kullanılarak belirlenir. Çözümüne yönelik denklemler (3.61) ve (3.62) ile verilmiştir.

$$T_{OX} \Phi_s S_{7A} - Y_{7A\{1\}} W_0 = Y_{7A\{1\}} W_{eff\{1\}}' \quad (3.61)$$

$$T_{OX} \Phi_s S_{7A} - Y_{7A\{2\}} W_0 = Y_{7A\{2\}} W_{eff\{2\}}'$$

$$\begin{bmatrix} T_{OX} \Phi_s & -Y_{7A\{1\}} \\ T_{OX} \Phi_s & -Y_{7A\{2\}} \end{bmatrix} \begin{bmatrix} S_{7A} \\ W_0 \end{bmatrix} = \begin{bmatrix} Y_{7A\{1\}} W_{eff\{1\}}' \\ Y_{7A\{2\}} W_{eff\{2\}}' \end{bmatrix} \quad (3.62)$$

$$\begin{bmatrix} S_{7A} \\ W_0 \end{bmatrix} = \begin{bmatrix} T_{OX} \Phi_s & -Y_{7A\{1\}} \\ T_{OX} \Phi_s & -Y_{7A\{2\}} \end{bmatrix}^{-1} \begin{bmatrix} Y_{7A\{1\}} W_{eff\{1\}}' \\ Y_{7A\{2\}} W_{eff\{2\}}' \end{bmatrix} \quad (3.63)$$

Matrisel formda verilen (3.62) denkleminin (3.63) ifadesi ile gerçekleştirilen çözümü sonucunda W_0 belirlenmiş olur.

K_3 ve K_{3B} 'nin belirlenebilmesi için (3.55) ifadesi, bir tanesi W_0 'ın belirlenmesinde kullanılan değer olmak üzere farklı iki gövde kutuplaması değeri için incelenecektir.

Denklem, ilgilenilen parametrelerin belirlenmesine yönelik uygun biçimde düzenlendiğinde aşağıdaki ifade elde edilir.

$$K_3 + K_{3B} V_{bseff} = \frac{V_{th} - V_{TH0} - K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) + K_2 V_{bseff}}{\frac{T_{OX}}{W_{eff}' + W_0} \Phi_s} \quad (3.64)$$

Çözümüne yönelik ifadelerin sadeleştirilmesi için (3.65) ile verilen değişiklik yapılırsa

$$Y_{7B} = \frac{V_{th} - V_{TH0} - K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) + K_2 V_{bseff}}{\frac{T_{OX}}{W_{eff}' + W_0} \Phi_s} \quad (3.65)$$

$$K_3 + K_{3B} V_{bseff} = Y_{7B} \quad (3.66)$$

elde edilir. Denklem iki farklı kutuplama şartı göz önüne alınarak ifade edilir ve çözüme yönelik düzenlenirse (3.67) ve (3.68) eşitlikleri elde edilir.

$$\begin{aligned} K_3 + K_{3B} V_{bseff\{1\}} &= Y_{7B\{1\}} \\ K_3 + K_{3B} V_{bseff\{2\}} &= Y_{7B\{2\}} \end{aligned} \quad (3.67)$$

$$\begin{bmatrix} 1 & V_{bseff\{1\}} \\ 1 & V_{bseff\{2\}} \end{bmatrix} \begin{bmatrix} K_3 \\ K_{3B} \end{bmatrix} = \begin{bmatrix} Y_{7B\{1\}} \\ Y_{7B\{2\}} \end{bmatrix} \quad (3.68)$$

$$\begin{bmatrix} K_3 \\ K_{3B} \end{bmatrix} = \begin{bmatrix} 1 & V_{bseff\{1\}} \\ 1 & V_{bseff\{2\}} \end{bmatrix}^{-1} \begin{bmatrix} Y_{7B\{1\}} \\ Y_{7B\{2\}} \end{bmatrix} \quad (3.69)$$

Matrissel formda ifade edilen (3.69) denklemi çözüldüğünde K_3 ve K_{3B} belirlenmiş olur.

3.3.7 BSIM3v3 8. Adım Model Parametrelerinin (D_{VT0W} , D_{VT1W} ve D_{VT2W}) Belirlenmesi

Kısa ve dar kanal genişliğine sahip eleman için BSIM3v3 eşik gerilimi modeli Denklem (3.70) ile verilen biçimde olacaktır. Denklemde kısa, dar kanal ve küçük boyut etkilerini yansıtan tüm terimler göz önüne alınmıştır.

$$\begin{aligned} V_{th} &= V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bseff} \\ &+ K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + (K_3 + K_{3B} V_{bseff}) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s \\ &- D_{VT0} \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_t} \right) \right) (V_{bi} - \Phi_s) \\ &- D_{VT0W} \left(\exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{2l_{tw}} \right) + 2 \exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{l_{tw}} \right) \right) (V_{bi} - \Phi_s) \end{aligned} \quad (3.70)$$

Denklemden küçük boyut etkilerini yansıtan son terim ile daha önce çıkarımı gerçekleştirilen kısa kanal etkilerine ilişkin terim karşılaştırıldığında iki ifadenin aynı matematiksel formda olduğu görülür. Dolayısıyla parametrelerin belirlenmesi için daha önce geliştirilerek uygulanan yöntemi kullanmak uygun olacaktır.

Daha önce kullanılan yaklaşımdakine benzer olarak öncelikle D_{VT0W} ve D_{VT1W} 'nin çıkarımı gerçekleştirilecektir. Bunun için sıfır gövde kutuplaması şartlarında (3.70) denklemi uygun şekilde düzenlenirse aşağıdaki eşitlik elde edilir.

$$D_{VT0W} \left(\exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{2l_{t0}} \right) + 2 \exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{l_{t0}} \right) \right) =$$

$$+ \frac{-V_{th} + V_{TH0} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + K_3 \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s}{(V_{bi} - \Phi_s)} \quad (3.71)$$

$$- D_{VT0} \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_{t0}} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_{t0}} \right) \right)$$

Denklemden l_{tw} parametresinin yerini sıfır kutuplama şartlarındaki karşılığı olan l_{t0} olarak denklem ilgilenilen parametrelerden yalnızca D_{VT0W} ve D_{VT1W} 'ye bağımlı hale gelmiştir. İşlemlerin ve gösterimlerin basitleştirilmesine yönelik (3.72) ve (3.73) ile verilen düzenlemeler gerçekleştirilmiş ve geometriler arasında (3.74), (3.75) ve (3.76) ile verilen ilişkiler göz önüne alınmıştır.

$$s = \exp \left(-D_{VT1W} \frac{L_{eff} W_{eff}'}{2l_{t0}} \right) \quad (3.72)$$

$$Y_{8A} = \frac{-V_{th} + V_{TH0} + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + K_3 \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s}{(V_{bi} - \Phi_s)} \quad (3.73)$$

$$- D_{VT0} \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_{t0}} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_{t0}} \right) \right)$$

$$W_{eff\{2\}}' = \sqrt{2} \cdot W_{eff\{1\}}' \quad (3.74)$$

$$L_{eff\{2\}} = \sqrt{2} \cdot L_{eff\{1\}} \quad (3.75)$$

$$W_{eff\{2\}}'L_{eff\{2\}} = 2 \cdot W_{eff\{1\}}'L_{eff\{1\}} \quad (3.76)$$

Göz önüne alınan ilişkiadaki iki farklı boyut değeri kombinasyonu için belirlenen düzenlemeler de kullanılarak Denklem (3.77) ile verilen bağıntılar elde edilir.

$$\begin{aligned} D_{VT0W}(s + 2s^2) &= Y_{8A\{1\}} \\ D_{VT0W}(s^2 + 2s^4) &= Y_{8A\{2\}} \end{aligned} \quad (3.77)$$

$$\frac{s + 2s^2}{s^2 + 2s^4} = \frac{Y_{8A\{1\}}}{Y_{8A\{2\}}} \quad (3.78)$$

$$2Y_{8A\{1\}}s^3 + (Y_{8A\{1\}} - 2Y_{8A\{2\}})s - Y_{8A\{2\}} = 0 \quad (3.79)$$

Denklem (3.79) ile verilen polinomun köklerinden aşağıdaki eşitlikler kullanılarak D_{VT0W} ve D_{VT1W} belirlenir.

$$D_{VT0W} = \frac{Y_{8A\{1\}}}{s_r + 2s_r^2} \quad (3.80)$$

$$D_{VT1W} = -\frac{2 \ln s_r l_{t0}}{W_{eff}'L_{eff}} \quad (3.81)$$

l_{tw} içerisinde yer alan D_{VT2W} 'nin belirlenmesi için (3.70) denklemi uygun biçimde düzenlenirse aşağıdaki eşitlik elde edilir.

$$\begin{aligned} \exp\left(-D_{VT1W} \frac{W_{eff}'L_{eff}}{2l_{tw}}\right) + 2 \exp\left(-D_{VT1W} \frac{W_{eff}'L_{eff}}{l_{tw}}\right) = \\ \frac{\left(\begin{aligned} &-V_{th} + V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bseff} \\ &+ K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + (K_3 + K_{3B} V_{bseff}) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s \\ &- D_{VT0} \left(\exp\left(-D_{VT1} \frac{L_{eff}}{2l_t}\right) + 2 \exp\left(-D_{VT1} \frac{L_{eff}}{l_t}\right) \right) (V_{bi} - \Phi_s) \end{aligned} \right)}{D_{VT0W} (V_{bi} - \Phi_s)} \end{aligned} \quad (3.82)$$

Çözümeye yönelik işlemlerin ve gösterimin basitleştirebilmesi için (3.83) ve (3.84) denklemleri ile verilen düzenlemeler yapılırsa (3.85) denklemi elde edilir.

$$r = \exp\left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{2l_{tw}}\right) \quad (3.83)$$

$$Y_{8B} = \frac{\left(\begin{aligned} & -V_{th} + V_{TH0} + K_1 \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) - K_2 V_{bseff} \\ & + K_1 \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + (K_3 + K_{3B} V_{bseff}) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s \\ & - D_{VT0} \left(\exp\left(-D_{VT1} \frac{L_{eff}}{2l_t}\right) + 2 \exp\left(-D_{VT1} \frac{L_{eff}}{l_t}\right) \right) (V_{bi} - \Phi_s) \end{aligned} \right)}{D_{VT0W} (V_{bi} - \Phi_s)} \quad (3.84)$$

$$(r + 2r^2) = Y_{8B} \quad (3.85)$$

Son eşitlikten aşağıdaki gibi oluşturulan ikinci dereceden polinomun köklerinden (3.87) denklemi ile verilen l_{tw} belirlenir.

$$2r^2 + r - Y_{8B} = 0 \quad (3.86)$$

$$l_{tw} = -D_{VT1W} \frac{W_{eff}' L_{eff}}{2 \ln r_r} \quad (3.87)$$

Son olarak (3.88) denklemi kullanılarak D_{VT2W} elde edilmiş olur.

$$D_{VT2W} = \frac{\frac{l_{tw}}{l_{t0}} - 1}{V_{bseff}} \quad (3.88)$$

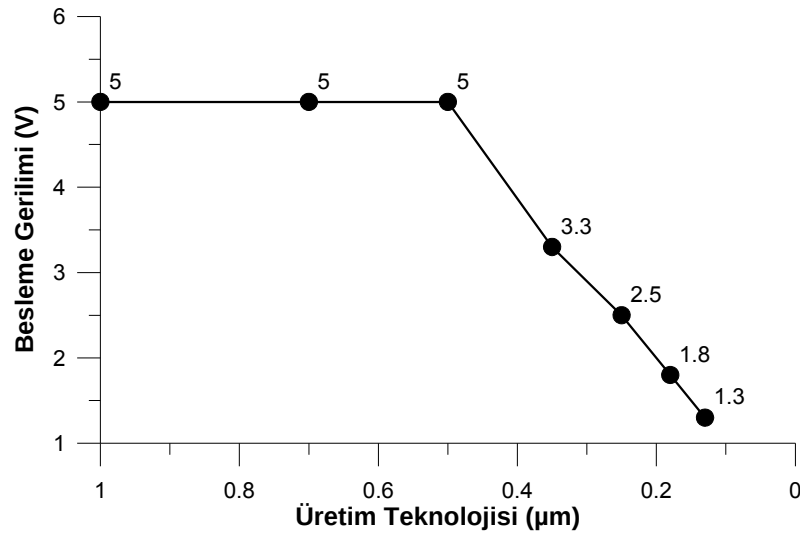
4. BSIM MOSFET MODEL PARAMETRELERİNİN DENEYSEL VERİLER KULLANILARAK BELİRLENMESİ

Bu bölümde, oluşturulan matematiksel algoritmalar çerçevesinde, deneysel karakteristiklerden yola çıkılarak BSIM model parametreleri belirlenmiştir. Çıkarımda kullanılan deneysel karakteristiklerin oluşturulmasında hem SPICE programından elde edilen sonuçlar, hem de TÜBİTAK test transistorlarına ait ölçüm sonuçları kullanılmıştır. Her iki aşamada da çıkarıma yönelik eşitlikler MATLAB kod yapısı altında tanımlanmış, parametrelerin çıkarımı oluşturulan programlarla gerçekleştirilmiştir. Belirlenen parametre değerleri kullanılarak MOSFET karakteristiklerinin elde edilmesine yönelik benzetimler yapılmıştır. Elde edilen benzetim sonuçları var olan deneysel sonuçlarla karşılaştırılmış, yöntemin başarımına ilişkin sonuçlar detaylı hata analizleri ile ortaya konmuştur.

4.1 Parametrelerin SPICE Programından Elde Edilen Karakteristikler Kullanılarak Belirlenmesi

4.1.1 Çıkarıma Yönelik Seçilecek Transistorların Belirlenmesi

Üretim teknolojisine bağlı olarak seçilmesi gereken gerilim değerine ilişkin grafiksel gösterim Şekil 4.1’de verilmiştir.



Şekil 4.1: Üretim teknolojisi – seçilecek besleme gerilimi ilişkisi

Parametrelerin SPICE programından elde edilen karakteristikler kullanılarak belirlenmesinde, seçilen 0.35 μ m üretim teknolojisi için gerilim 3.3V olacaktır. TÜBİTAK 0.7 μ m test transistorlarının ölçümlerine dayalı tüm işlemlerde ise 5V gerilim değeri seçilecektir.

SPICE programından elde edilen karakteristikler kullanılarak parametrelerin çıkarımı için, parametrelerin etkili olduğu koşullar dikkate alınarak çok farklı boyutlandırma değerlerinde transistor kullanılmıştır. Yine çıkarım işleminde farklı transistor karakteristiklerinden ve bunlara ilişkin kutuplama gerilimlerinden yararlanılmıştır. Kullanılan transistor karakteristikleri, MOSFET'lere ilişkin seçilen boyutlandırma değerleri ve kutuplama özellikleri ile birlikte Tablo 4.1'de verilmiştir.

Tablo 4.1: Seçilen MOSFET boyutlandırma değerleri ve kullanılan karakteristikler

Çıkarımı Gerçekleştirilen Parametre	Boyut Seçimi Tanımlaması	Seçilen Kanal Boyu ve Geniřlięi	Kullanılan Deneysel Karakteristik
V_{TH0}, K₁, K₂	Büyük boyutlu eleman (Büyük W & L)	L=10 μ m, W=10 μ m	Ids-Vgs @ Vds=0.05V, Vbs parametre (Vbs=0V, -1.1V, -2.2V, -3.3V)
μ_0, U_A, U_B, U_C	Büyük boyutlu eleman (Büyük W & L)	L=10 μ m, W=10 μ m	Ids-Vgs @ Vds=0.05V, Vbs parametre (Vbs=0V, -1.1V, -2.2V, -3.3V)
L_{int}, W_{int}	Faklı ve küçük L değerlerinde, sabit W	L=0.35 μ m, W=10 μ m L=0.5 μ m, W=10 μ m L=1 μ m, W=10 μ m L=10 μ m, W=10 μ m	Ids-Vgs @ Vds=0.05V, Vbs parametre (Vbs=0V, -1.1V, -2.2V, -3.3V)
R_{DSW}, P_{RWB}, P_{RWG}, W_R	Faklı W değerlerinde, sabit L	L=5 μ m, W=1 μ m L=5 μ m, W=5 μ m	Ids-Vgs @ Vds=0.05V, Vbs parametre (Vbs=0V, -1.1V, -2.2V, -3.3V)
N_{LX}, D_{VT0}, D_{VT1}, D_{VT2}	Faklı ve küçük L değerlerinde, büyük ve sabit W	L=2 μ m, W=10 μ m L=0.3 μ m, W=10 μ m L=0.7 μ m, W=10 μ m	Ids-Vgs @ Vds=0.05V, Vbs parametre (Vbs=0V, -1.1V, -2.2V, -3.3V)
W₀, K₃, K_{3B}	Faklı ve küçük W değerlerinde, büyük ve sabit L	L=10 μ m, W=0.5 μ m L=10 μ m, W=0.8 μ m	Ids-Vgs @ Vds=0.05V, Vbs parametre (Vbs=0V, -1.1V, -2.2V, -3.3V)
D_{VT0W}, D_{VT1W}, D_{VT2W}	Küçük boyutlu eleman (Küçük ve farklı W & L)	L=0.3 μ m, W=0.5 μ m L=0.47 μ m, W=0.62 μ m	Ids-Vgs @ Vds=0.05V, Vbs parametre (Vbs=0V, -1.1V, -2.2V, -3.3V)

4.1.2 Parametrelerin Çıkarımı

Parametrelerin çıkarımına ilişkin algoritmalar, MATLAB programı altında yazılmış ve parametreler belirlenmiştir. Çıkarımı gerçekleştirilen parametre değerleri, gerçek model parametreleri ile birlikte, karşılaştırmalı olarak Tablo 4.2’ de verilmiştir.

Tablo 4.2: Çıkarımı gerçekleştirilen parametre değerleri

BSIM Parametresi	Gerçek Değer	Belirlenen Değer
V_{TH0}	$4.979 \cdot 10^{-1}$	$5.008 \cdot 10^{-1}$
K_1	$5.0296 \cdot 10^{-1}$	$4.902 \cdot 10^{-1}$
K_2	$3.3985 \cdot 10^{-2}$	$3.308 \cdot 10^{-2}$
μ_0	$4.758 \cdot 10^2$	$4.781553 \cdot 10^2$
U_A	$4.705 \cdot 10^{-12}$	$4.2555 \cdot 10^{-12}$
U_B	$2.137 \cdot 10^{-18}$	$2.0512 \cdot 10^{-18}$
U_C	$1.000 \cdot 10^{-20}$	$2.4994 \cdot 10^{-17}$
R_{DSW}	$3.449 \cdot 10^2$	$3.454556 \cdot 10^2$
P_{RWG}	0.000	$3.5 \cdot 10^{-3}$
P_{RWB}	$-2.416 \cdot 10^{-1}$	$-2.518 \cdot 10^{-1}$
W_R	1.000	1.0241
N_{LX}	$1.888 \cdot 10^{-7}$	$1.8539 \cdot 10^{-7}$
D_{VT0}	$5.000 \cdot 10^1$	$4.90550 \cdot 10^1$
D_{VT1}	1.039	1.2350
D_{VT2}	$-8.375 \cdot 10^{-3}$	$-7.4 \cdot 10^{-3}$
W_0	$2.673 \cdot 10^{-7}$	$2.4065 \cdot 10^{-7}$
K_3	-1.136	-1.1187
K_{3B}	$-4.399 \cdot 10^{-1}$	$-4.058 \cdot 10^{-1}$
D_{VT0W}	$1.089 \cdot 10^{-1}$	$1.1011 \cdot 10^{-1}$
D_{VT1W}	$6.671 \cdot 10^4$	$6.9191 \cdot 10^4$
D_{VT2W}	$-1.352 \cdot 10^{-2}$	$-1.750 \cdot 10^{-2}$

Elde edilen değerler, gerçek parametre değerleri ile karşılaştırıldığında genel olarak çok iyi düzeyde başarımla kaydedildiği söylenebilir. Özellikle V_{TH0} , K_1 , K_2 , μ_0 gibi birincil dereceden etkiye sahip, transistörün birçok çalışma koşulunda belirleyici olan parametreler yüksek doğrulukta belirlenmiştir.

Gerçek değerine çok yakın biçimde belirlenen birçok parametre yanında, belli hatalarla elde edilen birkaç parametre de mevcuttur. Ancak, bu parametreler için bazı farklı durumlar söz konusudur. Bu parametrelerden U_C için karşılaşılan farkın

nedenini belirtmek yararlı olacaktır. Öncelikle bu parametreye ilişkin Tablo A.2’de verilen BSIM model seti varsayılan değeri ile model parametreleri sağlayıcısının verdiği değerler birbirinden çok farklıdır. Özellikle dolaylı etkiye sahip, belirlenmesi güç bazı parametreler, model parametresi sağlayıcıları tarafından varsayılan değerinde ya da sonuca etkisi ihmal edilerek verilmektedir [23]. Burada ikinci durum söz konusudur. Dolayısıyla parametre doğası dışında verilen bu değer, sonuca etkisi zaten düşük olan bu parametre için durumun tamamen göz ardı edildiğini gösterir. Elde edilen sonuçlar üzerinde gerçekleştirilen çalışmalar neticesinde U_C ’deki farktan kaynaklanan etkinin sonuca yansımadağı görülmüştür.

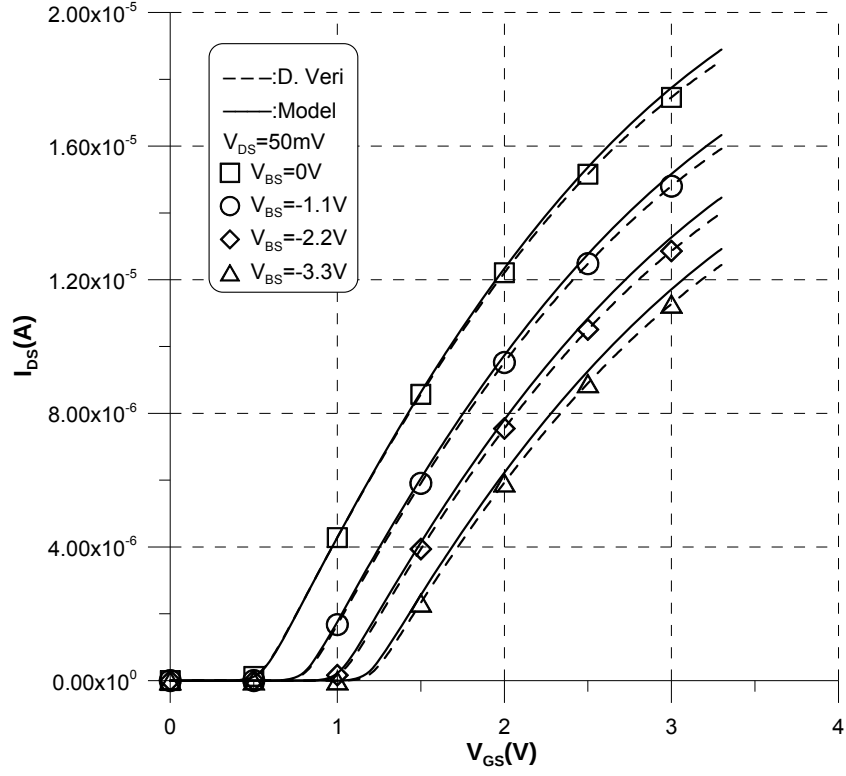
Yine P_{RWG} parametresi için, sağlanan model parametrelerinde varsayılan değeri olan 0 verilmiştir. Parametre sağlayıcısı tarafından bu model parametresinin de etkisi göz ardı edilerek, Tablo A.2’de verilen varsayılan değer kullanılmıştır. Çalışmada gerçekleştirilen benzetimler ve hesaplamalar sonucunda ise Tablo 4.2’de verilen $3.5 \cdot 10^{-3}$ değerine ulaşılmıştır. Parametrenin alabileceği değerler düşünüldüğünde, belirlenen değer sonuca hatalı etkisinin çok düşük seviyelerde olduğu söylenebilir.

Belirtildiği üzere, birkaç parametre dışında, sonuca etkisi her durumda çok baskın olan temel parametreler ve bunun yanında özellikle kısa ve dar kanal etkisine ilişkin parametreler de çok yüksek doğrulukta belirlenmiştir. Sağlanan yaklaşıklığın sonuçlara yansımaları Bölüm 4.1.4’te detaylı biçimde incelenmiştir.

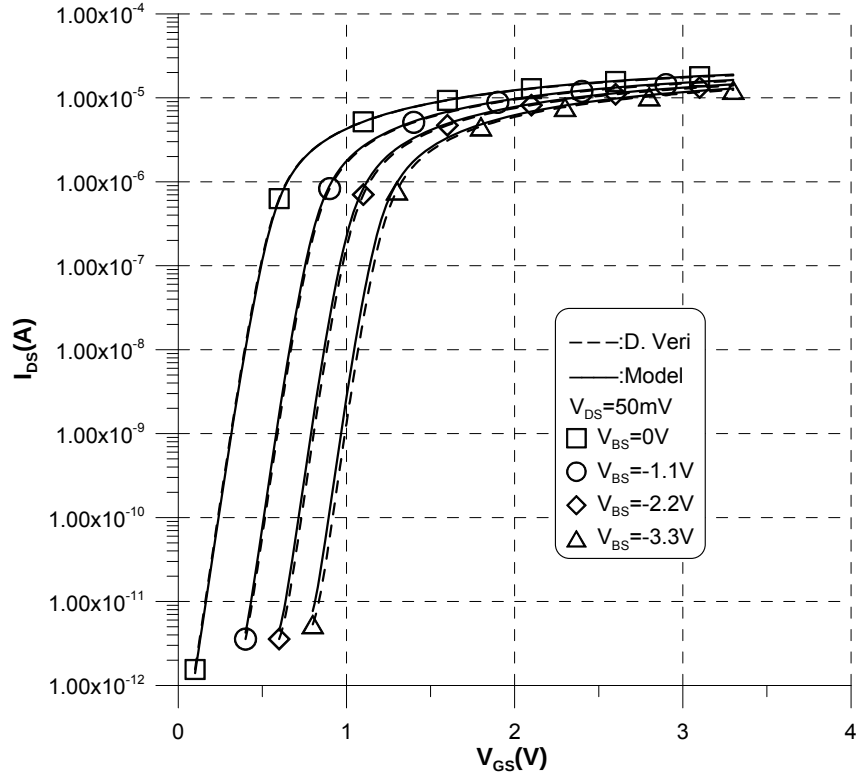
4.1.3 Belirlenen Parametreler Kullanılarak SPICE Benzetimlerinin Gerçekleştirilmesi ve Karakteristiklerin Elde Edilmesi

Çıkarımı yapılan BSIM parametreleri kullanılarak farklı boyutlandırmalardaki transistörler için SPICE benzetimleri gerçekleştirilmiştir. Benzetimler sonucunda tüm MOSFET’ler için farklı kutuplama koşulları altında geçiş ve çıkış özeğrileri elde edilmiştir. Çalışmada SPICE programından gerçek parametre değerleri kullanılarak elde edilen transistör karakteristikleri, “deneysel karakteristik” olarak tanımlanmıştır.

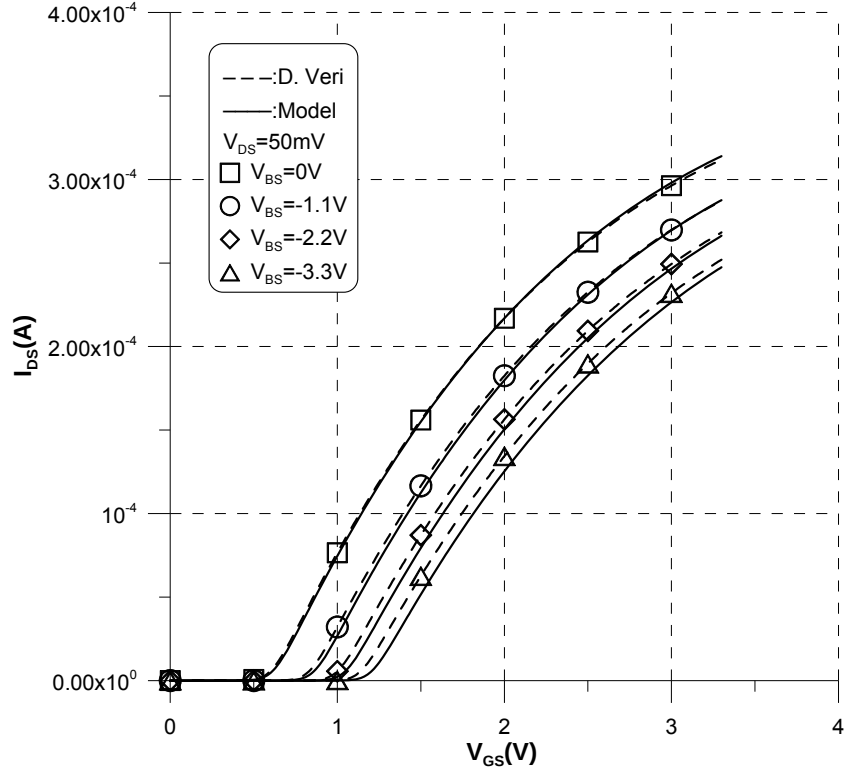
Oluşturulan karakteristiklerden geçiş karakteristikleri hem gövde kutuplaması hem de kaynak savak gerilimi parametre alınarak ayrı grafiklerde verilmiştir. Ayrıca tüm geçiş karakteristikleri, eşik altı bölgenin detaylı incelenmesi amacıyla akım eksenini logaritmik çizdirilerek de verilmiştir. Çıkış özeğrileri de V_{GS} parametre alınarak tüm MOSFET’ler için elde edilmiştir. Tüm karakteristikler, Şekil 4.2 – Şekil 4.21 ile verilmiştir.



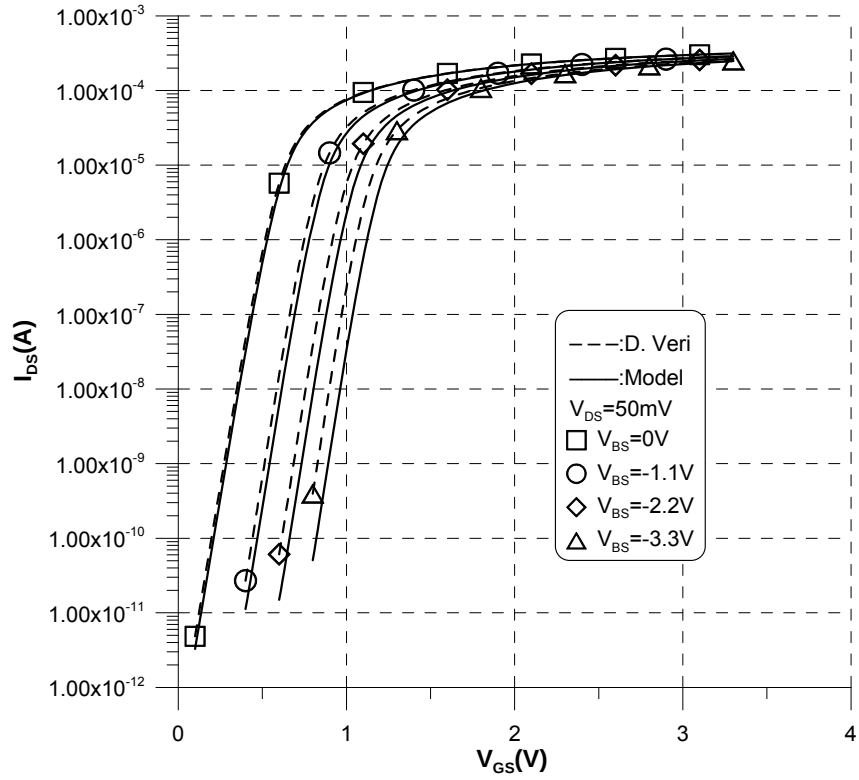
Şekil 4.2: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre



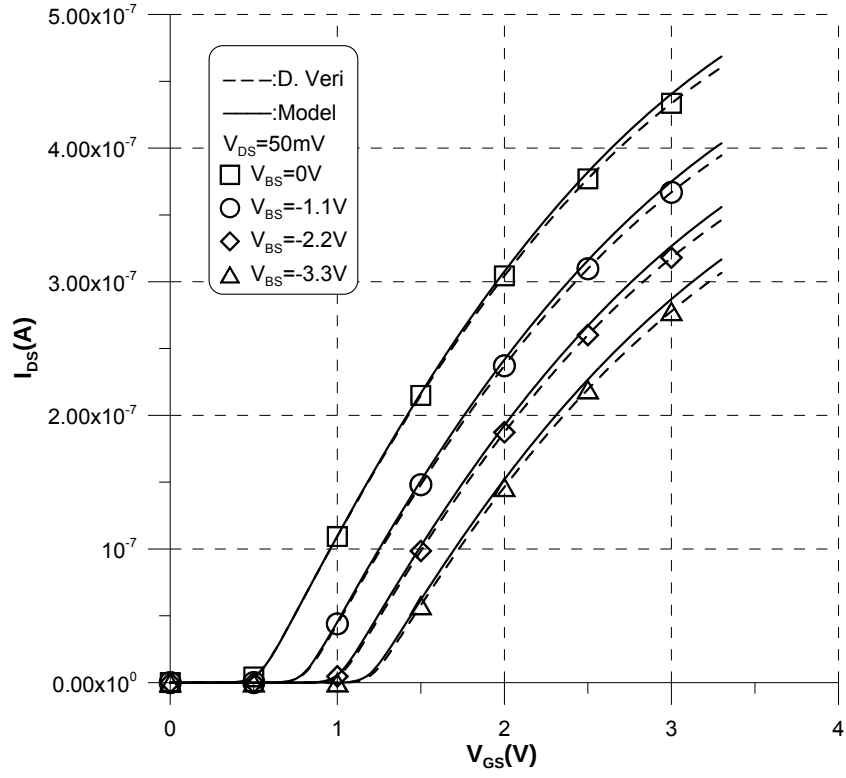
Şekil 4.3: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) akım eksenini logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre



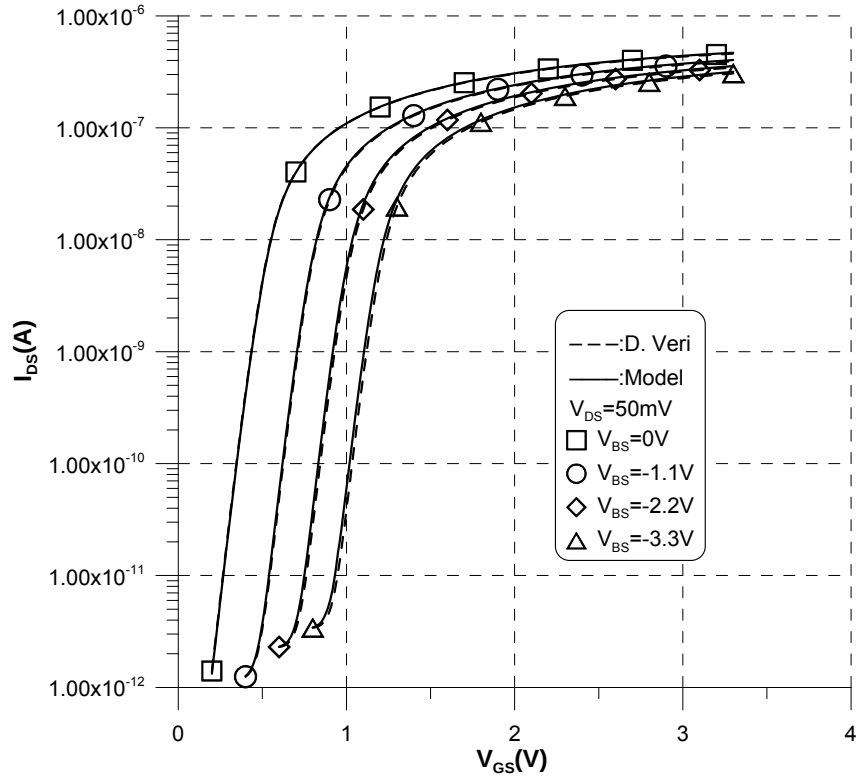
Şekil 4.4: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre



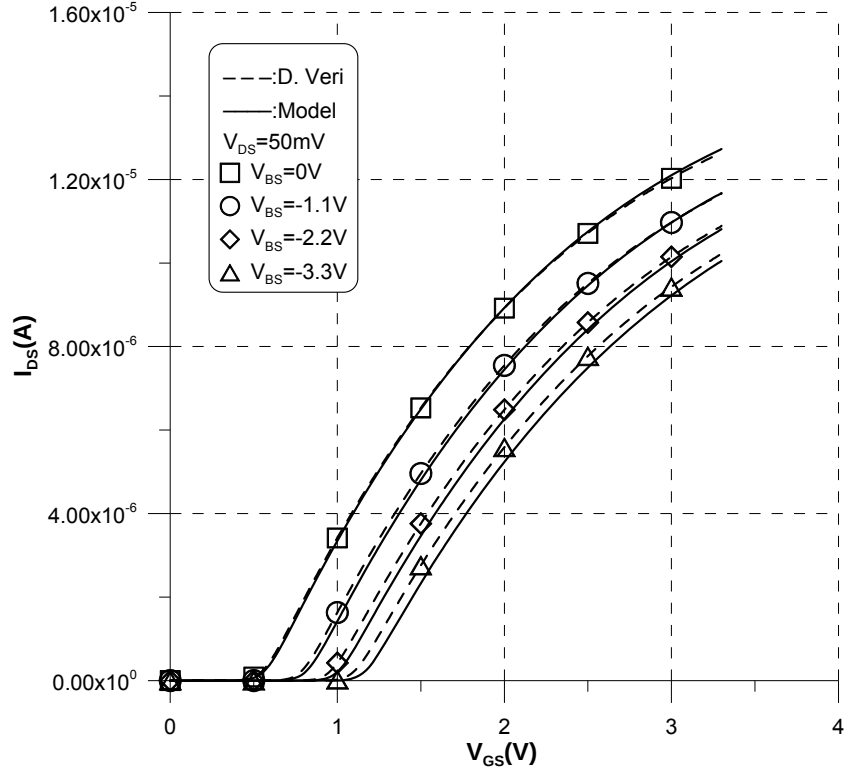
Şekil 4.5: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) akım eksenini logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre



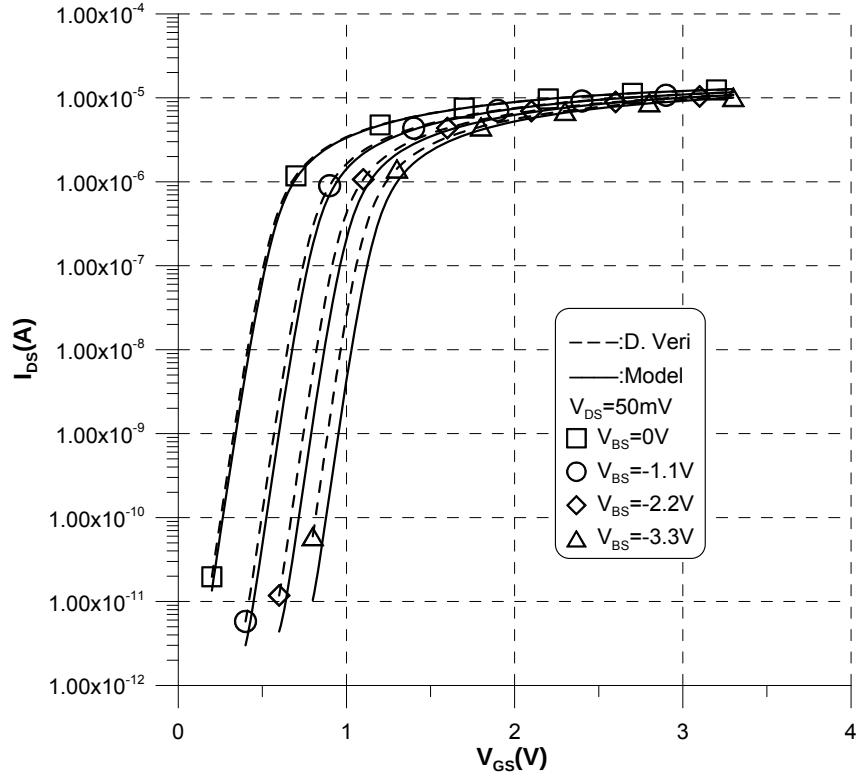
Şekil 4.6: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre



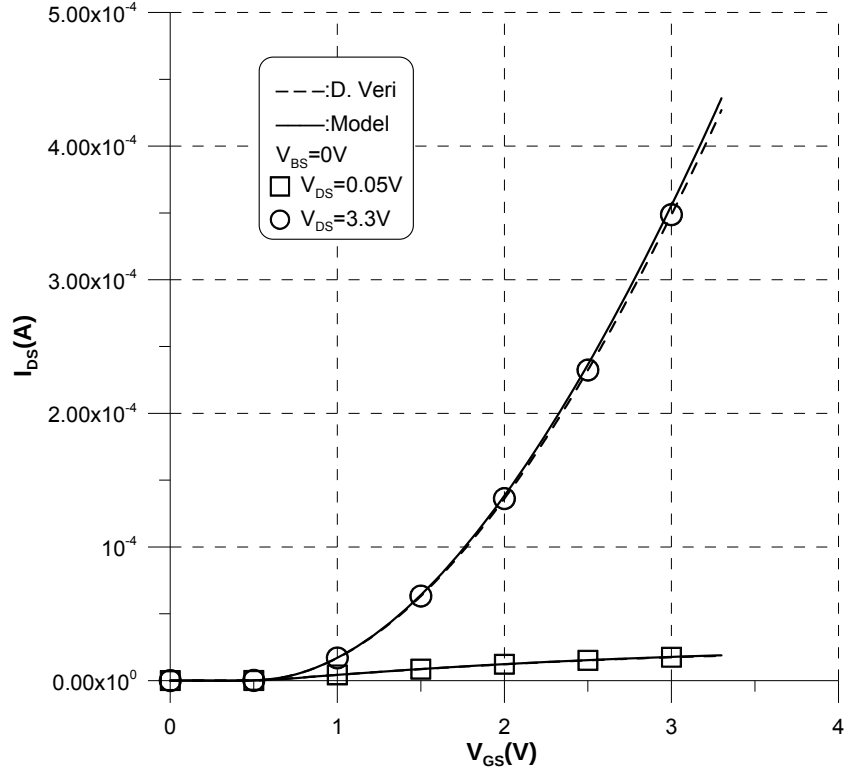
Şekil 4.7: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) akım eksenini logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre



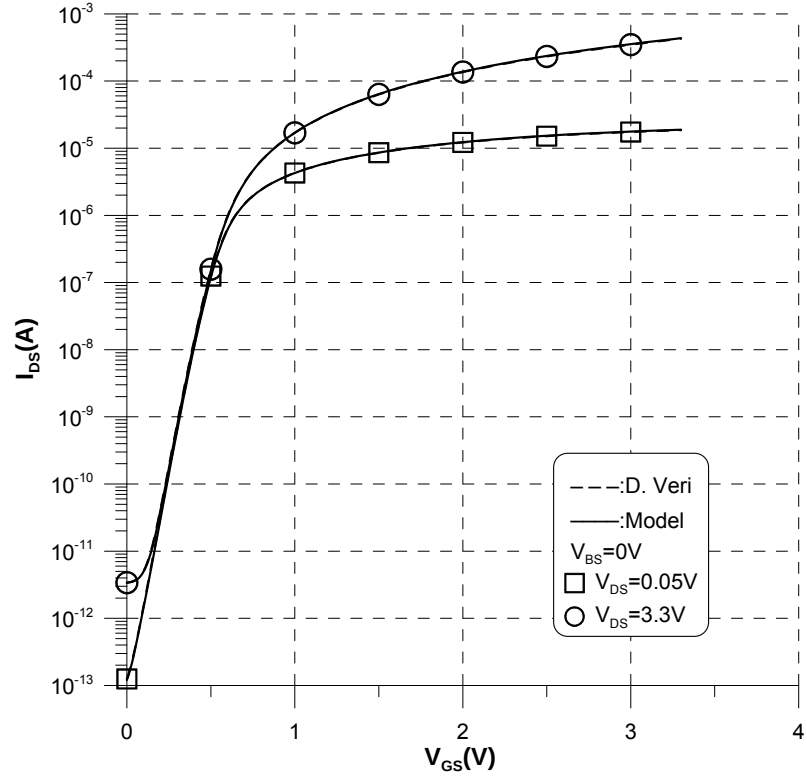
Şekil 4.8: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre



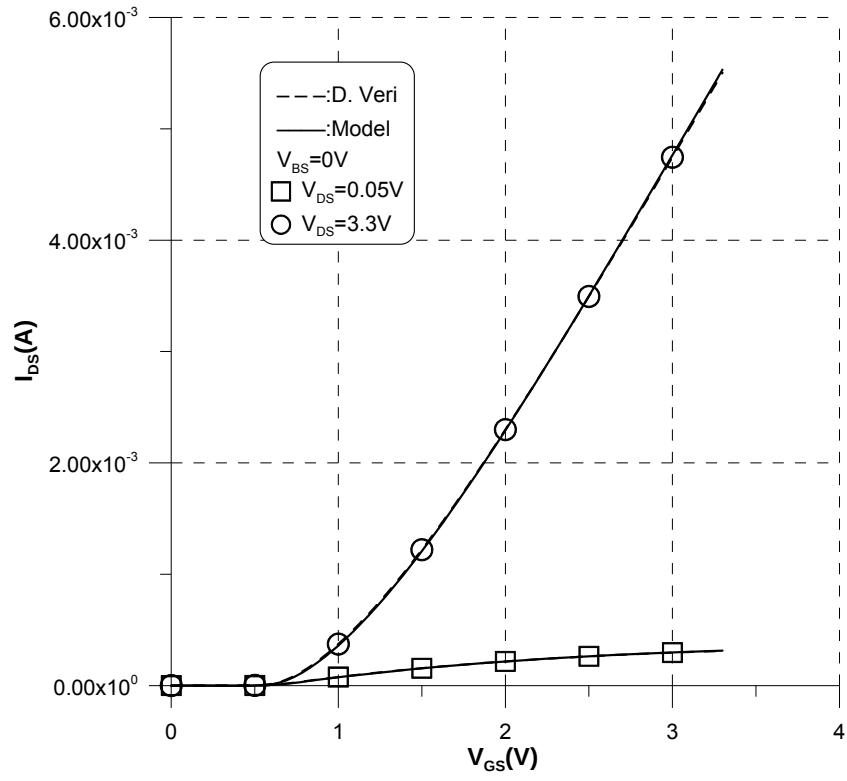
Şekil 4.9: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre



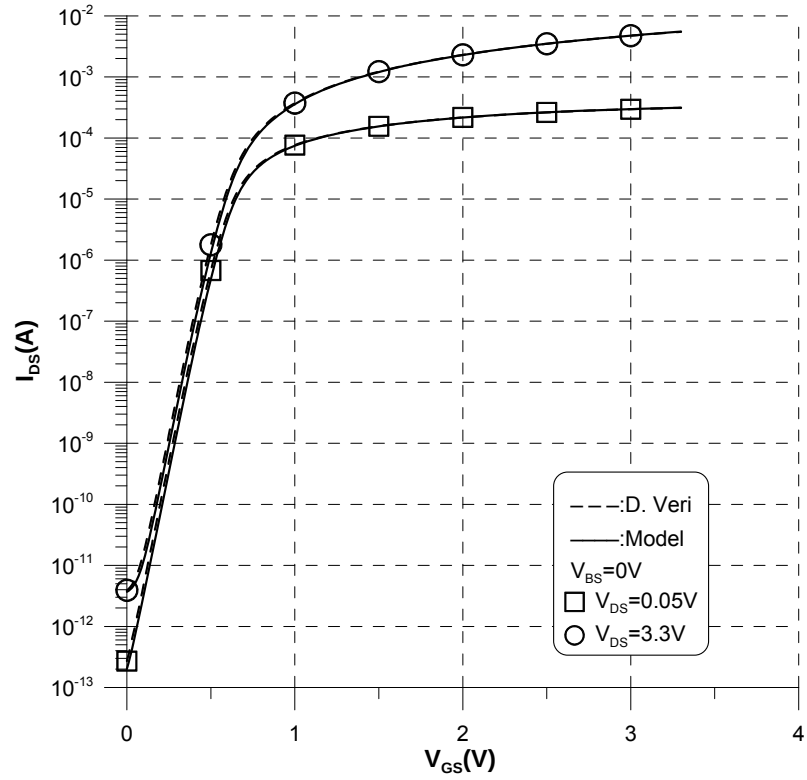
Şekil 4.10: Büyük boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$) I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre



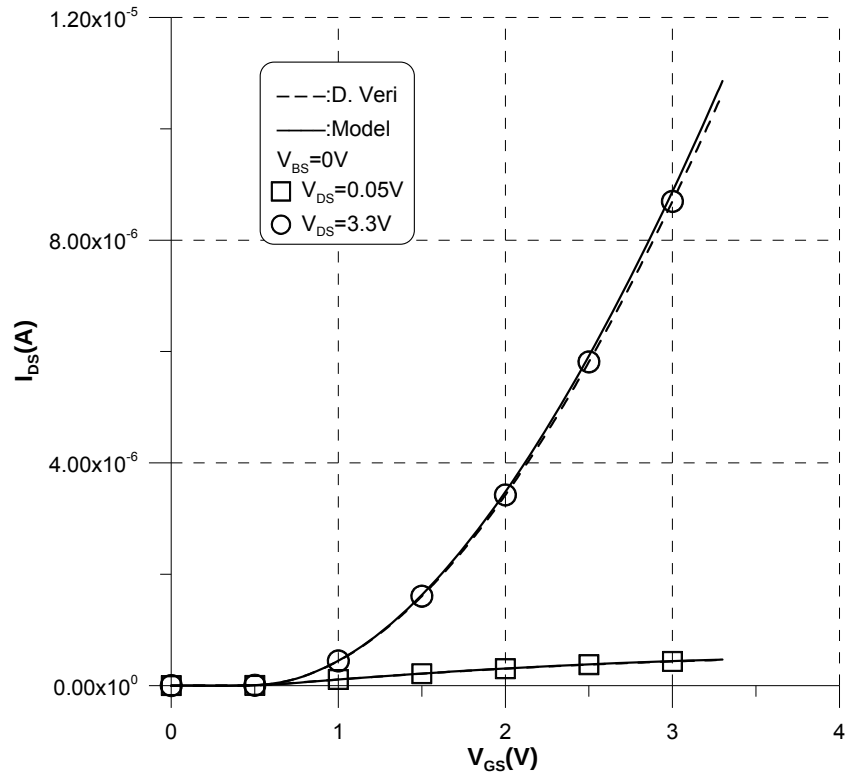
Şekil 4.11: Büyük boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$) akım eksenini logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre



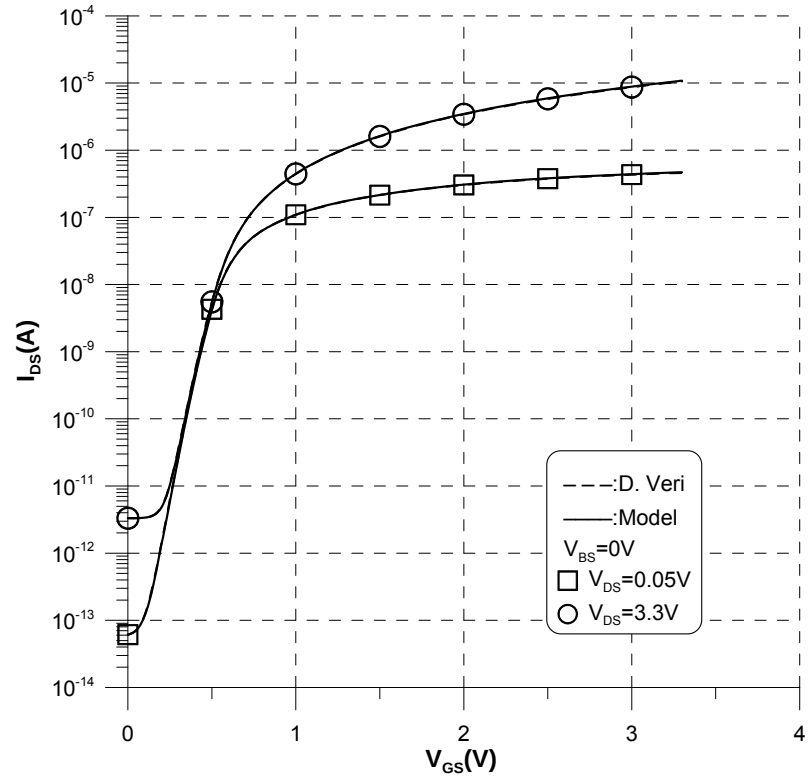
Şekil 4.12: Kısa kanallı MOSFET ($L=0.35\mu m$, $W=10\mu m$) I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre



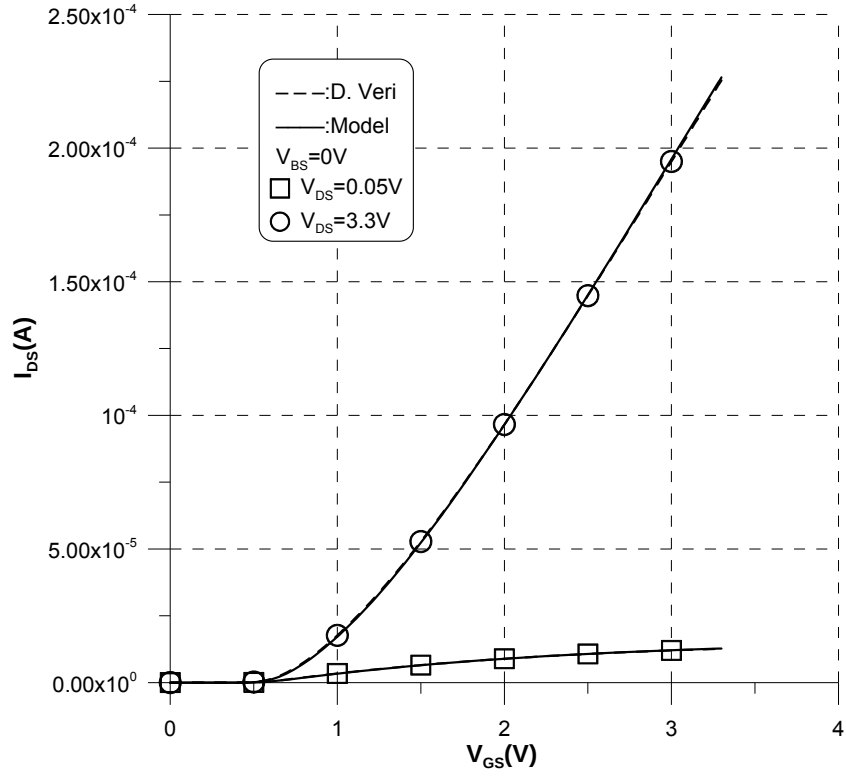
Şekil 4.13: Kısa kanallı MOSFET ($L=0.35\mu m$, $W=10\mu m$) akım eksenli logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre



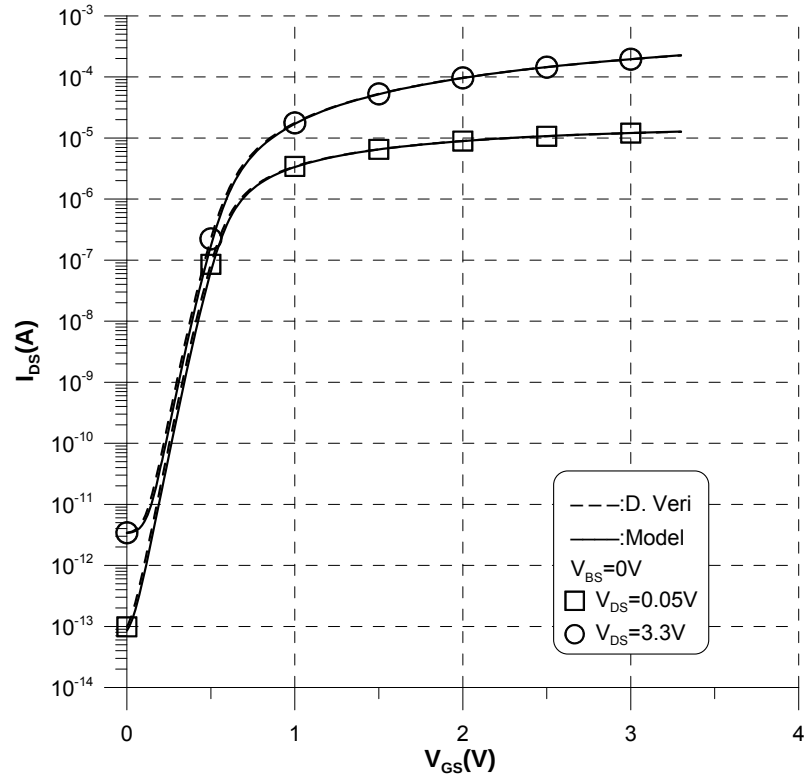
Şekil 4.14: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre



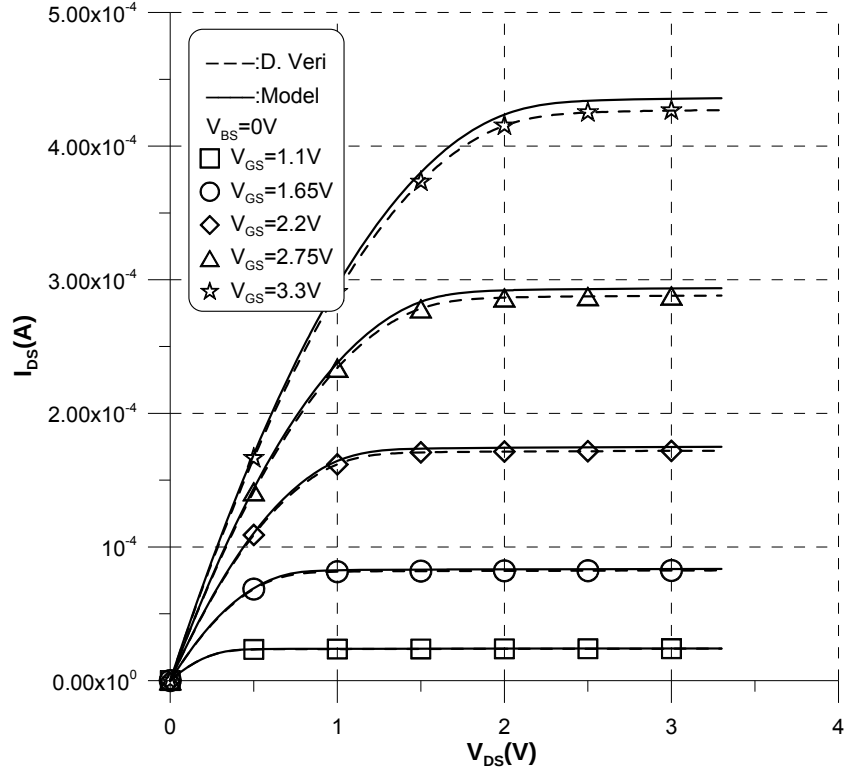
Şekil 4.15: Dar kanallı MOSFET ($L=10\mu\text{m}$, $W=0.35\mu\text{m}$) akım eksenini logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre



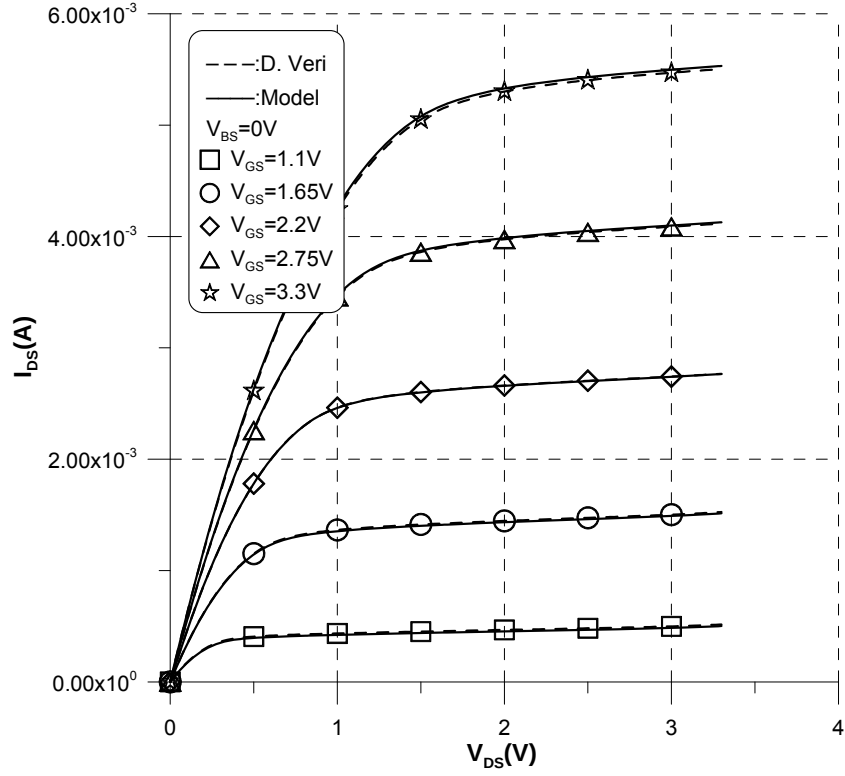
Şekil 4.16: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre



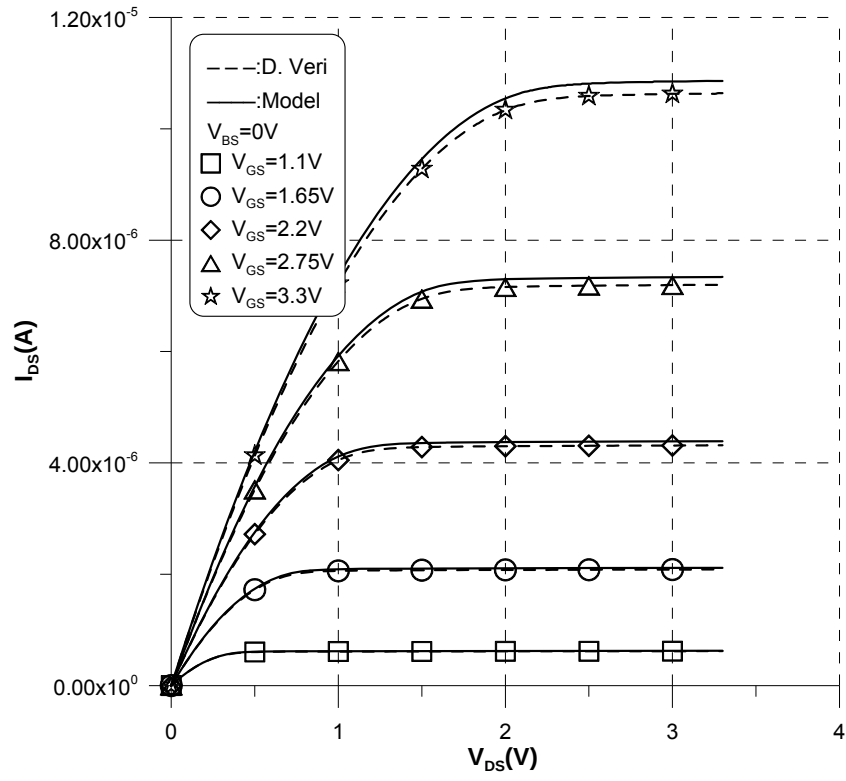
Şekil 4.17: Küçük boyutlu MOSFET ($L=0.35\mu\text{m}$, $W=0.35\mu\text{m}$) akım eksenini logaritmik I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre



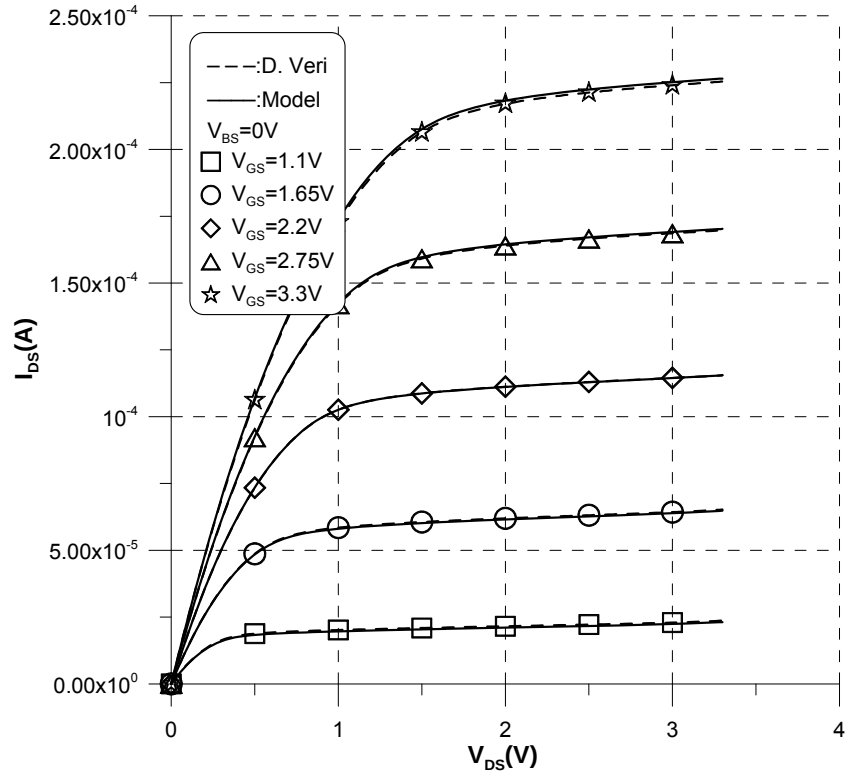
Şekil 4.18: Büyük boyutlu MOSFET ($L=10\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre



Şekil 4.19: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre



Şekil 4.20: Dar kanallı MOSFET ($L=10\mu m$, $W=0.35\mu m$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre



Şekil 4.21: Küçük boyutlu MOSFET ($L=0.35\mu m$, $W=0.35\mu m$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre

4.1.4 Yöntemin Başarımının Belirlenmesi

Transistor karakteristikleri incelendiğinde, sonuçlar arasında çok yüksek düzeyde uyum olduğu görülmektedir. Ancak farklı karakteristik bölgeleri için hata analizlerinin gerçekleştirilmesi, modelin başarımının net biçimde ortaya konulması için önemlidir. Deneysel verilerin ve model verilerinin değişimi Denklem (4.1)'de sırasıyla D ve M ile gösterilen değer kümeleri ya da vektörleri olarak düşünülebilir.

$$\begin{aligned} D &= (d_1, d_2, \dots, d_n) \\ M &= (m_1, m_2, \dots, m_n) \end{aligned} \quad (4.1)$$

Çalışmada, Ortalama Karesel Hata (RMSE – Root Mean Squared Error yada QM – Quadratic Mean) olarak bilinen hata tanımlarından yararlanılmıştır. RMSE tanımı,

$$RMSE = \sqrt{\frac{1}{n} \sum_{i=1}^n (d_i - m_i)^2} \quad (4.2)$$

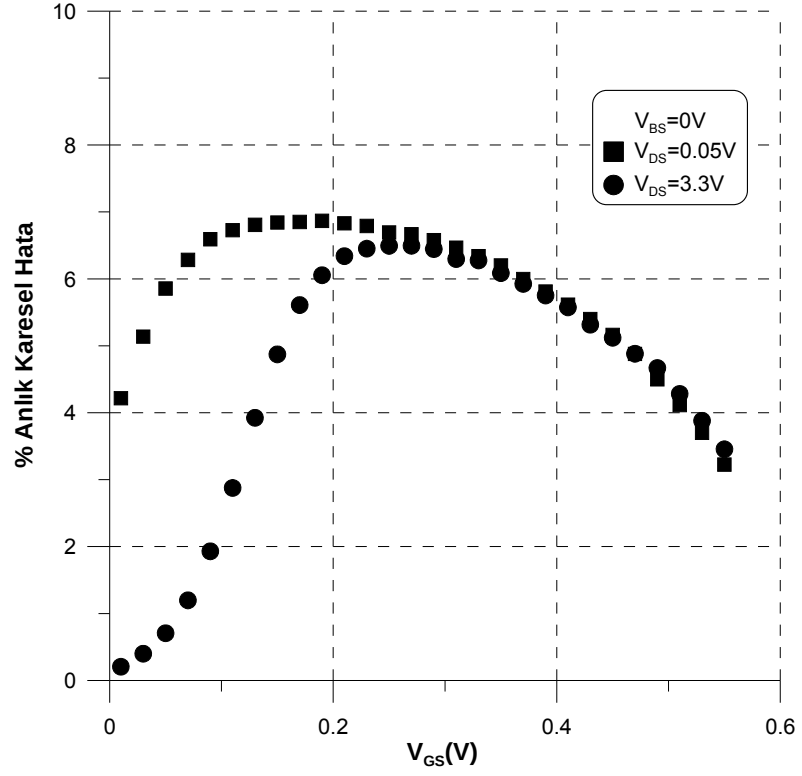
olarak verilir. Yüzde hata (RMSPE – Root Mean Squared Percentage Error) ise,

$$\%RMSPE = 100 \frac{\sqrt{\frac{1}{n} \sum_{i=1}^n (d_i - m_i)^2}}{\sqrt{\frac{1}{n} \sum_{i=1}^n (d_i)^2}} \quad (4.3)$$

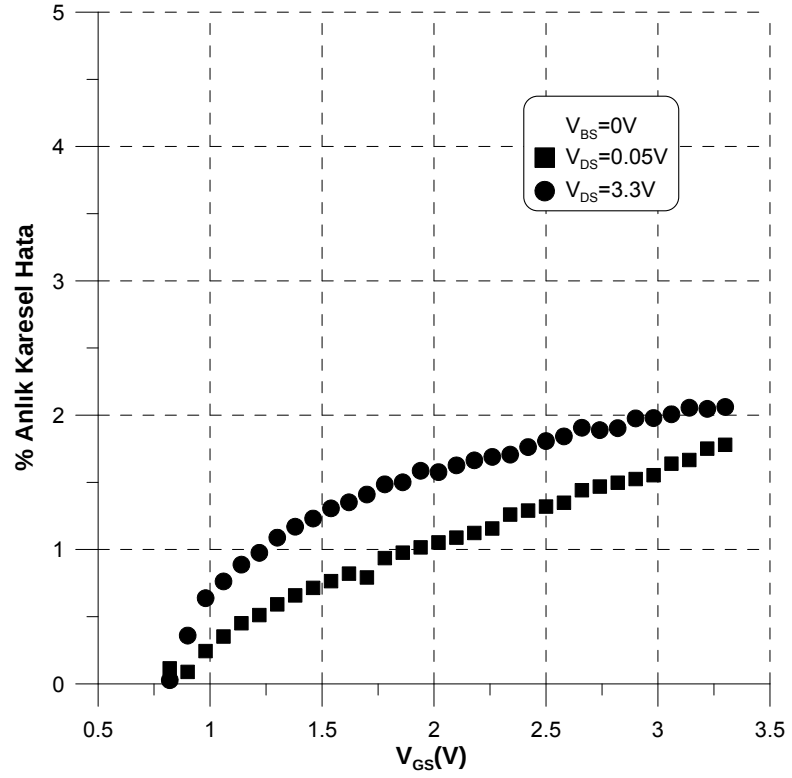
olarak elde edilir. Verilen hata tanımlarından yararlanarak MOSFET'lerin tüm boyutlandırma kombinasyonları ve tüm karakteristikleri için hata incelemeleri yapılmıştır. Yine karakteristiklerde kullanılan kutuplama değerleri için de ayrı ayrı hata değişimleri belirlenmiştir.

Karakteristiklerin farklı bölgelerine ilişkin değişimlerin net biçimde görülebilmesi için; geçiş karakteristiklerinde eşik altı ve güçlü evirtim bölgeleri, çıkış karakteristiklerinde de doğrusal bölge ve doyma bölgelerine ilişkin değişimler ayrı ayrı verilmiştir.

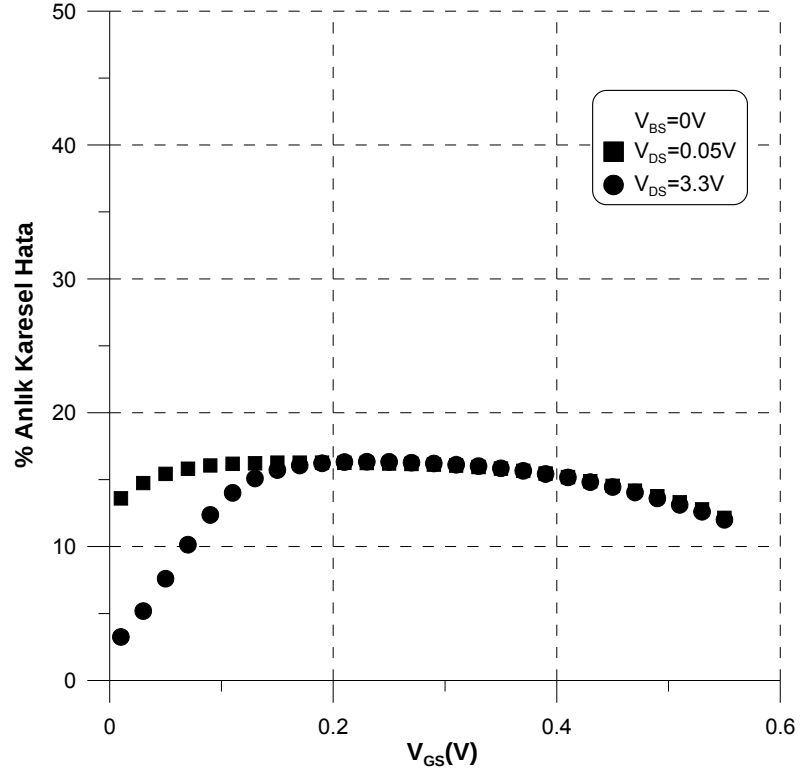
Gerçekleştirilen detaylı analizler sonucu elde edilen anlık yüzde karesel hata değişimleri, Şekil 4.22, Şekil 4.23, Şekil 4.24, Şekil 4.25, Şekil 4.26, Şekil 4.27, Şekil 4.28, Şekil 4.29, Şekil 4.30, Şekil 4.31, Şekil 4.32, Şekil 4.33, Şekil 4.34, Şekil 4.35, Şekil 4.36 ve Şekil 4.37'de verilmiştir.



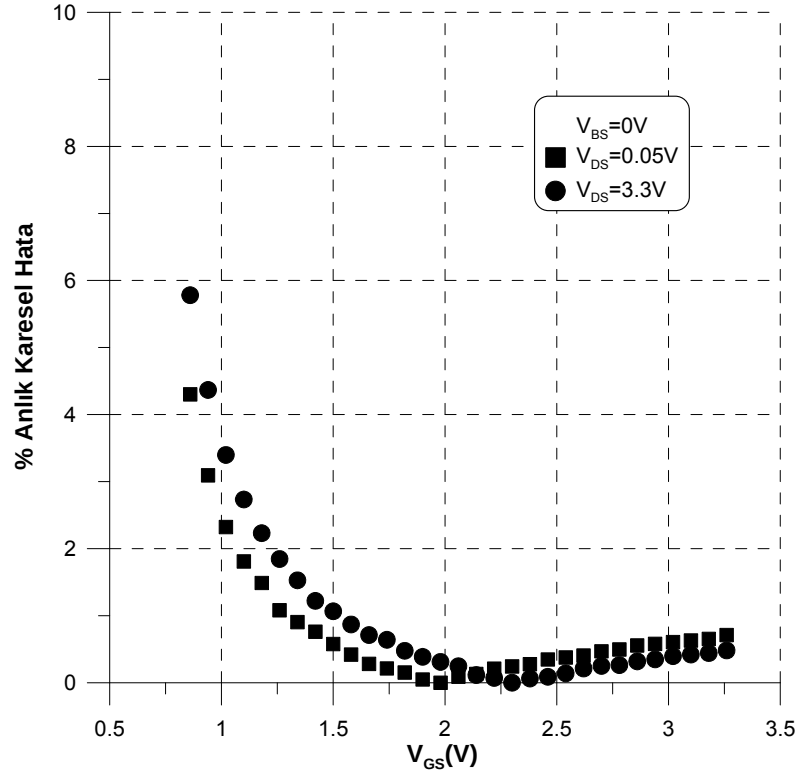
Şekil 4.22: Büyük boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$) I_D - V_{GS} (geçiş) karakteristiği eşik altı bölgesi hata analizi



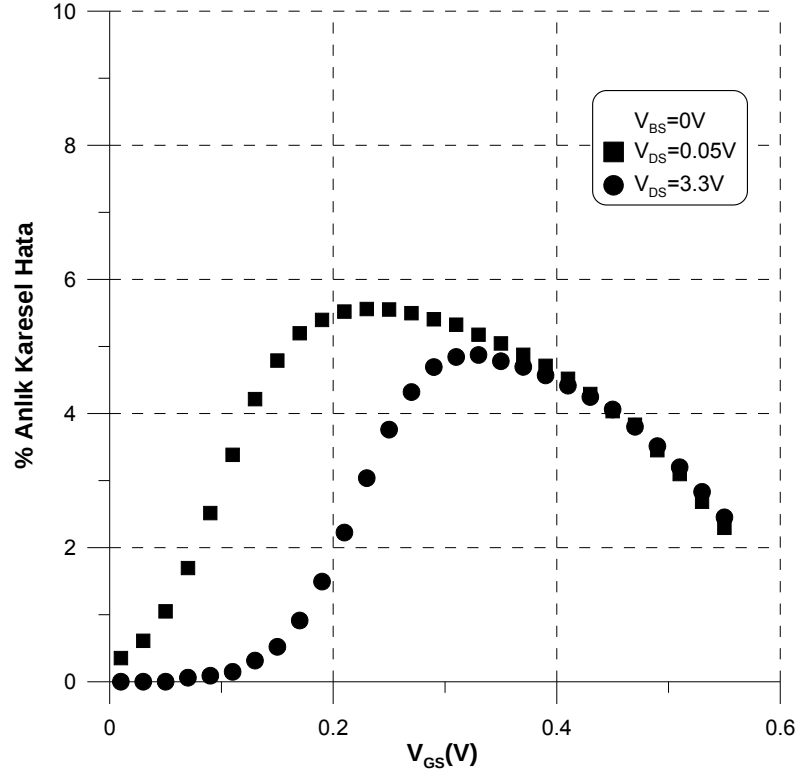
Şekil 4.23: Büyük boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$) I_D - V_{GS} (geçiş) karakteristiği güçlü evrim bölgesi hata analizi



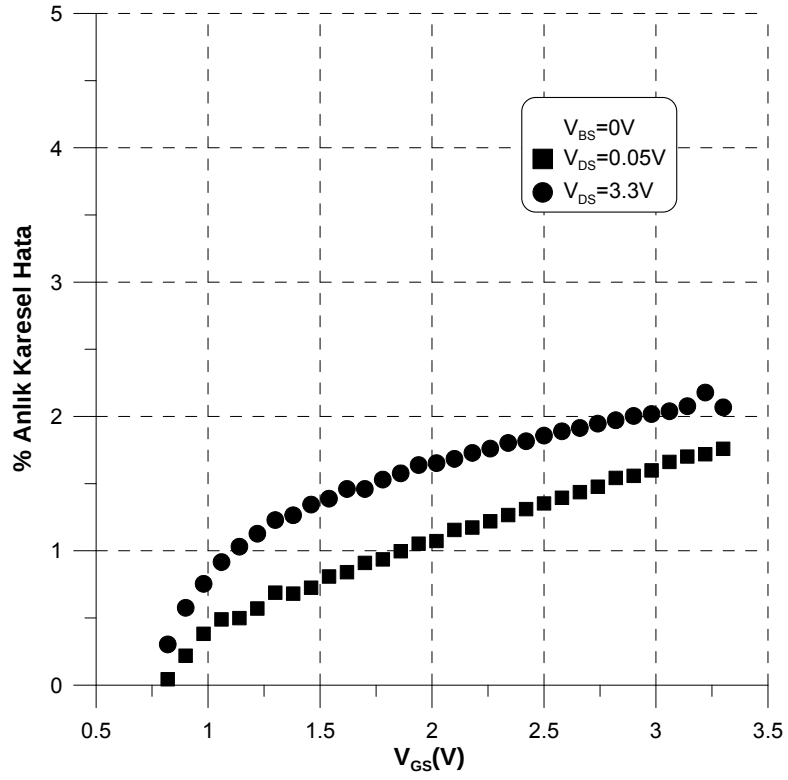
Şekil 4.24: Kısa kanallı MOSFET ($L=0.35\mu m$, $W=10\mu m$) I_D - V_{GS} (geçiş) karakteristiği eşik altı bölgesi hata analizi



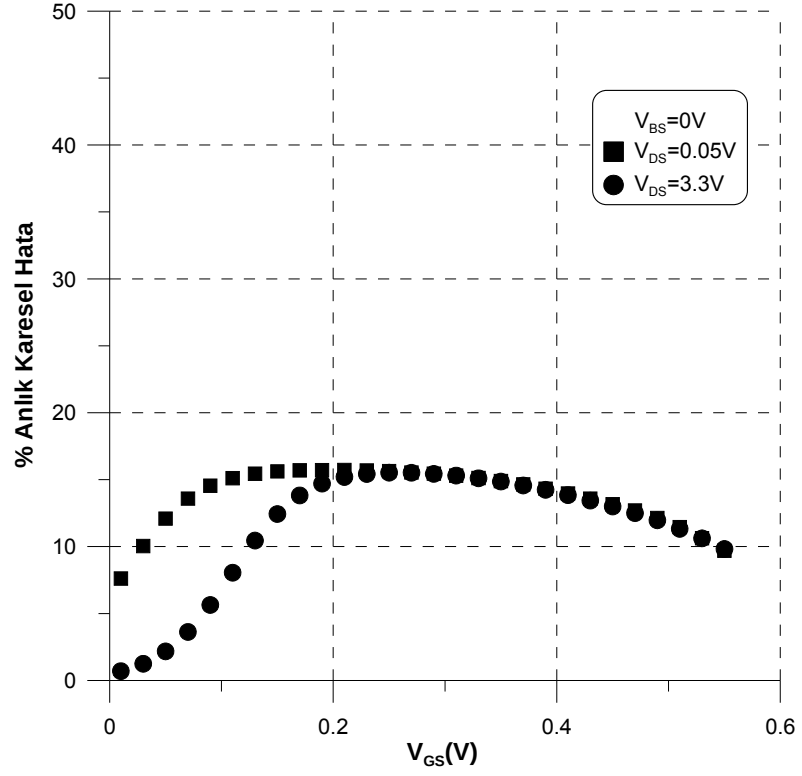
Şekil 4.25: Kısa kanallı MOSFET ($L=0.35\mu m$, $W=10\mu m$) I_D - V_{GS} (geçiş) karakteristiği güçlü evirtim bölgesi hata analizi



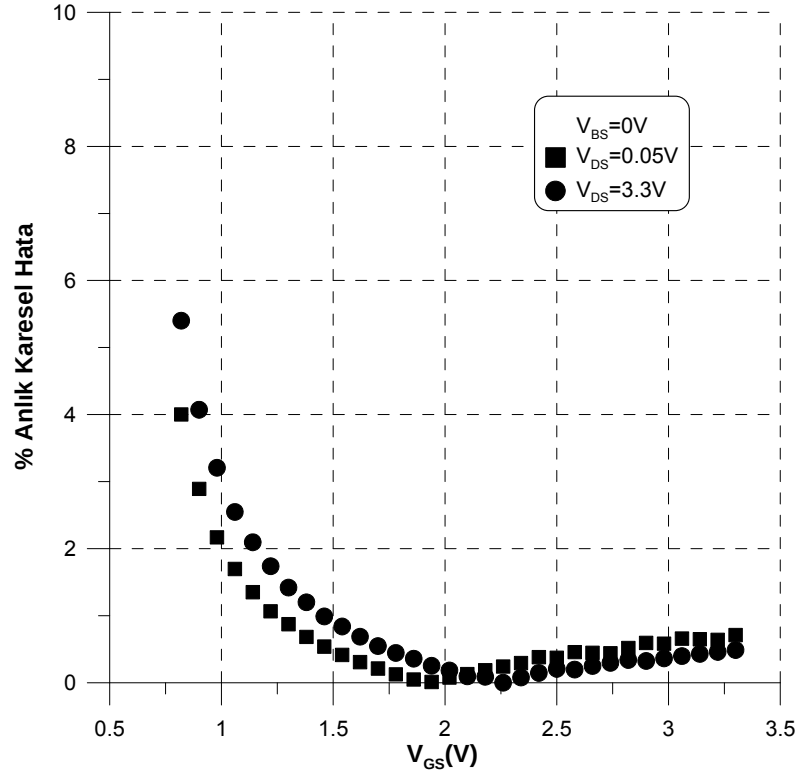
Şekil 4.26: Dar kanallı MOSFET ($L=10\mu m$, $W=0.35\mu m$) I_D - V_{GS} (geçiş) karakteristiği eşik altı bölgesi hata analizi



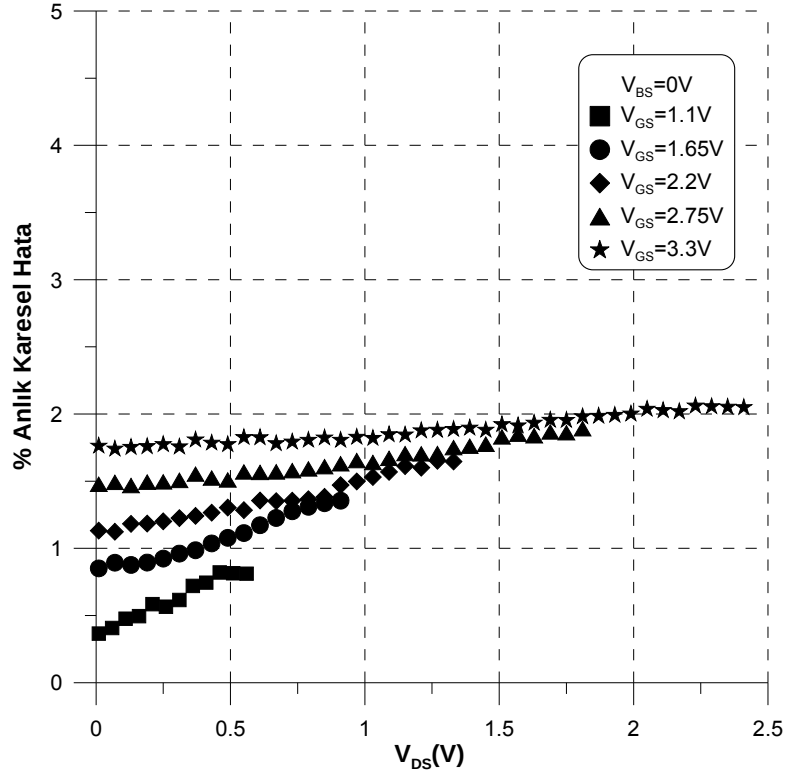
Şekil 4.27: Dar kanallı MOSFET ($L=10\mu m$, $W=0.35\mu m$) I_D - V_{GS} (geçiş) karakteristiği güçlü evirtim bölgesi hata analizi



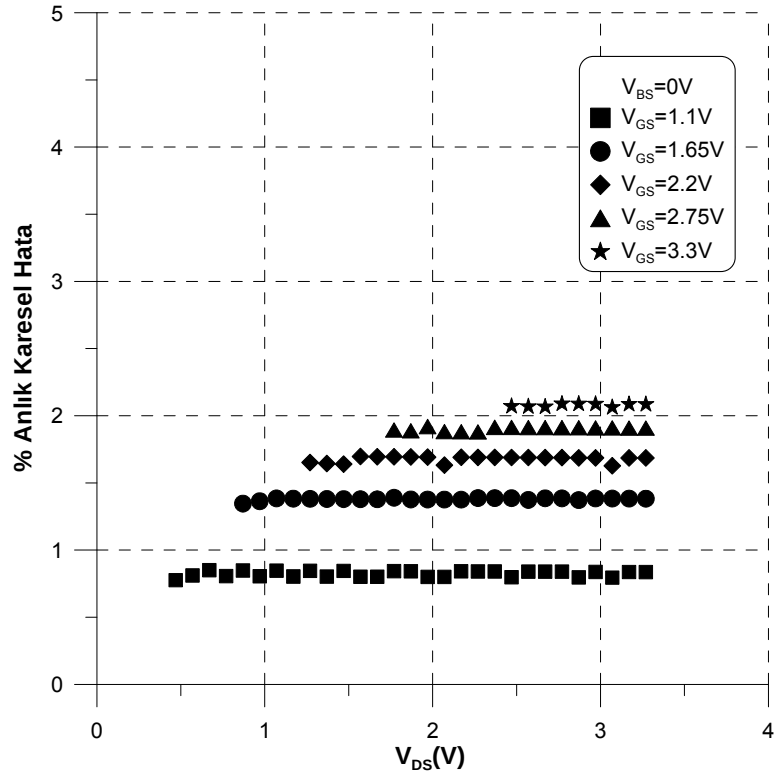
Şekil 4.28: Küçük boyutlu MOSFET ($L=0.35\mu m$, $W=0.35\mu m$) I_D - V_{GS} (geçiş) karakteristiği eşik altı bölgesi hata analizi



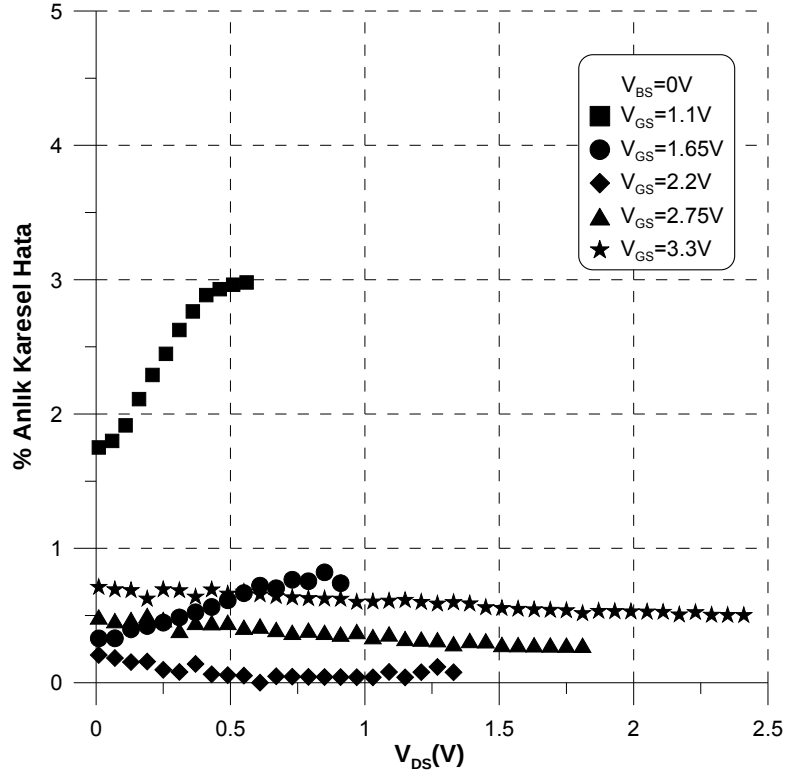
Şekil 4.29: Küçük boyutlu MOSFET ($L=0.35\mu m$, $W=0.35\mu m$) I_D - V_{GS} (geçiş) karakteristiği güçlü evirtim bölgesi hata analizi



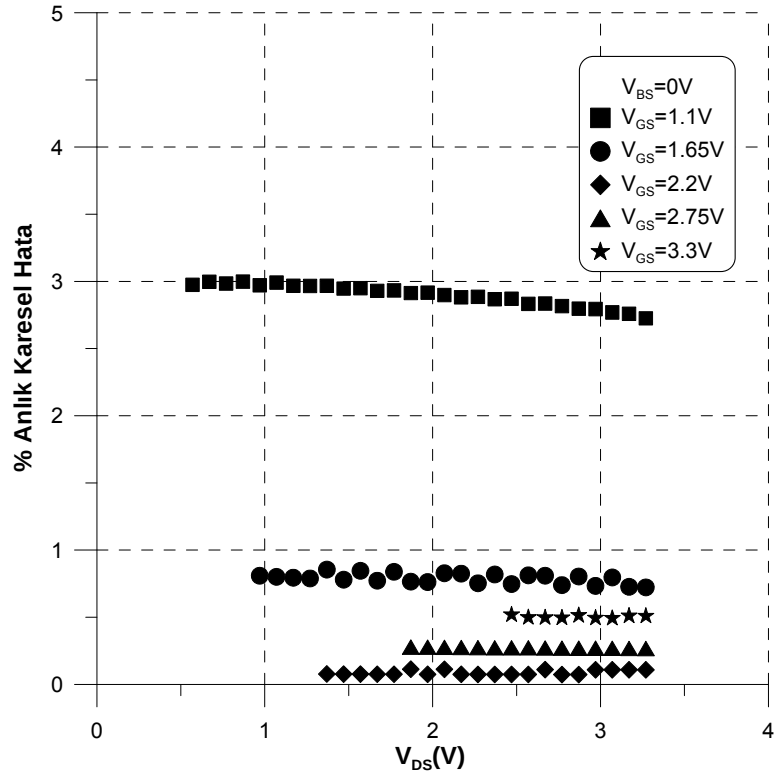
Şekil 4.30: Büyük boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$) I_D - V_{DS} (çıkış) karakteristiği doğrusal bölge hata analizi



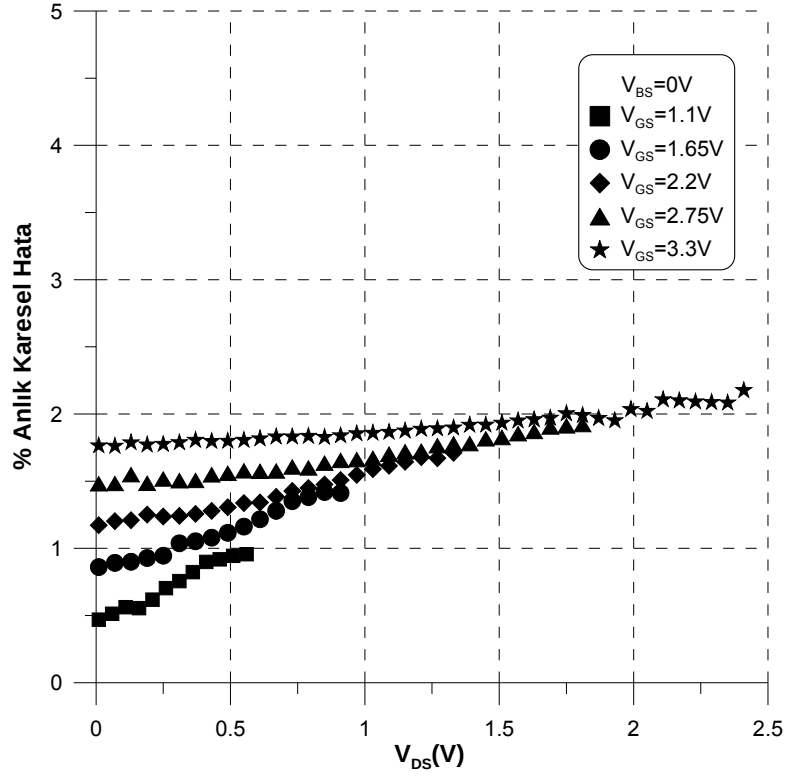
Şekil 4.31: Büyük boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$) I_D - V_{DS} (çıkış) karakteristiği doyma bölgesi hata analizi



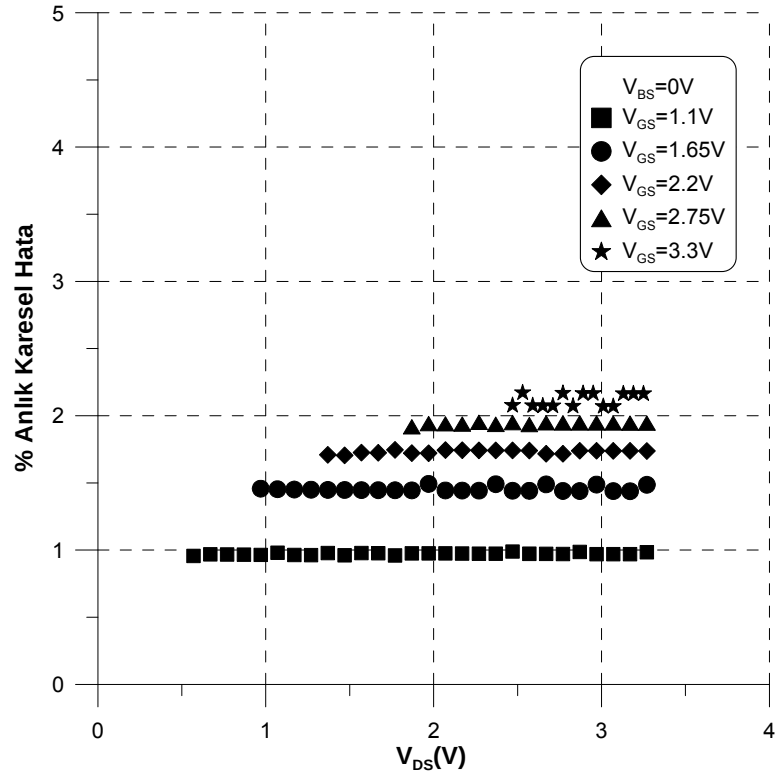
Şekil 4.32: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği doğrusal bölge hata analizi



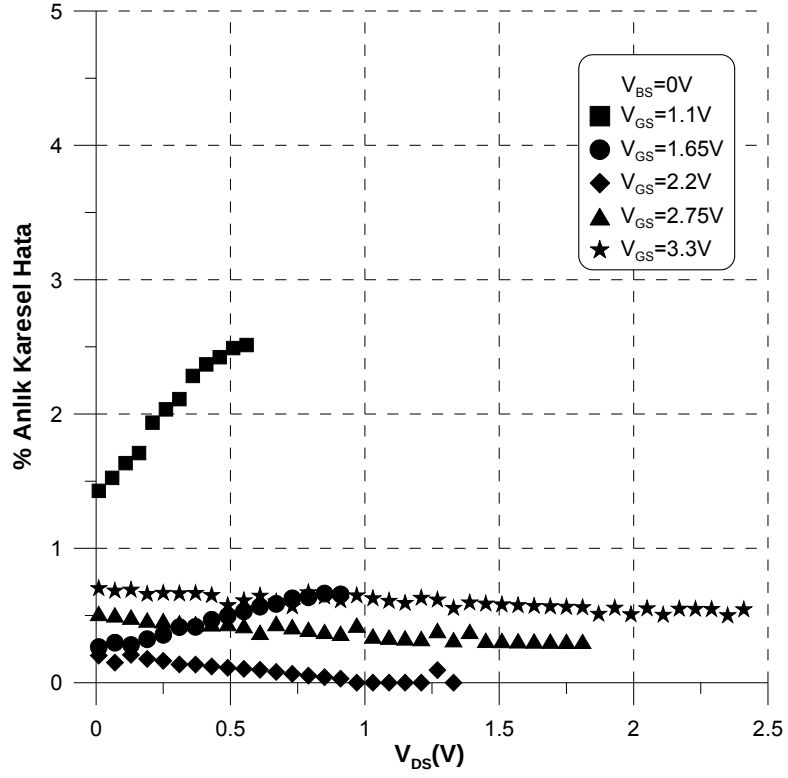
Şekil 4.33: Kısa kanallı MOSFET ($L=0.35\mu\text{m}$, $W=10\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği doyma bölgesi hata analizi



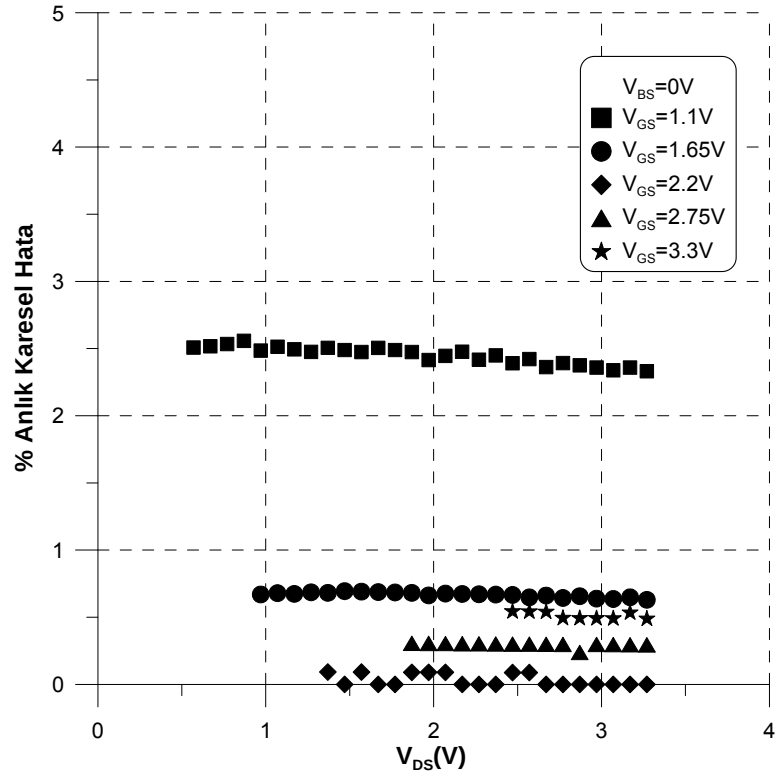
Şekil 4.34: Dar kanallı MOSFET ($L=10\mu m$, $W=0.35\mu m$) I_D - V_{DS} (çıkış) karakteristiği doğrusal bölge hata analizi



Şekil 4.35: Dar kanallı MOSFET ($L=10\mu m$, $W=0.35\mu m$) I_D - V_{DS} (çıkış) karakteristiği doyma bölgesi hata analizi



Şekil 4.36: Küçük boyutlu MOSFET ($L=0.35\mu m$, $W=0.35\mu m$) I_D - V_{DS} (çıkış) karakteristiği doğrusal bölge hata analizi



Şekil 4.37: Küçük boyutlu MOSFET ($L=0.35\mu m$, $W=0.35\mu m$) I_D - V_{DS} (çıkış) karakteristiği doyma bölgesi hata analizi

Tüm inceleme aralığına yönelik ortalama yüzde hata değerleri Denklem (4.3) kullanılarak belirlenmiştir. Geçiş ve çıkış karakteristikleri için ayrı ayrı belirlenen hata değerlerine ilişkin ayrıntılı sonuçlar sırasıyla Tablo 4.3 ve Tablo 4.4’te verilmiştir.

Tablo 4.3: I_D - V_{GS} (geçiş) karakteristiği, V_{DS} parametre, hata analizi tablosu

		Yüzde Ortalama Karesel Hata (%)	
		$V_{DS}=0.05V$	$V_{DS}=3.3V$
	Seçilen Eğri Bölümü		
Büyük Boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$)	Eşik Altı Bölgesi	4.9335	3.3822
	Güçlü Evirtim Bölgesi	1.3218	1.8487
	Tüm Karakteristik Bölgesi	1.3655	1.9184
Kısa Kanallı MOSFET ($L=0.35\mu m$, $W=10\mu m$)	Eşik Altı Bölgesi	12.7509	10.7170
	Güçlü Evirtim Bölgesi	0.5793	0.3814
	Tüm Karakteristik Bölgesi	0.6497	0.4327
Dar Kanallı MOSFET ($L=10\mu m$, $W=0.35\mu m$)	Eşik Altı Bölgesi	2.9809	2.2017
	Güçlü Evirtim Bölgesi	1.3368	1.9155
	Tüm Karakteristik Bölgesi	1.3845	1.9584
Küçük Boyutlu MOSFET ($L=0.35\mu m$, $W=0.35\mu m$)	Eşik Altı Bölgesi	11.9771	10.7263
	Güçlü Evirtim Bölgesi	0.4981	0.3079
	Tüm Karakteristik Bölgesi	0.6275	0.4296

Tablo 4.3’te geçiş karakteristiklerine ilişkin verilen detaylı sonuçlar ışığında, özellikle güçlü evirtim bölgelerinde hataların çok düşük düzeylerde olduğu görülmektedir. Bazı özel uygulamalar için önemli olabilen eşik altı bölgedeki hatalar ise bu bölgenin koşulları dikkate alındığında yine başarılı seviyelerdedir.

Tablo 4.4: I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre, hata analizi tablosu

		Yüzde Ortalama Karesel Hata (%)				
		$V_{GS}=1.1V$	$V_{GS}=1.65V$	$V_{GS}=2.2V$	$V_{GS}=2.75V$	$V_{GS}=3.3V$
	Eğri Bölgesi					
Büyük Boyutlu MOSFET ($L=10\mu m$, $W=10\mu m$)	Doğrusal Bölge	0.7121	1.1912	1.5161	1.7653	1.9446
	Doyma Bölgesi	0.8438	1.3707	1.6961	1.8927	2.0975
	Tüm Karakteristik Bölgesi	0.8127	1.3473	1.6285	1.8352	1.9988
Kısa Kanallı MOSFET ($L=0.35\mu m$, $W=10\mu m$)	Doğrusal Bölge	2.7209	0.7338	0.0915	0.3416	0.5512
	Doyma Bölgesi	2.9166	0.8221	0.0784	0.2340	0.5216
	Tüm Karakteristik Bölgesi	2.8759	0.7775	0.0864	0.3010	0.5404
Dar Kanallı MOSFET ($L=10\mu m$, $W=0.35\mu m$)	Doğrusal Bölge	0.7900	1.2955	1.6313	1.8237	1.8754
	Doyma Bölgesi	0.9871	1.4808	1.7126	1.9669	1.1371
	Tüm Karakteristik Bölgesi	0.9575	1.4199	1.6766	1.8710	2.0279
Küçük Boyutlu MOSFET ($L=0.35\mu m$, $W=0.35\mu m$)	Doğrusal Bölge	2.1373	0.5347	0.1014	0.3625	0.5861
	Doyma Bölgesi	2.4818	0.7025	0.0491	0.2760	0.5028
	Tüm Karakteristik Bölgesi	2.4290	0.6514	0.0607	0.3264	0.5508

Çıkış karakteristiğine ilişkin sonuçlar incelendiğinde ise genel olarak hem doğrusal hem de doyma bölgesinde iyi düzeyde başarımlar sağlandığı görülmektedir. Ortalama %1'ler düzeyindeki hata oranları ve özellikle orta düzeylerdeki geçit kaynak gerilimleri için uygun değerler, yöntemin başarımlarını ortaya koymaktadır.

Parametre çıkarımının özellikle ilk aşamalarında bazı yüksek hata değerleri ile karşılaşılmasıdır. Ancak algoritmaların oluşturulmasında orijinal BSIM modelleri korunduğundan, gerekli düzeltme işlemleri karakteristiklerden daha doğru bölgelerden yeniden değerler alınmasıyla gerçekleştirilmiş, hata oranları azaltılmıştır.

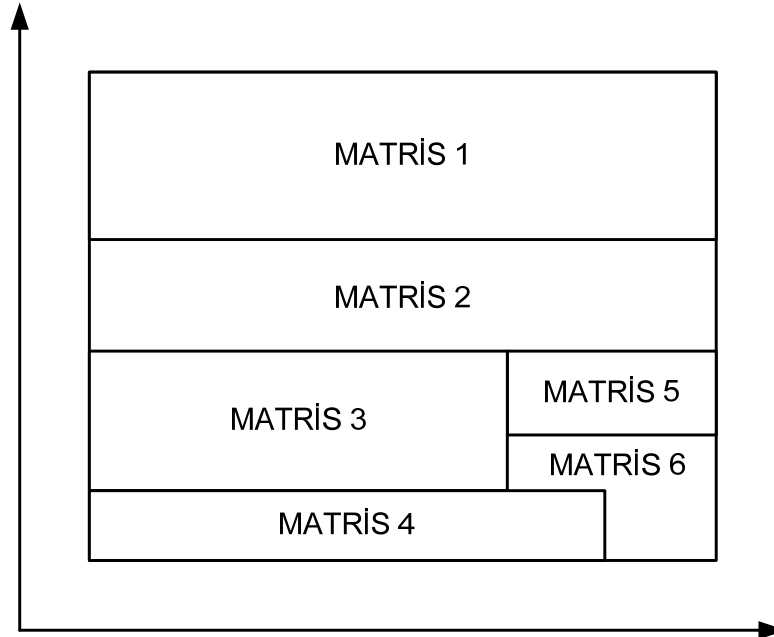
4.2 Parametrelerin Ölçüm Yoluyla Elde Edilen Karakteristikler Kullanılarak Belirlenmesi

Benzetim parametrelerinin ölçüm yoluyla belirlenmesinde TÛBİTAK 0.7 μ MOS test transistorlarına ilişkin ölçüm sonuçları kullanılmıştır.

4.2.1 TÛBİTAK 0.7 Test Transistorları

TÛBİTAK 0.7 μ test transistorlarına ilişkin yapıda matris düzeninde yerleştirilmiş farklı W/L kombinasyonlarına sahip N ve P MOS transistorlar bulunmaktadır. Test yapısında yer alan transistorların kanal boyları (L) 0.4 μ m - 27 μ m; kanal genişlikleri (W) ise 2.4 μ m - 27 μ m arasında değişmektedir. Bu şekilde, bir kırmık üzerine değişik boyutlandırma ve tasarım özelliklerine sahip 300'ün üzerinde transistor yerleştirilmiş durumdadır [24].

Transistorlar kırmık üzerine geçitlerinin eksene paralel yada dik olması veya kaynak – savak bağlantılarının çizimi gibi farklı tasarım özelliklerine göre dizilmişlerdir. Seçilen tasarım özelliğine göre benzer elemanlar aynı matrissel grup altında toplanmıştır. Yapılan bu ayırım sonucu kırmık üzerine dizilişte altı matrissel bölüm oluşturulmuştur. Dizilişe ilişkin şematik yapı Şekil 4.38 ile verilmiştir.



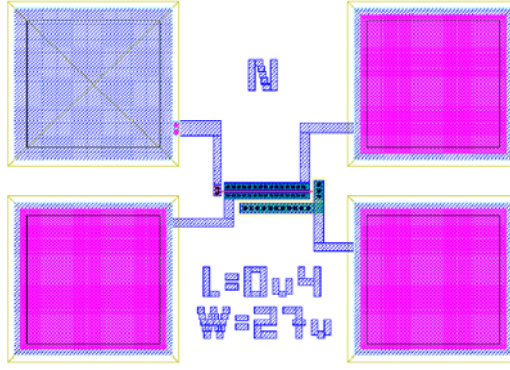
Şekil 4.38: Test transistorları kırmık üzerinde matrissel dizilimi

Yapıda yer alan en geniş bölüm olan Matris 1 üzerinde kanal boyu değerleri 0.4 μ m, 0.5 μ m, 0.6 μ m, 0.7 μ m, 1.0 μ m, 1.5 μ m ve 27 μ m kanal genişliği ise 2.4 μ m, 4.1 μ m, 5.8 μ m, 7.5 μ m, 27 μ m olarak değişen transistörler yer almaktadır. Yapı üzerinde bu boyutlandırmaların tüm ikili kombinasyonlarına sahip P ve N transistörler olduğundan bu durum için 70 transistör söz konusudur. Aynı çeşitlilik hem geçidi x eksenine paralel hem de dik elamanlar için ayrı ayrı mevcut olduğundan Matris 1'e ilişkin yapıdaki toplam transistör adedi 140'tır. Yapının dizilimine ait detaylı görünüm Şekil 4.39 ile verilmiştir.

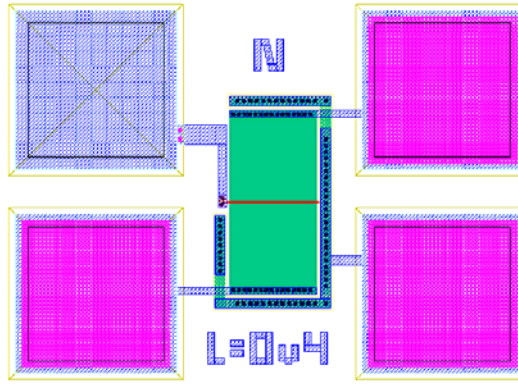
	L (μm)													
<i>W=27μm</i>	<i>0.4</i>	<i>0.4</i>	<i>0.5</i>	<i>0.5</i>	<i>0.6</i>	<i>0.6</i>	<i>0.7</i>	<i>0.7</i>	<i>1.0</i>	<i>1.0</i>	<i>1.5</i>	<i>1.5</i>	<i>27</i>	<i>27</i>
<i>W=7.5μm</i>	<i>0.4</i>	<i>0.4</i>	<i>0.5</i>	<i>0.5</i>	<i>0.6</i>	<i>0.6</i>	<i>0.7</i>	<i>0.7</i>	<i>1.0</i>	<i>1.0</i>	<i>1.5</i>	<i>1.5</i>	<i>27</i>	<i>27</i>
<i>W=5.8μm</i>	<i>0.4</i>	<i>0.4</i>	<i>0.5</i>	<i>0.5</i>	<i>0.6</i>	<i>0.6</i>	<i>0.7</i>	<i>0.7</i>	<i>1.0</i>	<i>1.0</i>	<i>1.5</i>	<i>1.5</i>	<i>27</i>	<i>27</i>
<i>W=4.1μm</i>	<i>0.4</i>	<i>0.4</i>	<i>0.5</i>	<i>0.5</i>	<i>0.6</i>	<i>0.6</i>	<i>0.7</i>	<i>0.7</i>	<i>1.0</i>	<i>1.0</i>	<i>1.5</i>	<i>1.5</i>	<i>27</i>	<i>27</i>
<i>W=2.4μm</i>	<i>0.4</i>	<i>0.4</i>	<i>0.5</i>	<i>0.5</i>	<i>0.6</i>	<i>0.6</i>	<i>0.7</i>	<i>0.7</i>	<i>1.0</i>	<i>1.0</i>	<i>1.5</i>	<i>1.5</i>	<i>27</i>	<i>27</i>
W=27μm	0.4	0.4	0.5	0.5	0.6	0.6	0.7	0.7	1.0	1.0	1.5	1.5	27	27
W=7.5μm	0.4	0.4	0.5	0.5	0.6	0.6	0.7	0.7	1.0	1.0	1.5	1.5	27	27
W=5.8μm	0.4	0.4	0.5	0.5	0.6	0.6	0.7	0.7	1.0	1.0	1.5	1.5	27	27
W=4.1μm	0.4	0.4	0.5	0.5	0.6	0.6	0.7	0.7	1.0	1.0	1.5	1.5	27	27
W=2.4μm	0.4	0.4	0.5	0.5	0.6	0.6	0.7	0.7	1.0	1.0	1.5	1.5	27	27
		NMOS Transistorlar							PMOS Transistorlar					
Gösterimleri <u>altı çizili ve italik</u> olarak yapılan transistörler, savak kaynak genişlikleri minimum; kalin yazı tipi ile gösterilen transistörler savak kaynak genişlikleri, savak kaynak kare olacak biçimde tasarlanmıştır.														

Şekil 4.39: Matris 1 - geçidi x eksenine göre paralel çizilen test transistörleri yapısı

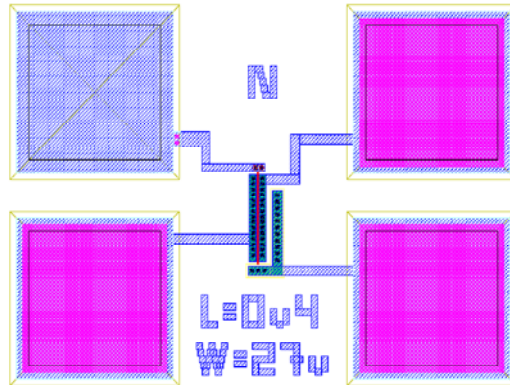
Geçidi x eksenine paralel yada dik oluşturulduğu belirtilen ve savak – kaynakları minimum yada kare olarak çizildiği belirtilen transistörlerin yapılarına ilişkin detaylı görünümler Şekil 4.40, Şekil 4.41, Şekil 4.42 ve Şekil 4.43'te verilmiştir.



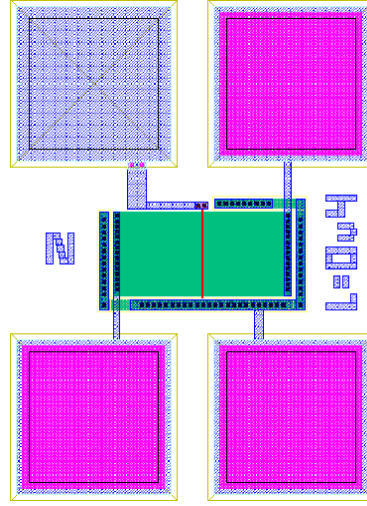
Şekil 4.40: Geçidi x eksenine paralel ve savak - kaynak minimum olacak şekilde tasarlanan transistor yapısı



Şekil 4.41: Geçidi x eksenine paralel ve savak - kaynak kare olacak şekilde tasarlanan transistor yapısı



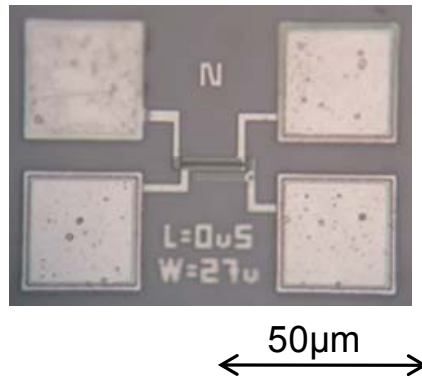
Şekil 4.42: Geçidi x eksenine dik ve savak - kaynak minimum olacak şekilde tasarlanan transistor yapısı



Şekil 4.43: Geçidi x eksenine dik ve savak - kaynak kare olacak şekilde tasarlanan transistor yapısı

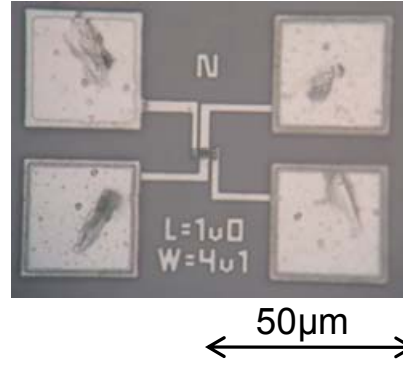
4.2.2 Transistorların Ölçüme İlişkin Yapı Özellikleri ve Ölçüm Sonuçları

Kırmık üzerinde yer alan yaklaşık 300 transistordan biri olan $0.5\mu\text{m}$ kanal boyu ve $27\mu\text{m}$ kanal genişliğine sahip N-MOS transistorun mikroskop altındaki görüntüsü Şekil 4.44’de verilmiştir. Yeteri kadar büyütme altında transistorların tipi ve boyutlandırma değerlerine ilişkin bilgiler net biçimde görülmektedir. Yapının incelenmesiyle görülebileceği gibi, transistor üzerinde yer alan kare biçimindeki 4 metal padden sol üst köşedeki geçit, sağ alt köşedeki tabana karşılık gelmektedir. Yapı simetrik olduğundan savak ve kaynak uçları kalan iki noktadan herhangi birine bağlanabilir. Transistor ölçümde kullanılmadığından padler üzerinde herhangi bir deformasyon söz konusu değildir.



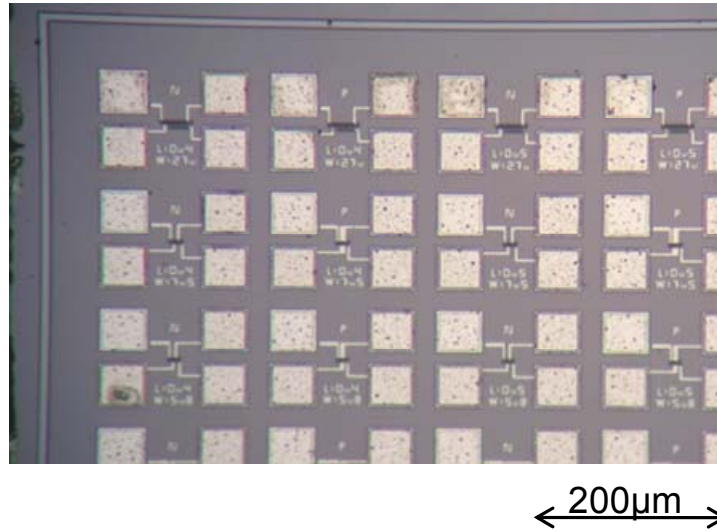
Şekil 4.44: Üzerinden ölçüm alınmamış transistor. (500 kat büyütme)

Şekil 4.45’de ise $1\mu\text{m}$ kanal boyu ve $4.1\mu\text{m}$ kanal genişliğine sahip N-MOS transistorun mikroskop altındaki görüntüsü verilmiştir. Transistorun geçit, kaynak, savak ve taban padleri üzerinde gözüken lekeler ölçüm alınırken oluşan, prober iğneleri tarafından bırakılan izlerdir.



Şekil 4.45: Ölçümde kullanılan transistor yapısı. İğnelerin temas ettiği padlerde izler görülmektedir. (500 kat büyütme)

Yine mikroskop altında transistorların daha geniş perspektifte dizilimine ilişkin görünüm Şekil 4.46’da verilmiştir. Transistorlar Matris 1 gruplandırmasında yer alan elemanlardan bir bölümüne karşılık gelmektedir.



Şekil 4.46: Matris 1’e ilişkin transistor yapısının bir bölümünün görünümü

Transistor benzetim parametrelerinin belirlenmesinde transistorun geçiş ve çıkış karakteristiğine ilişkin farklı kutuplama koşulları altında elde edilen çok sayıda ölçüm verisi kullanılmıştır.

Tüm boyutlandırmalardaki transistorlar için geçiş karakteristiğinin oluşturulmasına yönelik verilerin elde edilmesinde V_{BS} parametre seçilerek $V_{BS}=0 - V_{BS}=-5V$ değerleri için -1'er mV'luk adımlarla I_D-V_{GS} değişimi oluşturulmuştur. Bu değişim biçimi $V_{DS}=100mV$, $V_{DS}=1V$ ve $V_{DS}=3V$ değerleri için ayrı ayrı elde edilmiştir.

Çıkış karakteristikleri de yine tüm boyutlandırmalar için sıfır gövde kutuplaması koşullarında V_{GS} parametre alınarak oluşturulmuştur. $V_{GS}=0.5V - V_{GS}=5V$ arası ve 0.5V adımlı V_{GS} değerleri için I_D-V_{DS} değişimi oluşturulmuştur.

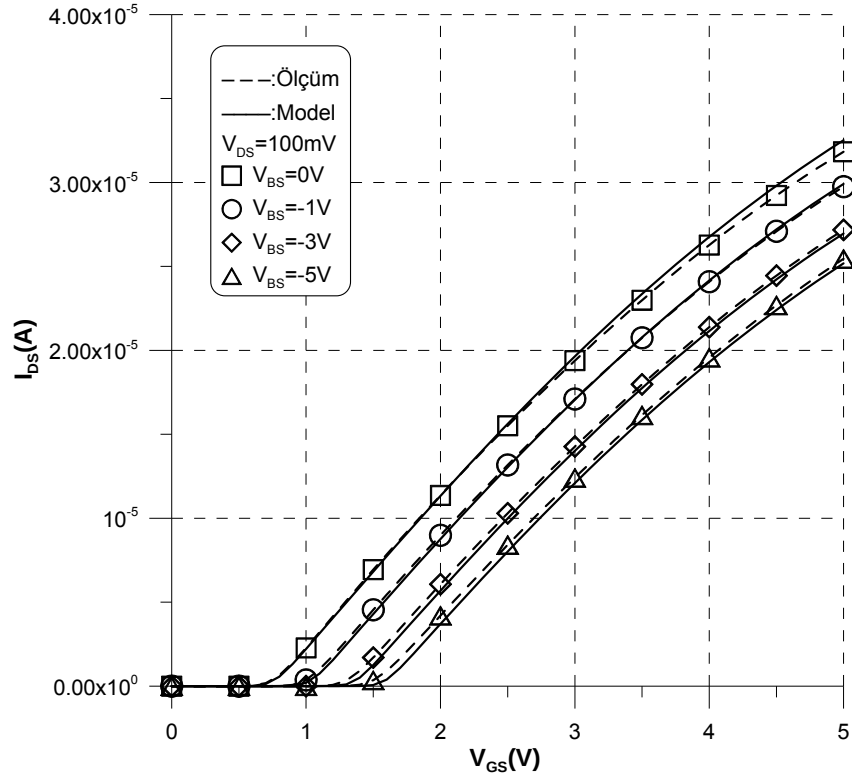
4.2.3 Belirlenen Parametreler ve Benzetim Sonuçları

Gerçekleştirilen ölçümlere ilişkin verilerin algoritmalar kullanılarak çözümlenmesi sonucunda belirlenen parametre değerleri Tablo 4.5'te verilmiştir. Tabloda çalışmada oluşturulan algoritmalar kullanılarak belirlenen model parametrelerinin yanında karşılaştırma yapılabilmesi için TUBİTAK YİTAL tarafından belirlenen parametre değerlerine de yer verilmiştir.

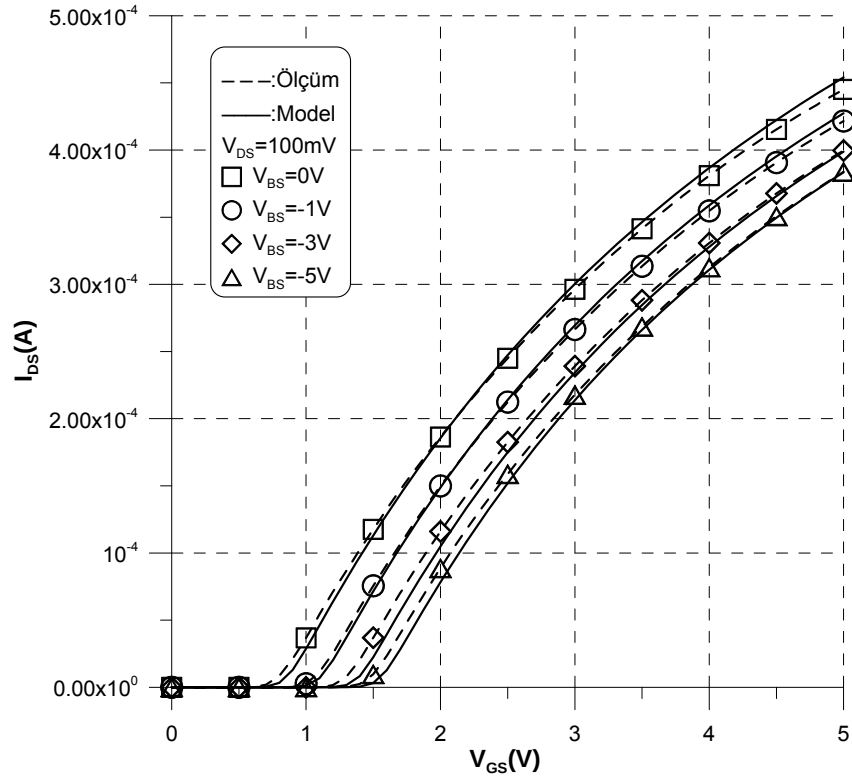
Tablo 4.5: Ölçüm sonuçları kullanılarak belirlenen parametre değerleri

BSIM Parametresi	YİTAL Tarafından Belirlenen Değer	Modelle Belirlenen Değer
V_{TH0}	$6.438 \cdot 10^{-1}$	$6.512 \cdot 10^{-1}$
K_1	$7.7312 \cdot 10^{-1}$	$7.917 \cdot 10^{-1}$
K_2	$-8.4990 \cdot 10^{-2}$	$-7.37 \cdot 10^{-2}$
μ_0	$4.3724 \cdot 10^2$	$4.496207 \cdot 10^2$
U_A	$-3.0446 \cdot 10^{-10}$	$-3.652 \cdot 10^{-10}$
U_B	$2.6223 \cdot 10^{-18}$	$2.565 \cdot 10^{-18}$
U_C	$2.2536 \cdot 10^{-11}$	$2.3669 \cdot 10^{-11}$
N_{LX}	$4.1691 \cdot 10^{-7}$	$4.2310 \cdot 10^{-7}$
D_{VT0}	2.9049	3.0546
D_{VT1}	$3.3963 \cdot 10^{-1}$	$3.596 \cdot 10^{-1}$
D_{VT2}	$-7.4971 \cdot 10^{-2}$	$-7.39 \cdot 10^{-2}$

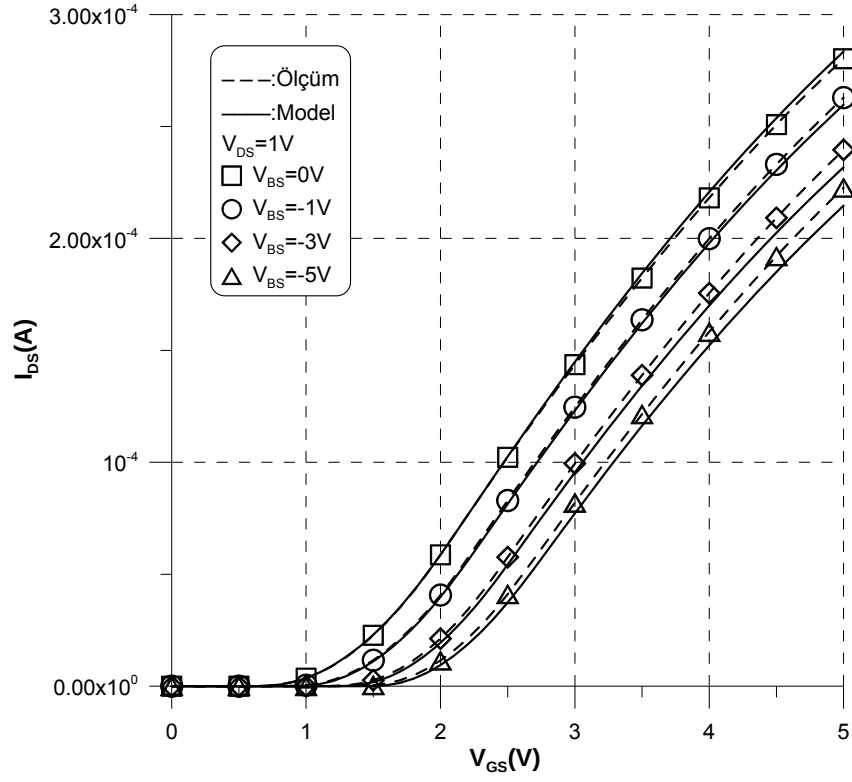
Belirlenen BSIM parametreleri kullanılarak gerçekleştirilen SPICE benzetimleri sonucunda farklı kutuplama koşulları altında geçiş ve çıkış özeğrileri elde edilmiştir. Benzetimler sonucu oluşturulan karakteristikler, ölçümlere ilişkin sonuçlar ile birlikte Şekil 4.47, Şekil 4.48, Şekil 4.49, Şekil 4.50, ve Şekil 4.51 ve Şekil 4.52'de verilmiştir.



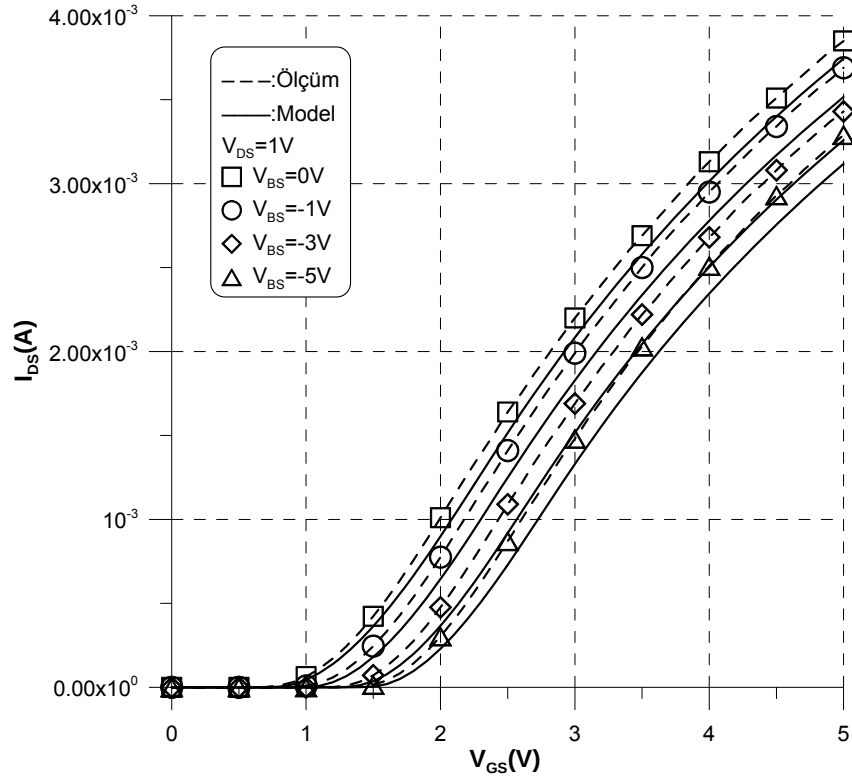
Şekil 4.47: Büyük boyutlu MOSFET ($L=27\mu m$, $W=27\mu m$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre, $V_{DS}=0.1V$



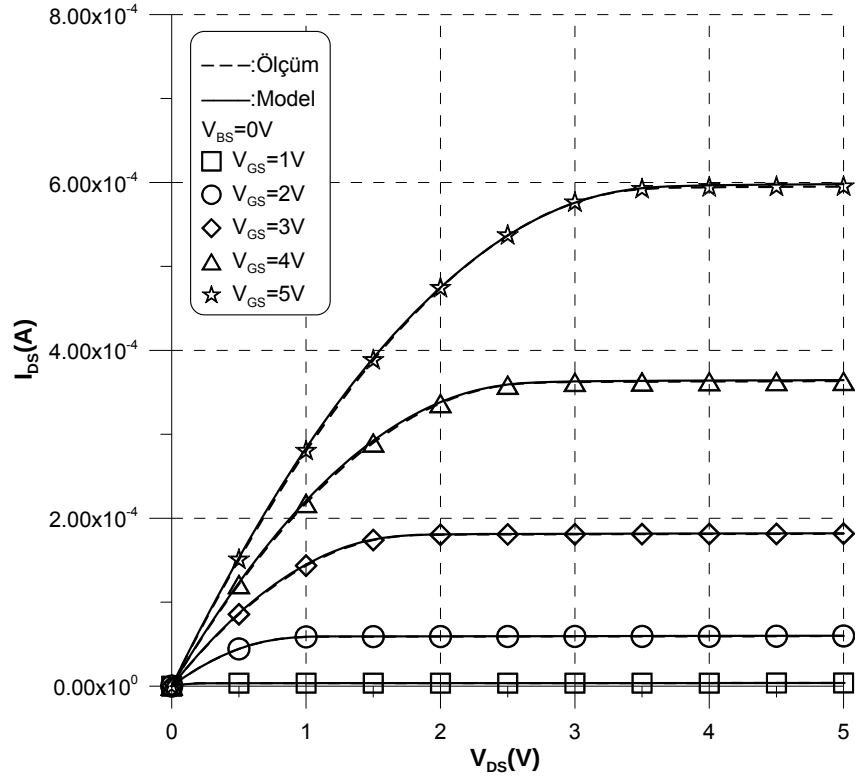
Şekil 4.48: Kısa kanallı MOSFET ($L=1.5\mu m$, $W=27\mu m$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre, $V_{DS}=0.1V$



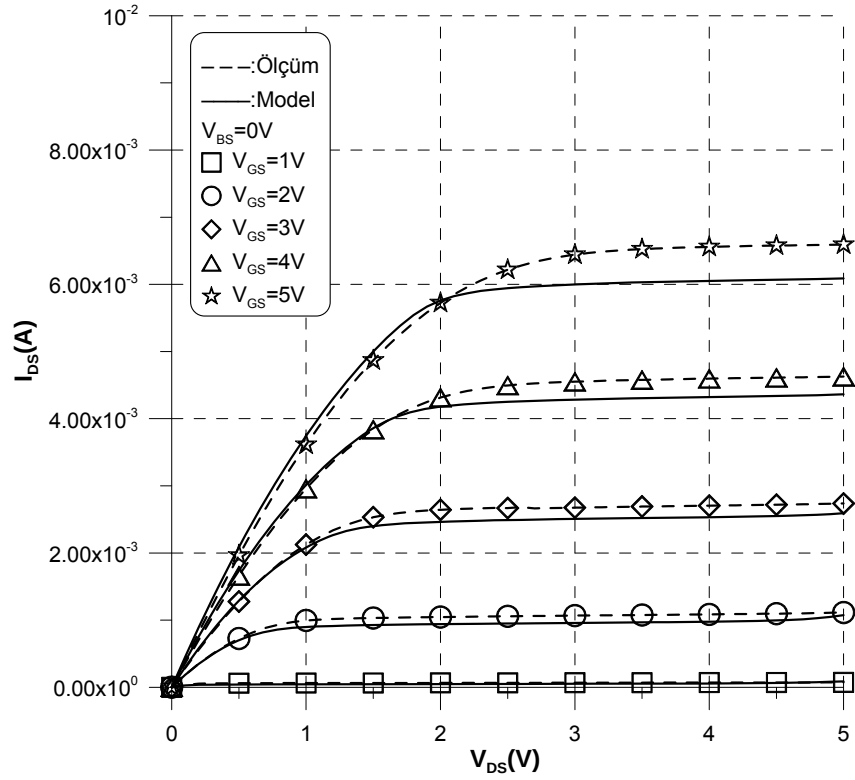
Şekil 4.49: Büyük boyutlu MOSFET ($L=27\mu m$, $W=27\mu m$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre, $V_{DS}=1V$



Şekil 4.50: Kısa kanallı MOSFET ($L=1.5\mu m$, $W=27\mu m$) I_D - V_{GS} (geçiş) karakteristiği, V_{BS} parametre, $V_{DS}=1V$

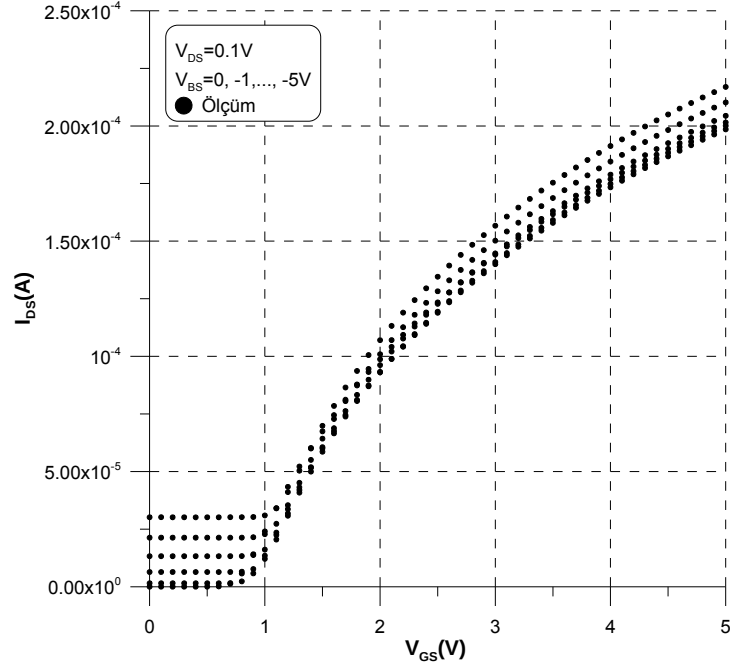


Şekil 4.51: Büyük boyutlu MOSFET ($L=27\mu\text{m}$, $W=27\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre

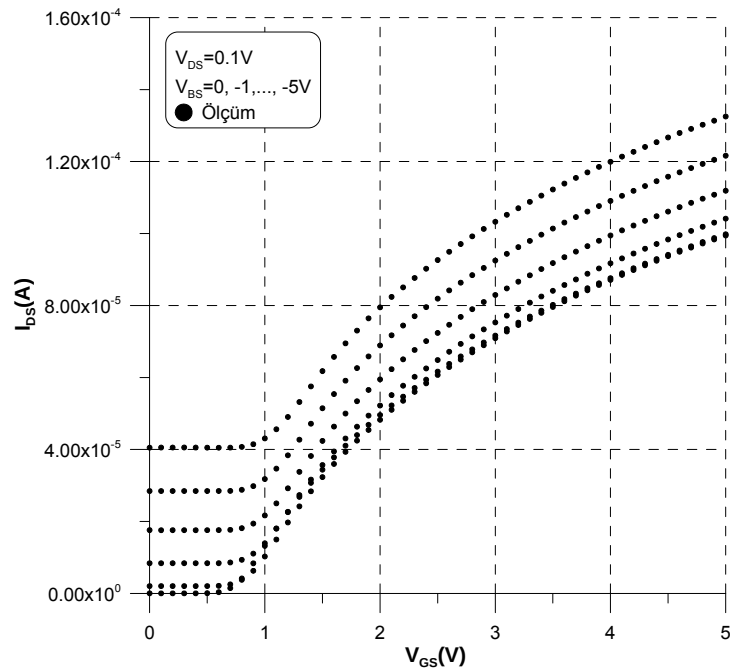


Şekil 4.52: Kısa kanallı MOSFET ($L=1.5\mu\text{m}$, $W=27\mu\text{m}$) I_D - V_{DS} (çıkış) karakteristiği, V_{GS} parametre

Öngörülen ölçüm çeşitliliği ile yapıdaki birçok elemana ilişkin sonuçlar elde edilmiş ve bu sonuçlar parametre çıkarımında kullanılmıştır. Ancak bunlar arasında modele ve temel transistor davranışına uzak sonuçlarla da karşılaşmıştır. Özellikle küçük kanal genişliği değerlerinde temel transistor davranışından uzak sonuçlar alınmıştır. Bu koşullardaki sonuçlara ait değişimler Şekil 4.53 ve Şekil 4.54 ile verilmiştir.



Şekil 4.53: Kısa ve dar kanallı MOSFET ($L=0.7\mu\text{m}$, $W=7.5\mu\text{m}$) I_D - V_{GS} karakteristiği



Şekil 4.54: Kısa ve dar kanallı MOSFET ($L=0.7\mu\text{m}$, $W=4.1\mu\text{m}$) I_D - V_{GS} karakteristiği

Her iki transistora ait karakteristiklerden elde edilen sonuçların gerçek davranışa aykırı nitelikte olduğu görülmektedir. İncelenen transistordan 4.1µm kanal genişliğine sahip olanında eşik altı bölgede sabit ve belli bir akımın akması gibi modele uygun bir transistorda görülemeyecek bir durum söz konusudur. Kanal genişliği 7.5µm olan transistorda ise bir önceki transistorda gözlemlenen durum yanında, farklı gövde kutuplaması değerlerinde aşağı yukarı aynı akımın aktığı görülmüştür. Dolayısıyla gövde kutuplamasının transistor akım – gerilim davranışına etkisinin olmadığı gibi gerçekte söz konusu olmayak bir durumla karşılaşmıştır.

Karşılaşılan bu hatalı sonuçların nedenleri araştırıldığında öncelikle bunların ölçüm kaynaklı olmadığı görülmüştür. Hataların nedeninin üretim kaynaklı olduğu, transistoların bu tür düşük kanal genişliği değerlerinde isteneni veremediği anlaşılmıştır. Dolayısıyla, bu koşullara ilişkin ölçüm sonuçları doğru olmakla birlikte beklenen davranışı ve model karakteristiğini sağlamaktan uzaktır.

Üretim koşulları nedeniyle gerekli transistor davranışının ortaya çıkmaması sonucunda bu koşullara ilişkin parametrelerin doğru biçimde belirlenmesi mümkün olmamıştır. Parametrelerin belirlenmesine çalışılırken doğru değerlere ulaşılmasını engelleyen iki temel problemle karşılaşmıştır.

Bunlardan ilki, çalışmada modele bağlı olarak oluşturulan algoritmalarda kullanılması gereken deneysel verilerin bu sonuçlardan doğru biçimde elde edilememesi ve çıkarım aşamalarında kullanılamamasıdır. Örneğin eşik altı bölgede çok yüksek sayılabilecek seviyelerde akım akması gibi eşik noktası kavramını ortadan kaldıran ve noktanın belirlenmesini engelleyen bir durum söz konusudur.

Parametreler bir şekilde doğru belirlenebilse bile, bu parametrelerin benzetimlerde kullanılması sonucunda bu eğrilerdeki sonuçların sağlanabilmesi mümkün olmamıştır. Bu da karşılaşılan problemelerden ikincisidir. Örneğin, dar kanal ya da küçük boyut parametrelerinin belirlenmesi için yukarıdaki iki sonuç eğrisi yerine hatalı olmayan başka karakteristiklerden parametreler belirlenebilir. Ancak bu durumda da parametrelerin doğru belirlenmesine rağmen bu tür hatalı sonuçlar model tanımının dışında olduğundan bu sonuçları elde etmek mümkün olmamıştır.

Sonuç olarak; proses kaynaklı şartlar neticesinde, özellikle küçük kanal genişliği değerlerinde transistoların bekleneni verememiş olduğu bu koşullara ilişkin parametrelerin doğru biçimde belirlenmesi mümkün olmamıştır.

4.2.4 Yöntemin Başarımının Belirlenmesi

Belirlenen BSIM parametreleri kullanılarak gerçekleştirilen benzetimlerle elde edilen sonuçlar ölçüm sonuçları ile karşılaştırılmış ve farklı bölge koşullarında hata oranları belirlenmiştir. Hata oranları uzun ve kısa kanallı transistörler için ayrı ayrı belirlenerek Tablo 4.6’da verilmiştir.

Tablo 4.6: Yöntemin başarımına ilişkin sonuçlar

		Yüzde Ortalama Karesel Hata (%)				
		$V_{GS}=1V$	$V_{GS}=2V$	$V_{GS}=3V$	$V_{GS}=4V$	$V_{GS}=5V$
	Eğri Bölgesi					
Büyük Boyutlu MOSFET ($L=27\mu m$, $W=27\mu m$)	Doğrusal Bölge	0.87	1.12	1.25	1.43	1.78
	Doyma Bölgesi	0.58	0.77	0.98	1.10	1.22
	Tüm Karakteristik Bölgesi	0.82	1.08	1.13	1.27	1.55
Kısa Kanallı MOSFET ($L=1.5\mu m$, $W=27\mu m$)	Doğrusal Bölge	1.25	1.68	2.01	2.48	2.91
	Doyma Bölgesi	2.67	3.44	4.97	6.04	9.65
	Tüm Karakteristik Bölgesi	2.59	3.22	3.65	4.03	6.34

Tabloda verilen sonuçlar incelendiğinde ise genel olarak hem doğrusal bölgede hem de doyma bölgesinde iyi düzeyde başarımlar sağlandığı görülmektedir. Özellikle büyük boyutlu MOSFET için elde edilen ortalama %1’ler düzeyindeki hata oranları son derece başarılı kabul edilebilir. Kısa kanallı transistörde genel olarak geçit – kaynak gerilimine bağlı olarak artış gösteren hata oranı ise en kötü durumda bile %10 düzeylerini aşmamıştır. Bunun dışında doğrusal bölgede ve küçük V_{GS} değerlerinde başarımlar iyi düzeydedir.

5. SONUÇLAR

Bu çalışmada BSIM MOSFET model parametrelerinin deneysel veriler kullanılarak belirlenmesine yönelik algoritmalar oluşturulmuştur. Model algoritmalarından, MATLAB programında parametreler belirlenmiş ve SPICE programı altında yöntemin uygulaması yapılmıştır.

Çalışmanın ilk bölümünde günümüz yarıiletken tümdevre teknolojisi açısından BSIM modelinin önemi üzerinde durulmuş ve BSIM modellerinin gelişimine yönelik süreçten bahsedilmiştir.

İkinci bölümde, MOS transistörün temel yapı özellikleri ve çalışma ilkesi, ele alınan modellerle ilgisi açısından incelenmiştir. Aynı zamanda çeşitli fiziksel olaylar göz önüne alınarak, bunlara ilişkin BSIM modellerine yer verilmiştir. İlgilenilen modellerde, kullanılan parametrelerin tanımlamaları gerçekleştirilmiş, fiziksel yapıyla ilgileri ve akım – gerilim ilişkilerine etkileri açıklanmıştır.

Çalışmanın üçüncü bölümünde ilk olarak parametre çıkarımına yönelik yöntem ve süreç adımları belirlenmiştir. Ardından parametrelerin belirlenmesi aşamalarına ilişkin gruptandırma yapılmıştır. Ele alınan modeller kullanılarak, parametrelerin çıkarımına ait matematiksel algoritmalar oluşturulmuştur. Belirlenen gruptandırma kapsamında her adımda yeni parametreler elde edilmiştir. Parametrelere ulaşılmasında deneysel veriler ve daha önce belirlenen parametreler kullanılmıştır.

Dördüncü bölümde, çıkarım algoritmaları kullanılarak iki ayrı aşamada hem SPICE programından elde edilen sonuçlar hem de ölçüm sonuçları kullanılarak BSIM parametreleri belirlenmiştir. Parametreler her iki durumda da MATLAB programı altında belirlenmiş ve karşılaştırmalı olarak bilinen model parametreleri ile birlikte verilmiştir. Çıkarımı gerçekleştirilen parametreler kullanılarak değişik geometrilere sahip MOSFET’lerin farklı kutuplama koşulları altında SPICE benzetimleri gerçekleştirilmiştir. Benzetim sonuçları ile deneysel sonuçlar karşılaştırılarak detaylı hata analizleri yapılmış, hata oranları belirlenmiştir.

Çalışma sonuçlarının incelenmesi, ele alınan konuyla ilgili matematiksel altyapının oluşturulduğu ve tasarlanan algoritmalarla yöntemin uygulamasının gerçekleştirildiği iki temel kısım göz önüne alınarak gerçekleştirilebilir.

Yöntemin teorik altyapısının oluşturulmasında üst düzey hesaplama yöntemleri ve süreçleri gerektirmeyen, ancak matematiksel olarak en uygun sonucu veren model tasarımı amaçlanmıştır. Oluşturulan modelin fiziksel ve analitik yapısı incelendiğinde; ampirik ifadeler içermeyen, devre tasarımlarında yüksek oranda tercih edilen algoritma biçimi oluşturulduğu söylenebilir.

Yöntemin uygulamasına yönelik bölümde ise hem SPICE çıktılarından parametrelere ulaşılması, hem de gerçek ölçüm verilerinin kullanılması sonucunda elde edilen karakteristiklerden benzetim sonuçlarının deneysel sonuçlarla uyum içinde olduğu görülmüştür. Bunun yanında, karakteristiklerin farklı çalışma bölgelerine ilişkin, tüm kutuplama koşulları için ayrı ayrı hata düzeyleri belirlenmiştir. Çalışma bölgelerinin birçoğunda, özellikle model yapısına tamamen uygun olan SPICE benzetimleri kullanılarak gerçekleştirilen yöntem sonucunda %1'ler düzeyinde ve altında hata oranları ile karşılaşılmıştır. Bazı özel uygulamalara yönelik kullanılan eşik altı bölgede ise elde edilen ortalama %4 – %5'ler düzeyindeki hata oranının belirtilen bölge şartları için son derece uygun olduğu söylenebilir.

Transistor davranışına yönelik gerçek ölçüm sonuçları kullanılarak oluşturulan karakteristiklerde ise bazı kaçınılmaz kayıplar ile model dışı durumlar sonucunda hata oranları bir miktar daha yukarı düzeyde çıkmıştır. Özellikle kısa kanal koşullarında ve yüksek geçit – kaynak gerilimlerinde hata düzeyleri artış göstermiştir. Ancak en kötü durumda bile hata oranı %10 düzeylerini aşmamıştır. Bunun dışında doğrusal bölgede ve küçük V_{GS} değerlerinde %1'ler düzeyinde hatalarla son derece uygun başarımlar düzeylerine ulaşılmıştır.

Sonuç olarak, çalışma içerisinde grafikler ve tablolar halinde verilen hata analizlerine ilişkin detaylı sonuçlar ışığında, geliştirilen yöntemle yüksek oranda başarımlar kaydedildiği gözlenmiştir.

KAYNAKLAR

- [1] **Cheng Y. and Hu C.**, 2002, MOSFET Modeling & BSIM3 User's Guide, Kluwer Academic Publishers.
- [2] **Yener, Ş.**, 2004. Bipolar Transistor Matematik Modellemesi ve Mikrodenetleyici ile A/D Çevrim Uygulaması, *Lisans Bitirme Ödevi*, Sakarya Üniversitesi, Sakarya.
- [3] **Liu, W.**, 2001, MOSFET Models for SPICE Simulation Including BSIM3v3 and BSIM4, Wiley Interscience.
- [4] **Shima, T., Yamada, H. and Dang, R. L. M.**, 1983, Table look-up MOSFET modeling system using 2-D device simulator and monotonic piecewise cubic interpolation, *IEEE Trans. Computer-Aided Design*, CAD-2 pp. 121-126.
- [5] **Huang, J. H., Liu, Z. H., Jeng, M. C., Hui, K., Chan, M., Ko, P. K. and Hu, C.**, 1994, BSIM3 Version 2.0 User's Manual.
- [6] <http://www-device.eecs.berkeley.edu/~bsim3>.
- [7] <http://www.eigroup.org/cmc/>.
- [8] **Liu, W., Jin, X., Xi X., Chen. J., Jeng, M., Liu, Z., Cheng, Y., Chen, K., Chan, M., Hui, K., Huang, J., Tu, R., Ko, P. K., Hu, C.**, 2005, BSIM3v3.3 Users' Manual.
- [9] <http://www-device.eecs.berkeley.edu/~bsim3/bsim4.html>.
- [10] **Greenfield, J.A. and Dutton, R.W.**, 1980, Nonplanar VLSI Device Analysis Using the Solution of Poisson's Equation, *IEEE Trans. Electron Devices*, vol. ED-27, p.1520.
- [11] **Lee, H.S.**, 1973, An Analysis of the Threshold Voltage for Short-Channel IGFET's, *Solid-State Electronics*, vol.16, p.1407.
- [12] **Taylor, G.W.**, 1978, Subthreshold Conduction in MOSFET's, *IEEE Trans. Electron Devices*, vol. ED-25, p.337.
- [13] **Toyabe T. and Asai S.**, 1979, Analytical Models of Threshold Voltage and Breakdown Voltage of Short-Channel MOSFET's Derived from Two-Dimensional Analysis, *IEEE J. Solid-State Circuits*, vol. SC-14, p.375.

- [14] **Poole, D.R. and Kwong, D.L.**, 1984, Two-Dimensional Analysis Modeling of Threshold Voltage of Short-Channel MOSFET's, *IEEE Electron Device Letter*, vol. ED-5, p.443.
- [15] **Kendall, J.D. and Boothroyd, A.R.**, 1986, A Two-Dimensional Analytical Threshold Voltage Model for MOSFET's with Arbitrarily Doped Substrate, *IEEE Electron Device Letter*, vol. EDL-7, p.407.
- [16] **Liu, Z. H., Hu, C., Huang, J. H., Chan, T. Y., Jeng, M. C., Ko, P. K. and Cheng, Y. C.**, 1993, Threshold Voltage Model For Deep-Submicrometer MOSFETs, *IEEE Tran. Electron Devices*, vol. 40, pp. 86-95, Jan. 1993.
- [17] **Muller R. S. and Kamins T. I.**, 1986, Devices Electronics for Integrated Circuits, Second Edition, John Wiley & Sons Canada.
- [18] **Gildenblat, G. S.**, 1989, VLSI Electronics: Microstructure Science, p. 11, vol. 18.
- [19] **Talkhan, E. A., Manour, I. R. and Barboor, A. I.**, 1972, Investigation of the Effect of Drift-Field-Dependent Mobility on MOSFET Characteristics, Parts I and II. *IEEE Trans. on Electron Devices*, ED-19(8), 899-916.
- [20] **Antognetti, P., Massobrio, G.**, 1993, Semiconductor device modeling with SPICE, Mc Graw Hill, 2th Edition.
- [21] **Yechuri, S. S.**, A method of extracting the BSIM3 MOSFET model, *IEEE*.
- [22] **Hu, C., Tam, S., Hsu, F.C., Ko, P.K., Chan T.Y. and Kyle, K.W.**, 1985, Hot-Electron Induced MOSFET Degradation - Model, Monitor, Improvement, *IEEE Tran. on Electron Devices*, Vol. 32, pp. 375-385.
- [23] <http://www.mosis.org/Technical/Testdata/menu-testdata.html>.
- [24] TÜBİTAK YİTAL 0.7 μ test transistorlarına ilişkin tasarım notları.

A. BSIM3v3 PARAMETRE SETİ

A.1 Model Kontrol Parametreleri

Tablo A.1: Model kontrol parametreleri

Denklem Sembolü	SPICE Sembolü	Tanımlama	Varsayılan Değer	Birim	Açıklama (Başlık, Sayfa No)
–	level	Model seçim parametresi	8	–	
–	version	Model sürüm seçim parametresi	3.3	–	
–	binUnit	Ölçeklendirme seçim parametresi	1	–	
–	param-Chk	Parametre değeri kontrol parametresi	False	–	
mobMod	mobMod	Hareket yeteneği model seçim parametresi	1	–	
capMod	capMod	Kapasite modeli bayrağı	3	–	
nqsMod	nqsMod	NQS modeli bayrağı	0	–	
acnqs-Mod	acnqs-Mod	AC NQS modeli bayrağı	0	–	
noiMod	noiMod	Gürültü modeli bayrağı	1	–	

A.2 DC Model Parametreleri

Tablo A.2: DC model parametreleri

Denklem Sembolü	SPICE Sembolü	Tanımlama	Varsayılan Değer	Birim	Açıklama (Başlık, Sayfa No)
V_{TH0}	vth0	Eşik gerilmi @ V _{bs} =0, Büyük kanal boyu	0.7 (NMOS) -0.7 (PMOS)	V	A.10.1, 104

V_{FB}	vfb	Düz bant gerilimi	Hesaplanır	V	A.10.1, 104
K₁	k1	Birinci dereceden gövde etkisi katsayısı	0.5	V ^{1/2}	A.10.2, 104
K₂	k2	İkinci dereceden gövde etkisi katsayısı	0.0	–	A.10.2, 104
K₃	k3	Dar kanal katsayısı	80.0	–	
K_{3B}	k3b	k3 parametresinin gövde etkisi katsayısı	0.0	1/V	
W₀	w0	Dar kanal parametresi	2.5e-6	m	
N_{LX}	nlx	Yatay düzensiz katkılama parametresi	1.74e-7	m	
V_{BM}	vbm	V _{th} 'ın belirlenmesinde uygulanan maksimum V _{bs}	-3.0	V	
D_{VT0}	dvt0	Birinci dereceden kısa kanal etkisi katsayısı	2.2	–	
D_{VT1}	dvt1	İkinci dereceden kısa kanal etkisi katsayısı	0.53	–	
D_{VT2}	dvt2	Kısa kanal gövde etkisi katsayısı	-0.032	1/V	
D_{VT0W}	dvt0w	Kısa kanal için birinci dereceden dar kanal etkisi katsayısı	0	1/m	
D_{VT1W}	dvt1w	Kısa kanal için ikinci dereceden dar kanal etkisi katsayısı	5.3e6	1/m	
D_{VT2W}	dvt2w	Kısa kanal için dar kanal etkisi gövde kutuplaması katsayısı	-0.032	1/V	
μ₀	u0	T=T _{nom} için mobilite NMOSFET PMOSFET	670.0 250.0	cm ² /Vs	
U_A	ua	Birinci dereceden hareket yeteneği bozulma katsayısı	2.25e-9	m/V	
U_B	ub	İkinci dereceden hareket yeteneği bozulma katsayısı	5.87e-19	(m/V) ²	
U_C	uc	Gövde etkisi hareket yeteneği bozulma katsayısı	mobMod=1 ,2: -4.65e-11 mobMod=- 0.046	m/V ² 1/V	
V_{SAT}	vsat	T=T _{nom} için hız doyma değeri	8.0e4	m/s	

A₀	a0	Kanal boyu için gövde yükü etkisi katsayısı	1.0	–	
A_{GS}	ags	A gövde için geçit kutuplaması katsayısı	0.0	1/V	
B₀	b0	Kanal genişliği için gövde yükü etkisi katsayısı	0.0	m	
B₁	b1	Kanal genişliği dengelemesi için gövde yükü etkisi katsayısı	0.0	m	
K_{ETA}	keta	Gövde yükü etkisi gövde kutuplaması katsayısı	-0.047	1/V	
A₁	a1	Birincil doyma dışı etkisi parametresi	0.0	1/V	
A₂	a2	İkincil doyma dışı etkisi parametresi	1.0	–	
R_{DSW}	rdsw	Birim alan başına parazitik direnç	0.0	$\Omega \cdot \mu\text{m}^{W_r}$	
P_{RWB}	prwb	Rdsw'e ilişkin gövde etkisi katsayısı	0.0	$V^{-1/2}$	
P_{RWG}	prwg	Rdsw'e ilişkin geçit kutuplaması etkisi katsayısı	0.0	1/V	
W_R	wr	Weff'e ilişkin genişlik dengeleme parametresi	1.0	–	
W_{INT}	wint	Kutuplamasız koşullarda genişlik dengeleme parametresi	0.0	m	
L_{INT}	lint	Kutuplamasız koşullarda uzunluk dengeleme parametresi	0.0	m	
D_{WG}	dwg	Weff'e ilişkin geçit bağımlılığı katsayısı	0.0	m/V	
D_{WB}	dwb	Weff'e ilişkin taban gövde kutuplaması bağımlılığı katsayısı	0.0	$m/V^{1/2}$	
V_{OFF}	voff	Büyük L ve W için eşik altı dengelemesi	-0.08	V	
V_{FACTOR}	vfactor	Eşik altı bölge salınma çarpanı	1.0	–	
E_{TA0}	eta0	Eşik altı bölge DIBL etkisi katsayısı	0.08	–	
E_{TAB}	etab	Eşik altı bölge DIBL etkisi gövde kutuplaması katsayısı	-0.07	1/V	
D_{SUB}	dsub	Eşik altı bölgede DIBL etkisi katsayısı kuvveti	drout	–	

C_{IT}	cit	Tuzak arabirimi kapasitesi	0.0	F/m ²	
C_{DSC}	cdsc	Savak/kaynak kanal bağlama kapasitesi	2.4e-4	F/m ²	
C_{DSCB}	cdscb	Cdsc'ye ilişkin gövde kutuplaması duyarlılığı	0.0	F/Vm ²	
C_{DSCD}	cdscd	Cdsc'ye ilişkin savak kutuplaması duyarlılığı	0.0	F/Vm ²	
P_{CLM}	pclm	Kanal boyu modülasyonu parametresi	1.3	–	
P_{DIBLC1}	pdible1	Birincil çıkış direnci DIBL etkisi doğrulama parametresi	0.39	–	
P_{DIBLC2}	pdible2	Birincil çıkış direnci DIBL etkisi doğrulama parametresi	0.0086	–	
P_{DIBLCB}	pdiblecb	DIBL doğruma parametresi gövde etkisi katsayısı	0	1/V	
D_{ROUT}	drout	DIBL doğrulama parametresi L bağımlılığı katsayısı	0.56	–	
P_{SCBE1}	pscbe1	Birincil taban akımı gövde etkisi parametresi	4.24e8	V/m	
P_{SCBE2}	pscbe2	İkincil taban akımı gövde etkisi parametresi	1.0e-5	m/V	A.10.3, 104
P_{VAG}	pvag	Early gerilimi geçit bağımlılığı	0.0	–	
δ	delta	Efektif V _{ds} parametresi	0.01	V	
N_{GATE}	ngate	Poli geçit katkılama yoğunluğu	0.0	cm ⁻³	
α₀	alpha0	Çarpışma iyonizasyonu akımı birincil parametresi	0.0	m/V	
α₁	alpha1	Boyut ölçeklendirmesinde I _{sub} parametresi	0.0	1/V	
β₀	beta0	Çarpışma iyonizasyonu akımı ikincil parametresi	30	V	
R_{SH}	rsh	Alan başına kaynak savak tabaka direnci	0.0	Ω/alan	
J_{S0SW}	js0sw	Yan yüzey doyma akımı yoğunluğu	0.0	A/m	
J_{S0}	js0	Alan başına kaynak savak jonksiyonu doyma akımı	1.0e-4	A/m ²	
I_{JTH}	ijth	Diyot sınırlama akımı	0.1	A	A.10.3, 104

A.3 C-V Model Parametreleri

Tablo A.3: C-V model parametreleri

Denklem Sembolü	SPICE Sembolü	Tanımlama	Varsayılan Değer	Birim	Açıklama (Başlık, Sayfa No)
X_{PART}	xpart	Yük bölümlleme bayrağı	0.0	–	
C_{GSO}	cgso	LDD olmayan bölge alan kanal uzunluğu başına kaynak-geçit örtüşme kapasitesi	Hesaplanır	F/m	
C_{GDO}	cgdo	LDD olmayan bölge alan kanal uzunluğu başına savak-geçit örtüşme kapasitesi	Hesaplanır	F/m	
C_{GBO}	cgbo	Birim kanal uzunluğu başına geçit gövde örtüşme kapasitesi	0.0	F/m	
C_J	cj	Sıfır kutuplamada birim alan başına alt jonksiyon kapasitesi	5.0e-4	F/m ²	
M_J	mj	Alt jonksiyon kapasitesi perdeleme katsayısı	0.5		
M_{JSW}	mjsw	Birim alan başına kaynak/savak yan yüzey kapasitesi perdeleme katsayısı	0.33	–	
C_{JSW}	cjsw	Birim alan başına kaynak/savak yan yüzey kapasitesi	5.e-10	F/m	
C_{JSWG}	cjswg	Kaynak/savak geçit yan yüzey jonksiyonu kapasitesi perdeleme katsayısı	cjsw	F/m	
M_{JSWG}	mjswg	Kaynak/savak geçit yan yüzey jonksiyonu kapasitesi perdeleme katsayısı	mjsw	–	
P_{BSW}	pbsw	Kaynak/savak yan yüzey jonksiyonu yerleştirme gerilimi	1.0	V	
P_B	pb	Alt yerleştirme gerilimi	1.0	V	
P_{BSWG}	pbswg	Kaynak/savak geçit yan yüzey jonksiyonu yerleştirme gerilimi	pbsw	V	

C_{GS1}	cgs1	Işıklı katkılamalı kaynak-geçit bölgesi örtüşme kapasitesi	0.0	F/m	
C_{GD1}	cgd1	Işıklı katkılamalı savak-geçit bölgesi örtüşme kapasitesi	0.0	F/m	
C_{KAPPA}	ckappa	Işıklı katkılama bölgesi örtüşme kapasitesi Fringing alanı kapasitesi katsayısı	0.6	V	
C_F	cf	Fringing alanı kapasitesi	Hesaplanır	F/m	
C_{LC}	clc	Kısa kanal modeli sabit parametresi	0.1e-6	m	
C_{LE}	cle	Kısa kanal modeli üstel parametresi	0.6	–	
D_{LC}	dlc	C-V uzunluk dengeleme parametresi	lint	m	
D_{WC}	dwc	C-V genişlik dengeleme parametresi	wint	m	
V_{FBCV}	vfbcv	Düz-bant gerilimi parametresi (yalnızca capMod=0 için)	-1	V	
N_{OFF}	noff	CV zayıf yada güçlü evirtim için CV parametresi	1.0	–	
V_{OFFCV}	voffcv	CV zayıf yada güçlü evirtim için CV parametresi	0.0	V	
A_{CDE}	acde	Yığılma ve fakirleşmiş bölgeler için yük kalınlığı üstel katsayısı (capMod=3 için)	1.0	m/V	
M_{OIN}	moin	Yüzey potansiyeli geçit kutuplaması bağımlılığı katsayısı	15.0	–	

A.4 NQS Parametreleri

Tablo A.4: NQS parametreleri

Denklem Sembolü	SPICE Sembolü	Tanımlama	Varsayılan Değer	Birim	Açıklama (Başlık, Sayfa No)
E_{LM}	elm	Kanal Elmore sabiti	5	–	

A.5 dW ve dL Parametreleri

Tablo A.5: dW ve dL parametreleri

Denklem Sembolü	SPICE Sembolü	Tanımlama	Varsayılan Değer	Birim	Açıklama (Başlık, Sayfa No)
W_L	wl	Genişlik uzunluk dengelenmesi bağımlılığı katsayısı	0.0	m^{wln}	
W_{LN}	wln	Genişlik uzunluk dengelenmesi bağımlılığı kuvveti	1.0	—	
W_W	ww	Genişlik genişlik dengelenmesi bağımlılığı katsayısı	0.0	m^{wwn}	
W_{WN}	wwn	Genişlik genişlik dengelenmesi bağımlılığı kuvveti	1.0	—	
W_{WL}	wwl	Genişlik uzunluk ve genişlik çapraz terim katsayısı	0.0	$m^{wwn+wln}$	
L_L	ll	Uzunluk uzunluk dengelenmesi bağımlılığı katsayısı	0.0	m^{lln}	
L_{LN}	lln	Uzunluk uzunluk dengelenmesi bağımlılığı kuvveti	1.0	—	
L_W	lw	Uzunluk genişlik dengelenmesi bağımlılığı katsayısı	0.0	m^{lwn}	
L_{WN}	lwn	Uzunluk genişlik dengelenmesi bağımlılığı kuvveti	1.0	—	
L_{WL}	lwl	Uzunluk uzunluk ve genişlik çapraz terim katsayısı	0.0	$m^{lln+lln}$	
L_{LC}	llc	CV kanal boyu dengelenmesi uzunluk bağımlılığı katsayısı	ll	m^{lln}	
L_{WC}	lwc	CV kanal boyu dengelenmesi genişlik bağımlılığı katsayısı	lw	m^{lwn}	
L_{WLC}	lwlc	CV kanal boyu dengelenmesi uzunluk ve genişlik bağımlılığı katsayısı	lwl	$m^{lwn+lln}$	
W_{LC}	wlc	CV kanal genişliği dengelenmesi uzunluk bağımlılığı katsayısı	wl	m^{wln}	

W_{WC}	wwc	CV kanal genişliği dengelemesi uzunluk bağımlılığı katsayısı	ww	m^{wwn}	
W_{WLC}	wwlc	CV kanal genişliği dengelemesi uzunluk ve genişlik bağımlılığı katsayısı	wwl	$m^{wln+wwn}$	

A.6 Sıcaklık Parametreleri

Tablo A.6: Sıcaklık parametreleri

Denklem Sembolü	SPICE Sembolü	Tanımlama	Varsayılan Değer	Birim	Açıklama (Başlık, Sayfa No)
T_{NOM}	tnom	Parametre çıkarımının gerçekleştirildiği sıcaklık	27	°C	
μ_{TE}	ute	Hareket yeteneği sıcaklık katsayısı	-1.5	–	
K_{T1}	kt1	Eşik gerilimi sıcaklık katsayısı	-0.11	V	
K_{T1L}	kt1l	Eşik gerilimi sıcaklık katsayısı kanal boyu bağımlılığı	0.0	Vm	
K_{T2}	kt2	Eşik gerilimi sıcaklık etkisi gövde-kutuplaması katsayısı	0.022	–	
U_{A1}	ua1	ua için sıcaklık katsayısı	4.31e-9	m/V	
U_{B1}	ub1	ub için sıcaklık katsayısı	-7.61e-18	(m/V) ²	
U_{C1}	uc1	uc için sıcaklık katsayısı	mob-Mod=1, 2: -5.6e-11 mob-Mod=3: -0.056	m/V ² 1/V	
A_T	at	Hız doyma değeri sıcaklık katsayısı	3.3e4	m/s	
P_{RT}	prt	rdsw için sıcaklık katsayısı	0.0	Ωμm	
N_J	nj	Jonksiyon emisyon katsayısı	1.0	–	
X_{T1}	xti	Jonksiyon akımı üstel sıcaklık katsayısı	3.0	–	

T_{PB}	tpb	pb için sıcaklık katsayısı	0.0	V/K	
T_{PBSW}	tpbsw	pbsw için sıcaklık katsayısı	0.0	V/K	
T_{PBSWG}	tpbswg	pbswg için sıcaklık katsayısı	0.0	V/K	
T_{CJ}	tcj	cj için sıcaklık katsayısı	0.0	1/K	
T_{CJSW}	tcjsw	cjsw için sıcaklık katsayısı	0.0	1/K	
T_{CJSWG}	tcjswg	cjswg için sıcaklık katsayısı	0.0	1/K	

A.7 Gürültü Parametreleri

Tablo A.7: Gürültü parametreleri

Denklem Sembolü	SPICE Sembolü	Tanımlama	Varsayılan Değer	Birim	Açıklama (Başlık, Sayfa No)
N_{OIA}	noia	Gürültü parametresi A	(NMOS) 1e20 (PMOS) 9.9e18	—	
N_{OIB}	noib	Gürültü parametresi B	(NMOS) 5e4 (PMOS) 2.4e3	—	
N_{OIC}	noic	Gürültü parametresi C	(NMOS) - 1.4e-12 (PMOS) 1.4e-12	—	
E_M	em	Doyma alanı	4.1e7	V/m	
A_F	af	Flicker gürültüsü üstel parametresi	1.0	—	
E_F	ef	Flicker gürültüsü frekans üstel parametresi	1.0	—	
K_F	kf	Flicker gürültüsü katsayısı	0.0	—	
L_{INTNOI}	lintnoi	Uzunluk düşümü dengeleme parametresi	0.0	m	

A.8 Proses Parametreleri

Tablo A.8: Proses parametreleri

Denklem Sembolü	SPICE Sembolü	Tanımlama	Varsayılan Değer	Birim	Açıklama (Başlık, Sayfa No)
T_{OX}	tox	Geçit oksiti kalınlığı	1.5e-8	m	
T_{OXM}	toxm	Parametre çıkarımı gerçekleştirilen geçit oksiti kalınlığı	tox	m	A.10.3, 104
X_J	xj	Jonksiyon derinliği	1.5e-7	m	
γ_1	gamma1	Yüzey yakınlarında gövde etkisi katsayısı	Hesaplanır	$V^{1/2}$	A.10.5, 105
γ_2	gamma2	Gövde yakınlarında gövde etkisi katsayısı	Hesaplanır	$V^{1/2}$	A.10.6, 105
N_{CH}	nch	Kanal katkılama yoğunluğu	1.7e17	1/cm ³	A.10.4, 105
N_{SUB}	nsub	Taban katkılama yoğunluğu	6e16	1/cm ³	
V_{BX}	vbx	Fakirleşmiş bölge genişliğinin x_t değerine eşit olduğu noktaya ilişkin V_{bs} değeri	Hesaplanır	V	A.10.7, 105
X_T	xt	Katkılama derinliği	1.55e-7	m	

A.9 Boyutlandırma Aralığı Parametreleri

Tablo A.9: Boyut seçim aralığı parametreleri

Denklem Sembolü	SPICE Sembolü	Tanımlama	Varsayılan Değer	Birim	Açıklama (Başlık, Sayfa No)
L_{MIN}	lmin	Minimum kanal boyu	0.0	m	
L_{MAX}	lmax	Maksimum kanal boyu	1.0	m	
W_{MIN}	wmin	Minimum kanal genişliği	0.0	m	
W_{MAX}	wmax	Maksimum kanal genişliği	1.0	m	
binUnit	binunit	Ölçeklendirme seçim parametresi	1.0	—	

A.10 Model Parametreleri Notları

A.10.1 Not 1

V_{TH0} belirlenmemiş ise aşağıdaki eşitlik kullanılarak hesaplanabilir.

$$V_{TH0} = V_{FB} + \Phi_s + K_1 \sqrt{\Phi_s} \quad (A.1)$$

Denklemden $V_{FB} = -1.0$ alınır. V_{TH0} belirlenmiş ise V_{FB} için aşağıdaki eşitlik kullanılır.

$$V_{FB} = V_{TH0} - \Phi_s - K_1 \sqrt{\Phi_s} \quad (A.2)$$

A.10.2 Not 2

K_1 ve K_2 aşağıdaki eşitliklerden hesaplanabilir.

$$K_1 = \gamma_2 - 2K_2 \sqrt{\Phi_s - V_{bm}} \quad (A.3)$$

$$K_2 = \frac{(\gamma_1 - \gamma_2) (\sqrt{\Phi_s - V_{bx}} - \sqrt{\Phi_s})}{2\sqrt{\Phi_s} (\sqrt{\Phi_s - V_{bm}} - \sqrt{\Phi_s}) + V_{bm}} \quad (A.4)$$

$$\Phi_s = 2V_{th0} \ln \left(\frac{N_{ch}}{n_i} \right) \quad (A.5)$$

$$V_{tm0} = \frac{k_B T_{nom}}{q} \quad (A.6)$$

$$n_i = 1.45 \cdot 10^{10} \left(\frac{T_{nom}}{300.15} \right)^{1.5} \exp \left(21.557 - \frac{E_{g0}}{2V_{tm0}} \right) \quad (A.7)$$

$$E_{g0} = 1.16 - \frac{7.02 \cdot 10^{-4} T_{nom}^2}{T_{nom} + 1108} \quad (A.8)$$

A.10.3 Not 3

$pscbe2 \leq 0.0$ ise uyarı mesajı ile karşılaşılır.

$ijth < 0.0$ ise hata mesajı ile karşılaşılır.

$Toxm \leq 0.0$ ise hata mesajı ile karşılaşılır.

A.10.4 Not 4

N_{CH} verilmemişse ancak γ_1 biliniyorsa N_{CH} aşağıdaki bağıntıdan hesaplanır.

$$N_{CH} = \frac{\gamma_1^2 C_{ox}^2}{2q\epsilon_{si}} \quad (A.9)$$

A.10.5 Not 5

γ_1 aşağıdaki bağıntıdan hesaplanır.

$$\gamma_1 = \frac{\sqrt{2q\epsilon_{si}N_{ch}}}{C_{ox}} \quad (A.10)$$

A.10.6 Not 6

γ_2 aşağıdaki bağıntıdan hesaplanır.

$$\gamma_2 = \frac{\sqrt{2q\epsilon_{si}N_{sub}}}{C_{ox}} \quad (A.11)$$

A.10.7 Not 7

V_{bx} aşağıdaki bağıntıdan hesaplanır.

$$\frac{qN_{ch}X_t^2}{2\epsilon_{si}} = \Phi_s - V_{bx} \quad (A.12)$$

B. BSIM3v3 DENKLEM LİSTESİ

B.1 Eşik Gerilimi

$$\begin{aligned}
 V_{th} = & V_{TH0OX} + K_{1OX} \cdot \sqrt{\Phi_s - V_{bseff}} - K_{2OX} V_{bseff} \\
 & + K_{1OX} \left(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + (K_3 + K_{3B} V_{bseff}) \frac{T_{OX}}{W_{eff}' + W_0} \Phi_s \\
 & - D_{VT0} \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_t} \right) \right) (V_{bi} - \Phi_s) \\
 & - \left(\exp \left(-D_{SUB} \frac{L_{eff}}{2l_{to}} \right) + 2 \exp \left(-D_{SUB} \frac{L_{eff}}{l_{to}} \right) \right) (E_{TA0} + E_{TAB} V_{bseff}) V_{ds} \\
 & - D_{VT0W} \left(\exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{2l_{tw}} \right) + 2 \exp \left(-D_{VT1W} \frac{W_{eff}' L_{eff}}{l_{tw}} \right) \right) (V_{bi} - \Phi_s)
 \end{aligned} \tag{B.1}$$

$$V_{th0OX} = V_{TH0} - K_1 \sqrt{\Phi_s} \tag{B.2}$$

$$K_{1OX} = K_1 \cdot \frac{T_{OX}}{T_{OXM}} \tag{B.3}$$

$$K_{2OX} = K_2 \cdot \frac{T_{OX}}{T_{OXM}} \tag{B.4}$$

$$l_t = \sqrt{\varepsilon_{si} X_{dep} / C_{ox}} (1 + D_{VT2} V_{bseff}) \tag{B.5}$$

$$l_{tw} = \sqrt{\varepsilon_{si} X_{dep} / C_{ox}} (1 + D_{VT2w} V_{bseff}) \tag{B.6}$$

$$l_{t0} = \sqrt{\varepsilon_{si} X_{dep} / C_{ox}} \tag{B.7}$$

$$X_{dep} = \sqrt{\frac{2\varepsilon_{si} (\Phi_s - V_{bseff})}{qN_{CH}}} \tag{B.8}$$

$$X_{dep0} = \sqrt{\frac{2\epsilon_{si}\Phi_s}{qN_{CH}}} \quad (\text{B.9})$$

$$V_{bseff} = V_{bc} + 0.5 \cdot \left[V_{bs} - V_{bc} - \delta_1 + \sqrt{(V_{bs} - V_{bc} - \delta_1)^2 - 4\delta_1 V_{bc}} \right] \quad (\text{B.10})$$

$$V_{bc} = 0.9 \left(\Phi_s - \frac{K_1^2}{4K_2^2} \right) \quad (\text{B.11})$$

$$V_{bi} = \frac{k_B T}{q} \ln \left(\frac{N_{CH} N_{DS}}{n_i^2} \right) \quad (\text{B.12})$$

B.2 Efektif (V_{gs} - V_{th})

$$V_{gsteff} = \frac{2nv_t \ln \left[1 + \exp \left(\frac{V_{gs} - V_{th}}{2nv_t} \right) \right]}{1 + 2nC_{OX} \sqrt{\frac{2\Phi_s}{q\epsilon_{si}N_{CH}}} \exp \left(\frac{V_{gs} - V_{th} - 2V_{off}}{2nv_t} \right)} \quad (\text{B.13})$$

$$n = 1 + N_{factor} \frac{C_{dep}}{C_{ox}} + \frac{C_{IT}}{C_{ox}} + \frac{(C_{DSC} + C_{DSCD} V_{ds} + C_{DSCB} V_{bseff}) \left(\exp \left(-D_{VT1} \frac{L_{eff}}{2l_t} \right) + 2 \exp \left(-D_{VT1} \frac{L_{eff}}{l_t} \right) \right)}{C_{ox}} \quad (\text{B.14})$$

$$C_{dep} = \frac{\epsilon_{si}}{X_{dep}} \quad (\text{B.15})$$

B.3 Hareket Yeteneđi

mobMod=1 için:

$$\mu_{eff} = \frac{\mu_o}{1 + (U_A + U_C V_{bseff}) \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right) + U_B \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right)^2} \quad (\text{B.16})$$

mobMod=2 için:

$$\mu_{eff} = \frac{\mu_o}{1 + \left(U_A + U_C V_{bseff} \right) \left(\frac{V_{gsteff}}{T_{OX}} \right) + U_B \left(\frac{V_{gsteff}}{T_{OX}} \right)^2} \quad (\text{B.17})$$

mobMod=3 için:

$$\mu_{eff} = \frac{\mu_o}{1 + \left[U_A \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right) + U_B \left(\frac{V_{gsteff} + 2V_{th}}{T_{OX}} \right)^2 \right] (1 + U_C V_{bseff})} \quad (\text{B.18})$$

B.4 Savak Doyma Gerilimi

$R_{ds}>0$ ve $\lambda \neq 1$:

$$V_{dsat} = \frac{-b - \sqrt{b^2 - 4ac}}{2a} \quad (\text{B.19})$$

$$a = A_{bulk}^2 W_{eff} V_{sat} C_{ox} R_{DS} + \left(\frac{1}{\lambda} - 1 \right) A_{bulk} \quad (\text{B.20})$$

$$b = - \left((V_{gsteff} + 2V_t) \left(\frac{2}{\lambda} - 1 \right) + A_{bulk} E_{sat} L_{eff} + 3A_{bulk} (V_{gsteff} + 2V_t) W_{eff} V_{sat} C_{ox} R_{DS} \right) \quad (\text{B.21})$$

$$c = E_{sat} L V_{gst} + 2R_{ds} C_{ox} W V_{sat} V_{gst}^2 \quad (\text{B.22})$$

$$\lambda = A_1 V_{gst} + A_2 \quad (\text{B.23})$$

$R_{ds}=0$ ve $\lambda=1$:

$$V_{dsat} = \frac{E_{sat} L_{eff} (V_{gsteff} + 2V_t)}{A_{bulk} E_{sat} L_{eff} + (V_{gsteff} + 2V_t)} \quad (\text{B.24})$$

$$A_{bulk} = \left(1 + \frac{K_{lox}}{2\sqrt{\Phi_s - V_{bseff}}} \left(\left(1 - A_{gs} V_{gsteff} \left(\frac{L_{eff}}{L_{eff} + 2\sqrt{X_j X_{dep}}} \right)^2 \right) \right) \right) \cdot \left(\frac{1}{1 + Keta V_{bseff}} \right) \quad (\text{B.25})$$

$$E_{sat} = \frac{2V_{sat}}{\mu_{eff}} \quad (\text{B.26})$$

B.5 Efektif V_{ds}

$$V_{dseff} = V_{dsat} - \frac{1}{2} \left(V_{dsat} - V_{ds} - \delta + \sqrt{(V_{dsat} - V_{ds} - \delta)^2 + 4\delta V_{dsat}} \right) \quad (\text{B.27})$$

B.6 Savak Akımı İfadesi

$$I_{ds} = \frac{I_{dso(vdseff)}}{1 + \frac{R_{ds} I_{dso(vdseff)}}{V_{dseff}}} \left(1 + \frac{V_{ds} - V_{dseff}}{V_A} \right) \left(1 + \frac{V_{ds} - V_{dseff}}{V_{ASCEB}} \right) \quad (\text{B.28})$$

$$I_{dso} = \frac{W_{eff} \mu_{eff} C_{ox} V_{gsteff} \left(1 - A_{bulk} \frac{V_{dseff}}{2(V_{gsteff} + 2V_t)} \right) V_{dseff}}{L_{eff} \left[1 + V_{dseff} / (E_{sat} L_{eff}) \right]} \quad (\text{B.29})$$

$$V_A = V_{Asat} + \left(1 + \frac{P_{vag} V_{gsteff}}{E_{sat} L_{eff}} \right) \left(\frac{1}{V_{ACLM}} + \frac{1}{V_{adiblc}} \right)^{-1} \quad (\text{B.30})$$

$$V_{ACLM} = \frac{A_{bulk} E_{sat} L_{eff} + V_{gsteff}}{P_{CLM} A_{bulk} E_{sat} litl} (V_{ds} - V_{dseff}) \quad (\text{B.31})$$

$$V_{ADIBLC} = \frac{(V_{gsteff} + 2V_t)}{\theta_{rout} (1 + P_{DIBLCB} V_{bseff})} \left(1 - \frac{A_{bulk} V_{dsat}}{A_{bulk} V_{dsat} + V_{gsteff} + 2V_t} \right) \quad (\text{B.32})$$

$$\theta_{rout} = P_{DIBLC1} \left[\exp \left(-D_{ROUT} \frac{L_{eff}}{2l_{t0}} \right) + 2 \exp \left(-D_{ROUT} \frac{L_{eff}}{l_{t0}} \right) \right] + P_{DIBLC2} \quad (\text{B.33})$$

$$\frac{1}{V_{ASCEB}} = \frac{P_{sbe2}}{L_{eff}} \exp \left(\frac{-P_{scbe1} litl}{V_{ds} + V_{dseff}} \right) \quad (\text{B.34})$$

$$V_{Asat} = \frac{E_{sat} L_{eff} + V_{dsat} 2R_{DS} V_{sat} C_{ox} W_{eff} V_{gsteff} \left[1 - \frac{A_{bulk} V_{dsat}}{2(V_{gsteff} + 2V_t)} \right]}{2 / \lambda - 1 + R_{DS} V_{sat} C_{ox} W_{eff} A_{bulk}} \quad (\text{B.35})$$

$$lilt = \sqrt{\frac{\varepsilon_{si} T_{ox} X_j}{\varepsilon_{ox}}} \quad (\text{B.36})$$

B.7 Taban Akımı

$$I_{sub} = \frac{\alpha_0 + \alpha_1 \cdot L_{eff}}{L_{eff}} (V_{ds} - V_{dseff}) \exp\left(-\frac{B_0}{V_{ds} - V_{dseff}}\right) \frac{I_{ds0}}{1 + \frac{R_{ds} I_{ds0}}{V_{dseff}}} \left(1 + \frac{V_{ds} - V_{dseff}}{V_A}\right) \quad (\text{B.37})$$

B.8 Polisilikon Fakirleşmiş Bölge Etkisi

$$V_{poly} = \frac{1}{2} X_{poly} E_{poly} = \frac{q N_{gate} X_{pole}^2}{2 \varepsilon_{si}} \quad (\text{B.38})$$

$$\varepsilon_{ox} E_{ox} = \varepsilon_{si} E_{poly} = \sqrt{2q \varepsilon_{si} N_{gate} V_{poly}} \quad (\text{B.39})$$

$$V_{gs} - V_{FB} - \Phi_s = V_{poly} + V_{ox} \quad (\text{B.40})$$

$$a(V_{gs} - V_{FB} - \Phi_s - V_{poly})^2 - V_{poly} = 0 \quad (\text{B.41})$$

$$a = \frac{\varepsilon_{ox}^2}{2q \varepsilon_{si} N_{gate} T_{ox}^2} \quad (\text{B.42})$$

$$V_{gs_eff} = V_{FB} + \Phi_s + \frac{q \varepsilon_{si} N_{gate} T_{ox}^2}{\varepsilon_{ox}^2} \left(\sqrt{1 + \frac{2 \varepsilon_{ox}^2 (V_{gs} - V_{FB} - \Phi_s)}{q \varepsilon_{si} N_{gate} T_{ox}^2}} - 1 \right) \quad (\text{B.43})$$

B.9 Efektif Kanal Boyu ve Genişliği

$$L_{eff} = L_{drawn} - 2dL \quad (\text{B.44})$$

$$W_{eff} = W_{drawn} - 2dW \quad (\text{B.45})$$

$$W'_{eff} = W_{drawn} - 2dW' \quad (\text{B.46})$$

$$dW = dW' + dW_g V_{gsteff} + dW_b \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) \quad (\text{B.47})$$

$$dW' = W_{\text{int}} + \frac{W_l}{L^{W \ln}} + \frac{W_w}{W^{Wwn}} + \frac{W_w}{L^{W \ln} W^{Wwn}} \quad (\text{B.48})$$

$$dL = L_{\text{int}} + \frac{L_l}{L^{L \ln}} + \frac{L_w}{W^{Lwn}} + \frac{L_{wl}}{L^{L \ln} W^{Lwn}} \quad (\text{B.49})$$

B.10 Kaynak/Savak Direnci

$$R_{ds} = \frac{R_{dsw} \left(1 + P_{rwg} V_{gsteff} + P_{rwb} \left(\sqrt{\Phi_s - V_{bseff}} - \sqrt{\Phi_s} \right) \right)}{\left(10^6 W'_{eff} \right)^{w_r}} \quad (\text{B.50})$$

B.11 Sıcaklık Etkisi

$$V_{th(T)} = V_{th(T_{norm})} + \left(K_{T1} + K_{t1l} / L_{eff} + K_{T2} V_{bseff} \right) (T / T_{norm} - 1) \quad (\text{B.51})$$

$$\mu_{o(T)} = \mu_{o(T_{norm})} \left(\frac{T}{T_{norm}} \right)^{\mu_{te}} \quad (\text{B.52})$$

$$v_{sat(T)} = v_{sat(T_{norm})} - A_T (T / T_{norm} - 1) \quad (\text{B.53})$$

$$R_{dsw(T)} = R_{dsw}(T_{norm}) + P_{rt} \left(\frac{T}{T_{norm}} - 1 \right) \quad (\text{B.54})$$

$$U_{a(T)} = U_{a(T_{norm})} + U_{a1} (T / T_{norm} - 1) \quad (\text{B.55})$$

$$U_{b(T)} = U_{b(T_{norm})} + U_{b1} (T / T_{norm} - 1) \quad (\text{B.56})$$

$$U_{c(T)} = U_{c(T_{norm})} + U_{c1} (T / T_{norm} - 1) \quad (\text{B.57})$$

ÖZGEÇMİŞ

Şuayb Yener, 1982 yılında Sakarya'nın Hendek ilçesinde doğdu. İlköğrenimini Hendek Cumhuriyet İlköğretim Okulu'nda, orta öğrenimini Hendek Atike Hanım Anadolu Lisesi'nde tamamladı. 2000 yılında kazandığı Sakarya Üniversitesi Elektrik – Elektronik Mühendisliği Bölümündeki Lisans öğrenimini 2004 yılında tamamladı. Aynı yıl İstanbul Teknik Üniversitesi Elektronik ve Haberleşme Mühendisliği Anabilim Dalı, Elektronik Mühendisliği Programında Yüksek Lisans öğrenimine başladı. Halen, akademik hayata atıldığı Sakarya Üniversitesi Elektrik – Elektronik Mühendisliği Bölümünde Araştırma Görevlisi olarak görev yapmakta ve devam ettiği Yüksek Lisans öğrenimini tamamlayıp Doktora öğrenimi ile akademik hayatını sürdürmeyi planlamaktadır.